



Assemblages de puissance innovants haute température - haute tension pour composants Si dédiés aux applications embarquées aéronautiques, automobiles et ferroviaires

Maxime Barrière

► To cite this version:

Maxime Barrière. Assemblages de puissance innovants haute température - haute tension pour composants Si dédiés aux applications embarquées aéronautiques, automobiles et ferroviaires. Electronique. Université de Bordeaux, 2017. Français. NNT : 2017BORD0748 . tel-02388495

HAL Id: tel-02388495

<https://theses.hal.science/tel-02388495>

Submitted on 2 Dec 2019

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE PRÉSENTÉE
POUR OBTENIR LE GRADE DE

DOCTEUR DE
L'UNIVERSITÉ DE BORDEAUX

ÉCOLE DOCTORALE SCIENCES PHYSIQUES ET DE L'INGÉNIEUR
SPÉCIALITÉ ÉLECTRONIQUE

Par Maxime BARRIERE

**Assemblages de puissance innovants haute
température – haute tension pour composants Si
dédiés aux applications embarquées
aéronautiques, automobiles et ferroviaires.**

Sous la direction de : Eric WOIRGARD

Encadré par : Alexandrine GRACIA

Soutenue le 16 novembre 2017

Membres du jury :

M. BUTTAY Cyril	Chargé de recherche CNRS, HDR, INSA	Rapporteur
M. DALVERNY Olivier	Professeur des Universités, ENIT	Rapporteur
Mme DUCHAMP Geneviève	Professeur des Universités, Université de Bordeaux	Présidente du jury
Mme BERKANI Mounira	Maître de Conférences, Université Paris Est Créteil	Examinatrice
M. AZZOPARDI Stéphane	Ingénieur de Recherche, HDR, Safran Tech	Examinateur
Mme GRACIA Alexandrine	Maître de Conférences, Université de Bordeaux	Encadrante
M. WOIRGARD Eric	Professeur des Universités, Université de Bordeaux	Directeur
M. GUILBAUD Laurent	Ingénieur, Thales Microelectronics	Invité
M. DOSSEUL Franck	Ingénieur, STMicroelectronics	Invité
M. BONTEMPS Serge	Directeur de recherche, Microsemi	Invité
M. LE HENAFF François	Ingénieur de Recherche, Alpha	Invité

À la mémoire de mon grand-père,

À ma fille,

À mes proches.

*« Chaque science, chaque étude, a son jargon inintelligible, qui semble
n'être inventé que pour en défendre les approches. »*

Voltaire

Remerciements

Les travaux de thèse présentés dans ce manuscrit ont été effectués au sein du laboratoire de l' « Intégration du Matériau au Système », dans le groupe « Puissance » et les équipes « Fiabilité » et « PACE », à Bordeaux.

Mes premiers remerciements vont à Stéphane Azzopardi, directeur de ma thèse lors de la première année, maintenant ingénieur recherche à SAFRAN Tech.

Je remercie également Eric Woirgard, directeur de ma thèse, d'avoir partagé ses méthodes de travail et son analyse pointue sur un vaste ensemble de sujets scientifiques.

Je remercie Alexandrine Gracia, encadrant de ma thèse, d'avoir effectué le suivi du projet (au pied levé), de m'avoir aidé et accompagné tout au long de ces travaux scientifiques.

Je remercie Claude Pellet et Yann Deval, directeurs successifs du laboratoire IMS, pour leur accueil dans les locaux du laboratoire pendant la durée de mes travaux.

Je souhaite aussi remercier Serge Bontemps, directeur de recherche à Microsemi, pour son implication dans ce projet ainsi que pour son apport scientifique et matériel.

Je remercie François Le Henaff, ingénieur de recherche à Alpha, pour l'ensemble de nos échanges et ses multiples échantillons de film d'argent fournis.

Je tiens à remercier l'ensemble des membres du jury de thèse : les rapporteurs, Cyril Buttay et Olivier Dalverny, pour le temps accordé à l'évaluation de mes travaux. Merci aux examinateurs : Mounira Berkani, Alexandrine Gracia, Stéphane Azzopardi et Serge Bontemps

Je remercie l'ensemble de mes collègues du laboratoire IMS. Jean-Yves Deletage, ingénieur de recherche, merci pour l'ensemble de ton aide dans une multitude de domaines, merci d'avoir accélérer les choses aux bons moments. Isabelle Favre, ingénieur de recherche, merci d'avoir répondu présente pour les mesures et câblages exotiques. Merci à Jean-Michel Vinassa, professeur à l'ENSEIRB-Matméca, de m'avoir permis de passer d'étudiant à enseignant contractuel de

l'ENSEIRB, merci pour ces nombreuses réflexions sur l'enseignement de l'électronique de puissance. Je remercie Loïc Théolier, maître de conférences. Merci à Serge Destor, mécanicien, pour l'ensemble de son aide, « notamment » des nombreuses heures à programmer les gravures mécaniques. Et grand merci aux collègues doctorants, en particulier à Mickael Pocheron, Toni Youssef, Antoine Renaud, Raphaël Roder, Omar Chihani et Faïçal Arabi pour les moments détente passés ensembles. Merci également à Issam Baghdadi (collègue « mathématicien », expérimenté en calcul tangentiel), Romain Matthieu (merci pour l'utilisation d'un tube pvc pour l'extraction de batterie en court-circuit) et Yuanci Zang, pour les discussions en stockage d'énergie. Merci à Pierre Bondue et Cyril Martin pour l'ensemble des déjeuners et des pauses passés ensemble.

Enfin, je tiens à remercier l'ensemble de ma famille, ma compagne, mes parents, mes beaux-parents et ma grand-mère pour leur soutien inconditionnel.

Table des matières

Remerciements	iv
Table des matières.....	vi
Table des figures.....	viii
Liste des tableaux.....	xi
Introduction Générale	1
1. Bibliographie : l'évolution du packaging en électronique de puissance au service de la fiabilité des assemblages.	3
Introduction.....	4
1.1 Les généralités de l'électronique de puissance.....	4
1.2 Les composés d'un module en électronique de puissance.....	6
1.3 Les techniques de report des composants au sein d'un module.....	13
1.4 Les méthodes du packaging vertical-3D appliquées aux modules de puissance..	17
1.5 La fiabilité au service des assemblages en électronique de puissance.....	22
Conclusion de la partie bibliographie	29
2. Utilisation du frittage d'argent pour la conception d'assemblages classiques et verticaux-3D	31
Introduction.....	32
2.1 Les procédés d'assemblage par frittage d'argent	32
2.2 Caractérisation du frittage d'argent dans les assemblages de puissance classiques.....	42

2.3	Ajout d'une interface sur les puces usuelles afin de montrer la faisabilité d'un module vertical-3D.....	51
	Conclusion du deuxième chapitre	59
3.	Réalisation et caractérisations d'un onduleur triphasé vertical-3D.....	61
	Introduction.....	62
3.1	De la conception à la réalisation	63
3.2	Introduction aux caractérisations du module onduleur triphasé vertical-3D	71
3.3	Caractérisations électriques.....	72
3.4	Caractérisations thermiques	75
	Conclusion du troisième chapitre.....	83
4.	Modélisation par éléments finis d'un module de puissance vertical-3D.....	85
	Introduction.....	86
4.1	Objectifs et paramètres de la modélisation.....	86
4.2	Evaluation des déformations résiduelles	89
4.3	Etude thermique d'un module de puissance vertical-3D.....	97
4.4	Etude électrostatique d'un module de puissance vertical-3D	101
	Conclusion du quatrième chapitre	105
	Conclusion générale	107
	Références	111

Table des figures

Figure 1.1 : croissance de l'électronique dans les principaux pays développés	4
Figure 1.2: vue en coupe d'un module de puissance [12].....	6
Figure 1.3 : comparaison entre les principales technologies de composants semi-conducteurs [13], [14].....	6
Figure 1.4 : vues en coupe d'un transistor pour les technologies Si (i), SiC (ii) et GaN (iii). Les connexions électriques sont représentées en jaune. [15].....	7
Figure 1.5 : puces semi-conductrices en silicium, diode Schottky à droite et MOSFET à gauche	7
Figure 1.6 : substrat DBC (gauche), module réalisé avec un substrat DBC (gauche).....	9
Figure 1.7: substrat AMB.....	10
Figure 1.8 : a. Assemblage par rubans. b. Assemblage par fils de câblage.....	11
Figure 1.9 : Procédé d'assemblage par frittage de pâte d'argent.	15
Figure 1.10 : Assemblage par clip brasé Cu. [44].....	18
Figure 1.11: Assemblage auto agrippant en nanotubes de carbone [17].	18
Figure 1.12: Assemblage vertical-3D par interconnexion de cuivre.....	19
Figure 1.13: Assemblage par billes.....	20
Figure 1.14: Assemblage pressé ABB/SEMIKRON, vu en coupe. [49]	20
Figure 1.15: Assemblage vertical-3D réalisé par ajout d'un adhésif conducteur.....	21
Figure 1.16: Assemblage vertical-3D par « Direct Solder Interconnexion ».....	21
Figure 1.17 : a. Métallisation d'un IGBT avant cyclage. b. Métallisation d'un IGBT après cyclage. [54].....	23
Figure 1.18: Dégradation de la métallisation d'une puce par électromigration. [57].....	24
Figure 1.19: a. Dégradation d'un joint d'attache depuis le bord de la puce. b. Dégradation d'un joint d'attache depuis le centre de la puce. [60].....	24
Figure 1.20: a. Levée des fils de câblage. b. fissure d'un fil de câblage. [54], [62].	26
Figure 2.1 : Schématisation de l'étape de sérigraphie de la pâte d'argent.....	33
Figure 2.2 : clinquant 40 x 40 cm ² avec de multiples ouvertures 100 µm, usiné par Alpha pour le laboratoire IMS.....	34
Figure 2.3 : schématisation du procédé de frittage en phase solide.	35
Figure 2.4 : Presse Instron 5967 équipée pour le frittage d'argent.	35
Figure 2.5 : Profils de température et de pression lors de l'étape de frittage d'argent.	36
Figure 2.6: Profilomètre optique Altisurf 500.....	39
Figure 2.7 : Mesure au profilomètre optique de la pâte d'argent sérigraphiée (a.) et de la pâte d'argent après déliantage.....	40
Figure 2.8 : mesure au profilomètre optique de la puce nue (a.) et de la puce frittée (b.)	40
Figure 2.9 : Assemblage vertical-3D réalisé par frittage d'argent.....	41
Figure 2.10 : véhicule de test composé de deux diodes SIDC14D120F6, assemblées par frittage de film ou de pâte d'argent sur un substrat DBC.	43
Figure 2.11 : Machine de radiographie FeinFocus FOX-160.25.....	44

Figure 2.12 : Images d'une diode aux rayons X : a. assemblée par film d'argent, b. assemblée par pâte d'argent.....	44
Figure 2.13 : Exemple d'un assemblage enrobé avec la résine Epofix puis poli par microsection.	45
Figure 2.14 : Machine de tronçonnage Struers Secotom.....	46
Figure 2.15 : Appareils utilisés pour le pré-polissage (Labo Pol 21) et le polissage (Labo Pol 30) de microsections.....	46
Figure 2.16 : Observation par microscopie optique de la microsection du VT fritté par film d'argent.	47
Figure 2.17 : Observation par microscopie optique de la microsection du VT fritté par pâte d'argent	47
Figure 2.18 : Schéma de principe de la mesure de la tenue en cisaillement d'un composant.	48
Figure 2.19 : Machine de cisaillement Dage série 4000.	49
Figure 2.20 : Moyenne de la tenue au cisaillement des reports par frittage de pâte et de film d'argent.....	50
Figure 2.21 : IGBT SIGC156T120R2C Infineon. Le collecteur est situé sur la face inférieure du transistor.	53
Figure 2.22 : Etapes de préparation des substrats.....	53
Figure 2.23 : Photo avant (gauche) et après (droite) l'ajout et la cuisson de la résine H20E sur un IGBT SIGC156T120R2C.....	54
Figure 2.24 : a. Cartographie tridimensionnelle de la résine H20E déposée sur l'IGBT au profilomètre après cuisson. b. Epaisseur de la résine H20E déposée suivant le profil fléché.....	54
Figure 2.25 : Détails des étapes de réalisation après préparation des substrats et de la puce.	55
Figure 2.26 : Photo du module IGBT vertical-3D réalisé avec le procédé de frittage et d'ajout de résine H20E.	55
Figure 2.27 : Module IGBT classique dit « 2D » reporté par frittage et fils de câblage sur un substrat DBC.....	55
Figure 2.28 : Traceur de courbe de puissance Tektronix 371A.....	56
Figure 2.29 : Caractéristiques de sortie à 25 °C $I_c(V_{ce})$	57
Figure 2.30 : Caractéristiques de transfert $I_c(V_{ge})$ des modules classique 2D et vertical-3D.....	57
Figure 2.31 : Tensions de claquage et courant de fuite à 25°C des modules classique 2D et vertical-3D.....	58
Figure 3.1 : Schéma de principe d'un onduleur triphasé pour la commande d'un moteur.	63
Figure 3.2 : Tensions simples délivrées par l'onduleur en commande pleine onde [73].....	64
Figure 3.3 : Exemple d'un assemblage microélectronique par empilement de puce [75].....	65
Figure 3.4 : MOSFET et diode Schottky métallisés Cu fournis par STMicroelectronics.	66
Figure 3.5 : Photographie du substrat supérieur (droite) et inférieur (gauche) après usinages mécanique et chimique.....	67
Figure 3.6 : Modélisation du module onduleur triphasé vertical-3D.	68
Figure 3.7 : Vue éclatée de la modélisation de l'onduleur triphasé vertical-3D.....	68
Figure 3.8 : Photographies des modules réalisés « onduleur triphasé vertical-3D » avec phases Cu (droite) et phases DBC (gauche).....	70
Figure 3.9 : Module de référence classique-2D composé d'une diode Schottky et d'un MOSFET assemblés par une brasure SnAgCu sur un substrat DBC.	71
Figure 3.10 : Traceur de courbe B1505A Keysight® équipe du dispositif de test N1259A.....	72
Figure 3.11 : Caractéristiques de transfert $I_D(V_{DS})$ d'une diode Schottky pour l'onduleur vertical-3D et le module classique-2D.	73
Figure 3.12 : Caractéristique de transfert $I_D(V_{DS})$ du MOSFET de l'assemblage référence classique-2D.	73

Figure 3.13 : Caractéristique de transfert $ID(V_{DS})$ du MOSFET de l'assemblage onduleur vertical-3D.....	74
Figure 3.14 : Banc de mesure de la résistance thermique composé d'un analyseur ANATECH PHASE 10 et de ses accessoires.....	75
Figure 3.15 : Exemple de courbe de calibration. Dépendance à la température de la chute de tension à l'état passant d'une diode 1N4148 [78].	77
Figure 3.16 : Photographie d'un module lors de la phase de mesure de la résistance thermique.	78
Figure 3.17 : a. Module classique-2D composé d'une diode Schottky reportée par frittage de film d'argent Argomax® 8050. b. Représentation en coupe de la structure classique-2D.....	79
Figure 3.18 : a. Module onduleur triphasé vertical-3D. b. Représentation en coupe de la structure vertical-3D.	79
Figure 3.19 : Photographie du dissipateur à eau double face adapté aux modules verticaux-3D.	80
Figure 3.20 : Evolution de la chute de tension à 1 mA aux bornes d'une diode Schottky pour l'assemblage classique-2D et vertical-3D en fonction de la température.....	81
Figure 4.1 : Vue en coupe de la géométrie simplifiée onduleur triphasé vertical-3D.....	90
Figure 4.2 : Vue du maillage au voisinage des puces situées sur la droite de l'assemblage.	90
Figure 4.3 : Profils de sollicitation lors du report de l'assemblage onduleur triphasé vertical-3D.	91
Figure 4.4 : Cartographie des déformations totales dans les puces de l'assemblage onduleur triphasé vertical-3D après report.....	92
Figure 4.5 : Modélisation de l'assemblage fritté classique-2D.....	93
Figure 4.6 : Profils de sollicitation lors du report de l'assemblage onduleur triphasé vertical-2D.	94
Figure 4.7 : Cartographie des déformations dans les puces de l'assemblage référence classique-2D après report.....	94
Figure 4.8: Vue en coupe de la cartographie thermique de l'assemblage fritté classique-2D.....	98
Figure 4.9 : Vue en coupe de la cartographie thermique de l'assemblage onduleur triphasé vertical-3D.	99
Figure 4.10 : Schéma thermique équivalent pour l'assemblage référence classique-2D (à gauche) et pour l'onduleur triphasé vertical-3D (à droite).	100
Figure 4.11 : Géométrie de l'assemblage onduleur triphasé pour l'étude électrostatique.	101
Figure 4.12 : Maillage de la zone étudiée lors de l'étude électrostatique 2D.	102
Figure 4.13 : Potentiels électriques dans la structure étudiée pour une tension d'entrée de 100 V.	102
Figure 4.14 : Cartographie de l'intensité du champ électrique dans la zone contrainte avec 100 V en entrée.....	103

Liste des tableaux

<i>Tableau 1.1 : Propriétés mécaniques des céramiques Al_2O_3, AlN et Si_3N_4 [17], [21], [22].</i>	9
<i>Tableau 1.2 : Propriétés des matériaux utilisés pour fabriquer les semelles [26].</i>	10
<i>Tableau 1.3: Propriétés physiques du gel encapsulant [30].</i>	12
<i>Tableau 1.4 : Propriétés des principaux alliages de brasure en électronique de puissance [13], [33]–[37].</i>	14
<i>Tableau 1.5 : Comparaison des propriétés physiques des brasures plomb et du frittage d'argent [3], [13].</i>	16
<i>Tableau 1.6 : Principales défaillances dans les modules de puissance.</i>	22
<i>Tableau 2.1 : Description des analyses menées sur chaque véhicule de test.</i>	43
<i>Tableau 2.2 : Mesure de la tenue en cisaillement des assemblages fritté par pâte et par film d'argent.</i>	49
<i>Tableau 2.3 : Mesure de la contrainte de cisaillement des diodes SIDC14D120F6 reportées face supérieure (Al) par le procédé de report par résine H20E et frittage.</i>	52
<i>Tableau 3.1 : Commutation des cellules de l'onduleur triphasé selon le principe de la modulation pleine onde [73].</i>	64
<i>Tableau 4.1 : Paramètres physiques des matériaux utilisés lors des simulations multi-physiques [13], [17], [21], [79].</i>	88
<i>Tableau 4.2 : Variation du module de Young de l'argent fritté en fonction de la température [13], [80].</i>	88
<i>Tableau 4.3 : Valeurs maximales des contraintes pour la structure verticale-3D au cours du procédé.</i>	92
<i>Tableau 4.4 : Valeurs maximales des contraintes pour la structure classique-2D au cours du procédé.</i>	95
<i>Tableau 4.5 : Valeurs et calculs des paramètres thermiques pour l'assemblage classique-2D fritté.</i>	98
<i>Tableau 4.6 : Valeurs des paramètres de l'assemblage onduleur vertical-3D déterminés lors de la simulation.</i>	99

Introduction Générale

Depuis de nombreuses années notre monde vit des changements climatiques, économiques et idéologiques. Ces modifications impliquent de nombreux bouleversements. Dans le domaine des transports, la tendance est à l'électrification en vue de réduire l'impact créé par les émissions de gaz à effet de serre et la pollution mondiale. Dans les domaines de l'aéronautique, du ferroviaire et de l'automobile, l'électronique de puissance a un rôle important à jouer. La demande croissante des véhicules hybrides ou tout électriques, l'avenir d'un avion plus électrique et l'augmentation de la puissance de traction de véhicules sont porteurs d'avenir pour le domaine de l'électronique de puissance.

L'électronique de puissance dispose de plusieurs axes d'amélioration ayant pour objectif une meilleure utilisation de nos ressources naturelles. L'augmentation des performances passe par l'évolution des systèmes embarqués. Ils doivent disposer d'une densité de puissance accrue en vue de diminuer le poids et l'encombrement des systèmes.

Les nouvelles utilisations des systèmes électroniques impliquent des contraintes de plus en plus sévères. Ces contraintes sont matérialisées par des profils de mission composés de variations de température, de cycles de puissance, de vibrations etc. Dans de nombreux cas, ces profils de mission sévères engendrent l'apparition de phénomènes qui peuvent détériorer les systèmes électroniques. La fiabilisation de ces systèmes dans ces conditions doit permettre leur utilisation à une plus grande échelle.

De nombreuses recherches visant à améliorer le packaging de l'électronique de puissance doivent permettre d'accroître la robustesse des systèmes embarqués. En effet, le packaging a un rôle prépondérant dans la capacité à extraire la chaleur accumulée par les composants des modules. Cela est accentué lors de l'utilisation en environnement sévère des modules. Cependant, l'intégration des composants de puissance horizontale-2D communément utilisée, assemblée par brasage et fils de câblage, ne permet pas de répondre aux nouvelles exigences. C'est pourquoi une méthode d'intégration des structures verticale-3D combinée à l'utilisation du frittage de particules d'argent est envisagée.

Les travaux de recherche présentés s'inscrivent dans une continuité. Des précédents travaux effectués par Amandine Masson au laboratoire IMS ont permis d'introduire le frittage d'argent dans les assemblages de puissance [1], [2]. Consécutivement, un approfondissement des procédés de report par frittage ainsi que la création d'un assemblage vertical-3D ont été effectués par François Le Henaff [3], [4].

Nos travaux sont basés sur les acquis et l'expérience de ces précédentes études. L'objectif premier est la suppression des éléments fortement contraints dans les modules : les fils de câblage et les brasures. Nos recherches sont motivées par la conception puis la réalisation d'un module de puissance vertical-3D réalisant la fonction d'un onduleur triphasé.

Ce manuscrit est articulé en quatre axes principaux : une étude bibliographique sur le packaging en électronique de puissance, la présentation des procédés de frittage et leur caractérisation, la conception et la réalisation de l'onduleur triphasé suivies de sa caractérisation et d'un ensemble de simulations par éléments finis de l'onduleur réalisé.

Le premier chapitre permet de mettre en avant les éléments constitutifs d'un module de puissance classique-2D ainsi que les principales techniques et méthodes envisagées pour la réalisation d'assemblages verticaux-3D. De plus, la fiabilité des assemblages en électronique de puissance sera abordée.

Dans le deuxième chapitre, l'utilisation du frittage d'argent pour la réalisation des assemblages de puissance sera développée. Les différents procédés existants seront exposés et des assemblages réalisés permettront de les comparer. Une étude de l'adaptation du procédé de report avec l'ajout d'un composé afin d'utiliser le frittage sera présentée.

Le troisième chapitre est composé de la réalisation et de la caractérisation d'un onduleur triphasé vertical-3D avec des composants Si. L'ensemble des étapes de conception qui ont menées à la réalisation seront expliquées. Des caractérisations électriques et thermiques ayant pour objectif de mesurer les performances du module réalisé seront exposées.

Le quatrième chapitre présente des analyses mécaniques, thermiques et électrostatiques de l'onduleur triphasé vertical-3D. Les analyses numériques sont réalisées à l'aide du logiciel de simulation par éléments finis ANSYS®, elles permettent de valider les choix de conception et de déterminer les paramètres thermiques et électriques du module créé.

1. Bibliographie : l'évolution du packaging en électronique de puissance au service de la fiabilité des assemblages.

Introduction

Ce premier chapitre permettra d'expliquer en détail l'électronique de puissance telle qu'elle est présente de nos jours par le biais d'un état de l'art. Premièrement les généralités de l'électronique de puissance seront développées afin d'introduire le domaine. Ensuite, les éléments qui composent un module de puissance 2D classique ainsi que les techniques actuellement utilisées pour reporter les composants semi-conducteurs dans ces assemblages seront expliqués. Afin de placer les travaux réalisés dans le contexte scientifique, les méthodes d'assemblage des modules de puissance verticaux-3D seront présentées. Enfin, la fiabilité des assemblages présentés sera examinée afin de justifier l'utilisation des structures verticales-3D en vue de fiabiliser les assemblages de puissance.

1.1 Les généralités de l'électronique de puissance

De nos jours l'électronique est autour de nous tous, dans nos ordinateurs, téléphones, véhicules, etc. La mondialisation des activités fait de l'électronique un domaine en perpétuelle évolution et en constante innovation. En 2014 le marché de l'électronique représentait 1300 milliards d'euro et est en constante croissance (cf. figure 1.1). L'électronique de puissance est un de ses domaines d'application.

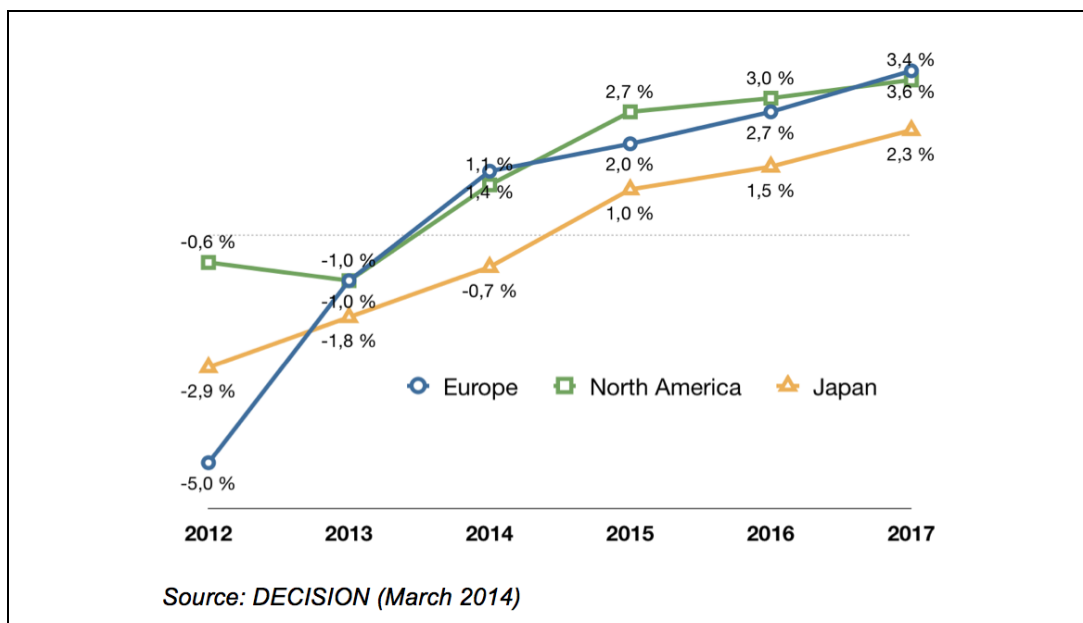


Figure 1.1 : croissance de l'électronique dans les principaux pays développés

L'électronique de puissance, également appelée électronique de la conversion d'énergie, permet le changement de la forme de l'énergie. Plus de 15% de l'énergie produite est convertie par de l'électronique de puissance. L'électronique de puissance est constituée de composants de puissance, des

structures et commandes des convertisseurs et aussi des applications industrielles de ces convertisseurs [5]. Les principaux domaines d'applications sont liés à des changements technologiques dans de nombreux secteurs, l'avion plus électrique pour le secteur aéronautique, l'électrification des véhicules dans le secteur automobile et ferroviaire. Dans ces secteurs les systèmes électroniques sont soumis à des températures sévères, pouvant aller de $-55\text{ }^{\circ}\text{C}$ à $+225\text{ }^{\circ}\text{C}$ pour les dispositifs de conversion d'énergie placés au plus près des actionneurs. Ces fortes variations de température impliquent de nombreuses défaillances sur les systèmes électroniques. Les composants de puissances étant pour la plupart constitué de silicium (Si) [6] ne peuvent pas atteindre de telles températures à cause de leur température de jonction limitée à $150\text{ }^{\circ}\text{C}$ [7]. C'est pourquoi de nouveaux composants dont la température de jonction (T_j) est supérieure ont fait leur apparition. Il s'agit des composants en carbure de silicium (SiC) et nitrure de gallium (GaN) [8]–[10]. Ces matériaux permettent d'atteindre des températures de jonction au-delà de $300\text{ }^{\circ}\text{C}$ [7], [11].

En électronique de puissance les composants sont assemblés dans un boîtier appelé module de puissance. L'assemblage autour des puces est appelé packaging. Le packaging doit réaliser trois principales fonctions [1] : la tenue mécanique, la gestion thermique et l'interfaçage électrique :

- La tenue mécanique est réalisée grâce à une enceinte close majoritairement conçue en matière plastique. Cette enceinte doit permettre au module de protéger ses composants de l'intrusion d'éléments provenant de l'extérieur. Parmi ces éléments il a y l'humidité, la poussière, les charge électrostatiques et les rayons UV.
- La gestion thermique d'un module est une des fonctions les plus importantes en électronique de puissance. En fonctionnement les puces vont générer de la chaleur, afin de pouvoir évacuer cette chaleur, le module doit présenter une faible résistance thermique. Les matériaux sont sélectionnés afin de présenter une forte conductivité thermique dans le but de drainer la chaleur vers l'extérieur de l'assemblage.
- L'interfaçage électrique a pour rôle de permettre l'accès aux connexions électriques des composants depuis l'extérieur du module. Cette interface électrique est réalisée avec des plots, cosses ou terminaux. L'interface électrique doit être dimensionnée afin de supporter les grandeurs électriques nécessaires à l'utilisation des

composants mais également présenter des faibles résistances, inductances et capacités parasites.

1.2 Les composés d'un module en électronique de puissance

Dans cette partie les éléments constitutifs d'un module de puissance classique seront développés (figure 1.2). De plus, dans l'objectif de montrer l'utilité de notre étude, les faiblesses de ces éléments aux hautes températures seront détaillées.

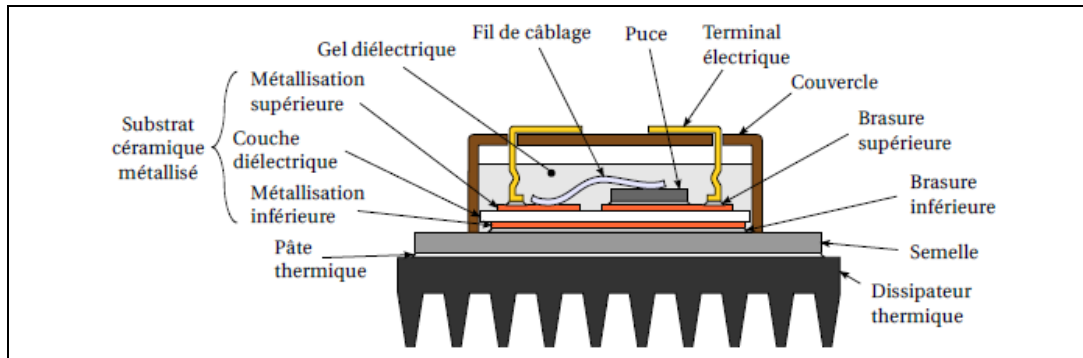


Figure 1.2: vue en coupe d'un module de puissance [12]

1.2.1 Les matériaux semi-conducteurs et puces

Au sein d'un module de puissance la fonction électrique est réalisée par des puces semi-conductrices. Ce sont les éléments actifs des modules. Les puces sont fabriquées principalement en silicium (Si), carbure de silicium (SiC) ou nitrure de gallium (GaN). Le choix de la technologie des semi-conducteurs est fait suivants les critères présentés figure 1.3 : champ électrique, conductivité thermique, température de fusion, conductivité électrique et « band gap ».

De nos jours le SiC est la technologie la plus compétitive au vu des critères et des performances citées. Cependant le GaN présente aussi des performances intéressantes, notamment une meilleure tenue électrique. Malgré sa faible conductivité thermique le GaN est le principal concurrent du SiC.

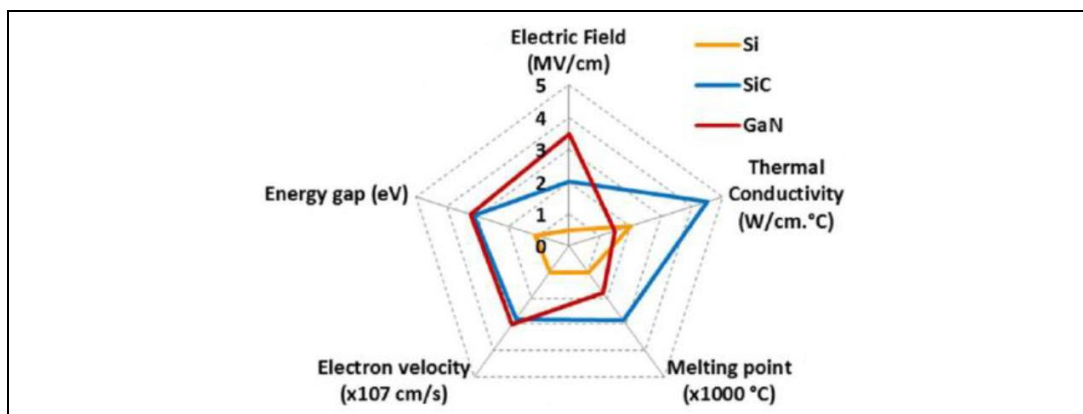


Figure 1.3 : comparaison entre les principales technologies de composants semi-conducteurs [13], [14].

Les puces semi-conductrices présentent des connexions électriques situées sur les faces supérieures et/ou inférieures (figure 1.4, figure 1.5). Concernant les connexions électriques de la face supérieure, elles sont interfacées par le module à l'aide de fils de câblage. La face inférieure est entièrement reportée sur un substrat grâce à un joint d'attache.

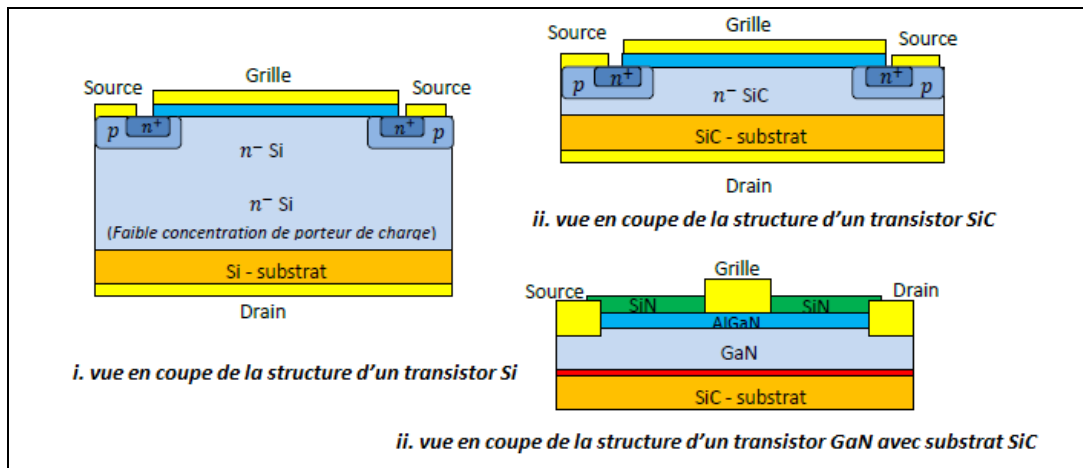


Figure 1.4 : vues en coupe d'un transistor pour les technologies Si (i), SiC (ii) et GaN (iii). Les connexions électriques sont représentées en jaune. [15]

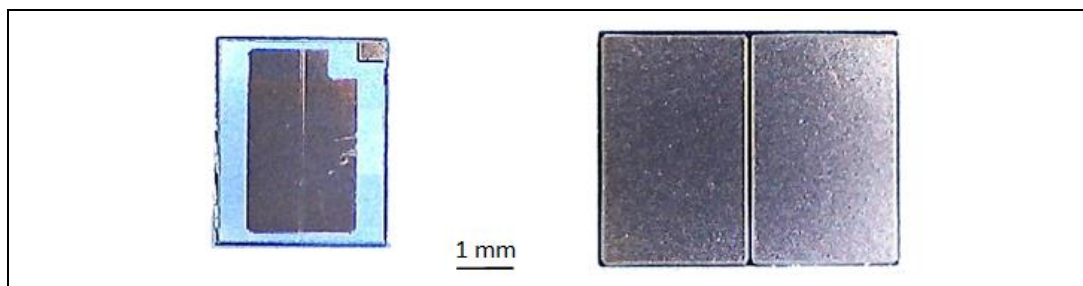


Figure 1.5 : puces semi-conductrices en silicium, diode Schottky à droite et MOSFET à gauche

1.2.2 Les joints d'attache

Les joints d'attache sont des éléments présents à plusieurs endroits au sein des modules. Ils servent à assembler plusieurs éléments ensemble. Un premier joint permet de lier les puces au substrat, un second a pour but de lier le substrat à la semelle (figure 1.2). Pour permettre un fonctionnement optimal des modules, ces joints d'attache doivent assurer 3 fonctions : le maintien mécanique, la conductivité électrique et la conductivité thermique.

Les modules étant soumis à de fortes températures, les deux joints d'attaches présents doivent résister à des températures de jonction allant jusqu'à 300 °C pour les composants GaN [7]. Cependant les deux joints d'attache sont réalisés l'un après l'autre, il faut donc que la température de fusion du deuxième joint soit suffisamment éloignée de la température du premier afin de ne pas liquéfier le deuxième joint d'attache. Une différence de température de fusion de 40 °C doit être respectée [16].

Les joints d'attache sont composés d'alliages métalliques et de plusieurs additifs, ils sont appelés brasures. Les brasures peuvent prendre la forme d'une pâte afin de pouvoir les déposer facilement sur les composants. Pour braser deux éléments ensemble, trois étapes sont nécessaires [3] [17] :

- Déposer la pâte à braser sur les éléments par sérigraphie.
- Appliquer un profil de température permettant d'atteindre la température de transformation de la pâte à braser. A cette température, la pâte à braser va se liquéfier (température de *liquidus*)
- Refroidissement de l'assemblage jusqu'à la température ambiante.

Historiquement, en électronique de puissance, les brasures sont composées de plomb. Les brasures au plomb sont utilisées car elles ont un comportement stable pour les basses températures (Sn63Pb) et aussi pour les hautes températures (Pb95Sn). Ces deux brasures ont respectivement les températures de fusion de 183 °C et 312 °C [18]. Cependant une directive européenne RoHS (Restriction of the use of certain Hazardous Substances in electrical and electric equipment) datant de 2002 doit permettre de réduire certaines substances nocives telles que le plomb, mercure, cadmium, etc. Malgré des dérogations pour l'électronique de puissance, il faut trouver des alternatives aux brasures au plomb afin de se conformer à cette directive. Pour cela des brasures d'alliage d'étain, d'argent et de cuivre (SnAgCu, SAC) sont mises au point. Ces brasures et les procédés associés seront développés dans la suite du manuscrit.

1.2.3 Les substrats

Le substrat d'un module de puissance est placé entre les puces et la semelle (figure 1.1) [19], [20], il réalise les fonctions suivantes :

- L'interconnexion électrique des composants.
- L'isolation électrique entre le circuit électrique et la semelle.
- La conduction thermique de la chaleur générée par les puces vers la semelle.
- Réduire les différences des coefficients de dilatation thermique (CDT) entre les puces et la semelle.

En électronique de puissance, les substrats utilisés sont de type DBC (Direct Bonded Copper) ou AMB (Active Metal Braze). Les caractéristiques principales requises pour un substrat sont listées et détaillées dans tableau 1.1.

Céramique	Al_2O_3	AlN	Si_3N_4
Conductivité Thermique ($\text{W.m}^{-1}.\text{K}^{-1}$)	24	170	58
Coefficient de Dilatation Thermique (ppm/°C)	7,2	4,5	2,7
Permittivité relative	8,5	8,8	-
Chaleur spécifique ($\text{J.K}^{-1}.\text{kg}^{-1}$)	900	800	680
Contrainte de flexion maximale (MPa)	350	400	850
Tenacité à la rupture ($\text{MPa.m}^{-0.5}$)	3,3	2,7	5 - 7
Densité (kg.m^{-3})	3900	3260	3210

Tableau 1.1 : Propriétés mécaniques des céramiques Al_2O_3 , AlN et Si_3N_4 [17], [21], [22].

Les substrats DBC sont composés d'une céramique et de deux couches de cuivre [23]. Ces couches de cuivre sont assemblées de chaque côté de la céramique (figure 1.6). Pour permettre une métallisation des deux faces, les céramiques sont constituées principalement en alumine (Al_2O_3), en nitrure d'aluminium (AlN) ou en nitrure de silicium (Si_3N_4). Les substrats DBC ont l'avantage de présenter une faible résistance thermique mais aussi la capacité de conduire un fort courant grâce à leurs métallisations cuivre [24].

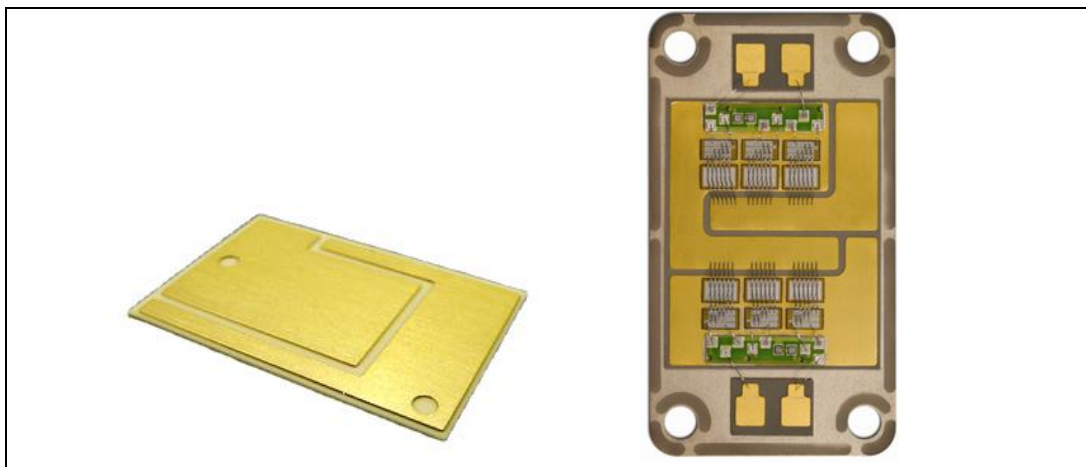


Figure 1.6 : substrat DBC (gauche), module réalisé avec un substrat DBC (gauche).

Les substrats AMB sont composés d'une céramique (Si_3N_4 ou AlN) et de cuivre assemblés par une brasure composée de TiAgCu (figure 1.7). Cette céramique Si_3N_4 confère aux substrats AMB une résistance mécanique supérieure aux céramiques AlN et Al_2O_3 [21]. Cette propriété permet aux

substrats AMB de limiter les délaminages lorsqu'ils sont soumis à de fortes contraintes thermiques.

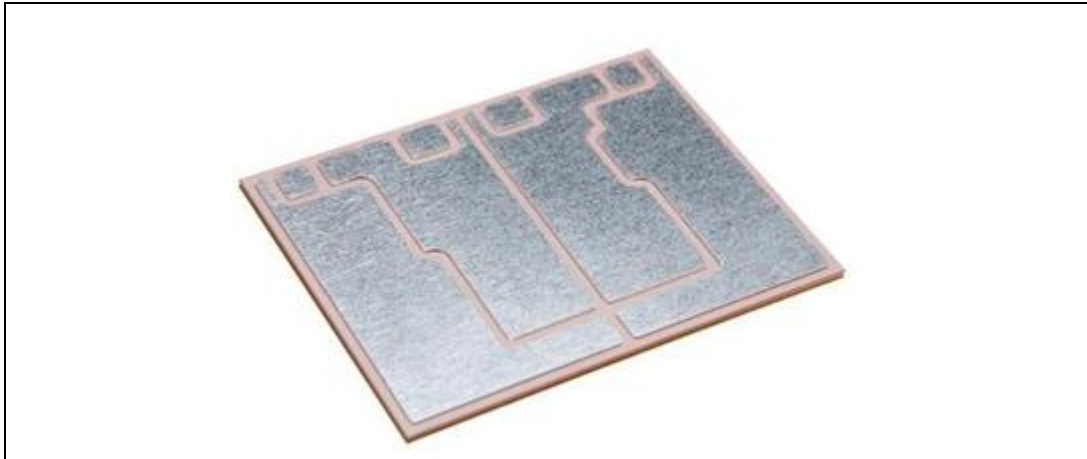


Figure 1.7: substrat AMB

1.2.4 Les semelles

La semelle d'un assemblage de puissance est située entre le substrat et le système de refroidissement [25] (figure 1.2). D'une épaisseur de quelques millimètres, la semelle est brasée au substrat puis connectée au refroidissement. Son rôle est d'évacuer la chaleur générée par les composants vers le système de refroidissement. Deux critères sont importants afin de sélectionner la semelle d'un assemblage :

- Des propriétés mécaniques permettant de rigidifier le module et un CDT proche de celui du cuivre qui compose le substrat (17,8 ppm/°C).
- Une bonne conductivité thermique.

Les principaux matériaux constituant une semelle doivent présenter une conductivité thermique élevée. C'est pour cela que sont utilisés le cuivre ou ses alliages (Cu, CuW, CuMo), l'aluminium ou ses alliages (Al, AlSiC), mais aussi le Kovar (Ni-Fe). Les propriétés de ces matériaux sont données dans le tableau 1.2.

Matériaux	Cu	Al	CuMo	AlSiC	CuW	NiFe
CDT (ppm/°C)	17,8	23,6	7 – 8	6,5 - 9	6,9 8,3	5,2
Conductivité Thermique (W.m⁻¹.K⁻¹)	398	238	160 170	170 200	180 200	11 17

Tableau 1.2 : Propriétés des matériaux utilisés pour fabriquer les semelles [26].

1.2.5 Les connexions électriques internes

Dans les modules de puissance, des connexions électriques sont situées sur les faces supérieures des puces. Afin de permettre de les interconnecter, des fils de câblage sont utilisés. Les modules sont amenés à fonctionner à fortes intensités, jusqu'à 400 A. Cela impose aux câbles de présenter une faible résistivité afin de minimiser les pertes. Pour cela, plusieurs fils de câblages de diamètres allant de 100 μm à 500 μm sont utilisés. Les fils sont composés d'or, d'argent, d'aluminium ou de cuivre [27]. Les fils d'aluminium possèdent une faible résistivité électrique ($28 \cdot 10^{-6} \Omega \cdot \text{m}$ à 300 K) et sont peu coûteux, ils sont donc majoritairement utilisés. Les fils de câblage subissent des variations thermiques importantes, qui impliquent de grandes déformations causées par la différence de CDT entre l'aluminium et le Si ou SiC [28]. De plus, les fils de câblage ont un comportement inductif induit par leur géométrie. Ces inductances parasites peuvent induire des surintensités ou surtensions et détériorer les composants actifs lors de leurs commutations. Cette inductance peut atteindre jusqu'à 30 nH [29]. Pour pallier ces défaillances les fils de câblage peuvent être substitués par des rubans (figure 1.8). Les rubans sont de même composition que les fils de câblage. Cependant ils permettent d'augmenter la densité de courant et réduisent les défaillances mécaniques.

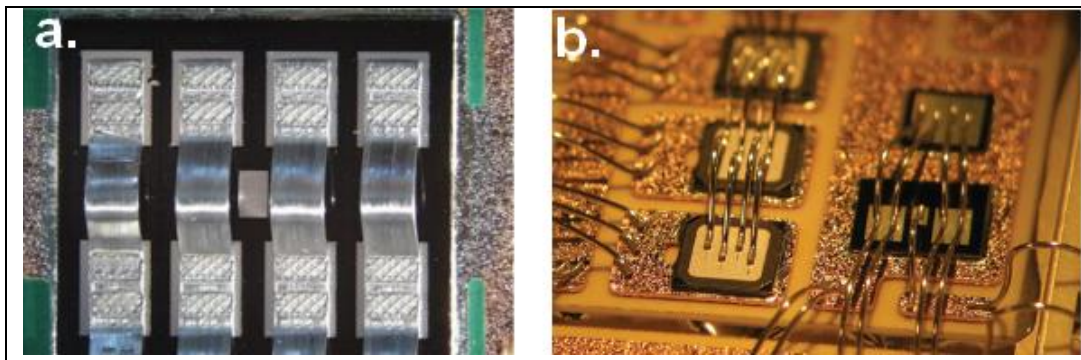


Figure 1.8 : a. Assemblage par rubans. b. Assemblage par fils de câblage.

1.2.6 Les connexions électriques externes

Une fois les connexions électriques entre les puces et le substrat établies, il faut les extérioriser du module afin de pouvoir commander les composants actifs depuis l'extérieur du module. Pour réaliser cette fonction, des conducteurs électriques appelés terminaux électriques, reliant la métallisation du substrat à l'extérieur sont utilisés (figure 1.2). Les terminaux électriques doivent permettre une bonne conductivité électrique ainsi qu'une résistance à l'environnement extérieur (oxydation, poussières, etc.). C'est pourquoi des alliages de cuivre ou de nickel sont couramment utilisés. La liaison électrique d'un terminal au

substrat est réalisée de deux manières principales : par brasage ou par fil de câblage.

1.2.7 Le boîtier et l'encapsulation

Une fois les puces assemblées au substrat et le substrat connecté à la semelle et aux différentes connexions électriques, l'ensemble doit être encapsulé et intégré dans un boîtier.

Premièrement, le substrat et ses puces sont assemblés au boîtier puis les connexions électriques sont réalisées (câblage et terminaux électriques). Le boîtier utilisé doit protéger le module de l'environnement extérieur et assurer un soutien mécanique. Il est généralement constitué de polymère de type Phtalate de diallyle, Epoxy, Poly-téréphtalates de butylène.

Deuxièmement, l'intérieur du boîtier, constitué des puces, du substrat et des connexions électriques, est rempli d'un encapsulant. Cet encapsulant permet au module de résister à des champs électriques élevés ainsi qu'à protéger les puces des agressions extérieures. Il est composé d'un matériau siliconé et permet de remplir le volume de vide laissé dans le module. Lorsqu'il est déposé dans le module, l'encapsulant est sous forme liquide, il sera polymérisé par la suite afin de se solidifier. Ses propriétés physiques sont décrites dans le tableau 1.3.

	Tenue Diélectrique (MV.m ⁻¹)	CDT (ppm/°C)	Conductivité Thermique (W.m ⁻¹ .K ⁻¹)
Gel encapsulant silicone	15 - 30	200	0,15

Tableau 1.3: Propriétés physiques du gel encapsulant [30]

1.3 Les techniques de report des composants au sein d'un module

Afin de respecter la directive RoHs, le plomb dans les assemblages d'électronique de puissance doit être supprimé. Le secteur de l'électronique de puissance a donc dû trouver de nouveaux composés et procédés afin de respecter cette directive. Dans les modules électroniques, ce sont les alliages utilisés pour interconnecter les puces au substrat et le substrat à sa semelle qui doivent être modifiés (indiqués comme brasures supérieure et inférieure dans la figure 1.2). Afin de conserver les mêmes conditions de fonctionnement, il faut que les joints d'attache respectent les conditions suivantes :

- Une température de fusion au voisinage de celle des anciens alliages au plomb (183 °C pour le Sn37Pb et 312 °C pour le Pb5Sn [18]).
- Des propriétés physiques équivalentes aux alliages Sn37Pb et Pb5Sn (tableau 1.4).
- Faible coût
- Facilité du procédé d'assemblage

De nombreuses solutions sont envisagées. Parmi les solutions viables et les plus répandues, on trouve de nouveaux alliages de brasure et le frittage d'argent. Dans cette partie nous développerons ces deux solutions puis d'autres méthodes de report alternatives seront abordées.

Une amélioration des performances thermomécaniques des joints d'attache puce/substrat, aurait pour conséquence directe une augmentation de la durée de vie des fils placés sur les puces [31]. Cette augmentation de la durée de vie des fils est expliquée par la diminution de l'échauffement engendrée par la dégradation du joint d'attache puce/substrat.

1.3.1 Le brasage

Afin de remplacer le plomb présent dans les brasures, de nouveaux alliages sont utilisés. Ces alliages ont doivent posséder des propriétés physiques équivalentes. Les brasures SnAgCu présentent des propriétés adéquates (tableau 1.4), pour exemple leur point de fusion est de 216 °C. Composées de matériaux bons marché et accessibles facilement, elles sont les brasures les plus répandues dans le domaine de l'électronique de puissance [32]. Ces brasures SnAgCu peuvent être utilisées pour des températures allant jusqu'à 200 °C [13].

Température	Module de	CDT	Conductivité	Résistivité
-------------	-----------	-----	--------------	-------------

	de fusion (°C)	Young (GPa)	(ppm/°C)	Thermique (W.m ⁻¹ .K ⁻¹)	Electrique (μΩ.cm)
Alliages basse température					
63Sn/37Pb	183	40	25	41	14,7
95,5Sn/4Ag/0,5Cu	216	30	23	55	15
96,5Sn/3,5Ag	221	50	20	33	15
99,3Sn/0,7Cu	227	-	23	2	15
58Bi/42Sn	195	42	15	19	35
52In/48Sn	215	23	20	34	15
77,2Sn/20In/2,8Ag	220	35 - 50	23	55	-
Alliages haute température					
95Pb/5Sn	315	20	28,7	35	-
95,5Pb/2Sn/2,5Ag	300	13,8	25	23	229
97,4Bi/2,6Ag	262	-	-	8	-
88Au/12Ge	360	70	13	44	-
80Au/20Si	363	-	12,3	27	-
80Au/20Sn	350	68	16	58	16

Tableau 1.4 : Propriétés des principaux alliages de brasure en électronique de puissance [13], [33]–[37].

Les alliages présentés précédemment sont couramment utilisés en électronique de puissance. Des additifs sont ajoutés à ces alliages de brasure afin de créer des crèmes à braser ou des préformes facilitant le procédé. Afin de braser un module d'électronique de puissance il est impératif de suivre un procédé composé de trois étapes. La première étape est la sérigraphie de la crème à braser sur le substrat ou le composant. Puis le composant est placé sur le substrat afin de suivre un profil de température adapté dans un four à phase vapeur. La dernière étape est un refroidissement de l'assemblage jusqu'à la température ambiante.

1.3.2 Le frittage d'argent

Le procédé de report des composants par frittage d'argent est une technique réalisée à une température de 250 °C, cela permet de créer un joint d'attache dont la température de *Liquidus* est de 961 °C [38]. Initiée par Schwarzbauer et Khunert en 1991 elle a été étudiée afin d'élaborer de nouvelles techniques d'assemblage des modules de puissance [39]. Le procédé développé consiste à fritter des pâtes d'argent micrométriques à une température comprise

entre 200 °C et 300 °C le tout en exerçant une pression de l'ordre de 40 MPa (figure 1.9). N'ayant pas été suffisamment approfondi, ce procédé n'a vu le jour dans des applications industrielles que plus tard courant des années 2000 avec comme principaux acteurs Alpha, Henkel et Heraeus.

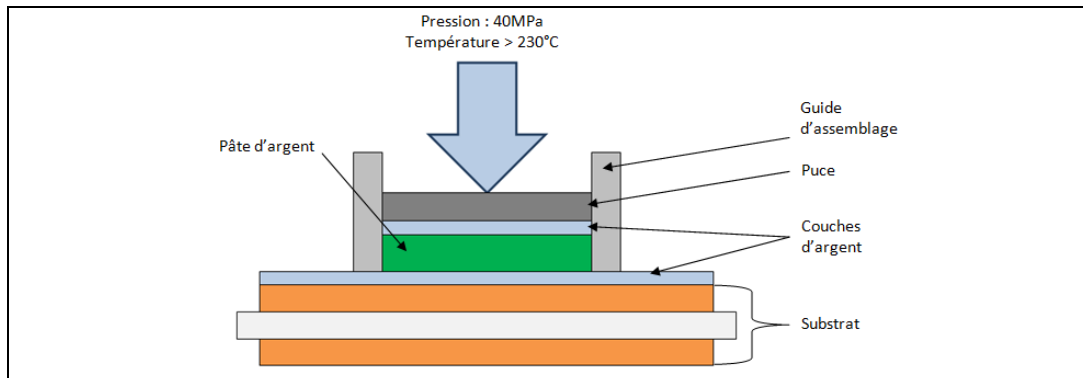


Figure 1.9 : Procédé d'assemblage par frittage de pâte d'argent.

Le frittage de pâte argent permet de diminuer la température du procédé de 500 °C à 250 °C par rapport au frittage de poudre d'argent [3]. Afin de permettre le procédé de frittage d'argent, le substrat et la puce sont recouverts d'une couche d'argent. La pression de l'ordre de 40 MPa est appliquée sur la surface de la puce (figure 1.9).

Il existe plusieurs technologies de frittage d'argent. Initialement c'est le frittage de poudre d'argent composé de particules d'argent de taille micrométrique qui a été créé en 1989 (Schwarz...), nécessitant une pression de 40 MPa à répartir convenablement sur la puce afin de ne pas la détériorer. Les acquis de cette technologie ont permis la création d'un procédé de frittage de pâte d'argent à faible pression rendu possible par la diminution des particules d'argent à une taille nanométrique [1], [3]. Le frittage nanométrique est effectué à une température comprise entre 250 °C et 300 °C avec une pression inférieure à 10 MPa voir sans pression [1], [3]. La technologie la plus récente est le frittage d'argent de particule nanométrique sous forme de film [40]. Il présente l'avantage de réduire la durée du procédé par la suppression de l'étape de déliantage liée à la pâte d'argent ainsi que le fait d'être facilement industrialisable par l'utilisation d'une machine de flip-chip.

Le frittage d'argent basse température suit un cycle thermique composé de trois phases : une montée ; un maintien ; une descente. Les températures sont suffisamment basses pour ne pas avoir de phase liquide lors du procédé, cependant un bon maintien en position de la puce sur le substrat est nécessaire. Les propriétés physiques des assemblages frittés détaillés dans le tableau 1.5 montrent que ces assemblages sont supérieurs aux brasures pour une épaisseur plus faible [41]. Le joint d'argent possède en effet de meilleurs paramètres

physiques: sa conductivité électrique et thermique ainsi que ses paramètres thermomécaniques sont supérieurs malgré un CDT réduit.

	Epaisseur du joint (μm)	Température de Fusion ($^{\circ}\text{C}$)	CDT (ppm/ $^{\circ}\text{C}$)	Conductivité Electrique (mS/m)	Conductivité Thermique (W/m.K)	Limité Elastique (MPa)
Sn37Pb	200	183	25	6,8	51	40
Pb5Sn	200	315	28,7	17	35	20
Ag fritté	20	961	19	41	240	55

Tableau 1.5 : Comparaison des propriétés physiques des brasures plomb et du frittage d'argent [3], [13].

1.4 Les méthodes du packaging vertical-3D appliquées aux modules de puissance

De nos jours dans le domaine de l'électronique de puissance, de meilleures performances des modules sont souhaitées. Les propriétés électriques, mécaniques et thermiques des assemblages doivent être améliorées afin de pouvoir soumettre les assemblages à de plus fortes contraintes engendrées par de nouvelles applications (avion plus électrique, véhicule électrique, etc.). Une augmentation de la densité de puissance est également visée dans le but de réduire l'espace occupé par les modules. Pour respecter les critères énoncés, l'électronique de puissance doit être pensée différemment. Les assemblages doivent être plus petits donc résister à des champs électriques supérieurs, avoir une meilleure dissipation thermique pour extraire la chaleur des puces. Une nouvelle approche tridimensionnelle est utilisée. Elle doit permettre d'améliorer les propriétés électriques et thermiques des modules de puissance.

Un module classique (figure 1.2) dispose d'un seul axe principal pour dissiper la chaleur générée par les puces. Cet axe est dirigé de la puce vers le dissipateur. Le deuxième axe de dissipation potentiel dirigé de la puce vers l'extérieur est bloqué par le gel encapsulant qui possède une très faible conductivité thermique tableau 1.3. L'apport d'un module vertical-3D est la capacité d'évacuation de chaleur vers un deuxième axe. Il est donc possible de diviser la résistance thermique des assemblages par un coefficient proche de 2.

Les connexions électriques internes et externes (fils de câblage, terminaux électriques) induisent des parasites dans les modules. Ces parasites correspondent au comportement inductif de ces connexions électriques. De ce fait un module de puissance classique comporte de nombreuses inductances parasites (de l'ordre de 30 nH par fil et 10 μ H pour un module [41]). Pour diminuer ces inductances de nombreuses solutions sont envisagées.

Les deux points abordés (amélioration du refroidissement et suppression des inductances parasites) sont réunis dans une structure dont la densité de puissance est augmentée. A température de jonction équivalente, un module vertical-3D permet une utilisation à plus forte puissance. De même, la diminution du nombre d'interconnexions dans le module implique une réduction de son volume. Dans la littérature ont été développées de nombreuses solutions à ces problématiques, elles seront abordées dans cette section.

1.4.1 Clip brasé

La technologie de report par brasage de clip permet de substituer les fils de câblage par une plaque de cuivre. Cette plaque de cuivre est brasée sur la face supérieure de la puce et sur le substrat (figure 1.10). Le report par clip brasé nécessite une compatibilité de la face supérieure avec la brasure. Cette technique permet de diminuer les résistances d'accès et d'améliorer le rendement thermique du module [42]–[44]. La principale source de défaillance de cet assemblage est située dans la différence de CDT entre le clip en cuivre et l'encapsulant, ce qui implique une déformation du clip et à long terme son décrochage.

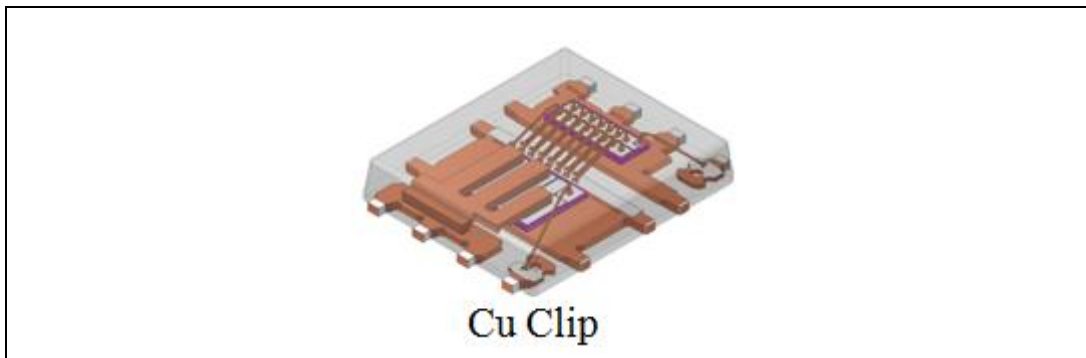


Figure 1.10 : Assemblage par clip brasé Cu. [44]

1.4.2 Scratch

Basés sur l'interconnexion des éléments par des forces intermoléculaires de Van Der Waals, les assemblages scratch ou auto-agrippant permettent de connecter les puces aux substrats dans les modules de puissance (figure 1.10). Pour réaliser cette méthode de report, les surfaces des deux corps à connecter doivent être recouvertes d'une structure de nano fils puis assemblées par compression à froid. C'est la pénétration des deux structures l'une dans l'autre qui crée une liaison électrique, mécanique et thermique. Les principaux défauts de ces assemblages sont l'utilisation d'un matériau dangereux pour l'homme (nanotubes de carbone) et un procédé de fabrication coûteux et complexe. [3], [45].

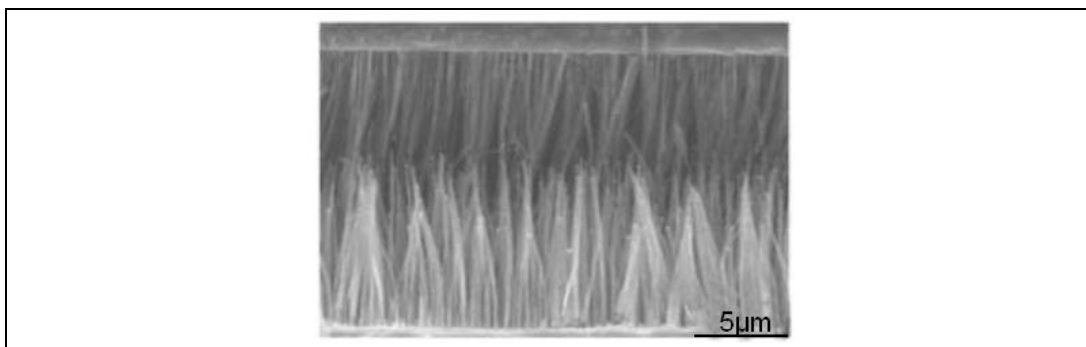


Figure 1.11: Assemblage auto agrippant en nanotubes de carbone [17].

1.4.3 Interconnexion par métal

La méthode de report par interconnexion de métal consiste à reporter des plots métalliques (principalement du cuivre) entre la face supérieure de la puce et le substrat supérieur (figure 1.12). Ces plots sont brasés à l'aide d'un joint d'attache. Cette méthode permet de connecter un deuxième substrat regroupant les connexions électriques présentes sur la face supérieure de la puce. Ainsi l'inductance parasite est diminuée d'un facteur dix par rapport aux fils de câblage [46]. D'un point de vue thermique, ces assemblages permettent d'extraire les calories générées par la puce vers deux substrats. Cependant les connexions étant non symétriques, l'ajout d'un gel polymère thermique entre les deux substrats pourrait permettre d'améliorer le refroidissement de ces modules [47].

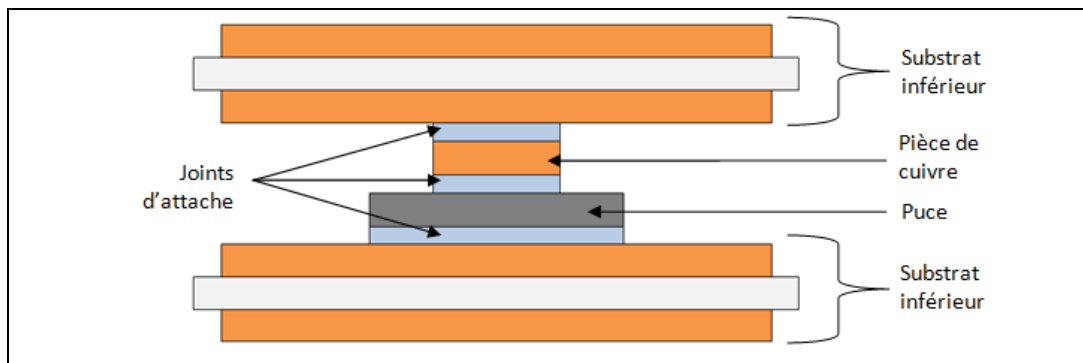


Figure 1.12: Assemblage vertical-3D par interconnexion de cuivre.

1.4.4 Billes

La technologie d'assemblage avec des billes consiste à connecter la face supérieure de la puce au substrat supérieur par l'intermédiaire de billes (figure 1.13). Les billes utilisées peuvent prendre deux formes : des billes de brasure ou des billes de métal. Concernant les billes de brasures, il s'agit de brasures SnPb, SnAgCu ou à base d'Au. Leur diamètre est de l'ordre de 100 μm . Pour les billes en métal, elles sont composées principalement de cuivre et sont brasées ou reportées par thermo-compression à la puce et au substrat supérieur [48]. Ces deux technologies permettent de diminuer grandement les inductances parasites et les résistances d'accès. Pour permettre de dissiper les calories de la puce vers le haut du module, les billes ne sont pas suffisantes et l'assemblage nécessite l'ajout d'un gel polymère thermique.

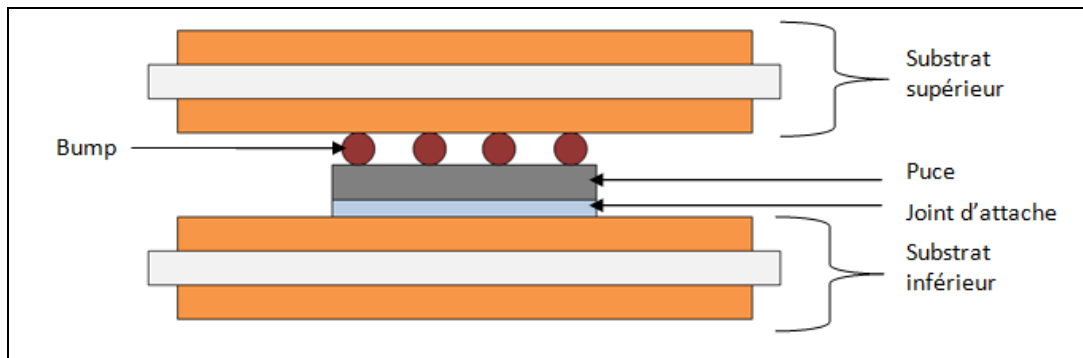


Figure 1.13: Assemblage par billes

1.4.5 Assemblage pressé

Les assemblages pressés sont répandus dans l'électronique de puissance. Les puces sont assemblées sans le moindre report par brasure. Les métallisations des puces sont connectées sur des plaques métalliques par simple pression. Les terminaux électriques sont donc directement connectés aux puces (figure 1.14). L'avantage de cette technologie est que plusieurs éléments potentiellement défaillants sont supprimés (fils de câblage, brasures), ce qui implique une fiabilité accrue et une durée de vie supérieure aux assemblages classiques. Cependant, lorsque ces assemblages sont soumis à des vibrations mécaniques, les connexions électriques peuvent être endommagées et engendrer un dysfonctionnement du module.

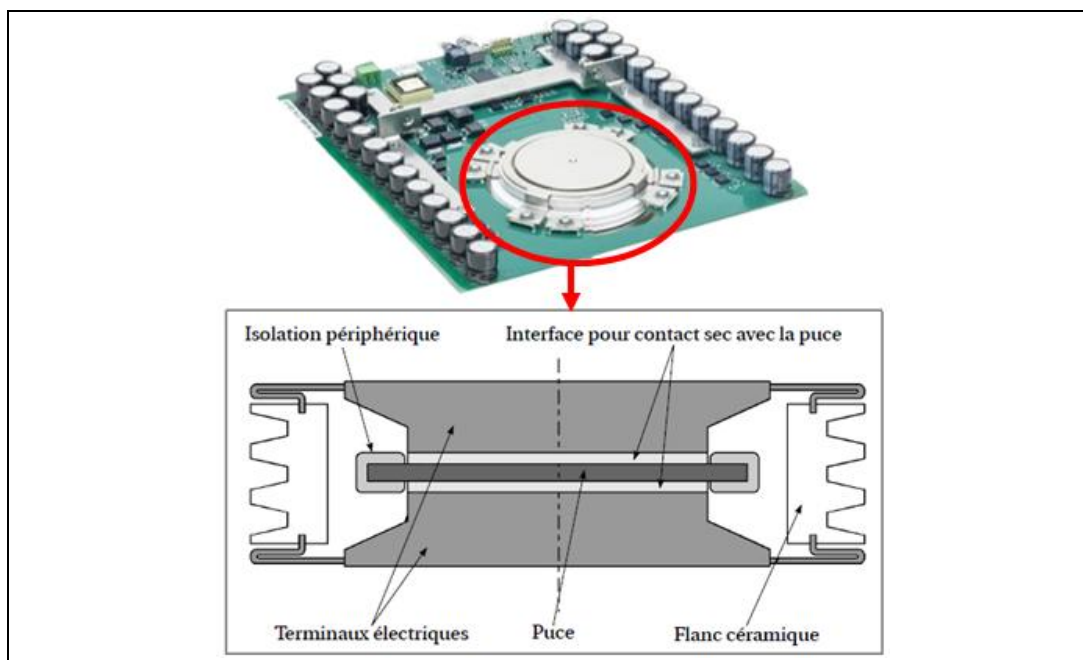


Figure 1.14: Assemblage pressé ABB/SEMIKRON, vu en coupe. [49]

1.4.6 Adhésif conducteur

Le procédé de report de composants par une colle conductrice est répandu dans le domaine de la microélectronique. Ce procédé est constitué d'une colle composée de polymères et de particules électriquement conductrices

permettant de connecter la puce au substrat (figure 1.15). Le recours à ce procédé est justifié par le manque de compatibilité lors du report par brasage ou frittage de la face supérieure des puces. Les particules conductrices contenues sont principalement des particules d'argent. Ces adhésifs conducteurs chargés argent permettent une conductivité thermique comparable aux brasures classiques, cependant ils sont sensibles aux cycles thermiques [50].

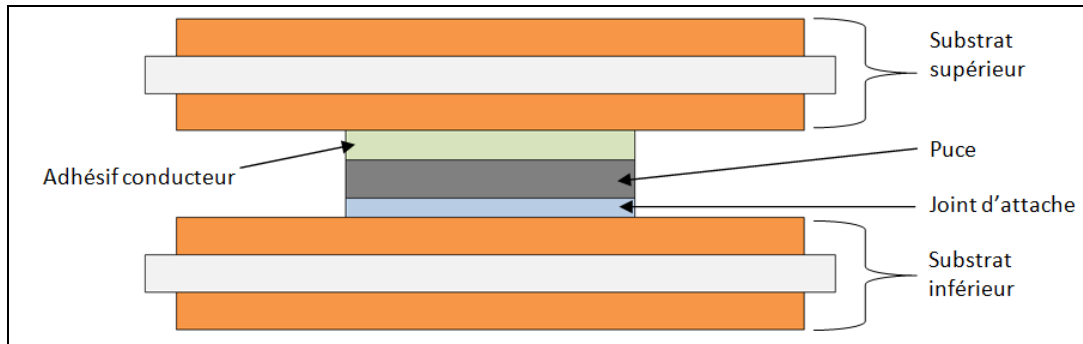


Figure 1.15: Assemblage vertical-3D réalisé par ajout d'un adhésif conducteur.

1.4.7 « Direct Solder Interconnexion » [12], [46], [51]

Cette technologie est en réalité une des plus « simples » car elle nécessite peu d'éléments. Elle est composée d'une puce intercalée par deux substrats usinés afin de créer les pistes électriques. La puce est brasée ou frittée des deux côtés aux deux substrats. Pour réaliser cet assemblage, il faut avoir une métallisation supérieure de la puce compatible avec le procédé de report (brasure ou frittage), mais aussi il faut usiner les substrats afin d'isoler les connexions électriques présentes en faces supérieures de la puce (figure 1.16). Ces assemblages doivent en théorie offrir une diminution de la résistance thermique de l'assemblage jusqu'à un facteur deux.

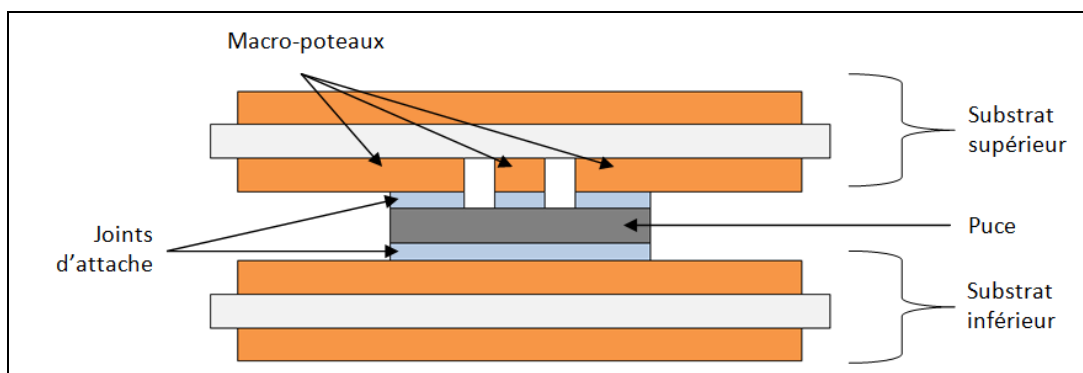


Figure 1.16: Assemblage vertical-3D par « Direct Solder Interconnexion ».

1.5 La fiabilité au service des assemblages en électronique de puissance.

La fiabilité en électronique de puissance est un axe majeur qui doit être pris en compte à tous les stades de la conception, de la réalisation et durant les phases de test des modules de puissance. De nombreuses enquêtes menées auprès des industriels (automobile, aéronautique et ferroviaire), relèvent que les principales sources de défaillance dans un module de puissance sont situées dans les composants actifs et leur assemblage. Les principales défaillances ont été listées dans le tableau 1.6 ainsi que leurs méthodes de détection. Dans cette partie, les défaillances liées au module et à la puce seront expliquées, puis les indicateurs de fiabilité seront présentés.

Cause	Méthode de détection
Défaillances dans les puces	
Reconstruction de la métallisation	Fatigue des fils de câblage
Dégradation de l'oxyde	Augmentation du courant de fuite et des tensions de seuil
Électromigration	Chutes de tension, dégradation de la tension de seuil
Défaillances dans les modules	
Fatigue des joints d'attache	Création de fissures, augmentation de la résistance thermique
Défaut dans les joints d'attache	Fatigue accélérée de l'assemblage
Délaminage	Création de fissures, augmentation de la résistance thermique
Dégradation des fils de câblage	Augmentation du courant de fuite et de la résistance thermique

Tableau 1.6 : Principales défaillances dans les modules de puissance.

1.5.1 Les défaillances liées à la puce

Assurant la fonction électrique des modules de puissance, la puce peut subir de nombreuses défaillances liées principalement à la modification de son comportement physico-électrique.

1.5.1.1 Reconstruction de la métallisation

Les puces sont recouvertes sur leur face supérieure d'une métallisation afin de les connecter aux fils de câblage. Cette métallisation mesure quelques micromètres d'épaisseur. Principalement constitué d'aluminium, la métallisation est en contact avec la puce composée de Si ou SiC. Or ces deux matériaux

disposent de deux CDTs différents ($CDT_{Al} > 7 \times CDT_{Si}$). Lors d'un cyclage thermique, ces deux matériaux vont donc se contracter et dilater de manière très différente ce qui va engendrer la plastification de la métallisation aluminium puis des dislocations aux joints de grain [52], [53]. Ce phénomène, appelé reconstruction de la métallisation, fragilise l'accroche des fils de câblage sur la puce (figure 1.17) [54].

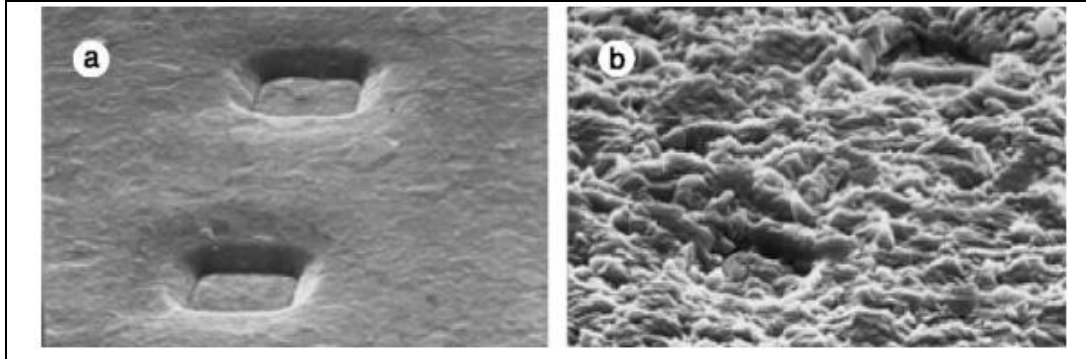


Figure 1.17 : a. Métallisation d'un IGBT avant cyclage. b. Métallisation d'un IGBT après cyclage. [54]

1.5.1.2 Dégradation de l'oxyde

De nombreux composants de puissance disposent d'une grille isolée (MOSFET, IGBT) permettant d'activer une structure par l'application d'un champ électrique au travers d'une couche mince d'oxyde. Un circuit de commande situé en amont de la grille permet de la polariser. Cette couche mince d'oxyde peut se détériorer, ce qui entraîne une augmentation du courant de fuite mais aussi peut en cas de forte dégradation, conduire à un court-circuit entre grille et source [55]. Cette dégradation est due à deux phénomènes : le piégeage de charges à l'interface de l'oxyde et le cyclage en température [56].

1.5.1.3 Électromigration

L'électromigration est un phénomène observé lorsque les composants sont soumis à haute température et forte densité de courant. Il correspond au déplacement d'atomes dans un conducteur engendré par un flux d'électrons (figure 1.18). L'électromigration apparaît à partir d'une température de 100 °C et pour une densité de courant supérieure à 5.10^5 A/cm^2 [57]. L'électromigration peut provoquer des points chauds et des mauvais contacts entre la métallisation impactée et le reste de l'assemblage. Une solution pour éviter l'électromigration est d'ajouter du cuivre dans l'alliage de la métallisation [58], [59].

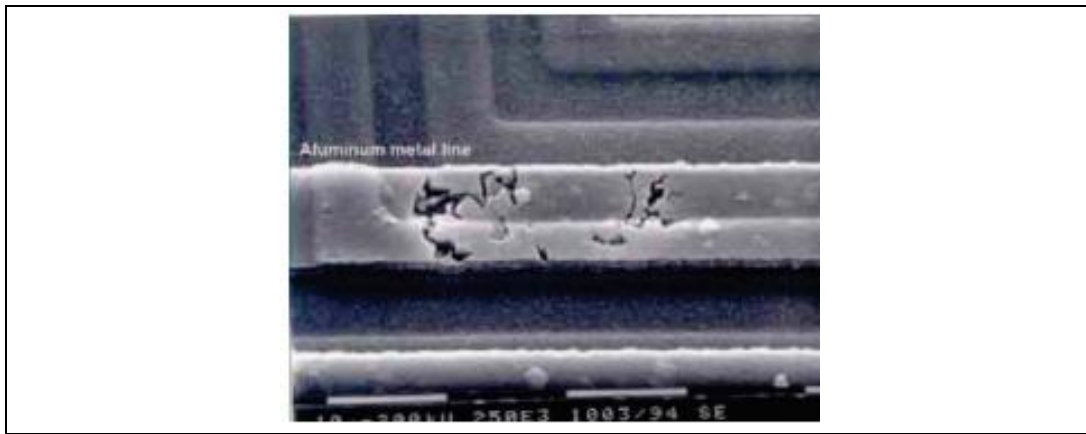


Figure 1.18: Dégradation de la métallisation d'une puce par électromigration. [57]

1.5.2 Les défaillances liées au module

Comme présenté précédemment, les assemblages sont composés de plusieurs matériaux empilés les uns sur les autres. Ces matériaux (puce, substrats, joints d'attache, encapsulant, semelle) ont tous des propriétés physiques différentes. Notamment des différents CDT qui, sous l'effet du cyclage thermique, engendrent de fortes contraintes mécaniques dans le module (exemple figure 1.19). Les principales défaillances liées au module seront expliquées dans cette section.



Figure 1.19: a. Dégradation d'un joint d'attache depuis le bord de la puce. b. Dégradation d'un joint d'attache depuis le centre de la puce. [60]

1.5.2.1 Fatigue et dégradation des joints d'attache

Le cyclage thermique est la principale cause de fatigue des joints d'attache. Cette fatigue est liée à la taille des joints d'attache, à l'amplitude des variations thermiques, mais aussi à la différence de CDT entre le joint d'attache, la puce, le substrat et la semelle.

Le joint d'attache entre puce et substrat est d'une surface équivalente à celle de la puce. Le joint d'attache situé entre le substrat et la semelle est lui de grande surface. Le mode de dégradation principal est l'apparition de fissure dans les joints entraînant une perte de conductivité thermique et donc une augmentation de la résistance thermique de l'assemblage. La fissuration est un

phénomène physique correspondant au cisaillement d'un matériau dans son épaisseur, il est amorcé aux points subissant les plus fortes contraintes mécaniques. Le joint d'attache situé entre la puce et le substrat subit de fortes variations de température. Il est dégradé par une fissure initiée depuis les bords du joint.

1.5.2.2 Délaminage métallique

La présence de pistes de cuivre sur le substrat mais aussi les métallisations présentes sur les puces sont amenées à subir des délaminages métalliques [61]. Ces délaminages sont principalement causés par la présence de lacunes dans les matériaux ou par une singularité géométrique. La différence de CDT entre la céramique constituant le substrat et ses couches conductrices en cuivre engendre des contraintes mécaniques qui expliquent le décollement du cuivre. Une solution pour limiter l'apparition de délaminage métallique est de créer des perforations sur les côtés de la métallisation appelés « *dimples* ». Les délaminages métalliques peuvent aussi être créés par des phénomènes de recristallisation ou d'électromigration.

1.5.2.3 Dégradation des fils de câblage

Concernant les fils de câblage deux types de défaillances sont présents : la levée ou la rupture du fil de câblage (figure 1.20).

La levée des fils de câblage est un des modes de défaillance principaux des modules de puissance [54]. Cette défaillance est située à l'interface de la métallisation de la puce et du fil de câblage. Le deuxième point d'accroche du fil de câblage situé sur le substrat est soumis à de plus faibles contraintes causant donc moins de dégradation. La détérioration du contact fil de câblage/puce est engendrée par l'apparition de fissures dans cette zone. Ces fissures se propagent sous le fil de câblage et engendrent ensuite sa levée (figure 1.20).

La rupture d'un fil de câblage est due à de fortes variations de température qui vont créer des contraintes mécaniques situées dans les pieds des fils de câblage. Ce mécanisme est difficilement mesurable, seuls certains paramètres électriques sont amenés à se dégrader très faiblement (de l'ordre de quelques $\mu\Omega$ pour la résistance d'accès correspondante à la connexion électrique endommagée).

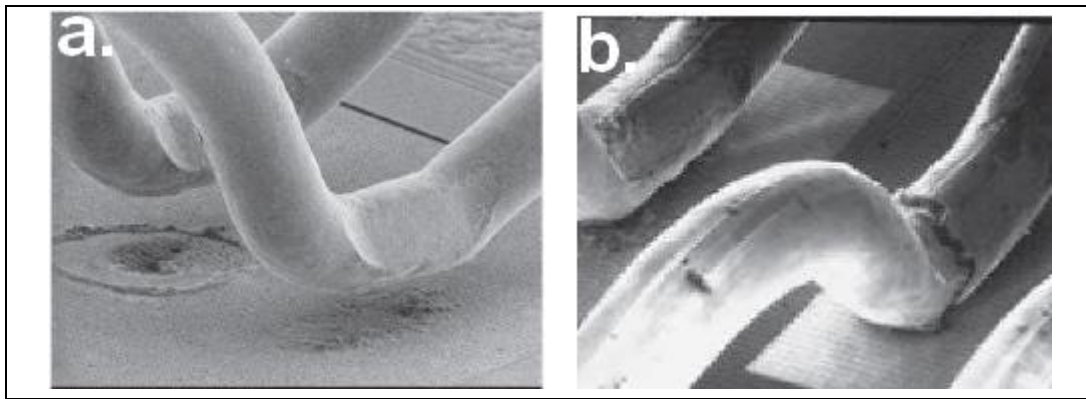


Figure 1.20: a. Levée des fils de câblage. b. fissure d'un fil de câblage. [54], [62].

Afin de réduire les dégradations des fils de câblage, une solution est d'intercaler un matériau entre le fil de câblage et la puce. Ce matériau doit avoir un CDT compris entre ceux du fil et de la puce [63]. Il permettra de jouer le rôle d'amortisseur vis-à-vis des contraintes mécaniques engendrées.

1.5.3 Les indicateurs de fiabilité

En électronique de puissance, il est important de connaître la durée de vie d'un module. Pour cela nous devons disposer d'indicateurs de fiabilité. Un indicateur de fiabilité permet de rendre compte de l'état du module de puissance. Ces indicateurs doivent être accessibles depuis l'extérieur du module, sans le dégrader et si possible lors de son utilisation normale. Le suivi de ces indicateurs de fiabilité, lors des tests accélérés, permet de donner une durée de vie avant la défaillance du module.

Ces indicateurs de fiabilité sont des paramètres sensibles aux procédés de fabrication des modules. De ce fait il faut connaître l'état de ces indicateurs à l'instant initial de fonctionnement. Avec cette méthode, les contraintes résiduelles dues aux procédés seront prises en compte.

Les modules de puissance sont utilisés dans un environnement propre à chaque application. C'est pourquoi, il faut lier l'estimation d'une durée de vie déterminée par un ou plusieurs indicateurs de fiabilités au profil de mission subi.

Dans cette section seront développés les principaux indicateurs de fiabilité utilisés en électronique de puissance afin de pouvoir sélectionner les indicateurs les plus représentatif pour le module réalisé dans le chapitre 3.

1.5.3.1 Résistance à l'état passant

Lorsqu'un composant de puissance est activé, il a un comportement résistif caractérisé par une résistance notée R_{on} . Cette résistance dépend des conditions de fonctionnement (V_{CE} , I_G , T_J). Une variation de ce paramètre peut

être liée à plusieurs mécanismes de dégradation : détérioration d'un joint d'attache, fissure dans un fil de câblage, reconstruction de la métallisation de la puce, l'électromigration, etc. Afin de déterminer précisément la défaillance, la mesure de la résistance R_{ON} doit être accompagnée d'une autre analyse, thermique par exemple.

L'évolution de la résistance à l'état passant se fait graduellement sur toute la durée de vie du module [13]. Cela peut être expliqué par la reconstruction de la métallisation qui est également linéaire et influence la résistance R_{ON} .

1.5.3.2 Résistance thermique

Un module de puissance est composé de plusieurs matériaux, chaque matériau propage la chaleur en fonction de ses propriétés physiques. La résistance thermique quantifie cette opposition. L'accès à la valeur de la résistance thermique (R_{TH}) d'un assemblage n'est pas direct. Cette mesure nécessite de déterminer plusieurs grandeurs : le courant de collecteur I_C , la chute de tension collecteur-émetteur V_{CE} , la température de jonction T_J , la température du boîtier T_C . Cependant il est possible de déterminer T_J seulement par le biais d'un paramètre thermosensible interne au composant (nécessitant une phase de calibration avant chaque mesure).

Une modification de la résistance thermique peut s'expliquer par l'évolution d'un joint d'attache. S'il y a une diminution, cela signifie qu'un joint d'attache change de structure permettant une meilleure conductivité thermique. Par contre, une augmentation de la résistance thermique équivaut à une dégradation d'une interface constituant l'assemblage.

Lors de la durée de vie du module, la résistance thermique change peu. Cependant lors de la fin de vie du module, la résistance thermique subit une augmentation exponentielle expliquée par un emballement thermique. Des points chauds vont apparaître puis vont détériorer l'assemblage ce qui va augmenter de plus en plus la valeur de la résistance thermique. Lorsqu'une augmentation significative de la résistance thermique est mesurée (de l'ordre de 20 %), le module est proche de la défaillance.

1.5.3.3 Pourcentage de la zone de délaminage

L'évolution d'un délaminage ou d'une fissure peut être observée par une mesure non destructive avec un microscope à balayage acoustique. Des ondes ultrasonores incidentes et réfléchies donneront une cartographie

tridimensionnelle du module et permettront d'observer l'évolution d'un délaminage.

Les mécanismes de défaillances mis en lumière sont identiques à ceux entraînant une variation de la résistance thermique. L'avantage de cet indicateur de défaillance est la possibilité de déterminer précisément la zone correspondante à la défaillance.

1.5.3.4 Décharge partielle

Tous les matériaux isolants sont soumis au phénomène de décharge partielle par le biais d'un champ électrique. La cartographie électrique d'un module et la rigidité électrique des matériaux isolants, explique la présence de décharges partielles proches des zones dont le champ électrique est discontinu. La répétition de décharges partielles dans une zone implique la création de plusieurs composés : création de chaleur, rayonnements UV et rayon X, carbonisation des matériaux isolants. L'ensemble de ces composés implique une dégradation irréversible du module. Ce phénomène a été grandement diminué par l'apparition des substrats isolants type AlN ou Al_2O_3 .

Pour observer l'apparition de décharge partielle, un champ électrique est appliqué à la structure afin de mesurer le courant de fuite. Une augmentation de ce courant de fuite indique la présence de décharge partielle à l'interface d'application du champ électrique.

1.5.3.5 Fréquence de résonance mécanique

La mesure de l'énergie absorbée par un module soumis à une excitation correspondante à sa fréquence de résonance permet de s'informer sur la durée de vie d'un module. Cependant cette mesure sollicite le module mécaniquement, c'est donc une mesure intrusive qui peut détériorer l'assemblage.

L'estimation de la durée de vie par le biais de cette mesure est intrinsèquement liée à chaque topologie et à chaque assemblage. Il faudra donc effectuer un test avant vieillissement pour déterminer une référence.

1.5.3.6 Tension de seuil

Dans des conditions données (point de polarisation et température), la variation de la tension de seuil d'une structure de puissance implique une modification de la structure. Cette variation peut s'expliquer par de nombreux mécanismes de défaillance. Pour estimer la durée de vie d'un assemblage avec cet indicateur de défaillance, c'est la dérivée de la tension de seuil qui doit être utilisée.

Conclusion de la partie bibliographie

Au cours de cette étude bibliographique nous avons expliqué la constitution d'un module d'électronique de puissance, afin de justifier nos choix futurs. De nos jours, les applications nécessitent l'amélioration de plusieurs paramètres. Notamment la substitution des brasures au plomb par un matériau permettant des températures de jonction de l'ordre de 300 °C. C'est pourquoi de nouveaux procédés de report de composants tels que les alliages de brasure SnAgCu ou le frittage d'argent ont émergé. Egalement, les puces semi-conductrices doivent supporter ces hautes températures. Pour cela, des semi-conducteurs en SiC ou GaN sont de plus en plus présents dans le domaine.

L'amélioration de la dissipation thermique des modules a été évoquée à de plusieurs reprises. Pour fonctionner dans des environnements sévères et à des températures de jonction plus élevées, une solution est d'améliorer la dissipation thermique des modules de puissance. C'est dans cette optique que les assemblages de puissance verticaux-3D ont été présentés. Ils doivent permettre d'améliorer la dissipation et donc d'augmenter les températures de fonctionnement des modules d'électronique de puissance.

La fiabilité au sein des modules de puissance et ses indicateurs ont été abordés afin d'en expliquer les enjeux. Pour exemple, afin d'équiper un avion d'un module de puissance il faut que la fiabilité de ce module soit démontrée, ce qui n'est actuellement pas le cas. De nombreux travaux en cours doivent permettre d'accroître la fiabilité dans notre domaine afin d'étendre ses champs d'application.

C'est avec la combinaison de tous ces éléments : frittage d'argent, amélioration de la dissipation thermique et fiabilisation des modules, que la suite du manuscrit est envisagée. Le frittage de particules d'argent et la conception d'assemblages frittés seront développés dans le deuxième chapitre. Puis la réalisation et la caractérisation d'un onduleur triphasé vertical-3D seront présentées au cours de troisième chapitre. Pour terminer ce manuscrit des modélisations par éléments finis seront présentés afin de mettre en lumière les enjeux de la technologie des assemblages verticaux-3D.

2. Utilisation du frittage d'argent pour la conception d'assemblages classiques et verticaux-3D

Introduction

Au cours du premier chapitre, nous avons présenté plusieurs alternatives à l'amélioration des assemblages de puissance et notamment à l'amélioration de la dissipation thermique et de la densité de puissance. Parmi ces alternatives il en ressort que le frittage d'argent est voué à améliorer la tenue des composants actifs dans un module, mais aussi qu'une dissipation double face envisagée par les assemblages verticaux-3D est une solution réalisable et doit permettre de meilleures conditions de fonctionnement. L'idée est de combiner ces deux solutions technologiques afin de créer des assemblages de puissances innovants.

Les travaux présentés dans cette section sont focalisés sur le report de composants par la méthode de frittage d'argent adaptée aux assemblages de puissance verticaux-3D. Dans un premier temps seront abordés le frittage d'argent et son adaptation aux assemblages verticaux-3D. Puis des caractérisations électriques et mécaniques d'assemblages frittés seront présentées. Dans la dernière partie de ce chapitre, une solution pour utiliser le procédé de frittage d'argent double face sur des composants usuels en vue de concevoir les premiers modules verticaux-3D par frittage d'argent sera exposée.

2.1 Les procédés d'assemblage par frittage d'argent

L'objectif présenté dans cette section est de déterminer le procédé d'assemblage par frittage de particules d'argent le mieux adapté aux assemblages verticaux-3D. Pour cela, nous disposons de deux technologies différentes dont l'ensemble des consommables ont été fournis par l'entreprise Alpha. Ces deux technologies peuvent composés de particules d'argent de taille nanométrique ou micrométrique, et se présentent sous deux formes : le frittage par pâte d'argent et le frittage par film d'argent [40]. Ces deux procédés sont développés ci-dessous.

2.1.1 La pâte d'argent

Comme présenté dans le précédent chapitre, le frittage d'argent a été expérimenté par Schwarzbauer et Khunert en 1991. Lors de ces premiers essais, le joint d'attache était uniquement composé de particules solides (poudre d'argent). Afin de faciliter le procédé, le report par frittage de pâte d'argent fut créé. Cette technologie est composée de particules d'argent et de liants chimiques permettant de transformer la poudre d'argent initiale en pâte. Il existe deux types de pâtes d'argent : les pâtes micrométriques et les pâtes

nanométriques. Elles se différencient par la taille des particules d'argent qu'elles contiennent. Leur procédé d'assemblage est composé de trois étapes :

1. La sérigraphie
2. Le déliantage
3. Le frittage

La sérigraphie est une méthode de report permettant de déposer une pâte ou une crème sur un support tel qu'un substrat. La sérigraphie est réalisée à l'aide d'un masque appelé clinquant, dont les ouvertures et l'épaisseur sont ajustées pour correspondre à l'application cible, et aussi d'une racle afin de venir déposer la matière sur le support (figure 2.1). L'épaisseur du clinquant utilisé pour les joints composés de frittage d'argent est de 100 μm . Il est composé de plusieurs ouvertures afin d'être utilisé pour de nombreuses applications (figure 2.2). Le dépôt de la pâte d'argent peut être effectué manuellement ou par l'intermédiaire d'un appareil à sérigraphie automatique.

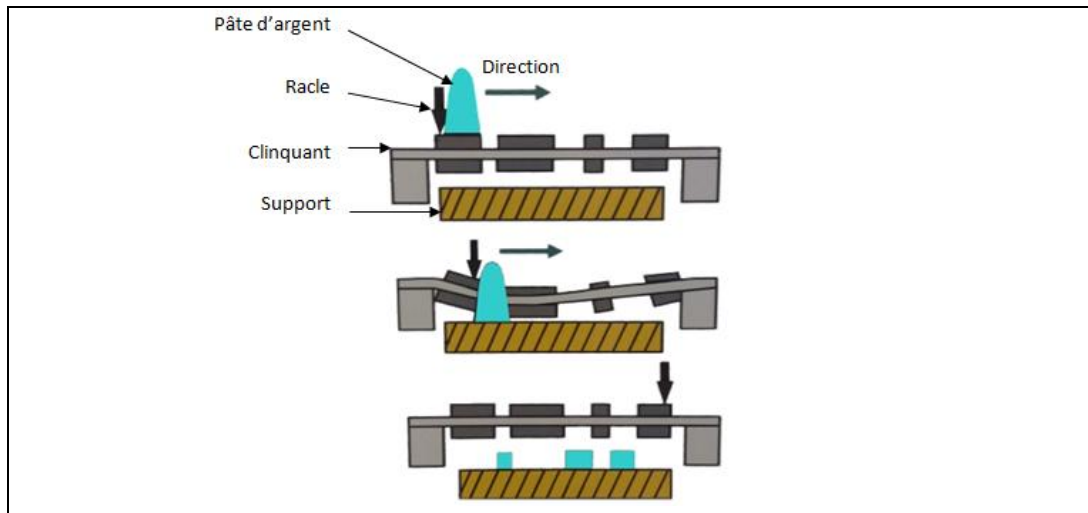


Figure 2.1 : Schématisation de l'étape de sérigraphie de la pâte d'argent.

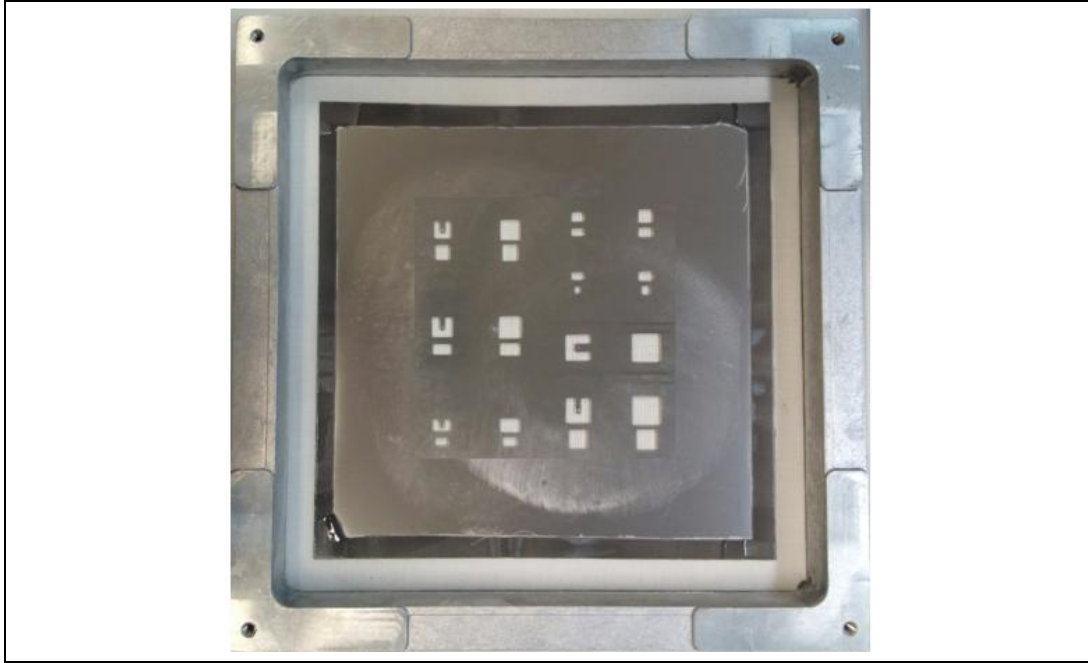


Figure 2.2 : clinqant 40 x 40 cm² avec de multiples ouvertures 100 μ m, usiné par Alpha pour le laboratoire IMS.

Le déliantage est le procédé permettant l'évaporation des liants contenus dans la pâte d'argent. Cette étape est réalisée à la température de vaporisation des liants. Une fois la pâte correctement déliantée, seules les particules d'argent restent sur le support sérigraphié.

La troisième et dernière étape est le frittage. Cette étape permet d'assembler un composant à un substrat par l'intermédiaire de la pâte d'argent. Le frittage permet la densification des particules d'argent présentes dans la pâte précédemment déliantée. Cette densification correspond à un réarrangement des grains et à la formation de joints de grains et de ponts (figure 2.3). Elle va permettre l'adhésion des matériaux à assembler. Cependant lors du procédé de frittage, il se produit un mécanisme appelé murissement d'Ostwald. Ce procédé entraîne la migration des grains de petite taille vers les grains de taille supérieure sans éliminer la porosité [64]. Le murissement d'Ostwald ne permet pas une densification de l'argent. Afin de supprimer ce mécanisme et d'augmenter la vitesse de densification, l'application d'une pression est nécessaire lors de l'étape de frittage.

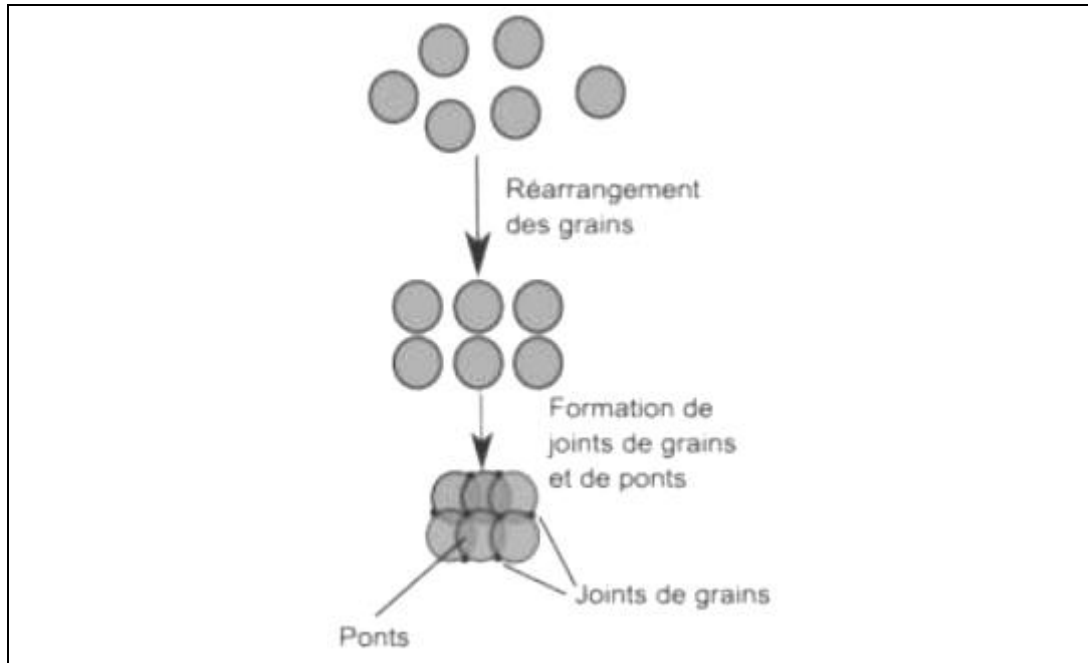


Figure 2.3 : schématisation du procédé de frittage en phase solide.

L'étape de frittage est réalisée grâce à une machine de traction-compression Instron 5967 équipée de deux plateaux chauffants indépendants (figure 2.4). Cette presse chauffante possède une capacité de traction compression allant jusqu'à 30 kN, la température maximale afin de ne pas détériorer le bâti est de 350 °C.

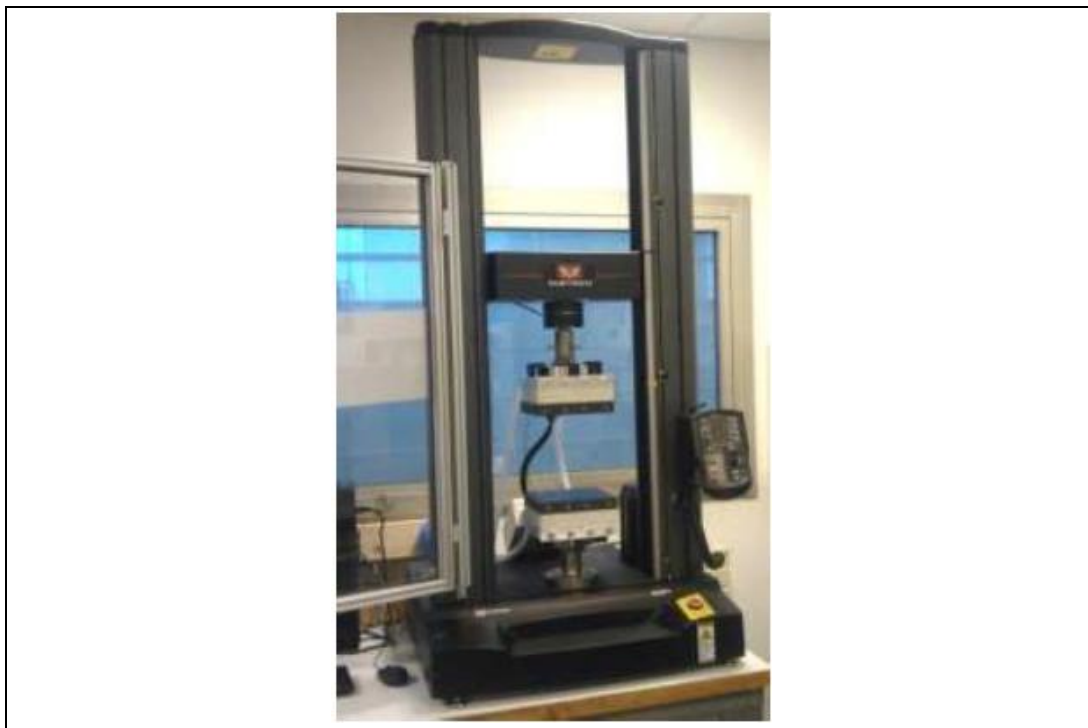


Figure 2.4 : Presse Instron 5967 équipée pour le frittage d'argent.

Le profil de température de frittage utilisé pour la pâte d'argent est détaillé figure 2.5. Il est composé d'une montée en température jusqu'à 250 °C

liée au placement de l'assemblage sur la presse chauffante, accompagnée de l'application d'une pression de 10 MPa répartie sur l'ensemble de la surface de la zone à fritter. A l'issue du temps de frittage de 60 secondes, le module est refroidit à température ambiante.

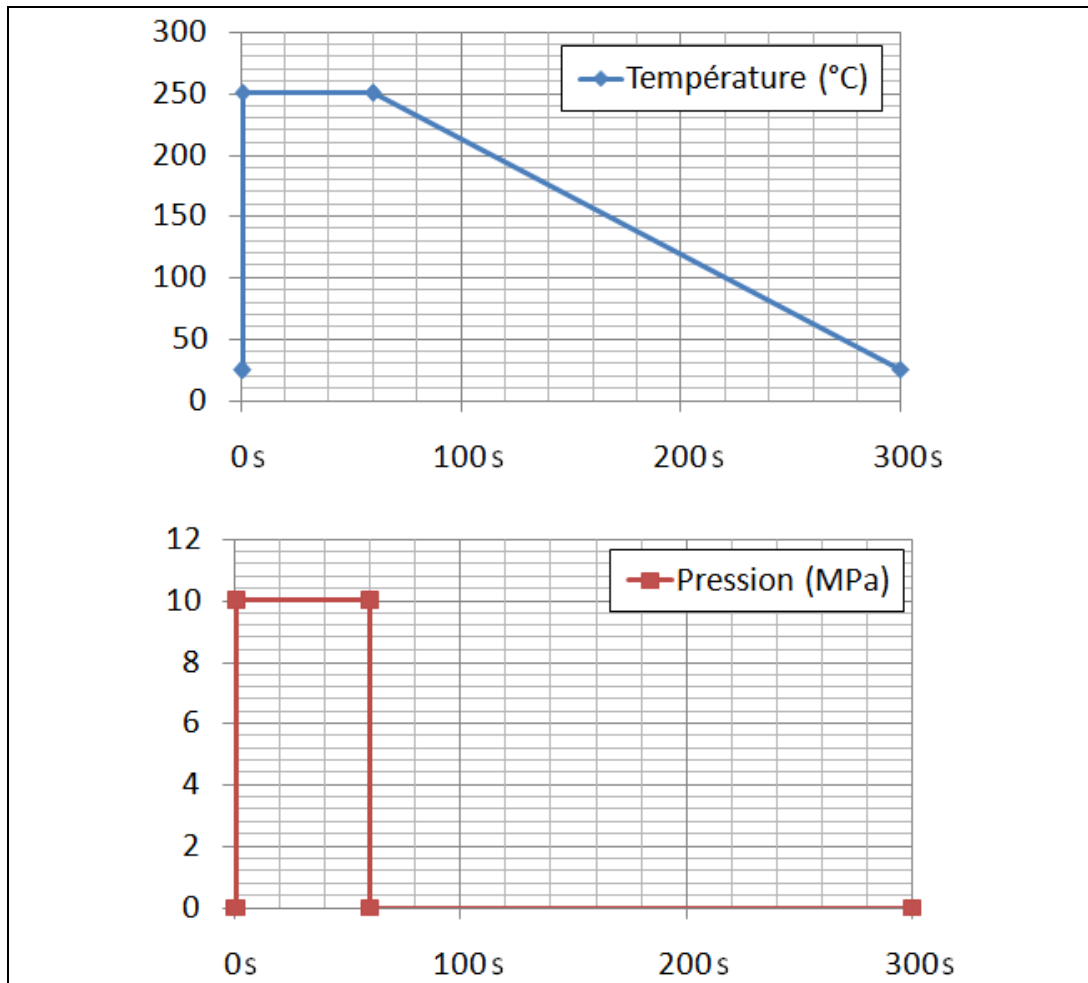


Figure 2.5 : Profils de température et de pression lors de l'étape de frittage d'argent.

2.1.2 Le film d'argent

La maturation des procédés composés de pâtes d'argent micrométriques et nanométriques a permis aux industriels d'améliorer la technologie. La principale amélioration de la technologie de report par frittage d'argent est venue par la création du film d'argent nanométrique. La société Alpha a créé une gamme Argomax 8000 constituée de film d'argent. Cette technologie d'assemblage par film d'argent permet de simplifier le procédé de report. Ce nouveau procédé permet une meilleure industrialisation du report par frittage d'argent. Le procédé de report par frittage de film d'argent est composé de deux étapes :

1. le transfert du film sur la face du composant à reporter
2. le frittage

Contrairement au procédé de report par pâte d'argent, avec le film d'argent les étapes de sérigraphie et de déliantage sont supprimées. Ces étapes sont remplacées par le transfert du film.

Le transfert du film d'argent sur les puces est effectué à une température comprise entre 130 °C et 150 °C et par l'application d'une pression de 1 MPa à 3 MPa pendant 60 secondes. Avec ce couple pression-température, agissant par poinçonnage, l'accroche du film à la puce est amorcée. Ce procédé peut aisément être automatisé et être réalisé par une machine de type pick&place équipée d'un plateau chauffant.

L'étape de frittage se déroule exactement dans les mêmes conditions que pour le frittage de pâte d'argent (figure 2.5). La mise en température de l'assemblage combinée à l'application d'une pression pendant un temps précis, permet de créer le processus de frittage du film d'argent. A l'issue du frittage par film, le joint d'argent fritté mesure environ 22 μm pour un film d'une épaisseur initiale de 25 μm .

2.1.3 Paramètres importants lors du frittage

Le procédé de frittage est composé de deux mécanismes : la croissance des joints de grains et la diminution de la porosité. Or, ces deux mécanismes sont fortement influencés par :

- la température
- la pression appliquée

- la taille des grains
- la durée du procédé

La température influence le frittage car elle active de nombreux mécanismes de diffusion. C'est la loi d'Arrhenius qui justifie l'importance de la température liée au coefficient de diffusion. De manière idéale et par augmentation de la température de frittage, la diffusion du mécanisme D_i est égale à la diffusion théorique D_0 de ce mécanisme [64].

$$D_i = D_0 \cdot e^{-Q_i/RT} \quad (2.1)$$

Les paramètres de cette équation sont : D_i diffusion, D_0 la diffusion théorique, Q_i l'énergie d'activation du mécanisme i , R la constante des gaz parfaits et T la température.

L'influence de la pression appliquée lors du frittage a été démontrée, elle permet de maîtriser la densification du joint [3], [64].

La constitution des grains, notamment leur taille, influence la cinétique lors du frittage. L'influence de la taille des grains et le temps de frittage sont justifiés par la loi de similitude de Herring reliant les temps de frittage t_1 et t_2 mis pour atteindre un état d'avancement pour deux tailles de grains différentes r_1 et r_2 , avec m dépendant du mécanisme de frittage [64].

$$\frac{t_1}{t_2} = \left(\frac{r_1}{r_2}\right)^m \quad (2.2)$$

Au vu de l'équation précédente et dans le but de réduire le temps de frittage, une diminution de la taille des grains d'argent est nécessaire. Cela permet de justifier l'utilisation des pâtes d'argent nanométriques.

2.1.4 Evaluation de l'épaisseur du joint d'argent au cours du procédé

Afin de quantifier l'épaisseur finale du joint d'argent fritté, une étude a été réalisée à l'aide d'un profilomètre optique Altisurf 500 (figure 2.6).



Figure 2.6: Profilomètre optique Altisurf 500.

Cette étude a été effectuée sur un véhicule de test (VT) composé d'une diode Si (SIDC14D120F6) frittée par pâte d'argent sur un substrat DBC. La pâte d'argent utilisée est la pâte Argomax® 2020. Cette étude est composée de la mesure des 4 épaisseurs suivantes :

1. pâte d'argent sérigraphiée (figure 2.7 a.)
2. joint d'argent délianté (figure 2.7 b.)
3. la diode (figure 2.8 a.)
4. joint d'argent fritté à la diode (figure 2.8 b.)

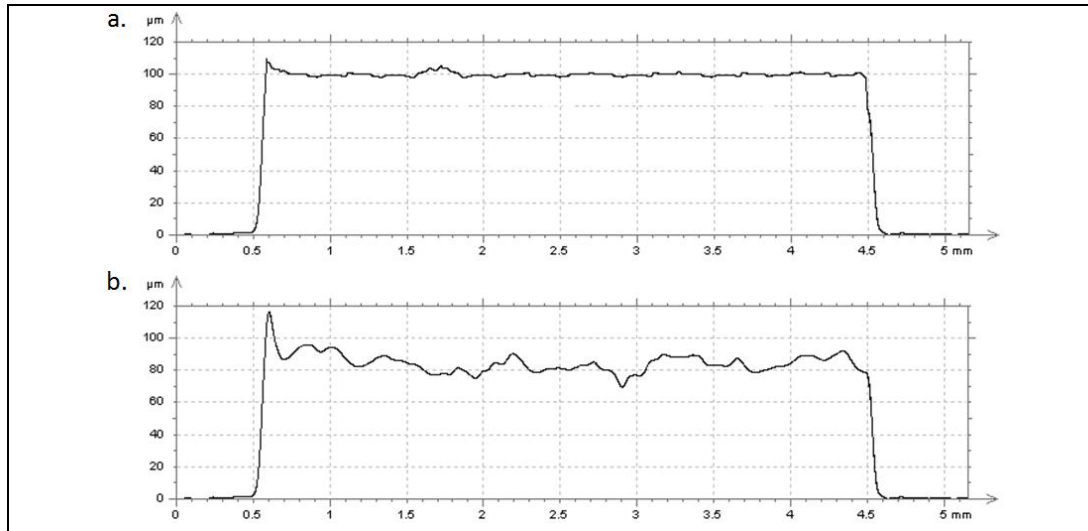


Figure 2.7 : Mesure au profilomètre optique de la pâte d'argent sérigraphiée (a.) et de la pâte d'argent après déliantage.

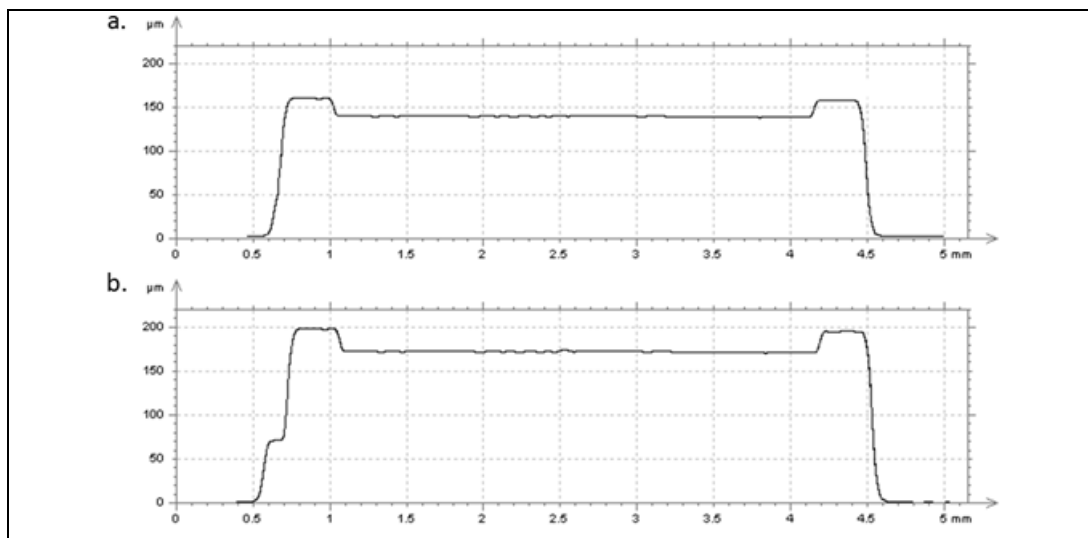


Figure 2.8 : mesure au profilomètre optique de la puce nue (a.) et de la puce frittée (b.)

Après le dépôt par sérigraphie de la pâte d'argent, l'épaisseur mesurée avec le profilomètre est de 100 μm . Ce dépôt subit un déliantage provoquant l'évaporation des solvants, cela provoque l'apparition de creux et diminue la taille du joint à 80 μm . Avant d'être assemblée à l'ensemble substrat/joint d'argent, l'épaisseur de la diode est mesurée : 140 μm . La mesure sur le VT assemblé par frittage permet de déterminer l'épaisseur finale du joint d'argent fritté : 40 μm . Entre l'étape de sérigraphie de la pâte d'argent Argomax®2020 et le report par frittage d'argent, le joint passe de 100 μm sérigraphié à 40 μm fritté, soit une diminution de 60 %.

2.1.5 Le procédé de frittage des assemblages verticaux-3D

Après avoir présenté les procédés de report par frittage de pâte ou de film d'argent, le procédé adapté aux assemblages verticaux-3D est abordé. Ce

procédé nécessite la création de deux joints d'argent frittés, l'un sur la face inférieure (report par frittage dit « classique ») et l'autre sur la face supérieure de la puce (figure 2.9).

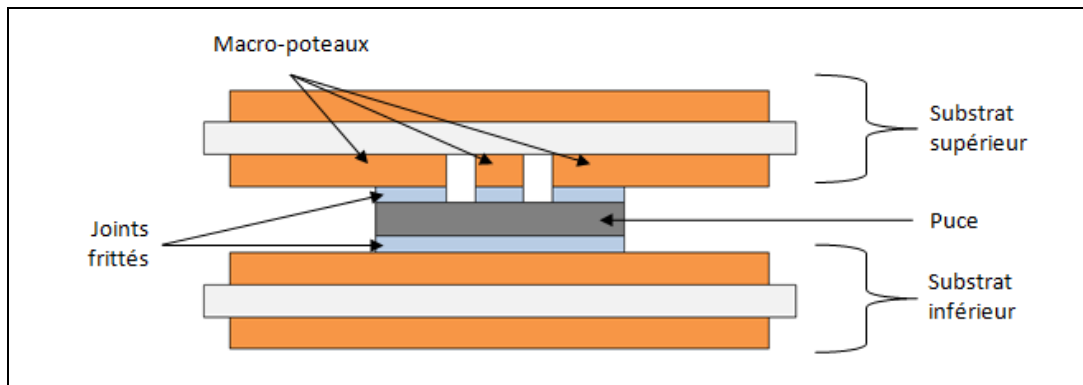


Figure 2.9 : Assemblage vertical-3D réalisé par frittage d'argent.

La première difficulté est que le joint présent sur la face supérieure de la puce doit être disposé uniquement sur ses plages de report électriques. Cette difficulté engendre la maîtrise des zones de dépôt du frittage d'argent. La deuxième difficulté rencontrée est la compatibilité de la face supérieure des composants avec le frittage d'argent. Cette difficulté sera développée dans le chapitre 3, nous considérerons dans cette section que la face supérieure est compatible avec le frittage d'argent.

Le procédé d'assemblage par frittage d'argent des structures verticales-3D doit être adapté par rapport au procédé présenté dans les sections 2.1.1 et 2.1.2 en fonction du type de frittage utilisé (pâte ou film).

Le procédé de report du frittage de pâte d'argent est composé des 7 étapes suivantes :

1. Sérigraphie par clinquant de la pâte d'argent sur le substrat inférieur
2. Délantage de la pâte d'argent déposée sur le substrat inférieur
3. Sérigraphie par clinquant de la pâte d'argent sur la face supérieure de la puce
4. Délantage de la pâte d'argent déposée sur la face supérieure de la puce
5. Alignement par flip-chip de la puce à l'empreinte de pâte d'argent située sur le substrat inférieur
6. Alignement par flip-chip de la puce au substrat supérieur

7. Frittage de la structure vertical-3D à 250 °C sous 10 MPa pendant 60 secondes [3], [40].

Le procédé de report du frittage de film d'argent est composé des 5 étapes suivantes :

1. Transfert du film d'argent sur la face inférieure de la puce à 150 °C sous 3 MPa pendant 60 secondes.
2. Transfert du film d'argent sur le substrat supérieur à 150 °C sous 3 MPa pendant 60 secondes.
3. Alignement par flip-chip de la puce au substrat inférieur
4. Alignement par flip-chip de la puce à l'empreinte du film d'argent situé sur le substrat supérieur
5. Frittage de la structure vertical-3D à 250 °C sous 10 MPa pendant 60 secondes.

2.2 Caractérisation du frittage d'argent dans les assemblages de puissance classiques

Après avoir présenté les procédés de report par frittage de pâte et de film d'argent, une campagne de test a été réalisée pour les valider. Cette campagne de test est composée en trois parties : la présentation des véhicules de test conçus, la validation du report par des mesures optiques et des tests de tenue mécanique des composants frittés.

2.2.1 Présentation des véhicules de test

Pour permettre de mener cette étude, huit modules ont été réalisés : la première moitié par frittage de pâte d'argent et la deuxième moitié par frittage de film d'argent. Les modules sont composés de deux diodes silicium SIDC14D120F6 mesurant 3,8 x 3,8 mm² avec une métallisation inférieure composée de 1400 nm de NiAg permettant le frittage d'argent. Les diodes sont assemblées sur un substrat DBC contenant un flash d'or sur sa face supérieure (figure 2.10).

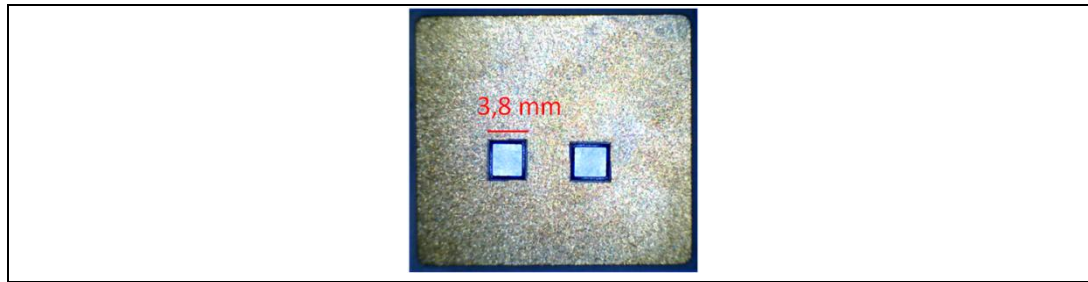


Figure 2.10 : véhicule de test composé de deux diodes SIDC14D120F6, assemblées par frittage de film ou de pâte d'argent sur un substrat DBC.

2.2.2 Validation par analyses des assemblages réalisés

Pour vérifier le procédé de report par frittage de film ou de pâte d'argent, trois types d'analyses ont été menées : une analyse non destructive optique par rayons X, une analyse destructive optique par microsection et une analyse destructive de cisaillement.

Analyses menées	VT_p1	VT_p2	VT_p3	VT_p4	VT_f1	VT_f2	VT_f3	VT_f4
Type de joint	Pâte d'argent Argomax®2020				Film d'argent Argomax®8020			
Rayons X				X				X
Microsection				X				X
Cisaillement	X	X	X		X	X	X	

Tableau 2.1 : Description des analyses menées sur chaque véhicule de test.

2.2.2.1 Analyses optiques par rayons X

Les analyses par rayons X sont très répandues en électronique de puissance. Elles permettent de visualiser l'état des couches internes de l'assemblage de manière non destructive. L'analyse par rayons X des joints d'attache a pour objectif de déterminer la dimension et le taux de présence des lacunes. Pour effectuer ces mesures, le laboratoire est équipé d'une machine de radiographie Fein Focus model FOX-160.25 (figure 2.11).

L'analyse par rayons X est effectuée par rayonnement synchrotron en tant que source. Ce rayonnement est créé par l'émission d'électrons accélérés à l'aide de champs magnétiques, il possède une brillance pouvant atteindre mille fois celle d'un tube à rayons X [65]. Une telle brillance permet de réaliser des analyses sur des matériaux absorbant fortement les rayons X (tel que le silicium ou l'argent), ce qui permet d'étudier la composition et la structure de la matière dans des conditions extrêmes (températures et pressions élevées).



Figure 2.11 : Machine de radiographie FeinFocus FOX-160.25.

Concernant la présence de lacunes dans les joints d'attache des composants d'électronique de puissance, il existe deux critères : le taux de lacune doit être inférieur à 10 % de la surface du joint et la taille maximale d'une lacune ne doit pas dépasser 5 % de la surface du joint [3], [13], [65].

Deux véhicules de test ont été analysés, un assemblage fritté par film d'argent Argomax 8050 et un assemblage fritté par pâte d'argent Argomax 2020. Les images réalisées sont présentées figure 2.12.

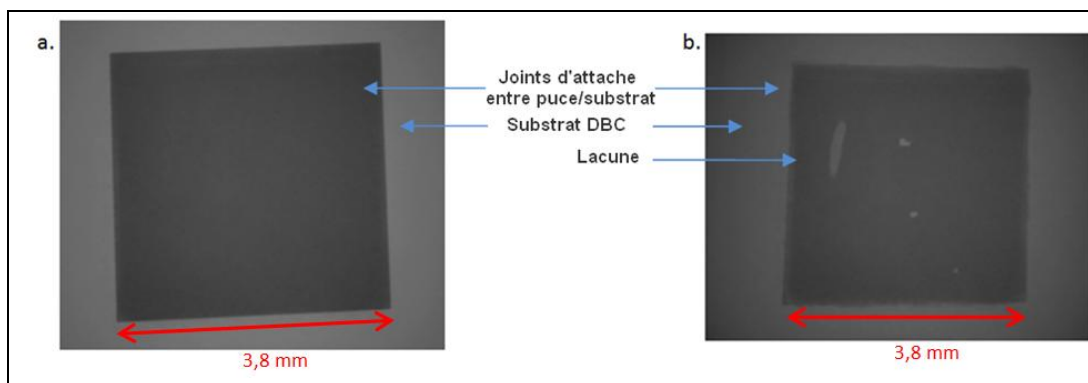


Figure 2.12 : Images d'une diode aux rayons X : a. assemblée par film d'argent, b. assemblée par pâte d'argent.

Ces deux images montrent la présence de lacunes uniquement dans l'assemblage par pâte d'argent. Après vérification et validation du bon état de la racle utilisée lors de l'étape de sérigraphie, ces lacunes sont expliquées par la présence de liants dans la pâte après l'étape de déliantage. En effet, des liants peuvent être piégés entre des particules d'argent et ne pas réussir à être extraits de la pâte d'argent lorsque la vitesse de déliantage est trop élevée. Sous l'effet de la température, les liants vont engendrer la création de poches de gaz

pendant l'étape de frittage. Ces poches de gaz forment des lacunes. Les lacunes visualisées figure 2.12 sont de faible volume ($< 5\%$ de la surface du joint) et peu nombreuses ($< 10\%$ de la surface du joint), le module peut donc être considéré comme correctement assemblé.

L'assemblage réalisé par frittage de film d'argent ne contient aucune lacune. Cela s'explique par la composition du film d'argent, il est composé uniquement de particules d'argent partiellement agglomérées afin de se présenter sous forme solide.

Cette analyse a permis de mettre en évidence l'intérêt de l'utilisation du film d'argent par rapport à la pâte d'argent au niveau du taux de lacunes présent dans le joint d'attache.

2.2.2.2 Analyses optiques de la microstructure

La seule méthode pour étudier avec exactitude la microstructure l'un assemblage est la réalisation d'une microsection. Cette méthode permet d'accéder à la zone désirée située à l'intérieur de l'assemblage. Elle est destructrice car il faut découper l'assemblage afin d'accéder à sa structure interne.

La microsection est composée de 3 étapes :

- L'enrobage : l'échantillon est placé à la verticale et maintenu par un clip dans un moule. Puis, il est recouvert d'une résine durcissante et transparente Struers EpoFix-Kit (figure 2.13).

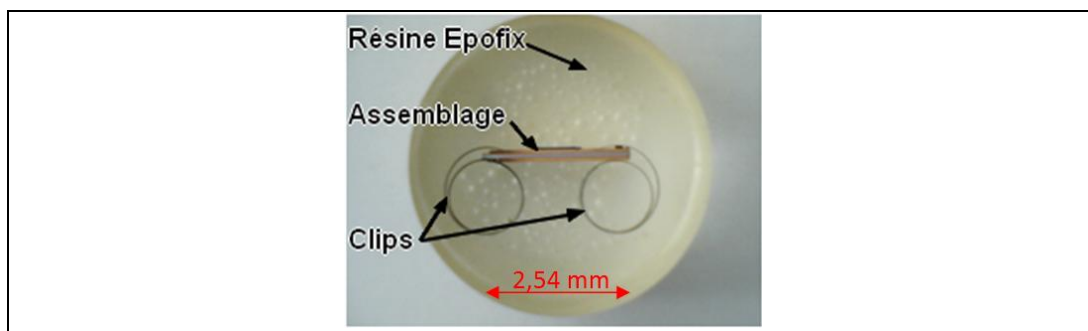


Figure 2.13 : Exemple d'un assemblage enrobé avec la résine Epofix puis poli par microsection.

- Le tronçonnage : l'enrobage est découpé par une tronçonneuse équipée d'une lame circulaire. Cela permet de se rapprocher grossièrement de la

zone à analyser. Cette étape est réalisée avec une machine Struers Secotom (figure 2.14).



Figure 2.14 : Machine de tronçonnage Struers Secotom.

- Le polissage : il est composé de deux étapes de polissage (pré-polissage et polissage) et d'une étape de finition. Le pré-polissage permet de polir rapidement la structure afin de se placer exactement dans la zone à analyser. Le polissage permet de supprimer les rayures causées par le pré-polissage afin de pouvoir analyser facilement la zone désirée. L'étape de finition permet la révélation de la microstructure. Les machines utilisées sont la Labo Pol 21 et Labo Pol 30 fabriquées par Struers (figure 2.15).

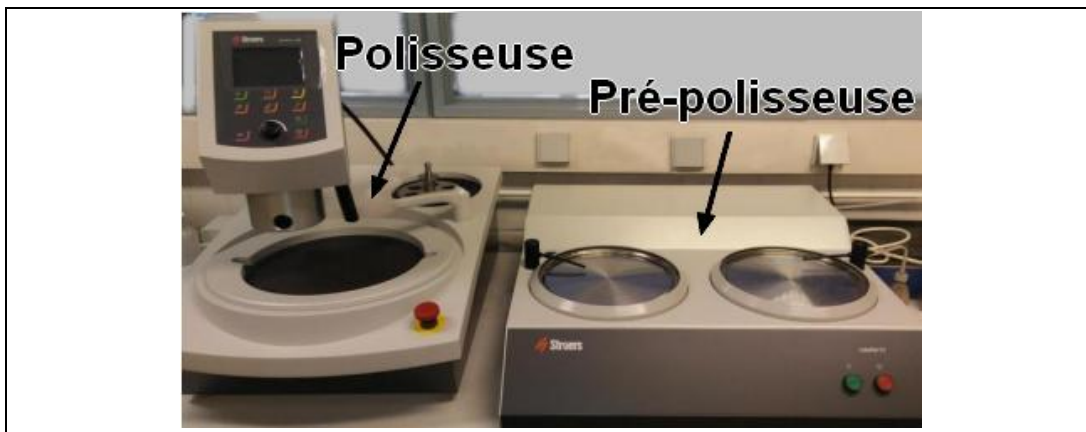


Figure 2.15 : Appareils utilisés pour le pré-polissage (Labo Pol 21) et le polissage (Labo Pol 30) de microsections.

De nombreuses analyses peuvent être effectuées après microsection d'un assemblage. Les principales sont : l'analyse par microscopie optique et l'analyse par microscopie électronique à balayage.

Au cours de cette étude, deux microsections ont été réalisées sur les VT_p4 et VT_f4. Les observations menées ont pour objectif de montrer les interfaces frittage/puce et frittage/substrat. La figure 2.16 permet de valider l'absence de lacune dans le joint créé par frittage de film d'argent et de mesurer son épaisseur moyenne de 20 μm . Par contre, la microsection réalisée sur le VT_p4 fritté avec la pâte d'argent permet d'observer la largeur de la grande lacune dévoilée par rayons X. De plus, l'épaisseur moyenne du joint d'argent réalisé par frittage de pâte est de 39,6 μm (figure 2.17).

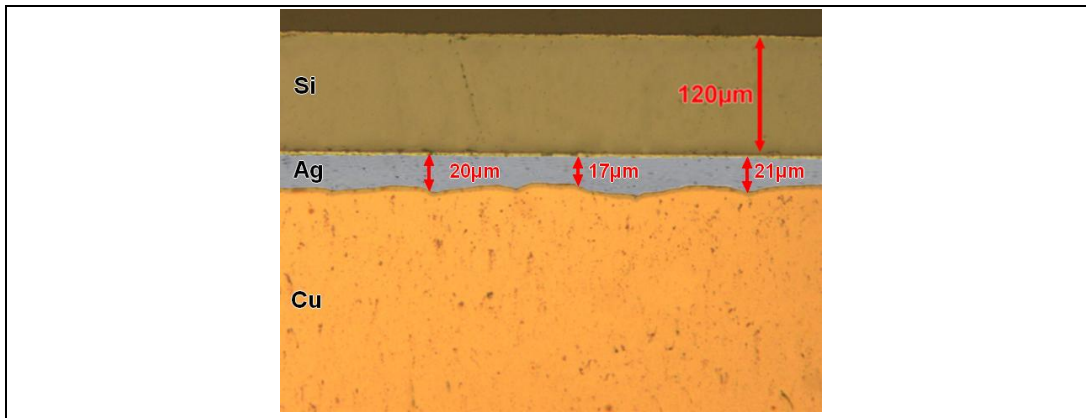


Figure 2.16 : Observation par microscopie optique de la microsection du VT fritté par film d'argent.

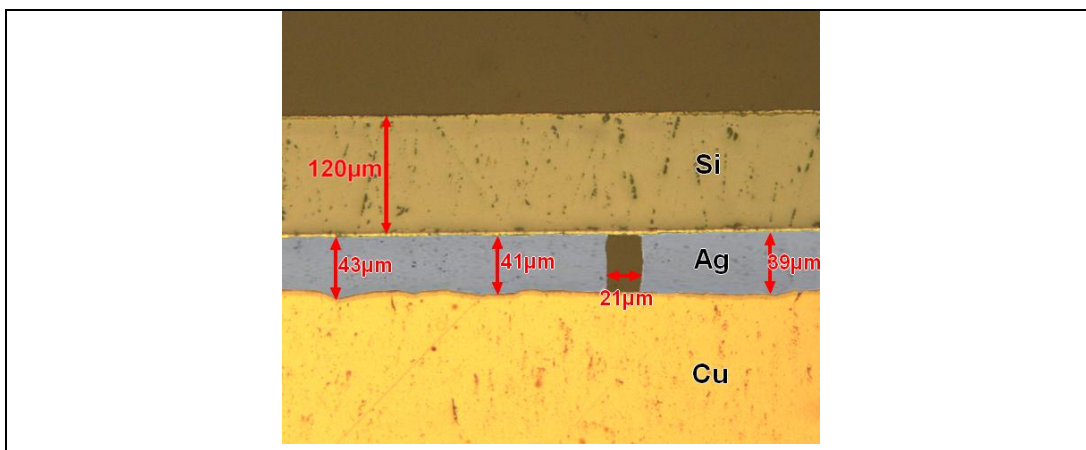


Figure 2.17 : Observation par microscopie optique de la microsection du VT fritté par pâte d'argent

Par conséquent cette étude par microscopie optique permet de valider les conclusions faites lors des observations au profilomètre et lors des rayons X : le joint fritté par film d'argent est 50 % plus fin que celui réalisé par frittage de pâte d'argent et la pâte d'argent peut contenir des lacunes causées par des liants chimiques restant dans le joint après déliantage. La porosité du joint d'argent est également un facteur d'accroissement des lacunes.

2.2.2.3 Analyse mécanique des assemblages

Afin de caractériser l'attache des composants frittés, leur tenue mécanique doit être déterminée grâce à des tests de cisaillement. La tenue mécanique en cisaillement des assemblages de puissance est définie par plusieurs normes, notamment la norme MIL-STD-750-Method-2017 instaurée par le département de la défense Américaine [66]. Cette norme indique que les composants de taille supérieure à 64.10^{-4} in^2 ($4,13 \text{ mm}^2$) doivent supporter au minimum 5 kgF. La norme MIL-STD-750-Method-2017 impose également les conditions de mesure (vitesse de déplacement, angle et hauteur du marteau).

La tenue en cisaillement est un test par définition destructif. Il consiste à appliquer une force à l'aide d'un marteau parallèlement à la structure analysée. Le marteau est placé à une hauteur supérieure au joint d'attache. Il est ensuite avancé à une vitesse imposée et il permet de mesurer la force appliquée jusqu'à la défaillance. Le schéma de principe de la mesure de cisaillement est présentée figure 2.18.

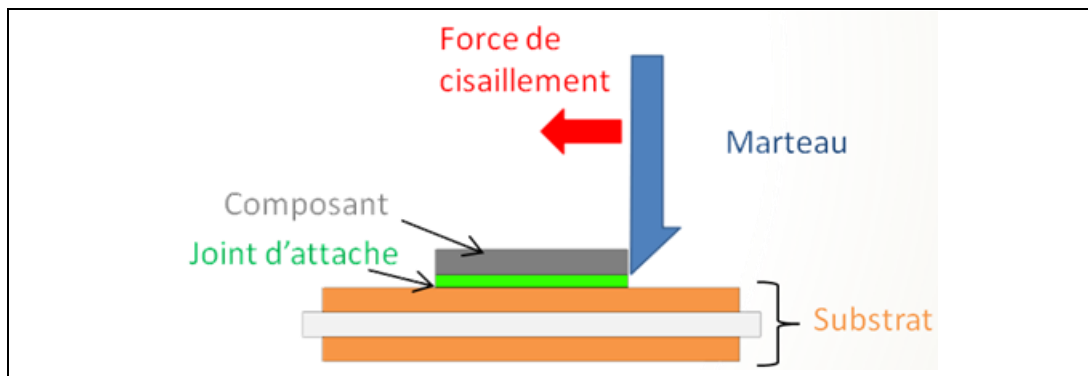


Figure 2.18 : Schéma de principe de la mesure de la tenue en cisaillement d'un composant.

Afin d'effectuer des mesures de tenue en cisaillement de composants, le laboratoire IMS dispose d'une machine de cisaillement Dage série 4000 équipée d'une cartouche 100 kgF (figure 2.19).



Figure 2.19 : Machine de cisaillement Dage série 4000.

Les tests sont effectués sur les deux types de VT. Sur chaque VT, deux diodes SIDC14D120F6 sont assemblées, ce qui permet d'avoir 6 mesures de tenue en cisaillement par technologie d'assemblage. D'après la norme MIL-STD-750-Method-2017 les assemblages doivent supporter au moins 5 kgF ce qui équivaut à une tenue en cisaillement de 3,4 MPa. Les résultats sont présentés dans le tableau 2.2 et dans la figure 2.20.

Type d'assemblage	Numéro du VT	Tenue en cisaillement (MPa)	Moyenne (MPa)	Ecart type (MPa)
Pâte d'argent Argomax 2020	VT_p1	39,2	39,3	3,7
		37,7		
	VT_p2	36,8		
		34,0		
	VT_p3	45,2		
		42,8		
Film d'argent Argomax 8020	VT_f1	47,8	45,7	2,1
		43,6		
	VT_f2	45,2		
		42,5		
	VT_f3	48,7		
		46,2		

Tableau 2.2 : Mesure de la tenue en cisaillement des assemblages fritté par pâte et par film d'argent.

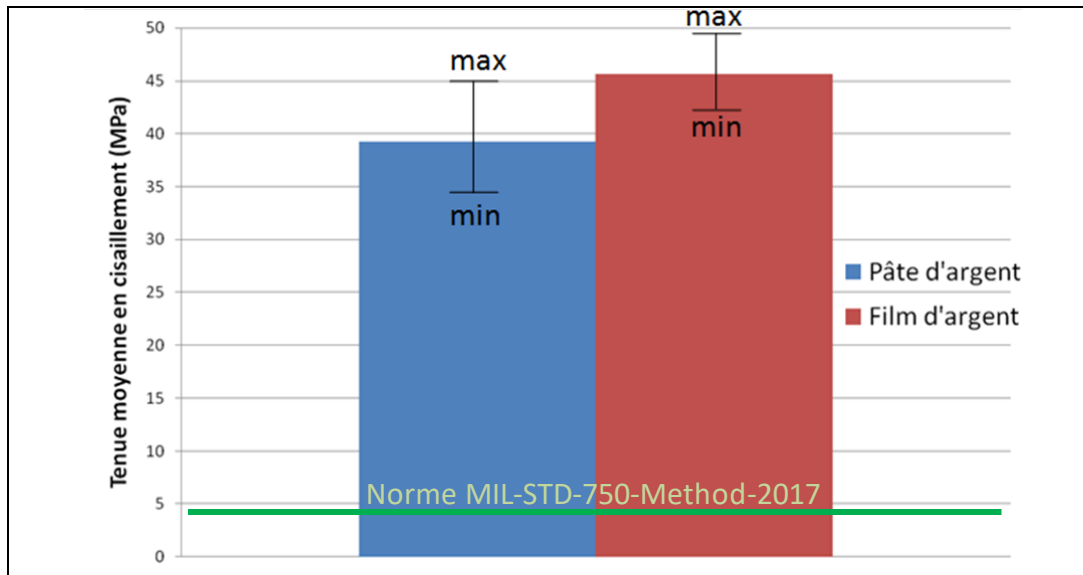


Figure 2.20 : Moyenne de la tenue au cisaillement des reports par frittage de pâte et de film d'argent.

Les mesures de tenue mécanique au cisaillement permettent de conclure sur l'apport du film d'argent dans les assemblages de puissance reportés par frittage d'argent. En effet la figure 2.20 montre une amélioration de la tenue au cisaillement des assemblages reportés par film de 16,3 % par rapport aux VT reportés par pâte d'argent. Cette amélioration se produit alors que le joint d'argent fritté par film est d'une épaisseur 50 % plus petite que le joint de pâte d'argent. L'augmentation de la tenue mécanique est notamment due à une meilleure maîtrise du procédé de report par film qui permet de supprimer l'étape délicate de déliantage de la pâte d'argent. C'est au cours du déliantage que des liants peuvent se trouver piégés et créer des lacunes dans le joint d'attache final.

2.3 Ajout d'une interface sur les puces usuelles afin de montrer la faisabilité d'un module vertical-3D

L'objectif de cette section est de démontrer la faisabilité du report d'un composant entre deux substrats DBC par frittage et en utilisant une méthode similaire à celle de l'assemblage vertical-3D par la méthode « *Direct Solder Interconnexion* » (figure 1.16). Dû à la difficulté d'approvisionnement des composants disposant d'une métallisation supérieure compatible avec le frittage d'argent dans le commerce, nous désirons utiliser des composants usuels du commerce. Ces composants permettent d'utiliser le frittage d'argent sur leur face inférieure par le biais d'une métallisation NiAg. A contrario, leur face supérieure est composée d'aluminium dans le but d'utiliser des fils de câblage mais cela ne permet pas le report par frittage d'argent.

Cette étude est basée sur l'ajout d'une interface sur la métallisation supérieure des composants usuels afin de pouvoir procéder au frittage d'argent et concevoir un module vertical-3D. Afin d'identifier si les paramètres du module sont modifiés par l'interface ajoutée, des caractérisations électriques et mécaniques seront présentées.

2.3.1 Adaptation du procédé de frittage au report vertical-3D des composants usuels

Pour permettre le report par frittage d'un composant usuel possédant une métallisation Al, il faut définir un nouveau procédé. L'adaptation de la métallisation est faite par un procédé d'ajout d'une résine époxy chargée en particules d'argent. La résine utilisée est la résine EPO-TEK H20E [67]–[69]. Elle est composée de deux éléments qu'il faut mélanger avec un ratio 1:1. Après dépôt, une étape de cuisson à 150 °C pendant 5 minutes est nécessaire.

Ce nouveau procédé de report vertical-3D par frittage d'argent d'un composant usuel avec l'ajout de résine H20E est composé en sept étapes (l'utilisation de pâte d'argent est considérée) :

1. Dépôt de 25 μm (par sérigraphie) de résine H20E sur les pads supérieurs du composant.
2. Cuisson de la résine à 150 °C pendant 5 minutes
3. Sérigraphie de la pâte d'argent sur le substrat inférieur

4. Sérigraphie de la pâte d'argent sur le substrat supérieur
5. Délantage des substrats inférieur et supérieur.
6. Alignement par machine flip chip du composant aux substrats supérieurs et inférieurs.
7. Frittage de la structure verticale-3D à 250 °C sous 10 MPa pendant 90 secondes.

Afin de vérifier que l'ajout de la résine H20E n'affecte pas la tenue mécanique du joint, trois assemblages ont été réalisés. Ils sont composés chacun de deux diodes SIDC14D120F6 reportées par leur face supérieure sur un substrat DBC avec le procédé d'ajout de résine H20E et frittage. Le but est de montrer la bonne tenue mécanique de ces assemblages. Une série de mesure de la force de cisaillement est effectuée sur l'ensemble des VT. Les résultats sont présentés dans le tableau 2.3. Ils montrent une tenue au cisaillement des assemblages reportés par le procédé d'ajout de résine H20E et frittage d'argent de 36,7 MPa en moyenne. Cela représente une diminution de 6,6 % en comparaison aux assemblages frittés par pâte d'argent qui possèdent en moyenne 39,3 MPa de tenue en cisaillement. Ce résultat permet de valider le procédé d'un point de vue mécanique et permet de passer à l'étape de réalisation d'un assemblage vertical-3D, dans le but d'en extraire ses paramètres électriques.

Numéro du VT	VT_r1		VT_r2		VT_r3	
Contrainte de cisaillement (MPa)	35,8	37,2	35,2	34,6	39,4	38,5

Tableau 2.3 : Mesure de la contrainte de cisaillement des diodes SIDC14D120F6 reportées face supérieure (Al) par le procédé de report par résine H20E et frittage.

2.3.2 Réalisation d'un transistor vertical-3D par frittage avec un composant usuel

Après avoir développé et validé un procédé permettant le report par frittage d'un composant usuel, un assemblage vertical-3D a été réalisé. L'objectif est de reporter un IGBT par frittage d'argent entre deux substrats DBC. Ce transistor est fabriqué en silicium, il mesure 12,59 x 12,59 mm² et possède une grille disposée au centre de la face supérieure (SIGC156T120R2C, figure 2.21). La métallisation inférieure est NiAg et la métallisation supérieure est AlSi.

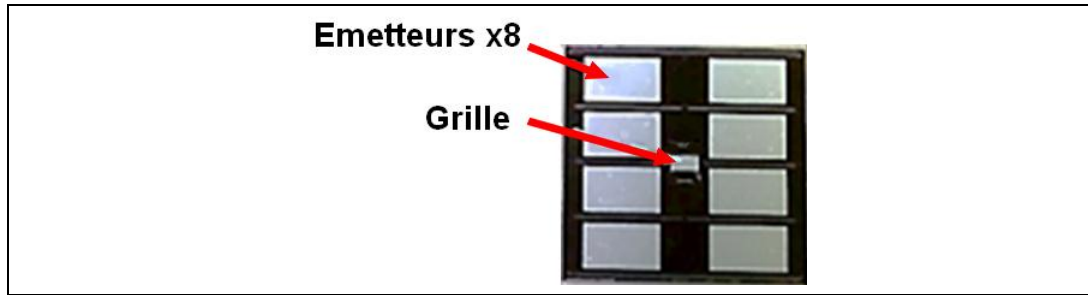


Figure 2.21 : IGBT SIGC156T120R2C Infineon. Le collecteur est situé sur la face inférieure du transistor.

La première étape est la préparation des substrats supérieur et inférieur. Pour cela un substrat de type DBC est utilisé, il est fourni par l'entreprise Microsemi. Le substrat mesure 25,4 x 50,8 mm² dispose d'un flash d'or de quelques nanomètres sur ces faces extérieures. Afin d'accéder à la grille et aux émetteurs situés sur la face supérieure de la puce, un double usinage des substrats est nécessaire pour créer les pistes électriques. Cet usinage est composé de deux étapes : un usinage mécanique est réalisé par une micro fraiseuse afin d'enlever 290 µm de cuivre, puis une attaque chimique des 10 µm de cuivre restants est réalisée avec du perchlorure de fer. Le choix d'un usinage en deux étapes se justifie par la fragilité de l'alumine qui risquerait de se briser si un usinage par micro-fraiseuse unique était réalisé. Après l'usinage, le substrat DBC est coupé en deux, par tronçonnage, en son milieu afin de créer les deux substrats supérieur et inférieur nécessaires. Cette première étape de préparation des substrats est représentée figure 2.22.

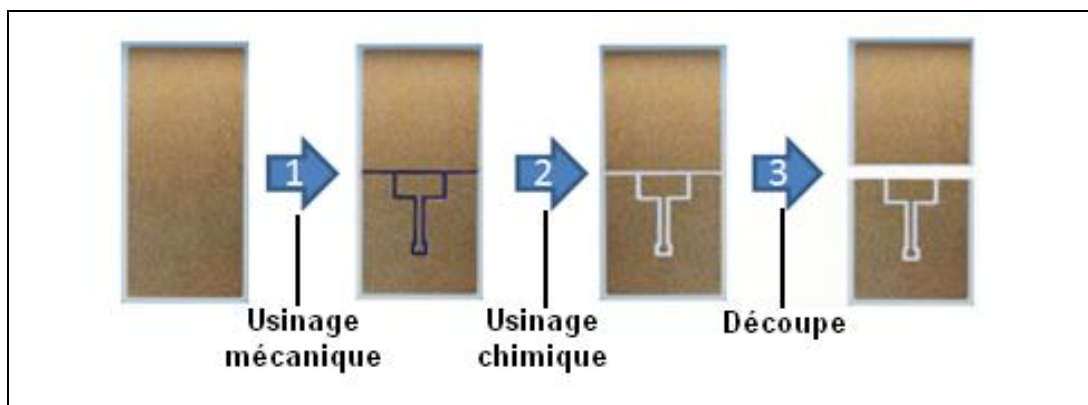


Figure 2.22 : Etapes de préparation des substrats.

La deuxième étape est la préparation du composant, sa métallisation supérieure en aluminium nécessite l'ajout de l'interface H20E. La résine H20E est déposée par sérigraphie sur les connexions électriques de la face supérieure de la puce (grille et émetteurs), suivie d'une cuisson à 150°C pendant 5 minutes. La figure 2.23 montre le composant IGBT avant et après l'ajout de résine H20E. Une mesure au profilomètre présentée figure 2.24 permet de déterminer la répartition de la résine H20E déposée et son épaisseur moyenne : 20 µm. On

remarque que la résine n'est pas déposée de façon uniforme, cela s'explique par l'évaporation de certains solvants lors de la cuisson de la résine. Toutes les aspérités de cet état de surface seront comblés par la pâte d'argent ce qui va permettre une bonne adhésion au substrat après frittage.

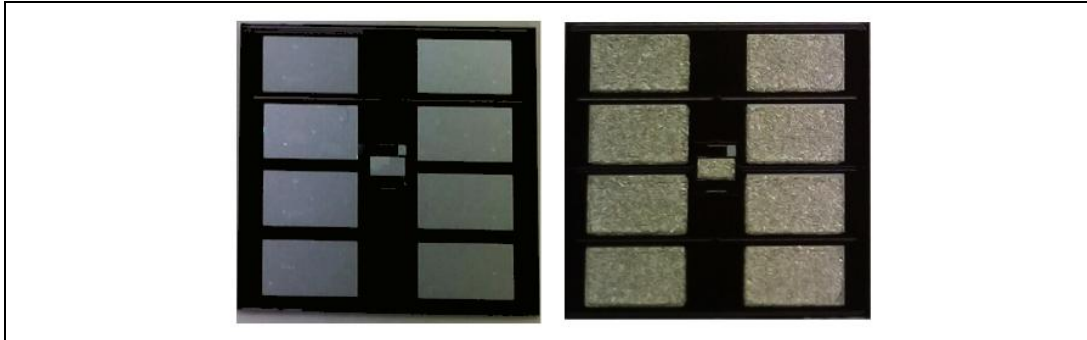


Figure 2.23 : Photo avant (gauche) et après (droite) l'ajout et la cuisson de la résine H20E sur un IGBT SIGC156T120R2C.

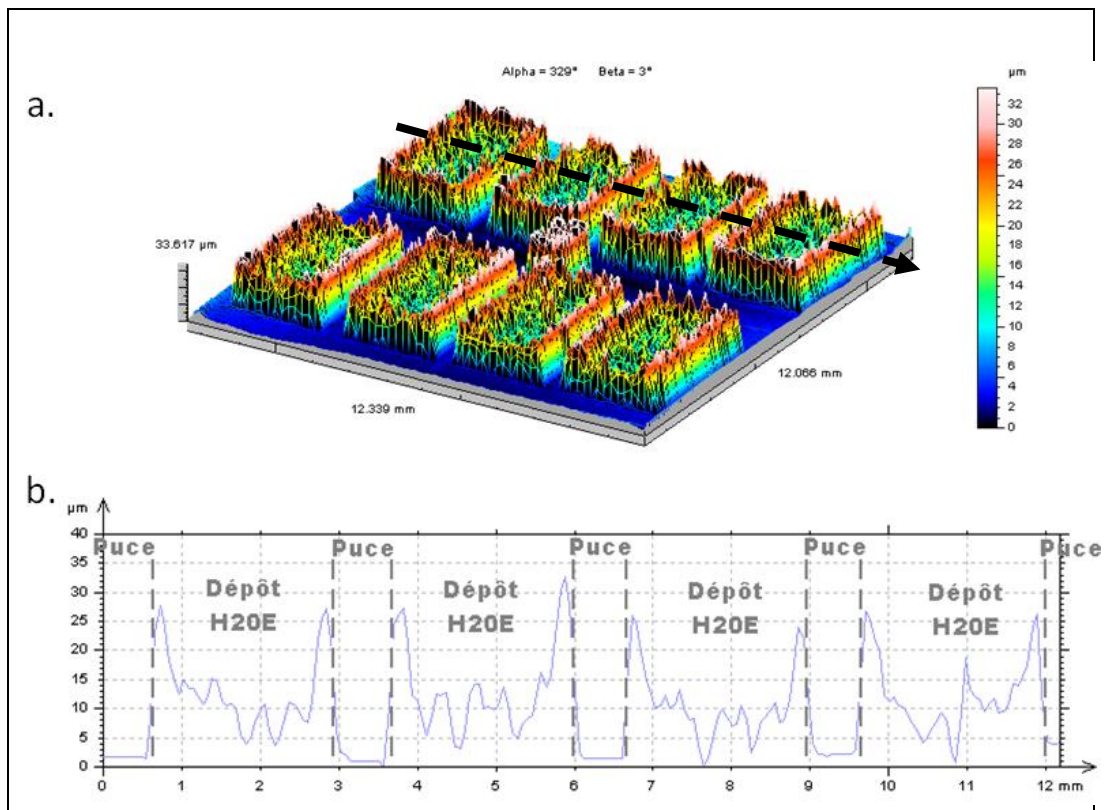


Figure 2.24 : a. Cartographie tridimensionnelle de la résine H20E déposée sur l'IGBT au profilomètre après cuisson. b. Epaisseur de la résine H20E déposée suivant le profil fléché.

A l'issue de ces deux premières étapes, le procédé de frittage d'argent est effectué de façon classique avec un double alignement par flip-chip des faces de la puce aux substrats puis le frittage de l'assemblage vertical-3D (figure 2.25). Le module IGBT vertical-3D est présenté figure 2.26.

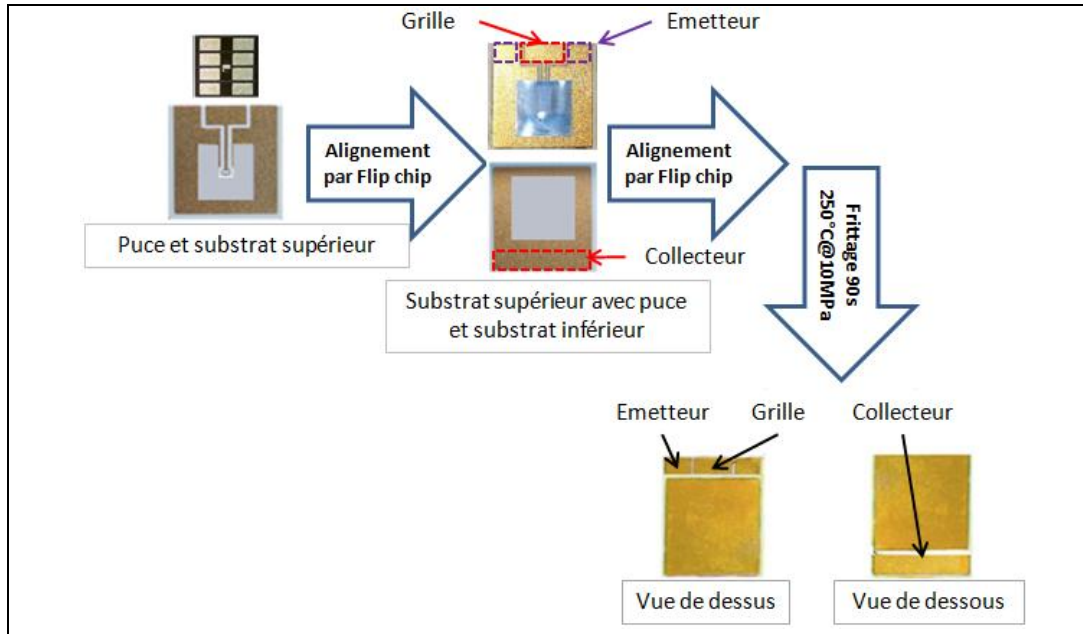


Figure 2.25 : Détails des étapes de réalisation après préparation des substrats et de la puce.

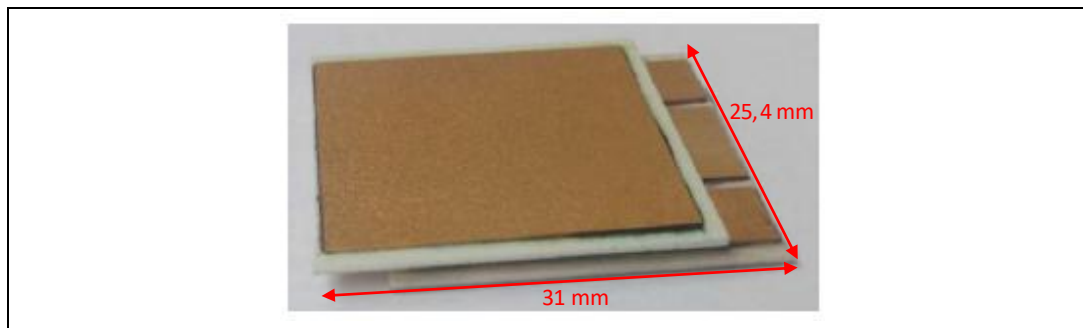


Figure 2.26 : Photo du module IGBT vertical-3D réalisé avec le procédé de frittage et d'ajout de résine H20E.

2.3.3 Caractérisations électriques statiques du transistor vertical-3D

Dans le but de comparer les performances électriques du module IGBT vertical-3D, un module classique dit « 2D » a été réalisé (figure 2.27). Il est composé d'un IGBT reporté par frittage d'argent sur sa face inférieure à un substrat DBC. Des fils de câblages sont utilisés afin d'interconnecter sa face supérieure au module.

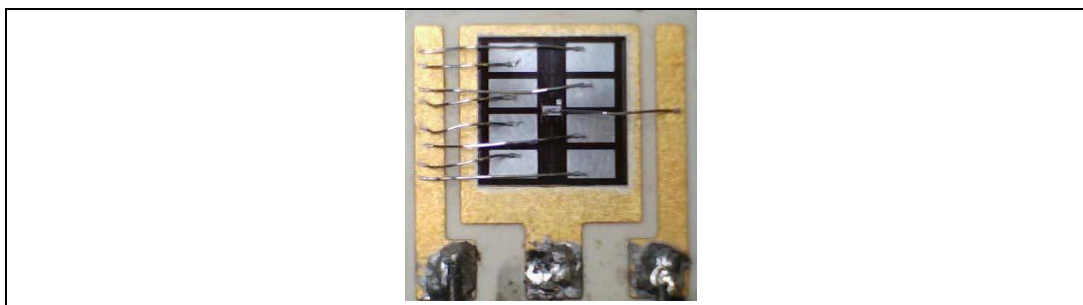


Figure 2.27 : Module IGBT classique dit « 2D » reporté par frittage et fils de câblage sur un substrat DBC.

Les deux modules (classique 2D et vertical-3D) ont été caractérisés avec un traceur de courbe de puissance Tektronix 371a (figure 2.28). Afin d'assurer une bonne reproductibilité des tests la connectique utilisée est composée de pinces crocodiles de sécurité Hirschmann® connectées directement sur les terminaisons électriques de chaque module.



Figure 2.28 : Traceur de courbe de puissance Tektronix 371A.

La figure 2.29 présente la caractéristique de sortie $I_C(V_{CE})$ à 25 °C pour deux valeurs de V_{GE} supérieures à la tension de seuil (6,5 V et 7,5 V). Cette mesure permet d'établir que l'assemblage IGBT vertical-3D possède des caractéristiques similaires à l'assemblage classique 2D. Cependant, la courbe de l'assemblage vertical-3D à $V_{GE} = 6,5$ V montre un courant I_C plus élevé. Cela est expliqué par l'influence de la contrainte mécanique présente dans la puce de l'assemblage vertical-3D [38], [70]. Egalement, la forme du plateau horizontal dans la zone saturée $I_C(V_{CE})$ montre que la résistance d'accès générée par le module vertical-3D est très faible. Cela permet de montrer que l'ajout d'une résine chargée argent n'impacte pas la résistivité électrique du module.

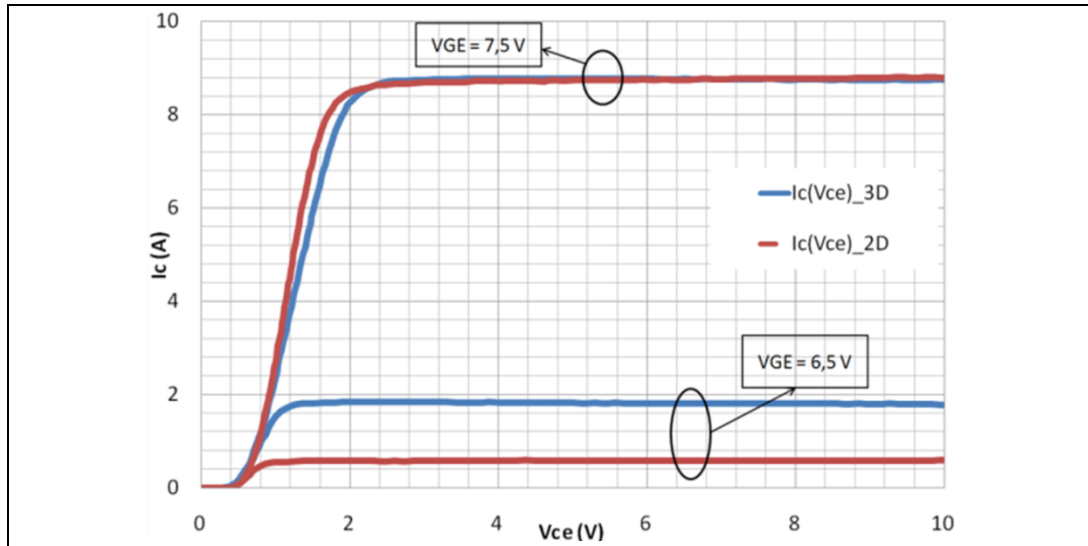


Figure 2.29 : Caractéristiques de sortie à 25 °C $I_c(V_{ce})$.

Les caractéristiques de transfert $I_c(V_{GE})$ des modules sont présentées figure 2.30. Elles montrent que les tensions de seuil sont très proches l'une de l'autre. Cependant, la transconductance est dégradée dans le module vertical-3D, à même V_{CE} le courant I_c est diminué de 37,5 %. Cette variation peut être expliquée par la création d'un effet piézorésistif dû aux contraintes de compression engendrées par les substrats disposés de part et d'autre de la puce [38], [70]. Afin de conforter cette hypothèse un plus grand nombre de composants doit être réalisé.

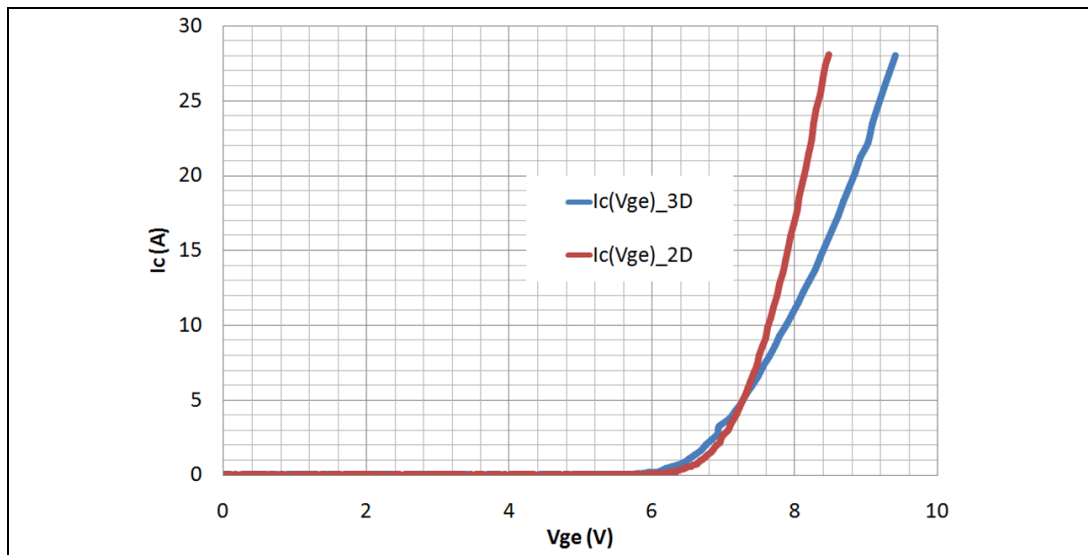


Figure 2.30 : Caractéristiques de transfert $I_c(V_{ge})$ des modules classique 2D et vertical-3D.

Le dernier paramètre observé est la tension de claquage des modules. Afin de protéger les modules des éventuels arcs électriques, la mesure de ces tensions a été réalisée en immergeant les modules dans du Galden D02 (isolant électrique) [71]. On relève une tension de claquage de 1200 V pour le module classique 2D et 1350 V pour le module vertical-3D. Une telle différence est due à

la dispersion des paramètres initiaux des puces et non du processus de report. La tension de claquage ne dépend ni de la résistivité électrique de la résine H20E ajoutée, ni de la contrainte mécanique présente dans le module vertical-3D. Les courants de seuil sont relativement faibles pour les deux modules. La principale différence est principalement liée au paramètre de la boucle d'ajustement du traceur de courbe Tektronix 371A.

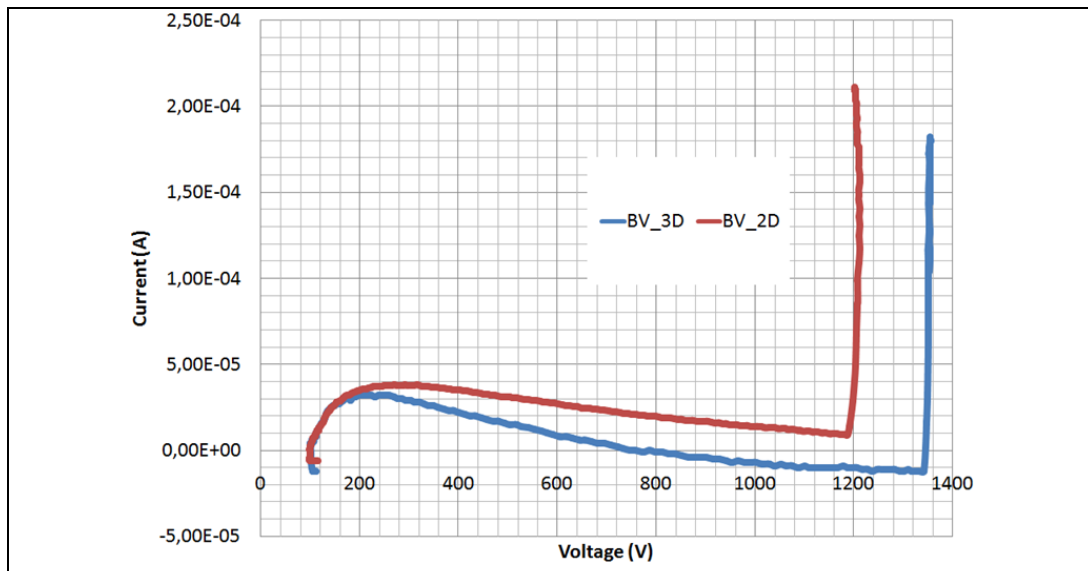


Figure 2.31 : Tensions de claquage et courant de fuite à 25°C des modules classique 2D et vertical-3D.

Cette étude a démontré la faisabilité d'un module vertical-3D fritté par la méthode « *Direct Solder Interconnexion* », avec un composant usuel métallisé Al en face supérieur, cela en ajoutant une résine époxy chargée argent H20E. Un prototype permettant une dissipation double face a été réalisé et caractérisé électriquement. Les tests effectués permettent de conclure sur le fait que la couche de résine ajoutée n'impacte pas les paramètres électriques.

Conclusion du deuxième chapitre

L'ensemble des études menées dans ce chapitre ont permis la compréhension du report par frittage d'argent et la prise en main des moyens expérimentaux de réalisation et d'analyse mis à disposition (presse de frittage, sérigraphie, analyse optique, rayon-X, microstructure). Des procédés de report par film d'argent et par pâte d'argent associées aux assemblages classiques 2D et verticaux-3D ont été développés. Les essais menés sur la pâte d'argent et le film d'argent ont permis de comparer ces procédés par le biais d'assemblages réalisés. Nous avons déterminé que la présence de lacunes dans le joint d'attache réalisé par frittage de pâte d'argent est liée à un défaut de procédé durant l'étape de déliantage. Or, les lacunes peuvent engendrer des défaillances dans les assemblages, c'est pourquoi il est important de réduire leur apparition. Le film d'argent permet la suppression de l'étape de déliantage ce qui simplifie le procédé et permet la création d'un joint d'attache sans lacune. Cependant, il s'avère compliqué de déposer le film uniquement sur les connexions électriques des puces ce qui crée un frein au film d'argent pour la création d'un module double face vertical-3D.

La difficulté de se fournir en composant possédant une métallisation supérieure permettant le frittage d'argent dans le commerce, nous a obligés à modifier le procédé de report par frittage d'argent afin de l'utiliser avec des composants usuels (métallisation Al). Ce procédé a été caractérisé et validé par l'intermédiaire de tests mécaniques.

Afin de montrer la faisabilité d'un module vertical-3D par frittage d'argent, nous avons utilisé le procédé de report par frittage associés aux composants usuels. Un prototype d'un assemblage IGBT vertical-3D assemblé par « *Direct Solder Interconnection* » avec l'ajout d'une interface époxy chargée argent a été réalisé. Ses caractéristiques électriques statiques permettent de conclure sur la faisabilité d'un tel module et du faible impact de la résine chargée argent ajoutée sur ses performances électriques.

L'ensemble des éléments développés permettent de conclure sur la faisabilité de la conception d'un assemblage vertical-3D par frittage d'argent. Un tel assemblage permettrait l'amélioration de la capacité de dissiper la chaleur par l'ajout d'un substrat sur la face supérieure. Il pourrait extérioriser la chaleur des composants actifs par l'intermédiaire de deux substrats DBC.

3. Réalisation et caractérisations d'un onduleur triphasé vertical-3D

Introduction

L'objectif de ce chapitre est de montrer l'apport d'un assemblage vertical-3D, notamment sur sa dissipation thermique. Les calories thermiques créées par l'auto-échauffement des composants doivent être évacuées du module. Dans les assemblages classiques-2D, cela est effectué par l'intermédiaire d'une semelle placée sous le substrat inférieur. Pour les assemblages verticaux-3D, l'ajout d'un substrat sur la face supérieure des puces permet de créer une surface supplémentaire afin d'extraire une part plus importante des calories thermiques générées. Cette méthode doit permettre l'amélioration de la dissipation thermique des assemblages.

La conception d'un onduleur triphasé vertical-3D sera développée et argumentée par les choix de conception faits. Puis des caractérisations électriques et thermiques seront menées afin de montrer l'impact de la technologie vertical-3D sur les assemblages de puissance.

3.1 De la conception à la réalisation

Dans de cette section seront abordés tous les aspects depuis les choix des constituants amenant la conception jusqu'à la réalisation du module onduleur triphasé vertical-3D. Les choix de conception sont menés conjointement avec des simulations thermiques et mécaniques qui seront présentées dans le chapitre 4. La description générale d'un onduleur triphasé précède les règles de conception envisagées, puis la présentation de l'ensemble de ses constituants sera effectuée.

3.1.1 Les généralités d'un onduleur triphasé

Au sein de l'électronique de puissance, les onduleurs de tensions constituent une fonction incontournable. Ils réalisent la conversion de l'énergie continue en énergie alternative (DC/AC) et sont couramment utilisés pour la variation de vitesse des machines électriques.

L'onduleur est composé d'une ou plusieurs cellule(s) de commutation. Cette cellule de commutation est constituée de composants actifs commandables tel que transistors bipolaire ou MOSFET, GTO, IGBT associés à une diode placée en antiparallèle pour que l'interrupteur fermé soit réversible en courant [72].

La structure des onduleurs majoritairement utilisés est de type triphasé. Un onduleur triphasé est composé de six cellules de commutation permettant de créer trois phases. Il est composé de 12 composants actifs transistors et diodes confondus (figure 3.1).

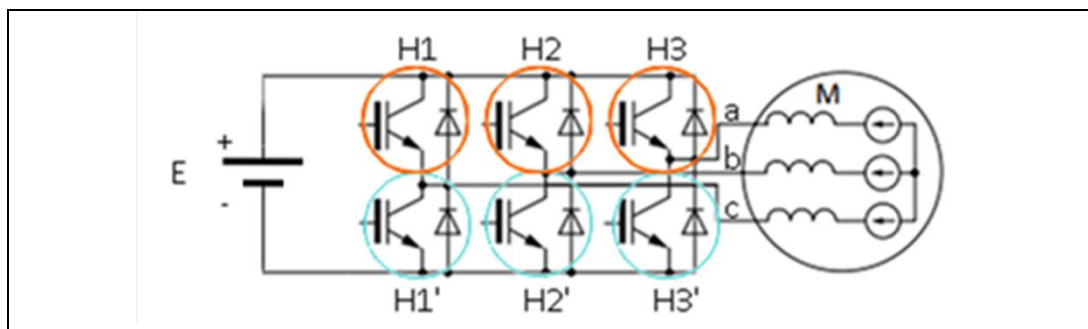


Figure 3.1 : Schéma de principe d'un onduleur triphasé pour la commande d'un moteur.

Afin d'optimiser le placement physique des composants dans l'assemblage, nous considérons que l'onduleur sera commandé par le biais d'une commande par modulation pleine onde (Tableau 3.1). Les composants actifs commutent dans l'ordre H1-H3'-H2-H1'-H3-H2' tous les $\pi/3$ ou 60° [72], [73].

Cellules de commutations actives sur une période de 0 à 2π					
0 à $\pi/3$	$\pi/3$ à $2\pi/3$	$2\pi/3$ à π	π à $4\pi/3$	$4\pi/3$ à $5\pi/3$	$5\pi/3$ à 2π
H1			H1'		
H2'		H2			H2'
H3'	H3			H3'	

Tableau 3.1 : Commutation des cellules de l'onduleur triphasé selon le principe de la modulation pleine onde [73].

La modulation pleine onde crée les formes d'ondes des tensions simples comme suit figure 3.2. Ces tensions simples permettent par exemple l'alimentation des moteurs présents dans l'industrie automobile et ferroviaire, comme une machine triphasée asynchrone ou synchrone et un moteur à courant continu.

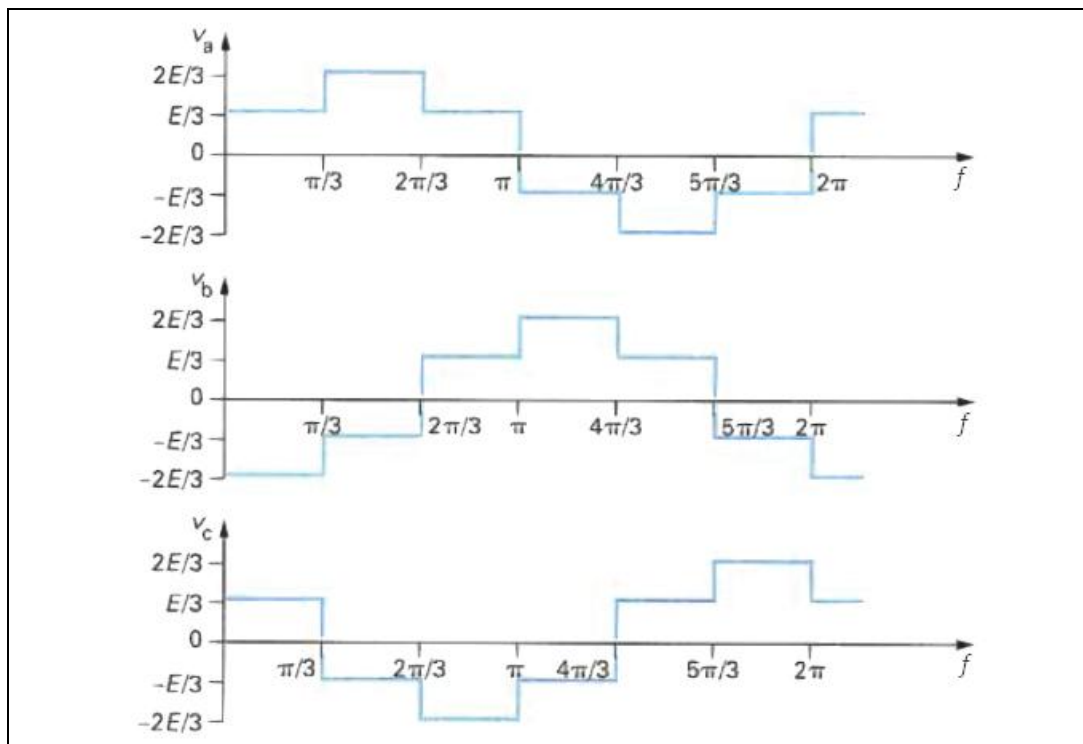


Figure 3.2 : Tensions simples délivrées par l'onduleur en commande pleine onde [73].

3.1.2 Les règles de conception

Dans le but de concevoir un onduleur triphasé vertical-3D, il y a deux règles importantes à prendre en compte.

La première règle de conception est la mise en commun des connexions électriques. Comme indiqué dans la figure 3.1, plusieurs connexions électriques des composants actifs doivent être mises au même potentiel, par exemple l'anode de la diode antiparallèle et la source du transistor pour chaque cellule de

commutation. Cet élément va permettre de dresser une liste des connexions communes afin de concevoir l'onduleur.

La deuxième règle de conception est la prise en compte des composants actifs simultanément (tableau 3.1). Si un module peut être conçu de façon à répartir les éléments dissipateurs de puissance, dans le volume du module, alors cela engendrera un équilibre et une optimisation thermique de l'assemblage.

Afin de combiner ces deux éléments de conception, la technologie de superposition des composants sera utilisée [74]. Les composants seront superposés deux à deux afin d'optimiser la densité de puissance, d'interconnecter les connexions électriques communes et d'équilibrer l'assemblage d'un point de vue thermique. Cette technique, appelée superposition ou « stacking » en anglais, est couramment utilisée en microélectronique (figure 3.3). Le stacking de composant est peu utilisée en électronique de puissance du fait de la non-compatibilité de la métallisation supérieure à un report par joint brasé ou fritté.

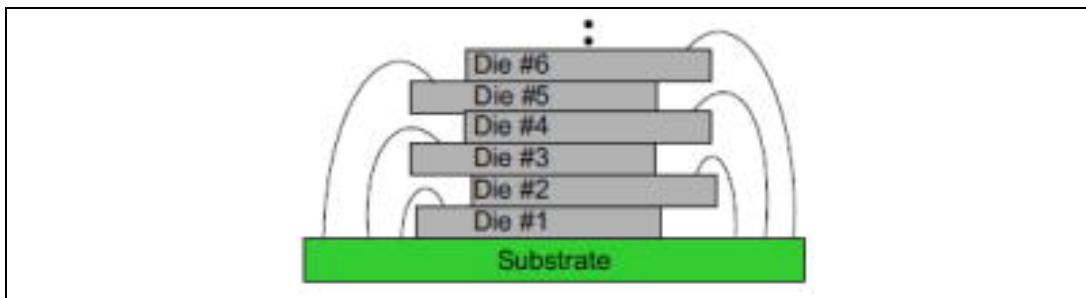


Figure 3.3 : Exemple d'un assemblage microélectronique par empilement de puce [75].

3.1.3 Les puces semi-conductrices de puissance

Chaque cellule de commutation de l'onduleur triphasé vertical-3D est composée d'un MOSFET et d'une diode Schottky (figure 3.4). Ces composants sont en silicium et ont été fournis par l'entreprise STMicroelectronics. Leur association permet de créer une cellule de commutation ayant pour calibre 100 V et 110 A. Ils disposent d'une métallisation inférieure et supérieure en cuivre permettant de les reporter par frittage d'argent sur les deux faces. Le MOSFET et la diode Schottky mesurent respectivement $3,1 \times 3,8 \text{ mm}^2$ et $4,3 \times 5,5 \text{ mm}^2$. Chaque onduleur triphasé est composé de 12 puces, 6 diodes et 6 transistors.

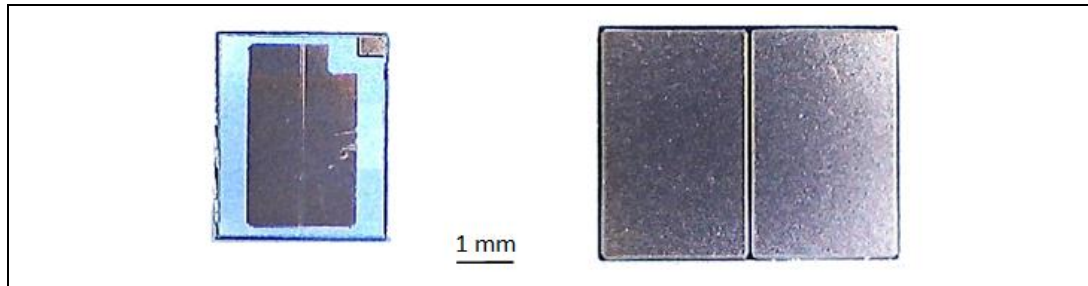


Figure 3.4 : MOSFET et diode Schottky métallisés Cu fournis par STMicroelectronics.

3.1.4 Les substrats

Les puces présentées seront reportées sur des substrats de type DBC. L'onduleur triphasé vertical-3D sera composé de deux substrats, l'un en face inférieure et l'autre en face supérieure. Afin de créer le circuit électrique présent sur chaque substrat, un usinage en deux étapes (mécanique puis chimique) est effectué. L'usinage mécanique est réalisé avec une micro-fraiseuse et un forêt de 1 mm. Cet usinage mécanique permet de retirer 290 μm de cuivre sur les 300 μm présents. Il n'est pas possible de retirer les 300 μm de cuivre par usinage mécanique car si le forêt entre en contact avec l'alumine du substrat DBC alors l'alumine se casserait dû à sa fragilité. Le deuxième usinage est chimique, il se fait par une attaque du cuivre avec du perchlorure de fer. Afin d'attaquer chimiquement uniquement les zones désirées, un film photo-résistif est déposé par laminage sur les substrats. Ce film est ensuite insolé au travers d'un masque par des rayons ultraviolets afin de créer les ouvertures désirées. L'étape finale de l'attaque chimique est le passage des substrats dans un bain de perchlorure de fer. Les diodes Schottky seront disposées sur des zones où l'épaisseur de cuivre a été amincie afin de combler la différence d'épaisseur avec les MOSFETs. Les substrats supérieurs et inférieurs usinés sont présentés figure 3.5. Ils seront disposés de chaque côté des puces.

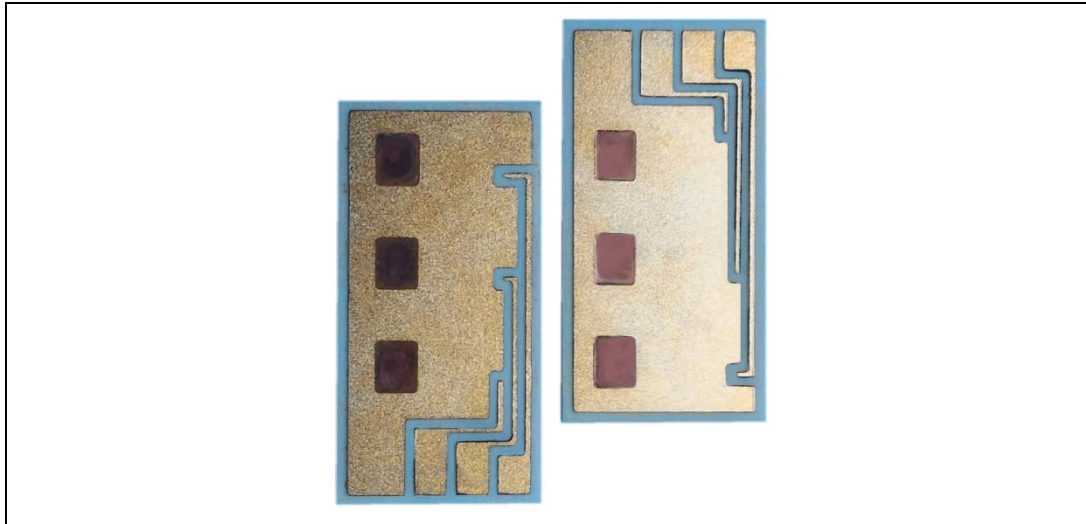


Figure 3.5 : Photographie du substrat supérieur (droite) et inférieur (gauche) après usinages mécanique et chimique.

3.1.5 Les connexions électriques

Afin de permettre l'utilisation du module, il est nécessaire de créer un accès aux potentiels électriques depuis l'extérieur. Ces potentiels correspondent à la tension d'entrée, aux tensions de grille des MOSFETs et aux 3 phases de sorties de l'onduleur. Pour cela, deux techniques sont utilisées.

La première technique est le décalage des deux substrats supérieur et inférieur afin de laisser accessibles les connexions électriques de chaque substrat (commandes des MOSFET et tension d'entrée).

La deuxième technique est le positionnement d'un conducteur entre les composants superposés. Ces connexions électriques correspondent aux 3 phases de l'onduleur (figure 3.6). Initialement et dans le but de maximiser l'échange thermique, ce conducteur a été conçu en cuivre (forte conductivité thermique). Cependant après la réalisation d'un premier onduleur triphasé vertical-3D, il s'est avéré que le conducteur intercalé, disposant d'un CDT élevé, engendrait un cisaillement dans la métallisation des puces, induit par une dilatation et une rétraction lors d'un changement de température. Ce conducteur en cuivre a donc été remplacé par une portion de substrat DBC possédant un CDT plus faible afin de moins solliciter les puces (tableau 1.1, tableau 1.2).

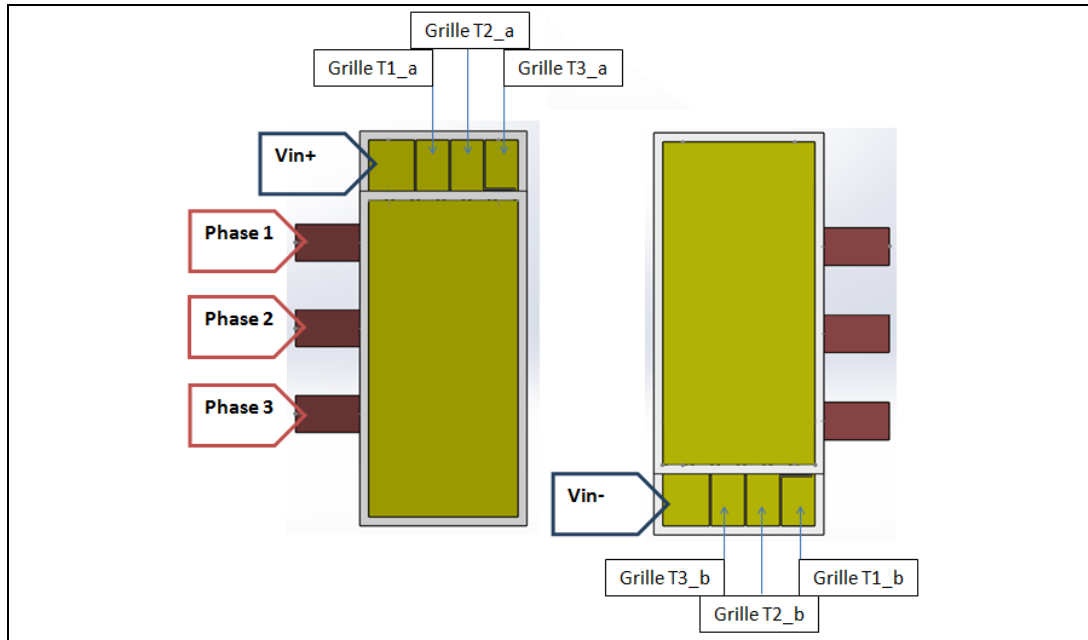


Figure 3.6 : Modélisation du module onduleur triphasé vertical-3D.

La répartition des composants dans l'assemblage onduleur triphasé vertical-3D est représentée dans une vue éclatée figure 3.7. Les grilles des MOSFETs situés sur le substrat inférieur sont connectées par un fils de câblage. Une solution alternative afin de supprimer tous les fils de câblage serait de les remplacer par des *bumps* métalliques.

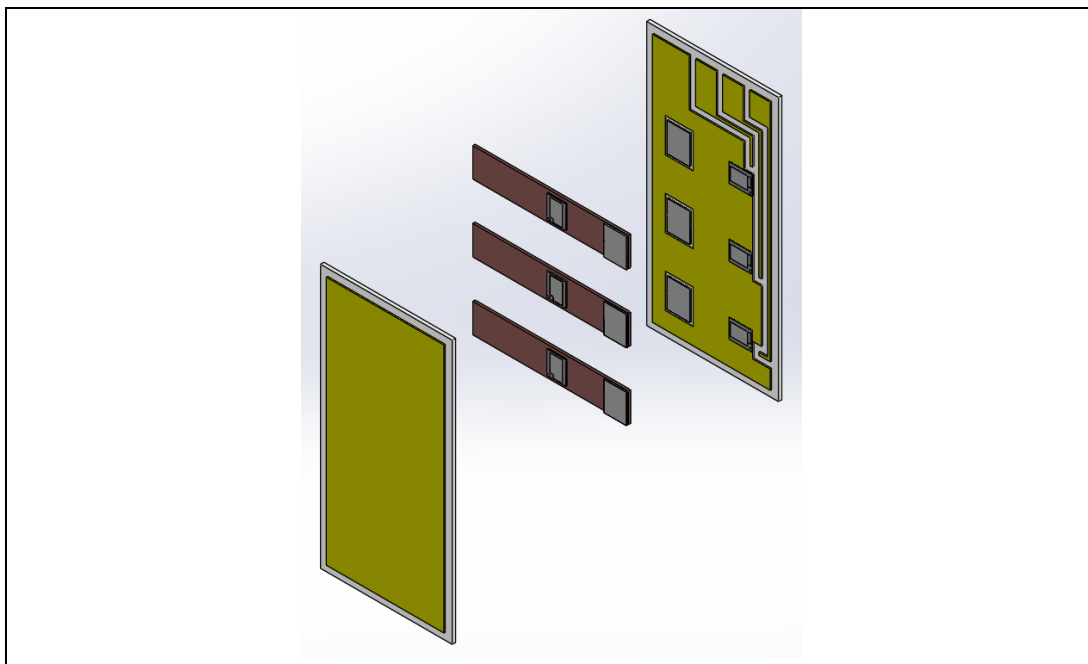


Figure 3.7 : Vue éclatée de la modélisation de l'onduleur triphasé vertical-3D.

3.1.6 Le procédé d'assemblage

Après avoir présenté et réalisé les éléments constitutants du module onduleur triphasé vertical-3D, le procédé d'assemblage de la structure est présenté. Ce procédé est réalisé par frittage de film d'argent Argomax®8050, l'utilisation d'un film permet de réduire le nombre d'étapes du procédé. Le procédé d'assemblage est composé de 9 étapes :

1. Transfert du film sur les faces inférieures des couples diode-MOSFET₁, diode-MOSFET₂ et diode-MOSFET₃. Température de 140 °C avec une pression de 3 MPa pendant une durée de 60 secondes.
2. Alignement par flip-chip des 3 couples diode-MOSFET_{1 à 3} au substrat inférieur.
3. Frittage des 3 couples diode-MOSFET_{1 à 3} au substrat inférieur. Température de 250 °C avec une pression de 10 MPa pendant une durée de 90 secondes.
4. Transfert du film sur les faces supérieures des couples diode-MOSFET_{1'}, diode-MOSFET_{2'} et diode-MOSFET_{3'}. Température de 140 °C avec une pression de 3 MPa pendant une durée de 60 secondes.
5. Alignement par flip-chip des 3 couples diode-MOSFET_{1' à 3'} au substrat supérieur.
6. Frittage des 3 couples diode-MOSFET_{1' à 3'} au substrat supérieur. Température de 250 °C avec une pression de 10 MPa pendant une durée de 90 secondes.
7. Transfert du film sur les faces inférieures des couples diode-MOSFET_{1' à 3'}, et sur les faces supérieures des couples diode-MOSFET_{1 à 3}. Température de 140 °C avec une pression de 3 MPa pendant une durée de 60 secondes.
8. Alignement par flip-chip des conducteurs intercalés aux 6 couples diode-MOSFET_{1 à 3} et diode-MOSFET_{1' à 3'}.
9. Frittage de 6 couples diode-MOSFET aux conducteurs intercalés. Température de 250 °C avec une pression de 10 MPa pendant une durée de 90 secondes.

Deux types d'assemblages ont été réalisés, l'un avec un conducteur intercalé en cuivre, l'autre avec un conducteur intercalé en DBC (figure 3.8). Les modules réalisés sont inclus dans un volume de $35,57 \times 59,90 \times 3,33 \text{ mm}^3$.

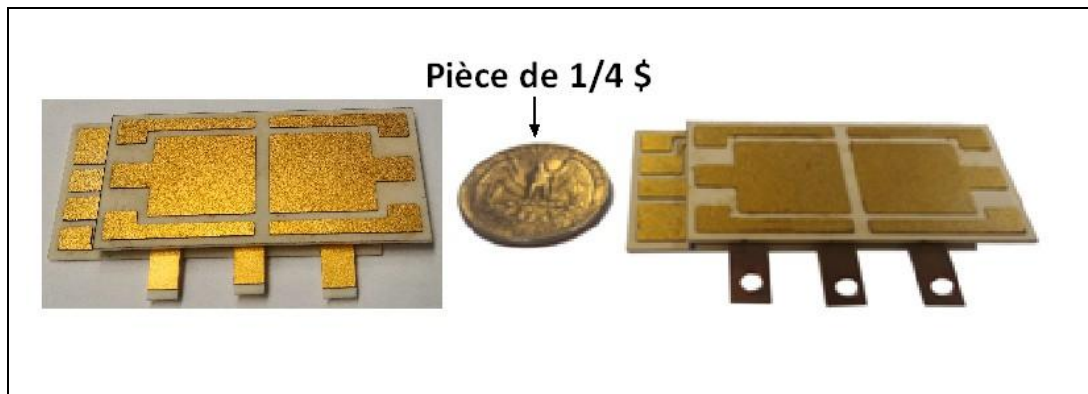


Figure 3.8 : Photographies des modules réalisés « onduleur triphasé vertical-3D » avec phases Cu (droite) et phases DBC (gauche).

3.2 Introduction aux caractérisations du module onduleur triphasé vertical-3D

Après avoir détaillé les étapes de réalisation de l'onduleur triphasé vertical-3D, il est important de le caractériser. Pour cela, deux types de caractérisations sont menés, électrique et thermique. Pour chaque caractérisation, les moyens matériels utilisés et les méthodes de mesures seront expliqués. Cependant il est important de préciser qu'un nombre suffisant de composants n'a pas pu être caractérisé dû à des difficultés de maîtrise lors du procédé de fabrication du module onduleur triphasé vertical-3D.

Afin de pouvoir comparer notre assemblage vertical-3D, nous avons réalisé un véhicule de test classiques-2D. Ce VT classique-2D va permettre d'avoir des éléments de comparaison, il sera évalué au même titre que l'onduleur réalisé. Le VT classique-2D est composé d'un MOSFET et d'une diode reportés par une brasure SnAgCu et interconnectés par des fils de câblage (figure 3.9).

Au cours de l'ensemble des tests réalisés dans ce chapitre nous avons apporté le soin de caractériser uniquement un seul composant à la fois. En effet, la structure vertical-3D réalisée est composée de composants en parallèles (diode Schottky et MOSFET) les uns aux autres. Pour permettre des mesures électriques et thermiques valides nous avons procédé à un usinage, mécanique puis chimique, du barreau de DBC afin de supprimer cette connexion électrique.

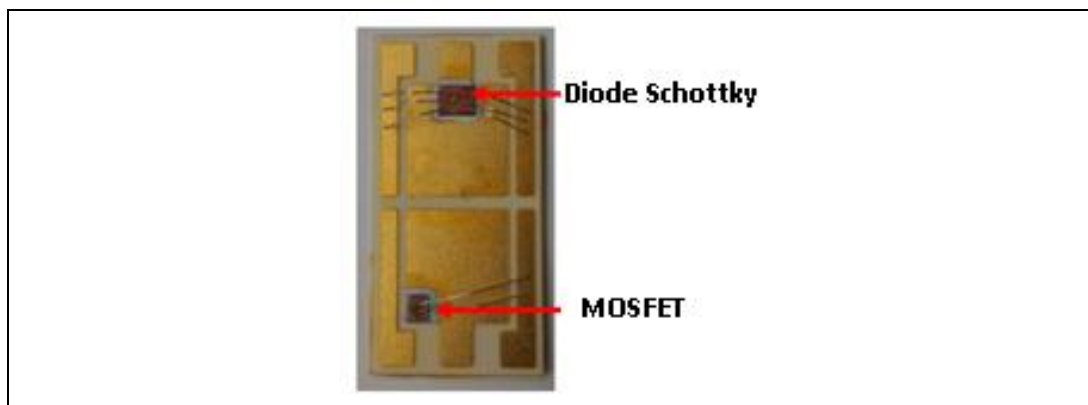


Figure 3.9 : Module de référence classique-2D composé d'une diode Schottky et d'un MOSFET assemblés par une brasure SnAgCu sur un substrat DBC.

3.3 Caractérisations électriques

L'objectif des mesures électriques est de garantir le fonctionnement des composants de puissance au sein de l'onduleur vertical-3D. Pour cela, nous allons mesurer les paramètres usuels d'un MOSFET et d'une diode (R_{DSon} , $I_D(V_{DS})$ et V_{Gsth}) pour l'onduleur vertical-3D et le module de référence classique-2D. L'ensemble de ces paramètres électriques est mesuré avec le traceur de courbe de puissance B1505A de Keysight disponible au laboratoire IMS (figure 3.10). Les connexions électriques du traceur jusqu'aux modules sont réalisés par l'intermédiaire de pinces crocodiles de sécurité Hirschmann.



Figure 3.10 : Traceur de courbe B1505A Keysight® équipe du dispositif de test N1259A.

La caractéristique de transfert $I_D(V_D)$ de la diode Schottky est présentée figure 3.11. Elle met en évidence deux paramètres importants. Le premier paramètre déduit de cette caractéristique est la tension de seuil de chaque module. Avec la méthode académique dite de la tangente [76], nous relevons les tensions de seuils suivantes : $V_{TH2D} = 0,42$ V et $V_{TH3D} = 0,38$ V. Nous relevons également les résistances à l'état passant pour $I_D = 1$ A : $R_{Don2D} = 60$ m Ω et $R_{Don3D} = 78$ m Ω . Les valeurs obtenues sont relativement proches, -10 % pour V_{TH3D} et +30 % pour R_{Don3D} par rapport à V_{TH2D} et R_{Don2D} .

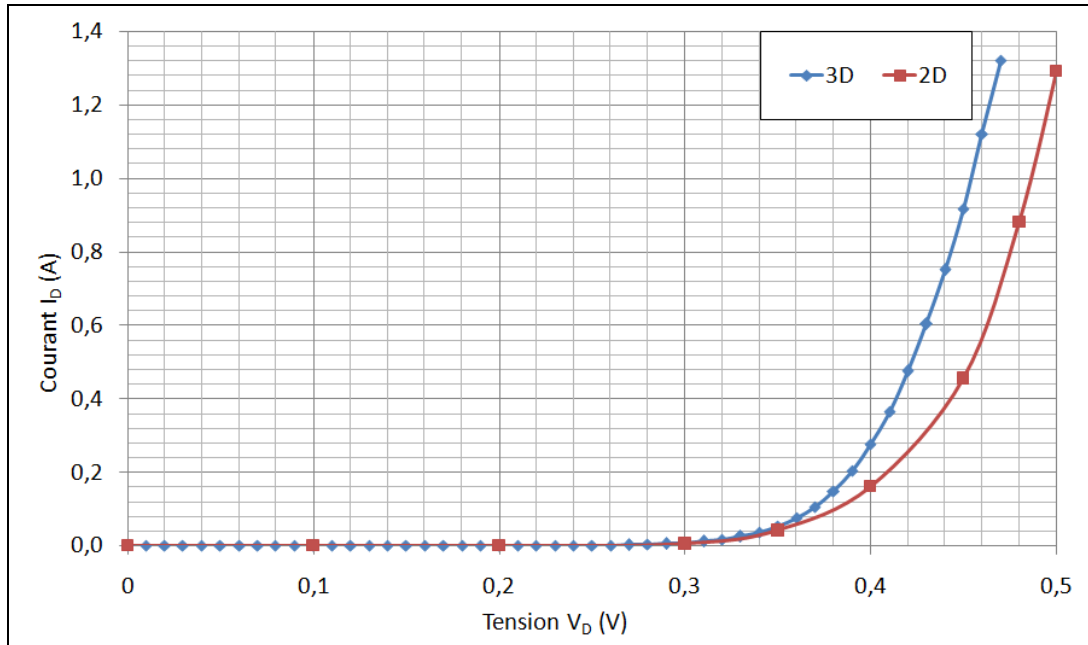


Figure 3.11 : Caractéristiques de transfert $I_D(V_D)$ d'une diode Schottky pour l'onduleur vertical-3D et le module classique-2D.

Les caractéristiques de transfert des MOSFET $I_D(V_{DS})$ sont présentées figure 3.12 et figure 3.13 respectivement pour le module référence classique-2D et pour l'onduleur triphasé vertical-3D. La puissance est limitée à 100 W, cela correspond au maximum que peut délivrer le traceur B1505A avec les accessoires utilisés.

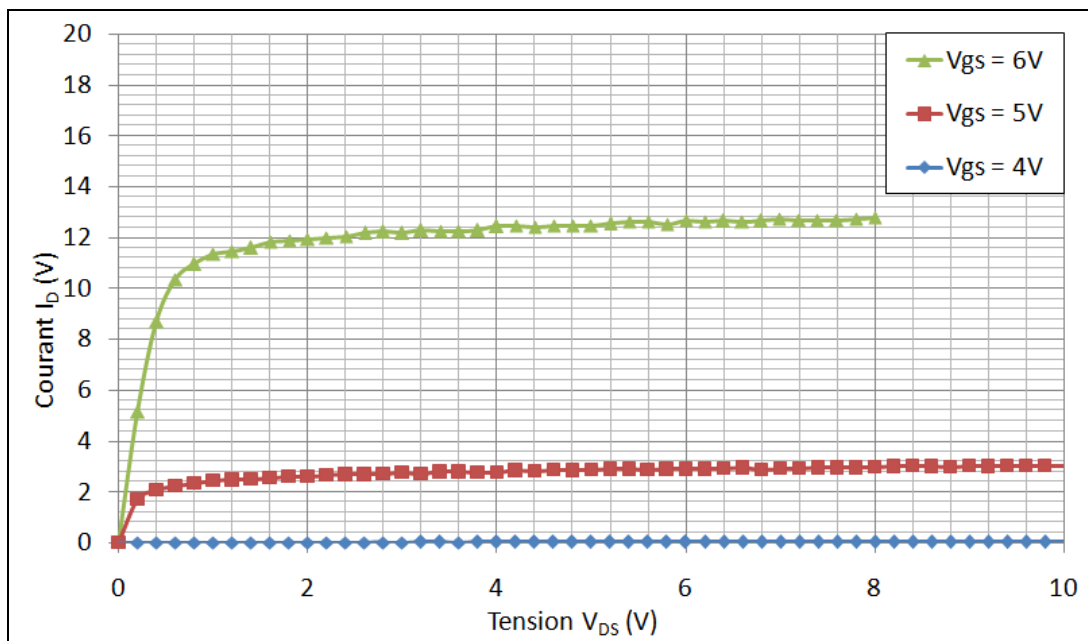


Figure 3.12 : Caractéristique de transfert $ID(V_{DS})$ du MOSFET de l'assemblage référence classique-2D.

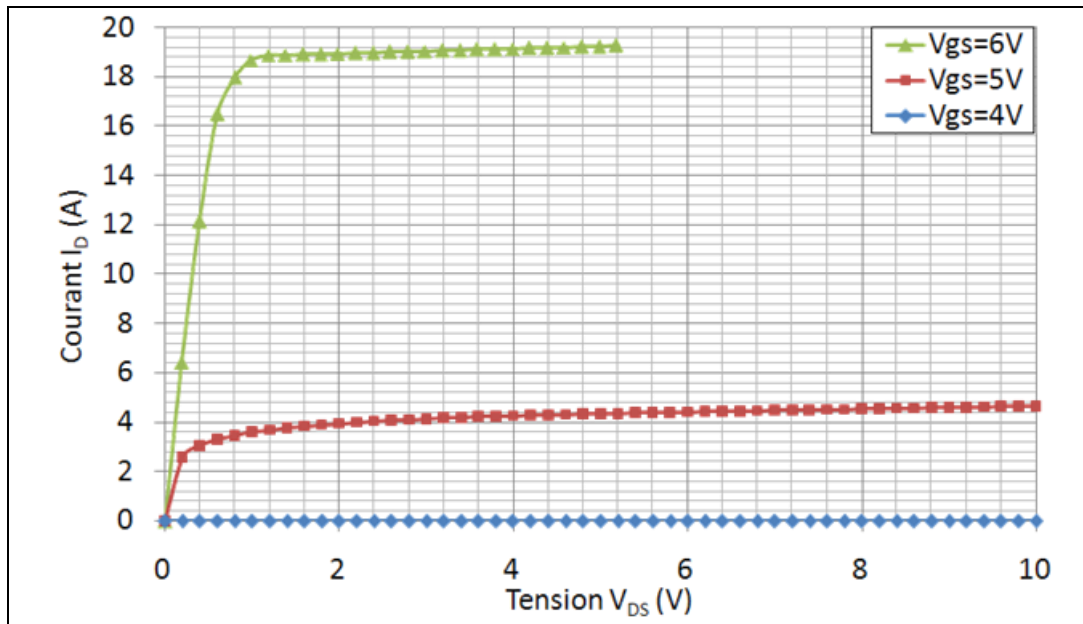


Figure 3.13 : Caractéristique de transfert $I_D(V_{DS})$ du MOSFET de l'assemblage onduleur vertical-3D.

La première remarque est l'activation du canal du MOSFET à partir de $V_{GS} = 5$ V, cela s'explique car le MOSFET possède une tension de seuil de 4,5 V, donc pour $V_{GS} = 4$ V aucun courant de drain ne circule. Les caractéristiques montrent notamment, à même V_{GS} , que le MOSFET contenu dans le module onduleur triphasé vertical-3D permet de faire passer plus de courant que dans le module classique-2D. Dans la zone de saturation, à $V_{GS} = 5$ V, le courant I_D passe de 3 A pour le module 2D à 4,4 A pour le module 3D. Cela représente une augmentation du courant de saturation de 46 %. Le traceur ne pouvant pas excéder 100 W, pour la courbe à $V_{GS} = 6$ V il n'est pas possible d'obtenir l'évolution complète de I_D en fonction de V_{DS} . Cependant, le courant de saturation I_D est de 19,3 A, cette valeur correspond à une augmentation de 50,8 %. Cela confirme la tendance d'une augmentation du courant dans la structure verticale-3D d'environ 48 %.

Cette augmentation de courant est engendré par des contraintes mécaniques couplées à un effet piézorésistif des composants actifs au sein du module vertical-3D qui permet le passage d'un courant plus important que dans les structures classiques-2D [70], [77]. Cette hypothèse sera vérifiée dans la section 4.2 à l'aide de modélisations numériques.

3.4 Caractérisations thermiques

Un module de puissance est caractérisé par de nombreux paramètres physiques. Parmi ces paramètres, la résistance thermique permet de quantifier le transfert calorifique depuis les composants actifs vers l'extérieur du module. L'augmentation de la densité de puissance apporte une grande importance à ce paramètre. Avec l'augmentation du nombre de composants actifs dans les modules, une résistance thermique faible permettrait d'augmenter la puissance pour une même température de jonction.

Le transfert thermique est d'autant plus important lorsqu'un module subit des cycles d'échauffement et refroidissement successifs. Ces cycles vont influencer sur les matériaux constituant l'assemblage et en détériorer sa capacité à dissiper la chaleur.

3.4.1.1 Présentation de la mesure de la résistance thermique

La résistance thermique est une grandeur exprimée en K/W ou $^{\circ}C/W$. Sa valeur est mesurée à l'aide d'un analyseur thermique ANATECH PHASE 10. L'analyseur thermique est équipé d'un bain de calibration, d'un générateur de tension faible courant, d'une alimentation externe fort courant et d'une boîte à eau reliée à un cryostat afin d'en réguler la température (figure 3.14).

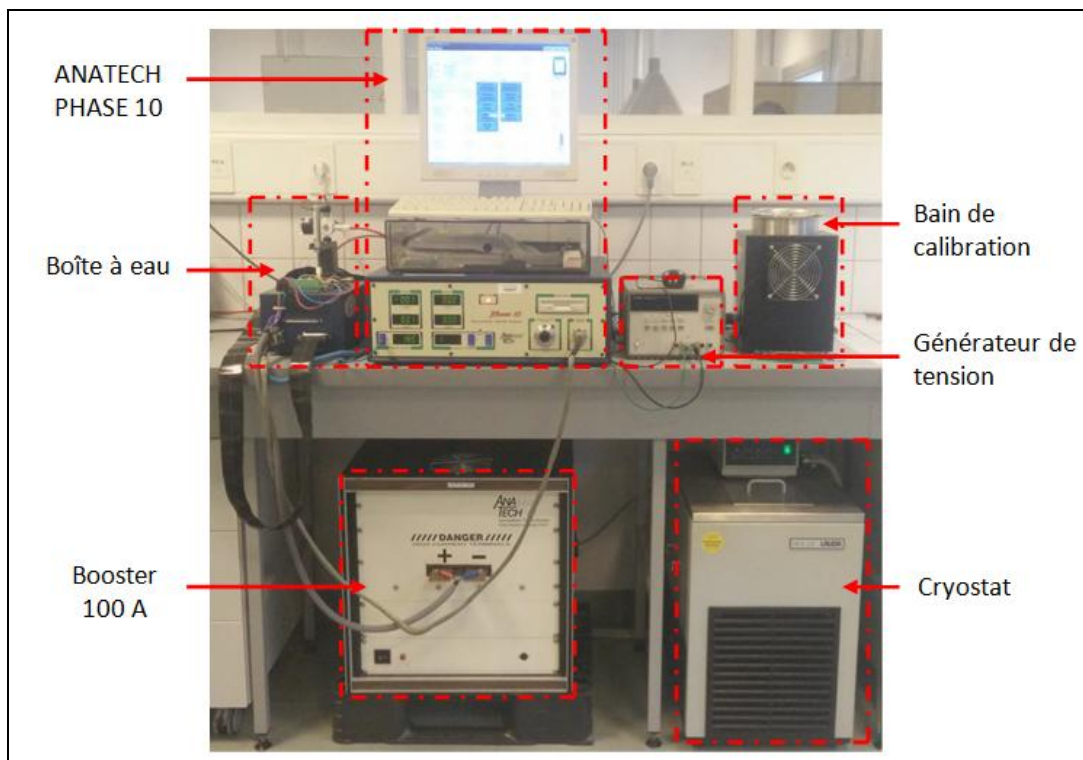


Figure 3.14 : Banc de mesure de la résistance thermique composé d'un analyseur ANATECH PHASE 10 et de ses accessoires.

La mesure de la résistance thermique d'un assemblage se fait en injectant une puissance (P) dans un composant actif le tout en mesurant sa température de jonction (T_J) et la température de la face inférieure du module (T_C). Le calcul de la résistance thermique est donné par la relation suivante :

$$R_{TH} = \frac{T_J - T_C}{P} \quad (3.1)$$

Afin de mesurer la température T_C , un thermocouple de type K est placé au contact de la face inférieure du module situé sous le composant actif. Cependant il est impossible de mesurer directement la température de jonction du composant actif. Il est donc choisi de mesurer un paramètre électrique du composant qui dépend de la température afin d'en obtenir la température de jonction (T_J). La sensibilité de ce paramètre thermosensible doit être déterminée lors d'une étape initiale appelée la calibration. Par la suite, le paramètre électrique thermosensible est mesuré afin d'en déduire avec exactitude la température T_J .

Après avoir introduit globalement le principe de la mesure de la résistance thermique, les deux étapes nécessaires à cette mesure sont détaillées ci-dessous.

La première étape est la calibration. Elle permet la détermination du paramètre électrique thermosensible. Principalement, en électronique de puissance, le paramètre électrique thermosensible utilisé est la chute de tension aux bornes d'une diode à l'état passant. En effet ce paramètre est fortement dépendant de la température et est présent sur grand nombre de composants (IGBTs, MOSFETs, diodes). La calibration de ce paramètre se fait par l'immersion du module dans un bain de Galden D02, un fluide diélectrique, bon conducteur thermique [71]. Ce bain est composé d'un agitateur mécanique et il est disposé sur une plaque chauffante afin d'imposer une température. Le module est connecté électriquement à l'analyseur thermique qui injecte un courant de 1 mA à 10 mA afin de mesurer la chute de tension de la diode à l'état passant. Pour déterminer la température du bain, un thermocouple de type K est placé au plus proche du composant actif. Initialement le bain est chauffé jusqu'à 90 °C, puis il est refroidi par un ventilateur jusqu'à 30 °C. L'analyseur thermique va relever la température ainsi que la valeur de la tension tous les 5 °C lors de la descente en température (exemple figure 3.15). L'ensemble de ces points de mesure est enregistré dans un fichier référence afin d'être utilisé dans l'étape suivante.

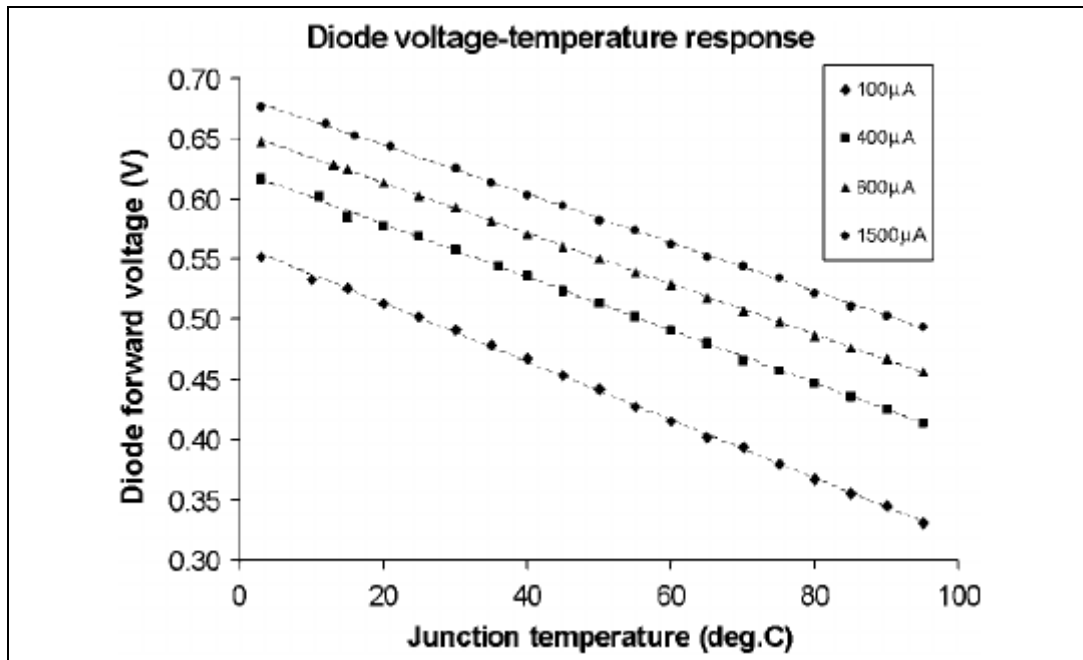


Figure 3.15 : Exemple de courbe de calibration. Dépendance à la température de la chute de tension à l'état passant d'une diode 1N4148 [78].

La deuxième étape est la mesure de la résistance thermique. Le module est placé sur la boîte à eau et relié électriquement à l'analyseur thermique (figure 3.16). Une force est exercée par un vérin pneumatique afin de favoriser le contact thermique entre le module et la boîte à eau. Une puissance est ensuite injectée dans le composant actif, ce qui entraîne son auto-échauffement. L'analyseur effectue des points de mesure sur un intervalle de temps réglable. Pendant cet intervalle, l'analyseur coupe l'injection de puissance puis polarise la diode de jonction et en mesure instantanément la chute de tension. Avec un algorithme d'extrapolation et les données de calibration, l'analyseur déduit la température de jonction lors de l'injection de puissance. La température de référence de la face arrière du module est également mesurée avec le thermocouple placé, dans une rainure de la boîte à eau à l'interface du module. Ces éléments et l'équation (3.1) permettent à l'analyseur le calcul de la résistance thermique du module (composé de l'empilement puce, brasure, DBC).

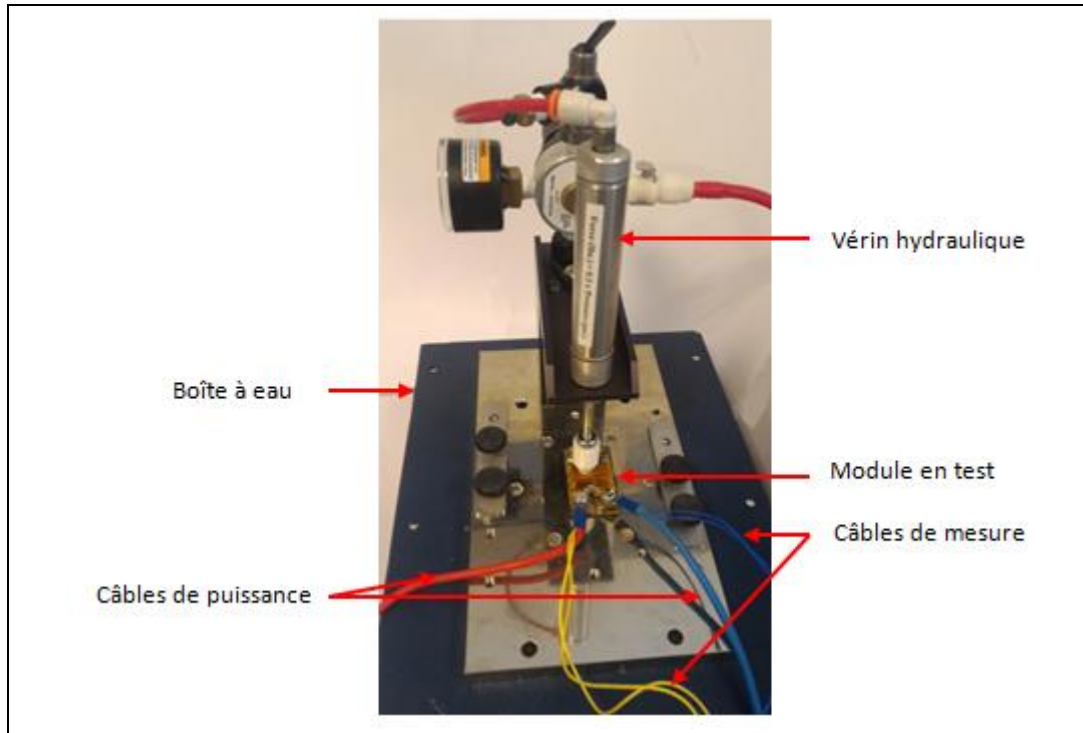


Figure 3.16 : Photographie d'un module lors de la phase de mesure de la résistance thermique.

3.4.1.2 Procédure de mesure de la résistance thermique pour l'onduleur vertical-3D

La technique présentée précédemment permet la mesure de la résistance thermique d'un assemblage classique-2D. Dans le but de mesurer la résistance thermique de l'assemblage onduleur triphasé vertical-3D, il faut modifier la procédure et le banc de test. L'assemblage onduleur triphasé est composé de deux axes de dissipation représentés par deux résistances thermiques. Une première résistance thermique est matérialisée depuis un composant actif vers la face inférieure du module, puis la deuxième est située depuis le composant actif vers la face supérieure du module.

Initialement, il est nécessaire de créer un protocole de mesure des résistances thermiques supérieure (R_{TH_sup}) et inférieure (R_{TH_inf}) pour le module vertical-3D. Le protocole développé consiste à évaluer par l'intermédiaire d'un module classique-2D la répartition de la puissance injectée dans le module (P_{sup} et P_{inf}). Lorsque le module vertical-3D est soumis à une puissance injectée dans un composant actif, une partie de cette puissance sera dissipée vers la face supérieure et l'autre vers la face inférieure du module. Or d'après la figure 3.18 et les équations (3.2), (3.3) et (3.4), il est nécessaire de connaître ces deux puissances ainsi que les températures T_j , T_{sup} et T_{inf} pour déterminer les résistances thermiques. La méthode consiste à mesurer la résistance thermique d'un assemblage classique-2D (figure 3.17), comportant la même structure que la partie inférieure du module vertical-3D. La valeur de R_{TH_2D} mesurée étant la

même que R_{TH_Inf} , nous pourrions ensuite déterminer la puissance dissipée vers la face inférieure P_{inf} puis P_{sup} .

A l'issue de cette mesure, la répartition de la puissance dans le module vertical-3D sera déterminée afin de permettre par la suite de déterminer la résistance thermique du module vertical-3D.

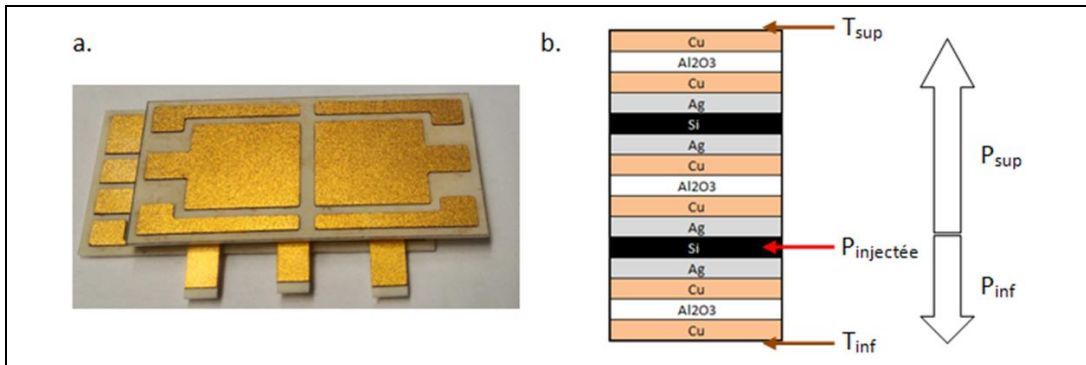
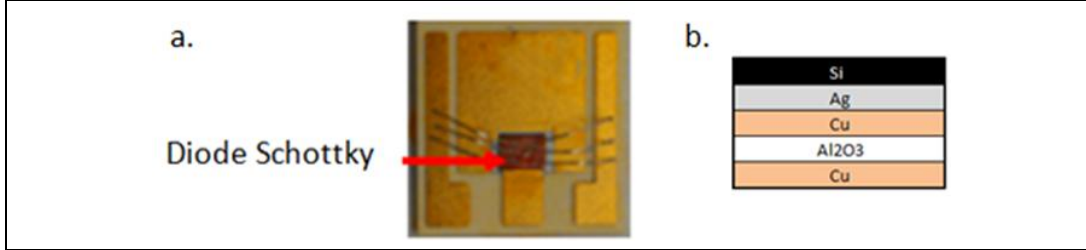


Figure 3.18 : a. Module onduleur triphasé vertical-3D. b. Représentation en coupe de la structure vertical-3D.

$$R_{THsup} = \frac{T_J - T_{sup}}{P_{sup}} \quad (3.2)$$

$$R_{THinf} = \frac{T_J - T_{inf}}{P_{inf}} \quad (3.3)$$

$$P_{injectée} = P_{sup} + P_{inf} \quad (3.4)$$

Après avoir déterminé la répartition de puissance, nous procédons à la mesure des résistances thermiques pour l'assemblage vertical-3D. Afin d'évacuer la chaleur vers les côtés supérieur et inférieur du module, il est nécessaire de créer un dissipateur double face et de placer le module au milieu. Ce dissipateur est équipé de deux thermocouples de type K afin de mesurer T_{sup} et T_{inf} (figure 3.19).

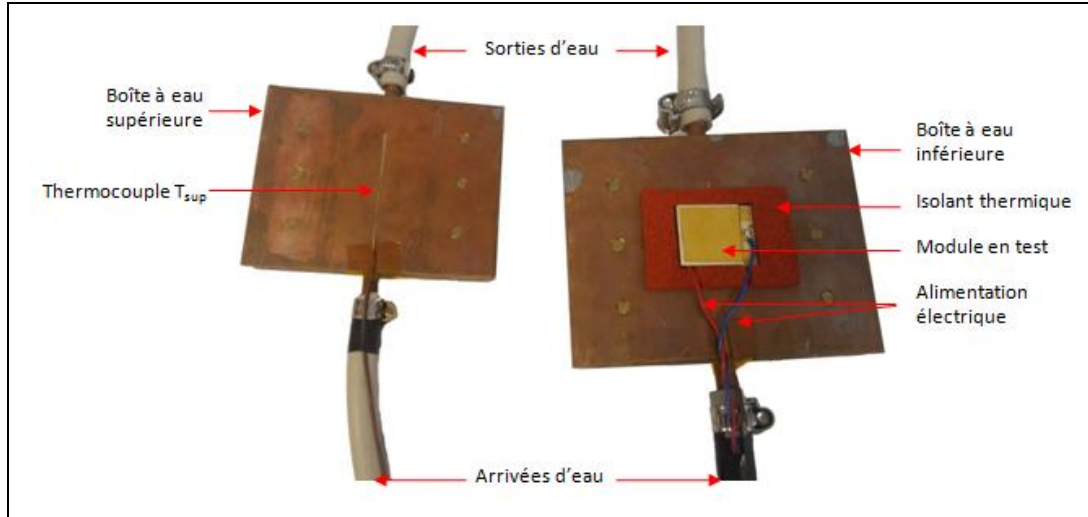


Figure 3.19 : Photographie du dissipateur à eau double face adapté aux modules verticaux-3D.

Les deux thermocouples mesurant T_{sup} et T_{inf} , ainsi que les connexions électriques du composant actif sont connectés à l'analyseur thermique. Ces mesures couplées aux données de calibration permettent de déterminer les résistances thermiques R_{TH_Sup} et R_{TH_Inf} du module vertical-3D.

3.4.1.3 Mesure des résistances thermique de l'onduleur vertical-3D

En utilisant le protocole de mesure expliqué dans la section précédente, les résistances thermiques de l'onduleur triphasé vertical-3D sont mesurées. Cette mesure est effectuée en injectant une puissance dans une diode Schottky présente dans l'assemblage classique-2D et vertical-3D.

Premièrement la résistance thermique du module classique-2D de même structure est mesurée. L'étape de calibration permet de déduire la dépendance à la température de la chute de tension à l'état passant à 1 mA de la diode Schottky 2D (figure 3.20). Puis le module est connecté à la boîte à eau et une puissance est injectée. L'analyseur thermique en déduit la valeur de la résistance thermique suivante :

$$R_{TH2D} = \frac{T_J - T_C}{P_{injectée}} = \frac{29,5 - 18,4}{9,3} = 1,19 \text{ } ^\circ\text{C}/\text{W} \quad (3.5)$$

Deuxièmement on place le module onduleur vertical-3D entre la boîte à eau double face. Une deuxième étape de calibration permet de déduire la dépendance à la température de la chute de tension à l'état passant à 1 mA de la diode Schottky contenue dans le module 3D (figure 3.20). L'analyseur injecte une puissance $P_{injectée}$ et relève les températures T_{sup} , T_{inf} , T_J .

$$\text{On a : } R_{THinf} = \frac{T_J - T_{inf}}{P_{inf}} = \frac{31,4 - 19,3}{P_{inf}} \quad (3.6)$$

$$\text{Or,} \quad R_{THinf} = R_{TH2D} = 1,19 \text{ } ^\circ\text{C/W} \quad (3.7)$$

$$\text{Donc :} \quad P_{inf} = \frac{31,4 - 19,3}{1,19} = 10,17 \text{ W} \quad (3.8)$$

Cela permet de déduire la répartition de la puissance injectée dans l'assemblage : $P_{injectée} = 15,7 \text{ W}$, $P_{inf} = 10,17 \text{ W}$ donc $P_{sup} = 5,53 \text{ W}$. Il y a donc plus de un tiers de la puissance injectée qui est dissipée vers le substrat supérieur.

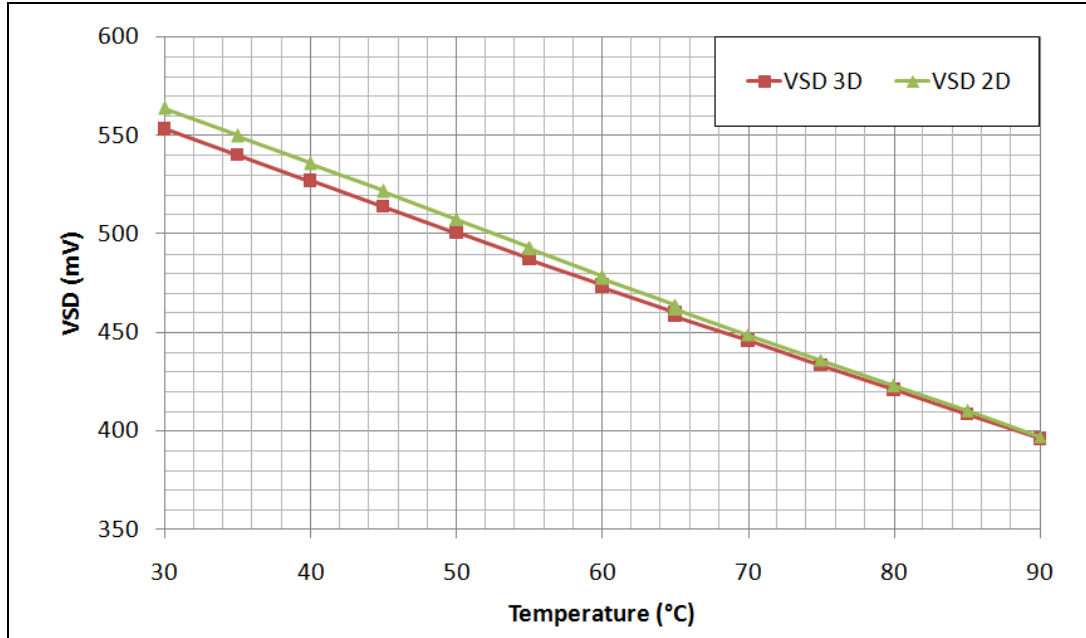


Figure 3.20 : Evolution de la chute de tension à 1 mA aux bornes d'une diode Schottky pour l'assemblage classique-2D et vertical-3D en fonction de la température.

Connaissant la répartition de puissance nous pouvons utiliser les mesures des températures faites par l'analyseur thermique afin de déduire la résistance thermique de la partie supérieure.

$$R_{THsup} = \frac{T_J - T_{sup}}{P_{sup}} = \frac{31,4 - 18,1}{10,17} = 2,40 \text{ } ^\circ\text{C/W} \quad (3.9)$$

La mesure des résistances thermiques R_{TH_Sup} et R_{TH_Inf} ainsi que la répartition de la puissance dissipée permettent de déterminer que l'assemblage vertical-3D réalisé permet de dissiper 35 % de la puissance injectée vers la face supérieure du module.

En considérant les températures T_{sup} et T_{inf} identiques nous pouvons approximer la résistance thermique équivalente du module vertical-3D :

$$R_{TH3D Eq} = \frac{T_J - T_{inf}}{P} = \frac{31,4 - 19,3}{15,7} = 0,77 \text{ } ^\circ\text{C/W} \quad (3.10)$$

La résistance thermique équivalente déterminée permet de comparer le module vertical-3D au module classique-2D. La topologie verticale-3D étudiée

engendre une réduction de la résistance thermique de 35% par rapport au module classique-2D. De plus, à même puissance injectée, l'assemblage vertical-3D réalisé permettrait une réduction de 15,3 % de la température de jonction.

3.4.1.4 Dissymétrie lors de la résistance thermique

La mesure des résistances thermiques R_{TH_Sup} et R_{TH_Inf} montrent une dissymétrie importante. Initialement dans un module vertical-3D une symétrie des résistances thermiques est attendue. Cependant, notre module est composé de puces superposées et interconnectées par un substrat DBC (figure 3.18). La mesure de résistance thermique a été faite en injectant la puissance dans la puce inférieure (MOSFET), cela entraîne donc une résistance thermique R_{TH_Inf} plus faible que R_{TH_Sup} car le flux thermique traverse moins de matériaux. Or, notre module vertical-3D est composé de trois bras d'onduleur constitués de deux empilements. Lors de l'injection de la puissance dans le MOSFET situé dans la partie supérieure du deuxième empilement, la mesure de résistance thermique sera également dissymétrique, mais elle sera opposée à la résistance thermique du premier empilement. Cette topologie permet d'équilibrer le module thermiquement.

Conclusion du troisième chapitre

Au cours de ce chapitre un onduleur triphasé a été conçu, réalisé puis testé électriquement et thermiquement. Les règles de conception utilisées ont été décrites et argumentées. Le point fort de la conception envisagée est la prise en compte de la répartition des flux de chaleur dans l'assemblage ainsi que la densité de puissance. Après la création des substrats qui composent l'assemblage, un procédé permettant la réalisation de l'onduleur triphasé vertical-3D basé sur le report par frittage de film d'argent a été développé.

Une campagne de caractérisation a été menée sur l'onduleur triphasé vertical-3D et sur un module référence classique-2D. Les caractérisations électriques ont permis de montrer l'apport d'un assemblage vertical-3D sur les performances électriques d'un module de puissance (augmentation du courant de saturation de 48 % et stabilité des tensions de seuil). En vue d'effectuer la mesure de la résistance thermique de l'assemblage vertical-3D, une procédure de mesure permettant la détermination des résistances thermiques vers les faces supérieure et inférieure d'un module vertical-3D a été développée. Cette procédure a permis de déterminer l'apport d'un assemblage vertical-3D sur la dissipation. En effet l'assemblage réalisé présente un flux de dissipation thermique supplémentaire vers sa face supérieure ayant pour résistance thermique $2,40\text{ }^{\circ}\text{C/W}$. Cette répartition thermique permet de réduire la température de jonction de 15,3 % pour l'assemblage vertical-3D réalisé par rapport à l'assemblage classique-2D. Avec l'hypothèse d'un équilibre thermique de la boîte à eau, la résistance thermique équivalente du module verticale-3D est de $0,77\text{ }^{\circ}\text{C/W}$, cela représente une diminution de 35% par rapport à la résistance thermique de l'assemblage classique-2D. L'ensemble des mesures effectuées ont permis de montrer l'utilité et l'apport d'un assemblage vertical-3D.

Cependant plusieurs difficultés ont été rencontrées au cours de la réalisation et des mesures présentées dans ce chapitre. Premièrement le procédé d'assemblage développé a été modifié à plusieurs reprises afin de corriger des défauts d'assemblage tel qu'un mauvais alignement des composants, ou une pression trop importante lors du frittage entraînant des fissures dans les composants. Concernant les mesures, la principale difficulté a été lors de la mesure de la résistance thermique. L'assemblage vertical-3D devait être placé entre deux boîtes à eau ce qui engendrait de fortes contraintes mécaniques dans l'assemblage. Cette difficulté a été comblée par l'ajout d'une encapsulation dans le module permettant d'encaisser une partie de la contrainte de compression exercée par les boîtes à eau. Les solutions apportées aux

difficultés rencontrées ont permis la réalisation puis la caractérisation d'assemblages verticaux-3D.

Dans l'optique de justifier et argumenter les choix fait lors de la conception ainsi que pour confronter les caractérisations à des modélisations, des simulations multi-physiques par éléments finis seront menées et développées lors du dernier chapitre.

4. Modélisation par éléments finis d'un module de puissance vertical-3D

Introduction

Au cours de ce chapitre, trois études par modélisations d'éléments finis seront présentées. Une première étude thermomécanique a été menée afin de déterminer les types de déformations dues aux procédés de frittage lors du report d'un module classique-2D et d'un module vertical-3D. Puis une étude thermique est menée afin de déterminer la résistance thermique de l'onduleur. Enfin, une simulation électrostatique de l'onduleur triphasé vertical-3D nous permettra de déterminer une possible défaillance de la tenue électrique. Ces études sont réalisées par un logiciel de simulation par éléments finis (ANSYS). Après une présentation de l'outil de simulation numérique, les paramètres constitutifs des simulations ainsi que leurs résultats seront exposés. Ce chapitre a pour objectif de valider les choix de conception effectués et de montrer les forces et les faiblesses d'un assemblage vertical-3D.

4.1 Objectifs et paramètres de la modélisation

Dans cette section le concept de la modélisation numérique est présenté. De plus, les paramètres physiques associés aux matériaux utilisés lors des simulations seront donnés.

4.1.1 Introduction à la modélisation

La modélisation physique d'un système permet de modéliser ses composants le constituant et de simuler leur environnement. Les simulations numériques permettent la modélisation de phénomènes physiques afin de contribuer au processus d'ingénierie des systèmes complexes [13]. La modélisation physique permet l'amélioration et l'optimisation des systèmes, elle est une étape qui intervient pendant la conception et le développement d'un produit.

La simulation peut être multiphysique, c'est-à-dire simuler des couplages entre plusieurs phénomènes de nature physique différents. Afin de fournir des modèles numériques réalistes, la modélisation doit intégrer les phénomènes correspondants aux domaines d'applications du produit étudié suivant :

- Thermique : conduction, rayonnement et convection.
- Mécanique : vibrations, contraintes et sollicitations mécaniques.
- Electrique : pertes, surintensités et surtensions.

- Electromagnétique : immunité aux radiations, limiter les émissions.

Lorsqu'une étude multiphysique est réaliste, elle peut permettre une réduction des coûts liés à la suppression des prototypes. En effet les prototypes ont pour objectifs de tester le produit final dans les conditions réelles. Si la modélisation multiphysique est représentative de l'environnement réel, alors l'étape de prototypage n'est plus nécessaire.

Afin d'accroître la représentativité des simulations, il est recommandé d'utiliser des paramètres physiques précis. Pour cela des tests expérimentaux sont nécessaires afin d'ajuster au mieux l'ensemble des paramètres physiques. Les résultats obtenus lors des simulations multi-physiques sont très fortement influencés par les paramètres sélectionnés.

De nombreux logiciels permettent la modélisation physique ou multiphysique, les principaux utilisés sont ANSYS et COMSOL. Les simulations numériques fournies permettent d'obtenir des résultats complets et proches du comportement réel des structures modélisées. La modélisation par éléments finis consiste à discrétiser la structure étudiée en nombreux éléments. Pour chaque élément ses équations sont solutionnées puis l'ensemble des solutions des éléments sont regroupées afin d'obtenir une solution globale de la structure étudiée. Afin d'obtenir des résultats proches de la réalité, une discrétisation fine est nécessaire. Cependant, plus la structure étudiée est divisée en sous éléments, plus le temps de simulation et l'espace de stockage requis sont élevés. Il y a donc un compromis à faire afin de satisfaire une représentativité correcte et un temps de calcul raisonnable.

4.1.2 Propriétés physiques des matériaux utilisés

L'ensemble des données matériaux utilisées lors des simulations multiphasiques est regroupés dans le tableau 4.1.

	Unité	Si	Al ₂ O ₃	Cu	Al	Ag fritté	Air
Masse volumique	kg.m ⁻³	2330	3950	8950	2770	8500	1,1614
Conductivité thermique	W.m ⁻¹ .°C ⁻¹	150	24	390	150	160	0,026
Chaleur spécifique	J.kg ⁻¹ .°C ⁻¹	700	820	385	875	100	1007
Résistivité	Ω.m	1	1.10 ¹⁵	1,72.10 ⁻⁸	2,72.10 ⁻⁸	1,68.10 ⁻⁸	1.10 ¹¹
Coefficient de dilatation thermique	°C ⁻¹	2,5.10 ⁻⁶	7,7.10 ⁻⁶	1,69.10 ⁻⁵	2,3.10 ⁻⁵	19,5.10 ⁻⁶	-
Module de Young	Pa	1,65.10 ¹¹	3,66.10 ¹¹	1,24.10 ¹¹	7,1.10 ¹⁰	tableau 4.2	-
Coefficient de Poisson	-	0,3	0,22	0,34	0,33	0,25	-

Tableau 4.1 : Paramètres physiques des matériaux utilisés lors des simulations multi-physiques [13], [17], [21], [79].

Température (°C)	-40	0	25	60	120	150
Module de Young (GPa)	9,01	7,98	6,28	4,52	2,64	1,58

Tableau 4.2 : Variation du module de Young de l'argent fritté en fonction de la température [13], [80].

4.2 Evaluation des déformations résiduelles

L'objectif de cette étude est de déterminer les déformations liées aux différents procédés d'assemblages par frittage classique-2D et par frittage vertical-3D. Cette étude permet de comparer notre procédé d'assemblage par frittage vertical-3D au procédé d'assemblage par frittage classique-2D. Pour cela, deux géométries seront étudiées :

- Un assemblage « référence classique-2D » composé d'une puce reportée par frittage d'argent sur un substrat DBC.
- Un assemblage « onduleur triphasé vertical-3D » correspondant à l'assemblage réalisé en pratique dans le chapitre 3.

Les assemblages sont soumis à de fortes contraintes thermiques et mécaniques, c'est pourquoi leur mode de déformation est un point critique. Cette étude doit permettre vérifier l'hypothèse émise lors des caractérisations électriques. Il sera également observé si le procédé d'assemblage développé pour le module onduleur triphasé vertical-3D, n'introduit pas de contraintes mécaniques non admissibles par les matériaux de l'assemblage.

4.2.1 Déformations et contraintes dans l'assemblage onduleur triphasé vertical-3D

La géométrie étudiée est similaire à l'assemblage réalisé en pratique. Cependant afin de réduire le nombre d'éléments, nous avons considéré un seul bras de l'onduleur correspondant à un tiers de l'assemblage onduleur triphasé vertical-3D. Des conditions aux limites sont appliquées afin de considérer le reste de l'assemblage. Cette simplification de géométrie permet de diviser par plus de trois le nombre total d'éléments. La géométrie modélisée est présentée figure 4.1, elle est constituée d'un bras de l'onduleur triphasé vertical-3D. Le bras de l'onduleur est composé de deux couples MOSFET et diode Schottky en silicium superposés et interconnectés par un barreau de DBC permettant d'externaliser la phase créée. Deux substrats supérieur et inférieur sont disposés de part et d'autre des puces. De plus, deux dissipateurs permettent de reproduire le refroidissement du module dans son environnement réel.

Les propriétés physiques de l'argent fritté utilisées sont composées uniquement de la zone de déformation élastique. Cette hypothèse est faite en première approximation et devra être validée au vu des contraintes maximales engendrées dans l'argent fritté.

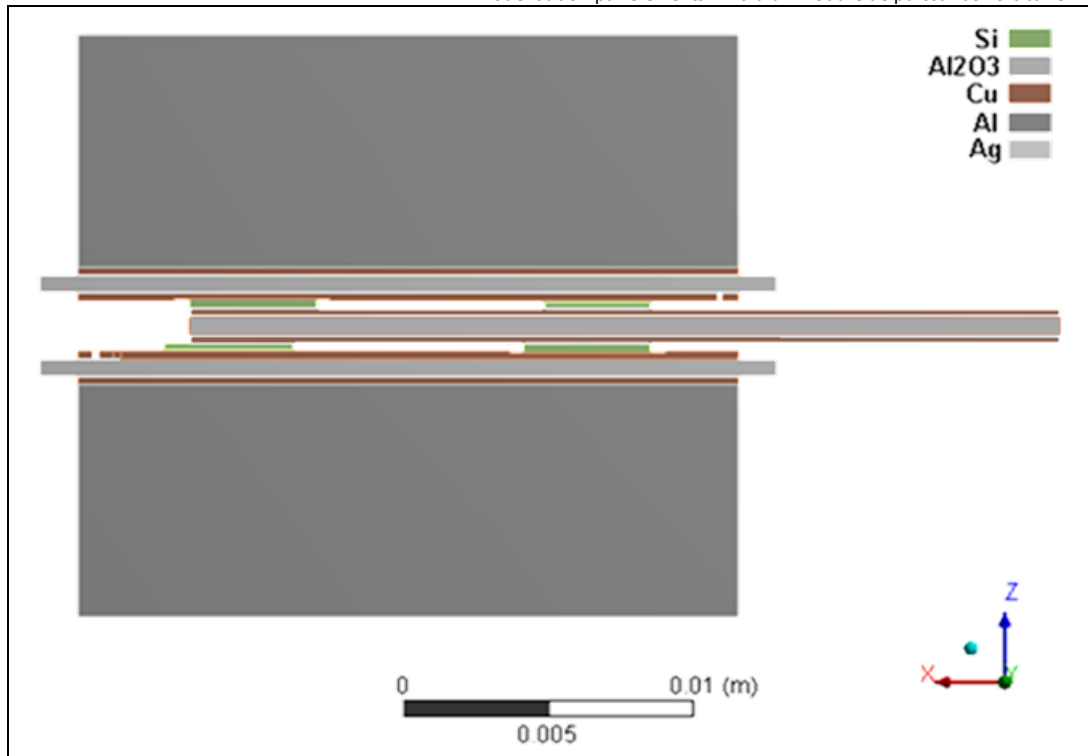


Figure 4.1 : Vue en coupe de la géométrie simplifiée onduleur triphasé vertical-3D.

Le maillage de la structure est réalisé par des éléments majoritairement de type hexaédrique. Un zoom sur les puces situées sur la droite de la figure 4.1 est réalisé et permet de montrer le raffinement du maillage (figure 4.2).

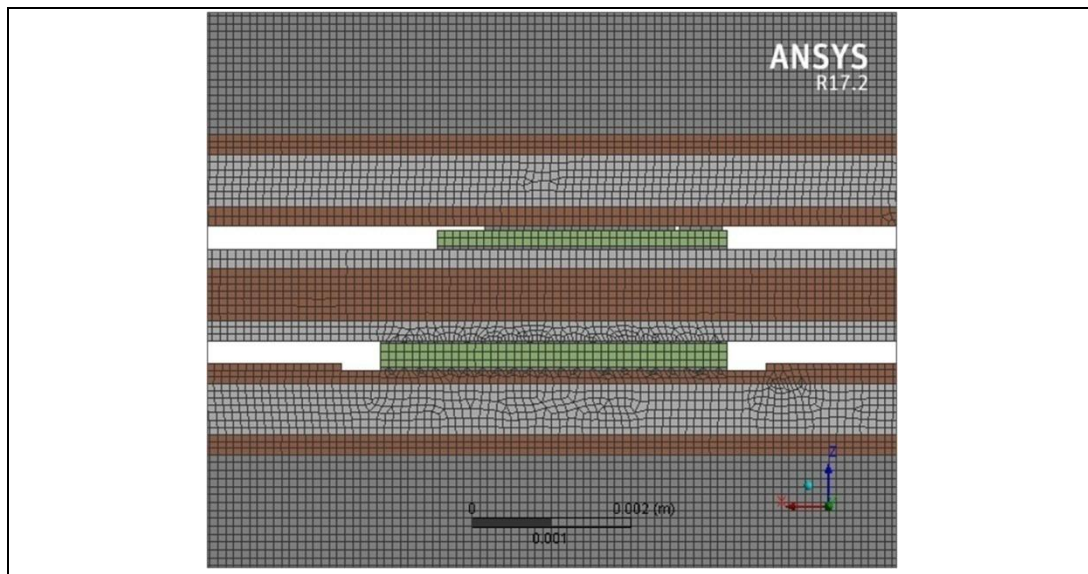


Figure 4.2 : Vue du maillage au voisinage des puces situées sur la droite de l'assemblage.

Afin de reproduire le procédé d'assemblage nous avons soumis l'assemblage modélisé à un profil de température et de pression (figure 4.3). Le procédé est condensé en 4 étapes. La première étape correspond au transfert du film d'argent sur une face des puces. Puis une seconde étape modélise le frittage des puces sur les substrats supérieur et inférieur. La troisième étape consiste au transfert du film sur l'autre face des puces. La dernière étape est le frittage de

l'ensemble de la structure (Substrat supérieur avec puces, substrat inférieur avec puces et barreau de DBC). Les étapes de transfert de film d'argent sont modélisées par l'application d'une température de 140 °C et d'une pression de 3 MPa pendant 60 secondes. Les étapes de frittage sont modélisées par l'application d'une température de 250 °C ainsi que d'une pression de 10 MPa pendant 90 secondes. La température est appliquée par les surfaces supérieure et inférieure du module, elle va se propager dans l'assemblage par conduction et convection thermique. La pression appliquée est disposée orthogonalement à la surface supérieure, dirigée vers le bas, avec comme support fixe la surface inférieure du module.

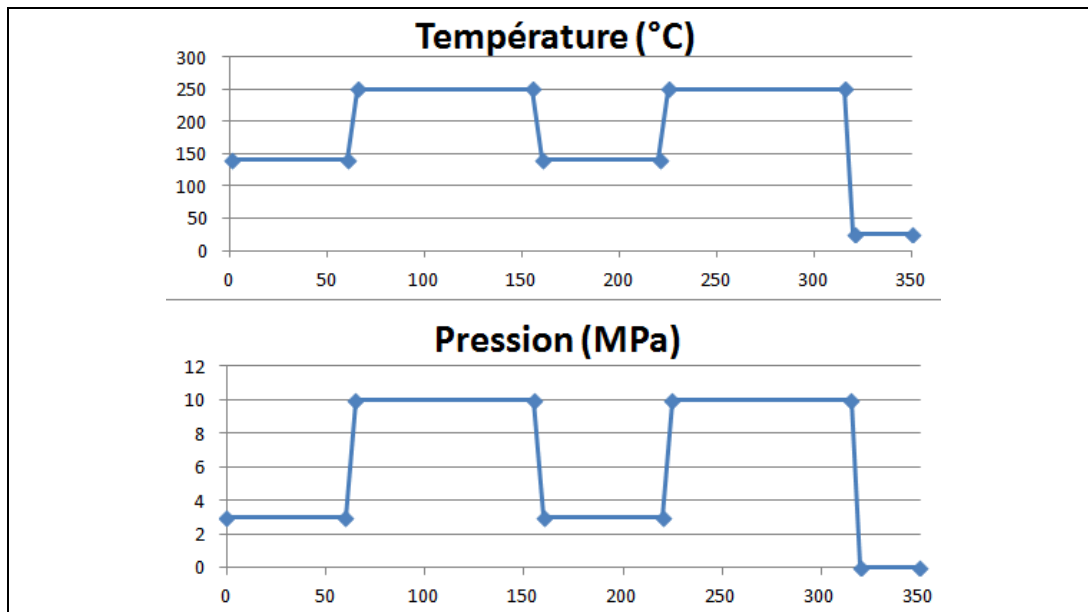


Figure 4.3 : Profils de sollicitation lors du report de l'assemblage onduleur triphasé vertical-3D.

La cartographie des déformations résiduelles situées dans les puces est présentée figure 4.4. Les contraintes maximales que subissent les composants sont listées dans le tableau 4.3.

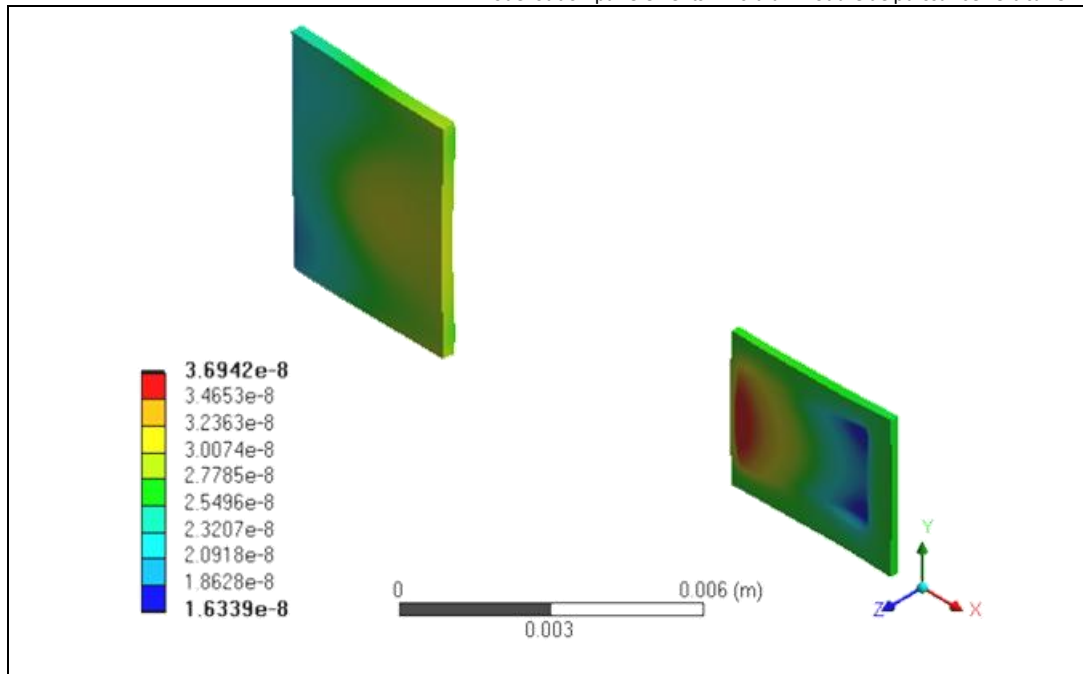


Figure 4.4 : Cartographie des déformations totales dans les puces de l'assemblage onduleur triphasé vertical-3D après report.

Le mode de déformation des puces pour l'assemblage 3D est de la traction. En effet, la présence du substrat en face supérieur impose une répartition des contraintes suivant le plan du composant. Ce mode de déformation permet de justifier l'hypothèse formulée lors des caractérisations électriques du module 3D.

	Jointes d'attache Ag fritté	Puces	Cuivre du substrat DBC inférieur
Contrainte maximale (MPa)	8,42	12,7	18,2
Contrainte à la rupture (MPa)	300	390	220

Tableau 4.3 : Valeurs maximales des contraintes pour la structure verticale-3D au cours du procédé.

Le procédé de report vertical-3D entraîne des contraintes résiduelles non négligeables dans les éléments du module. En effet, le cuivre qui compose le substrat DBC, subit la plus grande contrainte mécanique. Elle représente 18,2 MPa. Les joints d'argent fritté et les puces subissent respectivement une contrainte maximale de 8,42 MPa et 12,7 MPa. Les contraintes présentées vont être comparées avec les valeurs obtenues lors du report classique-2D par frittage.

4.2.2 Déformations et contraintes dans l'assemblage classique-2D fritté

La géométrie étudiée est similaire à la partie inférieure de l'assemblage onduleur vertical-3D. Elle est composée de deux puces reportées par un joint fritté sur un substrat DBC (figure 4.5). Afin d'obtenir des résultats homogènes, la finesse de maillage est identique à celle présentée pour l'assemblage vertical-3D.

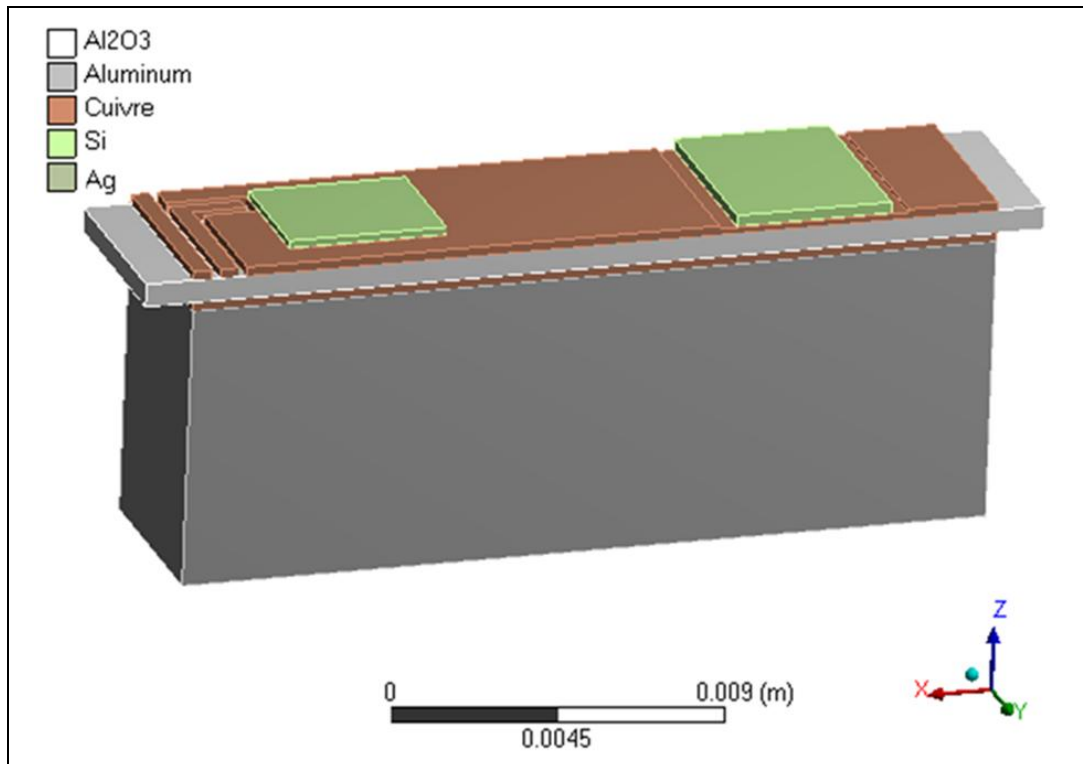


Figure 4.5 : Modélisation de l'assemblage fritté classique-2D.

Afin de reproduire le procédé d'assemblage 2D nous avons soumis l'assemblage modélisé à un profil de température et de pression (figure 4.6figure 4.3). Le procédé est condensé en 2 étapes. La première étape correspond au transfert du film d'argent sur une face des puces. Puis une seconde étape modélise le frittage des puces sur le substrat inférieur. L'étape de transfert de film d'argent est modélisée par l'application d'une température de 140 °C et d'une pression de 3 MPa pendant 60 secondes. L'étape de frittage est modélisée par l'application d'une température de 250 °C ainsi que d'une pression de 10 MPa pendant 90 secondes. La température est appliquée par la surface inférieure du module, elle va se propager dans l'assemblage par conduction et convection thermique. La pression appliquée est disposée orthogonalement à la surface supérieure, dirigée vers le bas, avec comme support fixe la surface inférieure du module.

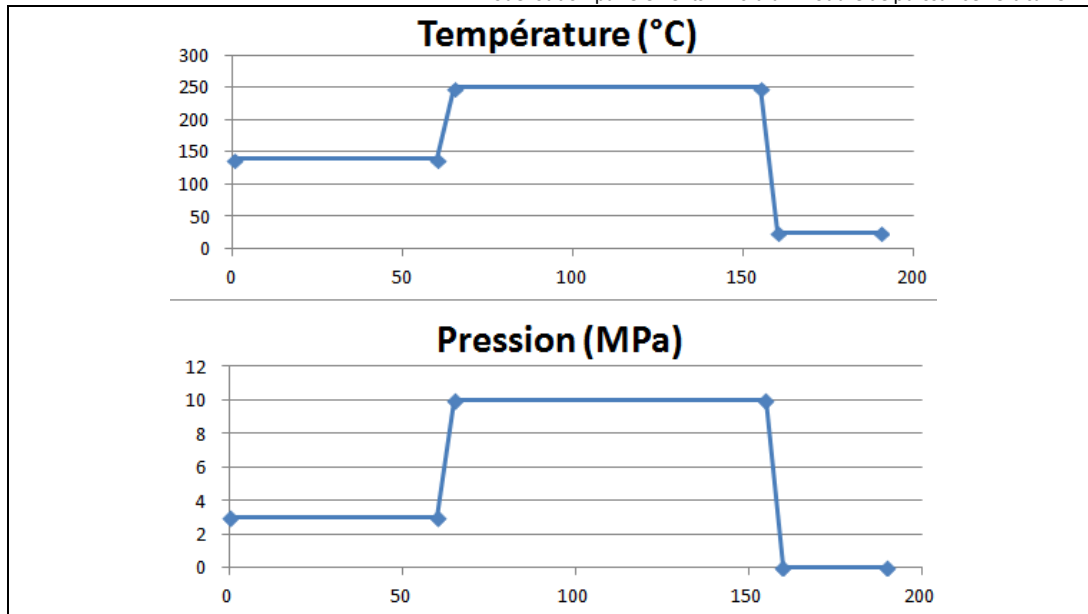


Figure 4.6 : Profils de sollicitation lors du report de l'assemblage onduleur triphasé vertical-2D.

La cartographie des déformations résiduelles situées dans les puces est présentée figure 4.7. Les contraintes maximales que subissent les composants sont listées dans le tableau 4.4.

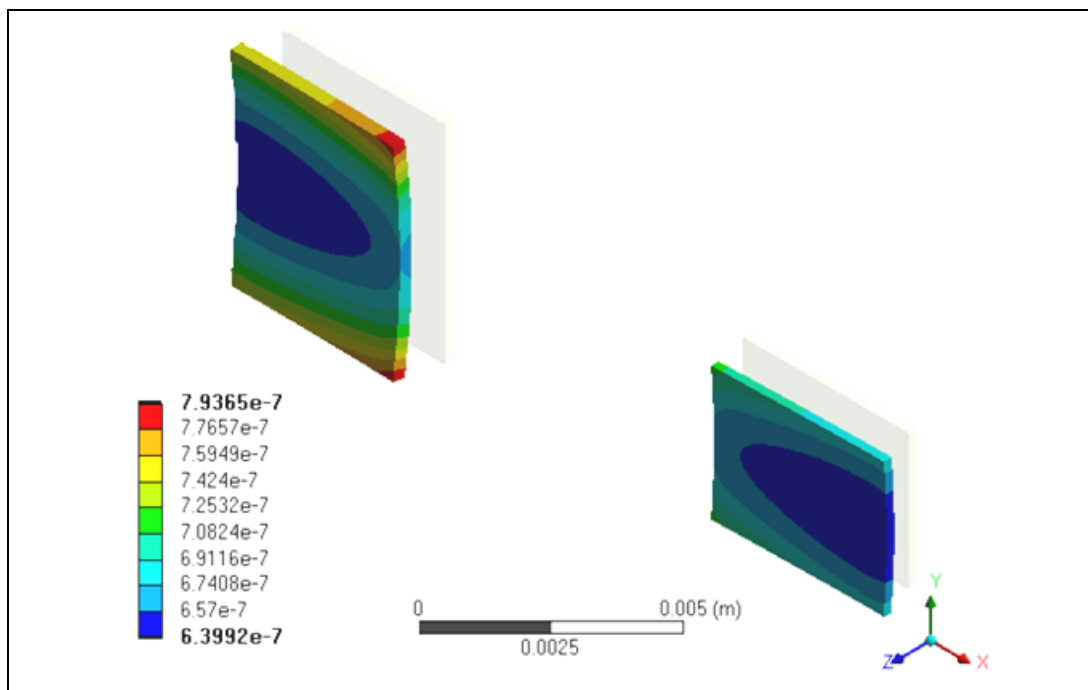


Figure 4.7 : Cartographie des déformations dans les puces de l'assemblage référence classique-2D après report.

Le mode de déformation des puces pour l'assemblage 2D est de la compression. En effet, l'absence d'un substrat en face supérieure permet un degré de liberté supplémentaire par rapport à la structure 3D. C'est pourquoi les puces subissent un mode de déformation compressif.

	Jointes d'attache Ag fritté	Puces	Cuivre du substrat DBC inférieur
Contrainte maximale (MPa)	4,5	4,15	6,18
Contrainte à la rupture (MPa)	300	390	220

Tableau 4.4 : Valeurs maximales des contraintes pour la structure classique-2D au cours du procédé.

Le procédé de report par frittage classique-2D entraîne des contraintes dans les éléments du module. En effet, le cuivre qui compose le substrat DBC est l'élément le plus fortement contraint, il subit une contrainte maximale de 6,18 MPa. Les joints d'argent frittés et les puces sont respectivement contraints à 4,5 MPa et 4,15 MPa au maximum.

4.2.3 Conclusion

Les études thermomécaniques menées sur les assemblages frittés onduleur triphasé vertical-3D et classique-2D ont permis de déterminer les contraintes maximales au cours du procédé de report par frittage d'argent pour chaque assemblage ainsi que le mode de déformation. Cette étude a permis de mettre en évidence un mode de déformation compressif pour les puces de l'assemblage 2D et un mode de déformation de traction pour l'assemblage 3D. Cela permet de valider l'hypothèse de l'influence de ce mode de déformation sur les paramètres électriques faite dans la section 3.3. Afin de mener une étude comparative de ces deux assemblages, les contraintes sont relevées dans les puces, les joints d'attache inférieurs, et les substrats inférieurs. Les valeurs présentées tableau 4.3 et tableau 4.4, permettent de faire les conclusions suivantes. Premièrement, l'hypothèse d'une déformation élastique de l'argent fritté est vérifiée au vu des valeurs des contraintes maximales obtenues (8,42 MPa) largement inférieures aux 55 MPa de la limite d'élasticité de l'argent fritté. Deuxièmement, dans chaque assemblage l'élément qui subit la plus grande contrainte mécanique est le cuivre qui compose le substrat DBC. En effet, lors d'une sollicitation thermique il est soumis à une déformation mécanique liée à son CDT, mais il est également contraint mécaniquement par le biais des joints d'attaches. Troisièmement, par rapport au procédé de report classique-2D, le procédé de report de l'assemblage vertical-3D engendre des contraintes mécaniques supérieures dans tous les éléments de l'assemblage. Les puces et le cuivre qui compose le substrat DBC subissent trois fois plus de contrainte mécanique lors du procédé de report par frittage vertical-3D. Concernant les puces, elles sont soumises à des contraintes près de deux fois supérieures que

lors du report par frittage classique-2D. Les résultats donnés permettent une comparaison relative des deux procédés de report.

Le procédé de report vertical-3D développé lors que chapitre 3 engendre des contraintes mécaniques plus importantes dans les composants. Cependant, l'assemblage vertical-3D doit permettre de dissiper plus facilement la chaleur générée. Il est donc nécessaire de trouver un compromis afin d'améliorer l'un des deux phénomènes.

4.3 Etude thermique d'un module de puissance vertical-3D.

L'objectif de cette modélisation par éléments finis est de déterminer l'apport d'un assemblage vertical-3D sur la dissipation thermique. Pour cela, la résistance thermique de l'assemblage vertical-3D doit être déterminée. Deux géométries seront modélisées :

- Assemblage référence classique-2D reporté par frittage d'argent.
- Assemblage onduleur triphasé vertical-3D.

La démarche mise en œuvre consiste à déterminer la résistance thermique de l'assemblage classique-2D. La valeur de cette résistance thermique est la même que la résistance thermique inférieure de l'assemblage vertical-3D, cela va permettre de déterminer la répartition du flux thermique dans l'assemblage vertical-3D et le calcul global de sa résistance thermique

4.3.1 Résistance thermique de l'assemblage référence classique-2D.

La première simulation est effectuée sur un assemblage classique-2D. Cet assemblage est composé de deux puces Si reportées par frittage d'argent sur un substrat DBC. Le substrat est apposé à un dissipateur afin de modéliser le refroidissement du module.

Pour déterminer la résistance thermique de l'assemblage, le MOSFET est utilisé comme un générateur d'une puissance dissipée. La puissance injectée est de 9 W répartie dans le volume du MOSFET. La face inférieure du dissipateur est imposée à 25 °C. Afin de supprimer la convection avec l'air, les faces extérieures de l'assemblage sont considérées comme adiabatiques [3], [13].

La cartographie thermique de cette simulation est présentée dans la figure 4.8. Les températures de jonction (T_J) et du boîtier (T_C) sont nécessaires au calcul de la résistance thermique. La température de jonction est déterminée en relevant la température sur l'élément situé au milieu du MOSFET. La température du boîtier est relevée sur le troisième élément du dissipateur au plus proche de MOSFET. Les valeurs relevées ainsi que la valeur de la résistance thermique sont présentées dans le tableau 4.5. La résistance thermique est calculée avec la formule suivante :

$$R_{TH_2D} = \frac{T_J - T_C}{P} \quad (4.1)$$

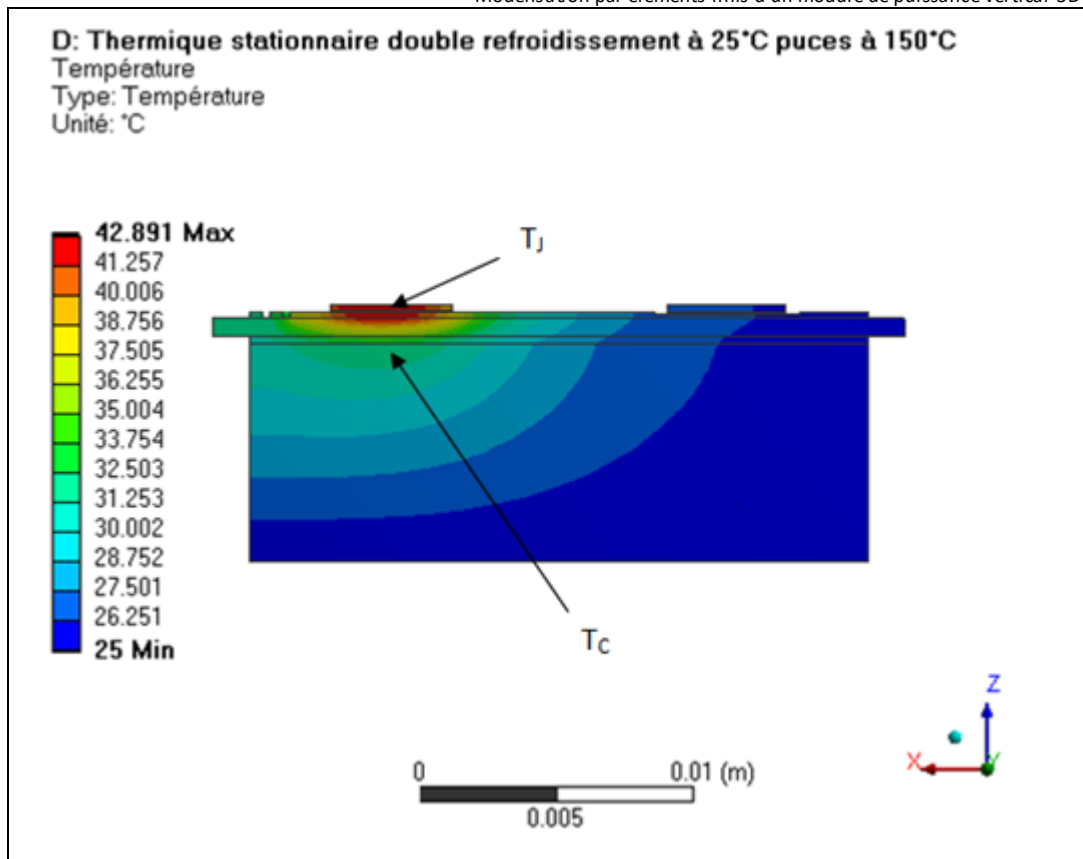


Figure 4.8: Vue en coupe de la cartographie thermique de l'assemblage fritté classique-2D.

	T_j (°C)	T_c (°C)	P (W)	$R_{TH\ 2D}$ (°C/W)
Module classique-2D fritté	42,817	32,564	9	1,139

Tableau 4.5 : Valeurs et calculs des paramètres thermiques pour l'assemblage classique-2D fritté.

Le résultat de simulation de la résistance thermique de l'assemblage classique-2D présenté Tableau 4.5 mis au regard de la mesure expérimentale effectuée dans la section 3.4.1.3 (1,19 °C/W) permet de valider le modèle utilisé.

4.3.2 Répartition de la puissance et résistance thermique de l'assemblage onduleur triphasé vertical-3D.

Après avoir déterminé la résistance thermique de l'assemblage classique-2D nous pouvons désormais effectuer la simulation pour déterminer la résistance thermique globale de l'onduleur triphasé vertical-3D. Les conditions sont les mêmes que lors de la simulation précédente. Cependant, une troisième température est relevée au niveau du boîtier supérieur T_{c2} . Une température de 25 °C est imposée sur les faces extérieures des dissipateurs. La puissance injectée est répartie dans le MOSFET 1 situé dans la partie inférieure de l'empilement de

gauche. La cartographie thermique du modèle simulé est présentée figure 4.9. Le tableau 4.6 regroupe les valeurs des températures des boîtiers et de jonction.

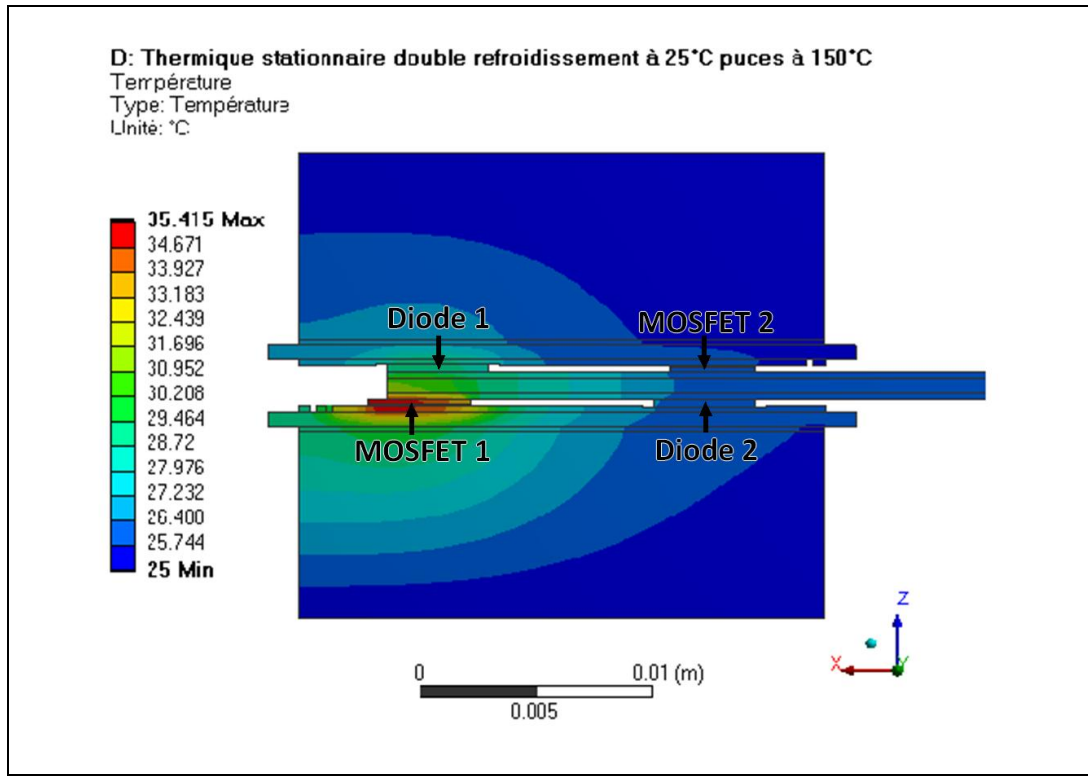


Figure 4.9 : Vue en coupe de la cartographie thermique de l'assemblage onduleur triphasé vertical-3D.

	T_J (°C)	T_{C1} (°C)	T_{C2} (°C)	$P_{injectée}$ (W)
Module onduleur triphasé vertical-3D	34,755	28,215	27,151	9

Tableau 4.6 : Valeurs des paramètres de l'assemblage onduleur vertical-3D déterminés lors de la simulation.

La démarche utilisée est la même que celle présentée lors du chapitre 3. Premièrement, la répartition des puissances vers les deux faces est déterminée :

$$P_{injectée} = P_{Inf} + P_{Sup} \quad (4.2)$$

$$R_{TH_Inf} = R_{TH_2D} = \frac{T_J - T_{C1}}{P_{Inf}} = 1,139 \text{ °C/W} \quad (4.3)$$

$$P_{Inf} = \frac{T_J - T_{C1}}{R_{TH_2D}} = 5,74 \text{ W} \quad (4.4)$$

$$P_{Sup} = P_{injectée} - P_{Inf} = 3,26 \text{ W} \quad (4.5)$$

La puissance injectée est donc répartie à 64% vers la face inférieure et 36% vers la face supérieure du module. La résistance thermique supérieure du module peut donc être déterminée :

$$R_{TH_Sup} = \frac{T_J - T_{C2}}{P_{Sup}} = 2,332 \text{ } ^\circ\text{C/W} \quad (4.6)$$

Le module onduleur triphasé vertical-3D simulé présente donc un axe de dissipation thermique supplémentaire par rapport à l'assemblage référence classique-2D. Cet axe de dissipation thermique est matérialisé par une résistance thermique R_{TH_Sup} d'une valeur de 2,332 $^\circ\text{C/W}$ (figure 4.10). Cette résistance thermique correspond avec la valeur expérimentale obtenue de 2,40 $^\circ\text{C/W}$ dans la section 3.4.1.3. Cependant, la valeur de cette résistance thermique est assez élevée pour un assemblage de puissance, cela s'explique par la présence dans cet axe de dissipation de deux portions de substrats DBC et d'une puce frittée double face (figure 3.18).

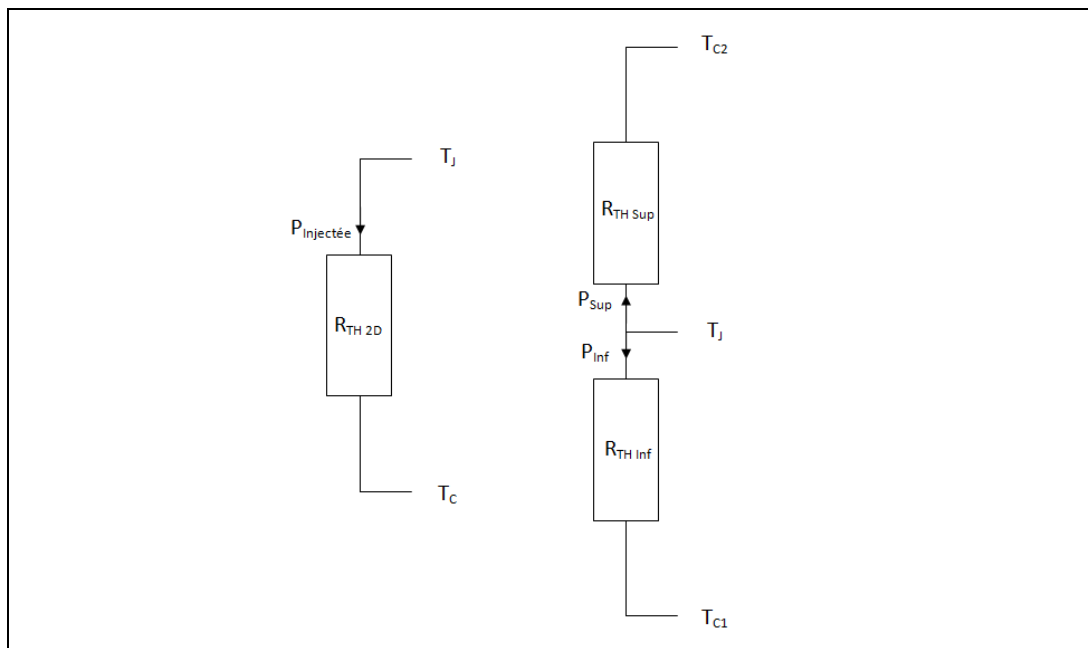


Figure 4.10 : Schéma thermique équivalent pour l'assemblage référence classique-2D (à gauche) et pour l'onduleur triphasé vertical-3D (à droite).

4.3.3 Conclusion

Au cours de ces simulations thermiques, nous avons pu observer l'apport de l'assemblage vertical-3D sur la diminution de la température de jonction à puissance égale à -19%. De plus, l'ajout d'un substrat sur la face supérieure ainsi que l'empilement des puces permet de créer un axe de dissipation thermique supplémentaire. Cela crée une résistance thermique R_{TH_Sup} bénéfique pour l'extraction des calories thermiques générées par les composants actifs. Les performances de dissipation thermique d'un module vertical-3D sont augmentées de +36% par rapport à un module classique-2D.

4.4 Etude électrostatique d'un module de puissance vertical-3D

Cette simulation électrostatique vise à étudier la répartition des champs électriques. La structure verticale-3D présente un verrou technologique situé dans l'application d'une grande différence de potentiels à l'interface des deux substrats DBC. Cette différence de potentiels élevée peut provoquer des claquages électriques du milieu diélectrique. Le but de cette étude est de déterminer la valeur de la tension continue placée en entrée de l'onduleur triphasé vertical-3D engendrant un claquage de la structure. Dans un premier cas, afin de localiser la zone la plus sensible à un claquage, une tension d'entrée de 100 V est appliquée.

4.4.1 Géométrie et maillage de la structure étudiée

Afin de réaliser les simulations électrostatiques, un modèle 2D composé d'un plan d'une section verticale de la structure onduleur triphasé vertical-3D a été réalisé (figure 4.11). La géométrie est composée d'une coupe dans le plan XY de l'onduleur triphasé englobée d'une surface d'air afin de représenter son environnement réel.

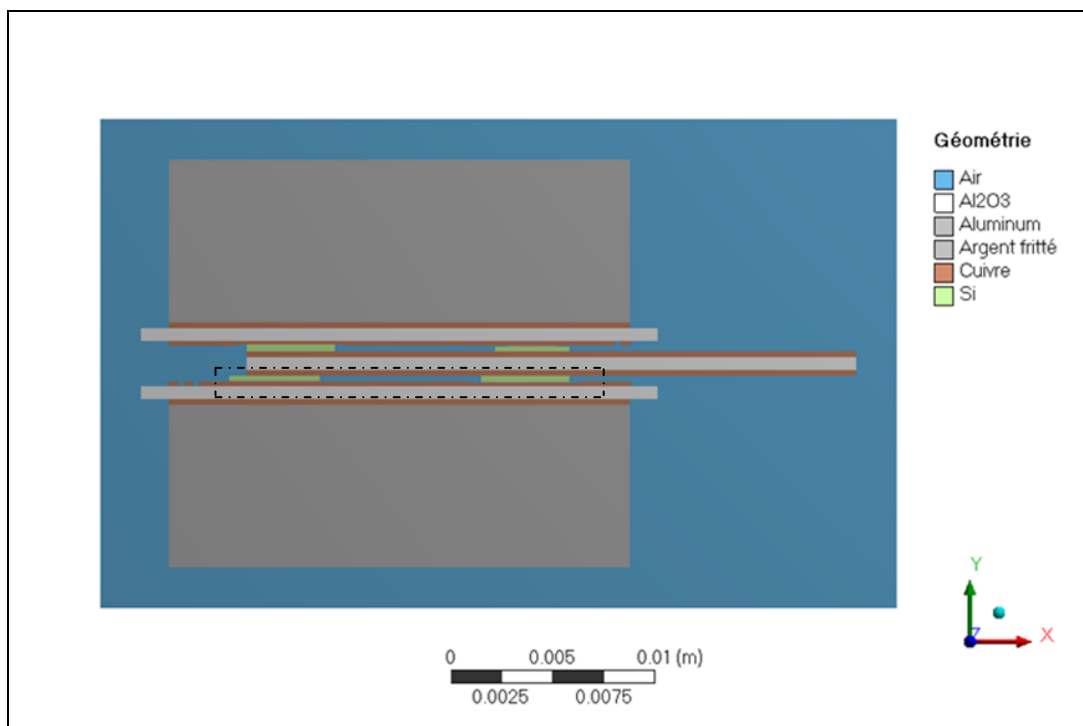


Figure 4.11 : Géométrie de l'assemblage onduleur triphasé pour l'étude électrostatique.

Le maillage de la structure a été réalisé avec l'outil « ANSYS Meshing » permettant un raffinement de maillage adapté à la simulation électrostatique. La zone étudiée est la zone encadrée sur la figure 4.11, son maillage est présenté figure 4.12.

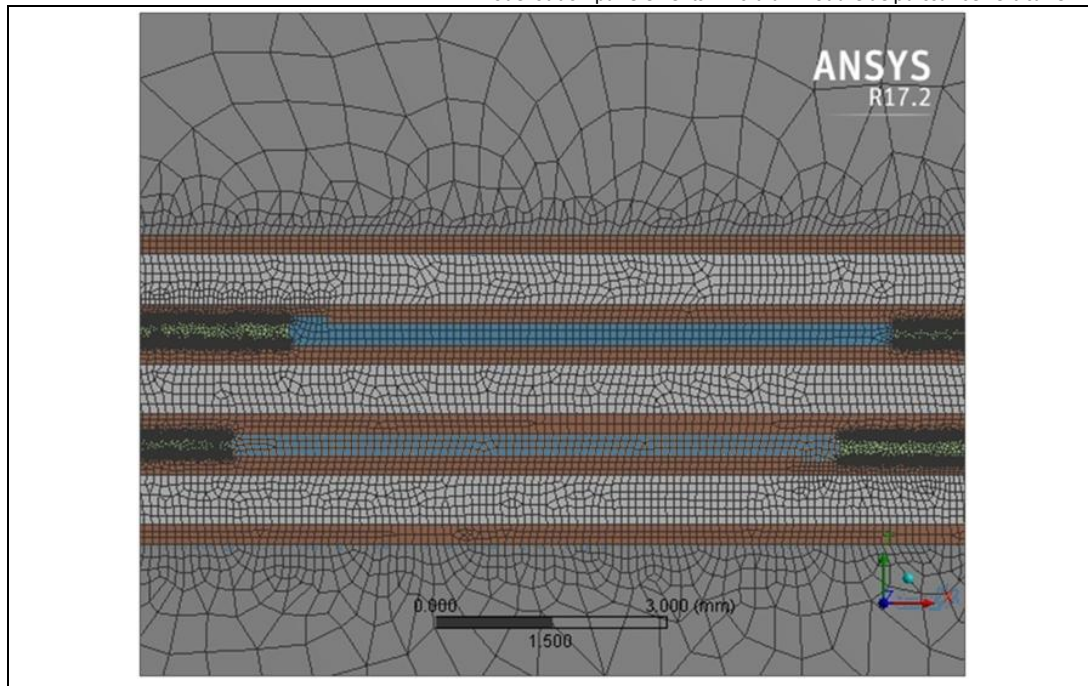


Figure 4.12 : Maillage de la zone étudiée lors de l'étude électrostatique 2D.

4.4.2 Etude pour une tension d'entrée de 100 V

L'étude a pour paramètre la tension d'entrée 100 V. Les chargements de l'étude sont des potentiels électriques. Ils sont appliqués sur les faces des composants de la structure. Sur la figure 4.13 sont repérées les tensions de 100 V et la référence 0 V respectivement sur les repères en pointillés rouge et bleu. Cette répartition correspond au fonctionnement réel d'une des trois phases de l'onduleur triphasé.

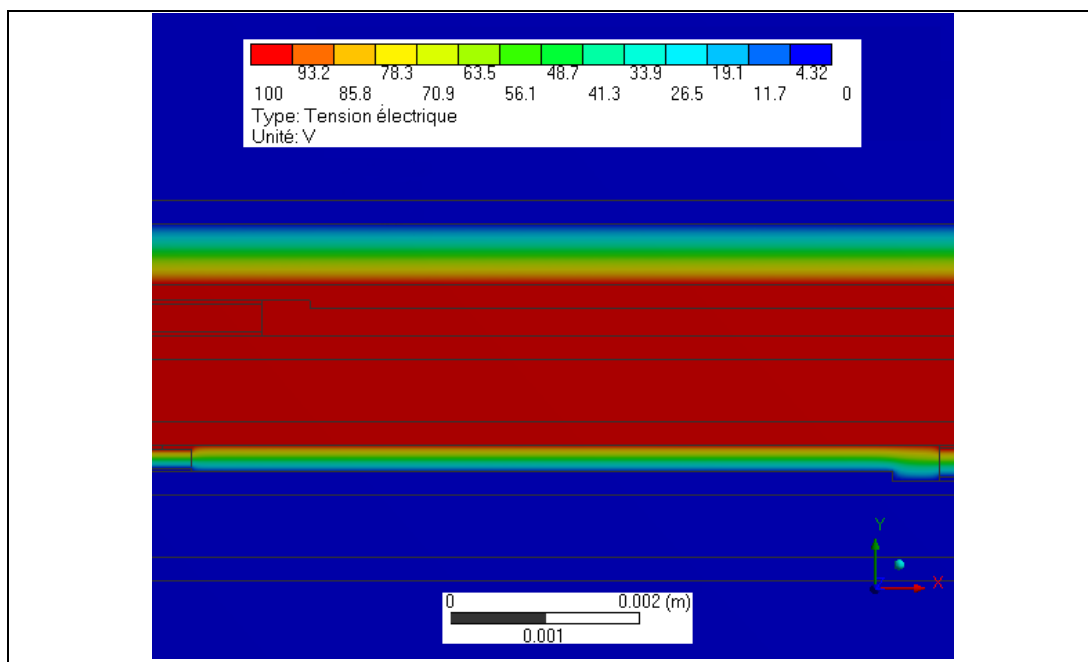


Figure 4.13 : Potentiels électriques dans la structure étudiée pour une tension d'entrée de 100 V.

La cartographie de l'intensité du champ électrique dans la structure soumise à une différence de potentiels de 100 V est présentée figure 4.14. La valeur du champ électrique à l'interface des deux substrats est de 344,83 kV/m. Cependant la zone fortement contrainte est située dans l'angle du MOSFET (à gauche de la figure 4.14) et a pour champ électrique 601 kV/m.

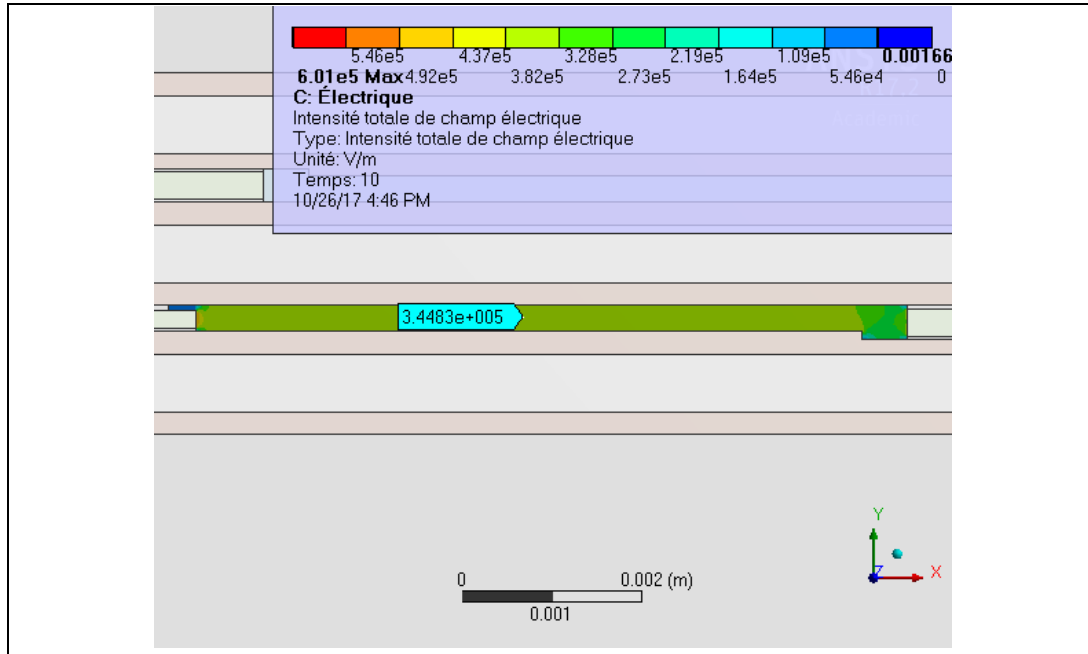


Figure 4.14 : Cartographie de l'intensité du champ électrique dans la zone contrainte avec 100 V en entrée.

4.4.3 Détermination de la tension d'entrée critique

Après avoir déterminé la cartographie de l'intensité du champ électrique pour une tension d'entrée de 100 V, nous désirons calculer la tension d'entrée maximale pour un usage du module avec de l'air entre les deux substrats.

La relation du champ électrique selon l'axe Y dans la structure à l'interface des deux substrats est donnée comme suit :

$$\vec{E} = -\overrightarrow{grad}. \vec{V} \quad (4.7)$$

Avec la prise en compte d'un champ uniforme :

$$E = -\frac{dV}{dl}$$

$$dV = 0 - V_{in} = E \cdot e$$

$$V_{in \text{ Max}} = E_{critique} \cdot e = 3.10^6 \cdot 24.10^{-5}$$

$$V_{in \text{ Max}} = 720 \text{ V}$$

Avec E le champ électrique, e vaut 0,24 mm et est la distance entre les deux substrats, V_{in} est la tension d'entrée de l'onduleur. $E_{critique}$ correspond au champ potentiel critique de l'air et vaut 3 MV/m.

La tension d'entrée maximale acceptable est de 720 V. Au-delà, l'ajout d'un gel diélectrique à l'interface des deux substrats est obligatoire pour éviter d'ioniser l'air. Par mesure de sécurité et afin de s'assurer du bon fonctionnement du module nous avons choisi de placer un gel silicone dans le module pour éviter tout claquage. Le gel utilisé est un gel produit par NuSil référence EPM 2482. Les deux composés à assembler pour former le gel sont mélangés afin de former un liquide homogène. Ce liquide est inséré à l'intérieure de la structure à l'aide d'une seringue et d'une aiguille. Une étape dans une étuve à 150 °C pendant 40 min est nécessaire afin de transformer le liquide en gel. Le gel silicone créé dispose d'un champ électrique critique de 26 MV/m [30]. Cette tenue électrique permet d'assurer un bon fonctionnement du module vertical-3D jusqu'à une valeur théorique de tension $V_{in Max} = 6,24$ kV.

4.4.4 Conclusion

L'étude électrostatique menée a permis d'obtenir la répartition et la valeur du champ électrique dans la structure vertical-3D ainsi qu'à l'interface des deux substrats.

Cette étude permet de valider l'utilisation du module à 100 V avec de l'air comme isolant électrique. Cependant l'air est un milieu diélectrique qui va s'ioniser pour un champ électrique supérieur à 3 MV/m. Dans cette configuration, si nous désirons augmenter la tension d'entrée au-delà de 720 V cela imposerait un champ électrique supérieur à 3 MV/m, il faudra donc ajouter un isolant électrique haute température aux interfaces des deux substrats. L'ajout de cet isolant NuSil EMP2482 permet de supprimer le verrou technologique supposé dans ce chapitre. Une deuxième solution est d'accroître la distance entre les deux substrats avec l'ajout d'une entretoise, mais cette solution aurait pour impact l'augmentation de la résistance thermique et de l'encombrement du module.

Conclusion du quatrième chapitre

Au cours de ce chapitre, plusieurs simulations par éléments finis ont été présentées. Ces simulations ont permis d'appuyer les choix technologiques faits lors de la conception de l'onduleur triphasé vertical-3D.

L'étude thermomécanique menée sur le procédé d'assemblage par frittage d'argent d'un module classique-2D et d'un module vertical-3D, permet de mettre en avant l'importance des contraintes mécaniques générées au cours du procédé de report, notamment dans les puces et les joints d'attache. Cependant, une modélisation thermique la résistance thermique de l'assemblage vertical-3D a été menée et permet de montrer la présence d'un deuxième axe de dissipation thermique. Cette amélioration permet d'augmenter les performances de dissipation du module de +33%. Cette dissipation permet de réduire, à puissance égale, la température de jonction du composant actif et donc de fonctionner à de plus grandes puissances. En conclusion il a été montré que le procédé de report vertical-3D engendre plus de contraintes résiduelles que le report par frittage classique-2D mais il permet d'améliorer la dissipation thermique du module.

Lors de l'étude par simulation électrostatique, un verrou technologique a été levé par l'ajout d'un gel diélectrique silicone. Il était matérialisé par un probable claquage du milieu isolant à l'interface des deux substrats DBC.

L'ensemble des points abordés dans ce chapitre permettent de valider l'intérêt et les méthodes de conception du module vertical-3D exposés au cours de ces travaux.

Conclusion générale

L'électrification dans les domaines du transport entraîne de nouveaux besoins en électronique de puissance. La nécessité de développer des modules électroniques plus compacts et plus performants est grandissante. Avec les applications cibles, telles que l'aéronautique ou l'automobile, les modules de puissance doivent supporter des températures et des tensions plus élevées. Il est donc nécessaire de créer des nouveaux modules avec des performances et un encombrement adaptés aux hautes températures ($>200\text{ }^{\circ}\text{C}$) et hautes tensions. Le remplacement des alliages de brasures composées de plomb est obligatoire d'ici 2020. Le frittage d'argent constitue une alternative viable.

Le packaging des modules de puissances comporte de nombreux axes d'amélioration. Dans nos travaux de recherche, nous avons développé les aspects de répartition et de dissipation thermique. Ce développement, combiné au frittage d'argent, a pour objectif de supprimer les fils de câblage présents dans les modules et de créer un axe de dissipation thermique vers la face supérieure des modules.

L'évolution du packaging depuis la création des structures classiques-2D, leur composition, les techniques de report, les méthodes de packaging des modules verticaux-3D ainsi que les indicateurs de fiabilité des assemblages ont été développés dans le premier chapitre. Il a été montré que l'intégration classique-2D présente des limitations rédhibitoires au fonctionnement en haute température matérialisées par la faiblesse des brasures et les défaillances des fils de câblage. Le bilan effectué permet de mettre en avant la nécessité de créer des assemblages innovants. La conception d'assemblages composés d'un substrat supérieur permet d'accentuer la dissipation d'un module de puissance. Parmi l'ensemble des techniques utilisées, nous avons retenu la technique « *Direct Solder Interconnect* » permettant de reporter par un joint d'attache le substrat supérieur sur les puces.

Le frittage d'argent et ses utilisations dans le domaine de l'électronique de puissance ont été présentés dans un second chapitre. Les procédés d'assemblage par frittage de pâte ou de film d'argent ont été comparés par le biais de la réalisation d'assemblages. Il a été démontré que les assemblages

reportés par un frittage de film d'argent ne comportent pas de lacunes et leur procédé d'assemblage est plus simple à mettre en œuvre. Au cours de cette section, la faisabilité d'un module vertical-3D a été démontrée. L'ajout d'une colle chargée argent a permis de reporter les faces supérieures des composants usuels par frittage d'argent sur des substrats DBC. Après des caractérisations mécaniques et électriques, l'intérêt du report vertical-3D a été prouvé.

Un module de puissance réalisant la fonction onduleur triphasé, composé de composants reportés par frittage d'argent dans une structure verticale-3D a été conçu puis réalisé. Les règles de conception choisies ainsi que le procédé de réalisation ont été exposés. L'équilibre thermique et l'amélioration de la dissipation du module ont été les premières motivations lors de ces travaux. L'onduleur triphasé vertical-3D a été caractérisé thermiquement et électriquement. Les caractérisations ont permis de montrer l'apport d'une telle structure sur les performances électriques et l'amélioration de la dissipation thermique du module.

Des simulations multi-physiques ont été menées conjointement à la conception de l'onduleur vertical-3D. Elles ont permis de valider les choix faits lors de la conception. Il a été montré que lors du procédé de report vertical-3D par frittage d'argent, les éléments constituant le module subissaient des contraintes mécaniques supérieures que lors d'un report par frittage classique-2D. Cependant, l'amélioration de la dissipation thermique engendrée par l'ajout du substrat supérieur nuance ce bilan. Il est donc nécessaire de trouver un compromis entre l'aspect dissipation et les contraintes mécaniques. Une étude électrostatique a permis de valider l'utilisation d'un module vertical-3D en haute tension avec l'ajout d'un isolant électrique, tel un gel encapsulant, au centre du module.

Au cours de ces travaux de nombreux procédés de report ont été mis au point afin de réaliser et de caractériser un assemblage par frittage d'argent vertical-3D. Cependant, le procédé de report peut être amélioré afin de supprimer des potentiels éléments bloquants. Par exemple les substrats cuivre s'oxydent lors du procédé de report par frittage à cause de l'élévation de la température. Cela peut engendrer des détériorations prématurées de l'assemblage. Une solution envisagée est d'effectuer les étapes de report par frittage d'argent dans une enceinte sous azote.

Il serait également intéressant de poursuivre l'étude menée par des caractérisations thermiques, mécaniques et électriques d'assemblages verticaux-

3D après vieillissement accéléré. En fonction du bilan des caractérisations, la fiabilité des assemblages verticaux-3D serait déterminée.

Les recherches menées ont permis de mettre en avant la technique de report par frittage d'argent verticale-3D, de montrer les avantages liés aux performances électriques et thermiques ainsi que la diminution de l'encombrement du module.

Références

- [1] A. Masson *et al.*, « Die attach using silver sintering. Practical implementation and analysis », *European Journal of Electrical Engineering*, vol. 16, n° 3-4, p. 293-305, août 2013.
- [2] A. Masson, « Mise en oeuvre de techniques d'attaches de puces alternatives aux brasures pour des applications haute température », Thèse, INSA de Lyon, 2012.
- [3] F. Le Henaff, « Contribution à l'étude, la mise en oeuvre et à l'évaluation d'une solution de report de puce de puissance par procédé de frittage de pâte d'argent à haute pression et basse température », Thèse, Université Sciences et Technologies-Bordeaux I, 2014.
- [4] F. Le Henaff, S. Azzopardi, E. Woirgard, T. Youssef, S. Bontemps, et J. Joguet, « Lifetime Evaluation of Nanoscale Silver Sintered Power Modules for Automotive Application Based on Experiments and Finite-Element Modeling », *IEEE Transactions on Device and Materials Reliability*, vol. 15, n° 3, p. 326-334, sept. 2015.
- [5] Y. Thiaux, « CONVERSION AC/DC AMÉLIORATION DU FACTEUR DE PUISSANCE ». 2010.
- [6] B. Allard, « Électronique de puissance – Bases, perspectives, guide de lecture ». Techniques de l'Ingénieur, 10-févr-2016.
- [7] M. KAZIMIERCZUK, *Pulse-width Modulated DC-DC Power Converters (2nd Ed.)*. John Wiley & Sons, 2015.
- [8] D. Tournier, « Composants de puissance en SiC- Technologie ». Techniques de l'Ingénieur, 10-févr-2007.
- [9] S. VIEILLARD et S. Hispano-Suiza, « SiC Technology, A way to improve aerospace inverter efficiency », *27th International Congress of the Aeronautical Sciences*, 2010.
- [10] S. Vieillard et R. Meuret, « High efficiency, high reliability 2 kW inverter for aeronautical application », in *2007 European Conference on Power Electronics and Applications*, 2007, p. 1-8.
- [11] F. Xu *et al.*, « High temperature packaging of 50 kW three-phase SiC power module », in *8th International Conference on Power Electronics - ECCE Asia*, 2011, p. 2427-2433.
- [12] R. Riva, « Solution d'interconnexions pour la haute température », INSA de Lyon, 2014.
- [13] T. Youssef, « Modélisation multiphysique d'un assemblage de puissance haute température destiné à l'environnement aéronautique », Thèse, Université de Bordeaux, 2016.
- [14] A. Nakagawa, Y. Kawaguchi, et K. Nakamura, « Silicon limit electrical characteristics of power devices and ICs », 2008.

- [15] A. Barnes et F. Vitobello, « GaN component technology development in Europe - current status and perspectives. » European Space Agency, 13-mars-2013.
- [16] W. W. Sheng et R. P. Colino, « Power electronic modules : design and manufacture. » CRC Press, Oxford, 2004.
- [17] L. Ménager, B. Allard, et V. Bley, « Conditionnement des modules de puissance », *Techniques de l'ingénieur*, mai 2010.
- [18] V. R. Manikam et K. Y. Cheong, « Die Attach Materials for High Temperature Applications: A Review », *IEEE Transactions on Components, Packaging and Manufacturing Technology*, vol. 1, n° 4, p. 457-478, 2011.
- [19] E. Woirgard, « Contribution a l'étude d'une integration hybride adaptee a l'électronique automobile », 1992.
- [20] C. V. Godbold, V. A. Sankaran, et J. L. Hudgins, « Thermal analysis of high-power modules », *IEEE Transactions on Power Electronics*, vol. 12, n° 1, p. 3-11, janv. 1997.
- [21] Kyocera, « Characteristics of Kyocera fine ceramics ». 2017.
- [22] The CeramTec Experts, « Le matériau céramique pour applications extrêmes. », 2017. [En ligne]. Disponible sur: <http://www.ceramtec.fr/materiaux-ceramiques/nitride-de-silicium/>. [Consulté le: 30-juin-2017].
- [23] E. Savrun, « Packaging considerations for very high temperature microsystems », in *Proceedings of IEEE Sensors*, 2002, vol. 2, p. 1139-1143 vol.2.
- [24] L. Dupont, S. Lefebvre, Z. Khatir, et S. Bontemps, « Evaluation of Substrate Technologies under High Temperature Cycling », in *4th International Conference on Integrated Power Systems*, 2006, p. 1-6.
- [25] J.-F. Roche, « Definition d'un dissipateur thermique en milieu industriel. » *Techniques de l'Ingénieur*, 10-août-2007.
- [26] M. A. Occhionero et R. W. Adams, « AlSiC, and AlSiC Hybrid Composites for Flip Chips, Optoelectronics, Power, and High Brightness LED Thermal Management Solutions », in *2005 6th International Conference on Electronic Packaging Technology*, 2005, p. 1-5.
- [27] A. Hamidi, N. Beck, K. Tomas, et E. Herr, « Reliability and lifetime evaluation of different wire bonding technologies for high power IGBT modules. », *Microelectronics Reliability*, vol. 39, n° 6-7, p. 1153-1158, juin 1991.
- [28] Y. Yamada *et al.*, « Reliability of wire-bonding and solder joint for high temperature operation of power semiconductor device », *Microelectronics Reliability*, vol. 47, n° 12, p. 2147-2151, déc. 2007.
- [29] C. Martin, L. Menager, B. Allard, J. M. Guichon, et J. L. Schanen, « Importance of interconnect in integrated power systems », in *4th International Conference on Integrated Power Systems*, 2006.
- [30] J. Banaszczyk et B. Adamczyk, « Dielectric strength measurements of silicone gel », in *2016 Progress in Applied Electrical Engineering (PAEE)*, 2016, p. 1-4.
- [31] J. Li, C. Mark, C. Buttay, W. Sabbah, et S. Azzopradi, « Bonding strength of multiple SiC die attachment prepared by sintering of Ag nanoparticles », *Journal of Materials Processing Technology*, vol. 2015, p. 299-308, janv. 2015.

- [32] Y. Bienvenu, « Assemblage par diffusion (soudage ou brasage) ». Techniques de l'Ingénieur, 10-oct-2010.
- [33] W. C. Welch, J. Chae, et K. Najafi, « Transfer of metal MEMS packages using a wafer-level solder transfer technique », *IEEE Transactions on Advanced Packaging*, vol. 28, n° 4, p. 643-649, nov. 2005.
- [34] H.-T. Lee, H.-S. Lin, C.-S. Lee, et P.-W. Chen, « Reliability of Sn–Ag–Sb lead-free solder joints », *Materials Science and Engineering: A*, vol. 407, n° 1, p. 36-44, oct. 2005.
- [35] Q. H. Luan, V. Bley, T. Lebey, B. Schlegel, et L. Menager, « Nano copper wires interconnection for three dimensional integration in power electronics », in *2008 IEEE Power Electronics Specialists Conference*, 2008, p. 278-281.
- [36] F. Gao et T. Takemoto, « Mechanical properties evolution of Sn-3.5Ag based lead-free solders by nanoindentation », *Materials Letters*, vol. 60, n° 19, p. 2315-2318, août 2006.
- [37] L. Coppola, D. Huff, F. Wang, R. Burgos, et D. Boroyevich, « Survey on High-Temperature Packaging Materials for SiC-Based Power Electronics Modules », in *2007 IEEE Power Electronics Specialists Conference*, 2007, p. 2234-2240.
- [38] M. Barrière *et al.*, « Silver sintered double-sided cooling power package process for controlled Si power semiconductor devices with aluminum top-metallization », in *2015 IEEE International Workshop on Integrated Power Packaging (IWIPP)*, 2015, p. 103-106.
- [39] H. Schwarzbauer et R. Kuhnert, « Novel large area joining technique for improved power device performance », *IEEE Transactions on Industry Applications*, vol. 27, n° 1, p. 93-95, janv. 1991.
- [40] « ALPHA® Argomax® Sinter Technology ». [En ligne]. Disponible sur: <http://alphaassembly.com/Products/Sinter-Technology/Argomax>. [Consulté le: 25-juill-2017].
- [41] C. GÖBL, « Sinter Technology Enhances Power-Module Robustness », *Power Electronics*, 10-janv-2009. [En ligne]. Disponible sur: <http://www.powerelectronics.com/discrete-power-semis/sinter-technology-enhances-power-module-robustness>.
- [42] T. B. Wei, L. Khor, L. H. Long, L. L. Jeng, et G. S. Hang, « Universal copper clip packaging solution for power management IC », in *2015 China Semiconductor Technology International Conference*, 2015, p. 1-3.
- [43] T. Gongyue, L. J. Bum, et C. T. Chong, « Thermal design and analysis of high power SiC module with low profile and enhanced thermal performance », in *2016 IEEE 18th Electronics Packaging Technology Conference (EPTC)*, 2016, p. 823-828.
- [44] D. Bigi et C.-L. Wu, « Electronics Engineering Blog | ON Semiconductor Blog - Wirebond vs. Clipbond Packaging », *Electronics Engineering Blog | ON Semiconductor Blog*, 30-janv-2014. .
- [45] K. P. Yung, J. Wei, et B. K. Tay, « Formation and assembly of carbon nanotube bumps for interconnection applications », *Diamond and Related Materials*, vol. 18, n° 9, p. 1109-1113, sept. 2009.

- [46] J. N. Calata, J. G. Bai, X. Liu, S. Wen, et G.-Q. Lu, « Three-Dimensional Packaging for Power Semiconductor Devices and Modules », *IEEE Transactions on Advanced Packaging*, vol. 28, n° 3, p. 404-412, août 2005.
- [47] S. Haque *et al.*, « An innovative technique for packaging power electronic building blocks using metal posts interconnected parallel plate structures », *IEEE Transactions on Advanced Packaging*, vol. 22, n° 2, p. 136-144, mai 1999.
- [48] A. Gracia, « Contribution à la conception thermo-mecanique optimisée d'assemblages sans plomb. », Université de Bordeaux, 2005.
- [49] SEMIKRON, « Produits SEMIKRON ». [En ligne]. Disponible sur: <https://www.semikron.com/products/>.
- [50] E. Möller, A. A. Bajwa, E. Rastjagaev, et J. Wilde, « Comparison of new die-attachment technologies for power electronic assemblies », in *2014 IEEE 64th Electronic Components and Technology Conference (ECTC)*, 2014, p. 1707-1713.
- [51] C. Buttay, « Le Packaging en électronique de puissance », 2015.
- [52] M. Ciappa et P. Malberti, « Plastic-strain of aluminium interconnections during pulsed operation of igbt multichip modules. », vol. 12, p. 297-303, 1996.
- [53] ZWINGELSTEIN, *Diagnostic des défaillances: Théorie et pratique pour les systèmes industriels*. HERMES, 1995.
- [54] M. Ciappa, « Selected failure mechanisms of modern power modules », *Microelectronics Reliability*, vol. 42, p. 653-667, janv. 2002.
- [55] F. Mu, M. Xu, C. Tan, et X. Duan, « Weibull characteristics of n-MOSFET's with ultrathin gate oxides under FN stress and lifetime prediction », *Microelectronics Reliability*, vol. 42, n° 6, p. 985-989, juin 2002.
- [56] R. Ouaida *et al.*, « Gate Oxide Degradation of SiC MOSFET in Switching Conditions », *IEEE Electron Device Letters*, vol. 35, n° 12, p. 1284-1286, déc. 2014.
- [57] C.-D. Bai, « Electromigration-induced Failure of Metallic Connection in Power Electronic Packaging, Proceedings », présenté à Virginia Tech, Annual Power Electronics Seminar, 17-sept-2000.
- [58] A. Feybesse, I. Deram, J.-M. Reynes, et E. Moreau, « Copper metallization influence on power MOS reliability », *Microelectronics Reliability*, vol. 43, n° 4, p. 571-576, avr. 2003.
- [59] B. Morillon, J.-M. Dilhac, C. Ganibal, et C. Anceau, « Study of aluminum thermomigration as a low thermal budget technique for innovative power devices », *Microelectronics Reliability*, vol. 43, n° 4, p. 565-569, avr. 2003.
- [60] T. A. Nguyen, « Instrumentation électronique et diagnostic de modules de puissance à semi-conducteur », École normale supérieure de Cachan-ENS Cachan, 2013.
- [61] H. Lu, C. Bailey, et C. Yin, « Design for reliability of power electronics modules », *Microelectronics Reliability*, vol. 49, n° 9, p. 1250-1255, sept. 2009.
- [62] R. A. Amro, « Packaging and interconnection technologies of power devices, challenges and future trends », *World academy of science, Engineering and technology*, vol. 49, p. 691-694, 2009.

- [63] A. Hamidi, « Introduction to Semiconductor Packaging in High Power Electronics », Séminaire ECPE, mai-2004.
- [64] D. Bernache-Assolant et J.-P. Bonnet, « Frittage : aspects physico-chimiques - Partie 1 : frittage en phase solide ». *Techniques de l'Ingénieur*, 10-juill-2005.
- [65] F. Arabi, « Etude de vieillissement et caractérisation d'assemblage de module de puissance 40 kW pour l'aéronautique. », Thèse, Université de Bordeaux, 2017.
- [66] U. Department of defense, « Military standard : Test methods fomr semiconductor devices. » 28-févr-1995.
- [67] I. Mir et D. Kumar, « Recent advances in isotropic conductive adhesives for electronics packaging applications », *International Journal of Adhesion and Adhesives*, vol. 28, n° 7, p. 362-371, oct. 2008.
- [68] R. Tiziani, G. Passoni, et G. Santospirito, « Adhesive die attach for power application: Performance and reliability in plastic package », *Microelectronics Reliability*, vol. 42, n° 9, p. 1611-1616, sept. 2002.
- [69] R. Kisiel et Z. Szczepański, « Die-attachment solutions for SiC power devices », *Microelectronics Reliability*, vol. 49, n° 6, p. 627-629, juin 2009.
- [70] Y. Belmehdi, S. Azzopardi, J. Y. Deletage, F. Cappy, et E. Woïrgard, « Electromechanical characterization of "flying" Planar Gate Punch Through IGBT bare die », in *2010 IEEE Energy Conversion Congress and Exposition*, 2010, p. 84-91.
- [71] Applied Thermal Fluids, « Galden D02TS PFPE Electronic Reliability Testing Fluid. » [En ligne]. Disponible sur: <http://www.appliedthermalfluids.com>.
- [72] H. Foch, F. Forest, et T. Meynard, « Onduleurs de tension -Structures. Principes. Applications ». *Techniques de l'Ingénieur*, 10-nov-1998.
- [73] J.-P. Louis et C. Bergmann, « Commande numérique des machines - Systèmes triphasés: régime permanent ». *Techniques de l'Ingénieur*, 10-nov-1996.
- [74] E. Vagnon, P. O. Jeannin, Y. Avenas, J. C. Crebier, et K. Guepratte, « A Busbar Like Power Module Based On 3D Chip On Chip Hybrid Integration », in *2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, 2009, p. 2072-2078.
- [75] V. Venkatadri, S. Bahgat, S. Krishnaswami, et S. Daryl, « A Review of Recent Advances in Thermal Management in Three Dimensional Chip Stacks in Electronic Systems », *Journal of Electronic Packaging*, vol. 33, n° 4.
- [76] M. S. N. S, N. S. Y. Abdullah, et M. I. H. Yaacob, « Automated measurement system for diode I-V characterization », in *2016 6th IEEE International Conference on Control System, Computing and Engineering (ICCSC)*, 2016, p. 498-501.
- [77] M. Barrière, A. Guédon-Gracia, E. Woïrgard, S. Bontemps, et F. Le Henaff, « Innovative conception of SiC MOSFET-Schottky 3D power inverter module with double side cooling and stacking using silver sintering », *Microelectronics Reliability*.
- [78] R. O. Ocaya, « An experiment to profile the voltage, current and temperature behaviour of a P-N diode », *Eur. J. Phys.*, vol. 27, n° 3, p. 625, 2006.
- [79] T. Sawamura et T. Igarashi, « Difference between various Sn/Ag/Cu solder compositions », 29-juin-2005.

- [80] D. Yu, X. Chen, G. Chen, G. Lu, et Z. Wang, « Applying Anand model to low-temperature sintered nanoscale silver paste chip attachment », *Materials & Design*, vol. 30, n° 10, p. 4574-4579, déc. 2009.

