Conception de circuits intégrés pour antenne à pointage électronique destinée aux télécommunications par satellite en bande Ka

Anaël Lohou

▶ **To cite this version:**

Anaël Lohou. Conception de circuits intégrés pour antenne à pointage électronique destinée aux télécommunications par satellite en bande Ka. Micro et nanotechnologies/Microélectronique. Université de Limoges, 2018. Français. NNT : 2018LIMO0096 . tel-02007287

HAL Id: tel-02007287

https://theses.hal.science/tel-02007287

Submitted on 5 Feb 2019

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Thèse de doctorat

Université de Limoges

Université de Limoges

ED 610 - Sciences et Ingénierie des Systèmes, Mathématiques, Informatique (SISMI)

Faculté des Sciences et Techniques - Institut de Recherche XLIM

Thèse pour obtenir le grade de

Docteur de l'Université de Limoges

Electronique des Hautes Fréquences, Photonique et Systèmes

Présentée et soutenue par

Lohou Anaël

Le 19 décembre 2018

Conception de circuits intégrés pour antenne à pointage électronique destinée aux télécommunications par satellite en bande Ka

Thèse dirigée par Bernard JARRY et Julien LINTIGNAT

JURY :

Président du jury
M. Thierry MONÉDIÈRE, Professeur des Universités, Institut XLIM, Univ. de Limoges

Rapporteurs
M. Philippe DESCAMPS ; Professeur des Universités, IRSEEM, ESIGELEC, Rouen
M. Thierry PARRA, Professeur des Universités, LAAS, Univ. Paul Sabatier, Toulouse

Examinateurs
Mme Sylvie TRANCHANT, Ingénieur, United Monolithic Semiconductors
M. David CHAIMBAULT, Responsable Adjoint Antennes, Zodiac Data Systems
M. Alain KARAS, Responsable Antennes, Zodiac Data Systems
M. Bernard JARRY, Professeur des Universités, Institut XLIM, Univ. de Limoges
M. Julien LINTIGNAT, Maître de Conférences, Institut XLIM, Univ. de Limoges

Invités
M. Marc THÉVENOT, Chargé de Recherches CNRS, Institut XLIM, Univ. de Limoges
M. Cyrille MENUDIER, Maître de Conférences HDR, Institut XLIM, Univ. de Limoges

A Manou

Le problème des avions, c'est qu'ils atterrissent…
Un visionnaire

Remerciements

Je tiens à commencer par remercier le Directeur de l'Institut de Recherche XLIM, **Dominique BAILLARGEAT**, pour m'avoir accueilli au sein du laboratoire et de m'avoir permis de mener à bien cette thèse de doctorat.

Ces travaux sont nés d'une étroite collaboration entre la société ZODIAC DATA SYSTEMS et l'institut XLIM. J'en profite à cette occasion pour remercier le Président de ZODIAC DATA SYSTEMS, **Jean-Marie BÉTERMIER**, qui a cru en l'opportunité d'accueillir des doctorants au sein de la société et de me permettre de continuer mes travaux après cette thèse de doctorat.

J'exprime ma profonde gratitude à **Philippe DESCAMPS** et **Thierry PARRA** pour le temps qu'ils ont consacré à l'étude des travaux de cette thèse de doctorat et je les remercie pour leur travail méticuleux et pertinent.

J'adresse également mes remerciements aux collaborateurs de la société United Monolithic Semiconductors, et notamment à **Sylvie TRANCHANT**, qui a dû supporter mes questions et erreurs pendant les différentes conceptions réalisées par leur soin et avec leur professionnalisme. J'en profite aussi pour remercier **Eric LECLERC** et **Philippe AUXEMERY** pour leurs contributions.

Je remercie aussi les partenaires antennistes, présents à la soutenance, que ce soit **Thierry MONÉDIÈRE**, qui a accepté de présider le jury, **Marc THÉVENOT** et **Cyrille MENUDIER**, pour leurs précieux conseils pour faire avancer les travaux de cette thèse de doctorat.

Je veux, ensuite, remercier **Alain KARAS**, mon responsable au sein du service antennes de m'avoir accueilli dans l'équipe et m'avoir fait confiance dans les moments clefs. Je profite de ce paragraphe pour remercier les autres piliers de l'équipe : **Christophe MELLÉ**, grand pédagogue et amateur de Haut-Brana à ses heures très perdues ; **Fabien PÉLEAU**, maître ès tolérance, erreur et précision ; **Pascal COUSIN**, normand parmi nous ; et **Alain MAGNÉ**, roi de la chambre anéchoïque. J'accorde une attention particulière à celui qui m'a encadré en stage et par la suite en thèse au sein de la société : **David CHAIMBAULT** et je le remercie pour toute l'aide, le soutien et la bienveillance dont il a fait preuve à mon égard. Tu es souvent débordé, mais toujours avide de comprendre mes travaux pour les faire progresser : ce fut un réel plaisir de travailler avec toi.

Je veux adresser mes remerciements à **Bernard JARRY**, Directeur de l'Ecole Doctorale, d'avoir dirigé ma thèse grâce à son professionnalisme sans faille. Je veux remercier très sincèrement mon encadrant de thèse et co-directeur de thèse, **Julien LINTIGNAT**. Nous ne nous connaissions pas avant la thèse et ce fut une réelle chance de pouvoir travailler ensemble pendant trois années. J'espère que nous serons amenés à travailler encore longtemps ensemble mais l'avenir est plutôt prometteur.

Il est important de ne pas oublier **Marie-Claude LEROUGE**, qui m'a dispensé de certaines tâches administratives et avec qui j'ai partagé quelques formidables discussions et je la remercie pour tout cela. Je profite aussi pour remercier **Damien PASSERIEUX**, **Clément HALLEPEE** et **Sylvain LAURENT** pour leur aide pendant les séries de mesures réalisées au laboratoire XLIM.

Je voudrais aussi remercier ceux qui ont été sur mon chemin avant ma thèse de doctorat. Je pense notamment à **Aurélian CRUNTEANU** et **Johann BOUCLÉ** avec qui j'ai pu effectuer un projet de recherches sur les nanofils en ZnO. Je voudrais remercier **Nicolas JOLLY** et **Yoann MARCHIVES** pour m'avoir intégré brièvement en stage il y a quelques années. Enfin, j'ai une pensée chaleureuse pour

Oliver TANTOT car avoir croisé son chemin a sans doute été une des meilleures choses de mon parcours professionnalisant.

J'adresse aussi mes remerciements aux électroniciens du laboratoire XLIM qui m'ont aidé pendant ma thèse que ce soit pendant la conception comme **Sylvain LANZERAY** ou pendant les mesures comme **Ramzi GHAZEL** ou **Wafa KHELIFI**.

Je veux remercier aussi mon mentor de l'ombre, fellow en communication et en négociation, **Arnault REMEZY**. Je veux aussi remercier mon collègue de bureau de cette dernière année de thèse, **Matthieu LAFON** pour me supporter au quotidien tellement que je suis énorme. J'ai une pensée aussi pour les stagiaires que j'ai croisés pendant ma thèse : **Romain BODEC** et **Paul TEILLET**.

Je remercie aussi **Christophe LOUOT,** alias **POODIE**, pour tous les précieux conseils administratifs, pour tous les Del'Arte que je t'ai imposé et pour te rappeler du restaurant du midi dont je ne me rappelle plus du nom mais qui est pas mal.

Je remercie mon acolyte du master et du doctorat que je ne pouvais pas supporter en licence, le bien nommé **Maxime AGATY**, trop énorme. Une nouvelle vie s'offre à toi et je te souhaite le meilleur dans ta carrière professionnelle.

Maintenant, je veux remercier le Pôle Recherche & Destruction dont je suis fier de faire partie également. Je commence par remercier le **Dr. Paul LESHAURIS**, jeune joueur de squash aux dents qui rayent le parquet, futur n° 1 du club de squash de Biganos. Il faut remercier **Clélia PLANCKAERT** de prendre soin au quotidien de ce futur champion. Je remercie **Paul KLEIN**, génie de la mécanique, champion parmi les champions, fine gâchette à Fortnite. Ensuite, je ne remercie pas **Rémy BOUCHÉ** Charcutier Tricheur de me mettre de mauvaises humeurs le matin. Ta sagesse t'a perdu en chemin. Cependant, nous pourrons la retrouver pendant ta thèse puisque je suis ton encadrant… Enfin, je remercie le **Dr. Benoît LESUR** qui est plus qu'un ami. Je me rappelle de hauts et de bas dans notre parcours et tu as toujours été présent pour moi comme je peux ou pourrais l'être pour toi. Je profite de ce paragraphe pour remercier **M^{e} Nathalène LAQUIÈZE** qui est une personne en or et qui fera trembler le monde de l'urbanisme ; et les parents de Benoît, **Christine** et **Patrick LESUR**, d'être venus assister à ma soutenance de thèse.

Enfin, je remercie les personnes qui me sont proches depuis le collège, je pense à mes amis comme **Camille LÉOTY**, **Quentin MONTIZON** et **Dimitri DELRIEU**. Je garde les derniers remerciements pour ma famille : mes parents **Christine** et **Thierry** et mon frère **Lénaïc** qui m'ont toujours soutenu, même dans les moments difficiles, pour arriver à la fin de cette aventure qu'est le doctorat.

Table des matières

Table des matières

Introduction Générale 37
Référence de l'Introduction Générale 40
Chapitre I. Contexte de l'étude 45
I.1. Introduction 45
I.2. Télécommunications par satellite 45
I.3. Les différents types de satellites 47
I.3.1. Les satellites géostationnaires 47
I.3.2. Les satellites à défilement 48
I.3.3. Satellites Haut Débit - High Throughput Satellites (HTS) 49
I.4. Cadre du projet dans lequel s'inscrit cette thèse 50
I.4.1. Les télécommunications aéronautiques avec des mobiles 50
I.4.2. Les télécommunications SOTM terrestres avec des mobiles 51
I.5. Etat de l'art des systèmes en développement 52
I.5.1. Les solutions de la société Phasor Solutions 52
I.5.2. Projet NATALIA 53
I.5.3. Projet SANTANA 54
I.5.4. Solution proposée par la société Gilat 56
I.5.5. HiSkySat 57
I.5.6. Solution proposée par l'Université de Californie de San Diego 58
I.5.7. Projet FLEXWIN 59
I.5.8. Solution proposée par la société Kymeta 60
I.5.9. Solution proposée par la société Alcan Systems 60
I.5.10. Solution proposée par la société Isotropic Systems 61
I.6. Les objectifs du projet dans lequel s'inscrit la thèse 63
I.6.1. Le projet global 63
I.6.2. Cahier des charges 64
I.6.3. Travail de cette thèse de doctorat 64
Références bibliographiques du Chapitre I 65
Chapitre II. Les Déphaseurs en bande Ka 71
II.1. Introduction générale 71
II.1.1. Introduction 71
II.1.2. Objectifs du déphaseur en bande Ka 72
II.2. Etat de l'art 74
II.2.1. Les déphaseurs à déphasage discret 74
II.2.1.1. Déphaseur de type ligne à retard utilisant des blocs de diélectriques 74
II.2.1.2. Déphaseurs MEMS 74
II.2.1.3. Déphaseurs à DTC 75
II.2.1.3.1. DTC CMOS SOI 76
II.2.1.3.2. Capacités variables de type RF-MEMS 77
II.2.1.4. Déphaseur à guide d'onde intégré 77
II.2.1.5. Déphaseurs à TTD 78
II.2.1.6. Déphaseur MMIC « discret » 79
II.2.2. Les déphaseurs à déphasage continu 80
II.2.2.1. Déphaseur à Ferrite 80
II.2.2.2. Déphaseur à Diode Varactor 80

II.2.2.3. Déphaseur à Cristaux Liquides 81
II.2.2.3.1. Principes généraux sur les Cristaux Liquides....81
II.2.2.3.2. Déphaseur à Cristaux Liquides (LC) 82
II.2.2.4. Déphaseur à Métamatériaux 82
II.2.2.5. Réseau à stubs transverses continus....83
II.2.3. Réseau de type Digital BeamForming (DBF) 85
II.3. Conclusion 87
Références bibliographiques du Chapitre II 88
Chapitre III. Technologies....93
III.1. Introduction 93
II.4. Technologies MMIC 94
II.4.1. Introduction....94
II.4.2. Arséniure de Gallium 94
II.4.3. Silicium-Germanium 96
II.4.4. Phosphure d'Indium....96
II.4.5. Nitrure de Gallium....96
II.4.6. Tableau de synthèse 97
II.5. Processus d'intégration industrielle 97
II.6. Encapsulation des circuits intégrés MMICs 99
II.6.1. Introduction....99
II.6.2. Problématiques de l'encapsulation 99
II.6.2.1. Etanchéité....99
II.6.2.2. Herméticité....99
II.6.2.3. Température 100
II.6.2.4. Dissipation thermique....101
II.6.2.5. Vibration....101
II.6.2.5.1. Essais de vibrations basses fréquences 101
II.6.2.5.2. Essais de vibrations aléatoires 102
II.6.2.6. Essais de fiabilité 102
II.6.3. Technologies d'encapsulation 103
II.6.3.1. Boîtier céramique....104
II.6.3.2. Boîtier métallique 104
II.6.3.3. Boîtier plastique 105
II.6.3.3.1. Quad Flat No-Leads 105
II.6.3.3.2. Ball Grid Array 107
II.6.3.4. Glob Top 108
II.6.3.5. MultiChip Module 109
II.6.3.6. Tableau de synthèse....110
Références bibliographiques du Chapitre III. 111
Chapitre III. Conception d'un déphaseur en bande Ka 115
III.1. Introduction 115
III.2. Topologie SPDT....116
III.3. Déphaseurs élémentaires 180° et 90° en topologie double SPDT....117
III.3.1. Conception du commutateur....117
III.3.2. Les lignes à retard....120
III.3.2.1. Déphaseur élémentaire 180°....121
III.3.2.2. Déphaseur élémentaire 90°....123

III.3.3. Déphaseur élémentaire avec les commutateurs réels 125
III.3.3.1. Déphaseur élémentaire 180°.....126
III.3.3.2. Déphaseur élémentaire 90°.....128
III.4. Les déphaseurs élémentaires 45° et 22,5° en topologie SPDT 130
III.4.1. Déphaseur élémentaire 45° 131
III.4.2. Déphaseur élémentaire 22,5° 132
III.5. Conception du déphaseur 4 bits.....134
III.6. Réalisation du circuit 139
III.7. Conclusion 142
Références du Chapitre IV 143
Chapitre IV. Les amplificateurs faible bruit en bande Ka.....149
IV.1. Introduction.....149
IV.2. Principes théoriques fondamentaux de conception d'un amplificateur faible bruit ...150
IV.2.1. Essentiel dans une chaîne de télécommunications 150
IV.2.2. Les différents types de bruit 150
IV.2.2.1. Le bruit thermique.....150
IV.2.2.2. Le bruit de grenaille 151
IV.2.2.3. Le bruit de scintillation 152
IV.2.3. Facteur de bruit et Figure de bruit 152
IV.2.3.1. Facteur de bruit 152
IV.2.3.2. Figure de bruit dans un système cascadé.....153
IV.2.4. Point de compression à 1 dB 154
IV.2.5. Les conditions de stabilité 154
IV.2.5.1. Stabilité inconditionnelle 155
IV.2.5.2. Stabilité conditionnelle 155
IV.3. Construction du cahier des charges de l'amplificateur faible bruit.....156
IV.3.1. Introduction 156
IV.3.2. Etude Système.....156
IV.3.3. Cahier des charges 157
IV.3.3.1. Bande de fréquence 157
IV.3.3.2. Gain.....157
IV.3.3.3. Planéité du Gain 157
IV.3.3.4. Figure de bruit 157
IV.3.3.5. Les coefficients de réflexion en entrée et en sortie 157
IV.3.3.6. Le point de compression à 1 dB en sortie 158
IV.3.4. Amplificateur faible bruit à Gain Variable.....158
IV.3.4.1. Rappels sur les polarisations des antennes.....158
IV.3.4.2. Résultats de l'étude sur les besoins de la dynamique du gain 158
IV.3.4.3. Avantages et Inconvénients d'un Amplificateur faible bruit à Gain Variable 160
IV.3.4.4. Evaluation de l'encombrement.....160
IV.3.5. Tableau récapitulatif des spécifications 161
IV.4. Etat de l'art 162
IV.4.1. Les amplificateurs faible bruit en bande Ka 162
IV.4.2. Tableau de synthèse.....163
IV.4.3. Etat de l'art des amplificateurs faible bruit à gain variable 164
IV.5. Conclusion.....168

Références bibliographiques du Chapitre V.....169
Chapitre V. Conception d'un amplificateur faible bruit en bande Ka.....173
V.1. Introduction.....173
V.2. Choix du transistor.....174
V.3. Conception des deux premiers étages optimisés en bruit.....175
V.3.1. Conception du premier étage.....175
V.3.2. Conception du deuxième étage.....178
V.4. Développement d'une cellule « cascode ».....179
V.5. Première version de l'amplificateur faible bruit.....181
V.5.1. Conception.....181
V.5.2. Vers un amplificateur à gain variable.....184
V.5.3. Mesures puces nues.....185
V.5.4. Mesures puces encapsulées.....187
V.5.5. Analyse approfondie de la stabilité.....188
V.5.6. Perspectives.....190
V.6. Deuxième version de l'amplificateur faible bruit.....190
V.6.1. Conception.....190
V.6.1.1. Nouveau design de la cellule « cascode ».....190
V.6.1.2. Amplificateur faible bruit complet.....193
V.6.2. Mesures.....197
V.7. Conclusions.....199
Références du Chapitre VI.....200
Conclusion Générale et Perspectives.....203
Liste des publications.....209
Conférences internationales à comité de lecture.....209
Conférences nationales à comité de lecture.....209

Table des illustrations

Table des illustrations

Figure I-1 : Schéma d'une télécommunication par satellite 45
Figure I-2 : Exemple du satellite d'EUTELSAT KA-SAT en test dans une chambre anéchoïque [6] 46
Figure I-3 : Schéma historique de la distribution des satellites de communication commerciaux sur l'orbite géostationnaire [5] 47
Figure I-4 : Principe d'une méga-constellation 49
Figure I-5 : Principe d'un schéma à quatre couleurs [12] 49
Figure I-6 : Couverture du satellite KA-SAT 50
Figure I-7 : Principe de la liaison SATCOM avec ses fréquences 51
Figure I-8 : Réseau d'antennes développé par Phasor 52
Figure I-9 : Eléments constituants l'antenne de Phasor 53
Figure I-10 : Antenne SATCOM NATALIA pour véhicule automobile et architecture de la chaine de réception 53
Figure I-11 : Elément rayonnant, coupleur hybride et MMIC(s) au sein de la cellule unitaire de l'antenne NATALIA 54
Figure I-12 : Architectures de réseaux à balayage électronique [19] 55
Figure I-13 : Architecture de la chaîne d'émission proposée dans le projet SANTANA 55
Figure I-14 : Maquette d'un réseau 8x8 avec la logique de commande associée [21] 56
Figure I-15 : Vue d'artiste du terminal Gilat [29] 57
Figure I-16 : Terminal de communication par satellite développé par HiSkySat [32] 57
Figure I-17 : Réseau Rx développé par HiSkySat en phase de test [32] 58
Figure I-18 : Architecture Tx/Rx proposée par UCSD avec 4 antennes (à gauche) et intégration à une antenne de 4 x 8 éléments rayonnants à 28 GHz. 58
Figure I-19 : Architecture du circuit Tx double polarisation en bande Ku (à gauche), empilement (au milieu) et réseau de 256 éléments pilotables (à droite) 59
Figure I-20 : Schéma de principe de l'intégration du MMIC à la maille Tx/Rx du réseau (à gauche) et détail des étages d'intégration (à droite) 60
Figure I-21 : Antenne développée par Kymeta 60
Figure I-22 : Antenne développée par Alcan Systems 61
Figure I-23 : Image de synthèse du concept proposé par Isotropic Systems 61
Figure I-24 : Zone de couverture de l'antenne à pointage électronique avec un angle d'élévation de 70° avec des satellites géostationnaires 63
Figure II-1 : Schéma d'une antenne réseau à balayage électronique en réception 71
Figure II-2 : Schéma d'un réseau de patchs à 4 éléments 72

Figure II-3 : Schéma représentant le champ idéal qu'il faudrait pour avoir un dépointage continu 73

Figure II-4 : Schéma 3D d'un guide d'onde coplanaire avec un bloc de diélectrique [35].....74

Figure II-5 : Déphaseur 4 bits Raytheon [37] fonctionnant en bande Ka 75

Figure II-6 : Différents états d'un déphaseur DTC 3 bits [39] 76

Figure II-7 : Vue de côté d'un wafer de SOI.....76

Figure II-8 : Vue de côté d'un RF-MEMS en état OFF à gauche, en état ON à droite 77

Figure II-9 : Schéma de conception d'un SIW [42].....77

Figure II-10 : Lieux des diodes PIN pour faire varier la longueur des iris de couplage 78

Figure II-11 : Exemple d'architecture TTD : schéma de principe (a) / schéma électrique équivalent (b) [44].....78

Figure II-12 : Comparaison des diagrammes avec un dépointage à 20° entre un déphaseur classique (a) et un déphaseur à TTD (b) [43] 79

Figure II-13 : Microphotographie d'un déphaseur MMIC InGaAs PIN-diode 5 bits [47] 79

Figure II-14 : Schéma d'un déphaseur à ferrite à double toroïde [49] 80

Figure II-15 : Photographie d'un déphaseur à ferrite en bande Ka de la société COMDEV [50] 80

Figure II-16 : Schéma électrique d'un déphaseur en bande Ka avec diode varactor [19].....81

Figure II-17 : Différents états d'un cristal liquide en fonction de la température 81

Figure II-18 : Schéma d'une antenne patch planaire avec un déphaseur à cristaux liquides dessous.....82

Figure II-19 : Comparaison d'un matériau en LC selon sa polarisation DC (a) pas de DC, molécules alignées avec le substrat, εr = 2,4 (b) DC appliqué, molécules alignées perpendiculairement avec le substrat, εr = 3,2.....82

Figure II-20 : Schéma d'un réseau linéaire à 4 éléments rayonnants avec les déphaseurs en métamatériau [58] 83

Figure II-21 : Figure de fonctionnement d'un réseau CTS [60].....83

Figure II-22 : Schéma d'un déphaseur mécanique CTS [60] 84

Figure II-23 : Photographie des deux antennes Rx/Tx FalconKa Thinkom.....84

Figure II-24 : Schéma d'une chaîne de réception avec DBF 85

Figure II-25 : Exemple d'un déphaseur numérique à partir d'un signal I/Q.....85

Figure III-1 : Tableau Périodique des Eléments [63] 94

Figure III-2 : Méthode VGF pour fabriquer des wafers en AsGa [64] 95

Figure III-3 : Photographie d'un barreau de wafers en AsGa [65] 95

Figure III-4 : Tableau de synthèse des principaux critères des différents semi-conducteurs.97

Figure III-5 : Tracé de NFmin du process PH 15 pour un transistor 2x20 µm en fonction de la fréquence 98

Figure III-6 : Schéma d'une manipulation de test de vibration [74].....102
Figure III-7 : Historique de l'évolution des technologies d'encapsulation [76].....103
Figure III-8 : Exemple de boîtier céramique sans le capot supérieur [77].....104
Figure III-9 : Exemple de boîtier métallique sans le capot supérieur [78].....104
Figure III-10 : Description d'un « molded QFN » vue de coté.....105
Figure III-11 : Description d'un « open cavity QFN » vue de coté.....105
Figure III-12 : Vue extérieure d'un boîtier QFN.....106
Figure III-13 : Coefficient de Dilatation de l'Eau en fonction de la Température (°C).....106
Figure III-14 : Schéma de principe d'un boîtier BGA.....107
Figure III-15 : Vue extérieure d'un boîtier BGA de Texas Instruments [80].....108
Figure III-16 : Photographie d'un dépôt de Glop Top [82].....108
Figure III-17 : Concept d'encapsulation système + Glob Top.....108
Figure III-18 : Photographie (a) d'un MCM-L d'AT&T [83] et (b) d'un MCM-D [84].....109
Figure IV-1 : Principe d'un commutateur SPDT.....116
Figure IV-2 : Principe d'un déphaseur d'un double SPDT.....116
Figure IV-3 : Schéma simplifié d'un double SPDT.....117
Figure IV-4 : Différences des circuits équivalents entre l'état bloquant (a) et l'état passant (b).....118
Figure IV-5 : Différences des circuits équivalents avec une inductance entre l'état bloquant (a) et l'état passant (b).....118
Figure IV-6 : Layout du switch unitaire.....119
Figure IV-7 : Comparaison des coefficients de transmission en dB entre l'état bloqué en rouge et l'état passant en bleu à partir d'éléments réels.....119
Figure IV-8 : Comparaison des coefficients de réflexion entre l'état bloqué en rouge et l'état passant en bleu à partir d'éléments réels.....120
Figure IV-9 : Convention des voies d'un double SPDT.....120
Figure IV-10 : Architecture du filtre passe-bas (a) et du filtre passe-haut (b).....121
Figure IV-11 : Layout du filtre passe-bas (a) et du filtre passe-haut (b).....121
Figure IV-12 : Coefficients de transmission du déphaseur élémentaire 180° entre le filtre passe-bas et le filtre passe-haut à partir d'éléments réels.....122
Figure IV-13 : Phase du coefficient de transmission du déphaseur élémentaire 180° entre le filtre passe-bas et le filtre passe-haut à partir d'éléments réels.....122
Figure IV-14 : Coefficients de réflexion du déphaseur élémentaire 180° entre le filtre passe-bas et le filtre passe-haut à partir d'éléments réels.....123
Figure IV-15 : Différence de phase du déphaseur élémentaire 180° entre le filtre passe bas et le filtre passe-haut à partir d'éléments réels.....123

Figure IV-16 : Coefficients de transmission du déphaseur élémentaire 90° entre le filtre passe bas et le filtre passe-haut à partir d'éléments réels 124

Figure IV-17 : Phase du coefficient de transmission du déphaseur élémentaire 90° entre le filtre passe-bas et le filtre passe-haut à partir d'éléments réels.....124

Figure IV-18 : Coefficients de réflexion du déphaseur élémentaire 90° entre le filtre passe bas et le filtre passe-haut à partir d'éléments réels.....125

Figure IV-19 : Différence de phase du déphaseur élémentaire 90° entre le filtre passe bas et le filtre passe-haut à partir d'éléments réels 125

Figure IV-20 : Schéma électrique d'un double SPDT.....126

Figure IV-21 : Différence de phase pour le déphaseur élémentaire 180° entre les deux états de polarisation à partir d'éléments réels 127

Figure IV-22 : Coefficients de transmission du déphaseur élémentaire 180° pour les deux états de polarisation à partir d'éléments réels.....127

Figure IV-23 : Coefficients de réflexion du déphaseur élémentaire 180° pour les deux états de polarisation à partir d'éléments réels 127

Figure IV-24 : Différence de phase pour le déphaseur élémentaire 90° entre les deux états de polarisation à partir d'éléments réels 128

Figure IV-25 : Coefficients de transmission du déphaseur élémentaire 90° pour les deux états de polarisation à partir d'éléments réels.....128

Figure IV-26 : Coefficients de réflexion du déphaseur élémentaire 90° pour les deux états de polarisation à partir d'éléments réels 129

Figure IV-27 : Schéma électrique d'un simple SPDT 130

Figure IV-28 Schéma électrique de l'état A (a) et de l'état B (b) 130

Figure IV-29 : Différence de phase pour le déphaseur élémentaire 45° entre les deux états de polarisation.....131

Figure IV-30 : Coefficients de transmission du déphaseur élémentaire 45° pour les deux états de polarisation 131

Figure IV-31 : Coefficients de réflexion du déphaseur élémentaire 45° pour les deux états de polarisation.....132

Figure IV-32 : Différence de phase pour le déphaseur élémentaire 22,5° entre les deux états de polarisation.....132

Figure IV-33 : Coefficients de transmission du déphaseur élémentaire 22,5° pour les deux états de polarisation 133

Figure IV-34 : Coefficients de réflexion du déphaseur élémentaire 22,5° pour les deux états de polarisation.....133

Figure IV-35 : Schéma du déphaseur 4 bits.....134

Figure IV-36 : Layout du déphaseur 4 bits.....135

Figure IV-37 : Résultats de simulation des 16 états de phase du déphaseur à partir d'éléments réels 136

Figure IV-38 : Coefficients de réflexion S_{11} du déphaseur pour les 16 états de polarisation à partir d'éléments réels 136

Figure IV-39 : Coefficients de réflexion S_{22} du déphaseur pour les 16 états de polarisation137

Figure IV-40 : Coefficients de transmission S_{21} du déphaseur pour les 16 états de polarisation à partir d'éléments réels 137

Figure IV-41 : Expansion de l'axe des abscisses de la Figure IV-38.....138

Figure IV-42 : Résultats de mesures des 16 états de phase du déphaseur 139

Figure IV-43 : Coefficients de réflexion S_{11} du déphaseur pour les 16 états de polarisation139

Figure IV-44 : Coefficients de réflexion S_{22} du déphaseur pour les 16 états de polarisation140

Figure IV-45 : Coefficients de transmission S_{21} du déphaseur pour les 16 états de polarisation.....140

Figure IV-46 : Expansion de l'axe des abscisses de la Figure IV-45.....141

Figure V-1 : Chaîne de réception de télécommunication 150

Figure V-2 : Représentation d'un signal avec un mauvais rapport signal à bruit (a) et un bon rapport signal à bruit (b) 150

Figure V-3 : Circuit équivalent du bruit d'une résistance.....151

Figure V-4: Circuit équivalent pour la détermination du facteur de bruit.....152

Figure V-5 : Circuit équivalent d'une mise en cascade de deux quadripôles.....153

Figure V-6 : Point de compression à 1 dB 154

Figure V-7 : Cercles de stabilité dans le plan Γ_L 155

Figure V-8 : Chaîne de réception RF pour une application de dépointage électronique.....156

Figure V-9 : Polarisation linéaire (a), elliptique (b) et circulaire (c) 158

Figure V-10 : Gain à 19,25 GHz sans correction (a) et avec une optimisation pour le TE (b) pour un pointage à ($\theta_0 = 60°$; $\varphi_0 = 45°$) en polarisation RHCP 159

Figure V-11 : Taux d'ellipticité à 19,25 GHz sans correction (a) et avec une optimisation pour le TE (b) pour un pointage à ($\theta_0 = 60°$; $\varphi_0 = 45°$) en polarisation RHCP.....159

Figure V-12 : Cartographie des puissances injectées à 19,25 GHz des ports E_x (a) et des ports E_y (b) pour un pointage à ($\theta_0 = 60°$; $\varphi_0 = 45°$) en polarisation RHCP.....160

Figure V-13 : Schéma électrique de l'amplificateur de l'équipe de Chalmers [111].....165

Figure V-14 : Topologie de l'amplificateur faible bruit à gain variable de l'Université de Chengdu [10].....165

Figure V-15 : Résultats Gain vs Facteur de bruit en fonction de la fréquence de l'équipe d'UMS [114] 166

Figure V-16 : Résultats du Gain en fonction de la Fréquence de l'équipe de Raytheon [115][114] 166

Figure VI-1 : Polarisation du transistor 4 x 70 µm 174

Figure VI-1 : Gain max et Facteur de bruit minimal du transistor 4 x 70 µm avec le point de polarisation....175

Figure VI-2 : Schéma électrique du premier étage....175

Figure VI-3 : Coefficients de réflexion S_{11} et S_{22} du premier étage en fonction de la fréquence 176

Figure VI-4 : Facteur de bruit du premier étage en fonction de la fréquence....176

Figure VI-5 : Gain du premier étage en fonction de la fréquence....177

Figure VI-6 : Facteurs de stabilité K et B du premier étage en fonction de la fréquence 177

Figure VI-7 : Schéma électrique des deux premiers étages....178

Figure VI-8 : Schéma du montage cascode....179

Figure VI-9 : Exemple de comparaison des caractéristiques linéaires d'un transistor en source commun et d'un montage cascode [118]....179

Figure VI-10 : Layout de la cellule « cascode » 180

Figure VI-11 : Layout de l'amplificateur complet 181

Figure VI-12 : Coefficients de réflexion S_{11} et S_{22} de l'amplificateur faible bruit en fonction de la fréquence 182

Figure VI-13 : Facteur de bruit de l'amplificateur faible bruit en fonction de la fréquence....182

Figure VI-14 : Gain de l'amplificateur faible bruit en fonction de la fréquence....183

Figure VI-15 : Facteurs de stabilité K et B de l'amplificateur faible bruit en fonction de la fréquence 183

Figure VI-16 : Layout de l'amplificateur encapsulé 184

Figure VI-17 : Dynamique du gain et du facteur de bruit de l'amplificateur faible bruit en fonction de la fréquence 185

Figure VI-18 : Photographie de la puce réalisée au Keyence VHX-5000 185

Figure VI-19 : Photographie du banc de test 186

Figure VI-20 : Photographie de la mesure sous pointes de la puce 186

Figure VI-21 : Résultats de mesures des paramètres S_{ij} en fonction de la fréquence 187

Figure VI-22 : Expansion des résultats de mesures des paramètres S_{ij} en fonction de la fréquence 187

Figure VI-23 : Radiographie de la puce encapsulée 188

Figure VI-24 : Circuit équivalent du transistor avec la nouvelle modélisation 5 ports 188

Figure VI-25 : Analyse de la NDF de chaque transistor et de l'amplificateur complet 190

Figure VI-26 : Layout de la nouvelle cellule cascode 191

Figure VI-27 : Coefficients de réflexion S_{11} et S_{22} de la nouvelle cellule « cascode » en fonction de la fréquence 191

Figure VI-28 : Gain de la nouvelle cellule « cascode » en fonction de la fréquence....192

Figure VI-29 : Facteurs de stabilité de la nouvelle cellule « cascode » en fonction de la fréquence 192

Figure VI-30 : Layout de l'amplificateur faible bruit deuxième version.....193

Figure VI-31 : Coefficients de réflexion S_{11} et S_{22} de l'amplificateur faible bruit version 2.0 en fonction de la fréquence 193

Figure VI-32 : Facteur de bruit de l'amplificateur faible bruit version 2.0 en fonction de la fréquence 194

Figure VI-33 : Gain de l'amplificateur faible bruit version 2.0 en fonction de la fréquence...194

Figure VI-34 : Facteurs de stabilité de l'amplificateur faible bruit version 2.0 en fonction de la fréquence 195

Figure VI-35 : Méthode de la NDF pour l'amplificateur faible bruit version 2.0.....195

Figure VI-36 : Dynamique du gain et du facteur de bruit de l'amplificateur faible bruit version 2.0 en fonction de la fréquence 196

Figure VI-37 : Coefficients de réflexion en entrée S_{11} en mesures et simulations de l'amplificateur faible bruit version 2.0 en fonction de la fréquence 197

Figure VI-38 : Coefficients de réflexion en sortie S_{22} en mesures et simulations de l'amplificateur faible bruit version 2.0 en fonction de la fréquence 197

Figure VI-39 : Coefficients de transmission en entrée S_{21} en mesures et simulations de l'amplificateur faible bruit version 2.0 en fonction de la fréquence 198

Figure VI-40 : Coefficients d'isolation S_{12} en mesures et simulations de l'amplificateur faible bruit version 2.0 en fonction de la fréquence 198

Table des tableaux

Table des tableaux

Tableau I-1 : Cahier des charges du terminal 64

Tableau II-1 : Tableau des gradients de phase nécessaires en fonction de θ_0.....72

Tableau II-2 : Tableau des déphasages nécessaires après correction modulo 2π en fonction de θ_0 72

Tableau II-3 : Cahier des charges du déphaseur 73

Tableau III-1 : Différences de performances électroniques entre chaque alliage de SiGe 96

Tableau III-2 : Principales caractéristiques de chaque process UMS faible bruit [68] 98

Tableau III-3 : Niveau de sensibilité à l'humidité selon la norme IPC-J-STD-020C [75] 103

Tableau III-4 : Tableau de synthèse des différents critères pour l'encapsulation 110

Tableau IV-1 : Cahier des charges du déphaseur.....115

Tableau IV-2 : Convention des états de polarisation de chaque bit double SPDT du déphaseur 126

Tableau IV-3 : Convention des états de polarisation de chaque bit SPDT du déphaseur....130

Tableau IV-4 : Matrice idéale des différents états de phase 134

Tableau V-1 : Cahier des charges de l'amplificateur faible bruit 161

Tableau V-2 : Tableau de synthèse de l'état de l'art des amplificateurs faible bruit en bande Ka 164

Tableau V-3 : Tableau des spécifications de l'amplificateur faible bruit à concevoir dans le cadre de ce travail 164

Tableau VI-1 : Cahier des charges de l'amplificateur faible bruit 173

Tableau VI-2 : Cahier des charges de l'amplificateur faible bruit 196

Liste des abréviations

Liste des abréviations

ACPR	*Adjacent Channel Power Ratio*
ANR	Agence Nationale de la Recherche
AsGa	Arséniure de Gallium
ASIC	Application Specific Integrated Circuit
BGA	*Ball Grid Array*
CAO	Conception assistée par ordinateur
CDT	Coefficient de Dilatation Thermique
CMS	Composant Monté en Surface
CPU	*Central Processing Unit*
DBF	*Digital BeamForming*
DC	*Direct Current*
DRC	*Design Rules Check*
ESD	*ElectroStatic Discharge*
ESKaLAD	*Electronically Steerable Ka-band Low-profile Antenna Design*
FPGA	*Field-Programmable Gate Array*
G/T	*Gain over Temperature*
GaN	Nitrure de Gallium
GEO	*GEostationary Orbit* (= 35 786 km)
GPS	*Global Positioning System*
HEMT	*High Electron Mobility Transistor*
HTS	*High Throughput Satellite*
IFC	*In-Flight Connectivity*
IFE	*In-Flight Entertainment*
InP	Phosphure d'Indium
IP	*Internet Protocol*
ITU	International Telecommunication Union
LEO	*Low Earth Orbit* (> 2000 km)
LHCP	*Left-Hand Circular Polarization*
LTCC	*Low Temperature Cofired Ceramic*
LNA	*Low Noise Amplifier*

MCM	*MultiChip Module*
MDS	Minimum Détectable de Signal
MEO	*Medium Earth Orbit* (2 000 km < MEO < 35 786 km)
MIC	*Matching Input Circuit*
MISC	*Matching Inter-Stage Circuit*
MMIC	*Monolithic Microwave Integrated Circuit*
MOC	*Matching Output Circuit*
MPW	*MultiProject Wafer*
MSL	*Moisture Sensitivity Level*
NDF	*Normalized Determinant Function*
NF	*Noise Figure*
PCB	*Printed Circuit Board*
pHEMT	*Pseudomophic High Electron Mobility Transistor*
PREMISS	Plateforme Regroupant les outils de ModélIsation et de Simulation de Systèmes
QFN	*Quad Flat No-Leads*
RH	*Relative Humidity*
RHCP	*Right-Hand Circular Polarization*
RR_i	*Return Ratio* du transistor i
Rx	Réception
SATCOM	*Satellite Communications*
SCERNE	Simulation de Chaîne d'Emission/Réception Nouvelle gEnération
SiGe	Silicium-Germanium
SNR	*Signal-to-Noise Ratio*
SOTM	*SATCOM On The Move*
SPDT	*Single Pole Double Throw*
TE	Taux d'Ellipticité
TOS	Taux d'Ondes Stationnaires
TTD	*True Time Delay*
Tx	Transmission
UMS	United Monolithic Semiconductors
VGF	*Vertical Gradient Freeze*
VLAN	*Virtual Local Area Network*

VSAT	*Very Small Aperture Terminal*

Introduction Générale

Introduction Générale

A la fin du XX^{e} siècle, Internet a changé le monde. On parle de « troisième révolution industrielle » [1]. Aujourd'hui, plus de la moitié de la population mondiale est connectée à Internet. Chaque internaute cherche à pouvoir rester connecté en permanence. En effet, la société de plus en plus globalisée est caractérisée par une progression continue des échanges entre les différents pays du monde. De nombreux problèmes se posent aujourd'hui pour garantir un accès à Internet partout sur le globe qu'ils soient de nature économique ou technique.

Cette thèse de doctorat s'intéresse à la connectivité à bord d'un avion, que l'on appelle IFC (*In-Flight Connectivity*). En effet, la possibilité de fournir l'accès à Internet aux passagers d'un avion est un challenge aussi bien économique que technique. Il existe deux moyens pour permettre l'accès à Internet à bord d'un avion : l'ATG (*Air-to-Ground*) et les SATCOMs (*Satellite Communications*). L'ATG consiste à connecter un avion avec des stations sols. Seulement, il est impossible d'étendre ce type de télécommunication au-dessus des zones océaniques. Elle est exclusivement réservée aux zones terrestres. L'ATG est bien implantée pour le marché des vols Etats-Unis – Etats-Unis par exemple. La seule solution est donc de changer et généraliser la technique associée aux SATCOMs.

Les SATCOMS consistent à établir une télécommunication entre un satellite et un terminal utilisateur. Ce dernier peut être mobile ou non. Pour le cas de l'IFC, le terminal est bien évidemment en mouvement et peut théoriquement couvrir toutes les zones de la planète, qu'elles soient terrestres ou océaniques. Cette solution doit être celle de l'avenir. La grande difficulté de ce type de système est que le terminal mobile doit « viser » le satellite en permanence. Aujourd'hui, des systèmes sont commercialisés : ils sont exclusivement à pointage mécanique [2] ou partiellement à pointage mécanique [3][4]. Le principal problème est que ces systèmes possèdent un encombrement important et imposent une protubérance au-dessus de la carlingue. Celle-ci augmente la trainée aérodynamique et donc augmente la consommation en carburant de l'avion.

Aujourd'hui, ZODIAC DATA SYSTEMS, équipementier aéronautique d'envergure internationale, développe une antenne à pointage mécanique 3 axes. Cependant, ZODIAC DATA SYSTEMS fait face à la concurrence mondiale toujours plus redoutable et il est important d'anticiper l'avenir en préparant une nouvelle antenne dont l'encombrement sera réduit. Celle-ci contribuera à améliorer le rendement écologique et financier du système, sachant que le coût du carburant ne fera qu'augmenter dans les prochaines années, tout en offrant la connectivité à bord.

Cette nouvelle antenne est une antenne à pointage électronique. Elle ne comporte aucun moteur pour déplacer l'antenne. Celle-ci repose uniquement sur des commandes électroniques qui font déplacer le diagramme de rayonnement de l'antenne. A ce jour, aucun système exclusivement électronique n'est commercialisé. Il pourra s'insérer dans une carlingue d'avion sans ajouter de protubérance et donc n'augmentera pas la consommation en carburant de l'avion.

Un partenariat avec le laboratoire XLIM s'est donc forgé pour pouvoir concevoir une antenne à pointage électronique. Celui-ci s'inscrit sur plusieurs années. En effet, une première thèse de doctorat a été soutenue dans le cadre de ce partenariat par Benoît Lesur. Elle avait pour objet la validation d'une modélisation numérique de grands réseaux pour l'optimisation d'antenne à pointage électronique [5]. Celle-ci a permis de valider la possibilité de concevoir un élément rayonnant pour une antenne à pointage électronique. Cette première étape réussie, il a été décidé

de lancer une étude sur la faisabilité de concevoir des éléments actifs pour une antenne à pointage électronique.

Cette thèse de doctorat est donc dédiée à l'étude de la partie active d'une antenne à pointage électronique en bande Ka. Cette bande de fréquence a été choisie dans le but de miniaturiser et d'augmenter les débits disponibles. Une des contraintes du système réservé aux applications SATCOMs réside dans le fait que cette bande de fréquence est divisée en deux bandes éloignées l'une de l'autre. La chaîne de réception est comprise en 18,3 et 20,2 GHz et la chaîne d'émission entre 28,1 et 30,0 GHz. Pour ne pas surcharger l'étude et sans manquer d'ambition, cette thèse de doctorat porte uniquement sur la chaîne de réception.

L'étude a donc pour objectif de contribuer au développement d'une antenne à pointage électronique. Celle-ci aboutira à la conception de deux fonctions actives : le déphaseur et l'amplificateur faible bruit. Ce sont deux fonctions essentielles dans une chaîne RF. ZODIAC DATA SYSTEMS a donc consolidé son partenariat avec le laboratoire XLIM au travers de son équipe C2SNL, spécialiste des composants, circuits et systèmes non linéaires.

Cette thèse de doctorat a été découpée en trois parties. Une première partie, composée du premier chapitre, permettra de contextualiser l'étude et de comprendre quel marché elle vise. Une deuxième partie, composée des chapitres II, III et IV, détaillera la conception d'un déphaseur. Et enfin, une troisième partie, elle-même constituée des chapitres V et VI, présentera la conception d'un amplificateur faire bruit.

PARTIE 1 :

Le **Chapitre I.** expose le contexte dans lequel s'inscrit cette thèse de doctorat. Il aborde un état de la concurrence mondiale face au défi de la conception d'une antenne à pointage électronique. Enfin, le cahier des charges sera donné en conclusion de ce chapitre.

PARTIE 2 :

Le **Chapitre II.** analyse l'état de l'art des déphaseurs en essayant de définir la technologie optimale pour obtenir le déphasage nécessaire permettant de dépointer électroniquement le diagramme de rayonnement de l'antenne.

Le **Chapitre III.** propose d'établir l'état de l'art de toutes les technologies MMIC à partir du choix fait au chapitre précédent. Ce chapitre aborde les questions d'intégration système fondamentales pour mener le projet à bien. Pour terminer, ce chapitre proposera de faire l'état de l'art des technologies d'encapsulation disponibles.

Le **Chapitre IV.** présente les différentes étapes de la conception du déphaseur discret. Cette présentation comprend la description de chacun des blocs élémentaires permettant d'obtenir les différentes valeurs discrètes de déphasage et celle de leur association qui constitue le déphaseur complet. Enfin, une réalisation en fonderie a été lancée et les résultats de mesures sont présentés.

PARTIE 3 :

Le **Chapitre V.** est consacré à l'analyse et la conception de l'amplificateur faible bruit, qui est la deuxième fonction de la chaîne de réception RF. Ce chapitre comportera un rappel des

principes et des spécifications caractéristiques des amplificateurs faible bruit permettant d'introduire un état de l'art et de définir une architecture optimale pour notre application.

Le **Chapitre VI.** présente les différentes étapes de conception des amplificateurs faible bruit, les méthodes de synthèse de conception et de dessin en technologie intégrée de ses différents étages. Deux séries de fabrication ont été réalisés dont les résultats sont présentés dans ce chapitre.

Enfin la conclusion générale résume les différents travaux et résultats obtenus ainsi que les perspectives nouvelles qu'ils offrent en termes de développement de nouveaux systèmes SATCOMs.

Référence de l'Introduction Générale

[1] https://www.lexpress.fr/informations/internet-c-est-la-troisieme-revolution-industrielle_637621.html

[2] G. Collignon, "Flat Antenna for Satellite Communication", Patent WO2 015 189 134 (A1), Dec 2015.

[3] INEO, "Antenne skalp : Satcom ka low profile", in MILSATCOM, Oct 2014.

[4] W. W. Milroy, S. B. Coppedge, and A. C. Lemons, \Variable inclination continuous transverse stub array", Patent US2 004 233 117 (A1), Nov 2004.

[5] B. Lesur, "Validations de modèles numériques de grands réseaux pour l'optimisation d'antennes à pointage électronique en bande Ka", Ph.D. dissertation, Université de Limoges, 2017

PARTIE 1

Chapitre I

Chapitre I. Contexte de l'étude

I.1. Introduction

L'objet de ce premier chapitre est de présenter le contexte et les objectifs de l'étude.

Dans une première étape incontournable, une description générale des communications par satellite sera effectuée. En effet, le produit qui pourrait découler de cette étude aura pour application les télécommunications par satellite. Il sera intéressant de différencier plusieurs types de satellites pour comprendre l'évolution du marché des télécommunications à l'horizon 2020 – 2025. Il conviendra ensuite d'aborder le contexte des télécommunications avec des mobiles.

Dans ce cadre, le marché des télécommunications aéronautiques ainsi que les réglementations qui s'y appliquent seront présentées. Une extension pour les marchés ferroviaires ou routiers pourra être évoquée.

Un état de l'art des systèmes existants ou en cours de développement pour des applications mobiles sera également effectué. Celui-ci permettra de comprendre comment ce projet prend part à une compétition mondiale pour gagner le leadership dans les communications par satellite pour des applications mobiles.

Par la suite, il sera question des objectifs du projet dans sa globalité. Le cahier des charges préliminaire ainsi que ses spécifications seront analysées. Enfin, le travail de thèse sera positionné dans ce contexte et relativement aux objectifs globaux du projet.

I.2. Télécommunications par satellite

Aujourd'hui, tous les systèmes d'information utilisent les systèmes communicants par satellite, que ce soit internet, la téléphonie ou la télévision. Les communications par satellite permettent de relier deux points extrêmement éloignés de l'autre [6]. Par exemple, grâce aux satellites, on peut faire une communication Europe – Etats-Unis. Ces systèmes sont donc un complément des liaisons terrestres et sous-marines.

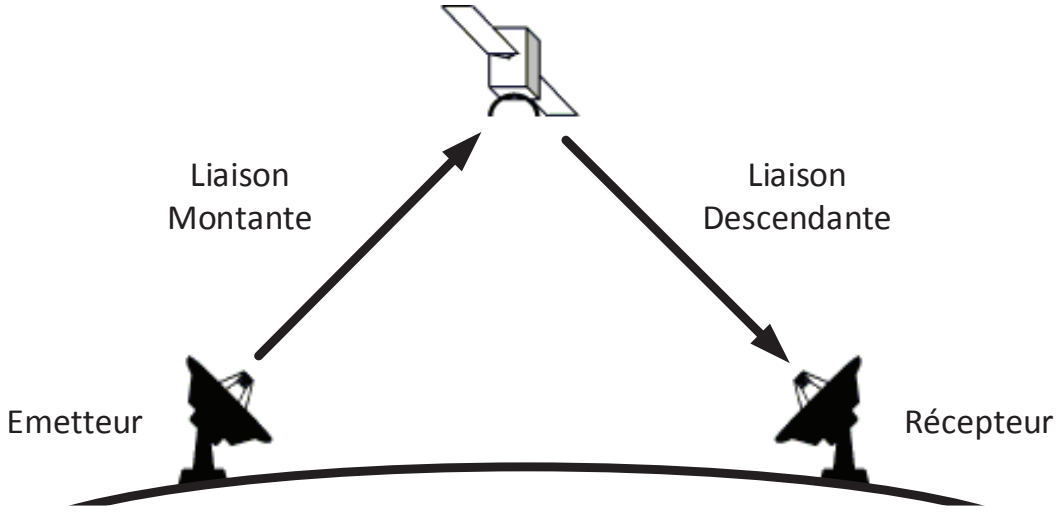


Figure I-1 : Schéma d'une télécommunication par satellite

La communication par satellite est composée de deux morceaux essentiels, un segment spatial et un segment sol. Le segment spatial est constitué par le satellite lui-même, qui dispose de dispositifs d'émission-réception associés à des antennes et des amplificateurs. Le segment sol comprend les équipements de transmission et réception, fixes ou mobiles, situés à la surface de la Terre : on parle couramment de *ground station*. ZODIAC DATA SYSTEMS est d'ailleurs un des leaders mondiaux dans la fourniture de station sol.

Une liaison satellite classique, comme présentée en Figure I-1, se compose d'une transmission d'un signal depuis une station terrienne vers un satellite : c'est ce qu'on appelle la liaison montante. Le satellite reçoit le signal et l'amplifie pour le retransmettre vers une autre station terrienne : c'est ce qu'on appelle la liaison descendante. Le satellite sert de répéteur.

Au cours des dernières décennies, une accélération de la miniaturisation des composants et des antennes a été engagée. Elle s'explique par un besoin accru de débit et donc une montée en fréquence des composants et des antennes. Celle-ci a permis une forte réduction du poids et de l'encombrement des équipements d'émission-réception. Parallèlement, les offres de téléphonie vocale et de transfert de données se sont multipliées à des niveaux de prix de plus en plus bas avec les réseaux terrestres de téléphonie mobile (2, 3 et 4G) et les réseaux satellitaires (Iridium, Globalstar, Orbcomm, etc…).

En fonction de l'application et de l'utilisateur, un satellite émet ou reçoit dans une bande de fréquence définie par l'Union Internationale des Télécommunications (ITU) qui réglemente le secteur.

Figure I-2 : Exemple du satellite d'EUTELSAT KA-SAT en test dans une chambre anéchoïque [6]

I.3. Les différents types de satellites

I.3.1. Les satellites géostationnaires

Le concept de communication par satellite a été proposé par Arthur C. Clarke dans un article publié dans la revue « Wireless World » en 1945 [7]. En effet, un satellite placé à une altitude de 35 786 km au-dessus de la surface de la Terre demeure dans une position fixe par rapport à la Terre. Cette orbite, appelée « orbite géostationnaire », est idéale puisqu'elle permet à une antenne au sol de communiquer avec un satellite 24 heures sur 24 sans avoir à modifier sa position. Le satellite est donc fixe pour le référentiel de la Terre.

C'est l'orbite la plus utilisée aujourd'hui (plus de 300 satellites), comme on peut le voir en Figure I-3, grâce à ces caractéristiques.

On retrouve plusieurs types de satellites : les satellites de télécommunications, ceux qui sont au cœur du projet ; et les satellites qui observent la Terre, comme les satellites météorologiques ou les satellites d'alerte précoce, qui ont pour mission de détecter le lancement d'un missile balistique.

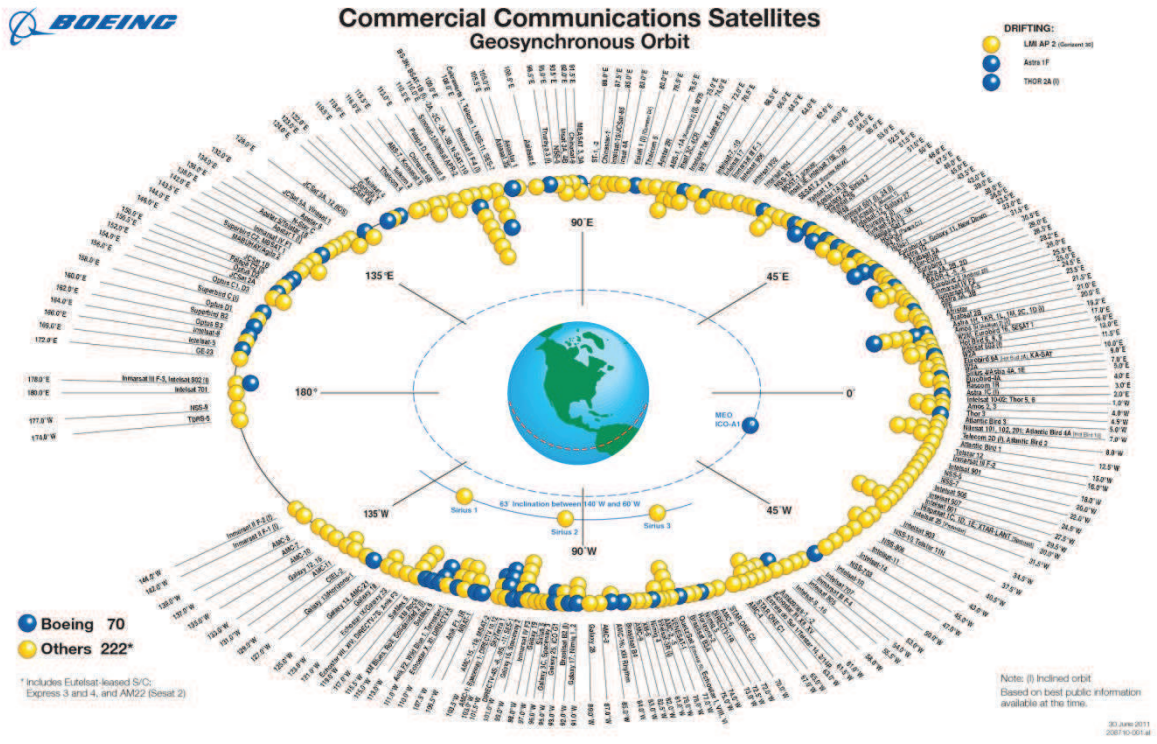


Figure I-3 : Schéma historique de la distribution des satellites de communication commerciaux sur l'orbite géostationnaire [5]

I.3.2. Les satellites à défilement

Il existe un autre type de satellites : ce sont les satellites à défilement. Ces satellites ont une orbite plus basse que l'orbite géostationnaire. Il en existe deux catégories : les satellites LEO (Low Earth Orbit) dont l'altitude est inférieure à 200 km et les satellites MEO (Medium Earth Orbit) dont l'altitude est compris entre 2000 km et l'orbite géostationnaire à 35 786 km. Ces deux catégories ont une période de révolution plus petite.

Un satellite à défilement est donc plus proche de la Terre que les satellites géostationnaires. Il met moins de temps à faire une rotation autour de la Terre que la Terre pour faire un tour sur elle-même. Un satellite à défilement peut donc faire plusieurs tours de Terre par jour et couvre une zone plus réduite en se déplaçant, d'où l'idée des constellations de satellites pour compenser ces caractéristiques.

Les constellations de satellites sont composées de plusieurs satellites permettant de couvrir une plus grande surface. Cette configuration complique cependant la gestion du trafic de données, les problèmes de hand-over (passage d'un satellite à un autre en cours de communication) ou encore de localisation de l'usager se posent alors. Dans la vie quotidienne, on connaît une application de constellation de satellites : le GPS américain ou plus récemment le concurrent européen Galileo. Ces deux constellations sont fonctionnelles à partir de 24 satellites. Les satellites à défilement sont plus appropriés pour la téléphonie, ainsi le système Iridium, composé de 66 petits satellites, propose un service de téléphonie avec une couverture mondiale [9]. Le système Globalstar propose lui aussi des services de téléphone avec une constellation de 48 satellites à défilement en orbite basse [10]. Il existe aussi des satellites à défilement dont l'objectif est l'observation de la Terre. Des constellations telles que SPOT permettent alors d'observer l'évolution de certains phénomènes dans le temps (déforestation, fonte des glaces, etc.) ou de recueillir des données pour l'agriculture ou encore la cartographie de terrains. Le système Jason permet d'étudier l'évolution du climat et de faire de la surveillance océanique. Certaines constellations comme HELIOS sont quant à elles destinées au renseignement ou à la défense.

Pour aller encore plus loin, de nombreux projets de « méga-constellations », comme présentées en Figure I-4, émergent pour fournir l'internet à haut débit dans des régions rurales non desservies. Deux projets [11] sont très médiatisés : OneWeb, piloté par Virgin Galactic et Qualcomm et SpaceX. Oneweb propose une constellation de 648 satellites de 150 kg à 1 800 km d'altitude tandis que SpaceX prévoit 4 000 satellites de 150 kg à 1 100 km d'altitude. Ce sont donc deux projets qui ont pour ambition de changer le segment spatial : c'est une production de masse et non plus une production personnalisée.

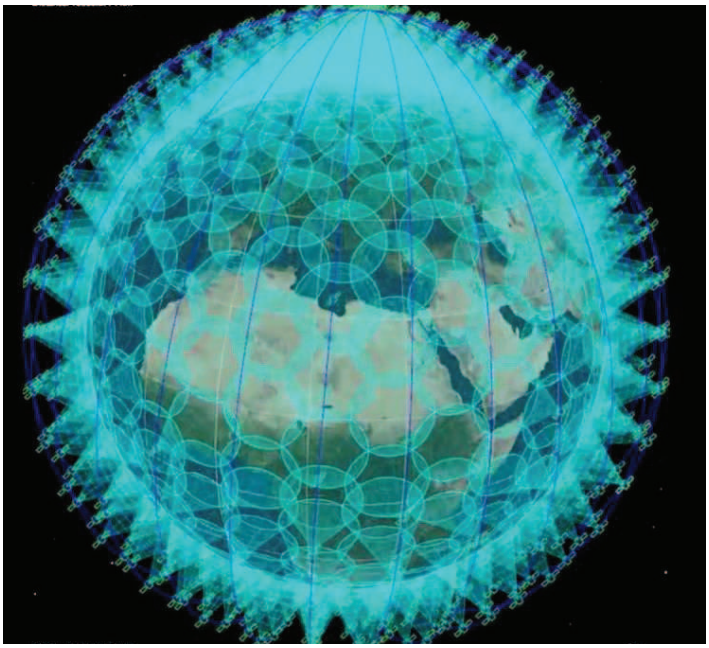


Figure I-4 : Principe d'une méga-constellation

I.3.3. Satellites Haut Débit - High Throughput Satellites (HTS)

L'ancienne génération de satellite émet sur une grande zone fixe, souvent un continent par exemple. Ainsi, l'information est envoyée de manière constante et quasi-uniforme à tout point de cette zone. Il y a donc autant d'information envoyée dans une zone urbaine que dans une zone désertique. Par ailleurs, ne possédant qu'un seul spot, la bande passante reste limitée.

Une nouvelle génération a fait son apparition : le multispot à travers le développement des HTS. Eutelsat fit le premier pas vers ces nouvelles technologies avec KA-SAT en 2011 pour fournir une liaison internet haute qualité et à bas coût. Il permet de fournir une couverture à l'Europe à travers quatre-vingt-deux spots. On peut parler d'une approche multifaisceaux. Sur KA-SAT, on utilise un schéma à quatre couleurs : c'est le schéma le plus utilisé. Celui-ci est présenté en Figure I-5. Les quatre couleurs sont divisées en deux sous bandes de fréquences, qui peuvent être soit en polarisation circulaire droite, soit en polarisation circulaire gauche.

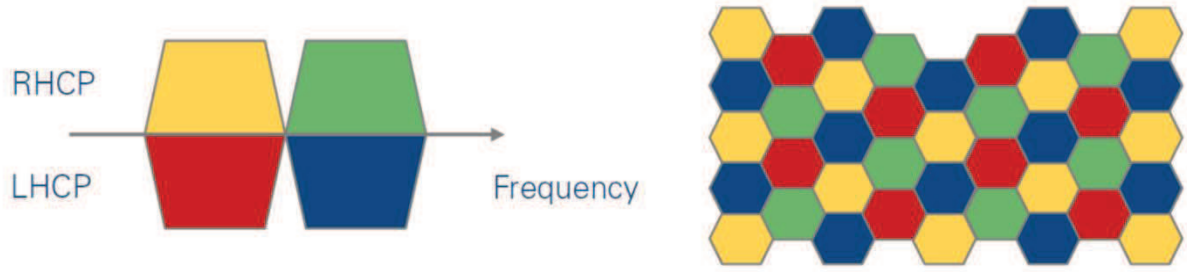


Figure I-5 : Principe d'un schéma à quatre couleurs [12]

La couverture de KA-SAT est représentée sur la Figure I-6. La capacité du satellite atteint 90 Mb/s. Tooway est un service d'internet à haut débit par satellite utilisant la couverture de KA-SAT sur l'Europe, le Bassin Méditerranéen et le Moyen-Orient. Le service propose un débit descendant jusqu'à 18 Mb/s pour ses utilisateurs. KA-SAT permet alors le déploiement de services pour les

particuliers autant que pour les professionnels avec la possibilité d'avoir des connexions sécurisées à des débits bien supérieurs à ceux proposés pour les particuliers.

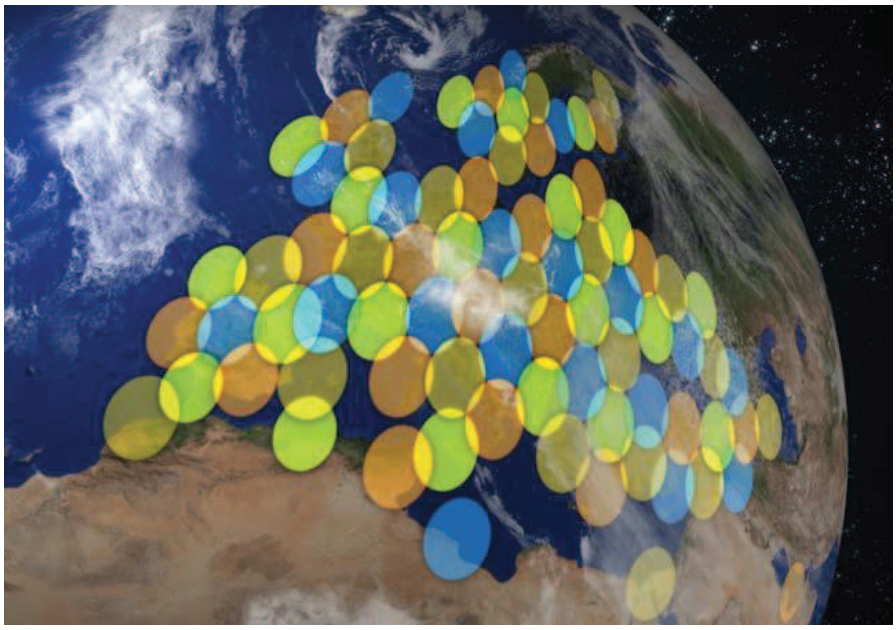


Figure I-6 : Couverture du satellite KA-SAT

I.4. Cadre du projet dans lequel s'inscrit cette thèse

Le projet peut convenir à plusieurs applications. Cependant, les spécifications ne seront pas les mêmes. Dans ce paragraphe, on se propose d'étudier deux types d'applications pour les télécommunications avec des mobiles : le segment aéronautique et le segment terrestre, qui comprend les secteurs ferroviaire et routier.

I.4.1. Les télécommunications aéronautiques avec des mobiles

Les règlements internationaux prévoient les services fixes par satellite comme primaires dans la bande Ka. La Conférence Européenne des administrations des Postes et Télécommunications (CEPT) qui coordonne les politiques Européennes de télécommunications a assimilé le service aéronautique mobile au service fixe dans la bande Ka. Cette avancée réglementaire confère un net avantage à cette bande sur les autres en matière de certification télécoms d'un terminal aéronautique.

Néanmoins, ceci nécessite toujours un gros travail avec les opérateurs pour les convaincre de la fiabilité des performances et de la sécurité du fonctionnement afin d'éviter tout risque d'interférence. L'utilisation croissante des communications à haut débit par satellites dans la cabine permettra aux passagers des compagnies aériennes de rester connectés pendant le temps du vol. L'In-Flight Connectivity (IFC) est un service offrant aux passagers la possibilité de rester connectés avec le monde extérieur à bord d'avions commerciaux pouvant contenir jusqu'à cinq cent passagers. Les utilisateurs bénéficient alors d'un accès internet haut débit, de la possibilité de téléphoner ou encore de la télévision en direct : on parle d'In-Flight Entertainment (IFE). Ces passagers accèderont à des services en ligne analogues à ceux qu'ils utilisent au sol : messagerie électronique, téléphone sur IP, environnement professionnel en VLAN, informatique en nuage avec espaces de travail collaboratifs, actualités, e-commerce, finances et banques, réseaux sociaux, vidéo, photos, télévision,

etc. Un point essentiel est qu'ils pourront utiliser leurs propres terminaux : smartphones, tablettes ou ordinateurs portables. Le marché actuel de la connectivité en cabine présente les caractéristiques d'un marché de télécoms grand public. Pour se développer il faut que le service fonctionne avec une vaste couverture, un débit disponible satisfaisant et à prix modique. Aujourd'hui, les systèmes disponibles sur le marché ne répondent pas complètement à ces critères. Ils sont tous trop chers et aucun ne propose à la fois une capacité de communication comparable aux usages du service terrestre et une couverture géographique répondant aux besoins des compagnies.

Le choix de la technologie de radiocommunications s'est portée sur les satellites dits à « spots » en bande Ka, c'est-à-dire des satellites géostationnaires utilisant un grand nombre de faisceaux dans les bandes 20 GHz (sens descendant) et 30 GHz (sens montant) comme présenté en Figure I-7.

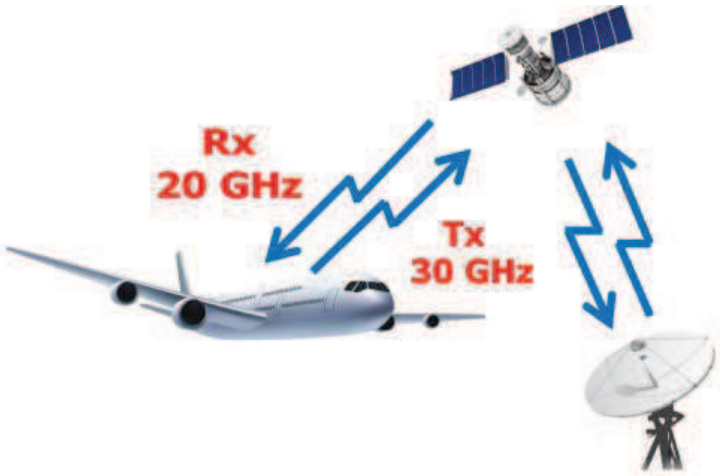


Figure I-7 : Principe de la liaison SATCOM avec ses fréquences

Cette technologie est la seule permettant à moyen terme de fournir la capacité globale de communication attendue par les compagnies aériennes. Si peu de satellites de ce type illuminent à présent l'Amérique du nord, l'Europe et les pays du Golfe, de nombreux programmes sont prévus par les opérateurs pour étendre la couverture. La technologie Ka des satellites HTS mettra alors à disposition des capacités inégalées quand les satellites en bande Ku seront saturés et ne permettront pas d'offrir un coût de communication compatible à la connectivité grand public.

I.4.2. Les télécommunications SOTM terrestres avec des mobiles

Il est envisageable d'imaginer transposer ce système à d'autres types de véhicule dits « terrestres ». La bande de fréquence choisie dans ce projet est exclusivement civile donc les activités militaires où les applications SOTM (*SATCOM-On-The-Move*) qui auraient pu être envisagées ne sont pas concernées.

Il est possible de dénombrer quatre types d'activité où des passagers pourraient avoir besoin d'utiliser la connectivité à bord :

Sur le réseau routier, on peut imaginer d'équiper les cars qui font des trajets de grande métropole à grande métropole. Les réseaux états-uniens, européens ou australiens sont un marché tout à fait adapté à ce type de système. Un car transporte cinquante personnes en moyenne donc les

débits attendus seront plus faibles que pour un avion. Cependant, dans la prochaine décennie, c'est plusieurs dizaines milliers de cars de ce type qui pourraient être équipées de tel système.

Sur le réseau ferroviaire, ce système peut être une alternative tout à fait crédible à l'option choisie notamment par la SNCF d'équiper des lignes TGV de réseaux 4G tout le long de la ligne. Un train peut contenir environ cinq cent personnes, en considérant que 40% des voyageurs utilisent le Wifi, les débits sont à peu près les mêmes que pour un avion [13]. De plus, pour les trains qui traversent des zones désertiques comme le Transibérien ou la « nouvelle route de la Soie », ce système semble tout à fait approprié.

Sur le réseau maritime, on pourrait imaginer utiliser ce type de terminal pour les bateaux de type yacht ou les plateformes pétrolières off-shore, considérant qu'il est facile d'installer ces systèmes plutôt que des paraboles. Les plateformes contiennent près de deux cent personnes en moyenne donc les débits seront proches de ceux des systèmes aéronautiques.

I.5. Etat de l'art des systèmes en développement

Dans cet état de l'art, les systèmes exclusivement électroniques seront répertoriés. Les systèmes avec un ou plusieurs axes mécaniques ne seront pas envisagés. Plusieurs sociétés ou laboratoires de recherche se sont lancés dans le développement de réseaux d'antennes à balayage électronique pour des applications d'IFC.

I.5.1. Les solutions de la société Phasor Solutions

La société Phasor Solutions a développé une antenne fonctionnant en bande Ku comme présenté en Figure I-8 et serait en cours de développement d'un système pour la bande Ka. Les éléments rayonnants sont arrangés selon une grille triangulaire, arrangement en quinconce, sur un panneau de 512 éléments ayant une épaisseur d'un pouce (2.54 cm). Une des particularités de ce système est qu'il peut être à la fois modulable et conformable. La modularité permet de combiner le nombre de panneaux requis afin d'obtenir les performances souhaitées. Cet agencement de panneaux peut être conformé pour épouser au mieux la surface sur laquelle il est disposé : carlingue d'avion, toit de train, etc.

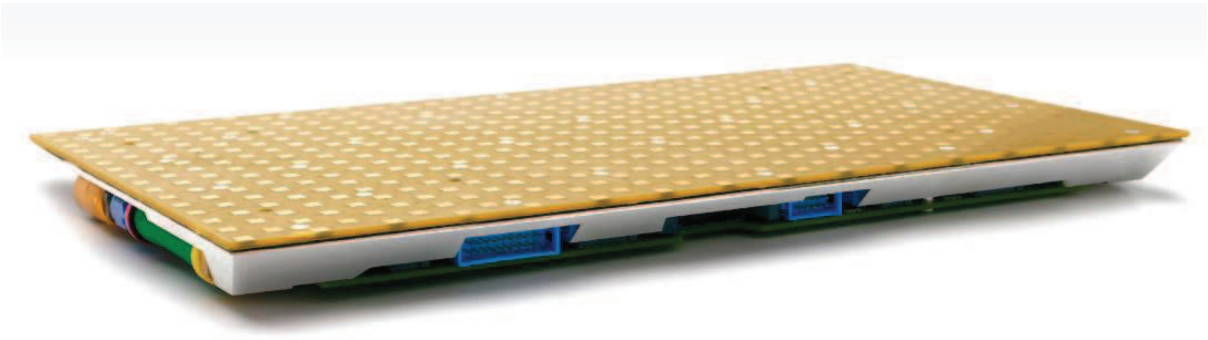


Figure I-8 : Réseau d'antennes développé par Phasor

En ce qui concerne l'architecture du système, Phasor utilise la formation de faisceau par le calcul (DBF : Digital Beam Forming). Chaque cellule élémentaire rayonne une onde à deux polarisations et possède deux ASIC (Application Specific Integrated Circuit) dédiés au contrôle du faisceau. Contrairement aux architectures classiques, les signaux sont mis en phase et sommés en

bande de base et non aux fréquences microondes, ce qui permet d'utiliser des ASIC en technologie SiGe faible coût [14]. Chaque panneau est composé de deux cartes électroniques disposées comme sur la Figure I-9. Les éléments rayonnants et les ASIC se situent de part et d'autre de la carte supérieure. La carte inférieure contient l'alimentation de puissance et toute la logique de commande.

Concernant les performances annoncées, le système en bande Ku est monobande (réception ou émission) et fournit un G/T de 14.3 dB/K et une PIRE (Puissance Isotrope Rayonnée Equivalente) de 53.6 dBW pour un assemblage de 6 panneaux élémentaires [15]. L'utilisation de la technologie SiGe ne permet pas d'obtenir un facteur de bruit inférieur à 2,6 dB, c'est pourquoi 6 panneaux sont nécessaires pour obtenir une telle valeur de G/T.

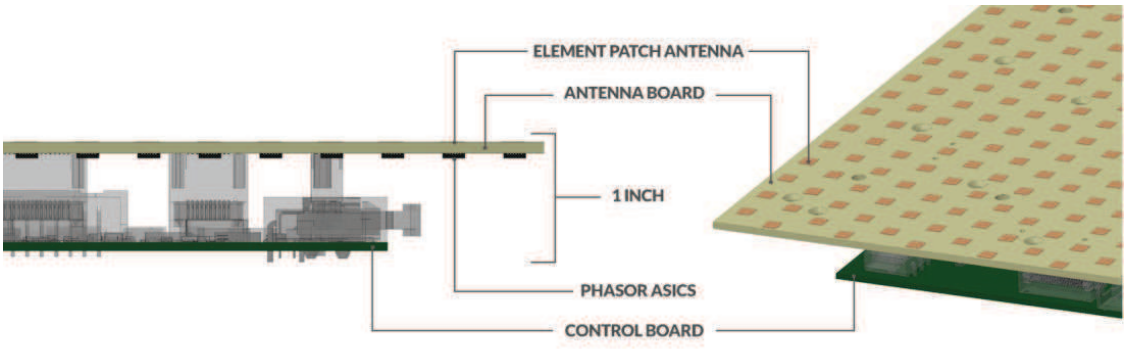


Figure I-9 : Eléments constituants l'antenne de Phasor

I.5.2. Projet NATALIA

L'objectif du projet NATALIA (New Automotive Tracking Antenna for Low-cost Innovative Applications) financé par l'ESA, était de proposer un concept de petit front-end pour véhicule automobile en bande Ku [16][17]. L'antenne développée est une antenne en réception entièrement pilotable électroniquement ; elle est dimensionnée pour des services de diffusion dédiés de fournisseurs tels que SES ASTRA. Le principal défi du projet était d'aboutir à une antenne planaire d'environ 20cm de diamètre (ou 30cm pour le marché US) pour des liaisons Ku en polarisation linéaire. La plage de fonctionnement de l'antenne de réception s'étend de 10.7GHz à 12.75GHz et l'antenne en polarisation linéaire doit offrir un G/T supérieur à -6dB/K dans un cône de réception compris entre 20° et 60°, mesuré depuis l'horizon.

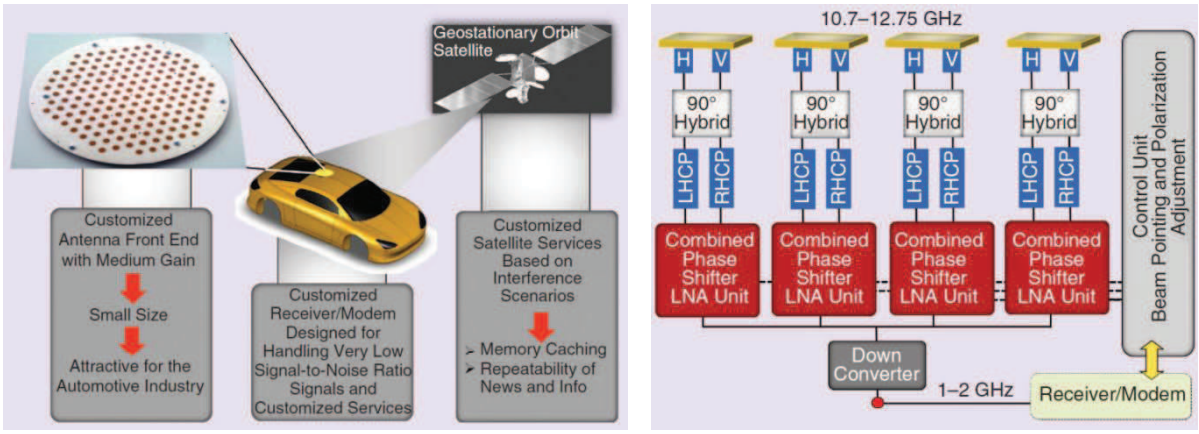


Figure I-10 : Antenne SATCOM NATALIA pour véhicule automobile et architecture de la chaine de réception

L'antenne est constituée d'un assemblage de 3 jeux de PCB comme présenté en Figure I-11 :

- Un premier empilement composé de deux couches (2 substrats + 2 métallisations) réalise le panneau rayonnant. On trouve 156 antennes patch double toit disposées en maille hexagonale.
- Le deuxième empilement contient la partie circuit RF et les fentes de couplage pour exciter les patchs du premier empilement. Ce deuxième PCB est un empilement de 9 substrats qui contient des coupleurs hybrides, les déphaseurs RF et les amplificateurs faible bruit. Les 312 MMIC AsGa contiennent chacune un amplificateur faible bruit à deux étages d'amplification et un déphaseur 4 bits. Ces MMIC sont pilotés par un bus série. Ce deuxième niveau de PCB est maintenu en contact avec le PCB des patchs par vissage, le couplage se fait sans contact, par des fentes résonnantes. A ce niveau de PCB, le circuit formateur de faisceau est décomposé en trois sous-réseaux, offrant 3 sorties RF qui seront connectées au troisième PCB par trois mini connecteurs SMP.
- Le troisième PCB permet de combiner les trois entrées RF connectées au PCB n°2. Ce troisième niveau embarque la partie DC power, un bus série, le microcontrôleur et les mémoires ainsi que le port d'accès de l'antenne.

Bien que la liaison soit en polarisation linéaire, la réception utilise les deux polarisations circulaires gauche et droite pour réaliser l'alignement de polarisation. Ainsi un coupleur hybride est connecté au dos de chaque patch et deux déphaseurs permettent de recaler chacune des deux voies avant leur sommation pour optimiser l'axe de polarisation de l'antenne. Cette topologie double le nombre d'amplificateurs faible bruit et de déphaseurs (312 MMIC pour 156 patchs) et dégrade très certainement le G/T en interposant un coupleur hybride entre chaque élément rayonnant et chaque amplificateur faible bruit.

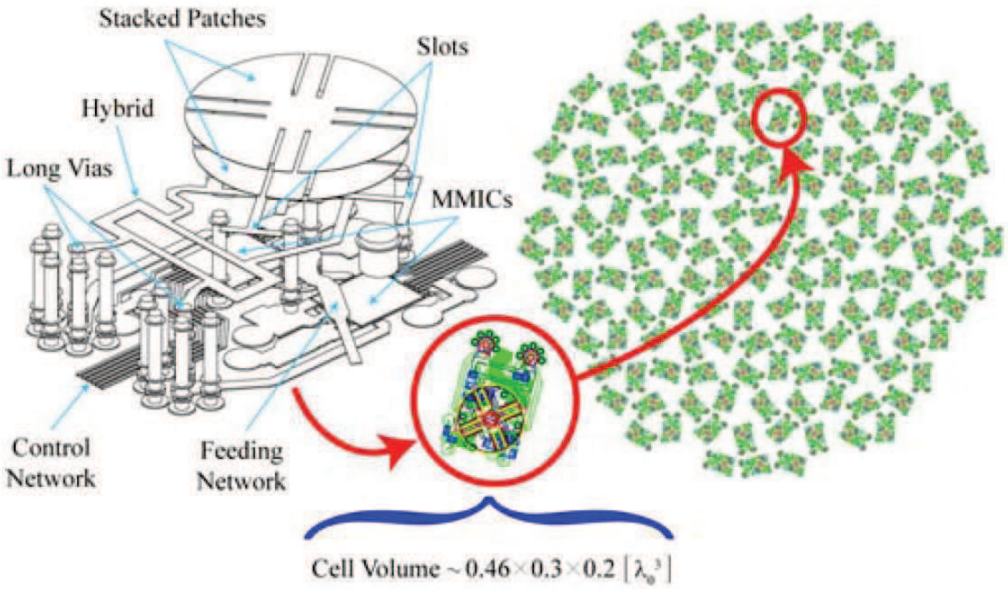


Figure I-11 : Elément rayonnant, coupleur hybride et MMIC(s) au sein de la cellule unitaire de l'antenne NATALIA

I.5.3. Projet SANTANA

Le projet SANTANA [18], financé par l'agence aérospatiale Allemande (DLR), est le fruit d'une collaboration entre l'Université Technique de Hambourg et les sociétés IMST et Airbus Defense and Space. L'objectif du projet est de développer une antenne à balayage électronique en bande Ka

intégrant la formation de faisceau par le calcul (DBF). Le système est composé de deux antennes séparées pour l'émission et la réception.

Comme l'illustre la Figure I-12, avec le DBF les signaux provenant de chaque antenne sont amplifiés puis convertis en bande de base à l'aide d'un mélangeur avant d'être numérisés. Ils sont ensuite traités à l'aide d'un FPGA ou d'une CPU. Cette architecture offre beaucoup de possibilités et de flexibilité, mais l'impact sur le coût peut être important s'il y a beaucoup d'éléments rayonnants. En effet, les chaînes de conversion analogique/numérique associées à chaque élément ainsi que les processeurs nécessaires pour le traitement de ces données représentent des coûts importants.

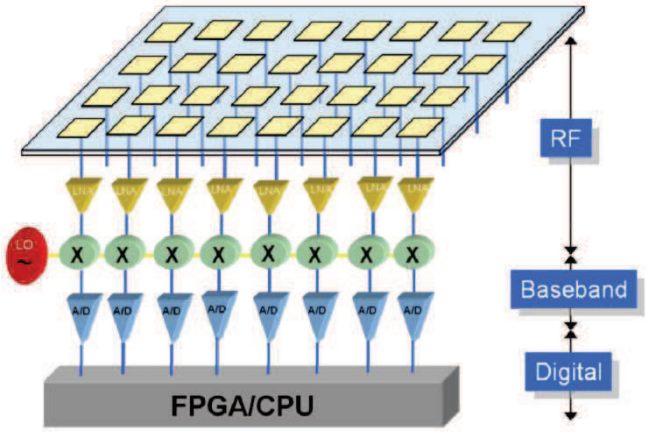


Figure I-12 : Architectures de réseaux à balayage électronique [19]

Le projet SANTANA propose une architecture modulaire. Chaque module est composé de 16 éléments rayonnants. Cette architecture permet de réaliser des antennes de tailles différentes en associant le nombre de modules requis. Cette modularité permet de faciliter la maintenance. Chaque élément rayonnant possède un bloc de conversion en Fréquence Intermédiaire (880 MHz) comme le présente la Figure I-13. La partie émission intègre un circuit de calibration dédié [20].

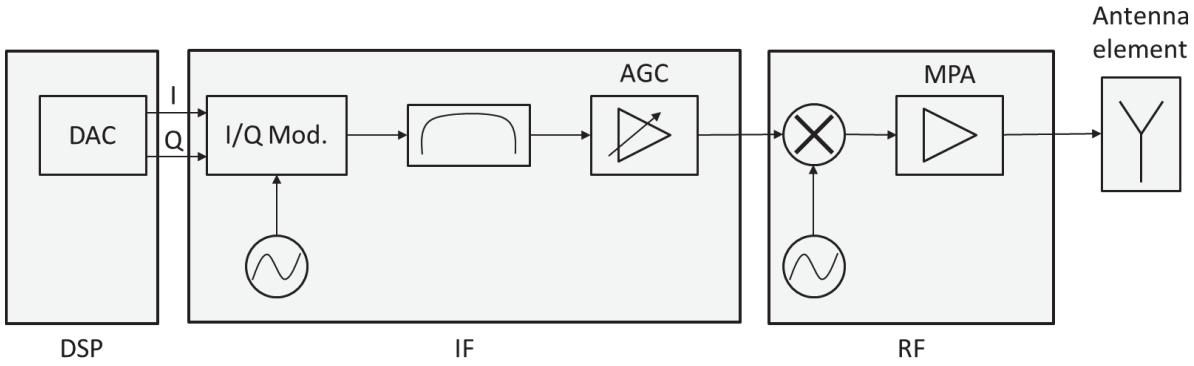


Figure I-13 : Architecture de la chaîne d'émission proposée dans le projet SANTANA

D'autres types d'architectures sont également proposés dans le projet SANTANA. Parmi celles-ci, le XY Steering consiste à intégrer une chaîne active par ligne et colonne du réseau [19]. Cependant, cette architecture n'est possible que dans le cas d'un réseau émission (il faut deux signaux à sommer, c'est impossible en réception). En effet, pour un dépointage quelconque, la phase appliquée à chaque élément peut-être décomposée en deux composantes x et y (ligne et colonne). Ainsi, grâce à ce principe, un réseau de NxM éléments voit son nombre de chaînes actives réduire de NxM à N+M, ce qui est très intéressant dans le cas d'un système ayant beaucoup d'éléments

rayonnants. En revanche, afin de mixer les contributions ligne et colonne sur chaque élément, un mélangeur est quand même nécessaire au niveau des éléments rayonnants. Ce point n'est pas contraignant dans le cas du DBF car le mélangeur est déjà nécessaire. Cette technique peut également s'appliquer aux réseaux classiques. Dans ce cas, l'inconvénient est l'ajout d'un mélangeur.

L'élément est imprimé sur une structure LTCC (Low Temperature Co-Fired Ceramics) de 17 couches comme on le devine sur la Figure I-14. La conception et l'intégration de cette structure sont relativement complexes [20]. Une brique LTCC comprend alors les éléments rayonnants, le réseau de calibration, les circuits RF ainsi qu'un système de refroidissement.

Ce projet très intéressant fait intervenir des technologies complexes et a permis de démontrer la faisabilité d'une antenne à balayage électronique en bande Ka intégrant une architecture de formation de faisceau par le calcul. Cette architecture offre une flexibilité maximale, en effet, il n'y a aucune contrainte sur les gradients de phase ou d'amplitude applicables aux différents éléments. En revanche, cette solution est très couteuse, notamment pour les grands réseaux. Ce projet ne semble cependant pas avoir dépassé le stade du prototype.

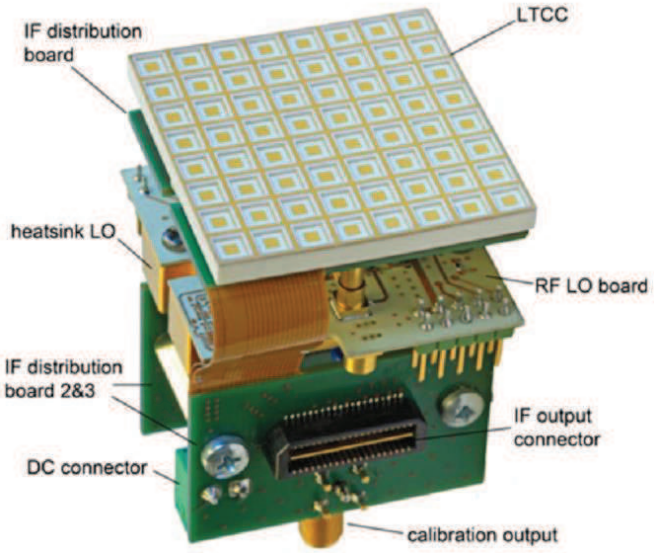


Figure I-14 : Maquette d'un réseau 8x8 avec la logique de commande associée [21]

I.5.4. Solution proposée par la société Gilat

La société Gilat propose elle aussi un terminal fonctionnant en bande Ka pour la connectivité aéronautique, ferroviaire, maritime ou automobile. Comme on peut le voir sur la Figure I-15, le terminal est composé de deux antennes séparées. Le terminal présente un très faible encombrement puisque sa hauteur est inférieure à 5 cm. La taille des antennes est ajustable pour s'adapter à diverses spécifications de gain. Très peu d'informations sont disponibles sur les technologies utilisées. Des cellules MMIC sont utilisées au niveau de l'élément rayonnant pour réaliser le dépointage électronique.

Concernant les performances annoncées, le terminal fonctionne en réception entre 19.2 GHz et 20.4 GHz et en émission de 29 GHz à 30 GHz en polarisation circulaire. Pour une antenne de 230 mm x 230 mm et un pointage à 20° d'élévation, le G/T est de 7 dB/K et la PIRE est de 45.5 dBW [22].

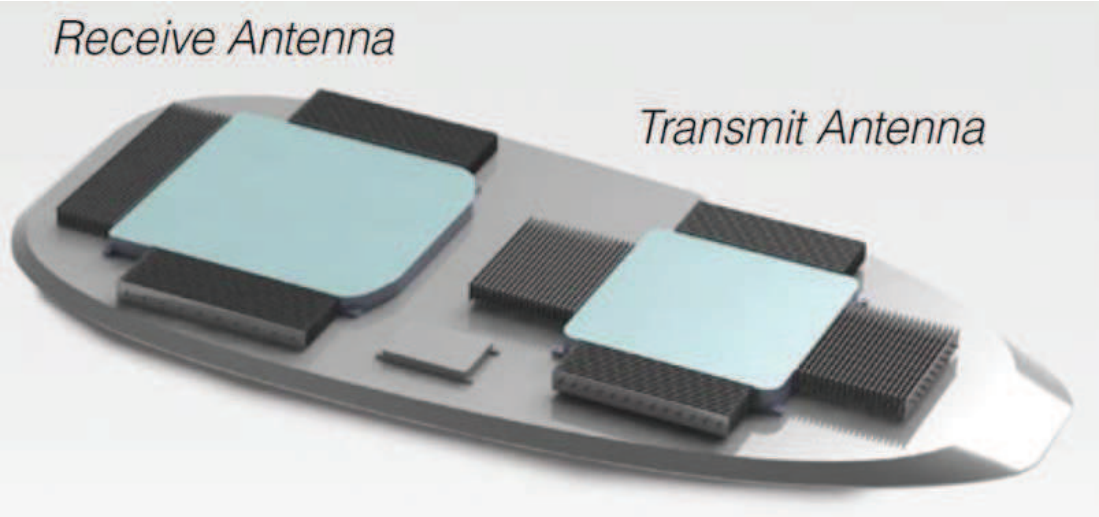


Figure I-15 : Vue d'artiste du terminal Gilat [29]

I.5.5. HiSkySat

La société Israélienne HiSkySat a conçu un petit terminal de communication satellitaire fonctionnant dans la bande Ka [23]. Comme on peut le voir sur la Figure I-16, deux réseaux d'antennes distincts assurent l'émission et la réception. Ce terminal se destine plutôt à un usage personnel (randonnée en montagne, etc.) permettant de fournir un accès de données à un smartphone ou tout autre appareil par le biais d'une connexion WiFi ou Bluetooth.

Figure I-16 : Terminal de communication par satellite développé par HiSkySat [32]

Comme l'illustre la Figure I-17, les éléments rayonnants sont des patches annulaires fonctionnant entre 17.7-20.2 GHz en réception et 27.5-30 GHz en émission [24]. La polarisation est circulaire droite ou gauche, interchangeable tandis que la plage de dépointage s'étend entre 0° et 55° en élévation.

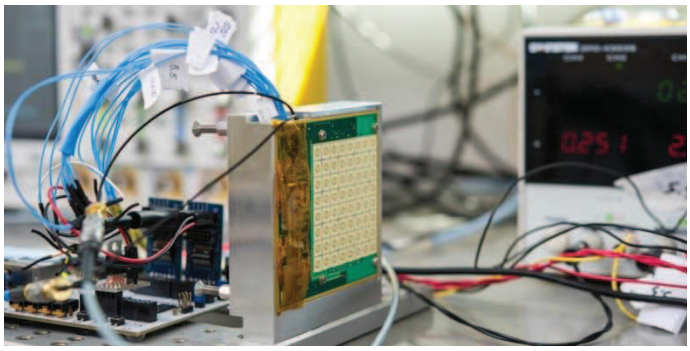


Figure I-17 : Réseau Rx développé par HiSkySat en phase de test [32]

I.5.6. Solution proposée par l'Université de Californie de San Diego

Des travaux menés par l'Université de San Diego en Californie (UCSD) sont aussi en cours de développement pour montrer la faisabilité de circuits intégrés intégrant des voies d'émission ou de réception sur des technologies bas coût, à base de Silicium-Germanium [25] Dans celles-ci, les éléments rayonnants sont directement intégrés au wafer, en raison des fréquences utilisées. Les conceptions montrent de bonnes capacités d'intégration et notamment l'ajout de fonctionnalités de pilotage SPI (Serial Peripheral Interface) ou de tests embarqués comme le BIST (Built-In Self Test). Ses chercheurs tentent d'adapter ces concepts pour des fréquences inférieures, notamment pour les marchés 5G et SATCOM. Dans les 2 cas, la principale différence réside dans la conception de circuits qui peuvent être reportés sur des grands panneaux d'antennes. Des travaux montrent des premiers démonstrateurs développés en bande X puis en bande Ku, en partenariat avec Rockwell & Collins. Plus récemment, en 2018 le groupe a publié des travaux pour des applications 5G (28 GHz) avec une architecture qui pourrait préfigurer une évolution vers le marché des SATCOM, même si les performances attendues en 5G ne sont pas aussi ambitieuses que pour les SATCOM. Une première architecture repose sur le développement d'un circuit Tx/Rx pour 4 antennes, comme le montre la Figure I-18. Ce circuit élémentaire, reporté sur un circuit multicouche, est associé à une tuile de réseaux de 32 éléments [26]. Les performances mesurées en termes de formation de faisceaux sont données dans la Figure I-18. Elles ne sont présentées qu'en réception. Les résultats montrent que les dépointages jusqu'à +/-50° sont conformes. La PIRE annoncée est de 45 dBm à 28 GHz, avec des lobes secondaires inférieurs à -12 dB. Le facteur de bruit est de l'ordre de 5 dB. Le système fonctionne en simple polarisation linéaire uniquement.

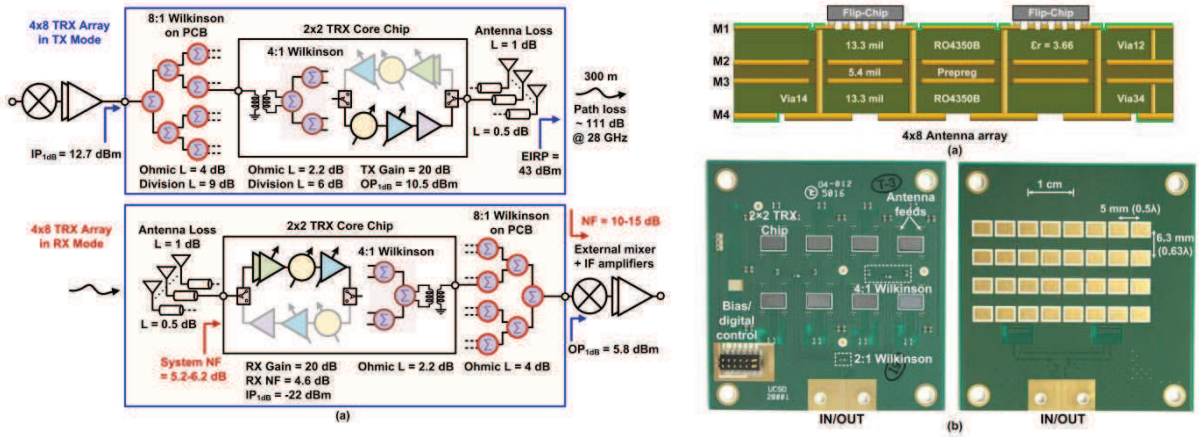


Figure I-18 : Architecture Tx/Rx proposée par UCSD avec 4 antennes (à gauche) et intégration à une antenne de 4 x 8 éléments rayonnants à 28 GHz.

Une autre déclinaison des architectures développées par l'UCSD a été faite en 2018 pour des applications SATCOM en bande Ku [27]. Il s'agit cette fois d'un circuit Tx en double polarisation linéaire, comportant 4 sorties par polarisation (Figure I-19). Un prototype associé à un panneau de 256 éléments rayonnants a été fabriqué et mesuré sur un circuit multicouche low-cost (Megtron 6). Les performances en dépointage sont données jusqu'à +/-60°, avec la possibilité de réduire le niveau des lobes secondaires à un niveau inférieur à -20 dB, en utilisant des pondérations en amplitude. La publication donne des figures de mérite comme l'ACPR mais certaines informations sur les caractéristiques électromagnétiques (TOS actif, polarisation croisée à 45°), ne sont pas disponibles. Ces travaux de l'UCSD montrent des performances intéressantes même s'il n'y a pas encore de déclinaison en polarisation circulaire en bande Ka. De plus, les performances détaillées des circuits, lorsqu'elles sont accessibles, montrent que certains paramètres sont perfectibles, comme les facteurs de bruit ou les rendements en puissance ajoutée.

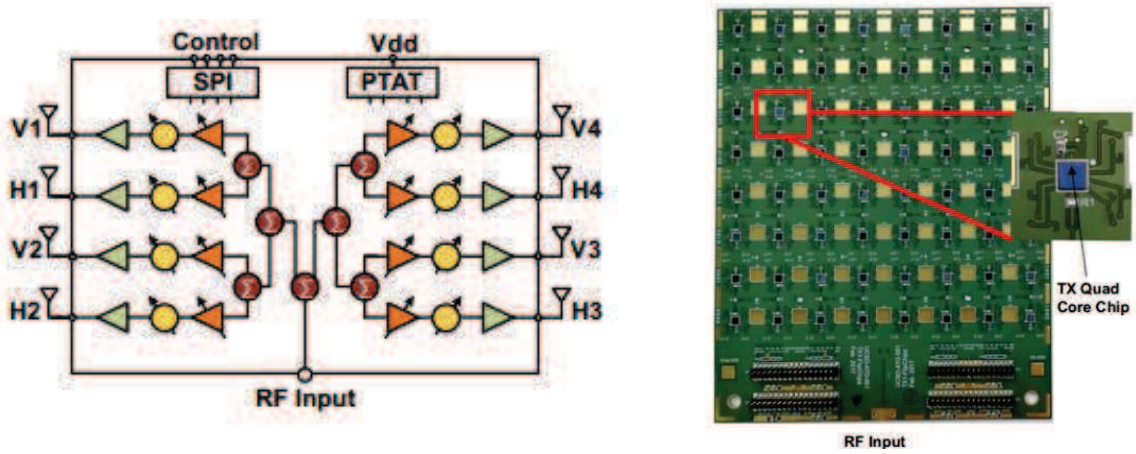


Figure I-19 : Architecture du circuit Tx double polarisation en bande Ku (à gauche), empilement (au milieu) et réseau de 256 éléments pilotables (à droite)

I.5.7. Projet FLEXWIN

Dans le cadre d'un projet FP7, projet financé par la Commission Européenne, nommé FLEXWIN, un consortium porté par Airbus DS a mis au point un démonstrateur Tx/Rx en bande Ka [28][29]. Ce projet, qui s'est terminé en 2014, mettait notamment en avant des travaux de l'Université de Calabria (Italie) sur la partie antennes et l'Université d'Ülm (Allemagne) pour la partie circuit. L'originalité du travail repose sur l'utilisation d'une seule antenne pour les bandes Tx et Rx. Cela est possible grâce à l'utilisation d'éléments de type fente annulaire, qui se prête à une imbrication dans la maille du réseau, comme le montre la Figure I-20. Les éléments Tx sont disposés suivant une maille triangulaire et les éléments Rx suivant une maille carrée. Les performances mesurées sur la Figure 36 montrent un dépointage jusqu'à +/-50° des lobes secondaires de l'ordre de -13 dB. L'antenne souffre cependant de problématiques de TOS actifs, avec des remontées notables dans des directions autour de +/-60°. Ce point doit être amélioré dans le cadre d'une utilisation pour des applications SATCOMs.

Un des challenges relevés dans le cadre du projet est l'intégration d'un circuit Tx/Rx associé à l'antenne. L'imbrication des éléments requiert une conception particulière des voies d'émission et réception au niveau du MMIC. La réalisation est faite sur une technologie BiCMOS SiGe. Chaque circuit peut gérer 4 éléments en Tx et 2 en Rx. Les travaux mettent en avant des difficultés à obtenir les performances visées en simulation sur les rendements en puissance ajouté pour l'émission (9% au

lieu de 22%) et un facteur de bruit supérieur de 2 dB aux attentes (entre 5 et 6 dB). L'architecture reste néanmoins intéressante pour la tentative d'intégration des voies Tx et Rx sur une seule et même antenne. Par rapport aux objectifs de la présente étude, il faut aussi relever que la solution développée dans le projet FLEXWIN ne fonctionne qu'en polarisation linéaire et qu'une évolution de la solution en polarisation circulaire ne paraît pas évidente.

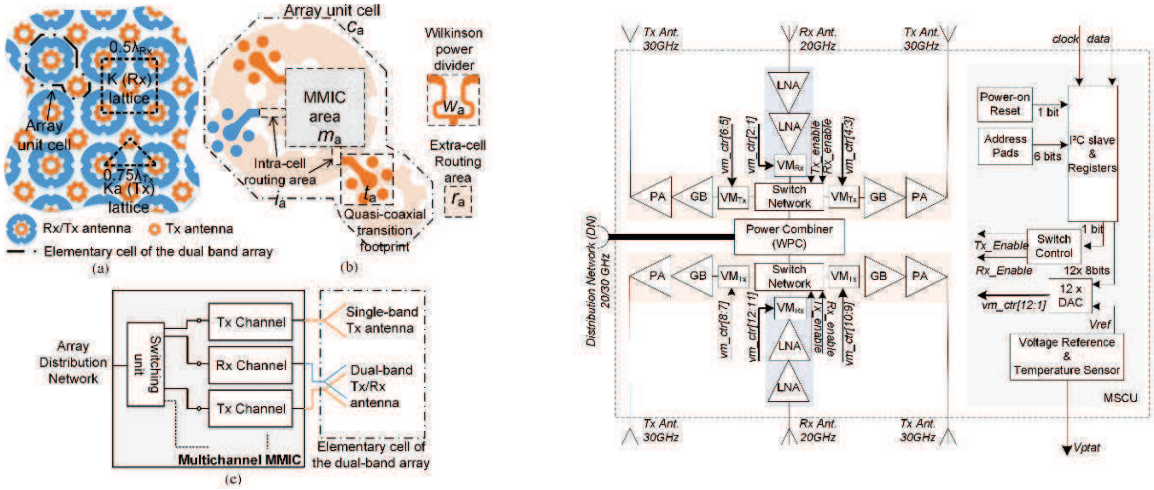


Figure I-20 : Schéma de principe de l'intégration du MMIC à la maille Tx/Rx du réseau (à gauche) et détail des étages d'intégration (à droite)

I.5.8. Solution proposée par la société Kymeta

La société Kymeta Corp propose une antenne à balayage électronique dont la Figure I-21 présente le radome de l'antenne. Contrairement aux solutions classiques qui comportent des déphaseurs, la technologie qu'utilise Kymeta Corp est basée sur les métamatériaux [30]. Le terminal développé est spécifié pour fonctionner en bande Ku et offre un gain de l'ordre de 33 dBi en Rx ainsi qu'en Tx. Le G/T spécifié est de 9.5 dB/K.

Figure I-21 : Antenne développée par Kymeta

I.5.9. Solution proposée par la société Alcan Systems

La société Alcan Systems, en partenariat avec l'Université de Darmstadt développe actuellement un système qui repose sur l'utilisation de cristaux liquides dont une vue est présentée en Figure I-22 [31]. C'est en faisant varier l'état des cristaux liquides qu'un gradient de phase peut

être appliqué aux éléments rayonnants afin de faire dépointer le faisceau. Ce développement, encore au stade laboratoire présente des avantages tels que le coût et la consommation. En revanche la stabilisation des cristaux liquides lors du changement d'état engendre un temps de réponse de l'ordre de dix secondes, ce qui rend le système difficilement applicable au cas de l'IFC.

Figure I-22 : Antenne développée par Alcan Systems

I.5.10. Solution proposée par la société Isotropic Systems

La société américaine Isotropic Systems a annoncé récemment [32] le développement d'un terminal pour des communications à haut débit et des applications domestiques ou mobiles. Le concept est basé sur la formation de faisceau par l'optique à l'aide d'une lentille. La possibilité de travailler en multi-faisceaux est évoquée. Comme le montre la Figure I-23, Isotropic Systems propose une architecture modulaire avec une seule ouverture rayonnante pour l'émission et la réception. La bande de fonctionnement annoncée est la bande Ku. La date de sortie du terminal est prévue pour 2019, cependant, on ne trouve pas plus d'informations sur le fonctionnement ou les performances du système antennaire.

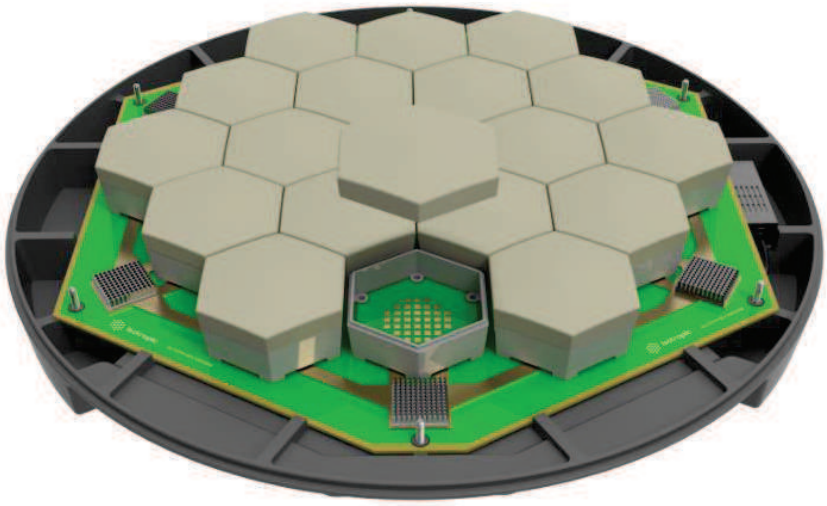


Figure I-23 : Image de synthèse du concept proposé par Isotropic Systems

Les systèmes à balayage électronique présentent de nombreux avantages. Ces solutions à très faible encombrement permettent de respecter l'aérodynamisme des structures sur lesquelles elles sont placées. Elles permettent alors de réaliser des économies de carburant par rapport aux

solutions mécaniques. Cependant, bien que ces solutions semblent les plus adaptées pour des applications de connectivité mobile, nombreuses sont celles qui sont encore au stade laboratoire.

I.6. Les objectifs du projet dans lequel s'inscrit la thèse

I.6.1. Le projet global

L'objectif principal du projet est donc de développer un terminal à bord de mobile en bande Ka pour des applications SATCOMs. Cette thèse de doctorat est donc inscrite dans un projet plus global et les spécifications définies pour les fonctions actives présentées dans ce manuscrit sont déterminées dans le cadre plus général de ce projet.

L'angle de pointage en élévation choisi est essentiel pour la commercialisation du terminal. Plus l'angle est important et plus la couverture du système sera grande. L'inconvénient aujourd'hui est qu'il n'y a que les satellites géostationnaires qui permettent d'utiliser ce type de terminal. Ainsi, l'angle de pointage dépend de la position du mobile par rapport à l'arc géostationnaire. La Figure I-24 présente la couverture mondiale dans le cas d'un pointage en élévation à 70°. Celle-ci ne permet pas de couvrir 100 % du trafic aérien, en effet, de nombreux avions faisant les liaisons transocéaniques passent par les pôles.

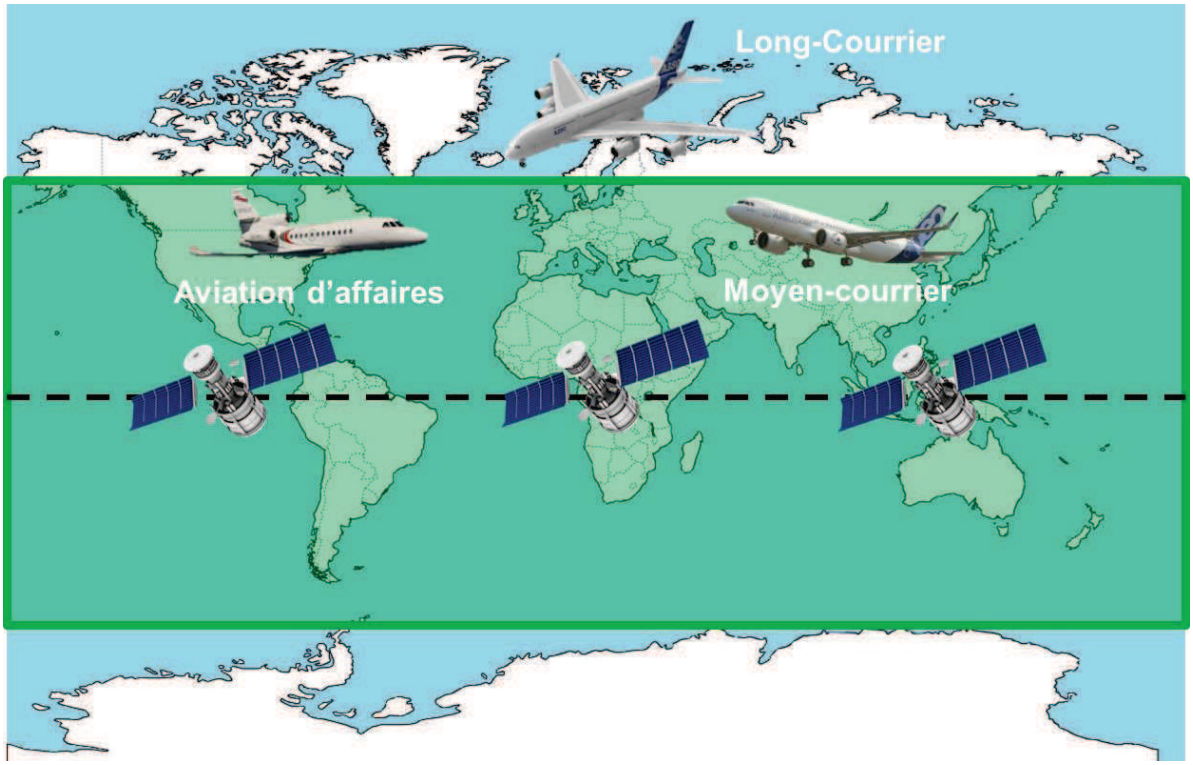


Figure I-24 : Zone de couverture de l'antenne à pointage électronique avec un angle d'élévation de 70° avec des satellites géostationnaires

I.6.2. Cahier des charges

Le cahier des charges global de l'étude sur l'antenne complète est présenté dans le Tableau I-1.

Paramètres	Spécifications	Commentaire
Fréquences Rx	18,3 – 20,2 GHz	
Polarisation Rx	Circulaire	Droite et Gauche
Gain Rx	38 dBi	$\theta_0 = 0°$
G/T	15 dB/K	$\theta_0 = 0°$
Fréquences Tx	28,1 – 30,0 GHz	
Polarisation Tx	Circulaire	Droite et Gauche
Gain Tx	39 dBi	$\theta_0 = 0°$
PIRE	46 dBW	$\theta_0 = 0°$
Diagramme de rayonnement	ETSI EN 303 978	Spécial Antenne
Dépointage élévation	0 – 70°	
Dépointage azimut	0 – 360°	
Discrimination de polarisation	25 dB	Spécial Antenne
Hauteur	< 50 mm	
Poids	< 10 kg	
Température de fonctionnement	- 55°C à +85°C	
Température de stockage	- 65°C à +165°C	

Tableau I-1 : Cahier des charges du terminal

I.6.3. Travail de cette thèse de doctorat

Cette thèse de doctorat ne s'intéresse pas à la conception des éléments rayonnants. Cependant, il est impossible de ne pas prendre en compte les spécifications des éléments rayonnants comme le gain de l'antenne, l'adaptation des éléments rayonnants… pour développer un circuit actif utilisé dans une antenne à pointage électronique.

Cette thèse de doctorat a donc pour objectif de développer un circuit actif comprenant un déphaseur et éventuellement d'autres fonctions RF. Ce circuit devra donc permettre le pointage électronique entre 0 et 360° en azimut et entre 0 et 70° en élévation.

Références bibliographiques du Chapitre I

[6] https://www.futura-sciences.com/sciences/actualites/astronautique-ka-sat-satellite-recevoir-internet-partout-26892/

[7] Clarke A.C., ”Extra-Terrestrial Relays : Can Rocket Stations Give World Wide Radio Coverage ?”, Wireless World, pp. 305-308, 1945

[8] Boeing, http://www.boeing.com/defense-space/space/bss/launch/980031_001.pdf

[9] D. E. Sterling and J. E. Hatlelid, “The iridium system-a revolutionary satellite communications system developed with innovative applications of technology," in MILCOM 91 - Conference record, Nov 1991, pp. 436-440 vol.2.

[10] P. Bacon, “Introduction to globalstartm [satellite communication system]," in IEE Colloquium on Communication Opportunities Offered by Advanced Satellite Systems - Day 1 (Ref. No. 1998/484), Oct 1998, pp. 3/1-3/8.

[11] V. Velivela, “Small satellite constellations: The promise of "internet for all", Observer Research Foundation, no. 107, Sept 2015.

[12] R. Swinford and B. Grau, “High throughput satellites: Delivering future capacity needs," Arthur D. Little, Tech. Rep. 2, July 2015.

[13] SNCF, https://twitter.com/Pmatuchet/status/910754295313784832/photo/1

[14] R. Mayo and S. Harmer, “A cost-effective modular phased array,” in *2013 IEEE International Symposium on Phased Array Systems and Technology* , Oct 2013, pp.93–96.

[15] *Fiche technique*, Phasor Solutions

[16] Baggen, Holzwarth, Böttcher, and Otto – « Innovative Antenna Front Ends from L-Band to Ka-Band » - IEEE Antennas and Propagation Magazine - oct. 2017

[17] Baggen, Vaccaro, Llorens del Río, Padilla, Torres Sánchez – « NATALIA: a SATCIL phased array in ku-band » – ESA/ESTEC, Noordwijk,- 3-5 oct 2012

[18] S. Holzwarth, A. F. Jacob, A. Dreher, C. Hunscher, H. Fischer, A. Stark, B. Rohrdantz, A. Geise, K. Kuhlmann, R. Gieron, O. Litschke, D. Lohmann, W. Simon, P. Buchner, M. V. T. Heckler, and L. A. Greda, “Active antenna arrays at ka-band : Status and outlook of the santana project,” in *Proceedings of the Fourth European Conference on Antennas and Propagation*, April 2010, pp. 1–5.

[19] L. Baggen and S. Holzwarth, “Satcom-on-the-move : Digital beam forming versus phased array,” in *The 8th European Conference on Antennas and Propagation (EuCAP 2014)*, April 2014, pp. 2610–2614.

[20] A. Stark, A. Dreher, H. Fischer, A. Geise, R. Gieron, M. V. T. Heckler, S. Holzwarth, C. Hunscher, A. F. Jacob, K. Kuhlmann, O. Litschke, D. Lohmann, W. Simon, F. Wotzel, and D. Zahn, “Santana : Advanced electronically steerable antennas at ka-band,” in *2009 3rd European Conference on Antennas and Propagation*, March 2009, pp. 471–478

[21] Baggen, Holzwarth, Böttcher, and Otto – « Innovative Antenna Front Ends from L-Band to Ka-Band » - IEEE Antennas and Propagation Magazine - oct. 2017

[22] *RaySat ESA/PAA*, Fiche technique, Gilat

[23] HiSkySat, http://www.hiskysat.com/#home

[24] https://www.prnewswire.com/fr/communiques-de-presse/hisky-devoile-ses-antennes-reseau-a-bande-ka-et-commande-de-phase-de-transmission-et-reception-pour-les-marches-mss-et-iot-613677883.html

[25] G. M. Rebeiz et L. M. Paulsen, « Advances in low-cost phased arrays using silicon technologies », 2017, p. 1035‑1036.

[26] K. Kibaroglu, M. Sayginer and G. M. Rebeiz, "A Low-Cost Scalable 32-Element 28-GHz Phased Array Transceiver for 5G Communication Links Based on a 2x2 Beamformer Flip-Chip Unit Cell," in *IEEE Journal of Solid-State Circuits*, vol. PP, no. 99, pp. 1-15; doi: 10.1109/JSSC.2018.2791481.

[27] A. H. Aljuhani, T. Kanar, S. Zihir, G. M. Rebeiz, ”A Scalable Dual-Polarized 256-Element Ku-Band SATCOM Phased-Array Transmitter with 36.5 dBW EIRP Per Polarization”, *EumW 2018.*

[28] F. Tabarani, L. Boccia, T. Purtova, A. Shamsafar, H. Schumacher and G. Amendola, "0.25-µm BiCMOS System-on-Chip for K-/Ka-Band Satellite Communication Transmit-Receive Active Phased Arrays," in *IEEE Transactions on Microwave Theory and Techniques*, vol. PP, no. 99, pp. 1-15. doi: 10.1109/TMTT.2017.2774804.

[29] A. I. Sandhu, E. Arnieri, G. Amendola, L. Boccia, E. Meniconi and V. Ziegler, "Radiating Elements for Shared Aperture Tx/Rx Phased Arrays at K/Ka Band," in *IEEE Transactions on Antennas and Propagation*, vol. 64, no. 6, pp. 2270-2282, June 2016. doi: 10.1109/TAP.2016.2552550

[30] Kymeta, https ://www.kymetacorp.com.

[31] Strunck S., Karabey, O.H., Weickhmann C., Gaebler A. Jakoby R., “Continuously Tunable Phase Shifters for Phased Arrays based on Liquid Crystal Technology”, IEEE International Symposium on Phased Array Systems and Technology, pp 82-88, 2013

[32] Isotropic Systems, https://www.isotropicsystems.com/

PARTIE 2

Chapitre II

II.1. Introduction générale

II.1.1. Introduction

La première partie de cette thèse de doctorat est consacrée à la réalisation d'un déphaseur en bande Ka. Pour réaliser un dépointage électronique, il faut déphaser le signal aussi bien en émission qu'en réception. L'idée est donc de réaliser une commande pour contrôler la phase du signal et obtenir un dépointage du lobe principal du diagramme de rayonnement d'une antenne. Ce type de système permet de limiter l'utilisation de positionneurs mécaniques.

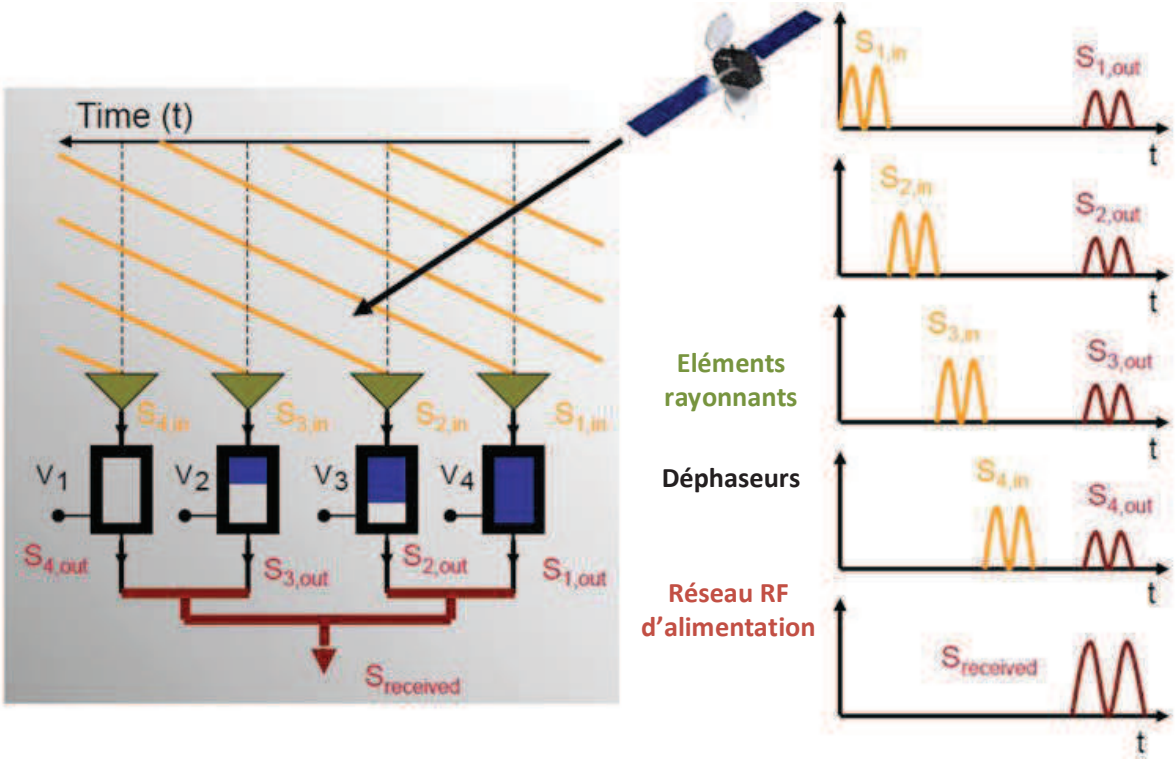


Figure II-1 : Schéma d'une antenne réseau à balayage électronique en réception

Sur la Figure II-1, les déphaseurs sont réglés de façon à obtenir un gradient de phase les uns par rapport aux autres. Les signaux reçus $S_{i,in}$ arrivent les uns après les autres : $S_{1,in}$ en premier, etc… jusqu'à $S_{4,in}$ en dernier. Les déphaseurs permettent d'obtenir tous les signaux en sortie du réseau d'alimentation au même instant t et donc de les sommer de façon à récupérer un signal de sortie amplifié.

Le dépointage électronique est régi par une unique formule :

$$\beta = -k \,.\, d \,.\, \sin\theta_0 \qquad \text{(II-1)}$$

où β est le gradient de phase ou déphasage entre deux éléments rayonnants voisins

k est le nombre d'onde soit $k = \frac{2\pi}{\lambda}$

d est le pas du réseau, exprimé en fonction de λ souvent pour simplifier les calculs

θ_0 est l'angle de dépointage

Le Tableau II-1 donne des exemples de valeurs de β par rapport à θ_0 à 20 GHz à partir d'un réseau de patchs à 4 éléments, développé par Benoît Lesur, proposé en Figure II-2 pour une meilleure compréhension de l'utilisation d'un gradient de phase.

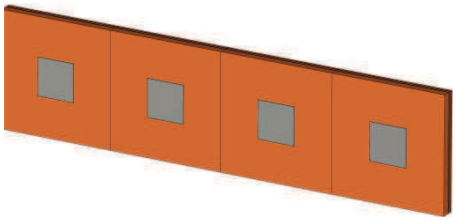


Figure II-2 : Schéma d'un réseau de patchs à 4 éléments

	1er élement	2e élement	3e élement	4e élement
Angle de pointage θ_0 (°)	0 (référence) (°)	Gradient de phase β (°)	2 β (°)	3 β (°)
0	0	0	0	0
10	0	47	94	141
25	0	114	228	341
50	0	206	411	617
70	0	251	502	754

Tableau II-1 : Tableau des gradients de phase nécessaires en fonction de θ_0

Cependant, on peut noter que les valeurs de déphasage nécessaires augmentent très vite même avec un très petit réseau de 4 éléments. Pour établir une matrice de déphasage, on peut considérer que les valeurs de déphasage peuvent être écrites en modulo 2π. Le Tableau II-2 présente la matrice du Tableau II-1 avec une correction modulo 360 intervenant à partir du troisième élément.

	1er élement	2e élement	3e élement	4e élement
θ_0 (°)	0 (référence) (°)	β (°)	2 β (°)	3 β (°)
0	0	0	0	0
10	0	47	94	141
25	0	114	228	341
50	0	206	51	257
70	0	251	142	34

Tableau II-2 : Tableau des déphasages nécessaires après correction modulo 2π en fonction de θ_0

II.1.2. Objectifs du déphaseur en bande Ka

Le déphaseur, qui sera choisi, devra pouvoir être utilisé en bande Ka SATCOM : 18,3 – 20,2 GHz. Le système proposé ne comporte pas de transposition en fréquence et doit être mis au plus près de l'antenne pour limiter les pertes. Il est important de limiter les pertes quand on désire concevoir une antenne réseau à très fort gain, capable de rivaliser avec une parabole par exemple (> 30 dBi). De plus, le prix de l'antenne réseau augmente quand la fréquence augmente.

Le déphaseur doit fonctionner de manière quasi continu, comme le présente la Figure II-3 : pour cela, on discrétise finement les valeurs de dépointage de façon à atteindre un dépointage continu à – 3 dB [33].

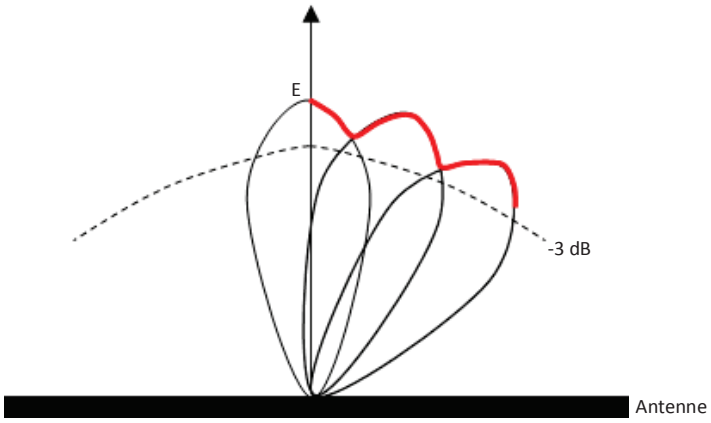


Figure II-3 : Schéma représentant le champ idéal qu'il faudrait pour avoir un dépointage continu

Le pas de la loi de dépointage dépend de la taille du réseau choisie, du pas de réseau et de la fréquence de travail. Un programme SCILAB, a été développé pour estimer la valeur de ce pas. Plusieurs propriétés ont pu être déduites :

- Plus la surface du réseau est grande, plus le pas de la loi de dépointage est petit. Ceci s'explique par le fait que plus le réseau est grand, plus le lobe principal est étroit et donc les variations d'angle se font ressentir de manière plus importante.
- Plus le pas du réseau est petit, plus le pas de la loi de dépointage est petit.
- Plus la fréquence est grande, plus le pas de la loi de déphasage est petit.

Pour donner un ordre de grandeur pour le pas de déphasage, on utilise un grand réseau d'antennes de 45 x 45 éléments avec un pas de réseau de 0,5 λ à une fréquence de 20 GHz soit une aire de 35 x 35 cm². L'objectif est d'avoir une loi de déphasage avec un pas ayant un ordre de grandeur de 5° environ. Cependant, il pourra varier selon la valeur finale du pas de réseau choisie pour la partie aérienne.

Pour réaliser le dépointage électronique sur un grand réseau d'antennes, il est nécessaire d'avoir la possibilité de déphaser entre 0 et 360° car le dépointage électronique devra être réalisable dans deux plans :

- En azimuth : entre 0° et 360°
- En élévation : entre – 70° et + 70°.

L'antenne utilise les réseaux SATCOMs. Le pointage du satellite doit être mis à jour en permanence donc le temps de réponse du déphaseur doit être très court, de l'ordre de la milliseconde au maximum, pour qu'un utilisateur ne subisse une coupure de sa connexion.

Symbole	Paramètre	Min	Typ	Max	Unit
Freq	Bande de Fréquence	18,3		20,2	GHz
PhS	Gamme de phase	0		360	°
Δ_{PhS}	Pas du gradient de phase		5		°
ε_{PhS}	Erreur de phase		2		°
S	Encombrement			7,5 x 7,5	mm²
t	Temps de réponse			1	ms

Tableau II-3 : Cahier des charges du déphaseur

II.2. Etat de l'art

Cette partie sera divisée en deux sous parties. La première partie concernera les déphaseurs discrets, c'est-à-dire les déphaseurs ayant un gradient de phase discrétisé. La valeur de phase ne pourra prendre que certaines valeurs numériques précises. La deuxième partie abordera les déphaseurs continus. Le gradient de phase passera par toutes les valeurs de phase possibles à l'erreur de phase près. Une dernière partie abordera les architectures Digital BeamForming où le déphasage s'effectue sur des signaux numériques.

II.2.1. Les déphaseurs à déphasage discret

II.2.1.1. Déphaseur de type ligne à retard utilisant des blocs de diélectriques

Ce type de déphaseur [34] repose sur le principe des lignes à retard. En effet, chaque bloc de diélectrique impose un déphasage du signal en fonction de la longueur de celui-ci. En plaçant un bloc de diélectrique dans un guide d'onde coplanaire du réseau d'alimentation des éléments rayonnants, comme le montre la Figure II-4, le déphasage est contrôlé.

Figure II-4 : Schéma 3D d'un guide d'onde coplanaire avec un bloc de diélectrique [35]

Ce type de déphaseur impose une alimentation série pour les éléments rayonnants. Le projet impose une alimentation en « chandelier » : le réseau du circuit d'alimentation des éléments rayonnants est strictement symétrique contrairement à l'alimentation série. Chaque élément rayonnant doit avoir sa propre branche d'alimentation pour avoir son déphasage et donc améliorer le dépointage sur le réseau. Dès le départ, il faut imposer une longueur de diélectrique pour obtenir une valeur de déphasage.

II.2.1.2. Déphaseurs MEMS

Un déphaseur MEMS [36] – MicroElectroMechanical System – est un déphaseur discret, pour lequel à chaque bit de commande correspond une valeur de déphasage précise ; la combinaison de bits permet d'avoir un nombre plus important de valeurs de déphasage.

Si l'on considère l'exemple d'un déphaseur 4 bits est utilisé, les déphasages correspondants sont les suivants: 180° ; 90° ; 45° ; 22,5°. Globalement, un déphasage de 360° modulo 2π peut être obtenu avec un pas de discrétisation de 22,5°.

Pour le projet, un pas de 5° serait acceptable. La solution serait d'augmenter le nombre de bits par exemple jusqu'à 6 bits pour diminuer le pas de discrétisation des valeurs de déphasage.

Cependant, un nombre plus important de bits entrainerait très vite un coût excessif en raison de la technologie MEMS.

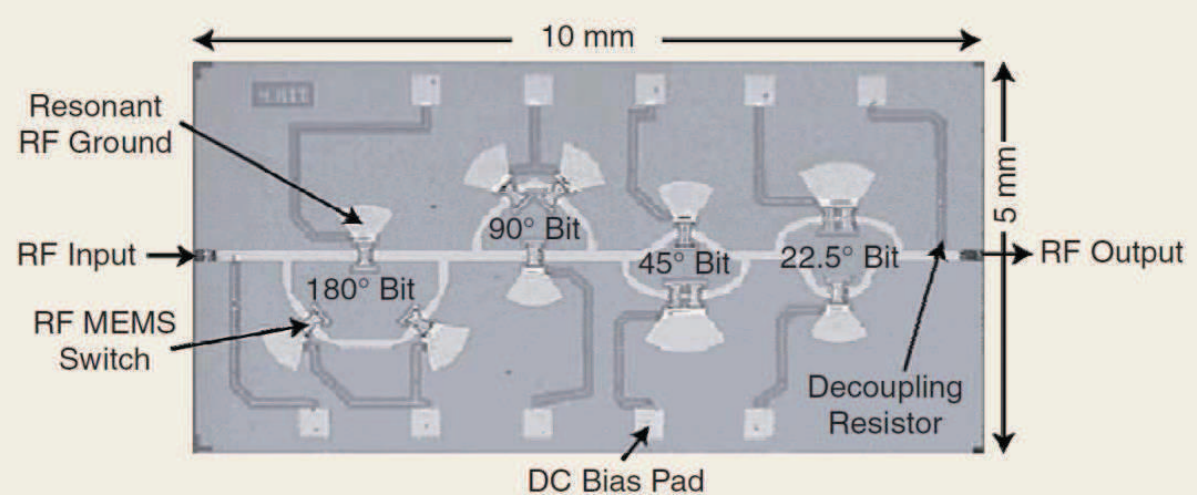


Figure II-5 : Déphaseur 4 bits Raytheon [37] fonctionnant en bande Ka

De plus, pour le projet, le déphaseur proposé en Figure II-5 n'est pas acceptable en raison de ses dimensions. Il faudrait un déphaseur par élément rayonnant et une surface supérieure à 10 x 5 mm² (pour 4 bits). Ceci [38] n'est pas compatible avec les contraintes qui nous sont imposées sachant qu'il est envisagé un nombre très élevé d'éléments rayonnants (de l'ordre de 2025).

II.2.1.3. Déphaseurs à DTC

Les déphaseurs à DTC (*Digitally Tunable Capacitors*) présentent selon l'état de la commande deux valeurs de capacité : C_{ON} (capacités allumées) et C_{OFF} (capacités éteintes). Un déphasage peut être généré entre l'état ON et l'état OFF. La

Figure II-6 présente les différents états possibles d'un DTC avec 3 bits. Comme les capacités sont positionnées en parallèle, elles peuvent s'additionner pour faire une valeur de capacité. A chaque état, une nouvelle capacité est crée et ainsi, on obtient 8 états possibles de capacités.

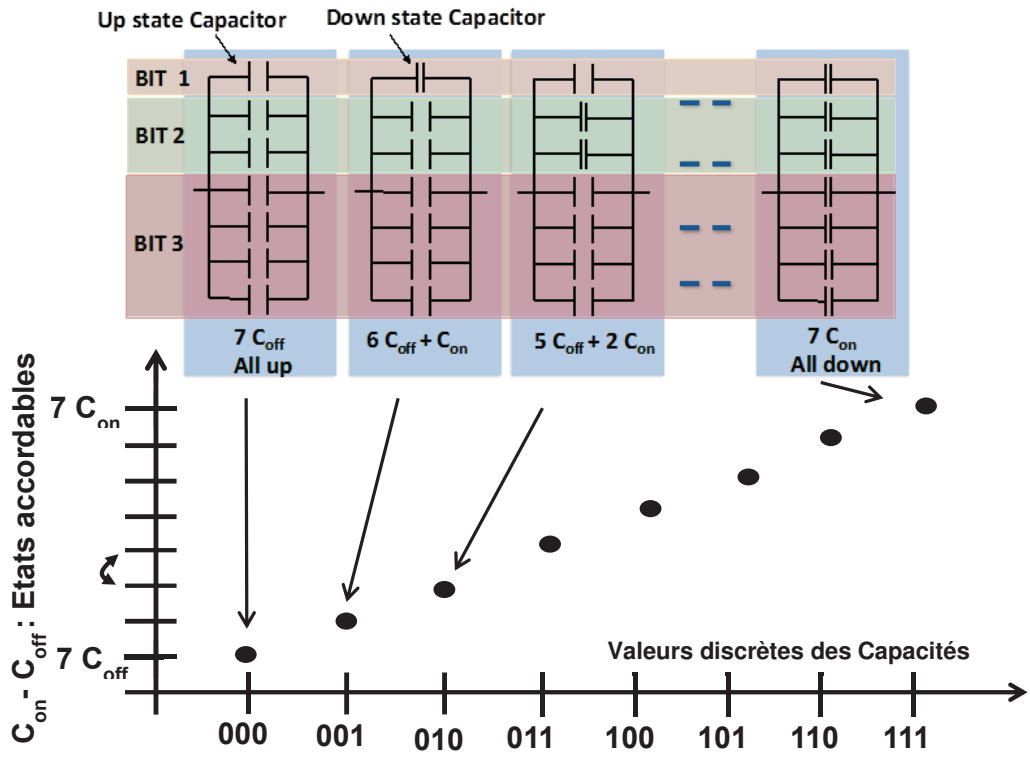


Figure II-6 : Différents états d'un déphaseur DTC 3 bits [39]

Dans la suite, nous présenterons deux techniques de réalisation d'un déphaseur à DTC ou de capacités variables : les capacitées en CMOS SOI et les capacités variables RF-MEMS.

II.2.1.3.1. DTC CMOS SOI

La technologie CMOS SOI [40] (Silicon On Insulator) permet de réaliser ces DTC de plusieurs bits. La Figure II-7 présente un wafer de SOI qui est constitué d'une couche de silicium, déposée sur une couche de diélectrique.

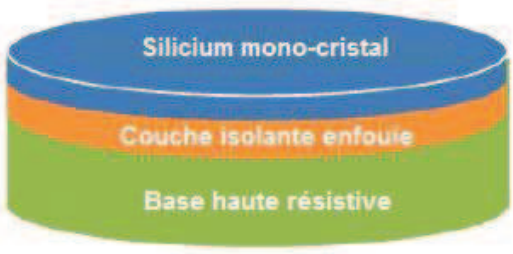


Figure II-7 : Vue de côté d'un wafer de SOI

Pour le fonctionnement des DTC, des capacités MIM (Métal Isolant Métal) sont utilisées pour réaliser les capacités et des transistors à effet de champ CMOS SOI FET pour réaliser les switches.

Le pas de valeur de capacité est calculé en fonction du nombre de bits N_B grâce à la formule suivante :

$$\Delta C = \frac{C_{max} - C_{min}}{2^{N_B} - 1} \quad \text{(II-2)}$$

La conception de DTC SOI est soumise à plusieurs compromis : le compromis entre le facteur de qualité Q et la bande de fréquence et le compromis entre les pertes d'insertion et la taille du chipset.

II.2.1.3.2. Capacités variables de type RF-MEMS

Il est possible d'utiliser un MEMS [39] pour réaliser à la fois la fonction de capacité et la fonction de switch. Un MEMS peut être composé de deux électrodes entre lesquelles est inséré un diélectrique de taille variable pour réaliser différentes valeurs de capacités.

Figure II-8 : Vue de côté d'un RF-MEMS en état OFF à gauche, en état ON à droite

Sur la Figure II-8, à gauche, il est possible de voir les deux électrodes en orange à l'état désactivé : la capacité a valeur de C_{OFF}. A droite, le MEMS est à l'état activé : la capacité a valeur de C_{ON}. Un MEMS permet donc de faire les deux fonctions en même temps.

Les avantages des MEMS sont qu'il est possible de couvrir une large bande de fréquence avec un minimum de consommation électrique, avec toutefois les inconvénients de coût précédemment évoqués.

II.2.1.4. Déphaseur à guide d'onde intégré

Une cavité à guide d'onde intégrée [41] permet de faire varier la valeur du déphasage. Sur la Figure II-9, qui présente les SIW (*Substrate Integrated Waveguide*), les ondes entrent par le port 1, passent dans la cavité et ressortent par le port 2. Des diodes PIN sont installées à l'entrée et la sortie, 2 à 2, pour contrôler la longueur des iris de couplage électroniquement. Faire varier la longueur des iris de couplage permet de faire varier la phase.

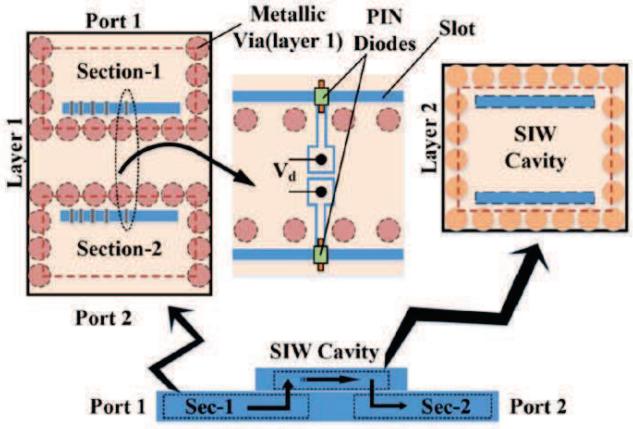


Figure II-9 : Schéma de conception d'un SIW [42]

Une variation de phase sur 180° est possible selon le positionnement des diodes PIN. Cependant, la variation de phase est discrète avec un déséquilibre de phase de 4°. Cette valeur est beaucoup trop forte pour obtenir un dépointage électronique continu à -3 dB.

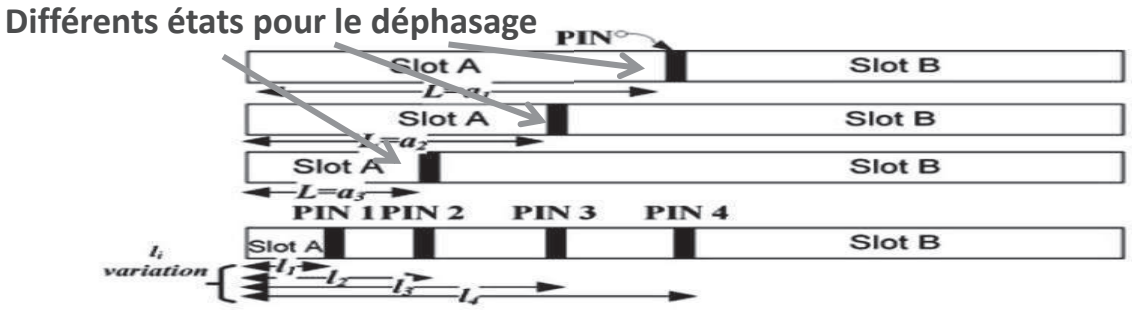


Figure II-10 : Lieux des diodes PIN pour faire varier la longueur des iris de couplage

La Figure II-10 présente les différents lieux où l'on peut placer les SIW pour faire les différentes valeurs de déphasage. Les pertes d'insertion avec cette technologie sont relativement faibles : inférieures à 1,5 dB. Ces pertes peuvent s'expliquer notamment par les transitions entre le SIW et les lignes Microstrip.

II.2.1.5. Déphaseurs à TTD

Les déphaseurs à TTD (*True Time Delay*) [43] reposent sur le fait qu'une ligne à retard retarde temporellement le signal et donc change sa phase. Le terme de « true » vient du fait qu'il y a très peu de dispersion du signal. Selon la longueur de ligne, on fixe la valeur du temps de retard. Le TTD comporte l'avantage d'avoir un fonctionnement large bande et sans distorsion. Ce temps de retard de groupe s'exprime en fonction du déphasage θ(ω) par la relation suivante :

$$D(\omega) = -\frac{d}{d\omega}\,\theta(\omega) \qquad \text{(II-3)}$$

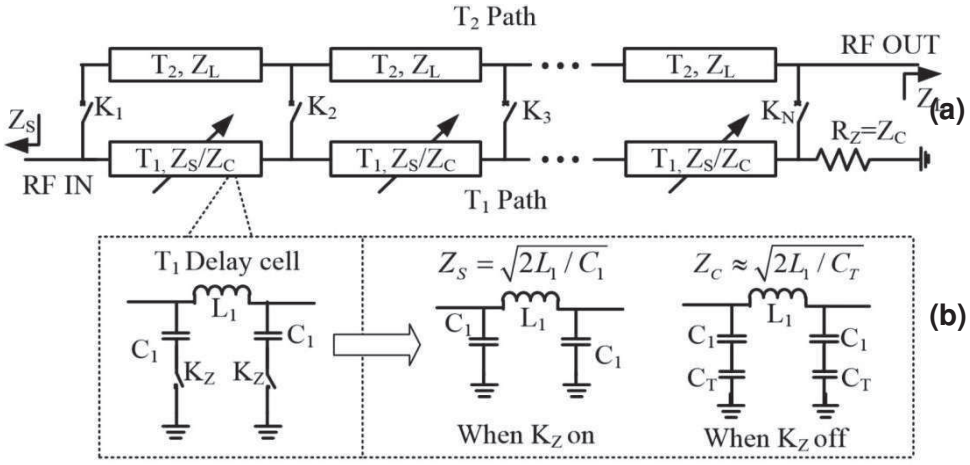


Figure II-11 : Exemple d'architecture TTD : schéma de principe (a) / schéma électrique équivalent (b) [44]

Les lignes distribuées peuvent donc être remplacées par leurs schémas équivalents localisés comprenant des selfs L et des capacités C comme illustré dans la Figure II-11.

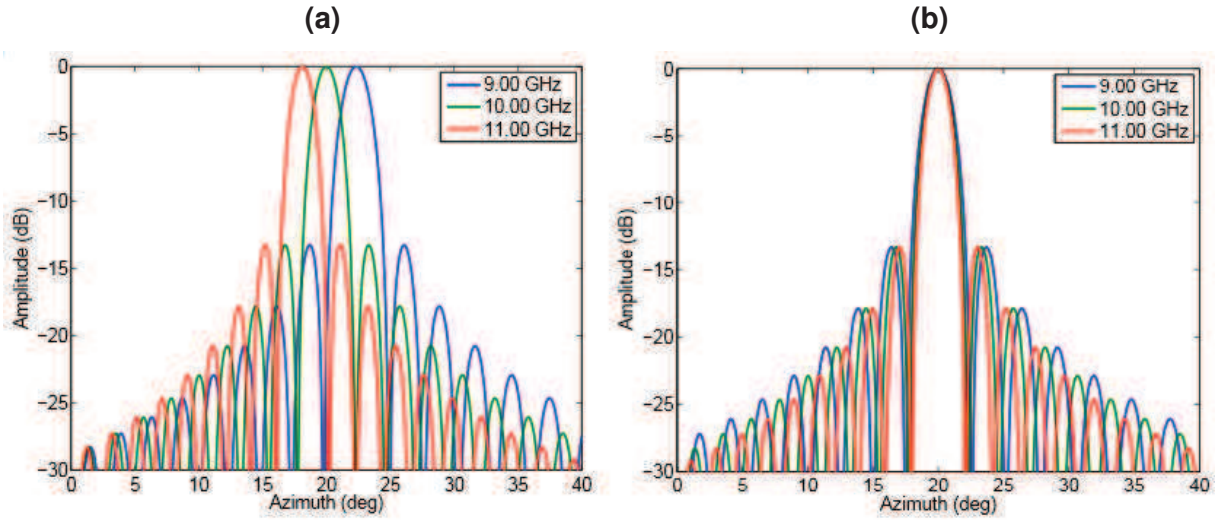


Figure II-12 : Comparaison des diagrammes avec un dépointage à 20° entre un déphaseur classique (a) et un déphaseur à TTD (b) [43]

La Figure II-12 permet de comprendre que le TTD (b) corrige l'erreur de dispersion observée sur la figure (a). Le problème des TTD est qu'ils sont à commande digitale avec un nombre de bits limité à 6 car avec plus de 6 bits, l'erreur de phase deviendrait trop importante par rapport au pas de phase lui-même.

II.2.1.6. Déphaseur MMIC « discret »

Ce type de déphaseur [45] fonctionne sur le principe d'une commande discrète par des bits. Chaque bit a une valeur de déphasage donnée. En additionnant certains bits entre eux, il est possible d'obtenir un nombre important de valeurs de déphasage. Ainsi, il est possible de déphaser sur 360° [46] avec les déphaseurs en MMIC discret. La discrétisation

Pour notre projet, il est primordial d'avoir un angle de déphasage de l'ordre de 5° afin d'obtenir un dépointage continu. Pour cela, il faut un déphaseur MMIC de 6 bits. Aujourd'hui, la norme en bande Ka est de 5 à 6 bits. Ce type de déphaseur est donc compatible avec nos spécifications.

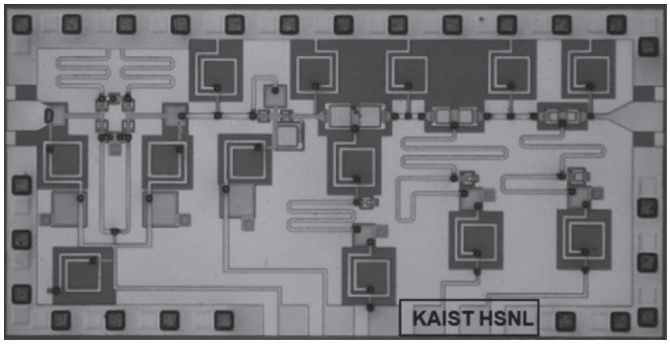


Figure II-13 : Microphotographie d'un déphaseur MMIC InGaAs PIN-diode 5 bits [47]

De plus, pour switcher très rapidement entre les différents bits, on utilise classiquement des diodes PIN qui présentent des pertes importantes. Plus le nombre de bits est important, plus le nombre de diodes PIN augmente et plus les pertes seront importantes. Une alternative consisterait à utiliser des transistors à commutation rapides et faibles pertes.

II.2.2. Les déphaseurs à déphasage continu

II.2.2.1. Déphaseur à Ferrite

Un déphaseur à ferrite permet d'obtenir un déphasage grâce à la polarisation [48] du matériau ferrite. Un tel déphaseur est composé de deux ports d'accès en guide d'onde entourés d'un résonateur toroïdal en ferrite. Une impulsion de courant portée par une bobine enveloppée autour du ferrite introduit un flux magnétique à l'intérieur de celui-ci. Sur la Figure II-14, l'onde RF entre dans le port 1, interagit avec le ferrite et est déphasée avant de sortir sur le port 2. Le déphasage peut varier de -180° à +180° grâce à la variation de l'impulsion de courant.

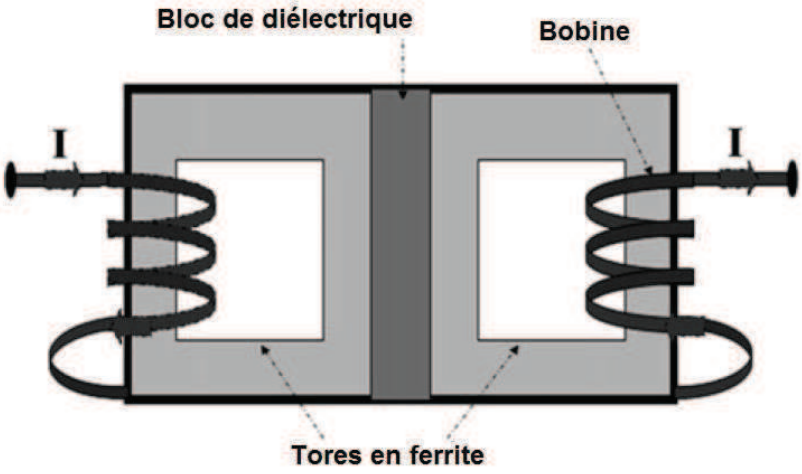


Figure II-14 : Schéma d'un déphaseur à ferrite à double toroïde [49]

L'inconvénient majeur de cette technologie est sa taille puisqu'elle utilise des guides d'ondes volumineux. Cette technologie est donc non compatible avec nos spécifications.

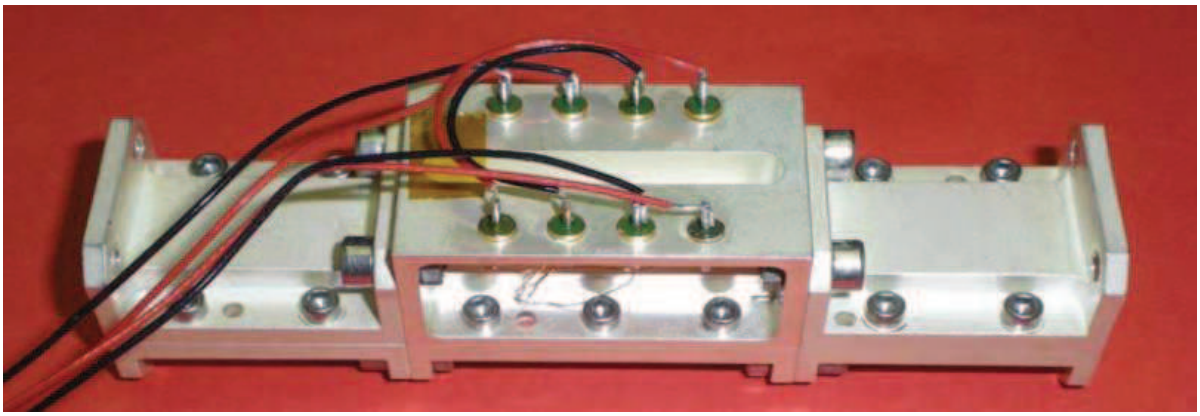


Figure II-15 : Photographie d'un déphaseur à ferrite en bande Ka de la société COMDEV [50]

Le déphaseur, présenté en Figure II-15, est issu du catalogue de COM DEV. Il fonctionne dans la bande Ka, et jusqu'à 35 GHz avec des pertes d'insertion inférieures à 1,0 dB. Il faut noter que dans la notice technique de ce déphaseur la précision de réglage du déphasage est de 2°.

II.2.2.2. Déphaseur à Diode Varactor

Ce type de déphaseur [51] repose sur le principe de réflexion. Un schéma descriptif est présenté en Figure II-16. Le signal d'entrée traverse un coupleur 90° et réfléchit sur une charge de

réflexion optimisée variable comprenant une diode varactor [52]. Une ligne λ/4 est ajoutée pour adapter à 50 Ω l'impédance d'entrée du coupleur et un stub en court-circuit est ajouté en bout de varactor pour augmenter la réactance.

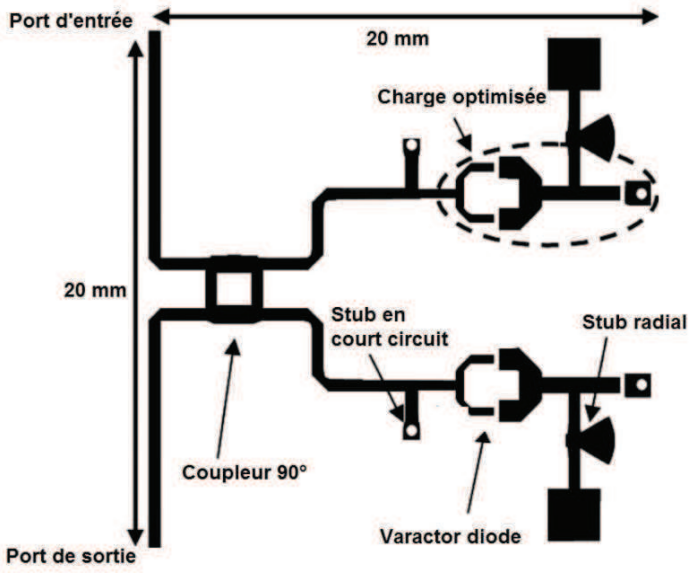


Figure II-16 : Schéma électrique d'un déphaseur en bande Ka avec diode varactor [19]

Le déphasage est contrôlé par la variation de polarisation de la diode varactor. Le maximum de déphasage est de 360° à 30 GHz mais seulement de 301° à 31 GHz. Cet écart est rédhibitoire pour le projet. En effet, le dépointage devra être constant sur les bandes de fréquence Rx et Tx.

II.2.2.3. Déphaseur à Cristaux Liquides

II.2.2.3.1. Principes généraux sur les Cristaux Liquides

Il existe différents états pour un cristal liquide qui permettent d'obtenir différents déphasages. Ces différents états sont décrits dans la Figure II-17.

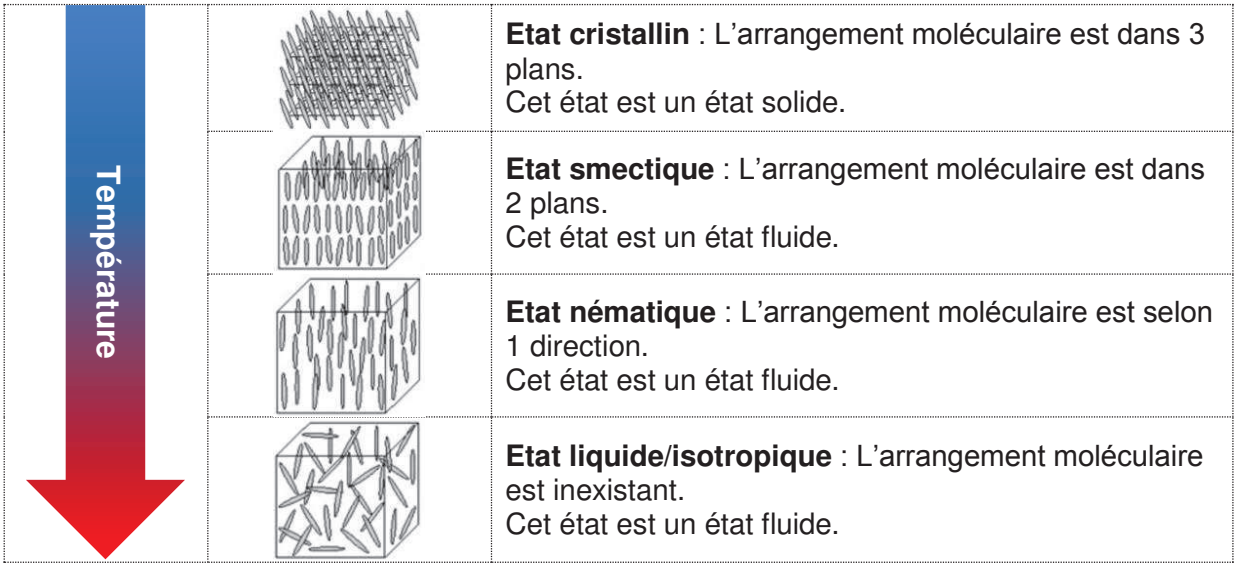


Figure II-17 : Différents états d'un cristal liquide en fonction de la température

II.2.2.3.2. Déphaseur à Cristaux Liquides (LC)

A partir de ces éléments, il est donc possible d'imaginer de réaliser un déphaseur pour une application réseau d'antenne à balayage électronique. Des universitaires allemands [53] ont eu l'idée de « baigner » une fente d'excitation de patch dans une mixture de cristaux liquides pour faire varier la phase du système.

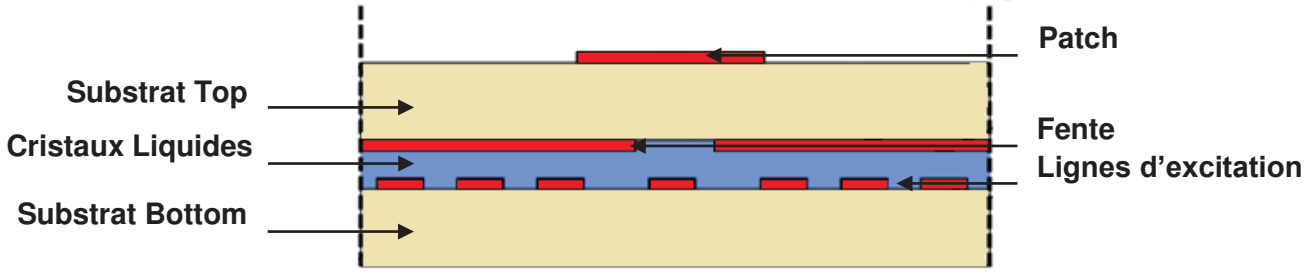


Figure II-18 : Schéma d'une antenne patch planaire avec un déphaseur à cristaux liquides dessous

Les lignes sont excitées classiquement par un signal RF. Le fait de baigner dans un milieu de cristaux liquides permet de faire varier la permittivité du milieu [54]. En effet, quand on applique un champ électrique ou magnétique, les molécules de LC changent d'alignement et donc la permittivité du milieu est ainsi modifiée.

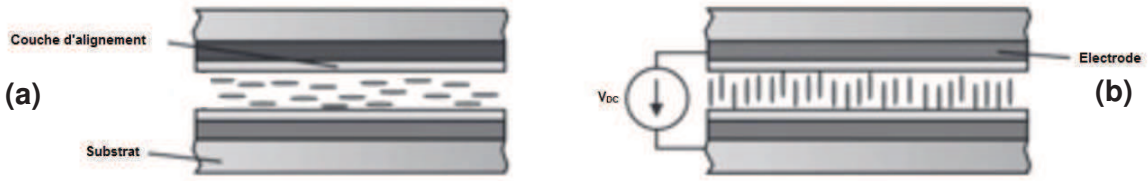


Figure II-19 : Comparaison d'un matériau en LC selon sa polarisation DC (a) pas de DC, molécules alignées avec le substrat, εr = 2,4 (b) DC appliqué, molécules alignées perpendiculairement avec le substrat, εr = 3,2

Des universitaires [22] ont voulu valoriser leurs travaux en proposant une antenne réseau à balayage électronique [55] développé dans le cadre des activités de la start-up Systems Alcan. En effet, ils ont repris leurs travaux sur le déphaseur à cristaux liquides pour l'intégrer avec un réseau de patchs.

II.2.2.4. Déphaseur à Métamatériaux

Le métamatériau, selon la tension de polarisation DC qui lui est appliquée, permet de faire varier la phase de l'onde qui le traverse. Le déphaseur [58] se positionne en série avec les éléments rayonnants. Le premier déphaseur permet le déphasage du premier élément rayonnant d'une phase ϕ. Le deuxième s'ajoute au premier et le deuxième élément rayonnant est déphasé de 2 ϕ etc…

L'avantage de cette technologie est qu'elle permet un déphasage continu, en raison de la plus ou moins forte polarisation du métamatériau, mais elle ne permet pas dans l'immédiat un déphasage de 360°.

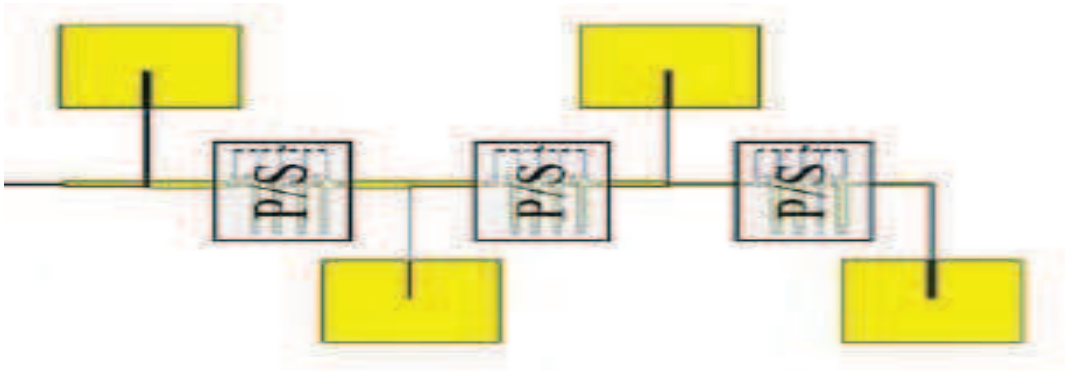


Figure II-20 : Schéma d'un réseau linéaire à 4 éléments rayonnants avec les déphaseurs en métamatériau [58]

II.2.2.5. Réseau à stubs transverses continus

Cette architecture de type CTS (*Continuous Transverse Stub*) [59] est complète : elle comprend le déphaseur, le circuit de distribution et les éléments rayonnants. Les éléments rayonnants sont les stubs, alignés en parallèle, alimentés par des guides d'onde comme dessiné en Figure II-21.

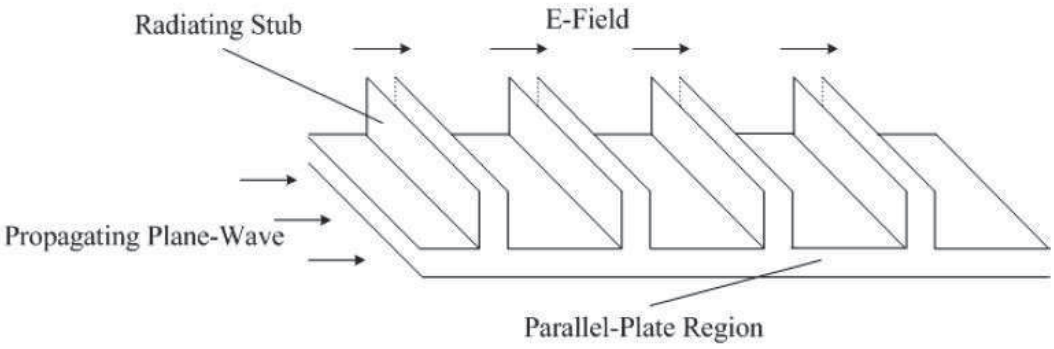


Figure II-21 : Figure de fonctionnement d'un réseau CTS [60]

Le déphaseur n'est pas exclusivement électronique mais mécanique. Un plateau tournant, schématisé en Figure II-22, permet de faire le dépointage automatiquement. Le principe de fonctionnement est basé sur le principe des lignes à retard. Le circuit d'alimentation est fixe, les stubs sont mobiles sur le plateau tournant. En faisant tourner le plateau autour d'un axe, l'onde microonde met plus ou moins de temps à arriver dans le stub selon sa position.

Selon l'axe X, la position est le point de référence est la position « 0 ». Si on prend l'exemple d'un mouvement horaire, les positions supérieures permettront d'arriver en retard et les positions inférieures permettront d'arriver en avance par rapport à la position « 0 ».

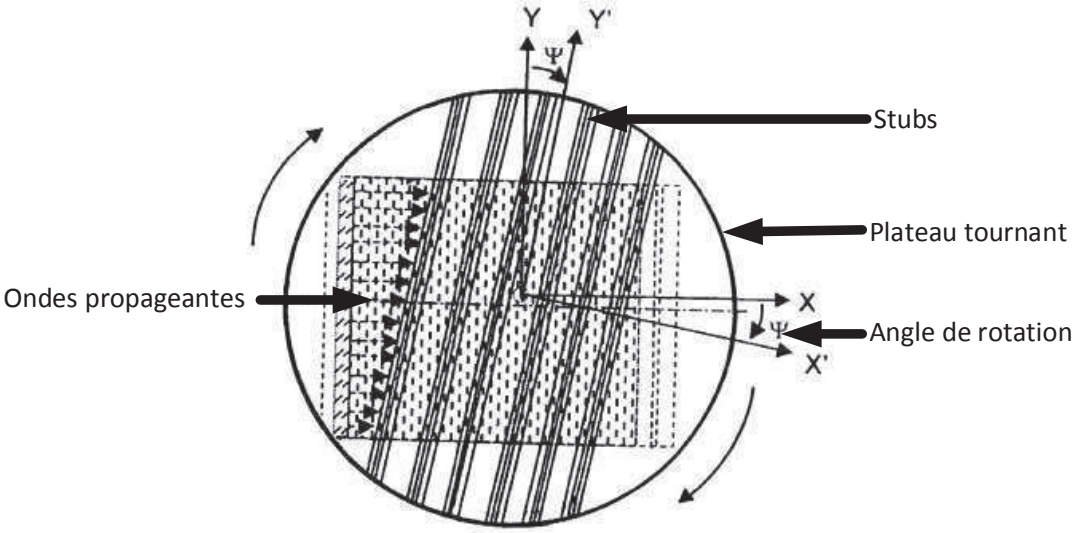


Figure II-22 : Schéma d'un déphaseur mécanique CTS [60]

Une antenne de ce type-là a été développée par la société américaine Thinkom [61], qui a proposé de faire deux antennes séparées en bande Ka Rx = 18,3 – 21,2 GHz et en bande Ka Tx = 28 – 31 GHz.

Figure II-23 : Photographie des deux antennes Rx/Tx FalconKa Thinkom

On peut remarquer sur la Figure II-23 que la forme de chaque antenne est bien ronde ce qui démontre bien l'utilisation des plateaux tournants pour réaliser un dépointage électronique par CTS. L'antenne est aussi à polarisation circulaire droite et gauche en simultanée. La figure de mérite G/T est comprise entre 14,5 et 17,5 dB/K et sa puissance isotrope rayonnée équivalente (PIRE est comprise entre 47 et 65 dBW.

La taille de l'antenne est relativement grande puisqu'il y a deux antennes en une seule. Ses dimensions sont : 1270 x 740 x 80 mm^3.

II.2.3. Réseau de type Digital BeamForming (DBF)

Le Digital BeamForming consiste à appliquer le déphasage non pas sur le signal RF analogique mais sur un signal numérique. Le signal analogique RF est transposé en basses fréquences puis numérisé et déphasé par traitement numérique de signal. Un système complet peut être développé en ajoutant des fonctions amplification ou filtrage des harmoniques par exemple, pour optimiser les performances, l'intégration et le coût.

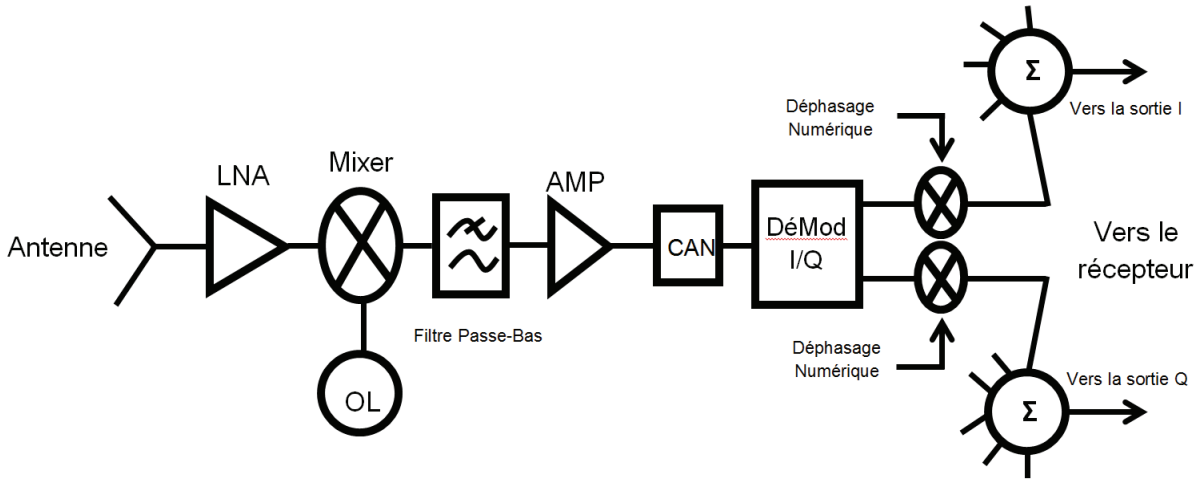


Figure II-24 : Schéma d'une chaîne de réception avec DBF

Cette architecture est présentée dans la Figure II-24. En aval de l'antenne se trouve un amplificateur faible bruit. Ensuite, un mélangeur est placé pour transposer le signal vers les basses fréquences, classiquement 70 MHz, grâce à l'oscillateur local. Un filtre passe-bas est ajouté pour filtrer les harmoniques d'ordre supérieur dues au mélange précédent. Un amplificateur peut être ajouté pour amplifier le signal qui a subi des pertes dans le mélangeur (pertes de conversion) et le filtre passe-bas. Puis, un convertisseur analogique-numérique est positionné pour générer le signal numérique. Le signal est ensuite déphasé comme expliqué dans la Figure II-25.

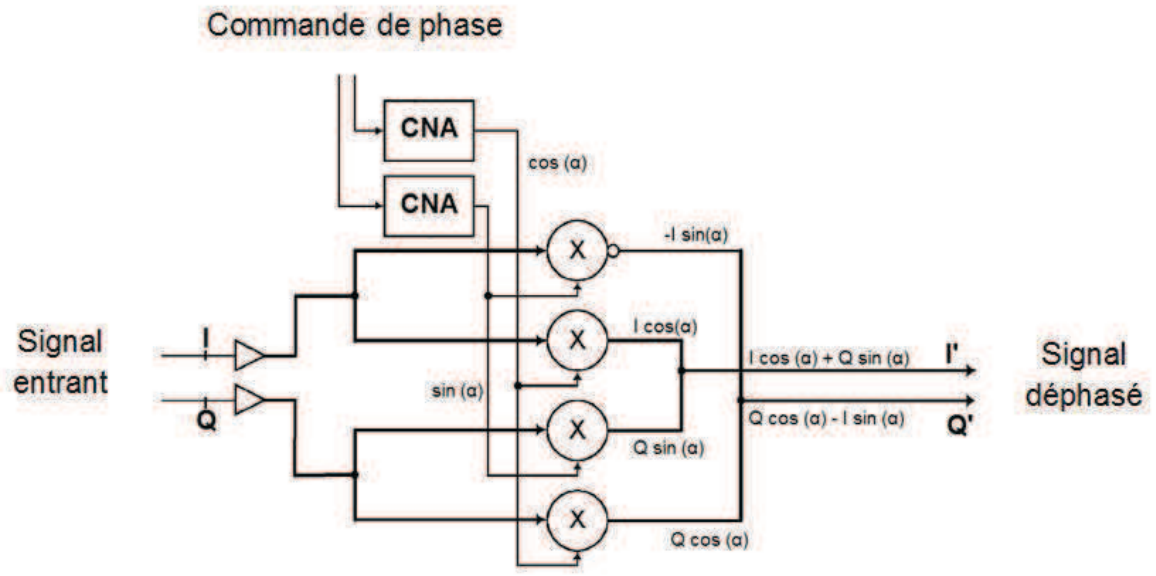


Figure II-25 : Exemple d'un déphaseur numérique à partir d'un signal I/Q

On considère les deux signaux suivants présentés en équations (II-4) et (II-5):

$$I\ (t,\varphi) = M(t)\cos\varphi \quad \text{(II-4)}$$
$$Q\ (t,\varphi) = M(t)\sin\varphi \quad \text{(II-5)}$$

A partir de la commande informatique, on génère un cos α et un sin α après conversion du signal numérique en analogique. En sortie des mélangeurs de sommateurs, on obtient alors deux signaux I et Q conformément aux équations (II-6) et (II-7):

$$I'\ (t,\varphi) = M(t)\cos\ (\varphi - \alpha) \quad \text{(II-6)}$$
$$Q'\ (t,\varphi) = M(t)\sin\ (\varphi - \alpha) \quad \text{(II-7)}$$

Le déphasage est donc bien mathématiquement réalisé par le même angle α sur les voies I et Q.

A partir de la commande de phase, il est donc possible d'obtenir n'importe quelle loi de phase. En numérique, il y a aucune contrainte sur le gradient de phase. C'est le grand avantage de ce type d'architecture.

L'inconvénient majeur provient du théorème de Nyquist-Shannon [62] qui impose que la fréquence d'échantillonnage du CAN soit 2 fois supérieure à la bande passante du signal propagé.

II.3. Conclusion

A la fin de ce Chapitre I, une topologie de déphaseur se dégage. Ce sont les déphaseurs MMICs discret. Ils ont l'avantage d'être de la bonne taille par rapport à la maille élémentaire, de pouvoir réaliser les performances de déphasage sans trop dégrader les pertes.

La suite des travaux présentés dans le Chapitre III consiste à définir les technologies permettant d'industrialiser un système actif à partir de cette architecture. Deux points importants sont abordées : l'intégration en technologie MMIC et le type d'encapsulation des circuits intégrés.

Références bibliographiques du Chapitre II

[33] Kraus J.D., Marhefka R.J., "Antennas for All Applications", *McGraw-Hill*, pp 14-19, 2003

[34] Junho C., Yasuo K., Akira I., Sangil L., "A 20 GHz Steerable Array Antenna Using 3bit Dielectric Slab Phase Shifters on a Coplanar Waveguide", *IEEE Transactions on Antennas and Propagation*, volume 55, issue 2, 2007

[35] Hu W., Karabey O.H., Gabler A., Prasetiadi A.E., Jost M., Jakoby R., "Liquid Crystal Varactor Loaded Variable Phase Shifter for Integrated, Compact,and Fast Beamsteering Antenna Systems", 2014 44th European *Microwave Conference (EuMC)*

[36] Verona B.M., Rehder G.P., Serrano A.L.C., Carreno M.N.P., Ferrari P., "Slow-Wave distributed MEMS Phased Shifter in CMOS for Millimeter-Wave Applications", 2014 44th European *Microwave Conference (EuMC)*

[37] Rebeiz, G.M., Joseph S., "RF MEMS phase shifters: design and applications", *IEEE Microwave Magazine*, volume 3, issue 2, 2002

[38] Wonn-GI Y., Nahar N.K., Sertel, K., "Phased array antenna with integrated MEMS phase shifters for Ka-band SATCOM", *IEEE Antennas and Propagations Society International Symposium (APSURSI)*, 2013

[39] Blondy P., "Capacités RF-MEMS Accordables DTC", *CCT-CNES Matériaux et composants reconfigurables pour antennes et dispositifs hyperfréquences*, Nov 2015

[40] Nicolas D., "Strategies for CMOS SOI Reconfigurable Devices and Frequency-agile Antennas", *CCT-CNES Matériaux et composants reconfigurables pour antennes et dispositifs hyperfréquences*, Nov 2015

[41] Guntupalli A.B., Djerafi T., WU K., "Two Dimensional Scanning Antenna Array Driven by Integrated Waveguide Phase Shifter", *IEEE Transactions on Antennas and Propagation*, volume 62, issue 3, 2014

[42] Muneer B., Qi Z., Shanjia X., "A Broadband Tunable Multilayer Substrate Integrated Waveguide Phase Shifter", *IEEE Microwave and Wireless Components Letters*, volume 25, issue 4, 2015

[43] Longbrake M., "True time-delay beamsteering for radar", *IEEE National Aerospace and Electronics Conference (NAECON),* 2012, pp 246-249

[44] Ma Q., Leenaerts D., Mahmoudi R., "A 10-50 GHz True Time Delay Phase Shifter with max 3,9 % delay variation", *IEEE Radio Frequency Integrated Circuits Symposium*, 2014

[45] Wu J.C., Chang C.C., Chang S.F., Chin T.Y., "A 24 GHz Full-360° CMOS Reflection Type Phase Shifter MMIC with Low Loss-Variation", *IEEE Radio Frequency Integrated Circuits Symposium*, 2008

[46] Bahl I.J., Dayton M., "A Ku-band 4-bit Compact Octave Bandwidth GaAs MMIC Phase Shifter", *Microwave Journal*, Jun 2008

[47] Yang J.G., Yang K., "Ka-band 5-bit MMIC Phase Shifter Using InGaAs PIN switching Diodes", *IEEE Microwave and Wireless Components Letters*, volume 21, issue 3, 2011

[48] Le Gouellec A., "Modélisation déphaseur ferrite à double toroïde", *CCT-CNES Matériaux et composants reconfigurables pour antennes et dispositifs hyperfréquences*, Nov 2015

[49] Abuelma'atti A., Zafar J., Khairuddin I., Gibson A.A.P, Haigh A., Morgan I., "Variable toroidal ferrite phase shifter", *IET Microwaves Antennas and Propagation*, volume 3, issue 2, pp 242-249, 2008

[50] http://www.comdev.ca/docs/Ferrite%20phase%20shifters%20issue%201%200.pdf

[51] Lambard T., Lafond O., Himdi M., Jeuland H., Bolioli S., Le Coq L., "Ka-band Phased Array Antenna for High-Data Rate SATCOM", *IEEE Antennas and Wireless Propagation Letters*, volume 11, 2012

[52] Lambard T., Lafond O., Himdi M., Jeuland H., Bolioli S., "A Novel Analog 360° Phase Shifter Design in Ku and Ka Bands", *Microwave and Optical Technology Letters*, volume 52, issue 8, 2010

[53] Strunck S., Karabey O.H., Weickhmann C., Gaebler A. Jakoby R., "Continuously Tunable Phase Shifters for Phased Arrays based on Liquid Crystal Technology", *IEEE International Symposium on Phased Array Systems and Technology*, pp 82-88, 2013

[54] Goelden F., Gaebler A., Goebel M., Manabe A., Mueller S., Jakoby R., "Tunable liquid crystal phase shifter for microwave frequencies", *Electronics Letters*, vol 45, n° 13, pp 686-687, Jun 2009

[55] http://www.alcansystems.com

[56] Weickhmann C., "Liquid Crystal-based Tunable Circuits for mm-Wave Applications", *CCT-CNES Matériaux et composants reconfigurables pour antennes et dispositifs hyperfréquences*, Nov 2015

[57] Jung Y. and Lee B., "Beam scannable patch array antenna employing tunable metamaterial phase shifter," *Proceedings of the 2012 IEEE International Symposium on Antennas and Propagation*, Chicago, IL, 2012, pp. 1-2.

[58] Jung Y. and Lee B., "Beam scannable 4×4 patch array antenna using tunable metamaterial phase shifters," *2014 8th International Congress on Advanced Electromagnetic Materials in Microwaves and Optics*, Lyngby, 2014, pp. 355-357.

[59] Li B., Yan Z.H., Shi Y., "Design of the Continuous Transverse Stub Array", *Antennas, Propagation & EM Theory (ISAPE)*, 2012 10th International Symposium on

[60] Milroy W. W., "Variable Inclinaison Continuous Transverse Stub Array", U.S Patent 6.919.854 B2, Jul. 19, 2005

[61] http://thinkom.net/wp-content/uploads/2014/09/TK-ThinAirFalconKa2517-Data-Sheet_Rev08-14.pdf

[62] C. E. Shannon, "Communication in the Presence of Noise," in *Proceedings of the IRE*, vol. 37, no. 1, pp. 10-21, Jan. 1949.

Chapitre III

Chapitre III. Technologies

III.1. Introduction

Dans le chapitre précédent, le choix de la topologie du déphaseur a été défini. Maintenant, un nouveau chapitre s'ouvre avec différents objectifs pour poursuivre l'étude de conception du déphaseur.

Dans la première section du chapitre, différentes technologies MMIC pouvant convenir pour le déphaseur seront mises en concurrence avec l'objectif de pouvoir en choisir une.

Dans la deuxième section, suite au choix de la technologie MMIC, il sera intéressant d'évaluer différents processus commerciaux dans le but de pouvoir fabriquer notre déphaseur. L'idée sera donc de faire l'inventaire d'industriels capables de devenir un partenaire de sous-traitance.

Enfin, dans une dernière section, en gardant à l'esprit que ce projet est avant tout un projet industriel avec des objectifs de faisabilité et de coût, il sera nécessaire de s'intéresser à la problématique d'encapsulation des puces fabriquées. Anticiper cette étape est cruciale pour la suite du projet.

Il faut garder à l'esprit dans ce chapitre que la société Zodiac Data Systems n'a pas des capacités d'investissement illimitées. L'objectif de cette thèse est d'estimer une faisabilité de dispositifs actifs pour une antenne à pointage électronique. Le facteur coût sera important à prendre en compte dans la suite.

II.4. Technologies MMIC

II.4.1. Introduction

Dans cette sous-partie, il sera question de toutes les technologies identifiées pour réaliser le projet et notamment le déphaseur. Comme expliqué dans l'étude système de la PARTIE 1, un amplificateur faible bruit est intégré à la puce. Celui-ci ne sera pas clé pour choisir la technologie mais permettra d'affiner la sélection de la technologie, en termes de facteur de bruit notamment.

Quatre technologies ont été sélectionnées pour réaliser les fonctions actives : Phosphure d'Indium (InP), le Nitrure de Gallium (GaN), le Silicium-Germanium (SiGe) et l'Arséniure de Gallium (AsGa). Ce sont quasiment tous des composés semi-conducteurs (sauf le SiGe) de la colonne III et de la colonne V du tableau périodique de Mendeleïev comme présenté en Figure III-1.

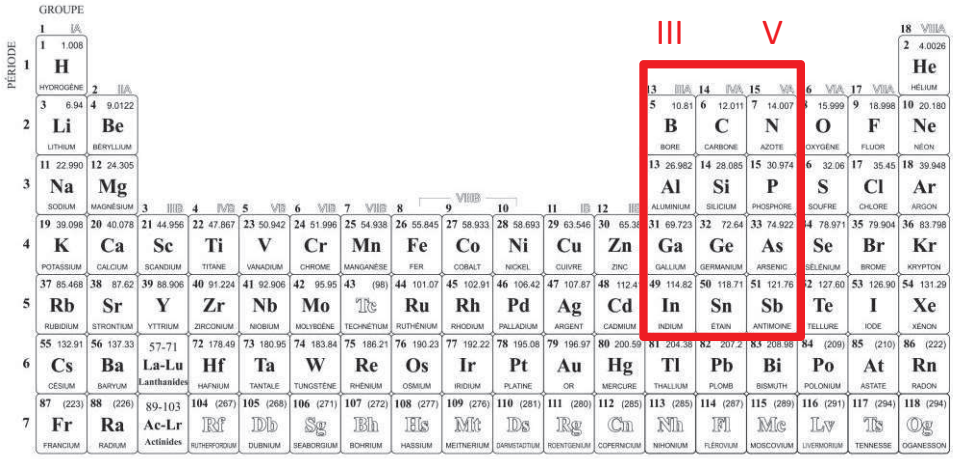


Figure III-1 : Tableau Périodique des Eléments [63]

Ces différentes technologies seront évaluées dans les paragraphes suivants et un tableau récapitulatif permettra de conclure la meilleure technologie pour le projet.

Le champ critique ou de claquage E_C est un paramètre primordial à prendre en considération pour les performances en puissance d'un transistor. La tension maximale de fonctionnement du composant découle de ce paramètre. Plus le champ critique est élevé, plus la réalisation de transistors de petites dimensions avec des dopages plus importants sera possible.

II.4.2. Arséniure de Gallium

L'Arséniure de Gallium (AsGa) est un cristal, qui fait partie des semi-conducteurs de la colonne III (Ga) et V (As) du tableau périodique. Le Gallium a trois électrons de valence pendant que l'Arsenic en a 5 donc ils sont parfaitement compatibles pour faire un composé neutre. Pour des applications micro-électroniques, l'AsGa est produit sous forme de wafer par la méthode *Vertical Gradient Freeze* (VGF) [64].

Des morceaux de cristaux AsGa, produit par synthèse horizontale, sont mis dans un creuset avec un germe cristallin dans l'orientation requise. Le creuset est ensuite placé verticalement (d'où le nom de la méthode) dans un four ayant un gradient de température du germe cristallin vers le haut. Une croissance d'un cristal AsGa se propage depuis le germe cristallin selon la forme du creuset.

Cette méthode est donc exposée en Figure III-2. Le diamètre du wafer est donc contrôlé par la taille du creuset.

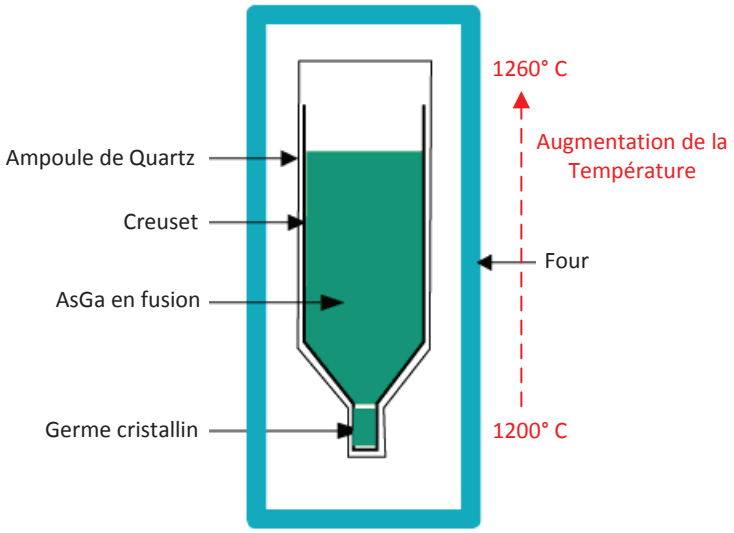


Figure III-2 : Méthode VGF pour fabriquer des wafers en AsGa [64]

A la fin de la croissance, un barreau de cristal AsGa est donc obtenu dont un exemple est présenté en Figure III-3. Après découpe en disque fin, un wafer est obtenu sur lequel on peut graver des puces.

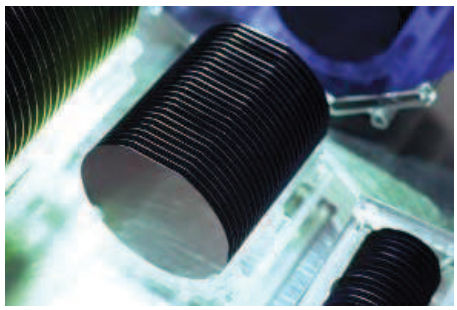


Figure III-3 : Photographie d'un barreau de wafers en AsGa [65]

L'AsGa est donc un semi-conducteur qui peut monter très haut en fréquence (jusqu'à 250 GHz) selon la filière de fabrication choisie. De nombreuses filières existent aujourd'hui mais elles diffèrent par leurs applications qui peuvent être de type faible bruit ou forte puissance par exemple.

L'AsGa a une forte mobilité des électrons : 8500 cm^2/Vs [66]. Cette propriété permet d'avoir des transistors ayant un temps de commutation extrêmement court, de l'ordre de la nanoseconde. L'AsGa possède une bande interdite entre sa bande de conduction et de valence étroite, de l'ordre de 1,4 eV [67]. Cette bande interdite démontre une bonne capacité de semi conduction : en effet, la conséquence directe est qu'il faut apporter une faible consommation de l'ordre de la centaine de milliwatts pour alimenter classiquement un amplificateur en AsGa. Un autre atout est une valeur de champ critique assez élevée : 0,4 MV/cm. Celle-ci permet d'éviter le claquage avec des valeurs de tension faibles. Le point de compression est aussi un critère clé. En effet, le système devra pouvoir accepter un point de compression en sortie de l'ordre de 10 dBm soit 10 mW et donc, avec un gain estimé à 35 dB pour l'amplificateur faible bruit, il faut viser une valeur de point de compression en

entrée de l'ordre de – 25 dBm. On peut estimer que cette technologie est réservée pour des applications de l'ordre de la centaine de milliwatts.

La figure de bruit de la technologie AsGa est importante dans un projet SATCOM. En effet, les signaux reçus d'un satellite GEO sont de l'ordre du picowatt. Ainsi, il est impératif d'avoir une technologie capable de fournir des figures de bruits très performantes de l'ordre de 1,2 dB. Plus cette figure de bruit sera mauvaise, et plus il sera difficile d'obtenir un bon rapport signal-à-bruit.

Par ailleurs, le critère de conductivité thermique est lui aussi important. Plus un matériau possède une conductivité thermique forte, et plus il sera capable de dissiper la chaleur. Pour l'AsGa, la valeur de cette conductivité est de 0,5 W/(cm.K).

II.4.3. Silicium-Germanium

Le Silicium-Germanium (SiGe) est un alliage dont le pourcentage entre silicium et germanium peut changer selon les performances que l'on souhaite obtenir. Il est toujours de la forme stœchiométrique suivante : $Si_{1-x}Ge_x$. Dans cette partie, trois alliages de SiGe [69] seront évoqués : le $Si_{.75}Ge_{.25}$ où il y a 75 % de Si pour 25 % de Ge, le $Si_{.5}Ge_{.5}$ où il y a 50 % de Si pour 50 % de Ge et le $Si_{.25}Ge_{.75}$ où il y a 25 % de Si pour 75 % de Ge.

	$Si_{.75}Ge_{.25}$	$Si_{.5}Ge_{.5}$	$Si_{.25}Ge_{.75}$
Bande interdite (eV)	1,0	0,94	0,80
Champ critique (MV/cm)	0,25	0,2	0,15
Conductivité thermique (W/(cm.K))	0,085	0,083	0,11

Tableau III-1 : Différences de performances électroniques entre chaque alliage de SiGe

L'analyse du Tableau III-1 permet de constater que plus on augmente le pourcentage de germanium, et plus les performances électroniques se dégradent. En effet, la bande interdite entre bande de conduction et bande de valence augmente et le champ critique diminue. Cependant, il est intéressant de noter que la conductivité thermique s'améliore avec l'augmentation de pourcentage de germanium. On peut estimer que cette technologie est réservée pour des applications de l'ordre de la dizaine de milliwatts

II.4.4. Phosphure d'Indium

Le phosphure d'indium (InP) [67] est aussi un semi-conducteur de la famille des composants de la colonne III et V du tableau périodique. Il est cependant moins répandu que l'AsGa et le SiGe précédemment cités. Il a une bande interdite étroite de l'ordre de l'électron-volt (1,3 eV) ce qui en fait un bon semi-conducteur. Il a une valeur de champ critique d'environ 0,5 MV/cm et une conductivité thermique de 0,7 W/(cm.K).

En outre, il est plus performant que l'AsGa pour des spécifications du même ordre. Cependant, son coût n'est pas compatible avec le schéma économique du projet.

II.4.5. Nitrure de Gallium

Le nitrure de gallium (GaN) [67] est aussi un semi-conducteur de la famille des composants de la colonne III et V du tableau périodique. Le GaN est un composant à grand gap direct : 3,43 eV. On peut augmenter son gap en ajoutant de l'aluminium ou de l'indium. Il concurrence les composés

à grand gap indirect comme le SiC et le diamant pour l'électronique haute température et forte puissance. Le GaN a une valeur de champ critique très élevée : 3,3 MV/cm et une conductivité thermique de 1,3 W/(cm.K).

II.4.6. Tableau de synthèse

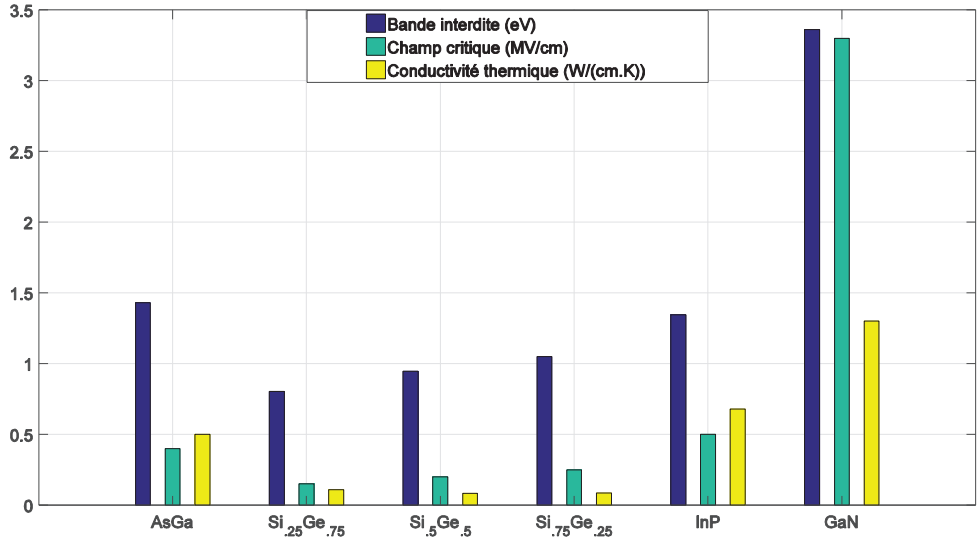


Figure III-4 : Tableau de synthèse des principaux critères des différents semi-conducteurs

La technologie choisie est donc l'Arséniure de Gallium. C'est la technologie qui correspond le plus aux besoins en termes de consommation, du point de compression et de coût sur la base des spécifications et des moyens de ZODIAC DATA SYSTEMS.

II.5. Processus d'intégration industrielle

La fonderie choisie pour développer les circuits en technologie AsGa est UMS (United Monolithic Semiconductors), qui est une société française reconnue comme un leader européen dans la fabrication de semiconducteurs, notamment AsGa et GaN. UMS propose plusieurs process dans sa fonderie AsGa, capable de répondre à une conception d'amplificateur faible bruit. Ce sont les process PH 25, PH 15 et PH 10.

Les processus PH (Pseudomorphic HEMT) contiennent plusieurs hétérojonctions. Une hétérojonction est une jonction composée de deux semiconducteurs. Le substrat des pHEMT est composé en AsGa, auquel on rajoute un dopage pour former des couches d'InAsGa et d'AlAsGa. La différence de gap entre chacune de ces couches procure une grande mobilité aux électrons.

Le choix du process se fait selon les contraintes plus ou moins exigeantes en termes de bande de fréquence, de facteur de bruit, de gain, de consommation. Les contraintes sont plus sévères sur l'amplificateur que sur le déphaseur, c'est pourquoi le déphaseur passe cette fois-ci au second plan. Le Tableau III-2 résume les caractéristiques des différents process accessibles.

	PH 25	PH 15	PH 10
Densité de puissance	250 mW/mm	300 mW/mm	250 mW/mm
Longueur des doigts de grille	0,25 µm	0,15 µm	0,10 µm
Fréquence de coupure	90 GHz	110 GHz	130 GHz
Tension de pincement	-0,8 V	-0,7 V	-0,45 V
Bruit	0,6 dB @ 10 GHz 2 dB @ 40 GHz	0,5 dB @ 10 GHz 1,9 dB @ 60 GHz	2,3 dB @ 70 GHz
Gain	13 dB @ 10 GHz 8 dB @ 40 GHz	14 dB @ 10 GHz 6 dB @ 40 GHz	4,5 dB @ 70 GHz

Tableau III-2 : Principales caractéristiques de chaque process UMS faible bruit [68]

Dans le Tableau III-2, il est facile de déduire que plus la longueur des doigts de grille est petite, et plus le transistor a une fréquence de coupure haute. Tous les process faible bruit d'UMS sont capables de travailler à 20 GHz. Deux process ont été retenus : PH 25 et PH 15. La différence entre le facteur de bruit minimum du PH 25 et PH 15 n'est pas décisive : ils sont tous les deux proches l'un de l'autre et encore plus à 20 GHz. Seulement avec la PH 15, il est possible de gagner 1 à 2 dB de gain à une fréquence donnée. Ceci n'est pas négligeable sachant que l'amplificateur devra avoir un fort gain. C'est cette analyse qui conduit à choisir le process PH 15 dont la Figure III-5 donne le NFmin typique en fonction de la fréquence.

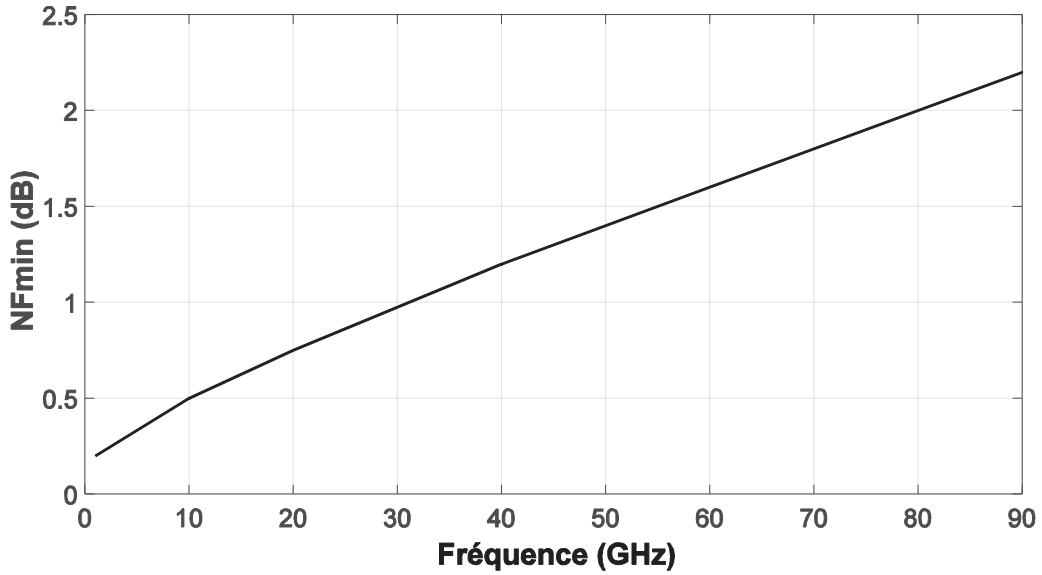


Figure III-5 : Tracé de NFmin du process PH 15 pour un transistor 2x20 µm en fonction de la fréquence

II.6. Encapsulation des circuits intégrés MMICs

II.6.1. Introduction

En électronique, le terme *packaging* [70] est un anglicisme qui désigne l'art et la science consistant à établir les interconnexions et l'environnement permettant à un ou plusieurs circuits intégrés de traiter l'information. En d'autres termes, le *packaging* rassemble la construction d'ensembles fonctionnels électroniques et contribue d'une manière importante à l'optimisation et à la performance d'un produit. Il fait intervenir un certain nombre de compétences pluridisciplinaires scientifiques : électronique (performances en statique et en hyperfréquences), physique-chimie (matériaux, techniques d'assemblage, thermique et simulations), mécanique (machines d'assemblage et outils de fabrication) et statistique (procédure de fabrication et fiabilité).

Il existe plusieurs niveaux de packaging, partant de l'encapsulation du circuit intégré jusqu'au dispositif électronique complet que voit l'utilisateur final. Les composants sont produits en grand nombre par un fondeur sous forme de plaques de semi-conducteurs (wafers). Puis, ces puces sont découpées et câblées sur un support d'interconnexion qui permettra d'accéder aux entrées et sorties nécessaires à leur fonctionnement. Ensuite, l'ensemble peut être encapsulé dans un boîtier de différents types pour assurer leur protection. L'encapsulation niveau composant est une étape clé pour la protection de la puce. C'est notamment à ce niveau que sont résolus les problèmes d'évacuation de la chaleur générée par les circuits intégrés en fonctionnement. On y prend aussi en compte les exigences de protection contre les agressions environnementales.

Dans ce paragraphe II.6, il sera question tout d'abord d'énumérer les différentes problématiques technologiques induites par l'encapsulation de puces. Ensuite, les différentes technologies possibles pour le packaging seront présentées dans l'optique d'en choisir une. Enfin, une dernière partie permettra de prolonger le chapitre sur les problématiques d'interconnexion.

II.6.2. Problématiques de l'encapsulation

Ce paragraphe II.6.2 a donc pour but d'expliciter chaque problématique engendrée par l'encapsulation. Chaque critère caractéristique sera présenté en veillant à regrouper ceux qui relèvent des mêmes problématiques.

II.6.2.1. Etanchéité

L'étanchéité désigne une méthode et des matériaux qui sont imperméables aux solides et aux liquides. Les boitiers sont susceptibles d'être exposés à des phénomènes de corrosion. L'humidité de l'air peut traverser les matériaux d'encapsulation et peut créer des composés ionisés (impuretés présentes dans les matériaux organiques, par exemple).

II.6.2.2. Herméticité

L'herméticité, à ne pas confondre avec l'étanchéité, désigne une méthode et des matériaux qui sont imperméables aux gaz ou qui en empêchent le libre écoulement. Le test le plus souvent utilisé est le test de fuite d'hélium.

On donne souvent un taux de "fuite" [71] comme mesure d'herméticité. Il faut noter qu'il ne s'agit pas d'une fuite au sens strict : la fuite se réfère à la notion d'écoulement, ce qui n'est pas le cas dans la plupart des situations, où le transport se fait par diffusion. La nuance tient dans la distinction

entre écoulement et diffusion, qui sont deux phénomènes régis par des mécanismes et des lois différents. L'unité de mesure d'une fuite est le matm.dm^3/s. Un taux de fuite de 1 matm.dm^3/s correspond à un transfert de gaz ayant entraîné une différence de pression de 1 matm dans un volume de 1 litre en 1 seconde. Cela peut aussi s'exprimer comme un transfert de 1 cm^3 de gaz à pression atmosphérique en 1 seconde.

Par exemple, un système qui présente un taux de fuite inférieur à 10^{-3} matm.dm^3/s peut être considéré comme étanche à la vapeur d'eau. A partir d'un taux de fuite de 10^{-7} matm.dm^3/s, le système peut être considéré comme hermétique aux gaz comme l'hélium. La limite entre étanchéité et herméticité reste néanmoins difficile à définir. On peut toutefois associer l'étanchéité à l'absence d'écoulement d'un liquide ou d'un gaz. L'herméticité se définit plutôt comme la résistance à la diffusion.

Pour mesurer l'herméticité d'un boitier, on peut utiliser un boîtier scellé soumis pendant un temps donné à une atmosphère d'hélium à une pression supérieure à celle se trouvant dans le boîtier. Le boîtier est ensuite transféré dans une chambre à vide. On mesure alors l'hélium sortant du boîtier. Dans ce cas, les temps d'exposition à l'atmosphère d'hélium ainsi que les temps de transfert du boîtier d'une enceinte à l'autre jouent un rôle non négligeable sur la mesure. On peut alors utiliser l'équation issue de la norme militaire MIL-STD-883E [72] :

$$R = \frac{LP_E}{P_0}\left(\frac{M_A}{M}\right)^{\frac{1}{2}}\left\{1 - e^{-\left[\frac{Lt_1}{VP_0}\left(\frac{M_A}{M}\right)^{\frac{1}{2}}\right]}\right\} e^{-\left[\frac{Lt_2}{VP_0}\left(\frac{M_A}{M}\right)^{\frac{1}{2}}\right]} \qquad \text{(III-1)}$$

où R est le taux de fuite du gaz traceur He mesuré à travers la fuite exprimé en atm.cm^3/s
L est le taux de fuite équivalent standard exprimé en atm.cm^3/s
P_E est la pression d'exposition exprimée en atm
P_0 est la pression atmosphérique exprimée en atm
M_A est la masse atomique de l'air exprimée en g
M est la masse atomique du gaz traceur He exprimée en g
t_1 est le temps d'exposition à la pression P_E exprimé en s
t_2 est le temps de maintien entre le dégazage et la détection de fuite exprimé en s
V est le volume interne de l'échantillon à tester exprimé en cm^3

II.6.2.3. Température

La température comprend plusieurs phénomènes : la température de fonctionnement et la température de stockage. La température de fonctionnement correspond à la plage de température acceptable pour la puce encapsulée lorsqu'elle est en fonctionnement. La température de stockage correspond à la plage de température acceptable pour la puce encapsulée lorsqu'elle est inutilisée, comme par exemple dans une étuve. Il est important de noter que la plage de température de fonctionnement est plus étroite que la plage de température de stockage.

Classiquement, dans un cahier des charges, on retrouve les conditions suivantes :

- Température de fonctionnement : - 40 °C à + 85 °C
- Température de stockage : - 55 °C à + 150 °C

Cependant, ce ne sont pas les seules problématiques avec la température : il y a le phénomène de choc thermique. Celui-ci peut apparaître lors d'un changement brusque de température. Dans le projet, cela peut concerner, par exemple, le décollage d'un avion à partir de Dubaï vers une altitude de croisière de 10 000 mètres : le système passerait d'une température que l'on peut estimer à + 50 °C à – 30 °C en l'espace de quelques minutes. Il est important d'envisager de qualifier ce problème lors de tests ultérieurs.

II.6.2.4. Dissipation thermique

Un objectif majeur des essais climatiques est la dissipation thermique. En effet, il faut maintenir, dans la mesure du possible, la température de chaque élément à sa température nominale de fonctionnement. La température du dispositif électronique est régie par l'équation suivante :

$$T_{dispositif} = \Delta T_{conduction} + \Delta T_{transfert} + T_{externe} \quad \text{(III-2)}$$

où $\Delta T_{conduction}$ est la différence de température nécessaire pour conduire la chaleur du composant aux surfaces de refroidissement

$\Delta T_{transfert}$ est la différence de température nécessaire entre les surfaces d'échanges et l'environnement pour évacuer le flux thermique venant par conduction du composant

A partir de l'équation (III-2), il est possible de simplifier les problèmes de refroidissement à de la conduction de la chaleur du composant aux surfaces d'échange et à un transfert thermique (convectif et radiatif) des surfaces d'échange vers l'environnement.

La convection apparaît lorsqu'une partie d'un système non isotherme est en mouvement par rapport à une autre : un transfert macroscopique de masse entraîne un transfert de chaleur à l'échelle macroscopique, qui se trouve couplé au transfert à l'échelle élémentaire par conduction.

La conduction est un transfert qui se produit à l'échelle des molécules (transfert par contact direct entre molécules). C'est le transfert thermique essentiel qui se produit dans tout système matériel et aux interfaces de systèmes matériels dès qu'existe un gradient de température.

Le rayonnement est l'unique transmission d'énergie sans aucun support matériel. Tout corps matériel, à une température différente du zéro absolu, émet à sa surface un rayonnement qui est fonction de sa température et de son état de surface. Il peut également absorber tout ou partie du rayonnement qu'il reçoit des surfaces environnantes, de l'atmosphère ambiante et du rayonnement solaire.

II.6.2.5. Vibration

II.6.2.5.1. Essais de vibrations basses fréquences

Les tests sont réalisés par dépose de l'échantillon à tester sur une table vibrante en laboratoire. L'essai de vibration à basse fréquence fixe se fait sur une table vibrante de type mécanique qui recrée les fréquences les plus puissantes du transport et qui est présenté en Figure III-6.

Les systèmes de vibrations basses fréquences ne recréent qu'une partie du spectre de vibration d'un transport. Pour cette raison il est intéressant de réaliser des tests de vibrations aléatoires.

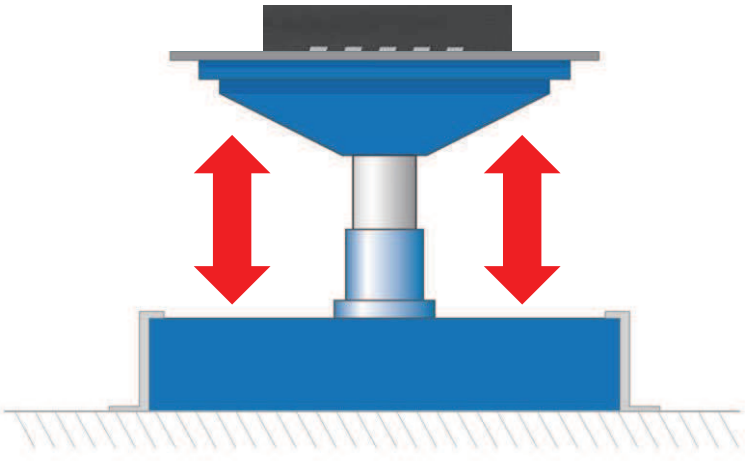


Figure III-6 : Schéma d'une manipulation de test de vibration [74]

II.6.2.5.2. Essais de vibrations aléatoires

Les transports routiers, ferroviaires, aériens… produisent tous des vibrations dites aléatoires. Il s'agit d'un ensemble de fréquences et d'amplitudes variant constamment au cours du temps.

Les tests de mise en vibrations aléatoires sont les essais les plus proches des vibrations rencontrées lors des transports. Ces tests se réalisent sur des équipements de type électrodynamique avec un système de pilotage.

En conclusion de paragraphe, il est facile de comprendre que les tests de vibration seront une étape importante du projet. Cette étape n'est surtout pas à négliger : les forces qu'un avion subit lors d'un vol et même lors d'un décollage sont très nombreuses.

II.6.2.6. Essais de fiabilité

Pour un composé électronique à qualifier, on procède systématiquement à des tests Moisture Sensitivity Level (MSL) pour connaître son niveau de sensibilité à l'humidité :

- Stockage haute température (150 °C pendant 1000 h) : le but de cet essai est de révéler les défauts pouvant être activés par la température

- Stockage en température et humidité (85°C + 85 % d'humidité pendant 1000 h) : le but de cet essai est de révéler les phénomènes de corrosion activé par l'humidité.

- Cycles thermiques (1000 cycles entre -40 °C et + 150°C) : le but de cet essai est de révéler les modes de défaillance induits par les différences de Coefficient de Dilatation Thermique (CDT)

A l'issue de ces tests, on peut classer les composés électroniques selon leur niveau de sensibilité à l'humidité comme présenté dans le Tableau III-3.

Clas		Spécifications d'absorption

se			Standard		Equivalent accéléré	
	Temps	Conditions	Temps (h)	Conditions	Temps (h)	Conditions
1	Illimité	≤ 30 °C / 85 % RH	168 (+5/-0)	85 °C / 85 % RH		
2	1 an	≤ 30 °C / 60 % RH	168 (+5/-0)	85 °C / 60 % RH		
2a	4 semaines	≤ 30 °C / 60 % RH	696 (+5/-0)	30 °C / 60 % RH	120 (+1/-0)	60°C / 60 % RH
3	168 heures	≤ 30 °C / 60 % RH	192 (+5/-0)	30 °C / 60 % RH	40 (+1/-0)	60°C / 60 % RH
4	72 heures	≤ 30 °C / 60 % RH	96 (+2/-0)	30 °C / 60 % RH	20 (+1/-0)	60°C / 60 % RH
5	48 heures	≤ 30 °C / 60 % RH	72 (+2/-0)	30 °C / 60 % RH	15 (+1/-0)	60°C / 60 % RH
5a	24 heures	≤ 30 °C / 60 % RH	48 (+2/-0)	30 °C / 60 % RH	10 (+1/-0)	60°C / 60 % RH
6	Temps indiqué sur l'étiquette	≤ 30 °C / 60 % RH	Temps indiqué sur l'étiquette	30 °C / 60 % RH		

Tableau III-3 : Niveau de sensibilité à l'humidité selon la norme IPC-J-STD-020C [75]

Ces tests peuvent être complétés par d'autres ; par exemple, tenue aux décharges électrostatiques, test de chute ou flexion mécanique.

II.6.3. Technologies d'encapsulation

Cette sous-partie a pour but d'évaluer quelle serait la meilleure technologie avec le meilleur compromis pour l'application aéronautique visée. Plusieurs technologies, plus ou moins matures, seront présentées dans ce paragraphe.

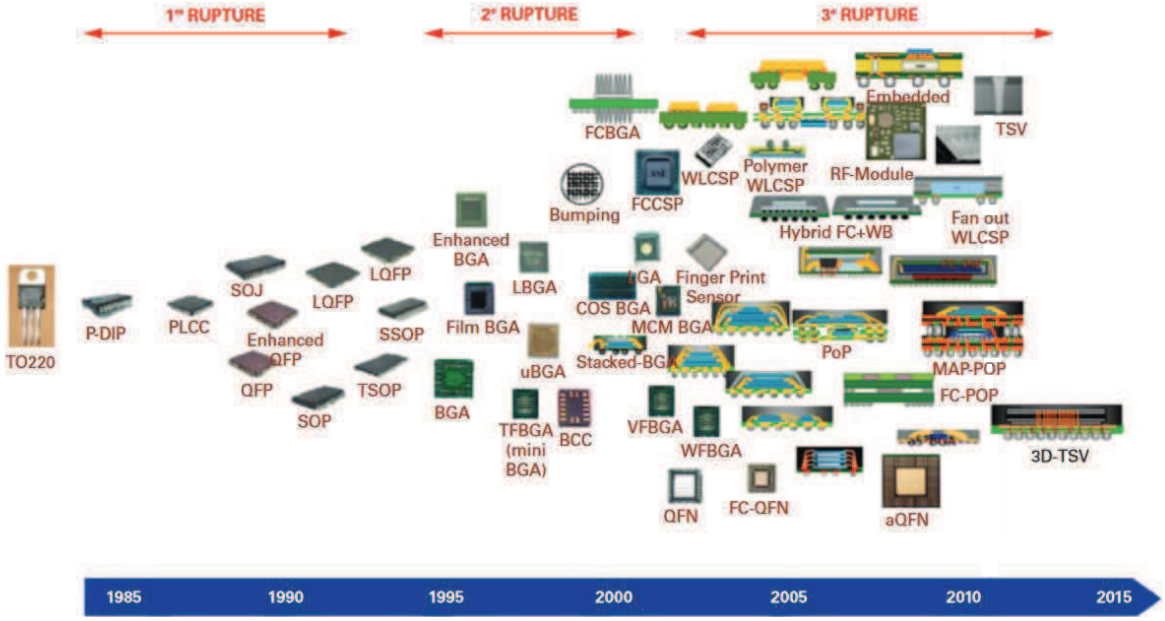


Figure III-7 : Historique de l'évolution des technologies d'encapsulation [76]

La problématique de l'encapsulation [76] est en permanente amélioration, elle suit le développement de l'électronique, qu'il soit pour des applications militaires, spatiales ou grand public. Ses évolutions peuvent être décrites selon 3 ruptures technologiques majeures comme le montre la Figure III-7 :

- Rupture 1 : la généralisation des boîtiers pour montage en surface (CMS) à partir du milieu des années 1980, ce qui correspondait à la généralisation des boîtiers surmoulés sur grille métallique ;
- Rupture 2 : l'introduction des boîtiers sur supports organiques à partir du milieu des années 1990, qui a permis d'augmenter de manière importante le nombre de contacts, puisqu'on est passé de contacts en périphérie du boîtier à une matrice de contacts (toute la surface du boîtier) ;
- Rupture 3 : la généralisation de boîtiers dédiés pour chaque application à partir du milieu des années 2000. Cette dernière rupture technologique correspond notamment à l'apparition de boîtiers de taille similaire à celle de la puce (*chip scale package*) et à l'émergence du *wafer level packaging*, qui permet de se passer de boîtiers.

II.6.3.1. Boîtier céramique

Les boîtiers céramiques sont les boîtiers les plus performants. En effet, ils dégradent très peu les performances d'un circuit électronique. Ce sont les boîtiers les plus hermétiques.

Les matières céramiques les plus utilisées [79] sont : l'alumine (Al_2O_3), le nitrure d'aluminium (AlN), le carbure de silicium (SiC) et le quartz. Leur coût est très important. Ils sont plutôt privilégiés pour des applications spatiales et non grand public. Un exemple de boîtier céramique est présenté en Figure III-8.

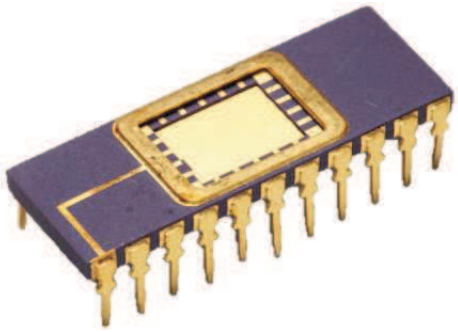


Figure III-8 : Exemple de boîtier céramique sans le capot supérieur [77]

II.6.3.2. Boîtier métallique

Dans la même catégorie de boîtiers que ceux en céramique, il est possible d'utiliser les boîtiers métalliques. Bien que moins performants que les boîtiers céramiques car leur herméticité est moins importante, ils restent performants et ont un coût lui aussi très important. Un exemple de boîtier métallique est présenté en Figure III-9.

Figure III-9 : Exemple de boîtier métallique sans le capot supérieur [78]

II.6.3.3. Boîtier plastique

Le boîtier plastique est aussi une solution pour encapsuler des puces électroniques. Il existe deux grands types de boîtier plastique : les QFN et les BGA. Ce sont les boîtiers les plus utilisés aujourd'hui. Les boîtiers plastiques ont l'avantage de présenter un coût très compétitif. Cependant, leurs performances sont moins bonnes que les boîtiers céramiques ou métalliques.

II.6.3.3.1. Quad Flat No-Leads

Les QFN sont destinés en priorité à de faibles nombres pins (entrées ou sorties) compris entre 6 et 80. Aujourd'hui, on retrouve deux grands types de QFN dont la différence quasiment exclusive provient de la méthode utilisée pour fermer le boîtier : les boîtiers « molded » et les boîtiers « open cavity ».

Les boîtiers « molded », qu'on l'on peut traduire par « surmoulé », sont décrits en Figure III-10. La résine plastique est appliquée directement sur le circuit pour sceller le boitier. Toutefois, une couche de passivation entre le circuit et la résine peut être appliquée pour améliorer la robustesse du dispositif aux contraintes mécaniques externes.

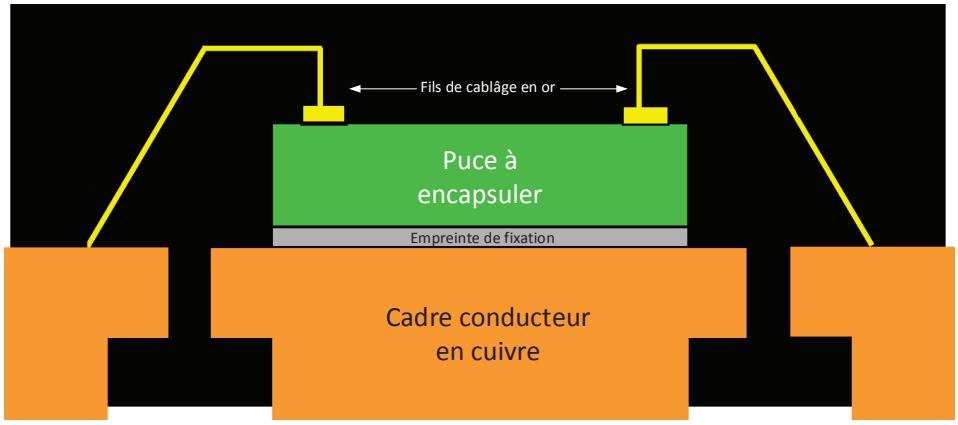


Figure III-10 : Description d'un « molded QFN » vue de coté

Les boîtiers « open cavity », qui sont décrits en Figure III-11, ont donc une cavité d'air à l'intérieur de l'armature plastique. Ils ont de meilleures performances RF car le circuit voit un superstrat d'air (ε_r = 1). Dans le cas d'un boîtier surmoulé, le circuit subit un superstrat dont la permittivité est supérieure à 3 pour des matières plastiques classiques.

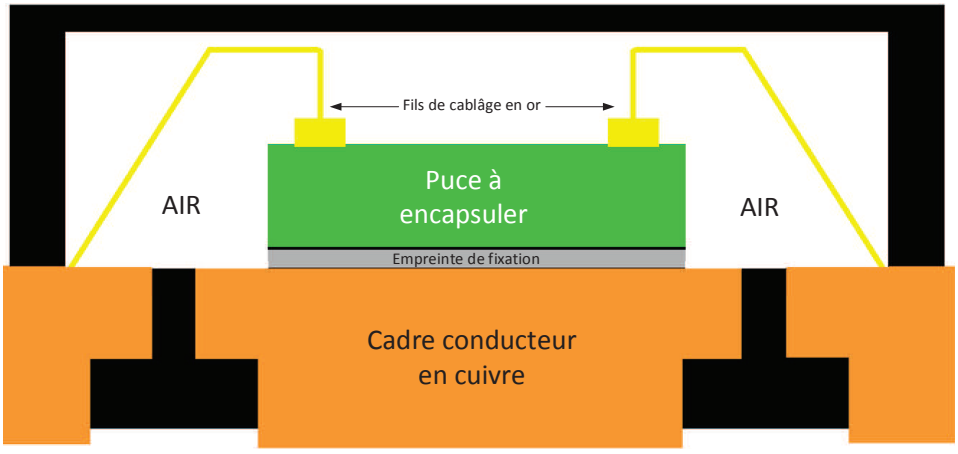


Figure III-11 : Description d'un « open cavity QFN » vue de coté

Le principal problème des QFN avec cavité à air est que leur industrialisation est quasiment impossible. En effet, chaque boitier est fermé « à la main ». Il est très difficile d'automatiser cette fermeture contrairement aux boîtiers surmoulés. Aujourd'hui, on préfèrera un boîtier surmoulé en production et un boîtier avec cavité à air en prototype.

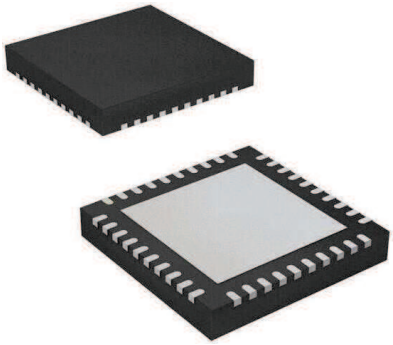


Figure III-12 : Vue extérieure d'un boîtier QFN

Le principal avantage des boîtiers QFN en plastique est dû à leurs dimensions. Les petites tailles de QFN sont plus difficiles à concevoir avec un matériau céramique. Ainsi, le design des circuits imprimés sur lesquels les QFN sont fixés par les assembleurs est grandement simplifié. Les matériaux plastiques, bien que moins performants en termes d'absorption d'humidité ont un coût extrêmement inférieur aux matériaux céramiques comme l'alumine (Al_2O_3). De ce fait, leur utilisation dans la conception d'un boîtier conduit à un coût négligeable par rapport à celui du circuit imprimé. Les coûts annexes sont aussi limités. En effet, l'encapsulation des circuits à l'intérieur des boîtiers plastiques de type « molded QFN » est un procédé parfaitement maîtrisé permettant une production en très grande série et ainsi une forte réduction du coût par pièce.

Contrairement aux matériaux céramiques très imperméables à l'humidité, les boîtiers plastiques absorbent l'humidité. Un boîtier chargé d'humidité peut entraîner plusieurs problèmes. Par exemple, les matériaux de la puce encapsulée ou le cadre conducteur en cuivre du boîtier peuvent s'oxyder et détériorer les performances du circuit final. De plus, lors de la brasure du boîtier sur le circuit imprimé, il est possible que l'intégrité physique du boîtier soit atteinte, la vapeur d'eau ayant un fort facteur d'expansion (effet pop-corn). La Figure III-13 démontre que le coefficient de dilatation de l'eau augmente avec la température donc il est important de contrôler l'étape de la brasure du boîtier. Toutefois, en utilisant une résine adaptée pour coller la puce à l'intérieur du boîtier ainsi que des boîtiers surmoulés, l'absorption d'humidité peut être limitée.

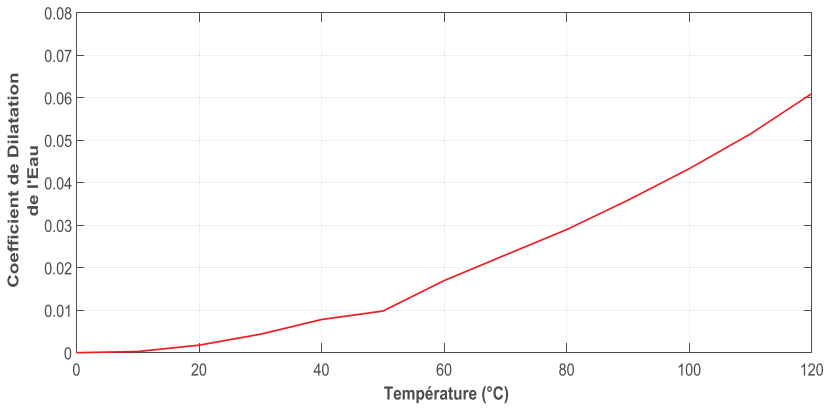


Figure III-13 : Coefficient de Dilatation de l'Eau en fonction de la Température (°C)

II.6.3.3.2. Ball Grid Array

Les boîtiers à sorties périphériques ont vu le pitch entre chaque sortie diminuer jusqu'à 0,4 mm à partir de la fin des années 1980. La criticité à fabriquer et à utiliser chaque boitier ne faisait qu'augmenter. L'ordre de grandeur des pitchs n'étaient en phase avec l'objectif de miniaturisation des cartes électroniques. L'intégration a obligé les ingénieurs à développer des boîtiers dont les connexions n'étaient pas seulement périphériques. Des fournisseurs de composants ont alors commencé à proposer des composants présentant des sorties matricielles de billes de soudure, comme le montre la Figure III-14. Ces boîtiers s'appellent BGA (Ball Grid Array) et se montent directement par refusion sur une empreinte matricielle équivalente prévue sur le circuit imprimé. Initialement, ces boîtiers étaient relativement gros : leur taille dépassait 27 x 27 mm² avec des pas de billes supérieurs à 1mm, et donc une bonne facilité de montage, d'autant que l'arrangement matriciel facilite le recentrage du boîtier, grâce aux forces de capillarité, pendant la refusion de la brasure. Néanmoins, l'utilisation des BGA a été longue à se répandre.

Le principal frein provenait du fait que, lors du montage sur carte, les joints brasés étaient invisibles, et l'industrie de l'assemblage électronique a dû se doter des moyens d'assurance qualité pour s'affranchir du contrôle visuel des joints. A partir du début des années 90, se sont développés les boîtiers BGA surmoulés avec support d'interconnexion organique. Ceci a été rendu possible grâce aux progrès réalisés par ces supports, et notamment l'introduction de résines avec température de transition vitreuse élevée permettant le câblage filaire thermosonique. En plus de leur coût attractif, ces boîtiers présentent une très bonne fiabilité une fois montés sur circuit imprimé du fait du relativement bon accord entre le CDT global du boîtier et celui du circuit d'accueil, et de l'épaisseur importante du joint brasé (les billes ont un diamètre typique de 0,6 à 0,8 mm, soit plus de 10 fois l'épaisseur d'un joint brasé classique).

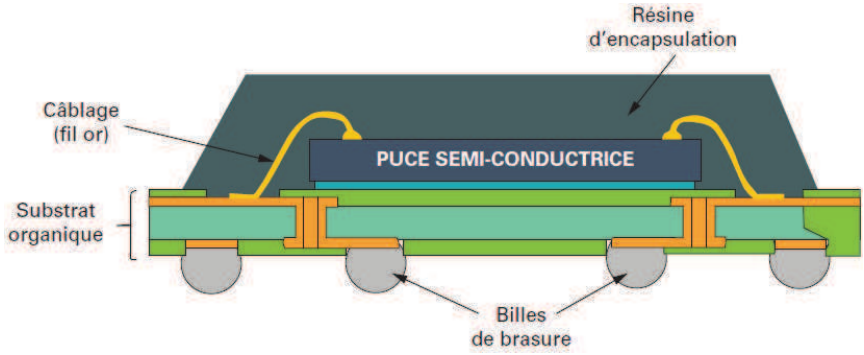


Figure III-14 : Schéma de principe d'un boîtier BGA

A la fin des années 90, l'introduction du moulage en nappe sur des épaisseurs fines (inférieures à 1mm) et sur des surfaces importantes de l'ordre 5 x 5 cm² a permis la réalisation de boîtiers BGA miniaturisés à bas coût. Ce procédé offre une grande flexibilité ; seules les opérations de report des billes et de découpe finale des boîtiers sont spécifiques : les boîtiers sont obtenus lors de l'étape finale de sciage. On a donc assisté, depuis le début des années 2000, à une véritable prolifération de boîtiers différents tant en taille, qu'en épaisseur (1,7mm, 1,2mm, 1mm, 0,8mm, etc.) et qu'en termes de nombres de sorties (matrices de billes complètes ou partielles au pas de 0,8mm, 0,65mm, 0,5mm ou 0,4mm).

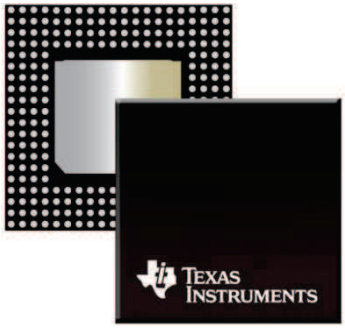


Figure III-15 : Vue extérieure d'un boîtier BGA de Texas Instruments [80]

II.6.3.4. Glob Top

Le Glob Top [81] est une technologie d'encapsulation un peu plus « exotique » pour notre application. C'est une protection locale par enrobage pour des composants électroniques. Le Glop Top est une résine à base époxy pour protéger des dispositifs électroniques des contraintes environnementales comme l'humidité ou des contraintes mécaniques. On ne retrouve pas cette technologie dans des systèmes embarqués. Une photographie en Figure III-17 présente un dépôt de Glob Top lors d'un assemblage.

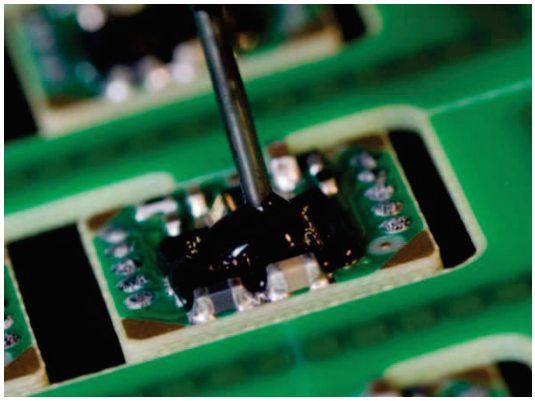


Figure III-16 : Photographie d'un dépôt de Glop Top [82]

Cette solution de Glob Top peut être envisagée avec un complément. On pourrait imaginer enrober chaque puce de l'antenne à balayage électronique soudée sur un PCB. Cet enrobage permettrait d'améliorer les capacités à résister aux contraintes environnementales. Ensuite, ce PCB pourrait être encapsulé, lui aussi, dans un plus grand packaging comme une cavité métallique. On parlerait alors d'un packaging au niveau du système, et non plus, au niveau élémentaire d'une puce électronique. Ce concept est présenté en Figure III-17. Avec une cavité métallique, l'herméticité et l'étanchéité seront améliorés car le Glob Top ne présente pas les meilleures performances pour ces critères.

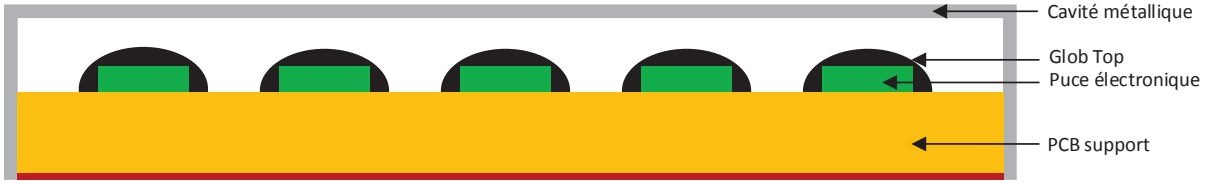


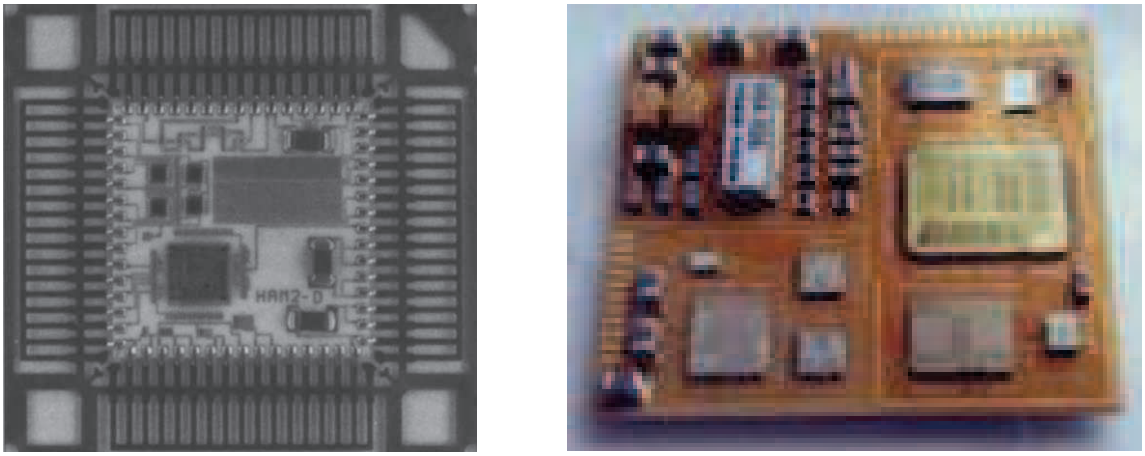
Figure III-17 : Concept d'encapsulation système + Glob Top

II.6.3.5. MultiChip Module

L'augmentation de la sophistication des semi-conducteurs a permis le développement de puces avec plus de 300 entrées/sorties. A partir de ce postulat, un nouveau type de packaging a été développé : les MultiChip Modules (MCM). Les MCM sont plusieurs dispositifs actifs rassemblés dans une seule encapsulation.

Plusieurs types de MCM existent :

- MCM-L : MCM « Laminated » : Ce sont des MCM dont le substrat est un PCB multicouche stratifié
- MCM-D : MCM « Deposited » : Ce sont des MCM où les puces sont déposées sur un substrat couche mince
- MCM-C : MCM « Ceramic substrate » : Ce sont des MCM dont le substrat est fait à base de matériaux céramiques. Ceux-ci se rapprochent de la technologie des LTCC.



(a) (b)

Figure III-18 : Photographie (a) d'un MCM-L d'AT&T [83] et (b) d'un MCM-D [84]

Les MCM présentent l'avantage de regrouper plusieurs puces dans un seul et unique packaging. Cependant, un MCM doit dissiper plus de calories car il intègre plus de puces. Les matériaux absorbent ou dissipent de la même façon.

Un MCM doit être développé de façon « custom », en effet, il est rare de pouvoir utiliser un standard. Cela dépend beaucoup du nombre d'entrées et sorties, de la possibilité d'agencement des puces les unes par rapport aux autres.

II.6.3.6. Tableau de synthèse

	Etanchéité	Herméticité	Intégration	Thermique	Coût
Céramique					
Métallique					
QFN					
BGA					
Glob Top					
MCM					

Tableau III-4 : Tableau de synthèse des différents critères pour l'encapsulation

Dans une optique de développement industriel, même si le QFN ou BGA ne sont pas les meilleurs boîtiers pour l'encapsulation de composants RF. En termes de coût, ils sont tellement plus attractifs que c'est la solution que nous privilégierons à l'avenir.

La solution de QFN plastique est choisie car la société UMS avec laquelle nous travaillons propose une fonderie de QFN. Ainsi, des prototypes pourront être fabriqués plus facilement.

Dans le chapitre suivant, il sera question de la conception du déphaseur.

Références bibliographiques du Chapitre III.

[63]Eric Scerri, “Le tableau périodique : Son histoire et sa signification“, *EDP Sciences*, oct 2011

[64]http://www.wafertech.co.uk/growth.htm

[65]http://www.wafertech.co.uk/products/gallium-arsenide-gaas/

[66]http://www.ioffe.ru/SVA/NSM/Semicond/GaAs/electric.html

[67]A. Martin, “Etude d’une nouvelle filière de composants sur technologie nitrure de gallium. Conception et réalisation d’amplificateurs distribués de puissance large bande à cellules cascodes en montage filp-chip et technologie MMIC”, Ph.D. dissertation, Université de Limoges, 2007

[68]https://www.ums-gaas.com/foundry/technologies/

[69]http://www.virginiasemi.com/

[70]W. Ben Naceur, “Evaluation des solutions d’encapsulation quasi-hermétique pour les composants actifs hyperfréquences”, Ph.D. dissertation, Université de Bordeaux, 2013

[71]F. Seigneur, “Encapsulation hermétique pour systèmes hydro- et thermo-sensibles”, Ph.D. dissertation, Ecole Polytechnique Fédérale de Lausanne, 2009

[72]http://sciupp.ucsc.edu/groups/fermi/electronics/mil-std-883.pdf

[73]J.-P. Petit, “Dissipation thermique dans les systèmes électroniques”. Techniques de l’ingénieur (E3952 V2). 2001.

[74]https://www.metropack.fr/tests-de-transport/essai-de-vibration/

[75]IPC/JEDEC J-STD-020C, Juillet 2004

[76]J.-L. Diot, “Packaging des circuits intégrés”. Techniques de l’ingénieur (E3400 V2). 2017.

[77]http://www.shmj.or.jp/english/packaging/pac70s.html

[78]https://americas.kyocera.com/kai-semiparts/packaging/by-type/gan-sic-packaging.htm

[79]http://www.microcertec.com/fiche-produits-fr-63-composants-pour-le-semiconducteur.html

[80]http://www.ti.com/packaging/docs/searchtipackages.tsp?packageName=BGA

[81]https://www.eleco-produits.fr/applications/colle-pcb/glob-top/

[82]http://micro.apitech.com/glob_top.aspx#

[83]M. A. Zimmerman, "The technology of molded multichip modules," in AT&T Technical Journal, vol. 72, no. 5, pp. 73-83, Sept.-Oct. 1993.

[84]http://arquivo.pt/wayback/20160517191404/http://www.aws.cit.ie/research/wirelessnodes/index.htm

Chapitre IV

Chapitre IV. Conception d'un déphaseur en bande Ka

IV.1. Introduction

Dans ce nouveau chapitre, il sera donc question de présenter étape par étape la conception du déphaseur en bande Ka. Les chapitres précédents 1, 2 et 3 ont successivement préparé cette nouvelle étude. Le chapitre 1 a permis de construire un cahier des charges pour le déphaseur. Le chapitre 2 a balayé toutes les possibilités d'architecture de déphaseur répondant au cahier des charges. Enfin, le chapitre 3 a légitimé le choix d'une technologie pour concevoir le déphaseur.

La première partie expliquera quelle topologie a été choisie pour concevoir le déphaseur à partir d'une publication. La principale nouveauté résidera dans la bande de fréquence choisie : la bande Ka SATCOM entre 18,3 et 20,2 GHz. Le Tableau I-1 rappelle le cahier des charges du déphaseur.

Symbole	Paramètre	Min	Typ	Max	Unit
Freq	Fréquence	18,3		20,2	GHz
Nb	Nombre de bits		4		
PhS	Gamme de phase	0		360	°
LSB	Bit de poids le plus faible		22,5		°
ΔPhS	Erreur de phase		5		°
IL	Pertes d'insertion		-12		dB
$S_{11\ dB}$	Coefficient de réflexion à l'entrée lorsque la sortie est adaptée		-10		dB
$S_{22\ dB}$	Coefficient de réflexion à la sortie lorsque l'entrée est adaptée		-10		dB
A	Surface de la puce nue		3,4 x 1,4		mm^2

Tableau IV-1 : Cahier des charges du déphaseur

La deuxième partie de ce chapitre détaillera la procédure de conception du déphaseur. Toutes les étapes de conception seront décrites dans le but de servir de manuel pour concevoir un nouveau déphaseur dans le futur.

Enfin, une dernière partie confrontera les résultats de simulations aux résultats de mesures. Cette étape permettra de valider ou non le déphaseur mais aussi de procéder à une analyse pour pouvoir améliorer le déphaseur dans une version future.

IV.2. Topologie SPDT

Le *Single Pole Double Throw* (SPDT) [85][86] : il s'agit d'un commutateur à deux voies qui aiguille un signal d'une voie A vers une voie B ou une voie C. Un schéma est présenté en Figure IV-1. Lorsque les polarisations appliquées sur les grilles du transistor B_1 associé à la voie B mettent en position passante le transistor, le transistor C_1 associé à la voie C devient automatiquement bloquant.

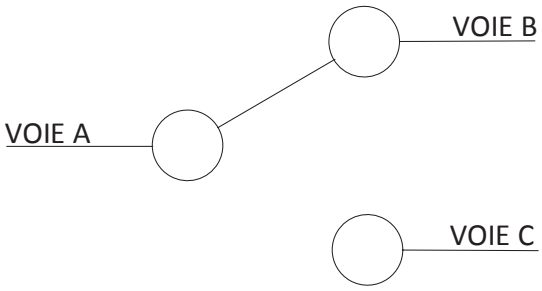


Figure IV-1 : Principe d'un commutateur SPDT

Il est opportun d'utiliser ces commutateurs SPDT pour déphaser le signal RF de façon relative. Si la phase φ_B de la voie B est différente de la phase φ_C de la voie C alors on peut obtenir un déphasage $\Delta\varphi$ donné par l'équation (IV-1) :

$$\Delta\varphi = \varphi_B - \varphi_C \qquad \text{(IV-1)}$$

Maintenant, si on complexifie le système en mettant deux commutateurs SPDT à la suite, comme schématisé en Figure IV-2, on peut obtenir une différence de phase entre les deux trajets différents. Quand les transistors B_1 et B_2 associés à la voie B sont passants, les transistors C_1 et C_2 sont automatiquement bloquants. Ainsi, il est facile d'imaginer une différence de phase entre la voie B et la voie C pour obtenir notre déphasage. Dans cette topologie, on parle de double SPDT.

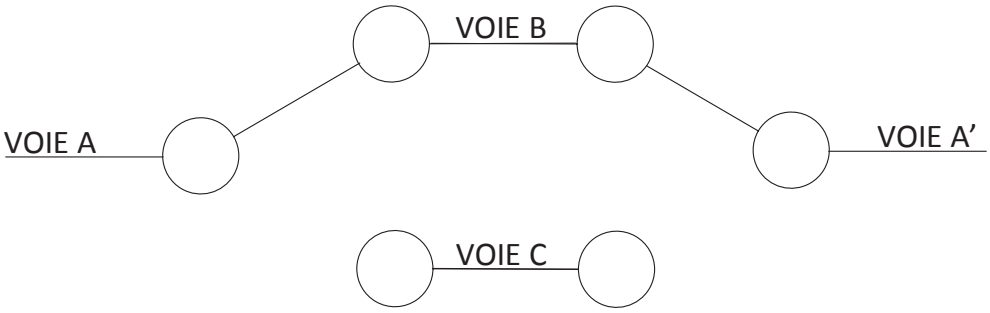


Figure IV-2 : Principe d'un déphaseur d'un double SPDT

L'avantage d'un double SPDT est qu'il permet d'obtenir de grands angles de déphasage en limitant les pertes. Pour obtenir un angle de déphasage de 180°, on peut imaginer que la voie B aura un déphasage de +90° et la voie C de -90°. La différence de phase ferait un angle de 180°. En utilisant un simple SPDT, il faudrait une voie déphasée à 180°. Ainsi, pour un grand angle de phase, le double SPDT permet de mieux répartir les déphasages.

Pour la suite, les quatre blocs élémentaires d'un déphaseur seront développés d'abord un par un, puis ensuite regroupés tous ensemble. Les topologies retenues sont : double SPDT pour le 180° et 90° ; simple SPDT pour le 45° et 22,5°.

IV.3. Déphaseurs élémentaires 180° et 90° en topologie double SPDT

Les déphaseurs élémentaires 180° et 90° sont les déphaseurs 1 bit les plus difficiles à concevoir car ils ont les différences de phase les plus grandes. La Figure IV-3 représente une version simplifiée d'un double SPDT. Celui-ci comporte quatre switches commandés deux à deux et deux lignes à retard dont le retard est différent. Le signal RF est donc splitté avant d'être recombiné et sa phase est donc définie par la différente de phase des lignes à retard.

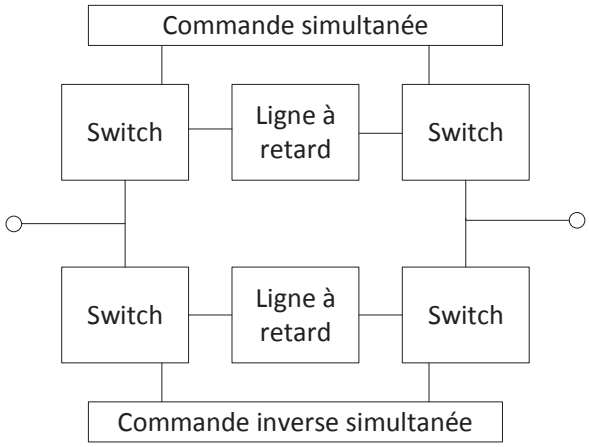


Figure IV-3 : Schéma simplifié d'un double SPDT

La première étape est donc de concevoir un switch qui peut être passant et bloquant à la fréquence d'utilisation avec un minimum de pertes et de fuites. Dans une deuxième étape, il sera important de dessiner deux lignes à retard indépendantes l'une de l'autre mais pouvant être recombinées ensemble avec toujours le minimum de pertes. Enfin, la dernière étape sera de rassembler ces briques dans un design pour terminer la conception.

IV.3.1. Conception du commutateur

La conception du commutateur est fondamentale car, dans un double SPDT, ils sont au nombre de quatre. La conséquence directe est donc d'avoir quatre fois plus de pertes au niveau du double SPDT si on accepte des pertes supplémentaires sur un switch.

Un switch a donc deux états : bloqué ou passant. Le switch est composé d'un transistor polarisé uniquement par sa grille : on parle d'auto-polarisation. Il n'y a pas de polarisation de drain. Le signal RF passe du drain à la source ou inversement selon le design. Ainsi, le transistor peut être schématisé comme un circuit passif, même s'il est contrôlé par un circuit actif. Le transistor se comporte comme une capacité à l'état bloquant, c'est d'ailleurs les capacités C_{GD} et C_{GS} qui sont responsables de ce parasite. Cependant, on notera que $C_{GS} << C_{GD}$ et C_{GS} devient donc négligeable. A l'état passant, le transistor se comporte comme une résistance. Ces deux états sont résumés dans la Figure IV-4.

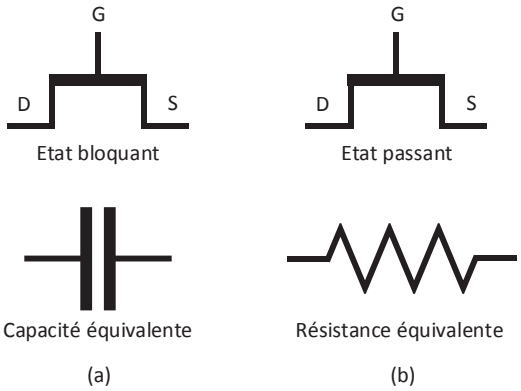


Figure IV-4 : Différences des circuits équivalents entre l'état bloquant (a) et l'état passant (b)

Le switch doit donc basculer avec ces deux états tout en limitant les pertes induites par le transistor. L'état bloquant est davantage problématique à cause de la capacité équivalente qu'il introduit. Pour limiter les fuites, il faut donc ajouter une inductance L parallèle pour obtenir un circuit LC parallèle. Ce circuit devra être optimisé pour la capacité équivalente de la polarisation d'un transistor choisi. C'est ce critère qui détermine la longueur de la grille et le nombre de doigts du transistor. L'état passant doit donc subir la présence d'une inductance parallèle. La Figure IV-5 résume les circuits équivalents du switch à l'état bloquant et à l'état passant.

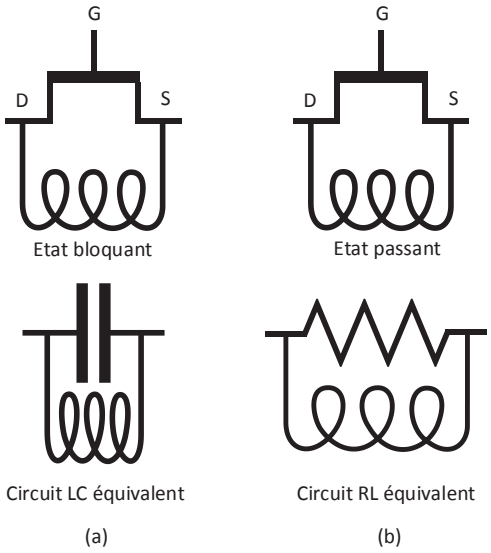


Figure IV-5 : Différences des circuits équivalents avec une inductance entre l'état bloquant (a) et l'état passant (b)

A partir de là, il faut donc sélectionner un transistor. Pour ce switch, le transistor 4x50 µm du process PH 15 de chez UMS a été choisi. Une optimisation de forme et de valeur d'inductance a donc été menée en simultanée pour l'état bloquant et l'état passant. La Figure IV-6 montre le layout du switch où il est possible de constater que la grille commande le trajet drain → source dans notre conception. La valeur de l'inductance est d'environ 0,5 nH.

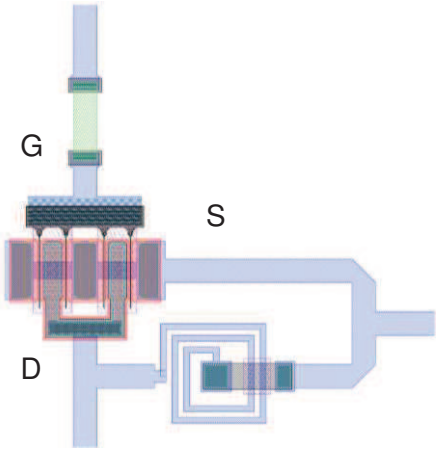


Figure IV-6 : Layout du switch unitaire

La Figure IV-7 présente une comparaison des coefficients de transmission entre l'état bloquant et l'état passant. Ces résultats démontrent que le switch passant perd moins de 0,8 dB à 20 GHz. Cette donnée est importante car celle-ci conditionne la perte globale du déphaseur puisque le switch sera réutilisé dans tous les déphaseurs élémentaires. Plus ce switch est optimisé et moins le déphaseur aura des pertes. A l'état bloqué, le switch a un coefficient de transmission inférieur à - 20 dB, ce qui laisse très peu passer de signal. Il est intéressant de noter que le switch est réciproque puisque $S_{12} = S_{21}$ pour les deux états de polarisation.

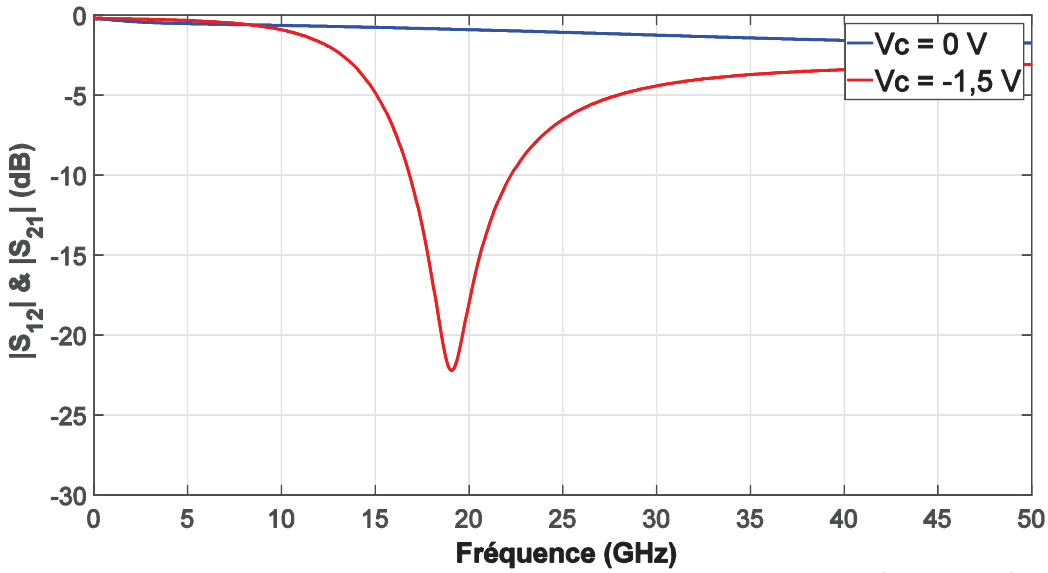


Figure IV-7 : Comparaison des coefficients de transmission en dB entre l'état bloqué en rouge et l'état passant en bleu à partir d'éléments réels

La Figure IV-8 présente une comparaison des coefficients de réflexion entre l'état bloquant et l'état passant. Le switch est symétrique dans les deux états de polarisation puisque $S_{11} = S_{22}$. A l'état passant, les coefficients de réflexion sont inférieurs à – 15 dB.

Maintenant, la suite de la conception concerne les lignes à retard. Il faut concevoir chaque ligne à retard en fonction de la différence de phase visée. Les conceptions des déphaseurs élémentaires 180° et 90° seront séparées.

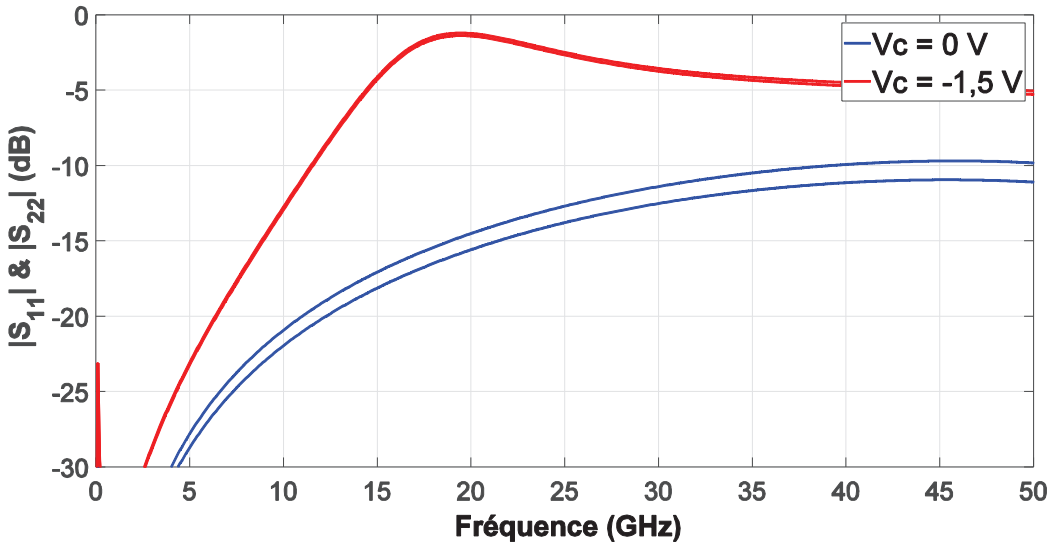


Figure IV-8 : Comparaison des coefficients de réflexion entre l'état bloqué en rouge et l'état passant en bleu à partir d'éléments réels

IV.3.2. Les lignes à retard

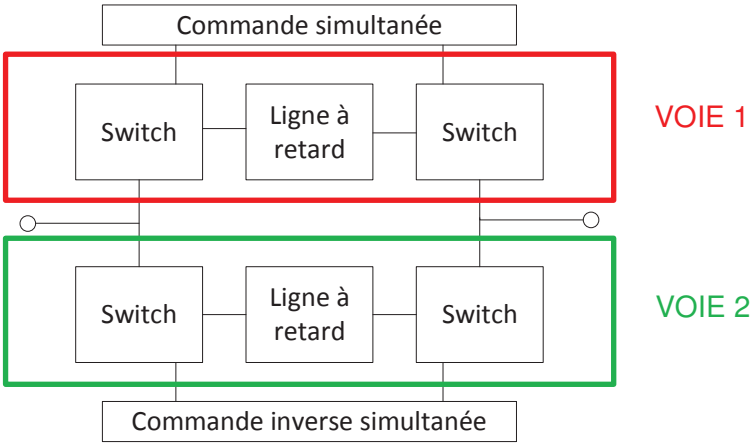


Figure IV-9 : Convention des voies d'un double SPDT

Pour la suite de la conception, il est important de renommer les trajets supérieur et inférieur du double SPDT pour une meilleure compréhension comme le montre la Figure IV-9.

Pour obtenir la différence de phase entre les deux états de polarisation, des lignes à retard sont modélisées par des filtres à éléments localisés. Ils permettent d'améliorer la compacité et aussi d'avoir le même ordre de grandeur pour la taille quel que soit le filtre du même ordre choisi. Pour réaliser la différence de phase, on conçoit un filtre passe-bas pour la voie 1 et un filtre passe-haut pour la voie 2 dont l'architecture de chacun est donnée en Figure IV-10. Ils seront adaptés dans la bande de fréquence utile pour limiter les pertes.

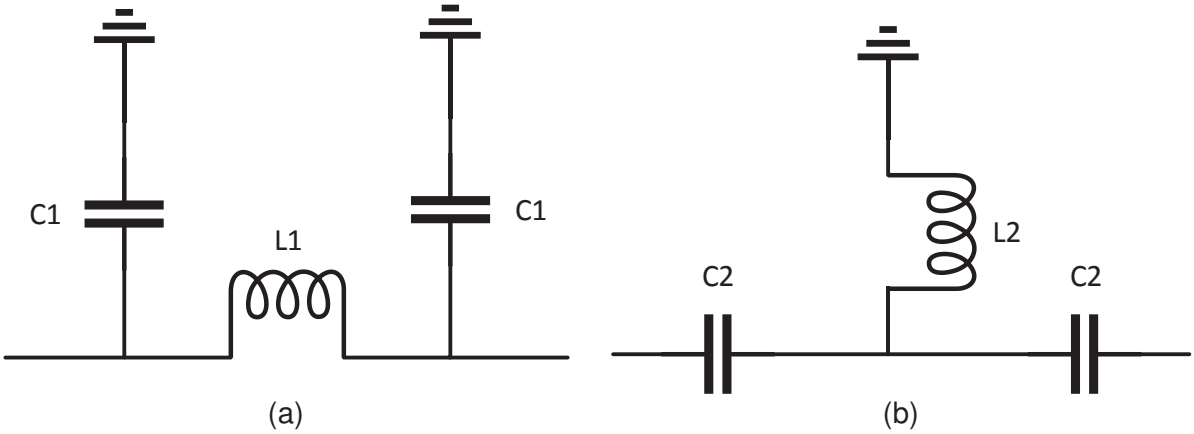


Figure IV-10 : Architecture du filtre passe-bas (a) et du filtre passe-haut (b)

Il est possible de calculer chaque inductance et capacité pour obtenir une valeur de phase précise selon les équations (III-2), (IV-3), (IV-4) et (IV-5):

$$L_1 = \frac{Z_0 \sin\left(\frac{\varphi}{2}\right)}{\omega} \quad \text{(IV-2)}$$

$$C_1 = \frac{1 - \cos\left(\frac{\varphi}{2}\right)}{\omega\, Z_0 \sin\left(\frac{\varphi}{2}\right)} \quad \text{(IV-3)}$$

$$L_2 = \frac{Z_0}{\omega \sin\left(\frac{\varphi}{2}\right)} \quad \text{(IV-4)}$$

$$C_2 = \frac{\sin\left(\frac{\varphi}{2}\right)}{\omega\, Z_0 \left[1 - \cos\left(\frac{\varphi}{2}\right)\right]} \quad \text{(IV-5)}$$

Il faut donc maintenant concevoir chaque ligne à retard en fonction de la différence de phase visée. Les conceptions des bits 180° et 90° seront séparées.

IV.3.2.1. Déphaseur élémentaire 180°

A partir des équations du paragraphe IV.3.2, il est donc possible de commencer à concevoir le filtre passe-bas et le filtre passe-haut de façon à obtenir un déphasage entre les deux filtres de 180°.

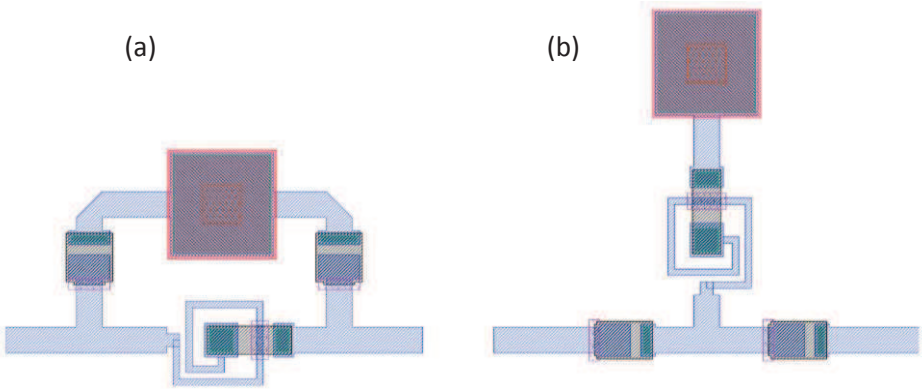


Figure IV-11 : Layout du filtre passe-bas (a) et du filtre passe-haut (b)

Les résultats de simulation sont donnés en Figure IV-12 pour les coefficients de transmission des deux filtres passe-haut et passe-bas. En comparant les deux courbes, il apparaît que, dans la bande utile, le signal RF est toujours transmis. Ce résultat est attendu car l'un des filtres sera activé par le commutateur quand l'autre sera bloqué par celui-ci.

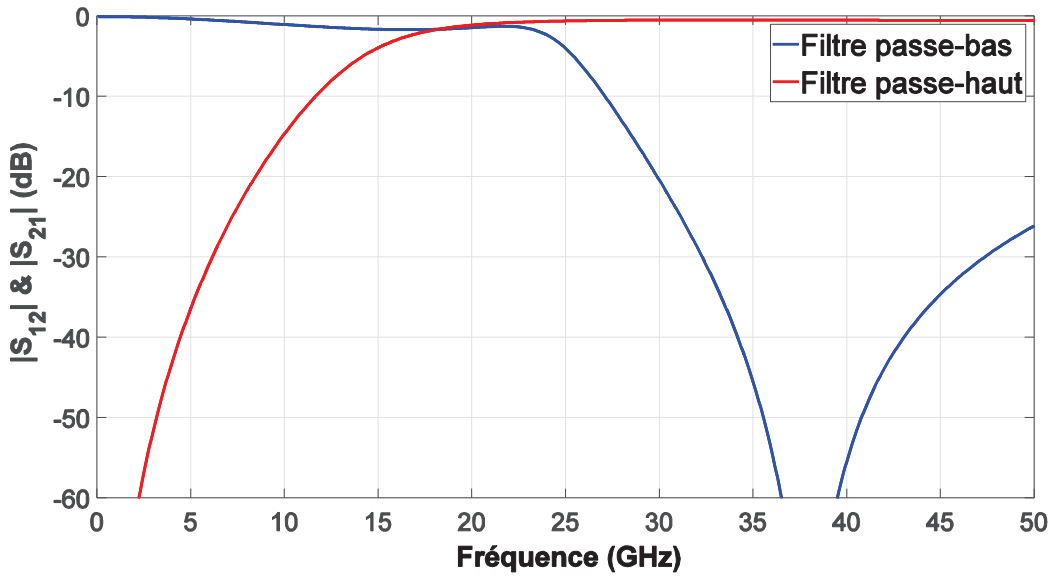


Figure IV-12 : Coefficients de transmission du déphaseur élémentaire 180° entre le filtre passe-bas et le filtre passe-haut à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-13 pour les coefficients de transmission des deux filtres passe-haut et passe-bas. On remarque que dans notre bande de fréquences utile, la différence de phase absolue entre les deux filtres est d'environ 180°. Ce résultat est donc prometteur pour la suite.

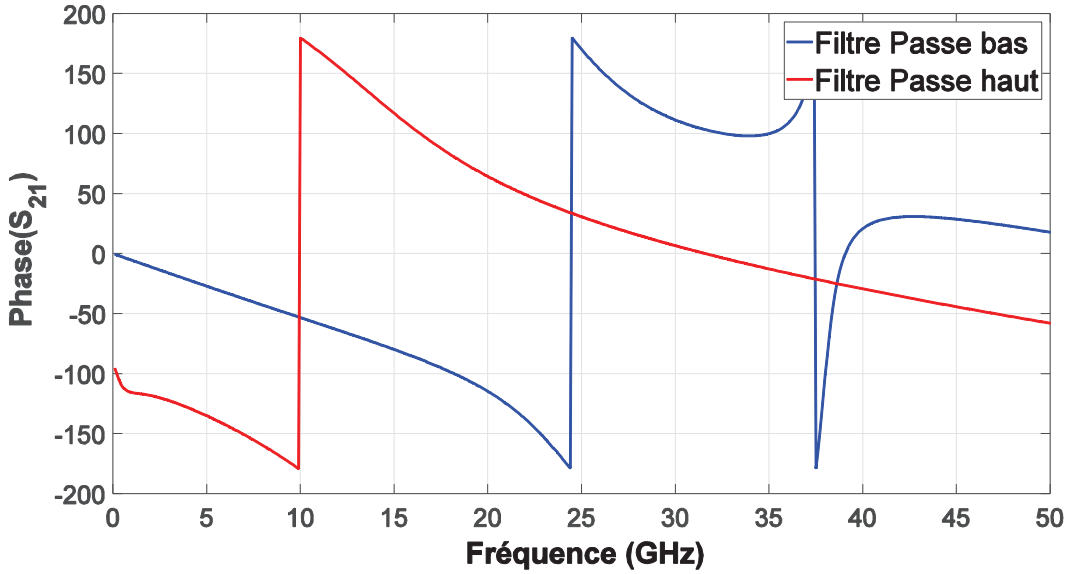


Figure IV-13 : Phase du coefficient de transmission du déphaseur élémentaire 180° entre le filtre passe-bas et le filtre passe-haut à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-14 pour les coefficients de réflexion des deux filtres passe-haut et passe-bas. On constate une remontée des coefficients de réflexion pour le filtre passe-bas. Celle-ci pourra être corrigée ultérieurement en modifiant la longueur des lignes, et donc par conséquence l'adaptation, lors de l'assemblage final du filtre. Cependant, ces résultats de simulation valident le processus de conception.

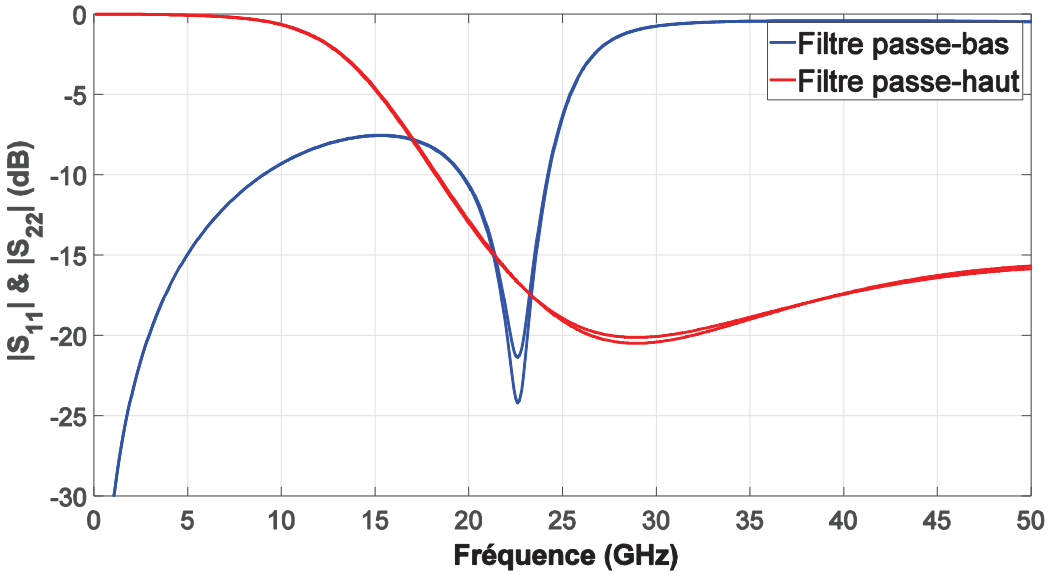


Figure IV-14 : Coefficients de réflexion du déphaseur élémentaire 180° entre le filtre passe-bas et le filtre passe-haut à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-15 avec notamment la différence de phase entre les deux filtres passe-haut et passe-bas. Celle-ci n'est pas linéaire mais elle s'approche des 180° attendus sur les 1,9 GHz de bande utile.

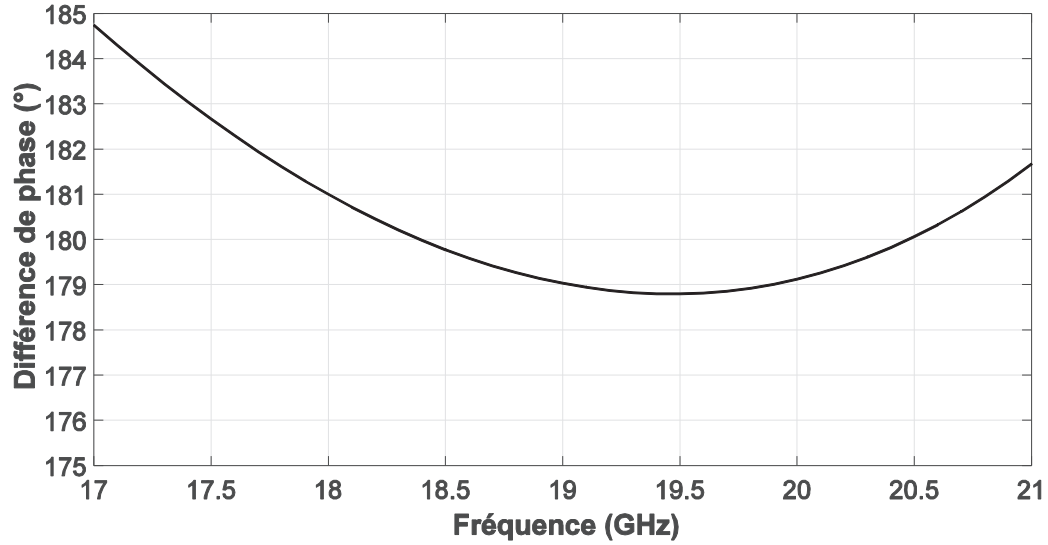


Figure IV-15 : Différence de phase du déphaseur élémentaire 180° entre le filtre passe bas et le filtre passe-haut à partir d'éléments réels

IV.3.2.2. Déphaseur élémentaire 90°

Les résultats de simulation sont donnés en Figure IV-16 pour les coefficients de transmission des deux filtres passe-haut et passe-bas. En superposant les deux courbes, il apparaît que, dans la

bande utile, le signal RF est toujours transmis. Ce résultat est aussi attendu car l'un des filtres sera activé par le commutateur quand l'autre sera bloqué par celui-ci.

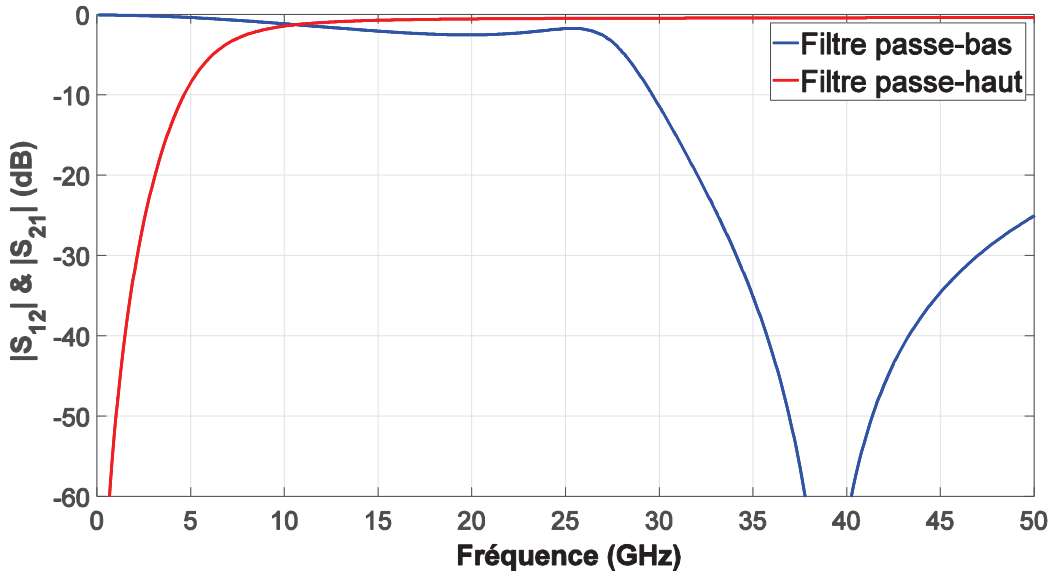


Figure IV-16 : Coefficients de transmission du déphaseur élémentaire 90° entre le filtre passe bas et le filtre passe-haut à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-17 pour les coefficients de transmission des deux filtres passe-haut et passe-bas. On remarque que dans notre bande de fréquences utile, la différence de phase absolue entre les deux filtres est d'environ 180°. Ce résultat est donc prometteur pour la suite.

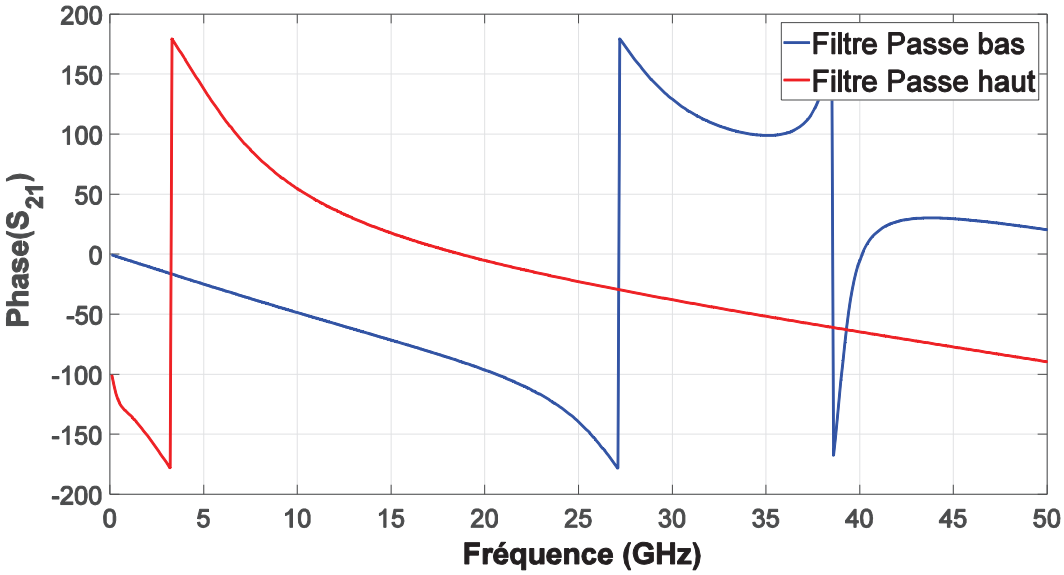


Figure IV-17 : Phase du coefficient de transmission du déphaseur élémentaire 90° entre le filtre passe-bas et le filtre passe-haut à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-18 pour les coefficients de réflexion des deux filtres passe-haut et passe-bas. On constate une remontée plutôt forte des coefficients de réflexion pour le filtre passe-bas. Celle-ci pourra être corrigée ultérieurement en modifiant la longueur des lignes lors de l'assemblage final du filtre comme pour le déphaseur élémentaire 180°.

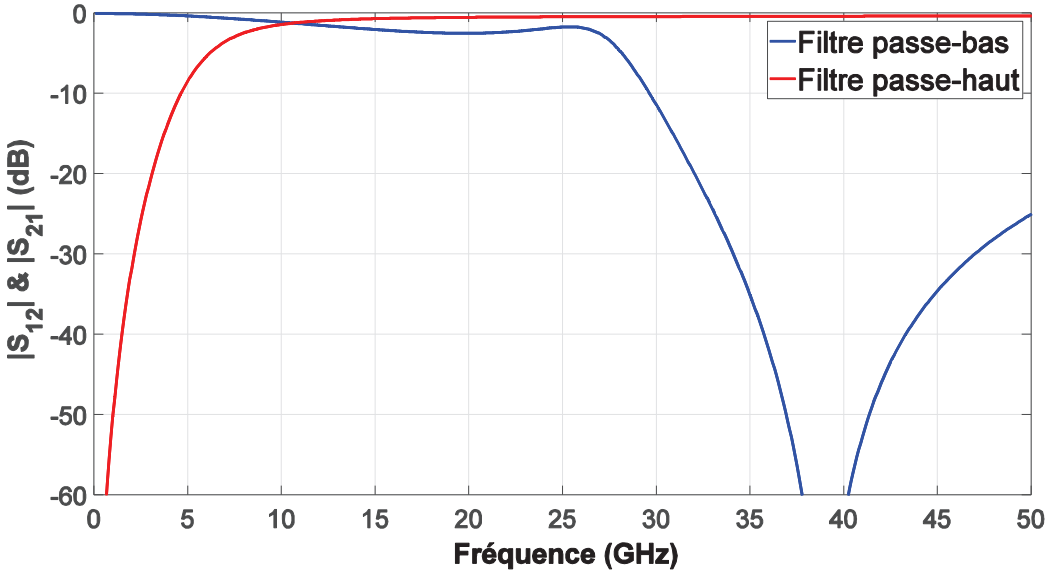


Figure IV-18 : Coefficients de réflexion du déphaseur élémentaire 90° entre le filtre passe bas et le filtre passe-haut à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-19 la différence de phase entre les deux filtres passe-haut et passe-bas. Celle-ci n'est toujours pas linéaire mais elle s'approche des 90° attendus sur la bande de fréquence utile.

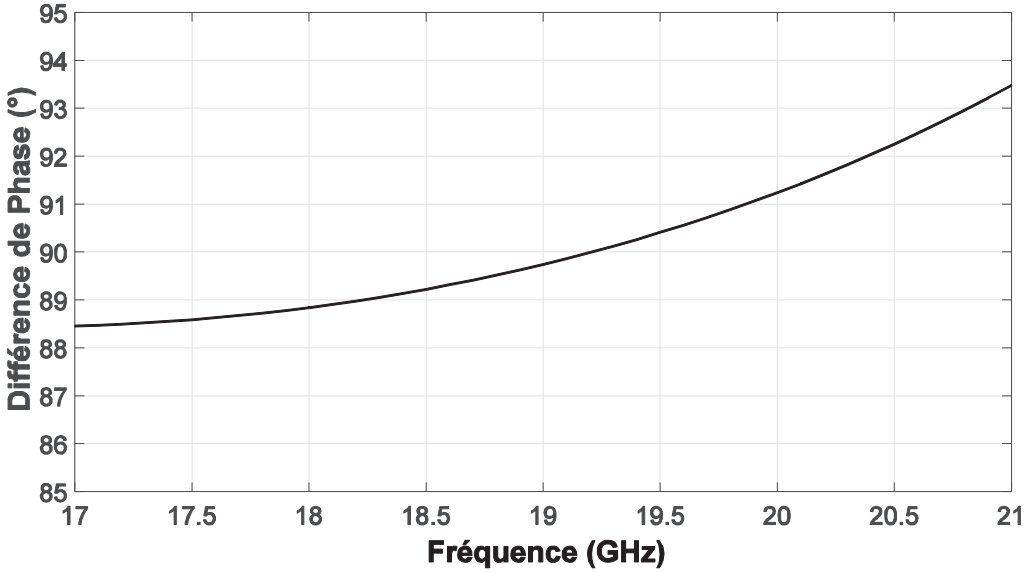


Figure IV-19 : Différence de phase du déphaseur élémentaire 90° entre le filtre passe bas et le filtre passe-haut à partir d'éléments réels

IV.3.3. Déphaseur élémentaire avec les commutateurs réels

La conception se poursuit avec l'assemblage de chaque déphaseur élémentaire ayant pour topologie un double SPDT. L'objectif est donc d'optimiser chaque déphaseur en surface, en limitant

ses pertes et surtout en obtenant le meilleur déphasage avec la meilleure linéarité en fréquence. La Figure IV-20 présente le schéma électrique d'un double SPDT complet. Le signal RF passe soit dans la voie 1 soit dans la voie 2. Dans la suite de ce paragraphe seront donc présentés les différents états de polarisation.

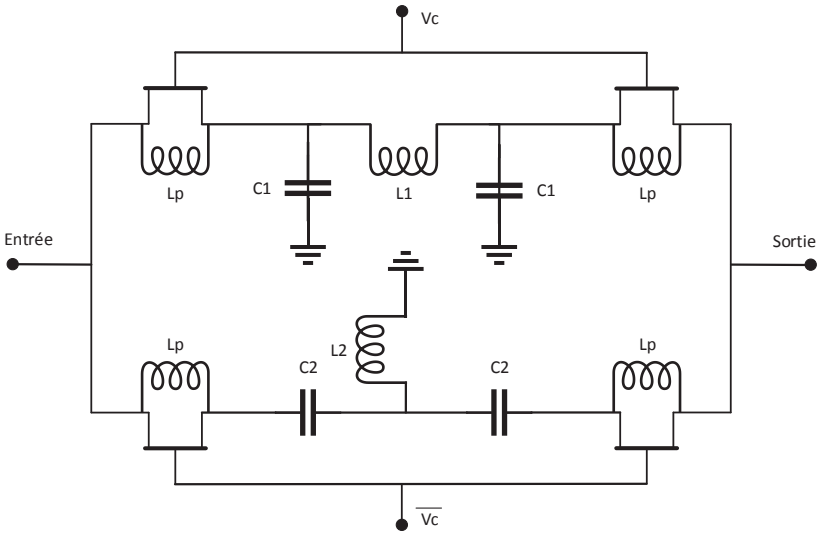


Figure IV-20 : Schéma électrique d'un double SPDT

Une convention est adoptée, à partir de maintenant, pour fixer les différents états de polarisation dans le Tableau IV-2.

ÉTAT	VOIE PASSANTE	VOIE BLOQUÉE
ÉTAT A	VOIE 1	VOIE 2
ÉTAT B	VOIE 2	VOIE 1

Tableau IV-2 : Convention des états de polarisation de chaque bit double SPDT du déphaseur

IV.3.3.1. Déphaseur élémentaire 180°

L'objectif de cet assemblage est donc de limiter les pertes avec le déphasage le plus proche de 180° sur toute la bande de fréquences. La Figure IV-21 présente la différence de phase entre l'état A et l'état B autour des 180°. Il est possible de constater qu'il y a une dispersion en fréquence.

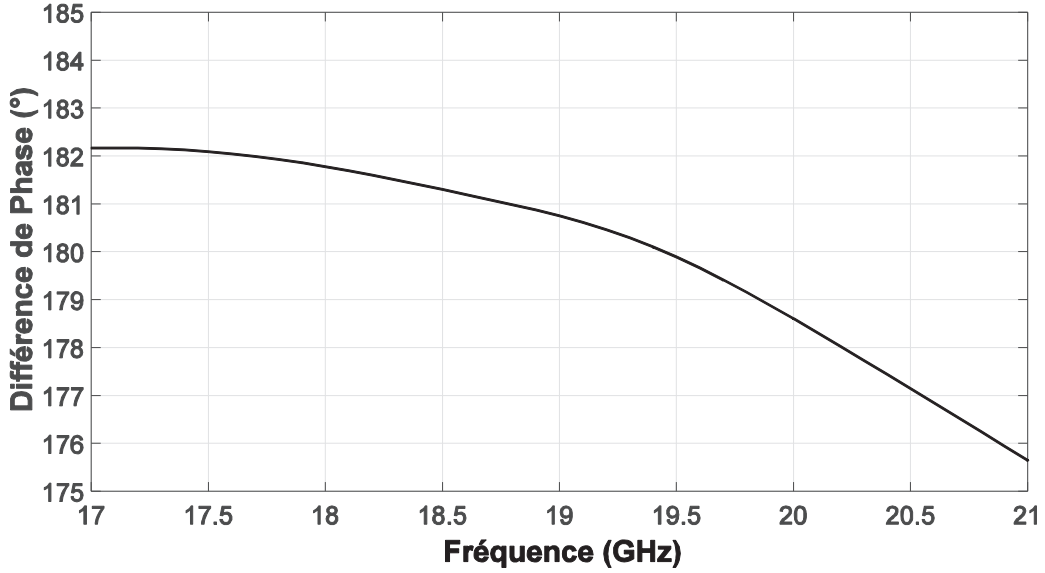


Figure IV-21 : Différence de phase pour le déphaseur élémentaire 180° entre les deux états de polarisation à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-22 pour les coefficients de transmission entre les deux états A et B. Les pertes sont donc limitées à 3,5 dB pour les deux états dans la bande 18,3 – 20,2 GHz.

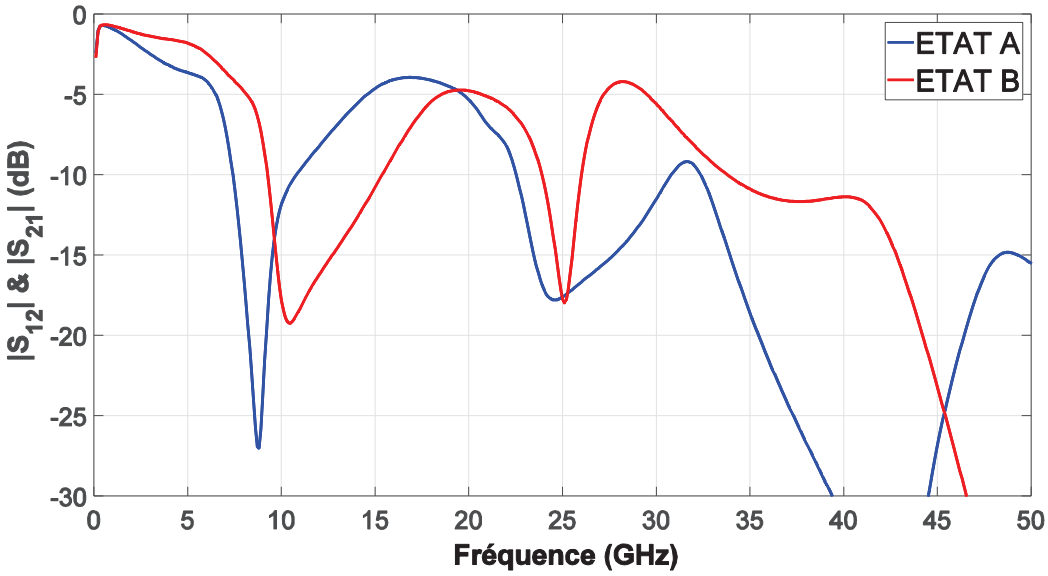


Figure IV-22 : Coefficients de transmission du déphaseur élémentaire 180° pour les deux états de polarisation à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-23 pour les coefficients de réflexion entre les deux états A et B. On constate une nette amélioration des coefficients de réflexion par rapport aux filtres conçus précédemment. Les deux états présentent une adaptation inférieure à -15 dB dans la bande utile.

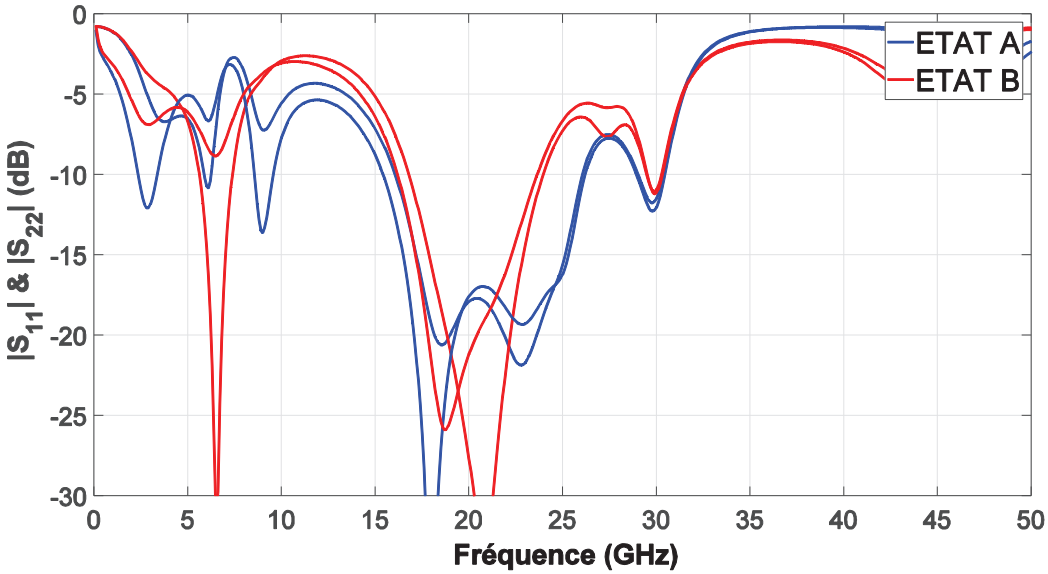


Figure IV-23 : Coefficients de réflexion du déphaseur élémentaire 180° pour les deux états de polarisation à partir d'éléments réels

IV.3.3.2. Déphaseur élémentaire 90°

Nous avons le même objectif pour ce déphaseur élémentaire qui utilise la même topologie que le précédent. L'objectif de cet assemblage est donc de limiter les pertes avec le déphasage le plus proche de 90°, cette fois-ci, sur toute la bande de fréquences. La Figure IV-25 présente la différence de phase entre l'état A et l'état B autour des 90°. Une dispersion en fréquence est à noter toutefois.

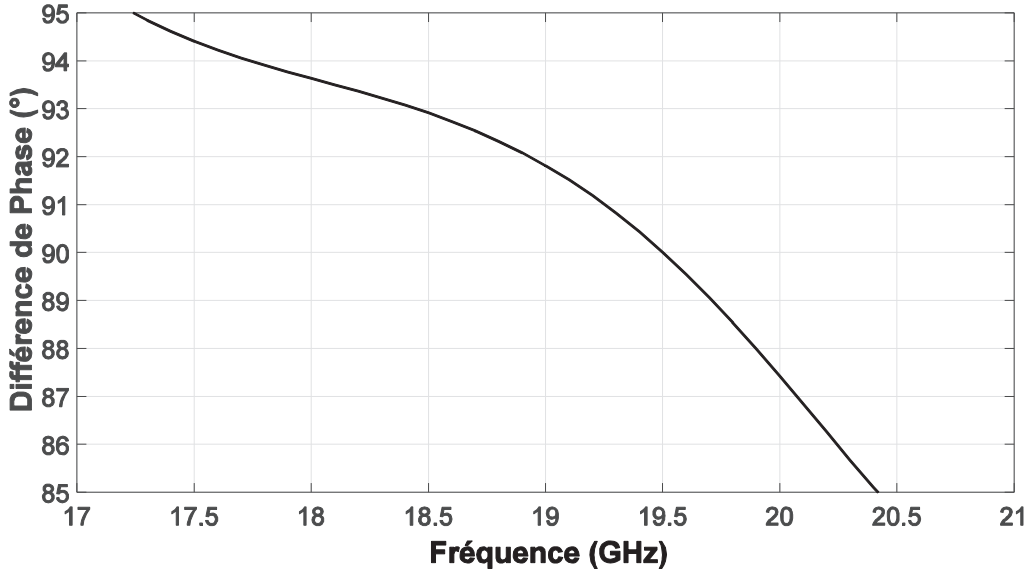


Figure IV-24 : Différence de phase pour le déphaseur élémentaire 90° entre les deux états de polarisation à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-25 pour les coefficients de transmission entre les deux états A et B. Les pertes sont donc limitées à 4,4 dB pour les deux états dans la bande 18,3 – 20,2 GHz.

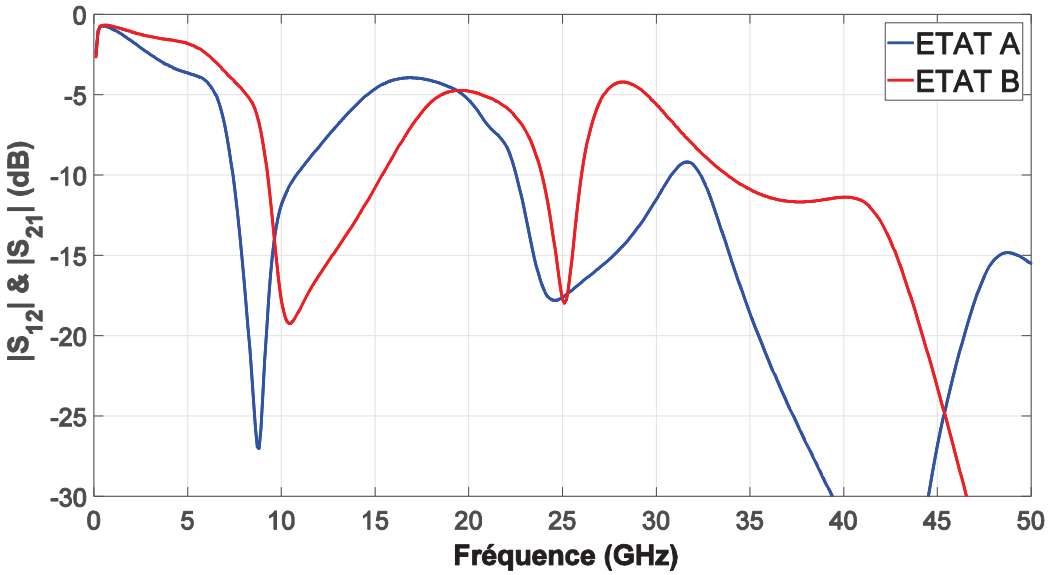


Figure IV-25 : Coefficients de transmission du déphaseur élémentaire 90° pour les deux états de polarisation à partir d'éléments réels

Les résultats de simulation sont donnés en Figure IV-26 pour les coefficients de réflexion entre les deux états A et B. On constate, de nouveau, une nette amélioration des coefficients de réflexion par rapport aux filtres conçus précédemment. Les deux états présentent une adaptation inférieure à - 10 dB dans la bande utile.

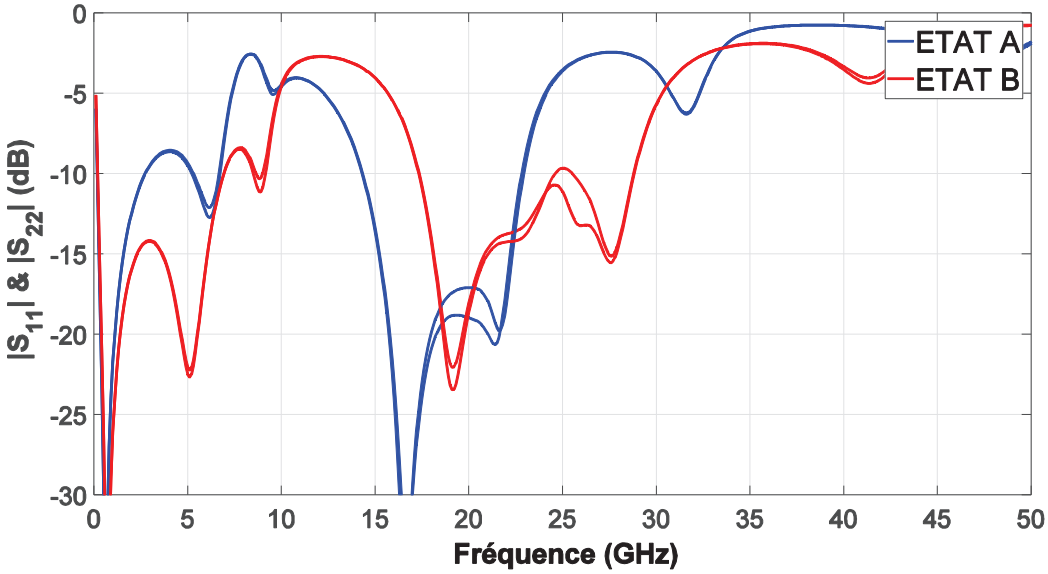


Figure IV-26 : Coefficients de réflexion du déphaseur élémentaire 90° pour les deux états de polarisation à partir d'éléments réels

IV.4. Les déphaseurs élémentaires 45° et 22,5° en topologie SPDT

On rappelle que le simple SPDT permet de commuter entre deux voies ayant des trajets RF différents. La topologie, présentée en Figure IV-27, repose sur deux transistors « entourant » un filtre du troisième ordre. Le transistor T1 est utilisé comme un switch puisqu'il peut commuter entre deux états mais, comme il est placé en parallèle d'une capacité, son action revient donc à constituer une capacité variable. Le transistor T1 n'est pas le même que celui utilisé pour tous les autres transistors du déphaseur complet : il est donc choisi pour que la capacité variable convienne aux deux bits.

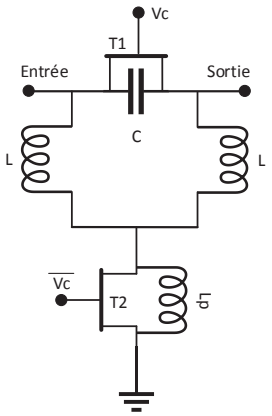


Figure IV-27 : Schéma électrique d'un simple SPDT

Une convention est adoptée pour fixer les différents états de polarisation dans le Tableau IV-3 et les schémas électriques sont montrés en Figure IV-28.

Etat A : Quand V_C est à 0 V = $\overline{V_C}$ pour le transistor 1, on modélise une résistance parallèle. Le transistor 2 est pincé alors on obtient un filtre LC résonnant connecté à la masse.

Etat B : Quand le transistor 1 est pincé, on obtient une capacité parallèle. Le transistor 2 a un V_C = 0 V = $\overline{V_C}$ alors l'inductance en parallèle du transistor 2 est court-circuité. On obtient alors le schéma équivalent d'un fil.

ÉTAT	TRANSISTOR 1	TRANSISTOR 2
ÉTAT A	$\overline{V_C}$	V_C
ÉTAT B	V_C	$\overline{V_C}$

Tableau IV-3 : Convention des états de polarisation de chaque bit SPDT du déphaseur

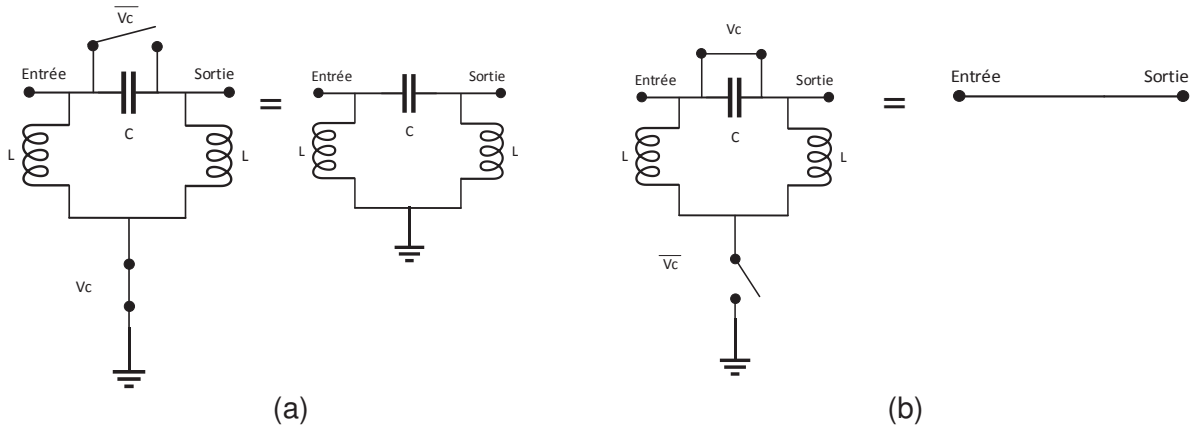


Figure IV-28 Schéma électrique de l'état A (a) et de l'état B (b)

A partir de maintenant, les résultats de simulations des déphaseurs élémentaires 45° et 22,5° seront présentés de manière séparée.

IV.4.1. Déphaseur élémentaire 45°

L'objectif de cet assemblage est donc de limiter les pertes avec le déphasage le plus proche de 45° sur toute la bande de fréquences. La Figure IV-29 présente la différence de phase entre l'état A et l'état B autour des 45°.

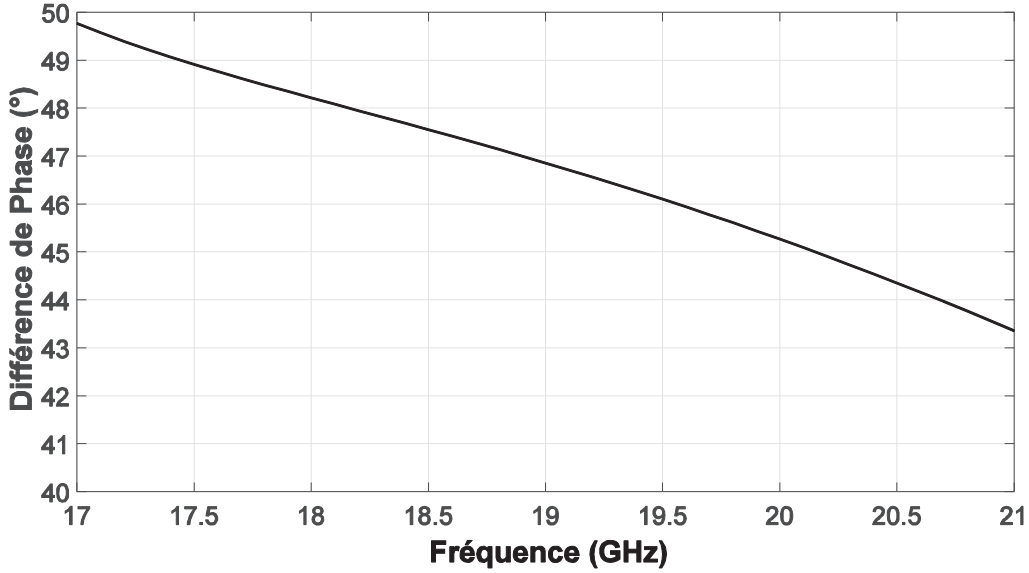


Figure IV-29 : Différence de phase pour le déphaseur élémentaire 45° entre les deux états de polarisation

Les résultats de simulation sont donnés en Figure IV-30 pour les coefficients de transmission entre les deux états A et B. Les pertes sont donc limitées à 2,6 dB pour les deux états dans la bande 18,3 – 20,2 GHz.

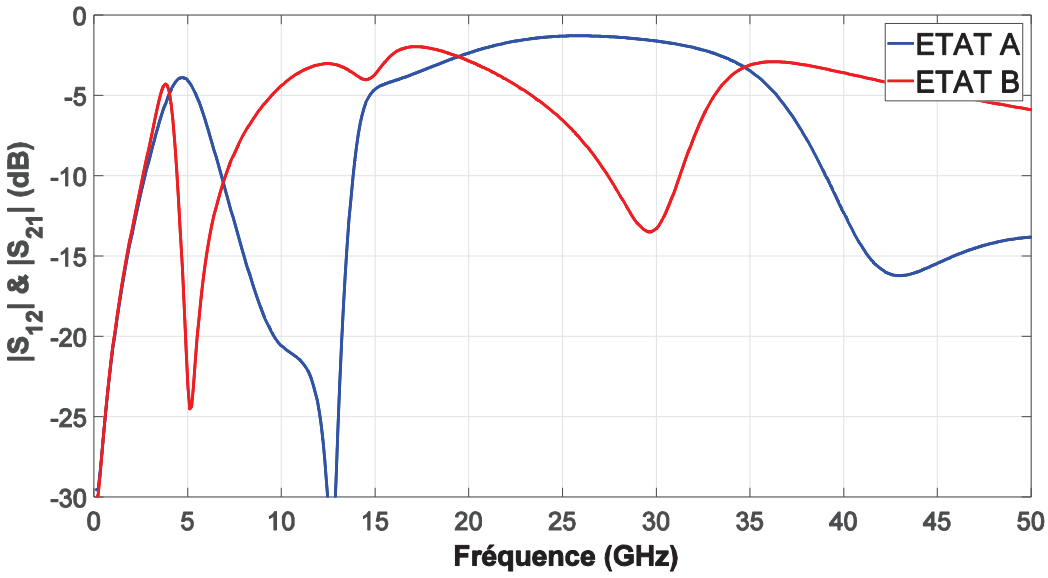


Figure IV-30 : Coefficients de transmission du déphaseur élémentaire 45° pour les deux états de polarisation

Les résultats de simulation sont donnés en Figure IV-31 pour les coefficients de transmission entre les deux états A et B. L'adaptation est supérieure à – 10 dB pour les deux états mais celle-ci pourra être améliorée ultérieurement quand tous les blocs de déphaseur élémentaire qui forment le déphaseur seront rassemblés.

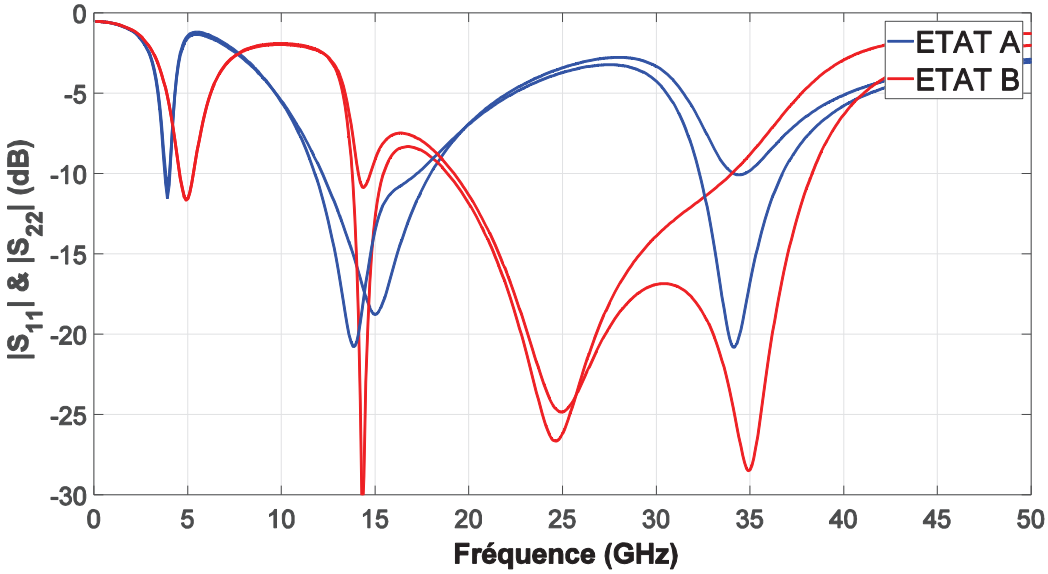


Figure IV-31 : Coefficients de réflexion du déphaseur élémentaire 45° pour les deux états de polarisation

IV.4.2. Déphaseur élémentaire 22,5°

Le dernier déphaseur élémentaire conçu est celui qui a une valeur de déphasage de 22,5°. Il est censé être le plus facile à concevoir en raison de la proximité des deux phases attendues. On rappelle que l'objectif est concevoir un bit avec la meilleure différence de phase entre les deux états de polarisation autour de 22,5° en limitant les pertes et ayant la meilleure adaptation possible pour commencer. La Figure IV-32 présente la différence de phase entre l'état A et l'état B du déphaseur élémentaire 22,5°.

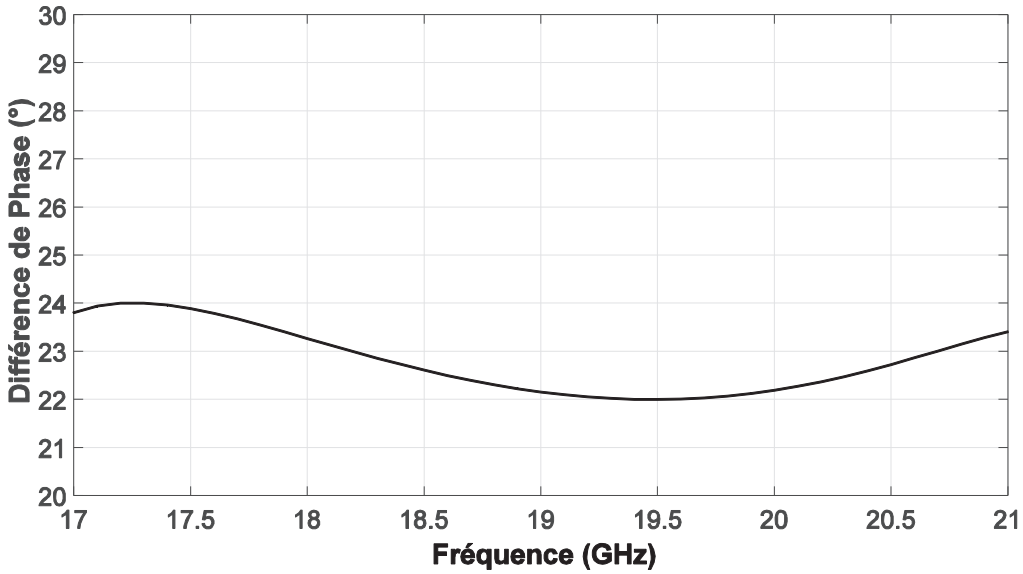


Figure IV-32 : Différence de phase pour le déphaseur élémentaire 22,5° entre les deux états de polarisation

Les résultats de simulation sont donnés en Figure IV-33 pour les coefficients de transmission entre les deux états A et B. Les pertes sont donc limitées à 1,7 dB pour les deux états dans la bande 18,3 – 20,2 GHz.

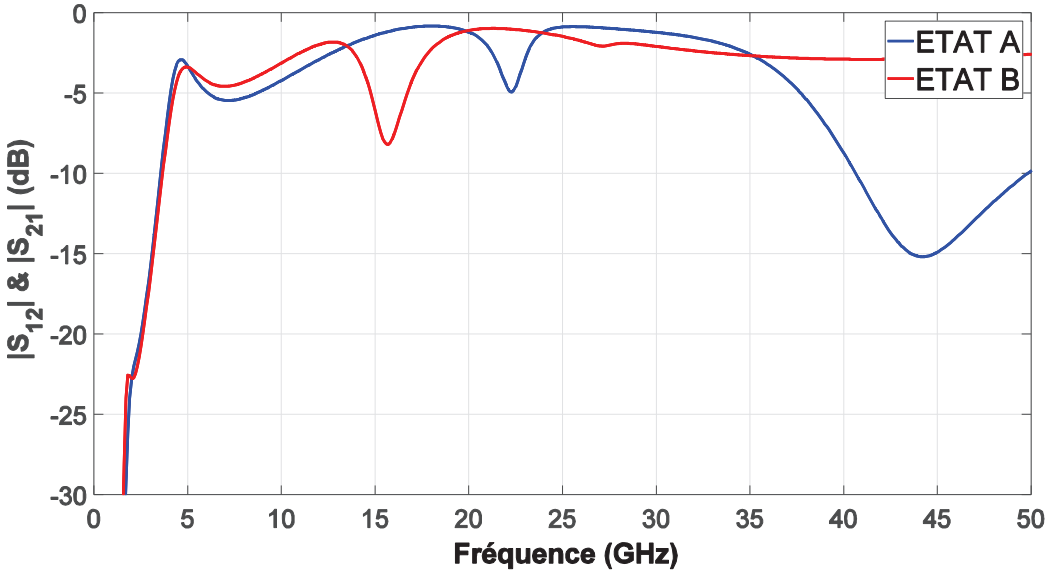


Figure IV-33 : Coefficients de transmission du déphaseur élémentaire 22,5° pour les deux états de polarisation

Les résultats de simulation sont donnés en Figure IV-31 pour les coefficients de transmission entre les deux états A et B. L'adaptation est meilleure que le déphaseur élémentaire à 45° pour les deux états de polarisation.

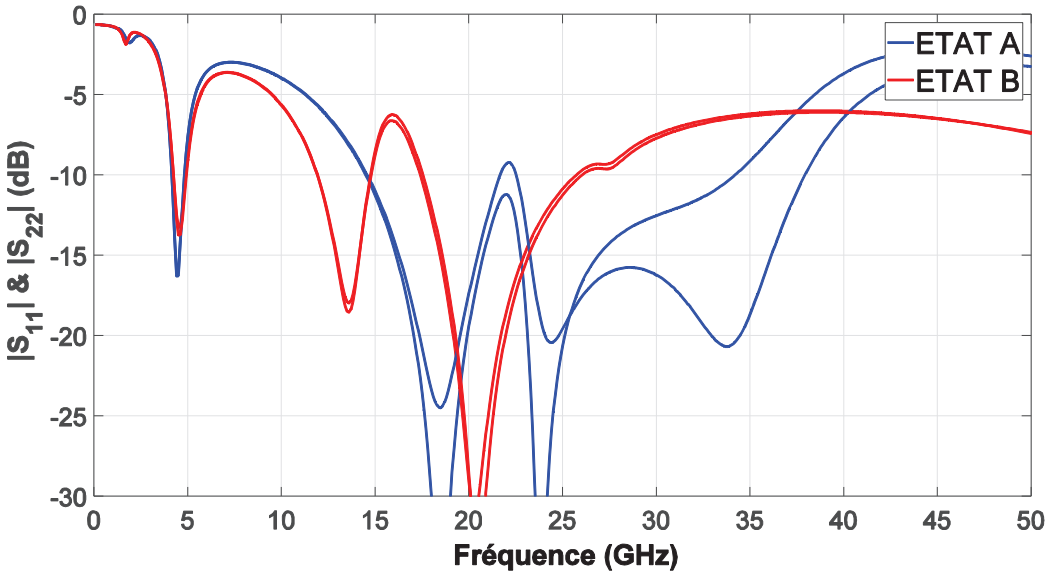


Figure IV-34 : Coefficients de réflexion du déphaseur élémentaire 22,5° pour les deux états de polarisation

IV.5. Conception du déphaseur 4 bits

Dans cette partie, il s'agit donc de chaîner tous les déphaseurs élémentaires pré-conçus et d'ajouter éventuellement des circuits inter-étages pour améliorer l'adaptation générale. Un schéma synthétique est proposé en Figure IV-35.

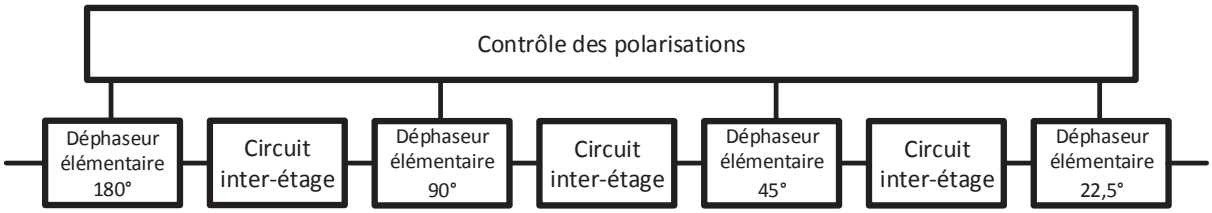


Figure IV-35 : Schéma du déphaseur 4 bits

Chaque bit pourra être en état A ou en état B pour former une matrice (4 x 4) de déphasage qui est présenté dans le Tableau IV-4. On précise qu'il faut choisir un état référence où le déphasage est égal à 0°.

				Déphaseur élémentaire 22,5°		**Déphaseur élémentaire 45°**	
				Etat A	Etat B	Etat A	Etat B
Déphaseur élémentaire 180°	Etat A	**Déphaseur élémentaire 90°**	Etat A	0	22,5	45	67,5
			Etat B	90	112,5	135	157,5
	Etat B	**Déphaseur élémentaire 90°**	Etat A	180	202,5	225	247,5
			Etat B	270	292,5	315	337,5

Tableau IV-4 : Matrice idéale des différents états de phase

La taille pour le layout, qui est proposé en Figure IV-36, est donc de 1,4 x 3,4 mm².

Le temps de commutation des transistors est de l'ordre de la dizaine de nanosecondes donc les spécifications en termes de temps de réponse seront respectées.

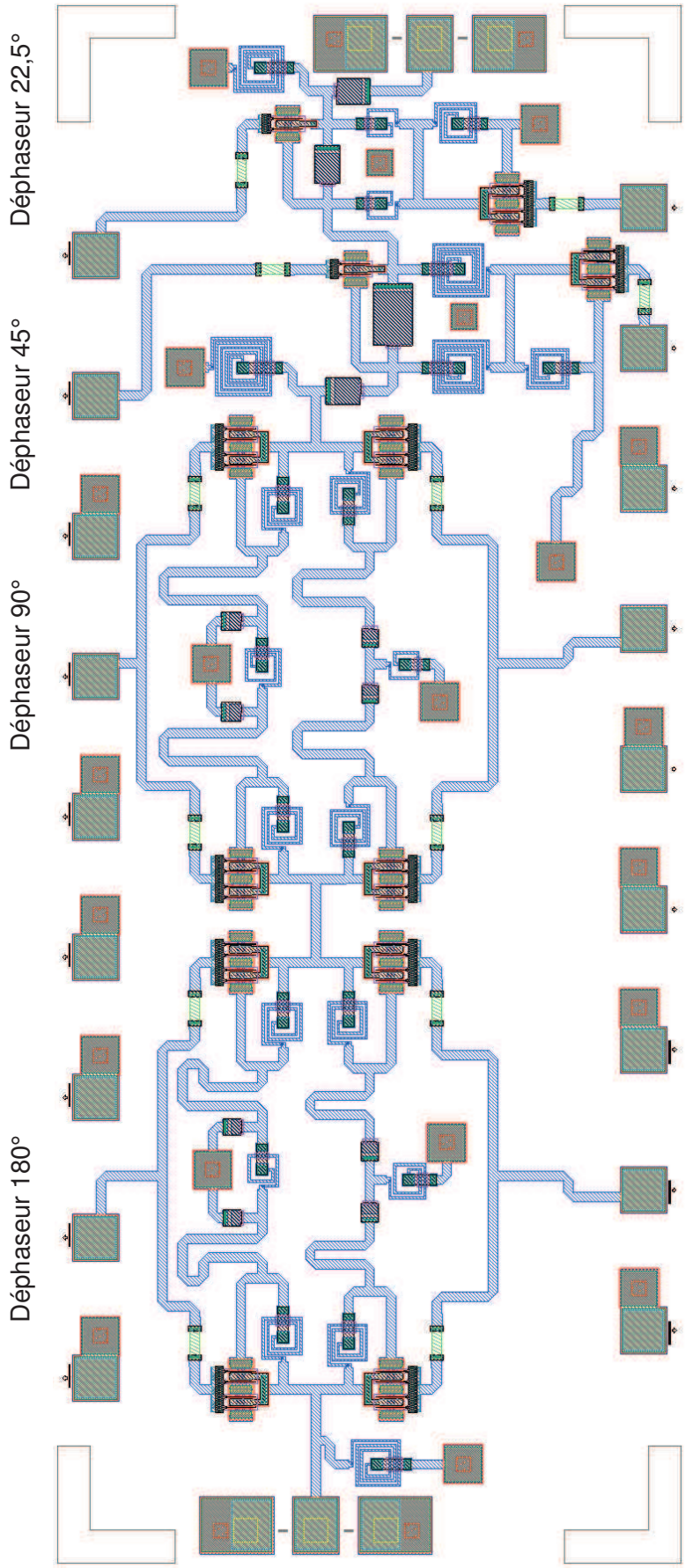


Figure IV-36 : Layout du déphaseur 4 bits

A partir de maintenant, le nombre de points par simulation est réduit pour des raisons de temps de calcul. En effet, une simulation électromagnétique du modèle complet nécessite une semaine de calcul avec le même nombre de points que précédemment. Le modèle simulé est un s46p soit 46 ports l'ensemble.

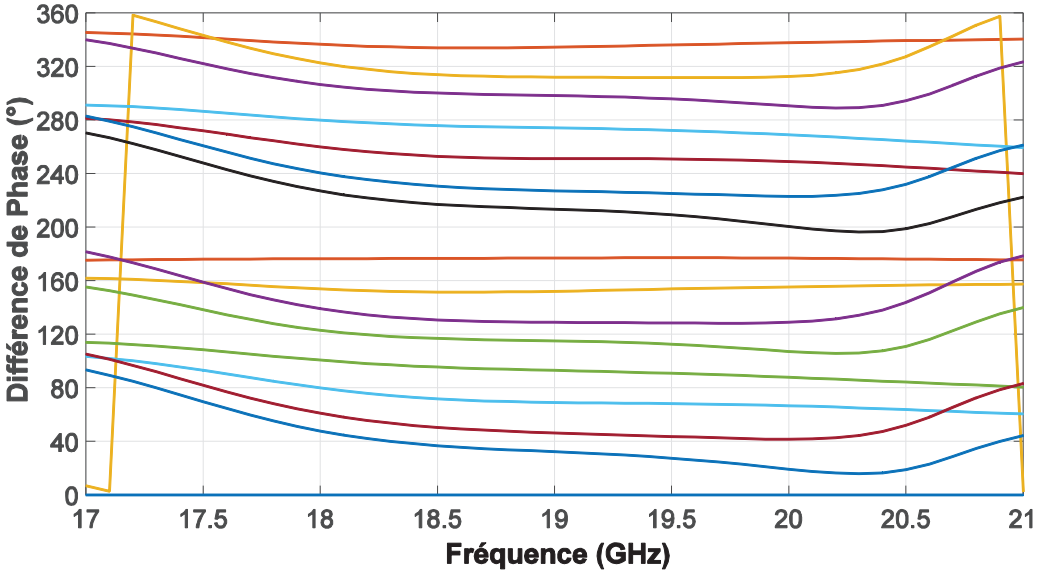


Figure IV-37 : Résultats de simulation des 16 états de phase du déphaseur à partir d'éléments réels

Les différents états de phase de la matrice (4 x 4) sont présentés en Figure IV-37. Les quatre déphaseurs élémentaires sont donc sommés ou non. On remarque très vite la difficulté à obtenir un déphaseur linéaire pour chaque état de phase entre 18,3 et 20,2 GHz. Toutefois, il est à noter que le déphaseur est performant entre 19,2 et 20,2 GHz, la bande de fréquence la plus utilisée en SATCOM. Le déphaseur élémentaire 180° est optimum : on constate une réplique des états entre ceux qui utilisent le 180° et ceux qui ne l'utilisent pas. Le déphaseur élémentaire 90° est proche de l'optimum : il présente une dispersion aux basses fréquences. Les déphaseurs élémentaires 45° et 22,5° sont dispersifs aux basses fréquences.

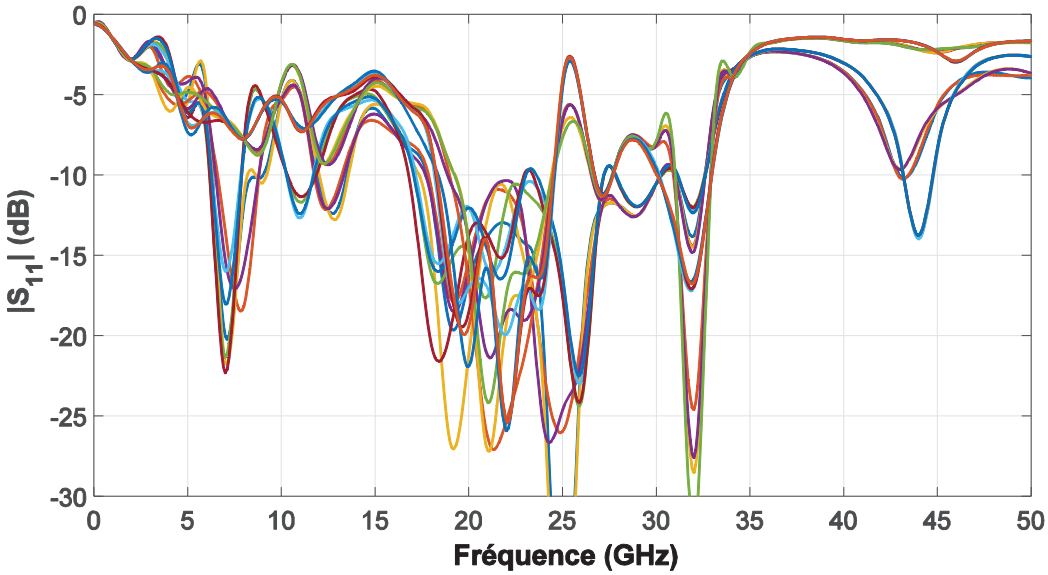


Figure IV-38 : Coefficients de réflexion S_{11} du déphaseur pour les 16 états de polarisation à partir d'éléments réels

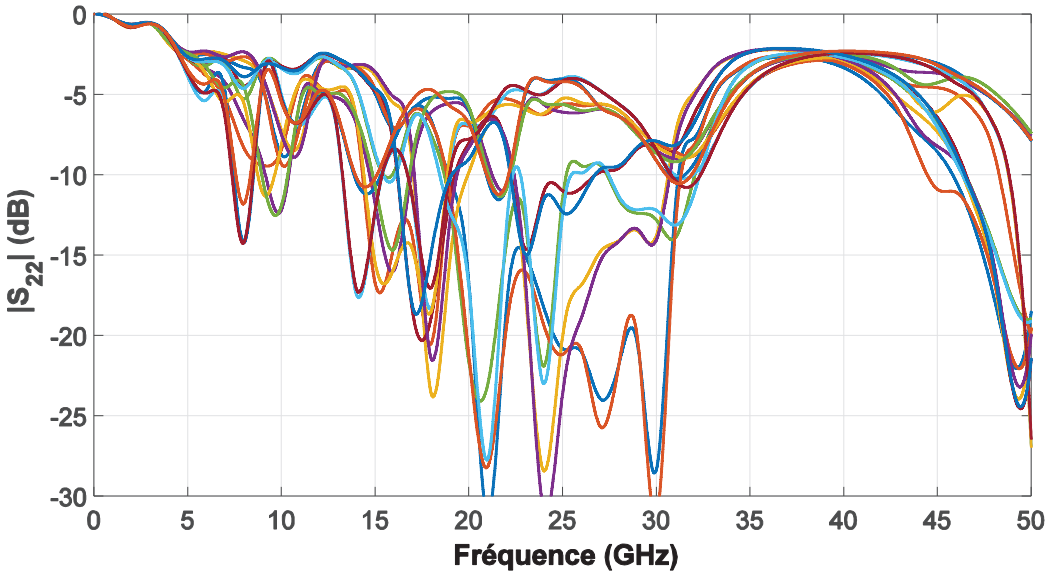


Figure IV-39 : Coefficients de réflexion S_{22} du déphaseur pour les 16 états de polarisation

Les coefficients de réflexion S_{11} et S_{22} sont présentés respectivement en Figure IV-38 et en Figure IV-39. Les coefficients S_{11} sont adaptées dans tous les états à – 10 dB. Une remontée des coefficients S_{22} est observée quand le déphaseur élémentaire 90° est activé. Des solutions pourront être trouvées dans une version ultérieure, comme modifier l'ordre des bits, faire un déphaseur élémentaire 90° encore plus large bande pour anticiper les remontées, etc…

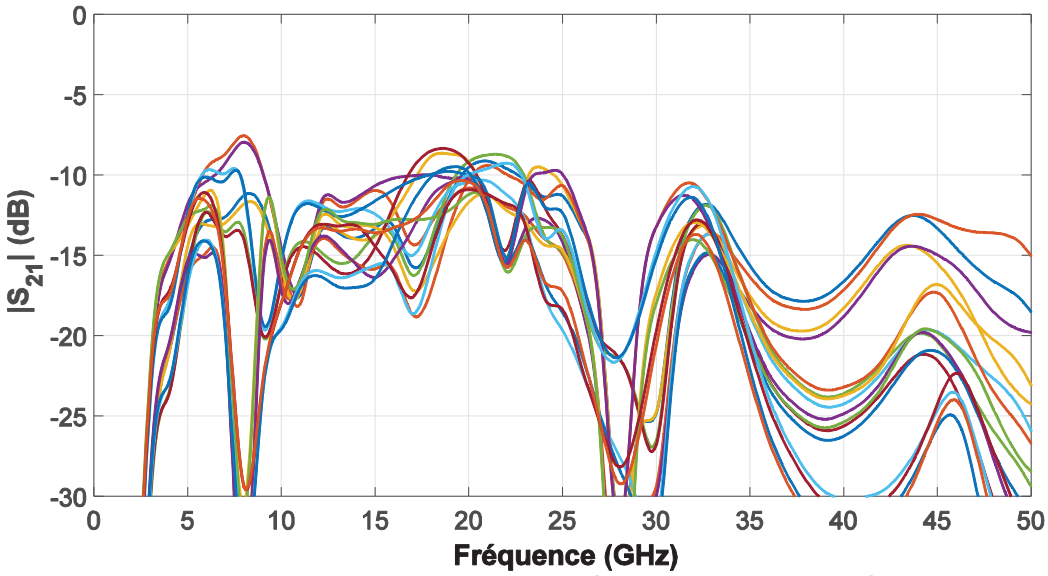


Figure IV-40 : Coefficients de transmission S_{21} du déphaseur pour les 16 états de polarisation à partir d'éléments réels

Les résultats de simulation du coefficient de transmission S_{21} de chaque état sont présentés en Figure IV-40. Les résultats entre les différents états sont linéaires : le meilleur état a 8 dB de pertes quand le pire état en a 12 dB pour toutes les fréquences de la bande utile.

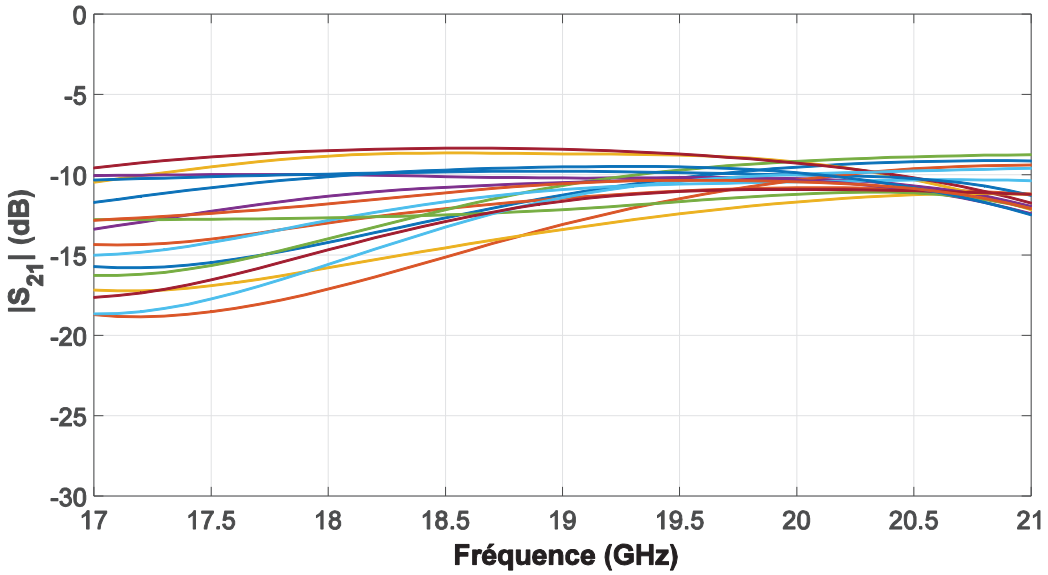


Figure IV-41 : Expansion de l'axe des abscisses de la Figure IV-38

IV.6. Réalisation du circuit

A la date de la rédaction de cette thèse de doctorat, une première série de mesures « on-wafer » avant découpe a pu être réalisée pour ce déphaseur par le fondeur UMS.

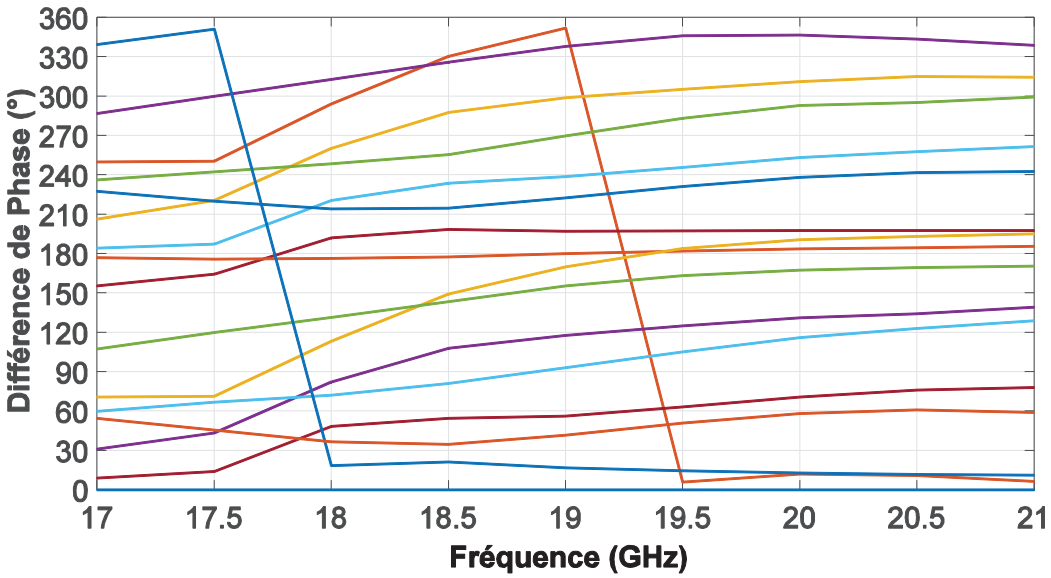


Figure IV-42 : Résultats de mesures des 16 états de phase du déphaseur

Les différents états de phase mesurés sont présentés en Figure IV-42. Dans la bande de fréquence utile, il est possible de remarquer une très bonne différenciation des états de phase. Cependant, on peut noter une dispersion en fréquence et notamment en basses fréquences. Ces résultats sont prometteurs pour faire une première maquette d'antenne à balayage électronique.

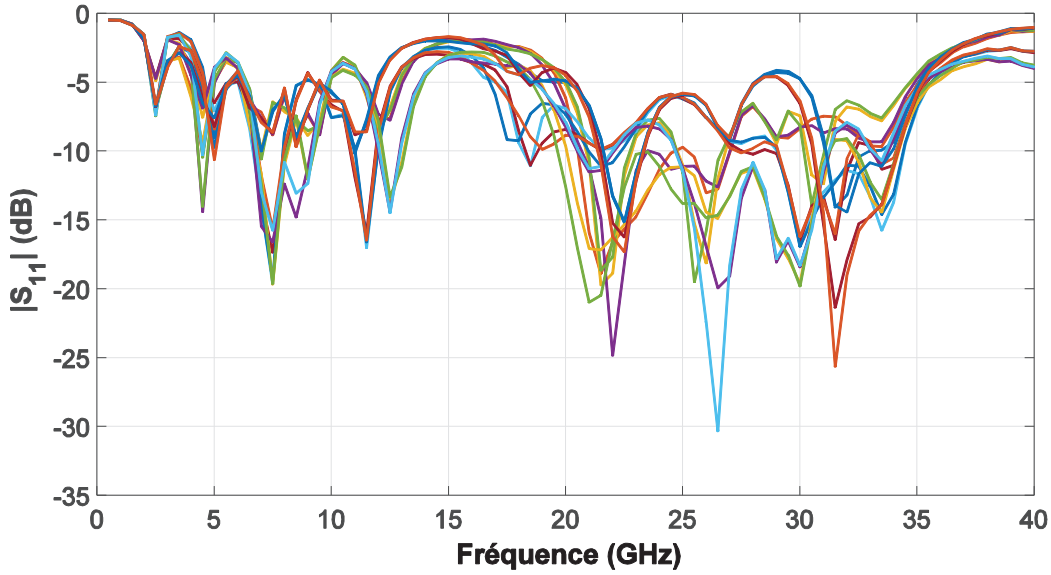


Figure IV-43 : Coefficients de réflexion S_{11} du déphaseur pour les 16 états de polarisation

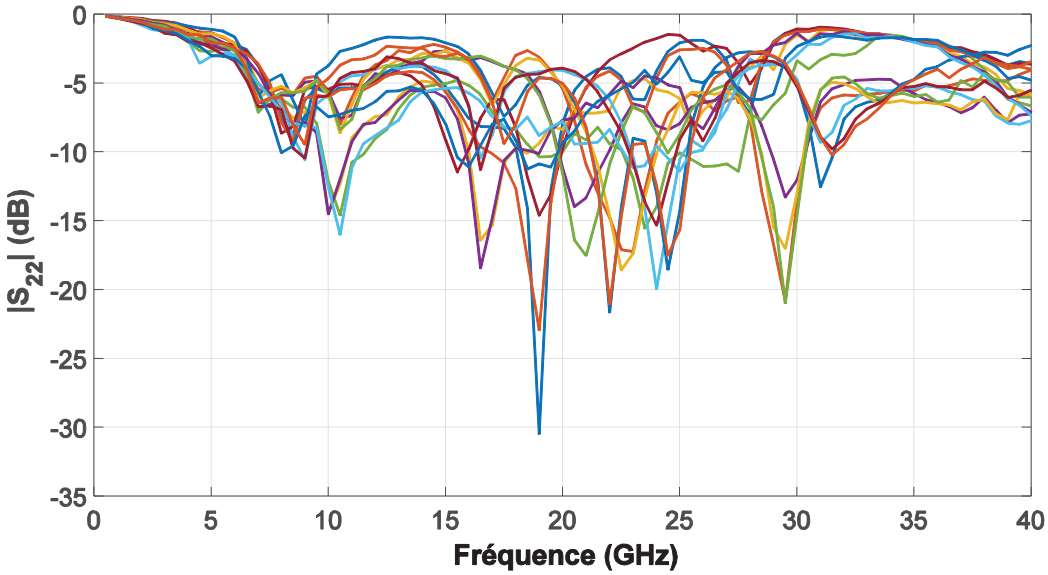


Figure IV-44 : Coefficients de réflexion S_{22} du déphaseur pour les 16 états de polarisation

Les coefficients de réflexion S_{11} et S_{22} sont présentés respectivement en Figure IV-38 et en Figure IV-39. Les coefficients S_{11} sont décalés en fréquence vers les hautes fréquences. Une remontée des coefficients S_{22} est observée quand le déphaseur élémentaire 90° est activé. Les craintes exprimées dans la conception sont donc confirmées.

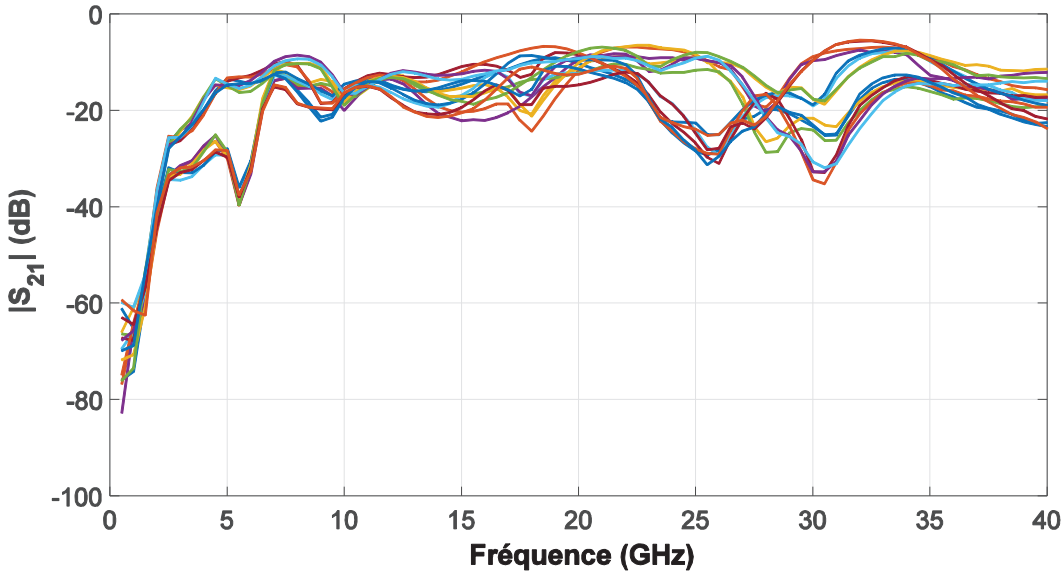


Figure IV-45 : Coefficients de transmission S_{21} du déphaseur pour les 16 états de polarisation

Les coefficients de transmission S_{21} des différents états de phase sont présentés en Figure IV-45 et agrandis dans la bande de fréquence utile en Figure IV-46. Les pertes entre les différents états de phase sont cohérentes entre eux. Par contre, il est impossible de dire quels états exacts présentent le plus de pertes. Des mesures complémentaires sont nécessaires.

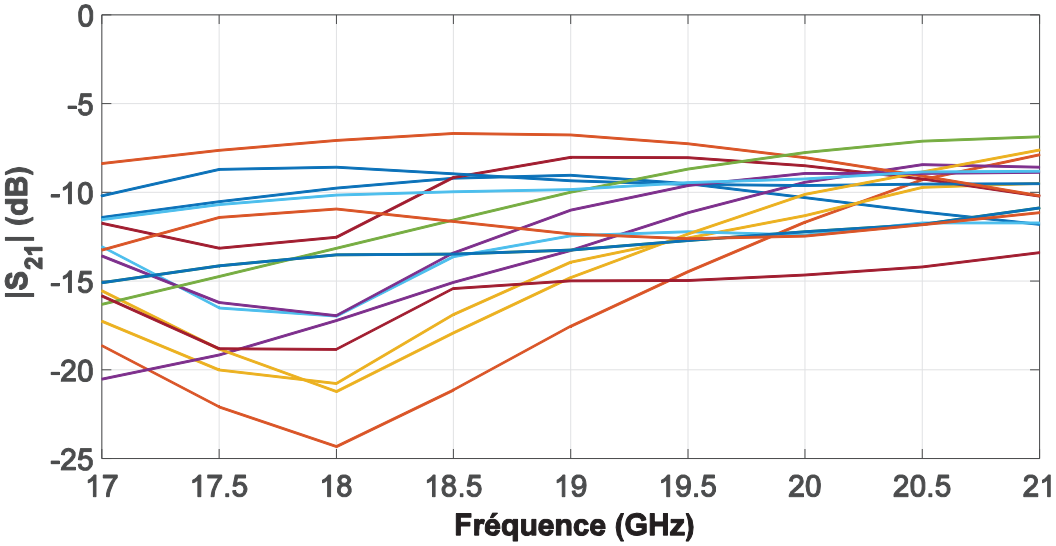


Figure IV-46 : Expansion de l'axe des abscisses de la Figure IV-45

IV.7. Conclusion

Dans ce chapitre, la conception du déphaseur 4 bits a été détaillée. Dans un premier temps, les deux topologies utilisées ont été présentées pour une meilleure compréhension de la conception : le double SPDT pour les déphaseurs élémentaires 180° et 90° et le simple SPDT pour les déphaseurs élémentaires 45° et 22,5°. Les topologies reposent sur des transistors qui commutent et permettent d'obtenir un déphaseur digital à 4 bits.

Ensuite, les déphaseurs élémentaire sont été conçus un par un afin de préparer l'association globale. Chaque déphaseur élémentaire a été optimisé et les différents résultats ont permis d'aborder avec un certain optimisme la conception du déphaseur complet.

Enfin, le regroupement des différents déphaseurs élémentaires a donc été présenté en fin de chapitre. Des optimisations ont été nécessaires pour arriver au résultat final. En effet, des problèmes de couplage et d'intégration classique dans une conception de circuit ont été résolus. La fabrication de ce déphaseur a donc été lancée et les résultats « on-wafer » ont été donnés. Ces résultats sont prometteurs pour une première réalisation et de surcroit en bande Ka. Il est possible de différencier 16 états de déphasage.

Ainsi, ce chapitre conclut la Partie 2 de cette thèse de doctorat qui avait pour objet la conception du déphaseur pour l'antenne à balayage électronique. Ce déphaseur est capable de permettre le dépointage d'un réseau 8x8 qui sera développé dans le projet ANR ESKaLAD, qui a commencé le 1er janvier 2018. Une nouvelle fonction d'amplification variable pour l'antenne à balayage électronique est proposée dans la Partie 3 qui suit.

Références du Chapitre IV

[85]A. Sharma, A. Kumar and A. N. Bhattacharya, "A Ku-band 6-bit digital phase shifter MMIC for phased array antenna systems," *2015 IEEE MTT-S International Microwave and RF Conference (IMaRC)*, Hyderabad, 2015, pp. 404-407.

PARTIE 3

Chapitre V

Chapitre V. Les amplificateurs faible bruit en bande Ka

V.1. Introduction

Dans la Partie 2, l'étude d'un déphaseur a été menée jusqu'à son terme. Ce déphaseur réalise la loi de déphasage qui aboutit à la loi de dépointage électronique du faisceau de l'antenne. Ainsi, derrière chaque élément rayonnant, il y a une puce MMIC AsGa. A ce stade, le volume disponible derrière chaque maille unitaire des éléments rayonnants n'est pas occupé à 100 %. A partir de ce constat, il est donc pertinent d'envisager l'introduction d'une nouvelle fonction pour améliorer le système.

Une réflexion a été menée pour apporter la plus grande plus-value au dispositif et au projet. Deux propositions peuvent être faites : soit un développement en amont du déphaseur, soit un développement en aval de celui-ci.

Le développement en aval consiste à mettre un atténuateur après le déphaseur. Cette solution permet d'établir une loi de pondération en amplitude de chaque chaîne de réception. Cette solution n'est en réalité pas une option puisque le signal en sortie du déphaseur est déjà fortement atténué.

Le développement en amont consiste à mettre un amplificateur faible bruit avant le déphaseur. C'est en fait la seule alternative possible : l'amplificateur faible bruit permet de masquer les pertes en aval et d'optimiser la figure de mérite G/T et par conséquence le rapport signal à bruit.

L'objectif de ce chapitre est de présenter la réflexion menant à la conception de l'amplificateur faible bruit en bande Ka. En premier lieu, l'analyse théorique de conception d'un amplificateur faible bruit sera présentée. Ensuite, la construction du cahier des charges de celui-ci sera abordée. Enfin, un état de l'art sera exposé avec une ouverture sur la conception d'un amplificateur faible bruit à gain variable. Celui-ci pourrait cumuler les fonctions d'amplification et de pondération en amplitude.

V.2. Principes théoriques fondamentaux de conception d'un amplificateur faible bruit

V.2.1. Essentiel dans une chaîne de télécommunications

L'amplificateur faible bruit assure sa fonction uniquement dans les chaînes de réception. Il est souvent placé au plus proche de l'antenne, un filtre peut s'intercaler entre les deux. La principale caractéristique d'un amplificateur faible bruit est le figure de bruit NF. Celui-ci permet de connaître dans quelle mesure l'amplificateur faible bruit dégrade le rapport signal à bruit du signal reçu. Plus la figure de bruit est faible, moins le rapport signal à bruit est dégradé.

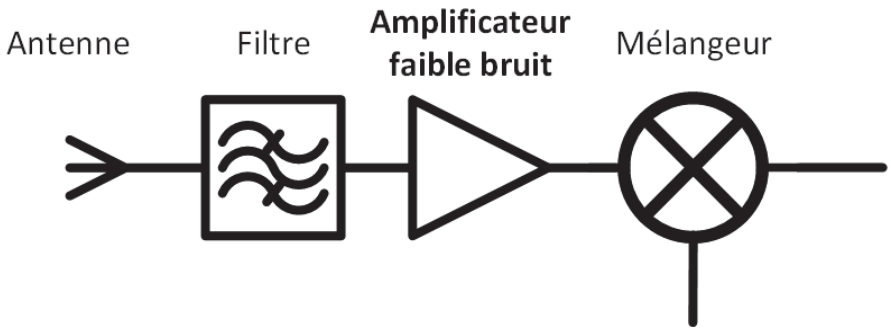


Figure V-1 : Chaîne de réception de télécommunication

Dans la majorité des cas, le cahier des charges indique un amplificateur faible bruit avec un fort gain et avec un faible facteur de bruit. L'objectif est donc d'augmenter le niveau du signal reçu le plus fortement possible avec un rapport signal à bruit non dégradé. La conception d'un amplificateur faible bruit est un compromis entre le facteur de bruit et le gain.

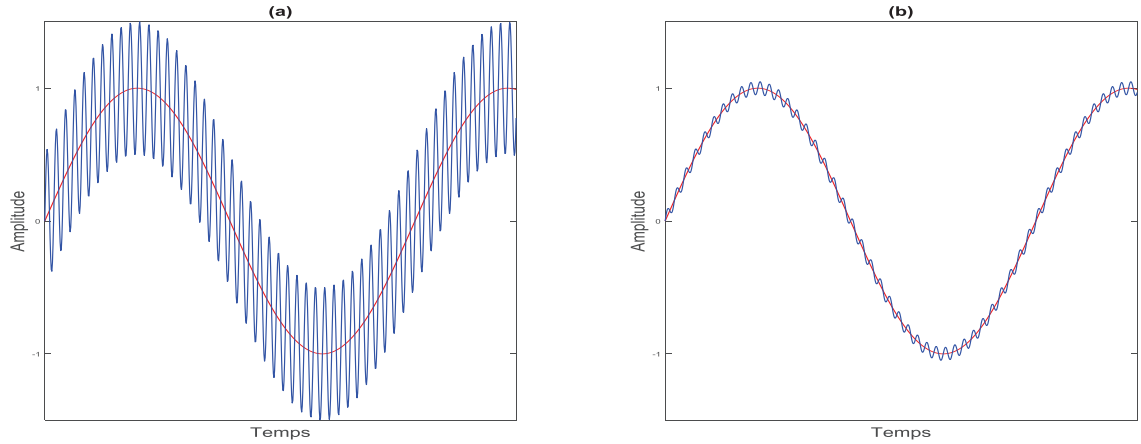


Figure V-2 : Représentation d'un signal avec un mauvais rapport signal à bruit (a) et un bon rapport signal à bruit (b)

V.2.2. Les différents types de bruit

Il existe trois types de bruit : le bruit thermique, le bruit de grenaille et le bruit de scintillation [86].

V.2.2.1. Le bruit thermique

Le plus commun des bruits est le bruit thermique [87]. En effet, il est causé par la vibration thermique des électrons d'un conducteur dont la température est supérieure à 0 K. Johnson a étudié ce phénomène en 1928 et Nyquist a développé le concept de densité spectrale à la

même époque : c'est pourquoi il est aussi connu sous le nom de bruit de Johnson ou bruit de Nyquist. C'est la principale source de bruit dans les applications RF.

Dans un conducteur porté à la température T, ce bruit thermique possède une densité spectrale de puissance définie par :

$$\frac{dW}{df} = \frac{hf}{e^{\left(\frac{hf}{kT}\right)} - 1} \quad \text{(V-1)}$$

où h est la constante de Planck : $6{,}62.10^{-34}$ J.s
K est la constante de Boltzmann : $1{,}38.10^{-23}$ J/K

Dans le domaine radiofréquence, on a généralement kT >> hf. La densité spectrale de puissance s'approxime alors par $\frac{dW}{df} = kT$. Ne dépendant plus de la fréquence, elle est donc définie comme un bruit blanc. Dans ce cas, on en déduit la puissance échangeable de bruit W considérée dans une bande passante B générée par une résistance R :

$$W = kTB \quad \text{(V-2)}$$

Cette agitation thermique génère une variation de potentiel aux bornes du conducteur dont la variance est :

$$\overline{e_n^2} = 4TRB \quad \text{(V-3)}$$

où e_n est la valeur efficace de la tension
R est la résistance du conducteur en Ohm
T est la température en Kelvin
B est la bande passante en Hertz

On peut alors établir un schéma équivalent d'un conducteur bruité :

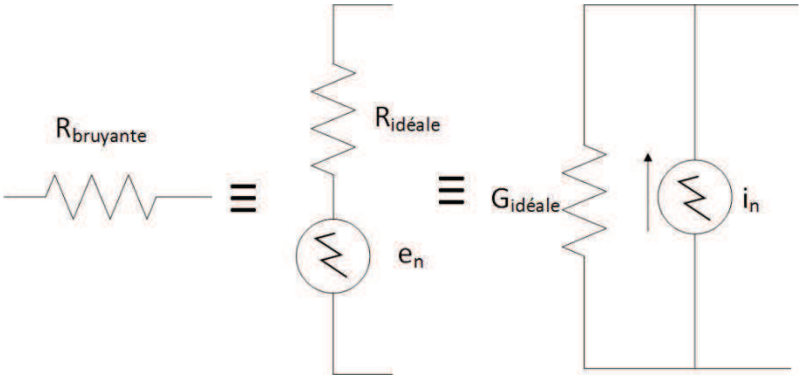


Figure V-3 : Circuit équivalent du bruit d'une résistance

V.2.2.2. Le bruit de grenaille

Le bruit de grenaille est dû à la variation aléatoire des électrons et des trous entraînant un courant de bruit. La densité spectrale du bruit de grenaille est inversement proportionnelle au carré de la fréquence, ainsi ce bruit peut être négligé pour des applications millimétriques par exemple.

V.2.2.3. Le bruit de scintillation

Le bruit de scintillation est rencontré pour des circuits opérants à basse fréquence. Il peut être appelé le bruit 1/f : son amplitude décroit quand la fréquence augmente.

V.2.3. Facteur de bruit et Figure de bruit

V.2.3.1. Facteur de bruit

Le facteur de bruit d'un quadripôle est obtenu en divisant le rapport signal à bruit de ses entrées par le rapport signal à bruit de ses sorties. Ainsi, on définit le facteur de bruit F :

$$F = \frac{S_e/N_e}{S_s/N_s} \tag{V-4}$$

où S_e, S_s est la puissance du signal d'entrée et de sortie respectivement
N_e, N_s est le bruit ramené en entrée et en sortie respectivement

Dans la réalité, le circuit ajoutera son propre bruit.

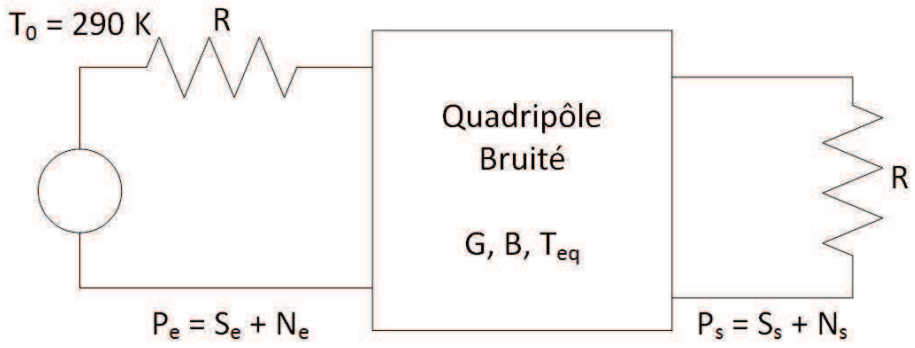


Figure V-4: Circuit équivalent pour la détermination du facteur de bruit

Ainsi, on peut résumer à partir de la figure précédente, le facteur de bruit comme suivant :

$$Facteur\ de\ bruit\ F = \frac{Bruit\ de\ sortie\ B\ quand\ la\ température\ source\ d'entrée\ est\ 290\ K}{Bruit\ de\ sortie\ de\ la\ source\ (uniquement)\ à\ 290\ K}$$

$$F = \frac{kT_0BG + P_{int}}{kT_0BG} = 1 + \frac{P_{int}}{kT_0BG} \tag{V-5}$$

où G est le gain en puissance disponible du quadripôle
P_{int} est la puissance de bruit de sortie qui est générée par le quadripôle

On arrive alors à l'expression suivante en utilisant le facteur de bruit :

$$P_{int} = k(F-1)T_0BG = kT_{eq}BG \tag{V-6}$$

où T_{eq} est la température de bruit équivalente au quadripôle

Cette température équivalente de bruit T_{eq} peut être exprimée à partir du facteur du bruit :

$$T_{eq} = (F-1)T_0 \tag{V-7}$$

Ce facteur de bruit est généralement exprimé en dB et on l'appelle alors figure de bruit NF telle que :

$$NF\ (dB) = 10 \log F \tag{V-8}$$

V.2.3.2. Figure de bruit dans un système cascadé

Il est important de définir ce point dès maintenant, dans la conception d'un amplificateur faible bruit, dans l'optique d'obtenir un bon compromis entre le gain et la figure de bruit. On se propose d'étudier la mise en cascade de deux quadripôles pour une meilleure compréhension avant de d'étendre le raisonnement à une multitude de quadripôles.

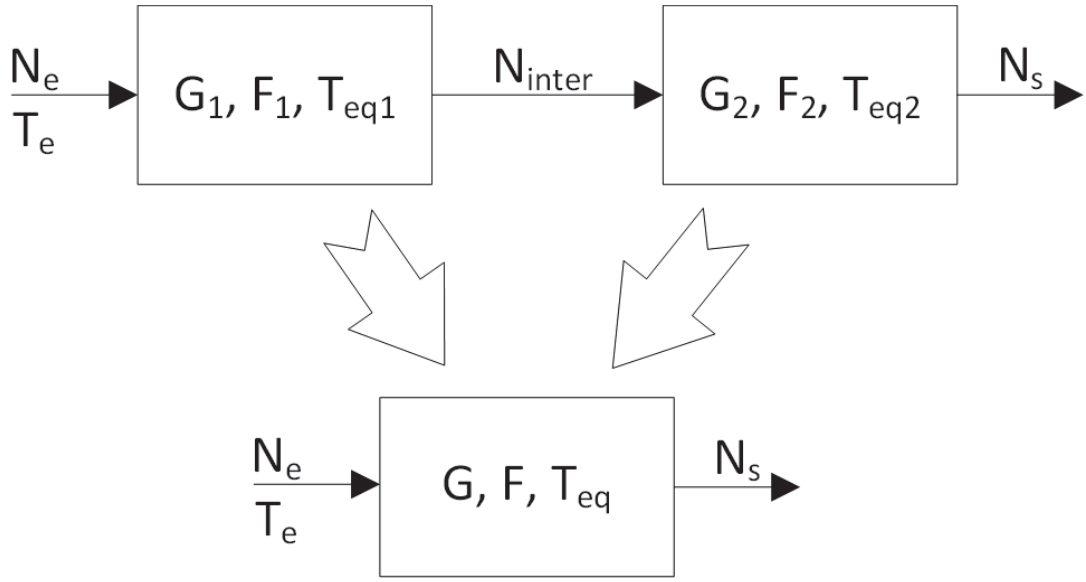


Figure V-5 : Circuit équivalent d'une mise en cascade de deux quadripôles

On doit donc calculer la puissance de bruit de sortie après le premier système N_{inter} et ensuite après le second système N_s :

$$N_{inter} = G_1 k T_e B + G_1 k T_{eq1} B \tag{V-9}$$

$$N_s = G_2 N_1 + G_2 k T_{eq2} B = G_1 G_2 k B (T_e + T_{eq1} + \frac{T_{eq2}}{G_1}) = G_2 [G_1 k B (T_e + T_{eq1})] + G_2 k T_{eq2} B \tag{V-10}$$

$$N_s = G_1 G_2 k B (T_{eq} + T_e) = G k B (T_{eq} + T_e) \tag{V-11}$$

En conséquence, la température de bruit équivalente d'un système de deux quadripôles cascadés est :

$$T_{eq} = T_{eq1} + \frac{T_{eq2}}{G_1} \tag{V-12}$$

Et, si on se rappelle la formule entre température de bruit équivalente et facteur de bruit, on peut écrire :

$$F = F_1 + \frac{F_2 - 1}{G_1} \tag{V-13}$$

Dès lors, il est possible de généraliser à un grand nombre de quadripôles. C'est ce qu'on l'appelle la formule de Friis :

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \frac{F_4 - 1}{G_1 G_2 G_3} + \cdots \quad \text{(V-14)}$$

A travers cette formule, on devine le compromis Gain / Facteur de bruit. En effet, en prenant un amplificateur faible bruit à deux étages, quand on augmente le gain du premier étage, le facteur de bruit du premier étage ne change pas mais le facteur de bruit de l'ensemble est dégradé. Lors de la conception d'un amplificateur faible bruit, il est important de ne pas déséquilibrer les étages : un premier étage adapté à 100 % pour le facteur de bruit cascadé avec un deuxième étage adapté à 100 % pour le gain n'est pas la solution. On pourra privilégier un premier étage adapté à 75 % pour le facteur de bruit et 25 % pour le gain et inversement pour le deuxième étage.

V.2.4. Point de compression à 1 dB

Si le signal d'entrée est trop faible, il peut être masqué par le bruit. La puissance de sortie augmente linéairement au-dessus du bruit si la puissance d'entrée augmente. Cependant, une saturation de la puissance de sortie est observée à partir d'un certain niveau de puissance. Dans la région linéaire, la puissance de sortie peut être définie de la façon suivante :

$$P_{out}\ (dBm) = P_{in}(dBm) + G\ (dB) \quad \text{(V-15)}$$

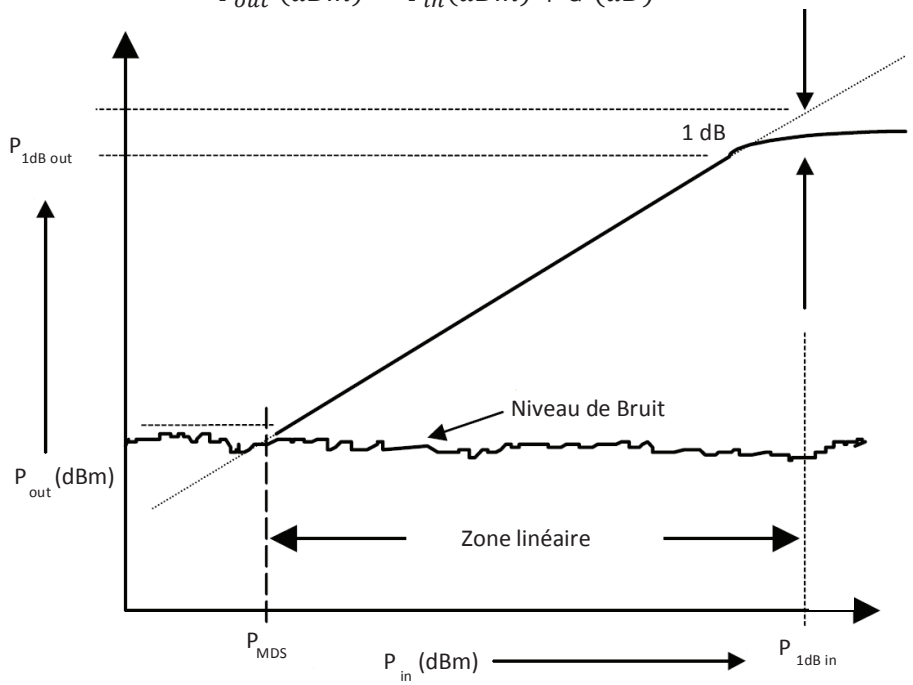


Figure V-6 : Point de compression à 1 dB

La puissance d'entrée pour laquelle la puissance de sortie s'écarte de 1 dB de sa courbe linéaire extrapolée est le point de compression à 1 dB en entrée $P_{1dB\ in}$. A partir de l'équation (V-15), nous pouvons définir le point de compression en sortie $P_{1dB\ out}$:

$$P_{1dB\ out}\ (dBm) + 1 = P_{1dB\ in}(dBm) + G\ (dB) \quad \text{(V-16)}$$

V.2.5. Les conditions de stabilité

L'analyse de la stabilité électrique par rapport aux impédances de charge en entrée et en sortie doit être évaluée [88]. Trois états de stabilité sont possibles : inconditionnellement stable (cas préférentiel), conditionnellement stable et instable.

On définit deux paramètres [3] :

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2\,|S_{12}||S_{21}|} \quad \text{(V-17)}$$

$$B = 1 + |S_{11}|^2 - |S_{22}|^2 - |S_{11}S_{22} - S_{12}S_{21}|^2 \quad \text{(V-18)}$$

V.2.5.1. Stabilité inconditionnelle

Les conditions de stabilité inconditionnelle sont :

$$\begin{cases} K > 1 \\ B > 0 \end{cases} \quad \text{(V-19)}$$

Si elles sont satisfaites, le quadripôle peut être adapté en puissance au gain maximum simultanément aux deux accès.

V.2.5.2. Stabilité conditionnelle

Si les conditions de stabilité inconditionnelle ne sont pas satisfaites, on étudie les lieux de limite de stabilité qui sont des cercles tracés dans le plan de l'abaque de Smith pour Γ_L et Γ_G. Γ_L et Γ_G étant respectivement les coefficients de réflexion des impédances de charge en entrée et en sortie.

Les exemples de tracé des cercles de stabilité dans le plan Γ_L donnés dans la Figure V-7 permettent de définir l'impédance de charge Z_L conduisant à un fonctionnement stable.

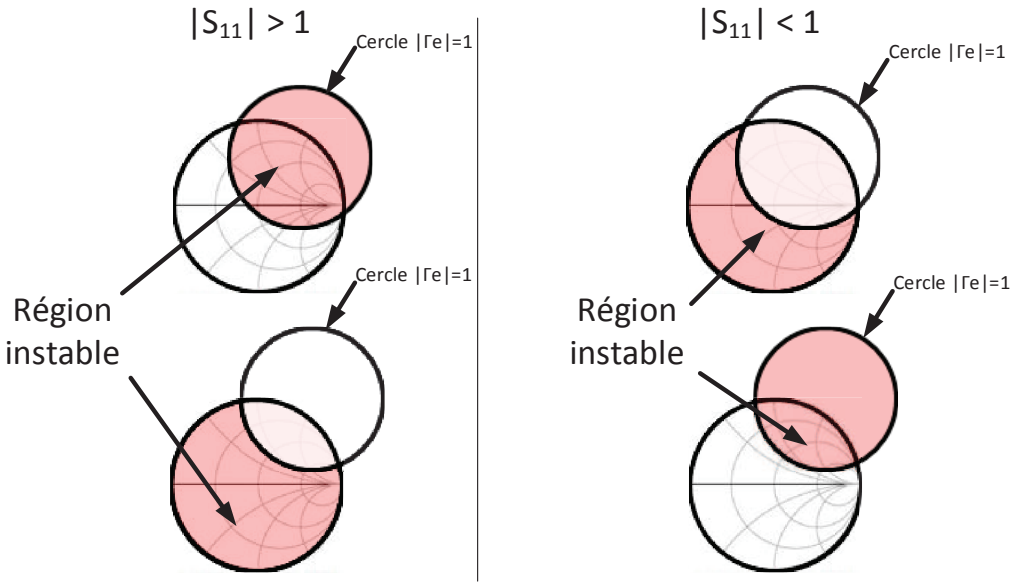


Figure V-7 : Cercles de stabilité dans le plan Γ_L

On trace de la même manière les cercles de stabilité dans le plan Γ_G.

V.3. Construction du cahier des charges de l'amplificateur faible bruit

V.3.1. Introduction

Il est opportun de rappeler que l'amplificateur faible bruit n'était pas prévu dans un plan de développement initial. Au regard de la technologie AsGa choisie pour le déphaseur, il a été décidé de rajouter cette fonction dans une puce MMIC. C'est dans cet esprit que cette partie du chapitre s'inscrit. Le cahier des charges de l'amplificateur faible bruit a été construit pendant le déroulement de la thèse de doctorat contrairement au déphaseur dont le cahier des charges a été très vite fixé avec l'objectif de dépointage du faisceau de l'antenne réseau.

De nombreuses spécifications vont être balayées au fur et à mesure de cette partie : la bande passante, le gain, la platitude du gain, le facteur de bruit, le point de compression en sortie, etc… Cette partie sera achevée par sur un tableau de synthèse en conclusion de cette partie.

V.3.2. Etude Système

Une étude système est une étape clef dans le processus de construction du cahier des charges. Celle-ci permet de qualifier et de quantifier chaque dispositif, actif ou passif, de la chaîne RF. Pour cette étude, il faut partir d'un schéma classique de chaîne de réception RF pour une application de dépointage électronique.

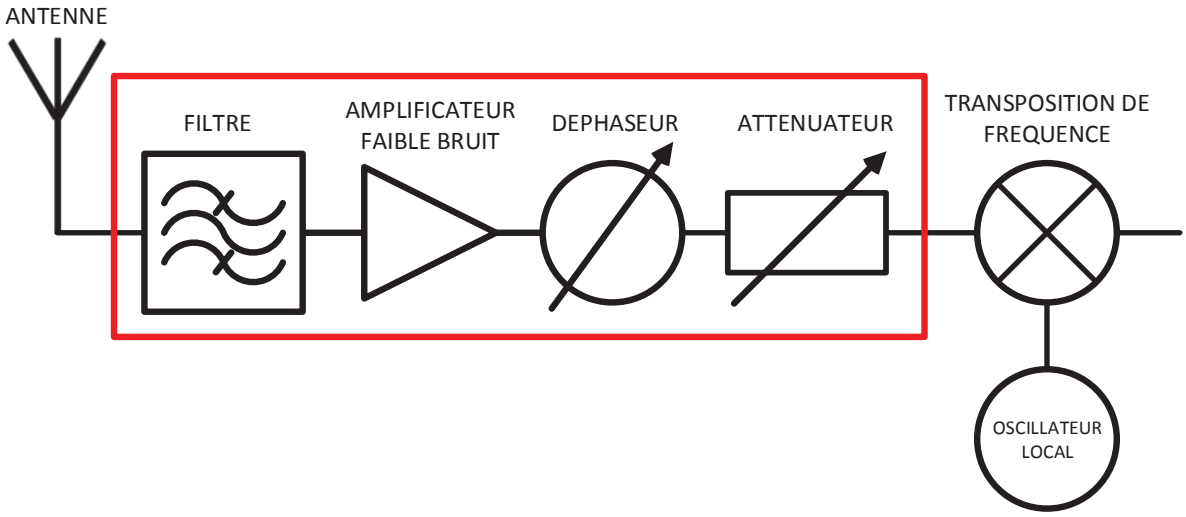


Figure V-8 : Chaîne de réception RF pour une application de dépointage électronique

Dans la Figure V-8, il est important de comprendre que tous les différents éléments de la chaîne ne seront pas étudiés. En effet, la transposition de fréquence n'est pas abordée dans cette thèse de doctorat. En revanche, même si l'objectif de ce travail est de réaliser un dispositif actif pour une antenne à balayage électronique, l'étude de l'antenne et de ses caractéristiques font partie intégrantes de cette étude système. Les éléments en amont ont une conséquence pour ceux qui sont en aval.

V.3.3. Cahier des charges

V.3.3.1. Bande de fréquence

La bande de fréquence est exactement la même que le déphaseur. L'objectif est réaliser une antenne à balayage électronique pour la réception de la bande Ka SATCOM. La bande de fréquence est donc 18,3 – 20,2 GHz.

V.3.3.2. Gain

Le gain de l'amplificateur faible bruit est choisi de façon à masquer les pertes en aval de celui-ci pour garder un niveau de signal optimal pour la fin de la chaîne de réception. Après l'amplificateur faible bruit, il y aura un déphaseur, un combineur à une dizaine d'étages, une transposition de fréquence de la bande Ka à la bande L. Dans le système, des amplificateurs de ligne du commerce pourront être rajoutés mais l'hypothèse est que le signal doit être amplifié pour atteindre la transposition de fréquence. Le gain devra être dans la bande utile de 35 dB.

A ce stade, il est facile de ne penser qu'à l'antenne de réception mais celle-ci s'inscrit dans un projet plus grand avec une antenne d'émission SATCOM à son voisinage. Il faut la meilleure isolation entre l'antenne d'émission et de réception. D'un côté, il faut que l'antenne Tx ne couple pas avec l'antenne Rx et de l'autre côté que les amplificateurs faible bruit ne soient pas saturés par les signaux Tx. L'idée est donc d'inscrire une spécification hors bande, après 27 GHz, le gain de l'amplificateur faible bruit sera de 15 dB max après 27 GHz pour éviter la saturation de celui-ci.

V.3.3.3. Planéité du Gain

La planéité du Gain a été choisie arbitrairement à 1 dB pour éviter au maximum la dispersion en fréquence due à la conception de l'amplificateur faible bruit. Ce choix semble un bon compromis pour ne pas avoir une trop grande dispersion entre f_{min} = 18,3 GHz et f_{max} = 20,2 GHz.

V.3.3.4. Figure de bruit

La figure de bruit est la spécification la plus importante pour l'amplificateur faible bruit. Celle-ci contribue à obtenir une valeur correcte de rapport signal à bruit qui permet une transmission d'information de bonne qualité. A partir de l'étude système, cette figure de bruit est fixée à 1,2 dB soit 92 K, dans une version puce nue.

Cependant, une version encapsulée est obligatoire dans ce type de projet. Il est important d'estimer les dégradations dues au packaging. On estime cette dégradation pour une encapsulation moulée QFN classique de l'ordre de 0,2 dB soit 20 K. Ainsi, on spécifie la figure de bruit de l'amplificateur faible bruit encapsulé à 1,4 dB.

V.3.3.5. Les coefficients de réflexion en entrée et en sortie

On rappelle qu'un amplificateur faible bruit sera placé en aval de chaque élément rayonnant. Il est absolument nécessaire de limiter les réflexions en entrée de l'amplificateur. Dans le cas contraire, les ondes réfléchies désadapteront chaque élément rayonnement : chaque amplificateur ramènera du bruit sur l'antenne. Par conséquence, la figure de mérite G/T sera fortement dégradée. Pour éviter cela, le coefficient de réflexion en entrée est fixé à -10 dB. Celui en sortie est aussi fixé à – 10 dB.

V.3.3.6. Le point de compression à 1 dB en sortie

A partir des résultats de l'étude système, présenté dans le paragraphe V.3.2, le point de compression en sortie est fixé à 10 dBm pour l'amplificateur faible bruit.

V.3.4. Amplificateur faible bruit à Gain Variable

V.3.4.1. Rappels sur les polarisations des antennes

Il est nécessaire de faire un rappel sur les antennes avant d'aborder les spécifications de l'amplificateur faible bruit à gain variable. En effet, le cahier des charges de celui-ci ne peut se construire sans les besoins de l'antenne.

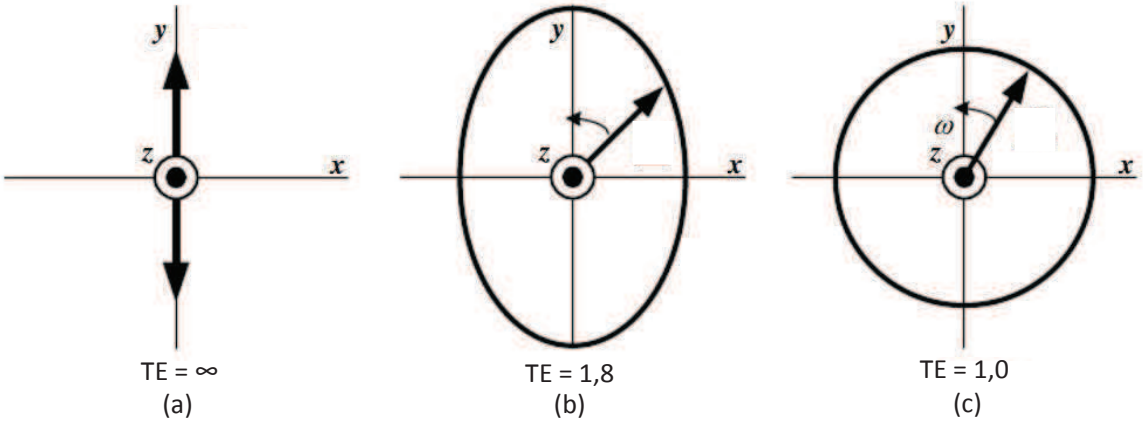


Figure V-9 : Polarisation linéaire (a), elliptique (b) et circulaire (c)

La Figure V-9 rappelle qu'il existe trois types de polarisations [89] : linéaire, elliptique et circulaire. L'objectif de ce projet, puisque les normes des satellites l'impose, est d'avoir une polarisation circulaire, droite ou gauche. Plus le taux d'ellipticité (TE) sera proche de 1, plus la polarisation sera circulaire. Lorsque la polarisation devient elliptique, la figure de mérite G/T se dégrade et donc le rapport signal à bruit SNR aussi.

V.3.4.2. Résultats de l'étude sur les besoins de la dynamique du gain

La thèse de doctorat de Benoît Lesur [5] a permis de déterminer les besoins de chaque élément rayonnant pour la dynamique du gain de chaque amplificateur faible bruit. Trois scénarii ont été envisagés : une pondération pour une optimisation du taux d'ellipticité, une pondération pour affaiblir les lobes secondaires et la somme des deux précédents scénarii. La conclusion de ce travail est qu'il faut faire une loi de pondération pour optimiser le TE. En effet, le gain d'une optimisation pour diminuer les lobes secondaires n'est pas assez significatif pour garder cette solution.

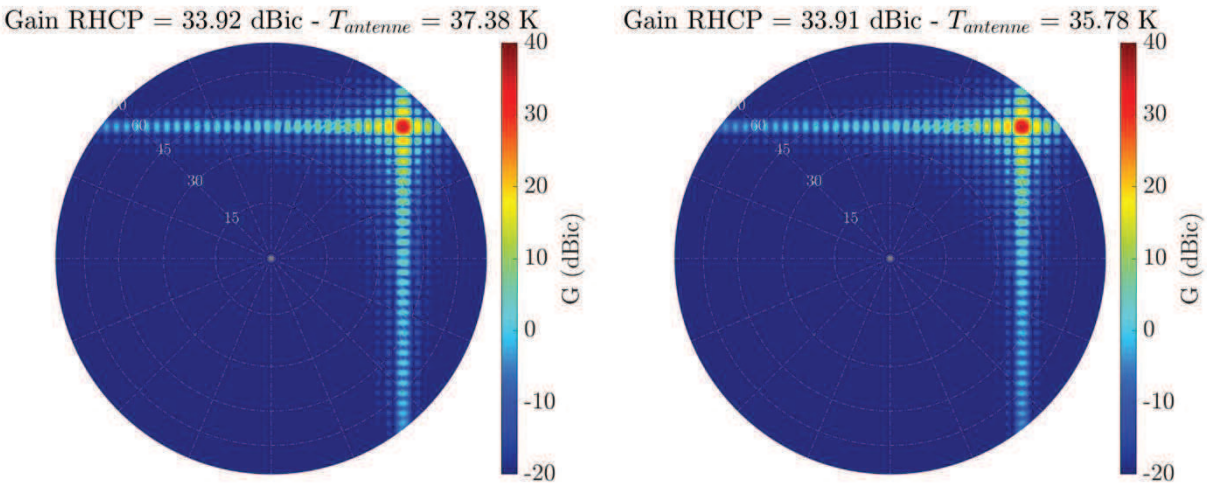


Figure V-10 : Gain à 19,25 GHz sans correction (a) et avec une optimisation pour le TE (b) pour un pointage à (θ_0 = 60° ; φ_0 = 45°) en polarisation RHCP

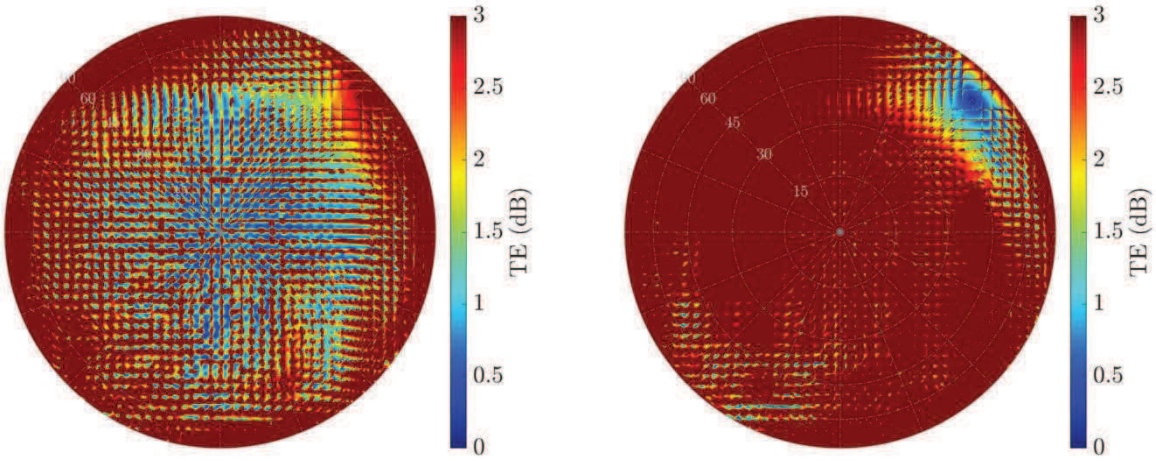


Figure V-11 : Taux d'ellipticité à 19,25 GHz sans correction (a) et avec une optimisation pour le TE (b) pour un pointage à (θ_0 = 60° ; φ_0 = 45°) en polarisation RHCP

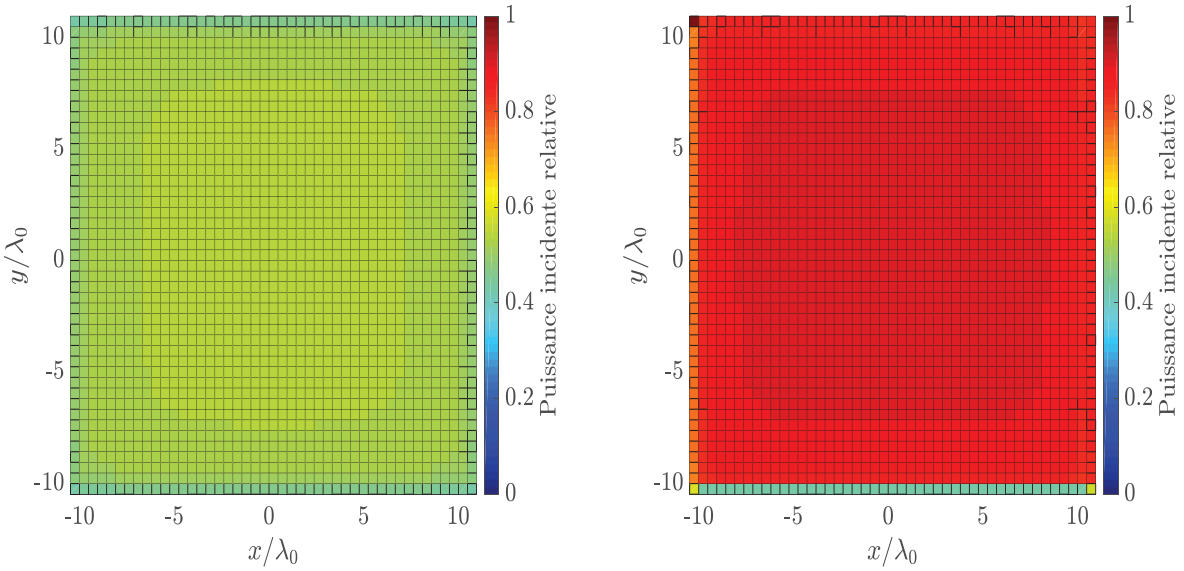


Figure V-12 : Cartographie des puissances injectées à 19,25 GHz des ports E_x (a) et des ports E_y (b) pour un pointage à ($\theta_0 = 60°$; $\varphi_0 = 45°$) en polarisation RHCP

Entre les Figure V-10 (a) et (b), on peut remarquer que les lobes principaux sont positionnés au même lieu. Cependant, on note une dégradation de l'ordre de 1 dB du gain quand il y a une correction. Toutefois, entre les Figure V-11 (a) et (b), le taux d'ellipticité est amélioré de façon significative. Enfin, la cartographie des puissances injectées sur les deux axes orthogonaux nous permet de définir une dynamique de gain entre G_{max} et G_{max}-3dB. Pour conclure, l'amplificateur faible bruit devra avoir une dynamique de gain de 3 dB.

Arbitrairement, le pas entre chaque état de gain sera de 0,5 dB même si, au regard des cartographies, cela semble sur-spécifié. En effet, les états qui nous intéressent sont G_{max} et G_{max}-3dB.

V.3.4.3. Avantages et Inconvénients d'un Amplificateur faible bruit à Gain Variable

A partir des résultats présentés dans le paragraphe V.3.4.2, la question de la présence d'un atténuateur s'impose. Même s'il est facile de trouver, dans le commerce, des atténuateurs 3 dB, un atténuateur prend de la place sur la puce à concevoir. Ainsi, l'idée de développer un amplificateur faible bruit à gain variable a été introduite.

La dynamique du gain serait donc intégrée dans l'amplificateur faible bruit. Une commande en tension sur le dernier étage pourrait être ajoutée. Il est plus facile de faire varier le gain de l'amplificateur sur son dernier étage car, comme expliqué dans l'équation (V-14), c'est l'étage qui dégrade le moins la figure de bruit.

L'inconvénient d'un amplificateur à gain variable est qu'il faut réussir à concevoir une linéarité entre la commande de tension et les résultats de gain sur toute la bande de fréquence voulue. Cependant, dans un projet aussi ambitieux, il est intéressant d'intégrer une fonction plus complexe pour économiser de la surface et donc, d'un point de vue macroéconomique, optimiser le coût.

V.3.4.4. Evaluation de l'encombrement

L'ensemble du projet est donc une antenne à balayage électronique dont chaque dispositif actif est placé en aval de chaque élément rayonnant. Le packaging, choisi dans le paragraphe III.4.3.6, est donc un QFN moulé dont la taille sera de 5x5 mm² pour les deux voies qui correspondent donc à

la polarisation circulaire droite et gauche. On rappelle qu'une voie comporte un amplificateur faible bruit et un déphaseur.

Après diverses estimations, il a été décidé d'attribuer pour l'amplificateur faible bruit une dimension de 3,4 x 1,4 mm². Celle-ci correspond à un réticule disponible pour un MultiProject Wafer chez le fondeur UMS et donc permettra de limiter les coûts lors des premières fonderies. De plus, cette dimension permet de répartir chaque alimentation sur un pad pour faciliter les mesures sous pointes. Lors de l'industrialisation, des alimentations seront regroupées ensemble pour une meilleure intégration.

V.3.5. Tableau récapitulatif des spécifications

Les spécifications suivantes sont données pour une température ambiante de +25°C mais aussi pour une version encapsulée. En effet, tenir compte du packaging dès la conception permet d'anticiper une dégradation du gain et de la figure de bruit.

Symbole	Paramètre	Min	Typ	Max	Unit
Freq	Bande de Fréquence	18,3		20,2	GHz
Gain	Gain linéaire		35		dB
Ond	Ondulation du gain		1		dB
ΔG	Variabilité du gain		3		dB
δG	Pas discret de gain		0,5		dB
NF	Figure de bruit		1,4		dB
$S_{11\ dB}$	Coefficient de réflexion à l'entrée lorsque la sortie est adaptée		-10		dB
$S_{22\ dB}$	Coefficient de réflexion à la sortie lorsque l'entrée est adaptée		-10		dB
$P_{1\ dB\ out}$	Point de compression à 1 dB en sortie		10		dBm
A	Surface de la puce nue		3,4 x 1,4		mm²

Tableau V-1 : Cahier des charges de l'amplificateur faible bruit

V.4. Etat de l'art

Cette sous-partie sera divisée en deux. Premièrement, un état de l'art d'amplificateur faible bruit MMIC en bande Ka sera développé pour définir les différentes topologies envisageables. Puis, dans un second temps, un état de l'art d'amplificateur faible bruit à gain variable permettra d'enrichir le premier pour extraire la meilleure façon d'aborder la possibilité de faire varier le gain de l'amplificateur.

V.4.1. Les amplificateurs faible bruit en bande Ka

Il est important de commencer cette sous-partie par un rappel : c'est le choix de la technologie du déphaseur qui a permis d'ajouter un amplificateur faible bruit dans la même puce MMIC. Cet état de l'art se bornera donc aux amplificateurs faible bruit MMIC en bande Ka, même si d'autres technologies seront abordés pour situer ce travail dans un état de l'art plus large.

Deux figures de mérite [91] sont proposées dans ce paragraphe. La première est le Gain Bande Passante (GBP). L'équation de cette figure de mérite est la suivante :

$$GBP\ (GHz) = G\ \times BP\ (GHz) \tag{V-20}$$

où G est le gain de l'amplificateur
BP est la bande passante de l'amplificateur

Le GBP permet d'évaluer le compromis Gain / Bande Passante. Cependant, cette figure de mérite ne prend pas en compte la figure de bruit d'un amplificateur faible bruit. C'est pourquoi nous proposons une deuxième figure de mérite prenant en compte deux paramètres supplémentaires importants dans les caractéristiques des amplificateurs faible bruit : la facteur de bruit F et la consommation DC. L'équation de cette figure de mérite FOM est la suivante :

$$FOM\ (GHz/mW) = \frac{G\ \times BP\ (GHz)}{(F-1)\times\ P_{DC}\ (mW)} \tag{V-21}$$

où G est le gain de l'amplificateur
BP est la bande passante de l'amplificateur
F est le facteur de bruit de l'amplificateur
P_{DC} est la consommation DC de l'amplificateur

Cette figure de mérite FOM permet de comparer des amplificateurs faible bruit. En effet, si le facteur de bruit est mauvais ou si sa consommation est élevée, la FOM est automatiquement mauvaise. Alors que la GBP permet de juste de savoir si l'amplificateur a un bon ratio gain / bande passante.

V.4.2. Tableau de synthèse

Le tableau de synthèse ci-dessous permet d'établir le recensement de l'état de l'art regroupant plusieurs technologies pour des conceptions d'amplificateur faible bruit en bande Ka.

Réf	Process	Topologie	Fréquence (GHz)	BP (%)	G (dB)	F (dB)	P_{DC} (mW)	Aire (mm²)	GBP (GHz)	FOM (GHz/mW)	Année
[92]	CMOS 65 nm	2 étages Dual-Gate	19,7 -26,7	30	18,9	4,7	12		543	23	2013
[93]	WIN 100 nm GaAs pHEMT	4 étages source commune cascadés	26 -36	32	33	1,8			20.10^3		2014
[94]	150 nm GaAs pHEMT	Forward combining	29 - 43	38	14,2	2	38	0,47	368	16	2010
[95]	TSMC 180 nm CMOS	2 cellules cascode + 1 source commune	27,7 -28,7	3	9,5	4,7	14,7	0,60	9	0,3	2010
[96]	0,12 µm InP	4 étages source commune	27 - 30	10	40	1,4	38,4	3,0	30.10^3	2.10^3	1999
[97]	MELCO 450 nm GaAs	2 étages source commune	33 – 40		12,5	2,2	16	0,60	124	11	2000
[98]	100 nm GaAs pHEMT	3 étages source commune	18,5 - 30	47	29	2,1	27	1,8	9.10^3	544	2014
[99]	WIN 150 nm GaAs pHEMT	2 étages sources commune	27,3 - 32,6	18	12,5	3,3		1,4	94		2008
[100]	UMS 150 nm GaAs pHEMT	Cellules cascode + distribuée	2 - 18	160	25	2,1	120	4,5	9.10^3	67	2010
[101]	InAs/Al Sb pHEMT	3 étages source commune cascadés	34 – 36	5	22	2,1	4,5	1,1	346	113	2004
[102]	Diode Limiter 100 nm GaAs pHEMT	1 étage source commune + 1 étage cascode + 1 étage source commune	28 – 38	30	21	2,3		3,3	1.10^3		2016
[103]	OMMIC D01PH pHEMT	4 étages source commune cascadés	34 – 36	5	35	1,8			6.10^3		2013
[104]	mHEMT GaAs OMMIC	3 étages source commune cascadés	27 - 31	13	20	2,6		6,0	400		2008
[105]	100 nm GaAs pHEMT	2 étages source commune cascadés	32,5 - 36,5	11	13,1	2,2		1,0	81		2015

Réf	Process	Topologie	Fréquence (GHz)	BP (%)	G (dB)	F (dB)	P_{DC} (mW)	Aire (mm²)	GBP (GHz)	FOM (GHz/mW)	Année
[106]	0,1 µm InP HEMT	3 étages source commune cascadés	26 - 40	42	25	1,5	48	1,7	4.10^3	223	2006
[107]	UMS 250 nm GaAs pHEMT	3 étages source commune cascadés	27 - 31	10	20	2,6	125	7	300	3	2003
[108]	mHEMT InGaAs	3 étages source commune cascadés	36 - 40	11	26	2,3		8,8	2.10^3		2016
[109]	GaN	3 étages source commune cascadés	30 - 39,3	27	24	1,6	450	3,5	2.10^3	11	2016
[110]	GaN	3 étages source commune cascadés	28 - 32,5	14	16	3,3		2,1	180		2015

Tableau V-2 : Tableau de synthèse de l'état de l'art des amplificateurs faible bruit en bande Ka

Réf	Process	Topologie	Fréquence (GHz)	BP (%)	G (dB)	F (dB)	P_{DC} (mW)	Aire (mm²)	GBP (GHz)	FOM (GHz/mW)	Année
Ce travail	UMS 150 nm GaAs pHEMT	A déterminer	18,3 – 20,2	10	35	1,4	150	3,3	6.10^3	105	2018

Tableau V-3 : Tableau des spécifications de l'amplificateur faible bruit à concevoir dans le cadre de ce travail

V.4.3. Etat de l'art des amplificateurs faible bruit à gain variable

L'objectif de ce paragraphe est de déduire la meilleure solution pour faire varier le gain à partir de la littérature. Il est intéressant de ne pas se limiter à la bande Ka car le nombre de publications sera faible. Cependant, il est important de noter qu'il sera absolument incontournable de ne pas faire varier le facteur de bruit. On rappelle que la conception d'un amplificateur faible bruit est un compromis gain / facteur de bruit.

De nombreuses méthodes existent pour faire varier le gain d'un amplificateur. Une première méthode est proposée l'Université de Technologie de Chalmers [111], en Suède, en partenariat avec la socété ERICSSON AB. Elle consiste à développer un amplificateur faible bruit à gain variable fonctionnant à 2,5 GHz. Il a une dynamique de variation de 45 dB et son gain maximum est de 47 dB. La topologie de l'amplificateur est 2 étages cascadés dont chaque étage est une cellule cascode. Pour faire varier le gain, un circuit « source follower » qui est contrôlé par le transistor Q3 qui est placé à la source du premier transistor de la première cellule cascode, comme la Figure V-13 le montre. Cette solution présente des limites pour notre projet : en effet, les résultats publiés démontrent que le facteur de bruit dépend de la polarisation de Q3. Or, une invariance du facteur de bruit est attendue. Cependant, on peut imaginer cette solution pour un deuxième étage aval de l'amplificateur.

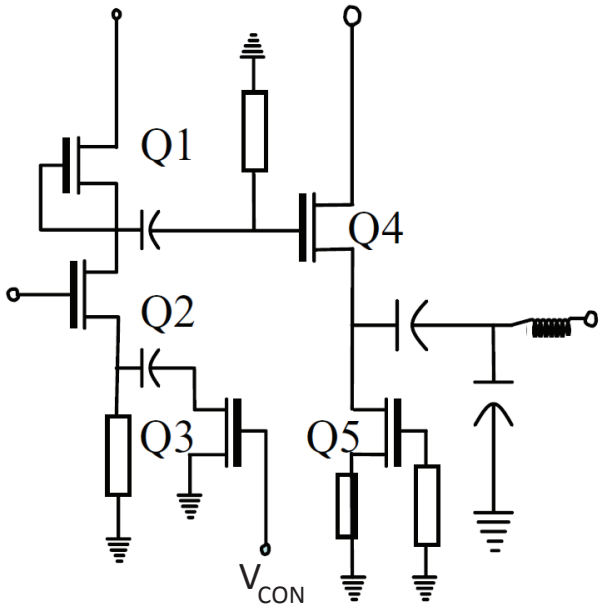


Figure V-13 : Schéma électrique de l'amplificateur de l'équipe de Chalmers [111]

La méthode suivante utilise un contrôle digital du gain de l'amplificateur. Une équipe de l'Université de Changhua [112] à Taiwan et une équipe de l'Université de Chengdu [113] en Chine ont toutes les deux développé cette topologie. L'astuce de cette topologie consiste à utiliser plusieurs transistors avec des polarisations ou caractéristiques différentes de façon à obtenir différentes valeurs de gain voire une atténuation de gain. Chaque transistor peut être allumé et éteint. Ainsi, on obtient des bits de gain. Cette topologie n'est pas intéressante pour notre projet car la variabilité de 3 dB impliquerait des bits très proches les uns des autres et donc ces états nécessiteraient une surface importante.

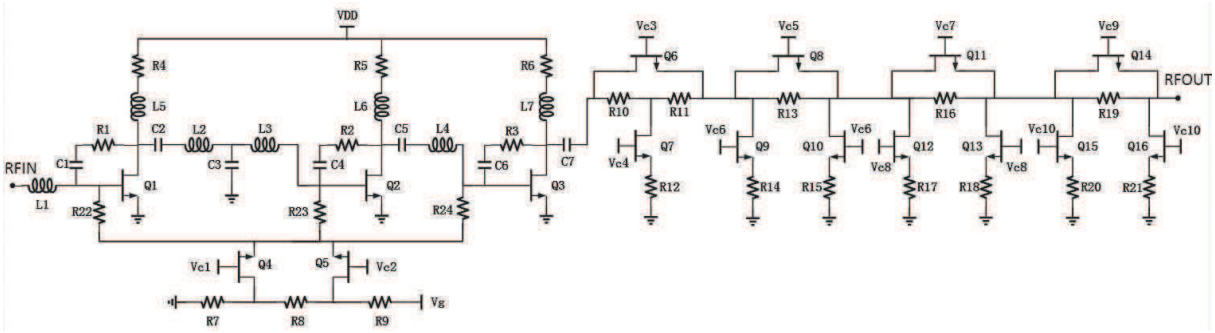


Figure V-14 : Topologie de l'amplificateur faible bruit à gain variable de l'Université de Chengdu [10]

L'équipe de la société United Monolithic Semiconductors [114] a développé une topologie qui fait varier les polarisations des grilles de chaque transistor pour faire varier le gain. Ils ont développé cet amplificateur faible bruit à gain variable en bande E. En analysant leurs résultats reportés sur la Figure V-15, on observe que cette topologie comporte donc le désavantage de faire dégrader aussi le facteur de bruit quand on fait varier la polarisation des grilles. Cependant, pour une topologie utilisant des transistors source commune, il peut être pertinent de ne faire varier que les transistors placés en aval pour limiter les impacts sur le facteur de bruit.

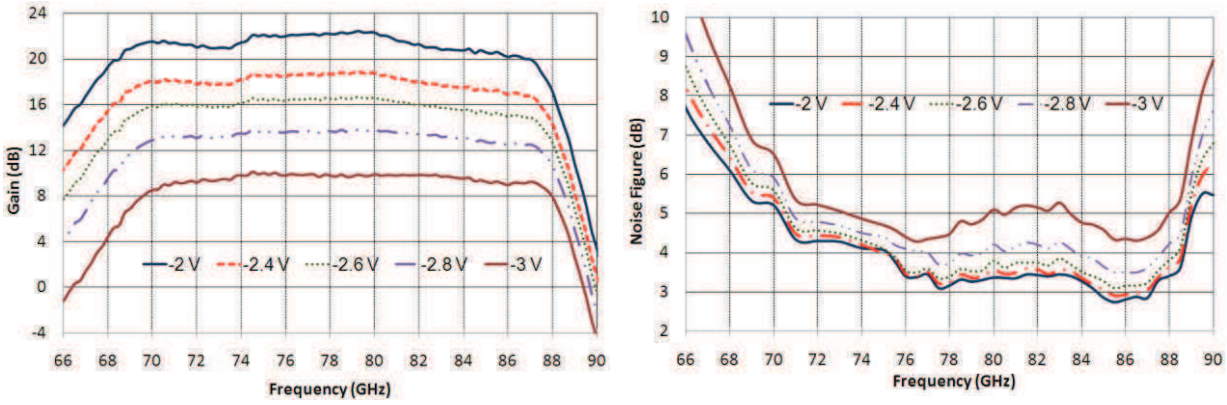


Figure V-15 : Résultats Gain vs Facteur de bruit en fonction de la fréquence de l'équipe d'UMS [114]

Une équipe de la société américaine RAYTHEON [115] a développé un amplificateur faible bruit à gain variable pour des antennes réseaux à commande de phase destinées à applications de radar. Ils ont choisi la technologie SiGe MMIC car ils utilisent une bande de fréquence plus basse (7-11 GHz). Ainsi, leur amplificateur comporte des cellules cascode avec des transistors bipolaires. Pour faire varier le gain, ils optimisent les polarisations de la base et du collecteur simultanément car ils ont l'ambition de corriger les coefficients de réflexion en entrée et en sortie. Cette solution semble optimale pour un amplificateur mais elle présente la contrainte de deux commandes pour un seul étage. Les résultats présentés en Figure V-16 démontrent la bonne linéarité de chaque état du gain et les paramètres S_{11} et S_{22} constants. Toutefois, cet amplificateur n'est pas faible bruit, en effet, l'auteur ne parle pas de facteur de bruit. Cependant, pour la conception d'un amplificateur à gain variable, il ne faudra pas négliger la dégradation des coefficients de réflexion en entrée et en sortie, puisque l'on risque de faire varier leur point de polarisation.

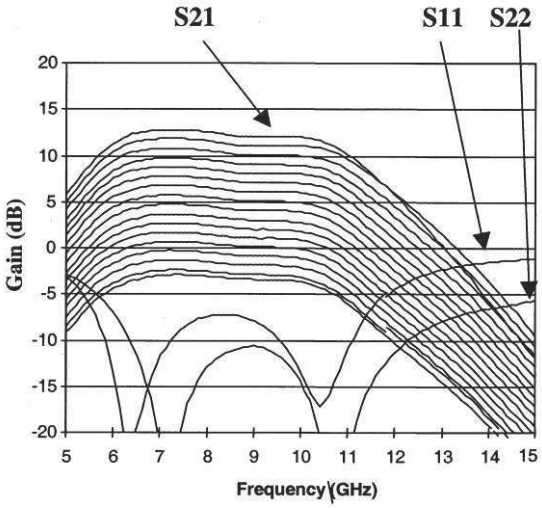


Figure V-16 : Résultats du Gain en fonction de la Fréquence de l'équipe de Raytheon [115][114]

En conclusion de cette partie, pour la conception du l'amplificateur faible bruit à gain variable, la variabilité du gain devra être assurée par le dernier étage car lorsque la polarisation varie sur un des premiers étages, le facteur de bruit varie aussi, ce qui ne constitue pas une option acceptable pour notre projet.

Le deuxième point clé de cette conclusion est qu'il faudra étudier la variabilité de la grille et du drain du transistor pour lequel le gain sera commandé. Il n'est pas possible de trancher à ce stade

car la modification de la polarisation de la grille et/ou du drain entraîne une variation des coefficients de réflexion. Il faudra donc faire un compromis gain / coefficients de réflexion. On notera que modifier la polarisation du dernier étage aura un impact limité sur le coefficient de réflexion en entrée.

V.5. Conclusion

Dans ce Chapitre V, l'essentiel de la théorie pour caractériser un amplificateur faible bruit a été rappelé. Les points clés de celui-ci sont notamment le gain, le facteur de bruit, les coefficients de réflexion, le point de compression en sortie à 1 dB. Ceux-ci permettront la compréhension de la conception de l'amplificateur qui va suivre dans le prochain chapitre.

Ensuite, toutes les caractéristiques du futur amplificateur ont été définies de façon à construire point par point son cahier des charges. A partir de celui-ci, un état de l'art a été présenté pour situer le travail de cette thèse dans la littérature scientifique et anticiper les difficultés qui pourront survenir.

Enfin, une présentation d'amplificateur à gain variable a été exposée dans le but de trouver des solutions pour concevoir ce type d'amplificateur et limiter l'encombrement. La conception de celui-ci sera présentée dans le chapitre suivant.

Références bibliographiques du Chapitre V.

[86] Devendra K. Misra, “Radio-Frequency and Microwave Communication Circuits – Analysis and Design”, *A John Wiley and Sons Publication*, pp 33-34

[87] V. Armengaud, “Méthodes orignales de conception d’amplificateurs microondes faible bruit”, Ph.D. dissertation, Université de Limoges, 2008

[88] G. Gonzales, “Microwave Transistor Amplifiers”, second edition, *Prentice-hall*, 1994

[89] J.D. Kraus and R.J. Marhefka, “Antennas for all applications”, third edition, *McGraw-Hill*, 2003

[90] B. Lesur, “Validations de modèles numériques de grands réseaux pour l’optimisation d’antennes à pointage électronique en bande Ka”, Ph.D. dissertation, Université de Limoges, 2017

[91] B. Y. Chen, C. C. Chiong and H. Wang, "A high gain K-band LNA in GaAs 0.1-µm pHEMT for radio astronomy application," *2014 Asia-Pacific Microwave Conference*, Sendai, Japan, 2014, pp. 226-228

[92] H. Y. Chang, C. H. Lin, Y. C. Liu, Y. L. Yeh, K. Chen and S. H. Wu, "65-nm CMOS Dual-Gate Device for Ka-Band Broadband Low-Noise Amplifier and High-Accuracy Quadrature Voltage-Controlled Oscillator," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, no. 6, pp. 2402-2413, June 2013.

[93] D. Cuadrado-Calle, D. George and G. Fuller, "A GaAs Ka-band (26–36 GHz) LNA for radio astronomy," *2014 IEEE International Microwave and RF Conference (IMaRC)*, Bangalore, 2014, pp. 301-303.

[94] Y. H. Yu, W. H. Hsu and Y. J. E. Chen, "A Ka-Band Low Noise Amplifier Using Forward Combining Technique," in *IEEE Microwave and Wireless Components Letters*, vol. 20, no. 12, pp. 672-674, Dec. 2010.

[95] Z.-Y. Huang, “A Ka-band CMOS low-noise amplifier for Ka-band communication system,” in Proceedings of the World Congress on Engineering and Computer Science, pp. 1–4, October 2010.

[96] C. Pobanz *et al*., "A high gain, low power MMIC LNA for Ka-band using InP HEMTs," *1999 IEEE Radio Frequency Integrated Circuits Symposium (Cat No.99CH37001)*, Anaheim, CA, 1999, pp. 149-152.

[97] S. Fujimoto *et al*., "A Ka-band ultra-compact low-noise MMIC amplifier," *2000 Asia-Pacific Microwave Conference. Proceedings (Cat. No.00TH8522)*, Sydney, NSW, 2000, pp. 638-641.

[98] B. Y. Chen, C. C. Chiong and H. Wang, "A high gain K-band LNA in GaAs 0.1-µm pHEMT for radio astronomy application," *2014 Asia-Pacific Microwave Conference*, Sendai, Japan, 2014, pp. 226-228.

[99] *Chia-Song, Wu & Chien-Huang, Chang & Hsing-Chung, Liu & Tah-Yeong, Lin & Hsien-Ming, Wu. (2010). A Ka-band low-noise amplifier with a coplanar waveguide (CPW) structure with 0.15-µm GaAs pHEMT technology. Journal of Semiconductors. Vol 31. No. 1*

[100] B. Mallet-Guy, P. Duême, Y. Mancuso, M. Chaubet and L. Lapierre, "A new LNA wide band structure for MMIC applications," *The 40th European Microwave Conference*, Paris, 2010, pp. 533-536.

[101] J. B. Hacker *et al*., "An ultra-low power InAs/AlSb HEMT Ka-band low-noise amplifier," in *IEEE Microwave and Wireless Components Letters*, vol. 14, no. 4, pp. 156-158, April 2004.

[102] P. Mahmoudidaryan and A. Medi, "Codesign of Ka-Band Integrated Limiter and Low Noise Amplifier," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 64, no. 9, pp. 2843-2852, Sept. 2016.

[103] Shunyong Du, Deyong Guo, Xiaobin Luo, Chao Yue and Lijie Zhou, "Design of 8mm Ka-band broadband LNA," *2013 IEEE International Conference on Microwave Technology & Computational Electromagnetics*, Qingdao, 2013, pp. 266-269.

[104] V. Armengaud, J. Lintignat, B. Barelaud, B. Jarry, L. I. Babak and C. Laporte, "Design of a Ka-band MMIC Filtering LNA with a Metamorphic HEMT Technology for a Space Application," *2008 38th European Microwave Conference*, Amsterdam, 2008, pp. 1358-1361.

[105] H. Lin *et al*., "Design of a Ka-band monolithic low noise amplifier," *2015 IEEE Advanced Information Technology, Electronic and Automation Control Conference (IAEAC)*, Chongqing, 2015, pp. 171-174.

[106] Y. l. Tang, N. Wadefalk, M. A. Morgan and S. Weinreb, "Full Ka-band High Performance InP MMIC LNA Module," *2006 IEEE MTT-S International Microwave Symposium Digest*, San Francisco, CA, 2006, pp. 81-84.

[107] S. Long, L. Escotte, J. Graffeuil, P. Fellon and D. Roques, "Ka-band Coplanar Low-Noise Amplifier Design with Power PHEMTs," *2003 33rd European Microwave Conference*, Munich, Germany, 2003, pp. 17-20.

[108] M. Khan *et al*., "Ka-band GaAs MMIC LNA using a 0.15um metamorphic InGaAs," *2016 IEEE MTT-S International Wireless Symposium (IWS)*, Shanghai, 2016, pp. 1-4.

[109] M. Micovic *et al*., "Ka-Band LNA MMIC's Realized in Fmax > 580 GHz GaN HEMT Technology," *2016 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS)*, Austin, TX, 2016, pp. 1-4.

[110] S. D. Nsele *et al*., "Ka-band low noise amplifiers based on InAlN/GaN technologies," *2015 International Conference on Noise and Fluctuations (ICNF)*, Xian, 2015, pp. 1-4.

[111] M. A. Masud, H. Zirath and M. Kelly, "A 45 dB variable gain low noise MMIC amplifier," *2005 European Microwave Conference*, Paris, 2005, pp. 4 pp.-1618.

[112] H. C. Lai and Z. M. Lin, "A Low Noise Gain-Variable LNA for 802.11a WLAN," *2007 IEEE Conference on Electron Devices and Solid-State Circuits*, Tainan, 2007, pp. 973-976.

[113] R. Li, K. Ma, S. Mou and F. Meng, "A 0.1–6 GHz digital controlled variable gain low noise MMIC amplifier," *2017 Progress in Electromagnetics Research Symposium - Fall (PIERS - FALL)*, Singapore, 2017, pp. 477-481.

[114] E. Byk *et al*., "An E-band very low noise amplifier with variable gain control on 100 nm GaAs pHEMT technology," *2012 7th European Microwave Integrated Circuit Conference*, Amsterdam, 2012, pp. 111-114.

[115] Q. Chaudhry, R. Alidio, G. Sakamoto and T. Cisco, "A SiGe MMIC variable gain cascode amplifier," in *IEEE Microwave and Wireless Components Letters*, vol. 12, no. 11, pp. 424-425, Nov. 2002

Chapitre VI

Chapitre VI. Conception d'un amplificateur faible bruit en bande Ka

VI.1. Introduction

Le chapitre précédent nous a permis de définir le cahier des charges et de le positionner par rapport à un état de l'art des principales technologies et topologies d'amplificateur faible bruit. Cette analyse a permis de dégager à plusieurs architectures potentielles pour l'amplificateur faible bruit à gain variable. Elle a notamment conduit à exclure l'hypothèse de l'insertion d'un atténuateur dans la chaîne de réception en bande Ka.

Dans ce dernier chapitre, la conception de l'amplificateur faible bruit sera expliquée dans sa globalité. Cette thèse de doctorat a donc pour but de laisser un document référence au service antennes de ZODIAC DATA SYSTEMS. Ce dernier chapitre développera la méthodologie de conception des amplificateurs faible bruit. Chaque étape de la conception sera expliquée pour une meilleure compréhension et pour pouvoir dupliquer cette méthodologie dans d'autres projets futurs de Zodiac Data Systems.

La première partie de ce Chapitre VI parlera du choix du transistor pour concevoir chaque étage de l'amplificateur faible bruit. La suite expliquera la conception du premier étage de l'amplificateur faible bruit. Celui-ci sera conçu pour répondre aux exigences de facteur de bruit. En effet, le premier étage de chaque amplificateur est celui qui est prépondérant pour le facteur de bruit comme cela est expliqué dans le paragraphe V.2.3.2 par la formule de Friis.

Ensuite, il sera important de concevoir les étages suivants. Des topologies innovantes seront analysées pour augmenter le gain de l'amplificateur faible bruit. Enfin une dernière partie abordera le sujet du gain variable.

Le Tableau VI-1 rappelle le cahier des charges de l'amplificateur faible bruit à gain variable. Dans la conception de l'amplificateur, il faut considérer que le packaging fera perdre 0,2 dB de NF donc la spécification puce nue sera de 1,2 dB.

Symbole	Paramètre	Min	Typ	Max	Unit
Freq	Bande de Fréquence	18,3		20,2	GHz
Gain	Gain linéaire		35		dB
Ond	Ondulation du gain		1		dB
ΔG	Variabilité du gain		3		dB
δG	Pas discret de gain		0,5		dB
NF_{die}	Figure de bruit puce nue		1,2		dB
NF	Figure de bruit puce encapsulée		1,4		dB
$S_{11\ dB}$	Coefficient de réflexion à l'entrée lorsque la sortie est adaptée		-10		dB
$S_{22\ dB}$	Coefficient de réflexion à la sortie lorsque l'entrée est adaptée		-10		dB
$P_{1\ dB\ out}$	Point de compression à 1 dB en sortie		10		dBm
A	Surface de la puce nue		3,4 x 1,4		mm²

Tableau VI-1 : Cahier des charges de l'amplificateur faible bruit

VI.2. Choix du transistor

Les spécifications du déphaseur ont conduit à faire le choix de la technologie MMIC AsGa. L'amplificateur a permis quant à lui de choisir le process UMS PH 15.

Pour la conception des amplificateurs faible bruit, UMS fournit un design kit qui est intégré au logiciel de CAO. La spécificité de ce design kit réside dans la présence de deux modèles de transistor : un modèle linéaire défini pour un point de fonctionnement et non paramétré par rapport aux polarisations et un modèle non linéaire paramétré en fonction des polarisations fixées dans la schématique du circuit. Le modèle linéaire est destiné aux simulations en bruit et le modèle non linéaire est destiné aux simulations en gain.

Pour commencer, il faut choisir un transistor qui fonctionne en linéaire à un point de polarisation avec des conditions précises de courant de drain Ids : entre 50 – 300 mA/mm. Le transistor choisi est de dimensions : 4 x 70 µm.

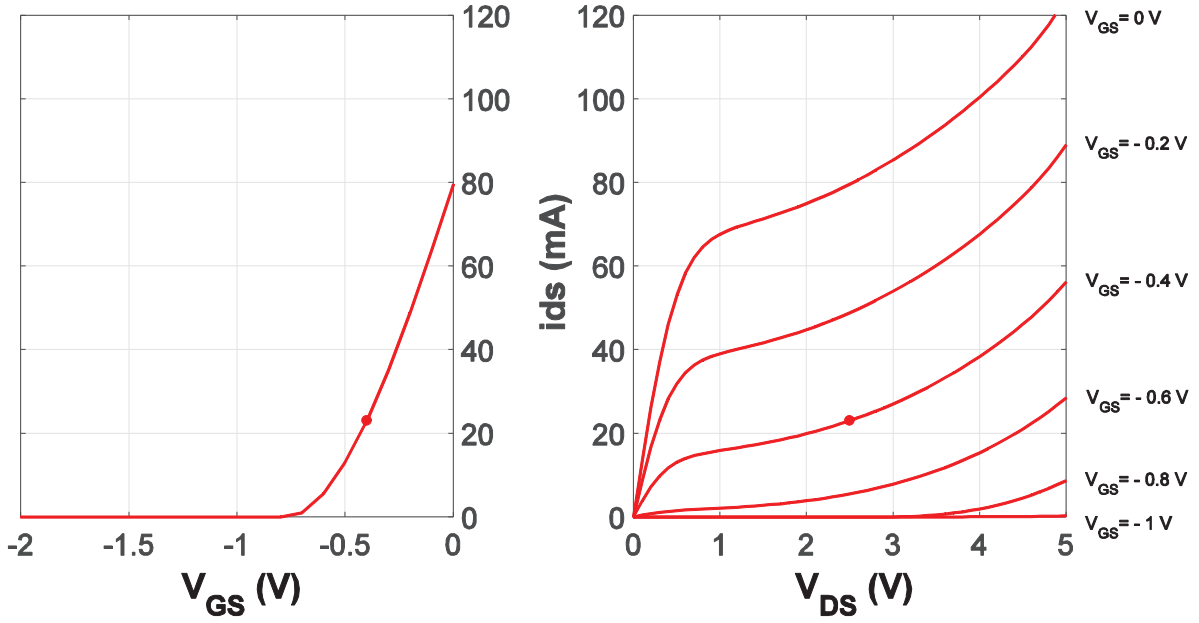


Figure VI-1 : Polarisation du transistor 4 x 70 µm

Le point de polarisation est le suivant : I_{DS} = 23 mA / V_{GS} = - 0,4 V / V_{DS} = 2,5 V comme les points de la Figure III-5 le représentent. La technologie d'UMS permet d'obtenir des facteurs de bruit inférieur à 1 dB pour le premier étage d'un amplificateur.

La Figure VI-2 présente le gain maximal que le transistor peut accepter et le facteur de bruit minimal que l'on peut obtenir. A 20 GHz, on peut obtenir un gain de 12 dB ou un NF min de 0,7 dB.

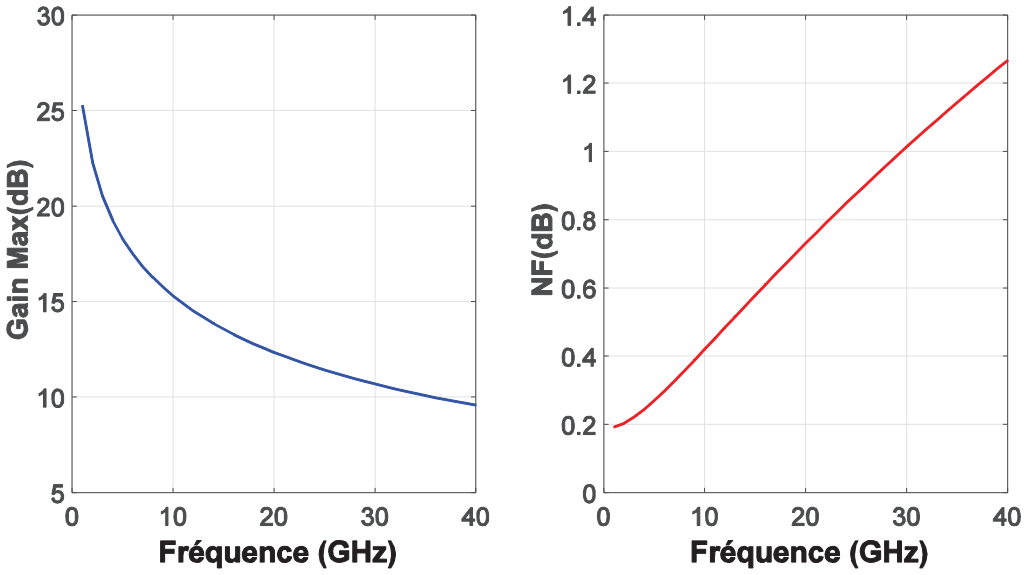


Figure VI-2 : Gain max et Facteur de bruit minimal du transistor 4 x 70 µm avec le point de polarisation

VI.3. Conception des deux premiers étages optimisés en bruit

Les deux premiers étages sont optimisés pour le facteur de bruit. Ainsi, cette partie est découpée en deux en mettant l'accent tout d'abord sur le premier étage.

VI.3.1. Conception du premier étage

La conception du premier étage a pour fonction principale d'optimiser le facteur de bruit. Il s'agit de réaliser la polarisation de grille et de drain, l'adaptation d'entrée et de sortie de façon à optimiser le facteur de bruit. La Figure VI-3 présente le schéma électrique du premier étage.

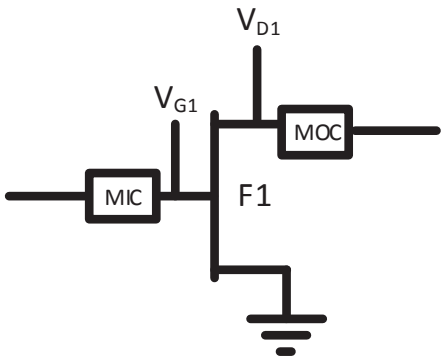


Figure VI-3 : Schéma électrique du premier étage

La Figure VI-4 présente les résultats de simulation des coefficients de réflexion en entrée et en sortie. Ils sont tous les deux inférieurs à – 10 dB sur toute la bande de fréquences 18,3 GHz – 20,2 GHz. Il est important d'avoir dès ce stade de la conception un coefficient de réflexion en entrée adapté sur une large bande de fréquences.

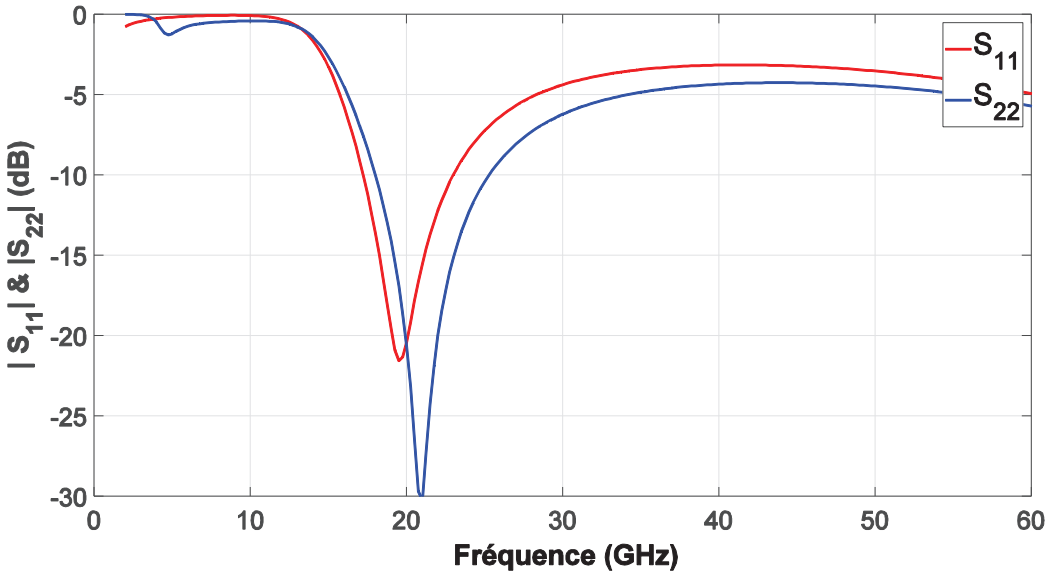


Figure VI-4 : Coefficients de réflexion S_{11} et S_{22} du premier étage en fonction de la fréquence

Les polarisations de grille et de drain autour du transistor sont optimisées pour atteindre le meilleur facteur de bruit possible. La Figure VI-5 présente les résultats de simulation du facteur de bruit : il est inférieur à 1 dB soit 100 K sur toute la bande de fréquences utile.

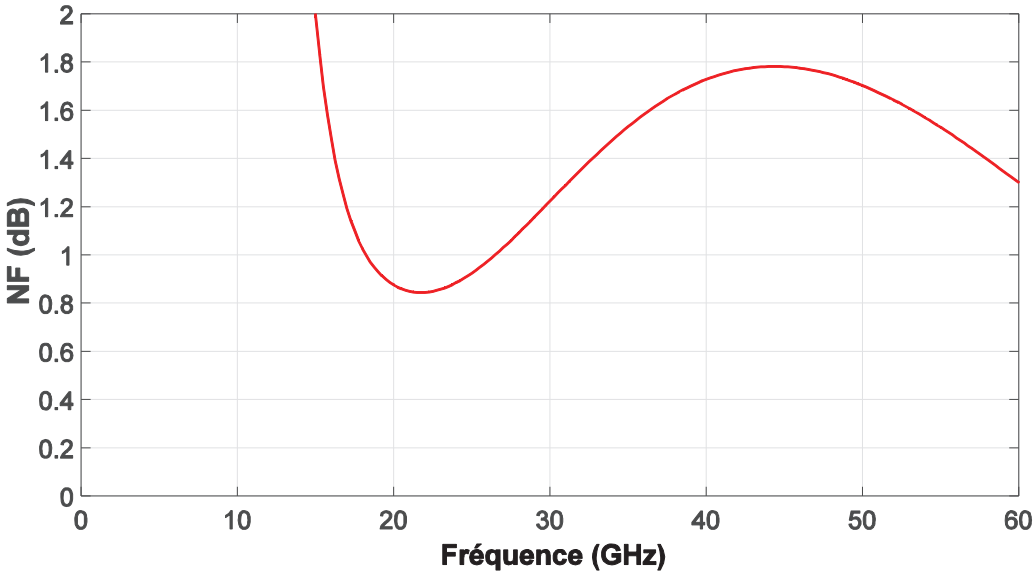


Figure VI-5 : Facteur de bruit du premier étage en fonction de la fréquence

Le gain du premier étage de l'amplificateur est présenté en Figure VI-6. Celui-ci a une valeur de 5-6 dB sur la bande de fréquence. On notera qu'il n'est pas très élevé mais il est optimal pour répondre aux contraintes de la formule de Friis. Le facteur de bruit du deuxième étage est dépendant du gain du premier étage : plus le gain du premier étage est élevé, plus l'effet du facteur du bruit du deuxième étage est faible.

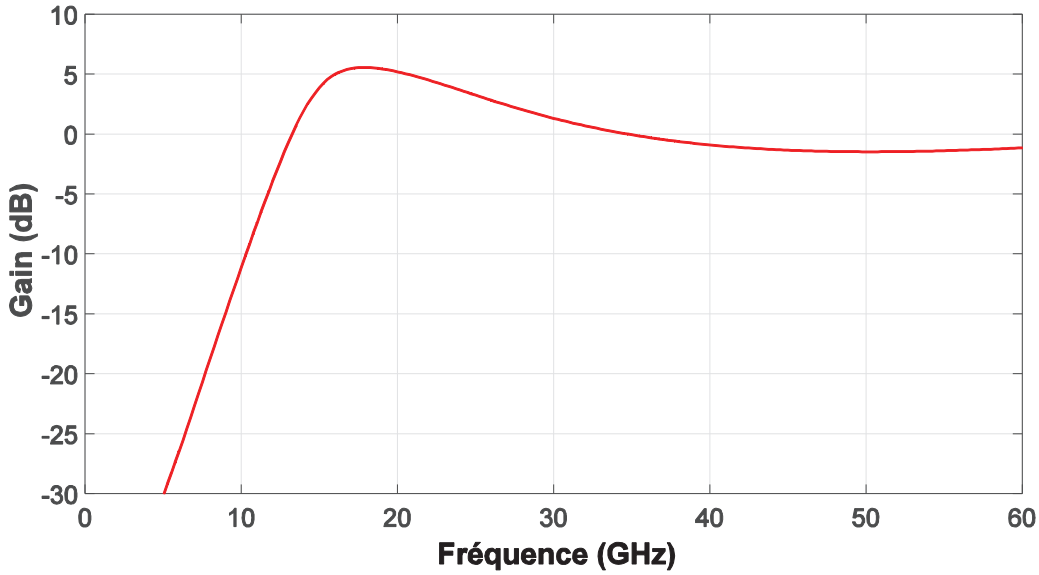


Figure VI-6 : Gain du premier étage en fonction de la fréquence

Pour améliorer la stabilité, une inductance de dégénérescence est connectée à chacune des sources du transistor. Cependant, celles-ci modifient le gain et le facteur de bruit. Les résultats de simulations des facteurs de stabilité K et B sont présentés en Figure VI-7. On rappelle que le facteur K doit être supérieur à 1 et le facteur B supérieur à 0 pour obtenir une stabilité inconditionnelle.

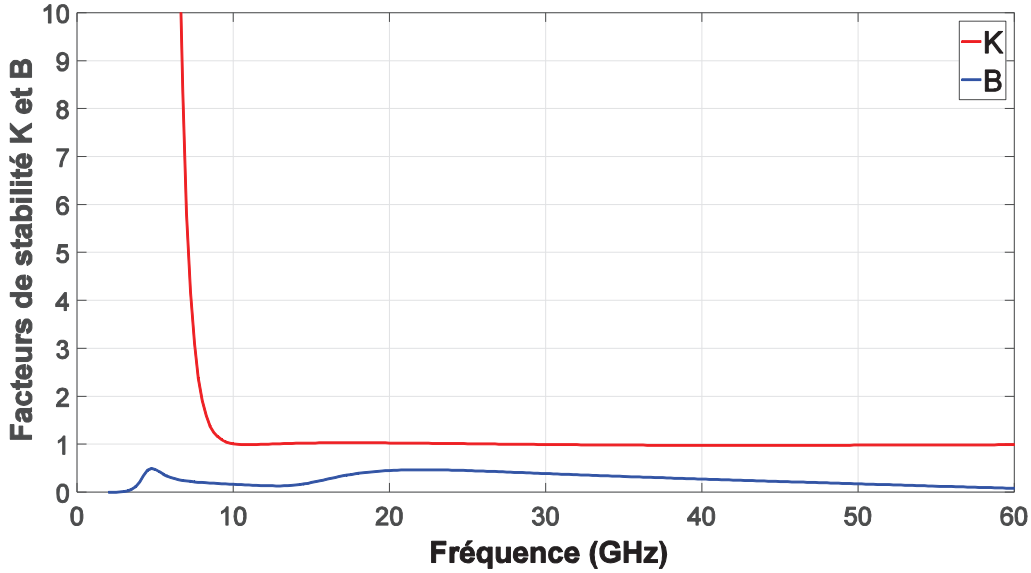


Figure VI-7 : Facteurs de stabilité K et B du premier étage en fonction de la fréquence

La suite de la conception consiste à développer le deuxième étage sur la base du même critère de facteur de bruit minimum.

VI.3.2. Conception du deuxième étage

La conception du deuxième étage ne doit pas dégrader fortement le facteur de bruit global. Le deuxième étage a donc une topologie source commune comme le premier étage. Ainsi, la Figure VI-9 présente le schéma électrique des deux premiers étages.

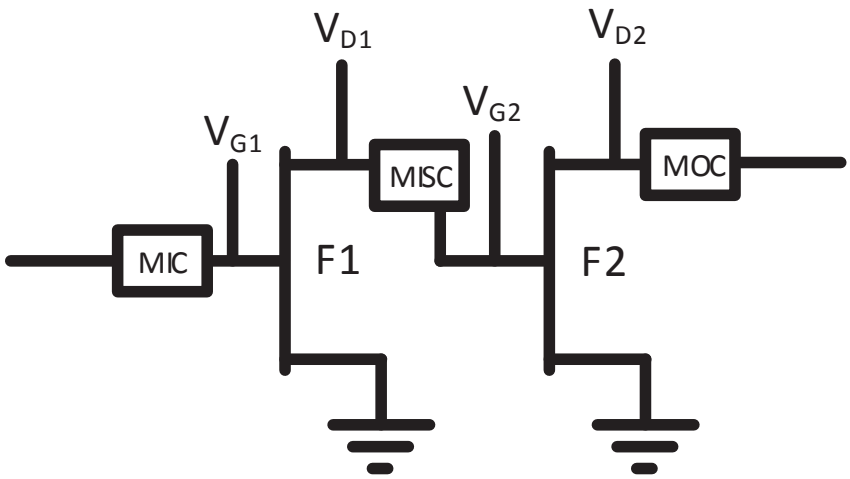


Figure VI-8 : Schéma électrique des deux premiers étages

A la fin des simulations de ces deux premiers étages, le facteur de bruit est égal à 1,1 dB et le gain est de 14 dB. Il faut donc concevoir le reste de la chaîne pour satisfaire aux spécifications de gain.

VI.4. Développement d'une cellule « cascode »

Afin de limiter la surface, le choix d'une architecture faible bruit 4 étages a été fait. Cependant, pour obtenir un amplificateur avec un gain de 35 dB minimum, il faudrait au moins 5 étages source commune. Pour cette raison, il a été décidé d'intégrer des cellules « cascode » dans les derniers étages. Une cellule « cascode » [116], dont la Figure VI-9 présente le schéma de montage, est composée de deux transistors dont le premier est en source commune et le deuxième en grille commune. Il est observé que cette tension de sortie représente en fait la somme des tensions drain-source des deux transistors constituant la cellule cascode, comme le présente l'équation (VI-1). En conséquence, le montage « cascode » présente un gain plus élevé que le transistor en source commune constituant une cellule active. Avec cette topologie, il est possible de réduire la surface. En effet, au lieu d'avoir deux polarisations de grille et deux de drain, il n'y a plus que les deux polarisations de grille et une seule de drain, la distance entre les deux transistors étant minimale.

$$V_{DS_1} + V_{DS_2} = V_S \quad \text{(VI-1)}$$

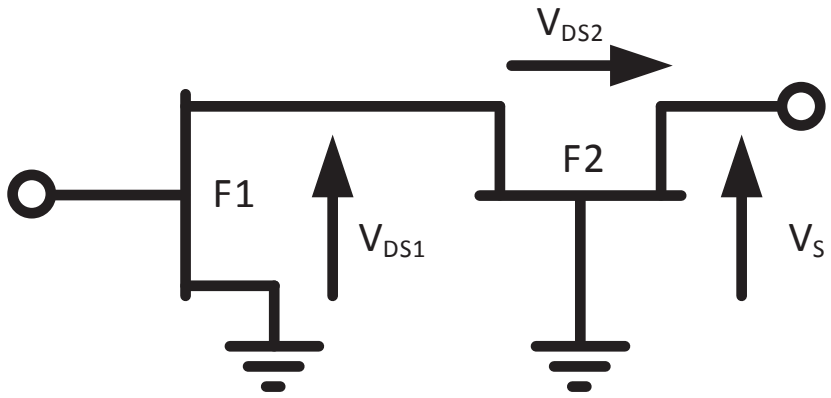


Figure VI-9 : Schéma du montage cascode

Au laboratoire XLIM, une thèse de doctorat [117] a déjà étudié les montages « cascode » qui montre l'intérêt de cette topologie pour atteindre les spécifications en gain. De plus, autre point intéressant, une meilleure isolation entrée sortie est obtenue avec cette dernière.

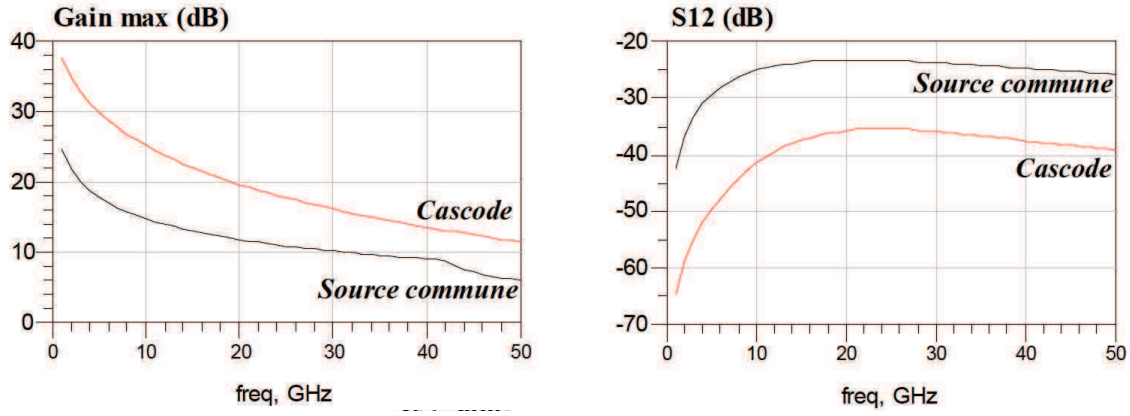


Figure VI-10 : Exemple de comparaison des caractéristiques linéaires d'un transistor en source commun et d'un montage cascode [118]

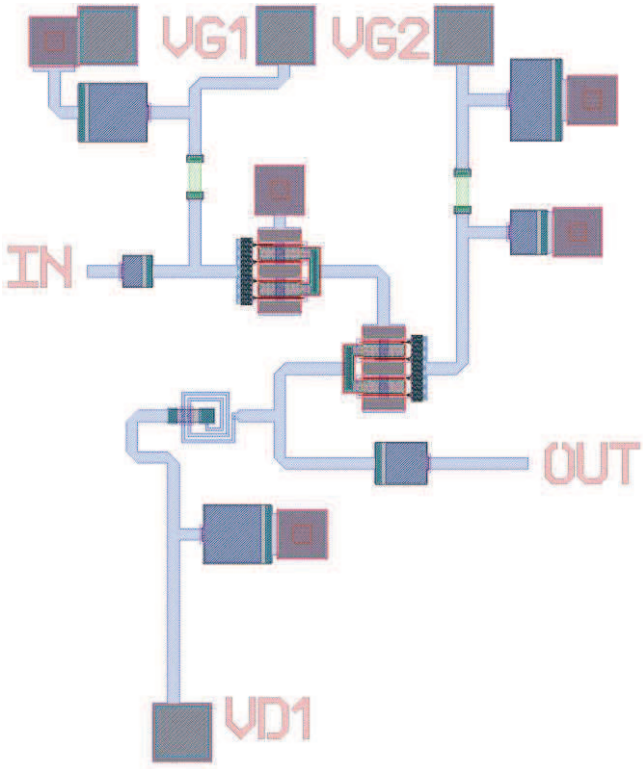


Figure VI-11 : Layout de la cellule « cascode »

La cellule « cascode » développée est présentée en Figure VI-11. Celle-ci est donc polarisée par trois lignes de polarisation au lieu de quatre. C'est une économie de surface. Cependant, dans la conception d'un circuit selon les règles de design fournies par le fondeur, les transistors doivent avoir une grille positionnée dans la même direction, de gauche à droite ou de droite à gauche. Cette contrainte limite les possibilités pour l'intégration.

VI.5. Première version de l'amplificateur faible bruit

VI.5.1. Conception

L'amplificateur faible bruit est composé de quatre étages : deux étages source commune et deux étages « cascode ». On rappelle que les deux premiers étages sont destinés à atteindre les spécifications de facteur de bruit et les deux derniers étages « cascode » sont destinés à atteindre les spécifications de gain. Le dessin complet de l'amplificateur est représenté sur la Figure VI-12. L'utilisation de Design Rules Check (DRC), l'optimisation de la surface occupée par le circuit et la prise en compte de couplages dans le circuit ont demandé de multiples adaptations alternées de simulations, de dessin du layout et d'optimisation des éléments du circuit.

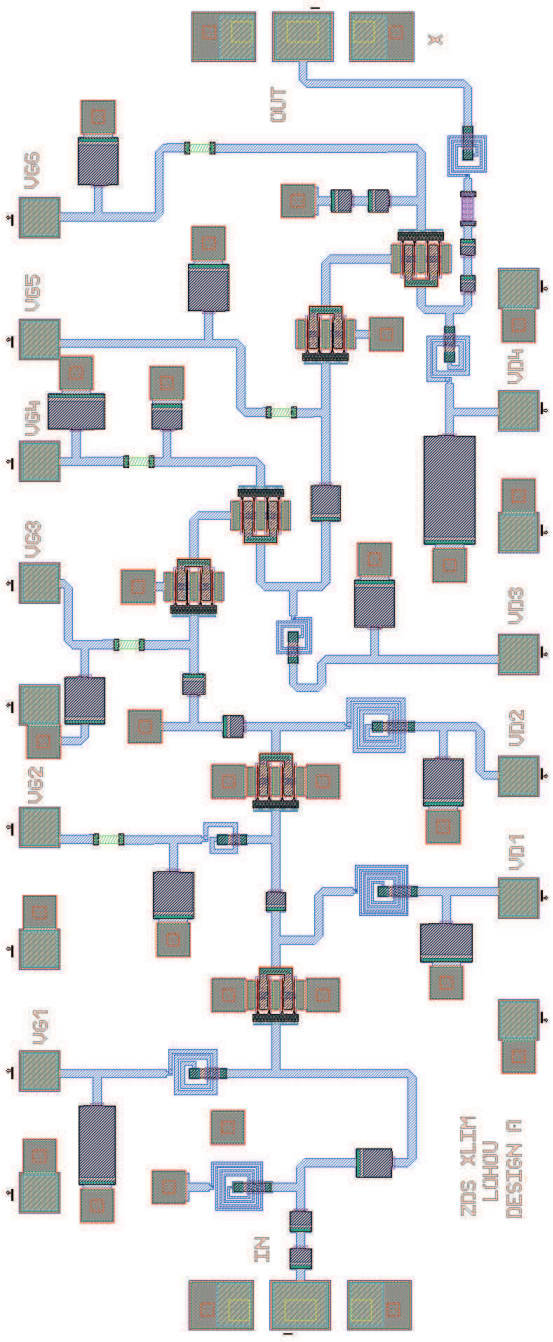


Figure VI-12 : Layout de l'amplificateur complet

Nous présentons maintenant les résultats de simulations. Les coefficients de réflexion en entrée et en sortie sont donnés en Figure VI-13. Le coefficient de réflexion S_{11} est inférieur à – 10 dB sur toute la bande de fréquence : ce point est important pour un système d'antenne active. En effet, les ondes réfléchies par l'amplificateur faible bruit peuvent désadapter l'élément rayonnant. Cependant, on notera un résultat moins performant pour le coefficient de réflexion S_{22} qui est inférieur à – 8 dB sur la bande utile.

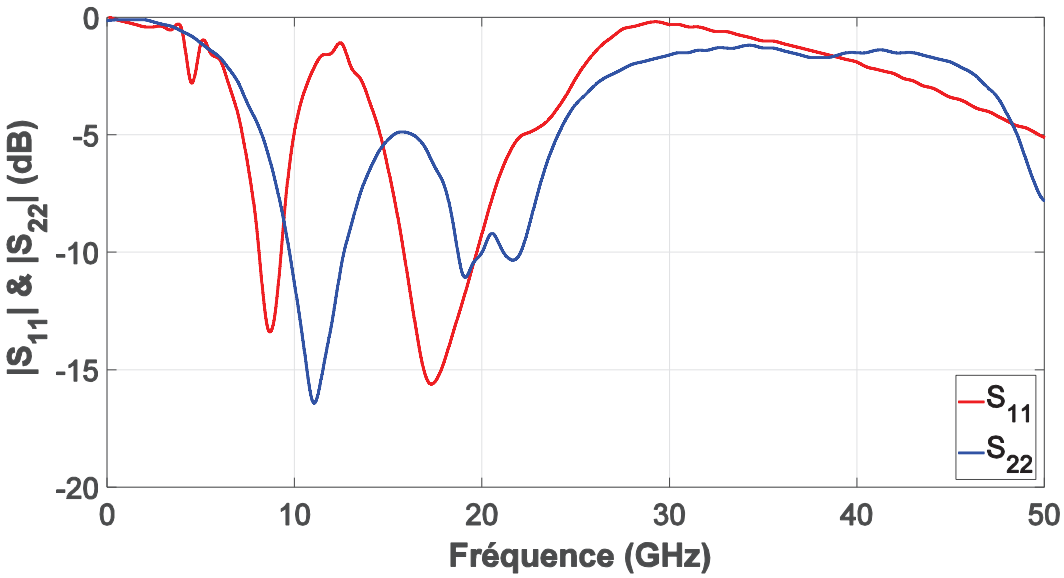


Figure VI-13 : Coefficients de réflexion S_{11} et S_{22} de l'amplificateur faible bruit en fonction de la fréquence

Le facteur de bruit de l'amplificateur est présenté en Figure VI-14. Il est inférieur à 1,45 dB sur toute la bande utile. Ce résultat, sans l'encapsulation, est prometteur pour la suite mais il devra être amélioré en prévision de l'encapsulation. En effet, une perte de 0,1 à 0,2 dB pour le facteur de bruit est à prévoir.

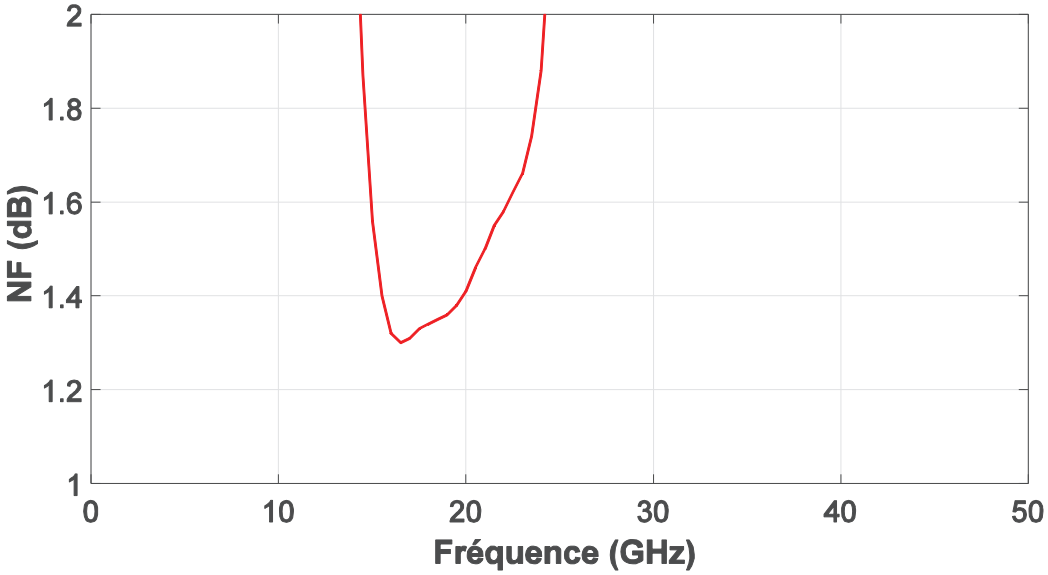


Figure VI-14 : Facteur de bruit de l'amplificateur faible bruit en fonction de la fréquence

Les résultats de simulations pour le gain de l'amplificateur sont présentés en Figure III-5. Le gain est supérieur à 40 dB sur toute la bande de fréquence 18,3 – 20,2 GHz. On notera une platitude du gain inférieure à 1 dB sur la bande de fréquence.

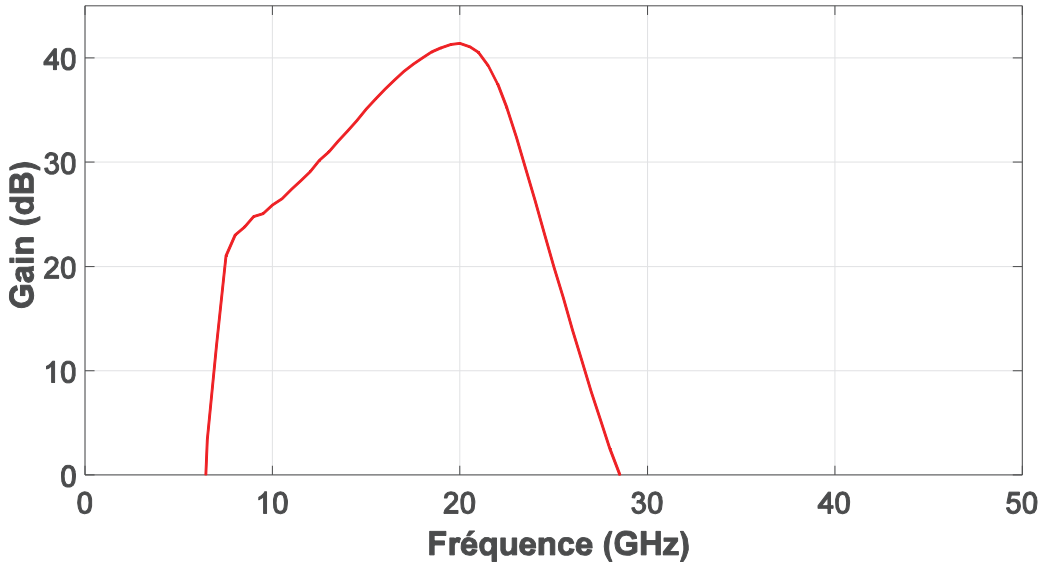


Figure VI-15 : Gain de l'amplificateur faible bruit en fonction de la fréquence

Les résultats de simulation pour les facteurs de stabilité K et B dont les équations sont rappelés dans le paragraphe V.2.5 sont présentés en Figure VI-16. Le facteur K est supérieur à 1 et le facteur B est supérieur à 0 sur une bande de fréquence ultra large allant de 0 à 50 GHz donc l'amplificateur est inconditionnellement stable.

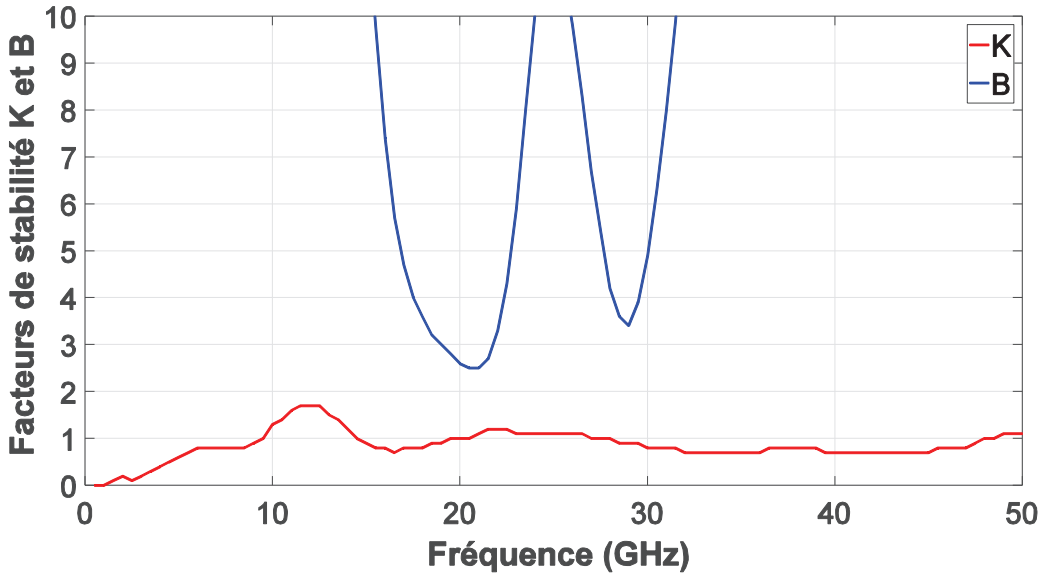


Figure VI-16 : Facteurs de stabilité K et B de l'amplificateur faible bruit en fonction de la fréquence

La Figure VI-17 représente le layout de l'amplificateur faible bruit optimisé pour l'encapsulation. Les principales différences sont les adaptations entrée et sorties qui ont été modifiées. Pour évaluer l'effet de l'encapsulation, il faut prendre en compte les fils de bonding

présents en entrée et sortie et le superstrat de plastique présent au-dessus du circuit. Les fils de bonding ont une impédance inductive donc il faut corriger l'effet en entrée et en sortie. Une solution pour limiter cette inductance parasite consiste à connecter deux fils de bonding pour créer une capacité entre ces deux fils. Un simple réajustement des composants de l'adaptation d'entrée et de sortie est alors à prévoir de prendre en compte et compenser l'effet de l'encapsulation.

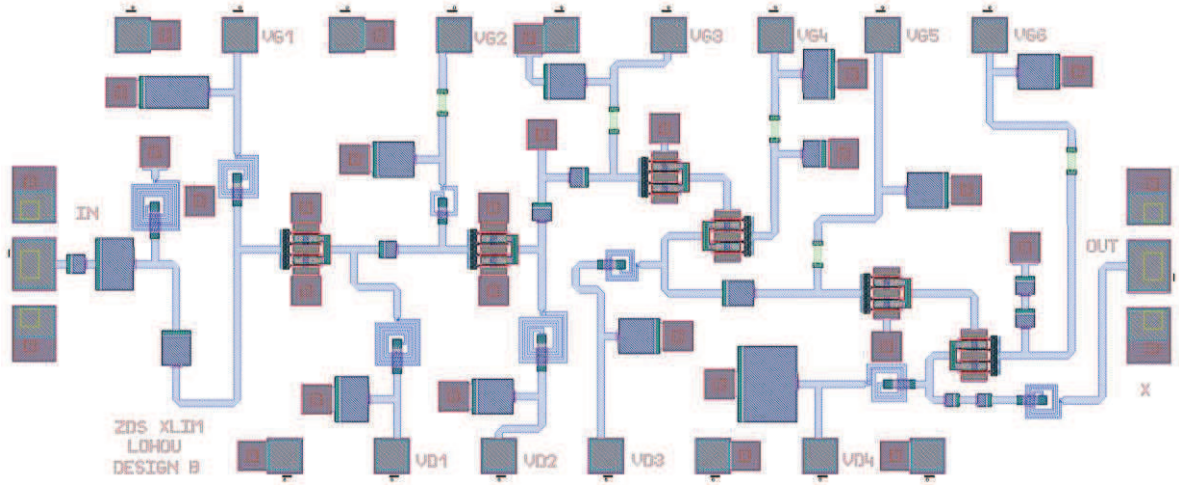


Figure VI-17 : Layout de l'amplificateur encapsulé

VI.5.2. Vers un amplificateur à gain variable

La solution choisie pour faire un amplificateur à gain variable est de faire varier la polarisation de drain du dernier étage « cascode ». Cette solution a pour avantage de ne pas toucher au facteur de bruit : en effet, le dernier étage est celui qui fait le moins varier le facteur de bruit.

L'étude menée par Benoît Lesur [90] durant sa thèse de doctorat a démontré qu'il faut pouvoir faire un réglage de l'ordre de 3 dB. L'idée est donc de trouver les bonnes polarisations de drain pour obtenir une dynamique de gain de 3 dB par pas de 0,5 dB. Les résultats de simulations sont donnés en Figure VI-18. La tension de polarisation du drain du quatrième étage varie par pas de 25 mV. On obtient bien une discrétisation linéaire du gain avec un nombre supérieur de cas possibles par rapport à ce que l'on souhaitait. Il est possible de remarquer quele facteur de bruit ne varie pas, ce qui était prévisible compte tenu de la position de l'étage contrôlé dans la chaîne des 4 étages.

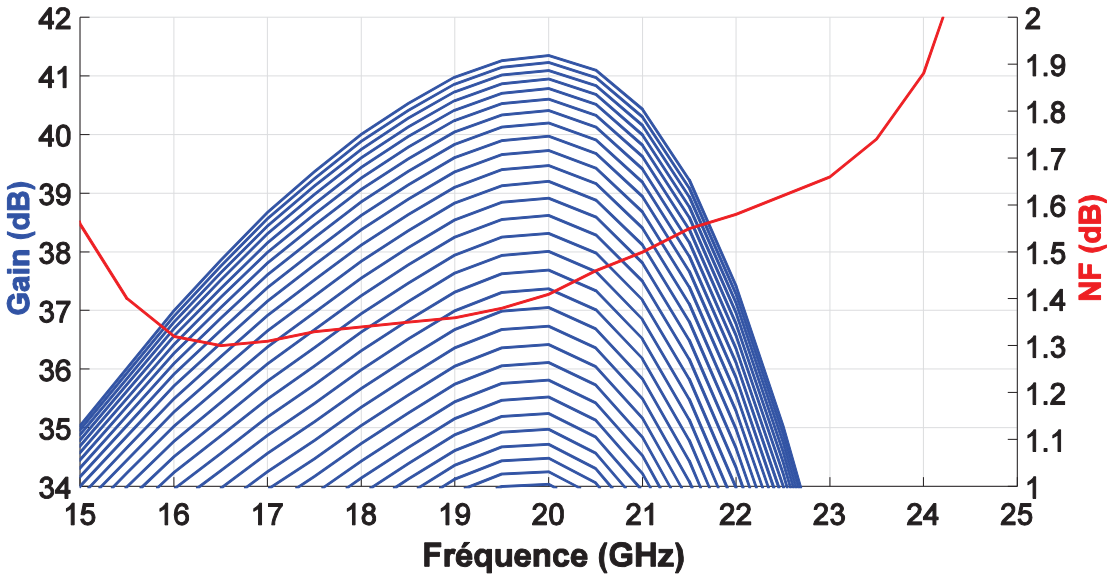


Figure VI-18 : Dynamique du gain et du facteur de bruit de l'amplificateur faible bruit en fonction de la fréquence

VI.5.3. Mesures puces nues

La Figure VI-19 présente une photographie réalisée grâce au matériel de la plateforme PLATINOM du laboratoire XLIM.

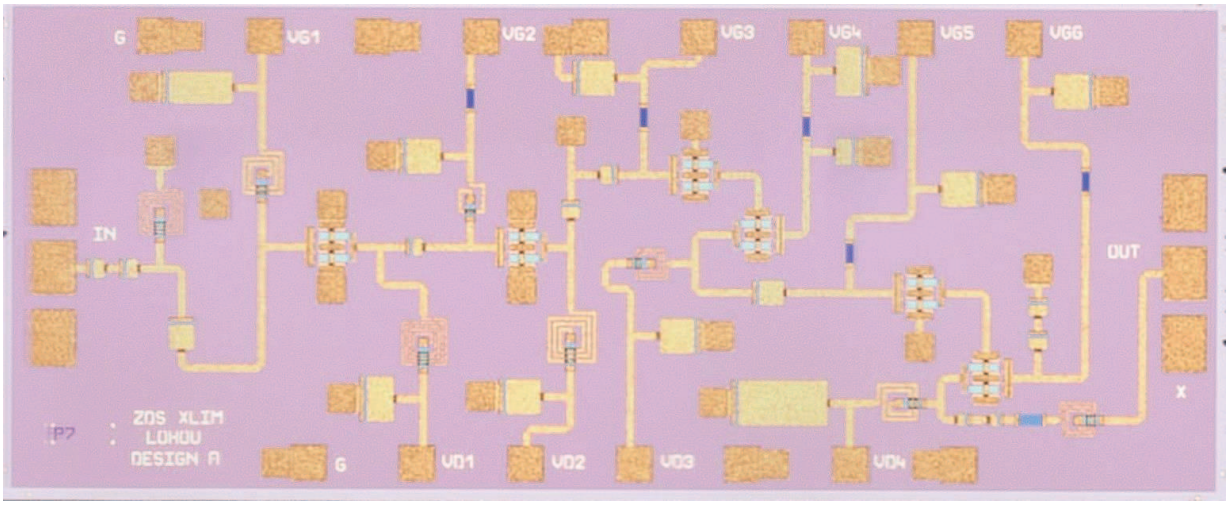


Figure VI-19 : Photographie de la puce réalisée au Keyence VHX-5000

La Figure VI-20 présente le banc de test sous pointes qui a été installé pour réaliser la série de mesures. On peut remarquer la complexité du banc en raison du nombre conséquent de voies DC nécessaires. La Figure VI-21 présente toutes les pointes RF et DC nécessaires pour les mesures.

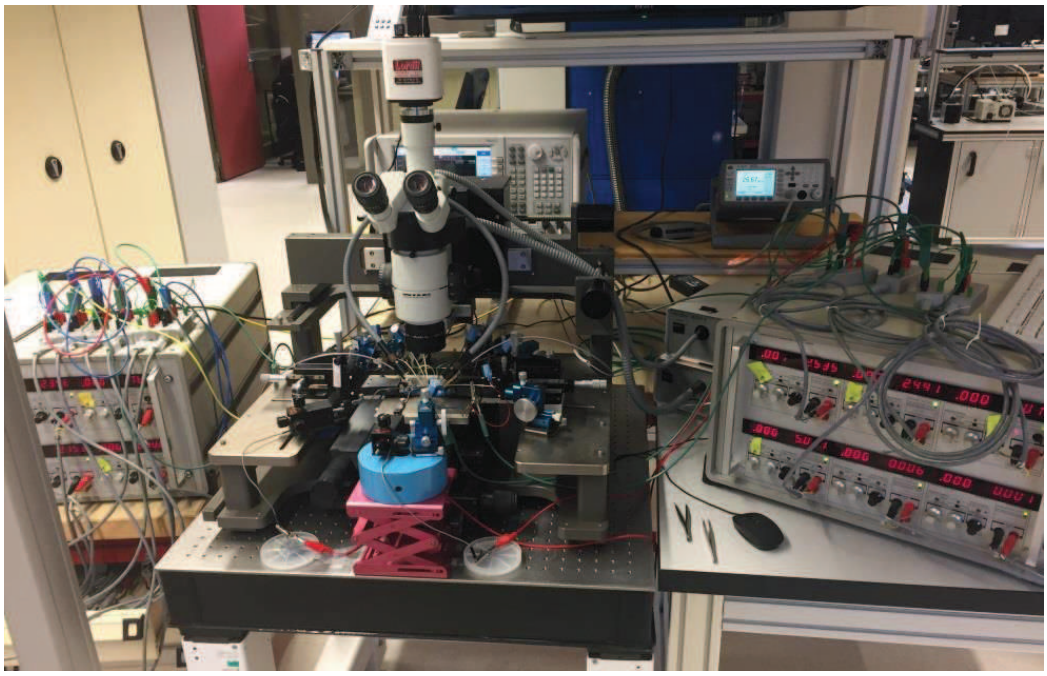


Figure VI-20 : Photographie du banc de test

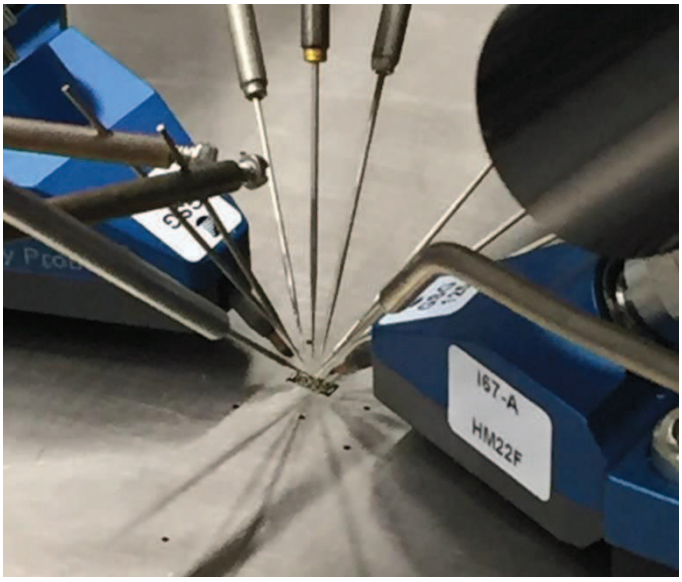


Figure VI-21 : Photographie de la mesure sous pointes de la puce

Durant cette série de mesures, il a été détecté un problème : une connexion non identifiée jusqu'alors entre un plot de masse et un plot d'alimentation. Pour des raisons d'économie, un nombre limité de puces avait été commandé : 10 puces. De nombreuses manipulations ont été essayées pour séparer les composants. Gratter la ligne s'est révélé complètement inefficace. La découpe au laser a permis de séparer les deux plots. Cependant, le substrat a été abimé par la puissance du laser. Une mesure a été faite malgré ces problèmes dont les résultats sont présentés en Figure VI-22 et agrandis en Figure VI-23. Les résultats montrent un problème de stabilité, les résultats de mesures sont décalés en fréquence par rapport aux simulations (+ 2 GHz). On explique ces résultats par l'impossibilité de mesurer le circuit avec sa polarisation nominale prévue.

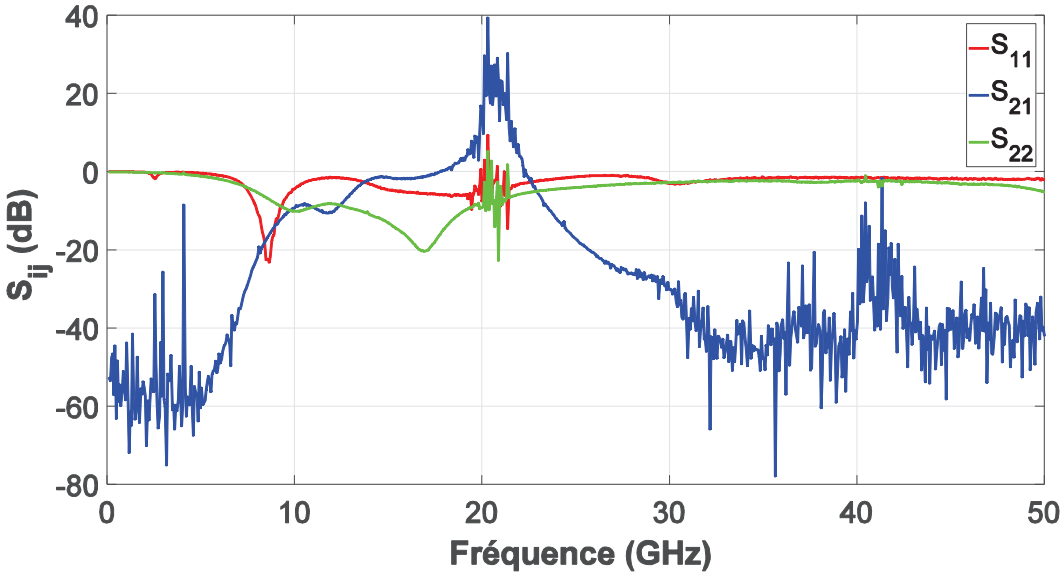


Figure VI-22 : Résultats de mesures des paramètres S_{ij} en fonction de la fréquence

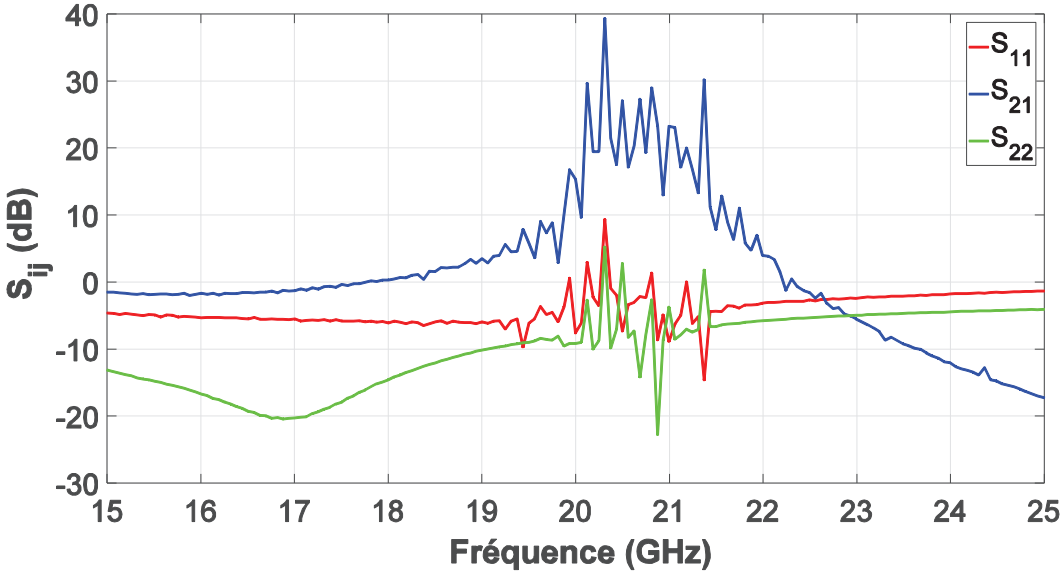


Figure VI-23 : Expansion des résultats de mesures des paramètres S_{ij} en fonction de la fréquence

VI.5.4. Mesures puces encapsulées

Le design n'étant pas strictement identique à celui des puces nues, l'erreur de court-circuit n'a pas été reproduite pour les puces encapsulées. La Figure VI-24 montre une analyse aux rayons X de la puce encapsulée.

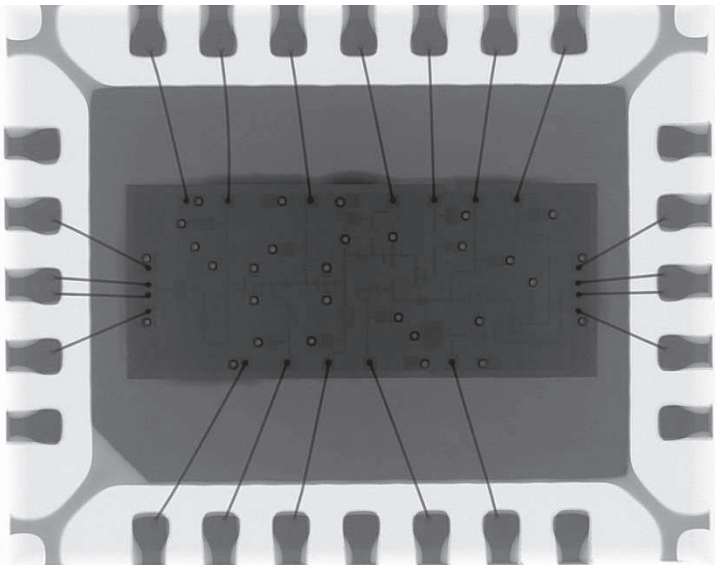


Figure VI-24 : Radiographie de la puce encapsulée

Lors des mesures, nous avons détecté une impossibilité à polariser le transistor de l'étage 2. Celui-ci est un étage source commune qui était correctement polarisé dans le modèle puce nue.

Consécutivement à ces résultats, une nouvelle étude sur la stabilité a été proposée à partir d'une méthodologie développée au laboratoire XLIM.

VI.5.5. Analyse approfondie de la stabilité

A l'issue de cette première série de mesures, il est intéressant de fournir une étude plus approfondie de la stabilité pour confirmer ou non la stabilité de l'amplificateur. La méthode utilisée est la méthode NDF (Normalized Determinant Function). Le principe de l'analyse par la NDF linéaire d'un circuit intégrant N transistors correspond à la simulation linéaire de N fonctions de transfert en boucle ouverte, appelées « Return Ratios RR_i ». Ces fonctions de transfert en boucle ouverte peuvent être simulées par la modification du schéma équivalent linéaire, fourni par le fondeur, d'un transistor qui devient un modèle 5 ports [119]. Ce nouveau modèle est présenté en Figure VI-25.

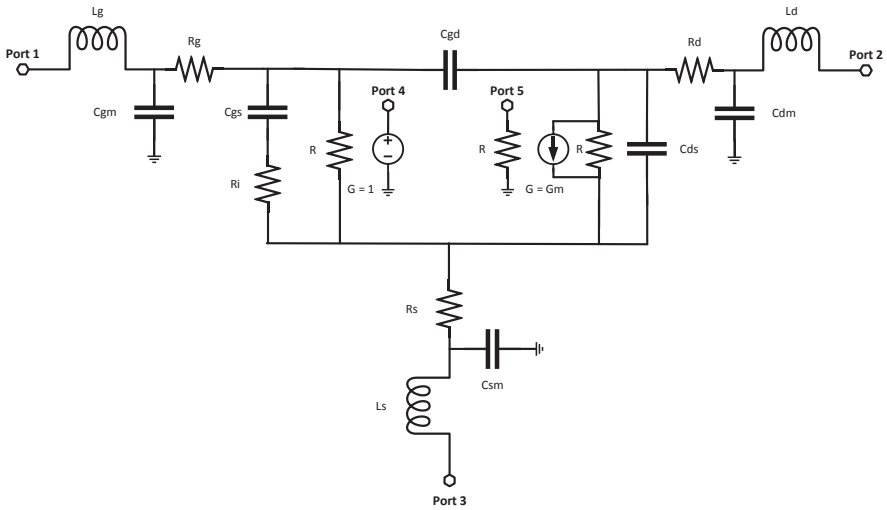


Figure VI-25 : Circuit équivalent du transistor avec la nouvelle modélisation 5 ports

L'accès 4 prélève la tension de retour V_{GS} par une source idéale de tension contrôlée en tension tandis que la tension V_{ext} de l'accès 5 contrôle la source de courant du transistor. On montre alors que la NDF d'un circuit à N transistor T_k peut être calculé par :

$$NDF = \prod_{k=1}^{N}(1 + RR_i) \text{ avec } RR_i = -\frac{V_{GS}}{V_{ext}} = -\frac{S_{45}}{2} \quad \text{(VI-2)}$$

Le dispositif étudié sera stable si le tracé de la NDF n'encercle pas dans le sens rétrograde et n'inclut pas le point critique (0,0) sur un diagramme polaire.

Trois configurations de ce modèle à 5 accès sont alors nécessaires au calcul de la NDF. Ces configurations « On », « Off » et « Sous Test » sont définies ci-dessous :

- Le transistor T_k est « On » si ses accès 4 et 5 sont court-circuités.
- Le transistor T_k est « Off » si ses accès 4 et 5 sont chargés sur 50 Ω.
- Le transistor T_k est « Sous Test » si ses accès 4 et 5 correspondent aux ports i et j tels que $RR_k=-S_{ij}/2$.

Par conséquent, lors de la simulation du retour de niveau RR_k, le transistor T_k est « Sous Test » tandis que tous les transistors T_i déjà testés ($i = 1 \rightarrow k - 1$) sont « Off » et tous les transistors T_i non encore testés ($i = k + 1 \rightarrow N$) sont « On ».

Afin de permettre l'analyse et l'optimisation simultanée des résultats nominaux d'un circuit et de sa fonction NDF, il a été développé dans notre laboratoire une méthode d'implémentation CAO. Cette méthode permet ainsi à un concepteur d'effectuer l'analyse de stabilité comme un contrôle et une optimisation de son dispositif en cours de conception et non pas comme une vérification finale qui peut conduire à des coûts de conception très supérieurs [120].

Cette analyse a donc été réalisée sur la bande 0,1 – 50 GHz. Elle a permis de révéler que la stabilité n'est pas obtenue sur l'ensemble des fréquences. La Figure VI-26 montre la NDF de chacun des six transistors de l'amplificateur. La NDF globale est obtenue avec l'ensemble de l'amplificateur. Nous observons que le transistor 4 a sa NDF qui entoure le point critique donc il y a une instabilité à 32,5 GHz et celle-ci se retrouve sur l'amplificateur complet à 31,8 GHz.

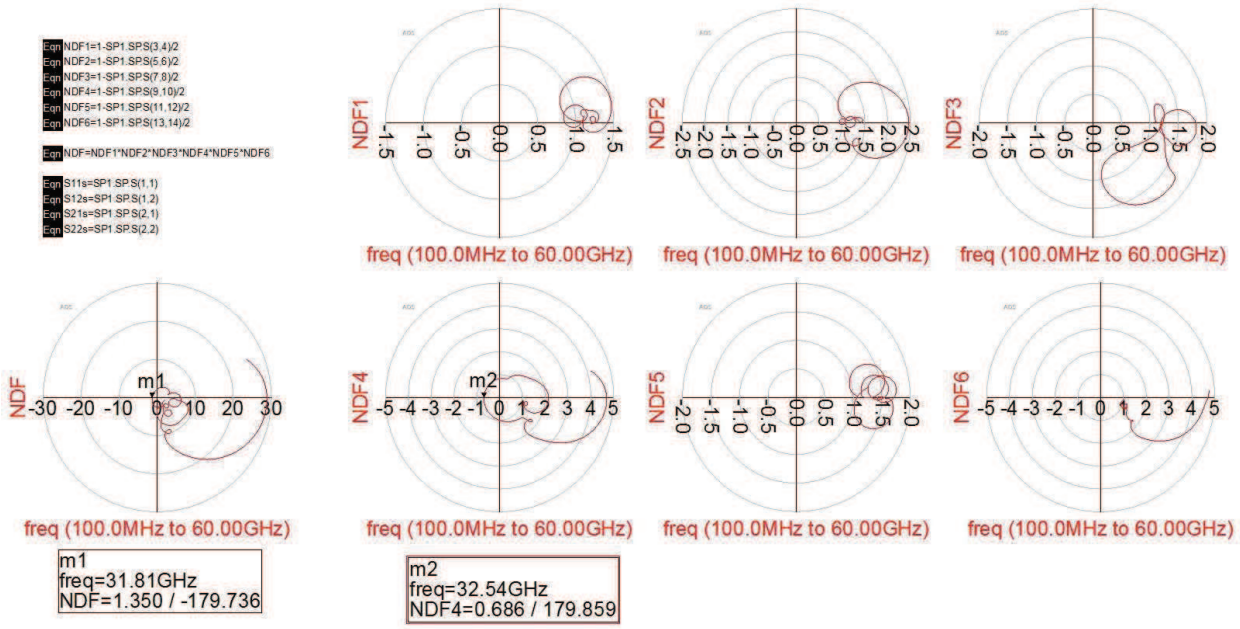


Figure VI-26 : Analyse de la NDF de chaque transistor et de l'amplificateur complet

VI.5.6. Perspectives

Cette étude de la stabilité a permis de détecter une instabilité haute fréquence aux alentours des 30 GHz. Cependant, celle-ci n'explique pas le comportement du transistor 2 qui ne se polarise pas dans les puces encapsulées. Après analyse avec le fondeur, nous n'avons pas d'explications, juste des hypothèses pour commencer le design d'une deuxième version.

La première hypothèse est que l'amplificateur a une instabilité après 30 qui doit être corrigée dans la deuxième version. On se propose de retravailler la cellule « cascode » et notamment de symétriser la cellule en branchant les deux sources du deuxième transistor au drain du premier.

La deuxième hypothèse concerne le non-fonctionnement des puces encapsulées : un problème d'ESD (ElectroStatic Discharge). Celle-ci pourrait être due à la sensibilité des résistances de grille utilisée dans le circuit. Pour éviter ce problème dans le futur, on propose de verrouiller les problèmes d'ESD avec des diodes passantes et bloquantes au niveau des pins de polarisation.

Ces deux hypothèses permettent de démarrer le design d'une deuxième version d'amplificateur faible bruit.

VI.6. Deuxième version de l'amplificateur faible bruit

VI.6.1. Conception

VI.6.1.1. Nouveau design de la cellule « cascode »

L'étude de stabilité approfondie par la méthode de la NDF a permis de déceler une instabilité sur le premier étage des cellules « cascode ». La Figure VI-27 présente les changements dans le design des cellules « cascode ». Le changement important dans le design est la symétrisation du deuxième transistor de la cellule « cascode ». En effet, chaque transistor a deux accès de source et avec ce nouveau design, ils sont tous les deux raccordés symétriquement avec le drain du premier transistor. Cette symétrie impose de concevoir un pont à air pour passer la polarisation de grille par-

dessus d'une des deux lignes drain-source. Le fondeur a préconisé d'entourer la poutre du pont à air de deux résistances de quelques Ohms pour améliorer la robustesse du pont à air.

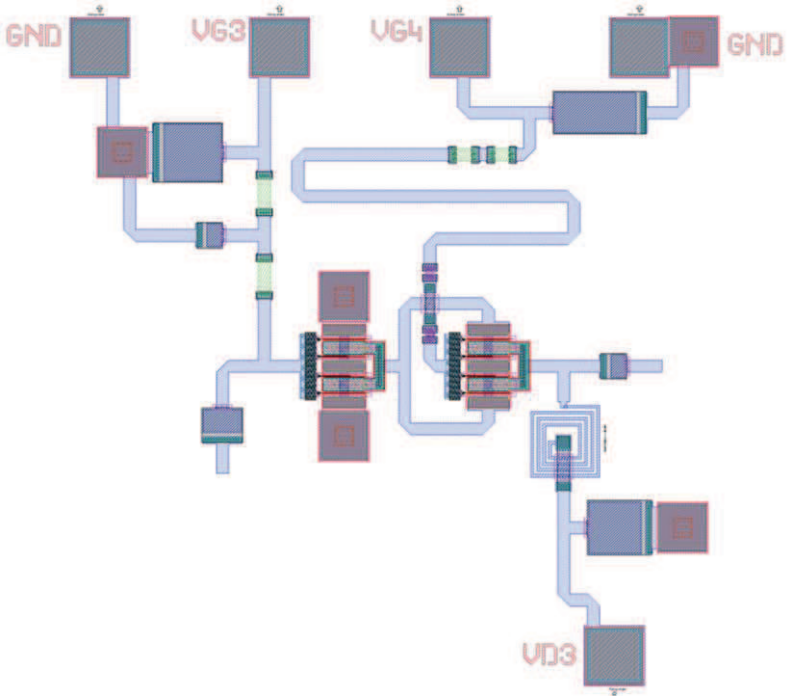


Figure VI-27 : Layout de la nouvelle cellule cascode

Une nouvelle optimisation a donc été nécessaire pour la cellule « cascode ». Les résultats de simulation des coefficients de réflexion de la cellule « cascode » sont présentés en Figure VI-28. Ils montrent une cellule adaptée sur la bande utile et couvrent même largement l'intervalle de cette bande utile. Les deux coefficients sont inférieurs à – 10 dB.

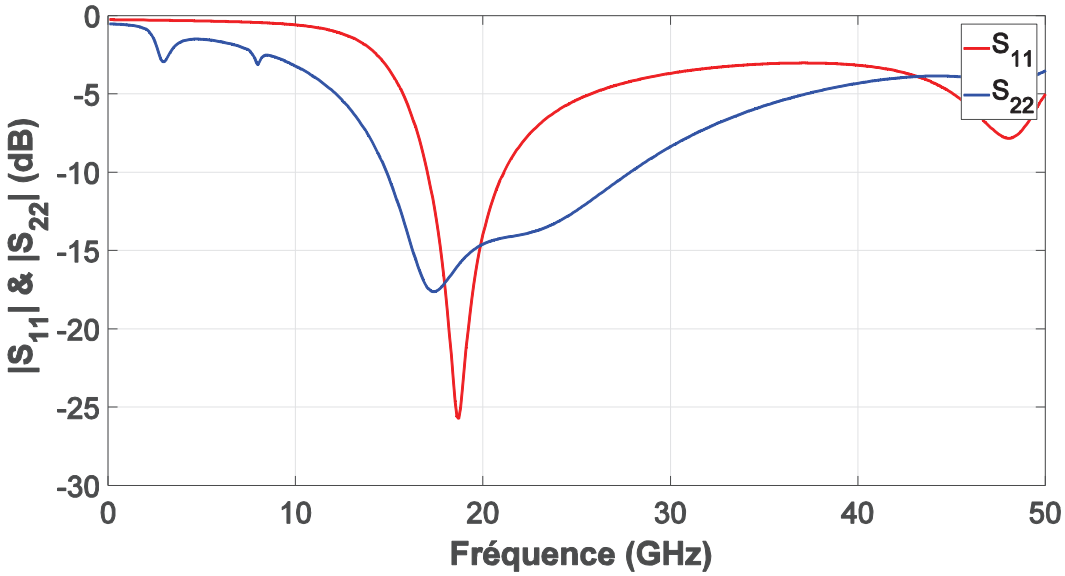


Figure VI-28 : Coefficients de réflexion S_{11} et S_{22} de la nouvelle cellule « cascode » en fonction de la fréquence

Le gain de la nouvelle cellule « cascode » de l'amplificateur est présenté en Figure VI-29. Celui-ci a une valeur supérieure à 10 dB sur la bande de fréquence. On pourrait s'attendre à une

meilleure valeur de l'ordre de plus de 15 dB mais il a été fait le choix d'un gain moins élevé a été préféré pour garantir la stabilité.

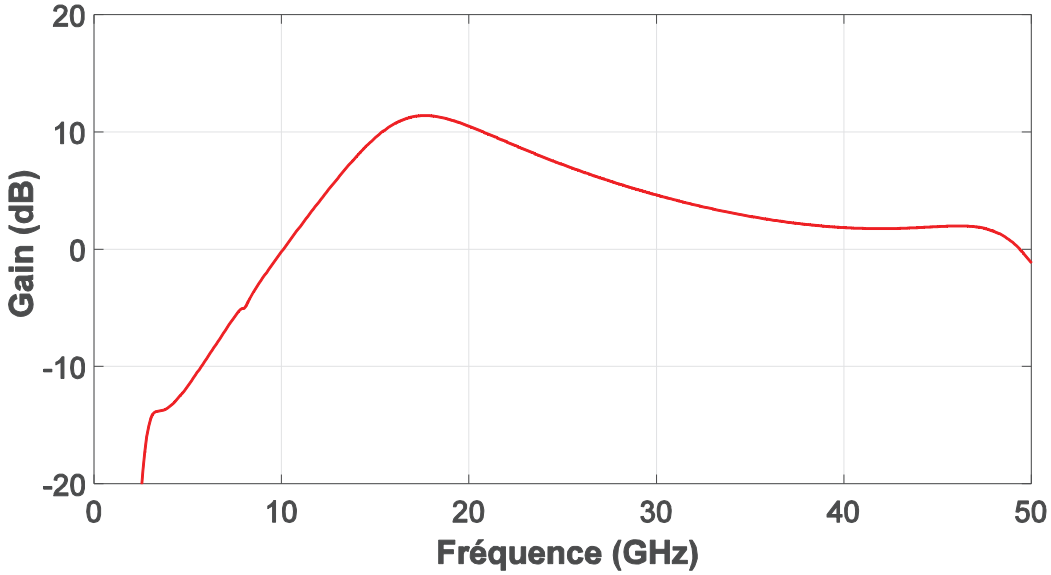


Figure VI-29 : Gain de la nouvelle cellule « cascode » en fonction de la fréquence

Les résultats de simulation pour les facteurs de stabilité K et B sont présentés en Figure VI-30. Le facteur K est supérieur à 1 et le facteur B est supérieur à 0 sur une bande de fréquence ultra large allant de 0 à 50 GHz donc l'amplificateur est inconditionnellement stable.

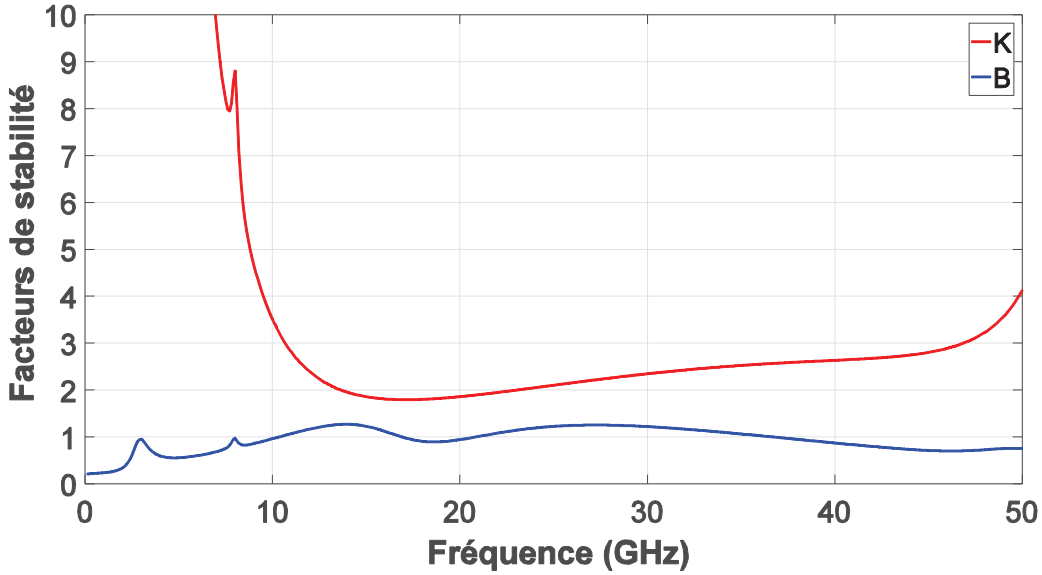


Figure VI-30 : Facteurs de stabilité de la nouvelle cellule « cascode » en fonction de la fréquence

A partir de ces résultats prometteurs, cette nouvelle cellule « cascode » est intégrée dans les deux derniers étages de l'amplificateur faible bruit 4 étages.

VI.6.1.2. Amplificateur faible bruit complet

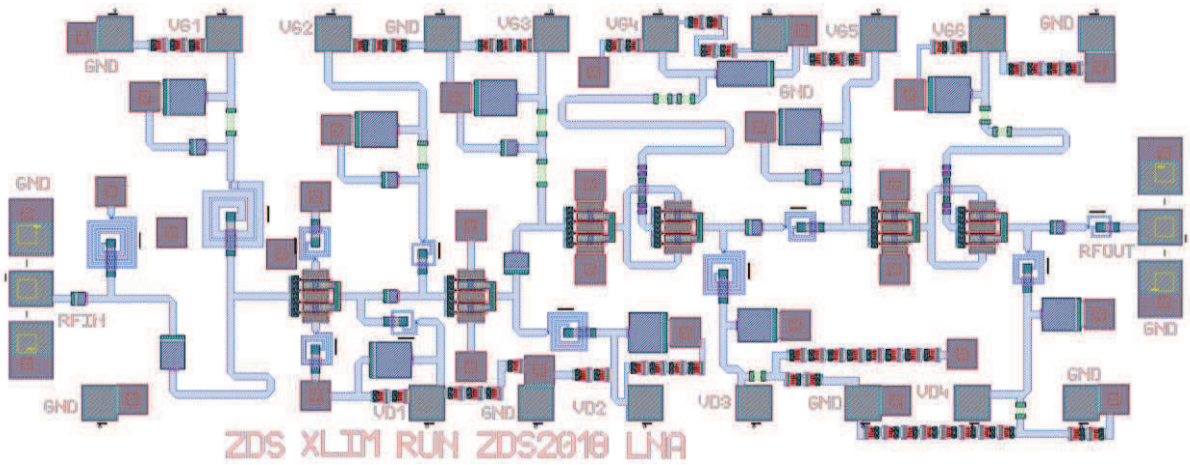


Figure VI-31 : Layout de l'amplificateur faible bruit deuxième version

Les coefficients de réflexion en entrée et en sortie sont donnés en Figure VI-32. Les coefficients de réflexion sont inférieurs à – 10 dB sur toute la bande de fréquence : ce point est important pour un système d'antenne active. En effet, on rappelle que les ondes réfléchies en entrée par l'amplificateur faible bruit peuvent désadapter l'élément rayonnant.

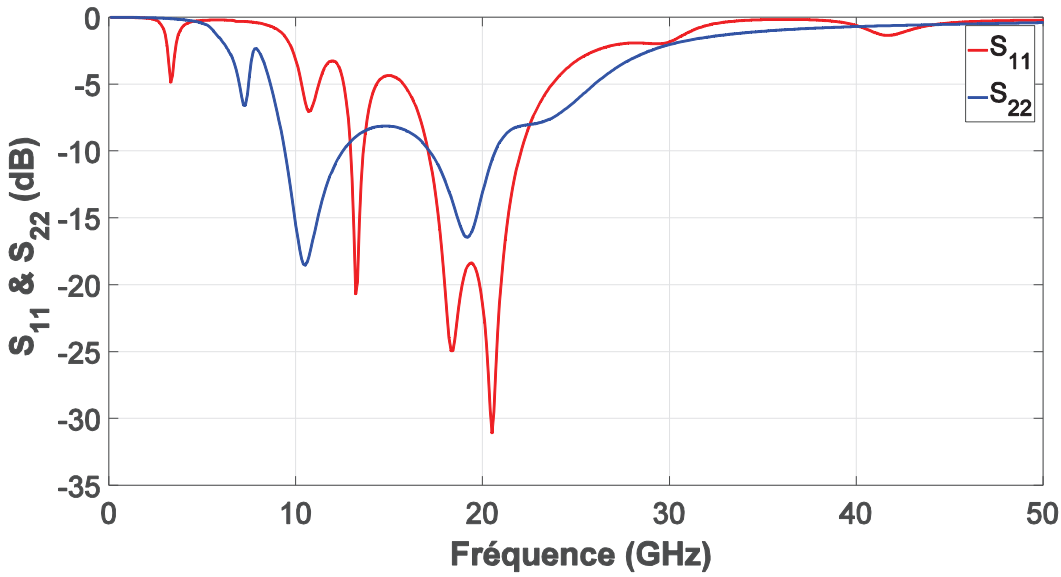


Figure VI-32 : Coefficients de réflexion S_{11} et S_{22} de l'amplificateur faible bruit version 2.0 en fonction de la fréquence

Le facteur de bruit du nouvel amplificateur est présenté en Figure VI-33. Il est inférieur à 1,4 dB sur toute la bande utile. Ce résultat, sans l'encapsulation, est prometteur pour la suite. En effet, une perte de 0,1 à 0,2 dB pour le facteur de bruit est à prévoir.

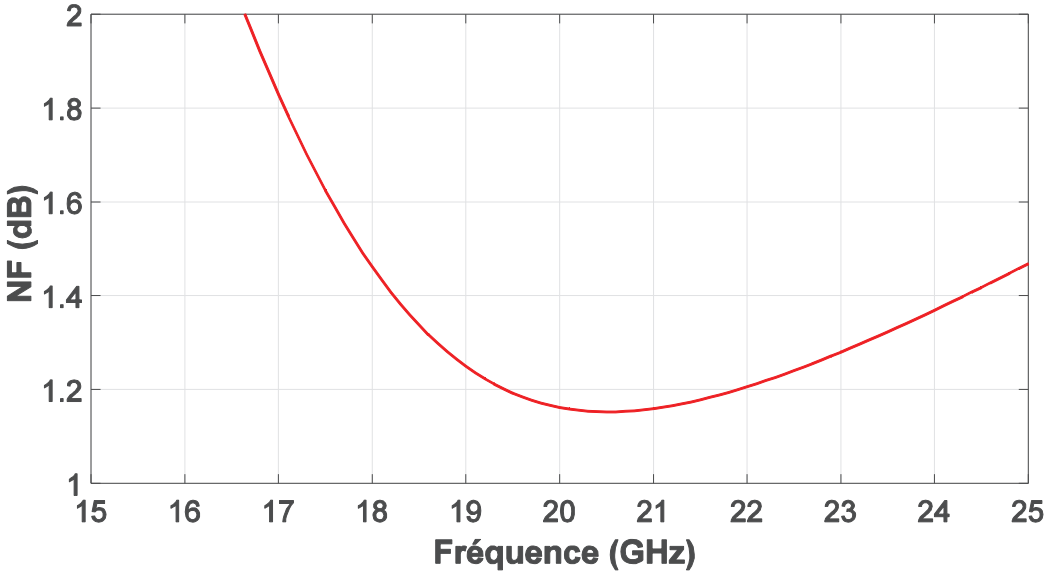


Figure VI-33 : Facteur de bruit de l'amplificateur faible bruit version 2.0 en fonction de la fréquence

Le gain du nouvel amplificateur faible bruit est présenté en Figure VI-34. Celui-ci est supérieur à 35 dB sur la bande de fréquence utile. Il est moins élevé que le premier amplificateur pour assurer la stabilité de l'ensemble. Cet amplificateur couvre donc les pertes induites par le déphaseur, environ 8-12 dB selon les états de phase. En aval du déphaseur, un sommateur dont les pertes sont estimés à 8 dB pour une antenne réseau de 1024 éléments rayonnants imposera la présence d'un amplificateur de ligne.

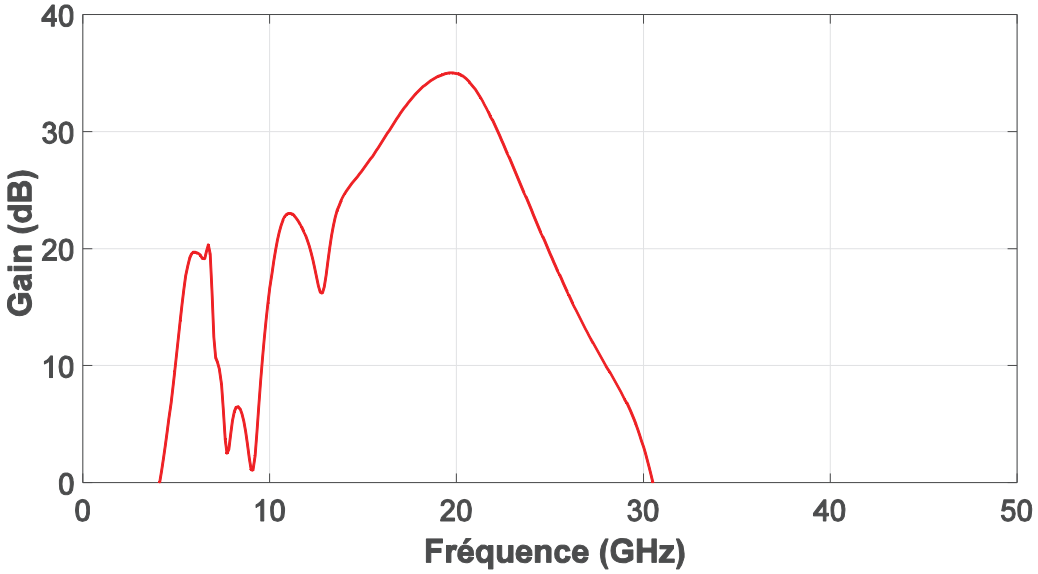


Figure VI-34 : Gain de l'amplificateur faible bruit version 2.0 en fonction de la fréquence

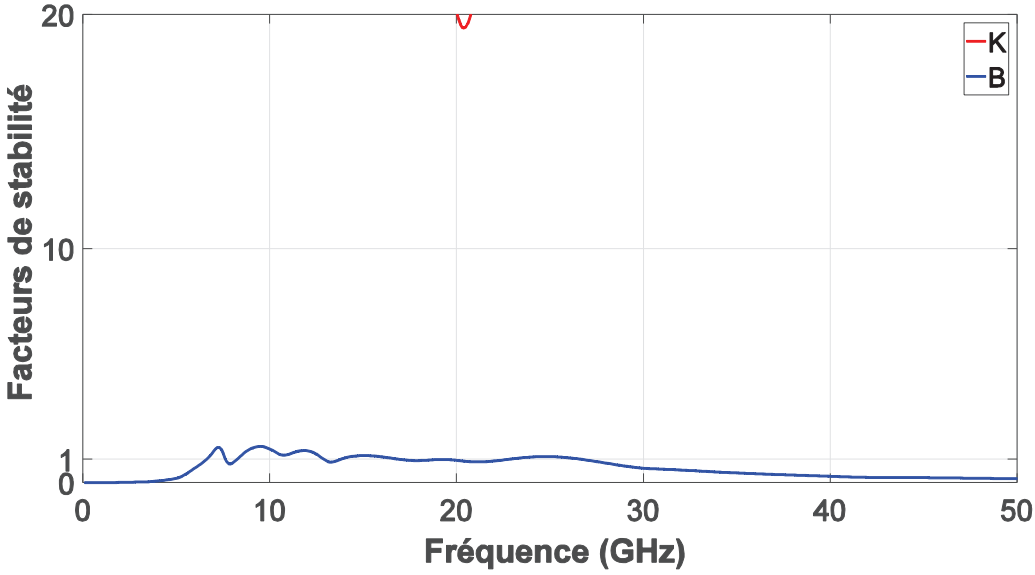


Figure VI-35 : Facteurs de stabilité de l'amplificateur faible bruit version 2.0 en fonction de la fréquence

Les résultats de simulation pour les facteurs de stabilité K et B sont présentés en Figure VI-35. Le facteur K est supérieur à 1 et le facteur B est supérieur à 0 sur une bande de fréquence ultra large allant de 0 à 50 GHz donc l'amplificateur est inconditionnellement stable. Cependant, cette fois-ci, nous anticipons et prolongeons l'étude de stabilité avec la méthode de la NDF présentée en Figure VI-36.

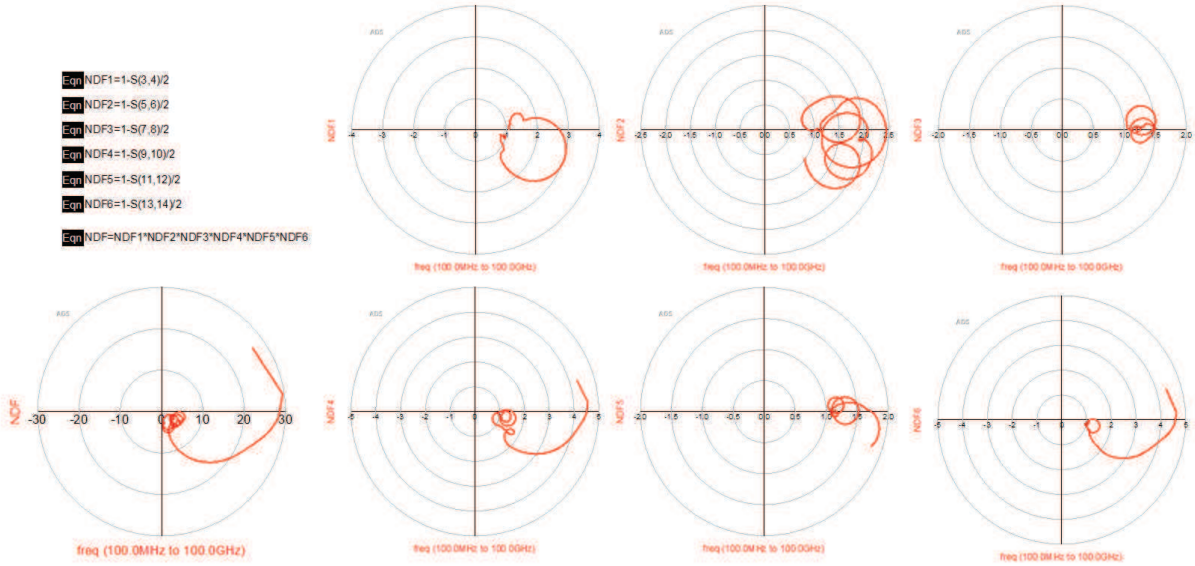


Figure VI-36 : Méthode de la NDF pour l'amplificateur faible bruit version 2.0

Aucune des fonctions NDF tracées n'englobe 0 donc l'étude de stabilité par la NDF démontre que le circuit est stable.

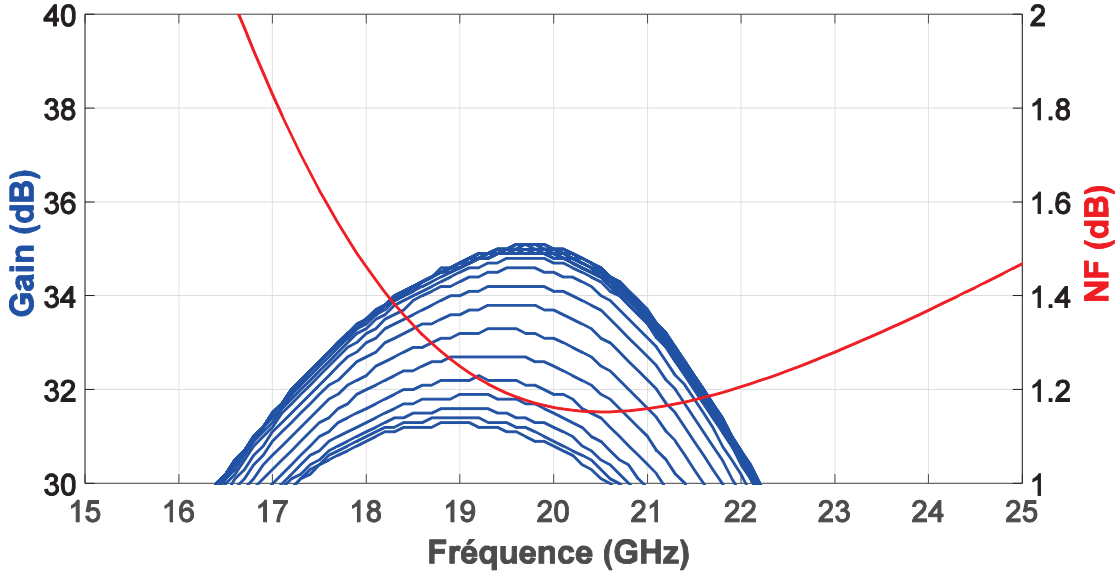


Figure VI-37 : Dynamique du gain et du facteur de bruit de l'amplificateur faible bruit version 2.0 en fonction de la fréquence

Les résultats de simulations de la variabilité du gain et du facteur de bruit sont présentés en Figure VI-37. Ceux-ci démontrent la possibilité de faire varier de façon linéaire le gain sur 3 dB comme demandé dans les spécifications. La méthode pour faire varier le gain est toujours la même et est obtenu par ajustement de la tension de drain pour diminuer le gain. Le facteur de bruit reste constant malgré la variabilité de tension sur le dernier étage.

Le point de compression simulée à 1 dB en sortie est de 19 dBm.

Symbole	Paramètre	Min	Typ	Max	Unit	
Freq	Bande de Fréquence	18,3		20,2	GHz	
Gain	Gain linéaire		35		dB	
Ond	Ondulation du gain		1		dB	
ΔG	Variabilité du gain		3		dB	
δG	Pas discret de gain		0,5		dB	
NF_{die}	Figure de bruit puce nue		1,2		dB	
$S_{11\ dB}$	Coefficient de réflexion à l'entrée lorsque la sortie est adaptée		-10		dB	
$S_{22\ dB}$	Coefficient de réflexion à la sortie lorsque l'entrée est adaptée		-10		dB	
$P_{1\ dB\ out}$	Point de compression à 1 dB en sortie		10		dBm	
A	Surface de la puce nue		3,4 x 1,4		mm^2	

Tableau VI-2 : Cahier des charges de l'amplificateur faible bruit

A partir de ces résultats prometteurs présentés dans le Tableau VI-2, le circuit de l'amplificateur faible bruit est donc lancé en fabrication.

VI.6.2. Mesures

A l'heure de la rédaction du manuscrit, seules les mesures « on-wafer » ont pu être réalisées chez le fondeur UMS. Les résultats sont donc sur une polarisation nominale.

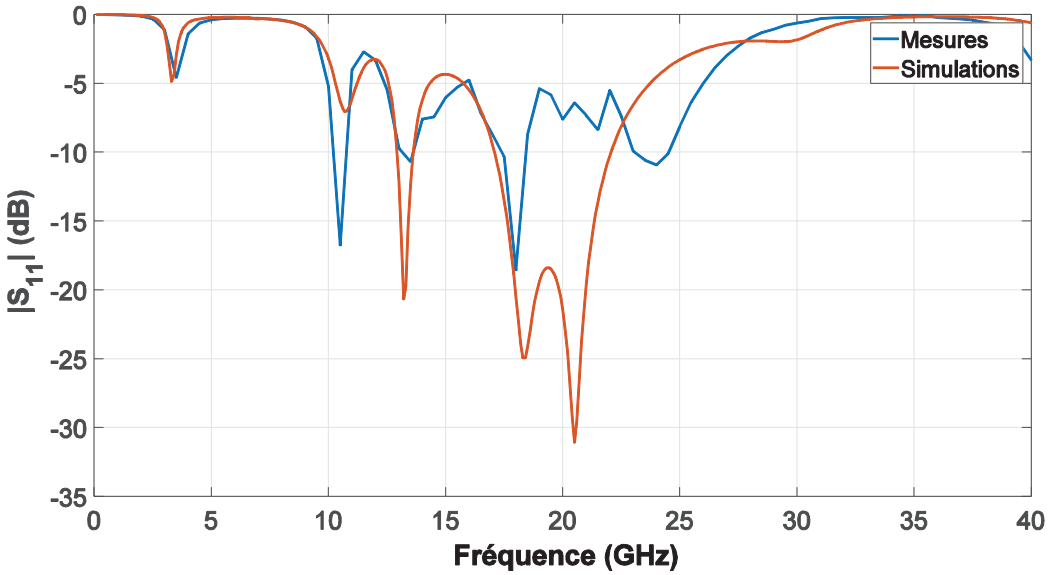


Figure VI-38 : Coefficients de réflexion en entrée S_{11} en mesures et simulations de l'amplificateur faible bruit version 2.0 en fonction de la fréquence

La Figure VI-38 présente la comparaison entre les mesures et les simulations du coefficient de réflexion S_{11}. Celle-ci montre une remontée de S_{11} dans la bande utile. Il est difficile de l'expliquer sans test complémentaire.

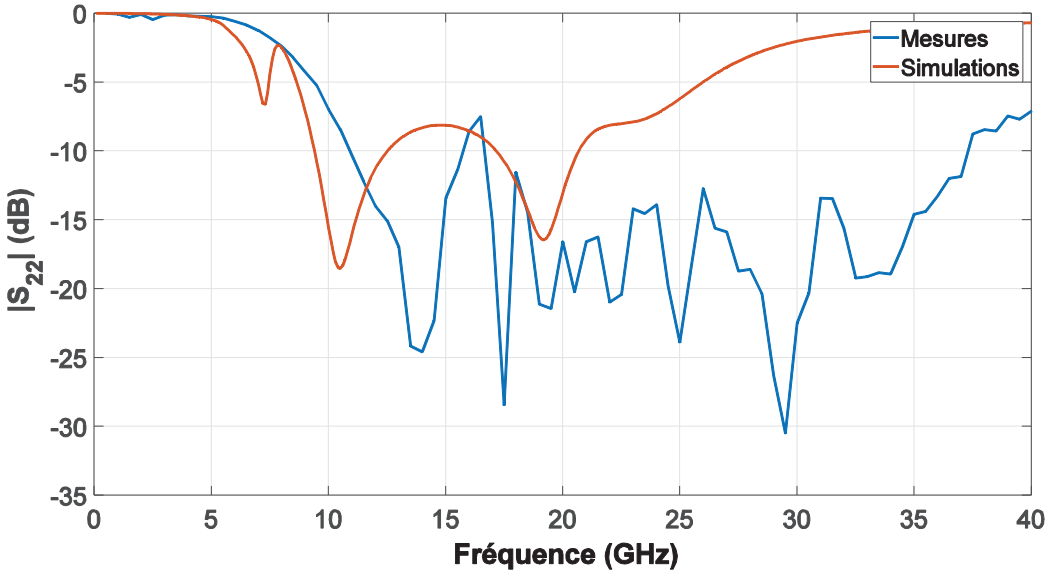


Figure VI-39 : Coefficients de réflexion en sortie S_{22} en mesures et simulations de l'amplificateur faible bruit version 2.0 en fonction de la fréquence

La Figure VI-39 présente la comparaison entre les mesures et les simulations du coefficient de réflexion en sortie S_{22}. Celle-ci montre une assez bonne cohérence entre simulations et mesures. Ce résultat met en défaut le premier résultat avec le S_{11} pour lequel on attendait de meilleurs résultats.

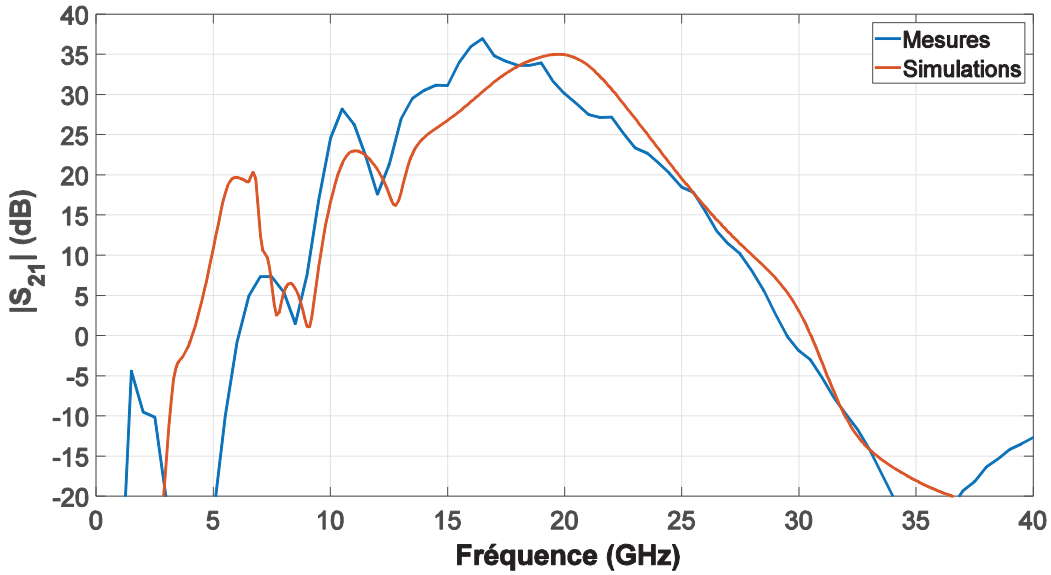


Figure VI-40 : Coefficients de transmission en entrée S_{21} en mesures et simulations de l'amplificateur faible bruit version 2.0 en fonction de la fréquence

La Figure VI-40 présente la comparaison entre les mesures et les simulations du gain. Celle-ci montre une cohérence dans la forme du gain mais le gain semble être décalé en fréquence. En effet, le gain maximum n'est pas à la même fréquence dans les deux cas.

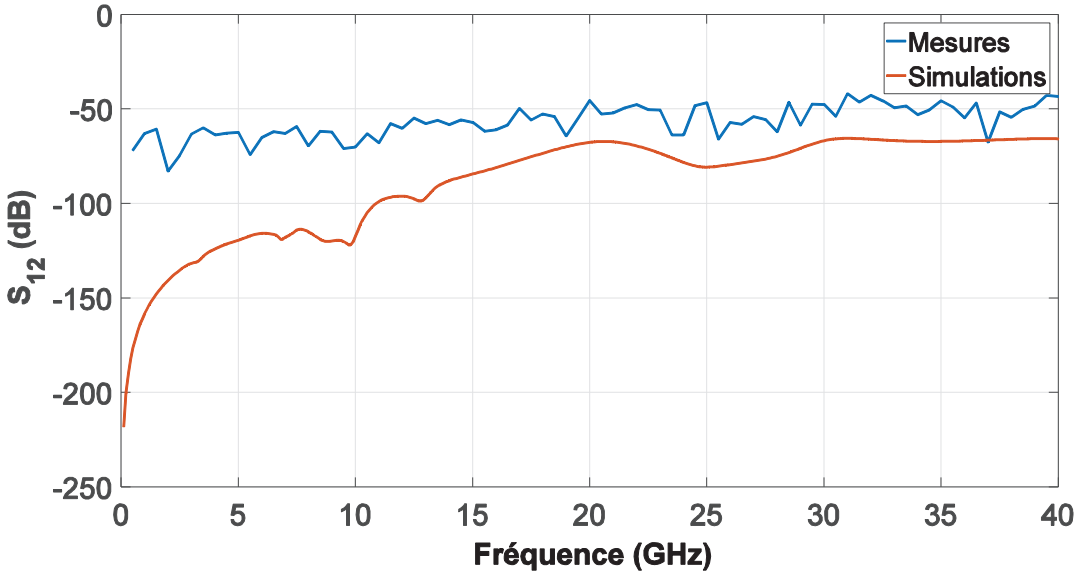


Figure VI-41 : Coefficients d'isolation S_{12} en mesures et simulations de l'amplificateur faible bruit version 2.0 en fonction de la fréquence

Enfin, la Figure VI-41 présente le coefficient d'isolation. Celui-ci ne donne pas d'informations complémentaires. L'amplificateur faible bruit est unilatéral donc il est absolument normal d'avoir un S_{12} à -50 dB.

Par contre, le facteur de bruit et la commande de gain n'ont pas pu être mesurés « on-wafer » et donc les résultats ne peuvent pas être donnés pour le manuscrit de cette thèse.

VI.7. Conclusions

Dans ce dernier chapitre, la conception de l'amplificateur faible bruit MMIC pour la chaîne de réception de l'antenne à balayage électronique a été présenté. Tout d'abord, il a été décidé de concevoir un amplificateur à gain variable pour simplifier au maximum la complexité de la chaîne RF.

La conception de l'amplificateur faible bruit a donc débuté par les deux premiers étages optimisés en facteur de bruit. Cette étape permet de fixer le facteur de bruit. Les étages suivants ont été optimisés en gain avec des objectifs de gain élevé pour compenser les pertes des autres fonctions de l'antenne active notamment celles du déphaseur.

Une première fabrication a été lancée à mi-parcours pour l'amplificateur. Celle-ci s'est donc soldée par un échec. Cependant, un certain nombre d'hypothèses ont pu être émises pour comprendre les problèmes rencontrés et qui ont conduit à l'impossibilité de mesurer les puces encapsulées. Une autre méthode dite de la NDF pour évaluer la stabilité d'un circuit a permis de démontrer une instabilité haute fréquence.

Les hypothèses ont donc conduit à la conception d'un deuxième dispositif. Ce design a donc été consolidé pour éviter des problèmes d'ESD qui peuvent détruire les puces encapsulées, c'est pourquoi des diodes de protection ont été rajoutées. Une symétrisation de la cellule cascode a permis d'améliorer la stabilité de l'amplificateur complet.

Enfin, le second design a été lancé en fabrication et les premiers résultats qui ont pu être donnés dans ce manuscrit ont permis de valider la démarche globale de conception.

Références du Chapitre VI

[116] J.P. Fraysse, J.P. Viaud, M. Campovecchio, P. Auxemery, R. Quéré, “A 2W high efficiency 2-8GHz cascode HBT MMIC power distributed amplifier“, IEEE MTTs Digest, vol. 1, juin 2000, pp. 529-532

[117] S. De Meyer, “Etude d’une nouvelle filière de composants HEMTs sur technologie nitrure de gallium - Conception d’une architecture flip-chip d’amplificateurs distribué de puissance large bande”, Ph.D. dissertation, Université de Limoges, 2005

[118] A. Martin, “Etude d’une nouvelle filière de composants sur technologie nitrure de gallium – Conception et réalisation d’amplificateurs distribués de puissance large bande à cellules cascodes en montage flip-chip et technologie MMIC ”, Ph.D. dissertation, Université de Limoges, 2007

[119] S. Mons, “Nouvelles méthodes d’analyse de stabilité intégrées à la CAO des circuits monolithiques microondes non linéaires“, Ph.D. dissertation, Université de Limoges, 1999

[120] M. Campovecchio, J.-C. Nallatamby, S. Mons, “Stability analysis of millimeter wave circuits. Applications of DC-40 GHz pHEMT amplifier and Ku-band HBT power amplifier“,*30th European Microwave conference*, vol. 2, Paris, Oct 2000, pp 294-297

Conclusion Générale
et
Perspectives

Conclusion Générale et Perspectives

Les principaux enseignements de cette thèse de doctorat sont présentés chapitre par chapitre dans les paragraphes suivants. Puis, dans un second temps, les perspectives de ce travail seront développées.

Le **Chapitre I** permet d'introduire le contexte dans lequel s'inscrit l'étude. ZODIAC DATA SYSTEMS a pour ambition de concevoir une antenne à pointage électronique pour des applications *In-Flight Connectivity*. De nombreux acteurs se sont déclarés particulièrement intéressés par les antennes à pointage exclusivement électronique, mais aucun n'a présenté un produit prêt à être commercialisé. Un cahier des charges de l'antenne complète est décrit pour comprendre les objectifs du projet global, sachant que seuls, les éléments actifs de la chaîne de réception constituent le sujet de recherche spécifique de cette thèse de doctorat.

Le **Chapitre I** présente l'état de l'art des déphaseurs en bande Ka. La difficulté à trouver un déphaseur idéal en termes de performance, d'encombrement et de coût est mise en évidence. Le choix s'est donc porté sur la technologie MMIC, capable de répondre aux spécifications avec des coûts raisonnés.

Le **Chapitre III** présente les capacités de la technologie intégrée MMIC à satisfaire aux besoins du projet. Une étude a été menée sur les différentes technologies MMIC, en termes de performances et de coût. Des différences significatives sont mises en évidence entre l'Arséniure de Gallium (plus performant, coût unitaire plus élevé mais investissement limité) et le Silicium-Germanium (moins performant, coût unitaire plus faible mais investissement important). A l'issue de cette analyse, la technologie MMIC Arséniure de Gallium a été choisie et un partenariat avec la société UMS a été établi. Une analyse de l'intégration du système au niveau équipement a été faite et a notamment conduit à étudier l'encapsulation des puces MMICs, et à faire un état de l'art sur le sujet spécifique de l'encapsulation. La solution choisie est un packaging plastique avec pour but de réduire les coûts tout en garantissant un niveau de performances acceptable.

Le **Chapitre I** est dédié à la conception du déphaseur en bande Ka. Une architecture à base de commandes numériques par bits a été sélectionnée pour satisfaire aux spécifications. Chaque déphaseur élémentaire a été conçu pour obtenir des valeurs discrètes de déphasage : 22,5°, 45°, 90° et 180°. L'association de tous les déphaseurs élémentaires sur un même circuit a nécessité une optimisation supplémentaire. Une première fabrication a pu être réalisée et des tests expérimentaux « on-wafer » ont été réalisés, validant ainsi la démarche globale de conception.

Le **Chapitre V** prolonge l'étude initiale du déphaseur actif en proposant d'ajouter un nouveau composant : l'amplificateur faible bruit. Cette fonction est essentielle dans le calcul de la figure de mérite G/T, et indispensable au bon fonctionnement des antennes, car la température de bruit du système antennaire dépend essentiellement facteur de bruit de l'amplificateur faible bruit. Un rappel des principes théoriques fondamentaux de conception d'un amplificateur faible bruit a été présenté. Ensuite, un état de l'art des amplificateurs faible bruit MMIC en bande Ka a été développé avec pour objectif de définir l'architecture la mieux adaptée au cahier des charges précédemment défini. Pour éviter l'insertion complémentaire d'un atténuateur encombrant en aval de la chaîne RF, il a été proposé de concevoir un amplificateur à gain variable pour réaliser la pondération en amplitude nécessaire au bon fonctionnement du circuit global.

Le **Chapitre VI** détaille la conception de l'amplificateur faible bruit. Celui-ci est particulièrement ambitieux en termes de facteur de bruit (< 1,4 dB) et de gain (> 35 dB) avec un encombrement minimal en vue de l'intégration en arrière de la maille élémentaire du panneau rayonnant. Une nouvelle topologie est proposée, constituée de deux étages sources communes, optimisés en bruit, suivis de deux étages « cascode », optimisés en gain et assurant la variabilité du gain. Une méthodologie avancée pour analyser la stabilité électrique des circuits a été utilisée dans le cadre de ce travail. Deux runs successifs d'intégration MMIC ont été réalisés ; le deuxième run donnant des résultats particulièrement satisfaisants et prometteurs sur la base des premières mesures « on-wafer ».

Ce travail de thèse s'inscrit dans un projet global de conception d'une antenne à pointage électronique pour des applications SATCOMs, et dans la continuité directe du travail initial de thèse réalisé par Benoît Lesur, dont l'objet était la validation de modèles numériques de grands réseaux, étape préalable indispensable à la conception de cellules élémentaires rayonnantes pour des antennes à pointage électronique. Les résultats détaillés dans ce manuscrit présentent la conception, la simulation et la mesure des éléments actifs pouvant répondre aux contraintes et aux objectifs du pointage électronique.

Dans le prolongement des travaux de ces deux thèses, et sous forme de perspectives, nous pouvons dégager plusieurs pistes de travaux de recherche complémentaires :

Le premier sujet concerne la co-simulation du panneau rayonnant développé par Benoît Lesur et des éléments actifs développés dans cette thèse de doctorat. Ces résultats, qu'ils soient théoriques ou expérimentaux, pourront être réalisés avec les techniques et moyens d'analyse du programme SCERNE (Simulation de Chaîne d'Emission/Réception Nouvelle gEnération), développés dans le cadre de la plateforme PREMISS (Plateforme REgroupant les outils de ModélIsation et de Simulation de Systèmes) au sein du laboratoire XLIM.

La deuxième voie consiste à étudier par une analyse dédiée la dissipation thermique du système. Chaque fonction active entraîne une élévation de la température ambiante à cause de la dissipation thermique de ses composants actifs. Il faut donc évaluer l'impact de plusieurs centaines de puces MMICs dans une antenne à pointage électronique. Des modèles et analyses multi physiques seront développés et utilisés pour développer cette étude.

Le troisième axe consiste à étudier le regroupement d'une antenne à pointage électronique comprenant son panneau rayonnant, ses éléments actifs et ses commandes de pilotage. Cet objectif fait notamment l'objet du projet à financement ANR dénommé ESKaLAD (*Electronically Steerable Ka-band Low-profile Antenna Design*) dans un partenariat entre la société ZODIAC DATA SYSTEMS et le laboratoire XLIM.

A plus long terme, il sera nécessaire d'étudier l'antenne à pointage électronique pour la partie Tx (28,1 – 30,0 GHz) dans le but de concevoir un système complet Rx/Tx.

Enfin, une autre thèse de doctorat commencée en octobre 2018, conduite par Rémy Bouché, prolongera cette étude en proposant d'étudier la réalisation des fonctions actives présentées dans ce

manuscrit, notamment celle du déphaseur, en technologie intégrée Silicium-Germanium afin d'optimiser l'intégration des fonctions RF et de commandes de pilotage sur la puce elle-même.

Liste des publications

Liste des publications

Conférences internationales à comité de lecture

A. Lohou, D. Chaimbault, B. Lesur, A. Karas, J. Lintignat, B. Jarry, "*Ka-band MMIC Variable Gain Low Noise Amplifier Design for Electronic Scanning Antenna*", 24th IEEE International Conference on Electronics, Circuits and Systems (ICECS), Bordeaux, 2018

B. Lesur, A. Lohou, M. Thevenot, J. Lintignat, C. Menudier, T. Monediere, B. Jarry, C. Melle, D. Chaimbault, A. Karas, " *Recent Phased Array Developments for In-Flight Connectivity*", 39th ESA Antenna Workshop on Innovative Antenna Systems and Technologies for Future Space Missions, 02-05 October 2018

Conférences nationales à comité de lecture

A. Lohou, B. Lesur, J. Lintignat, M. Thevenot, B. Jarry, T. Monediere, C. Melle, D. Chaimbault, and A. Karas , "*Antenne à Balayage Electronique en Bande Ka*", XXe Journées Nationales Microondes (JNM), Saint-Malo, 2017

A. Lohou, J.Lintignat, B.Jarry, B.Lesur, D.Chaimbault, A.Karas, "*Apodisation d'un diagramme de rayonnement d'une antenne réseau par un amplificateur faible bruit à gain variable",* Assemblée générale GDR Ondes, Sophia-Antipolis, 2017

Conception de circuits intégrés pour antenne à pointage électronique destinée aux télécommunications par satellite en bande Ka

Dans un monde où l'information va de plus en plus vite, il est important de pouvoir rester connecté en permanence. De nouvelles solutions émergent pour connecter les passagers à bord d'un avion grâce aux communications par satellite. Parmi elles, on retrouve les antennes à pointage électronique dans lesquelles cette thèse de doctorat s'intègre. Une étude sur les différentes antennes existantes ou en projet est présentée. Les puces électroniques MMIC AsGa permettent d'appliquer des lois d'amplitude et de phase pour chaque élément rayonnant d'une antenne réseau. Cette thèse de doctorat porte sur la conception d'un déphaseur, après avoir étudié les technologies et les topologies de celui-ci. Ensuite, la conception d'un amplificateur faible bruit à gain variable est proposée à partir d'un état de l'art. Les résultats de simulation et de mesures de ces deux fonctions sont exposés.

Mots-clés : Amplificateur Faible Bruit, Déphaseur, Technologie MMIC AsGa, Antenne Réseau à Pointage Electronique, Bande Ka, Connectivité en Vol

Integrated circuit design for electronically steerable antenna targeted towards SATCOM applications in Ka-band

In a world where the information is moving faster and faster, it is important to be able to stay connected continuously. Some new solutions for air transport connectivity are in development thanks to the rise of satellite communications. This thesis work is part of an electronically steerable antenna array project, developed as a solution to achieve In-Flight Connectivity in Ka-band. A state-of-the art review on electronically steerable antenna arrays is also presented. In these arrays, each radiating element needs a specific amplitude and phase to obtain a scanning beam by adding their contribution. This thesis focus on the design of a GaAs MMIC chip including two functions: a phase shifter and a variable-gain low-noise amplifier. The simulation and measurement results are presented for these two functions.

Keywords : Low Noise Amplifier, Phase Shifter, GaAs MMIC Technology, Phased Array Antenna, Ka-band, In-Flight Connectivity