



HAL
open science

Circuit de récupération d'énergie mécanique pour l'alimentation de capteurs communicants sans fil

Pierre Gasnier

► **To cite this version:**

Pierre Gasnier. Circuit de récupération d'énergie mécanique pour l'alimentation de capteurs communicants sans fil. Micro et nanotechnologies/Microélectronique. Université de Grenoble, 2014. Français. NNT : 2014GRENT029 . tel-01292538

HAL Id: tel-01292538

<https://theses.hal.science/tel-01292538>

Submitted on 23 Mar 2016

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITÉ DE GRENOBLE

THÈSE

POUR OBTENIR LE GRADE DE

DOCTEUR DE L'UNIVERSITÉ DE GRENOBLE

SPÉCIALITÉ : ÉLECTRONIQUE, ÉLECTROTECHNIQUE,

AUTOMATIQUE ET TRAITEMENT DU SIGNAL

Arrêté ministériel : 7 août 2006

PRÉSENTÉE PAR

PIERRE GASNIER

THÈSE DIRIGÉE PAR

JEAN-JACQUES CHAILLOUT

ET ENCADRÉE PAR

CYRIL CONDEMINE ET GUILLAUME GOUVERNET

PRÉPARÉE AU SEIN DU

LABORATOIRE D'ÉLECTRONIQUE

ET DES TECHNOLOGIES DE L'INFORMATION (CEA-LETI)

DANS L'ÉCOLE DOCTORALE ELECTRONIQUE, ELECTROTECHNIQUE,

AUTOMATIQUE ET TRAITEMENT DU SIGNAL (EEATS)

Circuit de récupération d'énergie mécanique pour l'alimentation de capteurs communicants sans fil

THÈSE SOUTENUE À HUIS CLOS LE **16 AVRIL 2014**,

DEVANT LE JURY COMPOSÉ DE :

M. BERNARD MULTON

Professeur, ENS, Rennes - Président

M. ELIE LEFEUVRE

Professeur, IEF, Orsay - Rapporteur

M. BRUNO ALLARD

Professeur, INSA, Lyon - Rapporteur

M. SKANDAR BASROUR

Professeur, TIMA - Examineur

M. JEAN-JACQUES CHAILLOUT

Chef de projet, CEA-Leti, Directeur de thèse

M. GUILLAUME GOUVERNET

Ingénieur, Geonaute Research, Encadrant industriel

M. CYRIL CONDEMINE

Ingénieur, CEA-Leti, Encadrant scientifique, Invité

M. JÉRÔME WILLEMIN

Ingénieur, CEA-Leti, Encadrant scientifique, Invité



Remerciements

Pour commencer, je remercie Oxylane Research et Geonaute d'avoir contribué à la mise en place et la réalisation de cette thèse, ainsi qu'à son déroulement aussi agréable que constructif. Merci à mes supérieurs Stéphane Marchioni, Fabien Brosse et Guillaume Gouvernet pour l'ouverture d'esprit dont ils ont fait preuve face à ce travail de recherche appliquée.

Je remercie le CEA-Leti et notamment le service DSIS/SCSE et Sébastien Dauvé pour son accueil. De plus, je tiens à remercier particulièrement Stéphanie Riché, pour avoir contribué au dynamisme de mon travail, toujours avec la plus grande écoute.

Je remercie Elie Lefevre et Bruno Allard d'avoir rapporté mon manuscrit de thèse. Par ailleurs, je remercie Bernard Multon et Skandar Basrouf d'avoir accepté le rôle d'examineur.

Je remercie mon directeur de thèse Jean-Jacques Chaillout pour son temps, son écoute, sa patience et son humour décapant. Merci à mon encadrant scientifique Cyril Condemine, pour ses conseils avisés, sa prise de recul scientifique et ses "hop hop hop" toujours motivants.

Je remercie les acteurs clefs de ce travail et tout d'abord mon "maître Jedi", Jérôme Willemin. Je le remercie chaleureusement pour son encadrement intensif, ses conseils convaincants, ses remarques pertinentes et ses encouragements durant ces trois années. Je souhaite aussi remercier Sébastien Boisseau et Ghislain Despesse qui ont, eux aussi, joué un rôle important dans ce travail. Merci à Ghislain pour nos conversations scientifiques toujours aussi captivantes les unes que les autres et merci à Sébastien pour son temps, sa compétence et sa patience.

Un grand merci à Guillaume Gouvernet pour m'avoir soutenu dans la plupart de mes démarches et épaulé professionnellement et administrativement. Merci à Antoine Ravise, Sébastien Le Gal, Fernando Dias Costa, Olivier Ducloux et Mathieu Guery pour leur implication et leur vision industrielle très intéressante. Enfin, l'accueil exemplaire de toute l'équipe Geonaute lors de mes différents déplacements à Lille ainsi que les sorties extra-professionnelles, ont eu un impact important dans le bon déroulement de cette thèse CIFRE.

Merci à Stéphanie Robinet et son laboratoire LGECA au sein duquel j'ai beaucoup appris concernant le domaine de l'électronique intégrée. Merci à Frédéric Rothan, François Ayel, Sylvain Bouquet, Guillaume Regis et Gaël Pillonnet pour leur aide technique précieuse.

Je remercie mes plus proches collègues : Sébastien Brulais, Jean-Frédéric Christmann, Romain Grezard et Florent Dupont. Merci à Jean-Fred pour ses formations en électronique asynchrone, sa précieuse aide sous Cadence et en Latex. Merci à Sébastien pour ses conseils en électronique et en conception de carte ainsi que pour nos courses à pied en montagne, quelles que soient les conditions météorologiques.

Je tiens à remercier également mes différents stagiaires, les CDD, les CDI et les doctorants avec qui j'ai pris plaisir à travailler, découvrir et apprendre : Martin Andraud, Frederic Pfister, Jonathan Cottet, Bouhadjar Ahmed Seddik, Claire Jean-Mistral, Maxime Gallardo, Jean-Philippe Gros, Ottman Ladhari, Vincent Souchère et les autres que j'ai pu oublier ... je m'en excuse d'avance.

Je remercie mes amis, Nicolas, Laurent, Gael, Anthony, Gautier, Lise, Fred, Claire, Charles, Lise, Thomas, pour tous les bons moments passés ensemble.

Merci à Choupi pour ses miaulements incessants en pleine période de rédaction, ainsi qu'à mon morceau de bois que j'ai délaissé pour quelques millimètres carrés de silicium.

Enfin, je remercie chaleureusement ma mère, ma soeur et mon père pour leur soutien. Merci papa pour ton coup de pouce et toutes les passions que tu m'as transmises. Pour finir, un grand merci à celle avec qui je partage ma vie : merci d'avoir su affronter cette période à mes côtés, merci pour ton écoute et ton soutien moral permanent.

*« Tout ce que l'on cherche à redécouvrir
Fleurit chaque jour au coin de nos vies »*
Jacques Brel - L'aventure

À mes trois racines, dans lesquelles je puise valeurs et passions ...

À ma Fleur, dont j'admire la force et aime la sensibilité ...

À toi, dont j'attends l'éclosion avec impatience ...

Table des matières

Introduction Générale	3
I État de l'art	7
Introduction	9
1 Les sources d'énergie disponibles	11
2 Principes exploitables	13
3 La piézoélectricité	15
4 Conditionnement de l'énergie électrique et objectifs de la thèse	17
4.1 Objectif de la thèse	17
4.2 Extraction de l'énergie électrique	18
4.3 Conversion de l'énergie électrique	25
4.4 Gestion de l'énergie électrique	27
4.5 Axes de recherche et positionnement de la thèse	28
Conclusion	33
II Conception générale du Circuit de Récupération d'Énergie : architecture d'extraction et de conversion électrique	35
Introduction	37
5 Circuits inductifs à décharge synchrone	39
5.1 Introduction	39
5.2 Famille des "hacheurs série" : le <i>Buck</i> à décharge synchrone	39
5.3 Hacheurs à stockage inductif : étude du <i>Buck-Boost</i> et du <i>Flyback</i>	41
5.4 Comparaison théorique des circuits <i>Buck-Boost</i> et <i>Flyback</i> classiques	44
5.5 Simulations Matlab/Simulink	47
5.6 Discussion	49
5.7 Conclusion	52
6 Le circuit <i>Flyback</i> à décharge synchrone	53
6.1 Le <i>Flyback</i> à décharge synchrone et ses deux variantes	53
6.2 Étude des pertes pendant la décharge	56
6.3 Conception du circuit <i>Flyback</i>	61
6.4 Simulations numériques	65
6.5 Discussion et choix	66
6.6 Le problème de saturation	67

7 La technique MS-SECE dite "multi-coups"	69
7.1 La technique MS-SECE	69
7.2 Simulations Matlab/Simulink	74
7.3 Mise en œuvre de la technique SECE et MS-SECE	74
7.4 Conclusion	77
Conclusion	79
III Mise en œuvre et caractérisation du Circuit de Récupération d'Énergie	81
Introduction	83
8 Du Circuit à l'ASIC de Récupération d'Énergie	85
8.1 Spécifications d'entrée	85
8.2 Architecture du Circuit de Récupération d'Énergie mécanique	85
8.3 Architecture détaillée	87
8.4 Conclusion	90
9 Fonction de détection du maximum de tension	91
9.1 Détection du maximum de tension : propositions et solutions	91
9.2 Mise en œuvre du Circuit à base d'Amplificateur à Transconductance	94
9.3 Résultats et performances du circuit "DMAX"	98
9.4 Conclusion	101
10 Fonction de commande des transistors du <i>Flyback</i>	103
10.1 Génération de durées précises	103
10.2 Mise en œuvre de l'oscillateur en anneau	107
10.3 Mise en œuvre de la technique MS-SECE	110
10.4 Conclusion	113
11 Fonction de gestion de l'énergie	115
11.1 Blocs principaux pour la gestion de l'énergie	115
11.2 Implémentation des fonctions	116
11.3 Conclusion	119
12 Implémentation de l'ASIC	121
12.1 Implémentation physique du circuit complet	121
12.2 Simulations de l'ASIC complet	123
12.3 Tests de la puce et résultats expérimentaux	124
12.4 Comparaison avec l'état de l'art	129
12.5 Conclusion	130
Conclusion	133

Conclusion générale et perspectives	137
Publications	141
Annexes	145
A Élaboration du schéma équivalent	145
A.1 Schéma équivalent "sans rétroaction"	145
A.2 Schéma équivalent "avec rétroaction"	145
B Modèles du <i>Buck</i>, du <i>Buck-Boost</i> et du <i>Flyback</i>	149
B.1 Circuit <i>Buck</i> à décharge synchrone	149
B.2 Circuit <i>Buck-Boost</i> à décharge synchrone	150
B.3 Circuit <i>Flyback</i> à décharge synchrone	150
C Éléments parasites du circuit <i>Flyback</i>	151
D Dimensionnement de l'inductance-couplée	153
D.1 Dimensionnement "macroscopique"	153
D.2 Dimensionnement "fin" de l'inductance couplée	155
D.3 Caractéristiques de l'inductance <i>Home-Made</i>	157
E Note technique concernant la technologie AMS 0,35 μm	159
E.1 Paramètres de la technologie AMS 0,35 μm	159
E.2 Cas technologiques et Monte Carlo	160
E.3 Le transistor MOS en régime de faible inversion	161
F Schémas simplifiés des blocs numériques de l'ASIC	163
G Dimensionnement de l'oscillateur à relaxation	165
G.1 Principe	165
G.2 Formes d'ondes	166
H La référence de courant	167
H.1 Références de courant à base de résistance	167
H.2 Références de courant à base de transistor	168

Introduction Générale

AUJOURD'HUI, les systèmes électroniques nomades sont généralement alimentés par une pile ou une batterie rechargeable. L'inconvénient majeur de ces sources d'énergie est qu'elles doivent, dans le meilleur des cas, être rechargées, ou remplacées et jetées. Le remplacement, pose un sérieux problème de maintenance lorsque le système électronique est localisé dans un endroit difficile d'accès (*in vivo*, au fond de l'océan, ...) ou lorsqu'il s'agit d'un réseau composé d'une multitude de capteurs. Que son intérêt soit environnemental ou économique, qu'elle s'applique aux macro, micro ou nano systèmes électroniques, la récupération d'énergie est une solution permettant de s'affranchir du remplacement, de la recharge ou même de l'utilisation de tels moyens de stockage énergétique.

Un système électrique est dit "autonome en énergie" s'il est capable de fonctionner, tout au long de sa vie, sans apport d'énergie autre que celle présente naturellement dans son environnement (solaire, thermique, mécanique, ...) [Belleville et Condemine, 2012]. La figure 1 montre le schéma général d'un Système Autonome en Energie (SAE) et précise par la même occasion les dénominations utilisées dans ce manuscrit.

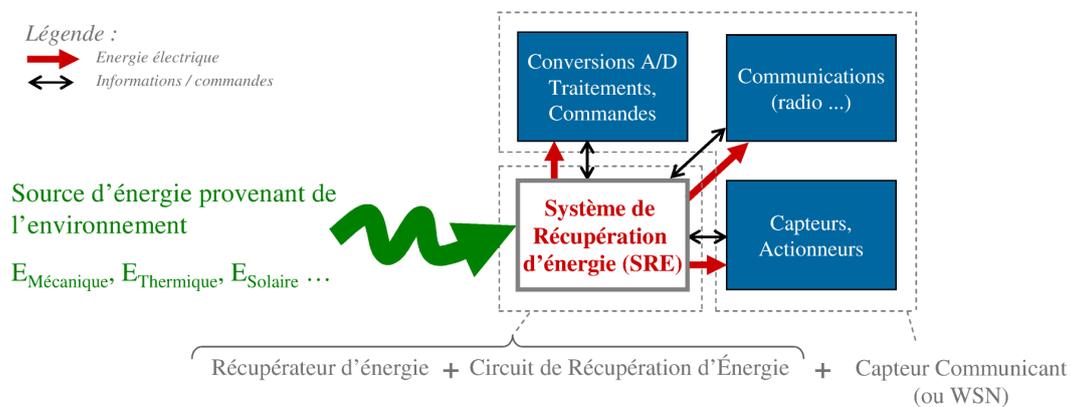


FIGURE 1: schéma général d'un Système Autonome en Energie (SAE)

Un tel système est souvent dit "opportuniste" car il prélève une énergie qui n'a pas été créée à ses fins. De ce fait, on distingue les récupérateurs des générateurs, ces derniers impliquant une action intentionnelle de l'environnement (l'utilisateur par exemple) pour la fourniture d'énergie. Un exemple de récupérateur courant est la dynamo : le cycliste ne pédale pas pour alimenter son dispositif d'éclairage, mais bien dans un but de locomotion.

Les domaines d'application où la récupération d'énergie a un intérêt sont divers et variés : l'industrie (la maintenance prédictive de machines tournantes, ...), le grand public (l'alimentation de téléphones portables, ...), l'habitat (la surveillance de la qualité de l'air, ...), le médical (les dispositifs médicaux implantables comme les pacemakers autonomes, ...) et l'aéronautique (les capteurs de vibrations sur les ailes d'avions, ...) en font partie.

Le domaine du sport et des loisirs s'intéresse également de près à la récupération d'énergie. En effet, la technologie et l'innovation sont au cœur de la bataille commerciale que se livrent les fabricants d'articles de sport. C'est pourquoi le groupe Oxylane a adopté la stratégie d'intégrer de plus en plus de technologies innovantes et notamment d'électronique dans ses gammes de produits : l'innovation technologique permet de répondre aux attentes des clients tout en créant des produits permettant de se différencier des concurrents. Cette thèse s'inscrit dans le cadre d'un accord de collaboration entre le groupe Oxylane (plus connu sous la forme de vente Decathlon) et le CEA¹ et porte sur la conception d'un Système Autonome en Energie alimenté par l'environnement humain.

1. Commissariat à l'Énergie Atomique et aux Énergies Alternatives

Oxylane s'intéresse de près au domaine du vêtement intelligent au sein duquel un Capteur Communicant (ou "WSN²") est capable d'interagir avec une montre, un smartphone, une tablette ou tout objet permettant de recevoir ou transmettre des données sans fil. La figure 2 montre un sportif sur lequel des grandeurs physiques sont mesurées, converties, traitées puis envoyées à un dispositif d'affichage ou une infrastructure extérieure. Selon le type de données collectées, l'utilisateur peut enrichir, rendre ludique ou bien améliorer sa pratique sportive.

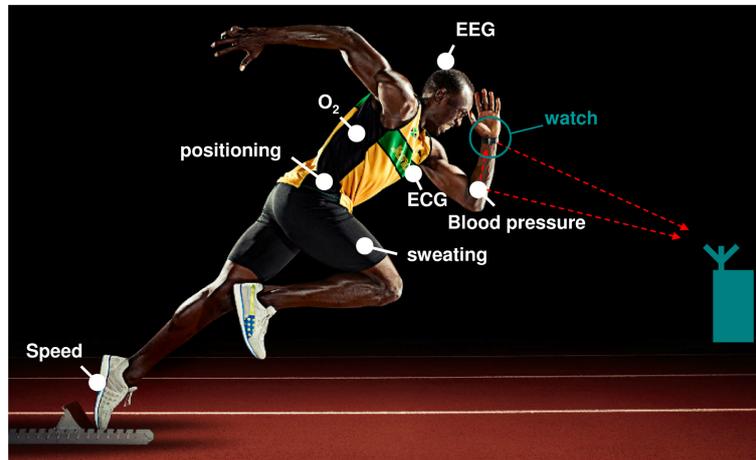


FIGURE 2: la vitesse, le rythme cardiaque, la sudation, l'oxygène ... quelques exemples de données physiologiques mesurées sur le corps d'un sportif par des Capteurs Communicants

Pour rendre autonome en énergie un capteur communicant, les gradients thermiques, le rayonnement radiofréquence (RF) et l'énergie solaire sont des sources d'énergie particulièrement intéressantes. Issue de la déformation des vêtements ou de la vibration des chaussures par exemple, l'énergie mécanique est présente sous différentes formes dans l'environnement humain et particulièrement lors d'une pratique sportive. La partie I, état de l'art de ce manuscrit, sélectionne le type de récupérateur utilisé pour la conversion d'énergie mécanique en énergie électrique. Ce travail de thèse exploite l'énergie mécanique du corps humain et la transforme en énergie électrique grâce au principe piézoélectrique. Pour des raisons de confidentialité et selon les destinataires, la partie I n'est pas disponible dans son ensemble. Par conséquent, de nombreux choix ne paraissent pas justifiés et la rapide convergence de cet état de l'art pourra surprendre : le lecteur devra en tenir compte. La figure 3 montre le schéma global d'un Système de Récupération d'Énergie (SRE) mécanique.

L'objectif de la thèse est de concevoir un Circuit de Récupération d'Énergie (CRE) permettant de récupérer l'énergie mécanique humaine pendant une pratique sportive, afin d'alimenter un Capteur Communicant. Le CRE développé dans ce travail exploite l'énergie électrique issue de récupérateurs piézoélectriques.

Les récupérateurs piézoélectriques sont des matériaux qui génèrent des charges électriques lorsqu'ils sont soumis à une contrainte mécanique. La contrainte imposée par l'être humain sur ces récupérateurs possède une fréquence très basse (0,5 - 2 Hz). En général, ceci implique des tensions importantes en sortie du récupérateur (>50 V) afin de récupérer une quantité d'énergie suffisante pour alimenter un Capteur Communicant (>100 μ W). Le CRE doit conditionner, c'est à dire extraire et convertir cette énergie électrique pour la rendre utilisable. C'est donc sur la partie de conditionnement de l'énergie électrique et plus particulièrement sur la maximisation du rendement $\eta_{conv_electrique}$ (figure 3) que porte ce travail. Ensuite, comme la finalité est le développement d'un produit, nos axes de recherche

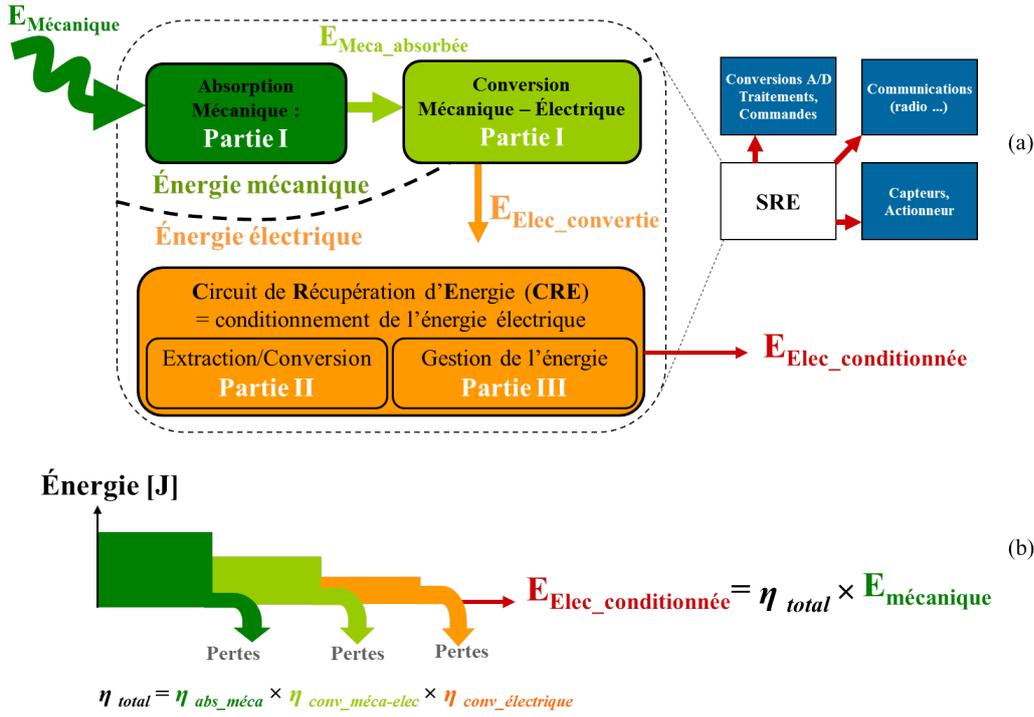


FIGURE 3: (a) chaîne de conversion d'un SRE mécanique et (b) illustration énergétique et rendement de chaque étage

tiendront compte des contraintes de coût et d'encombrement qu'impose le contexte industriel de cette thèse sur le CRE.

Dans ce manuscrit, le "chemin de l'énergie" est parcouru à travers chaque bloc du SRE. La partie I est un état de l'art sur le bloc d'absorption mécanique et de conversion mécanique - électrique. La partie II développe l'architecture générale du CRE permettant l'extraction et le conditionnement de l'énergie électrique. Le circuit proposé est particulièrement intéressant pour la récupération d'énergie provenant de très faibles fréquences mécaniques. La partie III implémente un circuit intégré réalisant le bloc de gestion de l'énergie électrique et permettant l'autonomie du Capteur Communicant.

Pour finir, ce manuscrit recoupe les résultats d'autres travaux sur la récupération d'énergie mécanique réalisés au sein du laboratoire CEA-LETI³. En effet, certaines décisions indépendantes de la problématique initiale ont été prises au cours de ce travail : l'architecture du CRE permet d'adresser des convertisseurs piézoélectriques ou électrostatiques vibrants et fonctionnant à des fréquences mécaniques importantes (par exemple 50 Hz). La tension de sortie élevée est la caractéristique commune à tous les récupérateurs d'énergie mécanique traités dans cette thèse.

3. Laboratoire d'Electronique et de Technologie de l'Information

Première partie

État de l'art

Introduction : de l'application à la récupération d'énergie

CHAPITRE CONFIDENTIEL

Les sources d'énergie disponibles dans l'environnement de l'application visée

CHAPITRE CONFIDENTIEL

Principes exploitables et densités d'énergie pour la conversion d'énergie mécanique en énergie électrique

CHAPITRE CONFIDENTIEL

La piézoélectricité en régime de basses fréquences mécaniques

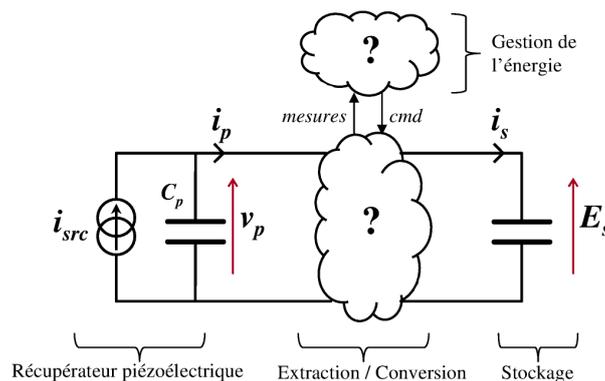
CHAPITRE CONFIDENTIEL

Conditionnement de l'énergie électrique et objectifs de la thèse

Résumé : Afin d'extraire puis de convertir l'énergie électrique issue d'un récupérateur piézoélectrique, un circuit électronique dédié doit être utilisé. Ce chapitre discute de circuits d'extraction possédant deux caractéristiques communes : simplicité de mise en œuvre et nombre limité de composants pour satisfaire les contraintes d'encombrement. La technique d'extraction SECE (*Synchronous Electric Charge Extraction*) est choisie pour son efficacité d'extraction quelle que soit la taille du circuit magnétique utilisé et son indépendance vis à vis de la charge. Cette technique est bien adaptée au caractère très basse fréquence et irrégulier des contraintes mécaniques correspondant à notre application.

4.1 Objectif de la thèse

L'objectif de cette thèse consiste à réaliser un CRE permettant le conditionnement de l'énergie électrique issue d'un piézoélectrique excité de façon lente et répétitive. L'énergie récupérée doit permettre l'autonomie en énergie du Capteur Communicant présenté précédemment. Le circuit de récupération doit extraire efficacement l'énergie du piézoélectrique et être lui aussi autonome en énergie. Il devra s'adapter à une large gamme de capacité piézoélectrique et supporter de très hautes tensions afin de prévoir tout changement éventuel concernant le récupérateur piézoélectrique de l'application visée (matériau, géométrie, ...).



Par la suite, nous utilisons une source de tension E_s pour représenter l'élément de stockage du Capteur Communicant afin de simplifier certains développements théoriques. Cela ne change en rien notre volonté de réaliser un SAE alimenté sur capacité afin de limiter son coût et son encombrement.

Ce chapitre permet de sélectionner une architecture d'extraction et de conversion de l'énergie électrique pertinente en tenant compte des contraintes d'encombrement relatives à notre application. Il permet ensuite de définir les fonctions principales du bloc de gestion électrique du CRE.

4.2 Extraction de l'énergie électrique

4.2.1 Introduction

Le circuit électronique de récupération modifie les grandeurs électriques (courant/tension) de sortie du récupérateur et par conséquent l'énergie extraite de ce dernier. Comme discuté dans le chapitre précédent, le schéma équivalent "sans rétroaction" sera utilisé pour modéliser le piézoélectrique. Il s'agit donc d'extraire efficacement l'énergie électrique d'une source d'impédance fortement capacitive d'une part et de la convertir en énergie utilisable d'autre part, ces deux fonctions étant parfois réalisées par le même circuit électronique.

Toutes les puissances électriques récupérables sont théoriques et calculées pour un courant $i_{src}(t)$ sinusoïdal, d'amplitude I_{src} et de pulsation $\omega_{meca} = 2\pi \cdot f_{meca}$. Nous avons exprimé ces puissances récupérables en fonction d'une grandeur "mesurable" : la tension crête à crête V_{p_o} du piézoélectrique en circuit ouvert¹ :

$$V_{p_o} = \frac{I_{src}}{C_p \cdot \omega_{meca}} \quad (4.1)$$

Pour respecter l'intégration et le faible encombrement du système final, les circuits d'extraction sélectionnés ne comportent qu'un seul élément inductif et au maximum un, voire deux éléments de stockage. Un tableau comparatif des techniques sélectionnées est fourni en page 31.

4.2.2 Par adaptation d'impédance conjuguée

Pour maximiser la puissance transférée, il faut adapter l'impédance du récupérateur et celle du circuit d'extraction. La véritable adaptation d'impédance est réalisée en connectant au récupérateur, le complexe conjugué de son impédance du récupérateur, donc un élément inductif. Cette solution n'est pas réaliste puisque les fréquences d'excitations mécaniques sont généralement très faibles [1 - 200 Hz], menant à des valeurs d'inductances trop élevées. A titre d'exemple, l'adaptation en impédance d'un piézoélectrique de 100 nF, excité à 10 Hz, requiert une inductance résonante de 2535 H.

4.2.3 Par adaptation d'impédance résistive

L'extraction peut être réalisée avec une résistance variable dont la valeur est ajustée de façon à atteindre le maximum de puissance électrique à la fréquence mécanique considérée.

Puissance théorique récupérée

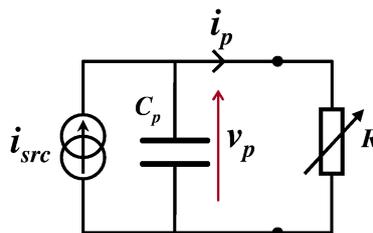


FIGURE 4.1: adaptation d'impédance résistive

1. si la mesure de tension est réalisée avec un sonde d'impédance très importante comparée à celle du récupérateur

Lorsque la résistance est ajustée à la résistance optimale $R_{opt} = \frac{1}{\omega_{meca} \cdot C_p}$, l'énergie maximale récupérable est donnée par l'équation 4.2.

$$P_{R_{opt}} = \frac{1}{4} \frac{I_{src}^2}{\omega_{meca} \cdot C_p} = \frac{\pi}{2} C_p \cdot V_{p_o}^2 \cdot f_{meca} \quad (4.2)$$

Cependant, on retrouve une tension alternative et de forte valeur (pour notre application) aux bornes de R , rendant impossible l'alimentation du Capteur Communicant.

Mise en œuvre

Pourtant, [D'hulst *et al.*, 2010] ont mis en œuvre cette technique en y associant un élément de stockage sous tension continue. Un pont de diodes qui redresse la tension piézoélectrique et un convertisseur *Buck-Boost* sont placés devant le récupérateur. Le convertisseur, illustré en figure 4.2, ajuste sa résistance d'entrée apparente² à la résistance optimale R_{opt} discutée plus haut et transfère l'énergie dans l'élément de stockage basse tension (E_s)

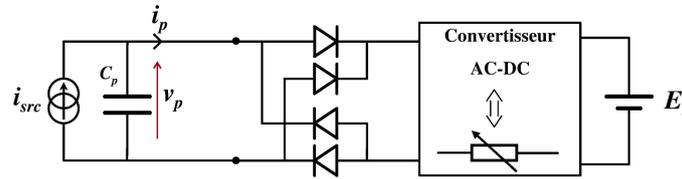


FIGURE 4.2: adaptation d'impédance résistive, par un convertisseur AC-DC

Plus généralement, cette technique est utilisée pour adapter l'impédance de récupérateurs d'énergie solaire, éolienne ou même thermique : elle est communément appelée MPPT³.

4.2.4 Par technique standard ou "charge continue redressée"

Puissance théorique récupérable

La technique standard consiste à réaliser une adaptation d'impédance résistive, mais cette fois-ci le récupérateur piézoélectrique voit une charge dont la tension à ses bornes est constante. Sur la figure 4.3, la tension aux bornes de la capacité C_{rect} n'évolue quasiment pas ($C_{rect} \gg C_p$).

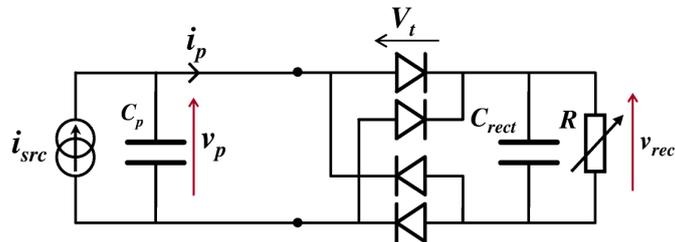


FIGURE 4.3: schéma électrique de la technique Standard

Le schéma équivalent du récupérateur se transforme en source de courant qui charge directement C_p dès que v_p passe au dessus de $v_{rect} + 2V_t$. L'effet du seuil V_t des diodes sur la puissance récupérée, analysé dans [Dicken *et al.*, 2012], est très problématique pour les applications dont la tension du récupérateur est faible. Des dispositifs électroniques dits de "rectification synchrone" permettent de palier

2. fonction de l'inductance du convertisseur, de sa fréquence de commutation et du rapport cyclique

3. *Maximum Power Point Tracking* (Suivi du Point de Puissance Maximale)

ce problème. Notre application imposant des tensions piézoélectriques très supérieures aux tensions de seuil des diodes, cet effet est négligé dans la suite de ce travail.

Si la tension v_{rect} de l'élément de stockage est ajustée à la tension optimale $V_{rect_{opt}} = \frac{V_{p_o}}{2}$, la puissance maximale récupérable est alors donnée par l'équation 4.3.

$$P_{CCR_{opt}} = \frac{I_{src}^2}{2\pi \cdot \omega_{meca} \cdot C_p} = C_p \cdot V_{p_o}^2 \cdot f_{meca} \quad (4.3)$$

L'équation 4.3 montre que cette technique est moins efficace que la technique d'adaptation d'impédance résistive évoquée précédemment. Tout comme la technique précédente, la technique standard est qualifiée de "passive" : elle possède l'avantage de ne pas nécessiter de circuit de commande.

Concernant notre application, la tension v_{rect} est trop importante ($V_{rect_{opt}} \approx 50$ V si $V_{p_o} = 100$ V) pour être utilisée par un Capteur Communicant. Comme pour la technique précédente, la tension v_{rect} doit être convertie.

Mise en œuvre

[Ottman *et al.*, 2002]⁴ se sert d'un convertisseur DC-DC de type *Buck* qui adapte la tension v_{rect} à la tension optimale $V_{rect_{opt}}$ pour maximiser la récupération d'énergie. [Lefeuvre *et al.*, 2007a] utilise un convertisseur *Buck-Boost* dont l'impédance d'entrée est indépendante de la charge. Comme pour la technique précédente, la conversion de tension continue est réalisée par la batterie. Le schéma de principe de la figure 4.4 illustre une implémentation de la technique d'extraction standard.

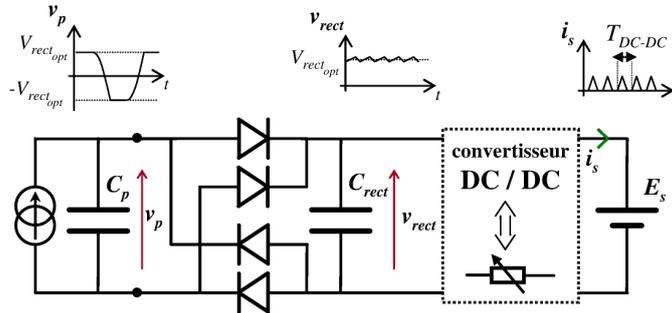


FIGURE 4.4: réalisation pratique de la technique Standard

4.2.5 Par techniques non linéaires ou SSH (*Synchronized Switch Harvesting*)

Les techniques non linéaires, communément appelées techniques SSH (*Synchronized Switch Harvesting*), consistent à traiter la tension de sortie du récupérateur piézoélectrique en le reliant, de façon très brève et à l'aide d'interrupteurs, à des éléments inductifs, des capacités ou à des sources de tension. Ce traitement non-linéaire, synchronisé avec l'excitation mécanique, change les conditions électriques du récupérateur. La durée de commutation est généralement négligeable comparée à la période mécanique.

Initialement utilisées par [Shenck, 1999], par [Taylor *et al.*, 2001] et enfin par [Guyomar *et Badel*, 2006], c'est l'équipe du professeur D. Guyomar du LGEF⁵ de Lyon qui a très largement contribué au développement et à l'amélioration de ces techniques depuis une dizaine d'années.

Les schémas électriques de trois techniques non linéaires connues sont illustrés en figure 4.5.

4. repris dans [Ottman *et al.*, 2003], [Kim *et al.*, 2007] et [D'hulst *et al.*, 2010] notamment

5. Laboratoire de Génie Électrique et Ferroélectricité

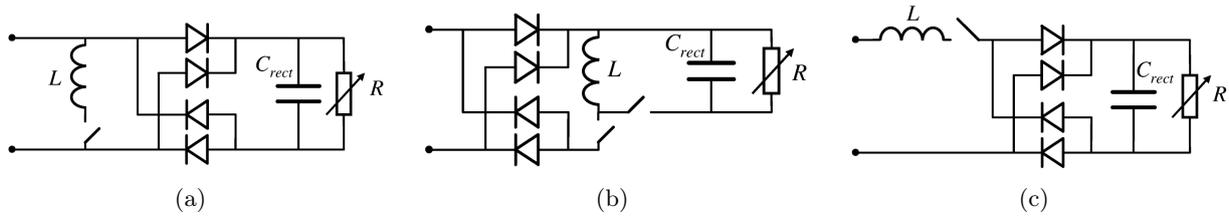


FIGURE 4.5: schémas électriques simplifiés des techniques SSH de type (a) SSHI parallèle, (b) SECE et (c) SSHI série

La technique SECE (*Synchronous Electric Charge Extraction*) [Lefevre *et al.*, 2005] illustrée en figure 4.5(b) consiste à laisser le récupérateur en circuit ouvert jusqu'à ce qu'il atteigne un extremum de tension (correspondant à un extremum de déformation). Lorsque qu'un extremum est détecté, le récupérateur est entièrement déchargé dans un élément de stockage (batterie ou capacité), la tension v_p s'annule, puis le récupérateur est à nouveau laissé en circuit ouvert jusqu'à la prochaine détection. Juste après cette brève décharge et pendant une durée similaire, l'énergie électrique est récupérée dans une batterie par l'intermédiaire d'un circuit de type *Buck-Boost*. La figure 4.6 illustre cette technique et montre par la même occasion une caractéristique commune aux techniques SSH : le traitement non linéaire amplifie la tension de sortie du récupérateur (environ par 2 ici).

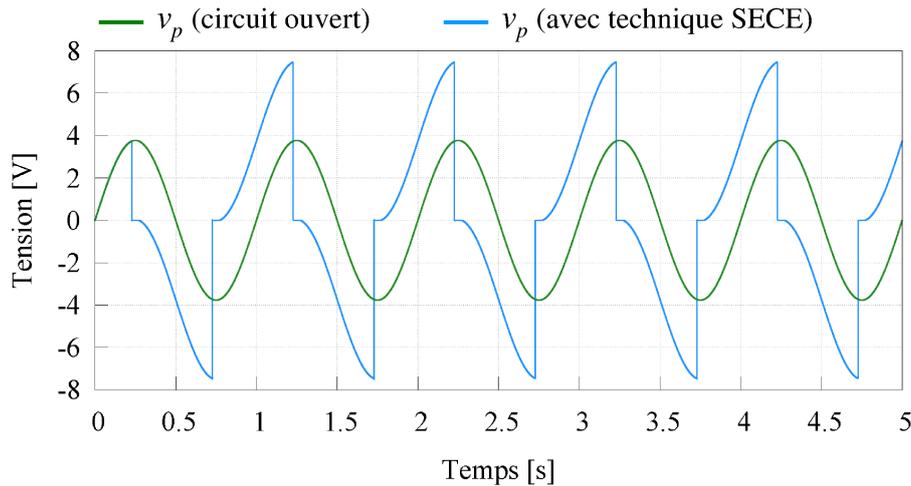


FIGURE 4.6: simulation SPICE montrant la tension du récupérateur piézoélectrique (schéma équivalent "sans rétroaction") en circuit ouvert et avec l'application d'une technique SSH de type SECE

Les techniques SSHI (*Synchronized Switch Harvesting on Inductor*) parallèle et série sont illustrées figure 4.5(a) et 4.5(c) respectivement. Contrairement à la technique SECE, l'interrupteur permet d'inverser la tension du récupérateur et non l'extraction de l'énergie. L'extraction est réalisée lorsque la tension v_p amplifiée dépasse la tension v_{rect} aux bornes de C_{rect} . La figure 4.7 illustre nos propos en comparant les formes de tensions / courants de la technique SSHI à celles de la technique standard : le traitement non linéaire augmente le produit $i_p \times v_p$ et donc la puissance électrique issue du récupérateur.

La figure 4.8, très inspirée de [Dicken *et al.*, 2012], trace le gain de plusieurs techniques non linéaires par rapport à la technique standard en fonction du facteur de qualité électrique Q de l'élément inductif utilisé. Les techniques sélectionnées possèdent toutes un faible encombrement et une simplicité de commande.

On remarque que ces techniques sont intéressantes pour des facteurs de qualité électrique importants

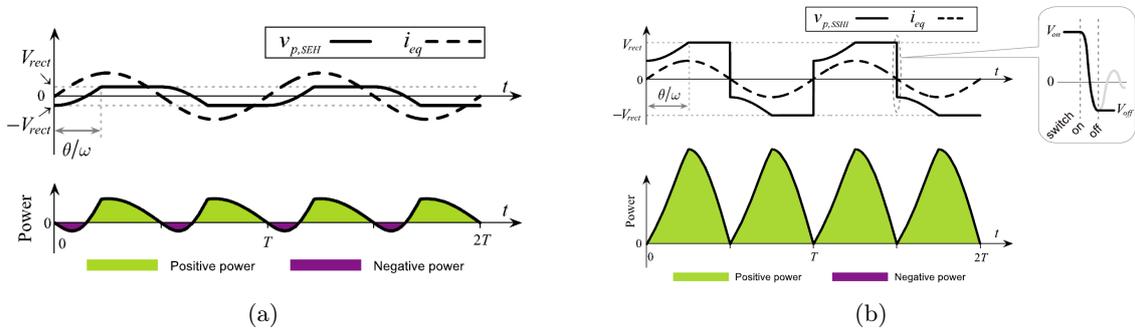


FIGURE 4.7: illustration représentant les formes de tension, de courant et de puissance pour le cas de (a) la technique standard et (b) de la technique SSHI. Illustrations issues de [Liang et Liao, 2011]

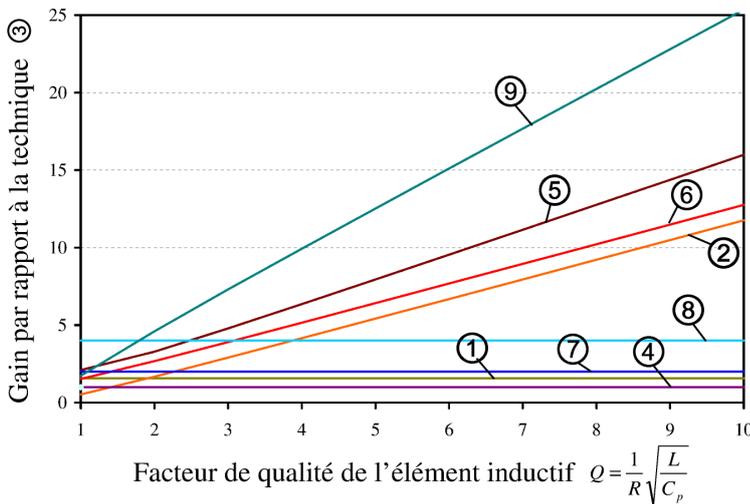


TABLE 4.1: techniques d'extraction sélectionnées

①	Charge résistive
②	SSHI parallèle sur charge résistive
③	Standard
④	Doubleur de tension
⑤	SSHI parallèle sur tension continue
⑥	SSHI série sur tension continue
⑦	Pont de diodes commuté
⑧	SECE
⑨	Extraction de charge Active

FIGURE 4.8: rapport des puissances électriques récupérables des techniques issues du tableau 4.1 par rapport à la technique standard (③)

et à fortiori à volume de circuit magnétique important. On note aussi que la technique SECE apporte un gain énergétique constant (4 comparé à la technique standard) et ce, quelle que soit le circuit magnétique utilisé. De plus, contrairement aux autres techniques non linéaires, elle n'a pas besoin d'adapter v_{rect} avec un autre convertisseur pour maximiser la puissance extraite du récupérateur.

Les techniques non linéaires : point de vue mécanique

"Rien ne se perd, rien ne se crée, tout se transforme"⁶ : si l'énergie électrique récupérable est augmentée, c'est bien qu'une quantité d'énergie plus importante est prélevée à la partie mécanique.

Les techniques SSH mettent en œuvre une décharge du récupérateur à son maximum de tension. Lors de cette décharge, la force piézoélectrique⁷ est modifiée, ce qui modifie la raideur du matériau et provoque une déformation supplémentaire du récupérateur dans le sens opposé du déplacement futur.

De manière générale, ces techniques optimisent la récupération d'énergie pour le cas :

- de récupérateurs dont le produit du coefficient de couplage effectif k_{eff} et du facteur de qualité mécanique de la structure hôte Q_m est faible.
- de récupérateurs excités hors résonance.

Cependant, lorsque le matériau piézoélectrique est excité à sa résonance, les techniques non linéaires ont pour effet d'amortir les vibrations mécaniques car une partie conséquente de l'énergie électrique est prélevé au domaine mécanique (le coefficient de couplage étant optimisé dans le cas de structures résonantes). Cet effet est d'ailleurs utilisé pour le contrôle ou l'amortissement vibratoire de structures dans le but de réduire les nuisances sonores d'une part et de préserver leur état de santé d'autre part [Lallart, 2008]. Ce phénomène d'amortissement est détaillé dans la thèse d'A. Badel [Badel, 2005]. Un circuit intégré implémentant ces techniques dans un but d'amortissement vibratoire a d'ailleurs été réalisé [Viant *et al.*, 2013].

Les techniques SSH sont donc très bien adaptées aux conditions mécaniques de notre application : le régime est quasi-statique (donc non résonant), la quantité d'énergie mécanique appliquée au récupérateur est conséquente comparée à l'énergie électrique récupérable et le couplage électromécanique de ce dernier est faible. Dans le cadre de notre application, on a donc tout intérêt à utiliser les techniques non-linéaires pour optimiser le coefficient de couplage effectif du récupérateur.

Les techniques non linéaires : point de vue électrique

Les techniques non linéaires permettent une extraction énergétique du récupérateur beaucoup plus efficace qu'une simple technique standard. Cependant, elles possèdent certains inconvénients, ils se situent principalement au niveau du CRE

- Les techniques SSH augmentent la complexité (circuits de commande et de détection spécifiques), l'encombrement et le coût (mise œuvre d'un élément inductif, augmentation du nombre de composants). De plus, elle nécessitent souvent une consommation énergétique supplémentaire des fonctions.
- En augmentant la tension de sortie des récupérateurs piézoélectriques, ces techniques demandent à l'électronique (discrète ou intégrée) une tolérance plus importante à la haute tension⁸, autant

6. Lavoisier, 1789

7. en circuit ouvert la force piézoélectrique est proportionnelle à la tension v_p

8. C'est aussi un avantage considérable lorsque la tension de sortie des récupérateurs est du même ordre de grandeur que celle des tensions de seuils des composants électroniques (une diode par exemple)

du point de vue de la mesure (pour la détection d'un maximum de tension par exemple) que de la commande (des transistors).

4.2.6 Récapitulatif et conclusion

Le tableau 4.2, page 31, regroupe les caractéristiques et les puissances électriques récupérables des techniques d'extraction sélectionnées. Mis à part la technique SECE, toutes les techniques du tableau 4.2 nécessitent un convertisseur d'énergie supplémentaire qui adapte la tension v_{rect} à $V_{rect_{opt}}$ pour optimiser la récupération d'énergie. Ce dernier a aussi pour fonction de convertir (abaisser) la tension v_{rect} en une tension utilisable E_s . Pour les techniques non linéaires de type SSHI ou Extraction de Charge Active, cela implique un convertisseur DC-DC en plus du circuit d'extraction non linéaire, ce qui augmente l'encombrement et la complexité du circuit.

De plus, pour le cas d'une excitation mécanique irrégulière où l'amplitude de la tension de sortie du récupérateur peut varier de façon importante, il semble difficile pour ce convertisseur d'adapter constamment la tension v_{rect} à $V_{rect_{opt}}$, condition obligatoire pour satisfaire une récupération d'énergie optimale. Toute amplitude inférieure à $V_{rect_{opt}}$ ne franchit pas le pont de diodes et n'est pas exploitée. L'anticipation de ces variations d'amplitudes est délicate voire impossible à réaliser, et leurs suivis dépend fortement de la fréquence de fonctionnement du convertisseur utilisé, fréquence qui impacte fortement la consommation énergétique du convertisseur.

Deux axes de travail sont aujourd'hui étudiés pour améliorer ces techniques d'extractions :

- Le premier axe consiste en l'amélioration des algorithmes MPPT pour les faibles puissances d'entrée à rendements élevés [Kong et Ha, 2012], [Stanzione et al., 2013], leurs consommations énergétiques étant un des points clés à optimiser. Il n'existe aujourd'hui aucun circuit "sur étagère" permettant de réaliser cette fonction pour des récupérateurs piézoélectriques. Le circuit LTC3588 de Linear Technology par exemple utilise la technique standard d'une façon très peu optimisée, puisque la tension redressée v_{rect} n'est pas ajustée à $V_{rect_{opt}}$. Néanmoins, ce circuit permet de ne pas utiliser de batterie puisqu'il régule la tension de sortie sur une capacité.
- Le deuxième axe concerne la conception de convertisseurs DC-DC adressant de faibles puissances de sortie, c'est à dire dans la gamme [10 μ W - 1 mW]. La figure 4.9 représente le rendement du convertisseur *Buck* LTC3388 de Linear Technology et montre notamment la diminution du rendement lorsque le courant de charge diminue.

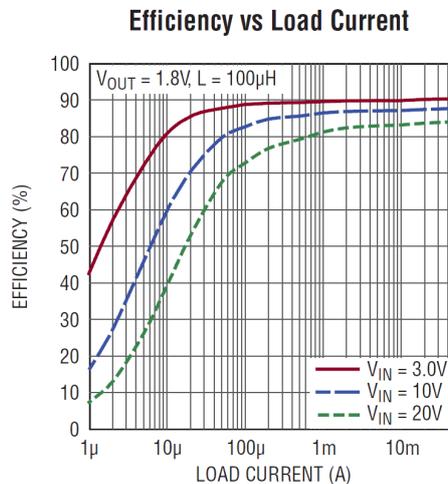


FIGURE 4.9: rendement du convertisseur *Buck* LTC3388 de Linear Technology en fonction du courant de charge pour différentes tensions d'entrée

Le circuit d'extraction électrique de notre application implémente la technique non linéaire SECE car elle possède les avantages suivants :

- Un gain en énergie récupérable intéressant comparé à la technique standard et ce quel que soit le facteur de qualité de l'élément inductif (et donc quel que soit son encombrement).
- Le traitement non linéaire et l'extraction d'énergie est réalisé par le même composant inductif, ce qui permet de réduire l'encombrement, la complexité et le coût du circuit.
- Son indépendance vis à vis de la charge permettant de décorrélérer l'extraction d'énergie du moyen de stockage. Cet avantage permet d'utiliser au choix, une batterie ou une capacité pour l'élément de stockage.

Le convertisseur AC-DC dit "synchrone" réalise la décharge du récupérateur à son maximum de tension et transfère l'énergie dans l'élément de stockage E_s . L'objet de la section suivante est de sélectionner un convertisseur pertinent pour réaliser cette décharge synchrone. La figure 4.10 montre une implémentation générale de la technique SECE, qualifiée plus globalement de "décharge synchrone" dans ce manuscrit.

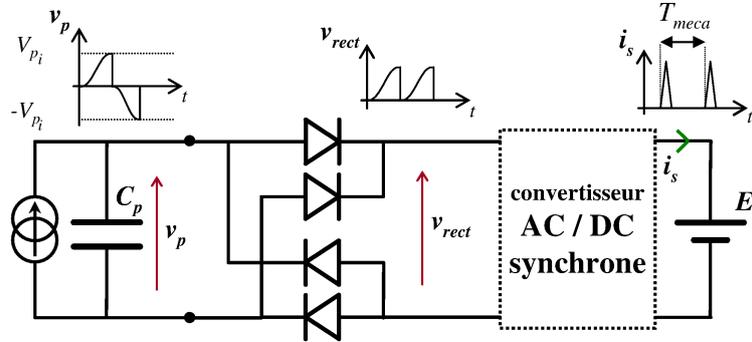


FIGURE 4.10: schéma électrique général de la technique SECE

4.3 Conversion de l'énergie électrique

La technique SECE consiste à décharger entièrement la capacité C_p lorsque le piézoélectrique a atteint son maximum de tension. Les développements suivants permettent de valider l'utilisation d'un élément inductif pour convertir l'énergie électrique récupérable.

La source de courant du schéma équivalent piézoélectrique n'est plus prise en compte car la "décharge synchrone" est de durée négligeable comparée à la période d'excitation mécanique. Il s'agit donc de décharger la capacité C_p , chargée à la tension V_{p_i} , vers un élément de stockage dont la tension aux bornes (E_s) est faible ($\approx 3\text{ V}$).

4.3.1 Transfert résistif

La solution la plus simple pour réaliser un décharge synchrone consiste à connecter C_p et E_s par une résistance R comme le montre la figure 4.11(a).

En intégrant la puissance dissipée dans R et avec $i = C_p \cdot \frac{dv_p}{dt}$, les pertes résistives W_r du transfert sont données par l'équation 4.4.

$$W_r = \int_0^{+\infty} (v_p - E_s) \cdot i \, dt = C_p \cdot \int_{V_{p_i}}^{E_s} (v_p - E_s) \, dv_p = \frac{1}{2} C_p (V_{p_i} - E_s)^2 \quad (4.4)$$

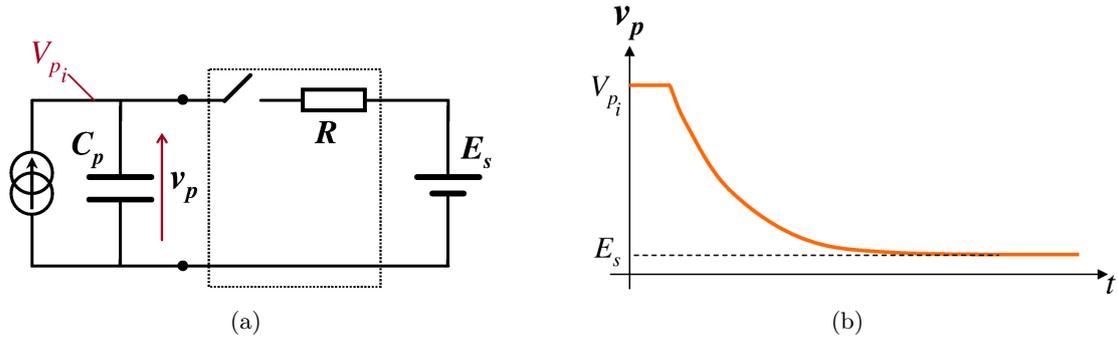


FIGURE 4.11: (a) schéma de principe d'un transfert résistif de type synchrone et (b) tension piézoélectrique pendant la décharge en fonction du temps

Le rendement énergétique est donné par l'équation 4.5 et défini pour $E_s > 0$:

$$\eta = \frac{1}{1 + \frac{(V_{p_i} - E_s)}{2E_s}} \quad (4.5)$$

Le rendement est d'autant plus faible que le rapport $M = \frac{E_s}{V_{p_i}}$ est faible, quelle que soit la valeur de R . Dans le cadre de notre application ce type de transfert est fortement diabatique car $V_{p_i} \gg E_s$.

Cette façon de convertir l'énergie s'apparente aux régulateurs séries (de type LDO⁹ par exemple) qui contrôlent la résistance d'un transistor dans le but de réguler la tension de sortie. Leurs rendements chutent drastiquement lorsque le rapport entre la tension de sortie et celle de l'entrée diminue.

4.3.2 Transfert inductif

Considérons une inductance L de résistance série R brièvement connectée à C_p lorsque la tension $v_p(t)$ a atteint son maximum (figure 4.12(a)).

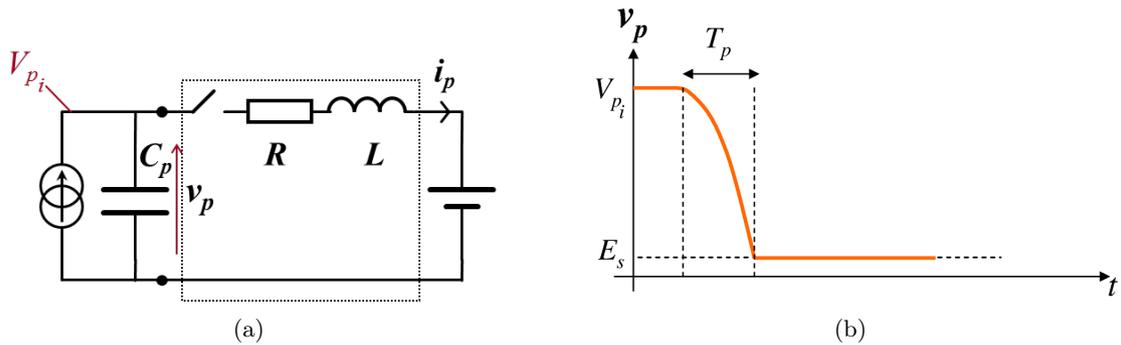


FIGURE 4.12: (a) schéma de principe d'un transfert inductif de type synchrone et (b) tension piézoélectrique pendant la décharge en fonction du temps

En utilisant l'expression idéale du courant (4.6) :

$$i_p(t) = \frac{(V_{p_i} - E_s)}{L \cdot \omega_0} \sin(\omega_0 \cdot t) \quad (4.6)$$

On ferme l'interrupteur pendant une durée T_p égale au quart de la pseudo période du circuit $L \cdot C_p$ (equation 4.7).

$$T_p = \frac{\pi}{2} \sqrt{L \cdot C_p} \quad (4.7)$$

Les pertes joules associées à ce transfert sont déterminées en intégrant le carré du courant pendant T_p et en multipliant par la résistance R (4.8).

$$W_r = \frac{\pi}{4} C_p \frac{(V_{p_i} - E_s)^2}{Q} \quad (4.8)$$

avec $Q = \frac{1}{R} \cdot \sqrt{\frac{L}{C_p}}$ le facteur d'amortissement du circuit RLC_p .

A facteur de qualité élevé, l'utilisation d'un élément inductif entre C_p et E_s permet d'obtenir un rendement de conversion intéressant même à rapport de tensions $\frac{E_s}{V_{p_i}}$ faible et non constant. Le convertisseur inductif est donc retenu pour notre application. Néanmoins, on remarque qu'il reste une quantité d'énergie stockée dans l'inductance à la fin de cette phase T_p . La partie II détaille le fonctionnement de plusieurs circuits inductifs à décharge synchrone permettant de gérer ce phénomène.

4.4 Gestion de l'énergie électrique

Afin d'implémenter la décharge synchrone, la partie de gestion du CRE doit implémenter les fonctions de détection du maximum de la tension piézoélectrique et celle de commande du circuit de conversion inductif. De plus, cette partie doit rendre le CRE autonome en énergie et permettre l'alimentation du Capteur Communicant. Le CRE est réalisé en technologie intégrée pour satisfaire les critères d'encombrement de notre application, c'est à dire un volume inférieur à quelques cm^3 .

4.4.1 État de l'art des circuits intégrés de gestion d'énergie

- Technique Standard et SSHI :
 - ★ Le circuit de l'IMEC [Stanzione *et al.*, 2013] implémente la technique d'extraction standard avec un *Buck* qui réalise le MPPT. Ce circuit est tolérant à la gamme de tension [5 V-60 V] et est utilisé pour récupérer l'énergie mécanique d'un pneu de voiture. Si son rendement est important (88%), ce dernier n'optimise pas l'extraction d'énergie contrairement aux techniques non linéaires.
 - ★ Une implémentation intégrée de la technique SSHI a été réalisée par [Ramadass et Chandrakasan, 2010]. Le circuit utilise une "inductance partagée" en externe qui inverse la tension v_p et converti/régule la tension v_{rect} en tension utilisable (1,8 V) sur capacité de stockage. Toutefois, l'adaptation de la tension v_{rect} à $V_{rectopt}$ n'est pas implémentée et la tolérance à la tension du récupérateur est limitée par la technologie (<5 V).
- Technique SECE :
 - ★ [Kempitiya *et al.*, 2013] a réalisé un circuit intégré implémentant une décharge synchrone pour la récupération d'énergie électrostatique. Ce circuit permet de gérer une topologie inductive de type *Buck* et récupère 308 nW dans une capacité de 10 μF à 98 Hz. Non seulement ce dernier est très loin de la puissance électrique visée par notre travail, mais aucune indication concernant sa consommation énergétique ou son autonomie n'est stipulée. Le circuit de [Torres et Rincon-Mora, 2010] réalise la précharge du récupérateur électrostatique réalisée par un *Buck* synchrone et la récupération d'énergie s'effectue à tension constante (celle de la batterie).

★ Concernant la récupération d'énergie par principe piézoélectrique, le circuit de [Kwon et Rincon-Mora, 2010] (comme celui de [Xu *et al.*, 2007]) met en œuvre une décharge synchrone par l'intermédiaire d'un circuit *Boost* inductif (voir figure 4.13(a)). Le circuit est dédié à des récupérateurs dont la tension de sortie est inférieure à celle de l'élément de stockage, ce qui diffère de notre application. De plus, son auto-alimentation n'est pas mentionnée. Dans [Kwon et Rincon-Mora, 2013] (figure 4.13(b)), la stratégie d'extraction est réalisée par un *Buck-Boost*. Ce circuit met en œuvre une décharge au maximum lorsque le récupérateur a atteint $-V_{pi}$ (technique SECE) après l'avoir préchargé à son maximum de tension $+V_{pi}$. Le circuit est limité à 15 V.

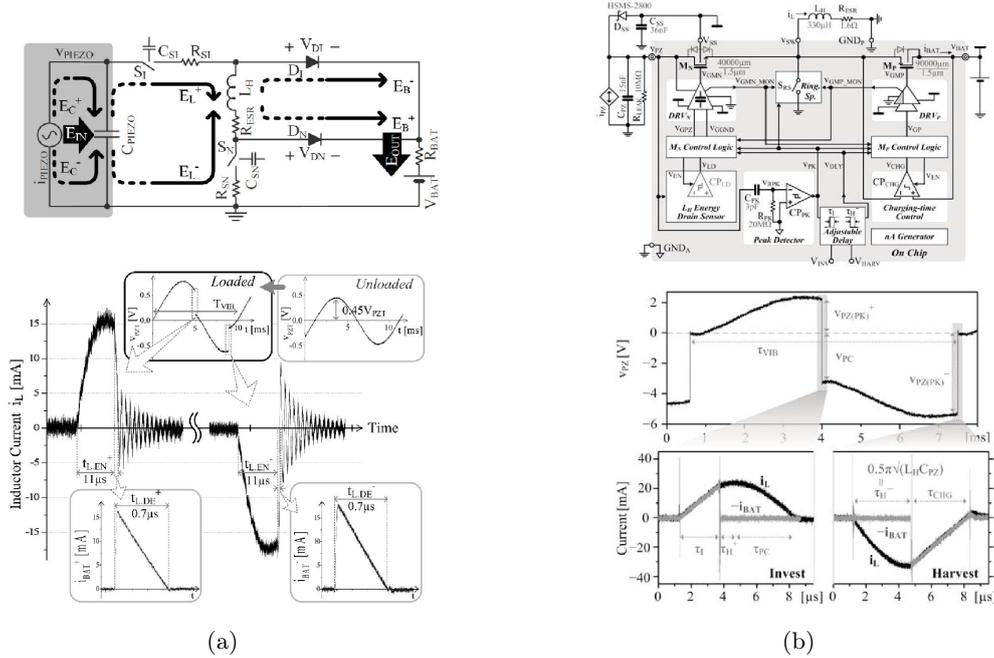


FIGURE 4.13: circuits intégrés dédiés aux récupérateurs piézoélectriques, utilisant la technique SECE (ou dérivée) comme stratégie d'extraction. Illustrations issues de (a) [Kwon et Rincon-Mora, 2009] et (b) [Kwon et Rincon-Mora, 2013]

★ Le CRE de [Hehn *et al.*, 2012] illustré figure 4.14 met en œuvre la décharge synchrone par l'intermédiaire d'un *Buck* ou d'un *Buck-Boost* (au choix).

Le circuit auto-démarre et fonctionne de manière autonome sur capacité mais n'accepte que des tensions d'entrée inférieures à 20 V car le circuit intégré est limité par la tension maximale de la technologie.

Ces circuits ne sont pas adaptés aux conditions de fonctionnement de notre application, et notamment aux hautes tensions de sortie du récupérateur utilisé.

4.5 Axes de recherche et positionnement de la thèse

4.5.1 Extraction et conversion de l'énergie électrique

La décharge synchrone par l'intermédiaire d'un composant inductif est sélectionnée pour réaliser l'extraction et la conversion de l'énergie électrique issue d'un récupérateur d'énergie piézoélectrique excité en basse fréquence. Cependant, le récupérateur de notre application présente des tensions très importantes comparées aux tensions de fonctionnement des systèmes électroniques standards. Cela

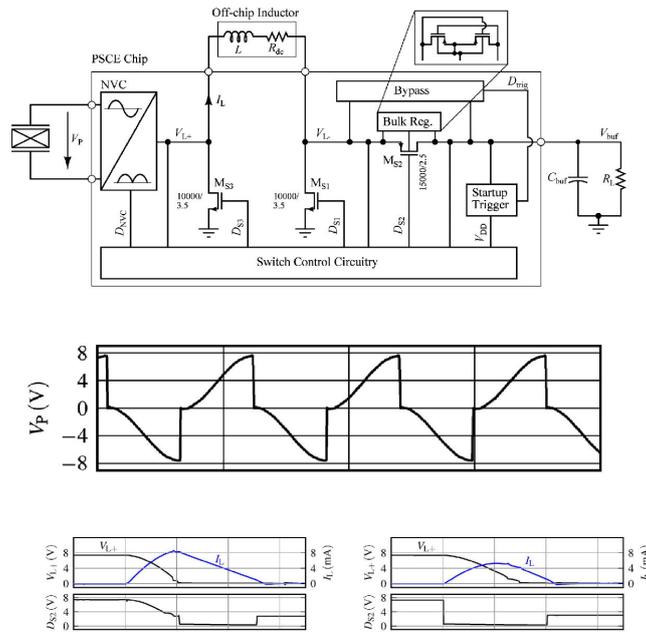


FIGURE 4.14: circuit intégré de récupération d'énergie de [Hehn *et al.*, 2012]

complice la mise en œuvre de la partie de gestion du CRE. La partie II propose plusieurs convertisseurs inductifs dits "à décharge synchrone", analyse leurs rendements énergétiques et sélectionne l'un d'eux. Ce dernier est particulièrement adapté à la conversion de tensions importantes : il allie efficacité de conversion et facilité de commande.

Une des problématiques de la technique SECE est que sa mise en œuvre nécessite une décharge de quantité d'énergie importante pendant une durée faible comparée à la période mécanique. Ceci est d'autant plus vrai pour notre application car la fréquence mécanique est très faible. Ainsi, pour espérer récupérer $100 \mu\text{W}$ à 1 Hz , le convertisseur doit décharger $50 \mu\text{J}$ à $100 \mu\text{J}$ à la fois. Le composant inductif doit être dimensionné pour pouvoir stocker cette énergie ce qui implique souvent l'augmentation de son volume. La partie II propose une nouvelle technique d'extraction synchrone dérivée de la technique SECE qui segmente le transfert d'énergie en plusieurs paquets, permettant de résoudre le problème d'encombrement lié à la décharge synchrone¹⁰.

4.5.2 Gestion de l'énergie électrique

La caractéristique commune aux circuits intégrés présentés est qu'ils possèdent tous une inductance pour réaliser l'extraction. Ce point confirme la pertinence d'une conversion inductive pour les récupérateurs piézoélectriques et électrostatiques. Cette inductance est généralement située hors du circuit intégré ("off-chip") car sa valeur est importante ($> 1 \mu\text{H}$).

Cependant, ces circuits ne sont pas tolérants aux tensions élevées ($> 100 \text{ V}$), ce qui est un inconvénient majeur, puisque l'énergie récupérable issue d'un récupérateur piézoélectrique est proportionnelle au carré de sa tension. Par ailleurs, utiliser une technologie intégrée tolérante aux tensions élevées ne satisfait pas le critère de coût imposé par l'industriel. Pour notre application, la gamme de puissance électrique récupérable est limitée puisque la fréquence d'excitation mécanique est très faible. Il est donc nécessaire d'utiliser des récupérateurs dont la tension de sortie est importante¹¹.

10. cette problématique étant aussi valable pour beaucoup de techniques non linéaires

11. l'optique d'utiliser des matériaux piézoélectriques empilés (proposés par le fabricant "Noliac" notamment) pour augmenter la capacité et diminuer la tension, ne satisfait pas la contrainte de coût imposée par l'industriel

La partie III propose donc de réaliser un CRE possédant les caractéristiques suivantes :

- L'auto-alimentation de ses fonctions (la décharge synchrone notamment) ainsi que l'alimentation d'un Capteur Communicant sans batterie rechargeable. Le CRE doit fonctionner sur capacité afin de réduire le coût et l'encombrement du SAE visé par Oxylane.
- La gestion des hautes tensions du récupérateur, tout en respectant la spécification de faible coût. Cet aspect est entre autres résolu dans la partie II grâce au choix d'une architecture d'extraction adaptée.
- L'adaptation à une large gamme de piézoélectriques et de circuits d'extraction afin de prévoir un éventuel changement de récupérateur. Ce point est abordé dans la partie III par la mise en œuvre d'un circuit intégré configurable.

L'axe de recherche de ce travail de thèse, plus large que l'application visée par l'industriel, consiste à réduire l'encombrement des CRE tout en préservant un conditionnement électrique optimisé et une gestion d'énergie autonome.

TABLE 4.2: récapitulatif et comparaison des principales techniques d'extraction d'énergie pour les récupérateurs piézoélectriques

Nom de la technique	Schéma électrique simplifié	Références	Puissance maximale récupérable	Conditions optimales	Gain en puissance comparé à ③	Avantages / Inconvénients
① Charge résistive <i>Resistive load</i>			$\frac{\pi}{2} \cdot C_p \cdot V_{p_o}^2 \cdot f_{meca}$	$R_{opt} = \frac{1}{2\pi \cdot f_{meca} \cdot C_p}$	$\frac{\pi}{2} \approx 1,5$	⊙ : énergie électrique inutilisable.
② SSHI parallèle sur charge résistive (<i>parallel SSHI AC</i>)		[Guyomar <i>et al.</i> , 2006] [Guyomar <i>et al.</i> , 2005]	$\frac{2e^X}{1 - e^X} C_p \cdot V_{p_o}^2 \cdot f_{meca}$	$T = \pi \cdot \sqrt{L \cdot C_p}$ $R_{opt} = \frac{1}{2f_{meca} \cdot C_p(e^X - 1)}$	$\frac{2e^X}{1 - e^X} \approx \frac{4Q}{\pi}$	⊙ : énergie électrique inutilisable.
③ Standard ou "tension continue redressée" (<i>Rectified DC Load</i>)		[Ottman <i>et al.</i> , 2002] [Roundy et Wright, 2004] [Lefeuvre <i>et al.</i> , 2007a]	$C_p \cdot V_{p_o}^2 \cdot f_{meca}$	$V_{rectopt} = \frac{V_{p_o}}{2}$	1	⊙ : simplicité, technique passive. ⊙ : extraction non optimisée, besoin d'un second convertisseur
④ Doubleur de tension (<i>Voltage Doubler</i>)		[Ramadass, 2009]	$C_p \cdot V_{p_o}^2 \cdot f_{meca}$	$V_{rectopt} = V_{p_o}$	1	⊙ : tension doublée, masse commune avec le récupérateur. ⊙ : besoin d'un second convertisseur
⑤ SSHI parallèle sur tension continue (<i>Parallel SSHI DC</i>)		[Guyomar <i>et al.</i> , 2006]	$\frac{2}{1 - e^X} C_p \cdot V_{p_o}^2 \cdot f_{meca}$	$V_{rectopt} = \frac{V_{p_o}}{1 - e^X}$ $T = \pi \sqrt{L \cdot C_p}$	$\frac{2}{1 - e^X} \approx \frac{4Q}{\pi}$	⊙ : extraction optimisée. ⊙ : dépendance à Q, besoin d'un second convertisseur
⑥ SSHI série sur tension continue (<i>Series SSHI DC</i>)		[Lefeuvre <i>et al.</i> , 2006]	$\frac{1 + e^X}{1 - e^X} C_p \cdot V_{p_o}^2 \cdot f_{meca}$	$V_{rectopt} = \frac{V_{p_o}}{2}$ $T = \pi \sqrt{L \cdot C_p}$	$\frac{1 + e^X}{1 - e^X} \approx \frac{4Q}{\pi}$	⊙ : extraction optimisée. ⊙ : dépendance à Q, besoin d'un second convertisseur
⑦ Pont de diodes Commuté (<i>Switch Only with rectifier</i>)		[Ramadass, 2009]	$2C_p \cdot V_{p_o}^2 \cdot f_{meca}$	$V_{rectopt} = V_{p_o}$	2	⊙ : simplicité. ⊙ : besoin d'un second un convertisseur
⑧ SECE (<i>Synchronous Electric Charge Extraction</i>)		[Lefeuvre <i>et al.</i> , 2005]	$4C_p \cdot V_{p_o}^2 \cdot f_{meca}$	$T = \frac{\pi}{2} \sqrt{L \cdot C_p}$	4	⊙ : extraction optimisée, indépendance à Q et à la charge.
⑨ Extraction de charge active (<i>Active Charge Extraction ou Single-Supply Prebiasing</i>)		[Lefeuvre <i>et al.</i> , 2009] [Dicken <i>et al.</i> , 2012] [Deterre <i>et al.</i> , 2012]	$8C_p \cdot V_{p_o}^2 \cdot f_{meca} \frac{e^X}{1 - e^{2X}}$	$V_{cc} = 2V_{p_o} \frac{e^X}{1 - e^{2X}}$	$\frac{8e^X}{1 - e^{2X}} \approx \frac{8Q}{\pi}$	⊙ : extraction très optimisée. ⊙ : difficulté de mise en œuvre, dépendance à Q, besoin d'un second convertisseur

T = durée de commutation lorsqu'un interrupteur est utilisé, V_{p_o} = tension du piézoélectrique en circuit ouvert, f_{meca} = fréquence d'excitation mécanique, X = coefficient d'inversion = $\frac{-\pi}{2Q}$,
 $Q = \frac{1}{R} \sqrt{\frac{L}{C_p}}$ avec R la résistance série (inductance + interrupteur), cas où $V_{p_o} \gg$ seuils des diodes

Conclusion de la partie

Cette partie détaille chaque étage du Système de Récupération d'Énergie, de l'environnement mécanique à l'étage de conditionnement électrique. En partant du produit visé par l'industriel et de son environnement de fonctionnement, l'énergie mécanique est justifiée pour rendre autonome ce Capteur Communicant.

L'énergie mécanique est convertie en énergie électrique grâce à l'effet piézoélectrique. Sa densité d'énergie, ses potentialités d'intégration, sa disponibilité et son faible coût en font un principe pertinent. Le régime de fonctionnement du matériau piézoélectrique sera quasi-statique : l'environnement mécanique impose une déformation lente et répétitive (0,5 Hz - 2 Hz) au récupérateur, déformation qui est transformée en énergie électrique haute tension (> 100 V) par le matériau piézoélectrique. L'énergie électrique disponible est comprise entre $100 \mu\text{J}$ et $500 \mu\text{J}$ par déformation mécanique.

Le but de cette thèse est de réaliser un CRE, dont la fonction principale est de conditionner, c'est à dire extraire et convertir l'énergie électrique pour le Capteur Communicant. Ses sous-fonctions sont l'extraction, la conversion, le stockage et la gestion de l'énergie électrique.

Parmi de nombreuses techniques d'extraction, la technique SECE (appelée aussi "décharge synchrone") est sélectionnée pour son extraction efficace quel que soit le facteur de qualité du composant inductif utilisé, sa facilité d'implémentation et son faible encombrement. Pour implémenter cette technique, le CRE utilise un élément inductif pour convertir l'énergie du récupérateur et la transférer dans un élément de stockage basse tension qui sera dédié à l'alimentation du Capteur Communicant.

La partie II propose une architecture de conditionnement électrique et une stratégie d'extraction adaptées aux problématiques de faibles fréquences et de hautes tensions issues de récupérateurs piézo-électriques.

Deuxième partie

Conception générale du Circuit de
Récupération d'Énergie :
Architecture d'extraction et de conversion
électrique

Introduction de la partie

La partie précédente a montré qu'il était efficace d'utiliser la technique SECE et un convertisseur inductif entre le récupérateur piézoélectrique et l'élément de stockage E_s . Le tableau 4.3 résume les spécifications d'entrée étayées par l'état de l'art précédent, elles seront suivies tout au long de ce manuscrit.

TABLE 4.3: spécifications d'entrée du CRE

Type	Spécifications	Valeurs ou commentaires
Spec. primaires	Permettre sa propre autonomie et celle d'un Capteur Communicant	Consommation du Capteur Communicant : 100 μ W
	Adaptabilité et polyvalence à une large gamme de récupérateurs piézoélectriques et d'inductances	$1 \text{ nF} < C_p < 100 \text{ nF}$ $100 \text{ } \mu\text{H} < L_p < 10 \text{ mH}$
	Décharge synchrone, convertisseur inductif	Technique SECE
Spec. contraintes	Haute tension du piézoélectrique	$V_{p_o} \leq 200 \text{ V}$
	Faible fréquence mécanique	$1 \text{ Hz} < F_{meca} < 100 \text{ Hz}$
	Faible coût	Quelques euros
	Faible encombrement	Quelques cm^3

Le lecteur notera que les plages de valeurs sont choisies relativement larges : elles témoignent d'une volonté d'élargir la portée de ce travail à d'autres utilisations et notamment pour la récupération d'énergie mécanique vibratoire.

Plusieurs topologies de convertisseurs inductifs existent mais elles ne possèdent pas toutes le même encombrement et leurs performances (rendements) diffèrent selon les conditions de fonctionnement (tension d'entrée, de sortie, ...). La technique SECE, notamment, impose des conditions de fonctionnement particulières aux convertisseurs : la tension d'entrée (v_p) chute de sa valeur maximale à zéro lors de la décharge du récupérateur piézoélectrique.

Le chapitre 5 propose l'analyse de trois convertisseurs inductifs à décharge synchrone et sélectionne l'un d'eux selon trois critères : rendement, encombrement et facilité d'implémentation. Le chapitre 6 détaille, optimise et conçoit le convertisseur inductif sélectionné. Face à la problématique de décharges énergétiques importantes, le chapitre 7 propose une nouvelle technique d'extraction permettant l'utilisation et l'augmentation du rendement de conversion dans des circuits magnétiques de faibles volumes.

Le tableau 4.4 liste les notations, grandeurs et symboles utilisés dans cette partie.

TABLE 4.4: notations, symboles et grandeurs

Symboles	Quantités / grandeurs	Unités
v_p	Tension aux bornes du récupérateur piézoélectrique	[V]
f_{mecca}	Fréquence d'excitation mécanique du récupérateur	[Hz]
C_p	Capacité du piézoélectrique	[F]
V_{p_o}	Tension crête aux bornes du récupérateur en circuit ouvert	[V]
V_{p_i}	Tension aux bornes du récupérateur juste avant une décharge (technique SECE)	[V]
L_p	Inductance primaire de l'inductance-couplée du <i>Flyback</i>	[H]
L_s	Inductance secondaire de l'inductance-couplée du <i>Flyback</i>	[H]
L	Inductance du <i>Buck</i> ou du <i>Buck-Boost</i>	[H]
v_{rect}	Tension en sortie du circuit [récupérateur → pont de diodes → capacité de filtrage]	[V]
$V_{rect_{opt}}$	Tension en sortie du circuit [récupérateur → pont de diodes → capacité de filtrage], optimisant la récupération d'énergie	[V]
V_{rect_o}	Tension crête redressée aux bornes du circuit [récupérateur → pont de diodes] en circuit ouvert	[V]
L_s	Inductance secondaire de l'inductance-couplée du <i>Flyback</i>	[H]
i_p	Courant traversant le primaire du <i>Flyback</i>	[A]
i_s	Courant traversant le secondaire du <i>Flyback</i>	[A]
E_s	Tension aux bornes de l'élément de stockage (E_s ou C_s)	[V]
C_s	Capacité de l'élément de stockage capacitif	[F]
m	Rapport de transformation de l'inductance-couplée $\sqrt{\frac{L_s}{L_p}}$	[SU]
M	Rapport des tensions maximales $\frac{E_s}{V_{p_i}}$	[SU]

Circuits inductifs à décharge synchrone

Résumé : ce chapitre compare les circuits de mise en œuvre de la décharge synchrone *Buck*, *Buck-Boost* et *Flyback*. Un modèle Matlab/Simulink[©] évalue leurs rendements énergétiques en tenant compte uniquement des pertes cuivre des composants inductifs. Le *Flyback* à décharge synchrone est choisi parmi ces circuits : il atteint un rendement de 83% à faible couplage et faible facteur de qualité électrique.

5.1 Introduction

Les noms des convertisseurs étudiés dans ce chapitre sont suivis de l'expression "à décharge synchrone". Cela permet de les distinguer des alimentations à découpage classiques fonctionnant à partir d'une source de tension continue en entrée. En effet, dans le cas d'une décharge synchrone, la tension d'entrée évolue car le récupérateur possède une impédance fortement capacitive.

Le transfert entre le récupérateur piézoélectrique et l'élément de stockage E_s peut être direct (famille des "hacheurs série") ou indirect (famille des "hacheurs à accumulation inductive"), auquel cas l'énergie est transitoirement stockée avant d'être restituée [Ferrieux et Forest, 2006].

5.2 Famille des "hacheurs série" : le *Buck* à décharge synchrone

Principe de fonctionnement : le *Buck* à décharge synchrone dont le schéma de principe est illustré par la figure 5.1(a), fonctionne en deux phases T_p et T_s qui se succèdent. Ces phases sont illustrées par la figure 5.1(b) et détaillées ci-dessous.

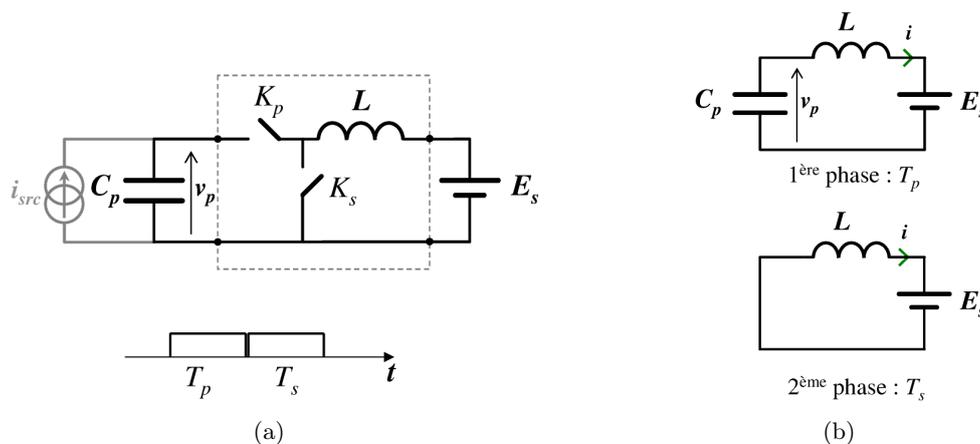


FIGURE 5.1: (a) schéma de principe du *Buck* à décharge synchrone et ses (b) deux phases de fonctionnement

- La 1^{ère} phase, de durée T_p , fait apparaître simultanément un stockage (dans l'inductance L) et un transfert (dans l'élément de stockage E_s). A la fin de cette durée, le courant du récupérateur

piézoélectrique atteint son maximum ($i_p(T_p) = I_{Lmax}$) et la tension du récupérateur s'arrête à E_s . La durée T_p dure le quart de la pseudo période du circuit LC_p (voir équation 5.1), en considérant les formes de tensions et de courants parfaitement sinusoïdales.

$$T_p = \frac{\pi}{2} \sqrt{L \cdot C_p} \quad (5.1)$$

- La 2^{ème} phase, de durée T_s , décharge l'énergie électrique précédemment accumulée dans l'inductance, vers l'élément de stockage E_s (équation 5.2).

$$T_s = \frac{L \cdot I_{Lmax}}{E_s} \quad (5.2)$$

Ce convertisseur est utilisé pour les principes piézoélectriques [Hehn *et al.*, 2012] et électrostatiques [Torres et Rincon-Mora, 2010]. On remarque que la fonction d'extraction de l'énergie n'est pas optimisée, puisque la quantité $\frac{1}{2}C_p \cdot E_s^2$ n'est pas transférée.

[Hehn *et al.*, 2012] pallie cet inconvénient en mettant en œuvre ce circuit d'une façon légèrement différente : toujours dans une optique de décharge synchrone au maximum de tension piézoélectrique, sa stratégie d'extraction¹ permet de décharger complètement la capacité C_p jusqu'à une tension v_p nulle. Le schéma de principe est illustré en figure 5.2.

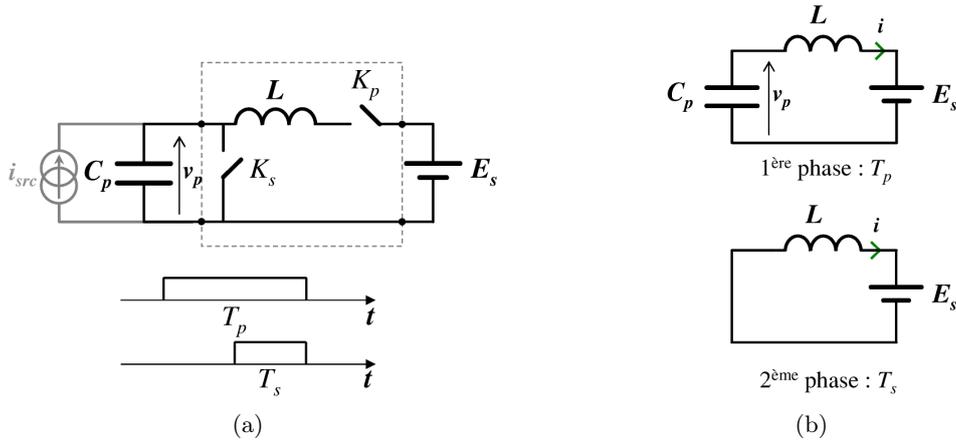


FIGURE 5.2: (a) schéma de principe du *Buck* à décharge synchrone "amélioré" proposé par [Hehn *et al.*, 2012] et ses (b) deux phases de fonctionnement

La durée T_p est déterminée en résolvant $v_p(T_p) = 0$ (voir équation 5.3).

$$v_p(t) = E_s + (V_{p_i} - E_s) \cos(\omega t) \Rightarrow T_p = \sqrt{L \cdot C_p} \arccos\left(\frac{-1}{\frac{V_{p_i}}{E_s} - 1}\right) \quad (5.3)$$

Mise en œuvre : le schéma du *Buck* à décharge synchrone "amélioré" est illustré figure 5.3(a) et un exemple de simulation SPICE est donné figure 5.3(b).

Les commandes des transistors sont différentes de la version basique détaillée précédemment, le transistor K_p (PMOS) est laissé passant pendant la fermeture de K_s (NMOS) afin de laisser descendre v_p jusqu'à zéro.

1. appelée "*SECE*₂₃" dans [Hehn *et al.*, 2012]

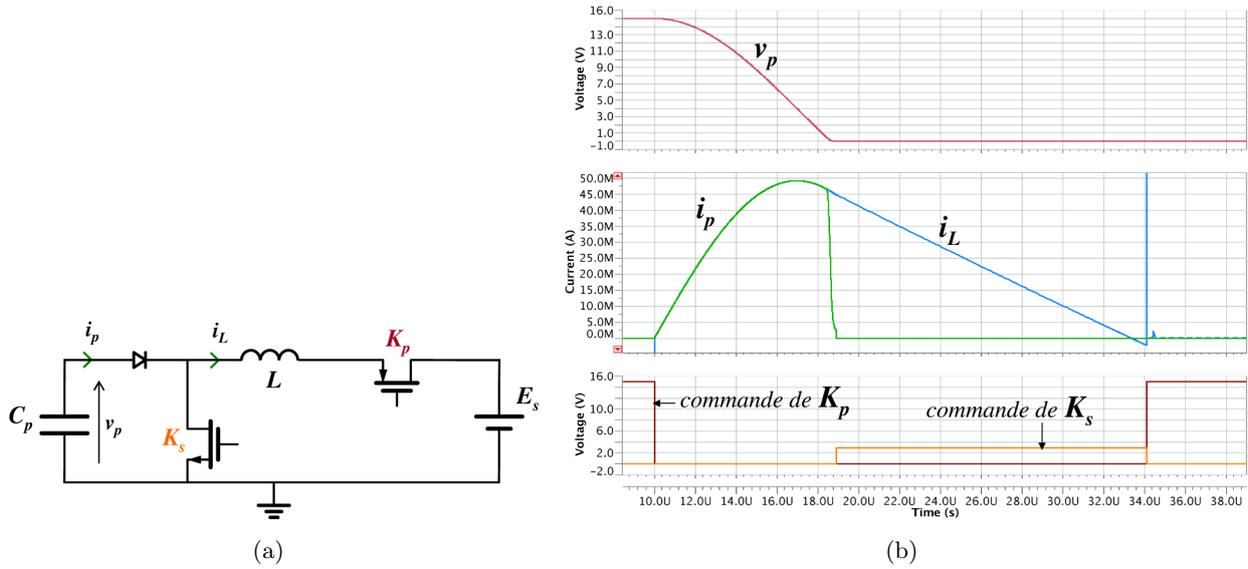


FIGURE 5.3: (a) mise en œuvre pratique du convertisseur *Buck* à décharge synchrone "amélioré" (voir figure 5.2) et (b) simulation SPICE pour $L = 1$ mH, $C_p = 20$ nF, $E_s = 3$ V et $V_{p_i} = 15$ V

5.3 Hacheurs à stockage inductif : étude du *Buck-Boost* et du *Flyback*

Les hacheurs à stockage inductif font partie des hacheurs dit "à accumulation" qui nécessitent une phase de stockage intermédiaire entre la source d'entrée et celle de sortie. Dans le cadre d'une décharge synchrone, ce type de circuit fonctionne en deux phases qui se succèdent :

- Pendant la 1^{ère} phase T_p , l'énergie est stockée dans l'inductance et la tension v_p décroît jusqu'à zéro. Toute l'énergie contenue dans C_p (c'est à dire $\frac{1}{2}C_p V_{p_i}^2$) est transférée dans L .
- Pendant la 2^{ème} phase T_s , l'énergie précédemment accumulée dans l'inductance est déchargée dans l'élément de stockage E_s .

Les circuits *Buck-Boost* et *Flyback* à décharge synchrone sont étudiés dans les parties suivantes.

5.3.1 Le *Buck-Boost* à décharge synchrone

Le convertisseur *Buck-Boost* à décharge synchrone est représenté par deux schémas de principe en figure 5.4(a). Le premier ne fait intervenir que deux interrupteurs mais a l'inconvénient de proposer une tension de sortie inversée. Le deuxième² n'inverse pas la polarité de la tension E_s mais fait intervenir un interrupteur de plus sur le chemin de chaque phase. La figure 5.4(b) montre les deux phases de fonctionnement d'un convertisseur *Buck-Boost* à décharge synchrone.

[Lefeuvre *et al.*, 2007b] et [Hehn *et al.*, 2012] proposent des exemples d'implémentation du *Buck-Boost* à décharge synchrone. Dans [Lefeuvre *et al.*, 2007b], l'interrupteur K_s est remplacé par une diode, dont la conduction est provoquée par le blocage de K_p . [Meninger *et al.*, 2001] utilise ce circuit pour la récupération d'énergie par principe électrostatique.

Les expressions de T_p et T_s sont données par l'équation 5.4, en considérant l'évolution des formes d'ondes parfaite :

$$\begin{aligned} T_p &= \frac{\pi}{2} \sqrt{L \cdot C_p} \\ T_s &= \frac{L \cdot I_{Lmax}}{E_s} \end{aligned} \quad (5.4)$$

2. qui est en fait, l'association d'un *Buck* et d'un *Boost*

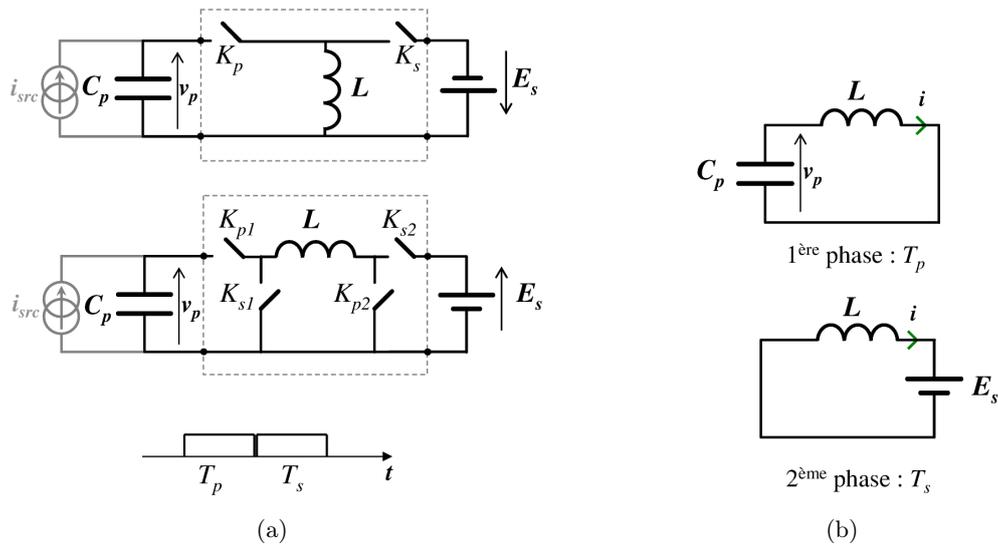


FIGURE 5.4: (a) deux schémas de principe du circuit *Buck-Boost* à décharge synchrone et ses (b) deux phases de fonctionnement. K_{p1} et K_{p2} sont fermés/ouverts ensemble pendant T_p (idem pour K_{s1} et K_{s2} pendant T_s).

Mise en œuvre pratique : la figure 5.5(a) illustre la mise en œuvre d'un tel convertisseur (version "4 interrupteurs") et la figure 5.5(b) montre un exemple de simulation SPICE.

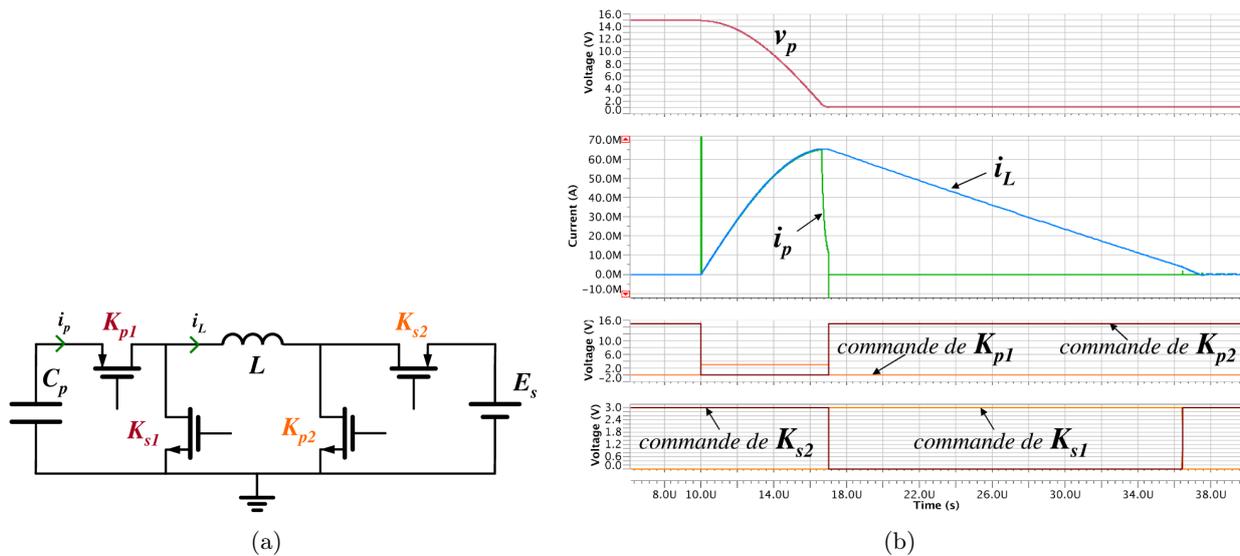


FIGURE 5.5: (a) mise en œuvre pratique du convertisseur *Buck-Boost* à décharge synchrone et (b) simulation SPICE pour $L = 1 \text{ mH}$, $C_p = 20 \text{ nF}$, $E_s = 3 \text{ V}$ et $V_{p_i} = 15 \text{ V}$

5.3.2 Le *Flyback* à décharge synchrone

Le convertisseur *Flyback* à décharge synchrone fonctionne exactement de la même façon que son homologue *Buck-Boost* à la différence près que l'inductance utilisée pendant T_p est différente de celle utilisée pendant T_s . Ceci est réalisé par deux inductances L_p et L_s couplées par un circuit magnétique commun. Son schéma de principe est illustré figure 5.6(a). La figure 5.6(b) montre les deux phases de fonctionnement d'un convertisseur *Flyback* à décharge synchrone.

Mise en œuvre : le schéma proposé figure 5.7(a) remplace la diode de [Lefeuve *et al.*, 2005] par un interrupteur commandé. La tension de seuil de la diode n'étant pas négligeable devant la tension

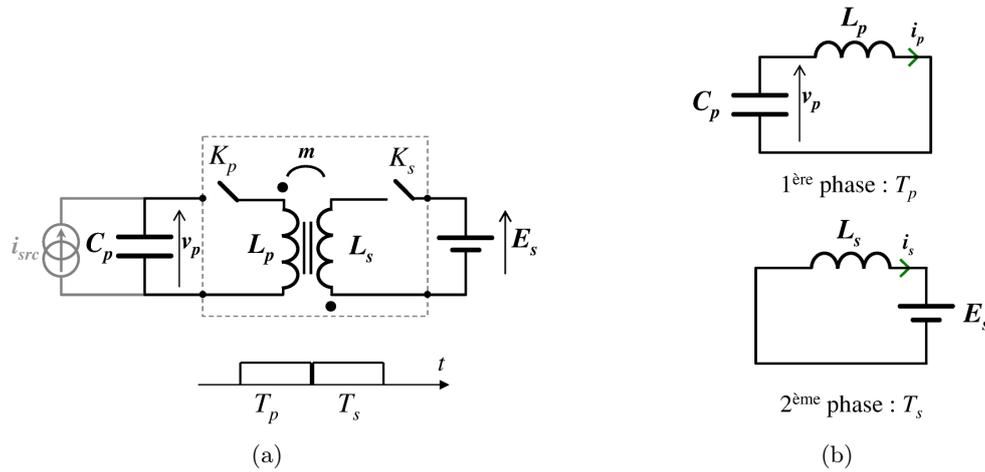


FIGURE 5.6: (a) schéma de principe du circuit *Flyback* à décharge synchrone et ses (b) deux phases de fonctionnement

E_s ($\approx 0,7\text{ V}$ contre 3 V), cette modification permet de réduire les pertes résistives. La simulation de ce circuit est disponible figure 5.7(b). Les expressions non-amorties des durées T_p et T_s sont données par les équations 5.5.

$$\begin{aligned} T_p &= \frac{\pi}{2} \sqrt{L_p \cdot C_p} \\ T_s &= \frac{L_s \cdot I_{smax}}{E_s} \end{aligned} \quad (5.5)$$

$m = \sqrt{\frac{L_s}{L_p}}$ est le rapport de transformation de l'inductance-couplée et $M = \frac{E_s}{V_{p_i}}$ le rapport des tensions. Ce circuit est utilisé pour la récupération d'énergie électrostatique [Despesse, 2005] et à électrets [Boisseau, 2011] qui ont comme caractéristique commune de posséder un rapport de tensions M très faible puisque ces récupérateurs atteignent des tensions au-delà de quelques centaines de volts. L'inductance-couplée³ réalise la conversion d'une énergie de type forte tension / faible courant (côté récupérateur) en énergie de type faible tension / fort courant (côté élément de stockage) par le biais de son rapport de transformation m .

Les récupérateurs utilisés dans ce travail ont des tensions très supérieures à l'élément de stockage E_s . Dans ces conditions de fonctionnement, les circuits *Buck* et *Buck-Boost* sont équivalents car les expressions de leurs formes d'ondes deviennent identiques pour $V_{p_i} \gg E_s$. Pour le cas d'une application possédant un rapport de tensions M faible, il est donc prévisible que ces deux circuits aient des rendements égaux.

Néanmoins, l'intérêt d'utiliser une inductance-couplée (*Flyback*) à la place d'une inductance unique (*Buck-Boost*) est loin d'être évident en terme d'encombrement et d'efficacité. L'inductance-couplée permet-elle un transfert d'énergie plus efficace ? Quelles en sont les limites ? La section suivante propose de répondre à ces questions par une comparaison théorique du rendement énergétique des circuits *Buck-Boost* et *Flyback*.

3. préférée à l'appellation "inductances couplées"

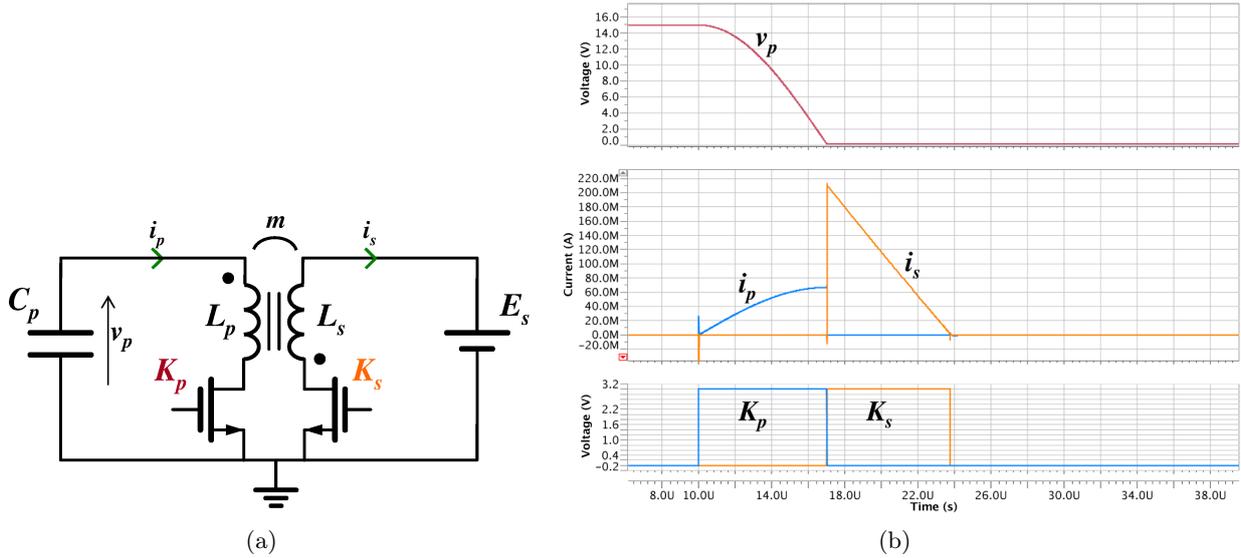


FIGURE 5.7: (a) mise en œuvre pratique du convertisseur *Flyback* à décharge synchrone et (b) simulation SPICE pour $L_p = 1$ mH, $L_s = 100$ μ H, $C_p = 20$ nF, $E_s = 3$ V et $V_{p_i} = 15$ V

5.4 Comparaison théorique des circuits *Buck-Boost* et *Flyback* classiques

Les circuits *Buck-Boost* et *Flyback* ont un fonctionnement identique, leur différence n'existant que par le rapport de transformation m du *Flyback*.

5.4.1 Hypothèses de départ

Au regard de leurs formes d'ondes, les deux circuits fonctionnent en régime de courant discontinu puisque leurs courants s'annulent pendant la période d'excitation mécanique. On supposera dans cette démonstration que la tension d'entrée V_{p_i} et celle de sortie E_s sont constantes, ce qui correspond au fonctionnement d'une alimentation à découpage classique. Pour simplifier les calculs, il est considéré que la résistance série des bobinages est assez faible pour supposer l'évolution temporelle du courant linéaire et que les interrupteurs sont parfaits. Le schéma de principe, commun aux deux circuits, est illustré figure 5.8(a).

Par son rapport de transformation m , le *Flyback* transforme les $\frac{1}{2}L_p I_{P_{max}}^2$ accumulés au primaire en $\frac{1}{2}L_s I_{S_{max}}^2$ au secondaire. De son côté, le *Buck-Boost* effectue le transfert à rapport de transformation m unitaire. La figure 5.8(b) montre les allures de ces courants.

5.4.2 Expression des pertes Joule

En appliquant la loi de Kirchhoff à ces deux circuits, les expressions des courants pendant la première et la seconde phase sont données par l'équation 5.6.

$$\begin{aligned}
 i_p(t) &= \frac{V_{p_i}}{L_p} \cdot t \\
 i_s(t) &= \begin{cases} I_{P_{max}} - \frac{E_s}{L_p} \cdot t & \text{pour le } \textit{Buck-Boost} \\ I_{S_{max}} - \frac{E_s}{L_s} \cdot t & \text{pour le } \textit{Flyback} \end{cases} \quad (5.6)
 \end{aligned}$$

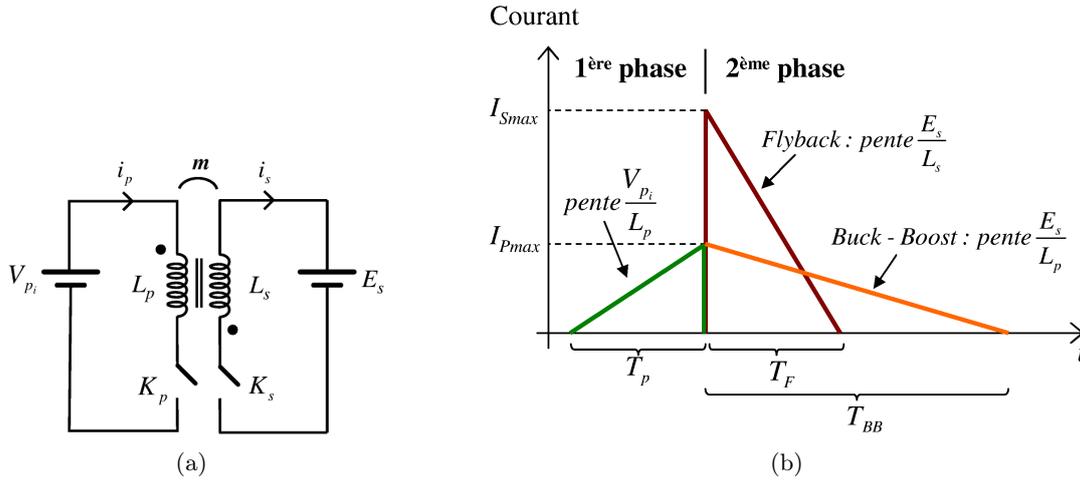


FIGURE 5.8: (a) schéma et (b) formes d'ondes simplifiées des circuits *Buck-Boost* et *Flyback* classiques en régime de courant discontinu. Le courant i_p est identique pour les deux circuits puisqu'il traverse la même inductance sous la même tension.

La durée de la première phase commune aux deux circuits est égale à $T_p = \frac{I_{Pmax} \cdot L_p}{V_{p_i}}$. La deuxième phase ($i_s(t) = 0$) du *Flyback* dure $T_F = \frac{I_{Smax} \cdot L_s}{E_s}$ et celle du *Buck-Boost* $T_{BB} = \frac{I_{Pmax} \cdot L_p}{E_s}$. En intégrant le carré des courants sur ces durées et en multipliant par la résistance des chemins respectifs, les pertes cuivre totales W_{BBtot} et W_{Ftot} du circuit *Buck-Boost* et *Flyback* respectivement, sont données par l'équation 5.7.

$$\begin{aligned}
 W_{BBtot} &= \underbrace{\frac{R_{BB} \cdot L_p \cdot I_{Pmax}^3}{3V_{p_i}}}_{\text{Buck-Boost phase 1}} + \underbrace{\frac{R_{BB} \cdot L_p \cdot I_{Pmax}^3}{3E_s}}_{\text{Buck-Boost phase 2}} \\
 W_{Ftot} &= \underbrace{\frac{R_{F_p} \cdot L_p \cdot I_{Pmax}^3}{3V_{p_i}}}_{\text{Flyback phase 1}} + \underbrace{\frac{R_{F_s} \cdot L_s \cdot I_{Smax}^3}{3E_s}}_{\text{Flyback phase 2}}
 \end{aligned} \tag{5.7}$$

Le lecteur attentif aura remarqué que les résistances impliquées dans la première phase du *Buck-Boost* et du *Flyback* sont différentes alors qu'elles utilisent la même inductance L_p . Le paragraphe suivant justifie cette différence.

5.4.3 Comparaison des pertes à volume de composant magnétique égal

Compte tenu des contraintes d'encombrement liées à l'application, on s'intéresse ici à la comparaison des pertes du *Buck-Boost* et du *Flyback* pour un volume de composant magnétique identique. En effet, il est intéressant de travailler à surface de noyau magnétique et de bobinage égales afin de comparer les pertes. En d'autres termes, l'aire du circuit magnétique ainsi que la surface de bobinage sont fixés et utilisés dans leurs totalité pour les deux circuits comparés. Les circuits utilisant la même inductance pour la première phase, il faut garder le même nombre de tours n_p à reluctance constante ($L_p = \frac{n_p^2}{\mathcal{R}}$). De ce fait, l'inexistant secondaire du *Buck-Boost* est remplacé par du cuivre supplémentaire en augmentant le diamètre du fil de bobinage, ce qui diminue sa résistance. La figure 5.9 illustre les composants magnétiques composés d'un noyau ferromagnétique (de type "ER" ici, voir figure 5.9(c)) canalisant les lignes de champs des bobinages enroulés autour de sa jambe.

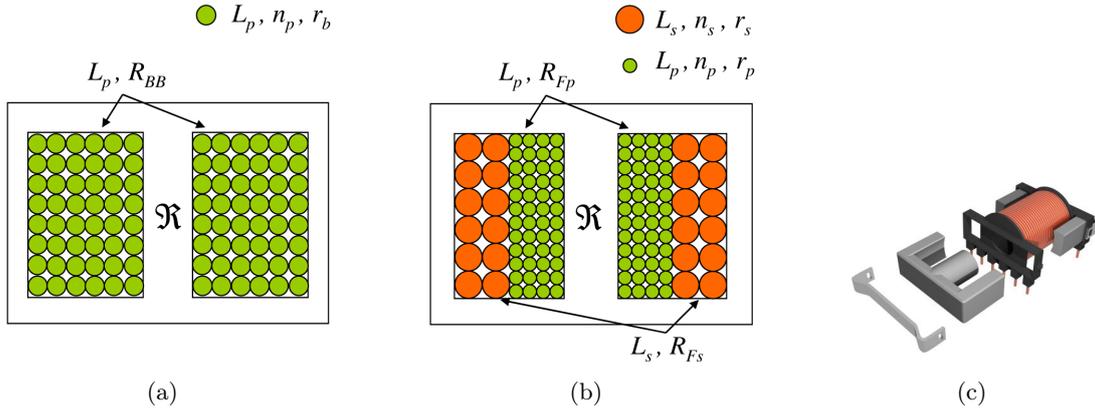


FIGURE 5.9: composants magnétiques du (a) *Buck-Boost* et du (b) *Flyback* pour une comparaison des pertes résistives à volume de composant magnétique égal. (c) Noyau ferromagnétique "ER". Image (c) issue de Wikipédia.

- Pour le *Flyback*, la surface des bobinages S_{BOB} est donnée par :

$$S_{BOB} = K \cdot \pi(n_p \cdot r_p^2 + n_s \cdot r_s^2)$$

Avec K le coefficient de foisonnement du fil. L'optimisation du *Flyback* implique que la surface bobineable du primaire soit égale à celle du secondaire ($n_p \cdot r_p^2 = n_s \cdot r_s^2$). Il vient donc :

$$R_{F_s} = \frac{\rho_{cu} \cdot n_s \cdot 2\pi \cdot \tau_{moy}}{\pi \cdot r_s^2} = \frac{\rho_{cu} \cdot m \cdot n_p \cdot 2\pi \cdot \tau_{moy}}{\pi \left(\frac{r_p}{\sqrt{m}}\right)^2} = m^2 \cdot R_{F_p}$$

avec τ_{moy} le rayon moyen du bobinage et ρ_{cu} la résistivité du cuivre.

- Pour le *Buck-Boost*, on fixe à son inductance L_p un rayon du fil de bobinage r_b supérieur à r_p pour combler l'espace manquant (figure 5.9) et ainsi travailler à volume de cuivre égal :

$$S_{BOB} = K \cdot \pi(2n_p \cdot r_p^2) = K \cdot \pi(n_p \cdot r_b^2)$$

avec $r_b = \sqrt{2}r_p$ le nouveau rayon du fil de bobinage du *Buck-Boost*. On trouve alors, pour le *Buck-Boost*, une résistance deux fois plus petite que celle de l'inductance primaire du *Flyback* :

$$R_{BB} = \frac{\rho \cdot n_p \cdot 2\pi \cdot \tau_{moy}}{\pi \cdot r_b^2} = \frac{R_{F_p}}{2}$$

On considère que le rapport des tensions est égal au rapport de transformation ($M = m$) et donc que $V_{p_i} = \frac{E_s}{M} = \frac{E_s}{m}$. En exprimant $W_{F_{tot}}$ en fonction de R_{BB} , L_p et $I_{P_{max}}$ dans l'équation (5.7) et en remplaçant E_s par $m \cdot V_{p_i}$, le rapport κ_{tot} des pertes totales des deux circuits est donné par (5.8).

$$\kappa_{tot} = \frac{W_{F_{tot}}}{W_{BB_{tot}}} = \frac{4m}{m+1} \quad (5.8)$$

On en déduit alors que les pertes cuivre du *Flyback* sont inférieures à celles du *Buck-Boost* pour un rapport de transformation m inférieur à un tiers.

Ce développement théorique tient compte uniquement des pertes cuivre dans les inductances et considère négligeable l'effet de la résistance sur l'évolution temporelle des courants. De plus, il est valable pour une tension d'entrée qui n'évolue pas et pour un rapport de tension égal au rapport de transformation ($m = M$).

Cependant, ce facteur $\frac{1}{3}$ peut servir au dimensionnement grossier d'un circuit de puissance lorsqu'il se pose la question d'utiliser l'inductance-couplée. La section suivante affine notre étude par une simulation numérique avec le logiciel Matlab/Simulink[®] pour confirmer l'efficacité du circuit *Flyback* dans le cadre d'une décharge synchrone (la tension v_p évolue) et pour des rapports de tensions faibles.

5.5 Simulations Matlab/Simulink[®] des circuits à décharge synchrone

5.5.1 Modèles Matlab/Simulink[®]

Afin de prendre en compte l'effet de la résistance série sur l'évolution temporelle du courant jusqu'à alors négligée, les différentes phases des circuits *Buck*, *Buck-Boost* et *Flyback* à décharge synchrone sont modélisées par des équations différentielles du premier ordre (décharge d'une inductance dans une source de tension) ou du second ordre (décharge d'une capacité dans une inductance). Chaque système d'équations différentielles est écrit sous Matlab/Simulink[®] sous forme de schéma bloc. La figure 5.10 montre l'exemple d'un schéma bloc représentant la décharge d'une capacité dans une inductance.

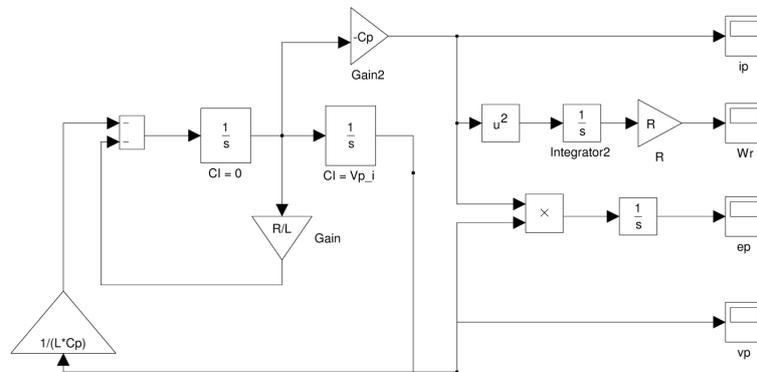


FIGURE 5.10: schéma bloc relatif à l'équation différentielle régissant la première phase du circuit *Buck-Boost* et *Flyback* à décharge synchrone : Décharge de C_p dans l'inductance L_p de résistance série R_{lp}

Les équations différentielles et leurs blocs associés utilisés pour les différentes phases des circuits *Buck*, *Buck-Boost* et *Flyback* sont disponibles en annexe B.

5.5.2 Rendement du transfert et facteur de qualité

Afin de généraliser notre étude, le facteur de qualité électrique Q du circuit LC_p est utilisé. Son expression est définie par l'équation 5.9.

$$Q = \frac{1}{R} \sqrt{\frac{L}{C_p}} = \frac{\omega_p \cdot L}{R} \quad (5.9)$$

Ce facteur de qualité n'a de sens que pour la première phase (T_p) de chaque circuit puisque la deuxième phase n'est pas résonante.

Le rendement énergétique de chaque circuit est défini par l'équation 5.10.

$$\eta = \frac{W_{transferee}}{\frac{1}{2} C_p \cdot V_{pi}^2} \quad (5.10)$$

où $W_{transferee}$ est l'énergie transférée, calculée en intégrant le courant transféré à l'élément de stockage sur la période de fonctionnement considérée et en multipliant par la tension E_s .

5.5.3 Exemples de simulations

Les simulations réalisent une décharge complète du récupérateur piézoélectrique pendant la première phase de fonctionnement. La figure 5.11 est un exemple de simulations temporelles issues de Matlab/Simulink[©] pour le circuit *Buck* "amélioré" et le circuit *Buck-Boost* pour trois facteurs de qualité différents. La partie bleue de la courbe correspond à la 1^{ère} phase (T_p) et la partie rouge correspond à la 2^{ème} phase (T_s).

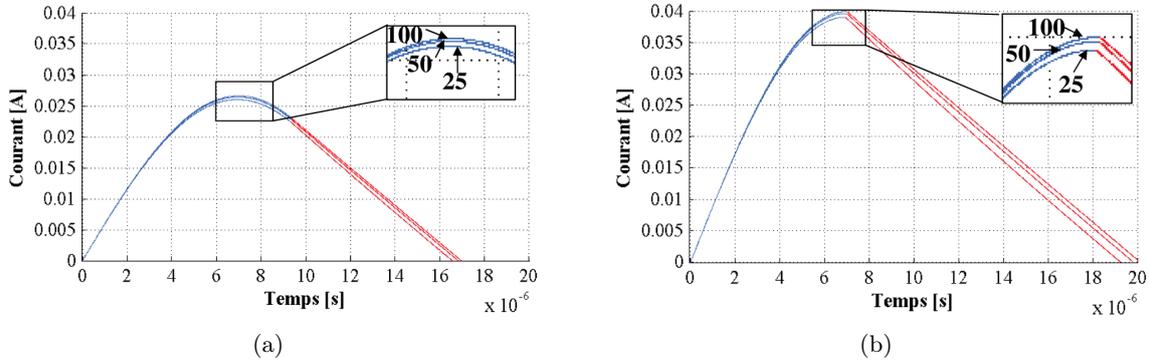


FIGURE 5.11: simulation temporelle Matlab/Simulink[©] des circuits (a) *Buck* "amélioré" (voir section 5.2) et (b) *Buck-Boost* pour trois facteurs de qualité différents (25, 50 et 100). $C_p = 20$ nF, $L_p = 1$ mH, $V_{p_i} = 9$ V et $M = \frac{1}{3}$

5.5.4 Résultats de simulations

Les trois circuits sont comparés en réalisant des simulations temporelles paramétrées par le rapport de tensions M ainsi que le facteur de qualité Q . Fidèles à la démarche de la section 5.4, la taille du composant magnétique est gardée constante d'un circuit à l'autre, ce qui conduit à imposer un facteur de qualité deux⁴ fois plus faible pour le circuit *Flyback* par rapport à celui du *Buck* et du *Buck-Boost*. Les simulations sont réalisées en ajustant le rapport de transformation du *Flyback* (m) à celui du rapport de tensions (M).

Couplage parfait

La figure 5.12 montre l'évolution du rendement en fonction de M et pour différents facteurs de qualité Q . La ligne jaune correspond à la limite, au delà de laquelle le *Flyback* est plus intéressant que ses deux concurrents. La figure 5.12 montre que le *Flyback* a un rendement supérieur aux deux autres pour des rapports de tensions inférieurs à $M = \frac{1}{8}$, c'est à dire dès 25 V pour $E_s = 3$ V.

Couplage imparfait

Un des principaux inconvénients du *Flyback* est qu'il met en œuvre une inductance-couplée qui ne transmet pas toute l'énergie contenue de L_p vers L_s . Le *Flyback* utilisant un entrefer, le couplage peut s'avérer relativement faible [Ferrieux et Forest, 2006]. Il est d'ores et déjà possible de prendre en compte cette perte d'énergie du *Flyback* par un coefficient C^2 , correspondant au pourcentage d'énergie électrique transmise du primaire au secondaire.

$$W_{t_{P \rightarrow S}} = \frac{1}{2} L_s \cdot I_{Smax}^2 = C^2 \cdot \frac{1}{2} L_p \cdot I_{Pmax}^2 \quad (5.11)$$

4. cas où autant de volume de cuivre est accordé aux deux enroulements du *Flyback*

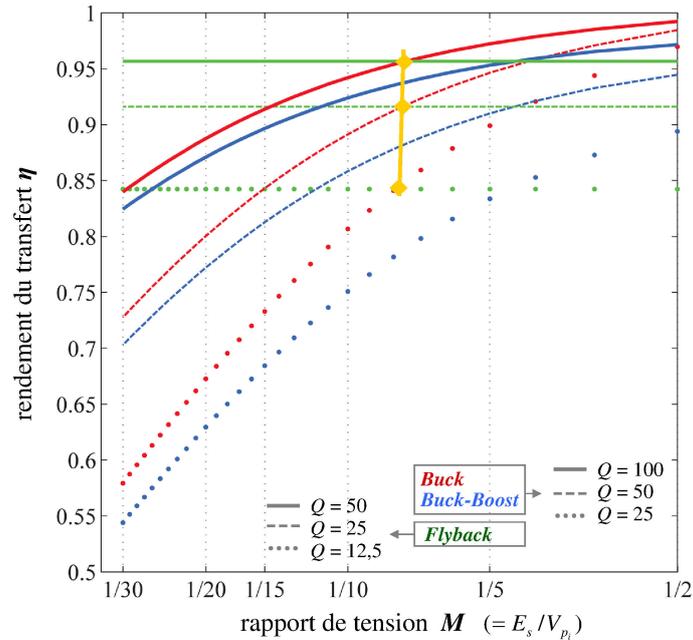


FIGURE 5.12: rendement en fonction du rapport de tensions M pour les circuits *Buck* "amélioré", *Buck-Boost* et *Flyback* à décharge synchrone. $E_s = 3\text{ V}$ et $m = M$

Le courant I_{Smax} , condition initiale de la phase de décharge du *Flyback* est donc modifié en conséquence. Les simulations 5.13(a) et 5.13(b) ont été réalisées avec un coefficient C^2 de 0,95 et 0,90 respectivement.

Les figures 5.13(a) et 5.13(b) montrent un déplacement de la limite d'efficacité du *Flyback* (comparé aux deux autres circuits) pour des couplages imparfaits. L'intérêt du *Flyback* advient pour des rapports de tensions M plus faibles qu'avec un couplage parfait. Pour un coefficient C^2 de 0,95, les rapports de tensions limites sont de $\frac{1}{10}$, $\frac{1}{12}$ et $\frac{1}{16}$ respectivement pour $Q = 100$, 50 et 25 (50, 25, 12,5 pour le *Flyback*). L'engouement pour le circuit *Flyback* est donc à pondérer lorsque l'imperfection du couplage entre L_p et L_s est prise en compte.

5.5.5 Facteurs de qualité des composants inductifs disponibles

Le rendement des circuits précédents dépend donc, entre autres, du facteur de qualité, lui même intimement lié à l'encombrement du composant inductif utilisé. Le graphique 5.14 donne au lecteur quelques ordres de grandeurs de facteurs de qualité accessibles dans le commerce, pour des composants magnétiques dont le volume V est situé dans la plage $[10\text{ mm}^3 - 1000\text{ mm}^3]$.

Le choix d'un volume inférieur à 500 mm^3 et d'une plage d'inductance raisonnable pour la génération des commandes permet d'estimer le facteur de qualité Q entre 10 et 50 pour notre application. En exploitant la figure 5.13(b), le rendement d'un *Flyback* faiblement couplé (0,90) et de facteur de qualité égal à 25, sera donc borné à 83%. Dans ce cas, l'inductance-couplée n'est intéressante qu'à partir de rapports de tensions supérieurs à $\frac{1}{17}$, soit une tension piézoélectrique maximale V_{p_i} d'environ 50 V pour $E_s = 3\text{ V}$.

5.6 Discussion

Le tableau 5.1 récapitule les caractéristiques des circuits étudiés dans ce chapitre. Les rendements sont donnés pour $Q = 50$ (*Buck* et *Buck-boost*) et $Q = 25$ (pour le *Flyback*). Les rendement relatifs au

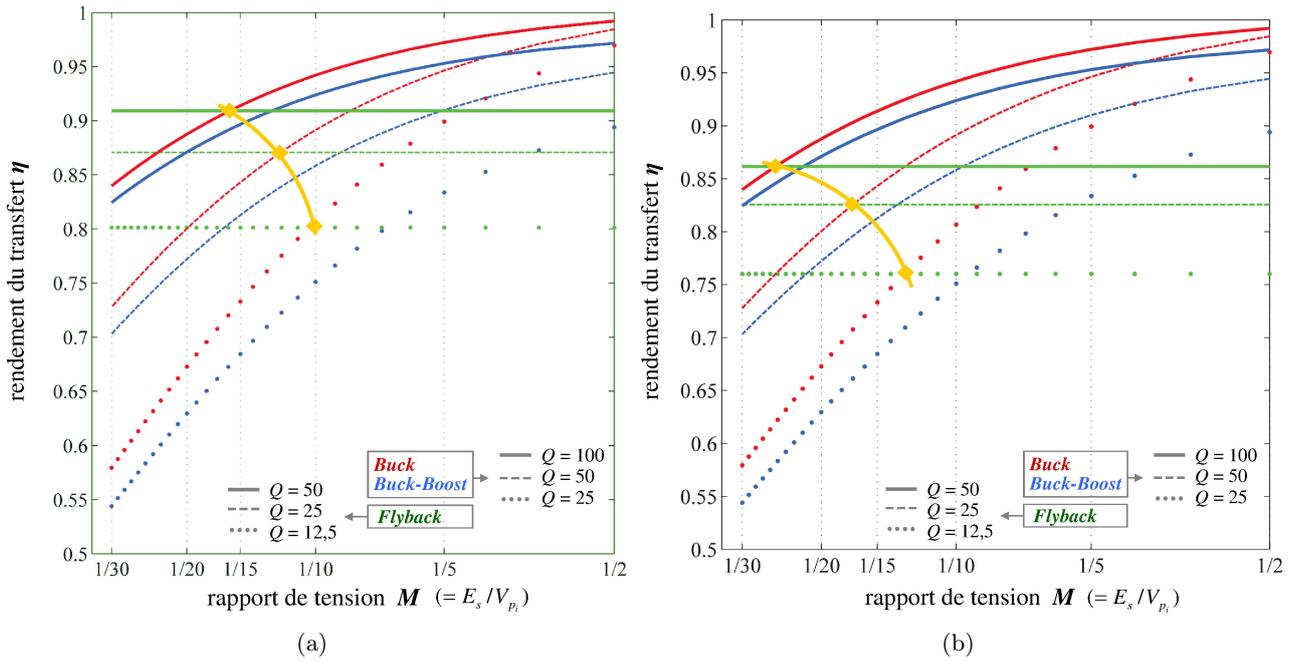


FIGURE 5.13: rendement du transfert d'énergie en fonction du rapport de tensions M pour les circuits *Buck* "amélioré", *Buck-Boost* et *Flyback* à décharge synchrone, pour un coefficient C^2 de (a) 0,95 et (b) 0,90 concernant le *Flyback*. $E_s = 3\text{ V}$ et $m = M$

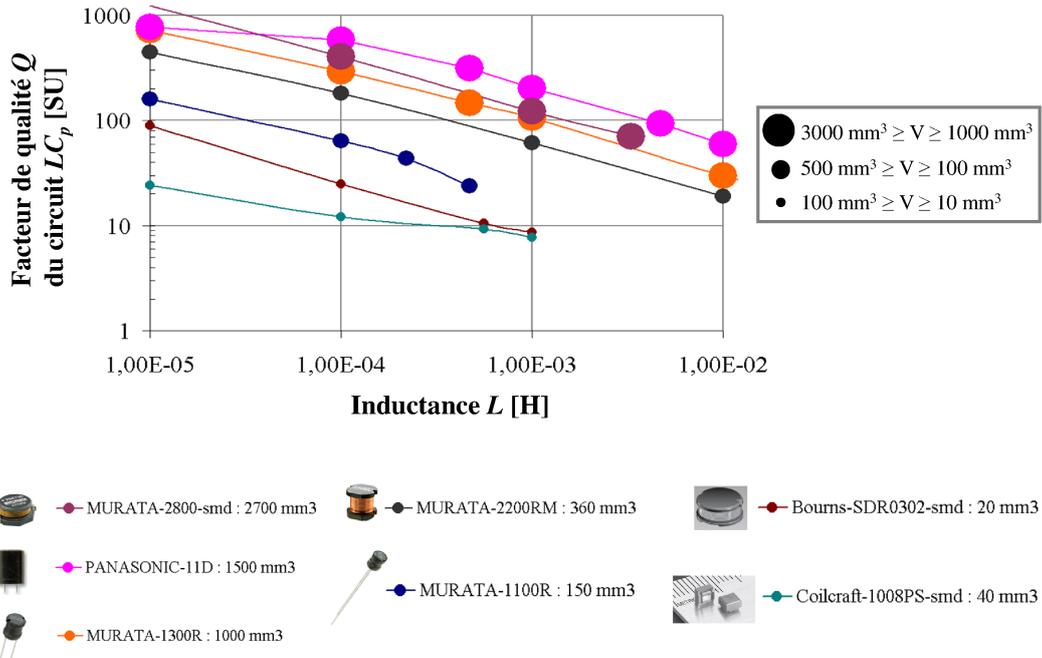


FIGURE 5.14: facteurs de qualité de quelques inductances du commerce (liste non-exhaustive) en fonction de la valeur de l'inductance pour $C_p = 20\text{ nF}$

Flyback sont donnés pour un faible couplage ($C^2=0,9$). Les avantages et les inconvénients portent sur la réalisation pratique des trois circuits étudiés (schémas 5.3(a), 5.5(a) et 5.7(a) en page 41, 42 et 44 respectivement).

TABLE 5.1: comparaison des circuits *Buck* "amélioré", *Buck-Boost* ($Q=50$) et *Flyback* ($Q=25$ et $C^2 = 0,9$ pour le *Flyback*)

Circuit	Rendement du transfert		Avantages	Inconvénients
	$M = \frac{1}{8}$	$M = \frac{1}{30}$		
<i>Buck</i> "amélioré"	92%	73%	Bon rendement pour des rapports de tensions M élevés	Commandes haute tension d'un interrupteur, deux interrupteurs utilisés pendant T_s ($\Rightarrow \nearrow$ pertes résistive)
<i>Buck-Boost</i>	87%	70%	Bon rendement pour des rapports de tensions M élevés, indépendance de la récupération vis à vis du stockage	Commandes haute tension d'un interrupteur, deux interrupteurs utilisés pendant T_p et T_s ($\Rightarrow \nearrow$ pertes par résistive)
<i>Flyback</i>	83%	83%	Bon rendement pour des rapports de tensions M faibles, facilité de commande des interrupteurs (sources reliées à GND , commande faible tension), indépendance de la récupération vis à vis du stockage	Encombrement et coût plus importants d'une inductance-couplée, faibles rendements pour M élevé

Les circuits *Buck* et *Buck-Boost* sont intéressants pour des rapports de transformation élevés. Dans ce cas de figure, et si $V_{p_i} > 2E_s$ le circuit *Buck* "amélioré" possède un rendement plus intéressant que le *Buck-Boost*. Leurs performances deviennent équivalentes pour de faibles rapports de tension. Cependant, ces deux circuits nécessitent des commandes spécifiques des transistors. En effet, la génération de tensions de commande de mêmes valeurs que la tension piézoélectrique et supérieure à la tension E_s , est délicate à réaliser. De plus, leurs rendements décroissent rapidement pour des rapports de tension faibles.

Le circuit *Flyback* à décharge synchrone est choisi pour les raisons suivantes :

- Le *Flyback* est plus efficace pour des rapports de tensions M faibles, ce qui concorde avec les fortes tensions du récupérateur de notre application ($V_{p_i} > 10 \cdot E_s$).
- Sa facilité de commande permettra l'utilisation de dispositifs électroniques faible tension, de technologies plus disponibles et moins coûteuses.
- L'optimisation du primaire est découplée de celle du secondaire, ce qui permet d'optimiser à la fois :
 - ★ les transistors K_p et K_s en fonction des valeurs de courants et de tensions qui leurs sont appliqués : le côté primaire doit utiliser un transistor supportant les hautes tensions qui est par nature relativement résistif à l'état passant⁵. Cette résistance importante est compensée par le faible courant au primaire ce qui permet de minimiser son impact sur les pertes par conduction. De son côté, le secondaire peut utiliser un transistor moins résistif, car situé côté basse tension, ce qui est un avantage puisqu'il conduit des courants très importants. L'optimisation des transistors est donc bien découplée entre le primaire et le secondaire.
 - ★ les durées T_p et T_s seront choisies égales. De cette façon, le matériau magnétique est lui aussi optimisé puisqu'il est excité à la même fréquence pendant les deux phases. Ce n'est pas le cas

5. voir "compromis résistance à l'état passant / tenue en tension" des transistors MOSFETs

du circuit *Buck* ou *Buck-Boost* puisque que la décharge de l'inductance sous la tension E_s impose un temps de conduction plus long pour la deuxième phase.

5.7 Conclusion

Le circuit *Flyback* à décharge synchrone est choisi pour ses qualités de facilité de commande et d'optimisation ainsi que pour son efficacité de conversion pour des rapports de tensions faibles. Les simulations numériques réalisées prévoient un rendement maximal d'environ 83% pour un circuit *Flyback* possédant un faible couplage et un faible facteur de qualité. Il est intéressant à partir de rapports de tensions de $\frac{1}{17}$, soit une tension piézoélectrique maximale V_{pi} d'environ 50 V pour $E_s = 3$ V.

Le chapitre 6 dimensionne et caractérise les composants du circuit *Flyback* utilisés dans ce travail et propose une étude quasi-exhaustive de ses pertes.

Le circuit *Flyback* à décharge synchrone

Résumé : ce chapitre compare deux variantes de *Flyback* à décharge synchrone pertinentes. Le "*Flyback Diode Rectifier*" et "*Flyback Body-Diode*" sont comparés vis à vis des modifications qu'ils imposent sur la tension piézoélectrique et donc sur l'énergie récupérable. Deux inductances-couplées sont proposées pour mettre en œuvre ces deux circuits. Une liste quasi exhaustive des pertes subies lors de la décharge synchrone est réalisée. L'inductance-couplée du commerce sélectionnée permet d'obtenir un rendement intéressant avec un volume de composant magnétique faible (126 mm^3).

6.1 Le *Flyback* à décharge synchrone et ses deux variantes

6.1.1 Présentation des deux variantes

Deux variantes du circuit *Flyback* à décharge synchrone sont utilisées dans ce travail. Leurs caractéristiques sont détaillées ci-dessous et les schémas correspondants sont disponibles figure 6.1.

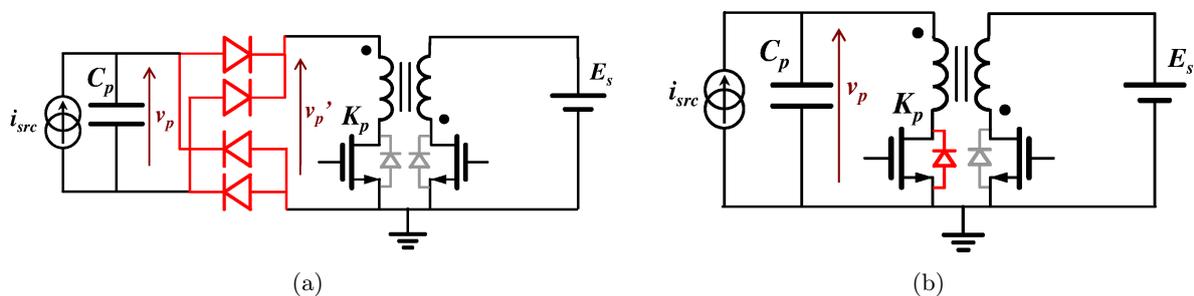


FIGURE 6.1: (a) *Flyback Diode-Rectifier* et (b) *Flyback Body-Diode*

- La première variante, nommée *Flyback Diode-Rectifier* (FDR) est illustrée en figure 6.1(a). Ce schéma correspond à l'implémentation classique de la technique SECE : il utilise un pont de diodes devant le *Flyback*, permettant de redresser le signal piézoélectrique. L'application de la technique SECE a lieu à chaque maximum de tension piézoélectrique, c'est à dire deux fois par période dans le cas d'une excitation mécanique sinusoïdale.
- La deuxième variante, nommée *Flyback Body-Diode* (FBD) et illustrée en figure 6.1(b) élimine le pont de diodes. Lorsque la tension du récupérateur est négative et que le transistor K_p est bloqué, le récupérateur s'"auto-polarise" par le biais de sa diode antiparallèle ou "diode body" (en rouge sur la figure 6.1(b)).

6.1.2 Comparaison sans décharge

La figure 6.2 montre des mesures réalisées pour les deux variantes exposées précédemment, à contrainte mécanique identique et sans l'application de la technique SECE (le transistor K_p est laissé

constamment bloqué). On y constate l'effet de la diode antiparallèle de K_p (variante *Flyback Body-Diode*) : une composante de tension continue est imposée au récupérateur piézoélectrique.

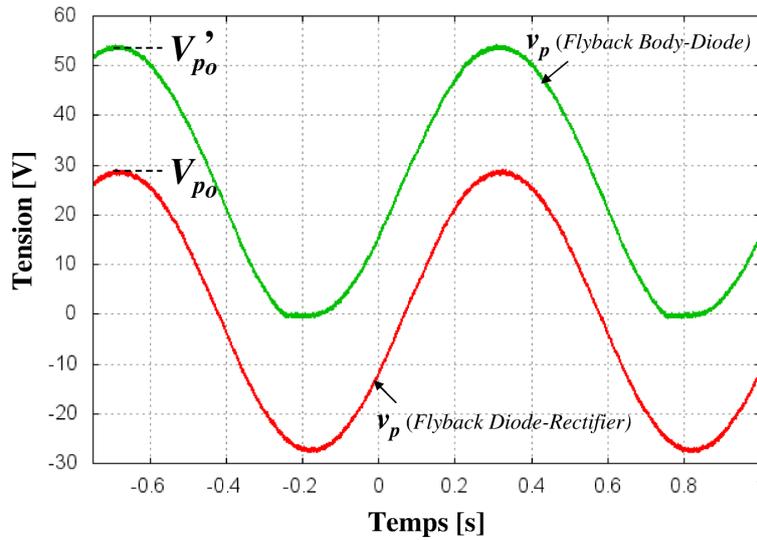


FIGURE 6.2: tensions piézoélectriques mesurées pour les deux variantes de *Flyback* sans commande (K_p reste bloqué). $C_p = 20$ nF, $f_{mecc} = 1,7$ Hz

Dans le cas d'une tension crête V_{p_o} sinusoïdale, la *Flyback Body-Diode* ne montre plus qu'un seul maximum de tension, décalé d'environ $\frac{V_{p_o}}{2}$. Ce même principe est utilisé par [Ramadass et Chandrakasan, 2010] devant un convertisseur DC/DC afin de limiter l'effet du seuil des diodes du pont pour les récupérateurs dont la tension de sortie est faible. Dans notre cas de figure, la technique d'extraction est différente puisqu'elle met en œuvre une décharge synchrone.

6.1.3 Comparaison en appliquant la technique SECE

La figure 6.3 montre des mesures de la tension v_p sans technique SECE, puis avec l'application de la technique SECE pour les deux variantes de *Flyback*, à fréquence et amplitude d'excitation mécanique identiques.

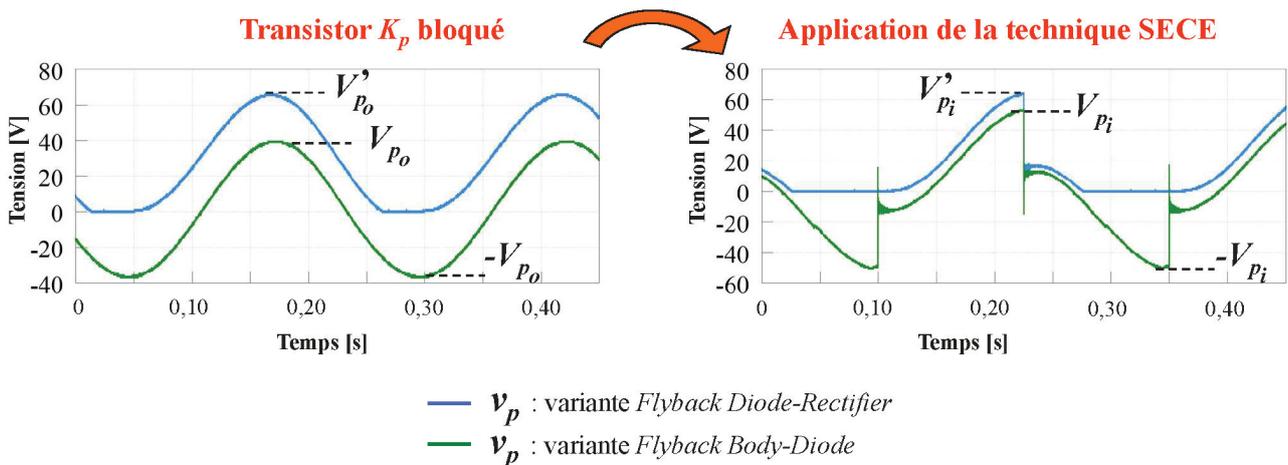


FIGURE 6.3: tensions piézoélectriques mesurées, sans, puis avec l'application de la technique SECE, pour les variantes *Flyback Diode-Rectifier* et *Flyback Body-Diode*. Déplacement d'amplitude non imposée et sinusoïdal, $C_p = 20$ nF, $f_{mecc} = 4$ Hz, $R_{sonde} = 10$ M Ω)

- La décharge synchrone appliquée au *Flyback Body-Diode* n'augmente pas la tension v_p (les tensions maximales V'_{p_o} et V'_{p_i} sont identiques). En effet, lorsque le piézoélectrique est déchargé à

son maximum, sa tension ne peut pas s'inverser, ce dernier étant court-circuité par la diode antiparallèle de K_p

- Le fait d'appliquer la technique SECE à la variante *Flyback Diode-Rectifier* augmente la tension v_p ($V_{p0} < V_{pi}$). Cependant, cette augmentation de tension n'est pas parfaite puisque cette dernière n'est pas doublée (V_{pi} est attendue à ± 80 V).

6.1.4 Interprétation

On constate que les deux variantes subissent une remontée de la tension v_p juste après la décharge du récupérateur. Ce phénomène "de bosse" nuit à l'efficacité de la technique SECE puisque le gain affiché (un facteur 4 comparé à la technique standard) ne peut pas être atteint. Cela s'explique par les conditions d'excitations mécaniques des récupérateurs : le dispositif de contrainte mécanique utilisé dans ce travail (voir section 7.3 page 74) impose l'amplitude de la force et non l'amplitude du déplacement de la structure. La décharge au maximum de déplacement a donc pour effet de déformer le récupérateur (sa raideur change) dans le même sens de déplacement que celui précédant la décharge, faisant ainsi augmenter la tension. La figure 6.4 montre le déplacement du récupérateur lorsqu'une décharge au maximum de déplacement est appliquée.

Ce phénomène "de bosse" est particulièrement observé lorsque le récupérateur est excité à de très basses fréquences mécaniques (1 Hz-10 Hz) car l'amplitude de la force appliquée est encore à son maximum juste après la décharge et non sur une pente décroissante.

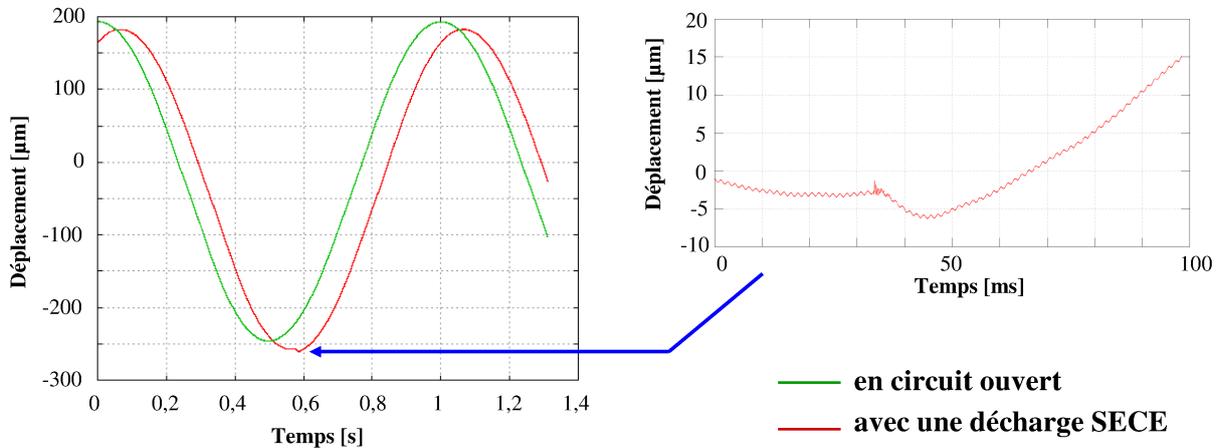


FIGURE 6.4: déplacement en bout de poutre du récupérateur piézoélectrique (buzzer), excité par le dispositif décrit en 7.3, sans, et avec l'application d'une décharge à l'un de ses maxima de tension. $f_{meca} = 1$ Hz.

En considérant les gains en tension β et γ pour la variante *Flyback Diode-Rectifier* et *Flyback Body-Diode* respectivement, l'emploi du *Flyback Diode-Rectifier* est intéressante si :

$$(\gamma \cdot V_{p0})^2 < 2(\beta \cdot V_{p0})^2 \Rightarrow \beta > \frac{\gamma}{\sqrt{2}} \quad (6.1)$$

En faisant l'hypothèse que la variante *Flyback Body-Diode* double la tension piézoélectrique ($\gamma = 2$), le *Flyback Diode-Rectifier* offre une énergie récupérable en entrée du *Flyback* plus importante à partir d'un gain en tension β d'environ 1,4.

Récapitulatif et conclusion

Les avantages et les inconvénients des deux variantes sont donnés dans le tableau 6.1.

TABLE 6.1: comparaison des variantes *Flyback Diode Rectifier* et *Flyback Body-Diode* du circuit *Flyback*

Circuit	Avantages	Inconvénients
<i>Flyback "Diode-Rectifier"</i>	Extraction optimisée de l'énergie ($\times 4$ comparé à la technique standard)	Encombrement, en pratique : imperfection du gain en tension
<i>Flyback "Body-Diode"</i>	Encombrement (pas de pont de diodes), une seule décharge par période mécanique \Rightarrow circuit de commande moins consommateur	Énergie récupérable théorique divisée par 2 comparée à <i>Flyback "Diode-Rectifier"</i> , quantité d'énergie plus importante à stocker dans L_p

Avec un effort de commande moins important et un nombre de composants électroniques réduit, le *Flyback Body-Diode* garantit une augmentation de tension de deux, mais sur une seule alternance. Le *Flyback Diode-Rectifier* est donc potentiellement plus avantageux du point de vue de l'énergie récupérable puisqu'il double théoriquement la tension sur les deux alternances redressées. Néanmoins les deux variantes de *Flyback* à décharge synchrone sont pertinentes pour notre application et seront évaluées par la suite.

Après avoir investigué le *Flyback* et ses conséquences sur l'énergie récupérable et sur l'efficacité de la technique SECE, nous proposons de focaliser la suite de notre étude sur la décharge du récupérateur. En effet, cette courte période impacte fortement le rendement du transfert entre la capacité C_p et l'élément de stockage E_s .

6.2 Étude des pertes pendant la décharge

Cette étude, est inspirée du travail de [Despesse, 2005] qui propose un bilan énergétique complet des pertes d'un circuit *Flyback* pour la récupération d'énergie par principe électrostatique.

6.2.1 Principe de fonctionnement détaillé

Le fonctionnement du circuit *Flyback* à décharge synchrone se déroule en trois phases importantes qui sont détaillées ci-dessous. La figure 6.5(b) représente les formes d'ondes idéales du circuit.

- La fermeture de K_p pendant la durée T_p , permet de faire résonner C_p et L_p , convertissant l'énergie du piézoélectrique ($\frac{1}{2}C_p \cdot v_p^2$) en énergie magnétique ($\frac{1}{2}L_p \cdot i_p^2$) dans l'inductance L_p . Si T_p égale le quart de pseudo-période du circuit $L_p \cdot C_p$, la tension du récupérateur chute de V_{p_i} à 0 et toute l'énergie du piézoélectrique est déchargée dans l'inductance du primaire ($i_p = I_{pmax}$).
- A la transition, la décroissance du courant i_p engendrée par le blocage de K_p rend v_{lp} négative et donc v_{ls} positive¹. Par continuité du flux magnétique, l'énergie $\frac{1}{2}L_p \cdot I_{pmax}^2$ est transformée en $\frac{1}{2}L_s \cdot I_{smax}^2$.
- Pendant la durée T_s , L_s se décharge dans l'élément de stockage au secondaire :
 - ★ Si une diode est placée au secondaire, cette dernière conduit dès l'ouverture de K_p (polarisation en direct). Elle se bloque à l'annulation du courant i_s .
 - ★ Si un interrupteur MOS (K_s) est placé au secondaire (cas de la figure 6.5(a)), l'inductance L_s se décharge dans E_s même à tension de commande v_{GSs} nulle, par la diode antiparallèle de

1. les enroulements sont en opposition de phase

K_s . La commande de K_s est utilisée pour réduire les pertes par conduction, évitant ainsi la chute de tension due au seuil de cette diode, non négligeable comparée à la tension E_s .

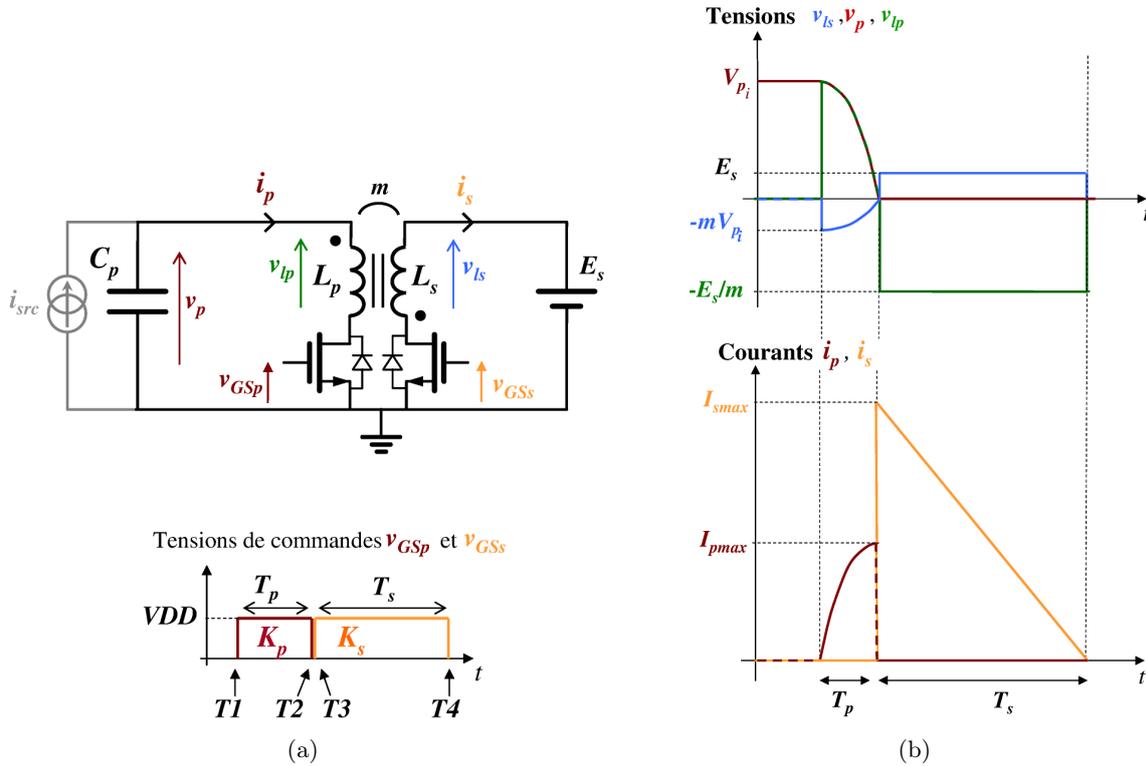


FIGURE 6.5: (a) schéma du circuit *Flyback* à décharge synchrone et ses transitions et (b) ses formes d'ondes parfaitées

On note que les deux inductances L_p et L_s , couplées par un circuit magnétique commun, ne sont jamais parcourues simultanément par les mêmes ampères tours (K_p et K_s ne sont jamais fermés en même temps). Les courants actifs n'ont donc pas de composante directe (cas du *Forward*) mais uniquement une composante magnétisante². La partie suivante analyse les pertes du circuit *Flyback* à décharge synchrone. Cette analyse permet d'appréhender le poids de chaque perte en vue d'une optimisation.

6.2.2 Étude des pertes du circuit *Flyback* pendant la décharge

Schéma réel et hypothèses simplificatrices

Le schéma du circuit *Flyback* réel, c'est à dire comprenant ses éléments parasites, est illustré par la figure 6.6. Les éléments parasites correspondant aux notations de la figure 6.6 sont regroupés en annexe C.

Cette étude sépare les phases de conduction (T_p et T_s) des phases de commutation (liées à la fermeture et à l'ouverture des transistors K_p et K_s) pour l'évaluation des pertes. Les hypothèses simplificatrices sont les suivantes :

- Au moment des transitions, le récupérateur piézoélectrique est considéré comme une source de tension vis à vis de toutes les capacités parasites.

2. C'est pourquoi la dénomination "inductance-couplée" est souvent préférée à celle de "transformateur" dans le cas du circuit *Flyback*

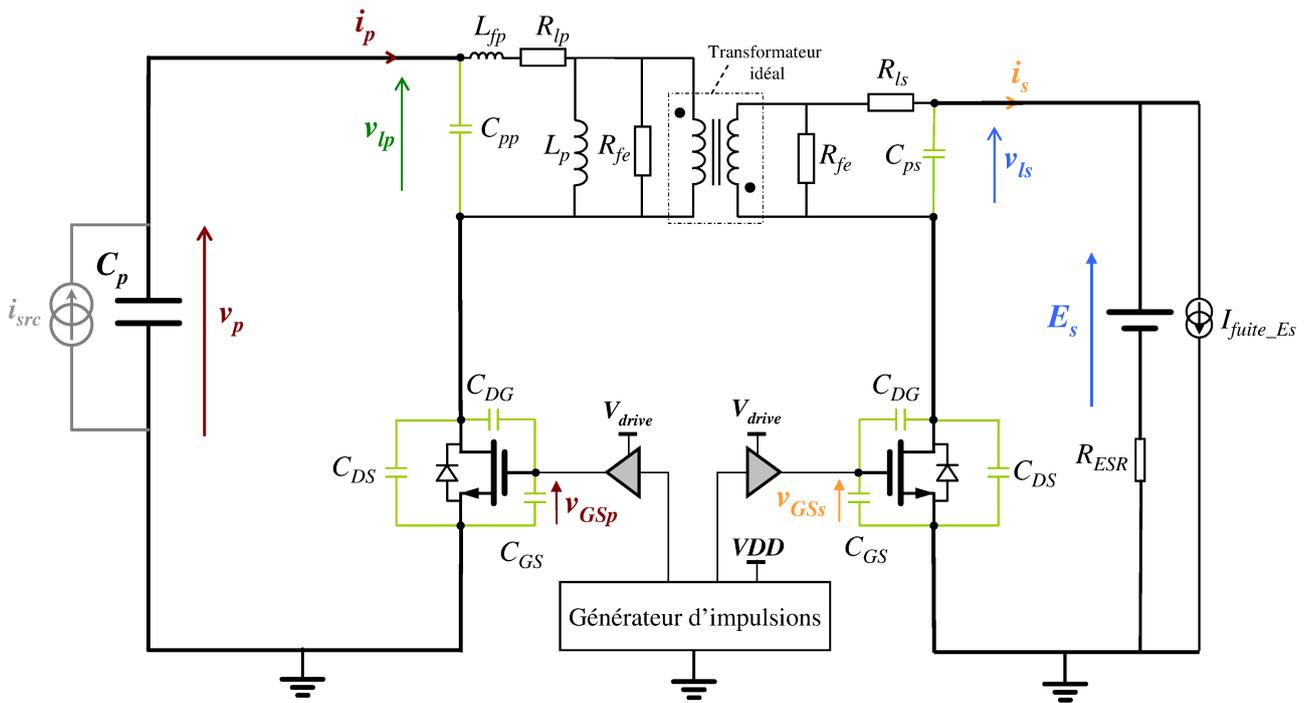


FIGURE 6.6: schéma équivalent du circuit *Flyback* avec ses éléments parasites

- Les influences des capacités parasites des transistors peuvent être séparées de leurs fonctionnements intrinsèques [Ferrieux et Forest, 2006].
- Toutes les capacités du circuit sont constantes pendant les durées de commutation (pas d'effet Miller pour les transistors K_p et K_s).
- L'effet de peau dû à la circulation des courants de Foucault dans les conducteurs est négligé, le concepteur de l'inductance-couplée ayant pris soin de les limiter.
- Le matériau magnétique ne sature pas et la relation entre son champ H et l'induction B est considérée linéaire (sa perméabilité magnétique reste constante).

Les pertes du *Flyback* pendant la décharge de C_p sont maintenant étudiées.

Pertes résistives

Les pertes résistives correspondent à la conduction des transistors MOSFETs ainsi qu'aux pertes cuivre de chaque inductance pendant les phases T_p et T_s . Ces pertes sont calculées en intégrant le carré des courants $i_p(t)$ et $i_s(t)$ et en multipliant par les résistances des mailles concernées. Pour le secondaire, la résistance ESR³ de l'élément de stockage, notée R_{ESR} , est ajoutée aux résistances R_{onK_s} et R_{l_s} . A la fin du transfert au primaire, la tension piézoélectrique a atteint $v_p(T_p) \approx 0$ V.

Pertes de commande

Les pertes correspondant à la commande de K_p et K_s sont de deux types :

- L'énergie consommée par le générateur d'impulsion. Lors de la génération, ce dernier consomme un courant constant I_{conso} sous la tension VDD .
- Les pertes de commande de grille, correspondant à l'énergie W_G que le *driver* doit fournir pour charger les entrées des transistors sous la tension V_{drive} .

3. *Equivalent Series Resistance* : résistance série équivalente

$$W_G = V_{drive} \cdot Q_{Gon} \quad (6.2)$$

avec Q_{Gon} la charge nécessaire pour fermer les transistors (équation 6.3).

$$\begin{aligned} \text{Pour } K_p : Q_{Gon} &\approx C_{iss} \cdot V_{drive} + C_{rss} \cdot V_{p_i} \\ \text{Pour } K_s : Q_{Gon} &\approx C_{iss} \cdot V_{drive} + C_{rss} \cdot E_s \end{aligned} \quad (6.3)$$

Pertes par commutation

- L'énergie perdue par commutation dans les transistors K_p et K_s est de deux types :
 - ★ Une énergie est dissipée par les capacités parasites Drain-Source C_{DS} des transistors lors de chaque fermeture. A l'ouverture, on considère que ces capacités sont chargées via un transfert inductif que l'on considérera adiabatique (par exemple, $C_{DS_{K_p}}$ est chargée via L_p au primaire).
 - ★ Les pertes dites de "transition" correspondant au croisement du courant parcourant le transistor avec sa tension v_{ds} . Ces pertes ont lieu pendant la fermeture comme pendant le blocage des transistors. Ces transitions sont représentées par les figures 6.7 et 6.8 et commentées ci-dessous.

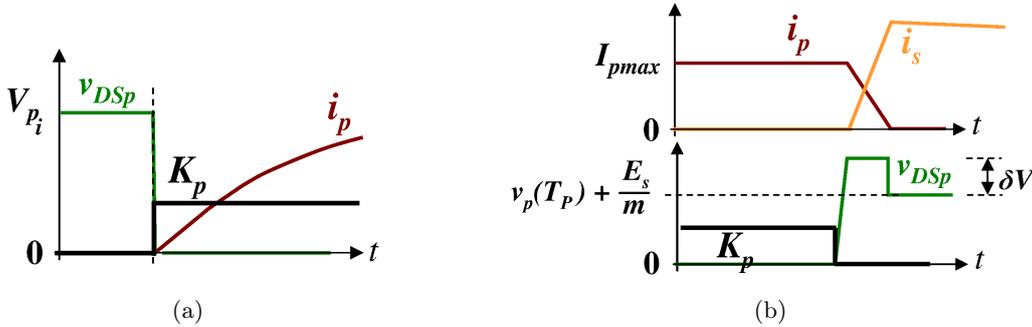


FIGURE 6.7: (a) la transition T1 et (b) la transition T2

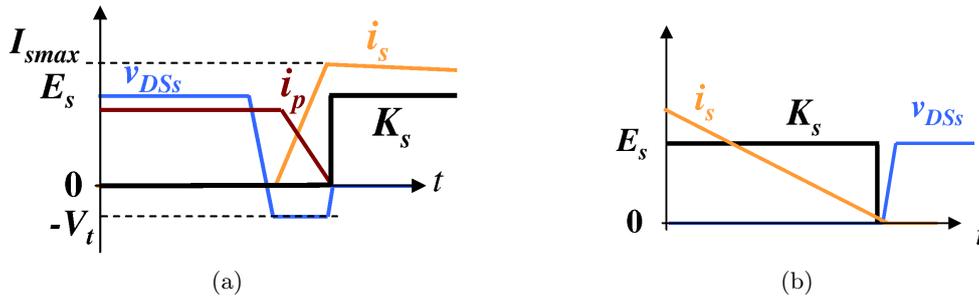


FIGURE 6.8: (a) la transition T3 et (b) la transition T4

- Les transitions $T1$ (fermeture de K_p) et $T4$ (ouverture de K_s) sont considérés comme "douces" puisque réalisées à zéro de courant (ZCS⁴). La puissance instantanée dissipée par le transistor lors de ces transitions est considérée nulle.
- La transition $T2$ correspond à l'ouverture du transistor K_p sur une charge inductive (voir figure 6.7(b)). On note que la pente négative du courant i_p induit une chute de tension dans L_{fp} responsable d'une surtension δV dite "de blocage" aux bornes du transistor K_p . Cette surtension est importante dans le cas du *Flyback* puisque le couplage est imparfait (L_{fp} est

4. Zero Current Switching : commutation à courant nul

importante). La perte d'énergie due à cette inductance de fuite est comptée dans la catégorie "fuites magnétiques" et détaillée par la suite.

- Concernant T_3 , la diode antiparallèle du transistor K_s est rendue passante lorsque la tension v_{l_s} s'inverse. Le cas de commutation le plus défavorable est choisi pour évaluer les pertes associées : le transistor K_s commute avec une tension $v_{DSs} = V_t$ ($\approx -0,7\text{ V}$) à ses bornes et un courant I_{Smax} le parcourant.

La figure 6.9 montre la mesure d'une commutation centrée sur T_2 et T_3 et l'amélioration de la conduction de K_s lorsque sa grille est commandée. On remarque qu'une commutation ZVS⁵ peut être réalisée en anticipant la commande de K_s afin qu'elle coïncide avec le zéro de la tension v_{DSs} .

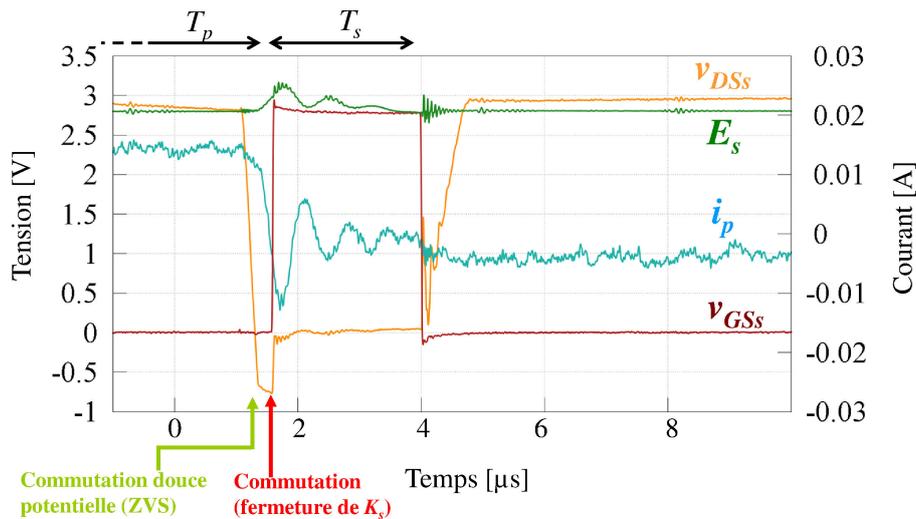


FIGURE 6.9: mesures des transitions T_2 et T_3 montrant l'intérêt de la commutation synchrone (en rouge) et le moment où l'on pourrait réaliser une commutation ZVS afin de diminuer les pertes de transition (en vert)

On considère que le *driver* a une influence sur l'évolution des tensions et des courants dans les transistors K_p et K_s et donc sur les pertes des transitions T_2 et T_3 . Les durées T_{off2} et T_{on3} correspondent aux durées des transitions T_2 et T_3 respectivement et sont données par l'équation 6.4.

$$\begin{aligned} T_{off2} &= \frac{Q_{Goff}}{\bar{I}_G} \\ T_{on3} &= \frac{Q_{Gon}}{\bar{I}_G} \end{aligned} \quad (6.4)$$

avec \bar{I}_G le courant moyen fourni par le *driver* et Q_{Goff} est la charge à injecter pour bloquer K_p .

$$Q_{Goff} \approx C_{iss} \cdot V_{drive} + C_{rss} \cdot v_p(T_p) \quad (6.5)$$

- Pertes dans les capacités parasites de l'inductance-couplée :
 - ★ A la fermeture des transistors (transitions T_1 et T_3), les capacités parasites de l'inductance-couplée sont chargées par des sources de tensions (C_p est considérée comme une source de tension). Une énergie est donc perdue pour réaliser leur charge.
 - ★ On considère qu'il y a une perte d'énergie à l'ouverture des transistors (transitions T_2 et

5. Zero Voltage Switching : commutation à tension nulle

T4). L'ouverture du transistor K_s notamment, fait résonner C_{pp} et C_{ps} avec leurs inductances respectives, conduisant à des oscillations faiblement amorties considérées diabatiques.

Pertes fer dans le matériau magnétique

Les pertes fer sont principalement liées au cycle d'hystérésis du matériau magnétique et proportionnelles à la fréquence d'excitation du matériau f_{mag} ainsi qu'au carré de l'induction maximale B_{max} . Les pertes fer sont représentées par une résistance R_{fe} en parallèle des inductances L_p et L_s .

Pertes dues aux fuites magnétiques

Une partie du champ magnétique que crée le courant $i_p(t)$ n'est pas partagé par l'enroulement opposé et se reboucle dans l'air. Ce couplage imparfait est représenté par une inductance de fuite L_{fp} ramenée au primaire (responsable de la surtension de blocage δV sur K_p). Nous supposons dans cette étude que l'énergie magnétique stockée dans cette inductance de fuite n'est ni transférée à L_s ni restituée au récupérateur, elle est donc perdue. Dans le cadre d'une décharge synchrone, ce type de pertes fait du *Flyback* un convertisseur moins intéressant que dans la théorie.

6.2.3 Récapitulatif des pertes

Les pertes du circuit *Flyback* sont regroupées dans le tableau 6.2 situé page 62. La partie suivante présente une réalisation du circuit *Flyback* à l'aide de composants discrets dont les éléments parasites sont mesurés. Le rendement de la décharge synchrone est ainsi évalué à partir des pertes décrites précédent.

6.3 Conception du circuit *Flyback*

Ce chapitre sélectionne, dimensionne et caractérise les composants du *Flyback* afin d'utiliser leurs caractéristiques dans le but d'évaluer le rendement d'une décharge synchrone par simulation.

6.3.1 Les transistors MOSFETs

Le choix des transistors MOSFETs utilisés pour le circuit *Flyback* à décharge synchrone est le résultat de nombreux essais et de compromis réalisés entre encombrement, résistance à l'état passant, tenue en tension et capacités parasites. Les caractéristiques des transistors MOSFETs utilisés dans ce travail sont détaillées dans le tableau 6.3.

Notons que l'interrupteur K_p a été surdimensionné par sécurité du fait de la surtension importante apparaissant sur son drain au blocage (voir section 6.2.2). La surface conséquente de ce transistor ($\approx 45 \text{ mm}^2$) est en partie due à sa tenue en tension (300 V).

6.3.2 L'inductance-couplée

Dimensionnement et choix des inductance-couplées

Deux inductances couplées différentes sont sélectionnées. Leurs photos sont disponibles en figure 6.10 et leurs caractéristiques sont fournies par la suite.

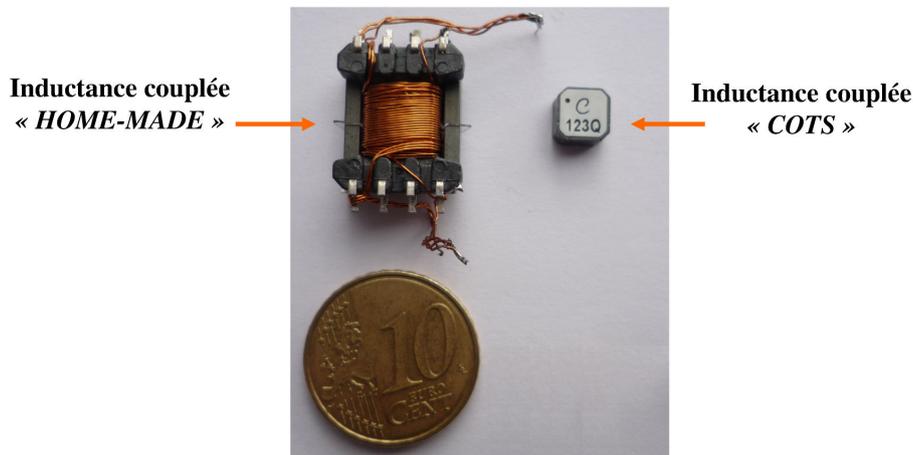
TABLE 6.2: récapitulatif des pertes du circuit *Flyback* à décharge synchrone

TYPE DE PERTE	PRIMAIRE	SECONDAIRE
Résistives (conduction et cuivre)	$R \int_0^{T_p} i_p(t)^2 dt$ avec $R = R_{onp} + R_{lp}$	$R \int_0^{T_s} i_s(t)^2 dt$ avec $R = R_{ons} + R_{ls} + R_{ESR}$
Commutation :		
de transition (K_p et K_s)	$T2 : \frac{1}{2} \left(\frac{E_s}{m} + v_p(T_p) \right) I_{Pmax} \cdot T_{off}^2$	$T3 : \frac{1}{2} V_t \cdot I_{Smax} \cdot T_{on3}$
capacités C_{pp} et C_{ps}	$T1 : \frac{1}{2} C_{pp_{tot}} \cdot V_{pi}^2$; $T2 : \frac{1}{2} C_{pp_{tot}} \cdot (v_p(T_p))^2$	$T3 : \frac{1}{2} C_{ps_{tot}} \cdot E_s^2$; $T4 : \frac{1}{2} C_{ps_{tot}} \cdot E_s^2$
capacités Drains-Sources	$T1 : \frac{1}{2} C_{DSKp} \cdot V_{pi}^2$ $T4 : \frac{1}{2} C_{DSKp} \left(\left(\frac{E_s}{m} + v_p(T_p) \right)^2 - (v_p(T_p))^2 \right)$	$T2 : \frac{1}{2} C_{DSKs} \left((E_s + m \cdot v_p(T_p))^2 - E_s^2 \right)$ $T3 : \frac{1}{2} C_{DSKs} \cdot E_s^2$
Fer (par hystérésis)	$\frac{1}{R_{fe}} \int_0^{T_p} v_{lp}(t)^2 dt$	$\frac{1}{R_{fe}} \int_0^{T_s} v_{ls}(t)^2 dt$
Fuites magnétiques	$\frac{1}{2} L_{fp} \cdot I_{Pmax}^2$	
Commandes des transistors :		
<i>Driver</i>	$V_{drive} \cdot Q_{GonKp}$	$V_{drive} \cdot Q_{GonKs}$
générateur d'impulsions	$I_{conso} \cdot VDD \cdot T_p$	$I_{conso} \cdot VDD \cdot T_s$

TABLE 6.3: caractéristiques des transistors MOSFETs K_p et K_s utilisés pour la réalisation du Flyback

Élément parasite	K_p : BSP130 (Philips)	K_s : IRLML2402PBF (International Rectifier)	Unité
I_{DSS}	100	<1000	[nA]
R_{on}	6	0,25	[Ω]
C_{ISS}	100	110	[pF]
C_{OSS}	21	51	[pF]
C_{RSS}	10	25	[pF]
$V_{DS_{max}}$	300	20	[V]

- L'inductance-couplée "HOME-MADE" est dimensionnée et fabriquée par nos soins (bobinage, entrefer). Parmi les inductances réalisées dans ce travail, cette dernière a les meilleures performances et l'encombrement le plus faible.
- L'inductance-couplée "COTS" est une inductance du commerce Coilcraft (LPR6235). Son volume est trente fois inférieur à celui de l'inductance HOME-MADE.

**FIGURE 6.10:** photo des deux inductances couplées sélectionnées

Le processus de dimensionnement de l'inductance HOME-MADE est le même que celui utilisé par [Despesse, 2005]. Cette procédure a été préférée à celle du "produit des aires" (détaillée dans [Ferrieux et Forest, 2006]) plutôt utilisée pour la conception des inductances de convertisseurs classiques, car plus centrée sur la problématique thermique (les bobinages notamment). Cette problématique est négligée pour notre cas puisque notre application ne fonctionne pas dans des conditions de températures critiques et les puissances mises en jeu sont très faibles. L'annexe D illustre et détaille la procédure utilisée étape par étape. La forme du noyau magnétique utilisé pour l'inductance HOME-MADE est de type EFD12 pour sa facilité de bobinage et le matériau magnétique utilisé est une ferrite de type 3F3 choisie pour ses faibles pertes fer sur la gamme de fréquences utile.

Détermination des éléments parasites de l'inductance-couplée

La plupart des documentations des fabricants sont incomplètes concernant les valeurs des éléments parasites des inductances ou des noyaux. Toujours dans le but de réaliser un bilan énergétique complet au plus proche de la réalité, ce problème a été contourné en mesurant ces parasites à l'aide d'un analyseur d'impédance ou en les calculant à partir de formules empiriques.

- Les capacités parasites de l'inductance-couplée $C_{pp_{tot}}$ et $C_{ps_{tot}}$ correspondent aux capacités parasites mesurées respectivement au primaire et au secondaire, enroulement opposé ouvert. Cela implique donc que la capacité parasite de l'enroulement opposé est ramenée sur l'enroulement mesuré via le rapport de transformation, expliquant ainsi l'importance de la capacité $C_{ps_{tot}}$ mesurée au secondaire.
 - L'inductance de fuite L_{fp} du schéma équivalent inductif est mesurée au primaire, secondaire court-circuité.
 - L'évaluation des pertes fer des noyaux utilisés est délicate car les abaques fournies par les fabricants sont valables pour un régime d'induction sinusoïdal. Non seulement le circuit *Flyback* à décharge synchrone impose des formes dont le contenu fréquentiel est plus riche, mais sa valeur d'induction maximale est uniquement positive, contrairement aux conditions de mesures des abaques fournis.
- ★ Pour le cas de l'inductance COTS, la résistance R_{fe} représentant les pertes fer est évaluée par des mesures d'impédance à la résonance.
- ★ Pour le cas de l'inductance HOME-MADE, nous utilisons la formule empirique des pertes volumiques P_{fer} du matériau ferrite 3F3, fournie par [Ferroxcube, 2013] :

$$P_{fer} = 2.10^{-5} \cdot f_{mag}^{1,8} \cdot B_{max}^{2,5} \cdot (1,28 - 1,05.10^{-2} \cdot T + 0,77.10^{-4} \cdot T^2) \quad (6.6)$$

avec P_{fer} en $[mW cm^{-3}]$ avec T la température en $[^{\circ}C]$, B_{max} l'induction maximale en $[T]$ et f_{mag} la fréquence d'excitation électrique du matériau comprise entre 300 et 500 kHz, dépendante des temps de fermeture des transistors (voir annexe D).

La figure 6.11 montre deux mesures d'impédance utilisées pour déduire l'inductance de fuite et la capacité parasite totale au primaire de l'inductance-couplée COTS.

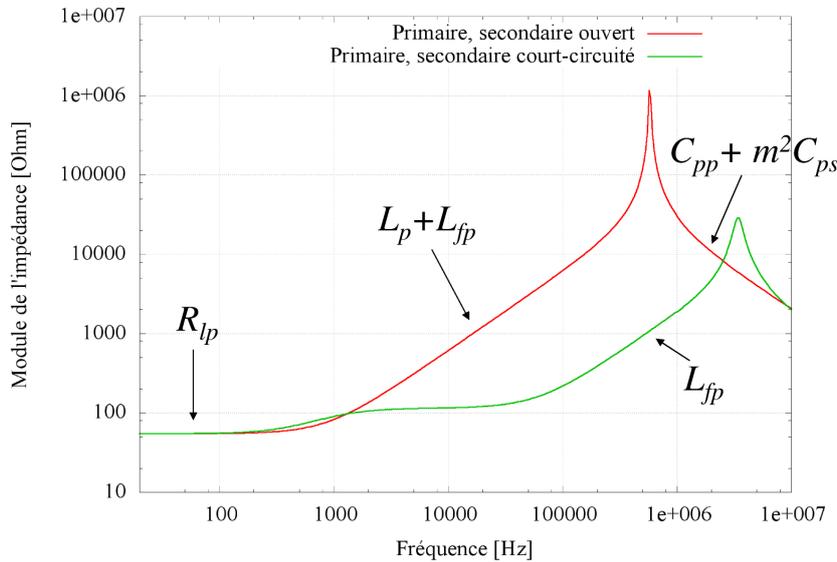


FIGURE 6.11: mesure de l'impédance du primaire du composant COTS, secondaire ouvert puis secondaire court-circuité. Ces mesures permettent de déduire les éléments parasites R_{lp} , L_p , L_{fp} et $C_{pp_{tot}}$.

Le tableau 6.4 fournit les valeurs mesurées des éléments parasites des inductances couplées utilisées.

Les valeurs des principaux éléments parasites du circuit *Flyback* étant maintenant connus, la décharge synchrone de la capacité C_p est ensuite simulée pour les deux inductance-couplées sélectionnées.

TABLE 6.4: caractéristiques des inductances couplées HOME-MADE et COTS

Éléments parasites	HOME-MADE	COTS	Unité
Volume total	4000	126	[mm ³]
L_p	280	9340	[μH]
R_{lp}	0,4	54,8	[Ω]
$\Rightarrow Q$	295	12	[SU]
L_s	3,4	23,4	[μH]
R_{ls}	0,08	0,150	[Ω]
m	0,1	0,05	[SU]
L_{fp}	80	292	[μH]
$\Rightarrow C$	0,84	0,98	[SU]
$C_{pp_{tot}}$	15	10	[pF]
$C_{ps_{tot}}$	1,6	2,5	[nF]

6.4 Simulations numériques

6.4.1 Scénario de simulation et bilan énergétique

Dans le but de réaliser un bilan complet des pertes du circuit *Flyback*, les modèles Matlab/Simulink[©] des chapitres précédents (section 5.5) et les expressions des pertes du tableau 6.2 sont utilisés. Les phases primaire (T_p) et secondaire (T_s) sont représentées par le bilan énergétique suivant :

- La décharge du récupérateur dans L_p pendant T_p , permet de calculer les pertes résistives au primaire. A la fin de cette période, le courant i_p a atteint son maximum I_{Pmax} et l'énergie 6.7 stockée dans l'inductance propre est donnée par l'équation .

$$W_1 = \frac{1}{2}(L_p + L_{fp})I_{Pmax}^2 \quad (6.7)$$

- Bilan énergétique à la transition :
 - ★ Les pertes par commutation des transitions $T1$ et $T2$, les pertes fer et les fuites magnétiques sont soustraites à W_1 .

$$W_2 = W_1 - W_{commutation_{T1,T2}} - W_{fer1} - W_{fuites_mag} \quad (6.8)$$

- ★ Le courant au secondaire est estimé par l'équation 6.9.

$$W_2 = \frac{1}{2}L_s \cdot I_{Smax}^2 \Rightarrow I_{Smax} = \sqrt{\frac{2W_2}{L_s}} \quad (6.9)$$

- La quantité d'énergie W_3 transférée à l'élément de stockage est calculée en intégrant le produit $E_s i_s(t)$ pendant T_s . La décharge de L_s dans E_s est donc réalisée avec la condition initiale de courant précédemment calculée ($i_s(0) = I_{Smax}$) et jusqu'à l'annulation du courant.
- Bilan énergétique à la transition : les pertes par commutation des transitions $T3$ et $T4$ ainsi que les pertes fer au secondaire sont soustraites à W_3 .

$$W_{transferee} = W_3 - W_{commutation_{T3,T4}} - W_{fer2} \quad (6.10)$$

Le rendement final est calculé par l'équation 6.11.

$$\eta = \frac{W_{transferee} - W_{cmd}}{\frac{1}{2}C_p \cdot V_{pi}^2} \quad (6.11)$$

avec W_{cmd} la somme des pertes dues à la commande des transistors MOSFETs par le *Driver* et à la consommation du générateur d'impulsions pendant les phases T_p et T_s .

6.4.2 Résultats de simulation

Les figures 6.12(a) et 6.12(b) représentent les bilans énergétiques de décharges synchrones réalisées avec les inductance-couplées HOME-MADE et COTS respectivement et une capacité C_p de 20 nF chargée à 50 V (soit une énergie récupérable de 25 μ J) déchargée dans un élément de stockage E_s (3 V).

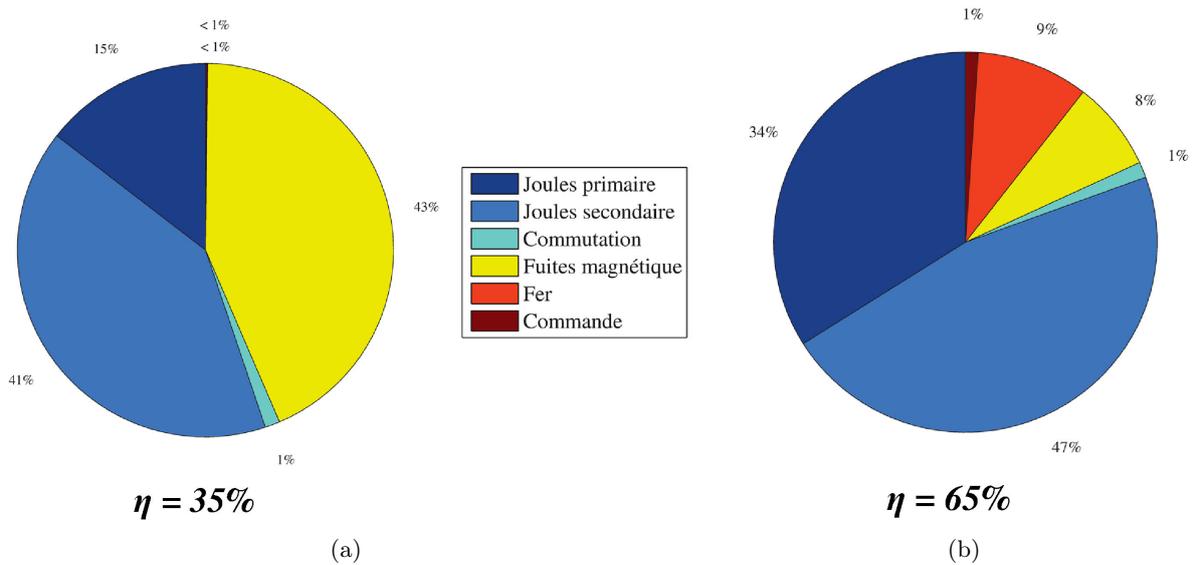


FIGURE 6.12: bilan énergétique simulé du *Flyback* à décharge synchrone dont l'inductance-couplée est (a) HOME-MADE et (b) COTS, $V_{drive} = V_{DD} = 3$ V, $I_{conso} = 1$ mA, $I_G = 20$ mA, $R_{ESR} = 500$ m Ω

L'inductance-couplée HOME-MADE possède un rendement faible (35%), principalement dû à son mauvais couplage magnétique. On observe que le rendement de conversion diminue lorsque $V_{pi} = 100$ V (25% et 51% respectivement pour HOME-MADE et COTS). Ceci est expliqué par l'augmentation des pertes résistives pour chaque convertisseur lorsque la quantité d'énergie stockée augmente.

6.5 Discussion et choix

Le tableau 6.5 résume les avantages et les inconvénients des deux inductances couplées.

TABLE 6.5: comparaison des inductances couplées HOME-MADE et COTS

Circuit	HOME-MADE	COTS
Avantages	optimisation des capacités parasites et du facteur de qualité	faible volume
Inconvénients	volume important, réalisation "sur mesure" (\nearrow coût), faible couplage \Rightarrow faible rendement	faible facteur de qualité, induction de saturation relativement faible, capacités parasites importantes

Il est clair que l'inductance-couplée HOME-MADE est moins efficace pour réaliser le transfert d'énergie et que la perspective de réaliser soit même le composant magnétique n'apparaît pas comme

la meilleure solution, du point de vue rendement et encombrement. Cependant, les défauts de cette inductance-couplée sont à tempérer pour les raisons suivantes :

- Il est possible de minimiser les capacités parasites, inter-spires ou inter-couches, en optimisant la façon de bobiner. Cette optimisation convient particulièrement à des récupérateurs capacitifs ou à électrets pour qui la capacité C_p est plus faible (100 à 500 pF) et pour qui la minimisation des pertes par commutation est primordiale.
- Le faible couplage de l'inductance HOME-MADE, principale cause de son mauvais rendement, est dû à l'emplacement de son entrefer par rapport aux bobinages. En effet, pour palier l'indisponibilité de noyaux pré-gappés⁶, l'entrefer de cette inductance-couplée a été réalisé sur les trois jambes, ce qui augmente considérablement le flux de fuite puisque le bobinage exciteur entoure un seul des 3 entrefers. Il est possible d'obtenir un meilleur couplage : la conception d'une inductance-couplée avec un tore pré-gappé (3C20 / Ferroxcube) nous a permis d'obtenir un couplage environnant 0,95 (contre 0,84 pour la version pré-gappée). Ce dernier n'est pas utilisé pour des raisons d'encombrement (volume équivalent à la version HOME-MADE).

Pour l'application visée, l'inductance-couplée COTS est sélectionnée, car elle a l'avantage de posséder un bon rendement et un faible encombrement en comparaison à l'inductance HOME-MADE et comparé à toutes les autres inductance-couplées réalisées dans ce travail. Il est à noter que dans le cadre d'un développement industriel, la conception d'une inductance sur mesure pourrait cependant avoir un intérêt mais elle nécessite une étude et une industrialisation complètes.

6.6 Le problème de saturation

L'inconvénient majeur de la décharge synchrone est qu'elle peut faire saturer le circuit magnétique de l'inductance-couplée lorsque l'énergie à stocker est trop importante. Cette quantité d'énergie "limite" est fixée par le volume du composant magnétique utilisé. L'exemple suivant permet d'illustrer nos propos : considérons un noyau magnétique de type EFD12 et de matériau 3F3 dans lequel on veut stocker $W_e = 100 \mu\text{J}$ ($C_p = 20 \text{ nF}$ et $V_{p_i} = 100 \text{ V}$). Le champ d'induction magnétique B_{max} nécessaire pour stocker cette quantité d'énergie dans un volume d'air V_e est donné par l'équation 6.12.

$$B_{max} \simeq \sqrt{\frac{2\mu_0 \cdot W_e}{V_e}} \quad (6.12)$$

Pour le noyau considéré possédant une surface effective de $11,4 \text{ mm}^2$ et une hauteur d'entrefer $l_e = 225 \mu\text{m}$ raisonnablement choisie pour éviter le flux de fuite, la densité de flux atteint $B_{max} = 320 \text{ mT}$. Cette valeur dépasse l'induction de saturation B_{sat} du matériau 3F3 ($\approx 300 \text{ mT}$). Lorsqu'une saturation a lieu, l'impédance de l'inductance tend vers sa résistance série R_{lp} , il n'y a plus de stockage magnétique et le rendement du transfert décroît sévèrement. La figure 6.13 illustre, par des mesures, la conséquence du phénomène de saturation sur le courant i_p et la tension v_p pour l'inductance-couplée COTS.

Pour un récupérateur dont la puissance de sortie est de l'ordre de $100 \mu\text{W}$, la technique SECE impose de stocker $100 \mu\text{J}$ en une seule fois par seconde si ce récupérateur est excité à 1 Hz .

Il est donc difficile de mettre en œuvre la technique SECE avec un composant magnétique de faible volume pour des applications dont la fréquence mécanique est faible. La partie suivante va permettre, entre autres, de contourner le phénomène de saturation.

6. Pour les noyaux de type EFD par exemple, la jambe centrale d'un noyau pré-gappé est plus courte que les deux autres jambes pour obtenir l'entrefer

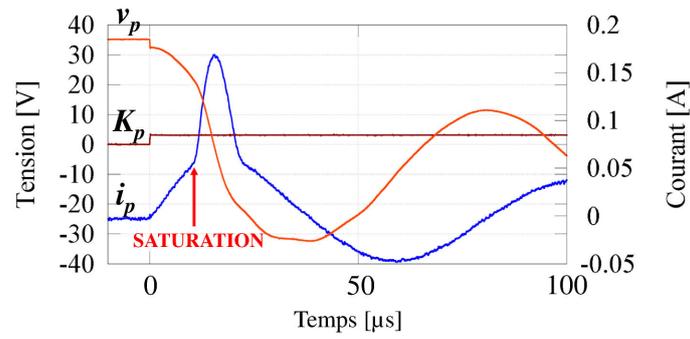


FIGURE 6.13: mesures montrant la saturation du circuit magnétique causée par la décharge du récupérateur dans l'inductance primaire de l'inductance-couplée COTS

6.6.1 Conclusion

La décharge du récupérateur à son maximum est effectuée par le biais d'un circuit *Flyback* à décharge synchrone composé de transistors de puissance et d'une inductance-couplée du commerce (COTS) choisie pour son faible volume et son rendement acceptable (65% pour $C_p = 20$ nF et $V_{p_i} = 50$ V). Cependant, en tenant compte de nos spécifications d'encombrement, l'utilisation de la technique SECE exclue les récupérateurs dont la puissance d'entrée est supérieure à $100 \mu\text{W}$ et dont la fréquence mécanique est faible. La partie suivante propose une solution utilisant une nouvelle technique d'extraction améliorant ainsi la technique SECE.

La technique MS-SECE dite "multi-coups"

Résumé : Face à la problématique du stockage magnétique synchrone en très basse fréquence, ce chapitre propose une nouvelle technique optimisée dérivée de la technique SECE. La technique "MS-SECE" (*Multi-Shot Synchronous Electric Charge Extraction*) permet de transférer l'énergie en plusieurs fois afin de diminuer les pertes résistives. De plus, cette technique permet l'utilisation de composants magnétiques de faible volume en évitant leur saturation. Ce chapitre valide l'intérêt de cette technique par simulation puis par des mesures avec l'inductance-couplée COTS et les deux variantes de *Flyback* détaillées précédemment.

7.1 La technique MS-SECE

La technique MS-SECE consiste à transférer, au moment du maximum de tension, l'énergie électrique du récupérateur, en plusieurs paquets de quantité d'énergie égale.

7.1.1 Analogie avec les alimentations à découpage

Pour bien comprendre l'intérêt de cette technique, une analogie est faite avec les alimentations à découpage puisque leur fonctionnement consiste à "découper" la source d'entrée par le biais d'interrupteurs fonctionnant en commutation. La figure 7.1 illustre deux façons différentes de transférer une quantité d'énergie $W_{tot} = \frac{1}{2}L \cdot I_{max}^2$ dans une inductance en plusieurs paquets de durée $T_N = \frac{T_1}{N}$, à partir d'une source de tension constante V_{pi} .

- A volume de composant magnétique constant (figure 7.1(a)), l'inductance est inchangée. Le courant maximal est divisé par N par le biais de l'interrupteur K qui réalise N^2 fermetures afin de transférer l'énergie totale W_{tot} . L'équation 7.1 exprime les pertes cuivre dans L_a pour ce cas de figure.

$$W_{loss(a)} \approx N^2 \int_0^{T_N} R_a \cdot i_a(t)^2 dt = N^2 \cdot R_a \frac{V_{pi}^2 \cdot \left(\frac{T_1}{N}\right)^3}{3L_a^2} = \frac{W_{loss}}{N} \quad (7.1)$$

Par conséquent, ce type de transfert divise les pertes cuivre par N .

- La figure 7.1(b)) montre une autre façon de découper l'énergie : diviser la valeur de l'inductance par N permet d'obtenir un courant maximal identique (I_{max}) au bout de T_N . L'interrupteur K doit donc réaliser N transferts afin d'atteindre l'énergie totale W_{tot} . L'équation (7.2) exprime les pertes cuivre dans L_b pour ce cas de figure.

$$W_{loss(b)} \approx N \int_0^{T_N} R_b \cdot i_b(t)^2 dt = N \cdot R_b \frac{V_{pi}^2 \cdot \left(\frac{T_1}{N}\right)^3}{3L_b^2} = W_{loss} \quad (7.2)$$

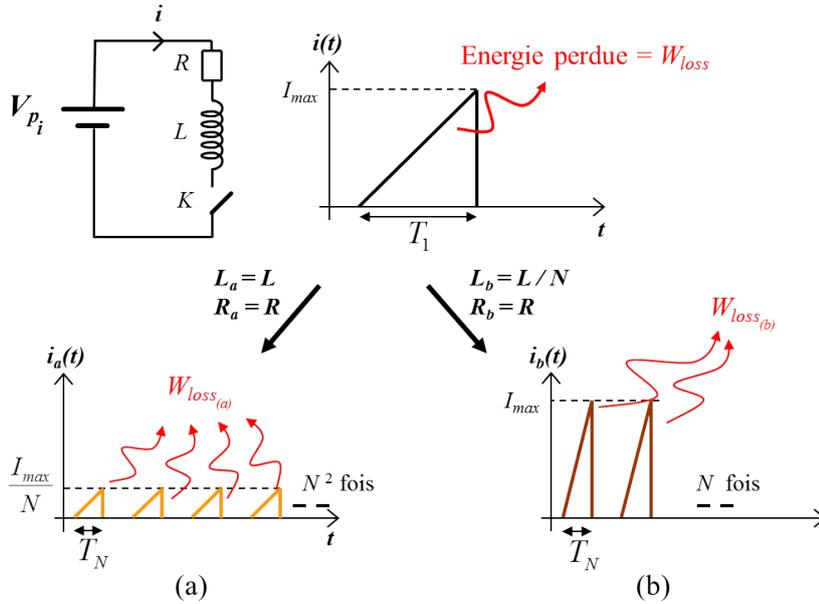


FIGURE 7.1: transfert d'une énergie W_e dans une inductance en plusieurs paquets : (a) en N^2 paquets à volume constant, (b) en N paquets à volume réduit

L'égalité des pertes montrée par l'équation 7.2 n'est correcte que si les résistances des bobinages R_b et R sont égales. Dans ce cas, en sachant que $L_b = \frac{L}{N}$, il faut \sqrt{N} fois moins de spires à L_b qu'à L pour avoir $L_b = \frac{L}{N}$. Cela permet de diminuer la longueur effective de son bobinage et la section du fil (par un facteur $\frac{1}{\sqrt{N}}$ environ), et ainsi de réduire le volume de bobinage de L_b et donc celui du composant magnétique.

En faisant l'hypothèse que ce découpage en paquets n'augmente pas les autres pertes (commutation, fer, commande, ...), ce mode de fonctionnement conduit à l'un des avantages suivants :

- (a) diminuer les pertes cuivre à volume de bobinage constant
- (b) diminuer le volume du composant magnétique à pertes équivalentes

La section suivante vérifie l'affirmation (a) dans le cadre d'une décharge synchrone, c'est à dire pour la décharge complète d'un récupérateur piézoélectrique dont la tension évolue au fil de la décharge.

7.1.2 Technique MS-SECE : évaluation des pertes cuivre

La technique MS-SECE (*Multi-Shot Synchronous Electric Charge Extraction*) est une technique de décharge combinant les performances de la technique SECE ainsi que celle des alimentations à découpage. Elle met en œuvre le transfert de l'énergie récupérable au maximum de tension ($\frac{1}{2}C_p V_{p_i}^2$) en N paquets ou "coups". L'équation 7.3 décrit le transfert du $n^{\text{ème}}$ coup pour $0 < n \leq N$.

$$\frac{1}{2}C_p \cdot V_{p_n}^2 = \frac{1}{2}C_p \cdot V_{p_{n-1}}^2 - \frac{1}{2N}C_p \cdot V_{p_i}^2 \quad (7.3)$$

avec V_{p_n} la tension après le $n^{\text{ème}}$ coup, qui dépend du numéro du coup (n) et du nombre total de coups (N) et qui correspond à la tension initiale de décharge du prochain coup (le $(n+1)^{\text{ème}}$).

L'approche énergétique servant de base aux calculs suivants est illustrée par la figure 7.2. T_{p_n} et T_{s_n} correspondent aux durées de fermeture du primaire et du secondaire du *Flyback* respectivement. La tension du récupérateur piézoélectrique V_{p_n} après le $n^{\text{ème}}$ coup est exprimée par l'équation 7.4, en considérant que la tension piézoélectrique v_p est parfaitement sinusoïdale.

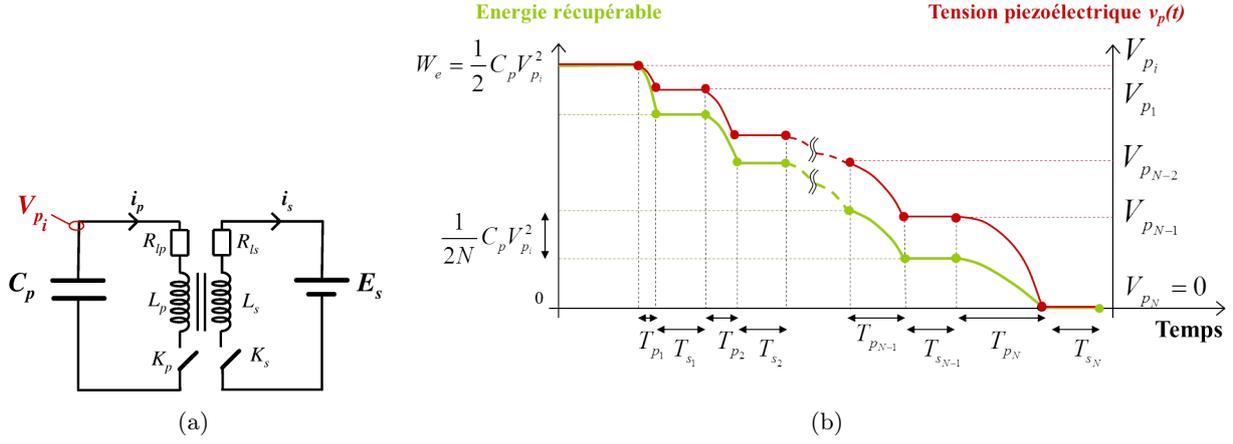


FIGURE 7.2: (a) schéma de principe utilisé pour (b) l'approche énergétique tension / énergie illustrant la technique MS-SECE

$$V_{p_n} = V_{p_i} \sqrt{1 - \frac{n}{N}} = V_{p_{n-1}} \cos(\omega_p \cdot T_{p_{n,N}}) \quad (7.4)$$

avec ω_p la pulsation naturelle non amortie du circuit $L_p C_p$.

L'équation 7.5 donne, selon le numéro du coup, la durée $T_{p_{n,N}}$ nécessaire pour transférer la même quantité d'énergie du récupérateur vers l'inductance L_p .

$$T_{p_{n,N}} = \frac{1}{\omega_p} \arccos\left(\sqrt{\frac{N-n}{N-n+1}}\right) \quad (7.5)$$

Cette durée dépend du numéro du coup n et du nombre total de coups N . La pente initiale du courant $\frac{di_{p_n}(0)}{dt}$ étant égale à $\frac{V_{p_n}}{L}$ et V_{p_n} diminuant d'un coup à l'autre, il n'est pas étonnant que la durée de fermeture du primaire croît avec le numéro du coup.

La durée de fermeture du transistor K_s au secondaire reste constante d'un coup à l'autre puisqu'elle correspond à la décharge de L_s dans une source de tension. Cette durée est donnée par l'équation 7.6.

$$T_{s_n} = \frac{L_s \cdot I_{s_{max_N}}}{E_s} \quad (7.6)$$

avec $I_{s_{max_N}} = \sqrt{\frac{2W_e}{N \cdot L_s}}$ le courant maximal au secondaire à chaque coup.

Pertes cuivre au primaire

Les pertes cuivre au primaire du *Flyback* sont déterminées par la somme des pertes sur chacune des durées $T_{p_{n,N}}$.

$$W_{lossP_N} = \sum_{n=1}^N \int_0^{T_{p_{n,N}}} R_{lp} \cdot i_{p_n}(t)^2 dt \quad (7.7)$$

où R_{lp} est la résistance du bobinage et i_{p_n} le courant lors du n^{me} coup dont l'expression est donnée par 7.8.

$$i_{p_n}(t) = \frac{V_{p_{n-1}}}{\omega_p \cdot L_p} \cdot \sqrt{1 + \frac{1-n}{N}} \cdot \sin(\omega_p \cdot t) \quad (7.8)$$

En utilisant les équations 7.7 et 7.8, les pertes cuivre dans R_{lp} sont déterminées par l'équation 7.9.

$$W_{lossP_N} = \frac{1}{2} \frac{V_{p_i}^2 \cdot R_{lp}}{L_p^2 \cdot \omega_p^3} P(n, N) = \frac{W_e}{Q} P(n, N) \quad (7.9)$$

avec Q le facteur de qualité du primaire ($Q = \frac{L_p \cdot \omega_p}{R_{lp}}$), W_e l'énergie récupérable totale ($W_e = \frac{1}{2} C_p \cdot V_{p_i}^2$) et $P(n, N)$ un coefficient pondérateur de pertes au primaire dont l'expression est donnée par l'équation 7.10.

$$P(n, N) = \sum_{n=1}^N \left(1 + \frac{1-n}{N} \right) \cdot \left(\arccos\left(\sqrt{\frac{N-n}{N-n+1}}\right) - \sin\left(\arccos\left(\sqrt{\frac{N-n}{N-n+1}}\right)\right) \cdot \sqrt{\frac{N-n}{N-n+1}} \right) \quad (7.10)$$

Pertes cuivre au secondaire

L'énergie déchargée au secondaire étant divisée par N , la décharge de l'inductance L_s dans l'élément de stockage E_s s'effectue avec un courant initial divisé par \sqrt{N} comparé au cas $N = 1$. A volume de composant magnétique constant, diviser le courant maximal par \sqrt{N} divise d'autant les pertes cuivre (voir section 7.1.1). Les pertes totales au secondaire sont données par l'équation 7.11.

$$W_{lossS_N} = \sum_{n=1}^N \int_0^{T_{s_n, N}} R_{ls} \cdot i_{s_n}(t)^2 dt = \frac{R_{ls} \cdot I_{s_{max_1}}^3 \cdot L_s}{3E_s \cdot \sqrt{N}} = \frac{R_{ls} \cdot I_{s_{max_1}}^3 \cdot L_s}{3E_s} S(N) \quad (7.11)$$

où R_{ls} représente la résistance du bobinage au secondaire, $I_{s_{max_1}}$ le courant maximal pour le cas $N = 1$ et $S(N) = \frac{1}{\sqrt{N}}$ le coefficient pondérateur de pertes au secondaire.

Conclusion

La figure 7.3 représente le pourcentage de diminution des coefficients pondérateurs de pertes $P(N)$ et $S(N)$ en fonction du nombre de coups. Les coefficients pondérateurs de pertes décroissent tous les deux en racine carré.

Les pertes cuivre diminuent d'un facteur \sqrt{N} , au primaire et au secondaire de l'inductance-couplée. Cette technique est efficace pour des composants inductifs possédant un faible facteur de qualité, c'est à dire ceux dont le volume est faible. Cette analyse fait néanmoins l'hypothèse que les formes temporelles des courants et des tensions sont parfaites (aucun amortissement dû à la résistance série des bobinages).

7.1.3 Simulation SPICE

La figure 7.4 illustre par une simulation SPICE, l'augmentation de l'énergie transférée à l'élément de stockage E_s grâce à la technique MS-SECE.

Cette première simulation fait apparaître l'intérêt de la technique MS-SECE, qui permet une augmentation du rendement d'environ 14% comparé à la technique SECE.

D'autres pertes sont à prendre en compte, notamment les pertes par commutation au sein de l'inductance-couplée, la variation de la fréquence de fonctionnement du circuit magnétique ($T_{p1} < T_{pN}$), l'énergie de contrôle supplémentaire et l'intelligence nécessaire pour réaliser cette décharge en plusieurs coups. La partie suivante prend en compte ces pertes par une simulation Matlab/Simulink[©].

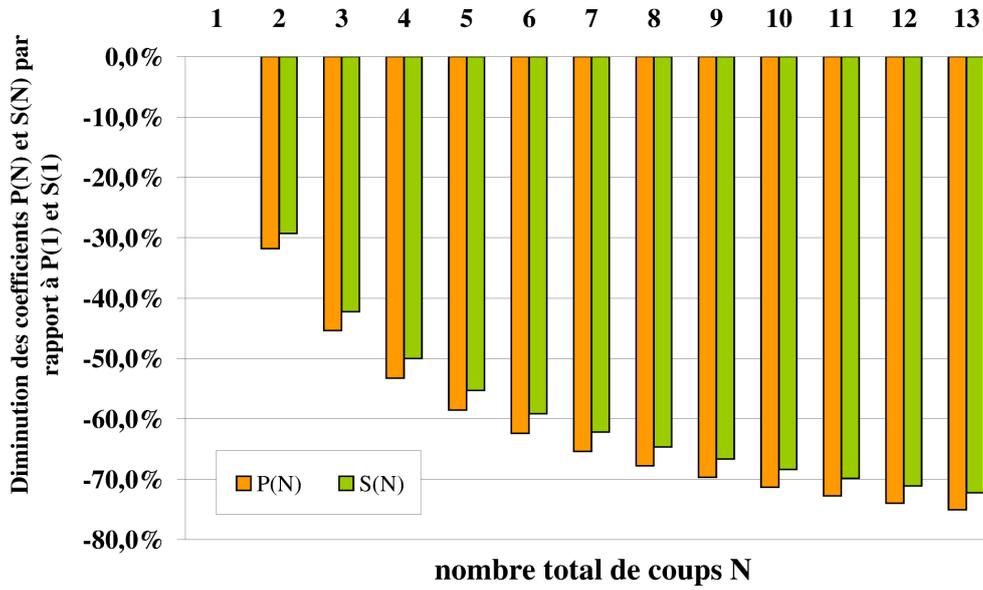


FIGURE 7.3: diminution des coefficients pondérateurs de pertes $P(N)$ et $S(N)$ par rapport à $P(1)$ et $S(1)$ respectivement, en fonction du nombre de coups

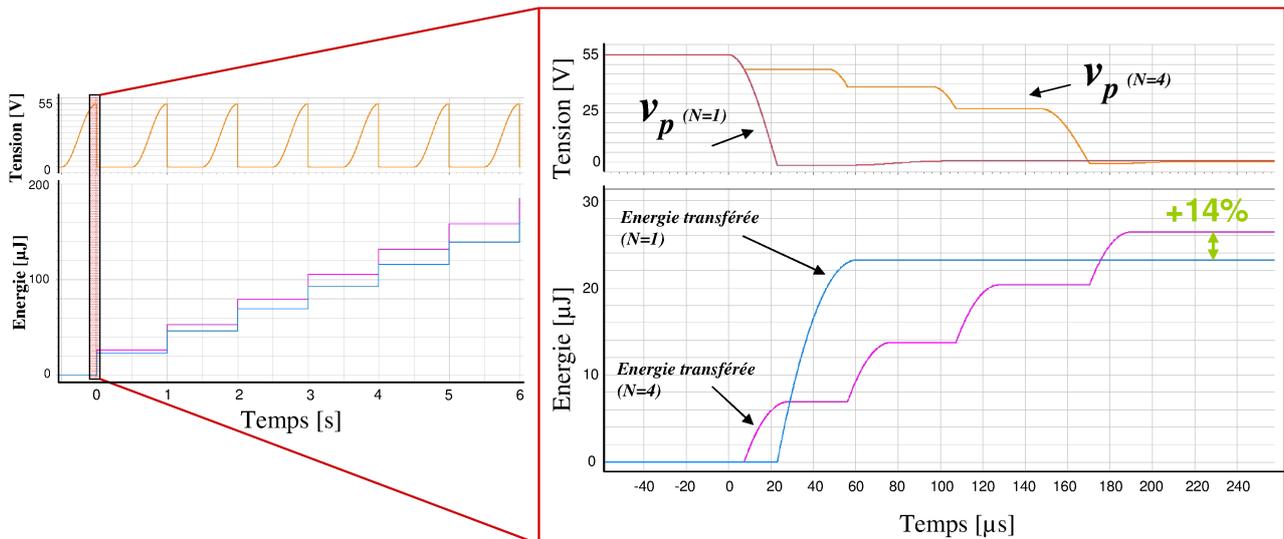


FIGURE 7.4: simulation SPICE montrant la décharge synchrone du récupérateur via le circuit *Flyback Body-Diode* avec l'inductance-couplée COTS par technique SECE ($N = 1$) et MS-SECE ($N = 4$). $f_{mecc} = 1 \text{ Hz}$, $C_p = 20 \text{ nF}$, $V_{p_i} = 55 \text{ V}$, $E_s = 3 \text{ V}$.

7.2 Simulations Matlab/Simulink[©]

Afin de déterminer le nombre de coups optimal, c'est à dire lorsque le rendement du *Flyback* est maximal, une simulation Matlab/Simulink[©] réalise un bilan complet des pertes du circuit *Flyback* à décharge synchrone par technique MS-SECE. Les mêmes modèles Matlab/Simulink[©] (voir annexe B), les mêmes expressions des pertes (voir tableau 6.2) et le même scénario (voir section 6.4.1) ont été utilisés pour cette simulation.

La différence avec les simulations des parties précédentes, est que la décharge du récupérateur est stoppée au bout de $T_{p_{n,N}}$ pour chaque coup, permettant d'accéder aux tensions initiales et finales du récupérateur durant sa décharge et ainsi estimer les pertes par commutation. Le dernier coup est égal au quart de la pseudo période du circuit $L_p C_p$ et permet de décharger le récupérateur jusqu'à son zéro de tension.

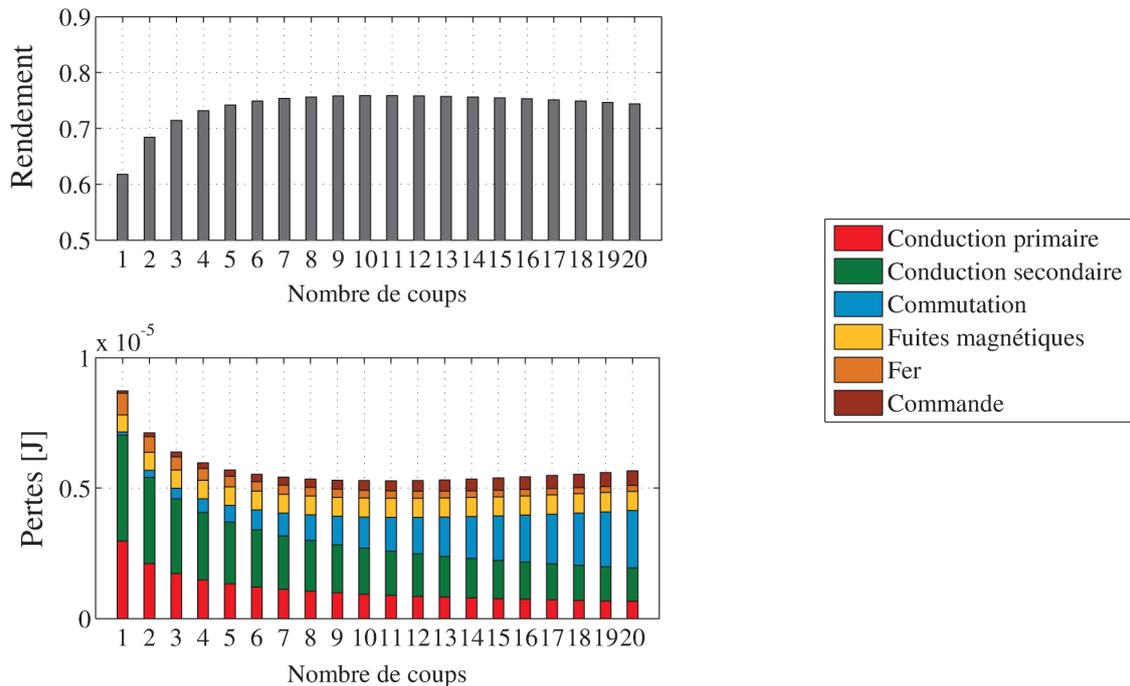


FIGURE 7.5: simulation Matlab/Simulink[©] du rendement et des pertes subies à la décharge d'un piézoélectrique par un circuit *Flyback* par technique MS-SECE. $C_p = 20$ nF, $V_{p_i} = 50$ V, $E_s = 3$ V, inductance-couplée COTS, $V_{drive} = VDD = 3$ V, $I_{conso} = 1$ mA, $I_G = 20$ mA, $R_{ESR} = 0,5 \Omega$

La simulation de la figure 7.5 montre qu'il existe un optimum autour de $N = 11$ coups, lorsque la diminution des pertes résistives est compensée par l'augmentation des pertes par commutation. Le rendement à cet optimum est d'environ 76% et son augmentation comparé au cas $N = 1$ est d'environ 22%. Comme expliqué précédemment, ces résultats sont dépendants du circuit utilisé (transistors, inductance-couplée) et des conditions de fonctionnement (tension initiale de décharge).

7.3 Mise en œuvre de la technique SECE et MS-SECE en régime de basses fréquences mécaniques

Cette partie vérifie expérimentalement l'efficacité et la simplicité de commande du circuit *Flyback* à décharge synchrone, de ses variantes, ainsi que le gain apporté par la technique MS-SECE. Ces mesures ont été réalisées pour des fréquences mécaniques faibles, dans la plage [1 Hz - 10 Hz].

7.3.1 Banc de test et conditions de mesures

Récupérateur piézoélectrique et dispositif de contrainte mécanique

Le banc de test illustré par la figure 7.6 permet de déformer le récupérateur piézoélectrique à de très faibles fréquences mécaniques. L'amplificateur est réalisé sur la base d'un amplificateur audio TDA2050 dont le montage est adapté pour commander le haut parleur. Un "boomer" est choisi pour réaliser un débattement vertical important (plus important qu'avec un haut-parleur classique ou un pot vibrant).

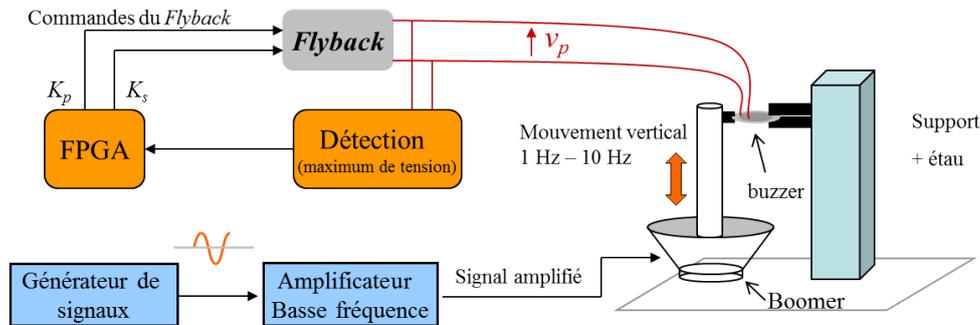


FIGURE 7.6: banc de test utilisé pour mettre en œuvre les techniques SECE et MS-SECE en régime de très basses fréquences mécaniques

Ce dispositif permet d'obtenir une tension maximale de 70 V, c'est à dire une énergie récupérable d'environ 100 μ J par décharge pour le récupérateur utilisé (un récupérateur piézoélectrique de type "buzzer" dont la capacité piézoélectrique est d'environ 20 nF).

Dispositif électronique de commande et de détection

La fonction de détection du maximum de tension et de génération des commandes du *Flyback* est réalisée sur la base des travaux de [Despesse, 2005] et [Boisseau, 2011] synthétisés ci-dessous.

- La détection du maximum de tension est réalisée grâce à un circuit RC dérivateur et un comparateur à zéro (MAX919).
- Pour la fonction de génération des impulsions nécessaires pour commander K_p et K_s , des cellules à retard de type RC, suivies d'inverseurs CMOS (MS14007) et de buffers (74HC4050) sont utilisées. Un premier circuit discret est réalisé pour mettre en œuvre la technique MS-SECE en quatre coups. Sa susceptibilité aux parasites et son encombrement ont conduit à choisir une solution à base de composants programmables. La génération des impulsions est donc finalement décrite en Langage VHDL puis synthétisée et implémentée dans un circuit numérique de type FPGA¹ dont la sortance est suffisante pour commander les entrées des transistors MOSFETs.

Ces fonctions devront être implémentées dans le CRE de façon autonome et à coût énergétique faible.

Circuits *Flyback* à décharge synchrone

Les deux variantes du circuit *Flyback* à décharge synchrone sont mises en œuvre afin de mesurer leurs efficacités énergétiques (*Flyback Diode-Rectifier* et *Flyback Body-Diode*). Elles sont composées de l'inductance-couplée COTS choisie précédemment. La capacité électrochimique au secondaire est choisie de valeur assez importante (100 μ F) pour pouvoir être considérée comme une source de tension.

1. FPGA : *Field Programmable Gate Array* (circuit logique programmable)

La puissance entrante dans le circuit *Flyback* est considérée pour le calcul du rendement (voir équation 7.12).

$$\eta = \frac{\frac{E_s^2}{R_{load}}}{\frac{1}{2}C_p \cdot V_{p_i}^2 \cdot f_{meca}} \quad (7.12)$$

avec E_s la tension aux bornes de l'élément de stockage dont la valeur est fixée à 3 V par la résistance de charge R_{load} . Afin de réaliser la mesure de V_{p_i} sans dégrader l'énergie récupérable d'entrée, une sonde de 50 M Ω est utilisée et la fréquence mécanique f_{meca} est fixée à 10 Hz.

7.3.2 Résultats de mesure

La technique SECE : *Flyback Body-Diode* vs *Flyback Diode-Rectifier*

La figure 7.7 présente une comparaison des formes de tensions et de courants des deux variantes de *Flyback* pour la même fréquence mécanique (10 Hz).

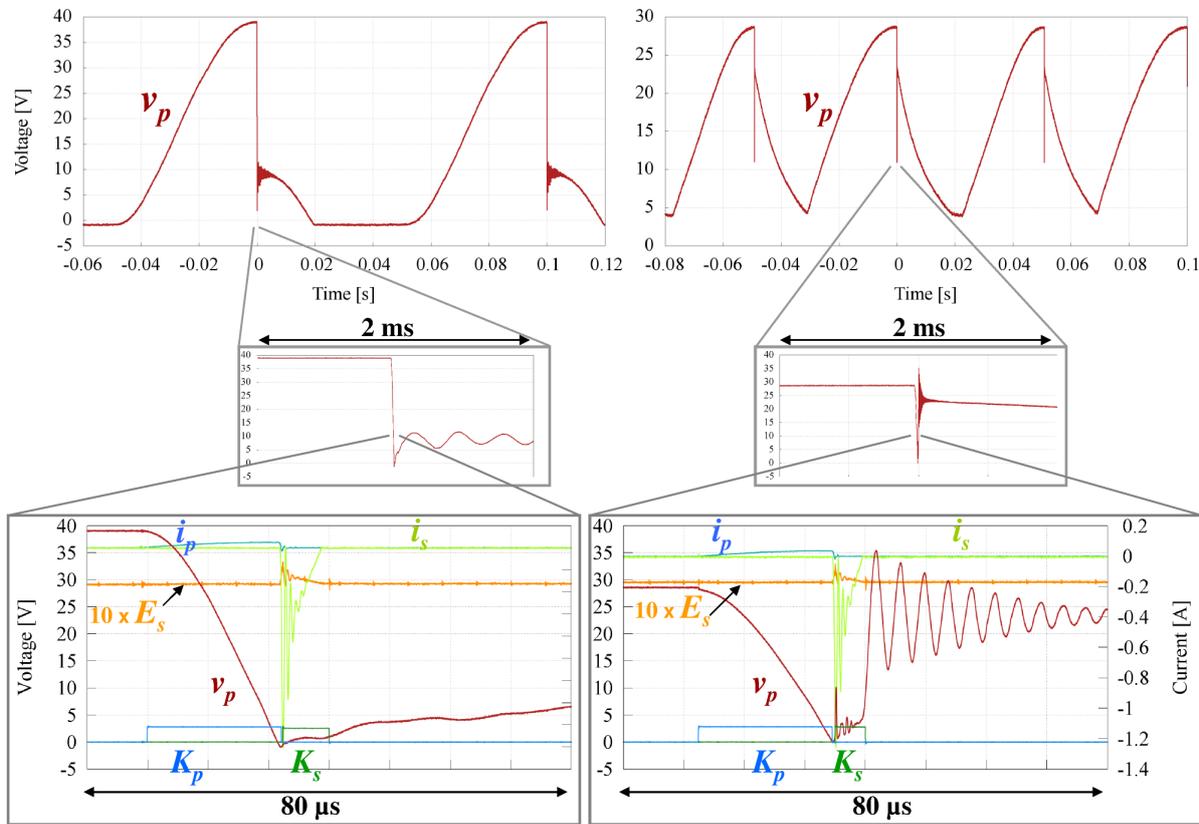


FIGURE 7.7: formes d'ondes mesurées montrant la différence entre les deux variantes du circuit *Flyback* à décharge synchrone. A gauche : *Flyback Body-Diode* et à droite : *Flyback Diode-Rectifier*

- Le *Flyback Diode-Rectifier* possède un rendement supérieur à celui de la variante *Flyback Body-Diode* de 10 à 30 %, à excitation mécanique égale. Cela peut être expliqué par (1) un gain en tension β supérieur à 1,4 (section 6.1.4) et/ou (2) une quantité d'énergie transférée inférieure à celle de la variante *Flyback Body-Diode* à chaque maximum de tension piézoélectrique.
- Une surtension importante aux bornes de K_p est observée en simulation (SPICE) et constatée lors des expériences. Elle provient d'une oscillation de l'inductance de fuite L_{fp} avec les capacités parasites du circuit (C_{pp} et C_{DSp}). Ce phénomène est particulièrement observé sur le *Flyback Body-Diode* et oblige à surdimensionner l'interrupteur au primaire quant à sa tenue en tension.

La tension du récupérateur présente des oscillations parasites pendant quelques dizaines de ms. Ces phénomènes devront donc être gérés par le système électronique de commande et de détection du CRE.

La technique MS-SECE

La figure 7.8 illustre la décharge du récupérateur piézoélectrique en quatre coups avec le *Flyback Diode-Rectifier*. A chaque décharge, l'énergie électrique disponible en sortie du récupérateur est d'environ $40 \mu\text{J}$ et l'énergie finalement récupérée dans l'élément de stockage basse tension est d'environ $30 \mu\text{J}$.

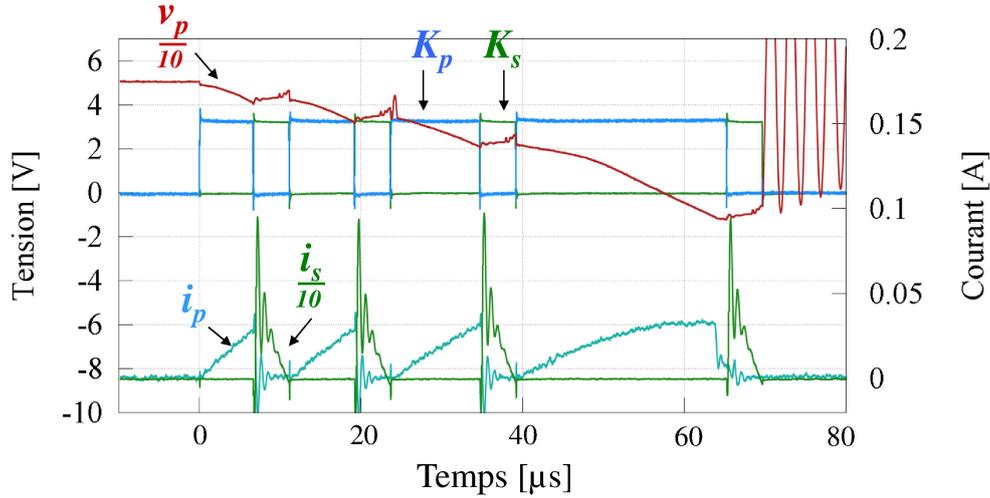


FIGURE 7.8: formes d'ondes mesurées lors d'une décharge au maximum (MS-SECE, $N = 4$), avec le *Flyback Diode-Rectifier* et l'inductance couplée COTS.

Le tableau 7.1 montre l'augmentation du rendement en fonction du nombre de coups, pour un récupérateur excité à 10 Hz et une puissance d'entrée d'environ $100 \mu\text{W}$. La puissance récupérable en entrée du circuit de puissance est donc égale à $\frac{1}{2}C_p V_{p_i}^2 f_{meca}$ pour le *Flyback Body-Diode* et $2 \times \frac{1}{2}C_p V_{p_i}^2 f_{meca}$ pour le *Flyback Diode-Rectifier*.

Le *Flyback Body-Diode* possède un rendement de 65% et le *Flyback Diode-Rectifier* un rendement de 70%, pour un nombre de coups égal à 4.

TABLE 7.1: mesures de l'augmentation du rendement grâce à la technique MS-SECE pour un récupérateur excité à 10 Hz

Circuit	$N = 2$	$N = 3$	$N = 4$
<i>Flyback Body-Diode</i>	+14,5%	+20%	+24%
<i>Flyback Diode-Rectifier</i>	+16%	+29%	+35%

7.4 Conclusion

En théorie, la technique MS-SECE permet de diviser les pertes résistives par \sqrt{N} , au primaire comme au secondaire. La simulation réalisée prend en compte les pertes par commutation et l'énergie de commande supplémentaire nécessaire pour son implémentation. Les résultats de mesures montrent que le rendement augmente de 24% à 35% selon la variante de *Flyback* utilisée. Cette technique permet non seulement d'augmenter le rendement du transfert, mais également d'utiliser des composants magnétiques de petites dimensions.

Conclusion de la partie

Cette partie a permis de sélectionner un circuit inductif à décharge synchrone : le *Flyback* est choisi pour son rendement important à des rapports de tensions $\frac{E_s}{V_{p_i}}$ faibles, sa facilité de commande et ses potentialités d'optimisation primaire/secondaire. Deux variantes du circuit *Flyback* à décharge synchrone sont détaillées : les variantes *Flyback Diode-Rectifier* et *Flyback Body-Diode*. L'une permet d'optimiser l'énergie récupérable comparée à celle de la technique standard (gain théorique de 4) et l'autre permet de réduire le nombre de composants tout en optimisant l'énergie extraite (gain théorique de 2). Les pertes subies pendant la décharge du récupérateur à son maximum de tension sont analysées. Cette étude permet notamment de choisir une inductance couplée du commerce pour son rendement élevé et son faible encombrement.

Afin d'éviter la saturation de l'inductance-couplée et d'augmenter le rendement de conversion lorsqu'une quantité d'énergie importante est transférée, une nouvelle technique d'extraction est présentée. La technique MS-SECE, dérivée de la technique SECE permet de décomposer la décharge en plusieurs coups. Théoriquement, cette technique permet de diviser les pertes résistives par la racine carré du nombre de coups et son gain est dépendant du facteur de qualité du circuit utilisé. Des mesures sur les circuits *Flyback Diode-Rectifier* et *Body-Diode* montrent une augmentation du rendement de conversion de 25 à 35 %.

L'architecture étudiée dans cette partie répond donc aux spécifications d'encombrement et d'efficacité du CRE fixées. Cette architecture est représentée figure 7.9.

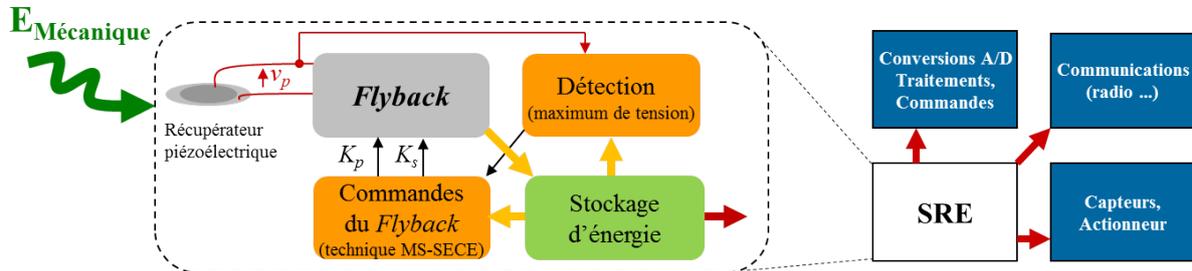


FIGURE 7.9: architecture du CRE proposée, réalisant l'extraction et la conversion de l'énergie électrique issue d'un récupérateur piézoélectrique

Cependant, les circuits réalisant la décharge du *Flyback* par technique MS-SECE et la détection du maximum de tension piézoélectrique ne sont pas autonomes en énergie. De plus, si l'élément de stockage ne possède aucune énergie initiale au démarrage, les fonctions de détection du maximum et de commande des transistors ne peuvent pas fonctionner. Par ailleurs, un aspect important est la volonté de mettre en œuvre un SAE sans batterie (dit "*battery-less*"), afin de proposer à l'industriel un système faible coût et plus facilement recyclable.

La partie suivante propose donc une implémentation intégrée d'un CRE qui met en œuvre la décharge synchrone par technique SECE et MS-SECE, de façon autonome et alimenté sur capacité de stockage. Ce circuit intégré permet ainsi l'autonomie en énergie du Capteur Communicant.

Troisième partie

Mise en œuvre et caractérisation du Circuit Intégré de Récupération d'Énergie

Introduction de la partie

La partie précédente a permis de définir l'architecture générale du CRE en choisissant un circuit de puissance et une stratégie d'extraction appropriés aux faibles fréquences et aux hautes tensions du récupérateur. Nous proposons donc d'utiliser la technique MS-SECE pour alimenter un Capteur Communicant afin que ce dernier devienne autonome en énergie.

Cependant, des verrous techniques et technologiques conséquents restent à lever : ils concernent la miniaturisation de trois fonctions primordiales du CRE : la détection du maximum de tension, la commande du *Flyback* par technique MS-SECE ainsi que la gestion de l'énergie électrique.

La partie précédente a aussi montré qu'il était difficile d'implémenter ces fonctions en composants discrets du commerce (ou "COTS²"), tout en respectant la spécification d'encombrement imposée. L'utilisation d'un micro-contrôleur est une alternative intéressante au circuit électronique discret mais ce type de composant consomme trop d'énergie. Par ailleurs, les fonctions de surveillance de tension d'alimentation proposées par ce type de circuit sont peu adaptées au fonctionnement sur capacité.

L'intégration de ces trois fonctions dans un ASIC³ est en mesure de pallier la plupart de ces inconvénients : la conception de fonctions dédiées par l'intermédiaire de transistors dimensionnés "sur mesure" permet d'optimiser les performances. L'encombrement promet d'être réduit comparé à une solution en composants discrets, tout en proposant de meilleures performances en termes de consommation.

La partie III décrit chacun des blocs nécessaires au fonctionnement basse consommation, autonome et efficace d'un ASIC de récupération d'énergie. Le chapitre 8 détaille les spécifications de l'ASIC et celles de chaque bloc le constituant puis le chapitre 9 aborde la détection du maximum de tension piézoélectrique. Un premier ASIC nommé "DMAX" est implémenté sur silicium afin de valider cette fonction. Le chapitre 10 détaille la fonction de commande du circuit *Flyback* externe à l'ASIC, par technique MS-SECE. Le chapitre 11 aborde les fonctions de démarrage et de gestion de l'énergie, primordiales pour l'autonomie du circuit et l'alimentation du Capteur Communicant.

Enfin, l'implémentation physique sur silicium et les performances mesurées d'un ASIC nommé "EPHIC" (*Electrostatic & Piezoelectric Harvesting Integrated Circuit*) intégrant toutes ces fonctions, sont détaillées dans le chapitre 12 et un comparatif avec les techniques standard et SECE est présenté en conclusion.

2. *Component Off The Shelf* (Composants sur étagère)

3. *Application Specific Integrated Circuit* (Circuit intégré dédié spécifiquement à une application)

Le tableau 7.2 liste les notations, grandeurs et symboles utilisés dans cette partie.

TABLE 7.2: notations, symboles et grandeurs

Symboles	Quantités / grandeurs	Unités
v_p	Tension aux bornes du récupérateur piézoélectrique	[V]
V_{p_o}	Tension crête aux bornes du récupérateur en circuit ouvert	[V]
V_{p_i}	Tension crête avant la décharge du récupérateur (comparée à V_{p_o} , V_{p_i} est augmentée par la technique SECE)	[V]
C_p	Capacité piézoélectrique	[F]
L_p	Inductance primaire du <i>Flyback</i>	[H]
i_p	Courant traversant le primaire du <i>Flyback</i>	[A]
i_s	Courant traversant le secondaire du <i>Flyback</i>	[A]
C_{appli}	Capacité de stockage dédiée au Capteur Communicant	[F]
VDD_{appli}	Tension aux bornes de C_{appli} (alimentation du Capteur Communicant)	[V]
C_{asic}	Capacité de stockage dédiée à l'ASIC	[F]
VDD_{asic}	Tension aux bornes de C_{asic}	[V]
$V_{DS_{sat}}$	Tension de saturation d'un transistor MOS (≈ 100 mV)	[V]
V_{TH_n}	Tension de seuil du transistor NMOS (≈ 500 mV en typique)	[V]
V_{TH_p}	Tension de seuil du transistor PMOS (≈ 700 mV en typique)	[V]
L	Longueur de grille du transistor MOS	[m]
W	Largeur de grille du transistor MOS	[m]
f_{meca}	Fréquence d'excitation mécanique du récupérateur	[Hz]
W_p	Cas technologique <i>Worst Power</i> (voir annexe E)	
W_s	Cas technologique <i>Worst Speed</i> (voir annexe E)	

La notation "appli" pour C_{appli} et VDD_{appli} est utilisée pour désigner l'élément de stockage et la tension d'alimentation du Capteur Communicant (appelés C_s et E_s dans la partie précédente).

Du Circuit à l'ASIC de Récupération d'Énergie

Résumé : ce chapitre définit l'architecture du CRE basée sur un ASIC. Les spécifications techniques "bas niveau" de chacun des blocs de l'ASIC sont listées et servent de données d'entrée pour les chapitres suivants. L'ASIC doit extraire efficacement l'énergie du récupérateur piézoélectrique grâce à la technique MS-SECE et une très faible consommation. Il doit également démarrer sans énergie initiale, s'auto-alimenter sur capacité et permettre l'autonomie en énergie d'un Capteur Communicant.

8.1 Spécifications d'entrée

Le tableau 8.1 résume les données d'entrée du CRE étayées par la partie précédente.

TABLE 8.1: spécifications d'entrée du CRE

Type	Spécifications	Valeurs ou commentaire
Spec. primaires	Détection du maximum	Faible retard de détection
	Commande des transistors du <i>Flyback</i>	Mise en œuvre de la technique MS-SECE en 4 coups
	Gestion de l'énergie	Fonctionnement autonome sur capacité et alimentation d'un Capteur Communicant (100 μ W)
	Adaptabilité et polyvalence à une large gamme de récupérateurs piézoélectriques, d'inductances et de fréquences mécaniques	1 nF < C_p < 100 nF 100 μ H < L_p < 10 mH Nombre de coups configurable
Spec. contraintes	Hautes tensions du piézoélectrique	$V_{p_o} \leq 200$ V
	Faibles fréquences mécaniques	1 Hz $\leq f_{meca} \leq 100$ Hz
	Faible coût unitaire	Quelques euros
	Faible encombrement	Quelques cm ³

8.2 Architecture du Circuit de Récupération d'Énergie mécanique

L'architecture détaillée du CRE est proposée figure 8.1. Ce circuit est composé d'un ASIC de récupération d'énergie entouré de composants discrets. Le circuit *Flyback* (C_{appli} , K_p , K_s , L_p et L_s), le pont de diodes optionnel, C_{der} , K_D et C_{asic} sont situés en externe de l'ASIC.

Le fonctionnement de ce circuit est expliqué dans la partie suivante. Les choix techniques et la spécificité de cette architecture sont étroitement liés aux spécifications évoquées précédemment.

8.2.1 Un fonctionnement autonome à deux capacités

Notre architecture est basée sur deux éléments de stockage capacitifs C_{asic} et C_{appli} qui sont utilisés respectivement pour l'alimentation de l'ASIC (et son démarrage) et l'alimentation du Capteur Com-

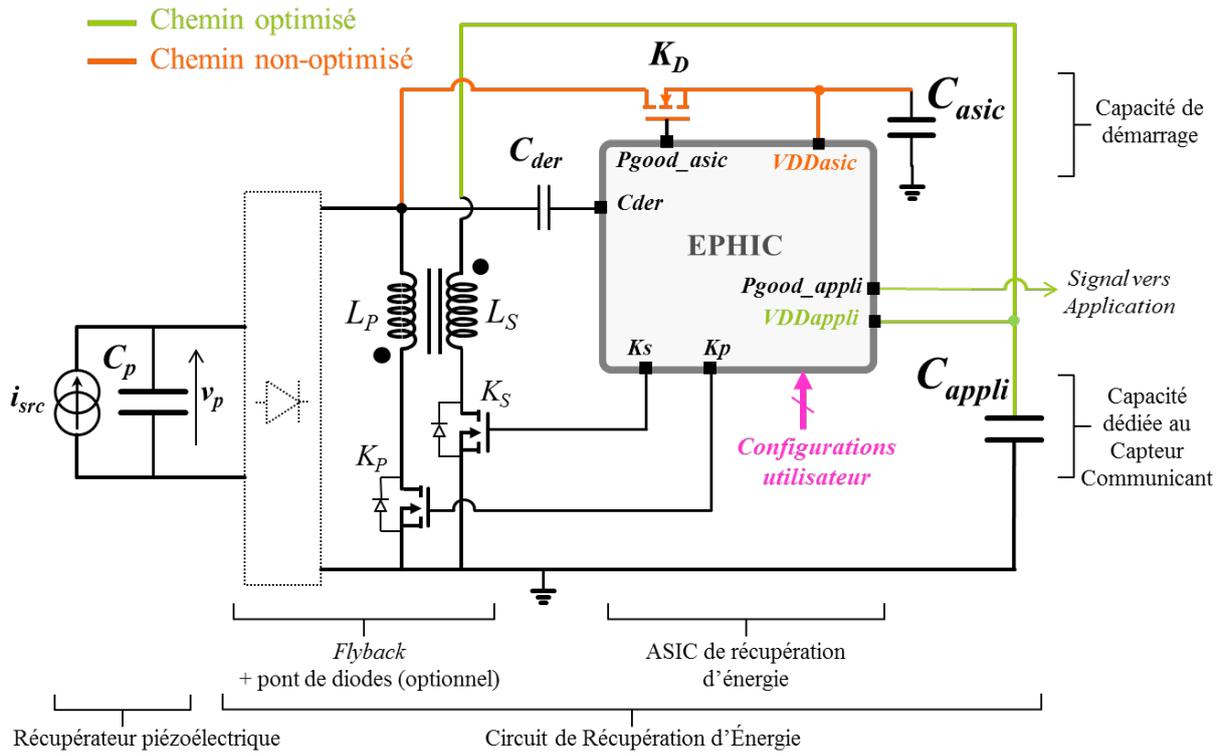


FIGURE 8.1: le CRE composé d'un ASIC entouré de composants discrets

municant. Le principe de "chemins d'énergie" est utilisé : ils sont choisis par l'ASIC en fonction des états de charge des capacités C_{asic} et C_{appli} . Ces chemins correspondent à des modes de fonctionnement de l'ASIC, mis en évidence sur la figure 8.1 et détaillées ci-dessous :

- le chemin **non-optimisé** connecte directement le récupérateur piézoélectrique à C_{asic} via le transistor MOS à déplétion (dit "*Normally ON*¹") K_D . L'extraction d'énergie depuis le récupérateur est faible (voir partie I) puisque la tension VDD_{asic} n'est pas adaptée². Ce chemin permet néanmoins d'apporter :
 - ★ l'énergie initiale à l'ASIC pour qu'il démarre, puisque C_{asic} n'a aucune énergie ni tension à ses bornes au départ, rendant impossible la commande du circuit *Flyback*. On parle alors d'auto-démarrage ou de démarrage "à froid"³.
 - ★ l'énergie de secours à l'ASIC : lorsque la tension VDD_{asic} n'est plus suffisante pour commander le circuit *Flyback*, le récupérateur est connecté à C_{asic} par K_D .
- le chemin **optimisé** utilise le *Flyback* comme composant intermédiaire et la technique MS-SECE comme stratégie d'extraction pour remplir efficacement la capacité de stockage C_{appli} . En mode optimisé l'ASIC commande K_p et K_s . Le transistor K_D est alors bloqué par le biais du signal $Pgood_{asic}$ qui impose une tension négative suffisante entre la grille et la source du transistor.

Le choix d'un chemin par rapport à l'autre est arbitré par l'ASIC selon la quantité d'énergie présente dans l'élément de stockage C_{asic} . Grâce à une comparaison à hystérésis, l'ASIC choisit le chemin optimisé lorsque C_{asic} a atteint une énergie suffisante ($VDD_{asic} \geq V_{seuil+}$) ou le chemin non-optimisé lorsque l'énergie dans C_{asic} est insuffisante pour commander le *Flyback* ($VDD_{asic} \leq V_{seuil-}$).

Pour favoriser l'emploi du chemin optimisé et éviter l'oscillation permanente entre les deux modes, une diode (interne ou externe à l'ASIC) peut être disposée entre C_{asic} et C_{appli} . La figure 8.2 repré-

1. transistor naturellement passant lorsqu'aucune tension n'est imposée entre sa grille et sa source

2. Cela est particulièrement vrai pour notre cas, puisque $VDD_{asic} \ll \frac{V_{pe}}{2}$

3. "Cold start" ou "from scratch", c'est à dire sans énergie initiale

sente les deux chemins de l'ASIC en fonction du temps ainsi que l'interaction entre les deux tensions d'alimentation VDD_{asic} et VDD_{appli} pour le cas "sans diode" (figure 8.2.(a)) et "avec diode" (figure 8.2.(b)).

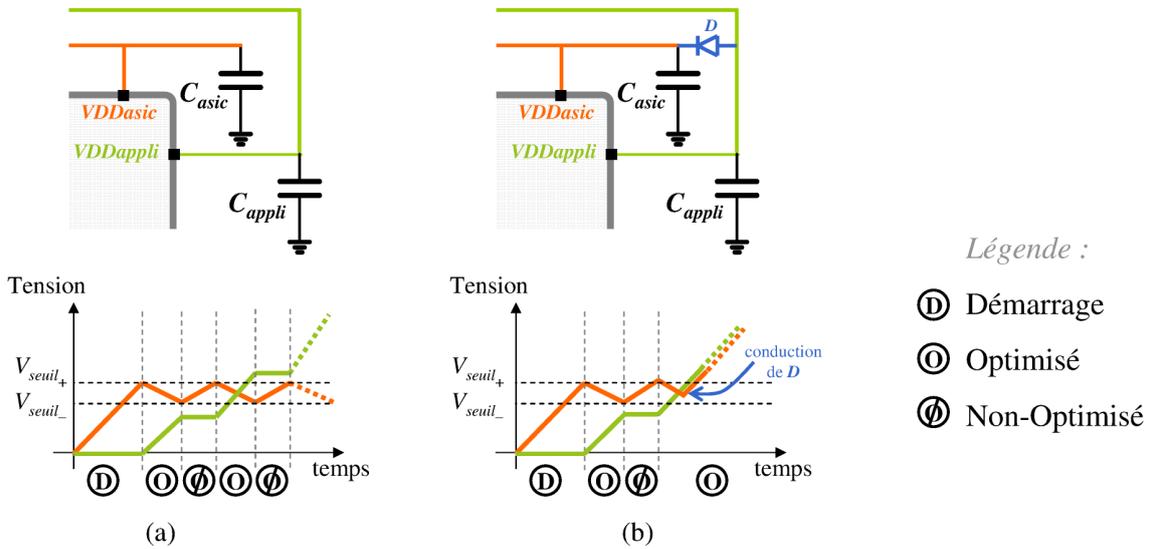


FIGURE 8.2: utilisation d'une (b) diode entre C_{asic} et C_{appli} évitant (a) l'oscillation permanente entre le chemin optimisé et le chemin non-optimisé.

L'avantage de notre architecture est que son fonctionnement sur deux capacités découple l'alimentation de l'ASIC de celle du Capteur Communicant, ce qui permet un démarrage rapide du CRE. Le Capteur Communicant ayant besoin d'un stockage d'énergie conséquent ($\approx 100 \mu\text{J}$) sous basse tension (3 V) pour fonctionner, l'utilisation d'une capacité unique de valeur importante (≈ 10 à $100 \mu\text{F}$) sur le chemin non-optimisé imposerait un démarrage très lent pour les récupérateurs dont la puissance de sortie est faible (par exemple $10 \mu\text{W}$). On note que ce fonctionnement sur capacités correspond au comportement de type cigale d'un SAE (voir introduction de cette thèse).

8.2.2 La tolérance aux hautes tensions du récupérateur

Un autre intérêt de cette architecture est que la tolérance aux hautes tensions de l'ASIC est déportée sur les composants externes (le circuit *Flyback*, K_D et C_{der}), évitant l'utilisation d'une technologie intégrée tolérante à la haute tension, souvent couteuse et peu accessible. Aucune connexion n'est donc faite entre le récupérateur piézoélectrique et l'ASIC. Pour la détection du maximum, une mesure de la tension du récupérateur est réalisée via la capacité C_{der} qui sert à la fois de capacité de liaison et de dérivation. Ce point est détaillé dans le chapitre 9.

L'externalisation des composants de puissance (notamment des transistors et des condensateurs) a l'inconvénient d'augmenter le volume total du CRE mais elle permet leur dimensionnement en fonction de l'application (type de récupérateur piézoélectrique, tension maximale, ...).

8.3 Architecture détaillée de l'ASIC de récupération d'énergie

8.3.1 Architecture détaillée de l'ASIC de récupération d'énergie

L'architecture interne de l'ASIC de récupération d'énergie est présentée figure 8.3. Chaque bloc est détaillé dans les chapitres qui suivent.

Cette architecture met en évidence sept blocs importants :

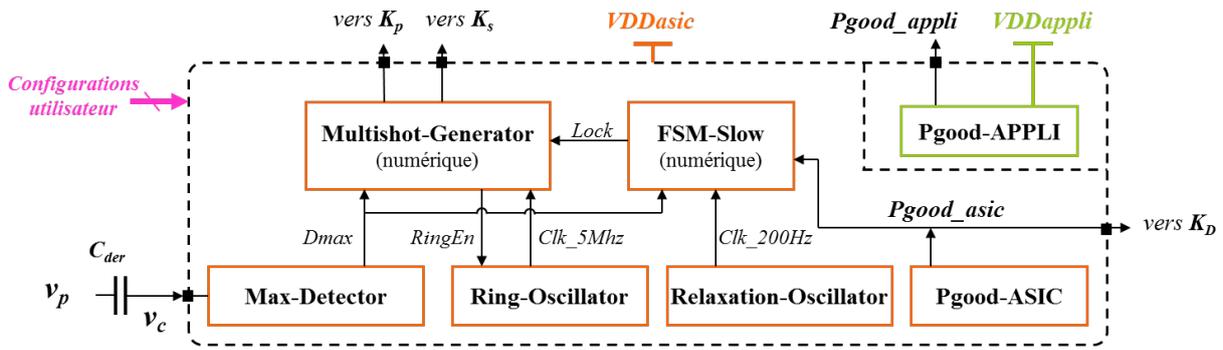


FIGURE 8.3: architecture détaillée de l'ASIC de récupération d'énergie nommé "EPHIC"

- **Max-Detector** s'occupe de détecter le maximum de tension piézoélectrique depuis la capacité C_{der} située en externe de l'ASIC.
- **Multishot-Generator** est un bloc numérique qui commande les transistors K_p et K_s par des impulsions de durée préalablement calculées pour réaliser la technique MS-SECE. Ce dernier est cadencé par une horloge rapide (5 MHz), **Ring-Oscillator**, qui est mise en route uniquement pour et pendant la génération des commandes du *Flyback*.
- La machine d'état numérique **FSM-Slow**, dite "lente" est cadencée par une horloge très faible consommation à 200 Hz nommée **Relaxation-Oscillator**. Ce bloc est "maître" de l'ASIC et permet notamment le verrouillage de la détection du maximum.
- Les blocs **Pgood-ASIC** et **Pgood-APPLI** servent à surveiller les tensions VDD_{asic} et VDD_{appli} . Le changement d'état du signal $Pgood_asic$ permet le passage du mode non-optimisé vers le mode optimisé ou inversement ainsi que l'ouverture / la fermeture du transistor externe K_D . $Pgood_appli$ est le signal qui avertit le Capteur Communicant que la quantité d'énergie dans C_{appli} est suffisante pour réaliser une action.

8.3.2 Spécifications de l'ASIC

Les spécifications de l'ASIC sont résumées dans le tableau 8.2 situé à la fin de ce chapitre.

- **Les spécifications générales de l'ASIC** sont les suivantes :
 - ★ La technologie CMOS AMS 0,35 μm est utilisée dans ce travail. Mature, accessible et faible coût, cette technologie possède 4 couches de métaux et deux couches de polysilicium. L'AMS 0,35 μm est souvent utilisée pour prototyper ou prouver rapidement la faisabilité d'une architecture.
 - ★ Le démarrage sur capacité demande à l'ASIC de supporter des variations de tension d'alimentation lentes et importantes au démarrage. Un gradient minimum de 300 mV s^{-1} est choisi arbitrairement (soit une montée de tension d'alimentation de 0 V à 3 V en 10 s). De plus, toutes les fonctions de l'ASIC doivent fonctionner convenablement en régime permanent, c'est à dire lorsque VDD_{asic} est située entre V_{seuil-} et V_{seuil+} .
 - ★ La consommation de l'ASIC en veille est fixée à environ $1 \mu\text{W}$ @ 3 V, soit un courant moyen d'environ 350 nA. L'ASIC s'accorde alors à des récupérateurs fournissant une faible puissance de sortie, dès $10 \mu\text{W}$.
 - ★ La compatibilité à plusieurs types de récupérateurs piézoélectriques et différents circuits *Fly-back* imposent à l'ASIC d'être configurable par l'utilisateur avant sa mise en route.

- **Les spécifications particulières aux blocs de l'ASIC** sont détaillées ci-dessous :
 - ★ Fonction de commande des transistors : L'ASIC doit générer des impulsions de durées précises pour commander les transistors du *Flyback* (K_p et K_s) par technique MS-SECE.
 - Les exigences de polyvalence et d'adaptabilité avec différents récupérateurs déterminent les plages de durée de commande des transistors. Les plages de capacité C_p [1 nF - 100 nF] et d'inductances couplées [100 μ H - 100 mH] choisies imposent à l'ASIC de générer des impulsions T_p et T_s sur la plage [1 μ s - 50 μ s] avec une résolution de 200 ns.
 - Afin de limiter la complexité du circuit, le nombre de coups maximal de la technique MS-SECE est choisi égal à quatre. L'utilisateur peut configurer le nombre de coups afin de pouvoir quantifier les gains de la technique MS-SECE.
 - La fonction de commande doit être relativement insensible aux variations de la tension d'alimentation de l'ASIC ainsi qu'aux cas extrêmes de variations technologiques (voir annexe E). La génération des temps est précise à $\pm 10\%$.
 - Un *Driver*⁴ charge et décharge la grille de K_p et K_s afin d'assurer une commutation optimale.
 - ★ Fonction de détection du maximum de tension : l'énergie disponible étant proportionnelle au carré de la tension v_p , un retard de détection diminue drastiquement la quantité d'énergie récupérable et donc le rendement global du système. Nous visons un retard de détection permettant de ne pas perdre plus de 1% de l'énergie disponible, soit un retard inférieur à T_{min} (equation 8.1, valable pour une fréquence mécanique sinusoïdale).

$$T_{min} = \frac{\arccos(\sqrt{0,99})}{\omega_{meca}} \quad (8.1)$$

Pour que l'ASIC convienne à un large éventail de récupérateurs et notamment à des structures piézoélectriques et électrostatiques vibrantes, le retard maximum est fixé à 250 μ s ($f_{meca} = 60$ Hz). La fonction de détection sera donc optimale pour des fréquences mécaniques f_{meca} comprises entre 1 Hz et 60 Hz.

Un crédit important est accordé à la consommation de ce bloc puisque son fonctionnement est permanent. Pour cette fonction, nous visons une consommation inférieure au tiers de la consommation totale de l'ASIC, soit environ 100 nA @ 3 V.

- ★ Fonction de gestion de l'énergie : la stratégie d'alimentation et de démarrage sur capacité du CRE impose une détection de seuil de VDD_{asic} entre V_{seuil+} et V_{seuil-} . V_{seuil-} est fixé à une valeur ≥ 2 V pour garantir la commande adéquate du *Flyback* et la technologie choisie impose $V_{seuil+} \leq 3,3$ V.

4. *Driver* : fonction électronique qui permet le pilotage des transistors de puissance

TABLE 8.2: spécifications de chaque bloc de l'ASIC

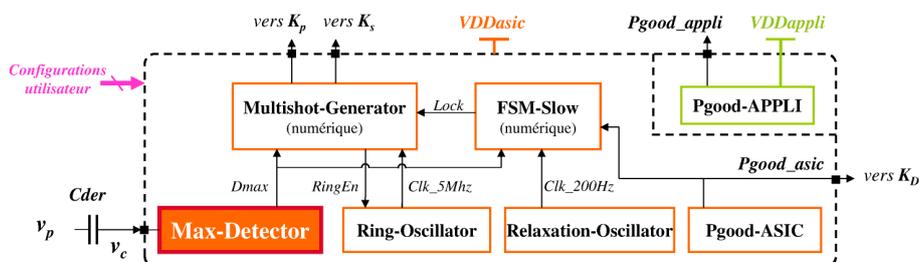
Fonctions	Blocs concernés	Spécifications et plages de valeurs
Gestion de l'énergie	FSM-Slow et Relaxation-Oscillator Pgood-ASIC et Pgood-APPLI	$V_{seuil+} \leq 3,3V$ et $V_{seuil-} \geq 2V$
Détection du maximum	Max-Detector	Retard de détection $< 250 \mu s$
Commande des transistors	Multishot-Generator Ring-Oscillator	Implémentation de la technique MS-SECE en $N = 1, 2, 3$ ou 4 coups Configuration par l'utilisateur des durées T_p et T_s et du nombre de coups N Plage de $[1 \mu s - 50 \mu s]$ avec une résolution de $200 ns$ pour la génération des impulsions Précision : base temporelle précise à $\pm 10\%$
	ASIC complet	Consommation statique $\leq 1 \mu W$ $\Delta VDDasic \leq 1,3V$ en régime permanent Gradient temporel au démarrage pour $VDDasic$: $300 mV s^{-1}$

8.4 Conclusion

Les spécifications de chaque bloc constituant l'ASIC de récupération d'énergie sont listées. Ces spécifications ont une importance de taille puisqu'elles déterminent les choix techniques. Chaque bloc est détaillé dans les chapitres suivants en trois temps : étude, mise en œuvre et implémentation. Chacun des blocs est comparé à d'autres solutions proposées par des ouvrages de référence ou par l'état de l'art. Les choix sont argumentés à l'aide de simulations électriques SPICE réalisées avec le simulateur de circuit EldoD[©] proposé par la suite ADE de Cadence[©].

Fonction de détection du maximum de tension

Résumé : ce chapitre détaille la réalisation de la détection du maximum de tension du récupérateur. Une capacité externe à l'ASIC (C_{der}) permet d'obtenir la dérivée du signal piézoélectrique. Pour détecter le passage à zéro de cette dérivée, un Amplificateur à Transconductance Active basé sur [Stocker, 2003] est utilisé et modifié pour atteindre la spécification de consommation. Une implémentation physique sur silicium est proposée afin de valider les performances de cette fonction. La consommation du circuit "fondu" est d'environ 100 nW @ 3 V pour un retard de détection d'environ 150 μ s.



9.1 Détection du maximum de tension : propositions et solutions

9.1.1 Dérivation du signal piézoélectrique d'entrée

La solution la plus simple pour détecter le maximum d'un signal électrique consiste à le dériver par l'intermédiaire d'une capacité. Ainsi, chaque passage à zéro du courant traversant la capacité correspond à un extremum de tension (équation 9.1).

$$i_{der} = C_{der} \frac{dv_p}{dt} \quad (9.1)$$

avec v_p la tension du récupérateur et i_{der} le courant traversant la capacité C_{der} .

Afin de ne pas dégrader la quantité d'énergie disponible provenant du récupérateur, la plage de valeurs [1 pF-50 pF] pour C_{der} est choisie. De cette façon, l'amplitude maximale du courant i_{der} prélevé sur le récupérateur reste inférieure à quelques dizaines de nA. La valeur de C_{der} est ajustée en fonction des caractéristiques du récupérateur (V_{po} , f_{meca} , ...) et est calculée pour une excitation mécanique sinusoïdale.

9.1.2 1^{ère} solution : Comparateur très basse consommation

La première solution consiste à utiliser un circuit passe-haut de type RC en amont d'un comparateur comme l'illustre la figure 9.1. Le filtre RC a deux fonctions importantes : la principale est de dériver

la tension piézoélectrique afin que le circuit en aval puisse détecter un zéro de courant (sur i_{der}) ou un zéro de tension (aux bornes de R_{der}). De plus, C_{der} sert de capacité de liaison, permettant d'éliminer la composante continue et donc de protéger le circuit en aval des fortes tensions du récupérateur, ce qui permet d'utiliser une technologie basse tension.

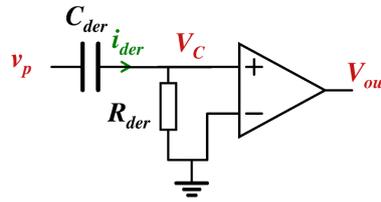


FIGURE 9.1: filtre passe haut de type RC suivi d'un comparateur à GND

La difficulté est de développer une électronique d'impédance d'entrée très élevée pour la détection, assez rapide vis à vis de la période mécanique (retard $< 250 \mu s$), tout en gardant un objectif de très basse consommation ($< 100 nA$). Deux types de comparateurs peuvent être utilisés : les comparateurs de type dynamique (ou *latched*) basse consommation [Ziabakhsh *et al.*, 2009], [Kiyoyama *et al.*, 2005] et d'autres de type continu. Le premier type est écarté d'emblée puisqu'il nécessite une horloge relativement rapide ($> 10 kHz$ pour atteindre la performance de détection demandée) et donc gourmande en énergie.

Un comparateur continu peut être réalisé en dimensionnant un amplificateur de gain important, utilisé en boucle ouverte [Allen et Holberg, 2012]. L'étage d'entrée d'un OTA¹ classique ne peut pas réaliser cette fonction puisque la borne inférieure de son $ICMR$ ² est positive ($ICMR_- = V_{DS_{sat}} > 0$). Le schéma proposé par [Le *et al.*, 2006] n'est donc pas pertinent pour l'observation de tensions V_C négatives.

Il faut donc que l'amplificateur ait une dynamique d'entrée en mode commun au-delà de sa plage d'alimentation pour comparer le signal d'entrée à GND . Une structure à étage différentiel cascadé replié a été étudiée. L'architecture de l'amplificateur est inspirée de [Lu, 2004] et [Hebrard, 2003] et est représentée figure 9.2(a). La paire différentielle de type N a été supprimée, laissant place à une unique paire de type P. Le gain important est obtenu grâce au montage cascadé, les transistors P_{11} à P_{14} et N_{15} à N_{18} fonctionnant en charge active vis à vis de la paire différentielle.

La simulation illustrée figure 9.2(b) a été réalisée pour un récupérateur excité à 50 Hz. Sa tension est sinusoïdale, d'amplitude 60 V, $R_{der} = 100 k\Omega$, $C_{der} = 10 pF$ pour un cas technologique typique à 25 °C. Avec une source de courant parfaite ($I_{bias} = 25 nA$), la consommation moyenne de cet OTA est d'environ 80 nA @ 3 V pour un retard de détection d'environ 700 μs .

La performance de cette solution n'est pas satisfaisante puisque son retard de détection est hors de la spécification visée (250 μs). Pour améliorer la détection, il faudrait augmenter considérablement le courant dans les branches, ce qui augmenterait la consommation du circuit.

9.1.3 2^{ème} solution : Amplificateur à Transconductance Active

Une autre solution consiste à utiliser un amplificateur pour fixer un des potentiels de la capacité C_{der} . Le circuit dérivateur classique qu'illustre la figure 9.3(a), est dit à "capacité à potentiel fixé". Il fixe V_C à V_{ref} par contre-réaction négative de la sortie sur l'entrée non-inverseuse.

1. *Operational Transconductance Amplifier* : amplificateur opérationnel à transconductance
 2. *Input Common Mode Range* : plage d'entrée de mode commun

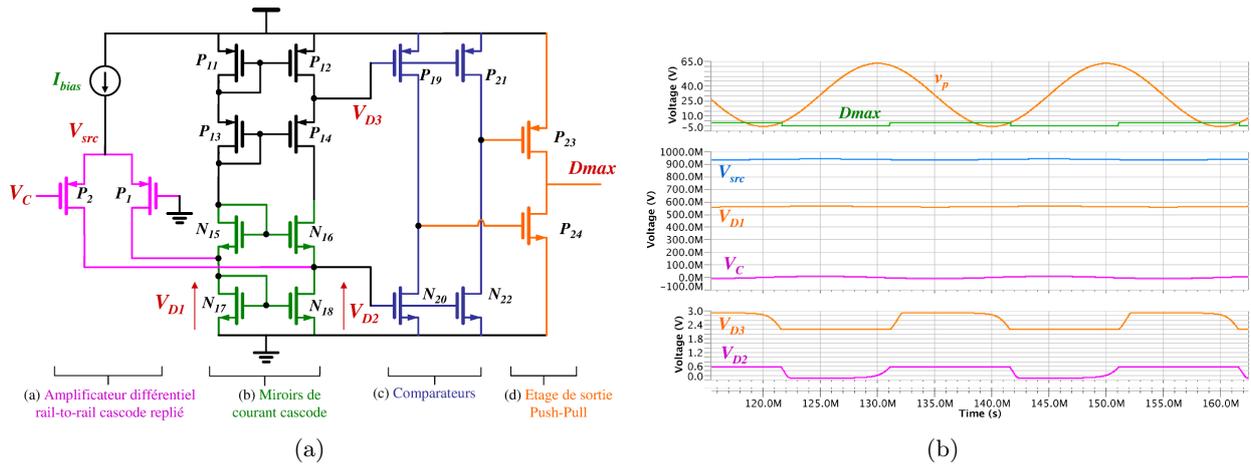


FIGURE 9.2: (a) OTA cascode replié basé sur [Lu, 2004] pour la détection du zéro de tension (b) et simulation SPICE de l'OTA cascodé replié

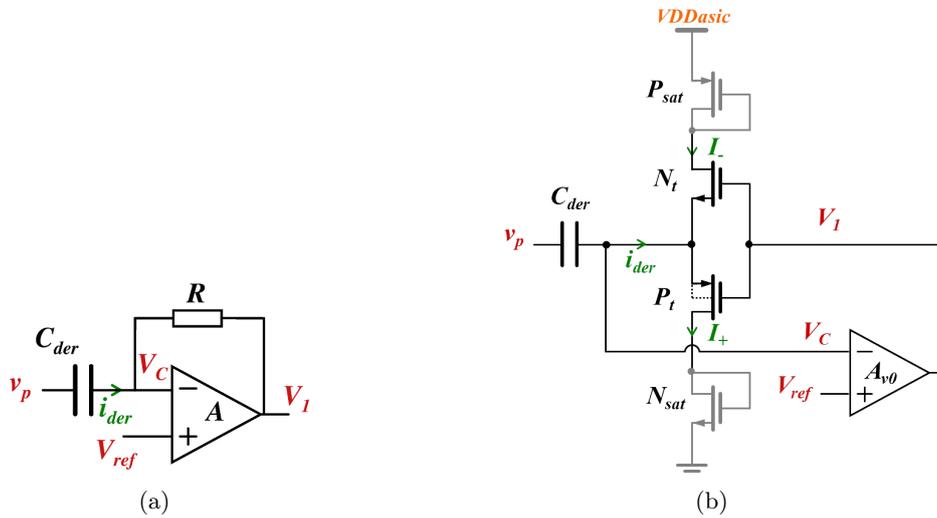


FIGURE 9.3: (a) circuit dérivateur à capacité à potentiel fixé et (b) circuit dérivateur à transconductance expansive basé sur [Stocker, 2003]

La solution que propose [Stocker, 2003] est de remplacer la résistance R par une "transconductance expansive" illustrée figure 9.3(b). Cette dernière est réalisée par le biais de deux transistors à source commune placés en régime de faible inversion (voir annexe E.3) : P_t pour la partie positive du courant i_{der} et N_t pour la partie négative. La contre-réaction négative de l'amplificateur sert non seulement à fixer V_C , mais aussi à rendre passant ou bloqué les transistors P_t / N_t de façon complémentaire lorsque le courant i_{der} change de signe. Cette action permet à i_{der} de circuler, selon son signe, de V_{Dasic} vers C_{der} ou bien de C_{der} vers GND .

Le courant I_- (respectivement I_+) correspond à la partie négative (respectivement positive) du courant I_{der} . Lorsque V_p atteint un maximum, I_{der} décroît vers zéro. La variation de V_C est alors amplifiée négativement (V_1 augmente) ce qui ferme N_t laissant I_- circuler. La détection du maximum de tension est obtenue en observant le signal de commande des grilles de P_t et N_t , à savoir le signal de sortie V_1 de l'amplificateur.

Les simulations de la figure 9.4(a) montrent le comportement du signal V_1 à chaque extrema de tension v_p (zéro de courant i_{der}) pour deux gains A_{v0} différents. La figure 9.4(b) montre l'évolution du retard de détection en fonction du gain A_{v0} pour un signal piézoélectrique sinusoïdal. Un courant

crête de 50 nA est imposé dans P_t (ou N_t selon son signe) par le récupérateur à la fréquence mécanique considérée.

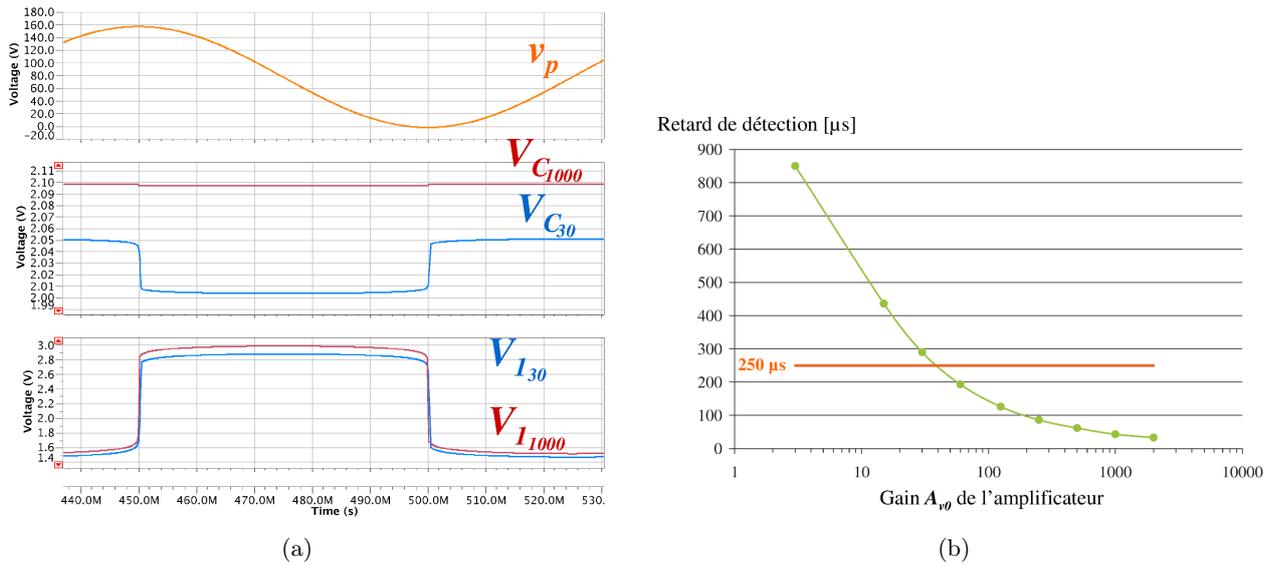


FIGURE 9.4: (a) simulation SPICE du schéma 9.3(b) pour $A_{v0} = 30$ (signaux bleus) et 1000 (signaux rouges), pour $V_{bias} = 2,1$ V et $f_{mecca} = 10$ Hz. (b) retard de détection vs gain de l'amplificateur idéal pour une fréquence mécanique $f_{mecca} = 100$ Hz

La figure 9.4(b) montre qu'un gain d'environ 40 dB est suffisant pour garantir la spécification de retard de détection (250 μ s maximum). Ce résultat est sensiblement le même pour des fréquences mécaniques inférieures à 100 Hz.

9.1.4 Comparaison et choix

Le retard de l'OTA cascadé est trop important pour convenir à des applications dont la fréquence mécanique est supérieure à 50 Hz. De plus, l'OTA nécessite d'utiliser une résistance R_{der} de valeur relativement importante, augmentant la surface de silicium nécessaire pour implémenter le circuit. Pour la fonction de détection du maximum de tension piézoélectrique, le circuit à base d'amplificateur à transconductance est choisi pour ses performances à relativement faible gain. On notera que ces circuits ont tous les deux besoin d'une référence de courant : l'un pour polariser sa paire différentielle et l'autre pour polariser son amplificateur.

La partie 9.2 propose d'adapter le circuit amplificateur à transconductance à la problématique de très faible consommation inhérente au domaine de la récupération d'énergie.

9.2 Mise en œuvre du Circuit à base d'Amplificateur à Transconductance

9.2.1 Fonctionnement détaillé et dimensionnement

Le schéma du détecteur de maximum développé dans ce travail est illustré figure 9.5(a). Il met en œuvre la transconductance active, deux amplificateurs (dont l'un en boucle ouverte) et une référence de courant accompagnée de son circuit de démarrage. Les formes d'ondes simulées de ce schéma sont disponibles figure 9.5(b). Ce travail fut l'objet d'un stage d'élève ingénieur (Martin Andraud) au sein du CEA-Leti.

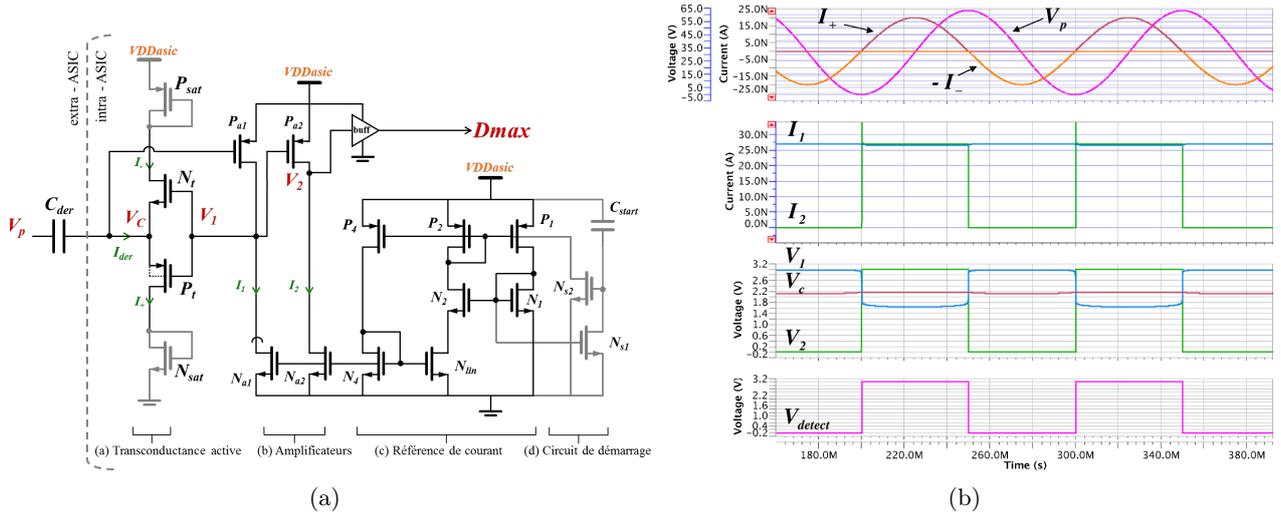


FIGURE 9.5: (a) circuit complet du détecteur de maximum avec sa référence de courant et (b) simulation SPICE pour $f_{meca} = 10$ Hz, $VDDasic = 3$ V, $C_{der} = 10$ pF

Les points clefs de son fonctionnement sont détaillés ci-dessous :

- Le retard de détection est fixé par le gain de l'amplificateur, car c'est lui qui détermine le taux de contre réaction sur l'entrée non-inverseuse V_c , la "stabilité" du signal V_c et la qualité de la dérivée de la tension. L'amplificateur choisi est un montage inverseur (P_{a1}) à charge active (N_{a1}). Son gain A_{v0} en petits signaux est donné par l'équation 9.2 :

$$A_{v0} = -\frac{g_{m_p}}{g_{ds_p} + g_{ds_p}} = \frac{\sqrt{2KP_p \cdot \frac{W_p}{L_p} \cdot I_1}}{I_1(\lambda_n + \lambda_n)} \quad (9.2)$$

En utilisant les valeurs des paramètres de la technologie AMS 0,35 μ m, l'amplificateur montre un gain A_{v0} d'environ 56 dB avec une polarisation de 25 nA. P_{a1} est ensuite cascadié par la boucle ouverte que forme l'amplificateur P_{a2} et qui permet de mettre en forme V_1 tout en limitant le courant dans la branche $P_{a2} - N_{a2}$. La sortie saturée de P_{a2} est reprise par un buffer qui fournit un signal numérique entre GND et $VDDasic$. Chaque front descendant du signal $Dmax$ correspond à une détection du maximum du signal v_p .

- La référence de courant du circuit de détection est basée sur [Vittoz et Neyroud, 1978]. Son principe de fonctionnement et son dimensionnement sont donnés en annexe H. La référence est dimensionnée pour générer des courants I_1 et I_2 d'environ 25 nA dans les branches N_{s1} et N_{s2} et ainsi obtenir le gain souhaité pour l'amplificateur à source commune P_{a1} .
- La référence de courant est accompagnée d'un circuit de démarrage, forçant la référence à se placer dans un état d'équilibre de courants non nuls. Ce circuit de démarrage C_{start} , N_{s1} et N_{s2} à l'avantage de ne consommer aucun courant statique après la charge de C_{start} . Cependant, la référence consomme au démarrage : un courant transitoire de 3 μ A pendant 200 μ s dans les deux branches N_{s1} et N_{s2} impose de bien découpler ce bloc.
- Le signal $Dmax$ observé en simulation fait apparaître des fronts multiples au moment de la détection. Ce phénomène est atténué en minimisant les deux dimensions (L et W) des transistors MOS composant l'amplificateur, diminuant ainsi la boucle capacitive au niveau de l'étage de gain. Par ailleurs, la tension du récupérateur oscille après sa décharge ce qui entraîne de fausse détection de maximum (voir partie II). Une fonction numérique a donc été ajoutée au circuit : le front descendant du signal $Dmax$ est verrouillé par une bascule D qui est remise à zéro après

un temps dit "de garde".

9.2.2 Simulations Monte-Carlo

Afin de valider le fonctionnement et les performances du détecteur pour différentes fréquences mécaniques, des simulations Monte-Carlo ont été effectuées et sont illustrées figure 9.6. La tension du récupérateur est sinusoïdale et sa tension crête à crête est de 160 V.

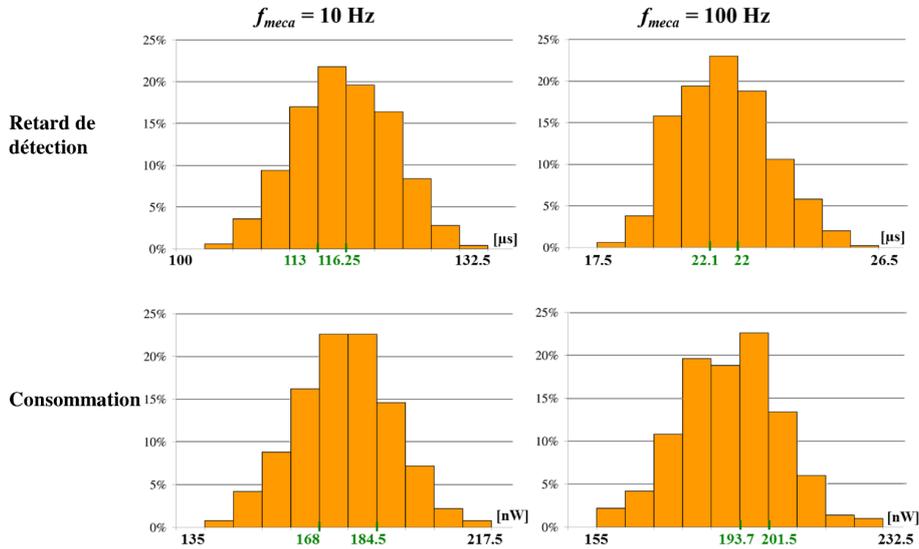


FIGURE 9.6: Monte-Carlo du circuit de détection (schéma 9.5(a)) : retard de détection du maximum et consommation du détecteur pour différentes fréquences mécaniques. $C_{der} = 10$ pF.

Ces simulations montrent que le détecteur respecte les spécifications visées de consommation (<300 nW) et de retard de détection (<250 μs).

9.2.3 Dessin des masques et simulations post extraction

Pour s'assurer que les variations des paramètres technologiques ont un impact limité sur le fonctionnement de la référence de courant, des techniques particulières à l'étape de dessin des masques ont été étudiées. Ces techniques sont nécessaires car le dimensionnement de ce circuit implique la mise en œuvre de transistors très longs ($L > 100 \mu m$) et peu larges ($W < 10 \mu m$) afin satisfaire les spécifications de consommation.

La technique d'"interdigitation" consiste à diviser les transistors (le plus souvent d'un même miroir de courant) en transistors unitaires et de les disposer de façon à ce que chaque transistor voit globalement les mêmes variations que son conjoint. Cette technique simple permet de diminuer les effets géométriques inhérents aux procédés de fabrication intégrés. Elle permet un meilleur appairage des transistors et fiabilise le rapport des courants de la référence. La technique des transistors *Dummies* est aussi utilisée pour s'affranchir des effets de bord³ que subissent les transistors en périphérie de la référence. Le dessin des masques de la référence de courant ainsi qu'un schéma de principe des deux techniques évoquées précédemment sont disponibles figure 9.7.

Des simulations "post-extraction" (prise en compte des éléments parasites, des résistances d'interconnexion des métaux, des plots d'entrée sortie...) ont été réalisées sur le détecteur de maximum. Les tableaux 9.1 et 9.2 montrent respectivement le retard de détection et la consommation en fonction

3. La variation de la couche de polysilicium de grille par exemple

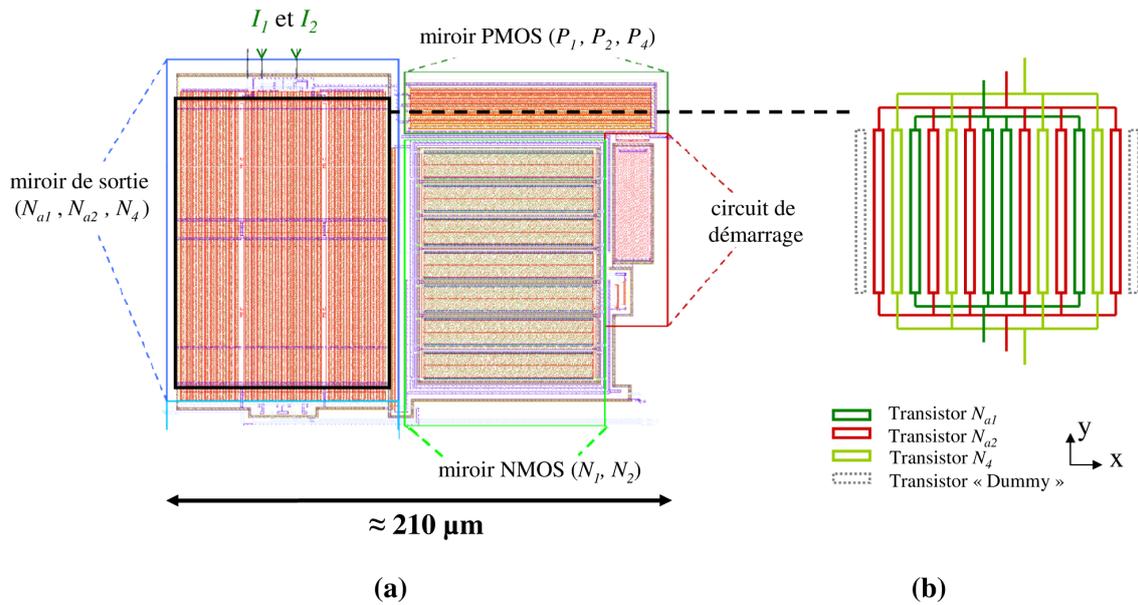


FIGURE 9.7: (a) dessin des masques de la référence de courant du circuit DMAX et (b) schéma de principe des techniques d'*interdigitation* et de *Dummies*

de la température, la tension d'alimentation et des cas extrêmes des variations technologiques⁴ (voir annexe E). Ces simulations ont été réalisées pour un récupérateur excité à 10 Hz, de tension crête à crête 160 V avec une capacité C_{der} de 10 pF.

TABLE 9.1: retard de détection simulé en [μs] selon les cas extrêmes des variations technologiques (Wp, Typ et Ws), VDD_{asic} et la température

T [°C]	VDD_{asic} [V]	Wp	Typ	Ws
0	3	157	123	378
	2,5	128	180	196
	2	100	150	162
25	3	140	117	338
	2,5	107	168	186
	2	70	136	140
50	3	118	110	307
	2,5	80	155	176
	2	33	121	139

TABLE 9.2: consommation simulée du circuit en [nW] selon les cas extrêmes des variations technologiques (Wp, Typ et Ws), VDD_{asic} et la température

T [°C]	VDD_{asic} [V]	Wp	Typ	Ws
0	3	181	166	152
	2,5	145	134	123
	2	113	104	95
25	3	191	175	160
	2,5	154	141	129
	2	119	110	100
50	3	202	183	167
	2,5	163	148	135
	2	127	116	105

Ces simulations montrent que le détecteur respecte les spécifications visées pour le cas technologique "typique" à 2,5 V, 25 °C (168 μs pour le retard et 141 nW pour la consommation), malgré un retard important (378 μs) pour le cas Ws @ 3 V, 0 °C et une consommation élevée (202 nW) pour le cas Wp @ 3 V, 50 °C. Globalement, ces performances sont satisfaisantes vis à vis des spécifications imposées.

9.2.4 Implémentation physique du circuit DMAX

Un circuit nommé "DMAX" a été implémenté physiquement sur silicium en technologie AMS 0,35 μm pour valider la fonction de détection du maximum. Il possède une surface totale de 1,17 mm^2 (couronne de plots comprise). La figure 9.8(a) est une photographie de la puce dans son boîtier SOIC16

4. Wp = Worst Speed, Typ = Typical, Ws = Worst Power

et la figure 9.8(b) est une microphotographie de la puce nue.

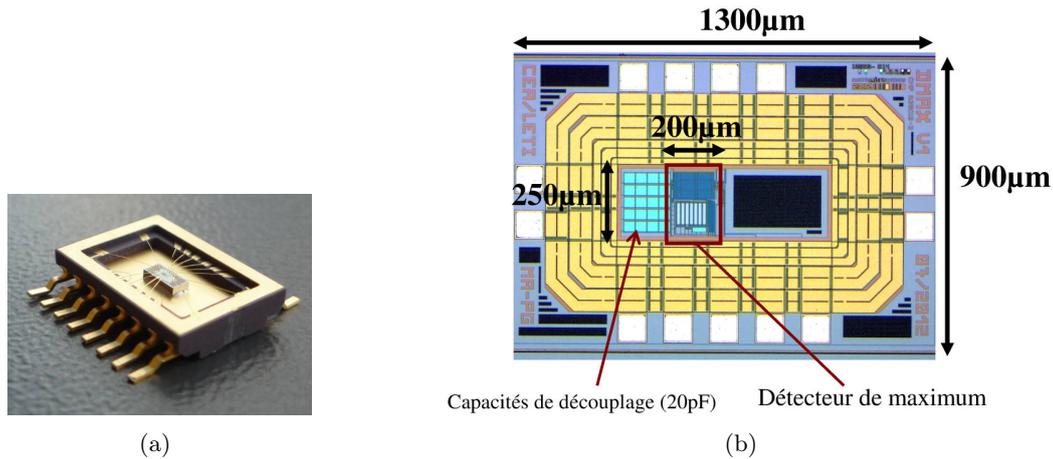


FIGURE 9.8: (a) puce dans son boîtier SOIC16 (Small-Outline Integrated Circuit) (b) microphotographie de l'ASIC

Six plots sont nécessaires à la fonction de détection :

- Les tensions d'alimentation VDD_{asic} et GND
- La sortie numérique "brute" de la détection du maximum D_{max}
- La sortie numérique verrouillée de la détection du maximum $D_{max_latched}$
- L'entrée numérique $Reset$ permettant de ré-initialiser la bascule D verrouillant D_{max}
- L'entrée analogique V_c que protège la capacité C_{der} du signal piézoélectrique v_p .

9.3 Résultats et performances du circuit "DMAX"

9.3.1 Conditions de mesures

Les différents récupérateurs utilisés sur le circuit DMAX sont les suivants :

- un récupérateur piézoélectrique de type buzzer de capacité $C_p = 20$ nF pour des fréquences d'excitation mécanique basses et moyennes (sur une plage de 1 à 50 Hz).
- un récupérateur électrostatique à électret de capacité $C_p = 10$ pF pour une fréquence d'excitation mécanique d'environ 50 Hz.

La capacité C_{der} est ajustée en fonction de l'impédance et la tension maximale du récupérateur. Elle est calculée afin d'imposer un courant crête d'environ 50 nA dans le détecteur.

9.3.2 Résultats de mesure

Les mesures de la figure 9.9 montrent un front descendant au moment de chaque maximum de tensions de récupérateurs piézoélectriques et électrostatiques.

La consommation de ce circuit est mesurée avec un ampèremètre de précision sans observer aucune des entrées-sorties pour ne pas fausser la mesure. Sa consommation est d'environ 50 nA @ 3 V pour chaque récupérateur et sur une large gamme de fréquences mécaniques (1 Hz-50 Hz). On observe une légère augmentation (70 nA) au dessus de 50 Hz. Au-delà de 100 Hz la mesure du signal détection devient intrusive sur la mesure de consommation du circuit : les pertes dues à la charge/décharge des capacités parasites (plot de sortie + sonde) sont proportionnelles à CVf^2 . Elle peuvent avoisiner quelques dizaines de nW.

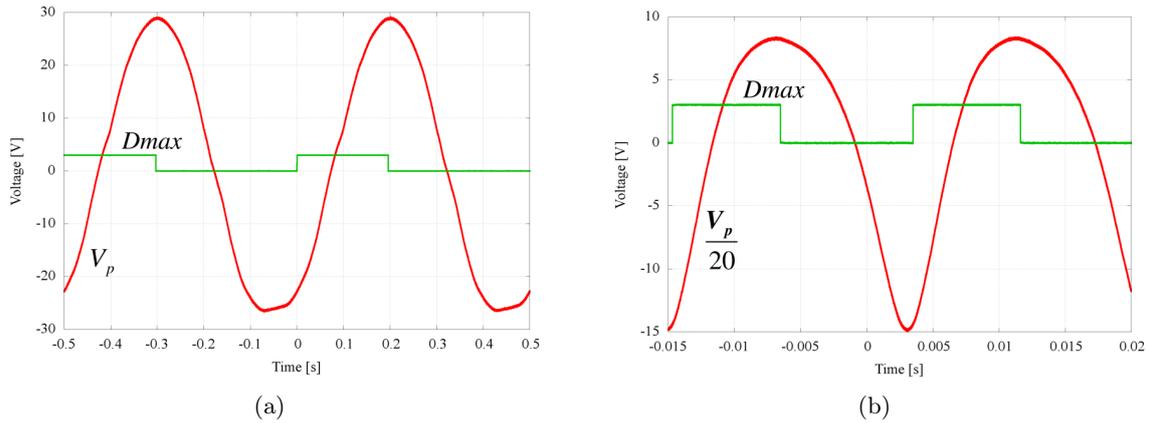


FIGURE 9.9: formes d'ondes mesurées d'une (a) détection du maximum (fronts descendants du signal $Dmax$) d'un piézoélectrique excité à 2 Hz / $C_p = 20$ nF et (b) d'un récupérateur électrostatique à électrets excité à 55 Hz / $C_p = 10$ pF

La spécification de consommation visée pour ce circuit est atteinte. De plus, ce circuit détecte avec un retard maximal d'environ $100\ \mu\text{s}$ dans toutes les configurations testées. Ce circuit fonctionne de manière optimale entre 2 V et 3,3 V, ce qui coïncide avec nos simulations.

Comme prévu, des oscillations parasites sont observées sur le signal $Dmax$ au moment de la détection. Ce phénomène d'oscillation est accentué par :

- les signaux possédant une dérivée faible (fréquences mécaniques très basses)
- le fait qu'une tension de polarisation interne au circuit ait été sortie sur un plot analogique afin de pouvoir observer sa valeur. L'ajout de capacités parasites peut perturber l'intégrité de ce signal (couplages électromagnétiques extérieurs). Ce phénomène a été diminué par l'ajout de capacités de découplage au plus proche des tensions d'alimentation du circuit ainsi qu'en ajoutant un plan de masse en cuivre sous la carte de test. La très basse consommation a des contraintes : elle met en œuvre des circuits d'impédances élevées et donc assujettis à des phénomènes de couplages importants.

La partie suivante montre la réalisation d'un CRE complet afin de tester le circuit DMAX.

9.3.3 Utilisation du circuit DMAX avec un circuit *Flyback*

Un micro-contrôleur (Texas Instruments - MSP430) décharge le piézoélectrique à chaque maximum de tension via un circuit de puissance *Flyback*. Le schéma du système est illustré figure 9.10(a) et une photo de sa carte de test est disponible figure 9.10(b).

La figure 9.11 montre les formes d'ondes mesurées d'un transfert d'énergie à travers le *Flyback*. Lorsqu'un maximum est détecté par DMAX, le micro-contrôleur met en route son DCO⁵ et commande le *Flyback* en générant des impulsions de durées précises sur les grilles de K_p et K_s (technique SECE ou MS-SECE).

Cette figure met en évidence l'oscillation du signal de détection brute ($Dmax$) pendant et après la décharge du piézoélectrique. Le micro-contrôleur utilise le signal de détection verrouillé ($Dlatch$) qu'il remet à zéro au bout d'un temps de garde (30 ms ici) programmé à l'avance : plus aucune détection ne peut déclencher de conversion électrique. Cette durée est programmée dans le micro-contrôleur via un compteur cadencé par un quartz à 32 kHz (pour limiter la consommation) et est ajustée selon la fréquence mécanique du récupérateur et le circuit de puissance utilisé. Après cette phase de décharge,

5. *Digitally Controlled Oscillator : Oscillateur contrôlé numériquement*

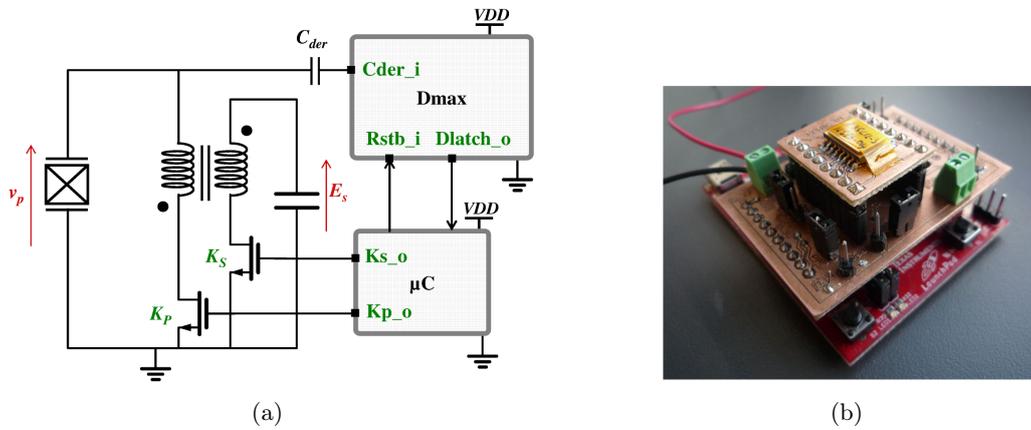


FIGURE 9.10: (a) CRE (non autonome) basé sur l'ASIC "DMAX", un circuit de puissance *Flyback* "Body-Diode" (voir partie 6.1) et un micro-contrôleur pour la commande du *Flyback*, installés sur (b) une carte de développement *TI launchpad*

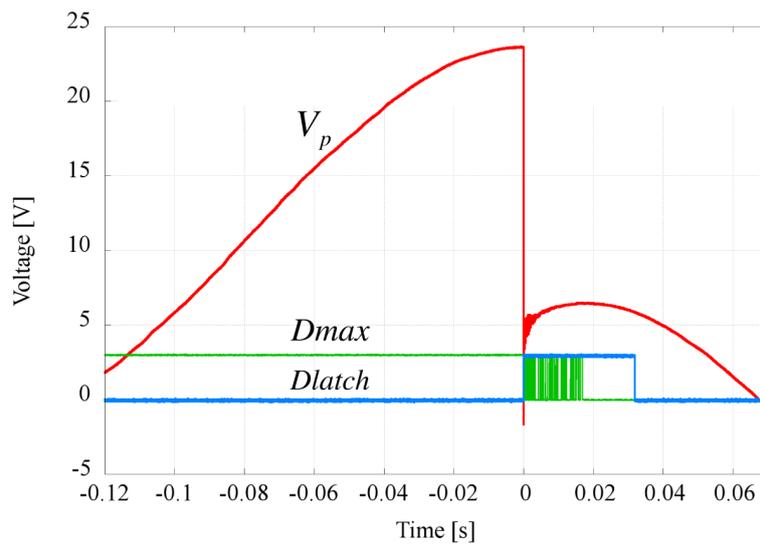


FIGURE 9.11: détection du maximum par le circuit DMAX et décharge du piézoélectrique $C_p = 20 \text{ nF} @ 2 \text{ Hz}$ via un circuit *Flyback*

le micro-contrôleur se met dans un mode de "sommeil profond" pour limiter la consommation et attend la prochaine interruption déclenchée par le circuit DMAX.

La consommation du système complet est d'environ $5 \mu\text{W}$ pour le cas d'un récupérateur excité à 10 Hz. Ce circuit montre qu'une plateforme du commerce peut être rendue compatible avec les problématiques de la récupération d'énergie. La détection du maximum de tension piézoélectrique par le biais de l'ADC⁶ du micro-contrôleur n'aurait sans doute pas été possible en respectant la spécification de consommation imposée.

9.3.4 Comparaison avec rapport à l'état de l'art

Bien que peu nombreuses, quelques contributions concernant la détection du maximum de tension pour la récupération d'énergie ont retenu notre attention. La solution la plus pertinente est proposée par l'IMTEK⁷ de l'université de Fribourg dans [Hehn *et al.*, 2012]. Illustrée figure 9.12(a), elle consiste à comparer I_s ($\Leftrightarrow I_{der}$) à un courant constant de 20 nA par miroir. Le potentiel V_X est tiré à *GND* lorsque I_s croise 20 nA. Ce circuit apparemment peu consommateur ($< 100 \text{ nA}$), n'est malheureusement pas plus détaillé en termes de dimensionnement et de performances. Pour finir, on peut remarquer que cette approche est similaire à la notre : elle fait intervenir la détection d'un courant observé grâce à une capacité qui dérive le signal piézoélectrique.

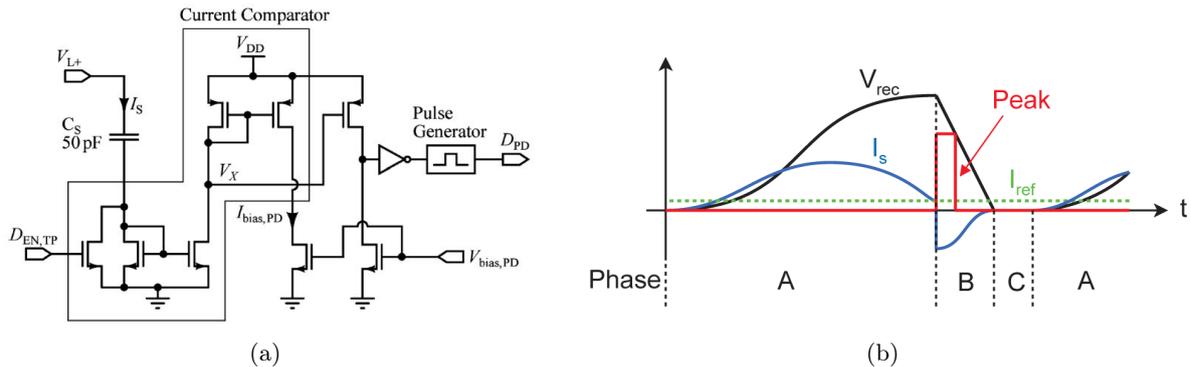


FIGURE 9.12: (a) bloc de détection du maximum proposé par [Hehn *et al.*, 2012] en technologie intégrée et (b) ses formes d'ondes théoriques (figures issues de [Hehn *et al.*, 2012] et [Hehn, 2010])

Le comparateur du commerce MAX919 de Linear Technology peut être aussi utilisé pour détecter un maximum [Boisseau, 2011]. Néanmoins, ce dernier consomme environ 8 fois plus que notre solution. Le comparateur proposé par [Le *et al.*, 2006], utilisé pour du redressement synchrone, consomme au minimum 580 nW @ 3,3 V soit près de 4 fois plus que le circuit DMAX.

Les contributions sont regroupées dans le tableau 9.3 qui compare notre circuit à l'état de l'art.

9.4 Conclusion

La fonction de détection du maximum de tension piézoélectrique respecte les spécifications en terme de consommation et de retard. Un mécanisme de verrouillage pendant et après la commande du circuit *Flyback* est nécessaire pour apporter de la robustesse sans pénaliser les performances de consommation. Le circuit DMAX est un bloc intégré compatible avec d'autres types de récupérateurs comme les récupérateurs électrostatiques [Despesse, 2005] et les électrets [Boisseau *et al.*, 2013a] puisqu'il utilise

6. *Analog to Digital Converter* : Convertisseur Analogique Numérique

7. IMTEK : *Institut für Mikrosystemtechnik*

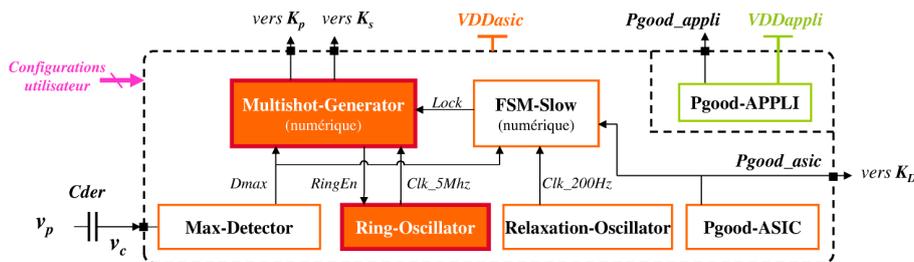
TABLE 9.3: comparaison du circuit DMAX par rapport l'état de l'art

Référence	Technologie	Type	Consommation	Avantages	Inconvénients
MAX919/920 (Linear Technology)	Linear Technology	Comparateur	440 nA @ 3 V	boîtier SOT23, entrée $\pm 0,2$ V <i>beyond-the-rails</i>	Capacité et résistance discrètes en externe, Consommation
[Le <i>et al.</i> , 2006]	CMOS TSMC 0,35 μ m	AOP télescopique	175 nA min - 830 nA max @ 3,3 V		Consommation
[Hehn <i>et al.</i> , 2012]	CMOS 0,35 μ m option HV (haute tension)	Comparateur de courant	Non donnée (au moins 40 nA)	capacité de dérivation en interne	non compatible très hautes tensions (du à C_{der} en interne)
Ce travail	CMOS AMS 0,35 μ m	Amplificateur à Transconductance Active	50 nA @ 3 V	compatible très hautes tensions	capacité de dérivation en externe, oscillations après chaque détection

eux aussi la détection du maximum de tension. Le bloc DMAX est donc validé et sera réutilisé dans l'ASIC final présenté dans la suite de cette partie.

Fonction de commande des transistors du *Flyback*

Résumé : la commande par technique MS-SECE implique la génération d'impulsions précises servant à commander les transistors externes K_p et K_s du circuit *Flyback*. Le bloc discuté dans ce chapitre génère les impulsions appropriées pour décharger le récupérateur en un nombre de coups configurable par l'utilisateur. Ce chapitre propose un générateur d'impulsions sur la plage [1 μ s - 50 μ s] avec une résolution d'environ 200 ns sur une plage de tension d'alimentation importante [2 V - 3 V]. A la détection d'un maximum de tension piézoélectrique, une machine d'état numérique synchrone met brièvement en marche un oscillateur en anneau fonctionnant à 5 MHz.



10.1 Génération de durées précises

10.1.1 Génération de durées par cellules à retard

La génération d'une durée peut être réalisée à l'aide d'un circuit RC suivi d'un inverseur à deux transistors. Le schéma électrique réalisant cette fonction est illustré figure 10.1(a). Afin de diminuer la consommation lors de la commutation, l'inverseur peut être modifié en empilant deux autres transistors PMOS et NMOS, comme le montre la figure 10.2(a). Les simulations SPICE de ces deux circuits sont disponibles figures 10.1(b) et 10.2(b). Les transistors PMOS et NMOS de ces circuits ont été dimensionnés de façon identique pour chaque simulation.

La pente faible du signal V_{inter} du premier circuit (10.1(a)) fait fonctionner simultanément les deux transistors dans leurs régimes saturés, permettant la circulation d'un courant de $VDDasic$ à GND . La conséquence est que ce circuit, qui commute naturellement¹ à $\frac{VDDasic}{2}$, consomme une énergie importante à la transition en plus de l'énergie $C_\tau \cdot VDDasic^2$ due à la charge et à la décharge de C_τ .

Ce temps de recouvrement peut être évité grâce au deuxième circuit (voir figure 10.2(a)) puisque l'inverseur P_a/N_a est déjà commuté (P_a est ouvert et N_a est fermé) lorsque V_{inter} fait commuter P_b et N_b . Circuit $R_\tau C_\tau$ mis à part, sa consommation est très faible puisqu'elle correspond à l'énergie demandée pour charger l'entrée de l'inverseur suivant.

1. En considérant $|V_{THp}| \approx V_{THp}$ et en compensant les mobilités : $\frac{W_p/L_p}{W_n/L_n} \approx \frac{K P_n}{K P_p} \approx 2$ à 3

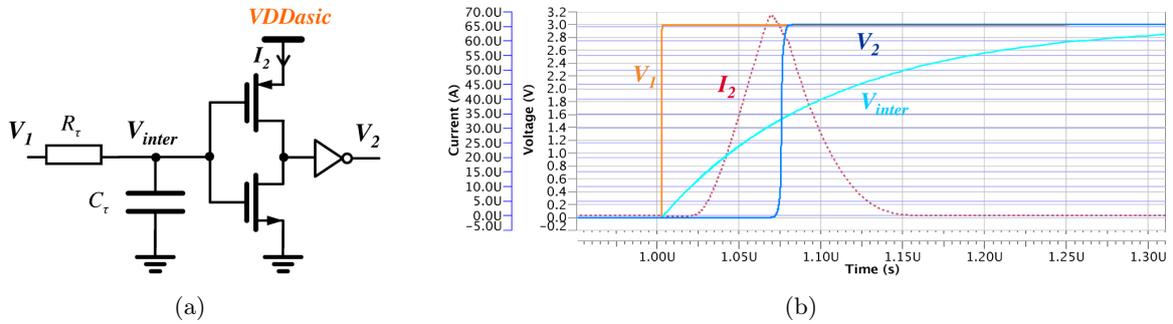


FIGURE 10.1: (a) schéma d'un générateur de durée à base de circuit RC (version "RC 2MOS") et (b) simulation SPICE pour $C_\tau = 500$ fF et $R_\tau = 100$ k Ω à 3 V, 25 °C, cas typique

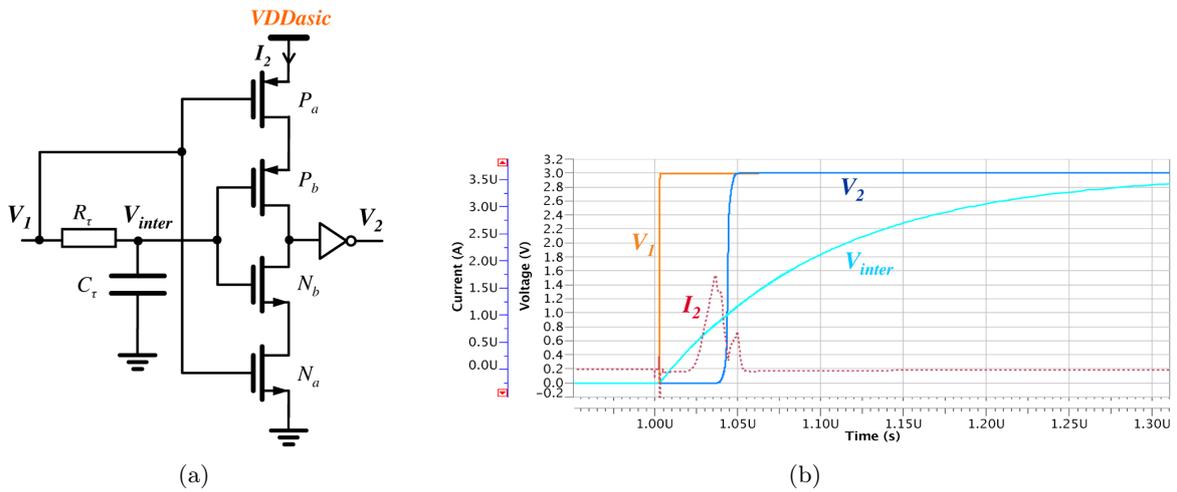


FIGURE 10.2: (a) schéma d'un générateur de durée à base de circuit RC (version "RC 4MOS") et (b) simulation SPICE pour $C_\tau = 500$ fF et $R_\tau = 100$ k Ω à 3 V, 25 °C, cas typique

10.1.2 Génération de durées à base de condensateur déchargé à courant constant

Une autre solution pour générer une durée donnée, consiste à décharger un condensateur à courant constant. La durée est alors donnée par $\Delta T = \frac{C\Delta V}{I_{const}}$ avec ΔV la différence des tensions (initiale - finale) aux bornes de la capacité C déchargée à courant constant I_{const} . Le circuit "Thyristor" que propose [Kim *et al.*, 1996] permet de réaliser cette fonction. Par rapport aux solutions précédentes, cette dernière a l'avantage de ne plus nécessiter de résistances volumineuses et d'être, selon son auteur, moins sensible à la variation de la tension d'alimentation ainsi qu'à la température (avec une source de courant parfaite). La figure 10.3(a) montre son schéma et la figure 10.3(b) présente ses formes d'ondes simulées.

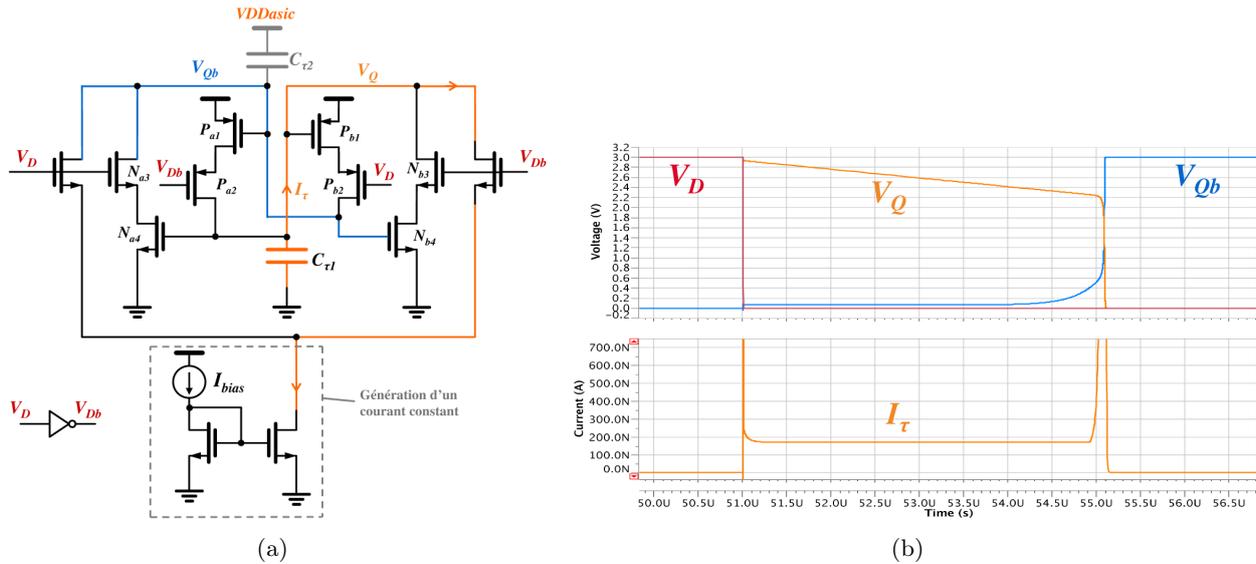


FIGURE 10.3: (a) schéma nommé circuit "Thyristor" et (b) simulation SPICE pour $C_{\tau} = 1$ pF et $I_{bias} = 150$ nA à 3 V, 25 °C

L'état initial ($V_D \approx V_{Dasic}$ et $V_{Db} \approx 0$) permet de vérifier que $V_Q \approx V_{Dasic}$, $V_{Qb} \approx 0$ et $C_{\tau 1}$ est initialement chargée. L'état haut de V_{Db} provoque la décharge de $C_{\tau 1}$ à courant constant ($\approx I_{bias}$). Le potentiel V_Q décroît pour arriver au seuil du PMOS P_{b1} , ce qui ferme la branche P_{b1} / P_{b2} court-circuitant ainsi la source de courant à GND par la branche N_{b3} / N_{b4} . Un raisonnement similaire peut être effectué quand V_{Db} passe à l'état bas, ce qui a pour conséquence de décharger $C_{\tau 2}$.

10.1.3 La génération de durées à base d'oscillateur

La génération d'une durée peut être implémentée en utilisant une horloge de période égale ou sous-multiple de la résolution demandée. Une résolution de 200 ns implique une fréquence d'horloge de 5 MHz pouvant être générée, entre autres, par un oscillateur en anneau.

La fréquence f_{ring} d'un oscillateur en anneau constitué d'inverseurs dépend du courant traversant chacun d'eux, de l'amplitude de l'oscillation et des capacités de grilles des transistors utilisés. Cette fréquence peut être approximée par l'équation 10.1.

$$f_{ring} = \frac{1}{2N} \frac{I_{inv}}{V_{ring} \cdot C_{tot}} \quad (10.1)$$

avec I_{inv} le courant moyen dans un inverseur, V_{ring} l'amplitude de l'oscillation, C_{tot} la capacité équivalente de l'entrée d'un inverseur et N le nombre d'inverseurs.

Il est clair que l'utilisation d'un oscillateur en anneau en tant que tel n'est pas pertinente, car toute variation de sa tension d'alimentation se répercute sévèrement sur sa fréquence d'horloge. De plus, les paramètres technologiques influencent aussi le courant dans l'inverseur, modifiant ainsi sa fréquence d'horloge. Ce circuit est consommateur mais il peut être activé uniquement lors de la génération des impulsions.

10.1.4 Discussion et choix

Les solutions détaillées précédemment ont été comparées en étudiant la variation de la durée minimale générée (200 ns) en fonction des cas technologiques les plus critiques et de la variation de la tension d'alimentation VDD_{asic} . La figure 10.4 illustre la dépendance des circuits "RC-2MOS", "RC-4MOS", "Thyristor" et "oscillateur en anneau" vis à vis de ces conditions. Un cinquième circuit a été ajouté, il s'agit d'un oscillateur en anneau dont la tension d'alimentation est stabilisée à $\pm 10\%$.

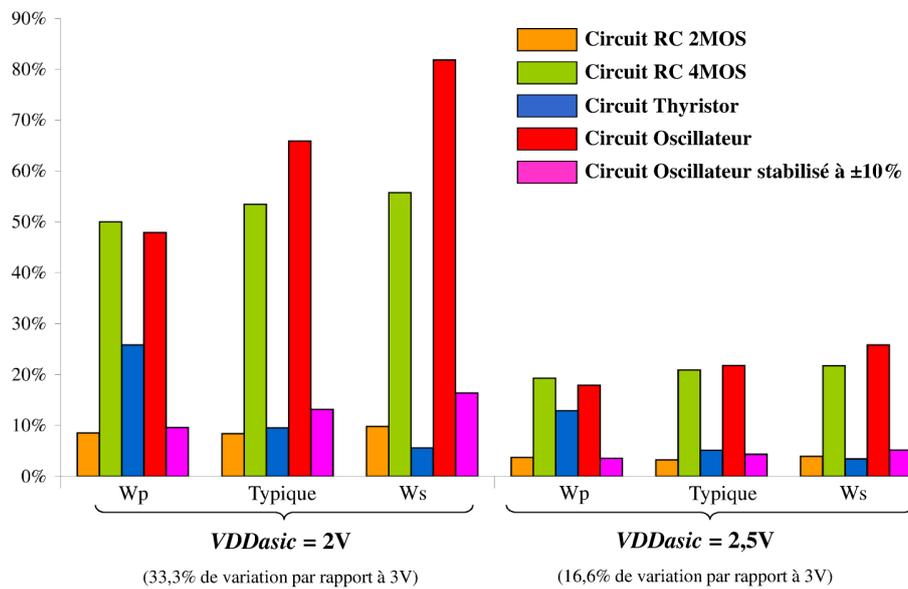


FIGURE 10.4: dépendance de la durée $T_{ref} = 200$ ns à la tension d'alimentation pour le cas technologique typique et les deux cas les plus critiques (Wp et Ws) @ 25 °C, pour les cinq circuits discutés

Le tableau 10.1 récapitule les avantages et les inconvénients de chaque circuit.

TABLE 10.1: comparaison des circuits pour la fonction de génération de durées précises

Nom du circuit	Avantages	Inconvénients
"RC 2MOS" (figure 10.1)	Faible dépendance à VDD_{asic} (10% max)	Consommation importante (temps de recouvrement), emploi d'une résistance
"RC 4MOS" (figure 10.2)	Consommation faible	Dépendance forte à VDD_{asic} (50% max), emploi d'une résistance
"Thyristor" (figure 10.3)	Aucune résistance nécessaire	Dépendance moyenne à VDD_{asic} (25% max), nécessite une source de courant
Oscillateur en anneau	Facilité d'implémentation	Dépendance très forte à VDD_{asic}

L'auto-adaptation du seuil de basculement (à $\frac{VDD}{2}$) du circuit "RC 2MOS" lui permet d'être peu sensible à la tension d'alimentation et aux cas technologiques. De son côté, la version "4 MOS" est davantage impactée par la tension d'alimentation car son seuil de basculement est fixe² alors que la pente de V_{inter} varie en fonction de VDD_{asic} . De ce fait, cette solution est aussi relativement dépendante des

2. l'inverseur P_b / N_b ne commute pas à $\frac{VDD_{asic}}{2}$, mais à la tension de seuil du transistor NMOS ou PMOS

cas technologiques. De manière générale, ces deux solutions sont sensibles aux conditions extérieures, sensibilité d'autant plus importante que les impédances sont élevées (R_τ important et C_τ faible). Or, augmenter C_τ est incompatible avec nos problématiques de faible consommation, ce qui laisse peu de perspectives à la génération de temps longs. Le montage "Thyristor" est intéressant puisque la durée générée dépend assez peu de $VDDasic$ (10 % en cas typique pour une variation de $VDDasic$ de 33,3%). La solution de l'oscillateur en anneau est quant à elle très dépendante de $VDDasic$. L'idée d'implémenter un réseau de capacités déchargées à courant constant semble donc intéressante.

Cependant, il est fort probable que les capacités du réseau aient des valeurs dépareillées (effet de *mismatch*). Cet effet est d'autant plus marqué que la surface de la capacité est faible. Pour espérer un *mismatch* de moins de 2% entre deux capacités polysilicium, le fondeur de la technologie préconise d'utiliser une surface d'au moins $400 \mu\text{m}^2$ soit une valeur de capacité d'environ 350 fF. La génération d'une durée de 200 ns nous amènerait à choisir une référence de courant d'environ $1,2 \mu\text{A}$. Nos spécifications de consommation imposent une référence générant un courant moins important ($\approx 100 \text{nA}$), impliquant de multiplier le courant par dix (par miroir) au prix d'un additionnel effet de *mismatch* sur la valeur des courants.

La figure 10.4 montre que l'utilisation d'un oscillateur en anneau, en compensant la variation de sa tension d'alimentation, respecte nos spécifications de précision temporelle. De plus, cette solution permet de réaliser la technique MS-SECE avec un circuit numérique (cadencé par l'oscillateur) implémenté grâce à un langage de description matérielle, ce qui facilite et automatise l'étape du dessin des masques et permet ainsi plus de flexibilité.

Un oscillateur en anneau à 5 MHz est donc choisi pour disposer d'une base temporelle de 200 ns. Ce dernier sera activé uniquement pendant la décharge du récupérateur afin d'obtenir une consommation moyenne faible. Cependant, la variation de sa tension d'alimentation et des cas technologiques a de lourdes conséquences sur sa période d'horloge. Le bloc développé dans la section suivante propose un moyen de stabiliser son alimentation.

10.2 Mise en œuvre de l'oscillateur en anneau

10.2.1 L'oscillateur et son stabilisateur

L'oscillateur en anneau, illustré figure 10.5, est constitué d'une série d'inverseurs logiques et d'une porte NAND. Un stabilisateur de tension, formé par P_a , P_b , P_d , N_{d1} , N_{d2} et N_1 , délivre une tension $VDDring$ constante afin d'obtenir une période d'horloge relativement stable qu'elle que soit la tension d'alimentation $VDDasic$. Le signal de sortie de l'oscillateur est ensuite mis en forme entre GND et $VDDasic$ par un adaptateur de niveaux de tensions.

Le fonctionnement du stabilisateur est le suivant : le transistor P_b recopie le courant de P_a provenant d'une référence de courant de 25 nA (voir annexe H). Le courant traversant P_b polarise trois transistors montés en diode, dont l'empilement délivre une tension V_1 constante³ d'environ 1,8 V. Cette tension constante fixe le potentiel de grille de N_1 . Le transistor N_1 et sa polarisation forment donc un étage suiveur à drain commun qui, en forts signaux, décale le niveau de tension V_1 à $VDDring$. En négligeant la modulation de la longueur du canal, le potentiel $VDDring$ est décrit par l'équation 10.2 : il dépend des caractéristiques du transistor et du courant traversant ce dernier.

3. $V_1 \approx 2V_{TH_n} + V_{TH_p}$

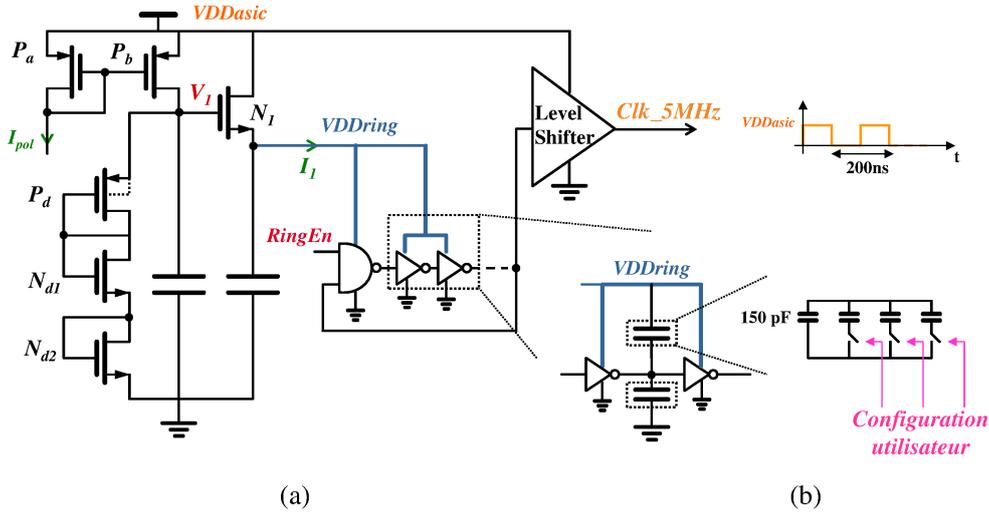


FIGURE 10.5: (a) schéma du stabilisateur de l’oscillateur en anneau dont la période d’horloge est modifiée en connectant/déconnectant (b) des capacités situées entre chaque inverseur de l’oscillateur

$$I_1 = \frac{1}{2}KP_n \cdot \frac{W}{L}(V_1 - V_{DDring} - V_{TH_n})^2 \Rightarrow V_{DDring} = V_1 - V_{TH_n} - \sqrt{\frac{2I_1}{KP_n \cdot \frac{W}{L}}} \quad (10.2)$$

N_1 étant en régime saturé, toute variation lente de V_{DDasic} est encaissée par sa tension drain-source. De plus, la variation du courant I_1 demandée par l’oscillateur impacte assez peu le V_{gs} de N_1 car la dépendance est en racine carrée.

Ce montage permet non seulement de stabiliser la tension d’alimentation de l’oscillateur, mais aussi de la réduire, ce qui diminue la consommation de ce dernier (la consommation dépend quadratiquement de V_{DDring}). Cette réduction de tension entraîne un autre avantage : moins d’inverseurs doivent être utilisés pour générer la fréquence désirée ce qui a pour conséquence de diminuer la consommation. La figure 10.6 montre le fonctionnement du stabilisateur et de l’oscillateur lorsque le signal $RingEn$ passe à V_{DDasic} , pour différentes tensions d’alimentation V_{DDasic} .

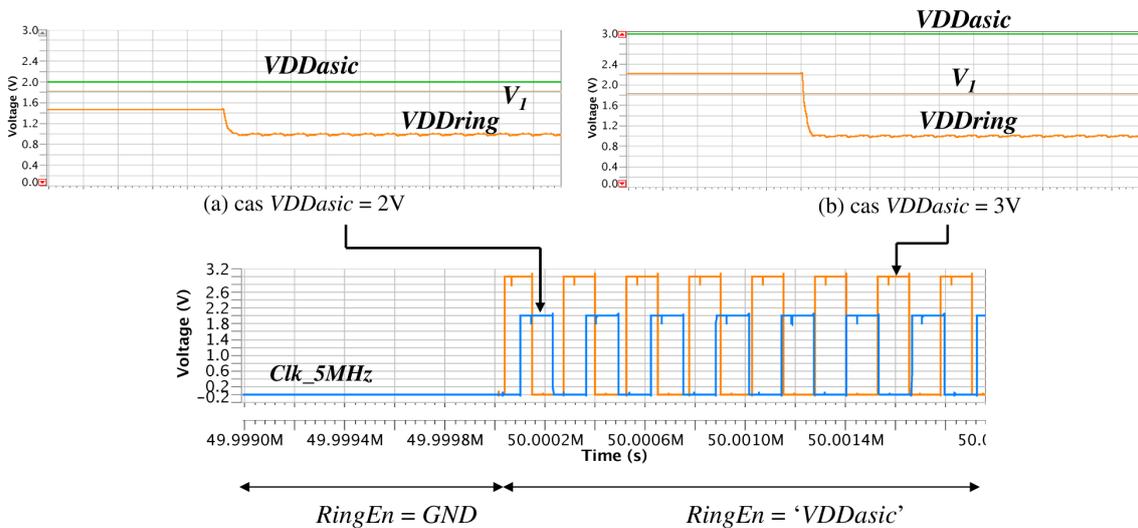


FIGURE 10.6: simulations SPICE du stabilisateur et de l’oscillateur pour $V_{DDasic} = 2V$ ($f_{ring} = 4,13\text{ MHz}$) et $3V$ ($f_{ring} = 4,34\text{ MHz}$). Simulation réalisée après l’extraction des parasites pour le cas technologique typique à 25°C

10.2.2 Variation de la fréquence avec la tension d'alimentation

Le tableau 10.2 synthétise la variation de la fréquence de l'oscillateur en anneaux alimenté par son stabilisateur, avec la tension $VDDasic$ et pour quatre cas technologiques différents. Ces résultats montrent une faible variation de la période d'oscillation avec la tension d'alimentation ($< 5\%$ pour une variation de 33% de $VDDasic$). Néanmoins, un cas technologique se distingue fortement des autres : le stabilisateur dérive fortement pour le cas extrême Ws (*Worst Speed*⁴) lorsque $VDDasic$ devient trop faible. La tension $VDDasic$ n'est plus suffisante pour polariser les transistors P_d , N_{d1} et N_{d2} (voir figure 10.5).

TABLE 10.2: variation de la période de l'oscillateur en anneau T_{ring} (simulée) pour différentes tensions d'alimentation par rapport au cas $VDDasic = 2,5$ V et selon les cas technologiques. Données issues de simulations SPICE

T [°C]	$VDDasic$ [V]	Wo	Wp	Ws	Wz	Typ
25	3,3	-4,3%	-4,2%	-3,7%	-3,4%	-3,4%
	3	-2,5%	-2,7%	-1,1%	-1,9%	-2,1%
	2,5	438ns	259ns	272ns	207ns	235ns
	2	+2,9%	+2,3%	+50%	+1,5%	+2,9%

10.2.3 Variation de la fréquence avec les paramètres technologiques

La dépendance de $VDDring$ aux caractéristiques des transistors et donc aux différents cas technologiques est compensée par une calibration de la fréquence de l'oscillateur (figure 10.5.(b)). Cette calibration est réalisée par l'utilisateur grâce à des capacités connectées (respectivement déconnectées) par des interrupteurs entre GND et $VDDring$ pour diminuer (respectivement augmenter) la fréquence de l'oscillateur. De plus, l'utilisateur peut diviser par deux la fréquence d'horloge pour convenir aux cas technologiques les plus critiques. Le graphique 10.7 montre qu'avec ces réglages, une période d'environ 200 ns sera générée quel que soit le cas technologique dans lequel se trouvera le circuit.

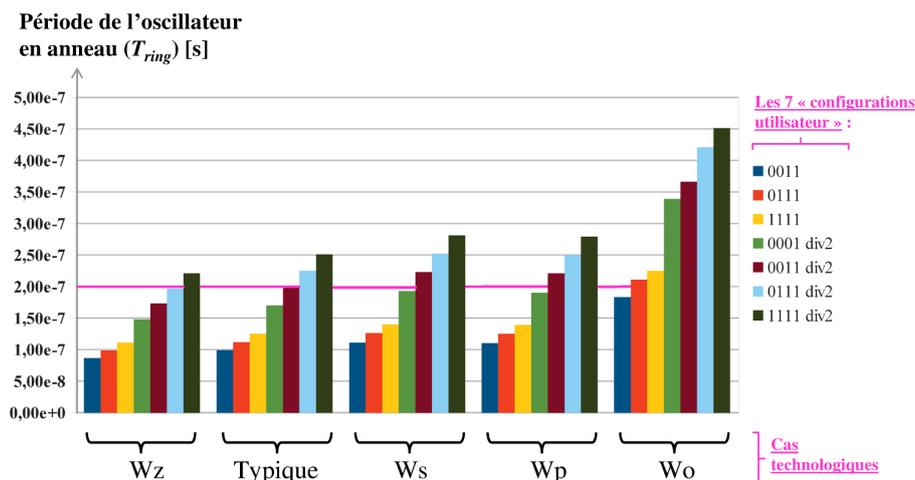


FIGURE 10.7: période de l'oscillateur en anneau selon les cas technologiques et la configuration choisie par l'utilisateur @ $VDDasic = 3$ V, 25°C

La puissance consommée par l'oscillateur est d'environ $90 \mu\text{W}$ @ 2 V et $170 \mu\text{W}$ @ 3 V à 25°C pour le cas technologique typique.

4. cas technologique correspondant à une situation où les transistors ont des tensions de seuil élevées

10.3 Mise en œuvre de la technique MS-SECE

La technique MS-SECE est implémentée par une machine d'état numérique cadencée par l'oscillateur précédemment détaillé.

10.3.1 Calcul des durées T_p et T_s pour implémenter la technique MS-SECE

La durée de fermeture T_p du transistor K_p pour implémenter la technique MS-SECE évolue au fil de la décharge : elle dépend du numéro du coup n et du nombre total de coups N . Cette durée est régie par l'équation 10.3 (partie II).

$$T_{p_n} = \frac{1}{\omega_p} \arccos\left(\sqrt{\frac{N-n}{N-n+1}}\right) \quad (10.3)$$

Les durées T_{p_n} et la dernière durée T_{p_N} (correspondant au quart de la pseudo période du circuit $L_p C_p$) sont liées par un coefficient dépendant du numéro du coup n . Les 4 coefficients α_1 , α_2 , α_3 et α_4 sont donnés dans le tableau 10.3.

TABLE 10.3: coefficients utilisés pour l'implémentation de la technique MS-SECE en 4 coups

α_1	α_2	α_3	α_4
$\frac{2}{\pi} \arccos\left(\sqrt{\frac{3}{4}}\right)$	$\frac{2}{\pi} \arccos\left(\sqrt{\frac{2}{3}}\right)$	$\frac{2}{\pi} \arccos\left(\sqrt{\frac{1}{2}}\right)$	1
$T_{p_n} = \alpha_n \cdot T_{p_N}$			

Une machine numérique se charge de calculer les durées successives de fermeture du primaire, en multipliant le vecteur T_{p_N} par les coefficients α_n implémentés "en dur" dans le circuit.

Pour l'évaluation de la durée au secondaire du *Flyback* T_s , nous considérons que la tension aux bornes de la capacité de stockage C_{appli} n'évolue pas et donc que la durée de fermeture du secondaire du *Flyback* est constante. L'équation 10.4 donne son expression, en considérant l'influence de la résistance du secondaire négligeable.

$$T_s = \frac{L_s \cdot I_{smax}}{U_s} \quad (10.4)$$

Avant la mise en marche de l'ASIC, l'utilisateur configure à l'aide d'entrées logique les paramètres suivants :

- T_{p_N} , correspondant au quart de la pseudo période du circuit $L_p C_p$ dont la plage est [200 ns - 51 μ s]
- T_s , dont la plage est [200 ns - 51 μ s]
- N , correspondant au nombre de coups de la technique MS-SECE dont la plage est [1 - 4]

10.3.2 Commande du *Flyback* par une machine numérique

La commande par technique MS-SECE est assurée par le bloc numérique "Multishot-Generator" qui génère les commandes appropriées sur K_p et K_s pour décharger le piézoélectrique en 1, 2, 3 ou 4 coups. Ce bloc a la particularité de mettre en marche sa propre horloge (l'oscillateur en anneau) qui est activée juste après la détection du maximum de tension piézoélectrique. Ce mode de fonctionnement tire partie du faible temps de décharge du piézoélectrique comparé à sa période d'excitation mécanique

afin de respecter la spécification de consommation visée. Une simulation comportementale de ce bloc décrit en VHDL est illustrée figure 10.8 et son schéma complet est disponible en annexe F.

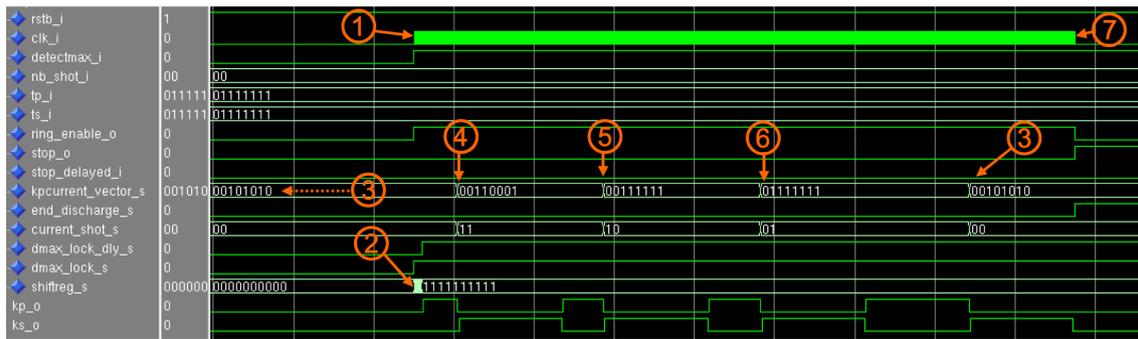


FIGURE 10.8: simulation comportementale du bloc numérique "Multishot-Generator" montrant la génération des signaux K_p et K_s pour $N = 4$. Simulation réalisée avec le logiciel Modelsim[®].

Son fonctionnement est détaillé comme suit : juste après la détection du maximum, le bloc allume son oscillateur (①) et attend dix coups d'horloge (②) pour la stabilisation de sa fréquence. Ensuite, il active une machine d'état interne qui pilote trois compteurs. Ces compteurs sont relatifs aux durées T_p (primaire), T_g (garde) et T_s (secondaire) et sont chargés au fil de la décharge (③, ④, ⑤ puis ⑥) par des vecteurs de 8 bits calculés en fonction du numéro du coup n et du nombre total de coups N . La durée T_g est fixée à quelques périodes d'horloge, évitant ainsi le recouvrement des signaux de commande de K_p et K_s . La décharge du piézoélectrique en plusieurs coups donne donc l'enchaînement suivant $10 \cdot T_{Clk_5MHz}$, T_{p1} , T_g , T_s , T_g , T_{p2} , T_g , T_s , etc. Ensuite, Multishot-Generator désactive son horloge (⑦) et attend la prochaine détection de maximum.

10.3.3 Implémentation

Le bloc numérique MultiShot-Generator est synthétisé à l'aide de Design Compiler[®] et placé/routé avec Cadence Encounter[®]. Des simulations mixtes numériques / analogiques ont été réalisées avec Questa ADMS[®] pour faire interagir MultiShot-Generator, la référence de courant et l'oscillateur. Enfin, des simulations niveau transistor de la fonction de commande du *Flyback* ont été effectuées pour les cas technologiques extrêmes et à différentes tensions d'alimentation [2 ; 2,5 ; 3 V]. La simulation niveau transistor 10.9 montre les signaux importants des trois blocs en question et la décharge d'un piézoélectrique en trois coups.

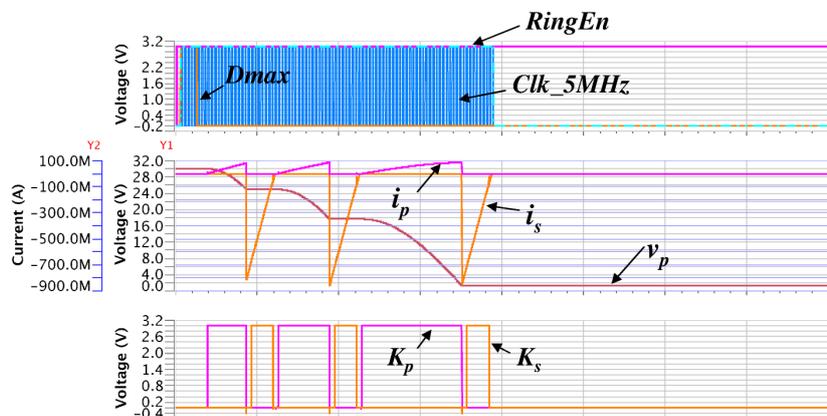


FIGURE 10.9: simulations SPICE "niveau transistor" du bloc Multishot-Generator, de son oscillateur en anneau et de sa référence de courant pour le cas technologique "Typique" @ 3 V, 25 °C

Le tableau 10.4 donne la consommation de l'oscillateur et de la machine numérique pour différentes tensions d'alimentation.

TABLE 10.4: consommation simulée de l'oscillateur en anneau en fonction des cas technologiques critiques et de la tension d'alimentation VDD_{asic}

T [°C]	VDD_{asic} [V]	W_p [μ A]	T_{yp} [μ A]	W_s [μ A]
25	3	125	110	60
	2,5	180	145	75
	2	90	85	45

La consommation maximale avoisine les $200 \mu\text{A}$ @ $2,5 \text{ V}$, ce qui, pendant la durée maximale de $50 \mu\text{s}$, correspond à une énergie d'environ 25 nJ par période. Dans ce cas de figure, la consommation maximale de cette fonction pour un récupérateur excité à 100 Hz , est donc d'environ $2,5 \mu\text{W}$ (contre 250 nW @ 10 Hz). La consommation moyenne de ce bloc reste donc faible, même pour l'utilisation de récupérateurs excités à des fréquences mécaniques importantes.

La figure 10.10 montre la microphotographie réelle⁵ d'une partie du circuit de récupération final (détaillé en chapitre 12).

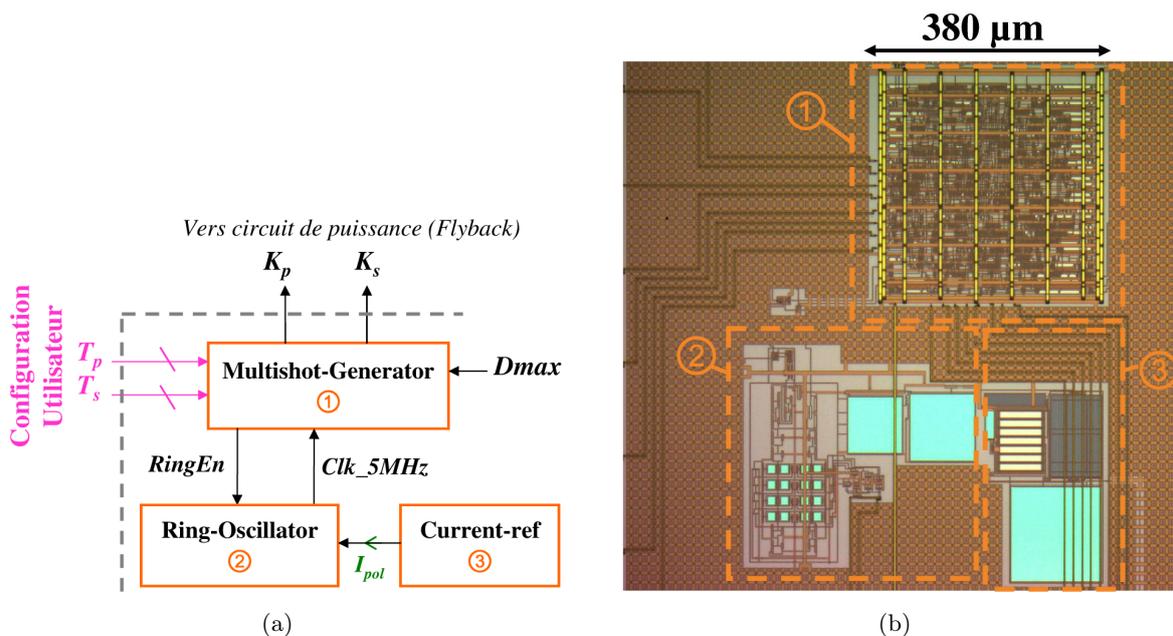


FIGURE 10.10: schéma bloc fonctionnel de la fonction de commande du *Flyback* (b) microphotographie réelle des trois blocs la constituant, issue du circuit final

On peut y distinguer la machine numérique MultiShot-Generator (1) et ses pistes d'alimentations (GND et VDD_{asic}) quadrillant la "glue" logique séquentielle et combinatoire. Le bloc numérique contient 2979 cellules standards et consomme environ $100 \mu\text{W}$ lorsqu'il fonctionne et 30 nW en veille (lorsque Clk_5Mhz est désactivée).

L'implémentation physique (placement des cellules numériques et routage) de ce bloc a été réalisée selon des contraintes précises, fournies par le concepteur (arbre d'horloge, signal de reset, fréquence maximale). Le bloc MultiShot-Generator est relié à son oscillateur (2), lui-même relié à sa référence (3) fournissant un courant constant de 25 nA au stabilisateur de l'oscillateur (voir partie 10.2).

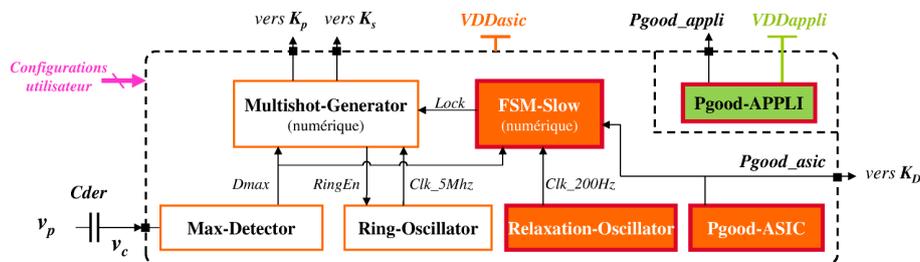
5. une photographie étant bien plus signifiante qu'un dessin des masques issu d'un logiciel

10.4 Conclusion

La génération des commandes nécessaires à l'implémentation de la technique MS-SECE est réalisée par une machine d'état numérique cadencée à 5 MHz par un oscillateur en anneau. Ce dernier est faiblement sensible aux variations d'alimentation grâce à un stabilisateur de tension. La consommation totale de cette fonction (machine d'état et oscillateur) est d'environ 400 μW . Cette fonction tire profit du faible rapport cyclique $\frac{T_{ring}}{T_{meca}}$: sa consommation moyenne est d'environ 2,5 μW @ $T_{meca} = 100 \text{ Hz}$. La génération des commandes est adaptable à une large plage de couples L_p (inductance primaire) / C_p (récupérateur piézoélectrique). Ces blocs implémentent la technique MS-SECE en 1, 2, 3 ou 4 coups selon la configuration choisie par l'utilisateur. Ce fonctionnement répond aux spécifications d'adaptabilité et de polyvalence demandées.

Fonction de gestion de l'énergie

Résumé : ce chapitre détaille la fonction de gestion de l'énergie du CRE. Cette gestion consiste à surveiller la tension VDD_{asic} par l'intermédiaire d'une détection de seuil. La capacité de stockage C_{appli} située au secondaire du *Flyback* est elle aussi monitorée pour informer le Capteur Communicant sur l'état énergétique de son élément de stockage. Le superviseur de tension d'alimentation utilise un détecteur de seuil (50 nA @ 3 V) à hystérésis très basse consommation. Il fournit un signal logique à une machine d'état numérique synchrone cadencée à 230 Hz par un oscillateur à relaxation (65 nA @ 3 V). La machine numérique sélectionne le chemin d'énergie et verrouille la détection du maximum pendant et après la décharge du récupérateur.



11.1 Blocs principaux pour la gestion de l'énergie

11.1.1 Détection de seuil

La surveillance de niveau d'alimentation est l'une des fonctions clés de notre architecture puisque c'est elle qui déclenche le passage en mode optimisé lors du démarrage du CRE. Elle permet également le retour au mode non-optimisé lorsque VDD_{asic} passe en dessous d'une valeur trop basse pour implémenter la technique MS-SECE. Notre système devant démarrer et fonctionner sur capacité à des puissances récupérables très faibles (10 μ W), la fonction de démarrage doit réaliser les trois fonctions suivantes :

- réaliser une détection de seuil sur sa propre tension d'alimentation (VDD_{asic}).
- être robuste aux montées d'alimentations très lentes : typiquement 300 mV s⁻¹.
- consommer de façon limitée au démarrage et avoir une consommation statique faible sous 3 V.

Cette surveillance de tension doit être aussi effectuée sur l'élément de stockage C_{appli} afin de prévenir le Capteur Communicant lorsque l'énergie stockée est suffisante pour réaliser une action.

Nombreux sont les circuits qui présentent des performances intéressantes mais sans auto-démarrage et sur une alimentation de laboratoire. La fonction de démarrage à froid ("*Cold-start*") notamment, est rarement abordée. Une solution innovante est réalisée par [Ramadass et Chandrakasan, 2011] qui utilisent un interrupteur mécanique pour assurer le démarrage de l'ASIC de récupération d'énergie thermoélectrique. Le circuit discret proposé par [Stark et al., 2011] montre une consommation intéressante au démarrage (3,6 μ W) mais surconsomme en régime établi (au moins 3 μ A @ 3 V).

Une solution pertinente consiste à construire une référence de tension, comparée à un pont diviseur résistif fournissant une image de la tension d'alimentation. Si le comparateur utilisé est dynamique ("latché"), il est nécessaire d'implémenter un oscillateur cadencant la comparaison, au prix d'une consommation supplémentaire. De plus, utiliser une horloge de comparaison basse fréquence (pour diminuer la consommation) rendrait la fonction de détection peu réactive¹.

La solution utilisée dans ce travail, consiste à développer un schéma dédié permettant de détecter les passages de $VDDasic$ au dessus de $V_{seuil+} \approx 3V$ et en dessous de $V_{seuil-} \approx 2V$.

11.1.2 Gestion des oscillations du détecteur de maximum

La gestion des oscillations de la tension du récupérateur est primordiale pour un fonctionnement efficace de l'ASIC. En effet, les tests du circuit DMAX ont montré que le signal piézoélectrique est perturbé pendant et après la décharge du récupérateur. Ces oscillations peuvent conduire à la décharge du récupérateur à des moments inadéquats. Les oscillations parasites étant de durées déterminées, le problème peut être solutionné en verrouillant la décharge pendant une durée définie et configurée en fonction de l'excitation mécanique et du type de récupérateur.

Il est possible d'implémenter cette durée par des cellules à retard, à base d'inverseurs (voir section 10.1.1) ou à base de capacités chargées ou déchargées à courant constant (voir section 10.1.2).

Notre circuit utilise un compteur numérique cadencé par un oscillateur à relaxation. La durée de verrouillage, qui dépend du circuit de puissance utilisé (*Flyback*, piézoélectrique, ...), est configurable par l'utilisateur en externe de l'ASIC.

11.2 Implémentation des fonctions

11.2.1 Détection de seuils : les blocs "Pgood" (*Power Good*)

Pour réaliser une telle détection de seuil, un circuit de type POR (*Power-On-Reset*) a été réalisé. La figure 11.1(a) montre le schéma simplifié du bloc "Pgood-ASIC".

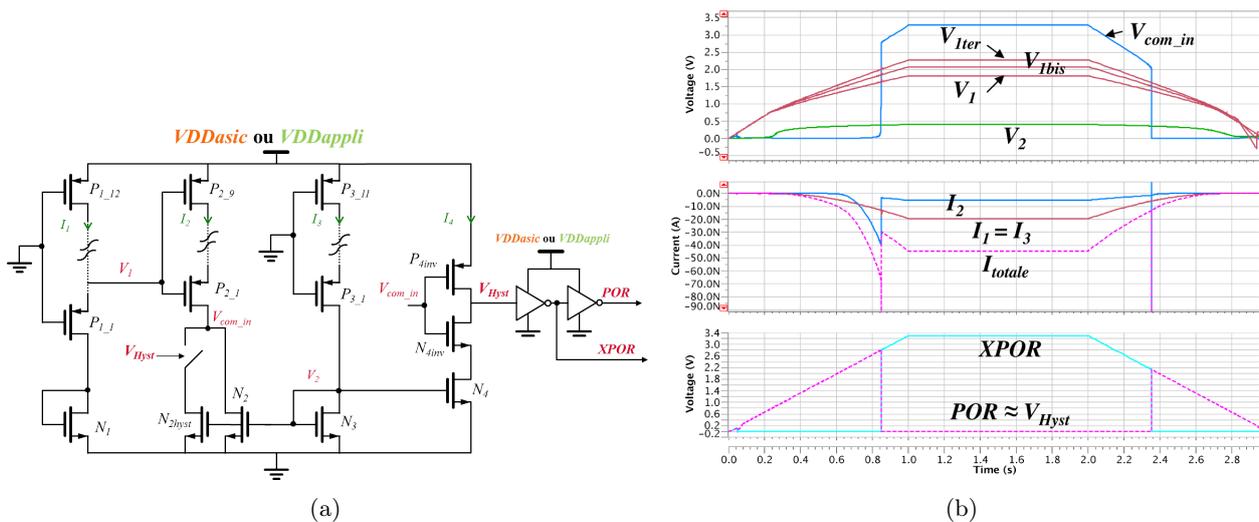


FIGURE 11.1: (a) schéma simplifié du bloc "Pgood-ASIC" et (b) simulation SPICE de la détection pour une montée suivie d'une descente de sa tension d'alimentation $VDDasic$

1. Un Capteur Communicant qui fonctionne pendant une durée inférieure à celle de la période de comparaison sera susceptible de faire chuter $VDDappli$ avant la comparaison

L' "échelle 1" de ce schéma est constituée de plusieurs PMOS en série (P_{1_1} à P_{1_12}) dont les grilles sont reliées à GND et d'un NMOS monté en diode (N_1), fournit une image divisée de la tension VDD_{asic} . La figure 11.1(b) montre une simulation temporelle des courants I_1 , I_2 et I_3 dans chaque branche ainsi que le courant total I_{total} du bloc. Les signaux V_{1bis} et V_{1ter} sont les tensions prises au dessus de $V1$ (un PMOS "plus haut") sur l'échelle 1. Ce même bloc a été répliqué pour surveiller la tension d'alimentation VDD_{appli} et ainsi envoyer un signal logique au Capteur Communicant. Le signal logique de ce bloc peut être utilisé comme interruption (sur le port d'entrée d'un micro-contrôleur) ou comme signal de commande d'un transistor situé entre VDD_{appli} et le chemin d'alimentation du Capteur Communicant.

Le tableau 11.1 montre les caractéristiques simulées du bloc "Pgood-ASIC" (idem pour "Pgood-APPLI") selon les cas technologiques les plus critiques @ 25 °C. La consommation statique très faible de ce bloc (50 nA) est compatible avec nos spécifications de consommation. De plus, les simulations SPICE montrent que la détection a lieu pour des gradients inférieurs à 300 mV s^{-1} .

TABLE 11.1: caractéristiques simulées des blocs "Pgood-ASIC" et "Pgood-APPLI" @ 25 °C

Caractéristiques	Wp	Typ	Ws
Tension de seuil V_{seuil+}	2,3 V	2,85 V	3,1 V
Tension de seuil V_{seuil-}	1,7 V	2,15 V	2,4 V
Consommation sous 3 V	72 nA	45 nA	25 nA

La précision de cette détection de ce seuil et sa dépendance aux cas technologiques et à la température sont des caractéristiques qui devront être améliorées pour les futures versions de l'ASIC.

11.2.2 Machine d'état numérique

Comme pour le bloc Multishot-Generator, une machine d'état numérique synchrone est utilisée. Cette machine étant constamment active, elle est cadencée par un oscillateur basse fréquence pour limiter sa consommation. L'implémentation de l'oscillateur est détaillée dans la partie suivante. Le diagramme d'état de cette machine numérique est donné figure 11.2.

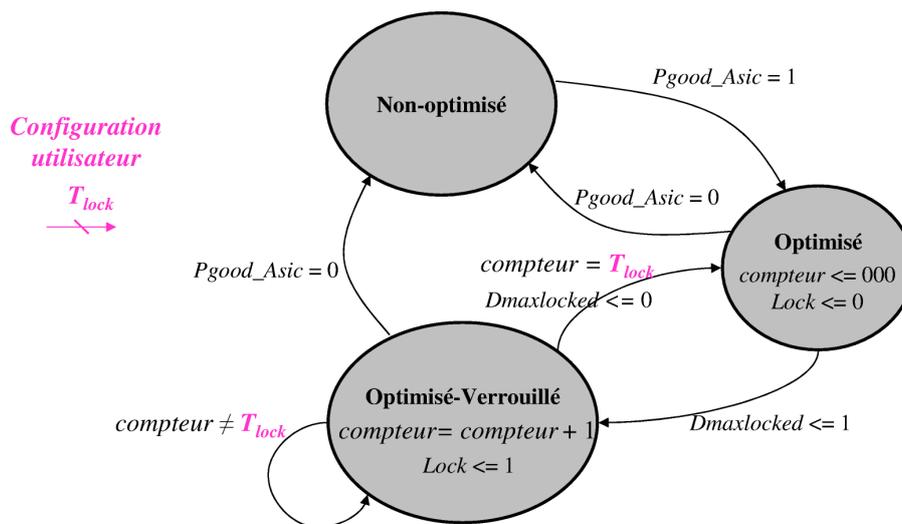


FIGURE 11.2: diagramme d'état simplifié de machine d'état numérique "FSM-Slow"

Le rôle de cette machine numérique est double : gérer la transition entre l'état Optimisé et Non-optimisé et permettre le verrouillage de la décharge pendant et après la détection. La figure 11.3(a)

illustre l'interaction des blocs nécessaires à la fonction de gestion de l'énergie. La photo 11.3(b) correspond à une photo réelle du circuit final (détaillé dans le chapitre 12).

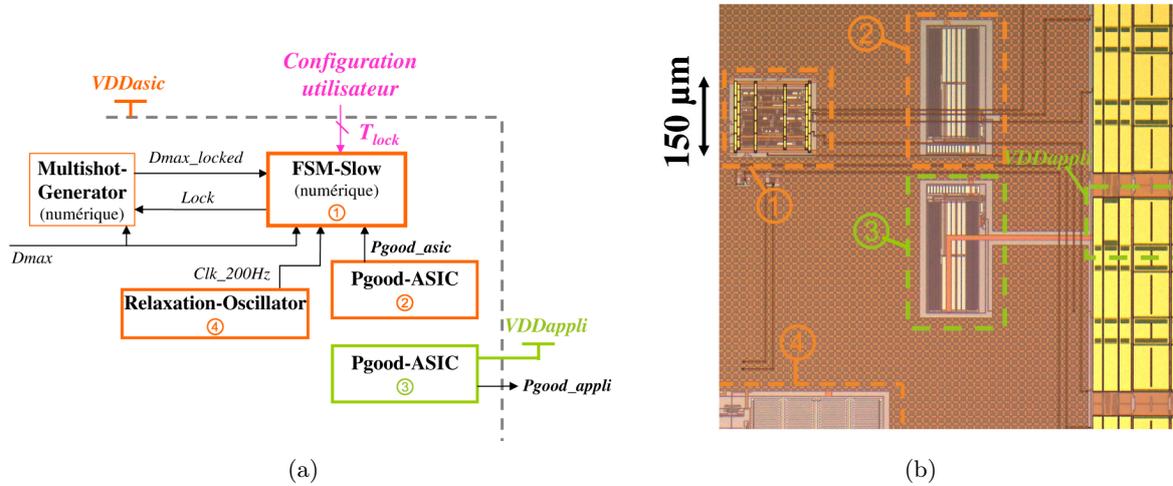


FIGURE 11.3: (a) schéma bloc fonctionnel de la fonction de gestion d'énergie, (b) microphotographie réelle (issue du circuit final) des blocs la constituant

On y remarque la présence de séparateurs de domaines d'alimentations (ou "Power-Cut") de part et d'autre des plots $Pgoodappli$ et $VDDappli$. En effet, pour que l'ASIC démarre et passe en mode optimisé rapidement, il faut que la charge de C_{asic} soit indépendante de C_{appli} (en général $> 1 \mu F$). Le *Power-Cut* permet de ne pas relier les deux capacités par les plots d'alimentation de l'ASIC et de conserver la possibilité de les relier en externe par une diode faible seuil.

La figure 11.4 montre le passage en mode Optimisé lorsque le signal $Pgood_asic$ passe à l'état haut, le démarrage du bloc Multishot-Generator à la première détection du maximum ainsi que son verrouillage lorsqu'un maximum est détecté alors que la machine est en état "Optimisé-Verrouillé". Le cas présenté correspond à une configuration utilisateur $\langle T_{lock} \rangle = "0x101"$ soit une durée de verrouillage de $5 \times T_{Clk_200Hz} \approx 20$ ms.

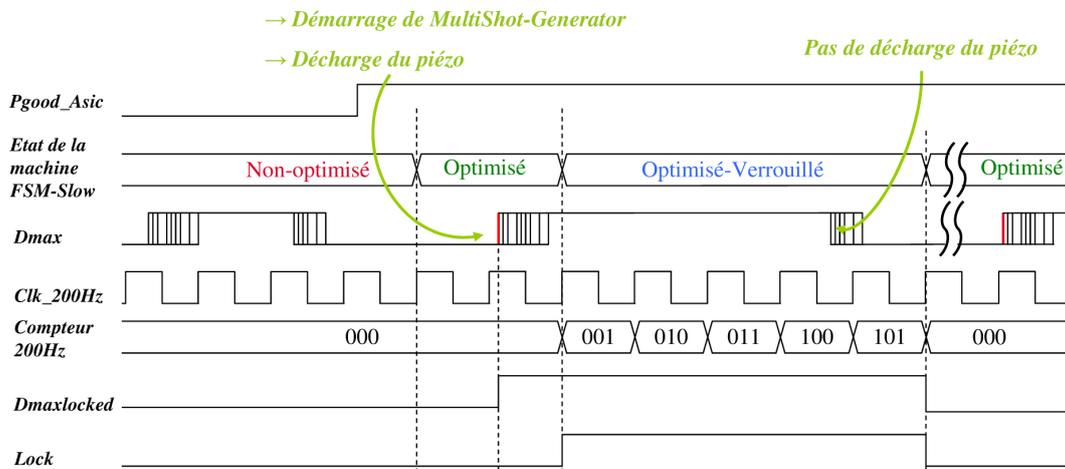


FIGURE 11.4: signaux logiques de la machine d'états numérique "FSM-Slow", mettant l'accent sur les états "Optimisé" et "Optimisé-verrouillé" de cette dernière. $\langle T_{lock} \rangle = 0x101$

11.2.3 L'oscillateur à relaxation

L'oscillateur à relaxation cadence la machine d'état numérique synchrone discutée précédemment. Son schéma est inspiré de [Rhee, 1998], et illustré figure 11.5(a) et une analyse plus complète est disponible en annexe G. Le schéma d'origine a été simplifié en remplaçant les deux PMOS (placés en zone linéaire dans [Rhee, 1998]) par deux résistances en polysilicium fortement résistives ("Rpolyh"). Cette modification a permis de simplifier l'étape de dessin des masques avec un nombre moins important d'entités et d'interconnexions. Les deux résistances ont été divisées en 4 résistances de $3,75\text{ M}\Omega$ ($R_A = R_B = 15\text{ M}\Omega$) pour satisfaire les contraintes de densité de la technologie AMS $0,35\text{ }\mu\text{m}$.

Une microphotographie, donnée figure 11.5(b), permet d'observer la taille conséquente de ce bloc. La surface de ce dernier ($400 \times 600\text{ }\mu\text{m}^2$, soit 35% du cœur du circuit final) est due à la valeur des résistances : la chute de tension aux bornes de R_B à très faible courant ($I_{pol} \approx 25\text{ nA}$) doit être suffisante pour placer P_1 en régime passant, ce qui impose d'utiliser des résistances de valeur importante.

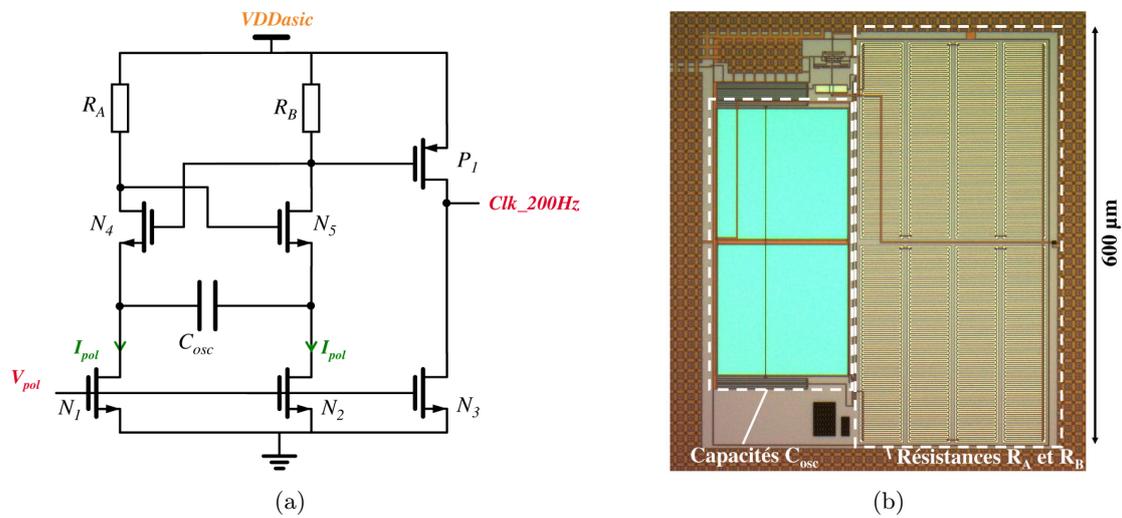


FIGURE 11.5: (a) schéma de l'oscillateur à relaxation et (b) microphotographie réelle (issue du circuit final) de l'oscillateur

La consommation de ce bloc en cas technologique typique est estimée à 200 nW et sa fréquence d'oscillation est d'environ 230 Hz .

11.3 Conclusion

La fonction de gestion de l'énergie est réalisée par des détections de seuils associées à une machine d'état cadencée à 230 Hz . Dès lors que VDD_{asic} a atteint $V_{seuil+} \approx 3\text{ V}$, le circuit bascule en mode "Optimisé". Le lien direct entre le récupérateur et C_{asic} est alors ouvert et le circuit peut charger C_{appli} par technique MS-SECE via le *Flyback*. Le retour en mode "Non-Optimisé" intervient lorsque la tension est insuffisante pour réaliser la fonction MS-SECE, c'est à dire lorsque VDD_{asic} passe en dessous de $V_{seuil-} \approx 2\text{ V}$. Le même bloc de détection est utilisé pour surveiller la tension d'alimentation du Capteur Communicant (VDD_{appli}), ce qui permet de prévenir ce dernier lorsque l'énergie emmagasinée dans C_{appli} est suffisante pour réaliser une action (mesure ou et/ou transmission).

Implémentation complète de l'ASIC de récupération d'énergie et résultats obtenus

Résumé : les blocs détaillés dans les chapitres précédents sont placés, routés, pour constituer le cœur d'un ASIC de récupération d'énergie nommé "EPHIC" (*Electrostatic and Piezoelectric Harvesting Integrated Circuit*). Les tests de ce circuit valident les fonctions d'autonomie, de démarrage, d'alimentation sur capacité ainsi que la mise en œuvre de la technique MS-SECE. Sa consommation est faible ($1,5 \mu\text{W}$ @ 10 Hz) même si elle croît pour des fréquences mécaniques supérieures ($5 \mu\text{W}$ @ 100 Hz). Le CRE complet (à savoir EPHIC, le *Flyback* et quelques composants passifs) permet d'obtenir un rendement d'environ 60% pour une fréquence mécanique de 25 Hz et une tension piézoélectrique V_{pi} de 40 V.

12.1 Implémentation physique du circuit complet

12.1.1 Présentation du circuit EPHIC

Le circuit EPHIC est implémenté en technologie AMS 0,35 μm (option C35B4). Le dessin des masques du circuit complet (le cœur et sa couronne de plots) est illustré figure 12.1. Les blocs détaillés dans les chapitres précédents sont reliés par des pistes de métaux sur 4 niveaux. Six blocs principaux constituent le cœur du circuit :

- Max-Detector réalise la fonction de détection du maximum de tension piézoélectrique. Composé du détecteur et d'une référence de courant, ce dernier est disposé à une distance raisonnable des blocs numériques et des oscillateurs pour réduire les risques de parasitage (CEM).
- Multishot-Generator, disposé au plus près de son oscillateur, assure la décharge du piézoélectrique par la technique MS-SECE.
- Ring-Oscillator, composé de l'oscillateur en anneau, du stabilisateur ainsi que d'une référence de courant, cadence le bloc Multishot-Generator à 5 MHz lors de la décharge du récupérateur.
- FSM-Slow est la machine d'état numérique dite "Maître" assurant le démarrage à froid, le passage en mode optimisé ainsi que le verrouillage de la détection pendant une durée configurable par l'utilisateur.
- Relaxation-Oscillator cadence le bloc FSM-Slow à 230 Hz.
- Les deux PGoods détectent les croisements de VDD_{asic} et VDD_{appli} au dessus de V_{seuil+} et en dessous de V_{seuil-} .

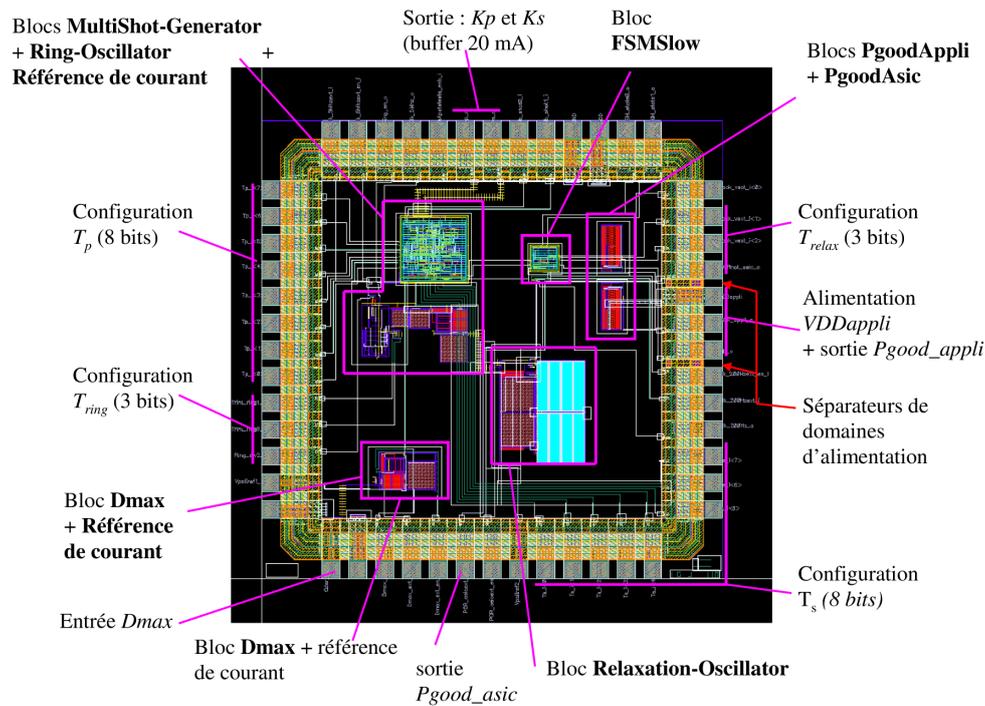


FIGURE 12.1: dessin des masques du circuit EPHIC mettant en évidence ses blocs internes ainsi que ses principales entrées et sorties. Image obtenue avec le logiciel Virtuoso[©]

12.1.2 Entrées et sorties du circuit EPHIC

Le circuit forme un carré de 2580 µm de côté (couronne de plots comprise), soit 6,65 mm² dont 0,7 mm² (11%) de surface active. Sa taille importante est due au nombre conséquent d'entrées et sorties : 52 au total et 32 effectives (18 sont dédiées à l'observation de signaux internes pour les tests). Le circuit possède 24 entrées dites "de configuration utilisateur" qui fixent les potentiels des vecteurs T_p , T_s , N , T_{ring} et T_{lock} . Comme le montre la figure 12.1, le circuit est *pad-limited*, c'est à dire que sa taille est bornée par la couronne de plots plutôt que par son cœur.

Pour diminuer le nombre d'entrées de configuration et donc la taille du boîtier, il serait possible d'utiliser une communication série (de type UART¹ ou SPI²) programmant une mémoire non volatile (de type EEPROM³ ou Flash par exemple) avant la mise en route du circuit. Les points mémoires seraient routés vers les vecteurs de configuration utilisateur directement à l'intérieur du circuit. Nous estimons donc à une quinzaine le nombre d'entrées - sorties d'une 2^{ème} version plus compacte.

On notera l'utilisation de plots de type *Driver* pour les signaux de commande des transistors du *Flyback* (K_p et K_s). Ils fournissent un courant maximal de 20 mA permettant la charge rapide des grilles des transistors afin d'améliorer la commutation (voir "pertes de transition" en partie II). De plus, 4 plots d'alimentation, deux pour VDD_{asic} et deux pour GND ont été utilisés. Cette redondance a été jugée nécessaire compte tenu de la longueur de la couronne de plots. Ces plots d'alimentation permettent de distribuer une tension uniforme lors des forts appels de courant.

La partie non active à l'intérieur de la couronne de plots (en noir sur la figure 12.1) a été comblée par des capacités de découplage reliées par des rails d'alimentation permettant, d'une part le découplage et d'autre part le "transport" uniforme de VDD_{asic} à travers tout le circuit.

1. *Universal Asynchronous Receiver/Transmitter*
 2. *Serial Peripheral Interface*
 3. *Electrically-Erasable Programmable Read-Only Memory*

12.2 Simulations de l'ASIC complet

Le cœur de l'ASIC et sa couronne de plots ont été simulés dans tous les cas technologiques et à différentes fréquences mécaniques. Les simulations mettent en œuvre l'ASIC entouré d'un circuit de puissance *Flyback*, du schéma équivalent du piézoélectrique, d'un modèle SPICE du MOS à déplétion (K_D), d'une capacité C_{der} pour la détection de maximum ainsi que des deux capacités de stockage et de démarrage.

Les simulations du cœur et de sa couronne de plots ont été réalisées avec une granularité profonde (niveau transistor) car les conditions de fonctionnement de la technologie ne sont pas standards : au démarrage par exemple, la variation de la tension d'alimentation est très lente et sur une plage importante (0 V-3 V). La figure 12.2 montre les signaux principaux d'une simulation au niveau transistor, pour une fréquence mécanique de 10 Hz, une capacité C_{asic} de 100 nF et une capacité C_{appli} de 1 μ F.

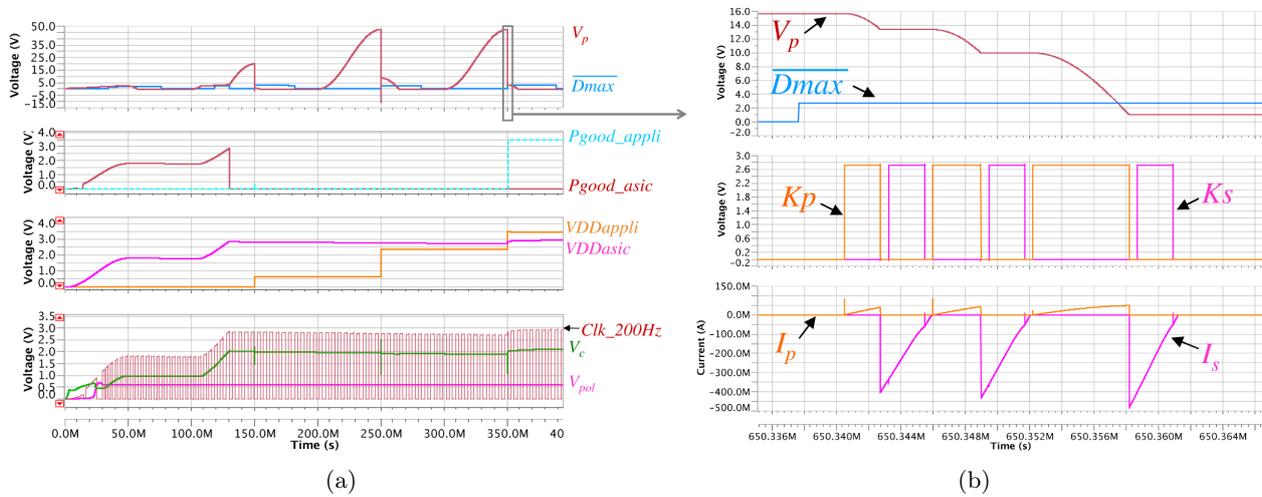


FIGURE 12.2: (a) simulation SPICE d'un fonctionnement complet (démarrage et passage en mode optimisé) pour $f_{meca} = 10$ Hz et (b) zoom sur la décharge du piézoélectrique en trois coups. Cas technologique typique @ 25 °C

Un récapitulatif de consommation de chaque bloc de l'ASIC est donné dans le tableau 12.1. Il fournit la consommation statique (sans commande du *Flyback*) et dynamique (avec commande du *Flyback* par technique MS-SECE).

TABLE 12.1: consommation simulée des blocs du circuit EPHIC, cas typique, @ 3 V / 25 °C.

Nom du bloc	Statique [μ W]	Dynamique (MS-SECE fonctionnant) [μ W]
Référence de courant "Iref" ($\times 2$)	0,15	0,15
Oscillateur à relaxation "Relaxation-Oscillator"	0,2	0,2
Détecteur de maximum "Max-Detector"	0,11	0,11
Détecteur de seuil d'alimentation "PGood-Asic"	0,15	0,15
Machine numérique "FSM-Slow"	0.05	0.05
Machine numérique "PulseGenerator"	0.03	95
Oscillateur en anneau "Ring-Oscillator"	0	300
Total	0,7	396

12.3 Tests de la puce et résultats expérimentaux

12.3.1 Réception des puces

Une dizaine de puces ont été fondues par l'intermédiaire de l'organisation CMP⁴ et 5 ont été mises en boîtier. La photographie d'une puce nue est disponible figure 12.3(a). La photo 12.3(b) montre une puce dans son boîtier JLCC52.

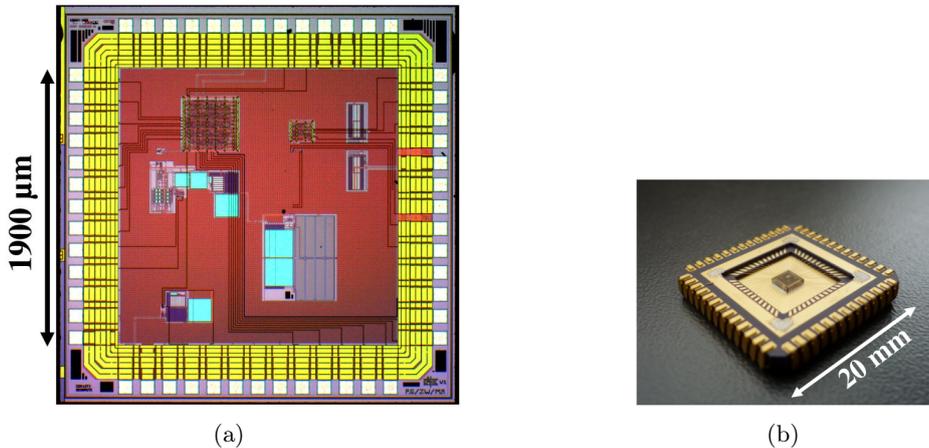


FIGURE 12.3: (a) microphotographie de l'ASIC EPHIC (Version 1) et (b) la puce dans son boîtier JLCC52

On y distingue les deux séparateurs de domaines d'alimentations à droite ainsi que le maillage de capacités de découplage (en couleur pourpre).

12.3.2 Carte de test du circuit EPHIC

Une carte de test (figure 12.4) a été conçue pour accueillir l'ASIC. Cette carte comprend un support pour l'ASIC, un circuit de puissance, ainsi qu'une circuiterie environnant l'ASIC : des connecteurs de type SMB (pour les horloges) et de nombreux commutateurs à glissière afin d'imposer un potentiel GND ou VDD_{asic} aux entrées du circuit. Ces derniers configurent entre autres le nombre de coups N , les durées T_p et T_s . Une attention particulière a été accordée à la sensibilité de certains potentiels (les tensions de polarisation particulièrement), surtout lorsqu'ils se situent à proximité des fortes variations de tension (tension piézoélectrique notamment), d'horloges ou aux endroits où la densité de courant est importante (secondaire du *Flyback* par exemple).

Les composants discrets du circuit de puissance utilisés sur cette carte correspondent au circuit *Flyback* nommé COTS (voir partie II). Toutes les mesures qui suivent sont réalisées avec ce circuit.

12.3.3 Tests et performances de l'ASIC

Caractéristiques générales du circuit

De manière générale, le comportement du circuit répond aux spécifications générales et particulières définies au chapitre 8 de cette partie. De la détection du maximum jusqu'à la technique MS-SECE, les fonctions du circuit EPHIC sont toutes opérationnelles. La période de l'oscillateur en anneaux, la durée de commande du transistor au primaire, celle au secondaire et le nombre de coups sont configurables dans leurs plages attendues. Le tableau 12.2 donne quelques caractéristiques mesurées du circuit. La

4. *Circuit Multi-Projects*

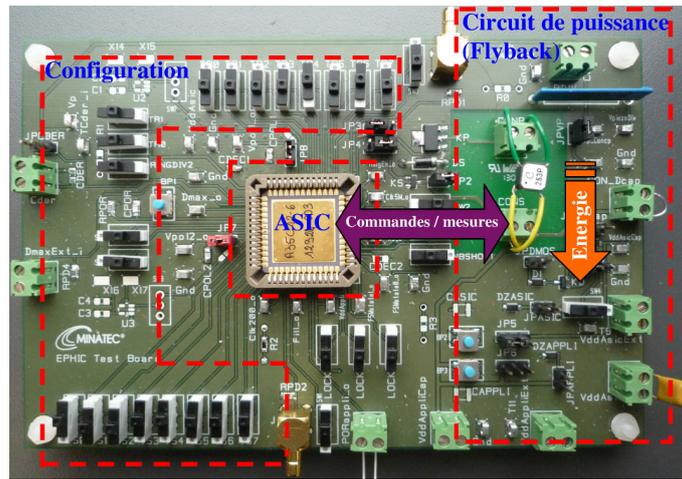


FIGURE 12.4: carte d'accueil du circuit EPHIC

fréquence élevée de l'oscillateur en anneau et les valeurs des tensions de détection des deux PowerGood (V_{seuil+} et V_{seuil-}) permettent de pressentir le cas technologique "Worst Power"⁵ pour ce circuit.

TABLE 12.2: caractéristiques mesurées du circuit EPHIC

Tension de seuil des deux PowerGood	V_{seuil-} [V]	V_{seuil+} [V]
	1,97	2,77
Fréquence de l'oscillateur en anneau	T_{ring} @ 2 V [MHz]	T_{ring} @ 3 V [MHz]
	4	4,3
Fréquence de l'oscillateur à relaxation	$T_{lowfreq}$ @ 2 V [Hz]	$T_{lowfreq}$ @ 3 V [Hz]
	200	220

Le détecteur de maximum montre parfois de fausses détections en très basse fréquence (1 Hz). Ce phénomène a lieu lors de la détection du minimum de tension piézoélectrique, le signal de détection montre alors une courte oscillation engendrant la décharge du piézoélectrique à des moments inopportuns. Cet inconvénient n'a d'impact ni sur l'énergie récupérable (la décharge malencontreuse s'effectuant à zéro de tension piézoélectrique), ni sur la consommation du circuit puisque sa composante dynamique est quasiment négligeable à ces fréquences d'excitations mécaniques.

Fonctionnement caractéristique du Circuit de Récupération d'Énergie

La figure 12.5(a) montre les formes de tensions et de courants du circuit complet de récupération pour une fréquence d'excitation mécanique d'environ 1 Hz et une puissance disponible en entrée d'environ 30 μ W. L'excitation mécanique du buzzer piézoélectrique ($C_p = 23$ nF) est réalisée par le même dispositif que celui détaillé en partie II.

Ces courbes montrent en ① le démarrage à froid du circuit sur sa capacité C_{asic} via le MOS à déplétion K_D , en ② la charge de C_{appli} par la technique MS-SECE (durant laquelle V_{Dasic} décroît) et pour finir en ③ le fonctionnement du Capteur Communicant (voir partie I) qui est alimenté lorsque V_{Dappli} à atteint V_{seuil+} . Les mesures de la figure 12.5(b) montrent un zoom de la décharge en 4 coups.

5. Les seuils des NMOS et PMOS sont bas : voir annexe E

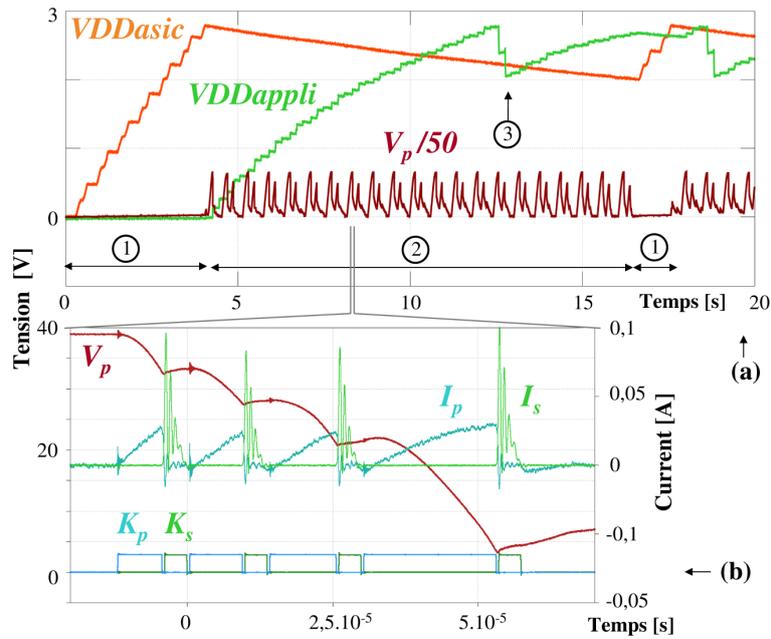


FIGURE 12.5: (a) formes d'ondes mesurées du circuit en fonctionnement autonome, sur 20 s et (b) zoom sur la décharge du piézoélectrique en 4 coups. $C_{asic} = 1 \mu\text{F}$ et $C_{appli} = 100 \mu\text{F}$, variante *Flyback Diode-Rectifier* munie de l'inductance couplée COTS.

Consommation statique du circuit EPHIC

La consommation statique (ou en veille) du circuit EPHIC a été mesurée en désactivant la détection du maximum de tension piézoélectrique et, par là même, la génération des commandes du *Flyback*. La figure 12.6 montre l'évolution de la consommation statique du circuit en fonction de sa tension d'alimentation $VDDasic$.

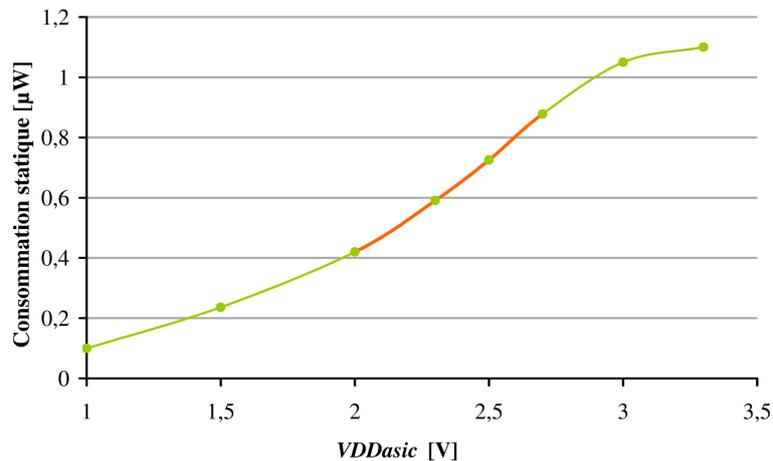


FIGURE 12.6: consommation statique mesurée du circuit EPHIC en fonction de sa tension d'alimentation $VDDasic$. La couleur orange correspond à la plage de fonctionnement du circuit en régime permanent.

Pour le cas de très faibles fréquences mécaniques et à condition de fonctionner à rapport cyclique $\frac{T_{ring}}{T_{meca}}$ faible, le circuit consomme très peu ($\approx 1 \mu\text{W}$).

De plus, sa faible consommation est compatible avec des récupérateurs d'énergie mécanique dont la puissance de sortie environne la dizaine de micro-watt (les récupérateurs électrostatiques de type électret par exemple).

Consommation dynamique du circuit EPHIC

La consommation dynamique (lorsque l'oscillateur et le bloc Multishot-Generator sont activés) correspond à la consommation du circuit au moment de la commande des transistors K_p et K_s . La figure 12.7(a) détaille cette période en montrant le fonctionnement de l'oscillateur en anneau et la commande du *Flyback* pendant T_{ring} . On observe notamment la décroissance de la tension aux bornes de C_{asic} pendant cette période.

La consommation du circuit a été mesurée à 3 V pour des fréquences mécaniques supérieures à 10 Hz. Dans cette plage, la composante dynamique de la consommation est prépondérante. La figure 12.7(b) montre les mesures de consommation pour des durées d'activation T_{ring} différentes en fonction de la fréquence d'excitation mécanique.

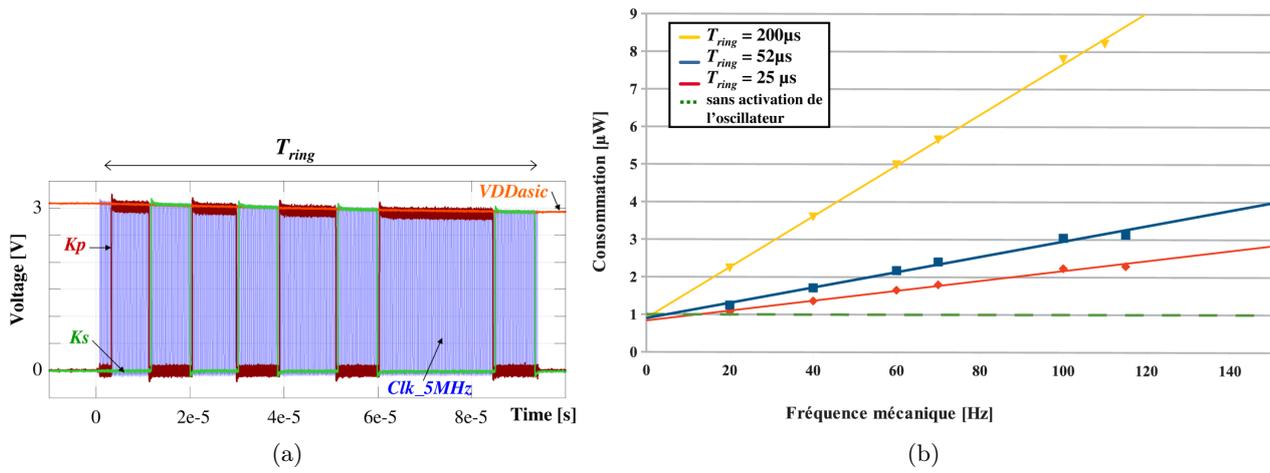


FIGURE 12.7: (a) formes d'ondes du circuit EPHIC mesurées, montrant le fonctionnement de l'oscillateur en anneau et la génération des commandes du *Flyback* ($C_{asic} = 30$ nF) et (b) courbes de tendances de la consommation mesurée pour $VDDasic = 3$ V en fonction de la fréquence d'excitation mécanique

La courbe jaune correspond à la consommation maximale du circuit EPHIC. Elle n'est cependant pas représentative d'un fonctionnement réel puisque les récupérateurs excités à des fréquences mécaniques importantes ont généralement une capacité C_p de faible valeur. La durée d'activation T_{ring} de l'oscillateur est donc beaucoup plus faible⁶ et la consommation dynamique s'en trouvera fortement réduite.

On remarque que la consommation totale se rapproche de la consommation statique à partir de fréquences mécaniques plus élevées lorsque le rapport cyclique $\frac{T_{ring}}{T_{meca}}$ est plus faible. Sur la plage de fréquences mécaniques [1 Hz - 10 Hz], le circuit consomme au maximum 1,5 µW avec la variante *Flyback Body-Diode* et 3 µW avec la variante *Flyback Diode-Rectifier*.

12.3.4 Gain de la technique MS-SECE autoalimentée

Gain comparé à la technique SECE

L'intérêt de la technique MS-SECE a été mesuré avec le circuit EPHIC auto-alimenté. Ces mesures ont été effectuées avec une diode Schottky entre C_{asic} et C_{appli} afin d'éviter le retour intempestif au mode Non-optimisé. La tension d'alimentation de l'ASIC est donc imposée à $\approx 2,7$ V ($V_D \approx 300$ mV).

6. Pour ces récupérateurs, C_p est du même ordre de grandeur que la capacité parasite du primaire, imposant alors d'utiliser une valeur d'inductance L_p faible pour conserver un rendement acceptable

Le rendement de conversion est calculé en tenant compte de l'énergie entrante $\frac{1}{2}C_p V_{p_i}^2$ dans le CRE par rapport à l'énergie récupérée en sortie sur C_{appli} . Le rendement est estimé par l'équation 12.1.

$$\eta = \frac{P_{out}}{P_{in}} = \frac{VDD_{appli}^2 / R_L}{\frac{1}{2}C_p \cdot V_{p_i}^2 \cdot f_{meca}} \quad (12.1)$$

où VDD_{appli} est ajustée manuellement à 3V par l'intermédiaire d'une résistance variable R_L . V_{p_i} et f_{meca} sont respectivement la tension du piézoélectrique juste avant la décharge et la fréquence d'excitation mécanique.

La figure 12.8 propose une illustration de l'augmentation du rendement. Ces mesures proviennent toutes d'un fonctionnement autonome précédé d'un démarrage à froid sans aucune aide énergétique extérieure. Elles ont été réalisées avec la variante *Flyback Diode-Rectifier*.

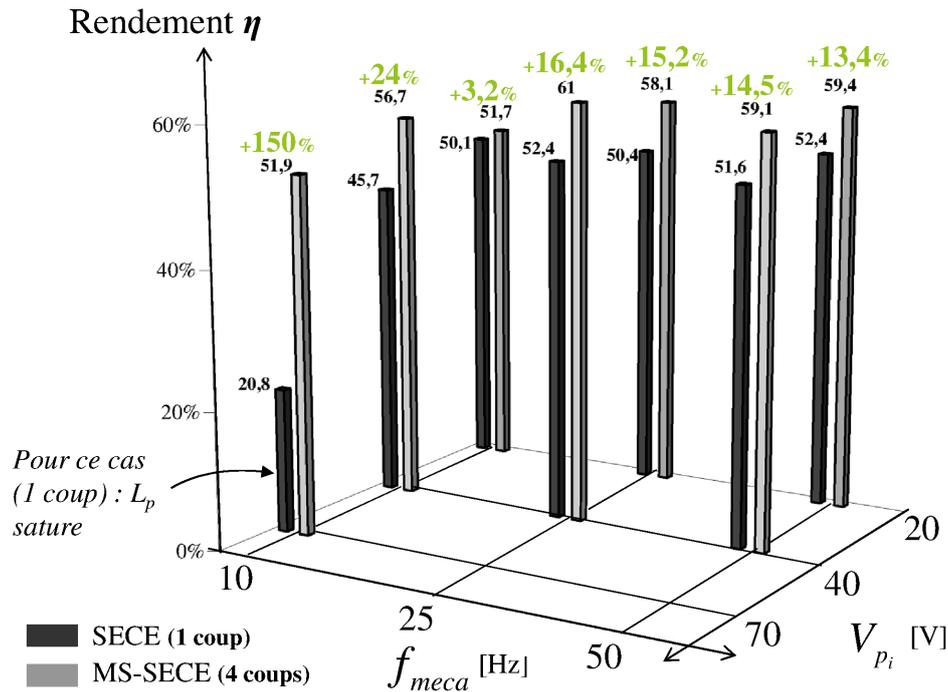


FIGURE 12.8: rendement du circuit EPHIC autonome et gain de la technique MS-SECE en fonction de la fréquence mécanique f_{meca} et de la tension "avant décharge" V_{p_i}

Les conclusions relatives aux mesures réalisées sont les suivantes :

- Le rendement maximal du CRE autonome est de 61%. Cette valeur est dépendante du circuit de puissance utilisé.
- Valeurs extrêmes mises à part, le gain par rapport à la technique SECE est situé entre 15% et 25%, ASIC auto-alimenté. Ce résultat est en corrélation avec les gains observés en partie II.
- En évitant la saturation, la technique MS-SECE permet d'utiliser des composants magnétiques de faible volume pour lesquels la technique SECE n'est pas adéquate.

Gain comparé à la technique standard

La figure 12.9 donne le gain énergétique du circuit de récupération pour deux conditions d'excitations différentes, comparé à la puissance récupérée avec la technique standard (en ajustant v_{rect} à $V_{rect_{opt}}$, voir partie I). Cette figure illustre aussi le gain apporté par la technique MS-SECE comparé à la technique SECE.

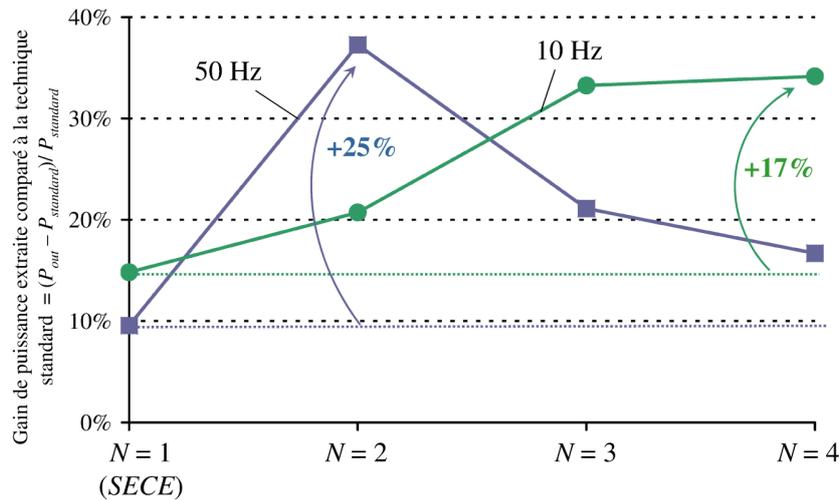


FIGURE 12.9: gains énergétiques du CRE auto-alimenté comparé à la technique standard. La puissance du récupérateur est de 100 μ W pour les deux conditions d'excitation.

Le gain de 37% est loin du gain théorique que permet la technique SECE. On peut attribuer cela au phénomène "de bosse" décrit dans la partie II : la technique SECE ne double pas la tension en circuit ouvert ($V_{pi} < 2V_{po}$). Ce phénomène est indépendant du fonctionnement de notre circuit et est lié aux conditions d'excitation mécanique du récupérateur (son déplacement n'est pas imposé).

Cependant, grâce à la technique MS-SECE, le circuit permet une extraction d'énergie plus importante que la technique standard. De plus, notre circuit permet l'extraction vers un élément de stockage basse tension et donc utilisable directement par le Capteur Communicant. Ce n'est pas le cas de la technique standard dont la mise en œuvre nécessite un circuit de conversion supplémentaire pour abaisser la tension $V_{rect_{opt}}$ à une tension utilisable par un circuit standard (≤ 3 V).

Gain énergétique en "nombre d'actions" du Capteur Communicant

La figure 12.10 fournit une illustration de l'augmentation du rendement grâce à la technique MS-SECE en régime de très basses fréquences mécaniques avec le même circuit de puissance que précédemment. Les deux configurations "sans diode" et "avec diode" (entre VDD_{appli} et VDD_{asic}) sont mises en œuvre pour un nombre de coups N différent. Pour ces conditions de tests précises, les résultats de la technique SECE (c'est à dire $N = 1$) n'ont pas été exploités car l'inductance au primaire sature.

On remarque qu'en augmentant le nombre de coups N , un nombre plus important d'actions est réalisé par le Capteur Communicant (voir signal bleu $P_{goodAppli}$). De plus, la configuration "avec diode" permet aussi d'augmenter la fréquence des actions : C_{appli} fournit l'énergie⁷ à la capacité C_{asic} via la diode, ce qui permet à la tension d'alimentation de l'ASIC de rester au dessus de V_{seuil} et donc perpétuellement en mode optimisé.

12.4 Comparaison avec l'état de l'art

Le tableau 12.3 compare le circuit EPHIC aux contributions les plus proches. Trois [Hehn *et al.*, 2012], [Ramadass *et Chandrakasan*, 2010], [Stanzione *et al.*, 2013] sont au stade de prototype (comme EPHIC) et la dernière est commercialisée par Linear Technology.

7. lorsque VDD_{appli} dépasse $VDD_{asic} + V_{seuil_diode}$

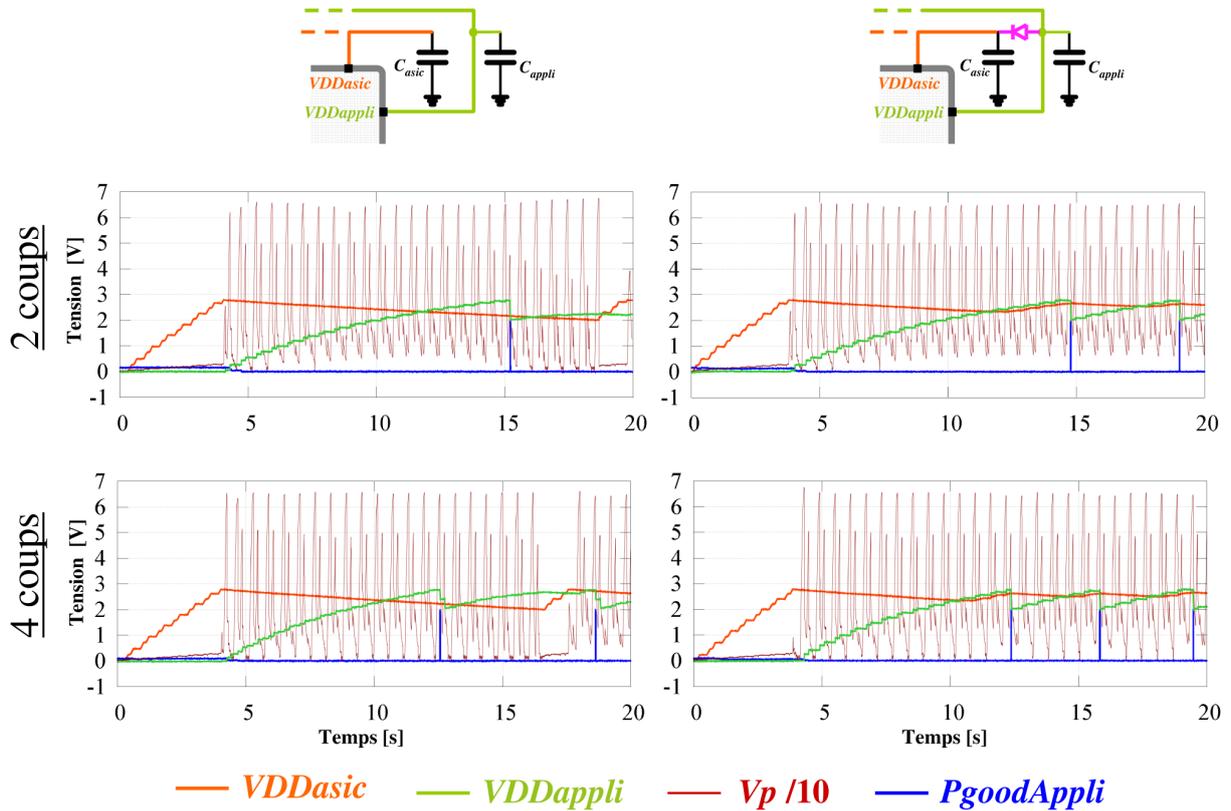


FIGURE 12.10: formes d’ondes mesurées de circuit électronique de récupération d’énergie autonome : sans diode $N = 2$ (en haut à gauche), sans diode $N = 4$ (en bas à gauche), avec diode $N = 2$ (en haut à droite), avec diode $N = 4$ (en bas à droite). $P_{in} \approx 80 \mu\text{W}$

Les rendements de conversion des circuits sont à comparer en tenant compte du volume du composant magnétique utilisé pour le transfert de l’énergie électrique (lorsque l’information est donnée). Notre CRE obtient un rendement de 60% en utilisant une inductance-couplée d’environ 125 mm^3 .

L’implémentation de la technique MS-SECE est une avancée importante comparé au circuit de [Hehn *et al.*, 2012] qui utilise la technique SECE comme stratégie d’extraction. Concernant le LTC3588, l’étage de conversion est optimisé ($\eta \approx 90\%$) mais l’extraction d’énergie ne l’est pas, puisque ce dernier met en œuvre une technique standard de façon non optimale ($v_{rect} \neq V_{rect_{opt}}$). Ce circuit régule sa tension de sortie sur capacité, ce que ne permettent pas [Hehn *et al.*, 2012] et notre circuit.

On note que notre CRE permet de gérer des récupérateurs dont la tension de sortie dépasse 20 V, ce que ne peuvent pas faire les autres circuits.

12.5 Conclusion

Le circuit fondu réalise toutes les fonctions souhaitées : autonomie, démarrage et fonctionnement sur capacité ainsi que la mise en œuvre de la technique MS-SECE. Comme présenté dans la partie II, la technique MS-SECE permet d’utiliser un composant magnétique de volume limité pour y stocker une quantité d’énergie considérable avec un rendement acceptable. L’ASIC EPHIC, entouré de son circuit de puissance, fournit l’énergie électrique au Capteur Communicant. Il consomme $1,5 \mu\text{W}$ @ 10 Hz et de $3 \mu\text{W}$ à $6 \mu\text{W}$ @ 100 Hz. Il atteint rendement de 61%, auto-consommation comprise. Le circuit EPHIC offre un gain énergétique de 15% à 25% par rapport à SECE, 37% comparé à la technique standard et permet, entre autres, l’utilisation de circuits magnétiques de faible volume.

TABLE 12.3: comparaison du circuit fondu (EPHIC) avec l'état de l'art. N.D = information non donnée.

Référence	Procédé de fabrication	Consommation statique [puissance d'entrée]	Tension d'entrée maximale	Rendement de conversion (η)	Technique d'extraction
EPHIC [Casnier <i>et al.</i> , 2013]	0,35 μm CMOS	$\geq 1 \mu\text{W}$	$> 200 \text{ V}$ (limité par les composants externes)	61% @ $V_{pi} = 40 \text{ V}$	MS-SECE, auto-démarrage, autonomie
[Hehn <i>et al.</i> , 2012]	0,35 μm CMOS (option 20 V)	[4 μW - 1 mW] $\geq 4 \mu\text{W}$	$< 20 \text{ V}$ (limité par la technologie)	[125 mm ³] 82% @ $V_{pi} = 20 \text{ V}$	SECE, auto-démarrage, autonomie
[Ramadass et Chandrakasan, 2010]	0,35 μm CMOS	[5,7 μW - N.D] $\geq 2 \mu\text{W}$	$< 5 \text{ V}$ (limité par la technologie)	[630 mm ³] 87% @ $V_{rect} = 2,5 \text{ V}$	SSHI
[Stanzione <i>et al.</i> , 2013]	TSMC 0,25 BCD (option 60 V)	N.D [N.D - N.D]	$< 60 \text{ V}$ (limité par la technologie)	[N.D] 88,7% @ $V_{rect} = 20 \text{ V}$	technique standard, autonome
Circuit du commerce LTC3588	Linear Technology	[25 μW - 1,6 mW] $\geq 1,35 \mu\text{W}$	$< 20 \text{ V}$ (limité par la technologie)	[N.D] 90% @ $V_{rect} < 20 \text{ V}$	technique standard non adaptée, auto-démarrage, autonome
		[10 μW - 300 mW]		[N.D]	

Conclusion de la partie

Cette partie présente la mise en œuvre et l'évaluation du CRE en technologie intégrée. L'ASIC réalisé permet de commander un circuit de puissance *Flyback* à décharge synchrone pour récupérer l'énergie piézoélectrique. Le circuit *Flyback* est situé en externe de l'ASIC ce qui permet de reporter la tolérance en tension sur les composants discrets et d'utiliser une technologie disponible et peu onéreuse pour implémenter l'ASIC.

Ce circuit possède deux fonctions essentielles : la première est l'implémentation de la technique MS-SECE détaillée dans la partie II (qui optimise à la fois l'extraction et la conversion d'énergie), la seconde permet sa propre alimentation et celle d'un Capteur Communicant sur capacités de stockage. Cette dernière fonction est particulièrement intéressante pour réduire le coût et l'encombrement du CRE qui ne possède pas de batterie rechargeable.

L'ASIC implémenté dans ce travail a une consommation très faible ($1,5 \mu\text{W}$ @ 10 Hz) qui augmente avec la fréquence mécanique du récupérateur ($6 \mu\text{W}$ @ 100 Hz). La consommation dynamique dépend du récupérateur et de l'inductance couplée utilisés car ils fixent la durée de la décharge. Le nombre de coups de la décharge est configurable par l'utilisateur, ce qui permet au circuit d'être adaptable à un large éventail de récupérateurs. Le CRE et la nouvelle technique d'extraction mise en œuvre par l'ASIC augmentent l'énergie récupérée de 16% à 37% par rapport à la technique standard et de 15% à 25% par rapport à la technique SECE.

Les spécifications d'auto-démarrage, d'adaptabilité, de faible consommation et d'alimentation d'un Capteur Communicant sont donc toutes satisfaites.

Conclusion générale et perspectives

Conclusion générale

Le CRE développé dans ce manuscrit exploite les déformations mécaniques issues de mouvements lents et de fréquences faibles. Ce circuit récupère l'énergie mécanique convertie en énergie électrique par le principe piézoélectrique.

Les essais réalisés ont montré que le CRE est autonome et permet d'alimenter un Capteur Communicant consommant entre $10 \mu\text{W}$ et $500 \mu\text{W}$. De plus, le Système Autonome en Énergie (Récupérateur, CRE et Capteur Communicant) fonctionne sur capacité, ce qui permet de réduire l'encombrement et le coût. Ce dernier a un fonctionnement de type cigale (voir partie I), compatible avec une source d'énergie irrégulière et intermittente telle que l'énergie mécanique. Grâce à l'utilisation de deux chemins d'énergie (optimisé et non-optimisé) et deux capacités, le système auto-démarre rapidement.

Grâce à son architecture de puissance, la tolérance aux très hautes tensions est reportée sur certains composants discrets du circuit. Ceci permet d'utiliser une technologie intégrée faible coût et disponible, réalisant les fonctions de détection, de commande du circuit de puissance et de gestion de l'énergie électrique. Ce circuit est donc adapté aux récupérateurs dont la tension de sortie est inférieure à la tension de claquage des composants discrets (transistor K_p , notamment). C'est un avantage considérable car l'énergie électrique récupérable issue du piézoélectrique est proportionnelle au carré de sa tension.

D'autre part, la nouvelle technique d'extraction MS-SECE, proposée dans cette thèse et implémentée par le circuit intégré, possède trois avantages : elle permet tout d'abord de bénéficier de la technique SECE dont le gain théorique est important comparé à la technique standard. Ensuite, la technique MS-SECE permet d'optimiser la conversion d'énergie électrique vers l'élément de stockage. Ce gain supplémentaire est d'autant plus important que le volume du composant est faible (le facteur de qualité électrique diminuant avec le volume). Enfin, cette technique permet l'utilisation de composants inductifs dont le volume de circuit magnétique est trop faible pour stocker toute l'énergie d'une décharge synchrone. Ce dernier avantage est particulièrement intéressant pour le cas de récupérateurs excités à des fréquences mécaniques très faibles, condition de fonctionnement qui impose de décharger peu fréquemment une quantité d'énergie considérable. Sans ce découpage d'énergie en plusieurs paquets, les composants magnétiques atteignent l'induction de saturation et le rendement de conversion chute de manière drastique.

Le CRE développé dans cette thèse, associé à cette nouvelle technique d'extraction est donc particulièrement approprié et efficace pour les mouvements mécaniques très basse fréquence d'un sportif ou plus généralement d'un être humain.

Perspectives

Vers un Circuit de Récupération d'Énergie inférieur à 1 cm³

La figure 12.11 donne une estimation de la taille du CRE développé dans cette thèse. Elle prend en compte le circuit intégré EPHIC et ses composants discrets (capacités de stockage et de dérivation, inductance-couplée, MOSFETs et diodes).

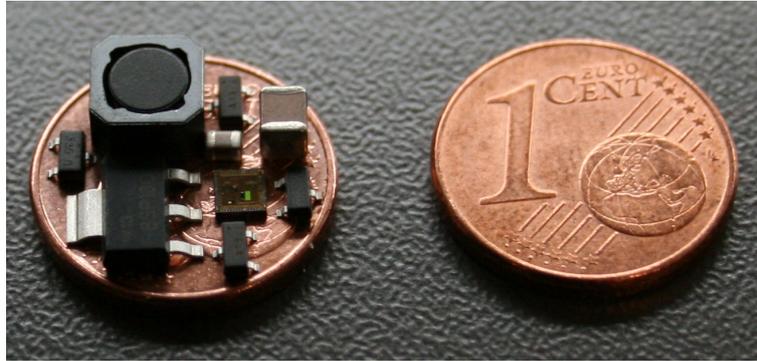


FIGURE 12.11: Le CRE développé dans cette thèse sur une pièce d'un centime d'euro. Estimation du volume total : $V_{tot} < 1 \text{ cm}^3$

La première perspective "court-terme" de ce travail consiste à réaliser un circuit imprimé en électronique souple et de faible taille, embarquant le CRE (la puce EPHIC et les composants externes). La puce peut être bondée sur le PCB directement et recouverte d'une résine d'encapsulation à base d'époxy (*Glop Top*) ou disposée dans un boîtier de faible taille.

Une deuxième version plus robuste et intelligente du circuit intégré

L'inconvénient de notre architecture est que le Capteur Communicant n'est pas alimenté par une tension constante ou régulée. Nous proposons donc d'ajouter au circuit intégré EPHIC un convertisseur DC-DC pour abaisser et réguler la tension du Capteur Communicant à partir de la capacité de stockage C_{appli} . Un régulateur série peut réaliser cette fonction, à condition que la différence de tension ne soit pas trop élevée entre C_{appli} et le Capteur Communicant afin de ne pas impacter le rendement de conversion.

Enfin, il est possible de rendre intelligent le CRE : le gain de la technique *MS-SECE* étant dépendant du nombre de coups réalisés pour effectuer la décharge, une optimisation de ce nombre de coups peut être effectuée par le circuit intégré lors du fonctionnement.

Une architecture transposable à d'autres récupérateurs d'énergie mécanique

Le projet collaboratif "Heatec" entre le CEA-Leti et STMicroelectronics met en œuvre un récupérateur d'énergie hybride composé d'une structure bimétal flexible associée à un électret [Boisseau *et al.*, 2013b]. Le bistable convertit les variations de température en mouvement mécanique que l'électret transforme en énergie électrique. Un CRE discret basé sur la même architecture a d'ailleurs été développé en parallèle de cette thèse mais il ne met pas en œuvre la technique MS-SECE. La volonté de réduire sa taille ouvre des perspectives intéressantes à la technologie intégrée pour ce type

d'application. Notre architecture est pertinente pour les récupérateurs d'énergie électrostatiques à électrets car ces derniers possèdent une impédance capacitive, proposent des tensions de sortie très élevées ($>100\text{ V}$) et utilisent la décharge synchrone comme stratégie d'extraction.

Une architecture compatible avec la technique d'"injection"

Comme pour les récupérateurs électrostatiques [Despesse, 2005], il est possible d'injecter une charge de l'élément de stockage vers le récupérateur piézoélectrique juste avant sa contrainte et de la récupérer au moment du maximum de déformation (au maximum de tension). Cette charge injectée par le *Flyback* (ce dernier étant bidirectionnel) est alors exploitée sous une tension plus importante, ce qui augmente l'énergie récupérable. La figure 12.12 montre l'injection d'une charge en inversant l'ordre des commandes du *Flyback*. Les premiers résultats montrent un gain énergétique positif et cette technique est en voie d'optimisation (quantité optimale d'énergie à investir, utilisation de la technique MS-SECE...).

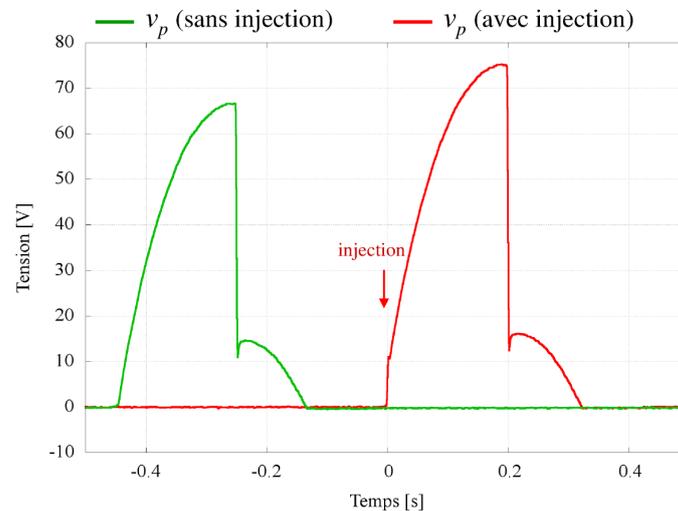


FIGURE 12.12: mesures montrant l'élévation de la tension piézoélectrique grâce à la technique d'injection par le *Flyback*

En ajoutant quelques fonctions supplémentaires à l'ASIC développé dans cette thèse (la fonction d'injection notamment), le CRE peut potentiellement adresser un nombre important de récupérateurs d'énergie mécanique : les récupérateurs piézoélectriques, électrostatiques et électrostatiques de type électret.

Ce travail apporte sa petite pierre à l'édifice des Réseaux de Capteurs Autonomes Communicants (AWSN⁸). Ses domaines d'application sont nombreux et variés : ils concernent l'alimentation de systèmes électroniques sportifs, le monitoring physiologique dans l'environnement médical (mesure de l'activité électrique du cœur ou de la fréquence respiratoire par exemple). De manière plus générale, ce travail concerne l'alimentation de dispositifs électroniques portables au voisinage du corps humain, plus connus sous le nom de "WBAN" (*Wireless Body-Area Networks*).

8. *Autonomous Wireless Sensor Nodes ou Networks*

Publications

Journal

- P. Gasnier, J. Willemin, S. Boisseau, G. Despesse, C. Condemine, G. Gouvernet et J-J. Chaillout, *An Autonomous Piezoelectric Energy Harvesting IC based on a Synchronous Multi-Shots Technique*, Journal of Solid State Circuits (JSSC), Décembre 2013, En cours de publication

Conférences internationales avec actes

- S. Boisseau, P. Gasnier, M. Gallardo et G. Despesse, *Self-starting power management circuits for piezoelectric and electret-based electrostatic mechanical energy harvesters*, POWERMEMS, décembre 2013, Londres, 476
- P. Gasnier, J. Willemin, S. Boisseau, G. Despesse, C. Condemine, G. Gouvernet et J-J. Chaillout, *An Autonomous Piezoelectric Energy Harvesting IC based on a Synchronous Multi-Shots Technique*, ESSCIRC, septembre 2013, Bucharest, pp. 399-402
- P. Gasnier, M. Andraud, J. Willemin, S. Brulais, S. Boisseau, G. Despesse, C. Condemine et J-J. Chaillout, *An Ultra low power maximum voltage detector for piezoelectric and electrostatic energy harvesters*, NEWCAS, juin 2013, Paris, pp. 1-4
- P. Gasnier, J. Willemin, J-J. Chaillout, C. Condemine, G. Despesse, S. Boisseau, G. Gouvernet et C. Barla, *Power conversion and integrated circuit architecture for high voltage piezoelectric energy harvesting*, NEWCAS, juin 2012, Montreal, pp. 377-380

Conférences nationales

- P. Gasnier, J-J. Chaillout, S.Boisseau, J. Willemin, *Système de récupération d'énergie mécanique de déformation basse fréquence*, Journées nationales sur la récupération et le stockage d'énergie, mars 2012, Grenoble
- P. Gasnier, C. Condemine, J-J. Chaillout, *Système de récupération d'énergie mécanique de déformation basse fréquence*, JNRDM, mai 2011, Paris

Annexes

Élaboration du schéma équivalent du récupérateur piézoélectrique en régime de basse fréquence

A.1 Schéma équivalent "sans rétroaction"

- Les équations de la piézoélectricité en mode mode 31 sont données par l'équation A.1.

$$\begin{cases} S_1 = s_{11}^E \cdot T_1 + d_{31} \cdot E_3 \\ D_3 = d_{31} \cdot T_1 + \epsilon_{33}^T \cdot E_3 \end{cases} \quad (\text{A.1})$$

- Le schéma équivalent étant développé dans la thèse G. Poulin [Poulin, 2004], les différentes étapes de sa construction ne seront pas détaillées. Le schéma équivalent est donné figure A.1.

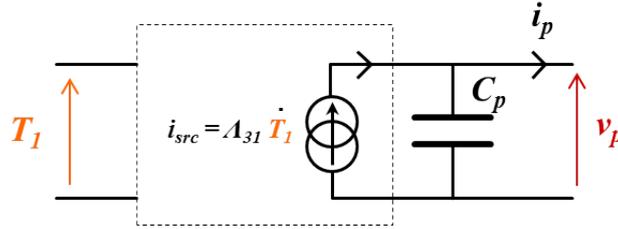


FIGURE A.1: schéma équivalent du récupérateur piézoélectrique en quasi-statique (mode 31).

Il fait apparaître une source de courant dont la valeur est proportionnelle à la dérivée de la contrainte T_1 en parallèle avec une capacité C_p .

- I_{src} et C_p sont définis par :

$$\begin{aligned} I_{src} &= d_{31} \cdot A_3 \cdot \dot{T}_1 \\ C_p &= \frac{A_3}{L_3} \epsilon_{33}^T = N^2 \cdot C_m + C_0 \end{aligned} \quad (\text{A.2})$$

$$\text{avec } N = \frac{2d_{31} \cdot A_3}{S_{11}^E \cdot L_1} \text{ et } C_m = \frac{S_{11}^E \cdot L_1^2}{4L_3 \cdot A_3} \text{ et } C_0 = \epsilon_{33e}^S \frac{A_3}{L_3}$$

A.2 Schéma équivalent "avec rétroaction"

- Les équations de la piézoélectricité en mode mode 31 sont données par :

$$\begin{cases} S_1 = s_{11}^E \cdot T_1 + d_{31} \cdot E_3 \\ D_3 = d_{31} \cdot T_1 + \epsilon_{33}^T \cdot E_3 \end{cases} \quad (\text{A.3})$$

- ★ Par ailleurs, le champ électrique E_3 selon l'axe x_3 et le courant i_p traversant le récupérateur sont définis par A.4.

$$\begin{aligned} E_3 &= -\frac{v_p}{L_3} \\ i_p &= A_3 \frac{dD_3}{dt} \end{aligned} \quad (\text{A.4})$$

★ En utilisant l'équation A.3 :

$$T_1 = \frac{D_3}{d_{31}} - \frac{\epsilon_{33}^T}{d_{31}} E_3 \quad (\text{A.5})$$

$$S_1 = s_{11}^E \left(\frac{D_3}{d_{31}} - \frac{\epsilon_{33}^T}{d_{31}} E_3 \right) + d_{31} \cdot E_3 \Rightarrow S_1 = \frac{s_{11}^E}{d_{31}} D_3 + \left(d_{31} - \frac{s_{11}^E \cdot \epsilon_{33}^T}{d_{31}} \right) E_3 \quad (\text{A.6})$$

★ On dérive l'équation A.6 par rapport au temps (en utilisant $\frac{dS_1}{dt} = \dot{S}_1$ et $\frac{dv_p}{dt} = \dot{v}_p$)

$$\dot{S}_1 = \frac{s_{11}^E}{d_{31}} \frac{i_p}{A_3} - \left(d_{31} - \frac{s_{11}^E \cdot \epsilon_{33}^T}{d_{31}} \right) \frac{1}{L_3} \dot{v}_p \quad (\text{A.7})$$

★ On multiplie par $\frac{d_{31} \cdot A_3}{s_{11}^E}$

$$\frac{d_{31}}{s_{11}^E} A_3 \cdot \dot{S}_1 - i_p = \left(\epsilon_{33}^T - \frac{d_{31}^2}{s_{11}^E} \right) \frac{A_3}{L_3} \dot{v}_p \quad (\text{A.8})$$

★ On pose $N = \frac{d_{31}}{s_{11}^E} A_3$ et $\epsilon_{33e}^S = \epsilon_{33}^T - \frac{d_{31}^2}{s_{11}^E}$

$$N \cdot \dot{S}_1 - i_p = \epsilon_{33e}^S \frac{A_3}{L_3} \dot{v}_p \quad (\text{A.9})$$

★ On pose $C_0 = \epsilon_{33e}^S \frac{A_3}{L_3}$ la capacité du piézoélectrique. Il vient donc :

$$N \dot{S}_1 - i_p = C_0 \dot{v}_p \quad (\text{A.10})$$

• Le couple d'équations constitutives A.3 se transforme en :

$$S_1 = s_{11}^E T_1 - \frac{d_{31}}{L_3} v_p \quad (\text{A.11})$$

★ On dérive par rapport au temps, puis on multiplie par $\frac{1}{s_{11}^E}$

$$\frac{1}{s_{11}^E} \dot{S}_1 = \dot{T}_1 - \frac{d_{31}}{s_{11}^E} \frac{1}{L_3} \dot{v}_p \quad (\text{A.12})$$

★ En posant $M = \frac{d_{31}}{s_{11}^E L_3}$, on se retrouve avec le couple d'équations constitutives transformé :

$$\begin{cases} N \cdot \dot{S}_1 - i_p = C_0 \cdot \dot{v}_p \\ \frac{1}{s_{11}^E} \dot{S}_1 = \dot{T}_1 - M \cdot \dot{v}_p \end{cases} \quad (\text{A.13})$$

★ En utilisant la notation complexe :

$$\begin{cases} N \cdot \dot{S}_1 - i_p = j\omega \cdot C_0 \cdot v_p \\ \frac{1}{s_{11}^E} \dot{S}_1 = j\omega(T_1 - M \cdot v_p) \end{cases} \quad (\text{A.14})$$

$$\begin{cases} N\dot{S}_1 - i_p = j\omega C_0 v_p \\ \frac{1}{j\omega C_m} \dot{S}_1 = T_1 - M v_p \end{cases} \quad (\text{A.15})$$

avec $C_m = s_{11}^E$

- En posant $T_{cr} = M \cdot v_p$ la contrainte de contre-réaction et $i_{src} = N \cdot \dot{S}_1$, le couple d'équations utilisé pour construire le schéma équivalent est :

$$\begin{cases} i_{src} - i_p = j\omega \cdot C_0 \cdot v_p \\ \frac{1}{j\omega \cdot C_m} \dot{S}_1 = T_1 - T_{cr} \end{cases} \quad (\text{A.16})$$

- On retrouve donc une source de tension commandée en tension côté mécanique ainsi qu'une source de courant commandée en courant côté électrique. Le schéma équivalent du matériau piézoélectrique "avec contre-réaction" est donc représenté par la figure A.2.

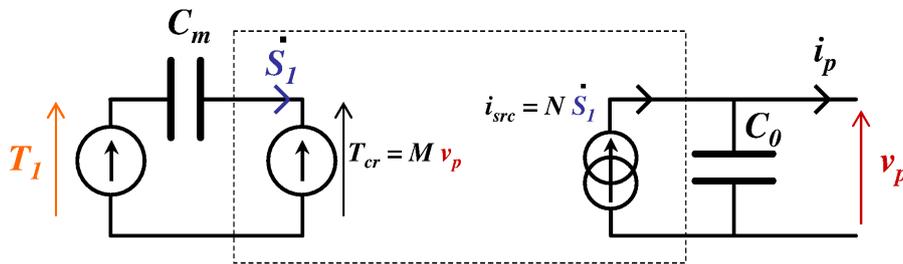


FIGURE A.2: schéma équivalent du récupérateur piézoélectrique en régime quasi-statique (mode 31).

Modèles utilisés pour la comparaison du *Buck*, du *Buck-Boost* et du *Flyback*

B.1 Circuit *Buck* à décharge synchrone

B.1.1 1^{ère} phase (T_p) : C_p vers E_s via L

- Équation différentielle du schéma électrique et ses conditions initiales :

$$\begin{cases} L \frac{d^2 i}{dt^2} + R \frac{di}{dt} + \frac{1}{C_p} i = 0 \\ i(0) = 0 \\ \frac{di(0)}{dt} = \frac{V_{pi} - E_s}{L} \end{cases} \quad (\text{B.1})$$

- Schéma Matlab/Simulink associé :

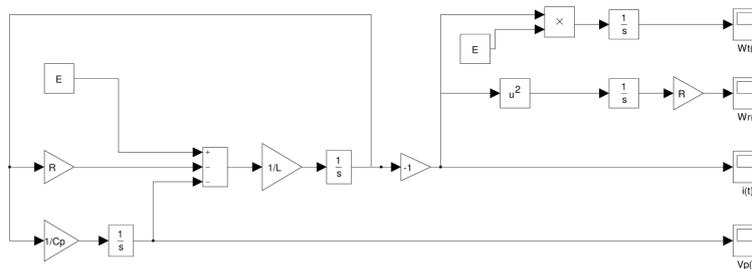


FIGURE B.1: schéma bloc "Buck - 1^{er} transfert" correspondant à l'équation B.1

B.1.2 2^{ème} phase (T_s) : L_p vers E_s

- Équation différentielle du schéma électrique :

$$\begin{cases} L \frac{di}{dt} + R \cdot i - E_s = 0 \\ i(0) = I_{Lmax} \end{cases} \quad (\text{B.2})$$

- Schéma Matlab/Simulink associé :

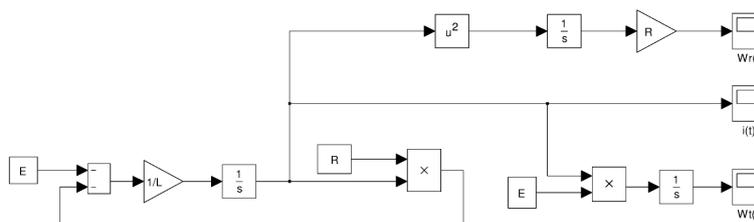


FIGURE B.2: schéma bloc "Buck 2^{ème} transfert" correspondant à l'équation B.2

B.2 Circuit *Buck-Boost* à décharge synchrone

B.2.1 1^{ère} phase (T_p) : C_p vers L_p

- L'équation différentielle du second ordre régissant le premier transfert du circuit *Buck-Boost*, correspond à celui du *Buck* aux conditions initiales près ($E_s = 0$).

$$\begin{cases} L \frac{d^2 i}{dt^2} + R \frac{di}{dt} + \frac{1}{C_p} i = 0 \\ i(0) = 0 \\ \frac{di(0)}{dt} = \frac{V_{p_i}}{L} \end{cases} \quad (\text{B.3})$$

- Le schéma Matlab/Simulink associé est donné figure B.3.

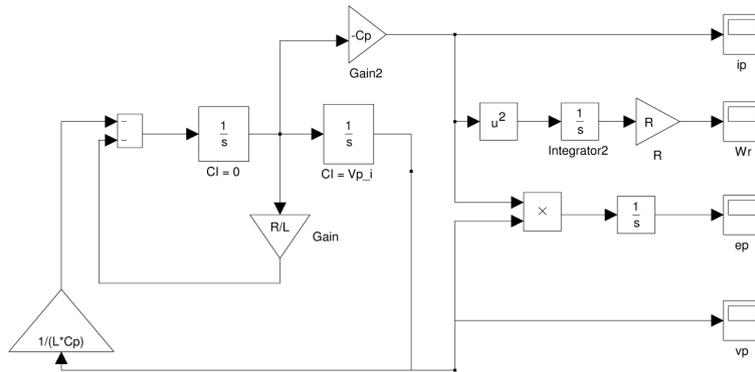


FIGURE B.3: Schéma bloc "Buck-Boost 1^{er} transfert" correspondant à l'équation B.3

B.2.2 2^{ème} phase (T_s) : L_p vers E_s

Le schéma Matlab/Simulink, l'équation différentielle et l'expression de la durée T_s de simulation de la deuxième phase du circuit *Buck-Boost* sont les mêmes que ceux de la topologie *Buck*.

B.3 Circuit *Flyback* à décharge synchrone

B.3.1 1^{ère} phase (T_p) : C_p vers L_p

Le premier transfert du *Flyback* synchrone est le même que celui du *Buck-Boost*. Sa durée dépend de l'inductance du primaire L_p et de la capacité C_p en considérant que les évolutions des courants et des tensions sont purement sinusoïdales.

B.3.2 2^{ème} phase (T_s) : L_s vers E_s

Le deuxième transfert du circuit *Flyback* à décharge synchrone est différent de ceux du *Buck* et du *Buck-Boost* : sa durée dépend du rapport de transformation choisit et donc de la valeur de l'inductance L_s au secondaire.

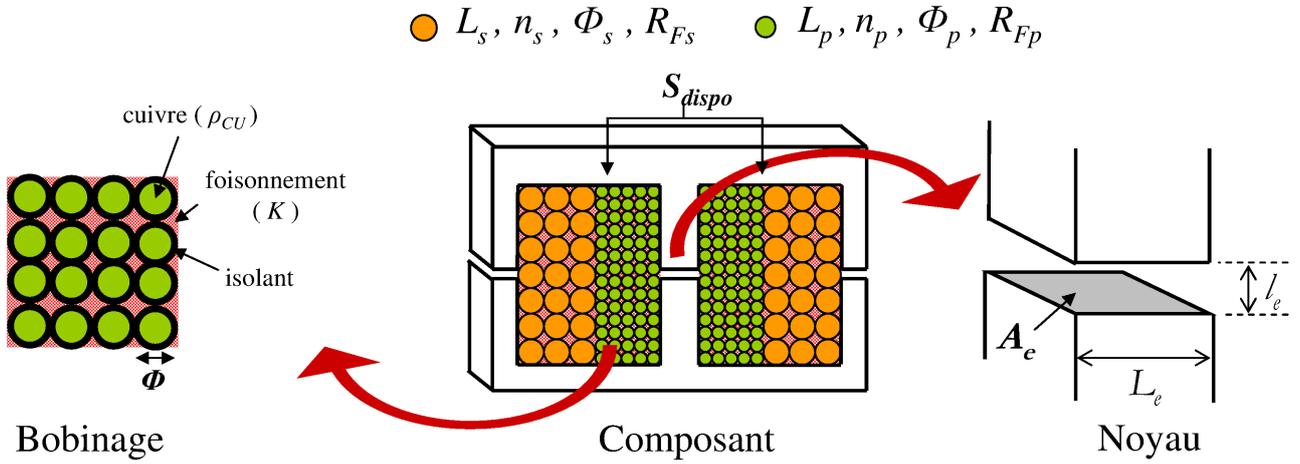
Éléments parasites du circuit *Flyback*

TABLE C.1: notations correspondant aux éléments parasites utilisés par la figure 6.6 en page 58 de ce manuscrit

Notation	Élément parasite	Unité
C_{pp}	capacité parasite entre spires et entre couches de l'enroulement primaire	[F]
C_{ps}	capacité parasite entre spires et entre couches de l'enroulement secondaire	[F]
L_{fp}	inductance de fuite ramenée au primaire	[H]
R_{lp}	résistance du bobinage de l'inductance primaire	[Ω]
R_{ls}	résistance du bobinage de l'inductance secondaire	[Ω]
C_{GD}	capacité parasite Grille-Drain du transistor	[F]
C_{GS}	capacité parasite Grille-Source du transistor	[F]
C_{DS}	capacité parasite Drain-Source du transistor	[F]
V_{drive}	tension d'alimentation des <i>drivers</i> chargeant les entrées de K_p et K_s	[V]
VDD	tension d'alimentation du générateur d'impulsion (commande <i>Flyback</i>)	[V]
I_{fuite_Es}	courant de fuite de l'élément de stockage	[A]
R_{ESR}	résistance série (ESR) de l'élément de stockage E_s	[Ω]
I_{DSSp}	fuites à l'état bloqué du transistor K_p	[A]
R_{onKp}	résistance du transistor K_p à l'état passant	[Ω]
I_{DSSs}	fuites à l'état bloqué du transistor K_s	[A]
R_{onKs}	résistance du transistor K_s à l'état passant	[Ω]
C_{ISS}	capacité d'entrée du transistor MOSFET (datasheet), drain et source court-circuités ($C_{ISS} = C_{GS} + C_{GD}$)	[F]
C_{OSS}	capacité de sortie du transistor MOSFET (datasheet), grille et source court-circuités ($C_{OSS} = C_{DS} + C_{GD}$)	[F]
C_{RSS}	capacité de réaction entre Drain et Grille, ($C_{RSS} = C_{GD}$)	[F]
R_{fe}	résistance représentant les pertes fer du noyau magnétique	[Ω]

Procédure détaillée du dimensionnement de l'inductance-couplée du circuit *Flyback* à décharge synchrone

Cette procédure, inspirée de [Despesse, 2005], permet de dimensionner l'inductance couplée du circuit *Flyback*. Elle est basée entre autres sur l'optimisation du noyau magnétique vis à vis de sa fréquence de fonctionnement.



D.1 Dimensionnement "macroscopique"

Ce dimensionnement macroscopique est illustré par la figure D.1.

- ① Choix de la fréquence d'excitation magnétique f_{mag} en fonction du matériau choisi \Rightarrow calcul du temps de fermeture T_p au primaire :

$$T_p = \frac{1}{2f_{mag}} \quad (D.1)$$

- ② Calcul de l'inductance L_p au primaire :

$$T_p = \frac{\pi}{2} \sqrt{L_p \cdot C_p} \Rightarrow L_p = \frac{1}{C_p} \left(\frac{2T_p}{\pi} \right)^2 \quad (D.2)$$

- ③ Calcul du courant maximal I_{Pmax} au primaire :

$$i_p(t) = V_{pi} \sqrt{\frac{C_p}{L_p}} \sin(\omega_p \cdot t) \Rightarrow I_{Pmax} = V_{pi} \sqrt{\frac{C_p}{L_p}} \quad (D.3)$$

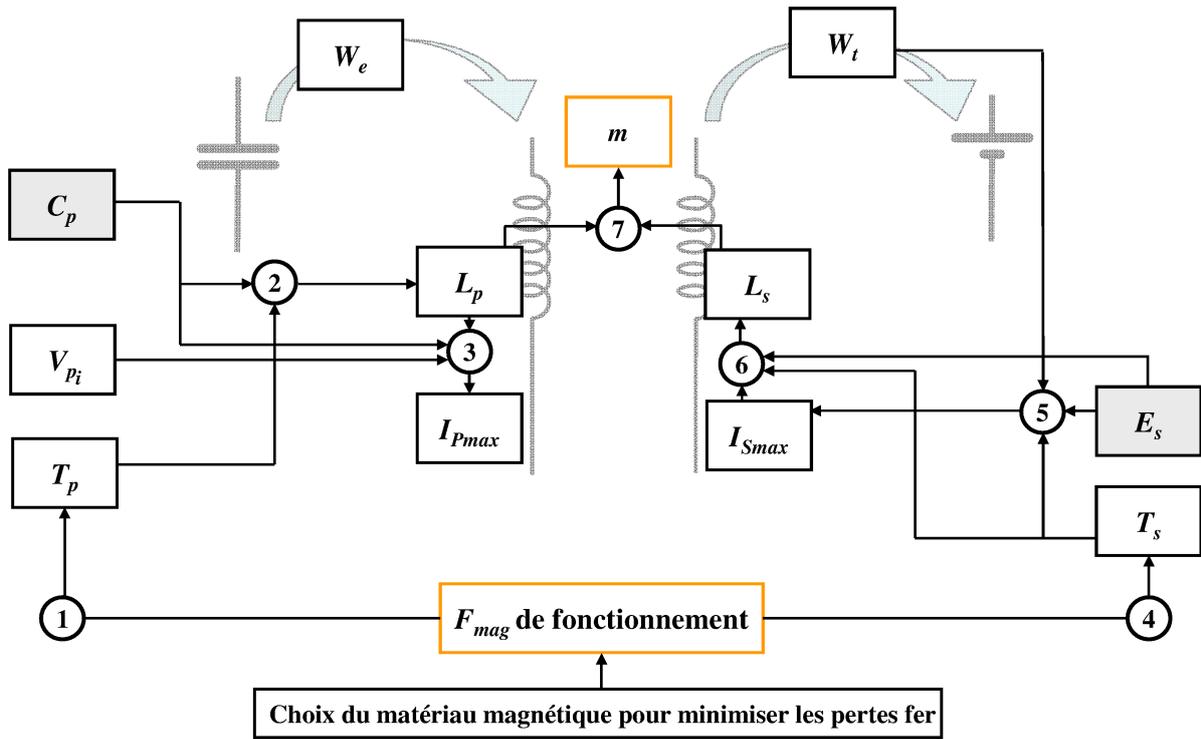


FIGURE D.1: dimensionnement "macroscopique" de l'inductance couplée, à partir des grandeurs générales du Circuit de Récupération d'Énergie (C_p , V_{pi} , E_s et l'énergie d'entrée W_e)

Cette valeur peut servir pour une évaluation des pertes joules ou afin de prévoir un éventuelle saturation du matériau magnétique.

- ④ Calcul du temps de fermeture T_s au secondaire :

$$T_s = T_p = \frac{1}{2f_{mag}} \quad (D.4)$$

- ⑤ Calcul du courant maximal I_{Smax} au secondaire :

$$W_t = \frac{I_{Smax} \cdot E_s \cdot T_s}{2} \Rightarrow I_{Smax} = \frac{2W_t}{E_s \cdot T_s} \quad (D.5)$$

L'énergie W_t correspond à l'énergie transférée au secondaire. On la considère égale à l'énergie d'entrée W_e :

$$W_t = W_e = \frac{1}{2} C_p \cdot V_{pi}^2 \quad (D.6)$$

Il peut être judicieux de multiplier cette énergie par un coefficient inférieur à l'unité, afin de prendre en compte les pertes dans le calcul de I_{Smax} (dues au couplage imparfait entre L_p et L_s par exemple).

- ⑥ Calcul de l'inductance L_s au secondaire :

$$i_s(t) = I_{Smax} - \frac{E_s \cdot t}{L_s} \Rightarrow L_s = \frac{E_s \cdot T_s}{I_{Smax}} \quad (D.7)$$

- ⑦ Calcul du rapport de transformation m de l'inductance couplée

$$m = \sqrt{\frac{L_s}{L_p}} \quad (D.8)$$

D.2 Dimensionnement "fin" de l'inductance couplée

Ce dimensionnement macroscopique est illustré par la figure D.2.

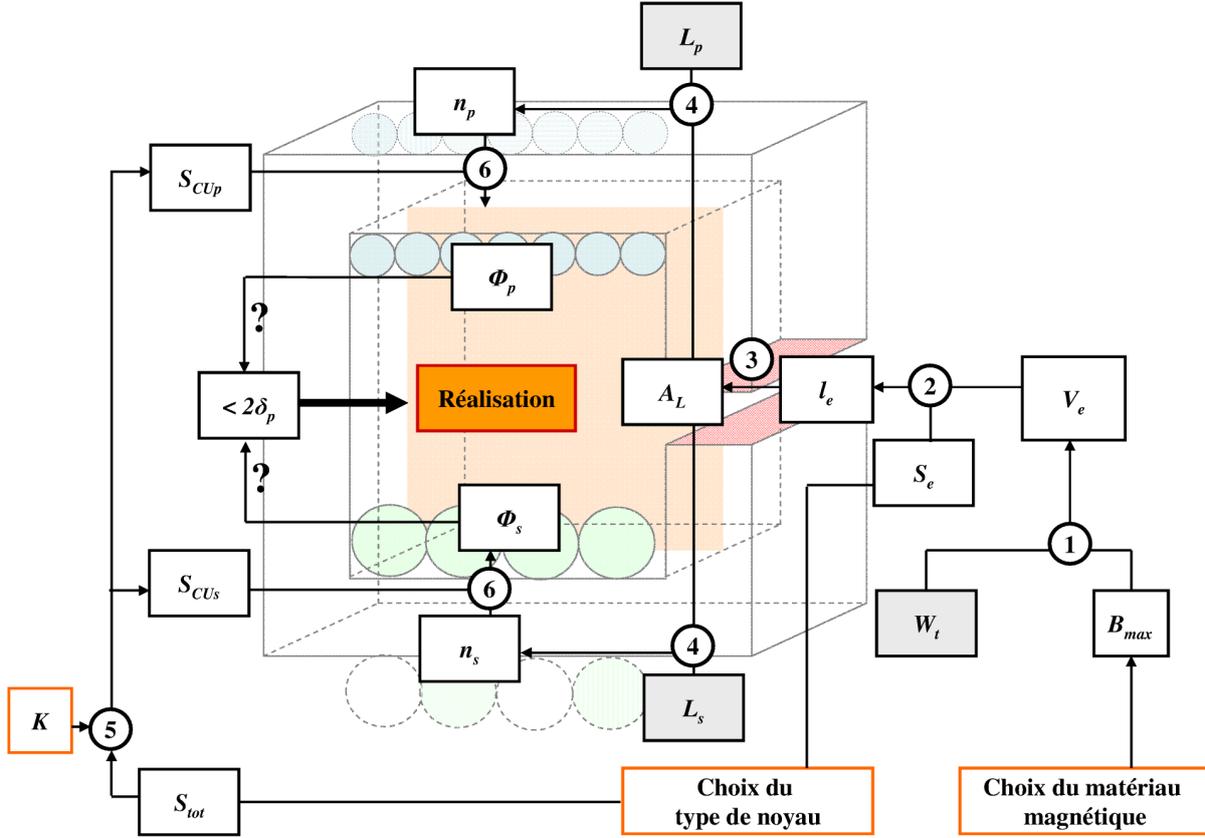


FIGURE D.2: dimensionnement "fin" de l'inductance couplée, en fonction du matériau et de la géométrie du noyau magnétique

• Dimensionnement du noyau magnétique

- ★ ① La formule de l'énergie électromagnétique volumique $W_{Emagvol}$ que l'on peut stocker dans un milieu de perméabilité μ_r à induction B est donnée par l'équation D.9.

$$W_{Emagvol} = \frac{1}{2} \frac{B^2}{\mu_r \cdot \mu_0} \quad (D.9)$$

avec μ_0 la perméabilité du vide. En disposant un entrefer au sein du noyau magnétique, il est possible de stocker une énergie considérable. L'entrefer permet d'utiliser un matériau magnétique à plus forte perméabilité et ainsi minimiser les pertes fer, tout en stockant de l'énergie. Il a l'inconvénient de faire apparaître un flux de fuite responsable en partie du couplage imparfait de l'inductance couplée.

En faisant l'hypothèse que toute l'énergie $W_t = \frac{1}{2} C_p \cdot V_{p_i}^2$ est stockée dans l'entrefer (donc dans l'air), le volume d'entrefer V_e nécessaire pour stocker cette énergie à une induction B_{max} est donné par l'équation D.10.

$$V_e = \frac{2\mu_0 \cdot W_t}{B_{max}^2} \quad (D.10)$$

L'induction B_{max} est choisie inférieure à l'induction de saturation du matériau B_{sat} qui est disponible dans la documentation du fabricant.

- ★ ② La surface effective du noyau magnétique S_e est donnée dans la documentation du noyau

choisi. On en déduit la hauteur l_e de l'entrefer :

$$l_e = \frac{V_e}{S_e} \quad (\text{D.11})$$

Afin de limiter l'épanouissement des lignes de champ, il est nécessaire de garder $l_e \ll P_e$, avec P_e le périmètre de la section du noyau. Par exemple, dans le cas d'un noyau à section carré, $l_e = 20L_e$ est une hauteur d'entrefer raisonnable, avec L_e la largeur de la jambe centrale du noyau.

- ★ ③ L'inductance spécifique A_L (ou perméance) est utilisée pour le dimensionnement des bobinages. A_L peut être estimée par calcul (reluctance du circuit magnétique). A_L est aussi donnée dans la documentation du noyau ferromagnétique, pour différentes hauteurs d'entrefer l_e .

Pour plus de précision, il est conseillé de déterminer A_L par une mesure : on monte le noyau (avec l'entrefer choisi) sur le support, on l'enroule de quelques spires et on mesure l'inductance pour en déduire l'inductance spécifique réelle.

• Dimensionnement des bobinages

- ★ ④ Calcul du nombre de spires au primaire (n_p) et au secondaire (n_s) pour obtenir les valeurs d'inductances désirées.

$$A_L = \frac{L_p}{n_p^2} = \frac{L_s}{n_s^2} \quad (\text{D.12})$$

- ★ ⑤ Le constructeur du noyau donnant la surface totale S_{tot} disponible entre deux jambes, on en déduit la surface effective des bobinages S_{bob} , en tenant compte d'un coefficient de foisonnement K (espace vide entre les fils, épaisseur de l'isolant). En général, $K \approx 0,6$ pour un fil de section circulaire.

$$S_{bob} = K \cdot S_{tot} \quad (\text{D.13})$$

- ★ On optimise l'inductance-couplée en donnant autant de surface au bobinage du secondaire qu'à celui du primaire :

$$S_{CU_p} = S_{CU_s} = \frac{S_{bob}}{2} \quad (\text{D.14})$$

avec

$$S_{CU_p} = n_p \cdot \pi \left(\frac{\Phi_p}{2} \right)^2 \text{ et } S_{CU_s} = n_s \cdot \pi \left(\frac{\Phi_s}{2} \right)^2 \quad (\text{D.15})$$

- ★ ⑥ Calcul du diamètre des fils

$$\frac{\Phi_p}{2} = \sqrt{\frac{4S_{CU_p}}{\pi \cdot n_p}} \text{ et } \frac{\Phi_s}{2} = \sqrt{\frac{4S_{CU_s}}{\pi \cdot n_s}} \quad (\text{D.16})$$

Il est nécessaire de tenir compte de "l'effet de peau" qui représente le comportement du conducteur en régime alternatif. Dans ce régime, la résistance apparente augmente par rapport à sa valeur en régime continu si le rayon du conducteur est trop important comparé à une certaine épaisseur δ_p (dite "épaisseur de peau").

$$\delta_p = \sqrt{\frac{\rho_{CU}}{\pi \cdot \mu_0 \cdot f}} \quad (\text{D.17})$$

avec ρ_{CU} la résistivité du cuivre et f la fréquence d'excitation du bobinage considéré ($f = f_{mag}$). Par exemple, δ_p est d'environ 147 μm à 200 kHz pour le cuivre.

Il faut donc :

$$\frac{\Phi_s}{2} \leq \delta_p \text{ (idem pour } \Phi_p) \quad (\text{D.18})$$

D.3 Caractéristiques de l'inductance *Home-Made*

Cette inductance couplée a été dimensionnée pour un récupérateur de capacité $C_p = 20 \text{ nF}$, de tension maximale $V_{p_i} = 50 \text{ V}$. Toute l'énergie $W_e = 25 \mu\text{J}$ est déchargée dans L_p au moment du maximum de tension du récupérateur.

TABLE D.1: caractéristiques de l'inductance *HOME-MADE*

Grandeurs	Valeurs : réalité/(calculs)	Unité
Matériau	Ferrite, 3F3	
Type de noyau	EFD12	
f_{mag}	120	[kHz]
L_e	200/(380)	[μH]
V_e	$4,36 \cdot 10^{-9}$	[m]
B_{max}	120	[mT]
A_L	52/(56)	[nH]
T_p	4,1	[μs]
L_p	279/(350)	[μH]
L_{fp}	81	[μH]
R_{lp}	0,4/(0,6)	[Ω]
n_p	82/(79,4)	[SU]
Φ_p	250,190 de cuivre/(230)	[μm]
T_p	4,1	[μs]
L_s	3,4/(3,8)	[μH]
R_{ls}	0,08/(0,01)	[Ω]
L_{fs}	74	[nH]
n_s	8/(8,24)	[SU]
Φ_s	en 3 fils de 250/(700)	[μm]
m	0,11/(0,10)	[SU]
C	0,84	[SU]

Note technique concernant la technologie AMS 0,35 μm

E.1 Paramètres de la technologie AMS 0,35 μm

Les équations fondamentales d'un transistor NMOS en régime de fonctionnement linéaire (E.1 et E.3) et saturé (E.2 et E.4) sont données ci-dessous :

Dans le cas d'un NMOS :

$$I_{ds} = KP_n \cdot \frac{W}{L} ((V_{gs} - V_{THn})V_{ds} - \frac{1}{2}V_{ds}^2) \quad (\text{E.1})$$

$$I_{ds} = \frac{1}{2} \cdot KP_n \frac{W}{L} (V_{gs} - V_{THn})^2 (1 + \lambda_n V_{ds}) \quad (\text{E.2})$$

Dans le cas d'un PMOS :

$$I_{ds} = -KP_p \cdot \frac{W}{L} ((V_{gs} - V_{THp})V_{ds} + \frac{1}{2}V_{ds}^2) \quad (\text{E.3})$$

$$I_{ds} = -\frac{1}{2} KP_p \cdot \frac{W}{L} (V_{gs} - V_{THp})^2 (1 - \lambda_n V_{ds}) \quad (\text{E.4})$$

avec $V_{TH} = V_{t0} + \gamma(\sqrt{2\phi_p + V_{sb}} - \sqrt{2\phi_p})$ la tension de seuil du transistor, V_{t0} sa tension de seuil pour $V_{sb} = 0$ et γ le paramètre d'effet substrat.

KP représente le paramètre de transconductance du transistor :

$$KP = \mu \cdot C_{ox} \quad (\text{E.5})$$

avec μ la mobilité des porteurs dans le canal et C_{ox} représente la capacité de la couche d'oxyde (Grille/Isolant/Semiconducteur)

$$C_{ox} = \frac{\varepsilon_{ox}}{t_{ox}} \quad (\text{E.6})$$

La notation β (ou "gain" du transistor) est aussi utilisée, elle est dépendante des dimensions (W et L) du transistor MOS :

$$\beta = KP \cdot \frac{W}{L} \quad (\text{E.7})$$

ε_{ox} est la constante diélectrique de l'oxyde et t_{ox} l'épaisseur de l'oxyde de grille.

$$t_{ox} \approx \frac{L_{min}}{50} \quad (\text{E.8})$$

λ représente le coefficient de modulation de la longueur de canal modélisant l'effet Early :

TABLE E.1: paramètres de la technologie AMS 0,35 μm pour le cas technologique "typique"

Paramètres	NMOS	PMOS	Unités
V_{t_0}	0,4979	-0,6915	V
KP_n ou KP_p	170	58	$\mu\text{A V}^{-2}$
C_{ox}	4,54		fF μm^{-2}
t_{ox}	7,6		nm
μ_n ou μ_p	370	126	$\text{cm}^2 \text{V}^{-1} \text{s}^{-1}$
γ (W/L = 10/10)	0,58	-0,40	\sqrt{V}
n_N ou n_P	1,2	1,35	
V_E	21	27	$\text{V } \mu\text{V}^{-1}$

$$\lambda \approx \frac{1}{V_E \cdot L} \quad (\text{E.9})$$

avec L la longueur de grille

Les paramètres des modèles des transistors (NMOS et PMOS) utilisés dans les circuits intégrés de ce manuscrit correspondent à ceux de la technologie AMS 0,35 μm c35b4 que le tableau E.1 récapitule.

E.2 Cas technologiques et Monte Carlo

Les différentes étapes du procédé de fabrication d'un circuit intégré peuvent mener à des écarts concernant ses caractéristiques. Ces variations peuvent affecter les performances d'un bloc ou d'un circuit. Les paramètres de la technologie et peuvent varier d'un wafer ou d'une puce à l'autre. Les effets de bords, le dopage, la mobilité et les effets d'oxyde (épaisseur, ...) sont des exemples de paramètres technologiques affectant les caractéristiques des composants. La tension de seuil des transistors V_{t_0} par exemple, peut subir des variations (à cause d'une variation de l'épaisseur de l'oxyde, du dopage du substrat, ...) : le tableau E.2 donne ses valeurs pour différents cas technologiques.

TABLE E.2: tension de seuil V_{t_0} des NMOS et des PMOS de la technologie AMS 0,35 μm selon cinq cas technologiques différents (source : Austria Micro System)

Nom du cas	NMOS	PMOS
Tm : Typical Mean	0,4979 V	-0,6915 V
Wo : Worst case One Condition	0,3579 V	-0,7715 V
Wp : Worst case Power Condition	0,3579 V	-0,5715 V
Ws : Worst case Speed Condition	0,5579 V	-0,7715 V
Wz : Worst case Zero Condition	0,5579 V	-0,5715 V

Les cas¹ technologiques utilisées correspondent aux extrêmes des variations qu'un concepteur devra simuler (les kits de développement en tiennent compte en proposant différents modèles pour un même composant). Il doit s'assurer que les performances de son circuit restent dans les spécifications du cahier des charges pour tous ces cas (ainsi que sur une plage de tension d'alimentation et de température relativement grande).

L'analyse Monte Carlo, quant à elle, permet de "prévoir statistiquement" ces incertitudes technologiques entre les différents composants du circuit, par l'intermédiaire de plusieurs simulations identiques en faisant varier les paramètres de chaque composant aléatoirement.

1. ou "corners"

E.3 Le transistor MOS en régime de faible inversion

Un transistor est dit "en faible inversion" lorsqu'il est soumis à un V_{GS} en dessous du seuil V_{TH} alors qu'un courant de drain circule, comportement que le modèle quadratique ("square law") ne sait modéliser. L'expression simplifiée du courant de drain d'un NMOS en régime de faible inversion, dans sa zone saturée, est donnée par l'équation E.10.

$$I_{DS} \approx I_0 \cdot \frac{W}{L} \cdot \exp\left(\frac{V_{GS}}{n \cdot U_T}\right) \quad (\text{E.10})$$

avec $I_0 = \mu_n \cdot C_{ox}(n - 1)U_T^2 \exp\left(\frac{-V_{th}}{n \cdot U_T}\right)$ une constante dépendante du procédé de fabrication, $n = 1 + \frac{C_{dep}}{C_{ox}}$ dépendant de la technologie et de la tension bulk-source appliquée au MOS, C_{dep} la capacité de la couche de déplétion et la tension thermique $U_T = \frac{k \cdot T}{q}$. L'équation E.10 est valable en considérant que :

$$V_{DS} > 4 \cdot U_T \approx 100 \text{ mV à } 27^\circ\text{C} \quad (\text{E.11})$$

La transition entre le régime de forte inversion vers celui de faible inversion est obtenue pour :

$$V_{GS} - V_{th} < 2 \cdot n \cdot U_T \approx 80 \text{ mV} \Rightarrow V_{GS} < V_{th} + 80 \text{ mV} \quad (\text{E.12})$$

Ce V_{GS} dit "de transition" ne dépend ni de la technologie, ni des dimensions. Le courant associé à cette tension de transition est donc égal à $I_{Dtransition} = \frac{1}{2} \cdot KP \cdot \frac{W}{L} (2n \cdot U_T)^2$ et dépend des dimensions du transistor. [Allen et Holberg, 2012] considère que le transistor est en régime de faible inversion lorsque son courant de drain est inférieur à 10% de $I_{Dtransition}$.

Dans ces conditions, le MOS est en régime saturé de faible inversion et son courant de drain I_{DS} dépend exponentiellement de V_{GS} (comparativement, en forte inversion, I_{DS} dépend quadratiquement de V_{GS}). La transconductance du MOS en faible inversion est alors :

$$g_m = \frac{I_D}{n \cdot U_T} \quad (\text{E.13})$$

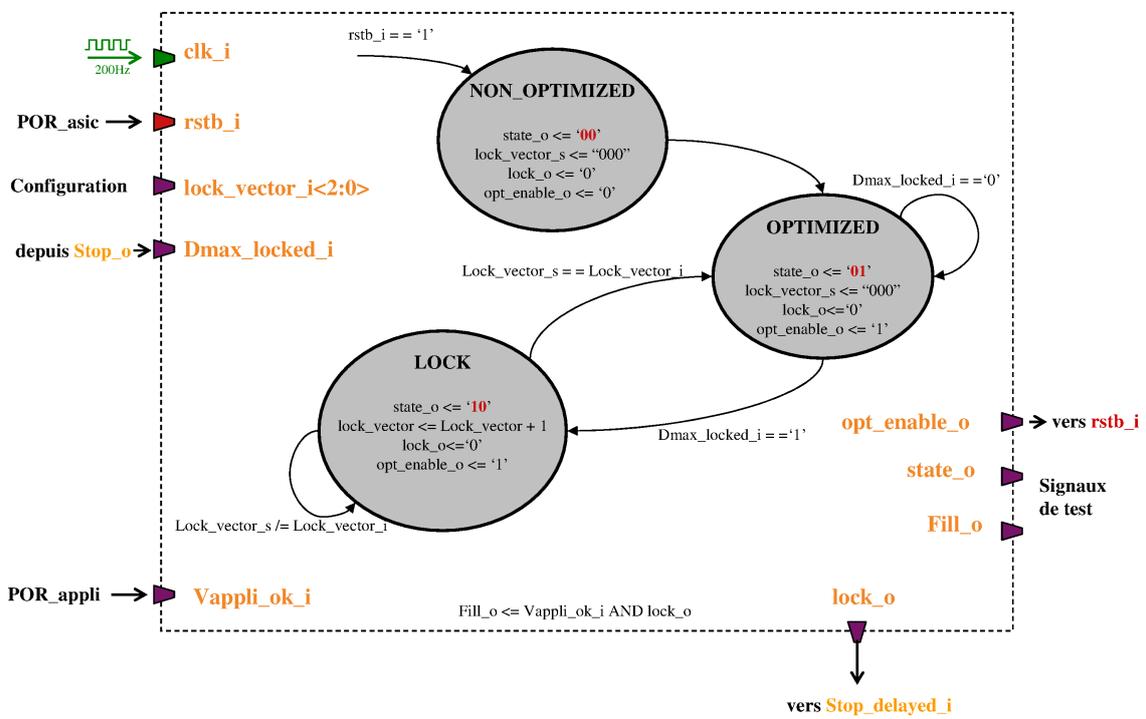


FIGURE F.2: architecture interne simplifiée du bloc numérique "FSM-Slow"

Dimensionnement de l'oscillateur à relaxation

G.1 Principe

Le dimensionnement de cet oscillateur à relaxation est basé sur [Rhee, 1998] lui-même tiré d'un oscillateur à transistors bipolaires. Son schéma de principe est présenté figure G.1. En ne tenant pas compte des capacités parasites des transistors et en négligeant les V_{DSsat} de N_4 et N_5 , trois paramètres influencent la fréquence d'oscillation F_{osc} .

- C_{osc} , qui est dite "capacité flottante"
- l'amplitude de variation de V_{swing}
- le courant I_{pol}

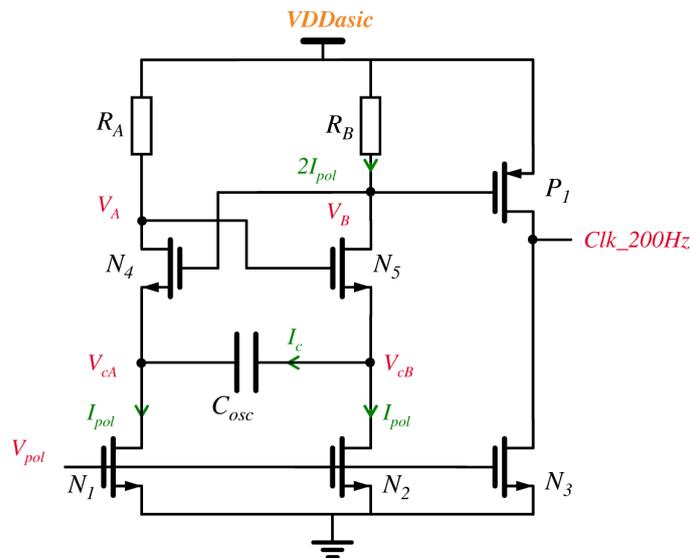


FIGURE G.1: Schéma niveau transistor de l'oscillateur à relaxation utilisé dans le circuit EPHIC

Nous avons simplifié le schéma de [Rhee, 1998] en remplaçant les deux transistors en linéaire par deux résistances en polysilicium fortement résistives (R_{poly}^1). Il a été vérifié que ces deux résistances ne prenaient pas beaucoup plus de place que la mise en série de nombreux PMOS en région linéaire. Cette solution a été jugée plus simple et rapide à dessiner sur le masque du fait du nombre moins important d'interconnexions AMS 0,35 μm . Ces deux résistances ont du être divisées en 4 résistances de 3,75 $\text{M}\Omega$ ($R_A = R_B = 15 \text{M}\Omega$) pour satisfaire les contraintes de densité de la technologie.

Le principe de fonctionnement est le suivant : si N_4 ne conduit pas et N_5 conduit, il passe un courant de $2 \cdot I_{pol}$ dans R_B . Le potentiel V_B se trouve donc à $VDD - V_{swing}$ avec $V_{swing} = 2 \cdot R_B \cdot I_{pol}$. La capacité C_{osc} est donc chargée à courant constant et la tension à ses bornes varie linéairement avec

1. l'ordre de grandeur d'intégration pour ces résistances est d'environ $10 \text{M}\Omega \text{mm}^{-2}$ comparativement aux résistances en polysilicium standard qui est de l'ordre de $100 \text{k}\Omega \text{mm}^{-2}$ dans cette technologie

une pente de $\frac{I_{pol}}{C_{osc}}$. En assumant que N_5 est saturé (donc $V_{swing} < V_{th5}$), la tension de C_{osc} varie de $2 \cdot (V_{cB} - V_{cA}) = 2 \cdot ((VDD - V_{th5} - V_{DSsat5}) - (VDD - V_{swing} - V_{th4})) = 2 \cdot V_{swing}$. En considérant que les V_{DSsat} de N_4 et N_5 sont négligeables devant V_{swing} , la période d'oscillation T_{osc} est approximée par la formule G.1 :

$$T_{osc} = \frac{4 \cdot C_{osc} \cdot V_{swing}}{I_{pol}} \quad (G.1)$$

G.2 Formes d'ondes

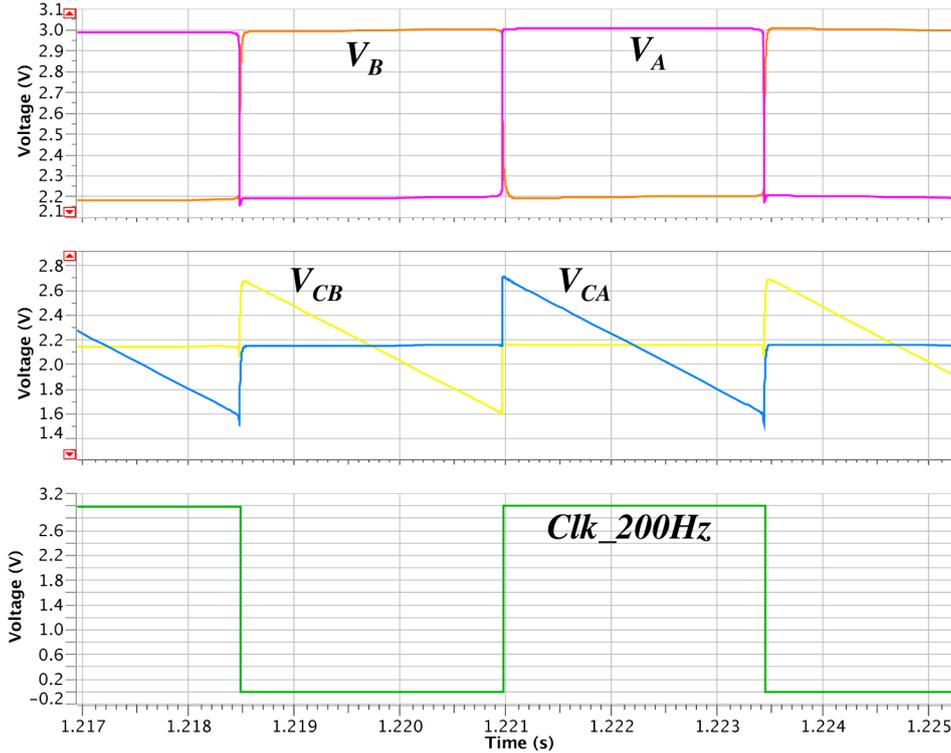


FIGURE G.2: simulation SPICE de l'oscillateur à relaxation, @ 25 °C pour $VDD_{asic} = 3$ V en cas typique

Le courant dans les transistors N_1 , N_2 et N_3 provient de la référence de courant utilisée dans ce manuscrit (voir Annexe H). Il est ici miroité d'un rapport unitaire, soit environ 27 nA. Cela donne la valeur $V_{swing} = 0,81$ V. Cette tension est suffisante pour faire fonctionner le PMOS P_1 en régime bloqué/passant et donne donc une tension Clk_200Hz rectangulaire entre GND et VDD_{asic} . La somme des courants dans les 3 branches fait environ 67 nA (la branche de N_3 a un rapport cyclique de 0,5) soit 202 nW sous 3 V (27 °C/ cas Typique).

La référence de courant

H.1 Références de courant à base de résistance

Dans la plupart des circuits classiques, les références de courant sont dérivées d'une référence de tension suivie d'une conversion courant-tension. Le schéma de la figure H.1 est tiré de [Vittoz et Fellrath, 1977], il propose de construire une référence de courant à l'aide d'une résistance

P_1 et P_2 sont en forte inversion et forment un miroir de courant dont les branches polarisent deux NMOS (N_3 et N_2) en faible inversion. En utilisant la loi des mailles dans le circuit R - N_2 - N_3 , on trouve :

$$R \cdot I_m = V_{GS_{N_2}} - V_{GS_{N_3}} \quad (\text{H.1})$$

En utilisant les tensions $V_{GS_{N_2}}$ et $V_{GS_{N_3}}$ en régime de faible inversion et en considérant que $\frac{W_{N_2}}{L_{N_2}} = \alpha \frac{W_{N_3}}{L_{N_3}}$, on trouve après développement, les expressions des courants I_m et I_n :

$$I_m = I_n = \frac{U_T \cdot \ln(\alpha)}{R} \quad (\text{H.2})$$

avec $U_T = \frac{k \cdot T}{q}$ la tension thermique.

Cette tension aux bornes de la résistance R est proportionnelle à la température absolue (elle est dite "PTAT") et ne dépend donc pas du courant dans la branche. Ce courant, fixé par la valeur de R , peut être répliqué, divisé ou multiplié par miroir. La très faible consommation en courant, qu'exige une application de récupération d'énergie, impose alors une valeur importante de R , impliquant une surface de silicium importante.

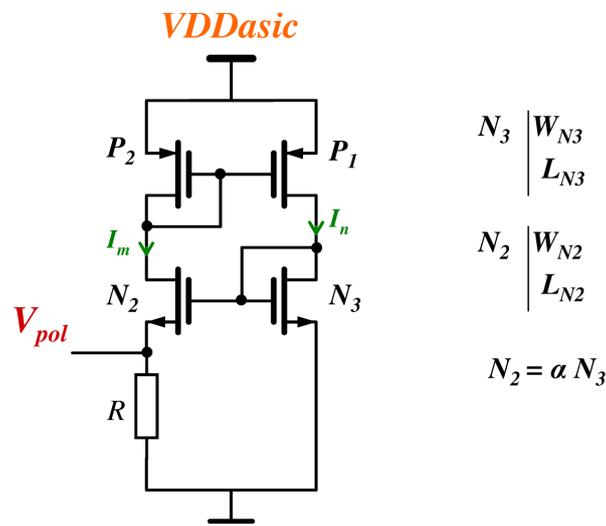


FIGURE H.1: schéma transistor de la référence de courant avec résistance

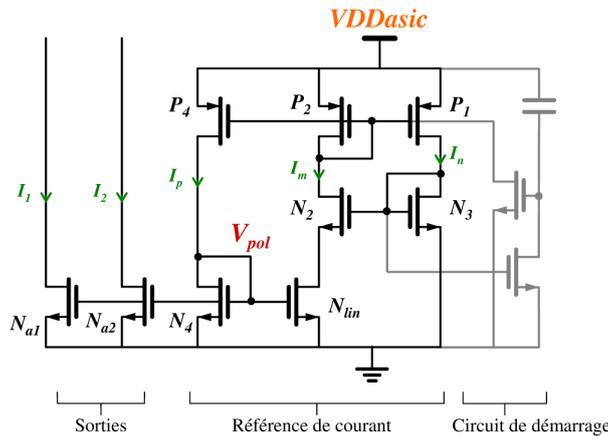


FIGURE H.2: schéma transistor de la référence de courant sans résistance

H.2 Références de courant à base de transistor

Une des solutions proposées consiste à remplacer cette résistance par un transistor polarisé en linéaire. Par exemple, [Oguey et Aebischer, 1996] réalise une référence de courant de 6 nA consommant seulement 30 nA. Le schéma de principe d'une telle structure est proposé figure H.2. Le circuit utilise une branche supplémentaire (N_4 et P_4) servant à placer N_{lin} en régime linéaire (son V_{DS} est inférieur à $V_{GS} - V_{t0}$) et en forte inversion (en forte inversion les variations de V_{GS} ont moins d'impact sur I_m qu'en faible inversion).

Deux points sont importants pour le dimensionnement d'une telle structure :

- Le transistor N_{lin} devra rester linéaire dans la gamme de tension d'alimentation et de température choisies.
- Le choix du rapport des courants dans la structure : c'est lui qui fixe la consommation et détermine le dessin des masques (dimensionnement + nombre du transistors unitaires).

Nous avons choisi de concevoir une source délivrant un courant autour de 20 nA dans le but de polariser le détecteur de maximum de tension piézoélectrique (voir partie III de ce manuscrit). Nous fixons la consommation du miroir de courant de référence à 5 nA maximum. Au total, cette référence de courant consommera environ 30 nA (sans prise en compte de ses sorties).

Voici les étapes de dimensionnement d'une telle source :

- Il faut dimensionner $V_{GS_{N4}} (= V_{pol})$ pour polariser N_{lin} en régime linéaire de forte inversion. La forte inversion suppose que $V_{GS_{N4}} > V_{t0} + 100 \text{ mV}$. L'expression de sa résistance équivalente R_{lin} en régime de fonctionnement linéaire de forte inversion est donnée par l'équation H.3.

$$R_{lin} = \frac{1}{\mu_n \cdot C_{ox}(V_{GS_{N4}} - V_{t0}) \cdot \frac{W}{L}} \quad (\text{H.3})$$

Afin d'"émuler" une résistance importante (et donc un très faible courant), il faut que son rapport W/L soit faible. Néanmoins, la tension $V_{GS_{N4}}$ ne doit pas être trop importante afin que W_4 reste faible et ainsi afin de travailler avec un W et un L bien proportionnés et homogènes aux autres transistors de la structure (pour faciliter le *matching* du dessin des masques). Un transistor très long et peu large est très sensible aux cas technologiques. Une valeur $V_{GS_{N4}} = V_{GS_{N1}} \approx 700 \text{ mV}$ semble satisfaisante (soit environ 150 mV au dessus du seuil).

- Dimensionnement du transistor N_{lin} :

En traçant la caractéristique $I_D(V_{DS})$, l'outil de simulation EldoD permet de choisir les di-

mensions appropriées de N_{lin} pour qu'il y circule un courant $I_m \approx 5 \text{ nA}$ avec une tension V_{DS} d'environ 700 mV . On trouve alors $W_{N_{lin}} = 1 \mu\text{m}^1$ et $L_{N_{lin}} = 110 \mu\text{m}$. Avec ces dimensions, $V_{DS_{N_{lin}}} \approx 60 \text{ mV}$, soit une résistance équivalente d'environ $12 \text{ M}\Omega$.

- Dimensionnement de P_1 , P_2 , N_3 et N_2 :

Ayant fixé un courant I_m et $I_n \approx 5 \text{ nA}$ égaux dans les branches $P_2 - N_2$ et $P_1 - N_3$, fixant par la même le rapport $\frac{W}{L}$ de P_1 et P_2 , on écrit alors :

$$\frac{W_{N_2}}{L_{N_2}} = \alpha \frac{W_{N_3}}{L_{N_3}} \quad (\text{H.4})$$

Par ailleurs, la maille composée de N_{lin} , N_2 et N_3 nous donne l'équation H.5.

$$V_{DS_{N_{lin}}} = V_{GS_{N_3}} - V_{GS_{N_2}} \quad (\text{H.5})$$

En utilisant l'expression des tensions $V_{GS_{N_2}}$ et $V_{GS_{N_3}}$ des transistors situés en régime de faible inversion², on a :

$$V_{GS_{N_2}} = n \cdot \frac{kT}{q} \cdot \ln\left(\frac{I_m \cdot L_{N_2}}{I_0 \cdot W_{N_2}}\right) \quad (\text{H.6})$$

$$V_{GS_{N_3}} = n \cdot \frac{kT}{q} \cdot \ln\left(\frac{I_n \cdot L_{N_3}}{I_0 \cdot W_{N_3}}\right) \quad (\text{H.7})$$

En remplaçant (H.7) et (H.6) dans (H.5) puis en utilisant (H.4), on trouve :

$$V_{DS_{N_{lin}}} = n \frac{k \cdot T}{q} \ln(\alpha) \quad (\text{H.8})$$

et donc :

$$\alpha = \exp\left(\frac{V_{DS_{N_{lin}}}}{n \frac{kT}{q}}\right) \quad (\text{H.9})$$

L'équation (H.9), avec les valeurs numériques précédentes, permet d'écrire $\alpha \approx 6$. On peut alors dimensionner N_2 , en fixant $V_{GS_{N_2}} \approx 300 \text{ mV}$ pour rester en faible inversion, fixant alors les dimensions de N_2 et N_3 : $\frac{W_{N_2}}{L_{N_2}} \approx 7$ et $\frac{W_{N_3}}{L_{N_3}} \approx 42$

- Branche de polarisation :

La branche de polarisation doit fournir un V_{GS} au dessus du seuil, ce qui est difficilement réalisable avec un courant de 5 nA sans utiliser des transistors de longueurs trop importantes. Le courant dans cette branche est alors fixé à 20 nA en multipliant par 4 les dimensions des transistors P_2 et P_1 (et donc $W_{P_4}/L_{P_4} = 4 \cdot W_{P_2}/L_{P_2}$). Ce rapport quatre facilitera le *matching* pour l'étape de dessin des masques.

N_4 ayant son $V_{GS_{N_4}}$ d'environ 700 mV et son courant I_p d'environ 20 nA , l'équation H.10 donne :

$$I_{N_4} = \frac{1}{2} \cdot K_p \cdot \frac{W_{N_4}}{L_{N_4}} (V_{GS_{N_4}} - V_{t_0})^2 \quad (\text{H.10})$$

Cette équation permet de calculer les dimensions de N_4 : $\frac{W_{N_4}}{L_{N_4}} = \frac{1}{100}$. Les transistors de sortie

1. Pour éviter les disparités entre les transistors on choisit une largeur W au moins deux fois plus grande que la longueur minimale de la technologie, soit $1 \mu\text{m}$.

2. voir chapitre E

N_{a1} et N_{a2} sont donc identiques à N_4 pour générer un courant de 20 nA.

Pour finir, le courant de la source est déterminé par I_p et le rapport des W/L des transistors des miroirs (N_{a1} et N_{a2}). La résistance de sortie de la sortie est donc égale à

$$r_{out} = \frac{1}{\lambda_n I_1} = \frac{V_{E_n} \cdot L_1}{I_1} \quad (\text{H.11})$$

La source de courant est d'autant plus parfaite que L_1 est important et I_1 est faible. cette source fonctionne du moment que N_{a1} est saturé ($V_{DS_{Na1}} \gg V_{DS_{sat}}$).

Le tableau H.1 montre la variation du courant dans une des branches de la référence en fonction de la température, de la tension d'alimentation et des *corners* technologiques. Sa stabilité semble donc garantie pour une large plage de cas technologiques.

TABLE H.1: courant dans une branche de la référence de courant selon les cas technologiques et la température

Température (°C)	VDD (V)	Ws (nA)	Typ (nA)	Wp (nA)
0	3	21,7	25	28,1
	2,5	20,9	24,1	27,2
	2	20,3	23,4	26,2
25	3	23,3	26,8	30,1
	2,5	22,6	25,7	29,5
	2	22	25,3	28
50	3	24,8	28	32
	2,5	24,1	27,7	31,1
	2	23,6	27,1	30,1

Bibliographie

- [Allen et Holberg, 2012] ALLEN, P. E. et HOLBERG, D. R. (2012). *CMOS analog circuit design*. Oxford University Press, USA, New York ; Oxford.
- [Badel, 2005] BADEL, A. (2005). *Récupération d'énergie et contrôle vibratoire par éléments piézoélectriques suivant une approche non linéaire*. Thèse de doctorat, Université de Savoie.
- [Belleville et Condemine, 2012] BELLEVILLE, M. et CONDEMINÉ, C. (2012). *Micro et nanosystèmes autonomes en énergie : des applications aux fonctions et technologies*. Hermès science : Lavoisier, Cachan.
- [Boisseau, 2011] BOISSEAU, S. (2011). *Récupération d'énergie vibratoire à électrets*. Thèse de doctorat, Université de Grenoble.
- [Boisseau et al., 2013a] BOISSEAU, S., DESPESE, G. et others (2013a). Semi-flexible bimetal-based thermal energy harvesters. *Smart Materials and Structures*, 22(2):025021.
- [Boisseau et al., 2013b] BOISSEAU, S., GASNIER, P. et others (2013b). Bimetal-and-electret-based thermal energy harvesters - application to a battery-free wireless sensor node. arXiv e-print 1310.4742.
- [Despesse, 2005] DESPESE, G. (2005). *Étude des phénomènes physiques utilisables pour alimenter en énergie électrique des micro-systèmes communicants*. Thèse de doctorat, Institut National Polytechnique de Grenoble - INPG.
- [Deterre et al., 2012] DETERRE, M., LEFEUVRE, E. et others (2012). An active piezoelectric energy extraction method for pressure energy harvesting. *Smart Materials and Structures*, 21(8):085004.
- [D'hulst et al., 2010] D'HULST, R., STERKEN, T. et others (2010). Power processing circuits for piezoelectric vibration-based energy harvesters. *IEEE Transactions on Industrial Electronics*, 57(12):4170–4177.
- [Dicken et al., 2012] DICKEN, J., MITCHESON, P. et others (2012). Power-extraction circuits for piezoelectric energy harvesters in miniature and low-power applications. *IEEE Transactions on Power Electronics*, 27(11):4514–4529.
- [Ferrieux et Forest, 2006] FERRIEUX, J.-P. et FOREST, F. (2006). *Alimentations à découpage, convertisseurs à résonance principes, composants, modélisation*. Dunod, Paris.
- [Ferroxcube, 2013] FERROXCUBE (2013). Design of planar power transformers - application note.
- [Gasnier et al., 2013] GASNIER, P., WILLEMIN, J. et others (2013). An autonomous piezoelectric energy harvesting IC based on a synchronous multi-shots technique. In *ESSCIRC (ESSCIRC), 2013 Proceedings of the*, pages 399–402.
- [Guyomar et Badel, 2006] GUYOMAR, D. et BADEL, A. (2006). Nonlinear semi-passive multimodal vibration damping : An efficient probabilistic approach. *Journal of Sound and Vibration*, 294(1–2): 249–268.
- [Guyomar et al., 2005] GUYOMAR, D., BADEL, A. et others (2005). Toward energy harvesting using active materials and conversion improvement by nonlinear processing. *IEEE Transactions on Ultrasonics, Ferroelectrics and Frequency Control*, 52(4):584–595.
- [Guyomar et al., 2006] GUYOMAR, D., MAGNET, C. et others (2006). Nonlinear processing of the output voltage a piezoelectric transformer. *IEEE Transactions on Ultrasonics, Ferroelectrics and Frequency Control*, 53(7):1362–1375.

- [Hebrard, 2003] HEBRARD, L. (2003). Architectures analogiques faible bruit, faible tension.
- [Hehn, 2010] HEHN, T. (2010). Low power circuit techniques for energy harvesting applications.
- [Hehn *et al.*, 2012] HEHN, T., HAGEDORN, F. et others (2012). A fully autonomous integrated interface circuit for piezoelectric harvesters. *IEEE Journal of Solid-State Circuits*, PP(99):1–14.
- [Kempitiya *et al.*, 2013] KEMPITIYA, A., BORCA-TASCIUC, D. et others (2013). Low-power interface IC for triplate electrostatic energy converters. *IEEE Transactions on Power Electronics*, 28(2):609–614.
- [Kim *et al.*, 1996] KIM, G., KIM, M.-K. et others (1996). A low-voltage, low-power CMOS delay element. *IEEE Journal of Solid-State Circuits*, 31(7):966–971.
- [Kim *et al.*, 2007] KIM, H., PRIYA, S. et others (2007). Consideration of impedance matching techniques for efficient piezoelectric energy harvesting. *IEEE Transactions on Ultrasonics, Ferroelectrics and Frequency Control*, 54(9):1851–1859.
- [Kiyoyama *et al.*, 2005] KIYOYAMA, K., ONODA, M. et others (2005). A low current consumption CMOS latched comparator for body-implanted chip. In *IEEE International Symposium on Circuits and Systems, 2005. ISCAS 2005*, pages 1940–1943 Vol. 3.
- [Kong et Ha, 2012] KONG, N. et HA, D. S. (2012). Low-power design of a self-powered piezoelectric energy harvesting system with maximum power point tracking. *IEEE Transactions on Power Electronics*, 27(5):2298–2308.
- [Kwon et Rincon-Mora, 2009] KWON, D. et RINCON-MORA, G. (2009). A rectifier-free piezoelectric energy harvester circuit. In *IEEE International Symposium on Circuits and Systems, 2009. ISCAS 2009*, pages 1085–1088.
- [Kwon et Rincon-Mora, 2010] KWON, D. et RINCON-MORA, G. (2010). A single-inductor AC-DC piezoelectric energy-harvester/battery-charger IC converting (0.35 to 1.2V) to (2.7 to 4.5V). In *Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2010 IEEE International*, pages 494–495.
- [Kwon et Rincon-Mora, 2013] KWON, D. et RINCON-MORA, G. (2013). A single-inductor 0.35 V CMOS energy-investing piezoelectric harvester. In *Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2013 IEEE International*, pages 78–79.
- [Lallart, 2008] LALLART, M. (2008). *Amélioration de la conversion électroactive de matériaux piézo-électriques et pyroélectriques pour le contrôle vibratoire et la récupération d'énergie - Application au contrôle de santé structurale auto-alimenté*. Thèse de doctorat.
- [Le *et al.*, 2006] LE, T., HAN, J. et others (2006). Piezoelectric micro-power generation interface circuits. *IEEE Journal of Solid-State Circuits*, 41(6):1411–1420.
- [Lefeuvre *et al.*, 2007a] LEFEUVRE, E., AUDIGIER, D. et others (2007a). Buck-boost converter for sensorless power optimization of piezoelectric energy harvester. *IEEE Transactions on Power Electronics*, 22(5):2018–2025.
- [Lefeuvre *et al.*, 2005] LEFEUVRE, E., BADEL, A. et others (2005). Piezoelectric energy harvesting device optimization by synchronous electric charge extraction. *Journal of Intelligent Material Systems and Structures*, 16(10):865–876.
- [Lefeuvre *et al.*, 2006] LEFEUVRE, E., BADEL, A. et others (2006). A comparison between several vibration-powered piezoelectric generators for standalone systems. *Sensors and Actuators A : Physical*, 126(2):405–416.

- [Lefeuvre *et al.*, 2007b] LEFEUVRE, E., BADEL, A. et others (2007b). Optimization of piezoelectric electrical generators powered by random vibrations. *CoRR*, abs/0711.3309.
- [Lefeuvre *et al.*, 2009] LEFEUVRE, E., SEBALD, G. et others (2009). Materials, structures and power interfaces for efficient piezoelectric energy harvesting. *Journal of Electroceramics*, 22(1):171–179.
- [Liang et Liao, 2011] LIANG, J. et LIAO, W.-H. (2011). Energy flow in piezoelectric energy harvesting systems. *Smart Materials and Structures*, 20(1):015005.
- [Lu, 2004] LU, C.-W. (2004). High-speed driving scheme and compact high-speed low-power rail-to-rail class-b buffer amplifier for LCD applications. *IEEE Journal of Solid-State Circuits*, 39(11):1938–1947.
- [Meninger *et al.*, 2001] MENINGER, S., MUR-MIRANDA, J. et others (2001). Vibration-to-electric energy conversion. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 9(1):64–76.
- [Oguey et Aebischer, 1996] OGUEY, H. et AEBISCHER, D. (1996). CMOS current reference without resistance. In *Solid-State Circuits Conference, 1996. ESSCIRC '96. Proceedings of the 22nd European*, pages 104–107.
- [Ottman *et al.*, 2002] OTTMAN, G., HOFMANN, H. et others (2002). Adaptive piezoelectric energy harvesting circuit for wireless remote power supply. *IEEE Transactions on Power Electronics*, 17(5):669–676.
- [Ottman *et al.*, 2003] OTTMAN, G., HOFMANN, H. et others (2003). Optimized piezoelectric energy harvesting circuit using step-down converter in discontinuous conduction mode. *IEEE Transactions on Power Electronics*, 18(2):696–703.
- [Poulin, 2004] POULIN, G. (2004). *Contribution au développement d'un générateur piézoélectrique pour applications nomades*. Thèse de doctorat.
- [Ramadass et Chandrakasan, 2010] RAMADASS, Y. et CHANDRAKASAN, A. (2010). An efficient piezoelectric energy harvesting interface circuit using a bias-flip rectifier and shared inductor. *IEEE Journal of Solid-State Circuits*, 45(1):189–204.
- [Ramadass et Chandrakasan, 2011] RAMADASS, Y. et CHANDRAKASAN, A. (2011). A battery-less thermoelectric energy harvesting interface circuit with 35 mV startup voltage. *IEEE Journal of Solid-State Circuits*, 46(1):333–341.
- [Ramadass, 2009] RAMADASS, Y. K. (2009). *Energy processing circuits for low-power applications*. Thesis, Massachusetts Institute of Technology.
- [Rhee, 1998] RHEE, W. (1998). A low power, wide linear-range CMOS voltage-controlled oscillator. In *Proceedings of the 1998 IEEE International Symposium on Circuits and Systems, 1998. ISCAS '98*, volume 2, pages 85–88 vol.2.
- [Roundy et Wright, 2004] ROUNDY, S. et WRIGHT, P. K. (2004). A piezoelectric vibration based generator for wireless electronics. *Smart Materials and Structures*, 13(5):1131.
- [Shenck, 1999] SHENCK, N. S. (1999). *A Demonstration of Useful Electric Energy Generation from Piezoceramics in a shoe*. Master of science, MIT.
- [Stanzione *et al.*, 2013] STANZIONE, S., van LIEMPD, C. et others (2013). A self-biased 5-to-60V input voltage and 25-to-1600 uW integrated DC-DC buck converter with fully analog MPPT algorithm reaching up to 88% end-to-end efficiency. In *Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2013 IEEE International*, pages 74–75.

- [Stark *et al.*, 2011] STARK, B., SZARKA, G. et others (2011). Start-up circuit with low minimum operating power for microwatt energy harvesters. *IET Circuits, Devices Systems*, 5(4):267–274.
- [Stocker, 2003] STOCKER, A. (2003). Compact integrated transconductance amplifier circuit for temporal differentiation. In *Proceedings of the 2003 International Symposium on Circuits and Systems, 2003. ISCAS '03*, volume 1, pages I–201 – I–204 vol.1.
- [Taylor *et al.*, 2001] TAYLOR, G., BURNS, J. et others (2001). The energy harvesting eel : a small subsurface ocean/river power generator. *IEEE Journal of Oceanic Engineering*, 26(4):539–547.
- [Torres et Rincon-Mora, 2010] TORRES, E. et RINCON-MORA, G. (2010). A 0.7- m BiCMOS electrostatic energy-harvesting system IC. *IEEE Journal of Solid-State Circuits*, 45(2):483–496.
- [Viant *et al.*, 2013] VIAN, J.-N., QUIQUEREZ, L. et others (2013). An ASIC-Based vibration damping system. *IEEE/ASME Transactions on Mechatronics*, 18(1):148–154.
- [Vittoz et Fellrath, 1977] VITTOZ, E. et FELLRATH, J. (1977). CMOS analog integrated circuits based on weak inversion operations. *IEEE Journal of Solid-State Circuits*, 12(3):224–231.
- [Vittoz et Neyroud, 1978] VITTOZ, E. et NEYROUD, O. (1978). A low-voltage CMOS bandgap reference. In *Solid State Circuits Conference - Digest of Technical Papers, 1978. ESSCIRC 78. 4th European*, pages 139–141.
- [Xu *et al.*, 2007] XU, S., NGO, K. D. T. et others (2007). Low frequency pulsed resonant converter for energy harvesting. *IEEE Transactions on Power Electronics*, 22(1):63–68.
- [Ziabakhsh *et al.*, 2009] ZIABAKHSH, S., ALAVI-RAD, H. et others (2009). The design of a low-power high-speed current comparator in 0.35um CMOS technology. In *Quality of Electronic Design, 2009. ISQED 2009. Quality Electronic Design*, pages 107–111.

CIRCUIT DE RÉCUPÉRATION D'ÉNERGIE MÉCANIQUE POUR L'ALIMENTATION DE CAPTEURS COMMUNICANTS SANS FIL

RÉSUMÉ :

Que son intérêt soit environnemental ou économique, qu'elle s'applique aux macro, micro ou nano systèmes, la récupération d'énergie est une solution permettant de s'affranchir du remplacement, de la recharge ou même de l'utilisation de piles. Cette thèse s'inscrit dans le cadre d'une collaboration entre Oxyane (Decathlon) et le CEA et son objectif est la conception d'un circuit électronique de gestion permettant de récupérer l'énergie mécanique humaine pendant une pratique sportive afin d'alimenter un capteur communicant sans fil. Le système électronique développé dans ce travail exploite l'énergie électrique issue de récupérateurs piézoélectriques, l'extrait et la met en forme grâce à une technique d'extraction efficace et un circuit de puissance approprié. Face au comportement aléatoire de l'être humain fournissant une énergie mécanique intermittente et irrégulière, la topologie *Flyback* et la technique d'extraction SECE ("Synchronous Electric Charge Extraction") sont utilisés. Le récupérateur est déchargé à son maximum de tension par l'intermédiaire d'une inductance couplée et de deux transistors MOSFETs commandés. Ce travail propose une nouvelle variante de SECE : la technique MS-SECE ("Multi-Shot Synchronous Electric Charge Extraction") permet de transférer l'énergie en plusieurs paquets afin de diminuer les pertes résistives ou le volume du circuit magnétique. Afin de satisfaire la contrainte d'encombrement de l'application visée par Oxyane, un circuit de récupération implémentant cette nouvelle technique est fabriqué en technologie intégrée CMOS 0,35 μm . L'ASIC possède une consommation très faible (1 μW) et commande le circuit de puissance et quelques composants discrets. De cette façon, l'énergie électrique est convertie efficacement vers une capacité réservoir sous 3 V. De plus, grâce à ses deux modes de fonctionnement ("passif non-optimisé" et "actif optimisé") utilisés successivement, le circuit démarre sans énergie initiale et fonctionne sans batterie rechargeable. Le système final est compatible avec une grande variété de récupérateur piézoélectriques, notamment lorsque leur tension de sortie est élevée (>50 V), et permet l'autonomie en énergie d'un capteur communicant sans fil consommant environ 100 μW .

A MECHANICAL ENERGY HARVESTING CIRCUIT TO POWER WIRELESS SENSOR NODES

ABSTRACT :

No matter what its purpose is, economic or environmental, energy harvesting is a relevant solution to replace or to get rid of primary batteries. This thesis is part of a collaborative laboratory between the CEA and Oxyane (Decathlon) and its aim is the design of a power management circuit which harvests mechanical energy from human movements during sport practice in order to power a Wireless Sensor Node (WSN). The electronic circuit which has been developed in this work recovers energy from piezoelectric harvesters, extracts and conditions it thanks to an efficient energy extraction technique and to an appropriate power circuit. In response to the random behavior of human body which supplies an intermittent and irregular energy, the Flyback topology and the Synchronous Electric Charge Extraction technique (SECE) are employed. The energy harvester is discharged at its maximum voltage through a coupled-inductor and two MOSFETs transistors. This work proposes a new extraction technique, derived from SECE : MS-SECE ("Multi-Shot Synchronous Electric Charge Extraction") transfers the energy in several magnetic discharges which decreases the resistive losses or the size of the magnetic component. In order to satisfy the size constraints aimed by Oxyane, an integrated circuit, fabricated in the AMS 0,35 μm CMOS technology, implements the MS-SECE autonomously. This very low power (1 μW) ASIC controls the power circuit and a couple of external components. This way, the electrical energy is efficiently converted towards a buffer capacitor under 3 V. Furthermore, thanks to its two operating modes (passive/non-optimized and active/optimized) successively employed, the circuit self-starts and works without battery or initial energy. The complete system is compatible with a large variety of piezoelectric harvesters, especially when their output voltages are large (>50 V). Finally, it enables the complete autonomy of a WSN consuming around 100 μW .