



HAL
open science

Impact de la modélisation physique bidimensionnelle multicellulaire du composant semi-conducteur de puissance sur l'évaluation de la fiabilité des assemblages appliqués au véhicule propre

Kamal El Boubkari

► **To cite this version:**

Kamal El Boubkari. Impact de la modélisation physique bidimensionnelle multicellulaire du composant semi-conducteur de puissance sur l'évaluation de la fiabilité des assemblages appliqués au véhicule propre. Electronique. Université Sciences et Technologies - Bordeaux I, 2013. Français. NNT: . tel-00926599

HAL Id: tel-00926599

<https://theses.hal.science/tel-00926599>

Submitted on 24 Jun 2014

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Copyright

N° d'ordre : 4799



THÈSE

PRÉSENTÉE A

L'UNIVERSITÉ BORDEAUX 1

ÉCOLE DOCTORALE DES SCIENCES PHYSIQUES ET DE L'INGÉNIEUR

Par Kamal EL BOUBKARI

POUR OBTENIR LE GRADE DE

DOCTEUR

SPÉCIALITÉ : Électronique

Impact de la modélisation physique bidimensionnelle multicellulaire du composant semi-conducteur de puissance sur l'évaluation de la fiabilité des assemblages appliqués au véhicule propre.

Directeur et co-directeur de thèse : M. Eric WOIRGARD et M. Stéphane AZZOPARDI

Soutenue le : 25 Juin 2013

Devant la commission d'examen formée de :

M. KHATIR, Zoubir	Directeur de Recherche, IFSTTAR Versailles-Satory	Président du jury
M. PLANSON, Dominique	Professeur, INSA de Lyon	Rapporteur
M. RICARDEAU Frédéric	Directeur de Recherche, LAPLACE, Toulouse	Rapporteur
Mme. LOCATELLI, Marie-Laure	Chargée de recherche au CNRS, LAPLACE, Toulouse	Examineur
M. WOIRGARD, Eric	Professeur, Université Bordeaux 1	Examineur
M. AZZOPARDI, Stéphane	Maître de Conférence, ENSEIRB – MATMECA	Examineur
M. BONTEMPS, Serge	Directeur R&D, Microsemi, Bruges	Examineur

REMERCIEMENTS

Ces travaux de recherche ont été effectués au sein du Laboratoire de l'Intégration du Matériau au Système de l'Université de Bordeaux I, dirigé par Monsieur le Professeur Claude PELLET, que je tiens à remercier pour m'avoir accueilli au sein de son établissement.

Je tiens à remercier Monsieur le Professeur Zoubir KHATTIR pour le grand honneur qu'il m'a fait en acceptant d'être président du jury.

Que Messieurs Dominique PLANSON et Frédéric RICHARDEAU soient remerciés pour l'attention qu'ils ont accordé à la lecture, la critique de ce mémoire et à l'honneur qu'ils m'ont fait en venant juger ce travail.

Je remercie Madame le Professeur Marie-Laure LOCATELLI et Monsieur Serge BONTEMPS pour avoir accepté de faire partie de ce jury et pour l'intérêt qu'ils ont porté à ce travail.

Je remercie Monsieur le Professeur Eric WOIRGARD, mon directeur de thèse, pour m'avoir permis de travailler au sein de son équipe. Je ne remercierai jamais assez Stéphane AZZOPARDI pour son plein encadrement, et pour tout ce qu'il m'a apporté durant la thèse.

Je remercie tous les membres de l'équipe « puissance » : Alexandrine, Isabelle, Loïc et Jean-Yves pour toute leur aide, leur disponibilité et leurs conseils utiles, Jean-Michel pour son aide logistique et sa bonne humeur.

Je tiens aussi à remercier tous les doctorants de l'équipe que j'ai côtoyé durant toutes ces années : Wissam, Issam, Akram, Mehdi (les deux), François (le breton), Raphaël, Hassene (plus politique je meurs), 'Ala,

Ludí, Mathieu, Nicolas, Ryad, Yassine, Nima, Nogué, Sophie, Jean-Baptiste, Adrien, Victor et tous les autres...

Ainsi que tous les membres du laboratoire IMS, plus particulièrement les anciens : Guy-Philippe-LEGER, Philippe CAZENAVE, Bertrand CARBONNE et Hervé HENRY pour leur aide précieuse tant sur le plan scientifique que personnel. Les doctorants de divers laboratoires pour leur sympathie : Mohamed (Tunsi), Omar, Ahmad (les deux), Hamit, Noureddine et tous les autres...

Ma profonde gratitude à mes amis : Sahbi BACCAR avec qui j'ai partagée énormément de choses lors de discussion tant philosophique, historique que politique, Georges Dubourg et Aboudou Arabio avec qui j'ai passé mes années de fac et qui m'ont toujours supporté.

A toute ma famille et belle-famille en France, Maroc, Algérie, Tunisie et à travers le monde.

Un infini remerciement et ma reconnaissance absolue à mes parents et frères et sœurs qui m'accompagnent depuis tant d'années. Mon père : Mohammed ben Amar ben Mohand ben Achabar (Tribu Igzennayen, Fraction Ashit Assem, clan Iboubchan, Famille Ichahbaren). Ma mère : Khadija Bent Bouayad ben Abdessalam ben Amar Ben Haddouch. Mes Frères et sœurs : Noureddine, Saïda, Abdellatif, Soumia et Amar. Je leur dédie ce mémoire en témoignage de la confiance et du soutien qu'ils m'ont toujours attesté. A mes nièces Maylime, Soukaina et Jihane, mes neveux Ibrahim et Ismael qui bien étant très jeunes verront en ce manuscrit la fierté et l'espoir. Merci également à mes voisins du village Paillet et plus particulièrement la famille Dubouy.

À ma tendre et très chère fiancée Marwa qui m'a encouragé et qui m'a entouré au quotidien de tendresse et d'amour sans réserve. Je la remercie également pour sa gentillesse, sa patience et son courage.

A tous ceux qui souffrent pour défendre la justice

« Si l'eau d'un étang reste immobile, elle devient stagnante, boueuse et fétide; elle ne reste claire que si elle remue et coule. Il en est de même de l'homme qui voyage » Proverbe arabe

TABLE DES MATIERES

LISTES DES ABREVIATIONS ET DES SYMBOLES	4
INTRODUCTION GENERALE	7
I. ETAT DE L'ART : ETUDES ET METHODES DE VIEILLISSEMENT SUR LES MODULES DE PUISSANCES IGBT	10
I.1 Généralités.....	11
I.2 Semi-conducteur de puissance.....	12
I.2.1 Introduction.....	12
I.2.2 Composant IGBT.....	13
I.2.2.1 Principe de fonctionnement des IGBTs.....	14
I.2.2.2 Conception.....	15
I.2.3 Les différentes structures d'IGBTs.....	16
I.2.3.1 La structure planar.....	16
I.2.3.2 La structure trench.....	20
I.2.3.3 Dépendance en température.....	22
I.3 Défaillance des modules IGBTs.....	23
I.3.1 Cyclages thermique.....	23
I.3.1.1 Cyclages actifs.....	23
I.3.1.2 Cyclages passifs.....	25
I.3.2 Conséquence des cyclages actifs et passifs.....	25
I.3.2.1 Dégradation sur la partie supérieure des modules.....	26
I.3.2.2 Dégradation sur la partie basse des modules.....	28
I.4 Banc de test pour modules IGBTs.....	28
I.4.1 Aire de sécurité de IGBTs.....	29
I.4.1.1 Forward Biased Safe Operating Area (FBSOA).....	30
I.4.1.2 Reversed Biased Safe Operating Area (RBSOA).....	32
I.4.1.3 Short Circuit Safe-Operating-Area (SCSOA).....	33
I.4.1.4 Avalanche Safe-Operating-Area (ASOA).....	36
I.4.2 Protocole des tests (monocoup).....	37
I.4.2.1 Configuration en avalanche.....	37
I.4.2.2 Configuration CIS.....	40
I.4.2.3 Configuration SC.....	42
I.4.3 Configuration cyclages actifs (multi-coup).....	46
I.4.4 Vieillissement accéléré en régime extrêmes (court-circuit).....	49
I.4.4.1 Origine et études.....	49
I.4.4.2 Cyclage actifs en mode de court-circuit.....	49
I.4.4.3 Conséquence du vieillissement accélérée et notion d'énergie critique.....	51
Conclusion.....	53
II. MODELISATION ET SIMULATION BIDIMENSIONNELLE PAR ELEMENTS FINIS : APPROCHE UNICELLULAIRE	54
II.1 Procédés de simulation du semi-conducteur.....	55
II.1.1 Procédés de simulation du composant.....	55
II.1.2 Analyse de construction.....	56
II.1.2.1 Analyses des composants par microsection.....	57
II.1.2.2 Analyse SIMS.....	66

II.1.2.2.1	<i>Procédé de mesure</i>	66
II.1.2.2.2	<i>Résultats</i>	67
II.1.3	Bilan de l'analyse de construction.....	70
II.2	Modélisation physique bidimensionnelle par éléments finis	72
II.2.1	Approche de la modélisation.....	72
II.2.1.1	Méthodologie.....	72
II.2.1.2	Modèle de dérive-diffusion.....	74
II.2.1.3	Maillage de la géométrie.....	75
II.2.1.4	Calcul.....	76
II.2.2	Simulation électrothermique	77
II.2.2.1	Validation en statique.....	78
II.2.2.2	Validation en dynamique	90
II.2.2.2.1	<i>Validation en mode de commutation</i>	91
II.2.2.2.2	<i>Validation en mode ce court-circuit</i>	98
II.2.3	Synthèse.....	101
Conclusion	102
III.	MISE AU POINT D'UN BANC DE TEST EN COURT-CIRCUIT COUPLE A UN BANC DE THERMOGRAPHIE INFRAROUGE	103
III.1	Banc d'essai pour l'étude en mode de court-circuit des modules IGBTs.....	104
III.1.1	Cahier des charges.....	104
III.1.2	Configuration en mode de court-circuit	104
III.1.2.1	Description du circuit de test	104
III.1.2.1.1	<i>Fonctionnement en phase de fermeture et d'ouverture du DUT</i>	105
III.1.2.1.2	<i>Phase d'ouverture et début de la défaillance sur le DUT</i>	106
III.1.3	Réalisation de la partie commande et de la partie puissance.....	106
III.2	Test électrique en mode de court-circuit.....	106
III.2.1	Validation de la carte de puissance et de la carte de commande	106
III.2.2	Résultats	107
III.3	Introduction générale sur la thermographie infrarouge	112
III.3.1	Rayonnement infrarouge.....	112
III.3.1.1	Définition	112
III.3.1.2	Principes physiques de la thermographie.....	112
III.3.1.3	Loi fondamentale du rayonnement thermique.....	114
III.3.2	Thermographie infrarouge pour des tests non destructifs	115
III.3.2.1	Principe de mesures par thermographe infrarouge	116
III.3.2.2	Bilan radiométrique d'une scène thermique	117
III.4	Banc expérimental de thermographie infrarouge.....	119
III.4.1	Matériel de thermographie infrarouge	119
III.4.2	Matériel de thermographie infrarouge	120
III.4.3	Procédure de synchronisation.....	121
III.4.4	Mesure par thermographie infrarouge	122
III.4.4.1	Méthode hétérodyne.....	123
III.4.4.2	Protocole de test basé sur le principe de l'hétérodynage.....	124
III.4.4.3	Nouveau protocole de test.....	125
III.4.4.4	Préparation des échantillons.....	126
Conclusion	129

IV. IMPACT DE LA DEGRADATION DU CONTACT D'EMETTEUR SUR LE COMPORTEMENT DE L'IGBT : EVOLUTION DE LA SIGNATURE THERMIQUE ET INTERET DE LA SIMULATION MULTICELLULAIRE.....	130
IV.1 Introduction	131
IV.2 Durée de vie des modules IGBTs.....	131
IV.2.1 Fatigue thermique	132
IV.2.2 Décollements de fils de câblages	133
IV.2.3 Etude de décollements de fils de câblages.....	134
IV.2.3.1 NPT planar 600V/200A.....	135
IV.2.3.2 SPT planar 1200V/150A.....	138
IV.2.4 Reconstruction de la métallisation en surface de la puce	141
IV.2.5 Vieillessement accélérés de modules IGBTs.....	142
IV.2.5.1 Etude du vieillissement en mode de court-circuit.....	142
IV.2.5.1.1 Résultats électriques.....	145
IV.2.5.1.2 Observations Optiques	149
IV.2.5.1.3 Destruction complète du composant.....	151
IV.2.5.1.4 Résultats thermiques.....	156
IV.3 Etude de la dégradation sur trois structures IGBTs en mode de court-circuit : approche multicellulaire	158
IV.3.1 Modèle éléments finis 2D multicellulaire.....	159
IV.3.1.1 Description des structures IGBTs.....	159
IV.3.1.2 Validation du modèle muticellulaire.....	160
IV.3.2 Conséquence de la dégradation en simulation multicellulaire.....	161
IV.3.2.1 Prise en compte d'un décollement de fil de câblage	161
IV.3.2.2 Conditions de dégradation en simulation.....	162
IV.3.2.3 Dégradation au sein de la structure multicellulaire	165
IV.3.2.3.1 Analyse bidimensionnelle	166
IV.3.2.3.2 Analyse unidimensionnelle.....	172
Conclusion.....	176
CONCLUSION GENERALE ET PERSPECTIVES	178
ANNEXES.....	181
TABLE DES FIGURES.....	208
TABLE DES TABLEAUX.....	214
BIBLIOGRAPHIE.....	215

Listes des abréviations et des symboles

Abréviations

Ag	Argent
Al	Aluminium
AlN	Nitride d'aluminium
AlSi ₂	Alumine
AMB	Active Metal Brazing
AOP	Amplificateur opérationnelle
BJT	Bipolar Junction Transistor
CIB	Converter Inverter Brak
CIS	Clamped Inductive Switching
Cr	Chrome
CTE	Coefficient of Thermal Expansion
Cu	Cuivre
DAB	Direct Aluminium Bonding
DBC	Direct Bonding Copper
Delay	Temps d'attente
DMOS	Double-diffused Metal–Oxide–Semiconductor
DUT	Device under Test
EME	Electro-Magnetic Emission
FBSOA	Forward Biased Safe operating Area
FS	FieldStop
GTO	Gate Turn-Off Thyristor
IGBT	Insulated gate bipolar transistor
InSb	Antimoniure d'indium
IPM	Intelligent Power Module
IT	Intégration Time
JFET	<i>Junction Field Effect Transistor</i>
Jitter	Temps de délai
MEB	Microscopie Electronique à Balayage
MOS	Metal Oxide Semiconductor
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
Ni	Nickel
NPT	Non Punch Trough
OEM1B	Module voltmètre miniature à affichage à LED
PbSnAg	Alliage Etain Plomb Argent
PIC	Peripheral Interface Controller
PIM	Power Integrated Module
PT	Punch Trough
RAM	Random Access Memory
RBS	Rutherford Backscattering Spectroscopy
RBSOA	Reversed Biased Safe Operating Area
REM	Rayonnement électromagnétique
RIE	Reactive-Ion Etching
ROICs	Read Out Integrated Circuits
RSF	Relative Sensitivity Factors
SC	Short-Circuit
SCSOA	Short-Circuit Safe Operating Area
Si	Silicium
SiC	Carbure de silicium
SIMS	Secondary Ion Mass Spectrometry
SiO ₂	Oxyde de silicium
SOA	Safe Operating Area

SPT	Soft Punch Trough
TCAD	Tools Cad Advanced Design
TVS	Transorb Voltage
UIS	Unclamped Inductive Switching
UISSOA	Unclamped inductive Switching Safe Operating Area
UMOS	Transistor MOS de puissance à tranchées

Grandeurs Physiques

\vec{J}_n	Densité de courant d'électrons
\vec{J}_p	Densité de courant de trous
ε_{obj}	Emissivité de de l'objet
I_{amb}	Flux rayonnant émis par l'environnement
I_{cam}	Flux rayonnant reçu par la caméra
I_{obj}	Flux rayonnant émis par l'objet
i_a	Courant dynamique d'anode
i_b	Courant dynamique de base
i_c	Courant dynamique du collecteur
i_e	Courant dynamique de l'émetteur
i_k	Courant dynamique de cathode
u_B	Tension de claquage d'un semi-conducteur
ε_S	Permittivité du semi-conducteur
τ_{atm}	Coefficient de transmission de l'atmosphère
$BV ; BV_{CESS}$	Tension de claquage statique
BV_{CESD}	Tension de claquage dynamique
C_a	Nombre de canaux de la lecture du ROICs
dl	Distance entre le détecteur et la fente en SRF
dI	Intensité lumineuse totale
dP	Puissance totale émise
dS	Surface élémentaire
$d\omega$	Angle solide élémentaire
E	Champ électrique
E	Emittance hémisphérique totale
e	Epaisseur du matériau
E_{CRIT}	Champ électrique critique
f_{acq}	Fréquence d'acquisition de la caméra
F_{ADC}	Fréquence de lecture des canaux du ROICs
f_{exc}	Fréquence d'excitation thermique (Hz)
f_λ	Fréquence de modulation à une longueur d'onde donnée
I_{ce}	Courant collecteur émetteur
I_M	Courant maximale
k	apport entier de fréquence
l	Longueur du canal IGBT
L	Inductance
L_λ	Luminance spectrale
n	Couche dopage phosphore (densité des électrons)
N	Nombre de points d'acquisition par période

N_A	Concentration des accepteurs
n_c	Nombre de colonnes constituant l'image infrarouge
N_D	Densité en atome accepteur
n_l	Nombre de lignes de l'image infrarouge
ϕ	Potentiel du champ électrique
p	Couche dopage bore (densité de trou)
q	Charge de l'électron
R_{DSON}	Résistance de conduction du MOSFET
R_g	Résistance de grille du transistor
R_{net}	Taux net de recombinaison des électrons
R_{ON}	Résistance de conduction
R_{SH}	Résistance de shunt
R_{th}	Résistance thermique
T	Température en degré Celsius
T_a	Température ambiante
T_{case}	Température de boîtier
T_j	Température de jonction
T_{jmax}	Température de jonction maximale
t_m	Temps maximal du court-circuit
t_s	Temps de stockage de l'information
T_u	Amplitude d'un cycle thermique
V_{ak}	Tension anode cathode du transistor IGBT
V_{BUS}, V_{CC}	Tension d'alimentation
V_{ce}	Tension collecteur émetteur
V_{ceon}, V_{on}	Tension collecteur émetteur à l'état passant
V_{ds}	Tension drain source du transistor MOSFET
V_{DSS}	Tension de blocage
V_{ge}	Tension grille émetteur
V_{gk}	Tension grille cathode du transistor IGBT
V_{gs}	Tension de commande d'un transistor MOSFET entre la grille et la source
V_{Th}	Tension de seuil du transistor
ΔE_k^c	Variation du niveau d'énergie de conduction
ΔE_k^v	Variation du niveau d'énergie de valence
ΔT	Amplitude thermique
ε	Permittivité électrique du matériau
λ_{th}	Conductivité thermique
μ_n	Mobilité des électrons
μ_p	Mobilité des trous
ρ	Densité de charge
σ	Constante de Boltzmann

Introduction Générale

La gestion de l'énergie électrique est une des principales problématiques actuelles. Les pertes observées dans les zones de stockage ainsi qu'au cours de l'acheminement de l'énergie électrique sont des points décisifs dans de nombreux domaines et, afin d'augmenter le rendement énergétique, les développements actuels font état d'une vitesse d'exécution induisant des intensités de courants et des tensions élevées. Dans les domaines tels que le ferroviaire et l'automobile, cette énergie transite par des modules de puissance qui présentent d'excellentes propriétés électriques, thermiques et mécaniques. Depuis la découverte et l'exploitation des technologies à semi-conducteurs qui est considérée comme le début réel de l'électronique de puissance dans les années 1950, la miniaturisation des systèmes électroniques à hautes performances n'a eu de cesse de régir l'évolution des modules dans l'électronique de puissance.

Ces assemblages ont une bonne maturité technologique qui n'empêche cependant pas leurs défaillances dues à la manière d'assembler les différents matériaux (technique de brasure, report de puce) et aux propriétés des matériaux eux-mêmes (température de fonctionnement de la puce en silicium, substrat céramique isolant, dissipateur). Ces défaillances sont principalement liées aux contraintes thermomécaniques générées par les comportements différents des matériaux composant le module de puissance au cours des cycles de fonctionnement. Lors de cycles thermiques actifs, les variations de température brutales notamment en régimes extrêmes de fonctionnement provoquent des cycles de dilatation-contraction des matériaux qui réagissent de manière différente en fonction de leur composition.

Dans ce contexte, le recours à des outils de simulation s'avère indispensable lors de la phase de conception de nouvelles puces semi-conductrices qui est l'élément de base du module de puissance. En effet, le prototypage virtuel est désormais utilisé dans tous les domaines pour des raisons de gains de coût et de temps. Il est donc nécessaire de créer les modèles réalistes qui décrivent à la fois les phénomènes physiques régissant le fonctionnement interne des puces semi-conducteurs et le comportement électrique du transistor. Ces modèles peuvent être élargis afin de décrire le fonctionnement d'un système complet et de ses sous-ensembles. Pour cela, les outils de simulation ne requièrent pas le même type de modélisation : la modélisation comportementale, la modélisation physique et la modélisation par éléments et différences finis. La simulation par éléments finis bien que plus longue devient de plus en plus prépondérante pour l'étude et l'analyse de la fiabilité des modules de puissance aussi bien au niveau puce qu'au niveau assemblage.

Dans le cadre du projet ANR-VTT FIDEA (Fiabilité et Diagnostic des Composants Electroniques de Puissance pour applications Automobiles), en collaboration avec les laboratoires (IFSTAR, LAAS-CNRS, IES, PPRIME, SATIE et CEMES) et les industriels FREESCALE, ACTIA et PSA, nous nous sommes focalisés sur l'étude des modes et mécanismes de défaillance des modules de puissances suivant les types d'usage normaux et anormaux. Le but du travail présenté, est dans un premier temps, d'établir et de valider un modèle électrothermique uni et multicellulaire par éléments finis qui décrit de manière plus précise le comportement des composants semi-conducteurs de type IGBT. Dans un deuxième temps, une étude sur la corrélation entre le type de vieillissement et l'ensemble des dégradations sera réalisée. Nous aborderons la thermographie infrarouge en association avec un banc de test spécifique, afin d'étudier et de suivre en temps réel l'état de vieillissement d'un assemblage de puissance au travers de la signature thermique en surface de la puce.

Les modules de puissance font intervenir plusieurs phénomènes physiques et possèdent des modes de défaillance complexes et parfois corrélés. Après une brève description des différents transistors IGBTs existants à l'heure actuelle, le premier chapitre portera essentiellement sur les différents modes de défaillance d'un module IGBT mise en étroite relation avec les différents bancs de test développés à la fois pour l'étude purement électrique, ou bien pour l'étude de suivi de vieillissement dans plusieurs modes de fonctionnement. Depuis quelques années, ils ont été fortement étudiés mais si les différentes causes de casse sont relativement bien recensées, il n'en reste pas moins que les mécanismes de dégradations sont encore mal connus et quantifiés.

Le deuxième chapitre quant à lui, sera dédié à la simulation bidimensionnelle par éléments finis afin de valider les modèles des trois composants IGBTs mis à disposition dans cette étude. Nous utiliserons le simulateur TCAD-SENTAURUS regroupant une suite de logiciels permettant de simuler la géométrie des transistors IGBTs. L'outil de calcul de cette suite résout des équations différentielles issues de la physique des semi-conducteurs comme celles de la diffusion ou du transport pour des géométries discrètes. Le composant est représenté comme une structure maillée où chaque nœud a des propriétés qui lui sont associées telles que le type de matériau, la concentration en dopant, etc. Ainsi, pour chaque nœud, les grandeurs physiques telles que la concentration de porteurs, le champ électrique..., peuvent être calculées. Les électrodes sont représentées par des surfaces sur lesquelles les conditions aux limites sont imposées, comme par exemple, les tensions appliquées, les conditions thermiques... L'analyse de construction s'avère indispensable afin d'extraire les différents paramètres géométriques et physiques des transistors IGBTs. Une fois cela acquis, nous pouvons simuler le comportement électrothermique des transistors IGBTs.

Le troisième chapitre verra la mise en place et la description d'un banc expérimental par thermographie infrarouge. Ce banc expérimental est composé d'un banc de test pour l'étude en mode de court-circuit mono-coup des modules IGBTs associé à une caméra infrarouge. Le banc de test sera aussi adapté pour l'étude en cyclages actifs. Un certain nombre de tests seront effectués afin de valider la carte de puissance ainsi que la carte de commande qui constituent le banc de test pour l'étude en court-circuit mono-coup et en cyclages actifs. Ensuite, l'étude portera sur la caméra infrarouge qui sera reliée au banc de test en court-circuit. Il sera question de calibrer la caméra afin de synchroniser le signal de la partie puissance avec celui de la caméra afin de visualiser une cartographie thermique durant le court-circuit du composant.

Le quatrième chapitre abordera l'étude en simulation et en expérimental de deux mécanismes de dégradations que sont les décollements de fils de câblages et la reconstruction de la métallisation. Les décollements de fils de câblages seront initiés sur les puces IGBTs afin de voir l'évolution de la répartition thermique en surface de la puce et mettre en avant les points chauds. Un protocole de test pour le suivi de vieillissement sera mis en place. Cette recherche aura pour objectifs d'identifier les mécanismes physiques à l'origine de la dégradation de la couche de métallisation et recenser les observations de dégradations de la métallisation. L'effet de la température sur la dégradation de la couche de métallisation sera également abordé. Pour terminer, la synthèse des travaux est réalisée, et des idées de poursuites des travaux seront suggérées.

I. Etat de l'art : études et méthodes de vieillissement sur les modules de puissances IGBTs

I.1 Généralités

Il existe plusieurs types d'interrupteurs de puissance avec des performances variées au niveau de la tenue en tension, de la rapidité et des pertes en conduction. Les transistors unipolaires comme les MOSFET peuvent être très rapides mais ont des pertes à l'état passant importantes, surtout pour des tensions de blocage élevées, en effet $R_{DS(on)} = f(V_{DSS})$. Les transistors bipolaires, tels que les IGBTs, ont des pertes en conduction beaucoup plus faibles, mais des pertes en commutation importantes dues à l'accumulation de charge nécessaire à son fonctionnement qui les rendent inutilisables à des fréquences élevées. Ces deux composants ont des caractéristiques complémentaires dans les applications de faible et moyenne tension.

Depuis l'avènement du composant IGBT (Insulated Gate Bipolar Transistor), vers le milieu des années 80, on peut remarquer la prépondérance de son utilisation dans la conception des convertisseurs de puissance, vis-à-vis de ses concurrents tels que le GTO (Gate Turn-Off), le thyristor ou le MOSFET de puissance. En effet, l'IGBT est utilisable sur une large gamme de tension (600V à 6,5kV) et de courant (10 A à 3600 A) pour une gamme de fréquence également étendue (10^2 à 10^4 Hz) (figure I.1).

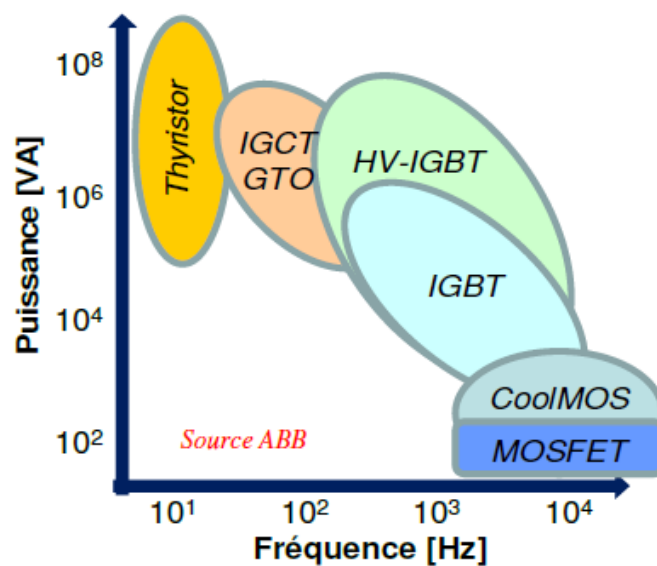


Figure I.1 : Gamme d'application des divers composants en fréquence et en puissance apparente [1]

Les convertisseurs à IGBT offrent les avantages suivants : dimension plus réduite, stabilité électrothermique du composant, commande en tension et un bon compromis chute de tension/vitesse de commutation. Il existe plusieurs structures d'IGBT dans la littérature, chacune offrant des performances électriques différentes. Suivant leur « composition structurale », les dispositifs à IGBTs offrent des comportements différents d'un point de vue « physique ». Au cours du fonctionnement d'un module de puissance, celui-ci subit de fortes contraintes électriques, thermiques et mécaniques qui vont dégrader les composants de puissance ainsi que l'ensemble du module. Cette dégradation au cours du temps a pour

conséquence la diminution de performances électriques voire la destruction complète de l'interrupteur de puissance. Afin d'augmenter la robustesse des composants de puissance, il est important de considérer les mécanismes de dégradation mis en jeu au sein des composants de puissance.

I.2 Semi-conducteur de puissance

I.2.1 Introduction

Il est d'usage courant que les composants à semi-conducteurs soient optimisés pour des applications de commutations et soient à la base des convertisseurs de puissance. Ils sont communément appelés semi-conducteur de puissance ou composants de puissance. La tension de blocage d'un semi-conducteur de puissance est supportée par la jonction pn polarisée en inverse (figure I.2). La densité de charge ρ dans la région appauvrie de chaque côté des jonctions résulte de la concentration en dopage.

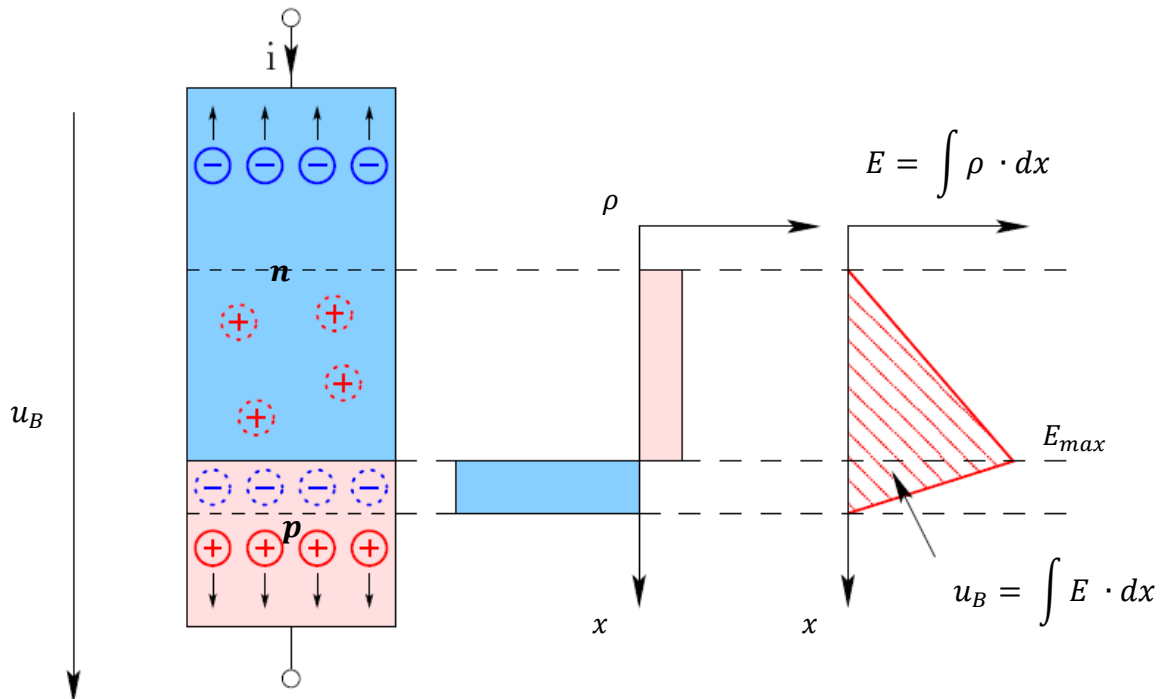


Figure I.2 : Tenue en tension pour une jonction pn (modèle unidimensionnel)

Pour une analyse unidimensionnelle, l'intensité du champ électrique E est dérivée en intégrant l'équation de poisson :

$$\frac{d^2\phi(x)}{dx^2} = \frac{-\rho(x)}{\epsilon_s} \quad (\text{Eq. I.1})$$

$$\Rightarrow E = \frac{1}{\epsilon} \int \rho \cdot dx \quad (\text{Eq. I.2})$$

Où ϕ est le potentiel électrique et ϵ_s est la permittivité du semi-conducteur. Le champ électrique avant le claquage au sein du silicium est limité par :

$$E_{crit} = 4010 \cdot \frac{N_d^{\frac{1}{8}}}{cm^3} [V/m] \quad (Eq I.3)$$

Avec N_d étant le dopage homogène en atome accepteur. L'équation (I.3) rend compte d'une jonction pn abrupte avec une concentration de dopage de la couche p^- plus importante que la couche n^- . Cependant, les particules de haute énergie issues des rayons cosmiques peuvent provoquer la rupture d'une jonction pn dans l'état de blocage [2]. La probabilité d'une défaillance induite par les rayons cosmiques augmente avec l'intensité du champ électrique maximale dans la couche déplétée et à la surface du composant. Pour cette raison, l'intensité maximale du champ électrique dans les composants à semi-conducteur de puissance doit être choisi nettement inférieure E_{crit} pour atteindre le taux d'échec acceptables.

Afin d'augmenter la tension de claquage :

$$u_B = \int_{w_{profondeur}} E \cdot dx \quad (Eq I.4)$$

qui est équivalent à la surface sous la courbe de l'intensité du champ électrique sans dépasser E_{crit} , le gradient du champ électrique, ainsi la concentration en dopage doit être faible sur une partie de la jonction. Par conséquent, la structure de chaque semi-conducteur avec une tenue en tension élevée comporte une région faiblement dopée appelé zone de charge d'espace à cause de sa forte résistivité. Ainsi, une simple jonction pn est inhérente à chaque semi-conducteur de puissance. Dans le but de pouvoir contrôler un interrupteur en tension, il suffit que la jonction pn qui bloque la tension soit petite afin d'activer le composant. A partir de cette jonction pn (*figure I.2*), il est possible d'établir diverses structures semi-conductrices que sont le MOSFET et l'IGBT, dans notre cas, nous ne parlerons que de l'IGBT.

I.2.2 Composant IGBT

Les transistors IGBT sont des dispositifs mixtes dont la structure résulte d'un « mariage » entre celle d'un transistor à effet de champ (MOSFET) et d'un transistor bipolaire (BJT) [3]. De façon plus rigoureuse, il serait plus approprié de parler d'une utilisation mixte de l'effet bipolaire (BJT) et de l'effet unipolaire (MOSFET) [4]. Il est possible de remarquer que la structure de l'IGBT classique de type planar (*figure I.3*) dérive de celle du transistor MOS de puissance par substitution d'un émetteur p à la région n^+ de drain. Cet émetteur a pour fonction d'injecter dans la région faiblement dopée n^- des porteurs minoritaires (trous) afin d'assurer, à l'état passant, la modulation de conductivité qui fait défaut aux composants MOS. Ainsi peuvent être conjuguées, dans certaines limites, des qualités complémentaires des transistors MOS (commande « isolée » en tension, stabilité électrothermique entre cellules élémentaires) et des transistors bipolaires (injection de deux types de porteurs, modulation de conductivité, « bon compromis » entre tension bloquée et courant passant). Ainsi, le

composant IGBT relaie les composants MOS dans les domaines de fortes tensions (gamme des kilovolts) et permet de les remplacer avantageusement. La technologie des IGBT reste étroitement liée à celle des transistors MOS de puissance ; notamment, la configuration géométrique multicellulaire. Les plus forts calibres en courant (gamme des kilos ampères) sont obtenus par mise en parallèle de plusieurs puces IGBT, sous forme de modules.

1.2.2.1 Principe de fonctionnement des IGBTs

La *figure I.3* montre la structure standard d'un IGBT comme il a été proposé lors de sa réalisation [5] [6]. En face avant au niveau de la cathode, les couches semi-conductrices n^+ , p et l'épitaxie n^- forment ce que l'on appelle un transistor MOSFET. Sur la face arrière, l'anode (p^+ émetteur), la base n^- et le caisson p forme un transistor-pnp dont le courant provient du transistor MOSFET (*figure I.4*). L'IGBT associe deux technologies différentes qui sont respectivement le transistor MOSFET et le transistor bipolaire afin d'obtenir leurs avantages tout en réduisant leurs inconvénients. Ainsi, l'IGBT présente les caractéristiques statiques en entrée du MOSFET et les caractéristiques dynamiques du transistor bipolaire en sortie. Les émetteurs ont pour rôle d'injecter des porteurs dans la région centrale de base.

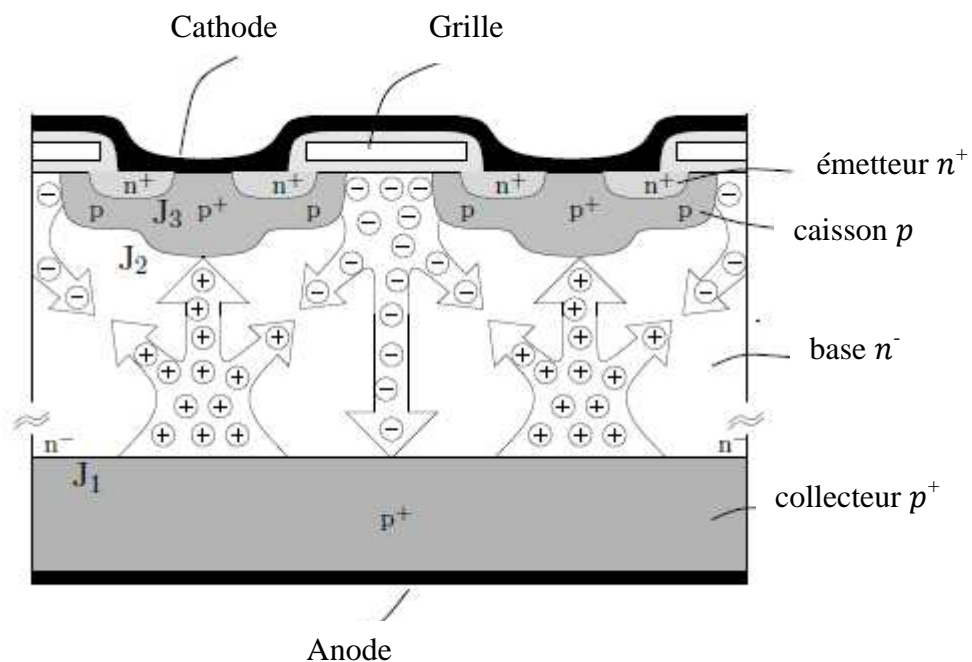


Figure I.3 : Structure de base d'un IGBT multicellulaire de type NPT

Cette dernière, profonde et faiblement dopée, participe à la tenue en tension. A l'état bloqué, le champ électrique s'étend principalement dans toute la zone de la région n^- faiblement dopée. Cependant, la tension maximale (anode-cathode) supportée par la jonction J_1 ($u_{AC} > 0$) est beaucoup plus faible que celle supportée par la jonction J_2 . ($u_{AC} < 0$) sachant que le dopage au niveau de la région d'anode est très élevé par rapport au dopage de la région du caisson p [2]. La tension de claquage de la jonction pn avec des concentrations en dopage

sensiblement différentes diminue avec l'augmentation du niveau de dopage surtout dans les zones fortement dopées.

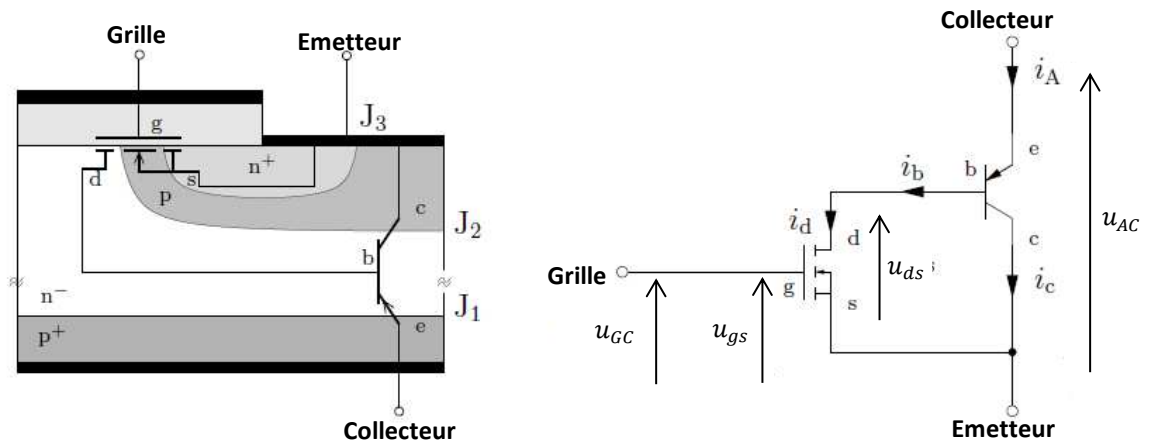


Figure I.4 : Schéma électrique équivalent en statique pour l'IGBT

Avec une concentration de dopage faible de la base n^- , la concentration des porteurs injectés excèdent largement la concentration de dopage si la durée de vie des porteurs en excès est élevée. En raison d'un nombre élevé de porteurs, la tension à l'état passant de la zone résistive, qui est d'ailleurs élevée, est considérablement réduite. Dans le cas de cette forte injection, le transport des électrons et des trous au niveau de la base du transistor- pn est couplée, on appelle cela le phénomène de recombinaison paire électrons-trous [7].

1.2.2.2 Conception

IGBT à canal p

Mise à part l'IGBT à canal n (avec le MOSFET intrinsèque étant de type n), l'IGBT à canal p a été également étudié [8] [9]. La structure de l'IGBT à canal p est identique à celle du canal n , seul le type de dopage diffère. Comparée à son équivalent de type n , l'IGBT de type p est caractérisé par une faible mobilité des trous et une forte mobilité des électrons dans la base p du transistor bipolaire intrinsèque à la structure IGBT. Celles-ci entraînent un gain plus élevé du transistor à large base qui rend les composants de puissance moins sensible au phénomène de latch-up.

La mobilité peu élevée des trous n'a aucun effet si le gain en courant du transistor à large base est élevé et par conséquent une partie de courant de trous est faible. Cependant, dans la réalité les gains sont faibles afin d'avoir des pertes en commutations faibles, ainsi la mobilité des trous qui est faible entraîne des tensions directes qui sont plus élevées que celles des IGBT à canal n avec des caractéristiques de commutation comparables. Un autre inconvénient est que la passivation des surfaces en silicium des couches p est nettement plus difficile. C'est pour ces raisons que le développement des IGBTs a été essentiellement porté sur le canal n .

Amélioration de la vitesse de commutation

Le courant de l'IGBT s'annule lentement lors de la phase d'ouverture en raison de la trop grande quantité de porteurs de charge stockée dans la base du transistor pnp. Afin d'augmenter la vitesse de commutation, la charge stockée dans la base pnp à l'état passant doit être diminuée. Cela peut être fait, soit en réduisant le volume total de la base du transistor pnp, soit en réduisant la concentration des porteurs en excès. Les méthodes destinées à augmenter la vitesse de commutation sont [10]:

- Réduire la durée de vie des porteurs en excès;
- Limiter le ratio courant de trous et courant total (Injection efficiency);
- Utiliser une structure avec une couche tampon

Au final, on s'aperçoit alors qu'il existe un compromis à réaliser entre la chute de tension à l'état passant et la vitesse de commutation du dispositif comme dans l'ensemble des composants de puissance bipolaires.

1.2.3 Les différentes structures d'IGBTs

Il existe plusieurs « types » de composants IGBT, qui selon leurs structures, ont des comportements physiques et performances électriques différents. Il faut avant tout distinguer deux technologies de conception « fondamentales » qui sont la technologie dite « planar » et la technologie dite « trench ». Une différence majeure existe, au niveau de la grille de commande, entre ces deux composants et influe de façon fondamentale sur le comportement électrique du dispositif. Le transistor IGBT est spécialement apprécié en moyenne tension (700V à 3,5kV) car la fréquence de commutation y dépasse rarement quelques dizaines de KHz.

1.2.3.1 La structure planar

La technologie est dite planar ou « latérale » faisant référence à son canal MOS qui est latéral/horizontal (*figure 1.5*). Dans cette technologie, on pourra référencer les structures suivantes : NPT pour « Non Punch Through », PT pour « Punch Through », et plus récemment SPT pour « Soft Punch Through ». La structure NPT est la structure « basique » d'un IGBT. Afin d'obtenir les autres structures (PT et SPT), le principe est de partir de la structure NPT (*figures 1.3 & 1.5*) classique à laquelle on aura ajouté une couche que l'on appelle buffer ou tampon.

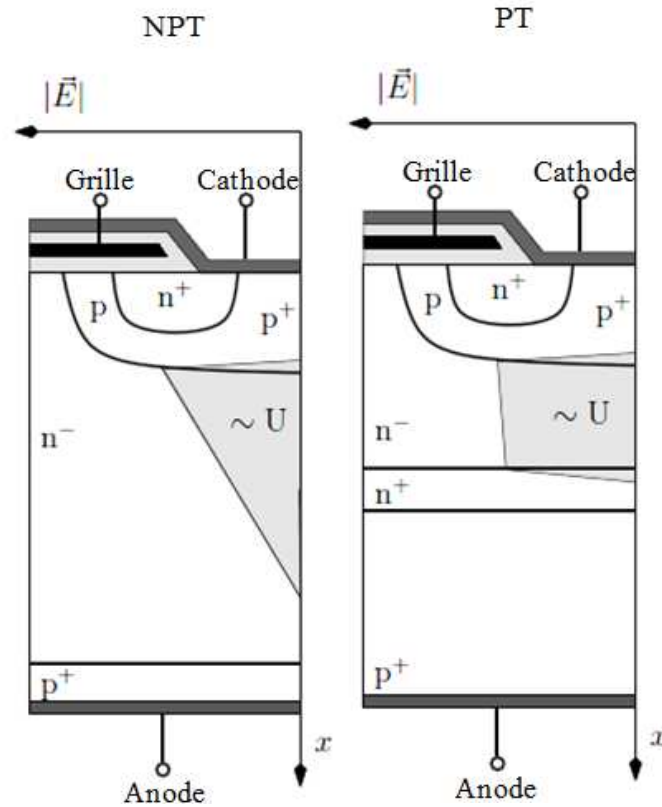


Figure I.5: Comparaison entre les structures des IGBTs: non-punch-through (NPT), punch-through (PT),

Principe de la structure NPT

La structure du transistor IGBT NPT est très proche de celle du transistor MOSFET vertical [11]. La différence principale réside dans la présence d'une couche p^+ , à la place du drain du transistor MOSFET, qui injecte des porteurs minoritaires dans la base et devient ainsi le collecteur (anode) du transistor IGBT. Cette structure est appelée Non-Punch-Through car la base est suffisamment profonde pour que la couche de déplétion ne puisse jamais atteindre la couche d'injection p^+ lorsque le transistor IGBT est dans un état bloqué. Quand le transistor IGBT est en conduction, le canal du transistor MOSFET injecte des électrons dans la base et permet un effet transistor dans la partie bipolaire $p^+n p$. Par rapport au courant total, le courant d'électrons circulant dans le canal du transistor MOSFET est réduit de la quantité du courant de trous circulant directement de la base n^- vers l'émetteur p . Le principe de neutralité électrique (eq.I.5) permet une densité d'électrons dans la base supérieure à la densité due au dopage, ce qui réduit sa résistivité effective.

$$n = p + N_D \text{ et } \sigma_n(x) = q\mu_n n > q\mu_n N_D \quad (\text{Eq I.5})$$

Ainsi, en première approche la résistivité de la base est inversement proportionnelle à la densité de courant et la chute de tension sur la base ne dépend pas du courant traversant l'élément. Par conséquent, la chute de tension à l'état passant sur le transistor MOSFET de puissance est réduite au prix d'une chute de tension supplémentaire sur la jonction directe

collecteur-base. La base, assurant la tenue en tension du transistor IGBT au blocage, est toujours plus grande que la longueur de diffusion des porteurs minoritaires et le gain bipolaire en courant reste malheureusement bas (typiquement compris entre 0,5 et 2) [12]. On garde ainsi une certaine rapidité pour des pertes en conduction réduites par rapport au transistor MOSFET de puissance [13]. Si les avantages sont évidents en régime statique, cette méthode comporte quelques inconvénients en régime dynamique. Lorsque l'on veut bloquer le transistor IGBT, les porteurs minoritaires excédentaires doivent être retirés et une traînée de courant apparaît. Selon la fréquence de commutation recherchée, un optimum doit être trouvé pour le dimensionnement du collecteur (gain bipolaire) afin de conserver une faible chute de tension en saturation à l'état passant, mais avec des pertes au déclenchement raisonnables.

La présence d'une double couche n^+ et p^+ pour l'émetteur fait apparaître une structure proche de celle d'un thyristor. Si la résistance de shunt R_{sh} ou le courant la traversant est trop important, une polarisation positive peut apparaître sur la jonction base-émetteur du transistor parasite n^+p^+n émetteur-base (figure I.6). Lorsque ce transistor est activé, des électrons transitent directement de l'émetteur n^+ vers la base n et le transistor IGBT, ne pouvant plus être contrôlé par sa tension de grille, se comporte comme un thyristor. Ce phénomène, appelé latch-up, est une des principales limitations de la densité de courant admissible par un IGBT. Un soin tout particulier doit être apporté à la géométrie de l'émetteur et à la qualité des contacts métalliques émetteur-émetteur pour reporter au maximum le courant de seuil d'enclenchement de ce transistor indésirable.

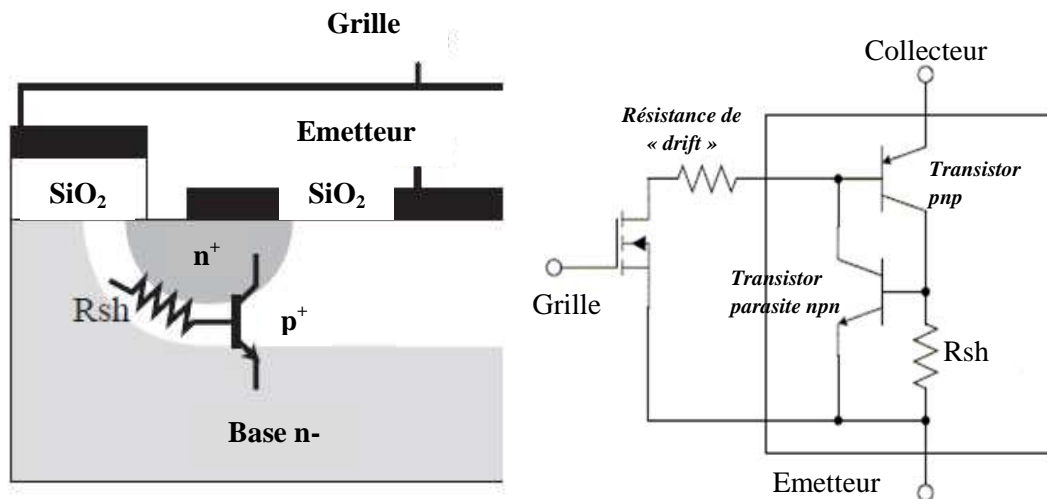


Figure I.6 : Transistor npn parasite et transistor pnp

Principe de la structure PT

Si la couche d'appauvrissement dans un IGBT à couche tampon s'étend à travers l'ensemble de la base du transistor *pnp* qui est faiblement dopée, le champ électrique a une forme trapézoïdale avec une augmentation accrue de la tension anode cathode (u_{AC}). Les IGBT avec la présence d'une couche tampon sont désignés sous le nom d'IGBTs « punch through » (PT). En effet, punch-through signifie perçage de la jonction n^-p^+ opposée au champ électrique (*figure 1.5*). La présence d'une couche tampon ne nécessite pas que l'ensemble de la base faiblement dopée soit effectivement appauvrie pendant les phases transitoires de tension ou en régime permanent. Les IGBT sans couche de tampon sont appelés « non punch through » ou IGBTs NPT. On s'aperçoit également que la tension de claquage U est maximale lorsque le niveau de dopage est le plus faible à savoir dans la région épitaxiale et cela quelles que soient les différentes structures.

La technologie Punch through (PT), utilisée à partir de la structure NPT pour la fabrication de transistors IGBTs, permet de diminuer les pertes en conduction en raccourcissant la base [14]. Le blocage de la tension est focalisé dans une portion de la base proche de l'émetteur où un dopage faible est nécessaire (grande résistivité). Une décroissance plus rapide du champ électrique, obtenue par un dopage n plus important, est possible dans la zone de la base proche du collecteur. Le profil du champ électrique résultant le long de la base est trapézoïdal. Une partie de la base est remplacée par une extension du collecteur (haute conductivité) sur un wafer standard de 100 μm . Cette structure est normalement fabriquée à partir d'une base de silicium dopée n (couche du collecteur), sur laquelle la couche tampon et la base sont ajoutées par croissance épitaxiale. Les autres couches sont ensuite diffusées. Le collecteur est beaucoup plus épais que nécessaire et doit être fortement dopé pour que sa résistance soit négligeable. Le gain bipolaire est élevé et ne peut plus être contrôlé par le niveau de dopage de l'émetteur [15] [16]. Pour conserver des pertes en commutation faibles, la durée de vie des porteurs dans la zone tampon doit être réduite par irradiation ou par d'autres méthodes [17] [18]. Le développement des techniques de contrôle de la durée de vie des porteurs reste le problème majeur de l'amélioration des performances des transistors IGBTs PT. L'inconvénient principal de la structure PT est le coût de fabrication des couches épitaxiales, en particulier pour des tensions de blocage élevées ($U > 1,2\text{kV}$) [19] [20].

En raison du contrôle de la durée de vie des porteurs, la concentration en excès des porteurs dans la base faiblement dopée de l'IGBT PT possède un fort gradient. Ainsi, le courant de trous est majoritairement un courant de diffusion. La charge stockée dans la base large se trouve alors moins importante que dans le cas d'une structure NPT, ce qui implique une évacuation plus rapide des porteurs lors de la phase d'ouverture du composant (ou blocage).

Plus récente, la structure Soft-Punch-Through (SPT) [21] présente le même principe de fonctionnement qu'une structure PT. Outre les avantages offerts par ce type de structure, comme le profil du champ électrique ou la réduction de la résistance R_{ON} (par la réduction de l'épaisseur de la base), sa couche tampon est dopée de façon graduelle. Néanmoins, le principe du SPT met surtout en avant une optimisation du profil de dopage de la couche tampon qui permet, au composant, d'avoir une commutation plus douce à l'ouverture. Cela permet alors de limiter les interférences électromagnétiques provoquées lors des commutations dures à fort di/dt et dv/dt .

1.2.3.2 La structure trench

La particularité de cette technologie réside en la conception de la grille de commande du MOS, qui est devenue, par rapport à la structure planar, verticale et « enterrée » (*figure 1.7.a*). De ce fait, les flux de courants au sein du composant deviennent totalement verticaux et adoptent donc des trajectoires optimisées au fonctionnement du dispositif.

Principe de fonctionnement

La réalisation des tranchées se fait grâce à la technologie RIE (Reactive Ion Etching) et a été appliquée en premier pour des dispositifs MOS [22]. L'utilisation d'une structure de grille en « U » (UMOS) a permis d'améliorer les performances du composant, par rapport à un DMOS. Par cette technique, il a été possible de réduire le R_{ON} grâce à l'élimination de la résistance de JFET (*figure 1.7.b*) et à une plus grande densité de courant dans le canal MOS. Dans un IGBT, la chute de tension due à la partie MOS du composant ne représente qu'une petite portion de la tension totale à l'état passant, quand la durée de vie des porteurs, dans la région de drift de la base large, est grande.

Dans ces dispositifs, le courant de trous est beaucoup plus important que le courant d'électrons à cause du fort gain en courant du transistor *pnp*. Cependant, lorsque l'on souhaite atteindre des vitesses de commutation plus grandes, grâce au contrôle de la durée de vie des porteurs, le gain en courant du transistor bipolaire est réduit. Ainsi, la proportion s'inverse, et le courant de collecteur provient essentiellement du canal MOS. En conséquence, il devient important de réduire la résistance au passage du flux d'électrons afin de réduire la chute de tension à l'état passant.

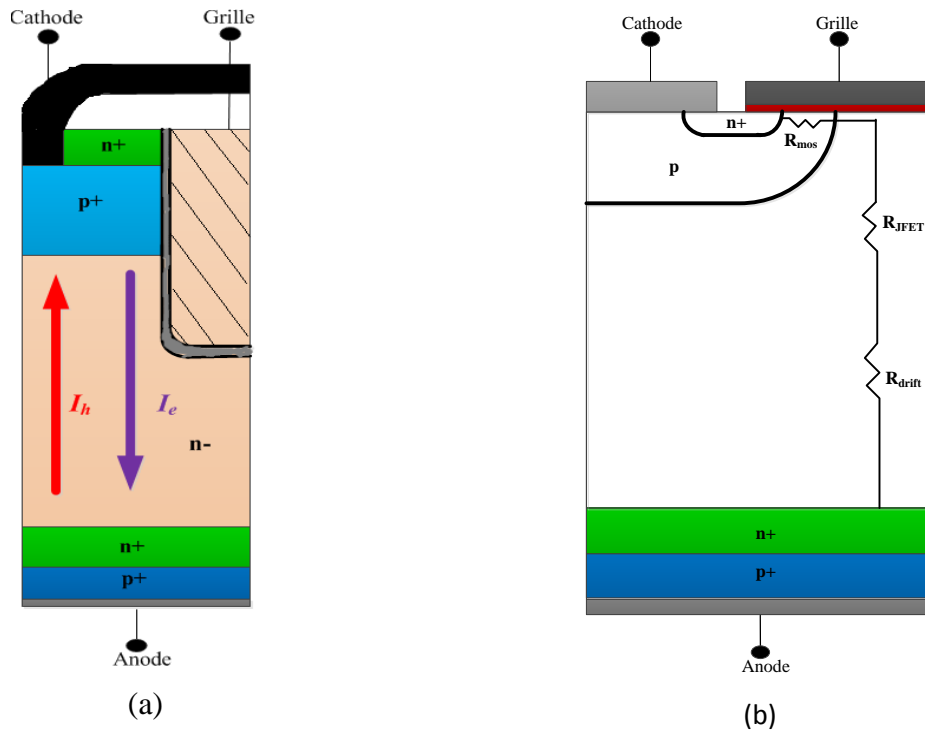


Figure 1.7 : Représentation : a) d'une structure Trench avec couche tampon et flux de courants ; b) des résistances dans une structure planar.

Par l'utilisation d'une grille en tranchée, les flux de courants deviennent verticaux, comme représentés sur la *figure 1.7.a*, aboutissant ainsi à l'élimination de la résistance de JFET ou résistance de la couche d'accumulation. De plus, comparé à une structure latérale, la topologie à tranchée permet d'augmenter la densité de courant dans le canal. Il en résulte alors de meilleures performances électriques à l'état passant. Concernant le niveau de courant de latch-up, celui-ci se trouve être de valeur bien supérieure à celle présentée par les structures classiques type planar. En effet, l'amélioration de la trajectoire des flux de trous, au sein du composant, ainsi que la dimension plus réduite des caissons amènent une réduction de la résistance de latch-up.

Le transistor IGBT à champ limité (FS/SPT)

L'IGBT Field Stop (*figure 1.8*) a une distribution de champ électrique trapézoïdale comme le transistor IGBT PT mais utilise les procédés de fabrication NPT. La couche d'arrêt du champ ressemble à la couche tampon du transistor IGBT PT mais est nettement moins dopée. On peut alors encore contrôler le gain bipolaire par le dopage du collecteur diffusé et les pertes en régime dynamique sont faibles sans devoir diminuer la durée de vie des porteurs [23]. Cette technologie est spécialement adaptée pour le blocage de tensions élevées, lorsque la longueur de la base nécessaire correspond à l'épaisseur d'un wafer standard (2,7kV à 3,3kV). On peut également obtenir des éléments de 600 à 1200 V en utilisant une technologie de wafers minces (60-70 μm).

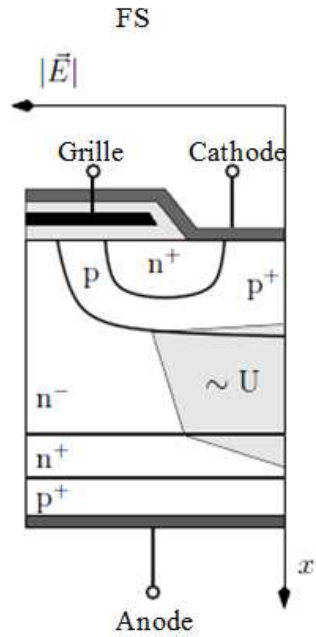


Figure I.8 : Structure de l'IGBT FS

1.2.3.3 Dépendance en température

On dénombre plusieurs mécanismes qui influencent le comportement en température d'un composant IGBT tels que la durée de vie des porteurs, la mobilité des porteurs, la tension de la jonction pn et la résistance de contact [24]. La durée de vie des porteurs augmente avec la température, conduisant ainsi à une plus forte densité de porteurs dans la base du transistor pn de l'IGBT, ainsi la tension à l'état passant est plus faible. En même temps, lors de la phase de fermeture, il s'y produit de grandes pertes en commutation causées par une plus grande quantité de charges stockées [13]. Toutefois, la mobilité des porteurs diminue avec la température, ce qui provoque une augmentation de la résistance dans le canal MOS ainsi qu'une chute de tension dans la base du transistor pn [13] [25] [26] [27]. La tension de polarisation de la jonction base émetteur diminue avec la température tandis que la température de contact augmente [24].

Si le coefficient de température est positif ou négatif, ces effets s'annulent en partie et cela dépend de la structure même du composant IGBT. Un coefficient de température positif à l'état passant est souhaitable afin d'équilibrer les courants dans les cellules d'IGBTs. En ce qui concerne le comportement dynamique de l'IGBT, il doit être mentionné que la tension de seuil du MOS diminue avec l'augmentation de la température. En outre, le gain en courant des transistors pn inhérents augmente avec la température en raison de la durée de vie accrue des porteurs [13] [28], qui augmente la capacité de sortie de l'IGBT et freine lors de la phase d'ouverture de la tension.

I.3 Défaillance des modules IGBTs

Dans les applications réelles, en particulier dans les systèmes de puissance embarqués, les modules IGBT sont soumis à de nombreuses formes de contraintes qui peuvent se combiner partiellement ou totalement de façon très variable. Certaines sont accidentelles et correspondent à des régimes anormaux provoqués par l'environnement du composant (défaut du circuit de commande, d'une autre partie du convertisseur, du système incluant le convertisseur ou causes accidentelles complètement externes). La plupart du temps, elles conduisent à une défaillance immédiate à moins que leur développement ne soit interrompu par un dispositif de protection.

I.3.1 Cyclages thermiques

La fatigue thermique représente une des causes principales de défaillance des modules IGBT. Son impact varie selon le type de sollicitations subit par le module et selon le type de boîtier utilisé. Les composants de moyennes et fortes puissances utilisés dans le domaine de la traction ou dans l'automobile sont contraints par deux types de cycles thermiques, dits actifs ou passifs [29].

I.3.1.1 Cyclages actifs

On parle donc de cycles actifs (ou de puissance, " Power cycling "), lorsque le flux de chaleur est issu de la dissipation de puissance dans les puces (conduction et commutation), dans un mécanisme d'auto-échauffement. Dans ce régime, les élévations de températures (amplitudes des cycles de températures ΔT) en différents points de l'assemblage dépendent de la dynamique de variation de la puissance dissipée dans les puces [30]. L'assemblage, constitué d'un ensemble de couches dont la surface et l'épaisseur augmentent progressivement depuis la puce vers la semelle (*figure I.9*), peut être caractérisé approximativement par différentes constantes de temps thermiques, qui vont en croissant. La constante de temps thermique dans la puce est de l'ordre de quelques 10ms tandis que celle de la semelle se compte en minute. La période des variations de puissance dissipée au sein de la puce doit donc être mise en perspective de ces constantes de temps thermiques.

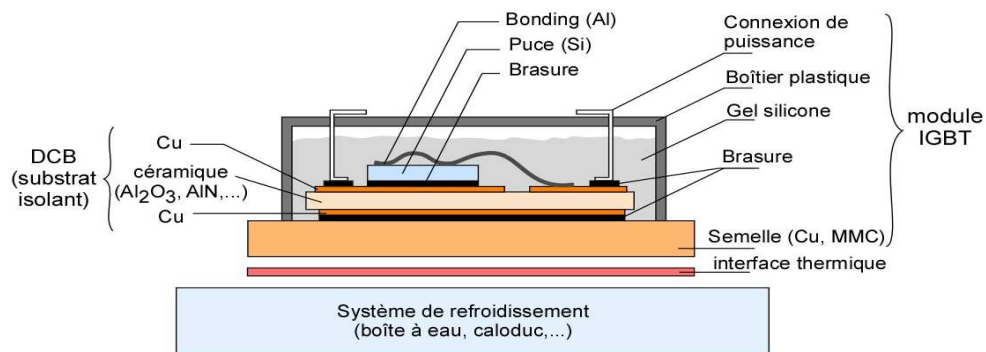


Figure I.9 : Structure classique d'un assemblage dans un module

Ainsi, pour des cycles dits " courts " (quelques secondes), seule la puce et son environnement proche verront des variations de températures. La fatigue thermique concernera essentiellement la métallisation puce, les fils de câblages et la brasure de la puce. Les variations observées dans les applications classiques sont de l'ordre de quelques dizaines de degrés Celsius au maximum. Pour des cycles prolongés (quelques dizaines de secondes ou plus), la dynamique du flux de chaleur sera de moins en moins filtrée par les couches basses, les variations de température iront en augmentant dans l'ensemble de la structure et la fatigue thermique concernera finalement la totalité de l'assemblage (*figure I.10*).

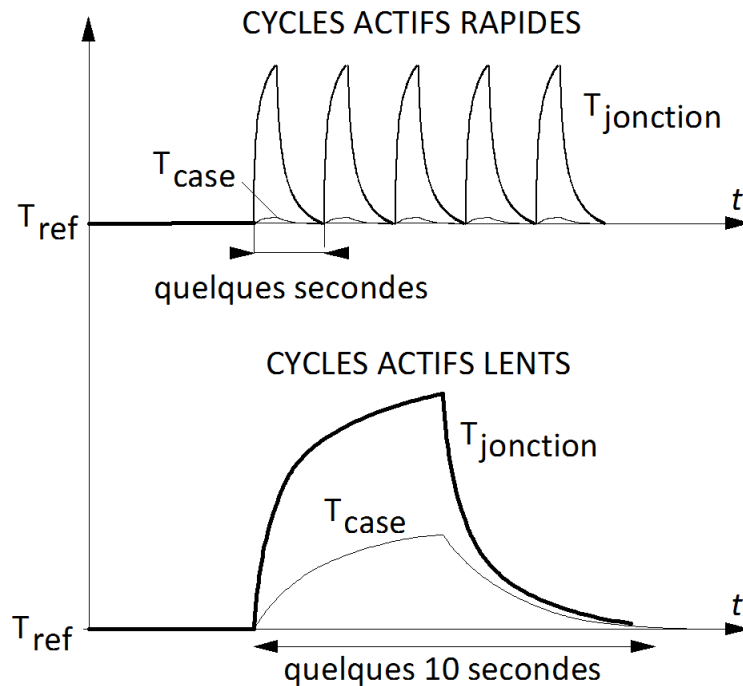


Figure I.10 : Différents types de cyclages actifs

Dans les systèmes réels, la dynamique du cyclage actif correspond à trois formes d'excitation :

- Les variations de pertes dues au découpage. Les fréquences de découpage étant maintenant systématiquement supérieures à 5kHz (période de 0,2ms) dans les applications de moyenne puissance, les variations de températures correspondantes dans l'assemblage sont inférieures au degré Celsius et peuvent être ignorées.
- Les variations des pertes dues aux fréquences de modulation dans des convertisseurs tels que les onduleurs. Ces fréquences varient approximativement entre le hertz (période de 1s) et quelques centaines de hertz (période de quelques ms). Cette forme d'excitation, rarement considérée dans les études en cyclage actif, peut pourtant provoquer des variations de température de plusieurs dizaines de degrés Celsius sur les puces, par exemple dans un entraînement électrique en régime de basse vitesse.

- Les variations de pertes dues aux variations de régimes de fonctionnement à l'échelle du système et dont les périodes sont beaucoup plus importantes (≥ 1 minute). C'est principalement cette troisième configuration qui est considérée dans les études et les analyses.

Les méthodes de test en laboratoire sont basées sur la génération de cycles à amplitude et période fixées, de façon à disposer de résultats dans des conditions parfaitement identifiées et contrôlées. Une des limitations de cette approche concerne le fait que les cycles observés dans des profils de mission réels sont très variables en amplitude comme en durée. C'est une difficulté majeure des études sur la durée de vie des composants, car la pertinence des extrapolations effectuées à partir de mesures à cycles constants reste à démontrer.

I.3.1.2 Cyclages passifs

Le cyclage passif correspond à des variations de température imposées par l'environnement de façon naturelle (changement jour-nuit, changement d'altitude, démarrage à froid) ou artificielle (système proche imposant des variations de la température ambiante). Ces variations sont généralement lentes en regard de l'ensemble des constantes de temps de l'assemblage. Les températures des différentes couches sont alors identiques et suivent directement l'évolution imposée par l'environnement.

I.3.2 Conséquence des cyclages actifs et passifs

Ainsi les cyclages actifs et passifs engendrent une dégradation au sein du module IGBT à savoir de la puce jusqu'au substrat. De nombreux travaux ont déjà été réalisés sur les effets des cyclages passifs. Qualitativement, leurs effets sont maintenant bien connus. Ils sont principalement d'ordres thermomécaniques et résultent de la nature de l'assemblage type utilisé dans les modules de puissance, qui conduit à juxtaposer des couches très distinctes tant sur le plan des matériaux que des dimensions [31]. Les cyclages, combinés avec les importantes différences de coefficient de dilatation thermique CTE (Coefficient of Thermal Expansion), induisent une fatigue thermique dont l'évolution et l'ampleur dépendent de la zone considérée et de la nature des cycles.

Par conséquent, la conséquence immédiate du cyclage actif sera une dégradation rapide et accrue sur toute la partie supérieure d'un module de puissance alors que pour les cyclages passifs, la dégradation se fera surtout sur la partie inférieure du module de puissance. Dans le *tableau I.1*, nous énumérons les différents matériaux avec leur conductivité thermique et CTE respectives mise en jeu au sein d'un module de puissance.

		CTE (ppm/°C)	Conductivité thermique (W.m ⁻¹ K ⁻¹)
Al	Métallisation puce	23,6	238
	Métallisation DAB		
Cu	Métallisation DBC et AMB	16	390
	Semelle		
Si	Puce	2,6	150
SiC		2,7	380
PbSn ₅ Ag _{2,5}	Brasure	29	23
SnAgCu		20-30	30-55
AlN	Céramique substrat DBC ou AMB	4,2	260
Al ₂ O ₃		8,1	20-30
Si ₃ N ₄		2,7-3,4	60
AlSiC	Semelle	6,5-12	180-220

Tableau I.1 : Caractéristiques des différents matériaux mis en jeu dans les modules IGBT pour une température de 25°C.

I.3.2.1 Dégradation sur la partie supérieure des modules

Le cyclage actif a particulièrement un impact considérable sur la partie supérieure de l'assemblage, depuis la brasure basse (puce-DBC), d'une surface de plusieurs cm² jusqu'à la métallisation des puces et aux fils de câblages qui ont un diamètre de quelques centaines de µm. La fatigue qui en résulte va progressivement provoquer l'apparition et le développement de fissures et de fractures, à plus ou moins grande échelle. Ainsi, ces dégradations s'apparentent notamment au niveau de la puce à des décollements et des fissures de fils de câblage ainsi que des craquelures de la métallisation de la puce.

Dégradation fils de câblage

La levée des fils de câblage est l'un des principaux modes de défaillance observée dans les modules de puissance [32] [33] [34]. La différence de CTE entre l'aluminium (23-24 ppm/K) et le silicium (2,6 ppm/K) impose de fortes contraintes thermomécaniques sur l'interface Fil/Puce lorsque la puce est soumise à des variations de température. Cela conduit à une dégradation qui commence par l'apparition de fissures au niveau du contact avec la métallisation comme illustré sur la *figure I.11.a* [35]. Ensuite ces fissures se propagent et conduisent à la levée complète du fil.

De plus, les variations de température des fils (liées à la dissipation de puissance dans les puces et éventuellement à l'auto-échauffement des fils) résultent en des phases de dilatation/compression de celui-ci et peuvent être responsables de l'apparition de fractures au niveau des pieds de fil de câblage (*figure I.11.b*)

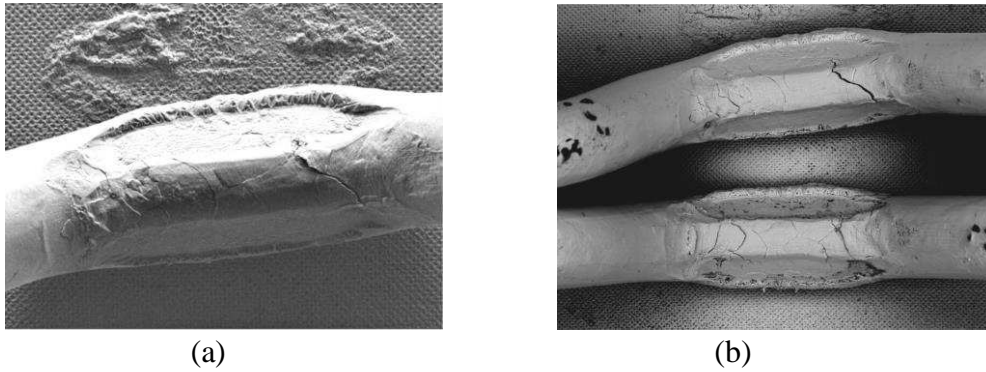


Figure I.11 : Dégradation des fils de câblages : (a) Décollement (b) Fissures [35]

Dégradation niveau puce

De nombreuses études ont été menées sur des modules de puissance IGBTs soumis à des cycles thermiques de grandes amplitudes (95°C et 155°C) [36] [37] [38]. La *figure I.12* montre l'état de la couche de métallisation (située au-dessus de l'émetteur d'un transistor IGBT) avant et après cyclages actifs. Nous pouvons observer des émergences de lignes de glissement et des fissures qui se propagent au niveau de la surface de la couche de métallisation. On en déduit un début de ce qu'on appelle une reconstruction de la métallisation. Cette dégradation sur la métallisation en aluminium fragilise les connexions, réduit la section active de la puce et entraîne une augmentation de la résistance de contact [39], [40], [41], [42].

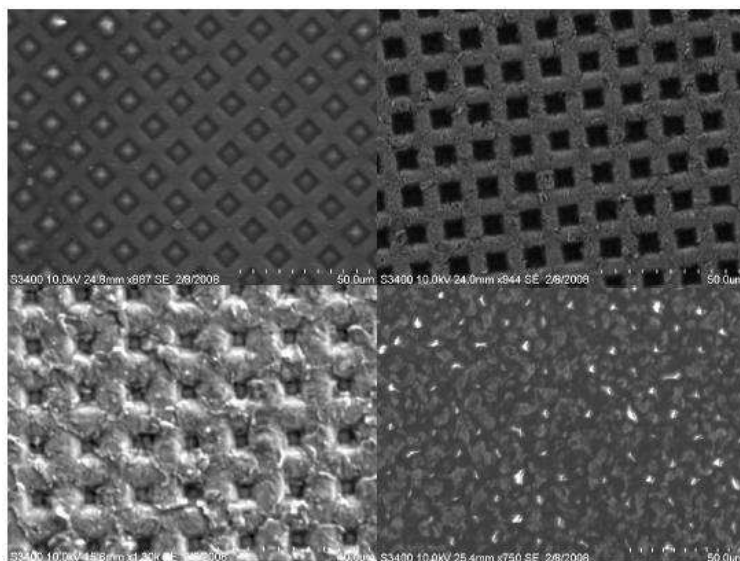


Figure I.12 : Reconstruction de la métallisation d'émetteur d'un transistor IGBT après cyclage actif [43]

1.3.2.2 Dégradation sur la partie basse des modules

Dégradation du DBC

Les grandes amplitudes de variation de température entraînent un phénomène d'écrouissage du cuivre du DCB avec un durcissement de cette métallisation. Il en résulte lors de la répétition de cycles de température une augmentation des contraintes mécaniques subies par la céramique jusque dans le pire des cas atteindre la limite de rupture de celle-ci (figure I.13) et, à terme, au décollement du cuivre des céramiques [44] [45].

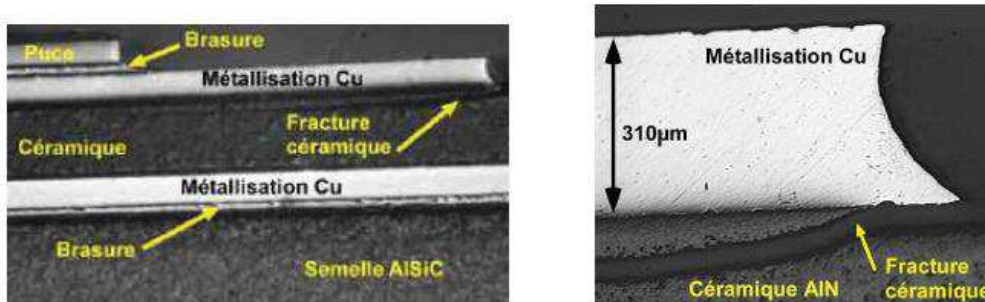


Figure I.13 : Apparition de fissures dans la céramique sous la métallisation après un cyclage thermique passif variant de -30°C à 180°C (à gauche), agrandissement au niveau de la fracture (à droite) [45]

Ces dernières dégradent les performances électriques du composant, soit sur le plan de l'échange thermique, soit sur le plan de la résistance d'accès à la puce [46] [47]. Toujours de façon qualitative, la surface des interfaces et l'écart de CTE sont deux facteurs majorant de la fatigue thermique, à contrainte thermique donnée. La nature des cycles a évidemment une influence directe sur la nature et la durée des dégradations. Dans le cas de cyclages actifs, et notamment pour des cycles de faible durée, les contraintes thermiques sont "graduées" depuis la face supérieure vers les couches basses ce qui conduit à une compétition d'effets qui dépend de la dynamique du cyclage.

1.4 Banc de test pour modules IGBTs

Les puces d'IGBT sont encapsulées sous diverses formes. On peut les trouver en éléments discrets ne comportant qu'une seule puce IGBT avec ou sans diode de roue libre montée en antiparallèle. De plus, on peut les trouver embarqués dans des modules, où les puces IGBT sont montées en parallèle afin d'obtenir le calibre en courant désiré. Dans ces modules, on trouve des associations plus ou moins complexes de puces d'IGBT. Ainsi, il existe des modules ne comportant qu'une puce d'IGBT avec une diode de roue libre montée en antiparallèle, et d'autres au sein desquels des systèmes électroniques plus complexes sont mis en place. Par exemple, des hacheurs, les bras de pont, les ponts en H ou triphasés (*six-pack*) [48] [49].

Il existe même des modules offrant des solutions complètes, tels que les CIB (*converter, inverter, brake*) [50] ou PIM (*power integrated module*), réunissant dans un même boîtier : un pont redresseur à diodes, un hacheur de freinage, ainsi que les six IGBT de l'onduleur avec leurs diodes de roue libre. Quant aux modules dits «intelligents » ou IPM (*intelligent power module*), ils incluent en plus le circuit de commande et différents capteurs chargés de mettre en évidence un échauffement de température excessif, une surcharge ou un court-circuit [51] [52].

Pour mener à bien des tests de vieillissement sur les modules de puissance (IGBTs principalement), il est important de considérer les bancs de tests existant à l'heure actuelle. Ces bancs de tests sont utilisés pour différents modes de commutation afin de comprendre les phénomènes électriques mis en avant aux seins du transistor IGBT. Initialement, ces bancs de test sont réalisés pour faire du monocoup. Afin de mener une étude de vieillissement, les bancs de test sont adaptés pour faire du multi-coup (cyclages actifs).

Ainsi, nous proposons de faire l'inventaire des bancs de test pour les 3 modes de commutation que sont : le mode de commutation dure sous charge inductive, mode de court-circuit, et le mode d'avalanche. Pour les deux derniers, ceux-ci sont des modes de régimes extrêmes. Ainsi ce type de cyclage associée aux régimes extrêmes plus particulièrement le mode de court-circuit, permet de suivre et de comprendre les indicateurs de dégradation menant à la défaillance voir la destruction complète du module.

I.4.1 Aire de sécurité des IGBTs

L'aire de sécurité « *Surface Operating Area* » (SOA) est définie en tant que l'aire dans laquelle la trajectoire du point de fonctionnement dynamique se déplace sans qu'aucune défaillance menant à la destruction du composant. Il est important de considérer ces SOA de façon à préserver le composant des défaillances qui peuvent s'avérer destructrices dues à des surtensions ou à des sur-courants, notamment dans des applications de commutations dures sur charges inductives telles que les commandes de moteurs. En général, on distingue trois limitations formant l'aire de sécurité :

- A forts niveaux de tensions appliquées et à de faibles niveaux de courants, la tension maximale supportée est fixée par la tension de claquage. Celle-ci est déterminée par la base ouverte *N-drift* du transistor situé entre la région *pbase* et la région p^+ de l'anode.
- A forts niveaux de courants et à faibles niveaux de tensions d'anode, le courant d'anode maximum est limité par la mise en conduction du thyristor parasite et donc l'apparition du latch-up. Cette limitation est observée pour de forts niveaux de tension de grille. Ce phénomène se produit donc lorsque le courant d'anode

dépasse un certain niveau indépendamment de la tension appliquée au niveau de l'anode, même si celle-ci est relativement faible.

- En plus des limites de la SOA précédemment décrites, il y a une dernière limitation pour laquelle le courant et la tension sont simultanément importants. A cause de la forte dissipation de puissance au sein du composant dans ces conditions, une des limitations liée au produit courant-tension est l'élévation de la température dans la structure. La SOA est alors dictée par un phénomène lié à l'avalanche, qui est en fait le second claquage. Ce phénomène peut se produire durant deux phases de fonctionnement de l'IGBT. Ces phases ont lieu durant la commutation du composant avec une charge inductive comme schématisé par les formes d'onde du courant et de la tension à la *figure I.14*.

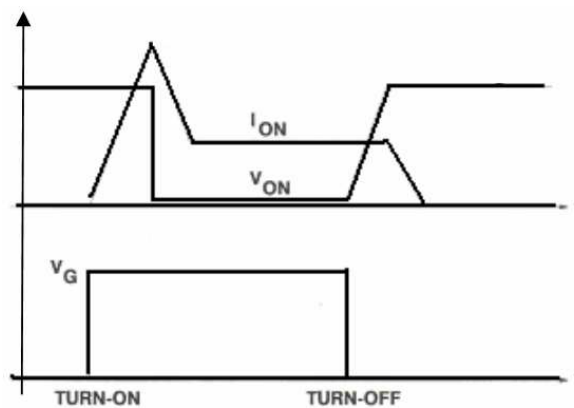


Figure I.14 : Formes d'ondes de la commutation de l'IGBT sous charge inductive.

A chaque cycle de commutation, à l'ouverture ou à la fermeture, le composant doit supporter la présence simultanée d'un fort niveau de courant le traversant et d'une forte tension appliquée à ses bornes. Ainsi, on dénombre quatre types de SOA que nous détaillerons par la suite :

- ✓ FBSOA (Forward Biased Safe Operating Area)
- ✓ RBSOA (Reversed Biased Safe Operating Area)
- ✓ SCSOA (Short-Circuit Safe Operating Area)
- ✓ ASOA (Avalanche Safe-Operating-Area)

1.4.1.1 Forward Biased Safe Operating Area (FBSOA)

La FBSOA de l'IGBT est une caractéristique importante pour les applications comportant des charges inductives qui est liée à la fermeture du composant dont un exemple est présenté à la *figure I.15* [53].

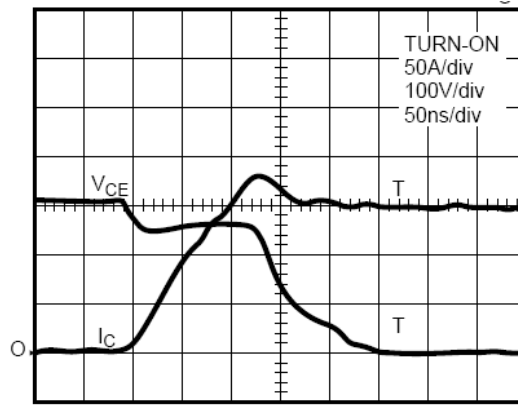


Figure I.15 : Formes d'ondes à la fermeture d'un composant IGBT sous charge inductive avec diode de roue libre [53].

La FBSOA de l'IGBT est définie par le courant maximal que peut supporter le composant sans que celui-ci ne rentre dans un mode de défaillance menant à la destruction du composant, alors qu'il y a saturation du courant d'anode. Durant ce mode de fonctionnement, les deux courants d'électrons et de trous traversent la région $N\text{-drift}$ du composant, et cette région supporte une forte tension d'anode. Le champ électrique établi dans cette région est alors assez élevé pour provoquer la saturation de la vitesse de dérive des porteurs. La charge positive nette dans la région $N\text{-drift}$ détermine la distribution du champ électrique dans cette région. En condition de blocage en direct (*Forward Blocking*), la charge dans la région $N\text{-drift}$ est égale à la concentration du dopage (N_D), ceci alors que dans des conditions de FBSOA la charge stockée est habituellement bien plus grande car la densité de courant de trous est plus importante que la densité de courant d'électrons de façon significative. Une augmentation de cette charge dans la région $N\text{-drift}$ provoque un changement du profil du champ électrique comme présenté à la figure I.16. Celle-ci présente la répartition du champ électrique en condition normale de fonctionnement et au blocage en condition de FBSOA [53].

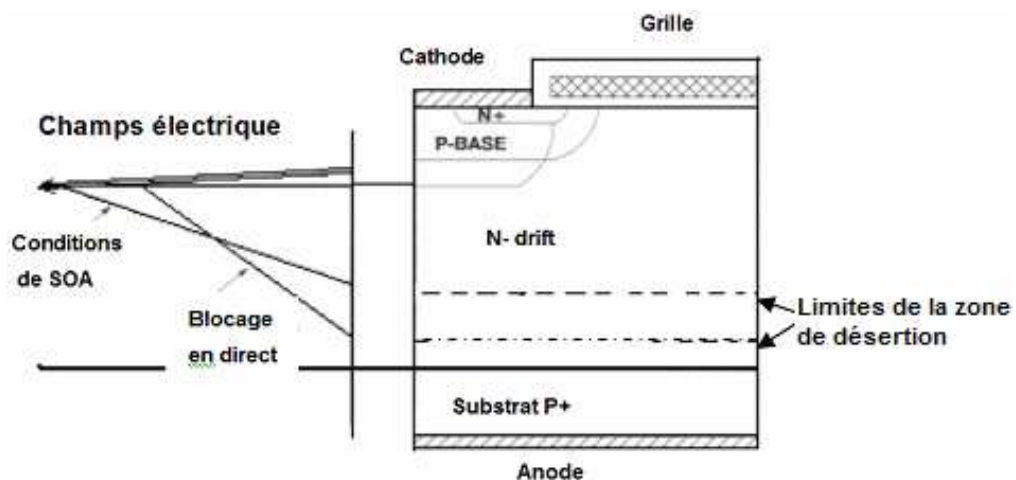


Figure I.16 : Altération du profil du champ électrique dans des conditions de SOA [53].

1.4.1.2 Reversed Biased Safe Operating Area (RBSOA)

L'aire de sécurité dite RBSOA prend toute son importance lorsqu'on considère la robustesse de l'IGBT à l'ouverture du composant. La *figure I.17* [54] représente un exemple de formes d'ondes (tension et courant) dans le cas de la mise en ouverture d'un IGBT sous charge inductive avec diode de roue libre.

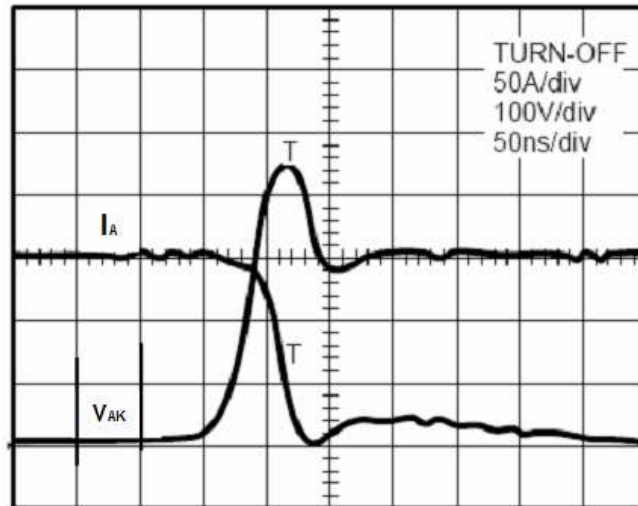


Figure I.17 : Formes d'ondes à l'ouverture d'un composant IGBT sous charge inductive avec diode de roue libre [54].

Sachant que la polarisation de l'électrode de grille est mise à zéro ou à une valeur négative, le courant traversant la région N- drift est exclusivement formé de trous (pour un IGBT canal N) après fermeture du canal et annulation du courant d'électrons. La présence de trous augmente la charge dans la région N- drift, provoquant une élévation du champ électrique au niveau de la jonction Pbase / N-drift. Cela dit, comme il n'y a pas d'électron dans la zone de charge d'espace, l'élévation du champ électrique dans les conditions de RBSOA peut être évaluée comme étant moins importante que dans les conditions de FBSOA.

De la même manière que dans le cas de l'analyse du FBSOA, la limite de claquage par avalanche dans les conditions de RBSOA est définie par la tension de claquage déterminée par cette charge supplémentaire. La *figure I.18* [54] représente des exemples d'aires de sécurité pour différents composants IGBT Mitsubishi. On constate que ces aires de sécurité sont quasiment carrées et qu'une limite de courant égal à deux fois le courant nominal est fixée par le constructeur indépendamment des tensions appliquées.

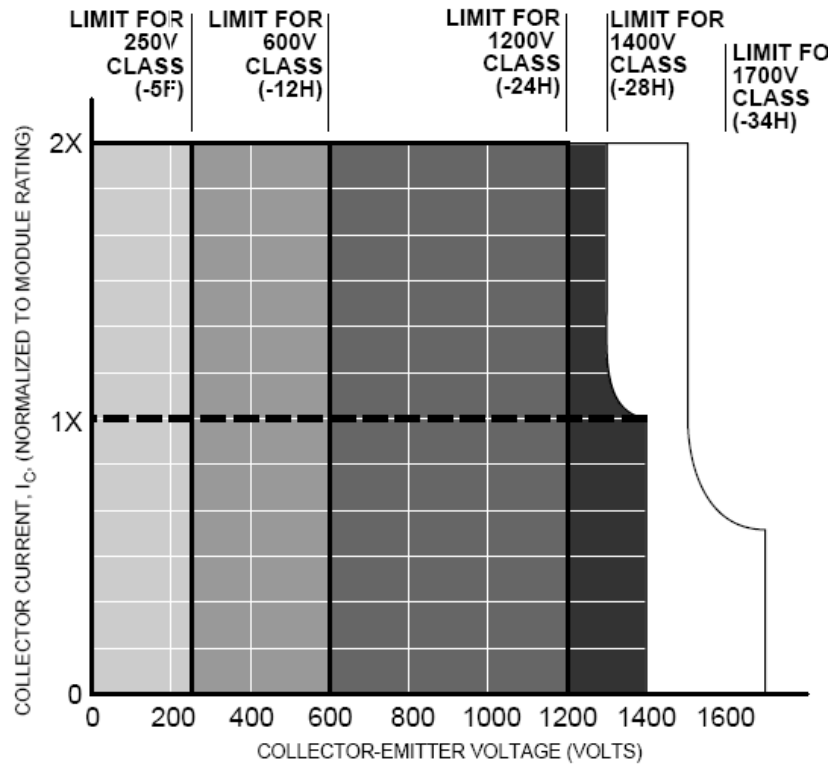


Figure I.18 : Exemples d'aires de sécurité RBSOA fournies par Mitsubishi pour des composants 250V, 600V, 1200V 1400V et 1700V [54].

Cette limite est liée à la densité de courant conçue pour ces puces silicium, ainsi qu'aux connexions internes utilisées dans les modules dans lesquelles sont embarquées ces puces. Parmi les paramètres influents sur la RBSOA, la figure I.19 [58] montre qu'on obtient des RBSOA plus larges lorsque le gain en courant du transistor PNP est réduit.

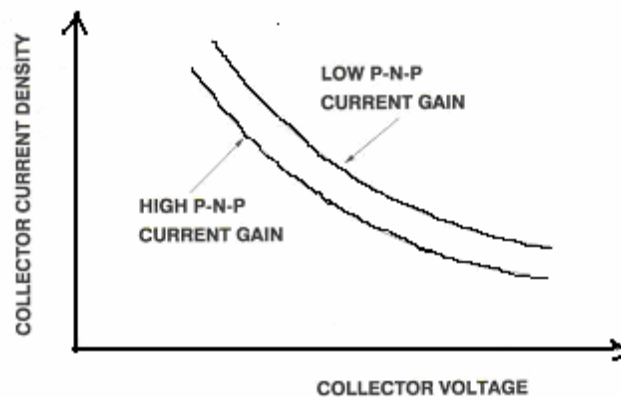


Figure I.19 : RBSOA d'un IGBT en fonction du gain en courant de la structure PNP [58].

1.4.1.3 Short Circuit Safe-Operating-Area (SCSOA)

La SCSOA qui dépend du comportement du composant sous des conditions de fonctionnement en court-circuit n'est pas si bien décrite dans la littérature, même si les fabricants donnent des informations sur la tenue en court-circuit des composants. Pourtant, la plupart des applications de conversion de puissance doivent être capable de supporter une

mise en court-circuit de la charge sans aucune détérioration de l'interrupteur de puissance. On distingue généralement deux principaux cas pour lesquels un composant IGBT se trouve en mode de court-circuit [55] [56] [57] [58] [59]:

- Cas 1 : Commutation d'un IGBT en mode de court-circuit représenté sur la *figure I.20.a* [50].
- Cas 2 : mise en court-circuit d'une charge mettant en mode de court-circuit un composant préalablement à l'état passant (*figure I.20.b*) [54]).

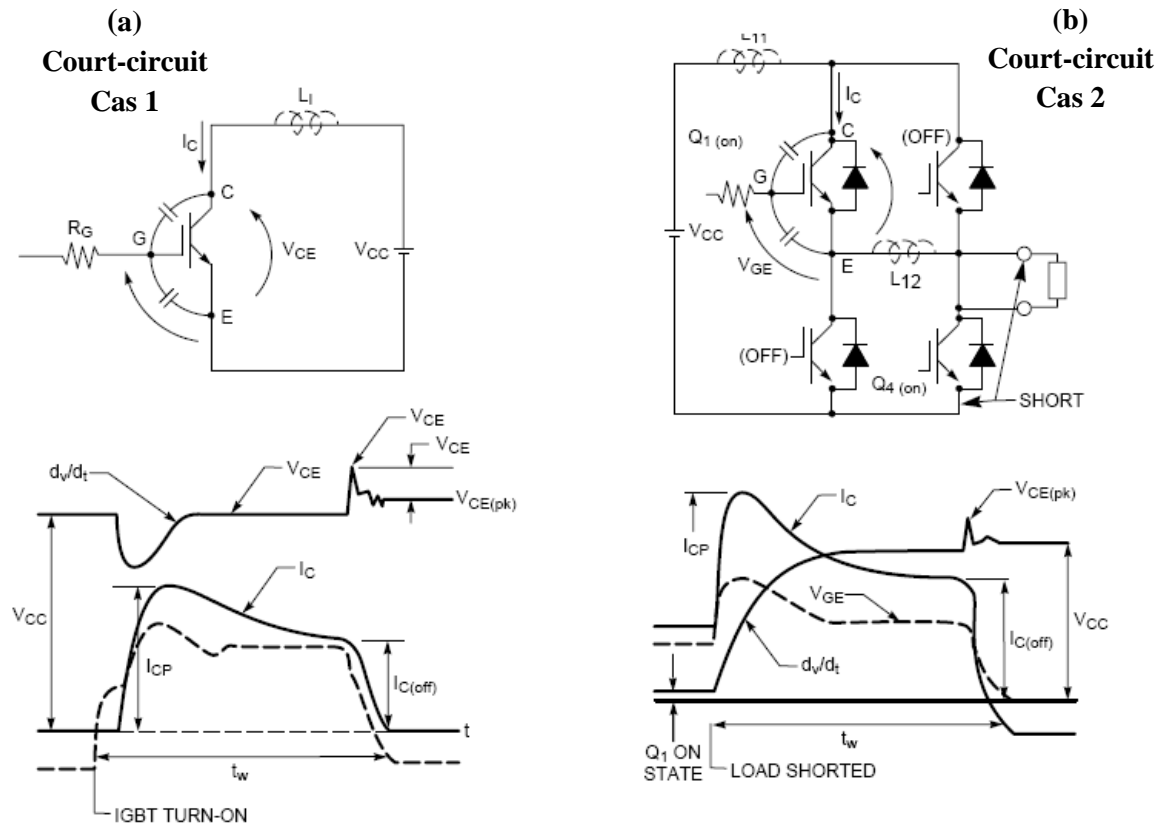


Figure I.20 : Schémas électriques et formes d'ondes de mise en mode de court-circuit d'un IGBT dans (a) : le cas d'une commutation d'un IGBT en mode de court-circuit. (b) : mise en court-circuit d'une charge mettant en mode de court-circuit un composant préalablement à l'état passant.

Dans le cas 1, lorsque l'IGBT se ferme, le temps de montée du courant I_A est déterminé par l'inductance filaire L_1 . En outre, la tension V_{AK} chute légèrement en dessous de V_{CC} du fait de l'apparition d'une tension aux bornes de L_1 . Ensuite V_{AK} retrouve sa valeur maximale égale à V_{CC} suivant un dV/dt couplé à la grille à travers la capacité de transfert C_{GK} causant une élévation momentanée de la tension de grille. Cette surtension de grille induit une intensification du flux d'électrons et de trous dans le composant induisant un pic de courant durant quelques microsecondes. La forte densité de courant mise en jeu provoque une élévation de la température interne contraignant la tension V_{AK} à chuter légèrement et se stabiliser autour de la valeur appelée courant de saturation.

Afin de protéger le composant de la destruction, le courant doit être coupé. Un temps maximal de mise en court-circuit est normalement spécifié (t_W) par les fabricants d'IGBT, souvent fixé à 10 μ s (temps mis à la logique de protection pour réagir). La valeur de la tension V_{AK} incluant cette surtension ne doit pas dépasser la valeur limite délimitant l'aire de sécurité SCSOA présentée à la *figure I.21*, alors qu'une limite de courant proche de dix fois le courant nominal ne doit pas être dépassée.

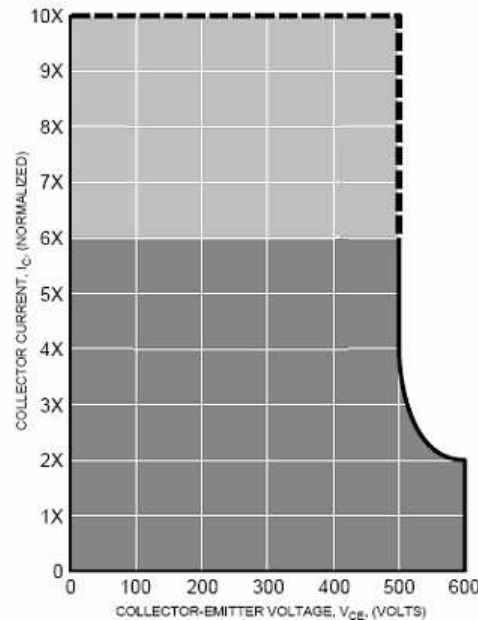


Figure I.21 : Exemple d'aire de sécurité SCSOA fournie par Mitsubishi pour des composants 600V [47].

En ce qui concerne le cas 2, la mise en court-circuit est réalisée alors que l'IGBT est déjà à l'état passant, la tension V_{AK} passe alors de V_{AKSAT} à V_{CC} . Le $\frac{dV_{AK}}{dt}$ durant la montée de la tension V_{AK} est plus grande, comparé à celui du cas 1 ; pour plus d'informations, se reporter à [55]. On distingue ainsi quatre principaux modes de défaillances représentés sur la *figure I.22*.

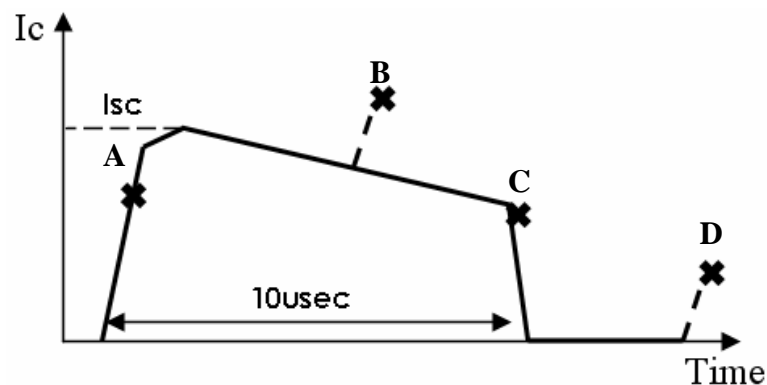


Figure I.22 : Différents modes de défaillances en mode de court-circuit.

La défaillance dite « mode A » se produit durant la fermeture de l'IGBT, tandis que celle nommée « mode B » se produit durant la phase de conduction du composant. La défaillance dite « mode C » se produit durant la phase d'ouverture du composant et enfin, la défaillance

dite « mode D » se produit plusieurs microsecondes après l'ouverture du composant alors qu'aucune tension de grille n'est appliquée.

I.4.1.4 Avalanche Safe-Operating-Area (ASOA)

L'aire de sécurité ASOA dépend du comportement du composant lors de commutations sous charge inductive sans diode de roue libre. Ce cas peut se produire lorsque la diode de roue libre a été détruite et se comporte comme un circuit ouvert. On peut alors définir une aire de sécurité très spécifique et qui est fortement liée à la RBSOA. D'ailleurs, la RBSOA n'est autre qu'une SOA liée à la commutation du composant sous charge inductive avec diode de roue libre.

Sous ce mode, l'IGBT doit être capable de supporter toute l'énergie stockée dans la charge inductive puisque la diode antiparallèle n'est plus prise en compte. Toutefois, il est rare de rencontrer ce mode de SOA. En effet il peut être utilisé pour quantifier la robustesse de l'IGBT comme cela est fait pour le MOSFET, qui ce dernier est le plus souvent utilisé en ASOA.

Comparaison IGBT symétrique et asymétrique de calibre 1200V

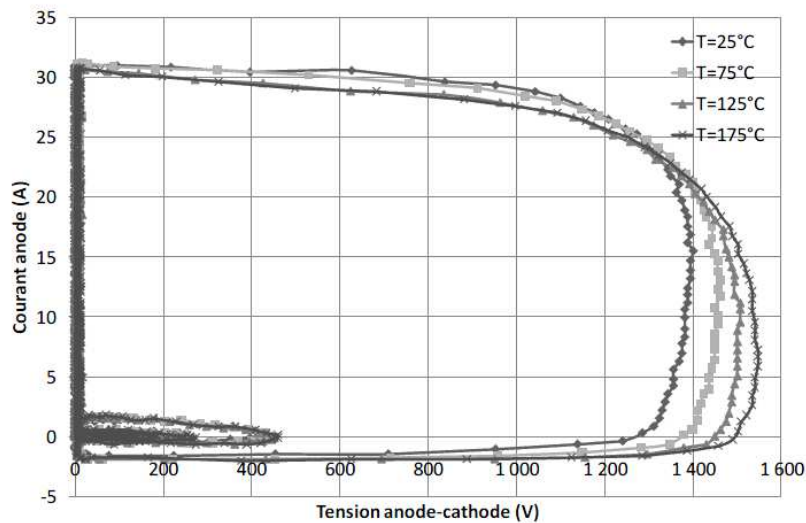


Figure I.23 : ASOA d'IGBT 1200V de type NPT pour différentes valeurs de température à courant d'anode de 30A [60].

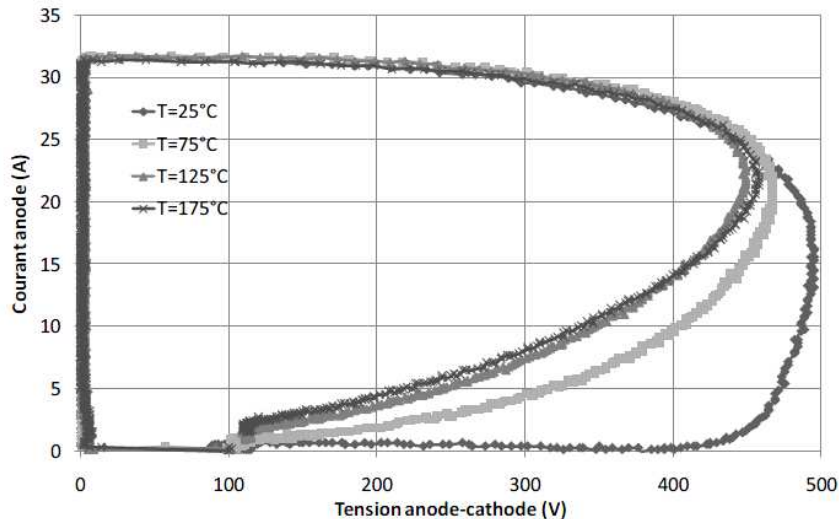


Figure 1.24 : ASOA d'IGBT 1200V de type PT pour différentes valeurs de température à courant d'anode de 30A [60].

Comme nous pouvons le voir sur les figures 1.23 & 1.24, la tension anode-cathode des IGBTs NPT n'évoluent que très peu en fonction de la température (l'ASOA reste relativement identique) alors que pour les IGBTs PT la tension-anode évoluent en fonction de la température. Il est à remarquer qu'il y a une conduction inverse concernant le NPT. Même si ces conditions de fonctionnement ne sont pas fréquemment mises en place, cette SOA comme la SCSOA sont très intéressantes à étudier puisqu'elles sont liées à la faculté du composant à s'ouvrir sous de fortes contraintes.

1.4.2 Protocole des tests (monocoup)

Dans cette partie, on s'intéresse à des bancs de test mono-coup et multi-coup (pour le cyclage). Il existe ainsi trois configurations possibles pour tester des modules IGBTs lors de leur fonctionnement. Le mode d'avalanche est rarement utilisé pour l'IGBT.

- Configuration en mode d'avalanche.
- Configuration en mode d'ouverture du composant sous test sous charge inductive avec diode de roue libre.
- Configuration en mode de court-circuit.

1.4.2.1 Configuration en avalanche

Cette configuration est principalement utilisée pour présenter les principales caractéristiques de l'IGBT pendant la phase de commutation à l'ouverture. La figure.1.25.a présente le schéma de principe du circuit test utilisé. La figure 1.25.b présente les chronogrammes pour l'étude de la commutation.

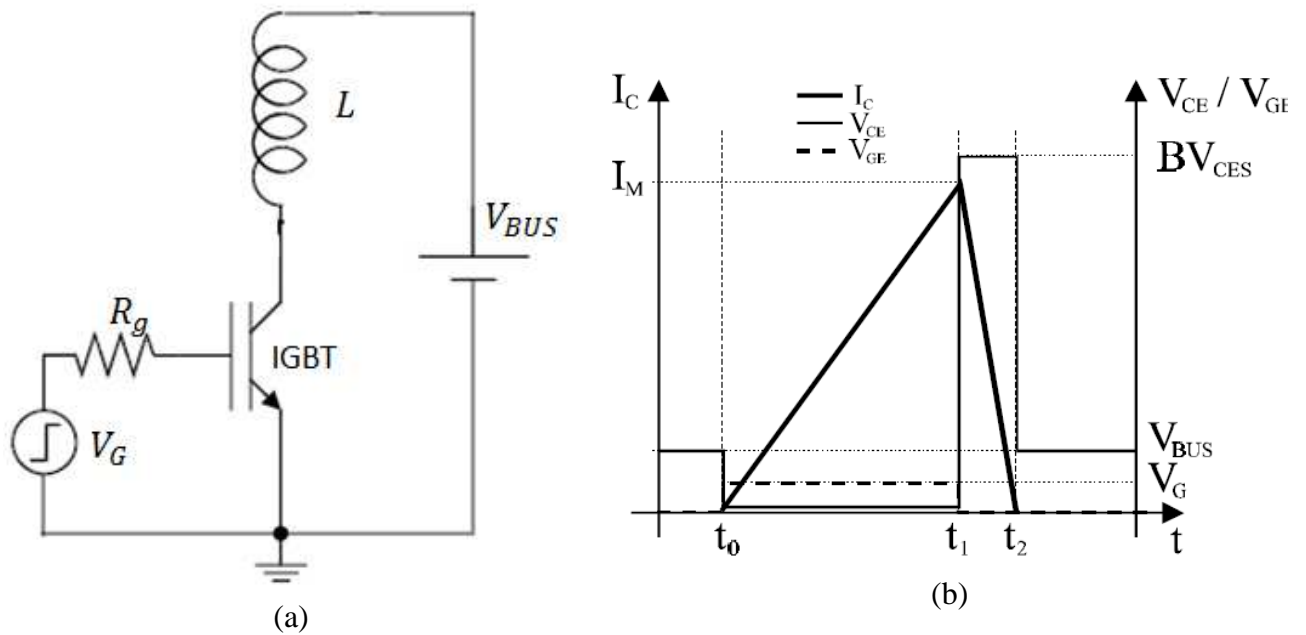


Figure 1.25 : (a) Schéma de principe d'un banc de test, (b) Allure des signaux attendus.

La figure 1.25.a fait apparaître les éléments suivants :

- Un condensateur pour la réalisation de la tension continue V_{bus} .
- Une charge inductive L .
- Un IGBT de protection ainsi que sa commande rapprochée.
- Le transistor sous test (DUT, pour Device under Test).
- Le signal 1 et 2 permet la commande de l'IGBT de protection et de test.

Comme nous pouvons le voir sur la figure 1.25(a) la charge inductive L n'est pas associée à une diode de roue libre, qui permettrait d'évacuer l'énergie stockée dans la charge lors du blocage du transistor. L'impulsion de grille de durée t_M est appliquée de l'instant t_0 à l'instant t_1 figure 1.25.b. Pendant cette période, le courant croît linéairement à travers l'IGBT et l'inductance, et atteint sa valeur finale I_M à l'instant t_1 , et donc:

$$I_M = \frac{V_{bus}}{L} t_M \quad (Eq.1.6)$$

A l'instant t_1 , l'IGBT est bloqué, par réduction de la valeur de la tension de grille, qui devient inférieure à la valeur de la tension de seuil. Le courant maximal I_M traverse l'IGBT. De plus, l'énergie stockée dans l'inductance, lorsque le transistor était conducteur, doit maintenant être dissipée dans l'IGBT. La valeur de l'énergie dissipée au sein de l'IGBT est :

$$E = \frac{1}{2} L I_M^2 \frac{BV_{CESD}}{BV_{CESD} - V_{BUS}} \quad (Eq.1.7)$$

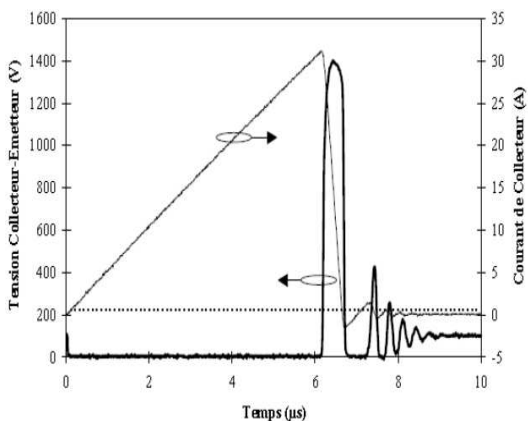
où BV_{CESD} est la tension de claquage dynamique qui devrait être égale à BV_{CESS} . Nous verrons par la suite que la valeur de la tension de claquage par avalanche dynamique BV_{CESD} est différente de celle annoncée en mode statique BV_{CESS} .

L'inductance se décharge à travers l'IGBT, forçant ainsi le composant à entrer dans son mode d'avalanche. Le courant commence alors à décroître pour atteindre sa valeur nulle. Ainsi, l'IGBT va continuer à fonctionner dans le mode d'avalanche jusqu'à ce que l'énergie stockée dans l'inductance soit nulle.

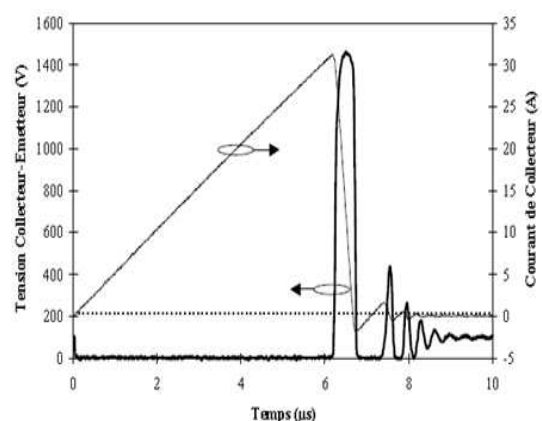
Comparaison en commutation dure sous avalanche des IGBT asymétrique (PT) et symétrique (NPT) de calibre 1200V

Ce paragraphe est consacré à l'étude expérimentale des performances des IGBT asymétrique et symétrique de calibre en tension 1200V, en commutation dure sur charge inductive sans diode de roue libre [61]. Les figures 1.26.a à 1.26.d présentent les allures de la tension et du courant de collecteur pour une valeur de courant de collecteur maximale égale à 30A.

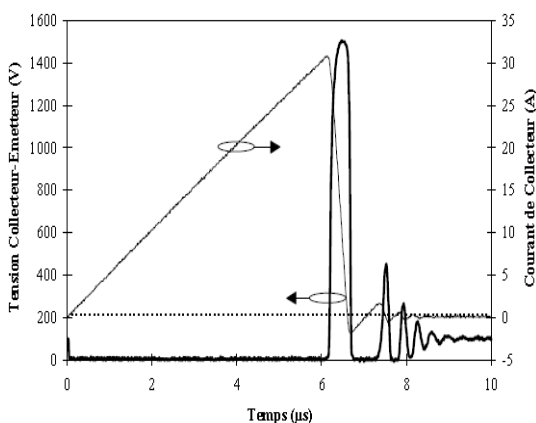
IGBT symétrique BUP314



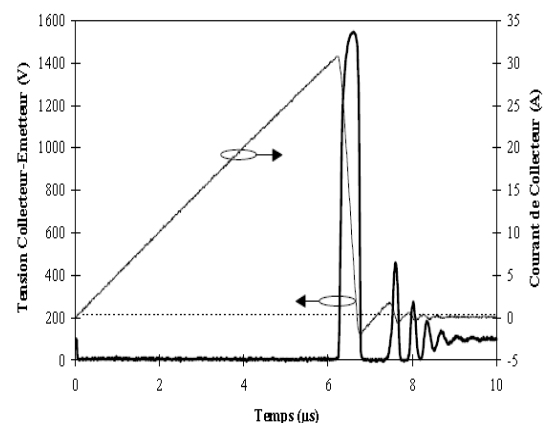
(a) 25°C



(b) 75°C



(c) 125°C



(d) 175°C

Figure 1.26. Commutation de l'IGBT BUP314 en mode d'avalanche pour différentes températures

IGBT asymétrique IRGPH50F

Les figures I.27.a à I.27.d présentent les relevés expérimentaux de la tension collecteur-émetteur et du courant de collecteur pour différentes valeurs de la température. L'IGBT asymétrique a une tension de claquage statique de l'ordre de 1300V. Contrairement à l'IGBT symétrique, la tension de claquage statique n'est pas atteinte, et ceci quelle que soit la température.

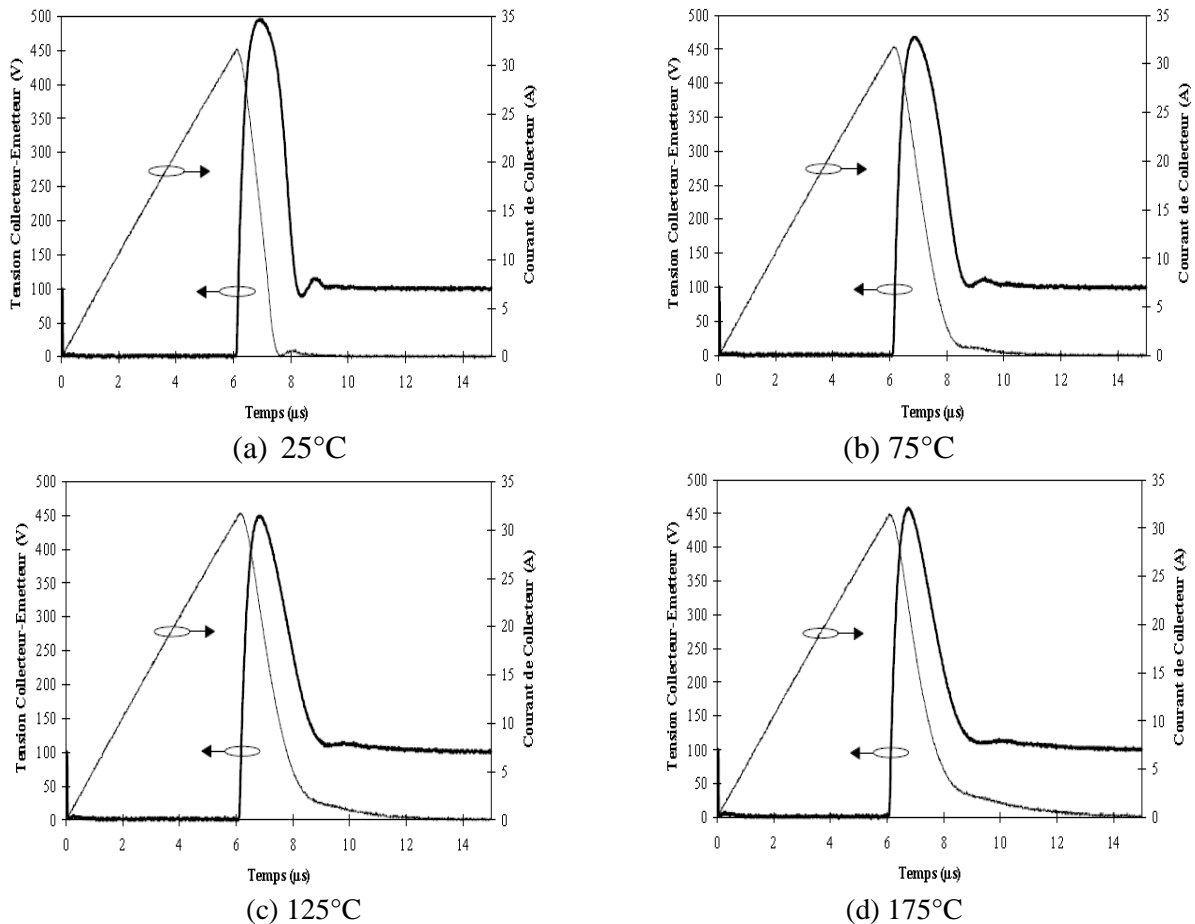


Figure I.27. Commutation de l'IGBT IRGPH50F en mode d'avalanche pour différentes températures

D'autres études relatives à ce mode de commutation extrême ont été menées en commutation sous avalanche, [62] [63] [64] [65].

1.4.2.2 Configuration CIS (Clamped Inductance switching)

C'est sur ce type de configuration que se fait habituellement les tests de commutation sous charge inductive des composants IGBT. Ainsi le schéma de principe du circuit est présenté à la figure I.28 permet d'étudier le fonctionnement de l'IGBT en mode de commutation dure. La diode de roue libre (figure I.28) assure lors de l'ouverture du composant, une continuité du courant circulant dans l'inductance [66] [67]. Lorsque la diode est défectueuse, et comme le courant ne peut pas s'annuler subitement, le transistor en phase de blocage, doit continuer à conduire. La destruction de la diode impose donc au courant de traverser le transistor, bien

que celui-ci soit bloqué. Il est ainsi soumis à de fortes contraintes électriques puisqu'il doit supporter la tension de claquage statique en direct.

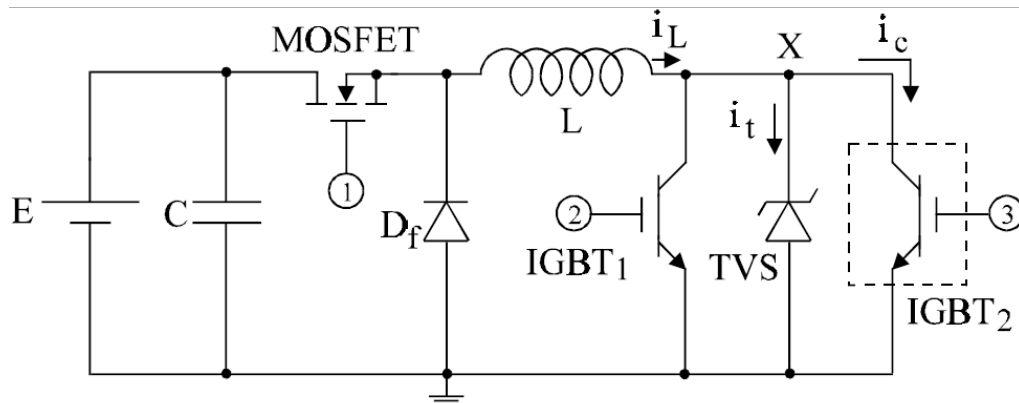


Figure I.28: Circuit utilisé pour étudier la commutation dure de l'IGBT sans influence de la diode de roue libre [66].

Le principe de ce circuit est de maintenir l'écrêteur TVS en conduction pendant la conduction et le blocage de l'IGBT2. Les impulsions de commande des transistors et l'allure du courant dans l'inductance L sont proposées par les figures I.29 .a & b.

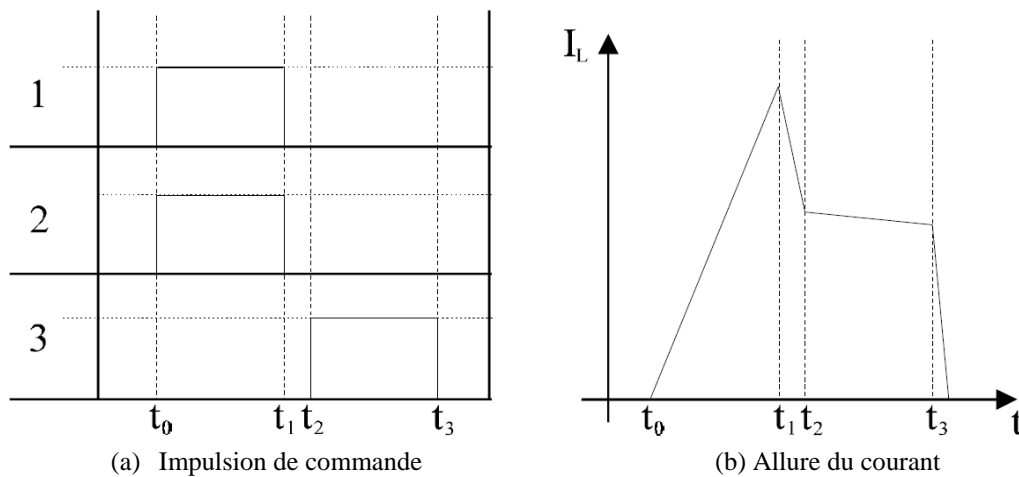


Figure I.29. Fonctionnement du circuit de test mono-coup

A l'instant t_0 , le MOSFET et l'IGBT1 sont mis en conduction et le courant i_L croît linéairement jusqu'à l'instant t_1 où nous bloquons le MOSFET et l'IGBT1. La diode D_f entre alors en conduction, l'écrêteur TVS impose sa tension d'écrêtage entre les électrodes de collecteur et d'émetteur des IGBT, et le courant i_L décroît linéairement. A l'instant t_2 , une impulsion de commande est appliquée sur la grille de l'IGBT2 qui entre en conduction. Cette impulsion est supprimée à l'instant t_3 , ce qui entraîne le blocage de l'IGBT2.

Concernant ces deux configurations de test (Avalanche et CIS), on utilise des impulsions monocoup, à savoir que nous envoyons des mono-impulsions de l'ordre de la dizaine de microsecondes sur la grille. De nombreuses études sur la commutation sous charge inductive avec diode de roue libre (CIS) ont été menées ces dernières années [68] [69].

I.4.2.3 Configuration SC

Le principe de ce banc de test est similaire à ceux que l'on peut trouver dans la littérature [70]. Il a été réalisé dans l'optique de pouvoir effectuer de nombreux tests de court-circuit sur différents types de transistors à différentes températures de boîtier. La *figure I.30* montre le schéma de principe d'un banc de test en court-circuit [71]. Ce banc de test peut également être adapté pour l'étude de vieillissement en mode de court-circuit des modules IGBTs

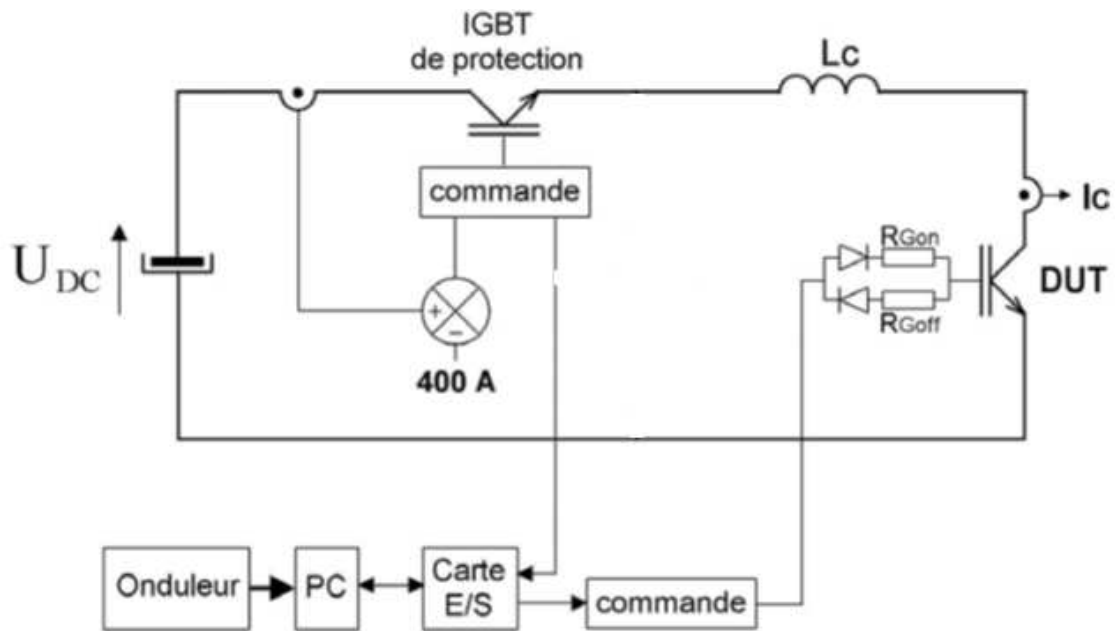


Figure I.30: Schéma de principe du banc de test en court-circuit [71].

Les éléments constituant ce banc de test sont les suivants :

- Un banc de condensateurs pour la réalisation de la source de tension continue d'alimentation (obtenue à partir du réseau triphasé 400V et redressement à diodes).
- Un IGBT de protection sa commande rapprochée et son système de contrôle associé.
- Le transistor sous test (noté DUT, pour Device Under Test).
- Le circuit de commande du transistor sous test qui permet notamment de régler la durée des courts-circuits.
- Une sonde de courant (transformateur d'intensité double étage) pour la mesure du courant collecteur de l'IGBT sous test.
- Un ordinateur PC qui gère à travers une carte d'entrée / sortie le fonctionnement du banc : il envoie régulièrement les ordres de mise en conduction au composant sous test tant qu'une défaillance n'a pas été détectée.
- L'ordinateur et les commandes rapprochées des différents transistors sont alimentées par un onduleur, ce qui évite toute perte de contrôle du banc en cas de coupure du réseau d'alimentation générale.

La *figure I.31* montre une photographie du banc de test [71].

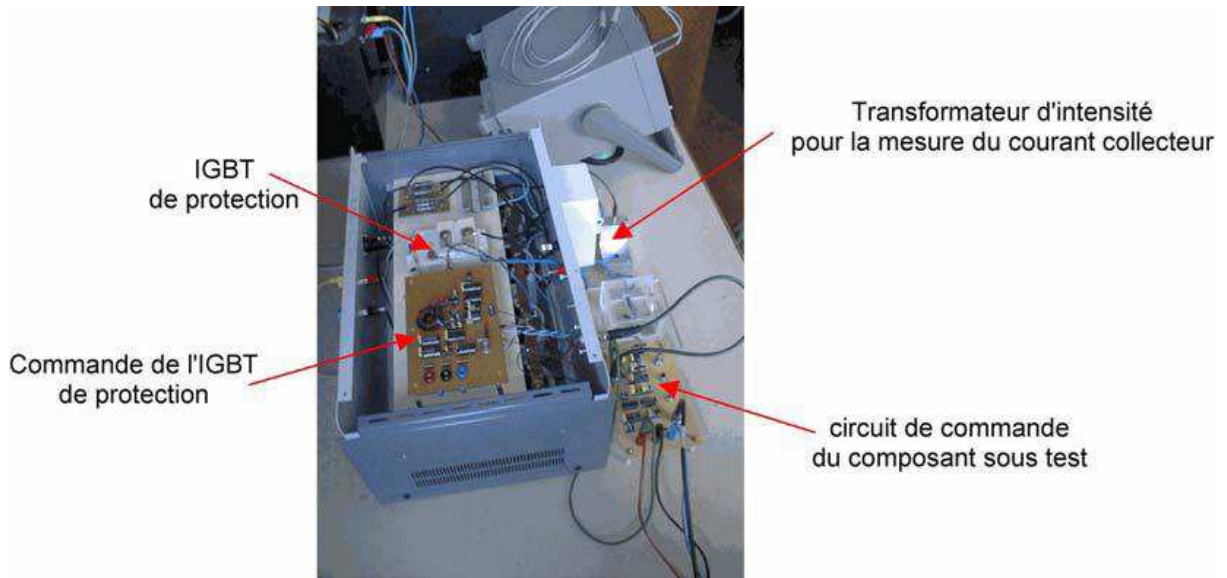


Figure I.31: Photographie banc de test en mode de court-circuit.

La tension continue U_{DC} est obtenue à partir du réseau 400V triphasé redressé. Elle est réglable par l'intermédiaire d'un autotransformateur de 0V à environ 540V. Elle est composée d'une batterie de 8 condensateurs de $3300\mu\text{F} / 350 V_{DC}$. Ceux-ci ont été reliés en série deux à deux afin d'obtenir 4 « blocs » capables de tenir jusqu'à $700 V_{DC}$, puis ces 4 blocs sont reliés en parallèle pour augmenter la capacité équivalente de cette source de tension qui s'élève ainsi à $6600 \mu\text{F}$.

Cette valeur de capacité est très élevée : elle est responsable d'une chute de tension d'environ 3V seulement pour un court-circuit d'amplitude 200A et de durée $100\mu\text{s}$. L'IGBT de protection fonctionne en disjoncteur statique et est normalement passant. La mise en conduction du composant sous test (DUT) court-circuite la source de tension continue (l'IGBT de protection est normalement passant). Le composant sous test se retrouve ainsi en régime de court-circuit

Dans ce qui suit nous montrons les caractéristiques en court-circuit qui ont été obtenues grâce à ce banc de test. On constate sur les *figures I.32 et I.33* que le courant du collecteur est entièrement contrôlé par la tension de commande. La forte valeur de la résistance de grille $R_{G\text{OFF}}$ limite la vitesse de variation du courant au blocage (environ $60\text{A}/\mu\text{s}$) ce qui permet de limiter la surtension qui apparaît au blocage à environ 75V.

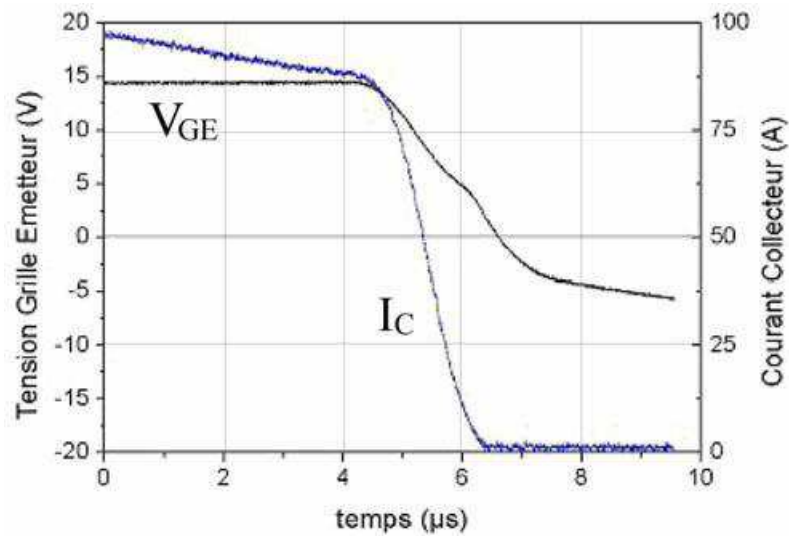


Figure I.32 : Formes d'ondes V_{GE} - I_C à l'ouverture du courant de court-circuit, (IGBT SGW15N60, $T_C = 25^\circ\text{C}$, $U_{DC} = 405\text{V}$, $R_{G\text{OFF}} = 1,2\text{k}\Omega$).

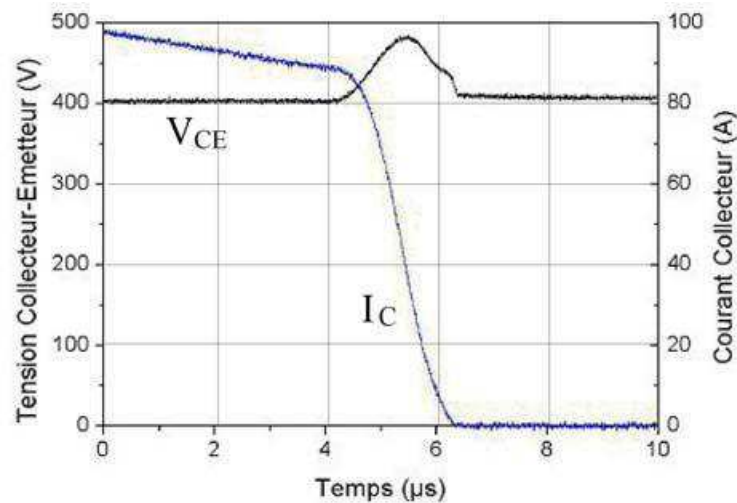


Figure I.33 : Formes d'ondes V_{CE} , I_C à l'ouverture du courant de court-circuit, (IGBT SGW15N60, $T_C = 25^\circ\text{C}$, $U_{DC} = 405\text{V}$, $R_{G\text{OFF}} = 1,2\text{k}\Omega$).

Une étude très intéressante sur la validation d'un modèle d'une structure IGBT PT sur la commutation en mode de court-circuit a été menée par M.Trivedi [72]. Le circuit de test utilisé pour l'étude de la commutation en mode de court-circuit est présenté sur la figure I.34.

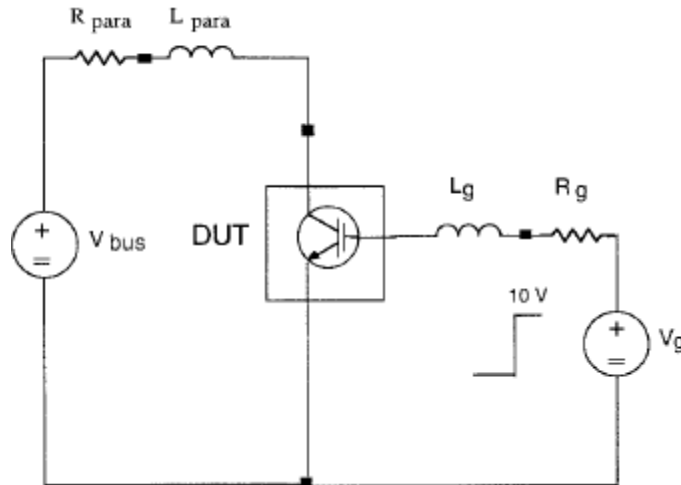


Figure I.34 : Circuit test utilisé pour la commutation en court-circuit de l'IGBT

L_{para} et R_{para} représente respectivement l'inductance et la résistance parasite du circuit. Les conditions de test pour le circuit sont $V_{BUS} = 360V$, $V_{GE} = 10V$ et $R_{para} = 0.15 \Omega$. La durée de l'impulsion est de $10\mu s$. Le circuit de test en court-circuit (figure I.34) a été simulé sous SILVACO logiciel à éléments finis. Le transistor ainsi simulé est une structure implémenté sous le logiciel.

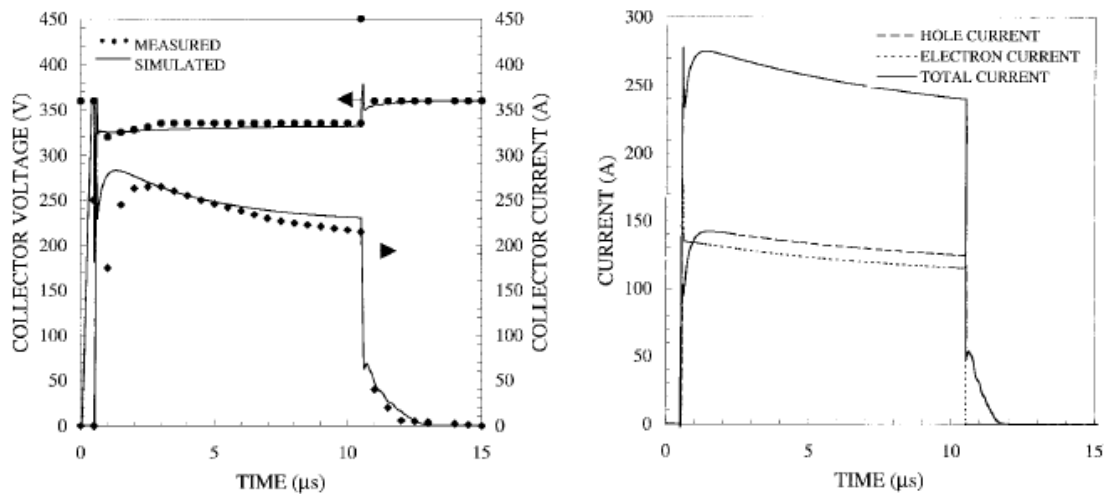


Figure I.35: (a) Mesure et simulation en court-circuit de l'IGBT. (b) Différents courant simulés en court-circuit.

La figure I.35.a & I.35.b montre ainsi les variations de la tension et du courant du composant durant la commutation en court-circuit en simulation et en expérimental. Nous pouvons observer la bonne corrélation entre la simulation et les mesures. L'avantage de l'approche de la simulation en mode de court-circuit est d'obtenir la distribution du courant des électrons et des trous durant le court-circuit.

I.4.3 Configuration cyclages actifs (multi-coup)

Les dispositifs de test couramment utilisés pour recréer le cyclage actif en laboratoire sont basés sur l'injection cyclique de courant dans les composants, à l'aide d'une source de puissance basse tension. La *figure I.36* montre différentes structures proposées dans les publications sur le sujet il y a quelques années. Des articles plus récents ne donnent pas de schémas mais les descriptifs qui sont faits correspondent également à cette philosophie. Les dispositifs de refroidissement et d'analyse peuvent prendre différentes formes et sont plus ou moins sophistiqués mais le principe reste toujours le même.

Les composants ne voient donc pas de haute tension, contrairement à leur fonctionnement en application, et les contraintes de commutation sont absentes. Par ailleurs, la seule variable d'ajustement du stress de la contrainte thermique est l'amplitude du courant, il est donc difficile de découpler l'amplitude du cycle thermique de celle du courant. Ces dispositifs sont généralement limités à la production d'une excitation basse fréquence correspondant à la troisième catégorie décrite plus haut.

Il est possible de réaliser des essais dans des conditions plus réalistes. Il est avéré que certains constructeurs de systèmes emploient des bancs de test plaçant les composants de puissance en régime de découpage donc avec application périodique de hautes tensions. Peu de publication font malheureusement état de ces expériences. On peut relever [73] [74] [75] qui présentent des dispositifs dans lesquels les composants sont utilisés dans des conditions très proches de la réalité avec un fonctionnement en commutation associé à une loi de modulation similaire à celui imposé par un onduleur d'entraînement. Outre ces conditions réalistes, la méthode permet de disposer d'une autre variable d'ajustement que le courant, la fréquence de découpage, ce qui permet éventuellement de régler les cycles sans modifier les contraintes électriques. Enfin et surtout, ce banc permet de produire toutes les excitations thermiques décrites plus haut, voire, si besoin est, de reproduire des profils de mission à cycles variables.

Si l'on fait le bilan, les dispositifs classiques (sans commutation), relativement simples à mettre en œuvre, sont bien adaptés pour des cycles passifs à période moyenne ou longue (>1s). Les dispositifs fonctionnant en commutation peuvent reproduire toute la gamme des contraintes mais sont nettement plus lourds à mettre en œuvre. Ce système est parfaitement adapté à l'étude qui concernera principalement la face supérieure des assemblages, sensible aux cycles à période faible. Il nécessitera quelques adaptations mais permettra d'évaluer de nouvelles méthodes accélérées et de réaliser des profils de mission avec variations de l'amplitude des cycles.

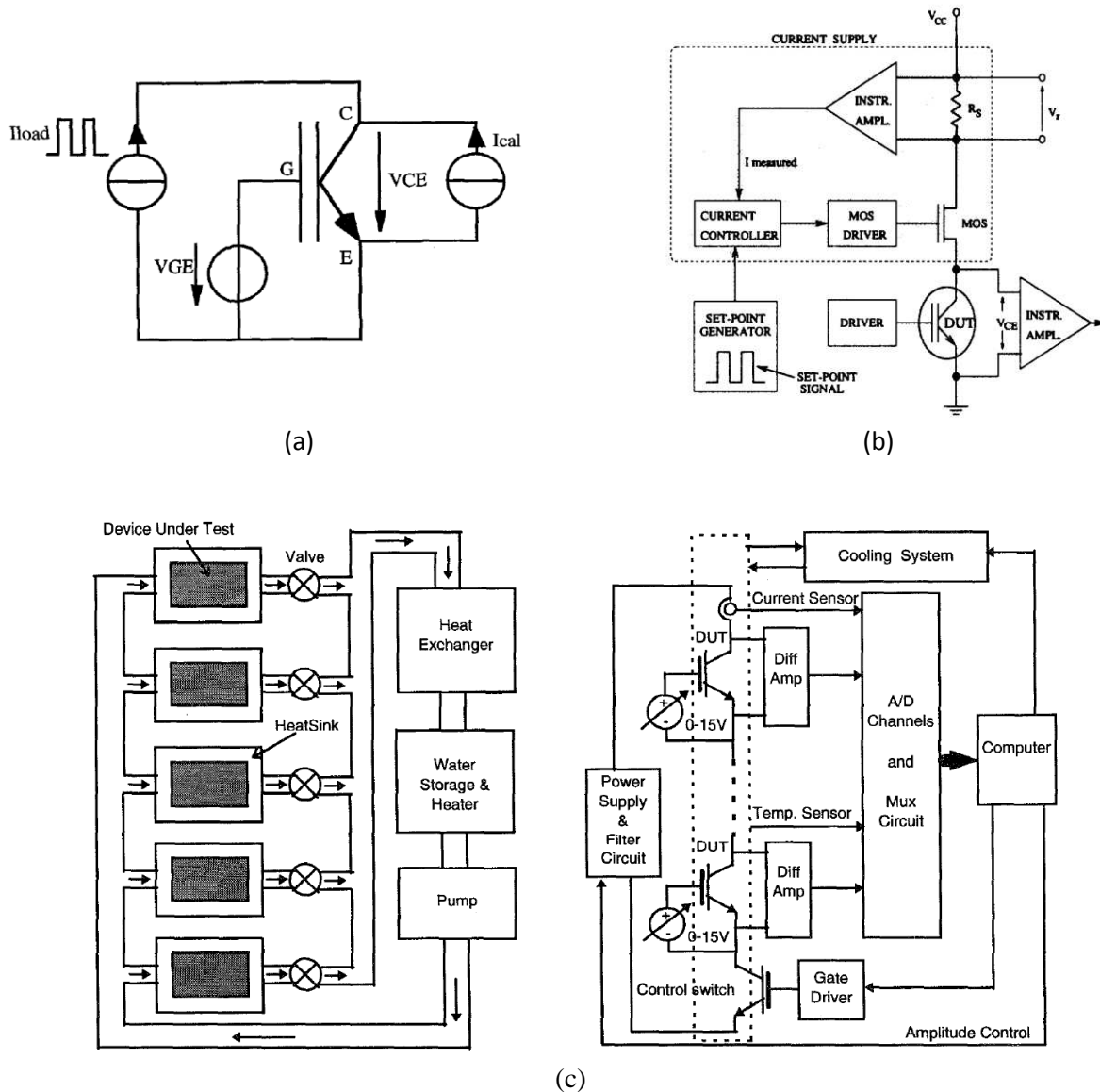


Figure I.36 : Exemples de bancs de test en cyclage actif [73] [74] [75]

Outres ces bancs de tests en cyclages actifs présentées ci-dessus (figure I.36), on peut citer un dispositif expérimental (figure I.37) développé ces dernières années [76]. Il permet de reproduire le fonctionnement réel par découpage d'un onduleur monophasé 30 kW selon le principe de la figure I.38.a (deux bras d'un module triphasé sont utilisés). Ainsi, ces tests consistent en l'alternance d'une phase d'injection de puissance, simulant par exemple une phase de traction d'un véhicule automobile, et d'une phase de refroidissement traduisant l'arrêt de la motorisation électrique.

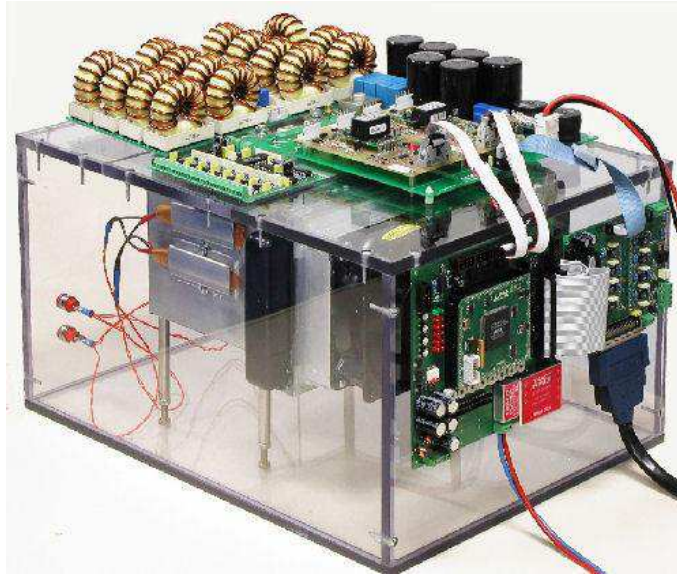


Figure I.37 : Dispositif expérimental [76]

Grâce à la méthode d'opposition (utilisation d'une inductance d'opposition de $10 \mu\text{H}$), la consommation est réduite aux pertes par conduction et commutation dans les puces, chiffrées à 1 kW environ. De plus, les paramètres électriques (courant, tension, rapport cyclique, fréquence de découpage, ...) et thermiques (températures de jonction des IGBT, de la semelle, du refroidisseur, ...) sont réglables, régulés et surveillés en temps réel, de sorte à pouvoir contrôler parfaitement les conditions de stress (figure I.38.b). Ainsi, les bancs d'essais mis en place permettent d'obtenir un vieillissement des modules IGBT, dispositifs choisis dans le cadre de cette étude, par cyclage actif dans des fonctionnements à haute température de jonction.

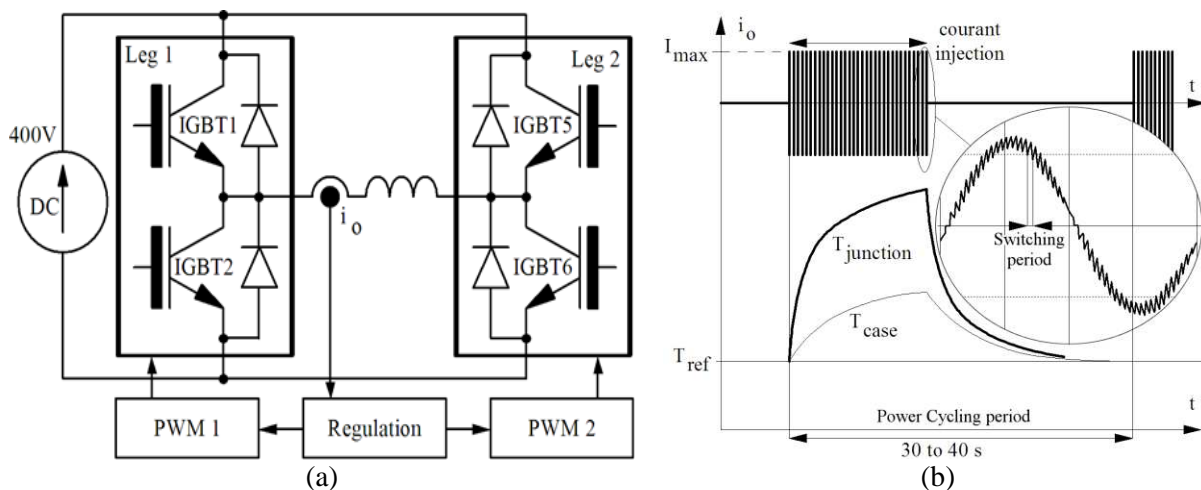


Figure I.38 : (a) Circuit de test (b) allure des formes d'ondes [76]

I.4.4 Vieillissement accéléré en régime extrême (court-circuit)

I.4.4.1 Origine et études

Les régimes extrêmes résultent de fonctionnements généralement accidentels pendant lesquels la puce voit simultanément la présence de tension et de courant élevés. Il en résulte une puissance instantanée dissipée très importante (qui peut atteindre de l'ordre de 10^5 à 10^6 W/cm²). Dans ces conditions, la température de la puce et de son environnement proche évolue très rapidement (jusqu'à plusieurs centaines de degrés Celsius) par μ s selon les zones concernées), et ce mode de fonctionnement doit être rapidement supprimé afin de ne pas entraîner de destruction immédiate de la puce.

Les régimes de fonctionnement à l'origine de telles contraintes sont de différentes natures :

- Régime de court-circuit ou de limitation de courant : Les transistors IGBT et MOSFET ont la particularité de pouvoir limiter le courant de court-circuit. Ce courant de court-circuit est de l'ordre de 5 à 10 fois le courant nominal de la puce.
- Régime d'avalanche : Lors de l'ouverture d'un courant par un transistor à travers une charge inductive, la tension qui apparaît aux bornes de l'inductance entraîne le transistor en régime d'avalanche. La tension qui apparaît alors aux bornes du transistor permet l'annulation du courant en dissipant l'énergie initialement stockée dans l'inductance.

Ces modes de fonctionnement sont généralement accidentels. Leur probabilité d'occurrence est mal connue. Certains fabricants de puces garantissent la tenue d'un certain nombre de cycles de court-circuit dans des conditions spécifiées, mais rien ne prouve aujourd'hui qu'ils puissent avoir, en fonction de leur probabilité d'occurrence, un effet sur la durée de vie des composants de puissance. De façon plus anecdotique encore, les transistors utilisés comme disjoncteurs statiques ou limiteur de courant pourront être amenés à fonctionner intentionnellement en régime de court-circuit. D'autre part, ces régimes extrêmes de fonctionnement peuvent être également utilisés pour accélérer très fortement le vieillissement (métallisations en surface par exemple).

I.4.4.2 Cyclage actifs en mode de court-circuit

Comme nous l'avons vu précédemment, le régime de court-circuit est un mode de fonctionnement qui peut s'avérer destructeur pour le composant si celui-ci se répète dans le temps. Ainsi, ils s'avèrent judicieux de prendre en compte le régime de court-circuit afin d'accélérer le vieillissement des modules de puissance. Le régime de court-circuit en cyclage actif consiste à amorcer le transistor de manière répétée en maintenant une tension constante à ses bornes. Le transistor se comporte alors comme une source de courant (il limite le courant).

Ainsi, la fatigue thermique engendrée par ce type de cyclage dépendra non seulement de la durée de l'impulsion de puissance et de la durée entre chaque cycle. En effet, selon la durée de l'impulsion de commande ($10\mu\text{s}$, $20\mu\text{s}$..., $50\mu\text{s}$), la puissance dissipée et donc par conséquent l'élévation de la température en surface de la puce sera plus ou moins élevée. La durée entre chaque cycle aura pour effet un échauffement plus ou moins grand selon la durée des cycles de l'ensemble du module de puissance.

L'énergie dissipée par cycle (la tension et/ou la durée des cycles) permettra de contrôler les excursions de température. On voit ainsi que l'accélération du vieillissement d'un module de puissance dépend fortement de la dynamique du cyclage. De nombreux modules de puissance ont été testés de cette manière et parmi eux des IGBTs [77] [78]. La *figure I.39* montre l'état de surface de la couche de métallisation d'un transistor IGBT après un cyclage de ce type.

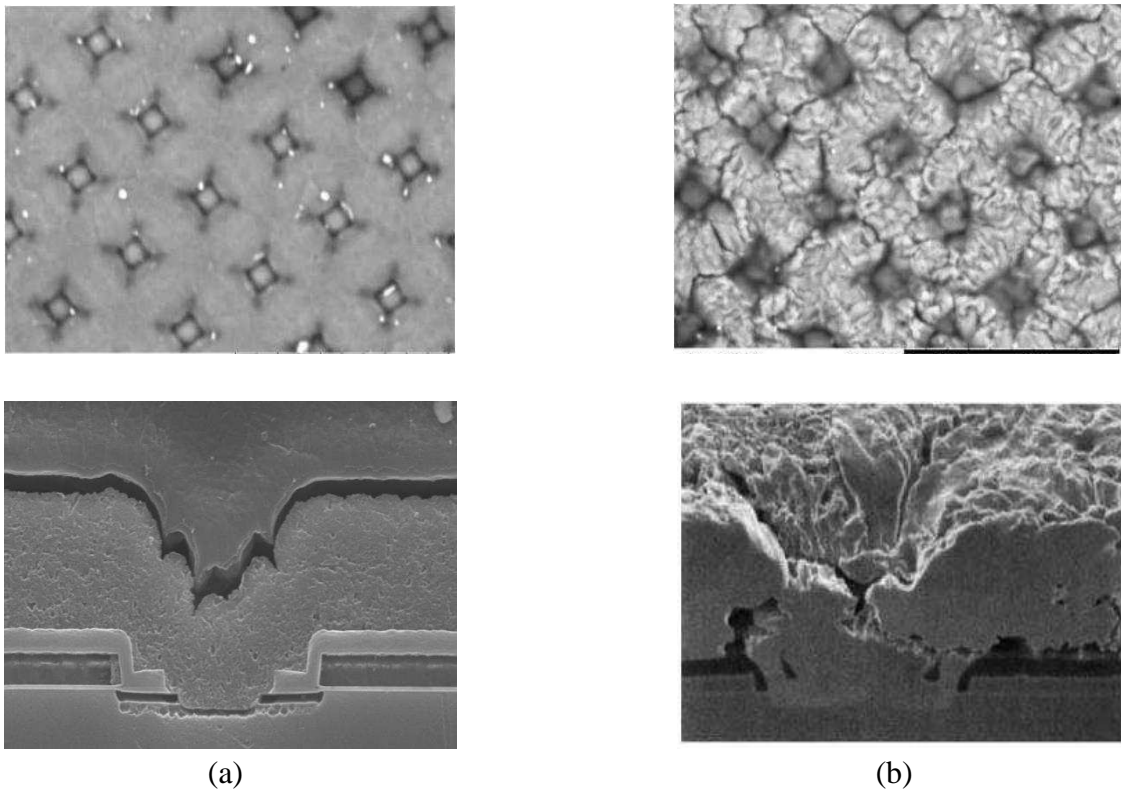


Figure I.39 : Observation MEB d'un transistor IGBT avant cyclage (a), après cyclage (b) [78].

On observe à nouveau une dégradation importante de la métallisation avec la mise en évidence une fois de plus de l'initiation de fissures partant des puits de source. Nous chercherons par la suite à utiliser ces régimes extrêmes de court-circuit pour accélérer le vieillissement de la couche de métallisation.

1.4.4.3 Conséquence du vieillissement accélérée et notion d'énergie critique

De façon générale, des essais de robustesse en régimes extrêmes de fonctionnement (avalanche et court-circuit) sont menés afin de mettre en évidence les limites en termes de dissipation d'énergie pour préciser les aires de sécurité. Lorsque ces régimes extrêmes sont répétés, et comme indiqué précédemment, ils ne contraignent que la puce et son environnement proche (métallisation, interface métallisation fils de câblages, éventuellement brasure puce), et les dégradations constatées sont celles déjà répertoriées dans le §I.3.2 en ce qui concerne les métallisations notamment. Il a été montré une corrélation entre les évolutions électriques (résistance et courant de saturation) et la modification de la microstructure de la couche d'aluminium lors de la répétition de court-circuit (*figure I.40*).

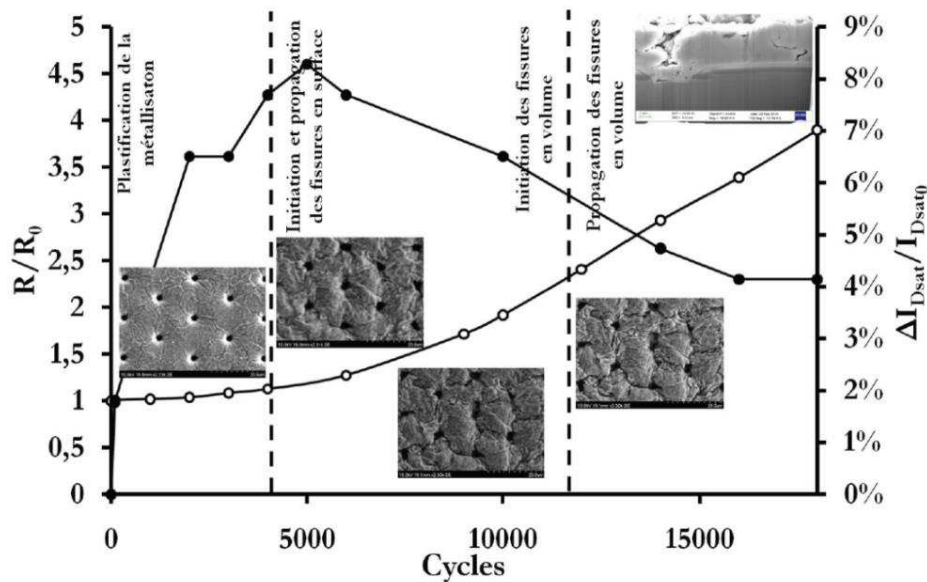


Figure I.40: Evolution de la résistance réduite et du courant de saturation en fonction du nombre de cycles, mise en évidence des différents phénomènes pour un cyclage à énergie intermédiaire [78]

A chaque court-circuit l'énergie dissipée provoque une élévation de la température. Du fait de la différence de coefficients de dilatation thermique, les matériaux se contraignent. L'aluminium se plastifie imposant des contraintes et déformations au niveau des interfaces $Al - SiO_2 - Si$. Lorsque les fissures s'initient en surface (augmentation de la résistance de la métallisation), nous pouvons voir une diminution du courant de saturation. Les causes de l'évolution du courant de saturation peuvent être d'origine électromécanique [78]. Il a été mis en évidence en parallèle des études menée sur le cyclage actif en régimes de court-circuit, l'existence d'une énergie critique (à température de semelle donnée) à partir de laquelle la défaillance électrothermique du module de puissance est inévitable.

La *figure I.41* montre à titre d'exemple un résultat expérimental obtenu sur de nombreux transistors mettant en évidence une énergie critique au-delà de laquelle la défaillance apparaît

instantanément dû à l'emballage thermique et en-deçà de laquelle le transistor est capable de supporter un nombre élevé de court-circuit [79].

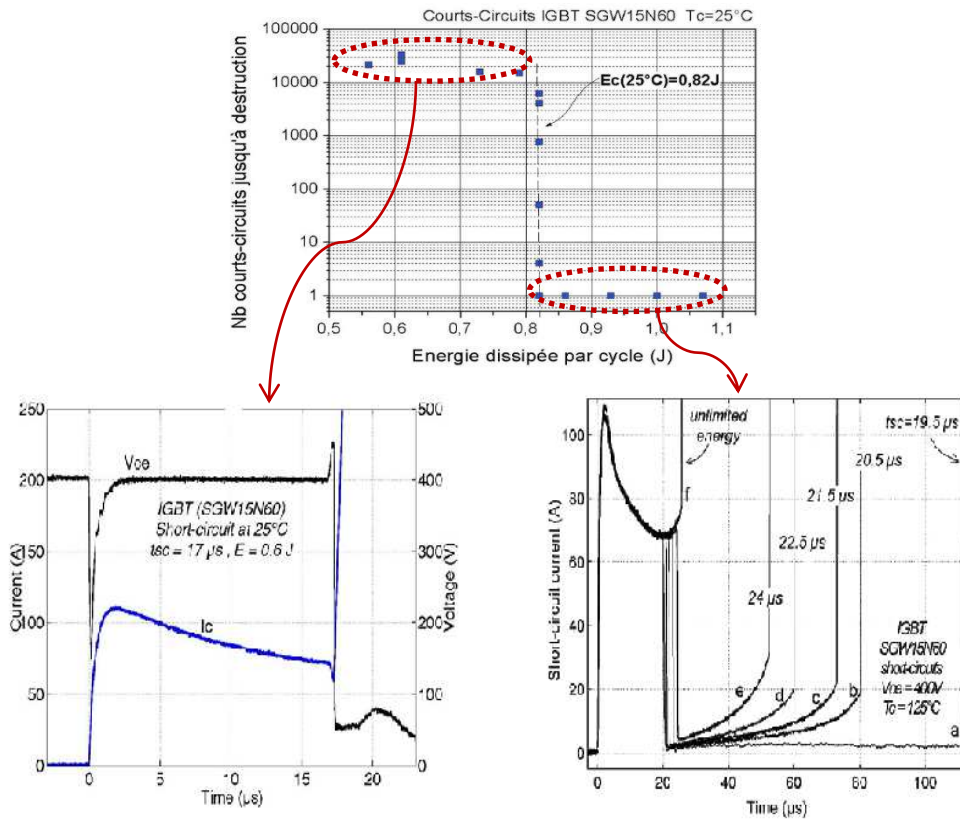


Figure 1.41 : Courbe schématique de robustesse au court-circuit d'un transistor IGBT NPT planar [79]

On remarque qu'il existe 2 types de défaillances possibles :

- $\mathcal{E} < \mathcal{E}_c$: L'énergie dissipée par cycle est inférieure à l'énergie critique, la défaillance survient systématiquement après vieillissement et détérioration progressive lors de la phase de blocage du transistor au dernier court-circuit [78] [80].
- $\mathcal{E} > \mathcal{E}_c$: La défaillance apparaît dès le 1er cycle, soit quelques microsecondes après le blocage du transistor ($\mathcal{E} > \mathcal{E}_c$) [81] [82] on parle alors de défaillance retardée, soit pendant la conduction du transistor [82] [83] [84].

Ainsi, la notion d'énergie critique est un indicateur fort important lors des cyclages accélérés. En effet, celle-ci nous indique le moment où le composant rentre soit en destruction immédiate, soit le composant peut supporter encore un nombre défini de court-circuits. En parallèle, à cette notion d'énergie critique, un autre indicateur qui est la résistance de contact de la puce nous renseigne sur la dégradation en surface de la puce, qui par conséquent induit une dégradation complète de la puce voire la destruction. Les différentes études menées sur le vieillissement accélérée nous renseigne sur la manière dont la puce voire le module dans son ensemble se dégrade au cours du temps.

Conclusion

Dans ce premier chapitre, nous avons évoqué les fondamentaux concernant les semi-conducteurs de puissance notamment la tenue en tension et le champ électrique qui sont deux paramètres essentiels pour les composants de puissance. Ensuite, les différentes structures d'IGBTs existantes actuellement ont été passées en revue. Leurs différences, leurs particularités ainsi que leurs applications respectives ont été mises en évidence. Étant donné que les modules de puissance et en particulier l'IGBT sont utilisés dans les applications industrielles comme les véhicules hybrides, nous avons mis en avant la problématique de la fiabilité en évoquant les conséquences qu'engendrent la fatigue thermique, plus particulièrement le cyclage actif en mode de court-circuit. Cette fatigue thermique a pour conséquence une dégradation principalement située au niveau des fils de câblages ainsi que sur la métallisation. Cette dégradation engendre une défaillance voire une destruction complète du composant. Pour pouvoir mener à bien l'étude de la fatigue thermique sur composants de puissance nombre de bancs de tests pour différents mode de fonctionnement tels que le mode de court-circuit ou bien des bancs de tests dédiée pour le cyclage actifs ont été réalisés aux cours de ces 10 dernières années.

II. Modélisation et simulation bidimensionnelle par éléments finis : approche unicellulaire

II.1 Procédés de simulation du semi-conducteur

La modélisation ne requiert pas les mêmes outils numériques selon que l'on souhaite modéliser un circuit, une zone de transistor ou l'intégralité d'un transistor. Ainsi, dans le cadre de cette thèse, nous utilisons le logiciel TCAD-SENTAURUS [85], qui est un logiciel de simulation par éléments finis permettant de modéliser la structure d'un composant IGBT. Ce logiciel permet de simuler numériquement le comportement électrique et électrothermique d'une seule structure semi-conductrice de manière isolée ou d'une structure semi-conductrice incluse dans un circuit électrique. Les courants, les tensions ainsi que les charges sont calculées en se basant sur les équations de la physique des semi-conducteurs qui décrivent la distribution des porteurs et les mécanismes de conduction.

Le comportement et les propriétés de tous les semi-conducteurs de puissance et en général de tous les semi-conducteurs, sont définis par leurs dimensions géométriques (2D et 3D) et leur profil de concentration en impuretés. L'objectif principal de la simulation est de modéliser un composant de semi-conducteurs tels que les IGBT « virtuels » avec la géométrie et les propriétés physiques correspondantes au composant IGBT dans sa structure réelle. De ce fait, le composant dit « virtuel » est une approximation du composant réel définie par une structure 2D ou 3D. Les propriétés intrinsèques, tels que les profils de dopage, sont représentées sur un maillage non uniforme et, par conséquent seul un nombre fini de points discrets est défini dans l'espace. Le dopage en tout point de la structure peut être obtenu par interpolation.

II.1.1 Procédés de simulation du composant

La structure virtuelle du composant est décrite dans le Synopsys TCAD tool par deux fichiers :

Un fichier structure nommé TDR (annexe A) contenant les informations suivantes :

- La géométrie du composant qui comporte une description des différentes régions, qui sont les limites des jonctions, les types de matériaux, et la définition des contacts électriques.
- Les profils de dopages d'impuretés dans les différentes régions indiquées, associés avec le maillage de la structure.

Un fichier commande nommé SDEVICE (annexe A) contenant les informations suivantes :

- Les propriétés physiques définies par les conditions limites avec une application électrique et thermique externe.
- Les modèles électro-physiques avec les paramètres calibrés qui caractérisent le comportement et les variations des phénomènes présents dans les structures semi-conductrices et les interfaces.

Nous présentons un organigramme général afin de montrer les grandes étapes pour dégager la structure du composant, et ensuite de la vérification et de la validation simulation/relevés expérimentaux.

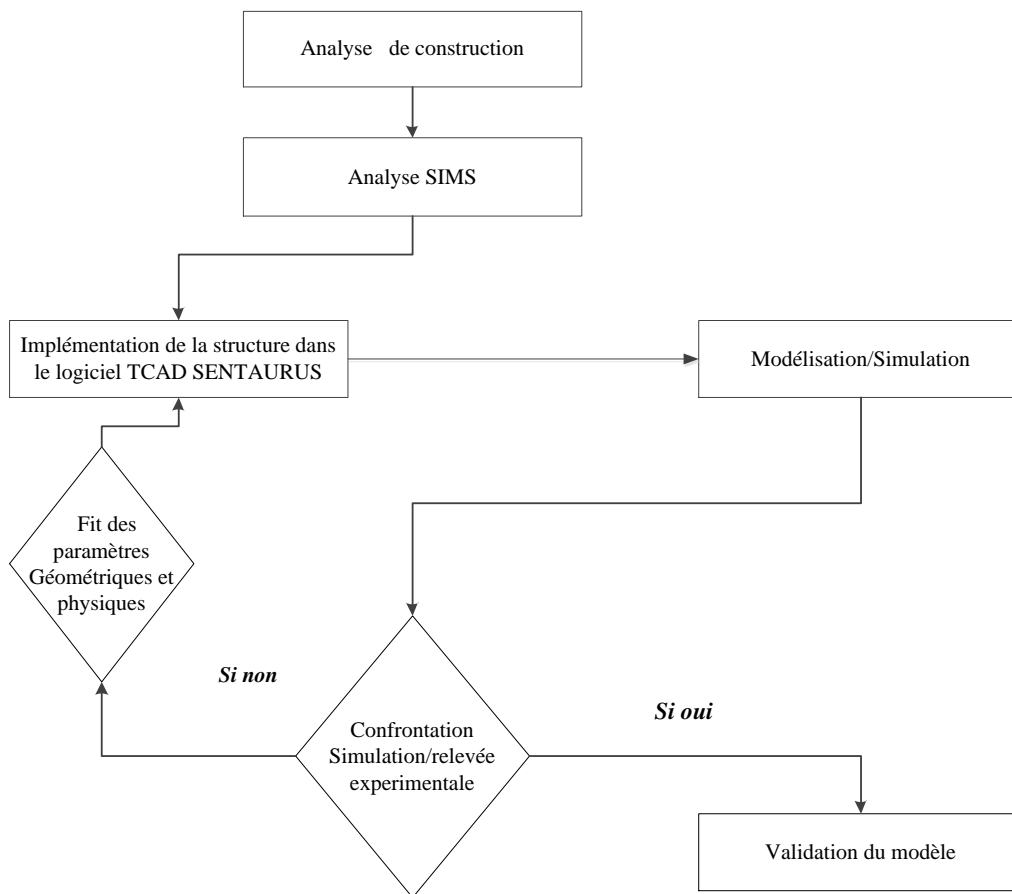


Figure II.1 : Procédure de suivi pour la validation du modèle

II.1.2 Analyse de construction

Comme nous l’avons vu au paragraphe précédent, pour modéliser et simuler par la suite un composant semi-conducteur, on a besoin de définir la géométrie de la structure ainsi que les paramètres physico-chimiques de cette dernière. La définition de la structure est la suivante:

- Identifier les différentes couches, leur disposition et les matériaux qui les constituent ;
- Identifier les différentes régions semi-conductrices ainsi que leur type ;
- Déterminer les dimensions et les épaisseurs des couches ;
- Déterminer les profils de dopage des régions semi-conductrices ;
- Evaluer la durée de vie des porteurs ;

Pour obtenir toutes ces caractéristiques hormis la durée de vie des porteurs, différents types d’analyse doivent être menés. Tout d’abord, des micro-sections sont réalisées afin d’observer l’agencement des couches et leurs dimensions. Elles sont complétées par des révélations chimiques pour faire apparaître les différentes régions semi-conductrices.

Une fois l'agencement de la structure dégagé, des analyses SIMS (Secondary Ion Mass Spectrometry) s'avèrent indispensables pour déterminer les profils de dopage. Ces résultats expérimentaux sont finalement complétés par des résultats de simulation physique : les dimensions et les dopages connus sont utilisés pour une première modélisation. En se basant sur la littérature, différentes valeurs sont approchées pour les données manquantes, tant que les caractéristiques électriques obtenues par simulation ne correspondent pas à celles de la datasheet données par le constructeur ou des données expérimentales [86] [87] [88].

II.1.2.1 Analyses des composants par microsection

Des analyses de construction ont été réalisées en collaboration avec SERMA Technologies à Pessac sur 3 composants IGBT de technologies différentes utilisés dans le cadre du projet FIDEA (traction électrique) qui sont:

- IGBT NPT planar 600V/200A
- IGBT NPT trench 600V/200A
- IGBT SPT planar 1200V/150A

IGBT NPT Planar 600V/200A.

Dans un premier temps, une observation à la binoculaire polyvar et au microscope optique ont été faites respectivement sur la face avant de la puce (*figure II.2 et II.3*), afin de voir la puce dans son ensemble et les cellules que comporte ce composant sur toute la surface de la puce. Comme cela avait été prévu, ces premières observations confirment l'aspect multicellulaire de l'IGBT

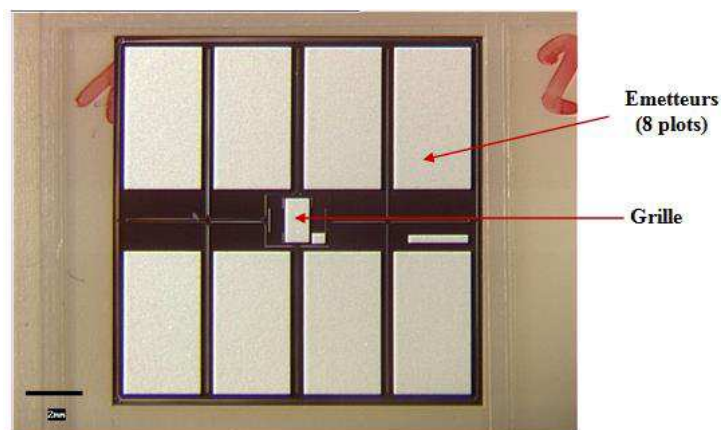


Figure II.2 : Observation optique de la puce

La surface active de la puce est de 155,75 mm². Sur cette puce, il y a 8 plots qui constituent l'émetteur et le plot central qui constitue la grille répartie sur la totalité de la puce, chaque plot est séparé par une couche de passivation. La face arrière quant à elle constitue le collecteur de l'IGBT.

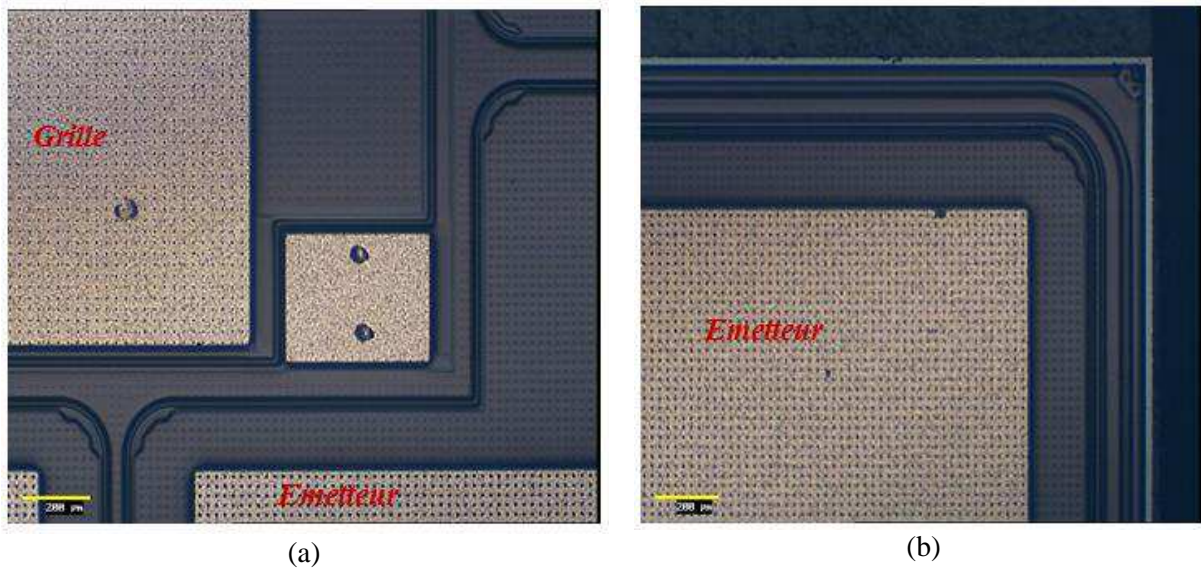
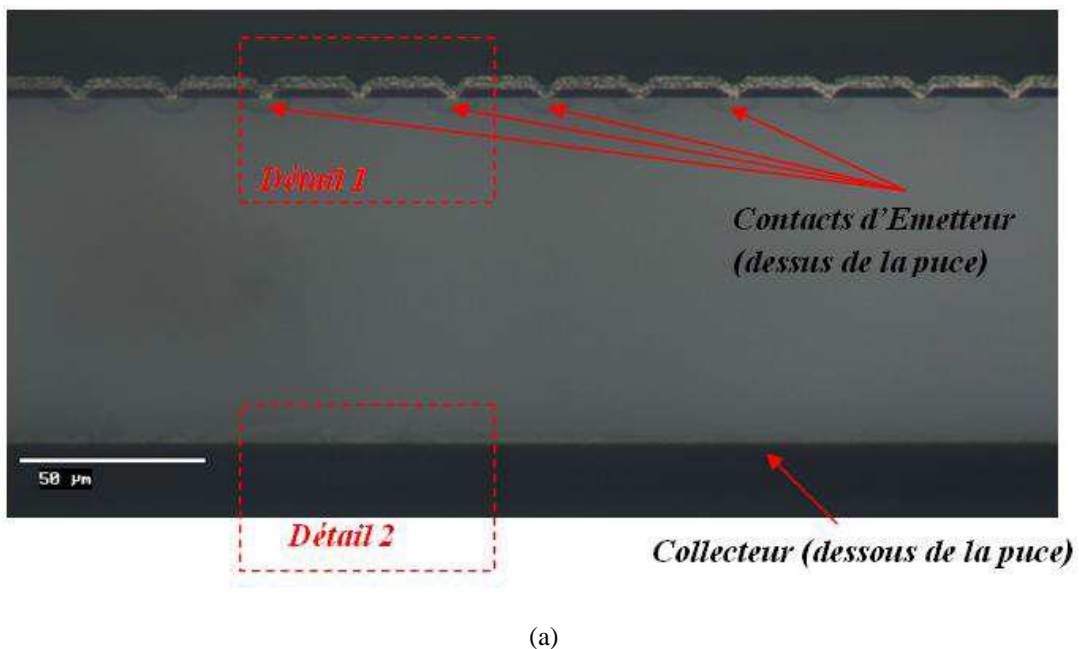


Figure II.3 : Observation au microscope optique de la puce face avant (a) plot de grille et sa résistance, (b) plot d'émetteur.

Ainsi, avec le microscope optique, nous voyons les détails de la puce (figure II.3) notamment les plots de métallisation de l'émetteur et de la grille et leur disposition. Nous pouvons voir également la bordure de la puce et ainsi que les anneaux de garde. Dans un deuxième temps, une microsection de la puce a été effectuée afin d'observer au microscope optique la structure géométrique interne, et de voir les agencements des couches (figure II.4) : nous pouvons observer en détails les distances intercellulaires et la largeur de la cellule élémentaire.



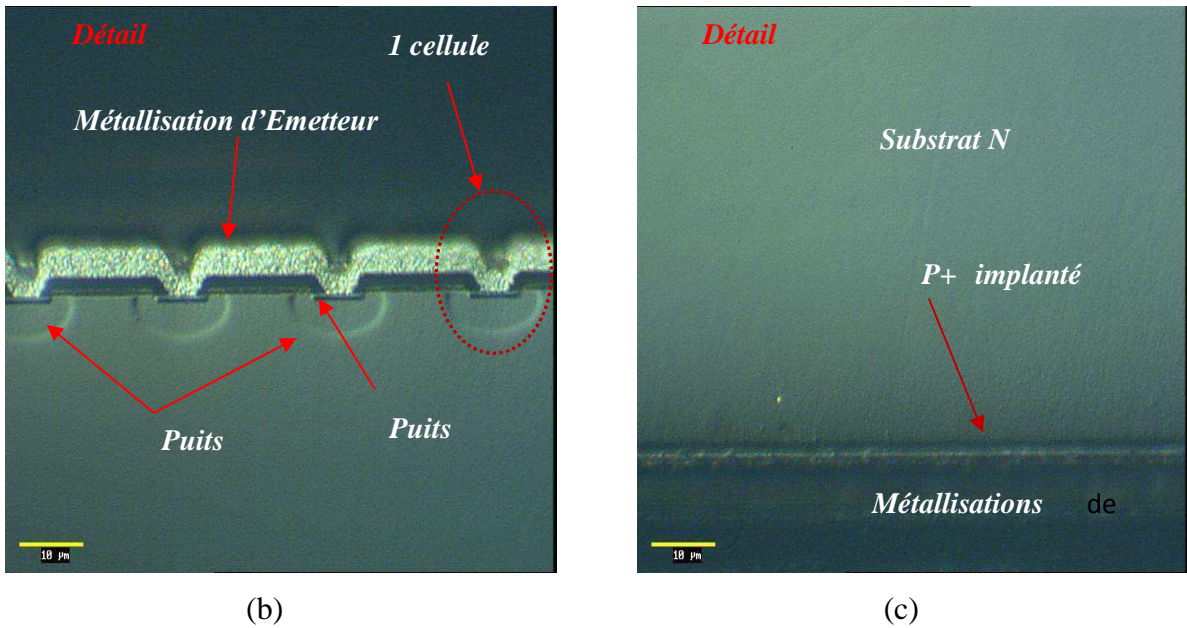


Figure II.4: (a) Vues optiques après section, (b) et (c) révélations chimiques de la puce

Après la microsection (figure II.4.a) nous observons, les contacts d'émetteur et de collecteur, ainsi que leurs métallisations respectives. Nous effectuons une révélation chimique (figure II.4.b & II.4.c) afin d'obtenir la nature des couches et leur agencement. Pour plus de détails sur les couches, nous faisons une analyse au MEB (Microscope Electronique à Balayage) sur une cellule après révélations chimiques (figure II.5). Comme nous pouvons le voir la couche P+ en face arrière semble invisible, mais celle-ci existe bien réellement. Afin de pouvoir déterminer l'épaisseur de cette couche, une analyse SIMS sera indispensable.

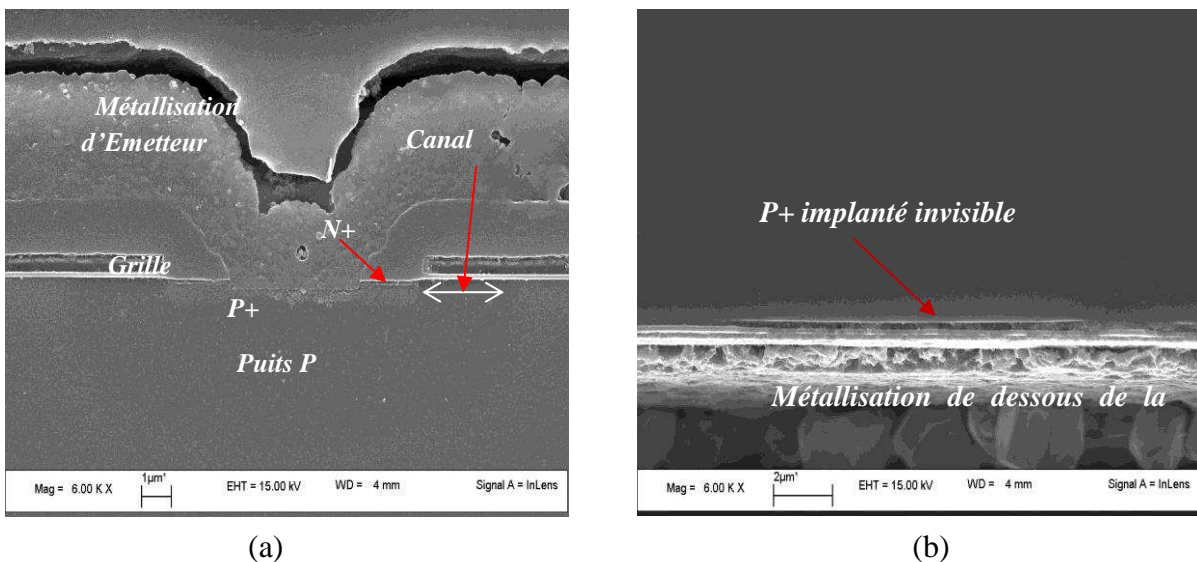


Figure II.5 : Vues MEB après section et révélations chimiques de la puce (a) en face avant, (b) en face arrière

Par l'intermédiaire de cette analyse de construction, nous esquissons la cellule du transistor NPT planar avec les différentes couches (*figure II.6*). Cette esquisse de la structure a été obtenue notamment grâce à l'analyse MEB (*figure II.5 a & II.5.b*). Nous résumons dans le *tableau II.1* suivant les profondeurs et des épaisseurs de l'ensemble des couches et des régions semi-conductrices. La longueur du canal mesurée est de 2,9 μm .

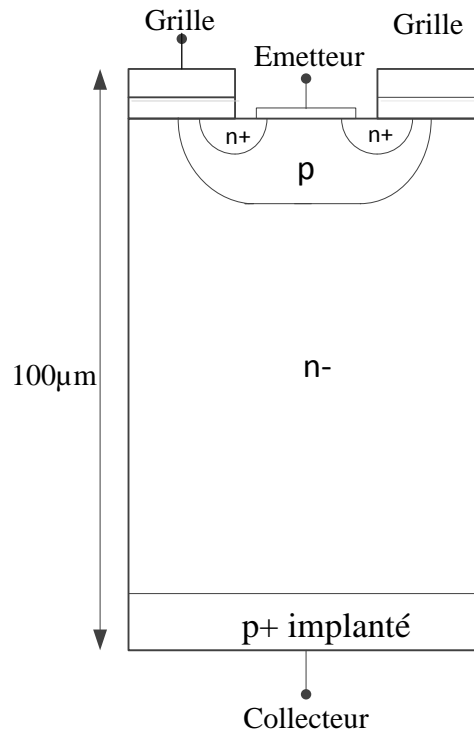


Figure II.6: Cellule de la structure planar IGBT NPT (600 V/200A)

COUCHES	NATURE	EPAISSEUR
Métal	Al et 1% de Si	3.5 μm
Polysilicium	Si-	450 nm
Oxyde de Grille	SiO ₂ -	≈120 nm
Diffusion n^+	-	≈100 nm
Diffusion p^+	-	650 nm
Puits p	-	4 μm
Substrat n	Si	90 μm
p^+ implanté	-	Difficilement observable
Métal face arrière	Cr, Ni, V, Ag	1 μm

Tableau II.1: Epaisseurs des différentes couches mesurées de la puce NPT planar

Pour cette puce nous avons détaillé la procédure de microsection. En ce qui concerne le deuxième composant nous allons présenter les principaux résultats de microsection, car ce composant a la même forme que celui précédemment étudié.

IGBT NPT Trench 600V/200A.

Comme nous l'avons fait pour le NPT planar 600V/200A, nous faisons des observations optiques et ensuite des observations au MEB après révélations chimiques. La *figure II.7* présente une vue globale de la puce IGBT NPT trench ; celle-ci ressemble fortement au NPT planar, sauf que la technologie de grille diffère. La section de la puce est plus petite, elle mesure $99,14 \text{ mm}^2$.

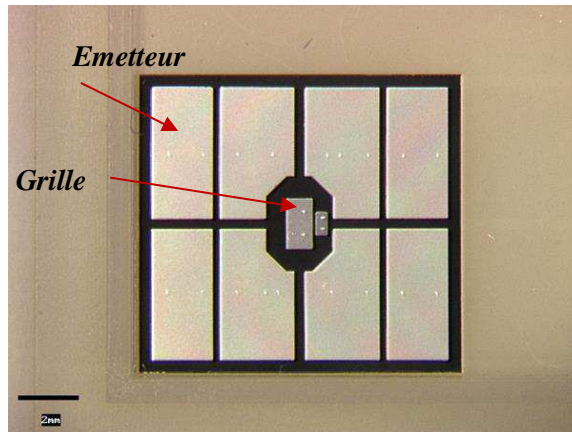
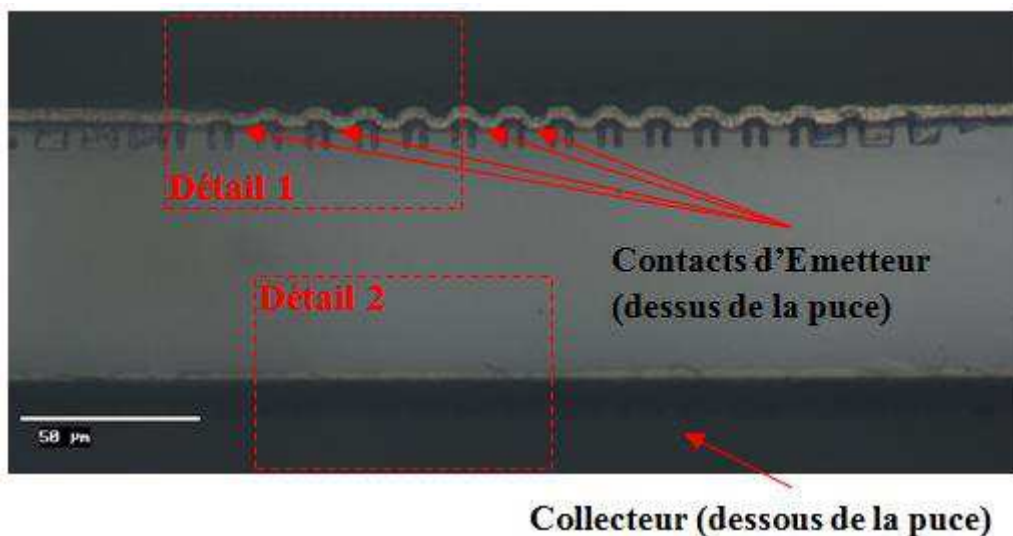


Figure II.7 Observation externe de la puce

Sur les *figures II.8.a, II.8.b et II.8.c*, nous observons en face avant l'agencement des couches ainsi que les cellules avec les grilles en tranchée et la métallisation de l'émetteur. Nous observons également que pour chaque cellule, il y a deux grilles en tranchées (figure II.8.a). En face arrière, seule la métallisation du collecteur est visible. Ensuite, nous effectuons une analyse détaillée sur une seule cellule (*figure II.9*) au MEB.



(a)

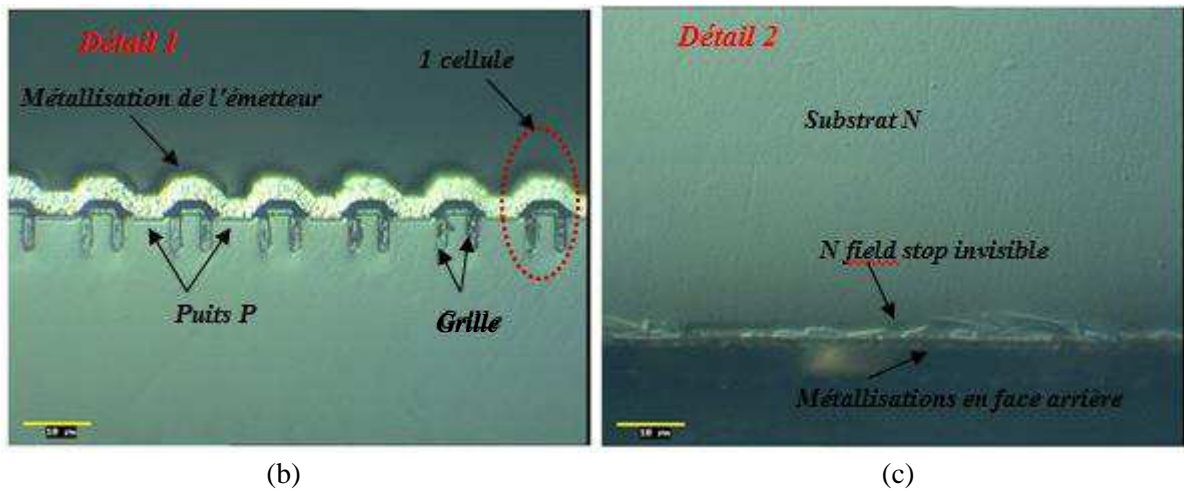


Figure II.8: Observations optiques après micro section et révélations chimiques (a), (b) face avant, (c) face arrière

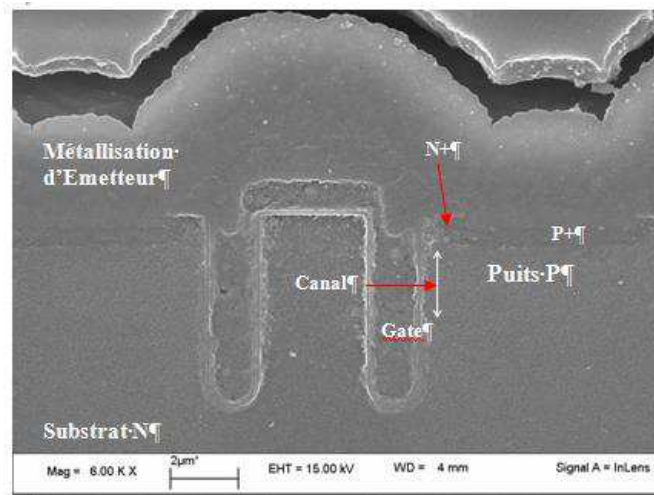


Figure II.9: Observations d'une cellule au MEB après section et révélations chimiques

Les révélations font apparaître un substrat N épais avec la présence d'une couche N+ épitaxiée en face arrière. L'IGBT est donc de type Non Punch Through avec une technologie de grille trench (figure II.10). Les mesures des profondeurs et des épaisseurs de l'ensemble des couches et des régions semi-conductrices sont reportées dans le tableau II.2. La longueur du canal mesuré est de 2,5 μm.

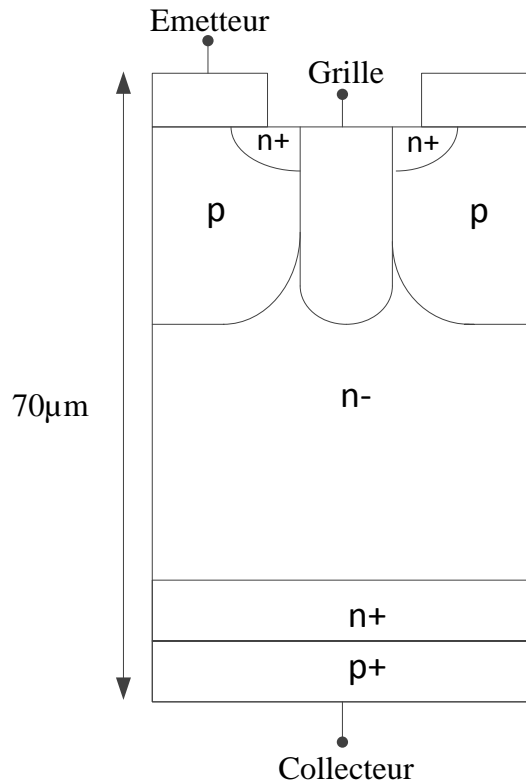


Figure II.10: Cellule de la structure trench IGBT NPT (600 V/200 A)

COUCHE	NATURE	EPAISSEUR
Métal	Al et 1% Si	4 µm
Polysilicium (profondeur Trench)	Si	5,5 µm
Oxyde de Grille	SiO ₂	100 nm
Diffusion n^+		850 nm
Diffusion p^+		510 nm
Puits p		2,73 µm
Substrat n^-	Si	70 µm
n^+ Field Stop		Difficilement observable
p^+ implanté		Difficilement observable
Métal face arrière	Cr, Ni, V, Ag	1µm

Tableau II.2: Epaisseurs des différentes couches mesurées de la puce NPT trench

IGBT SPT planar 1200V/150A

De même que pour les deux composants précédemment étudiés, nous faisons des observations optiques et ensuite des observations au MEB après révélations chimiques. La *figure II.11.a* présente une vue globale de la puce IGBT SPT planar, celle-ci est une version améliorée de la technologie PT (Punch Through). Cette puce de par son calibre en courant (1200 V/150 A) présente une surface active (186mm²) beaucoup plus importante que les deux puces précédemment décrites. Nous observons également que la surface de métallisation est uniforme et que le plot de grille est excentré en bas à droite (*figure II.11.b*).

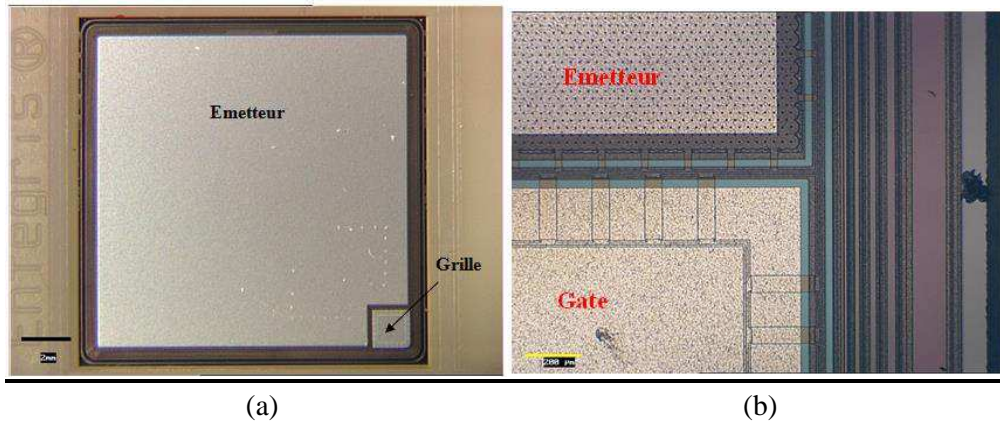


Figure II.11 : Vue optique externe de la puce (a) détails entre la grille et l'émetteur (b)

Ensuite, une microsection (figure II.12.a, II.12.b, II.12.c) a été effectuée après révélations chimiques, afin d'identifier les différentes régions semi-conductrices de cette puce.

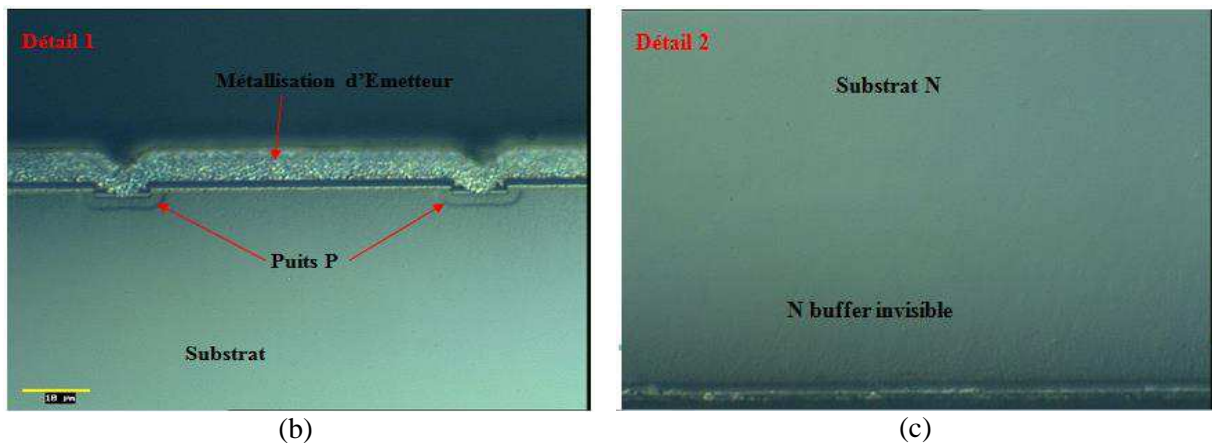
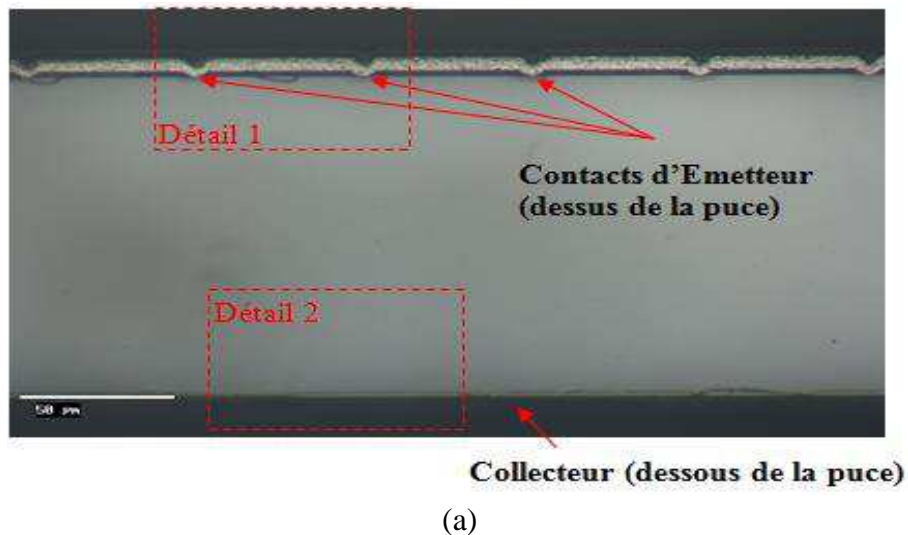


Figure II.12 : Observations optique après micro section et révélations chimiques (a), (b) face avant, (c) face arrière

La particularité de cette structure est que les plots de grille sont plus grands que celle du NPT planar (figure II.4). Par conséquent la distance intercellulaire est plus élevée. Une analyse géométrique détaillée s'avère indispensable notamment sur la face avant de la puce,

car en face arrière la couche tampon ainsi que le P+ implanté sont difficilement observable (*figure II.13.a&b*).

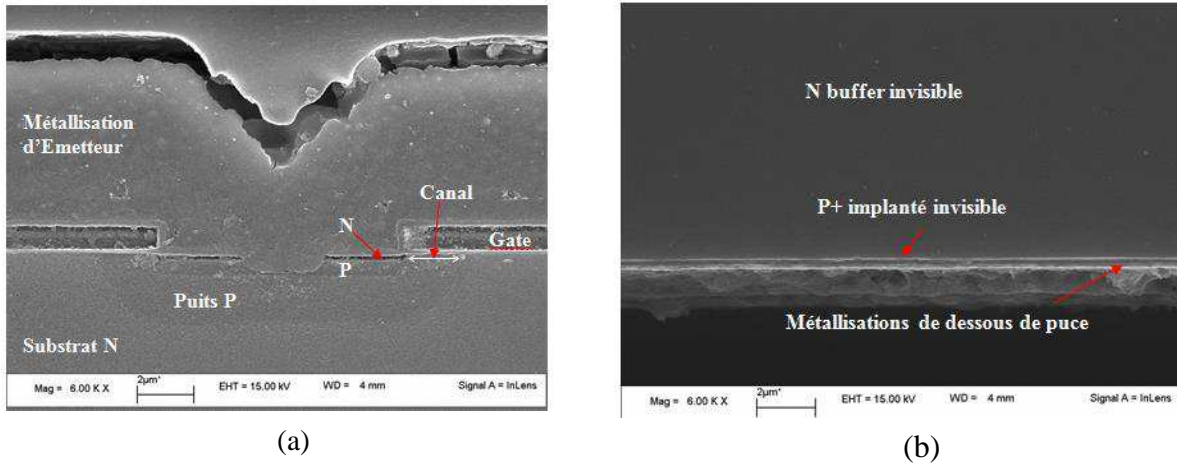


Figure II.13 : Observations d'une cellule au MEB (a) face avant (b) face arrière

Concernant cette puce nous résumons dans le *tableau II.3* directement les résultats obtenus par microsection, étant donné que la procédure est identique aux puces précédemment analysés. La structure est de type SPT (Soft Punch Through) avec une technologie de grille planar. L'épaisseur totale de la puce est de 130µm (*figure II.14*).

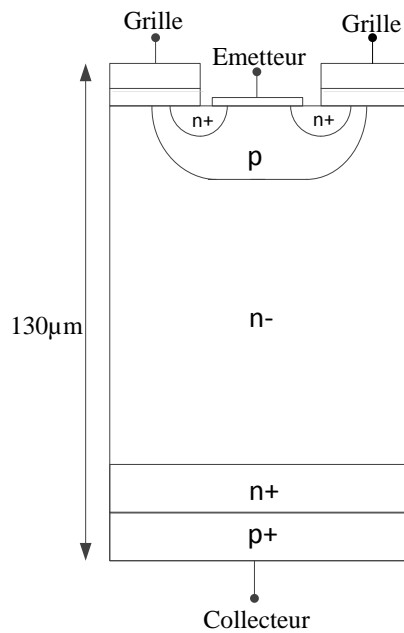


Figure II.14: Cellule de la structure IGBT SPT (Soft Punch Through)

COUCHE	NATURE	EPAISSEUR
Métal	AlSi 1%	5.5 μm
Polysilicium	Si	880 nm
Oxyde de Grille	SiO ₂	≈ 120 nm
Diffusion n^+	-	≈ 160 nm
Diffusion p^+	-	≈ 550 nm
Puits p	-	1.65 μm
Substrat n	Si	120 μm
n^+ buffer	-	Invisible
p^+ implanté	-	Invisible

Tableau II.3: Epaisseurs des différentes couches mesurées de la puce SPT planar

II.1.2.2 Analyse SIMS

Dans cette partie, nous nous intéressons aux profils des éléments qui constituent l'échantillon et plus particulièrement les dopants en fonction de la profondeur, c'est-à-dire la distance z normale à la surface. Ces analyses ont été effectuées en collaboration avec le laboratoire du LAAS et l'INSA de Toulouse. Le principe de fonctionnement et l'appareillage sont décrits en (annexe A.3).

II.1.2.2.1 Procédé de mesure

La Spectrométrie de Masse à Ionisation Secondaire est la méthode la plus adaptée et la plus précise pour l'analyse chimique des matériaux utilisés en microélectronique. Elle est essentiellement employée pour déterminer ou contrôler le profil de concentration en fonction de la profondeur d'une ou plusieurs impuretés (généralement les dopants usuels tels que le Bore, le Phosphore, l'Arsenic...) dans le substrat de référence qui sera le plus souvent du Silicium. Cependant, cette méthode de caractérisation ne permet pas d'obtenir directement les profils de concentration des espèces désirées. En effet, le profil brut obtenu en fin d'analyse représente l'intensité en coups par seconde de l'espèce analysée en fonction du temps d'érosion (*figure II.15*).

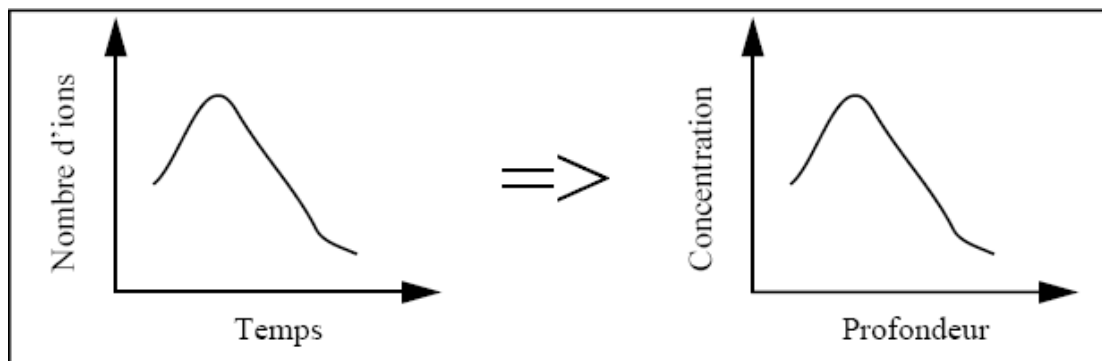


Figure II.15 : Profils SIMS avant et après calibrations des signaux bruts

La minimisation des fluctuations du faisceau d'ions primaires permet de maintenir constante la vitesse d'abrasion de l'échantillon. Les variations de l'intensité du courant secondaire en fonction du temps ne sont alors, à un facteur près, que celles de l'impureté sélectionnée en fonction de la profondeur. La mesure de l'épaisseur érodée en fin d'analyse permet de déduire la vitesse d'érosion et donc l'échelle des profondeurs.

La détermination de la concentration ne pourra se faire qu'à partir de la mesure d'un échantillon de référence dans les mêmes conditions expérimentales. Le plus souvent, les étalons seront des échantillons implantés avec l'espèce à analyser à une énergie et une dose connues. Finalement, le traitement numérique des signaux, réalisé le plus souvent à partir de facteurs relatifs de sensibilité (RSF ou « Relative Sensitivity Factors ») ou en suivant une méthode d'étalonnage utilisant la dose implantée, assurera l'évaluation de la concentration de l'impureté sélectionnée.

L'analyse physico-chimique est basée sur la détection des particules chargées (ions secondaires) produites sous l'effet d'un bombardement d'ions incidents (ions primaires). Il faut définir deux « diamètres » : le diamètre du faisceau primaire et le diamètre de la zone d'analyse. La dimension de ces deux diamètres dépend de la profondeur à atteindre (*figure II.16*). L'analyse SIMS en profondeur est l'une des nombreuses méthodes de caractérisation élémentaire fondée sur l'érosion.

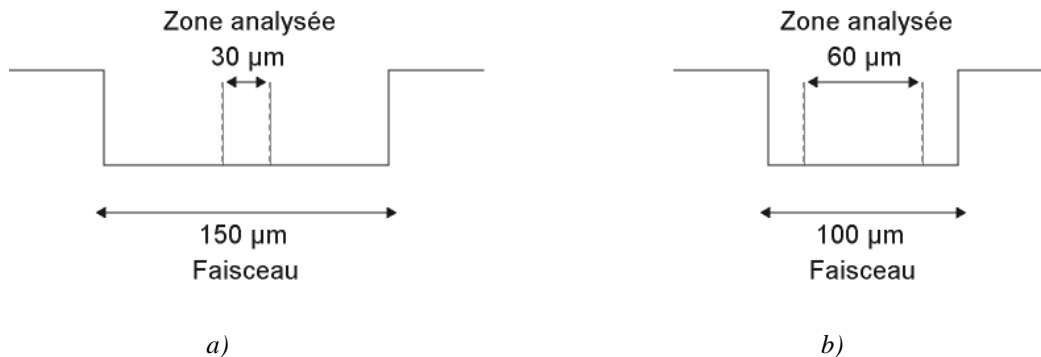


Figure II.16: Exemple de conditions d'analyse pour a) une faible profondeur et b) une grande profondeur.

II.1.2.2.2 Résultats

IGBT NPT planar

Sur cette puce, l'analyse SIMS a été effectuée en face avant et arrière afin d'estimer la concentration en impuretés de tous les dopants (*figures II.17 & II.18*).

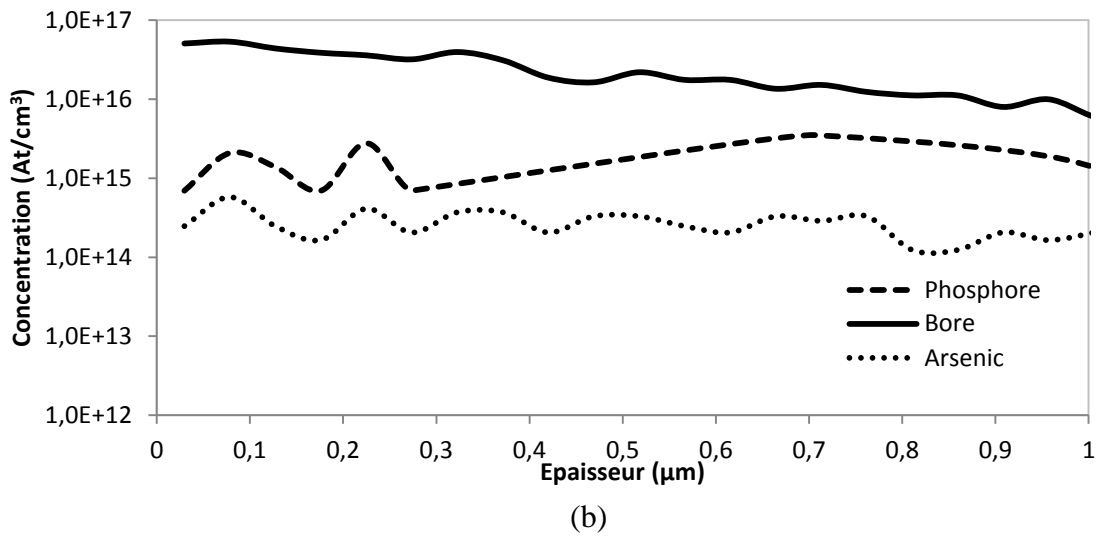
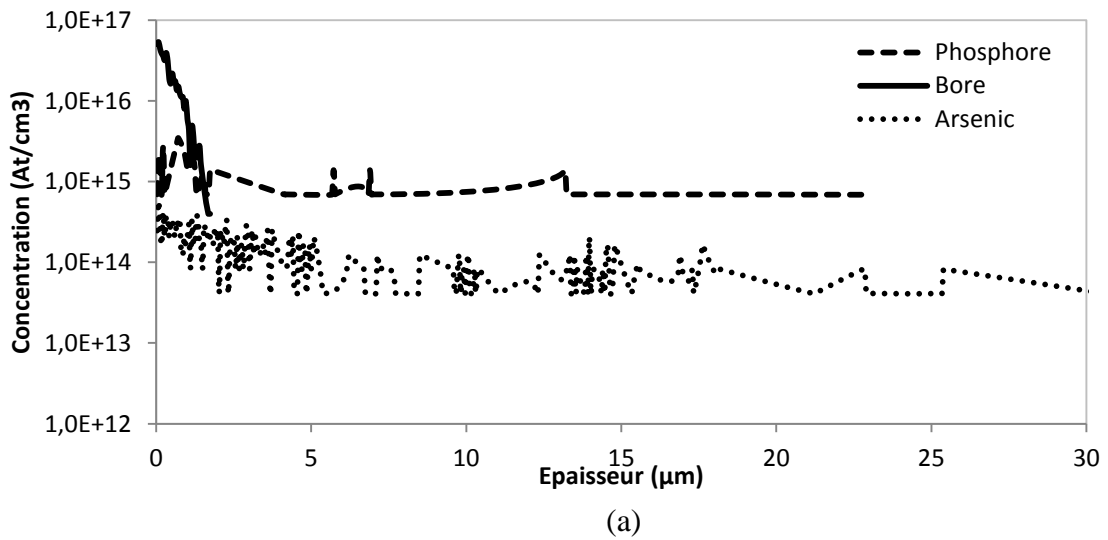


Figure II.17 : Concentration des dopants en fonction de la profondeur en face arrière (a) 45 μm (b) 1 μm

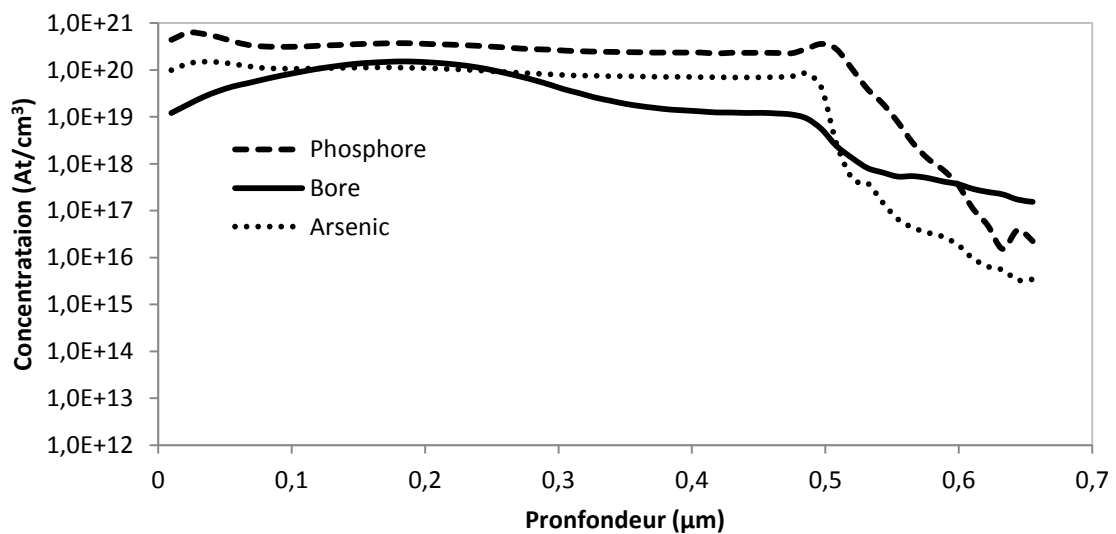
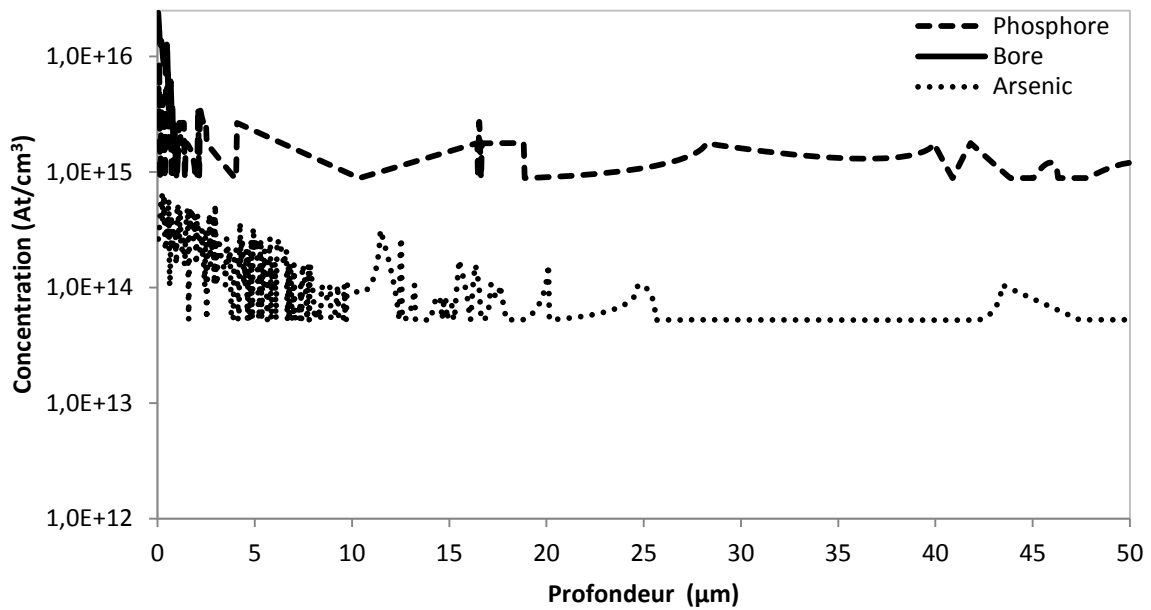


Figure II.18 : Concentration des dopants en fonction de la profondeur en face avant

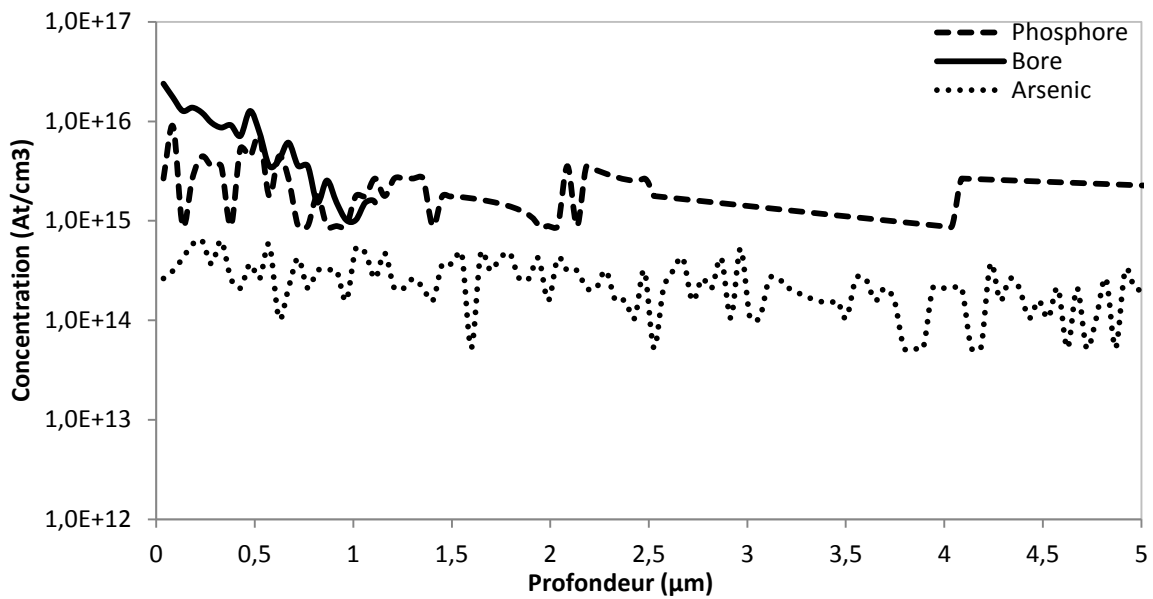
Ces données sur les différents dopants ont été recoupées avec les résultats de la micro section afin d'avoir la meilleure estimation de la concentration des dopants en fonction de la profondeur.

IGBT SPT planar

La même procédure d'analyse a été effectuée sur cette puce ABB. Comme cela été le cas pour la puce NPT planar, les conditions d'analyse ont été faites en face arrière et face avant de la puce pour avoir une estimation globale de la concentration en fonction de la profondeur (figures II.19 & II.20).



(a)



(b)

Figure II.19 : Concentration des dopants en fonction de la profondeur en face arrière (a) 60µm (b) 5µm

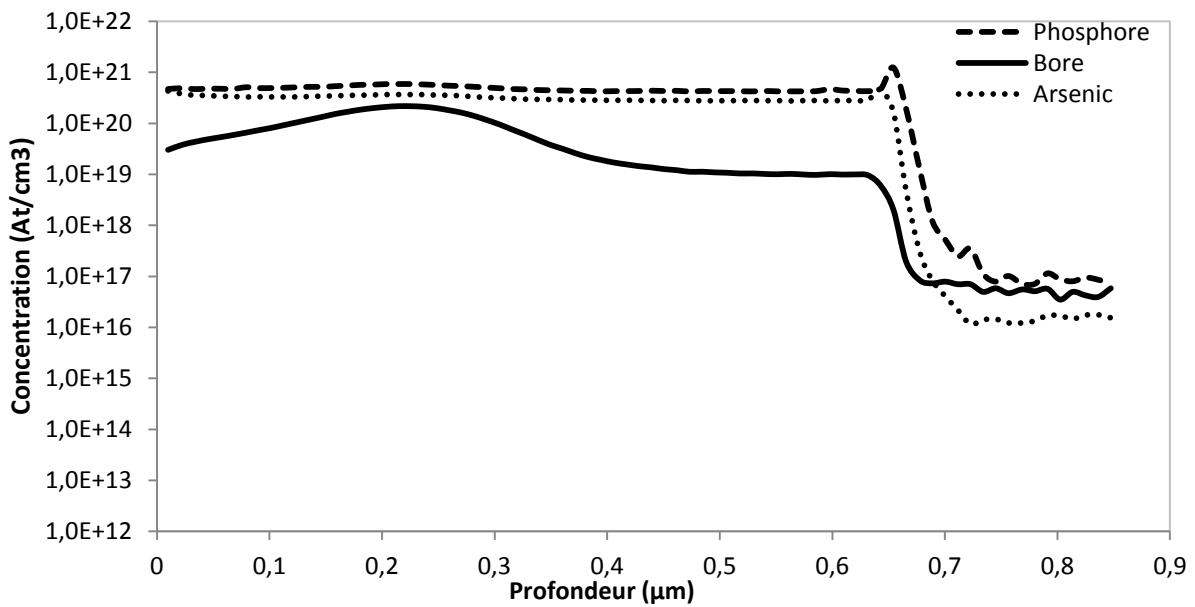


Figure II.20 : Concentration des dopants en fonction de la profondeur en face avant

II.1.3 Bilan de l'analyse de construction

Les résultats obtenus à partir des analyses SIMS et par microsection sont résumés respectivement dans les *tableaux II.4, II.5 et II.6*. Certaines épaisseurs comme celles de l'oxyde de grille, du polysilicium et de la couche P ont facilement été estimées grâce aux analyses SIMS. Les concentrations du substrat, de la zone P en face arrière et de la couche tampon ainsi que celles des couches de la face avant ont été approchées.

Concernant l'analyse SIMS de la puce NPT trench, celle-ci a donné des résultats qui ne sont pas exploitables vu les dimensions très réduites de cette structure. Ainsi, nous pouvons en déduire que l'analyse SIMS a ses limites. En effet, pour des dimensions qui deviennent de plus en plus petites notamment au niveau des couches semi-conductrices et par conséquent de la longueur du canal, il est difficile d'approcher voire de déterminer les valeurs des dopants.

Couche	Épaisseur	Dopage [cm^{-3}]
Métallisation face avant	4 μm	-
Polysilicium	450-600 nm	
Oxyde de grille	110-120 nm	-
Diffusion n^+	100-200 nm	$1e^{+19}$ - $1e^{+21}$
Diffusion p^+	650 nm	$1e^{+19}$ - $1e^{+20}$
Diffusion p	3-4 μm	$1.5e^{+17}$ - $3e^{+17}$
Substrat n	$\approx 90 \mu m$	$1e^{+14}$ - $2e^{+14}$
p^+ implanté	$\approx 0,5-1 \mu m$	$5e^{+16}$

Tableau II.4 : Bilan des épaisseurs et des dopages des différentes couches de la puce NPT planar

<i>Couche</i>	<i>Épaisseur</i>	<i>Dopage [cm^{-3}]</i>
Métallisation face avant	4	-
Polysilicium	5,5	Aucune donnée
Oxyde de grille	100 nm	-
Diffusion n^+	850 nm	Aucune donnée
Diffusion p^+	510 nm	Aucune donnée
Diffusion p	2,73 μm	Aucune donnée
Substrat n	70 μm	Aucune donnée
n field stop	Difficilement observable	Aucune donnée
p^+ implanté	Difficilement observable	Aucune donnée

Tableau II.5 : Bilan des épaisseurs et des dopages des différentes couches de la puce NPT trench

<i>Couche</i>	<i>Épaisseur</i>	<i>Dopage [cm^{-3}]</i>
Métallisation face avant	4 μm	-
Polysilicium	800 nm	
Oxyde de grille	160 nm	-
Diffusion n^+	100-200 nm	$1e^{+19} - 1e^{+21}$
Diffusion p^+	550 nm	$1e^{+19} - 1e^{+20}$
Diffusion p	1,65 μm ?	$2e^{+17} - 3e^{+17}$
Substrat n	$\approx 130 \mu m$	$1e^{+14} - 2e^{+14}$
n tampon	$\approx 7-10 \mu m$	$1e^{+16} - 1e^{+17}$
p^+ implanté	$\approx 0,5-1 \mu m$	$5e^{+16}$

Tableau II.6 : Bilan des épaisseurs et des dopages des différentes couches de la puce SPT planar

A l'heure actuelle, il existe une autre technique qui est basée sur la spectroscopie de rétrodiffusion des particules chargées. Cette dernière connue aussi sous le nom de rétrodiffusion de Rutherford (RBS), donne des informations relativement intéressantes et complémentaires à notre approche. Elle permet de déterminer l'épaisseur et la composition des différentes couches qui se superposent dans un échantillon (silicium, métal, oxyde, siliciure, etc...). Dans notre étude, la méthode RBS n'a pas été utilisée, nous nous sommes contentés de l'analyse SIMS, car cette méthode d'analyse est la plus utilisée pour les semi-conducteurs.

Les trois puces IGBTs ont donc été analysées afin d'extraire la géométrie de la puce et les dopages associés. Ainsi, nous pouvons faire une esquisse de chaque structure et simuler celles-ci afin de corroborer les caractéristiques expérimentales de la puce. Bien sûr les données sur le dopage et les épaisseurs seront à compléter étant donné que certaines valeurs sur les dopages sont approchées voir inconnues notamment sur le NPT trench pour lequel une analyse paramétrique sera indispensable afin de compléter le modèle.

II.2 Modélisation physique bidimensionnelle par éléments finis

La simulation par éléments finis ou "méthode des éléments finis", au sens premier du terme, désigne un ensemble de techniques numériques permettant de résoudre approximativement une certaine classe de problèmes mathématiques, basés sur des équations aux dérivées partielles, dont on ne sait généralement pas trouver les solutions exactes. Il s'agit d'un outil mathématique qui possède de nombreuses applications comme par exemple la physique des semi-conducteurs.

Par conséquent, les équations des semi-conducteurs utilisées au cours d'une simulation par éléments finis ne sont pas exactement les lois de la physique des semi-conducteurs : il s'agit de lois discrétisées, donc différentes, qui conduisent ainsi à des solutions différentes. C'est pourquoi on dit généralement que les éléments finis sont une technique de résolution approchée des équations aux dérivées partielles. Les techniques de discrétisation, dont font partie les éléments finis, consistent à transformer la théorie pour changer la nature du problème mathématique : ce dernier devient alors un "simple" système d'équations, que l'on sait pratiquement toujours résoudre. Du fait de cette transformation, on obtient généralement une solution différente de la solution "continue" que l'on obtiendrait en l'absence de discrétisation... si toutefois on savait la calculer.

Les fonctions de base éléments finis sont des fonctions définies par morceaux dont la délimitation s'appuie sur un maillage du domaine géométrique occupé par la structure, c'est-à-dire un découpage de ce domaine en sous-domaines de formes simples (carré, rectangle, triangle); on appelle élément un sous-domaine muni de ses fonctions de base. Ces fonctions sont associées à des points particuliers du maillage (les noeuds).

Comme nous l'avons vu précédemment, les géométries des 3 puces ainsi que leurs dopages respectifs ont été dégagés afin de pouvoir établir la structure en 2D de chaque composant. Ces trois structures seront modélisées et simulées par éléments finis via le simulateur TCAD-SENTAURUS. En premier lieu, nous esquissons la structure et nous établissons les profils d'impuretés de chaque région de la structure. Ensuite, nous établissons le maillage de la structure nécessaire au calcul des équations des semi-conducteurs. Nous verrons par la suite l'importance de l'optimisation du maillage dans les calculs.

II.2.1 Approche de la modélisation

II.2.1.1 Méthodologie

La finesse de la physique et l'ensemble des outils mathématiques, inclus dans la modélisation vont dépendre de la précision voulue ainsi que du temps de calcul souhaité. Ainsi, la modélisation d'un matériau, d'une zone de transistor, de l'intégralité d'un transistor, ou encore la modélisation d'un circuit ne requièrent pas les mêmes outils numériques et les

mêmes connaissances physiques. En effet, les phénomènes physiques à prendre en compte ne sont pas les mêmes. Dans le cas présent, nous aborderons uniquement l'approche unicellulaire des 3 puces IGBTs (figure II.21), ce qui veut dire que seuls les phénomènes physiques intrinsèques aux régions semi-conductrices de la puce nous intéressent.

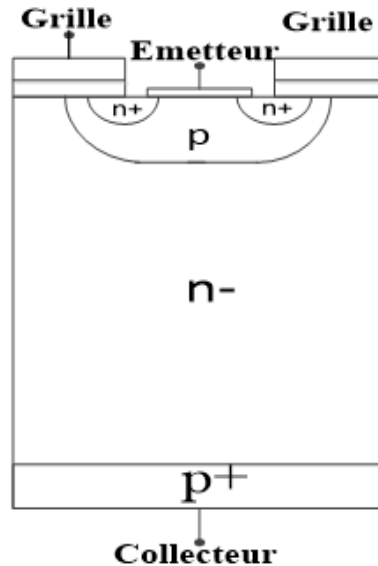


Figure II.21 : Exemple d'une structure unicellulaire 2D d'une puce IGBT pour la modélisation.

La stratégie de modélisation adoptée s'inscrit dans une approche multi-échelle/multi-physique, illustrée en figure II.22. Donc, ce qui nous importe le plus, ce sont les équations de transport de charges et les équations qui régissent l'aspect thermique ainsi que les méthodes numériques associées que nous serons amenées à exploiter par l'intermédiaire du logiciel TCAD SENTAURUS.

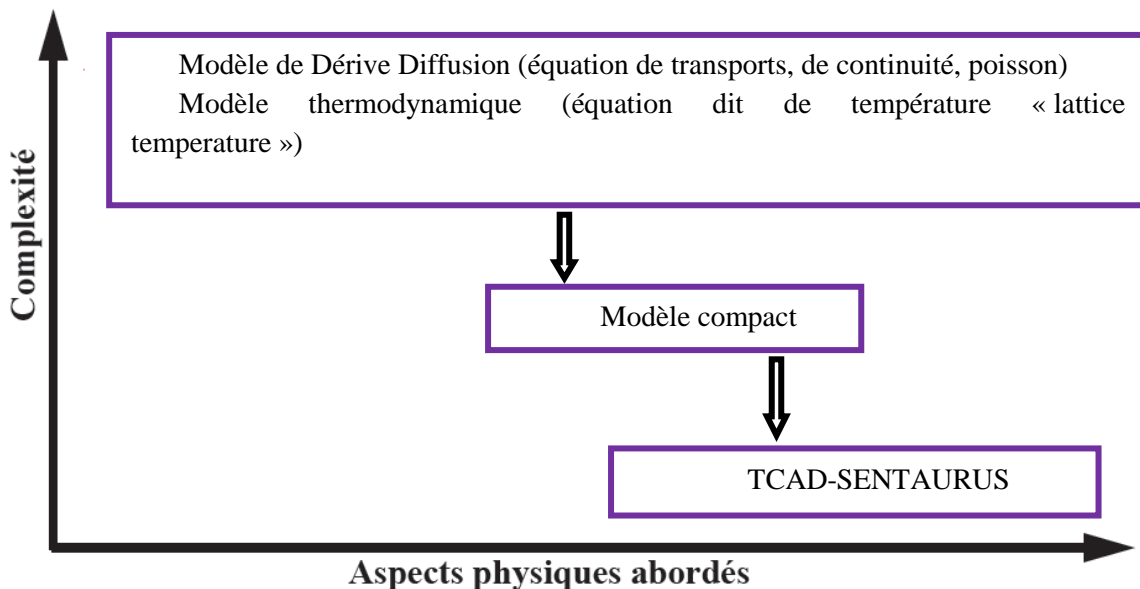


Figure II.22 : Approche multi-physique/multi-échelle pour la modélisation

II.2.1.2 Modèle de dérive-diffusion

L'équation de Boltzmann joue un rôle majeur dans la compréhension théorique des "phénomènes de transport", c'est à dire de la réponse d'un système maintenu dans des conditions extérieures de déséquilibre (différence de potentiel, de température, de concentration ou vitesse, imposées entre deux points). Son développement est très bien détaillé par [89]. L'équation de Boltzmann est particulièrement complexe à résoudre dans son intégralité. En outre, la modélisation des dispositifs électroniques ne nécessite généralement pas une description détaillée des mécanismes microscopiques du transport [90] [91]. De fait, des modèles ont été élaborés en tenant compte de nombreuses approximations sur certains termes de l'équation de Boltzmann. Ces modèles permettent une souplesse d'utilisation ainsi qu'une réduction significative du temps de calcul.

Nous rappelons succinctement, dans ce paragraphe, le modèle de Dérive-Diffusion qui peut être déduit de l'équation de Boltzmann par la méthode des moments. Le modèle de Dérive-Diffusion s'exprime par les équations suivantes :

- Equations de densité de courant \vec{J} :

$$\vec{J}_n(r, t) = |q|D_n\vec{\nabla}_n(r, t) + |q|n(r, t)\mu_n\vec{E} \quad (\text{Eq. II.1})$$

$$\vec{J}_p(r, t) = |q|D_p\vec{\nabla}_p(r, t) + |q|p(r, t)\mu_p\vec{E} \quad (\text{Eq. II.2})$$

$$D_n = \frac{kT}{|q|}\mu_n, \quad D_p = \frac{kT}{|q|}\mu_p \quad (\text{Eq. II.3})$$

Les indices n et p sont respectivement associés aux trous et aux électrons. D représente la constante de diffusion. μ correspond à la mobilité des trous et des électrons. La mobilité effective μ lie la vitesse de dérive v_d , qui correspond à la vitesse moyenne des porteurs de charge, avec le champ électrique E : $v_d = \mu E$. Dans les expressions du modèle de dérive diffusion, elle se rattache au modèle de Drude [77].

- Equations de continuité :

$$\frac{\partial}{\partial t}n(r, t) - \frac{1}{|q|}\vec{\nabla} \cdot \vec{J}_n - s_n(r, t) = 0 \quad (\text{Eq. II.4})$$

$$\frac{\partial}{\partial t}p(r, t) - \frac{1}{|q|}\vec{\nabla} \cdot \vec{J}_p - s_p(r, t) = 0 \quad (\text{Eq. II.5})$$

Les indices n et p sont respectivement associés aux électrons et trous. $n(r, t)$ et $p(r, t)$ représentent la densité des électrons et des trous. $s(r, t)$ est liée aux taux de génération et recombinaison de paires électron-trou (modèle SRH-Auger). Il est à préciser que les mobilités

des porteurs μ_n et μ_p dépendent également de la concentration des porteurs respectifs et de la température. Ainsi, l'ensemble des équations précédentes est couplé à l'équation de Poisson :

$$\nabla(\varepsilon_r |\vec{E}|) = |q|(p(r,t) - n(r,t) + N_d - N_a) \quad (\text{Eq. II.6})$$

En conclusion le modèle dérive diffusion utilisé pour la modélisation sous le logiciel TCAD-SENTAURUS, est un système d'équations regroupant l'approximation de l'équation de Boltzmann, et de l'équation de Poisson. Nous avons utilisé différents modèles électrothermiques aussi bien pour la simulation en statique qu'en dynamique (annexe B).

II.2.1.3 Maillage de la géométrie

Dans une simulation par éléments finis, la structure est modélisée par un maillage, dont la définition s'appuie sur deux objets géométriques. Le premier est un découpage du domaine géométrique occupé par la structure en sous-domaines de formes simples. Ces sous-domaines sont tridimensionnels (volumes), bidimensionnels (surfaces) ou unidimensionnels (lignes), selon la théorie dans laquelle on se place (par exemple, phénomène thermique 3D, ce sont des volumes, phénomènes électriques, il s'agit de surfaces ou de lignes). Dans notre cas, le maillage sera uniquement bidimensionnel. Le deuxième objet est une liste de points particuliers, situés aux sommets des sous-domaines ainsi que, quelques fois, au milieu de leurs arêtes : les nœuds (*figure II.23*).

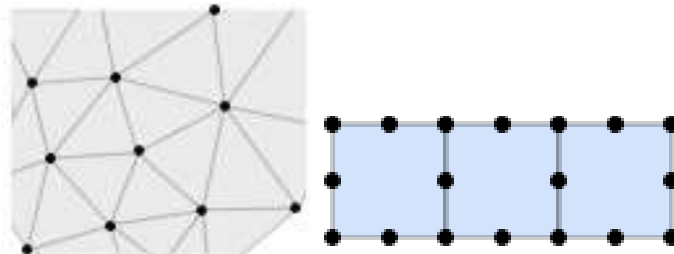


Figure II.23 : Deux maillages plans avec leurs nœuds.

Un sous-domaine muni de ses nœuds et de leurs fonctions de base s'appelle un élément fini, ou simplement élément ; les éléments sont les "briques" à l'aide desquelles on modélise le produit. En pratique, les logiciels de simulation possèdent des bibliothèques d'éléments dans lesquelles l'utilisateur peut piocher, qui se distinguent notamment par leurs topologies et le nombre de leurs nœuds (*figure II.24*) ; l'utilisateur peut généralement spécifier la forme des éléments en positionnant leurs nœuds afin de s'adapter à la géométrie à modéliser, et le logiciel adapte automatiquement la définition des fonctions de base de façon transparente pour l'utilisateur.

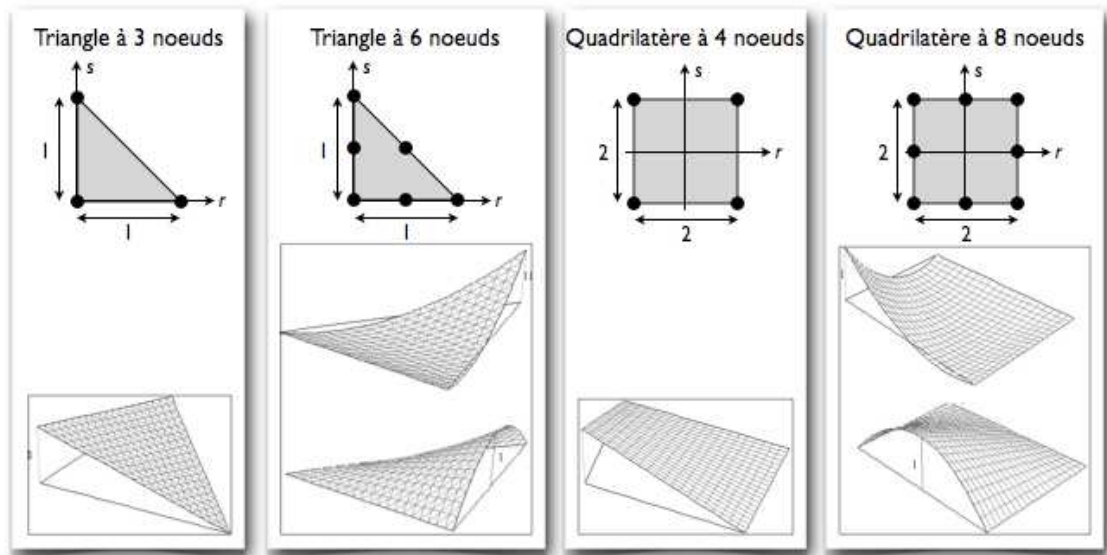


Figure II.24 : Quelques types d'éléments bidimensionnels courants.

Le maillage est ainsi constitué d'un nuage de nœuds, ainsi que d'éléments s'appuyant sur ces nœuds ; la plupart des logiciels peuvent assister l'utilisateur en construisant automatiquement un maillage à partir d'un domaine géométrique, issu par exemple d'un fichier smesh. Il faut pour cela leur indiquer le type et la taille des éléments, ce qui nécessite de bien comprendre l'influence de ces paramètres. Schématiquement, le maillage joue deux rôles essentiels dans la simulation.

Premièrement, il détermine le modèle géométrique de la structure, obtenu en réunissant les différents sous-domaines. Deuxièmement, il détermine également la résolution spatiale de la structure, et donc de la précision du résultat, par l'intermédiaire des fonctions de base. Avec un maillage très fin de la structure, nous aurons un résultat plus proche de la réalité, mais la résolution sera très longue. A l'inverse un maillage relâché aura comme conséquence un résultat approximatif, mais une résolution rapide. Ainsi, le maillage influe fortement sur la pertinence des résultats et doit donc être réalisé avec soin.

II.2.1.4 Calcul

Pour utiliser un logiciel de simulation par éléments finis, il faut modéliser la structure (c'est-à-dire réaliser un maillage) et l'action de son environnement (c'est-à-dire lui appliquer des efforts extérieurs et des déplacements imposés). Il faut également choisir un modèle du comportement électrique du matériau, et l'attribuer aux éléments du maillage. A partir de ces modèles, le logiciel effectue ensuite un calcul qui se décompose en trois étapes:

1. Le logiciel construit un système d'équations, correspondant aux équations d'équilibre des nœuds et aux déplacements nodaux imposés, en exploitant les données des modèles : c'est le prétraitement

2. Le logiciel **résout** ce système d'équations en adéquation avec la résolution spatiale de la structure.
3. Le logiciel reconstruit alors les résultats qui lui sont demandés (il s'agit par exemple du champ électrique, potentiel électrique...) et, le cas échéant, les traite afin de les tracer à l'écran : c'est le **post-traitement**.

Le calcul est automatisé et s'effectue sans intervention de l'utilisateur ; il est cependant nécessaire de connaître son fonctionnement pour deux raisons. Premièrement, la théorie qui le sous-tend repose sur des hypothèses qui introduisent des restrictions supplémentaires sur les modèles : par exemple, le mode de calcul des intégrales sur les éléments n'est valable qu'à certaines conditions sur la forme de ceux-ci, et le non-respect de ces conditions entraîne au mieux un message d'erreur, au pire des résultats faux.

Deuxièmement, le post-traitement (la dernière étape) peut parfois altérer les résultats de façon significative, en masquant certaines anomalies caractéristiques ; or, ces anomalies sont justement un symptôme d'une modélisation non pertinente (mauvais maillage), et le fait de les masquer peut compliquer singulièrement l'analyse critique des résultats, sans pour autant rendre ceux-ci plus représentatifs de la réalité.

II.2.2 Simulation électrothermique

Une procédure de validation est mise en place afin de valider le modèle en statique et dynamique de nos 3 structures IGBTs (*figure II.25*). Cette procédure est scindée en deux parties qui sont respectivement la partie statique et la partie dynamique. Ainsi, pour les deux parties en question, la validation du modèle pour chacune des caractéristiques aura pour but de valider les paramètres géométriques et physiques de chacune des structures IGBTs. La validation de ces différents paramètres se fera à deux températures afin de confirmer la validité du modèle.

Pour la partie statique :

- Tenue en tension BVCES : Validation du dopage et de l'épaisseur de la couche n^- , validation du dopage et de l'épaisseur de la couche p^+ en face arrière ;
- IcVge pour Vce=2V : Validation du dopage et de l'épaisseur de la couche p en face avant ;
- IcVce : Validation du dopage de la couche et de l'épaisseur n^+ en face avant, et plus particulièrement de la couche tampon pour les structures NPT trench et SPT planar:

Pour la partie dynamique:

Commutation (turn-on et turn-off) et court-circuit:

- Validation de la durée de vie des porteurs pour deux températures
- Validation des circuits de simulation avec les différents éléments parasites.

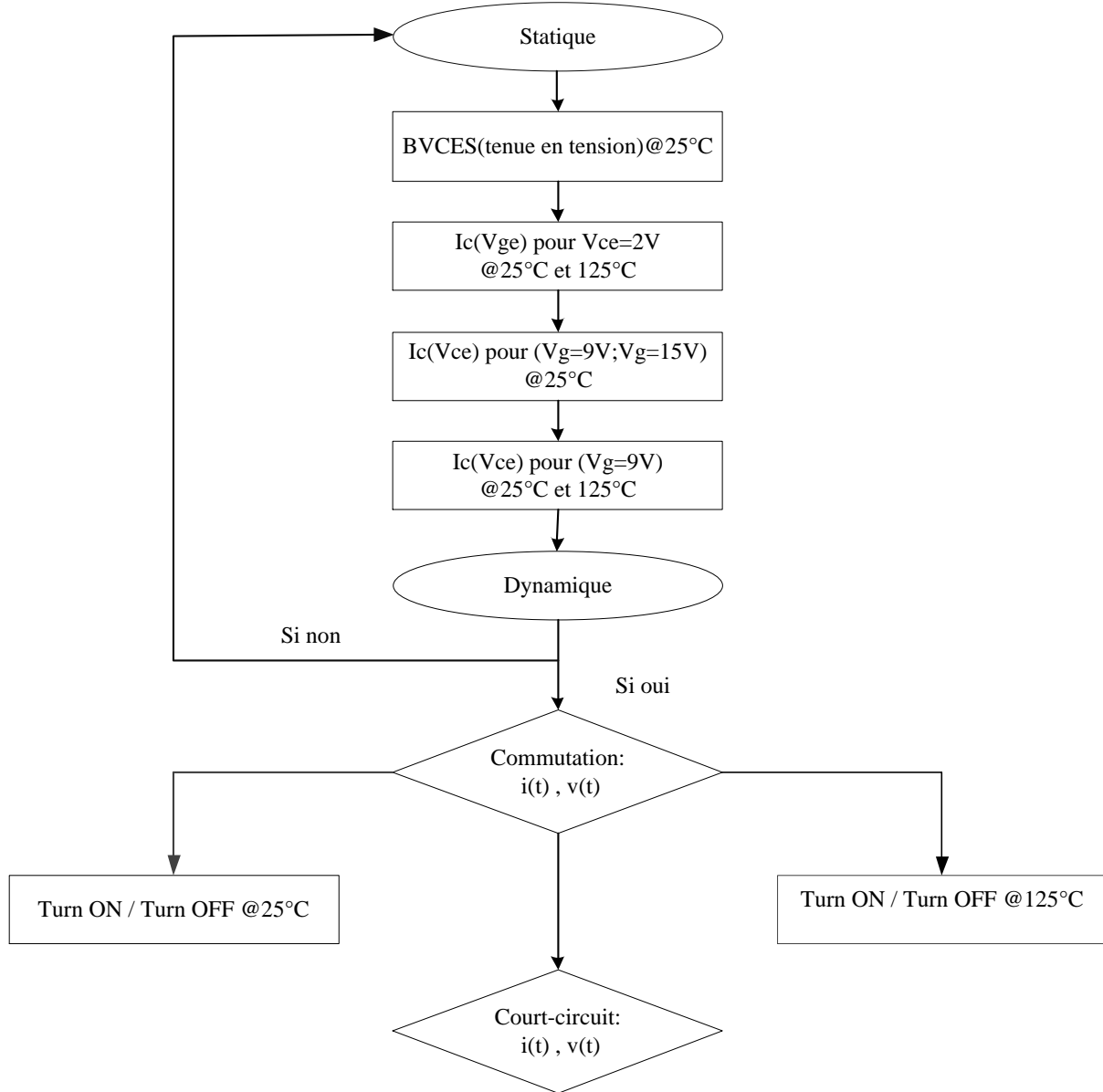


Figure II.25 : Procédure de validation mise en place

II.2.2.1 Validation en statique

Nous montrons les résultats de la simulation obtenus pour deux températures pour les caractéristiques $I_c(V_{ge})$, $I_c(V_{ce})$ et tension de claquage. Ces résultats sont confrontés avec les résultats expérimentaux obtenus avec un traceur *TEKTRONIX 371A* (figure II.26). L'objectif étant de valider le modèle en statique pour deux températures, afin de maintenir la température constante au sein du composant. Comme nous allons le voir il n'est pas besoin pour la simulation statique de dessiner une structure multicellulaire et cela pour les 3 puces

IGBTs que nous allons étudier. Il suffit d'avoir une structure unicellulaire avec son maillage respectif pour la résolution des équations de transport de charges.

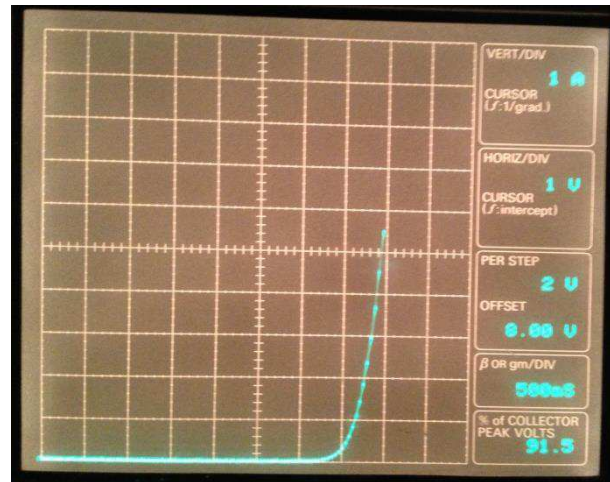


Figure II.26 : Exemple d'une caractéristique statique $I_c V_{ge}$ obtenue sur un traceur TEKTRONIX 371a

IGBT NPT planar

La figure II.27 montre la structure de NPT planar avec son maillage respectif simulée afin d'obtenir les caractéristiques électriques. Une coupe 1D est effectuée sur toute la structure (avec les différentes régions semi-conductrices) afin de visualiser le profil de dopage (figures II.28.a&II.28.b).

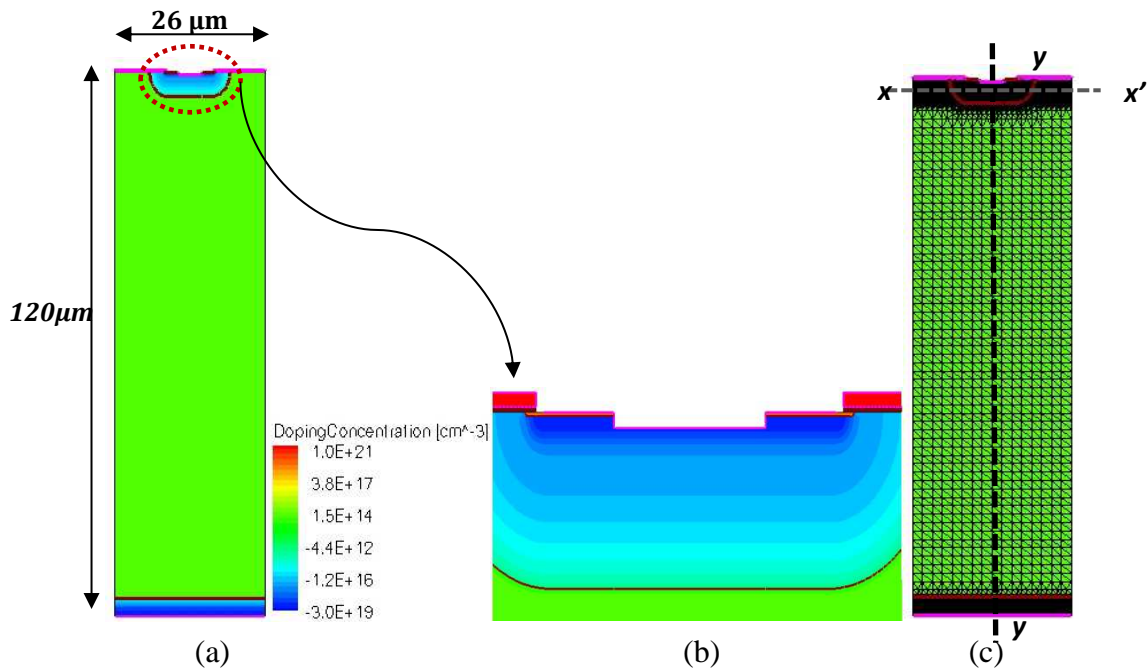
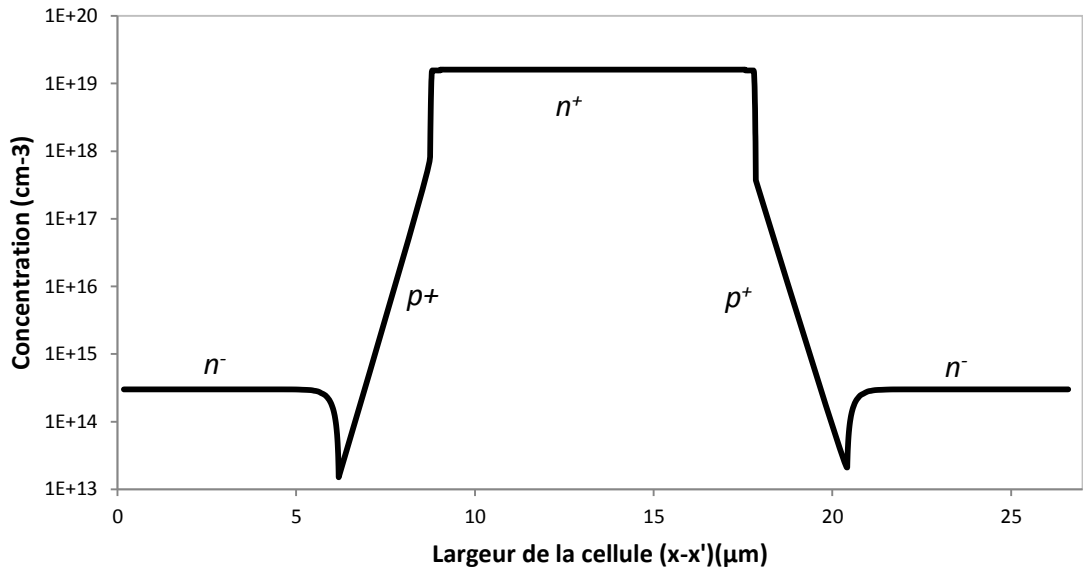
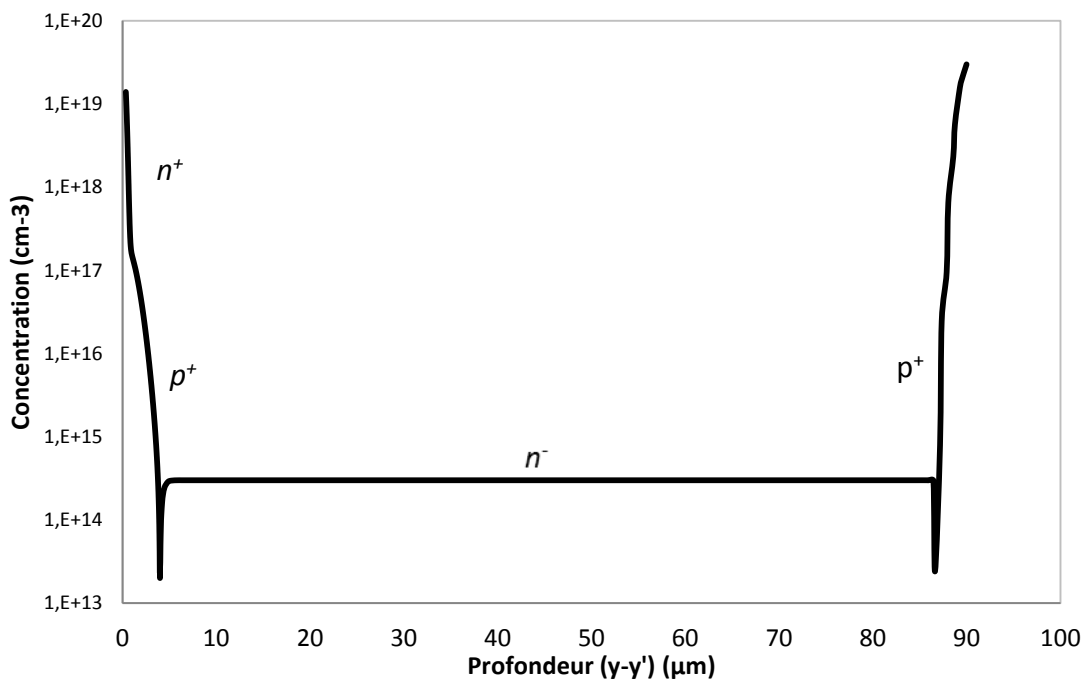


Figure II.27 : Structure unicellulaire de l'IGBT NPT planar (a) et (b) dimension et dopage, (c) maillage



(a)



(b)

Figure II.28 : Profile de dopage suivant (a) $(x-x')$ et (b) $(y-y')$ de la structure NPT planar

Afin de valider le modèle de l'IGBT NPT planar 600V/200A, nous avons simulé la structure avec les données technologiques, certaines fournies par le constructeur comme l'épaisseur totale et la surface active de la puce, et d'autres que nous avons extraites telles que les profils de dopages et l'agencement des différentes couches semi-conductrices. Les figures II.29 & II.30 montrent respectivement la caractéristique $I_c(V_{ge})$, pour 25°C et 125°C et la tenue en tension pour 25°C. Afin de valider ces caractéristiques, nous les confrontons avec les résultats expérimentaux.

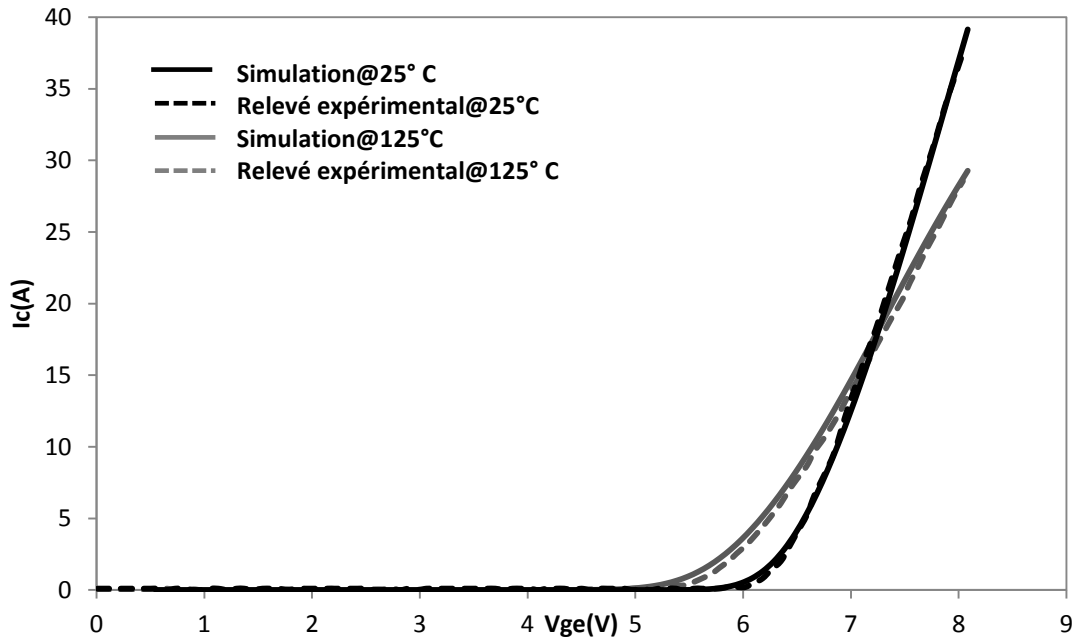


Figure II.29 : Simulation et caractérisation d'IcVge ($V_{ce}=2V$) pour 25°C et 125°C de la structure NPT planar

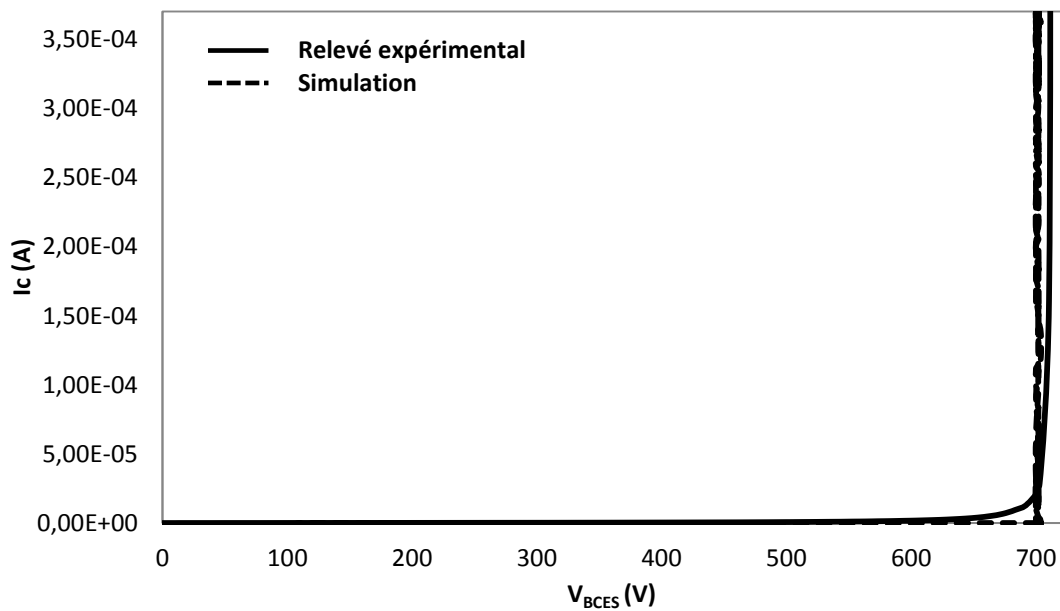


Figure II.30 : Simulation et caractérisation de la tenue en tension pour 25°C de la structure NPT planar

Comme nous pouvons l'observer sur la *figure II.29*, la caractéristique $I_c(V_{ge})$ présente un point d'intersection pour la valeur du courant de collecteur $I_{ce}=17A$. Sur la *figure II.30* nous observons la tenue en tension dont la valeur est de 700 V. Cette valeur est une valeur intermédiaire par rapport au calibre en tension du composant donnée par le constructeur. Nous remarquons une bonne concordance entre la simulation et l'expérimental. Après avoir validé les caractéristiques $I_c(V_{ge})$ et la tenue en tension, nous validons la caractéristique $I_c(V_{ce})$ pour $V_{ge}=9V$ à 25°C et 125°C et 15V à 25°C (*figure II.31 & II.32*)

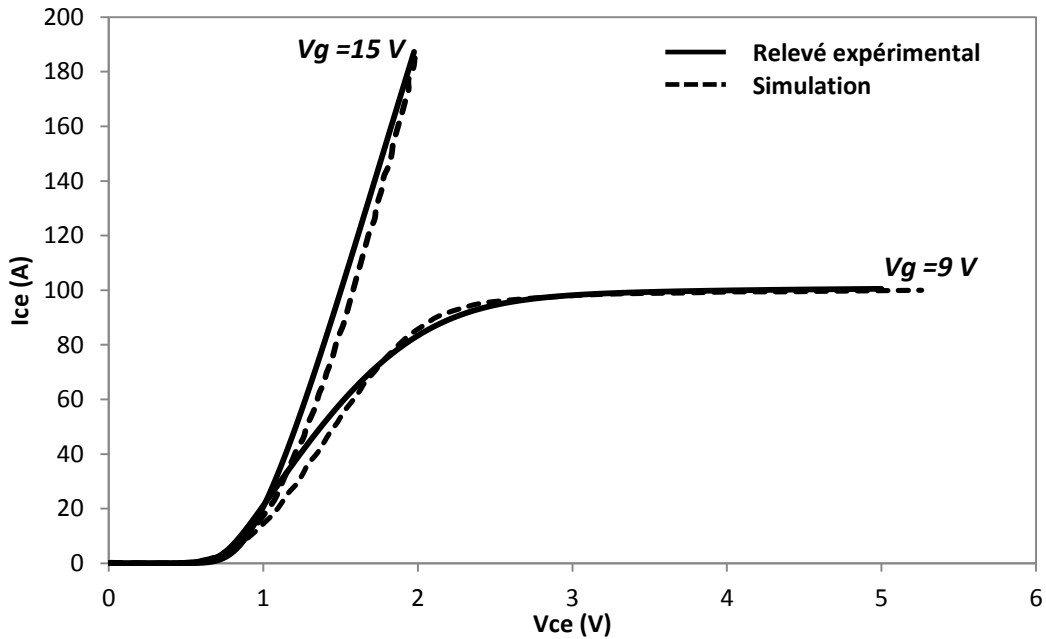


Figure II.31 : Simulation et caractéristique de $I_c(V_{ce})$ pour $V_g=9\text{ V}$ et 15 V à 25°C de la structure NPT planar

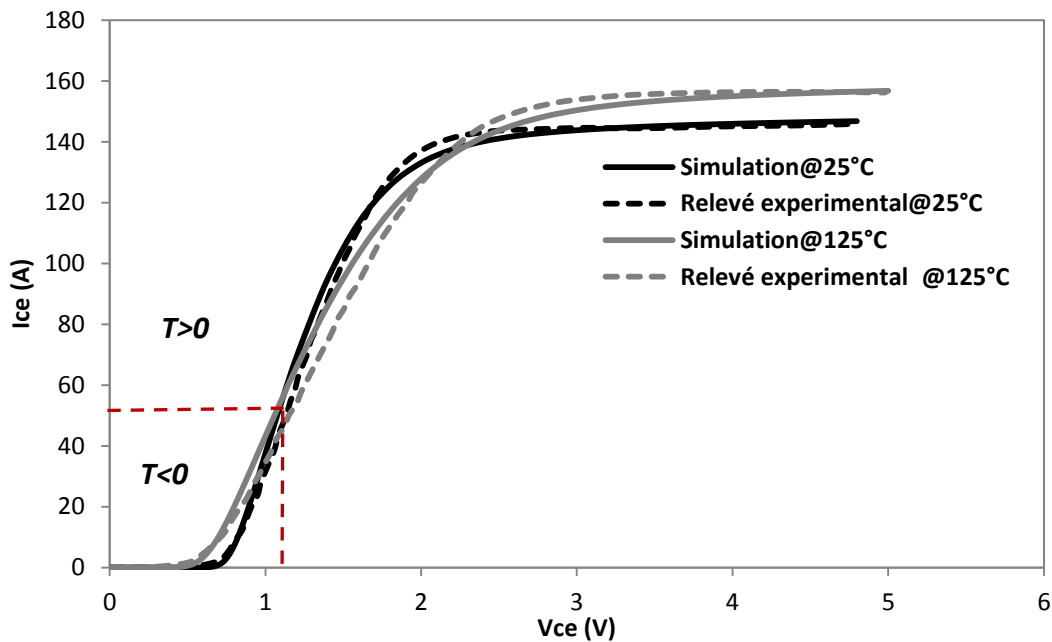


Figure II.32 : Simulation et caractéristique d' $I_c(V_{ce})$ pour $V_g=9\text{ V}$ @ 25°C - 125°C de la structure NPT planar

On constate que la température a comme conséquence sur la caractéristique $I_c(V_{ce})$ pour $V_g = 9\text{ V}$ une augmentation du courant par rapport à une même tension donnée. On observe également (figure II.32) que cette puce présente un coefficient de température négatif pour un courant inférieur à 50A, et un coefficient de température positif pour un courant supérieur à 50A. Cette remarque s'applique pour la simulation et l'expérimental. De manière générale, nous constatons une bonne concordance entre la simulation et l'expérimental. Ainsi le modèle statique de la puce NPT planar a été validé par rapport aux caractéristiques expérimentales.

En effet nous avons validé la simulation en ajustant les paramètres géométriques et physiques de la structure telles que les épaisseurs de chaque couche en fonction des profils de dopages associés.

IGBT NPT trench

La *figure II.33* montre la structure de NPT trench avec son maillage respectif simulée afin d'obtenir les caractéristiques électriques. La coupe 1D est effectuée sur toute la longueur de la puce (*figure II.33.b*) Ainsi nous obtenons le profil de dopage de la structure (*figure II.34.a*). Nous remarquons les différentes couches semi-conductrices avec leurs dopages respectifs et nous permet de valider la géométrie de la structure.

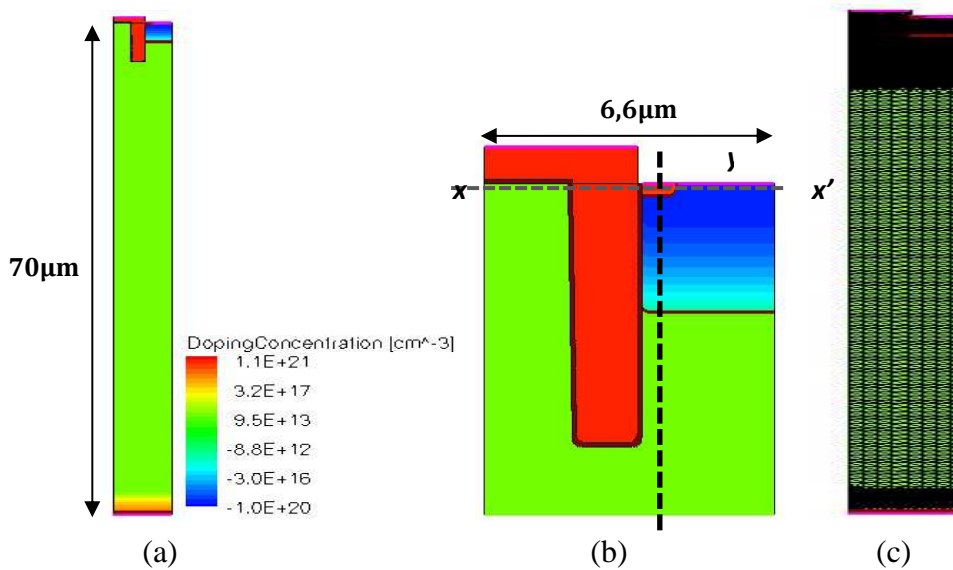
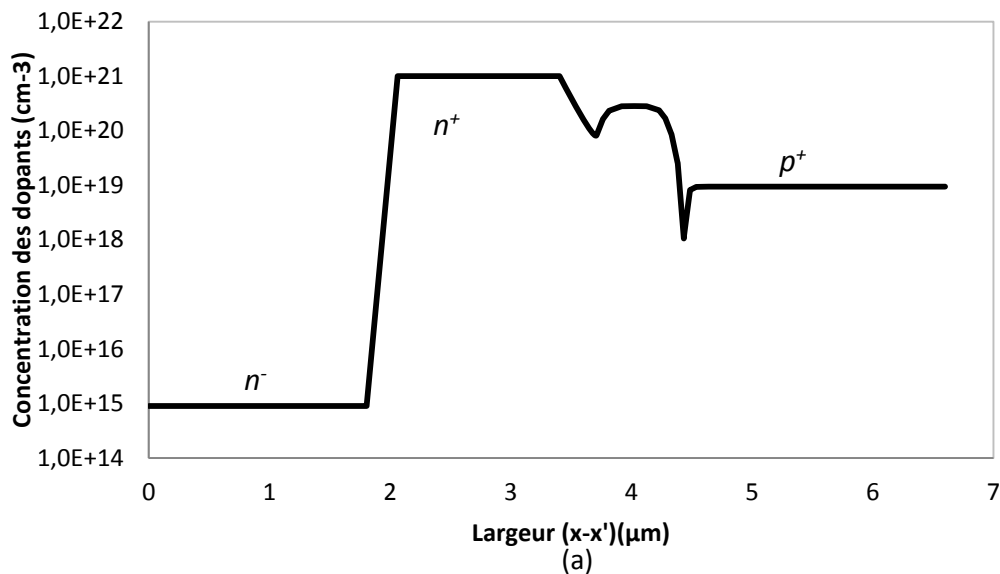


Figure II.33 : Structure unicellulaire de la structure NPT trench (a) et (b) dimension, dopage, (c) maillage



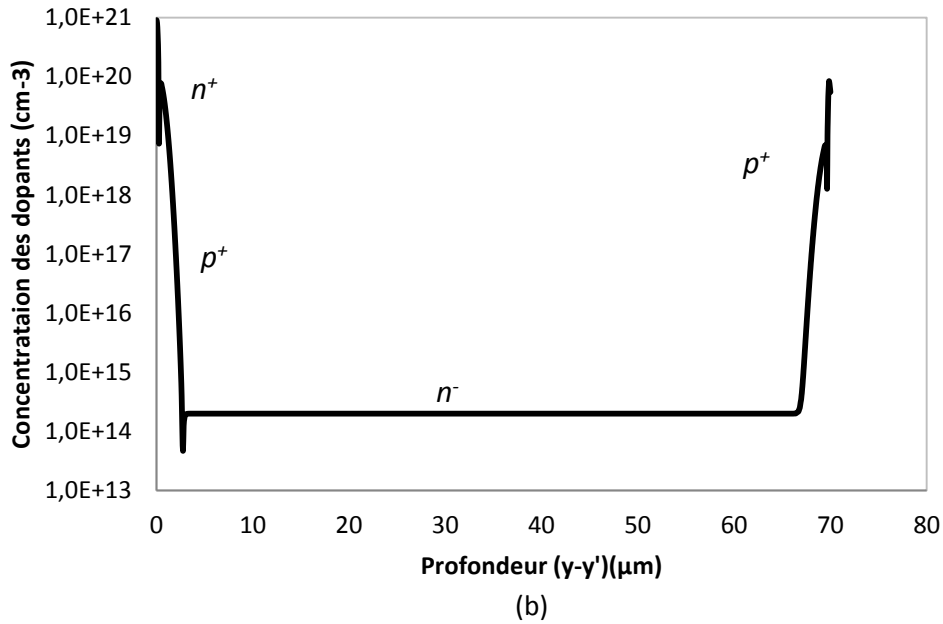


Figure II.34 : Profil de dopage suivant (a) $(x-x')$ et (b) $(y-y')$ de la structure NPT trench

De même, que pour l'IGBT NPT planar, nous validons le modèle en statique de l'IGBT NPT trench 600V/200A. La figure II.35 & II.36 montrent respectivement la caractéristique $I_c(V_{ge})$ pour 25°C et 125°C et la tenue en tension pour 25°C. Afin de valider ces caractéristiques, nous les confrontons avec les résultats expérimentaux.

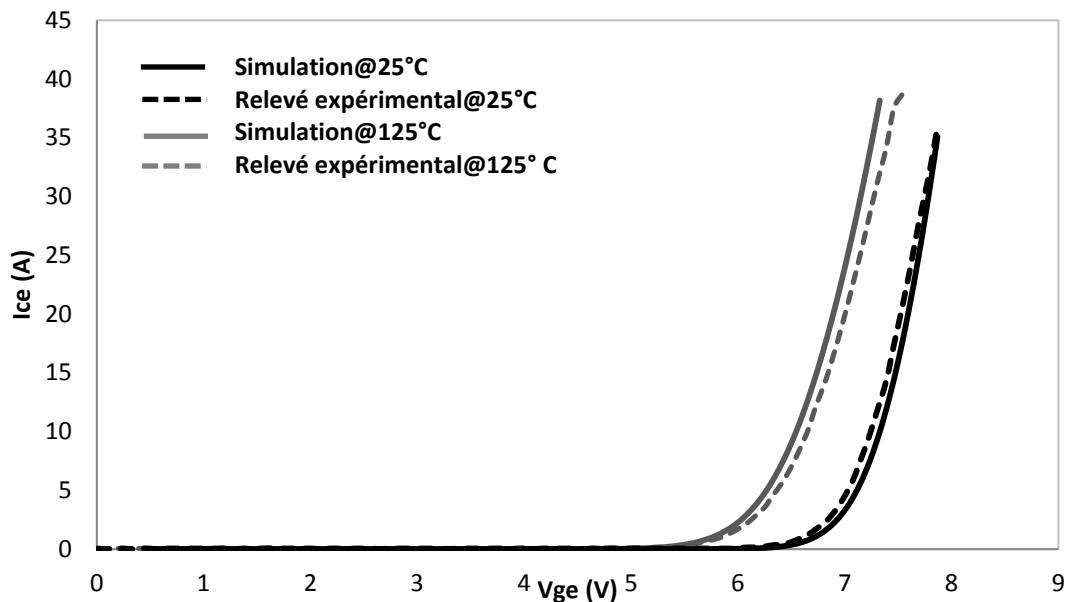


Figure II.35 : Simulation et caractérisation d' $I_c V_{ge}$ ($V_{ce}=2V$) pour 25°C et 125°C de la structure NPT trench

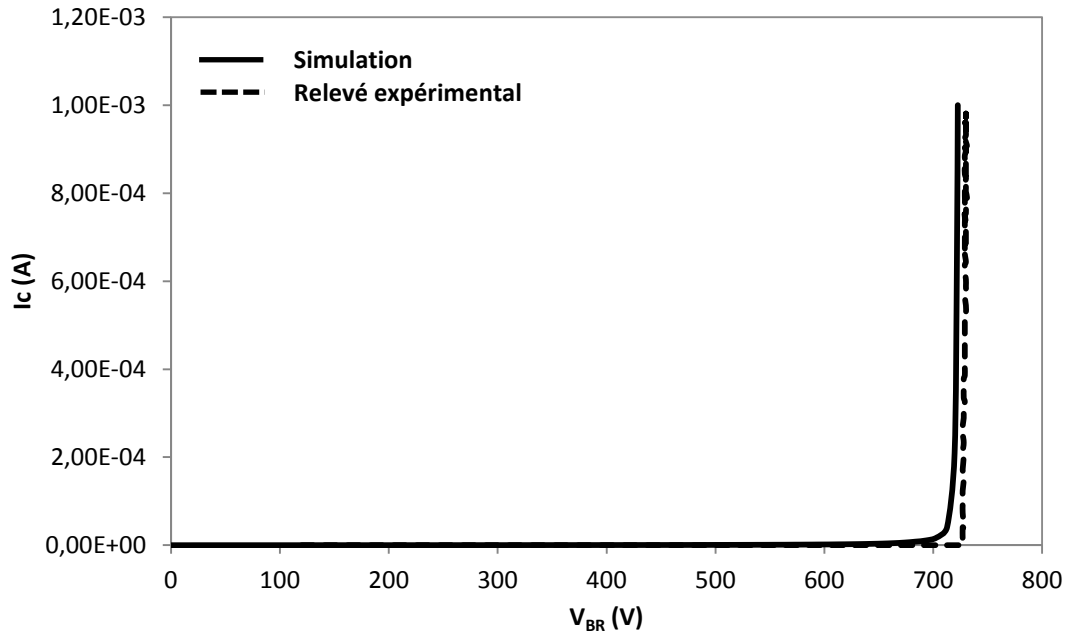


Figure II.36 : Simulation et caractéristique de la tenue en tension pour 25°C de la structure NPT trench

On observe une bonne concordance entre la simulation et l'expérimental pour $I_c V_{ge}$. La tension de seuil diminue avec la température. De même, que pour l'IGBT NPT planar, cette technologie trench a une tenue en tension de 700V.

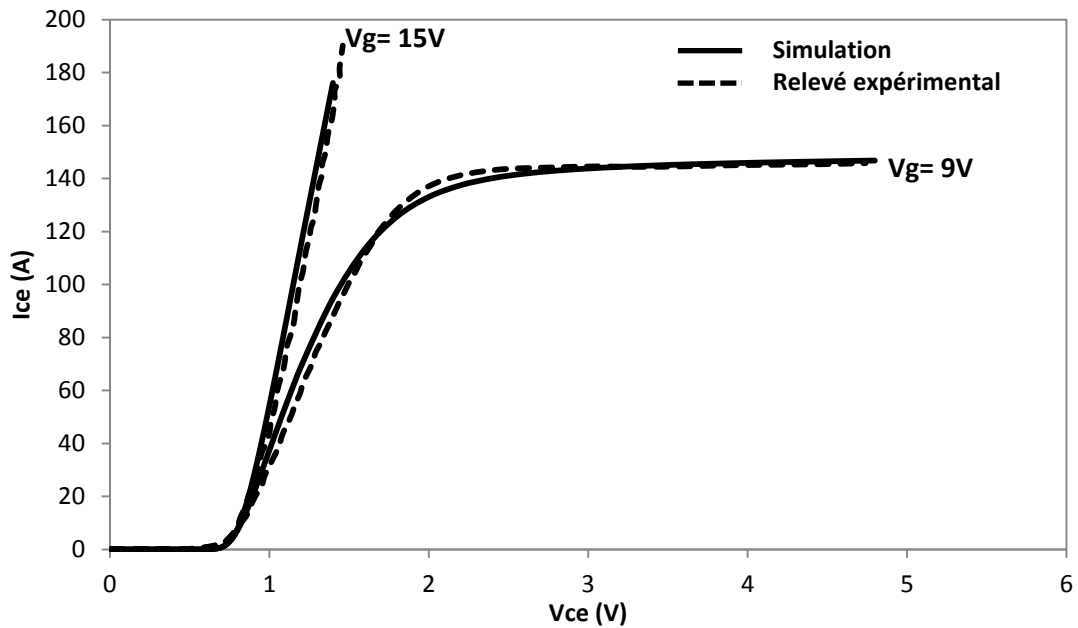


Figure II.37 : Simulation et caractéristique de $I_c(V_{ce})$ pour $V_g=9V$ et $15V$ à 25°C de la structure NPT trench

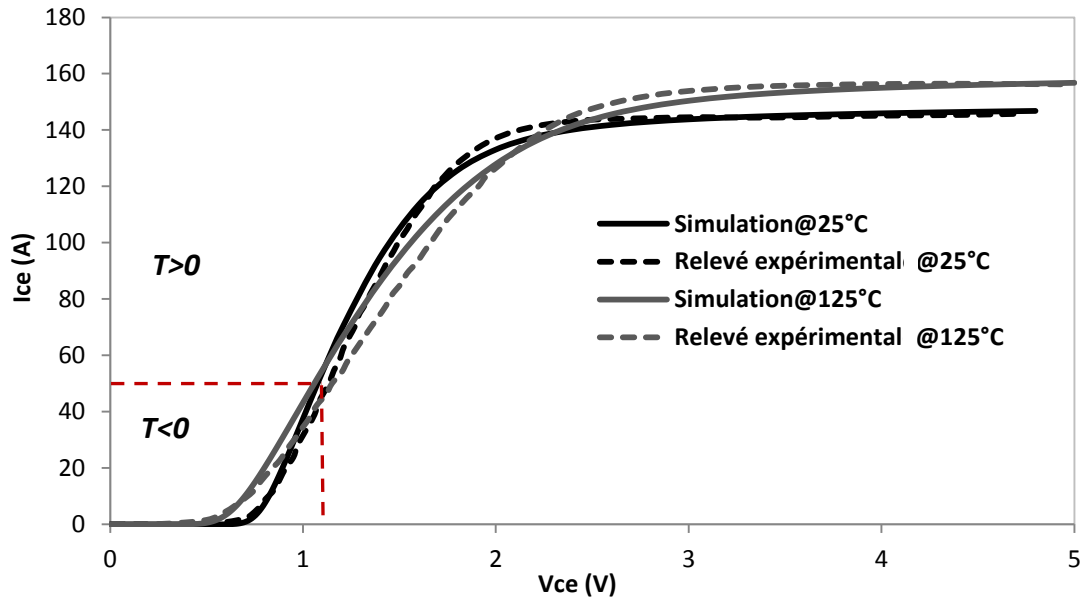


Figure II.38 : Simulation et caractéristique d'Ic (Vce) pour $V_g=9\text{ V}$ 125°C de la structure NPT trench

Sur les caractéristiques $I_c(V_{ce})$ (figures II.37&II.38), nous constatons un coefficient de température négatif pour un courant I_{ce} inférieur à 50A environ, et un coefficient de température positif supérieur à 50A. Comme nous pouvons l'observer, les tendances concernant la simulation se rapprochent sensiblement de caractérisations électriques observées.

Ainsi grâce à certaines données constructeur et aux analyses de construction qui n'ont pas été complètes mais qui ont été affinées par des valeurs sur les profils de dopage de chaque couches de la structure, nous avons pu valider le modèle de la structure NPT trench en statique.

IGBT SPT planar

La figure II.39 montre la structure de SPT planar (1200V/150A) avec son maillage respectifs simulée afin d'obtenir les caractéristiques électriques. La figure II.40 donne les profils de dopage.

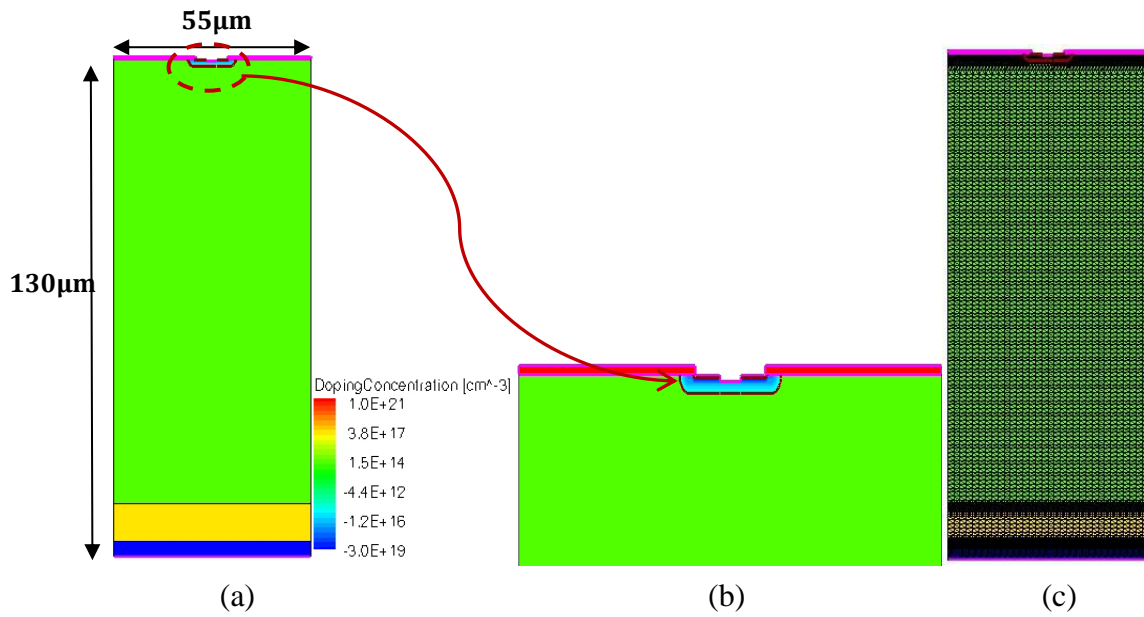


Figure II.39 : Structure unicellulaire de la structure SPT planar (a) et (b) dimension et dopage, (c) maillage

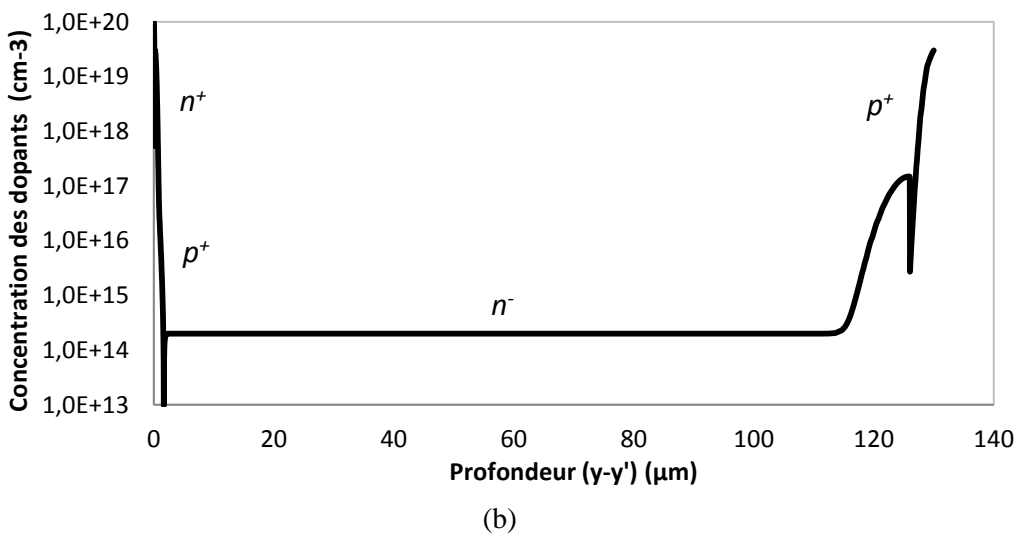
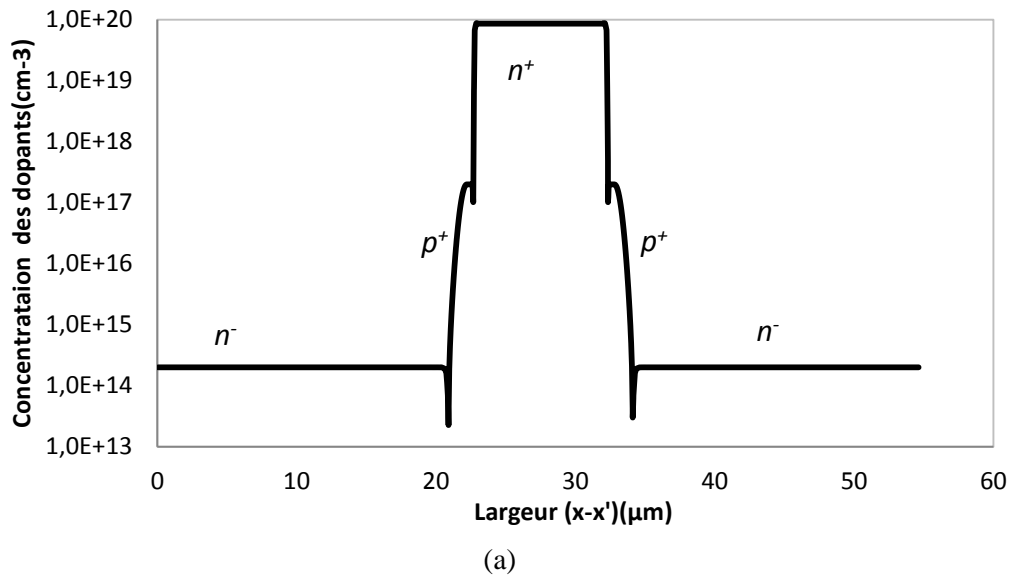


Figure II.40 : Profil de dopage suivant (a) $(x-x')$ et (b) $(y-y')$ de la structure SPT planar

De même que pour les deux composants précédemment étudiés nous confrontons les mesures expérimentales avec les résultats de simulation obtenus. Les figures II.41 & II.42 montrent respectivement la caractéristique $I_c(V_{ge})$ pour 25°C et 125°C et la tenue en tension pour 25°C. Nous observons une bonne concordance entre la simulation et l'expérimental.

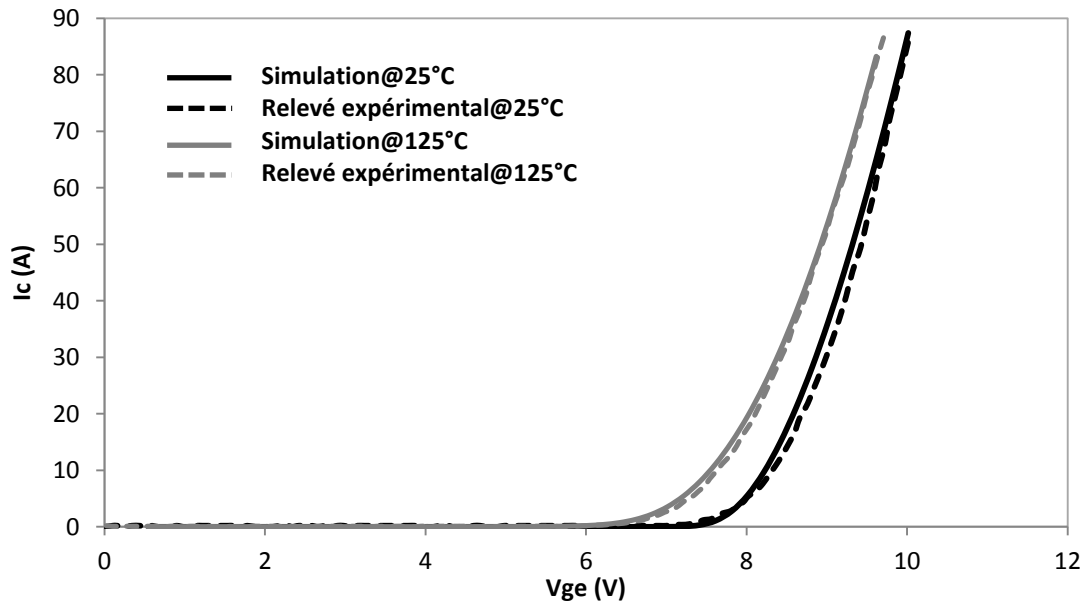


Figure II.41 : Simulation et caractérisation d' $I_c V_{ge}$ ($V_{ce}=2V$) pour 25°C et 125°C de la structure SPT planar

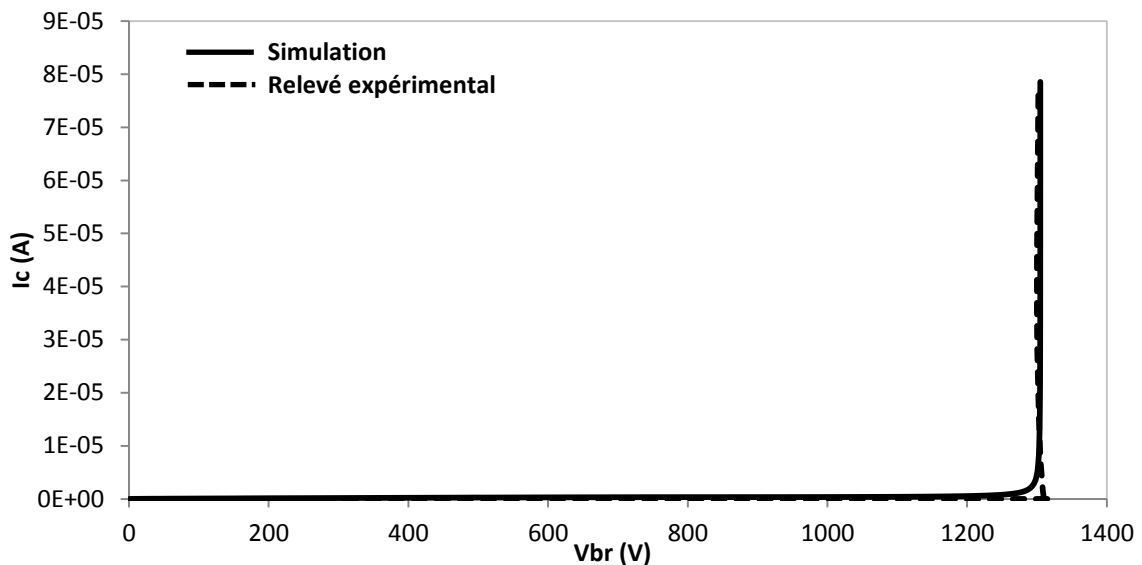


Figure II.42 : Simulation et caractéristique de la tenue en tension pour 25°C de la structure SPT planar

Nous observons que les relevés expérimentaux valident les simulations pour la caractéristique $I_c V_{ge}$. Quant à la tenue en tension, le relevé expérimental confirme bien la simulation. On s'aperçoit également que la tenue en tension est supérieure de 100 V par

rapport au calibre de ce composant fourni par le constructeur. En effet, il s'agit là d'une dispersion que se donnent les constructeurs sur la tenue en tension maximale du composant. Après avoir validé les caractéristiques $I_c(V_{ge})$ et la tenue en tension, nous validons la caractéristique $I_c(V_{ce})$ pour $V_{ge} = 9V$ à $25^\circ C$ et $125^\circ C$ et $V_{ge} = 15V$ à $25^\circ C$ (figure II.43 & II.44).

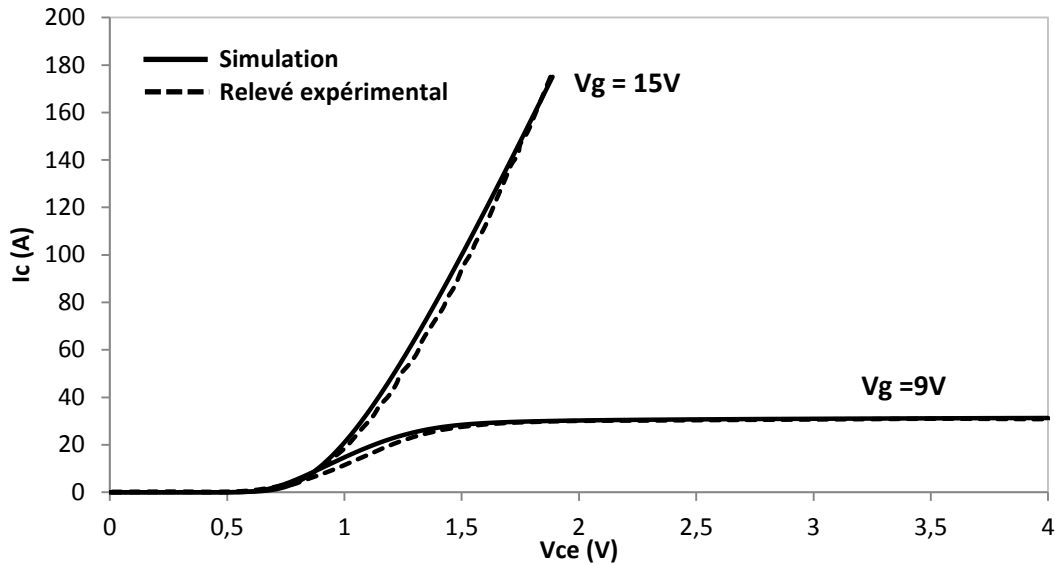


Figure II.43 : Simulation et caractéristique de $I_c(V_{ce})$ pour $V_g=9V$ et $15V$ à $25^\circ C$ de la structure SPT planar

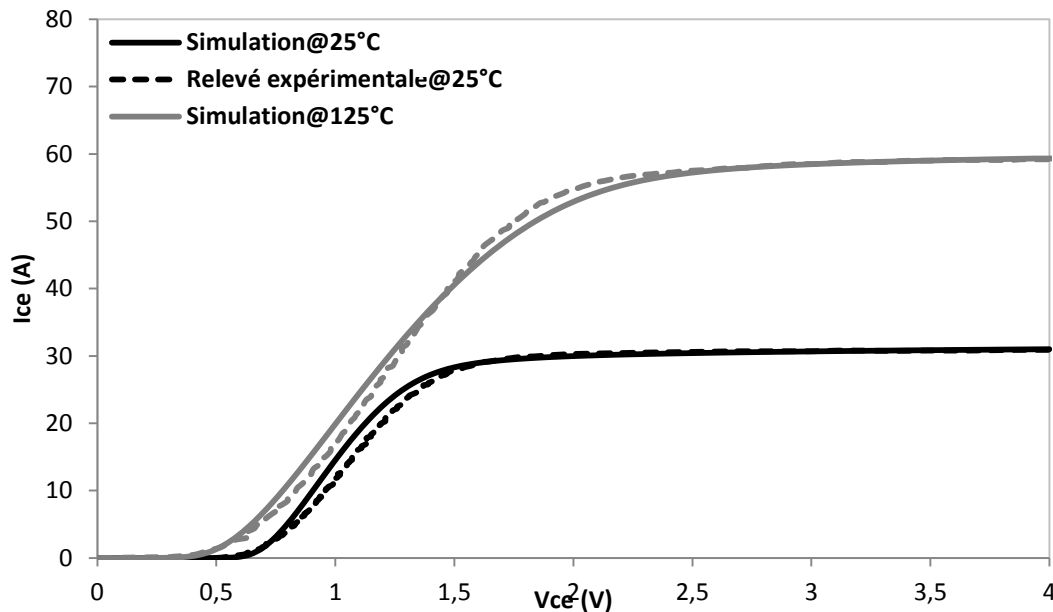


Figure II.44 : Simulation et caractéristique d' $I_c(V_{ce})$ pour $V_g=9V$ à $25^\circ C$ & $125^\circ C$ de la structure SPT planar

Nous remarquons que sur ce type de technologie, le coefficient de température est négatif (figure II.44).

Ainsi nous avons pu valider pour les 3 structures d'IGBT les différentes caractéristiques courant tension en statique pour deux températures. Pour cela nous avons montré la démarche et la méthodologie adoptée afin de simuler une structure IGBT en statique par éléments finis afin d'obtenir les caractéristiques en statique et de confronter celle-ci avec l'expérimentale afin de valider le modèle en statique.

II.2.2.2 Validation en dynamique

Dans cette partie, nous nous intéressons à la simulation en mode de commutation sous charge inductive et le court-circuit des différentes structures IGBT précédemment simulées en statique. Nous adopterons l'approche bidimensionnelle unicellulaire des 3 structures IGBTs. Dans cette approche, les structures seront implémentées via le logiciel TCAD-SENTAURUS, dans lequel les équations de la chaleur seront résolues avec les équations des semi-conducteurs afin de prendre en compte les phénomènes thermiques mis en jeu au sein de la structure simulée.

Pour mener à bien la simulation électrothermique, les conditions thermiques aux limites sont appliquées en mettant les électrodes du collecteur et de l'émetteur à une température ambiante T_a de 300 K. En outre, pour les conditions thermiques aux limites, deux résistances thermiques ont été rajoutées au modèle thermique aux niveaux du collecteur et de l'émetteur dont les valeurs sont respectivement de $0,3^\circ\text{C}/\text{W}$ et $30^\circ\text{C}/\text{W}$. Ceux sont des valeurs typiques d'un boîtier standard d'un module IGBT. Les parties latérales de la structure ont été définies adiabatiques (*figure II.45*).

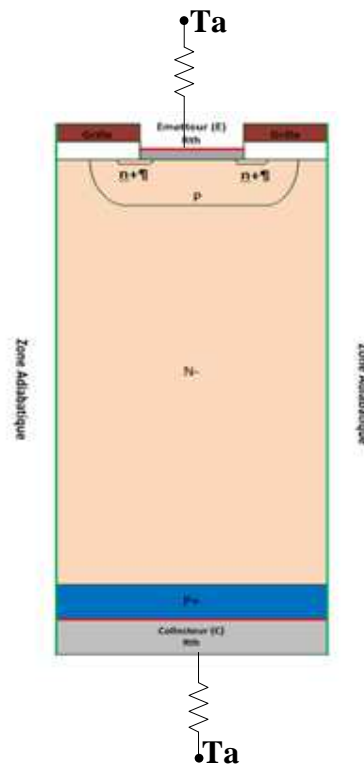


Figure II.45 : Exemple d'une structure simulée avec les conditions thermiques aux limites

II.2.2.2.1 Validation en mode de commutation

Le circuit utilisé pour l'étude en commutation sous charge inductive pour la simulation est présenté sur la *figure II.46*. Ce circuit de simulation est implémenté via le fichier de commande du logiciel. Ce circuit de test est résolu via SPICE intégré au logiciel TCAD-SENTAURUS. Les différents éléments passifs sont paramétrés afin de tenir compte des éléments parasites internes au circuit expérimental. Nous simulons le circuit de simulation avec une tension V_{bus} de 250 V. L'IGBT est commandé au travers d'une résistance de grille R_g d'une valeur de 5Ω et d'une source de tension V_g pour deux échelons entre 0V et 15V. L'inductance L_c a été déterminée de façon à obtenir le même courant qui traverse l'IGBT lors de phase d'ouverture et de fermeture en expérimental. Cette inductance vaut $200\mu\text{H}$. Les inductances L_e et L_a valent chacune de 20nH . Elles tiennent compte de la longueur des fils au niveau du collecteur et de l'émetteur de l'IGBT sous test.

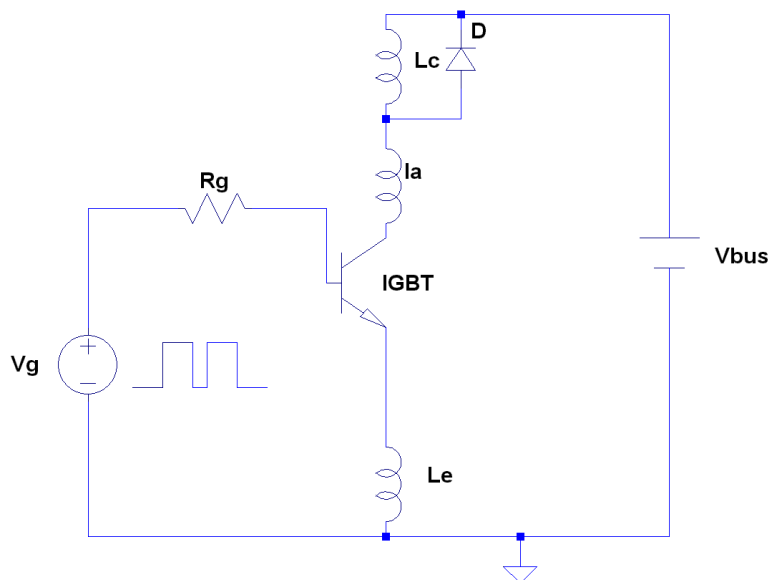
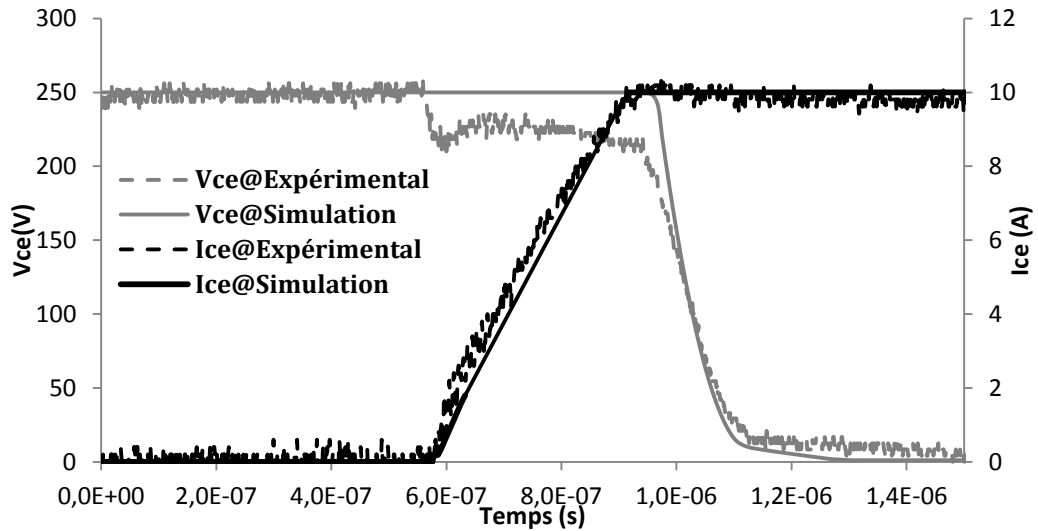


Figure II.46 : Schéma du circuit de test utilisé pour la simulation en commutation d'une structure IGBT

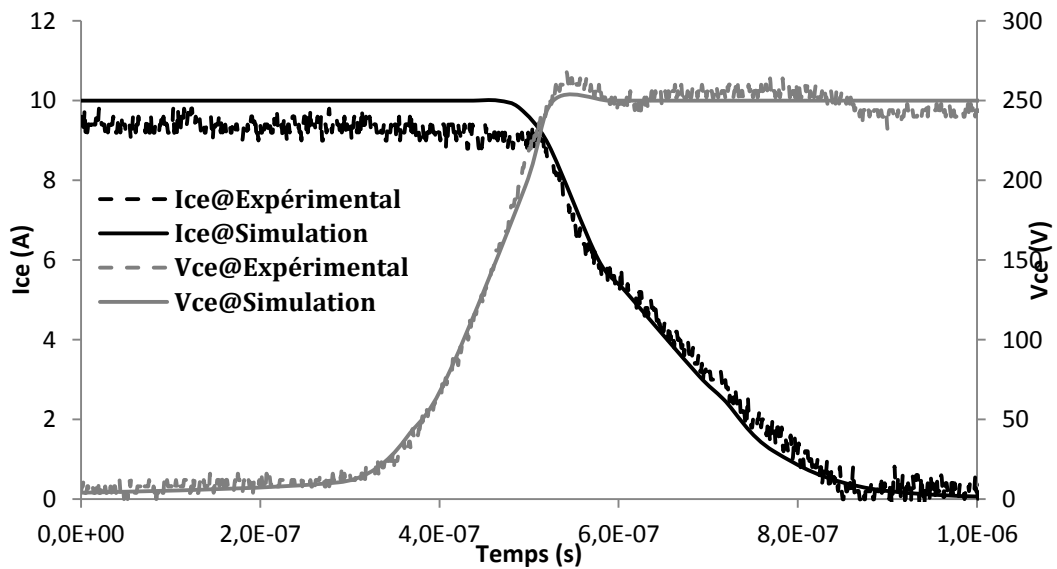
Nous simulons les 3 structures d'IGBTs en phase de fermeture (Turn-on) et d'ouverture (Turn-off) pour deux températures qui sont respectivement de 25°C et 125°C . Ces simulations sont effectuées en approche unicellulaire. Une fois simulée nous les confrontons avec les données expérimentales afin de valider les modèles.

IGBT NPT planar

Phase de fermeture et d'ouverture@25°C



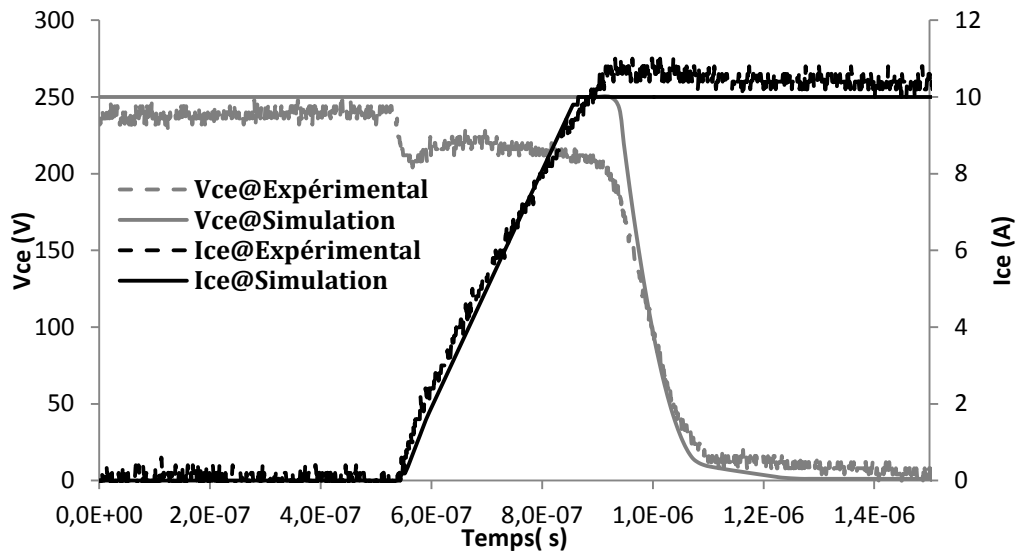
(a) Phase de fermeture



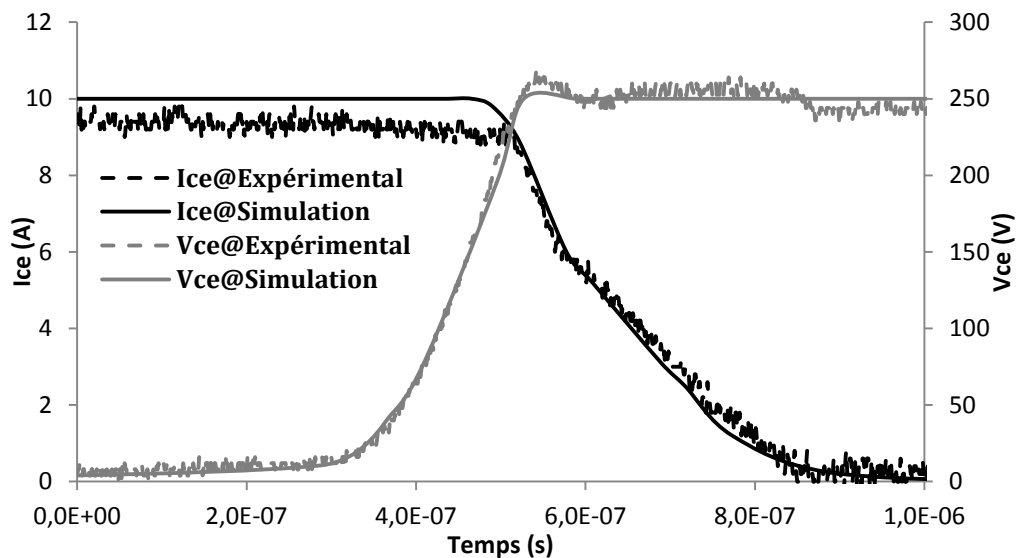
(b) Phase d'ouverture

Figure II.47 : Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure NPT planar à 25°C

Phase de fermeture et d'ouverture@125°C



(a) Phase de fermeture



(b) Phase d'ouverture

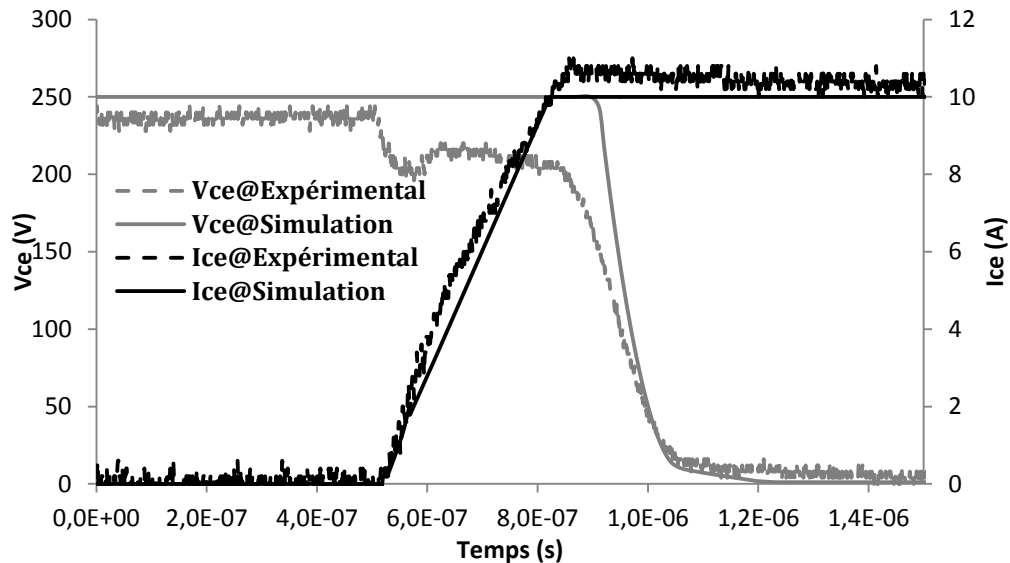
Figure II.48 : Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure NPT planar à 125°C

Une des premières observations est la bonne concordance entre le modèle simulé et les données expérimentales, et cela pour les deux températures. On observe lors de la phase de fermeture une montée en courant Ice identiques pour les deux températures (figures II.47.a & II.48.a). Lors de phase d'ouverture (figures II.47.b & II.48.b), le courant présente une trainée en courant. Cela est causé par la durée de vie des porteurs. Cette trainée s'accroît avec la montée en température. Il est à préciser, un niveau de courant légèrement plus faible sur le

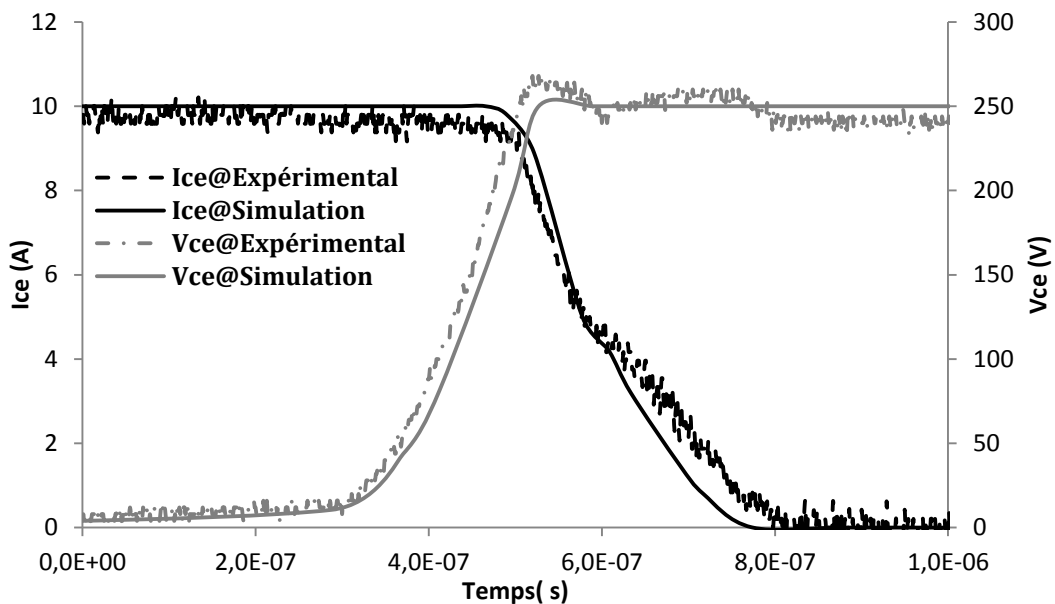
relevé expérimental juste avant la phase d'ouverture. Bien entendu le courant peut être réajusté, mais ne perturbe pas la bonne correspondance des valeurs avec la simulation. Par contre nous remarquons que la tension Vce simulée ne décroche pas lors de la montée en courant. Ce qui laisse supposer une mauvaise estimation des inductances liées aux câblages.

IGBT NPT Trench

- Phase de fermeture et d'ouverture@25°C



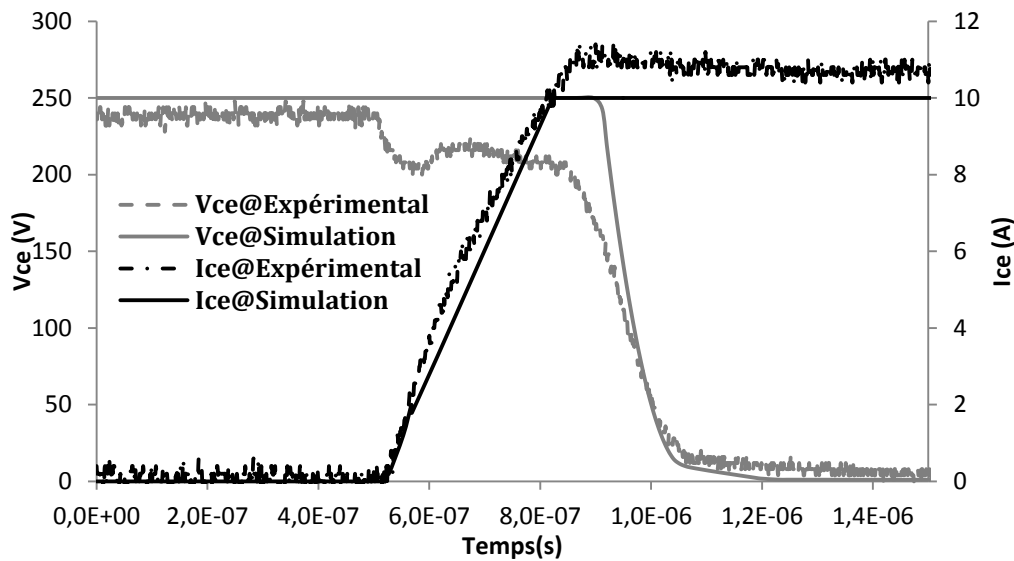
(a) Phase de fermeture



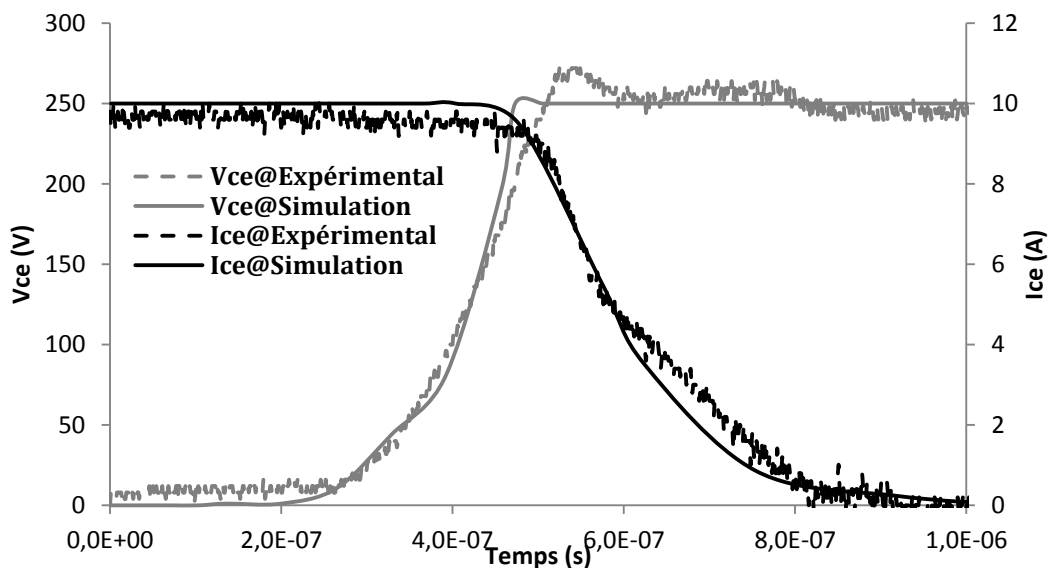
(b) Phase d'ouverture

Figure II.49 : Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure NPT trench à 25°C

- Phase de fermeture et d'ouverture@125°C



(a) Phase de fermeture



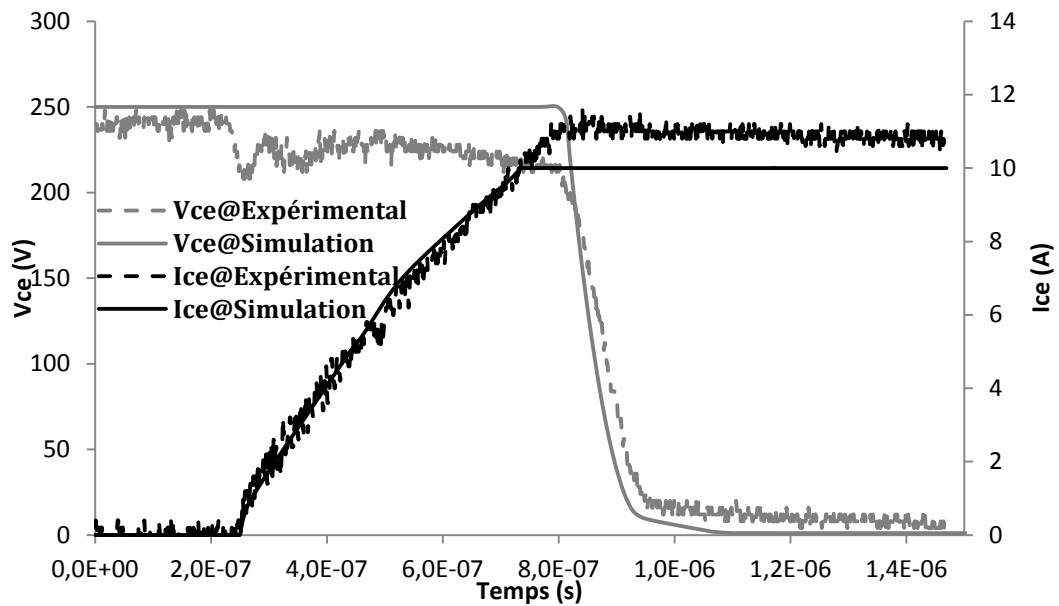
(b) Phase d'ouverture

Figure II.50 : Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure NPT trench à 125°C

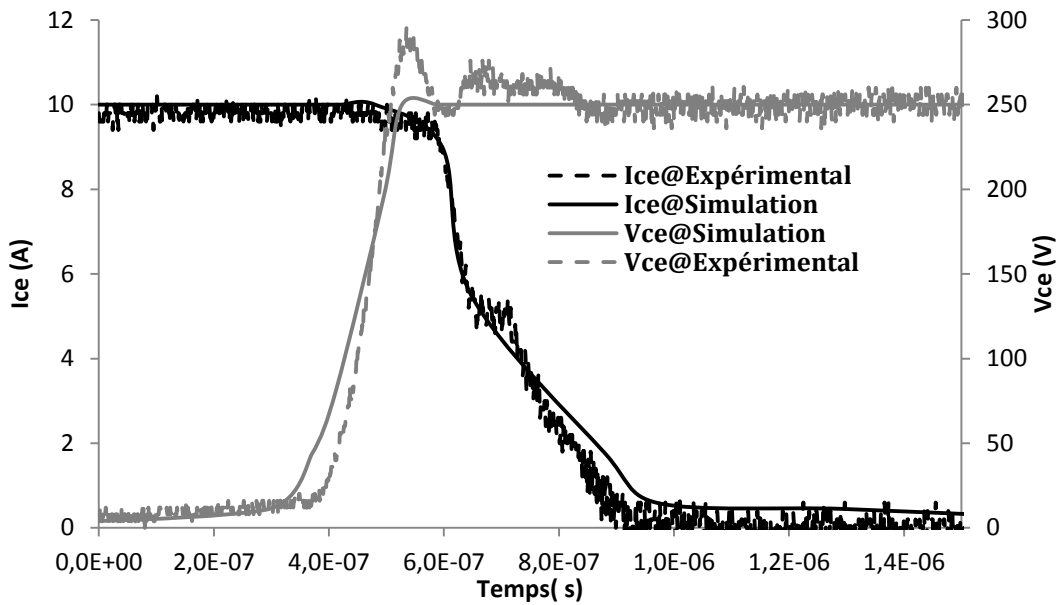
Concernant cette structure, nos remarques vont dans le même sens que pour la structure NPT planar. Il est à noter que lors de la phase de fermeture pour les deux températures (figures II.49.a & II.50.a) la montée en courant est quasiment identique pour les structures NPT trench et planar. Le modèle simulé concorde bien avec les données expérimentales. De même que pour la structure NPT planar, nous devons revoir la valeur de l'inductance parasite.

IGBT SPT planar

- Phase de fermeture et d'ouverture@25°C



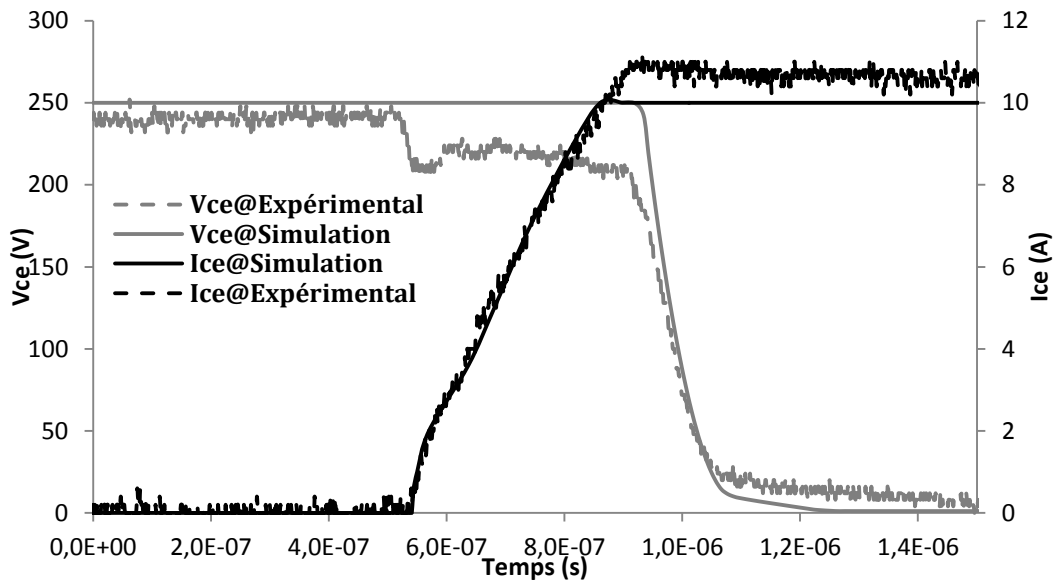
(a) Phase de fermeture



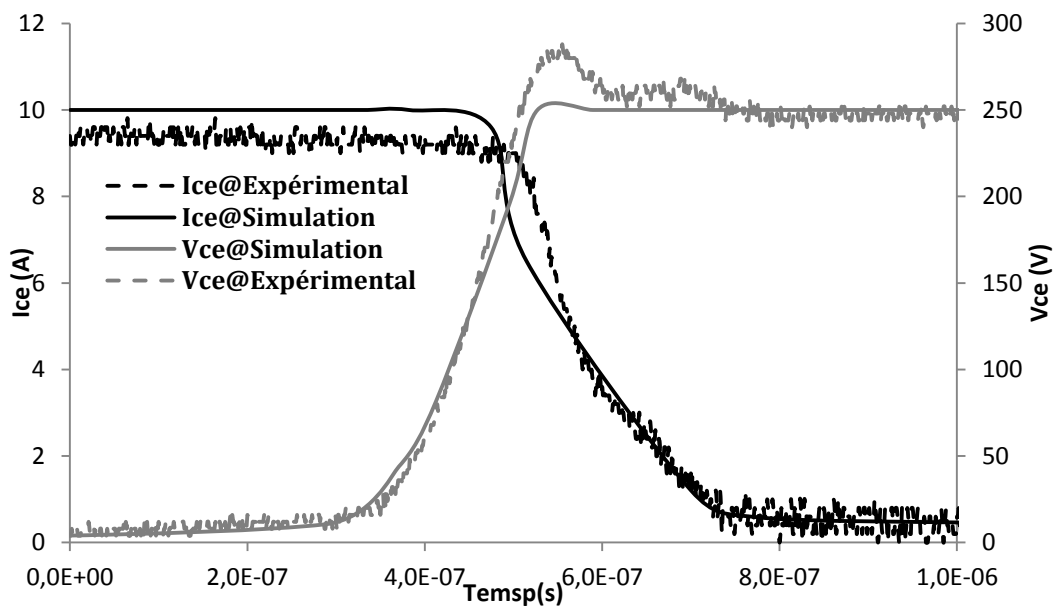
(b) Phase d'ouverture

Figure II.51 : Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure SPT planar à 25°C

- Phase de fermeture et d'ouverture@125°C



(a) Phase de fermeture



(b) Phase d'ouverture

Figure II.52 : Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure SPT planar à 125°C

Pour cette dernière structure simulée (figure II.51 & II.52), les mêmes phénomènes telles que la montée en courant lors de la phase de fermeture et la trainée en courant lors de la phase d'ouverture sont observées. De mêmes que pour les deux autres structures, nous validons le modèle en simulation pour la structure SPT planar. Ainsi, nous validons le modèle en mode de commutation sous charge inductive pour les trois structures d'IGBTs.

II.2.2.2 Validation en mode de court-circuit

Le circuit utilisé pour l'étude en court-circuit pour la simulation est présenté sur la *figure II.53*. Ce circuit de simulation est implémenté via le fichier de commande du logiciel. Ce circuit de test est résolu via SPICE intégré au logiciel TCAD-SENTAURUS. L_c , L_e , R_c et R_e représentent respectivement les inductances et résistances parasites du circuit. La résistance R_c est utilisée afin de rendre compte de la légère baisse de tension à travers le composant lorsque celui-ci est en phase d'ouverture. Pour les tests en court-circuit, la tension d'alimentation est choisie pour être à 2/3 de la tension nominale du composant comme pour les tests expérimentaux.

Le circuit est alimenté par une source de tension continue V_{bus} de 400V. L'IGBT est commandé au travers d'une résistance de grille R_g d'une valeur de 10Ω et d'une source de tension V_g variant avec des créneaux de tension compris entre 0V et 15V. La résistance R_e de $0,5m\Omega$ et l'inductance L_e de 10nH, représentent les effets parasites au niveau de l'émetteur. La résistance R_c de $30 m\Omega$ et l'inductance L_c de 100nH représentent les effets parasites au niveau du collecteur. Ces effets parasites sont dus aux différentes connections dans le circuit et sont indispensables afin de se rapprocher aux mieux des relevés expérimentaux.

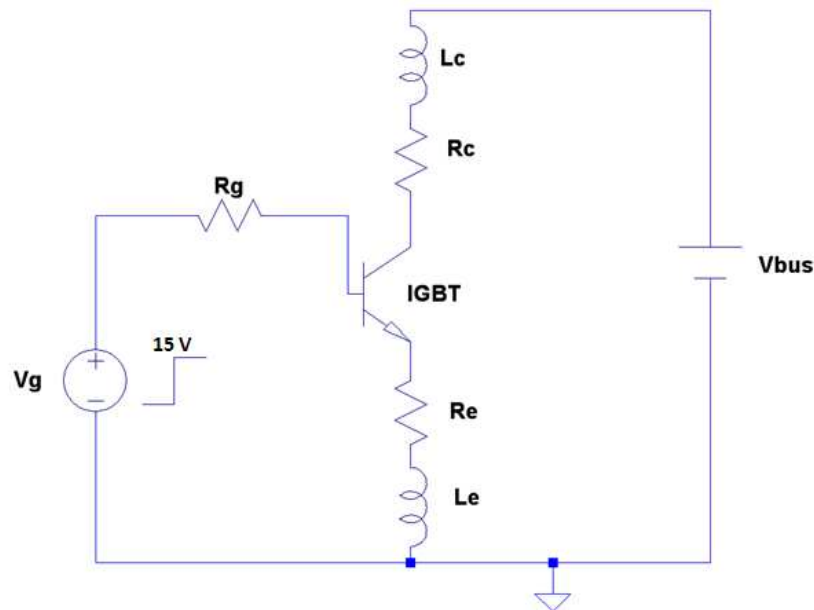


Figure II.53 : Schéma de principe du circuit de test utilisé pour la simulation en court-circuit d'une structure IGBT

Ainsi par l'intermédiaire de ce circuit, nous simulerons les 3 structures IGBTs (NPT planar, NPT trench, SPT planar) en approche unicellulaire. Ces 3 simulations sont comparées aux données expérimentales afin de valider le modèle en mode de court-circuit.

IGBT NPT planar

Ci-dessus (figure II.54), nous présentons les allures en tension et courant de la simulation et de l'expérimental. Premièrement, nous observons que la simulation se superpose assez bien à la donnée expérimentale, sauf à l'ouverture du composant car cela est dû à la durée de vie des électrons et des trous [1] [78] lors de la modélisation. Une autre remarque est la mise en évidence de l'auto-échauffement durant le court-circuit. Durant le mode de court-circuit, l'IGBT doit supporter simultanément une forte tension et un fort courant. Cela provoque une augmentation significative de la température de jonction au sein du composant. Cette augmentation de la température a pour conséquence une puissance dissipée élevée. Cet auto-échauffement se traduit par une décroissance du courant lors du court-circuit, et sera plus ou moins accentué selon les structures caractérisées et simulées.

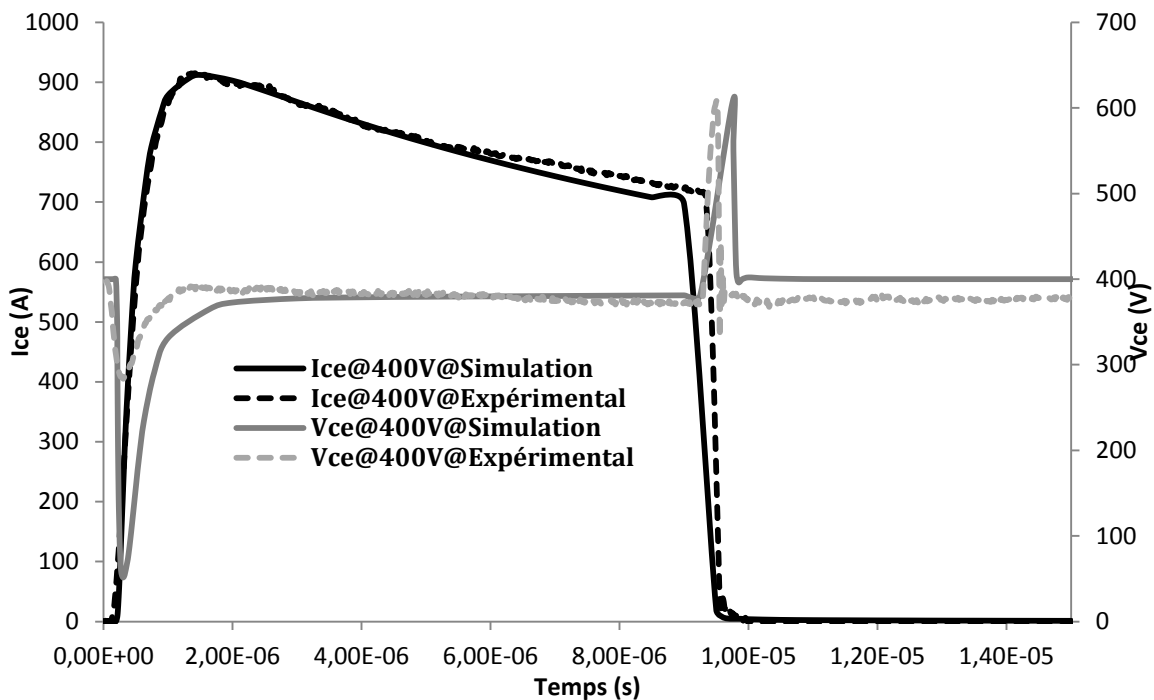


Figure II.54 : Simulation de l'IGBT NPT planar en mode de court-circuit

IGBT SPT planar

De même que sur le NPT planar, nous validons le modèle en court-circuit sur le SPT planar (figure II.55). La seule différence réside dans le phénomène d'auto-échauffement qui est moindre. En effet ce type de puce a une tenue en tension de 1200Vce qui induit une région épitaxiale plus grande et donc une résistance d'accès plus grande. Par conséquent la puissance dissipée au sein de la puce est minimale.

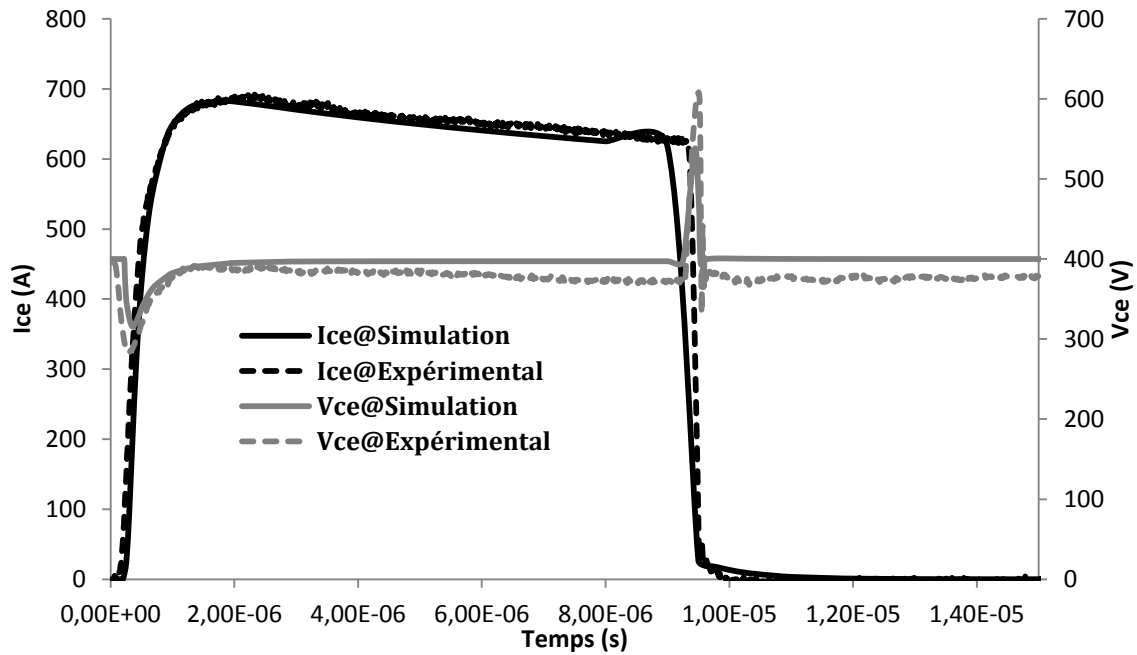


Figure II.55 : Simulation de l'IGBT SPT planar en mode de court-circuit

IGBT NPT trench

Comme nous pouvons le voir ci-dessous (figure II.56), l'allure du courant expérimental fait apparaître un pic de courant élevé suivi d'une forte décroissance du courant. Cela traduit un fort auto-échauffement de la puce qui engendre une puissance dissipée très élevée. La simulation obtenue corrobore l'expérimental avec quelques imperfections au niveau du pic du courant et lors de la fermeture du composant.

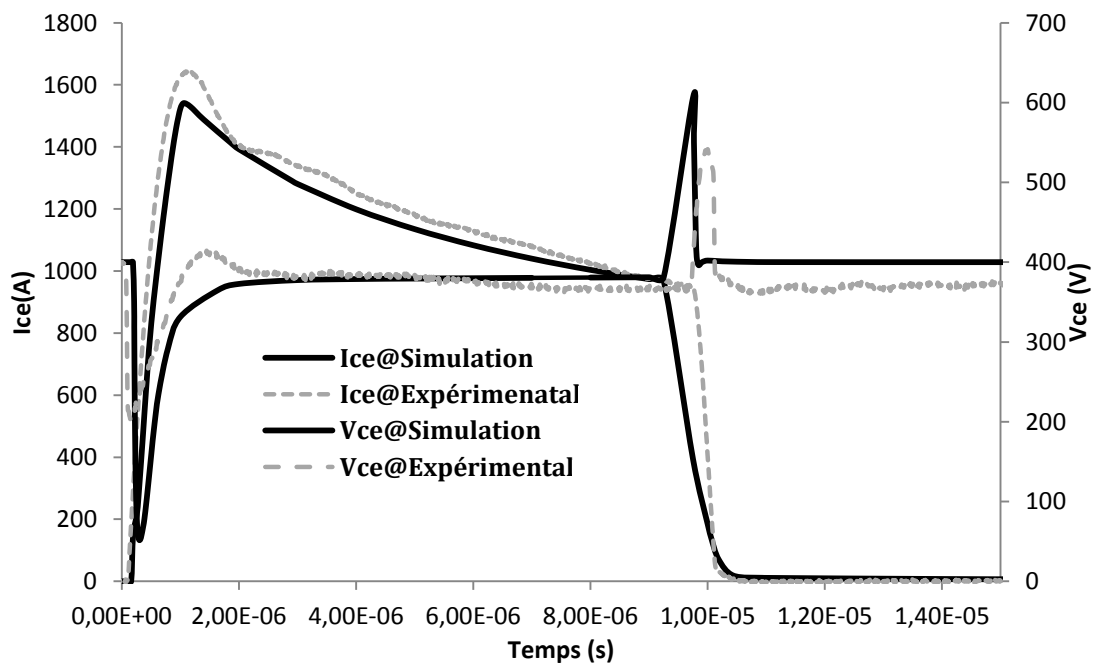


Figure II.56 : Simulation de l'IGBT NPT trench en mode de court-circuit

Ainsi la simulation électrothermique (mode de court-circuit et commutation dure) a été validée en approche unicellulaire pour les 3 structures IGBTs. L'une des difficultés majeures a été de paramétrer la durée de vie de porteurs pour chacune des 3 structures. Cela été possible en ajustant les valeurs des électrons et des trous dans le modèle Auger de recombinaisons de paires électrons-trous. Concernant la validation unicellulaire, les résultats sont encourageants. En effet, il y a eu un travail important sur quant à l'optimisation du maillage /temps de calcul, qui s'avèrent indispensable pour mener à bien l'étape de simulation dans les temps voulus.

II.2.3 Synthèse

Dans ce qui suit nous allons récapituler les données géométriques et physiques définitives des 3 structures IGBTs étudiées (*tableau II.7*). La validation de ces 3 structures a été effectuées en ajustant les paramètres connus et inconnus.

- Tableaux récapitulatifs

<i>NPT PLANAR</i>	Epaisseur (µm)		Dopages (cm-3)	
	Obtenues	Ajustées	Obtenues	Ajustées
Couches				
Métallisation face avant	4	-	-	-
Polysilicium	0,450-0,600	0,400	-	1e ⁺²¹
Oxyde de grille	0,110-0,120	0,130	-	-
Diffusion n ⁺	0,100-0,200	0,120	1e ⁺¹⁹ -1e ⁺²¹	1e ⁺²⁰
Diffusion p ⁺	0,650	0,500	1e ⁺¹⁹ -1e ⁺²⁰	2e ⁺¹⁹
Diffusion p	3-4	4	1.5 ^{e+17} -3e ⁺¹⁷	2e ⁺¹⁷
Substrat n	90	90	1e ⁺¹⁴ -3e ⁺¹⁴	3e ⁺¹⁴
p+ implanté	0,5-1	1	5e ⁺¹⁶ -3 ^{e+19}	3e ⁺¹⁸

<i>SPT PLANAR</i>	Epaisseur (µm)		Dopages (cm-3)	
	Obtenues	Ajustées	Obtenus	Ajustées
Couches				
Métallisation face avant	4	-	-	-
Polysilicium	0,800	0,830	-	1e ⁺²¹
Oxyde de grille	0,160	0,200	-	-
Diffusion n ⁺	0,100-0,200	0,130	1e ⁺¹⁹ -1e ⁺²¹	3e ⁺²⁰
Diffusion p ⁺	0,550	0,450	1e ⁺¹⁹ -1e ⁺²⁰	3e ⁺¹⁹
Diffusion p	1,65-2	1,8	2 ^{e+17} -3e ⁺¹⁷	2,5e ⁺¹⁷
Substrat n	100	100	1 ^{e+14} -2e ⁺¹⁴	1e ⁺¹⁴
Buffer n ⁻	5-10	7	1e ⁺¹⁶ -1e ⁺¹⁷	2e ⁺¹⁷
p+ implanté	Invisible	3	1e ⁺¹⁷ -3 ^{e+19}	5e ⁺¹⁹

<i>NPT TRENCH</i>	<u>Epaisseur (μm)</u>		<u>Dopages (cm-3)</u>	
	Obtenues	Ajustées	Obtenues	Ajustées
Couches				
Métallisation face avant	4	-	-	-
Polysilicium	5,5	5	-	1e ⁺²¹
Oxyde de grille	0,100	0,130	-	-
Diffusion n ⁺	0,850	0,800	-	3e ⁺²⁰
Diffusion p ⁺	0,510	0,500	-	3e ⁺¹⁹
Diffusion p	2,73 μm	3	-	5e ⁺¹⁷
Substrat n	70 μm	70	-	2e ⁺¹⁵
Buffer n ⁻	Invisible	5	-	4e ⁺¹⁷
p+ implanté	Invisible	1		5e ⁺¹⁹

Tableaux II.7 : Récapitulatif des paramètres géométriques et physiques des 3 structures validées

Conclusion

Ce chapitre a traité de la modélisation/simulation des différentes structures d'IGBTs. La première partie a été de dégager les différentes structures des composants IGBTs. Il a été mis en place une procédure pour l'analyse de construction qui se divise en deux parties qui sont la microsection et l'analyse SIMS. Hormis certains paramètres qui n'ont pu être définis de manière précise telle que la durée de vie des porteurs et les concentrations en dopage de la structure trench, l'ensemble des différents paramètres géométriques et physiques permettant de modéliser les différents composants ont été obtenus. Une fois cela acquis, la seconde étape est de simuler la structure par éléments finis via le logiciel TCAD-SENTAURUS. Cette simulation effectuée en statique et dynamique selon la procédure de validation établie au préalable. Ensuite, les simulations obtenues sont confrontées aux caractéristiques expérimentales. De légers ajustements tant sur la géométrie de la structure que sur les dopages des différentes régions semi-conductrices sont effectués. Ces différents ajustements nous permettent de valider le modèle aussi bien dans le domaine statique que dynamique.

III. Mise au point d'un banc de test en court-circuit couplé à un banc de thermographie infrarouge

III.1 Banc d'essai pour l'étude en mode de court-circuit des modules IGBTs.

L'étude en mode de court-circuit de modules IGBTs est couramment citée dans la littérature, en effet ce mode est fort intéressant car il nous permet d'obtenir des informations sur les mécanismes de défaillances tant au niveau de la puce qu'au niveau de l'assemblage. Par de la même, ce mode est utilisé en cyclages actifs pour accélérer le vieillissement des modules IGBTs au cours du temps. Ainsi, ce banc de test a été mis en place afin d'étudier l'IGBT en mode de court-circuit (monocoup), mais aussi pour l'étude du vieillissement en cyclages actifs (toujours en mode de court-circuit).

III.1.1 Cahier des charges

Le but est d'étudier le transistor IGBT, d'un point de vue électrique et thermique, dans des conditions extrêmes de court-circuit. En effet, lors d'un court-circuit le transistor sera simultanément soumis à un fort courant et une forte tension. Ainsi, il sera considéré deux parties dans la réalisation de ce banc d'essai. Une partie numérique dit de commande qui sert à piloter le module de test et une partie analogique dite de puissance.

Pour la partie commande :

- Gestion et programmation du PIC18F452
- Gestion d'un afficheur LCD
- Gestion d'un clavier
- Gestion d'un CAN (convertisseur analogique-numérique) qui donne l'image du courant dans le transistor testé et ainsi permettre de couper la conduction de ce transistor avant destruction.
- Gestion d'une liaison optique entre les 2 grilles des transistors (celui testé et celui de protection)

Pour la partie puissance :

- Utilisation de modules OEM1B (mini-voltmètre)
- Traiter les signaux émis par la diode émettrice à partir d'une photodiode.
- Dimensionner la résistance de shunt

III.1.2 Configuration en mode de court-circuit

III.1.2.1 Description du circuit de test

Afin d'étudier l'IGBT en régimes extrêmes de court-circuit, nous présentons le circuit de test (*figure III.1*) utilisé dans cette étude et expliquons le fonctionnement de base du court-circuit.

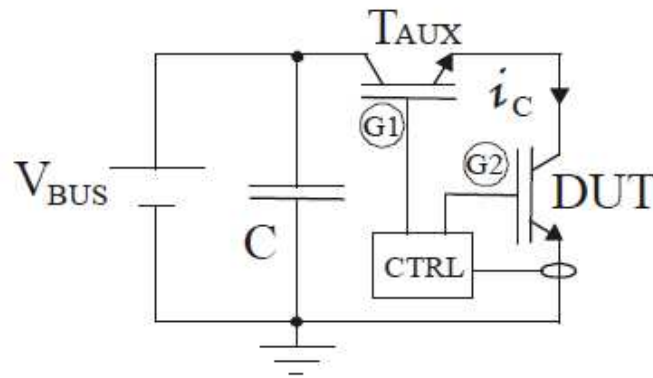


Figure III.1: Circuit de test en mode de court-circuit

Le principe de base de ce circuit de test est de maintenir l'interrupteur auxiliaire T_{AUX} en position fermé durant la phase de fermeture et d'ouverture du composant sous test (ou Device under Test, DUT). Si une défaillance apparaît en cours de fonctionnement, et que le courant du collecteur devient supérieur à la limite autorisée, alors l'interrupteur auxiliaire sera ouvert (mise hors tension) afin de sécuriser le composant sous test. Les formes d'ondes de courant et de tension sont présentées sur la *figure III.2*, et sont expliquées ci-après dans le cas de deux configurations.

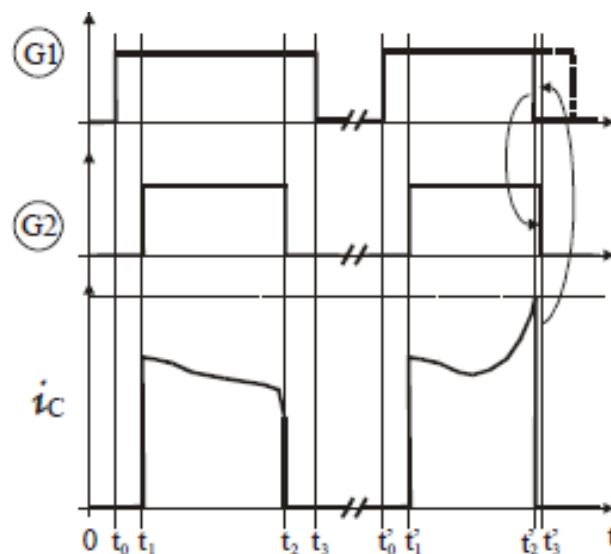


Figure III.2 : Formes d'ondes du courant de collecteur et des tensions de grille

III.1.2.1.1 Fonctionnement en phase de fermeture et d'ouverture du DUT

A l'instant t_0 , l'interrupteur de sécurité est en phase de fermeture pendant que le DUT est hors tension. A l'instant t_1 , le DUT est en phase de fermeture permettant la montée du courant de collecteur. La durée de court-circuit est extrêmement courte, de l'ordre de la dizaine de microsecondes, comme cela est préconisé par les fabricants. Pendant la conduction, le DUT rentre en phase d'ouverture à l'instant t_2 , et seulement après intervient la mise en ouverture de l'interrupteur de sécurité à l'instant t_3 .

III.1.2.1.2 Phase d'ouverture et début de la défaillance sur le DUT

Lors de la commutation à l'instant t_0 , l'interrupteur de sécurité est en phase de fermeture pendant que le DUT est en phase d'ouverture. A t_1 , le DUT commute permettant la montée en courant du collecteur. Durant le court-circuit, le DUT peut entrer en défaillance entraînant ainsi une forte montée du courant du collecteur détecté par une résistance de shunt. Lorsque le courant de collecteur atteint la limite en courant alors, l'interrupteur auxiliaire se met rapidement en phase d'ouverture à t_2 permettant une chute de courant du collecteur, et ainsi l'ouverture du composant sous test à t_3 .

III.1.3 Réalisation de la partie commande et de la partie puissance (mono-coup et multi-coup)

La Description du banc expérimental en court-circuit est détaillée en annexe C

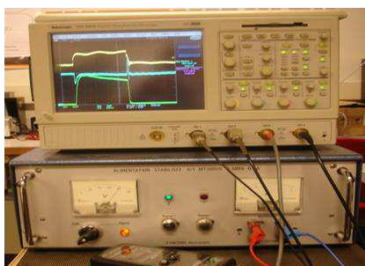
III.2 Test électrique en mode de court-circuit.

Afin de pouvoir en vérifier la robustesse, de nombreux tests électriques seront effectués sur les modules IGBTs pour différentes tensions de V_{ce} et pour différentes valeurs de résistances de grille. Il sera aussi question de vérifier la reproductibilité des formes d'ondes des modules ainsi testés.

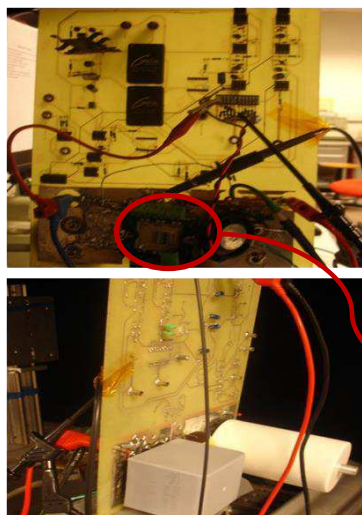
III.2.1 Validation de la carte de puissance et de la carte de commande

Les tests électriques suivants ont été réalisés dans le but de caractériser le comportement des modules IGBTs en mode de court-circuit. Ci-dessous le banc de test expérimental (*figure III.3*).

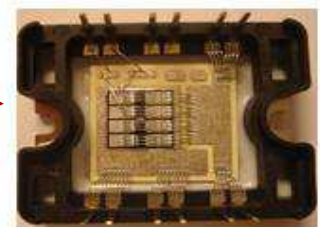
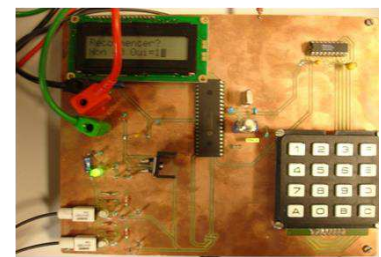
- Oscilloscope
- Alimentation stabilisée 0V-500V



Circuit puissance (face avant et arrière)



Circuit commande



Module IGBT de Test

Figure III.3 : Banc de test expérimental

Ce banc de test est constitué d'une alimentation stabilisée pouvant fournir jusqu'à 500V continue, un oscilloscope, et de la carte de puissance reliée au circuit de commande afin de piloter les modules IGBT de test.

Les conditions de tests ont été les suivantes :

- Tension V_{cc} = respectivement 200V, 300V, 400V
- Tension de commande grille V_{ge} fixé à 15V
- Impulsion de puissance fixée à $10\mu s$
- Résistance de grille de plusieurs valeurs : $2,2\Omega$, 10Ω , 47Ω , 100Ω .

III.2.2 Résultats

La figure III.4 ci-dessous montre l'allure des courants et tensions de la structure NPT planar pour une résistance de grille R_g fixée à 10 Ohms.

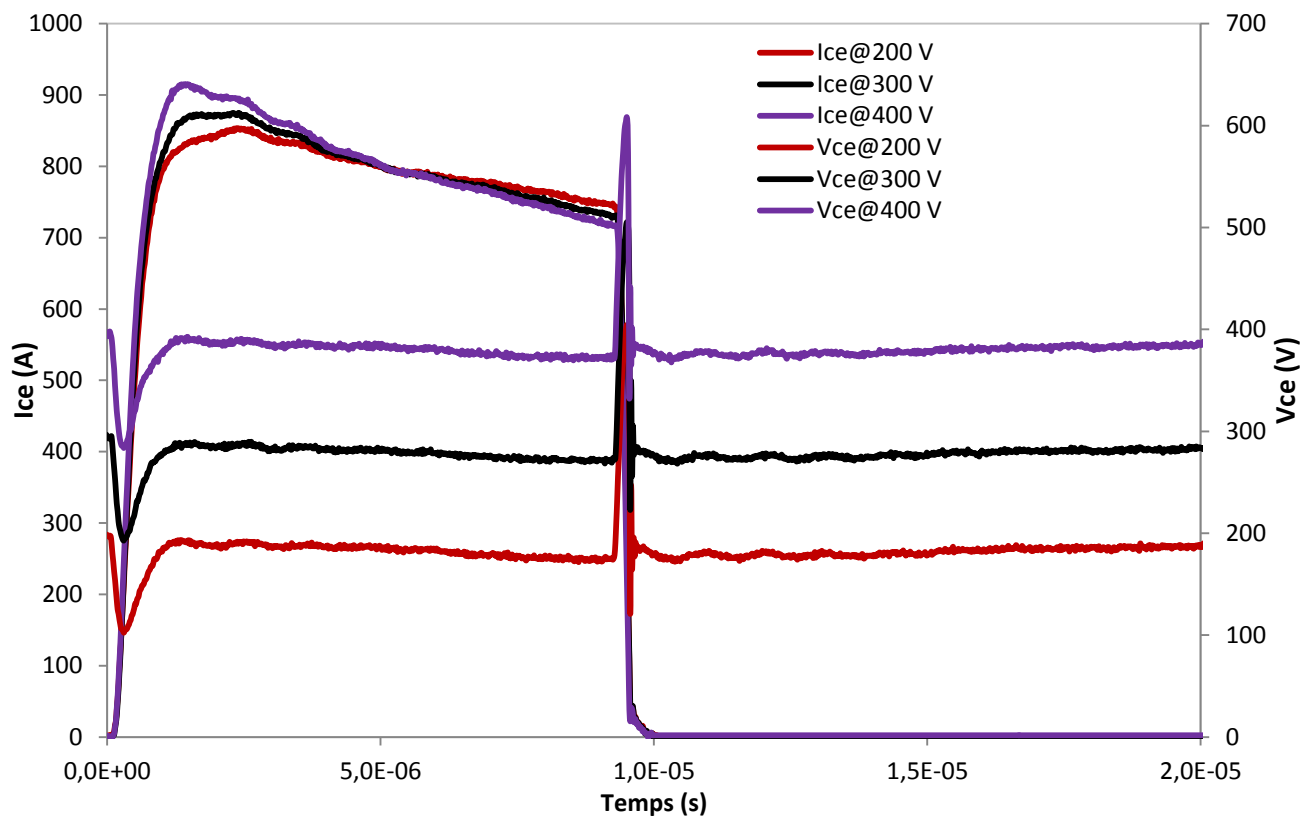


Figure III.4 : Formes d'onde de la structure NPT planar pour différentes valeurs de V_{ce} et pour $R_g=10$ Ohms.

Dans un premier temps nous faisons varier la tension V_{ce} afin d'observer les conséquences sur les formes d'ondes de courant et de tension. Nous remarquons que quelle que soit la tension délivrée par l'alimentation, les ΔV sur les pics de tensions reste identiques. Ces pics de tension sont uniquement dus aux inductances filaires sur la carte de puissance.

A l'inverse, on constate sur les formes d'ondes de courant que la tension Vce a pour conséquence une augmentation légère de la valeur maximale du courant et une accentuation de la pente sur le courant durant les 10µs de court-circuit. En effet, cette décroissance du courant est la mise en évidence de l'auto-échauffement du module qui est intrinsèquement lié à la montée en température de jonction au niveau de la puce IGBT. Ainsi, cet auto-échauffement est la conséquence du niveau de puissance extrêmement élevée que doit dissiper le transistor. Les figures ci-dessous montrent l'allure du courant Ice et de la tension Vcc=400V pour différentes valeurs de résistances de grille.

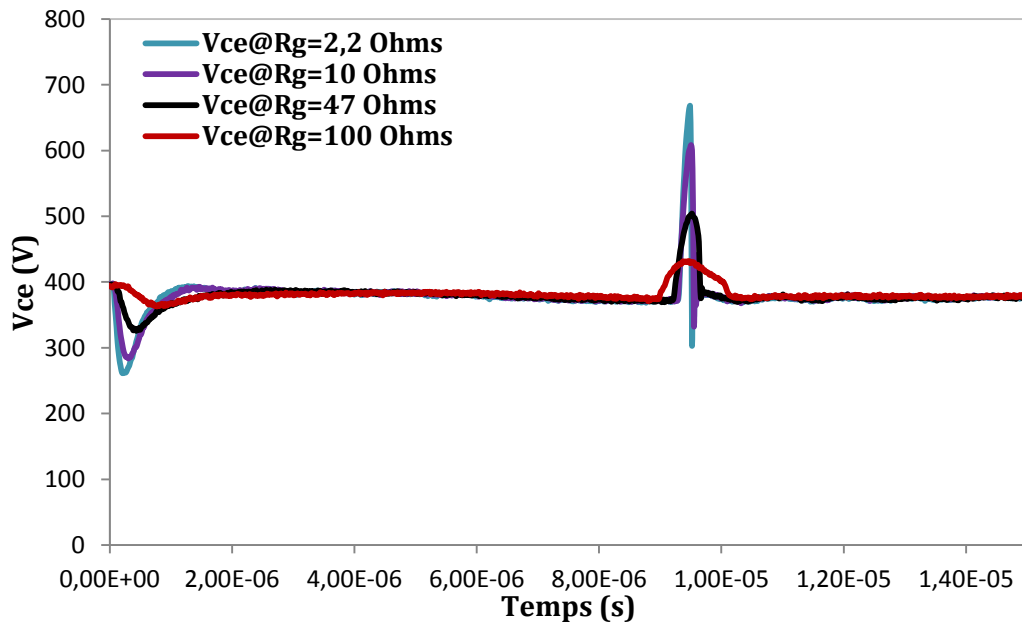


Figure III.5 : Relevé de la tension Vce en fonction de différentes résistances de grille du module IGBT NPT planar

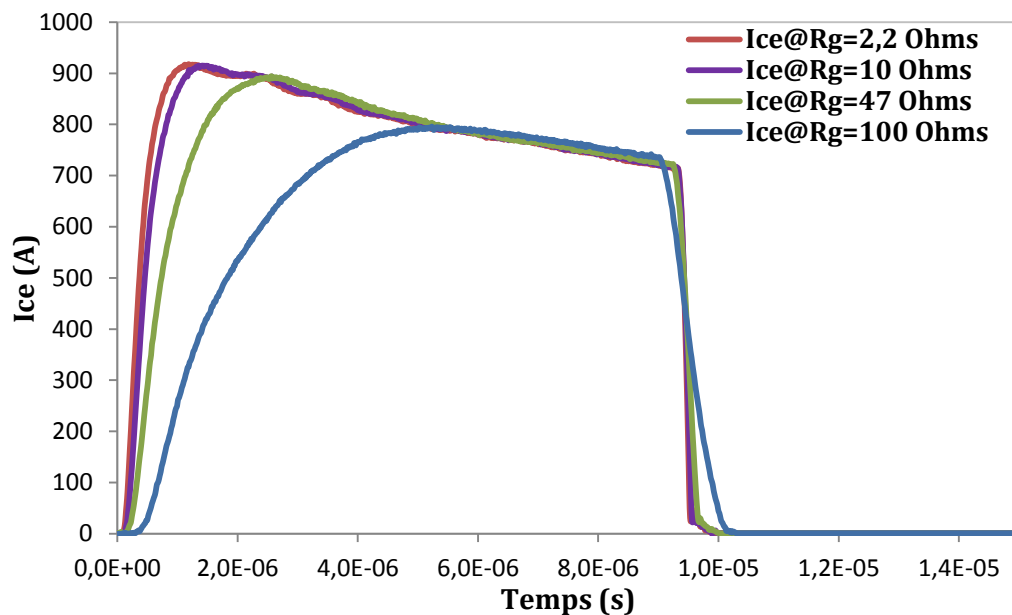
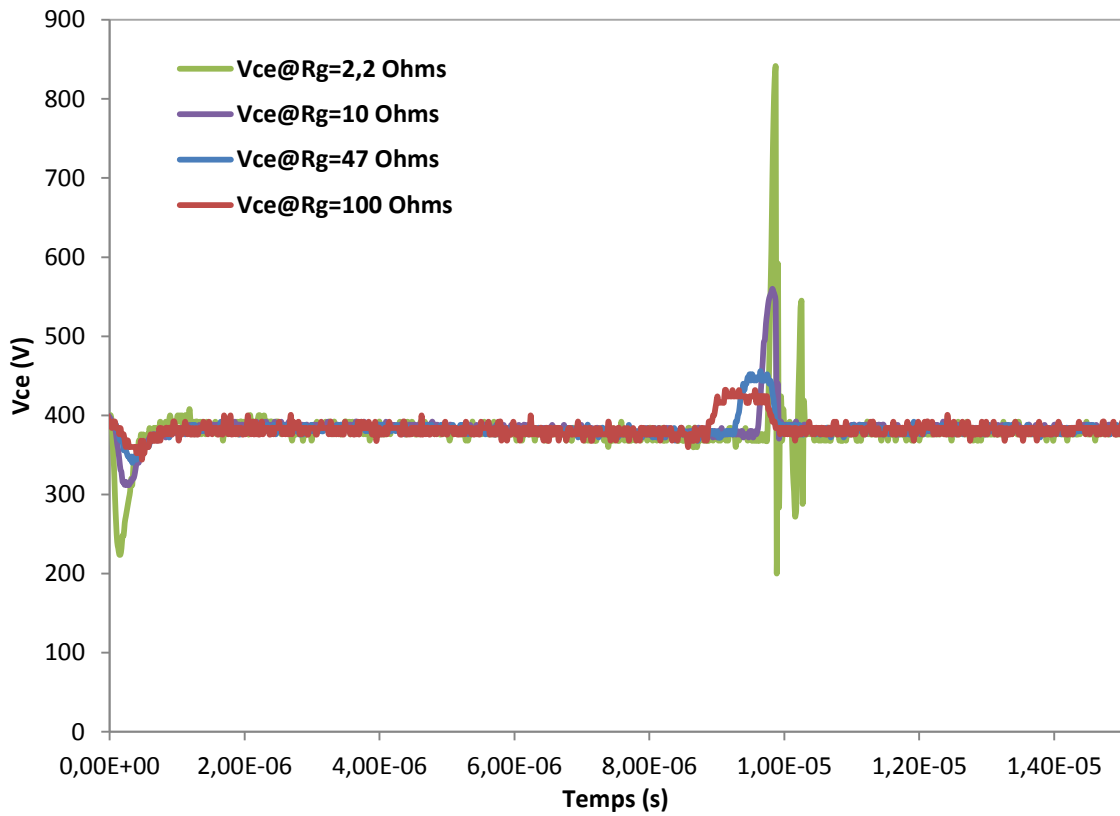


Figure III.6 : Relevé du courant Ice en fonction de différentes résistances de grille du module IGBT NPT planar

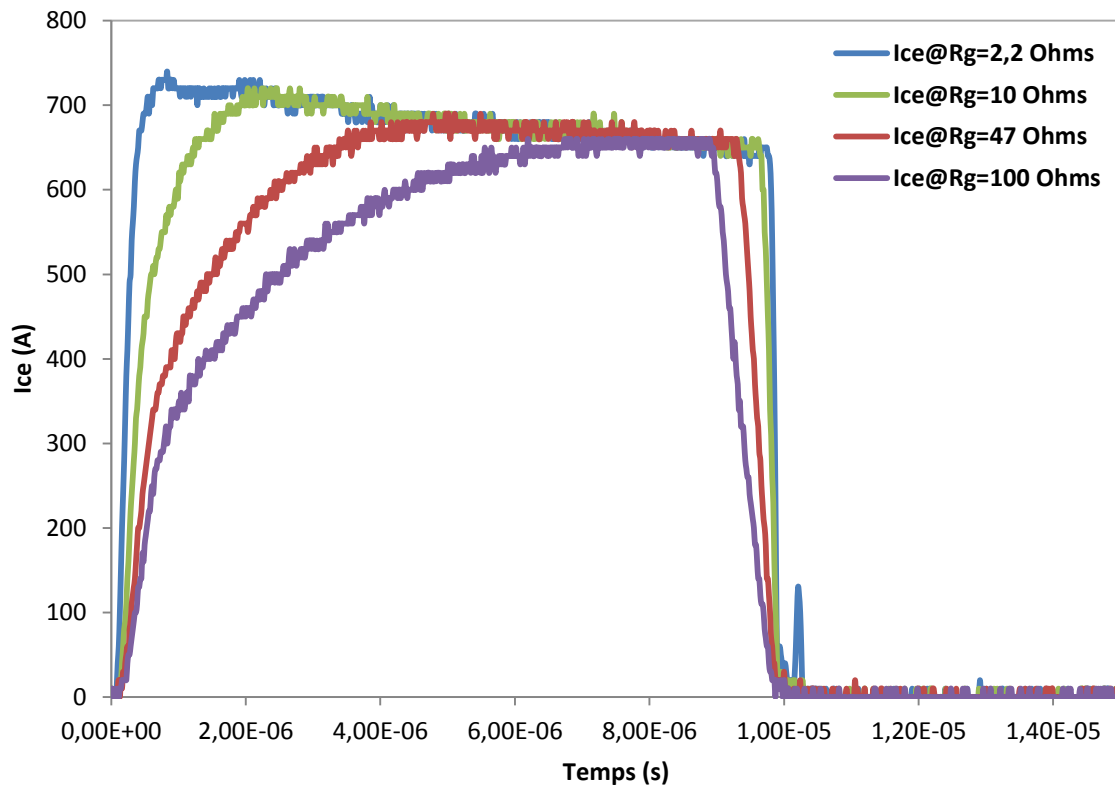
L'influence de la résistance de grille sur les chutes de tension est nettement visible (*figure III.5*). En effet, lorsque la valeur de la résistance de grille augmente, les chutes de tension à l'ouverture et à la fermeture du module de test sont faibles. Ce phénomène s'explique par le contrôle du courant lors de la commutation à travers la résistance de grille et donc une variation de courant plus faible ce qui entraîne une tension aux bornes de l'inductance parasite moins importante. A l'inverse, les chutes de tension sont sensiblement élevées notamment lors de la phase de l'ouverture du composant.

Cette diminution de la chute de tension s'accompagne d'une faible montée en courant lors de l'ouverture du transistor de puissance (*figure III.6*), particulièrement pour des valeurs de résistances de grille de l'ordre de la centaine de Ohms. On s'aperçoit également que le phénomène d'auto-échauffement est faible et court, par conséquent la puissance dissipée dans la puce sera faible. A l'inverse, plus la résistance de grille sera faible (de l'ordre de la dizaine d'Ohms), plus la montée en courant du transistor sera rapide. Cela entraîne l'apparition d'un courant maximal plus élevé (« accompagné d'un pic de courant »), ainsi que le phénomène d'auto-échauffement. Ce phénomène d'auto-échauffement est plus accentué et sa durée avoisine la durée du court-circuit.

Nous effectuons le même test pour l'IGBT SPT planar (*figure III.7*). Nous constatons les mêmes phénomènes décrits précédemment. Nous observons que le phénomène d'auto-échauffement est beaucoup plus accentué sur le NPT planar. Cela est dû principalement à la puissance dissipée qui est plus importante sur ce type de technologie. En effet, la surface active de ce composant est beaucoup plus réduite que celle du NPT planar. A l'inverse, l'auto-échauffement est minime sur le SPT planar du fait que nous appliquons une tension V_{ce} de 400 V pour une technologie d'un calibre de 1200V/150A. D'autre part, ce composant offre une surface active beaucoup plus grande que la technologie NPT planar.



(a)



(b)

Figure.III.7 : Relevé du courant I_{ce} et de la tension V_{ce} pour différentes valeurs de R_g du module IGBT SPT planar.

Dans ce qui suit, des tests ont été effectués sur plusieurs modules identiques afin de vérifier la reproductibilité de nos signaux (allure de I_{ce} et V_{ce}) pour une tension $V_{cc}=400V$, $R_g=10\ \Omega$ et $V_g=15V$. Pour cela nous avons utilisés 3 modules IGBT NPT planar 600V/200A (figure III.8).

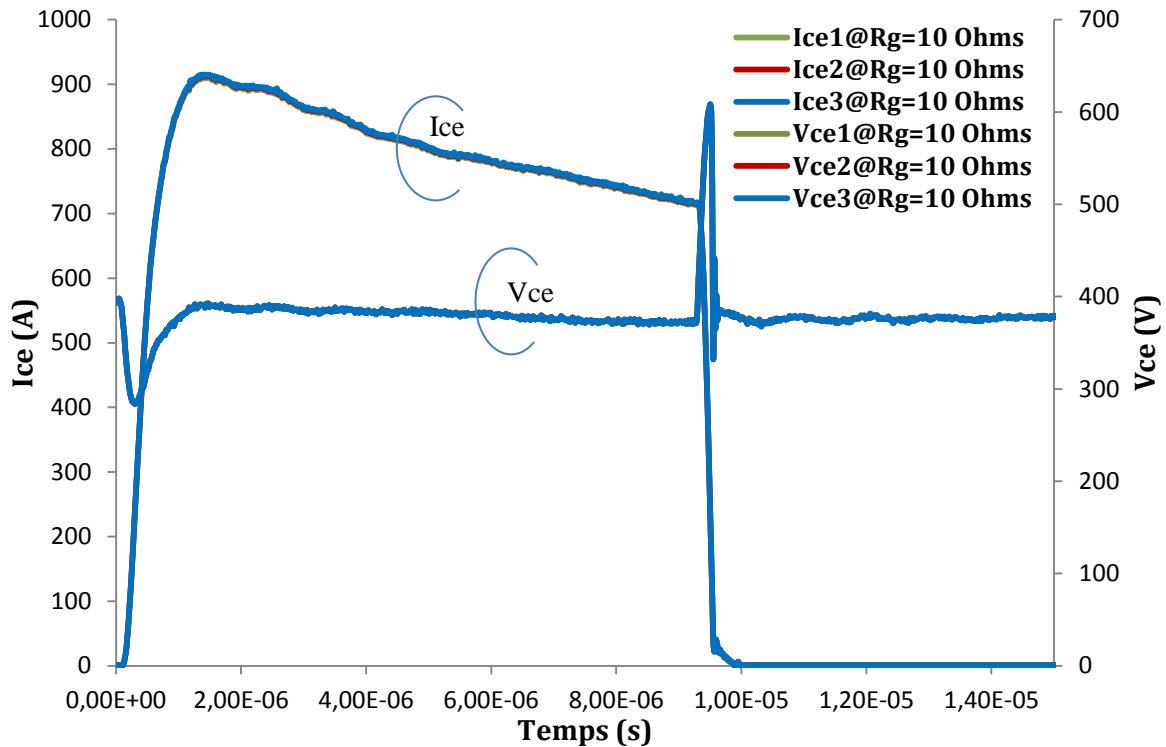


Figure III.8: Allures des courants et tension pour 3 modules IGBTs NPT planar identiques

Nous observons, que les formes d'ondes en courant et en tension des 3 modules IGBT testés se superposent parfaitement. Par conséquent, le banc de test reproduit fidèlement les caractéristiques électriques pour les 3 modules ainsi testés. Au vu des différents tests de court-circuit menés sur ce banc, les résultats obtenus indiquent que le banc de test est validé. Ainsi, ce banc de test en court-circuit aura pour fonction de caractériser le transistor en mode de court-circuit en mono-coup et pour une durée d'impulsion variable. Il sera également possible de cycliser (cyclages actifs) les modules IGBTs notamment pour la procédure de suivi de vieillissement en mode de court-circuit. Concernant le module IGBT NPT trench, celui-ci n'a pas été testé en raison d'un nombre de modules restreint. Ce module a été plus particulièrement réservé pour l'étude en cyclage actif (cf. page 146).

Le banc de test en mode de court-circuit étant validé, l'étape suivante est d'associer le banc de test avec la caméra infrarouge, afin de mener des mesures par thermographie infrarouge.

III.3 Introduction générale sur la thermographie infrarouge

C'est en étudiant le spectre solaire que William Herschel découvrit en 1800 l'existence du rayonnement infrarouge qu'il nomma « chaleur radiative ». Afin de déterminer si toutes les couleurs qui forment la lumière solaire apportent la même quantité de chaleur, Herschel utilisa un prisme de verre pour diffracter la lumière du Soleil. Il mesura la température associée à chacune des couleurs prismatiques en déplaçant son thermomètre du bleu au rouge. Il nota que la température augmentait régulièrement dans le spectre du visible. Il déplaça alors encore son thermomètre afin de mesurer la température de la pièce et à sa surprise la température continua d'augmenter. Herschel venait de détecter pour la première fois le rayonnement infrarouge émis par le Soleil [92].

III.3.1 Rayonnement infrarouge

III.3.1.1 Définition

La thermographie infrarouge est définie, d'après P.Fabre [93], comme étant une technique permettant d'obtenir au moyen d'un appareillage approprié, l'image thermique d'une scène observée dans un domaine spectral de l'infrarouge. Si la caméra est étalonnée et que les paramètres environnementaux de la scène thermique sont connus, les températures de surfaces de l'objet observé peuvent être mesurées. Les avantages et les inconvénients de la thermographie infrarouge couramment cités dans la littérature sont résumés dans le tableau suivant :

Avantages	Inconvénient
Mesure sans contact Cartographie 2D et évolution temporelle des températures	Connaissance de Paramètres environnementaux (températures, distance, émissivité des surfaces, incidences de l'angle d'observation...)
Hautes températures possibles Possibilité de mesure sur des pièces en mouvement	Accessibilité de la scène thermique

Tableau III.1 : Avantages et inconvénients de la thermographie IR

III.3.1.2 Principes physiques de la thermographie

Loi de Stephan-Boltzmann

Tout corps ayant une température supérieure au zéro absolu ($-273,15^{\circ}\text{C}$) émet en permanence de l'énergie sous forme de rayonnement électromagnétique. Le rayonnement est un mode de transmission de la chaleur ne nécessitant aucun support physique. L'écoulement de chaleur par rayonnement se fait à travers un milieu transparent (air ou vide). Suivant leur longueur d'onde, les rayonnements électromagnétiques sont nommés selon la nomenclature définie en (Annexe D). Le rayonnement émis dans la bande spectrale $0,75\text{-}1000\ \mu\text{m}$ est appelé rayonnement infrarouge. Le rayonnement est régi par la loi fondamentale de Stefan-Boltzmann dans le cas d'un corps noir :

$$q_r = \varepsilon \cdot \sigma \cdot T^4 \quad (\text{Eq. III.1})$$

- Avec q_r Densité de flux de chaleur radiante (W.m^2)
 ε Emissivité du matériau
 σ Constante de Stephan-Boltzmann ($5,67 \cdot 10^{-08} \text{ W.m}^{-2} \cdot \text{K}^{-4}$)
 T Température du matériau (K)

Transfert d'énergie par rayonnement

- Propriétés d'un corps commun

Pour un corps commun, le mécanisme de transfert d'énergie fait intervenir 4 phénomènes qui sont :

- l'**émission** : le corps produit de la chaleur qui est transférée au milieu extérieur sous forme de rayonnement électromagnétique (R.E.M.)
- la **transmission** : le matériau peut transmettre tout ou une partie du R.E.M. incident
- la **réflexion** : la surface du matériau renvoie vers le milieu extérieur une partie du R.E.M. incident ;
- l'**absorption** : le corps récupère le R.E.M. incident pour le transformer en énergie calorifique.

Suivant le **principe de conservation de l'énergie**, le bilan énergétique de ces différents flux est le suivant :

$$\varphi_i = \varphi_R + \varphi_A + \varphi_T \quad (\text{Eq. III.2})$$

- Avec φ_i Flux incident
 φ_R Flux réfléchi
 φ_A Flux absorbé
 φ_T Flux transmis

Parmi les quatre phénomènes décrits ci-dessus, certains peuvent ne pas se produire.

- Propriétés d'un corps noir

Le corps noir est un milieu idéal qui absorbe toutes les radiations qu'il reçoit indépendamment de son épaisseur, de sa température, de l'angle d'incidence et de la longueur d'onde du rayonnement incident. Il est important de noter que tous les corps noirs rayonnent de la même manière et qu'un corps noir rayonne beaucoup plus qu'un corps dit commun à la même température.

III.3.1.3 Loi fondamentale du rayonnement thermique

Luminance

La luminance L est la densité de puissance radiative totale $d^2\varphi$ émise par une surface élémentaire, sous un angle solide $d\omega$ dont la normale n' forme un angle β avec la normale n de la surface émettrice dS :

$$L = \frac{d^2\varphi}{d\omega \cdot dS \cdot \cos \beta} \quad (\text{Eq. III.3})$$

Un instrument de mesure, à savoir une caméra infrarouge, ne capte cette luminance que sur une bande spectrale bien définie. La luminance ainsi mesurée est la luminance spectrale directionnelle ($W \cdot m^{-2} \cdot sr^{-1} \cdot \mu m^{-1}$) :

$$L_\lambda = \frac{d^2\varphi}{d\omega \cdot dS \cdot \cos \beta \cdot d\lambda} \quad (\text{Eq. III.4})$$

Emissivité du matériau

L'**émissivité** ε est une propriété des surfaces qui traduit la faculté des matériaux à émettre de l'énergie. Elle est définie comme le rapport entre l'énergie rayonnée par un matériau à la température T et l'énergie rayonnée par un corps noir à la même température. Les valeurs d'émissivité varient entre 0 (réflecteur parfait-miroir) et 1 (émetteur parfait-corps noir) car un corps réel émet toujours un flux inférieur à celui d'un corps noir à la même température.

On appelle émissivité spectrale le rapport entre la luminance spectrale d'un corps réel et la luminance spectrale d'un corps noir :

$$\varepsilon_\lambda = \frac{L_\lambda}{L_\lambda^0} \quad (\text{Eq. III.5})$$

L'émissivité prend des valeurs variables selon le matériau et varie pour un même matériau en fonction de :

- l'**état de surface** du matériau : une surface rugueuse ou oxydée aura une émissivité plus importante qu'une surface lisse (effet de miroir et donc apparition de réflexion en surface).
- l'**angle d'incidence** de la caméra : l'émissivité est maximale pour une incidence normale (0°) et diminue très fortement pour une incidence supérieure à 55° (*figure III.9*), on s'applique donc à maintenir un angle d'incidence élevé.

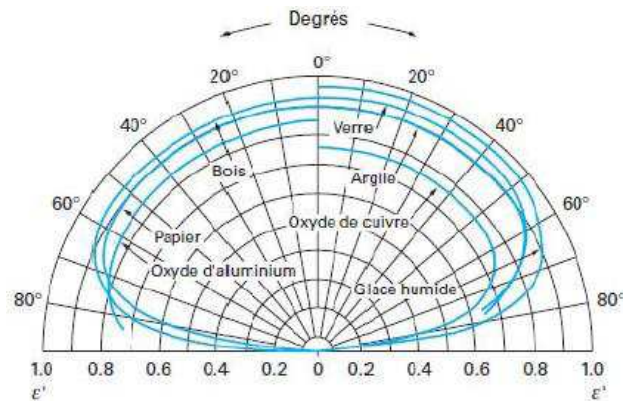


Figure III.9 : Influence de l'angle d'incidence sur l'émissivité totale directionnelle [94]

- La **longueur d'onde** : l'émissivité spectrale varie, relativement lentement avec la longueur d'onde pour des objets dits solides. Un corps pour lequel l'émissivité ne varie pas avec la longueur d'onde est appelé corps gris. A l'inverse un corps dont l'émissivité varie en fonction de la longueur d'onde est appelé corps sélectif, toutefois un corps sélectifs peut se comporter comme un corps gris ou même un corps noir.
- La **température du matériau** : l'émissivité varie lentement en fonction de la température. Cette variation est due aux modifications d'état de surface induites par les changements de température. Les matériaux autres que les métaux ont des émissivités élevées dont les valeurs ont tendance à diminuer avec la température [95]. Nous faisons l'hypothèse que l'émissivité du matériau est constante sur les gammes de températures intéressant nos mesures.

Les appareils de mesure infrarouge enregistrent la luminance spectrale d'une surface. Il est alors possible en connaissant la valeur d'émissivité du matériau de remonter à sa température de surface.

III.3.2 Thermographie infrarouge pour des tests non destructifs

Les tests ainsi que les évaluations non destructives comprennent toutes les techniques d'inspection utilisées afin d'examiner le matériau d'une structure ou l'ensemble d'un système sans que celui-ci ne soit détruit. L'objectif des techniques non destructives est de pouvoir fournir des informations précises et fiables sur un ensemble de paramètres qui sont : propriétés physiques et mécaniques, métrologie, composition et analyse chimique, signature thermique....

Il existe une grande variété de techniques non destructives dont aucune n'est capable de révéler toutes les informations requises.

La technique appropriée dépend de la nature du matériau et de l'épaisseur à inspecter. Ainsi nous pouvons classer en 6 grandes catégories les différentes évaluations concernant les techniques non destructives:

1. Mécanique-Optique (Test visuel)
2. Radiation (Test radiographique)
3. Électromagnétisme-Electronique (Courants de Foucault)
4. Ultrasons (Test acoustique)
5. **Thermique et infrarouge (Thermographie infrarouge)**
6. Analyse chimique (Contrôle par ressuage)

Les informations contenues dans ces différentes techniques utilisées énumérées ci-dessus sont abondantes dans la littérature [96] [97]. Les tests en thermographie infrarouge qui par conséquent impliquent la mesure d'un gradient de température et aussi établir des cartographies thermiques permettent de prédire ou de diagnostiquer une défaillance. En règle générale, ces tests sont non destructifs, pas de contact avec l'objet à analyser et offre une cartographie thermique en surface de l'objet à étudier.

III.3.2.1 Principe de mesures par thermographe infrarouge

Ci-dessous (*figure III.10*), on peut observer un schéma synoptique du banc de test mis en place au laboratoire pour l'étude du comportement thermique des composants IGBT en mode de court-circuit. Ce schéma décrit les éléments de base d'un système infrarouge: (1) source d'excitation électrique; (2) le composant étudié ; (3) caméra infrarouge ou radiométrie ; (4) analyses des signaux et des images obtenus (thermogramme) ; (5) résultats. En outre, la dégradation du signal est présente à tous les étages du banc de test.

Si un gradient de température apparaît entre la caméra thermique et l'objet étudié sans apporter aucune excitation thermique, la cible en question peut-être inspectée en utilisant l'approche passive. Toutefois, si l'objet que l'on veut étudier est en équilibre avec le reste de la scène (banc de test), il est possible de créer un contraste thermique sur la surface du composant en utilisant une source thermique ou une source engendrant de la chaleur qui est dans notre cas une impulsion de puissance (1). Cela est connu comme étant l'approche active en thermographie infrarouge. Il est à ajouter que l'excitation thermique engendre du bruit dit "bruit de chaleur", cela est dû principalement à la non uniformité de la diffusion de la chaleur.

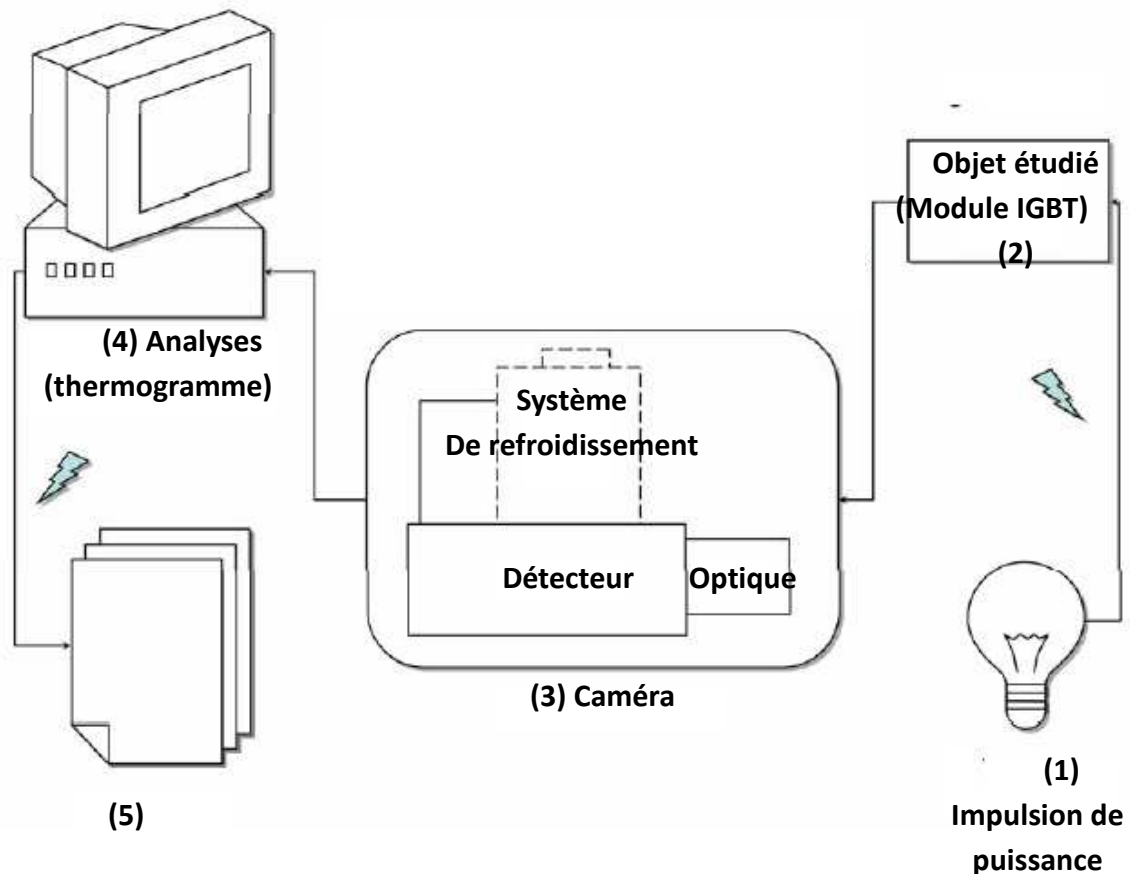


Figure III.10 : Système de principe de thermographie infrarouge

Comme nous pouvons le voir sur la *figure III.10* l'objet étudié sera un module IGBT. Cet objet émettra de la chaleur sous forme de rayonnement infrarouge. Indépendamment de l'approche active ou passive, les signatures thermiques sont faibles par rapport à d'autres formes de rayonnement. Ainsi, le rayonnement infrarouge émis par l'objet est mesuré par un radiomètre ou une caméra infrarouge. Ce rayonnement infrarouge est la composante de trois sources différentes: l'énergie thermique émise par l'objet ; l'énergie réfléchiée par l'environnement, et l'énergie transférée à travers le matériau. L'atmosphère environnante atténue les signatures thermiques.

III.3.2.2 Bilan radiométrique d'une scène thermique

La thermographie infrarouge consiste, à partir de la mesure du rayonnement émis par un objet dans une des bandes spectrales de l'infrarouge, à visualiser sous forme de thermogrammes la répartition spatiale et l'évolution temporelle des températures apparentes de surfaces d'un objet. La caméra infrarouge mesure et transcrit, par l'image, les rayonnements infrarouges émis par un sujet. Le fait que le rayonnement soit une fonction de la température de surface du sujet permet à la caméra de calculer et d'afficher cette température en un point de la surface de l'objet étudié.

Les principaux éléments constituant la caméra thermique sont : le récepteur optique, la matrice de détecteur ou simplement un détecteur, et un système de refroidissement. En considérant les différents éléments de la *figure III.11*, le bilan radiométrique au niveau de la caméra doit prendre en compte le rayonnement propre de l'objet, celui de l'environnement et enfin celui de l'atmosphère. La caméra est placée dans un environnement dont la température moyenne est notée T_{atm} .

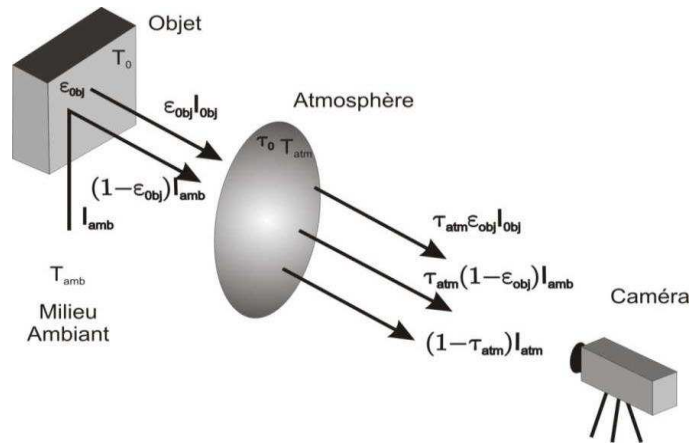


Figure III.11 : Scène thermique vue par la caméra IR

La scène thermique est composée d'un objet à la température T_0 et présente une surface d'émissivité ϵ_0 . Le flux rayonné par l'objet est la somme de son émission propre, soit $\epsilon_0 I_0$ et de la partie du flux ambiant qui est réfléchi par l'objet, soit $(1 - \epsilon_0) I_{amb}$. La propagation de ce flux en direction de la caméra est affectée par son passage au travers de l'atmosphère, soit le coefficient de transmission de l'atmosphère. Celle-ci n'étant pas totalement transparente, elle en absorbe une partie, qu'elle va réémettre soit $(1 - \tau_{atm}) I_{atm}$. Le bilan radiatif de ces transferts entre la caméra, l'objet et son environnement conduit à l'équation radiométrique suivante :

$$I_{cam} = \tau_{atm} \epsilon_{obj} I_{obj} + \tau_{atm} (1 - \epsilon_{obj}) I_{amb} + (1 - \tau_{atm}) I_{atm} \quad (Eq. III.6)$$

A noter que l'équation radiométrique générale peut être considérée comme indépendante de la température de la caméra T_{cam} si celle-ci est compensée en dérive. En considérant alors l'atmosphère comme parfaitement transparente, la valeur du coefficient de transmission est égale à l'unité. Ce qui simplifie l'équation radiométrique et conduit à l'équation suivante :

$$I_{cam} = \epsilon_{obj} I_{obj} + (1 - \epsilon_{obj}) I_{amb} \quad (Eq. III.7)$$

III.4 Banc expérimental de thermographie infrarouge

Deux limitations majeures s'imposent avec la thermographie infrarouge. D'une part, du fait du phénomène de diffraction, la résolution spatiale d'un pixel de la caméra ne peut pas aller en dessous de la longueur d'onde du domaine spectral infrarouge soit environ $5\mu\text{m}$. D'autre part, la fréquence d'acquisition des images est limitée, selon la taille de l'image, par le temps d'intégration (IT) et le type de stockage des données (disque dur ou mémoire vive).

III.4.1 Matériel de thermographie infrarouge

Lors de cette étude, nous avons à disposition une caméra infrarouge multi-spectrale FLIR PHOENIX modèle 2004 (Annexe D). Ce modèle est équipé d'une matrice de détecteur quantique de types InSb (Antimoniure d'indium). Cette configuration en matrice étendue est un gain en résolution spatiale. Toutefois, selon l'étude de Pron [98], l'inconvénient majeur des caméras à matrice de détecteurs étendue par rapport au système mono-détecteur à balayage est que les pixels situés sur les bords de la matrice n'observent pas la scène thermique dans les mêmes conditions que les pixels situés au centre. Ceci est d'autant plus vrai avec une matrice rectangulaire. Une des premières recommandations d'utilisation est donc de placer la zone d'intérêt d'une scène thermique au centre de l'image.

En terme de résolution temporelle, la prise des images est gérée selon un processus électronique interne dénommé snapshot, mode produisant des images isochrones. Sous cette appellation anglophone, il faut comprendre que la caméra agit comme un appareil photographique en rafale. Tous les détecteurs de la matrice sont exposés au rayonnement infrarouge pendant un temps défini paramétrable qualifiée de temps d'intégration (IT). L'information est ensuite déchargée, quantifiée et convertie en niveau digital (DL). Le temps de réponse des détecteurs quantiques étant extrêmement rapide (de l'ordre de la microseconde), l'IT peut être réglé de $3\mu\text{s}$ à 20 ms. Il est clair que plus le signal thermique sera élevé (haute température ou fort gradient de température) plus le temps d'intégration nécessaire pourra être court tant que le rapport signal/bruit reste satisfaisant c'est à dire au-dessus du seuil du bruit électronique de la caméra (environ 4DL).

Le temps restant après l'intégration du signal correspond à la lecture et au stockage des données. Contrairement à l'IT, la lecture des différents pixels n'est pas simultanée. Selon le schéma de principe de la *figure III.12*, chaque pixel de la matrice de détecteurs quantiques est relié par un plot d'indium, bon conducteur électrique à basse température, à un système transistor/condensateur pour récupérer le signal thermique. Ainsi, l'IT est limité par la capacité de stockage de ces condensateurs. Tous ces éléments sont implémentés sur une plaque de silicium et interconnectés selon le principe de fabrication des circuits intégrés. On parle alors de Readout Integrated Circuits (ROICs). Selon le système électronique considéré, les signaux des pixels peuvent être lus par plusieurs canaux avec une cadence de quelques

MHz (F_{ADC}), c'est le principe de la lecture multiplexée. En tenant compte du temps de stockage (t_s), du nombre de lignes (n_l), du nombre de colonnes (n_c) et du nombre de canaux (C_a), la fréquence d'acquisition maximale est simplement obtenue, selon [98] par la relation suivante :

$$f_{acq} = \left(IT + \frac{n_l + n_c}{C_a \times F_{ADC}} + t_s \right)^{-1} \quad (Eq. III.8)$$

De cette relation, nous constatons de suite que la fréquence d'acquisition est dépendante non seulement de l'IT choisi mais aussi de la taille d'image sélectionnée et du type de stockage choisi (mémoire RAM ou disque dur). Les temps d'accès à la mémoire RAM étant les plus courts (de l'ordre de 60 ns contre quelques ms pour les disques durs), le choix de stockage sur la mémoire vive est fortement recommandé lors de l'enregistrement en temps réel des images. Pour un IT donné et un stockage sur la RAM, la seule manière d'augmenter la fréquence d'acquisition reste donc de diminuer la taille de l'image.

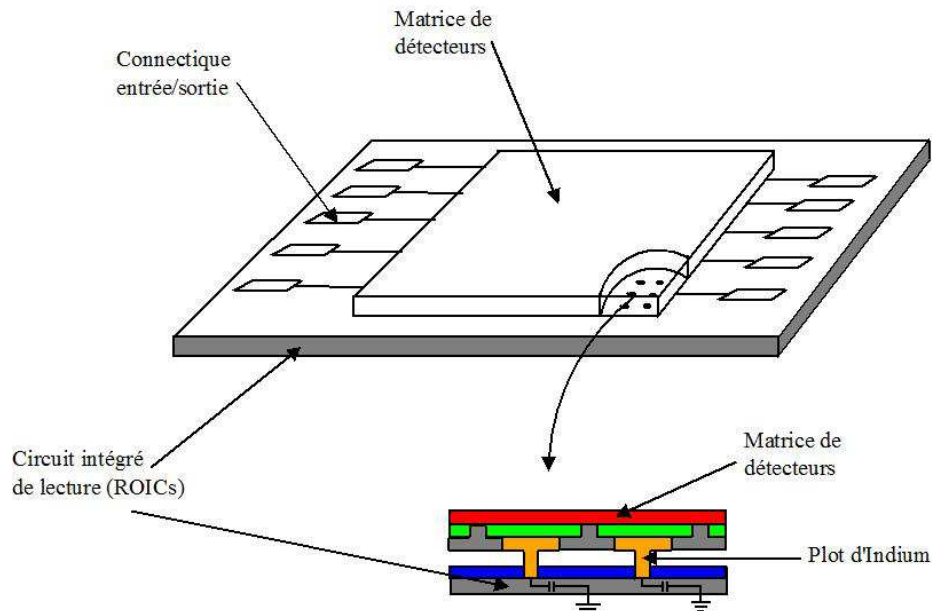


Figure III.12 : Schéma de principe d'une matrice de détecteur infrarouge avec le ROICs extrait de [99]

III.4.2 Matériel de thermographie infrarouge

Avant d'être thermographique, une caméra infrarouge fournit une mesure radiométrique. Le détecteur jouant le rôle de convertisseur analogique digital du rayonnement incident, il convertit chaque photon reçu, dans une plage de longueur d'onde donnée, en une impulsion analogique. L'étape de calibration est une phase très délicate mais primordiale pour l'utilisation d'une caméra infrarouge comme instrument de mesure de température. L'étalonnage consiste à établir la relation de correspondance entre les températures des objets observés et les signaux électriques délivrés par le capteur.

Ainsi, la calibration de la caméra est importante afin de pouvoir obtenir un affichage de la température correcte. Pour ce faire, nous avons utilisé un corps noir chauffant ainsi que deux thermomètres avec leur thermocouple que l'on connecte au corps noir chauffant (*figure III.13*). Cet étalonnage est réalisé automatiquement par le logiciel de contrôle de la caméra

La calibration ainsi réalisée est spécifique aux paramètres et aux conditions de mesure. Afin de faire la correspondance entre le rayonnement mesuré et la température, il faut disposer d'étalonnages associés à chaque condition et configuration du banc de thermographie: utilisation de filtre pour spécifier la bande spectrale utilisée, objectif, temps d'intégration...

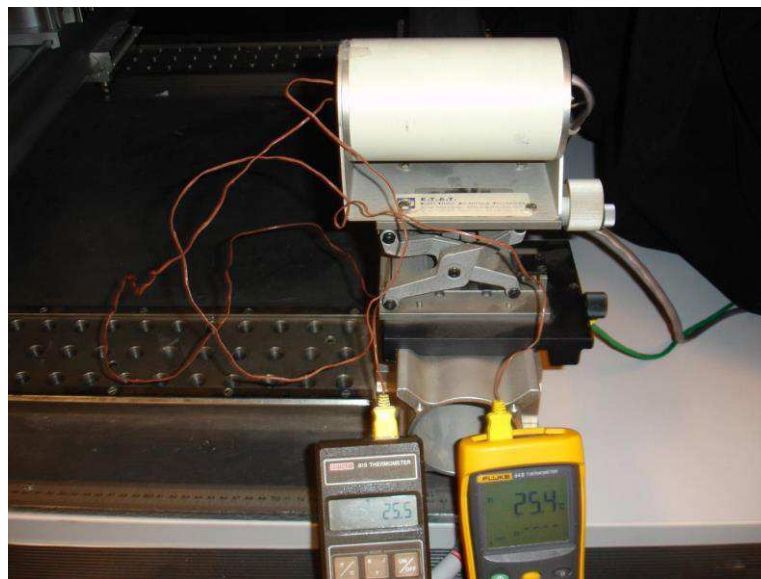


Figure III.13 : calibration de la camera

Dans la suite, nous nous affranchirons de la mesure de température car en effet, nombreux sont les paramètres qui influent sur la température telles que l'émissivité du matériau, la correction d'émissivité à apporter. Par conséquent, notre étude portera sur l'évolution et la distribution du flux thermique en surface de la puce.

III.4.3 Procédure de synchronisation

Après la calibration de la caméra en température, il nous faut synchroniser le signal d'acquisition de la caméra de 80 μ s avec l'impulsion de commande du circuit de test (*figure III.14*). Pour avoir une synchronisation optimale, nous utilisons deux GBF (Générateur Basse Fréquence) qui sont reliés en « master-slave ». Un premier GBF va être utilisé pour le déclenchement de l'impulsion de commande de notre circuit de test, et ainsi déclencher le deuxième GBF. Quant au deuxième GBF, celui-ci va envoyer le déclenchement de l'impulsion de puissance à la caméra.

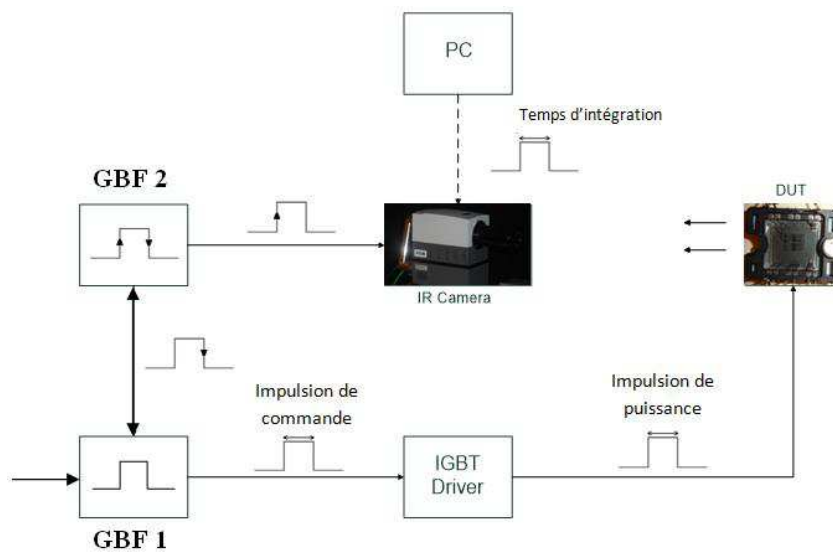


Figure III.14: Procédure de synchronisation de la caméra

III.4.4 Mesure par thermographie infrarouge

Dans cette partie, nous allons mettre en place le banc de test en court-circuit associé à la caméra infrarouge. Nous allons voir plusieurs méthodes permettant d'effectuer des prises d'images thermiques durant un temps très court (temps de court-circuit de $10\mu\text{s}$ dans notre cas). Nous verrons la difficulté d'appliquer certaines méthodes en raison de plusieurs contraintes telles que l'instrumentation de la caméra infrarouge, l'émissivité de la peinture...

Comme nous pouvons le voir sur la *figure III.15* la caméra thermique est reliée au reste du circuit de test par un fil coaxial permettant de communiquer avec la partie commande du circuit de test. Ainsi, par l'intermédiaire du logiciel qui traite les informations de la caméra thermique nous pouvons effectuer les mesures. L'objet d'étude en question est de pouvoir durant les $10\mu\text{s}$ de court-circuit visualiser la distribution du flux de chaleur en surface de la puce d'un module IGBT. Pour cela, il nous faut synchroniser le signal de la caméra avec l'impulsion de la commande de grille qui est de $10\mu\text{s}$.

Afin de rendre possible cette synchronisation, nous allons voir différentes approches dont l'hétérodyne qui apparait comme la solution la plus adaptée pour notre test.

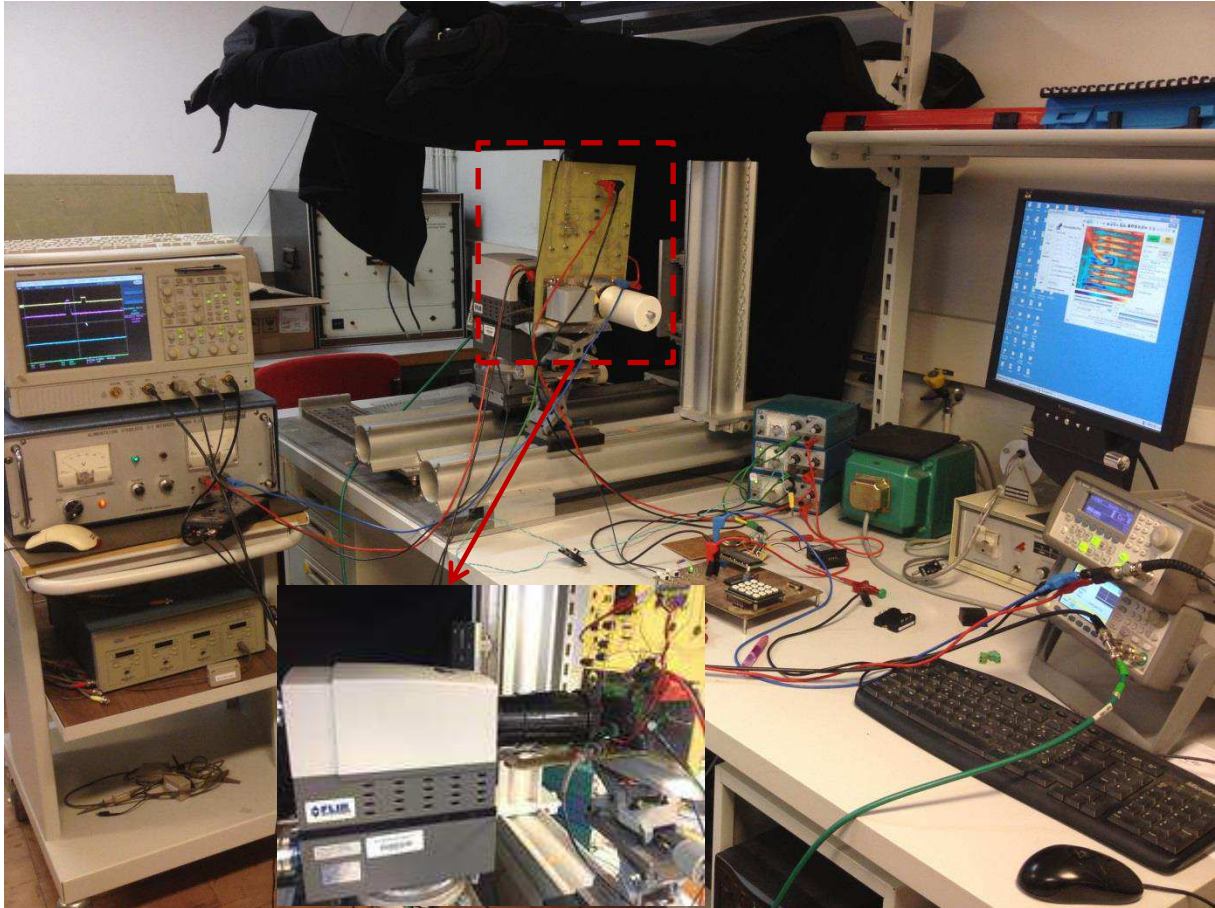


Figure III.15 : Banc expérimental de court-circuit associé à la thermographie infrarouge

III.4.4.1 Méthode hétérodyne

Selon la théorie d'Angström [100], tout matériau stimulé par une excitation thermique périodique de type sinusoïdal renvoie une réponse thermique périodique sinusoïdale de même fréquence mais déphasée. Partant du constat que cette réponse peut se répéter à l'infini de manière quasi identique, un moyen simple de reconstituer une période du signal est d'utiliser la stroboscopie (J.A. Plateau 1836) en décalant légèrement les fréquences d'acquisition et d'excitation. Cette technique permet de ralentir artificiellement un phénomène périodique haute fréquence.

En considérant deux fréquences (excitation et acquisition) parfaitement synchronisées et que la prise de point de mesure est quasi instantanée, les deux signaux sont désormais légèrement en déphasage linéaire l'un par rapport à l'autre selon la relation :

$$f_{exc} = \left(k + \frac{1}{N}\right) \cdot f_{acq} = k \cdot f_{acq} + \Delta f \quad (\text{Eq. III.9})$$

où k représente un entier strictement positif et N représente le nombre de points d'acquisition souhaités pour reconstruire une période du signal d'excitation. La relation (Eq. III.9) nous permet d'en déduire une valeur de réglage pour un signal d'excitation. Sur la *figure III.16*, nous constatons que le signal est parfaitement reproduit mis à part que la base de temps est artificiellement dilatée. Afin de ne pas rencontrer des phénomènes d'aliasing (repliement de spectre) ou de sous échantillonnage, la relation (Eq. III.9) sera vérifiée si l'on respecte le critère d'échantillonnage de Nyquist-Shannon [101] :

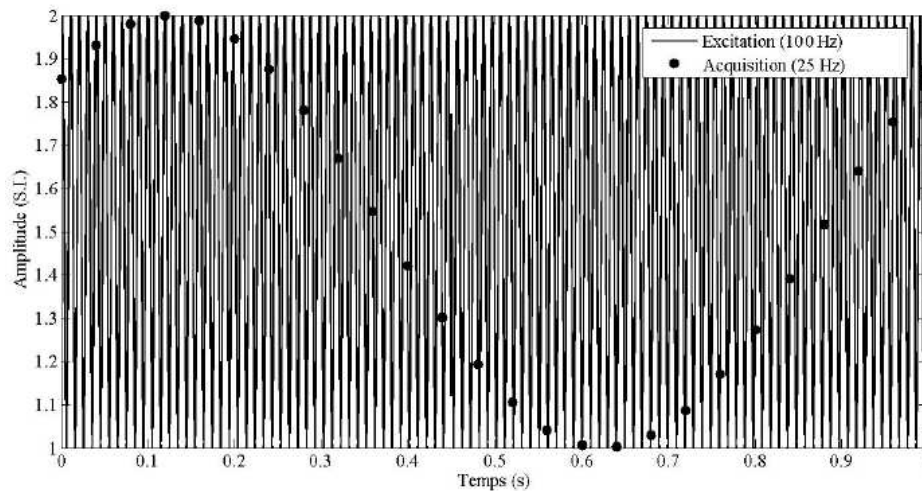


Figure III.16: Exemple de calcul sur mesure de sinusoïde de 100 Hz avec acquisition 25 Hz. Du fait du léger décalage entre les deux fréquences, le signal mesuré reproduit fidèlement le signal d'excitation dans une base de temps dilatée [102].

Cette configuration correspond tout à fait au suivi de phénomène périodique. Etant donné, le mélange des fréquences nécessaires pour obtenir des mesures, ce type de méthode est couramment qualifié de méthode hétérodyne. Nous emploierons donc le terme d'hétérodynage ou de méthode hétérodyne dans la suite de ce manuscrit.

III.4.4.2 Protocole de test basé sur le principe de l'hétérodynage

La réalisation de cette étude se base sur la méthode hétérodyne ou principe d'hétérodynage (*figure III.17*). L'utilisation de cette méthode nous permet de reconstituer un signal déjà établi. Dans notre cas afin de pouvoir obtenir plusieurs images thermiques à différents instant durant les 10 μ s de court-circuit, on déplace le signal de la caméra infrarouge dont le temps d'intégration est de 80 μ s sur le signal d'excitation de la partie puissance qui est de 10 μ s. Cela nous permet de séquencer le signal et d'obtenir ainsi plusieurs cartographies thermiques et par la même une reconstitution d'une séquence de 10 μ s montrant la distribution du flux de chaleur en surface de la puce en mode de court-circuit.

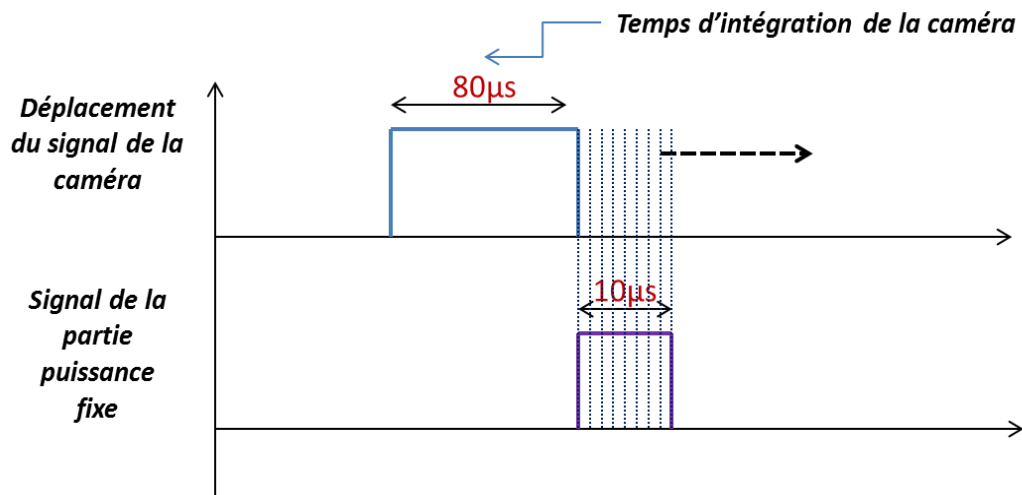


Figure III.17 : Reconstitution du signal durant le court-circuit ($10\mu s$)

Malheureusement, cette méthode ne peut s'appliquer dans notre cas en raison du temps d'intégration intrinsèque à la caméra qui est de $80\mu s$, alors que le signal de la partie puissance est de $10\mu s$. En effet, comme indiqué dans la section § III.4.4.1, le suivi de phénomènes hautes fréquences par thermographie infrarouge est normalement limité par la fréquence d'acquisition fonction de la taille de l'image et du temps d'intégration. La méthode d'hétérodynage à laquelle nous avons pensé s'avère impossible en raison de la valeur du temps d'intégration qui ne doit dépasser une demi-période du signal d'excitation (condition de Nyquist-Shannon)

III.4.4.3 Nouveau protocole de test

Etant donné que nous ne pouvons appliquer le principe de l'hétérodynage, comme nous l'avons expliqué précédemment, nous nous intéressons à une autre approche de mesure (figure III.18). Cette méthode nous permet d'avoir une estimation de la température en surface de la puce IGBT et ainsi obtenir une image thermique après les $10\mu s$ de court-circuit.

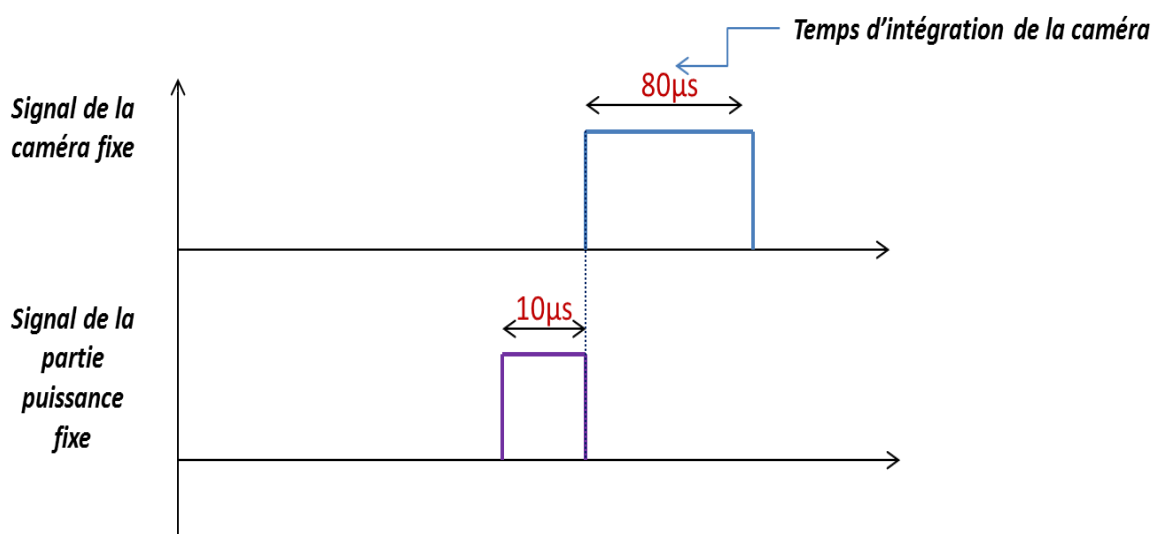


Figure III.18 : Synchronisation du signal à la fin du court-circuit ($10\mu s$)

A chaque déclenchement de prise d'image (Top Image), la matrice de détecteur infrarouge est exposée pendant le temps d'intégration IT . Ainsi, il faut $80\mu s$ à la matrice de détecteur infrarouge pour acquérir un nombre de photons (la luminance) émise par l'échantillon afin que la caméra visualise la scène thermique sous forme d'image. Ensuite, les données sont déchargées dans la mémoire de l'ordinateur.

En réalité, le signal thermique réellement mesuré est décalé d'un équivalent à la somme *Jitter* (variation du délai de transfert de l'information) + *delay*. Si la fréquence d'acquisition caméra est pilotée de manière externe, il est possible de modifier le réglage du temps de retard de l'intégration (*delay*). Nous synchronisons le déclenchement de la prise d'image sur le front descendant du signal d'excitation (*figure III.18*). Le *Jitter* que nous pouvons traduire par la gigue en français est, malgré sa faible valeur nominale, de longueur variable et non maîtrisable. L'hypothèse établie est qu'à la fin des $10\mu s$ (fin de l'impulsion de puissance, la température est proche de son maximum. La décroissance en température est rapide, c'est-à-dire que le refroidissement en surface de la puce est rapide par rapport au temps d'intégration de la caméra.

On établit ainsi, en faisant l'approximation sur la décroissance de température, que la cartographie thermique obtenue $80\mu s$ après le court-circuit ne peut être ramené à une cartographie thermique obtenue à la fin des $10\mu s$. En effet, la température maximale à $10\mu s$ n'est guère éloignée de celle obtenue à $80\mu s$, car la température ainsi obtenue est une moyenne faite par l'intégration du signal de la caméra. Un autre phénomène qui est inhérent en mode de court-circuit est le phénomène de diffusion. A la fin des $10\mu s$, il y a diffusion de la chaleur en face arrière du composant. Cette diffusion s'apparente à la décroissance de température.

III.4.4.4 Préparation des échantillons

Nos échantillons sont des modules IGBT, dont la surface de la puce est en aluminium poli qui est un matériau diffusif et dont la surface s'apparente à un miroir. Par conséquent, l'émissivité des métaux à l'état poli étant de l'ordre de 3% à 5 % (Annexe D), il s'avèrera nécessaire de déposer une couche émissive pour réajuster le contraste thermique à la hausse. En thermographie infrarouge, il est ainsi d'usage courant de recouvrir des échantillons avec une peinture émissive (*figure III.19*) qui se rapproche des caractéristiques d'un corps noir.

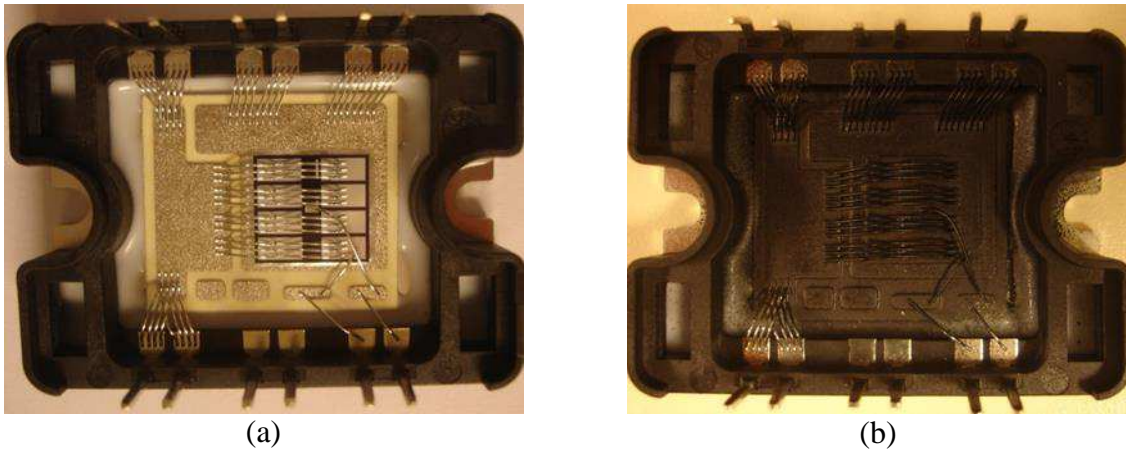
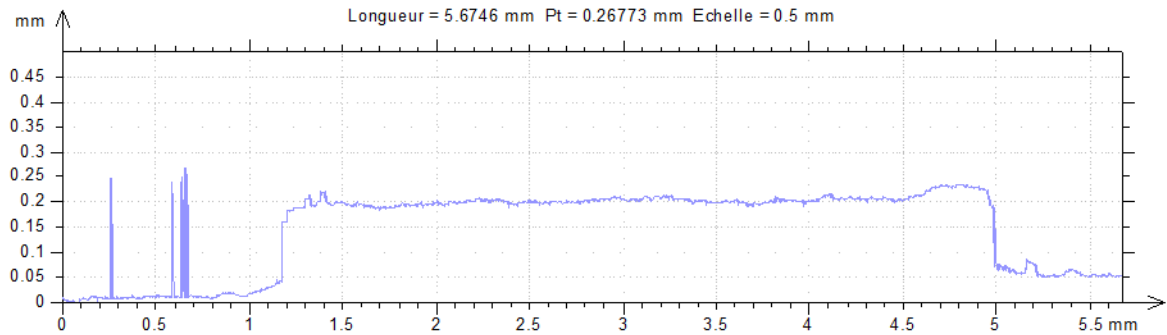


Figure III.19: Module IGBT : (a) sans dépôts de peinture (b) avec dépôts de peinture

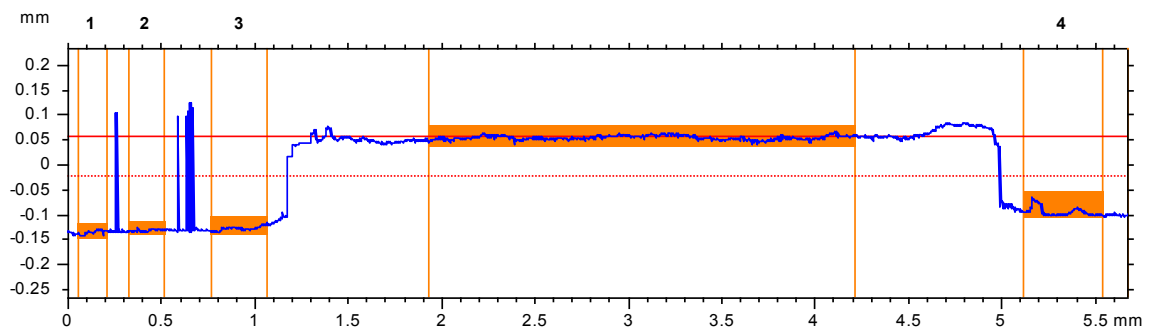
Comme nous l'avons vu plus haut, l'avantage de rajouter une couche de peinture sur nos échantillons est d'avoir une meilleure émissivité (proche de 1). La peinture utilisée est une peinture aérosol tenant jusqu'à 600°C, donc largement suffisant pour nos tests en mode de court-circuit. Cette peinture a été déposée manuellement ce qui engendre une non-uniformité et non-homogénéité de la peinture en surface de la puce, ainsi que l'épaisseur que nous ne pouvons contrôler. Sur plusieurs échantillons qui ont été peints, nous avons pu déterminer au profilomètre l'épaisseur moyenne de la peinture (Figure III.20). Cette épaisseur varie entre 15 et 20 μm sur toute la surface de la puce.

On peut estimer que cette épaisseur de la peinture est un atout majeur pour augmenter l'émissivité des échantillons, mais l'épaisseur de cette peinture sur nos échantillons rajoute une capacité thermique qui a comme conséquence une faible diffusivité thermique. Cette diffusivité thermique est intrinsèque au matériau. Elle caractérise la faculté avec laquelle un matériau atteint l'équilibre thermique avec son environnement c'est à dire l'aptitude du matériau à diffuser la chaleur. Plus la diffusivité thermique est élevée, plus les échanges thermiques sont rapides entre matériaux [103]. La propagation de la chaleur est d'autant plus rapide que la conductivité du matériau est forte et que sa capacité calorifique volumique est faible.



(a)

Surface de la puce sans peinture



	1	2	3	4
Profondeur maximale	0.19674 mm	0.1901 mm	0.18857 mm	0.15666 mm
Profondeur moyenne	0.18874 mm	0.18496 mm	0.18085 mm	0.14756 mm
Largeur	0.15363 mm	0.19597 mm	0.30161 mm	0.41815 mm

(b)

Surface de la puce avec peinture

Figure III.20 : Mesure de l'épaisseur de couches de peinture en surface de la puce IGBT

D'après les travaux de Legaie [104] sur la caractérisation de couche de peinture déposée sur des métaux, il apparaît que leur faible diffusivité thermique est un inconvénient majeur pour l'étude de transferts thermiques rapides. L'utilisation d'une couche de peinture noire (entre 20 et 30 μm) pour augmenter l'émissivité du matériau est une solution à éviter (voire à proscrire selon lui et il a proposé une alternative par dépôt de carbone en couche mince (1 à 2 micron d'épaisseur) pour pallier cet inconvénient.

Cette méthode de dépôt par carbone est largement connue, en effet elle permet de contrôler l'épaisseur et l'homogénéité de la peinture en surface d'une puce. Nous n'avons pu mettre en œuvre cette méthode par manque de moyens adéquats en vue de sa bonne réalisation.

Conclusion

Ce chapitre a traité de la mise en place du banc expérimental de thermographie infrarouge. La réalisation de ce banc expérimental a été abordée en deux parties. Premièrement, il a été question de réaliser le banc de test en court-circuit. Cela a demandé une longue étude sur la réalisation de la carte de circuit de commande et celle de puissance. Une fois ces deux cartes de tests réalisées, nous avons effectué une campagne de test sur des modules IGBTs afin de valider la fiabilité de ce circuit en mon-coup et multi-coup. La deuxième étape a été d'associer ce banc de test en court-circuit à la caméra infrarouge afin d'effectuer des mesures par thermographie infrarouge sur des modules IGBTs. Dans un premier temps, notre travail a porté sur la calibration de la caméra par un corps noir pour un temps d'intégration donné afin d'afficher les températures correctes. Ensuite, nous avons synchronisé le signal d'acquisition de la caméra avec le signal d'impulsion de commande de grille de notre circuit de test. Par la suite, nous avons mis en place un protocole de test qui nous permet d'acquérir les images sur le front descendant lors de notre impulsion de puissance (fermeture du composant de test).

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

IV.1 Introduction

Les applications véhicules hybrides et électriques ainsi que l'avènement de l'électronique de puissance dans l'avionique exigent un gage de fiabilité sur les équipements qui intègrent les moyens de transport. Dans un contexte industriel, cette fiabilité s'étudie donc dès la conception même du produit. Les modules de puissance font intervenir plusieurs phénomènes physiques et possèdent des modes de défaillance complexes et parfois corrélés. Ainsi, les régimes extrêmes constituent un dépassement des limites d'utilisation des modules IGBTs. Dans le champ des contraintes que l'on peut appliquer aux composants de puissance, il existe une frontière entre régime de fonctionnement normal et le régime extrême. Cette frontière est définie par les contraintes limites applicables au composant qui sont les limites électriques applicables sur la puce semi-conductrice. Ces contraintes appliquées à une puce peuvent provenir soit de l'extérieur de la cellule de commutation (surtension sur le bus continu...), soit de la cellule en elle-même (court-circuit au sein de la cellule, coupure rapide de court-circuit...).

Par conséquent, le mode de fonctionnement en régimes extrêmes est un cas fort intéressant pour l'étude en vieillissements accélérés. Nous étudierons dans ce chapitre les différents modes conduisant à la défaillance d'un module IGBT, c'est à dire les différentes formes observables du dysfonctionnement du composant. Ils ont été depuis quelques années fortement étudiés mais si les différentes causes de casse sont relativement bien recensées, il n'en reste pas moins que les mécanismes de dégradations sont encore mal connus et quantifiés.

IV.2 Durée de vie des modules IGBTs

L'IGBT est soumis à plusieurs mécanismes de dégradations ou de vieillissements qui sont soit fonctionnels (liés aux conditions de fonctionnement), soit environnementaux (liés aux actions de l'extérieur incluant les actions électriques et autres). Les modes de défaillances de l'électronique de puissance sont depuis longtemps étudiés et le sont encore de nos jours, ceci pour une raison simple : l'analyse des défaillances des composants est relativement difficile à établir puisque la défaillance d'un IGBT conduit dans la plupart des cas à sa destruction complète. Il est alors impossible d'effectuer une expertise post-mortem du composant. Les principales causes ont tout de même été identifiées et il apparaît que la fatigue thermique des modules soit la cause majeure de leur casse.

Cette fatigue thermique est induite par les différents matériaux employés dans les modules de puissance et possédant des propriétés hétérogènes. Ces modules reposent en effet sur une structure complexe où des matériaux possédant des coefficients de dilatation thermique

différents sont mis en contact. Les principales causes de défaillance proviennent alors des contraintes générées par dilatation différentielle au cours des cyclages thermiques. D'autres phénomènes physiques entrent en jeu dans la compréhension des modes de défaillance des modules. Un recensement de ces différents modes de défaillance a été fait dans plusieurs travaux antérieurs [39,104].

IV.2.1 Fatigue thermique

La fatigue thermique représente la défaillance principale des modules IGBTs (*figure IV.1*) dans une cellule de commutation au cours du temps de fonctionnement. Son impact varie cependant selon le type de sollicitation auquel est soumis le module IGBT et selon le type de boîtier utilisé. Ainsi, les composants de moyenne et forte puissances utilisés dans le domaine de la traction se voient contraints à des amplitudes thermiques :

- importantes, mais apparaissant juste lors de la mise sous tension du module : le module passe alors d'une température ambiante, voire froide dans certains cas, à la température de fonctionnement.
- plus faibles, mais répétées tout au long du parcours lors des différentes sollicitations sur un profil de mission donné en fonction de la puissance qui est demandée au moteur.

Ces fortes variations de températures induisent alors des contraintes thermo-mécaniques. De par le nombre de matériaux, avec des comportements différents, mis en jeu dans un module, cette fatigue peut intervenir sur tous les composants du module de puissance et surtout aux interfaces. Le comportement des matériaux en dilatation conditionne ce phénomène : quand le module chauffe, les matériaux se dilatent suivant des amplitudes différentes ce qui induit des contraintes et des déformations. Le *tableau IV.1* donne les caractéristiques des matériaux présents dans un module IGBT de puissance, ce qui nous permettra par la suite d'étudier les contraintes occasionnées entre les différents matériaux. La répétition de ces déformations au cours des profils de mission finit par fatiguer les matériaux et entraîner leurs dégradations. Si la cause est la même pour tous les matériaux, elle n'entraîne pas les mêmes conséquences et les mêmes modes de défaillance. Ainsi, nous étudierons dans le paragraphe suivant deux mécanismes de dégradations amenant à la défaillance du module IGBT (puce) que sont le décollement de fils de câblages et la dégradation de la métallisation en surface de la puce.

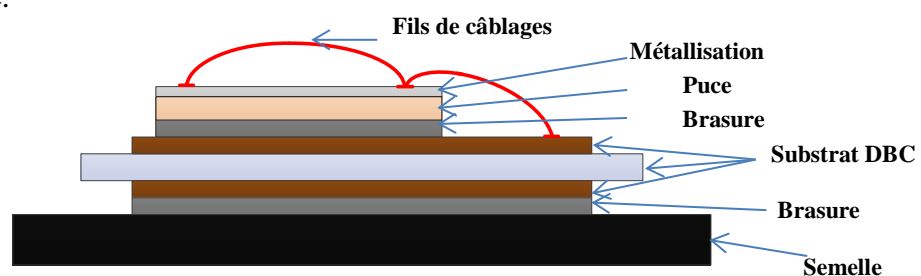


Figure IV.1 : Assemblage de puissance à IGBT conventionnel

Matériaux	Utilisation	CTE (ppm/°C)	Conductivité thermique (W.m ⁻¹ K ⁻¹)@300K
Al	Métallisation/fils	23	238
Si	Puce	3	149
Sn/Ag	Brasure	18-22	60
Al ₂ O ₃	Substrat DBC	6,5	20-30
Cu	Semelle	17,8	390

Tableau IV.1 : Différents matériaux d'un module de puissance IGBT

IV.2.2 Décollements de fils de câblage

Les fils de câblage sont généralement considérés comme l'un des éléments majeur à prendre en compte lors de l'évaluation de la durée de vie des modules de puissance, en particulier les modules IGBTs. Les fils de câblage utilisés dans les modules de puissance pour réaliser les connexions électriques ont un diamètre compris entre 100µm et 500µm [105]. Ils sont généralement en aluminium (Al) associé, avec des proportions de quelques ppm, à des alliages contre la corrosion de l'aluminium (nickel) et pour le durcissement de l'aluminium (silicium ou magnésium) ou en or (Au) [106] [107]. Ils peuvent être aussi en cuivre (Cu) ou en argent (Ag) [108]. Lors du fonctionnement de modules de puissances, les fils de câblage sont sujets à de fortes contraintes thermomécaniques. Dans cette étude nous allons citer un mécanisme de dégradation des fils de câblage lors d'un cyclage thermique : le décollement des fils.

- Mécanismes

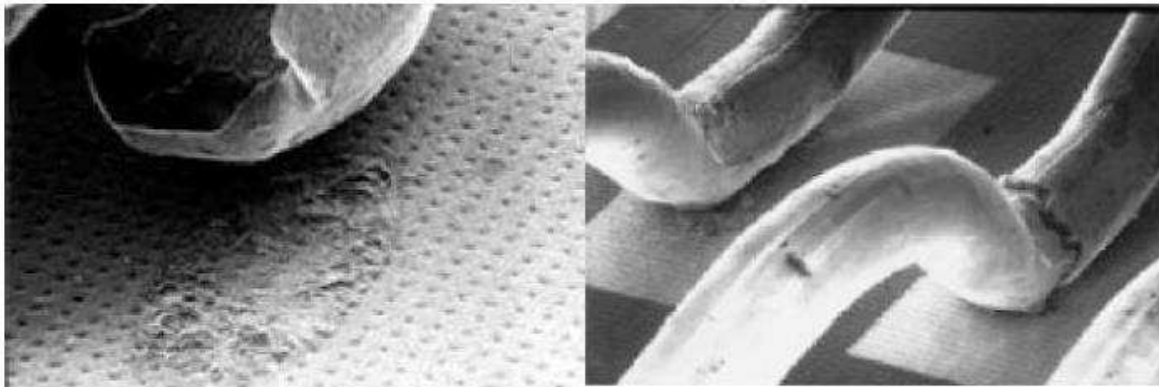
Dans le cas d'un module IGBT où les connexions de la puce se font au moyen de fils de câblage, la déconnexion de ces derniers est due à l'apparition de micro-fissures au niveau de la soudure entre le fil de câblage et la puce (*figure IV.2*). Les connexions se font au moyen d'une soudure par ultrason entre les fils en aluminium et la puce. Bien que la puce soit généralement recouverte d'une métallisation en aluminium, la différence de coefficient de dilatation thermique entre le fil et la puce (*tableau IV.1*) située juste en dessous de la métallisation induit des contraintes mécaniques qui, au cours des cycles, génèrent ces micro fissures et finalement son décollement [109].

Des études par simulations éléments finis ont été réalisées afin d'évaluer le nombre de cycles avant le décollement des fils de câblages [110]. Sur les prototypes, le décollement des fils de câblages se distingue par une augmentation de la chute de tension à l'état passant de la puce [111]. Des lois statistiques ont alors été mises en place afin d'établir un modèle

analytique qui évalue le temps avant rupture des fils de câblages [112]: l'énergie G conduisant au décollement des fils de câblages exprimée en J/m^2 peut être calculée par la relation :

$$G = \frac{3}{8} E h^3 \left(\frac{\Delta H_L^2}{a^4} \right) \quad (Eq.IV.1)$$

où E représente le module d'Young du fil aluminium, h le diamètre et a la demi longueur du fil, ΔH_L le déplacement vertical au milieu du fil de câblage dû à l'échauffement du fil. A partir de cette énergie, le taux d'avancement de la fissure da/dN peut alors être estimé. Un autre modèle évalue la probabilité de défaillance en confrontant la variable aléatoire de la taille de la connexion par rapport à la loi exponentielle de défaillance empirique liant cette taille et le taux de défaillance [113].



(a) Décollements de fils de câblages

(b) Fissuration de fils de câblages

Figure IV.2 : Défaillance des fils de câblage dû à la fatigue thermomécanique [33]

Il a été constaté également que le décollement des fils de câblage peut être causé par la mauvaise qualité de la soudure par ultrason. En effet, la pression appliquée pour le soudage et la température de cyclage sont deux facteurs importants pour déterminer la qualité de soudage des fils. Avec une mauvaise pression de collage, il est impossible de former un contact entre le fil et la métallisation. En d'autres termes, une faible pression de collage peut entraîner une fissuration sur l'interface de contact fil métallisation [114]

IV.2.3 Etude de décollements de fils de câblage

Nous allons nous intéresser au décollement de fils de câblage sur deux modules IGBTs que sont le NPT planar et le SPT planar. L'intérêt de cette étude est de voir l'impact de plusieurs décollement de fils de câblages sur la répartition de la thermique en surface de la puce. En parallèle, de l'étude thermique, les caractéristiques électriques en mode de court-circuit sont étudiées.

Concernant le module NPT trench, celui-ci a été réservé pour la procédure de suivi de vieillissement.

IV.2.3.1 NPT planar 600V/200A

Nous allons présenter la stratégie de découpe de fils adoptée sur cette technologie de puce (*figure IV.3*). Cette technologie de puce possède 4 paires de plots (8 plots au total) de métallisation, l'épaisseur de cette métallisation est de $4\mu\text{m}$. Chaque plot de métallisation est séparé par une couche de passivation. Sur chacun des plots de métallisation, des fils de câblage sont connectés via deux reprises. La longueur et la section du fils de câblage sont respectivement de 10mm et de $300\mu\text{m}$.

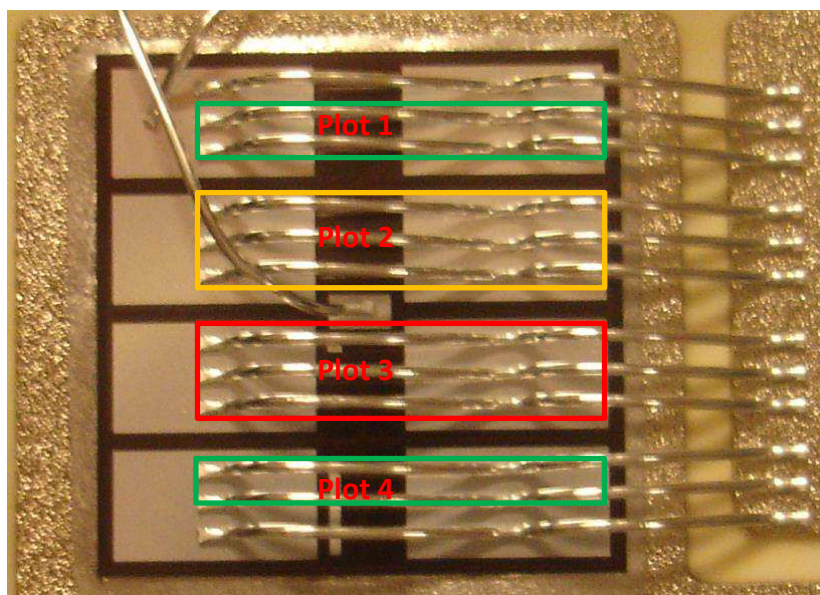


Figure IV.3 : Stratégie de découpe adoptée sur la puce NPT planar suivant les plots

A chaque découpe effectuée (*figure IV.3*) les formes d'ondes électriques ainsi que les images thermiques seront prises. Cela afin de voir des évolutions tant sur le plan thermique que électrique en mode de court-circuit.

Résultats thermiques

Ci-dessous (*figure IV.4*) les différents résultats obtenus lors de la découpe des fils de câblage. Ces résultats ont été obtenus après $10\mu\text{s}$ de court-circuit afin de voir la répartition de la thermique en surface de la puce. Les tensions V_{cc} et V_{ge} ont été fixées respectivement à 400 V et 15 V

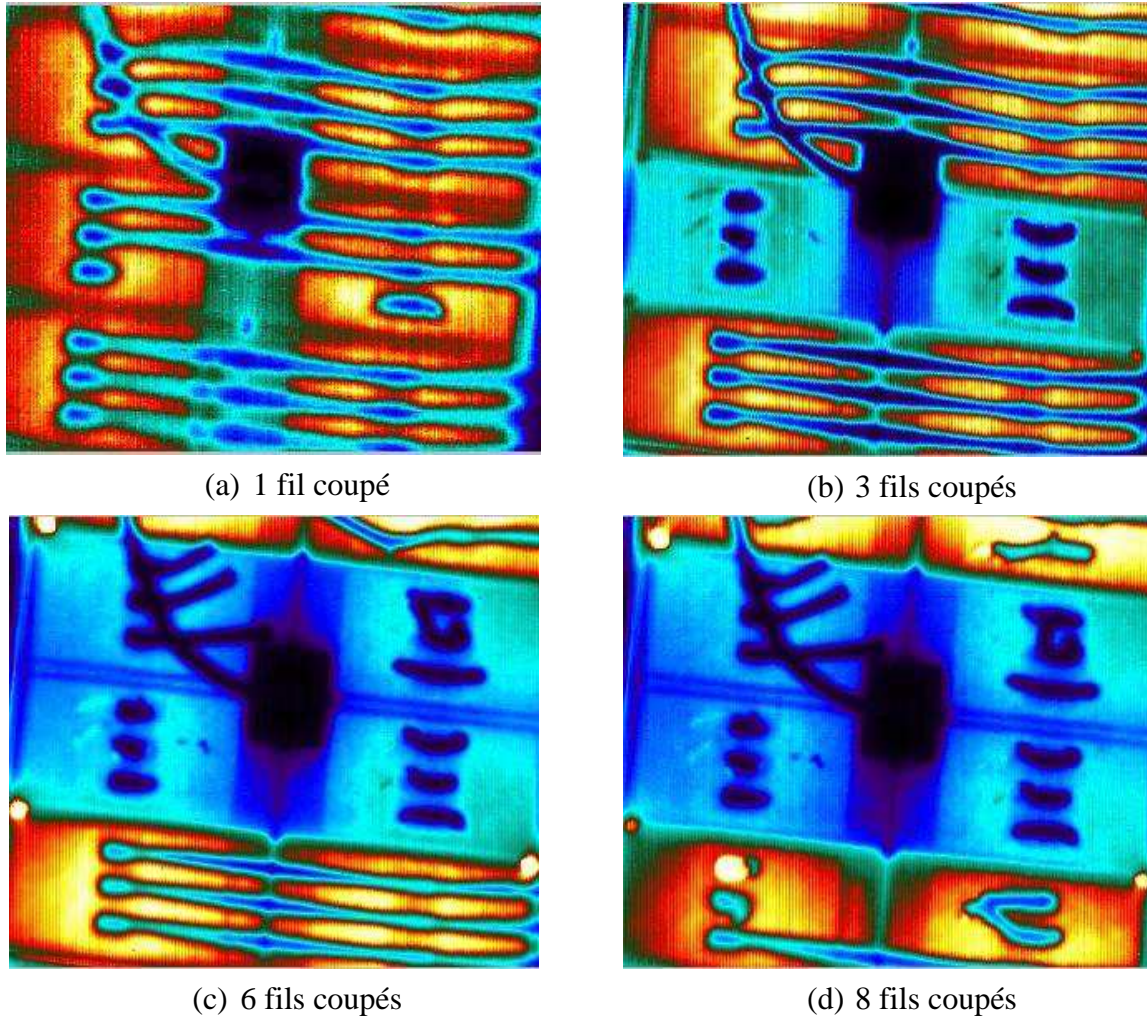


Figure IV.4 : Images thermiques obtenues après 10µs de court-circuit sur l'IGBT NPT planar

Lorsque les 3 fils de câblages du plot n°3 sont coupés (*figure IV.4.b*) les plots ne sont plus directement alimentés. En effet, on observe que sur ces plots, la surface est moins chaude par rapport aux autres plots avec respectivement leurs fils de câblages. En effet, la conduction se fait par les autres plots de contact, car les émetteurs sont tous interconnectés (structure multicellulaire). Par conséquent cela induit un retard de la mise en conduction, donc une distribution du flux thermique retardée. Cela se confirme aussi par une résistance d'accès plus importante au travers des autres plots de métallisation intacts.

On répète le même procédé, mais cette fois-ci sur le plot n°2, nous observons le même phénomène évoqué ci-dessus. Nous remarquons l'apparition de points chauds sur les bords des plots qui sont alimentés. Ces différents points chauds sont localisés au niveau de la couche de passivation qui sépare chacun les plots de métallisations. Cela correspond à un passage de courant entre les plots de métallisations dû à une résistance d'accès élevée à cet endroit précis.

Sur les plots n°1 et n°4 nous découpons respectivement 2 fils de câblages, certains des points chauds observés s'atténuent car la résistance d'accès diminue.

Résultats électriques

Ci-dessous (*figure IV.5*) les résultats électriques pour les différentes découpes de fils de câblage. Ces résultats électriques ont été obtenus avec les conditions de tests suivantes : $V_{cc}=400V$ et $V_{ge}=15V$ et impulsion de puissance= $10\mu s$.

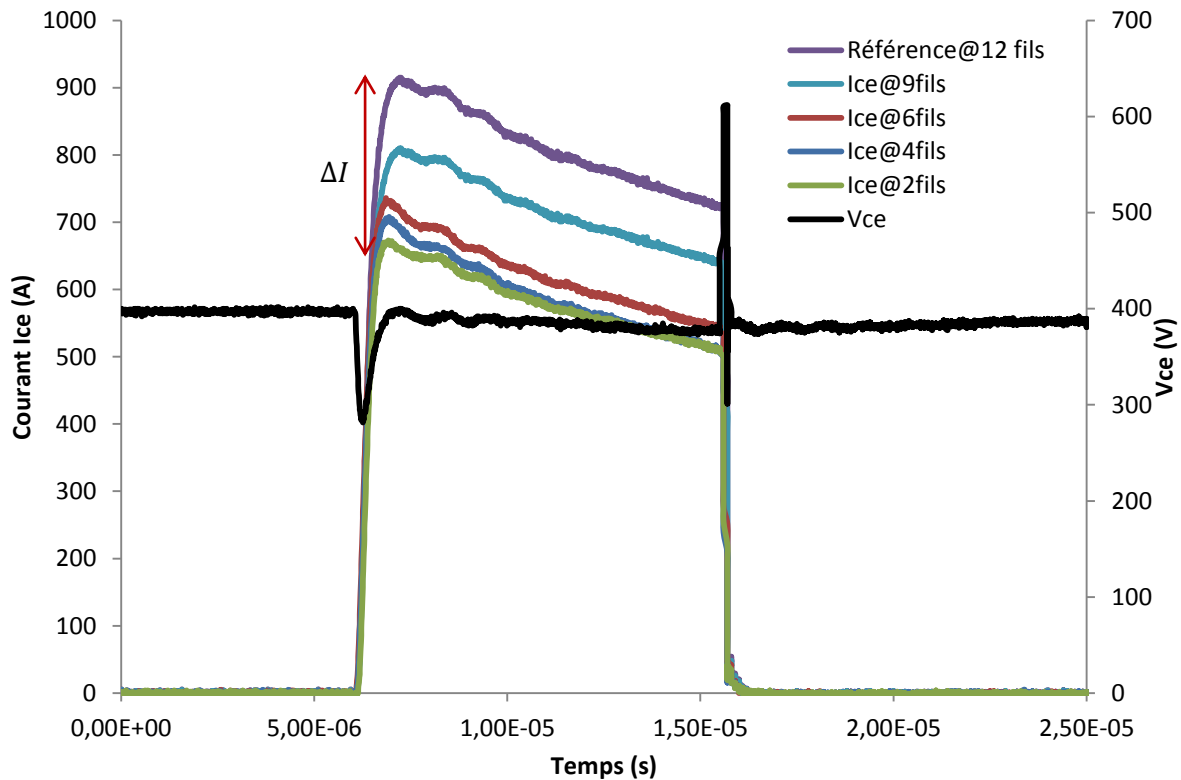


Figure IV.5 : Formes d'ondes du courant I_{ce} et de la tension V_{ce} de l'IGBT NPT planar pour différentes coupes de fils de câblage

Nous observons une conséquence de la découpe de fils de câblages sur l'évolution du courant I_{ce} . En effet, le courant circulant à travers l'IGBT durant les $10\mu s$ de court-circuit diminue fortement lorsque qu'il ne reste que 9 fils de câblages sur la puce. Cette baisse de courant s'accroît au fur et à mesure que les fils de câbles sont découpés. Quant au phénomène d'auto-échauffement celui-ci reste identique malgré la baisse du courant I_{ce} .

Au départ le courant transmis sur la puce se fait via les 12 fils initialement câblés sur la puce NPT planar. Ce courant est ainsi réparti sur l'ensemble des 12 fils de câblages. Nous obtenons ainsi un courant max de 900 A pour une tension de 400V durant les $10\mu s$ de court-circuit (*figure IV.5*). Au fur et à mesure que l'on découpe les fils de câblages, la résistance d'accès augmente, ce qui a pour effet une diminution du courant I_{ce} , car la tension V_{cc} reste constante. Nous constatons une différence du courant maximale $\Delta I= 250 A$. Il est à noter que

les fils de câblage admettent une densité volumique de courant maximale, ce qui induit une puissance maximale supportée par le fils de câblages.

IV.2.3.2 SPT planar 1200V/150A

Résultats thermiques

De même que pour la structure SPT planar, nous présentons la stratégie de découpe adoptée sur ce type de puce. A l'inverse de l'IGBT NPT planar, cette puce présente une surface de métallisation uniforme hormis le plot de grille (*figure IV.6*). La technologie de fils de câblage ainsi que l'épaisseur de la métallisation sont les mêmes que pour le NPT planar. Cette puce possède 12 fils de câblages qui sont répartis uniformément sur la surface de métallisation.

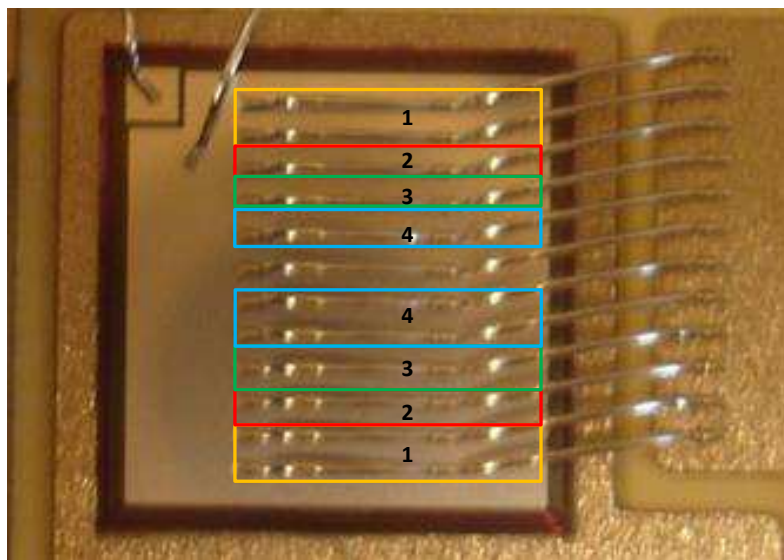


Figure IV.6 : Stratégie de découpe adoptée sur la puce SPT planar

A chaque découpe de fils de câblage, des images thermiques (*figure IV.7*) seront prises à la fin des 10 μ s de court-circuit, cela afin de voir la conséquence de chaque découpe de fils sur la répartition de la thermique en surface de la puce. En même temps que l'étude thermique, les caractéristiques électriques seront relevées. Les conditions de test ont été fait pour une tension d'alimentation de $V_{cc}=400V$ et une tension de grille $V_g= 15V$.

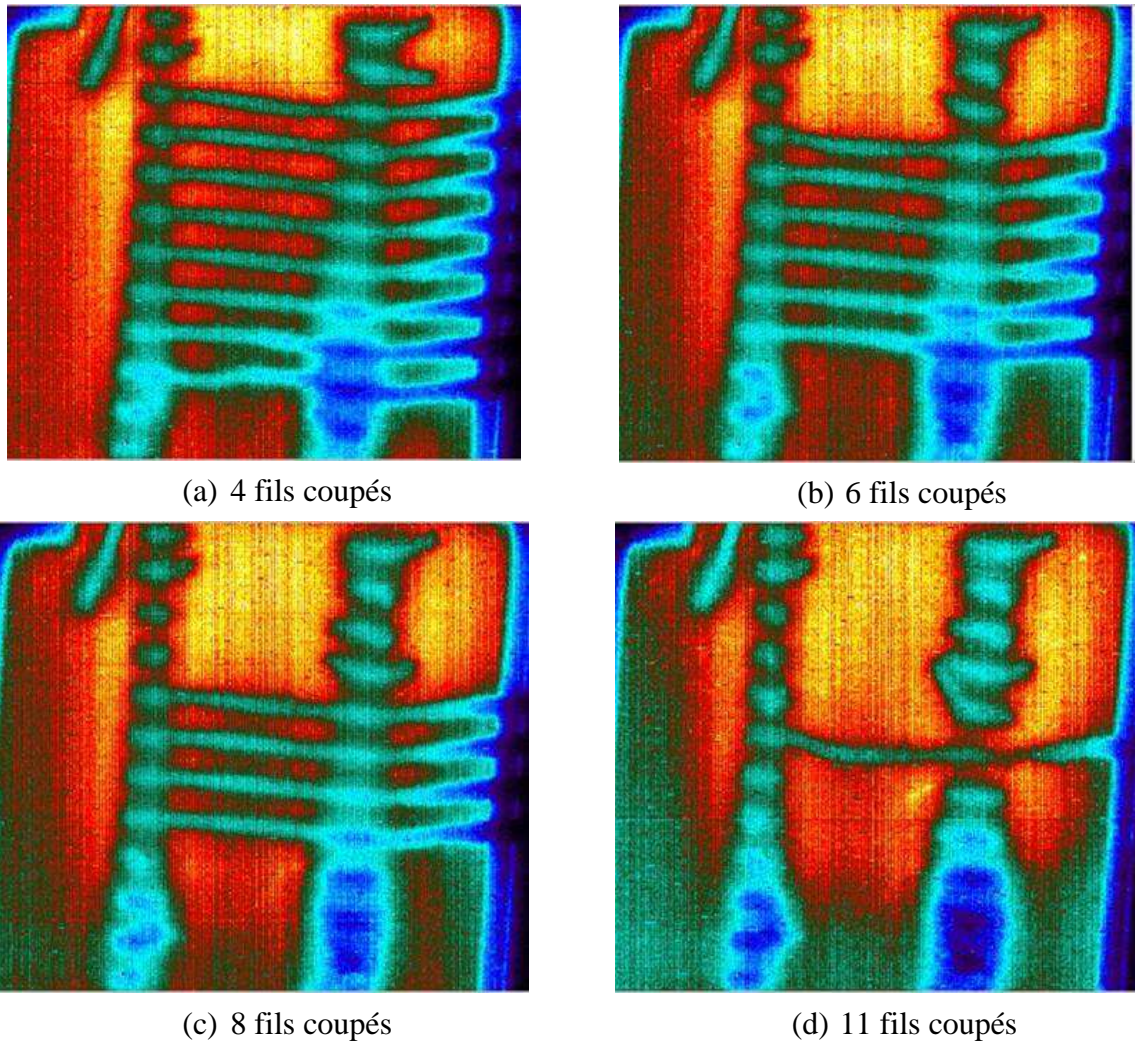


Figure IV.7 : Images thermiques obtenues après 10µs de court-circuit sur l'IGBT SPT planar

Au fur et à mesure que les fils de câblages sont coupés, nous remarquons un changement sur la répartition de la thermique. Lorsque les 11 fils sont coupés, nous observons que le flux de chaleur est focalisé en partie sur le haut de la puce. Nous ne constatons aucune apparition de points chauds lors de la découpe de fils. Il n'y a pas de destruction du composant lors de ce test, et cela au bout de 11 fils coupés. On peut émettre l'hypothèse que les contraintes appliquées à ce type de puce sont faibles. En effet, cette puce a un calibre en tension de 1200V associé à une surface active de 186 mm² et nous appliquons une tension de 400 V. Il faudrait pour cela appliquer au moins une tension $V_{cc}=600$ V. Il est à noter que sur ce type de puce, la distribution des lignes de courant est bonne ce qui induit une répartition thermique homogène sur l'ensemble de la puce.

Résultats électriques

Ci-dessous (*figure IV.8*) les résultats électriques obtenus en mode de court-circuit. Ces relevés électriques montrent l'évolution du courant et de la tension du collecteur lors de la découpe des fils de câblage.

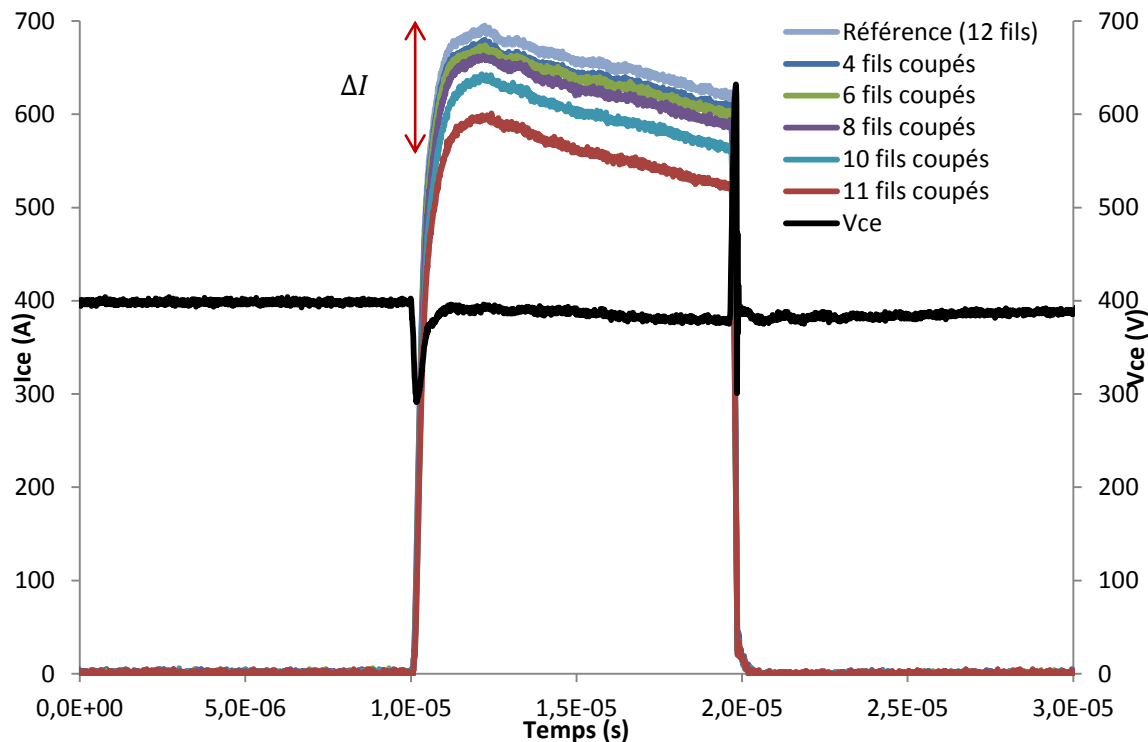


Figure IV.8 : Formes d'ondes du courant I_{ce} et de la tension V_{ce} de l'IGBT SPT planar pour différentes coupes de fils de câblages

Nous observons le même phénomène précédemment étudié, à savoir que le courant durant le court-circuit baisse en fonction du nombre de fils de câblages coupés. Néanmoins, cette baisse du courant est moins significative que sur le NPT planar, notamment en raison des contraintes électriques appliquées sur ce module. Sur la puce de référence, nous avons un courant max de 690A. Au fur et à mesure de la découpe jusqu'à qu'il ne reste que 1 fil de câblage sur la puce, le courant max chute à 595A (*figure IV.8*). L'explication concernant ce phénomène est de même nature que pour l'IGBT NPT planar étudié précédemment.

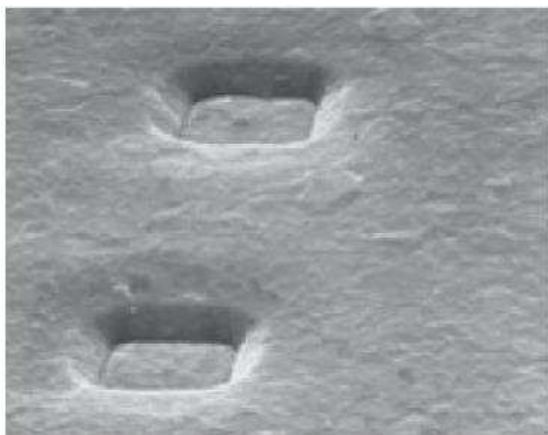
Ainsi nous avons étudié un des deux mécanismes de dégradations pouvant amener à la défaillance du composant. Nous avons pu mettre en évidence le phénomène de points chauds sur la structure NPT planar. Ces points chauds peuvent être à l'origine de la destruction du composant. En ce qui concerne l'étude sur la structure SPT planar, nous n'avons pas pu mettre en avant les conséquences des décollements de fils de câblage sur une surface de métallisation uniforme. Fort probablement que les contraintes électriques aient été faibles par rapport au calibre en tension du composant.

Dans la deuxième partie, nous allons étudier le phénomène de reconstruction de la métallisation ainsi que de la mise en place d'une procédure de vieillissements accéléré.

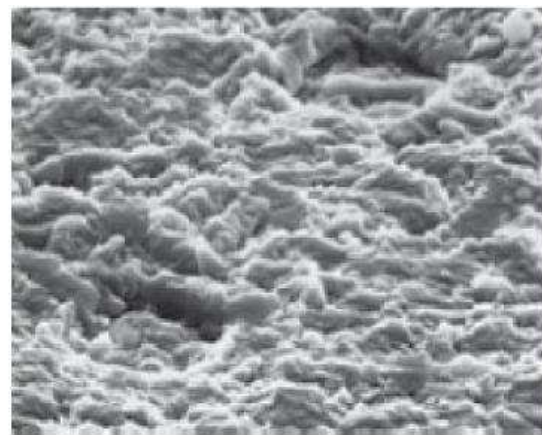
IV.2.4 Reconstruction de la métallisation en surface de la puce

La différence de coefficient de dilatation thermique entre les matériaux concerne aussi les métallisations d'aluminium qui sont en contact avec le silicium. Ainsi, au niveau de la métallisation de la puce, un mécanisme de défaillance bien connu de la littérature [115] [116] [117] est la reconstruction de l'aluminium. Ce phénomène a été identifié comme étant l'une des premières causes de défaillance des modules d'IGBT. C'est la raison pour laquelle, nous allons nous intéresser à ce phénomène. La métallisation subit alors des cyclages de traction et de compression puisque son épaisseur n'est pas suffisante pour résister à la dilatation du silicium. En effet, l'aluminium a une limite élastique relativement faible par rapport à celle du silicium.

Elle atteint des valeurs de l'ordre de 20MPa pour de l'aluminium massif mais on peut s'attendre à des valeurs légèrement plus hautes pour des couches fines de l'ordre de 5 μ m en raison d'une moins bonne ductilité [118]. Ainsi, la relaxation de la contrainte due à la migration des atomes d'aluminium conduit à la recristallisation de la métallisation [119]. La différence de CTE est suffisante pour faire sortir la métallisation de son comportement linéaire [120]. Des dislocations et des glissements de grains apparaissent alors et ont pour conséquence l'extrusion et la cavitation des grains (*figure IV.9*) qui augmentent la résistance électrique de la métallisation.



(a) Métallisation avant cyclages



(b) Métallisation Après cyclages

Figure IV.9 : Métallisation de l'émetteur d'une puce d'IGBT avant et après cyclages de puissance [33].

Au final, ce phénomène de reconstruction de la métallisation engendre une déformation de la métallisation, fragilise les connexions, réduit sa section active et entraîne la destruction de l'IGBT [33] [42] [121]. Le problème est de plus accentué par le fait que la métallisation se

trouve directement en contact avec la source émettrice de chaleur où l'inertie thermique est faible (de l'ordre de quelques millisecondes).

La métallisation subit donc plusieurs cyclages générant les déformations plastiques en peu de temps. La modification de la métallisation de la puce par le dépôt d'une fine couche protectrice de nitrure de silicium, ou de polyimide, permet de limiter l'effet de reconstruction [122].

Il est difficile d'établir un modèle pour la reconstruction de l'aluminium puisqu'elle est fortement corrélée avec le mode de défaillance par déconnexion des fils de câblage. Le seul modèle mis en place est alors statistique auprès des expériences effectuées sur les modules : une corrélation est faite entre le nombre de cycles avant défaillance (N_f) et l'amplitude du cyclage thermique (T_j) [123]. Ce modèle n'est autre que celui de la relation d'Arrhenius (Eq. IV.2).

$$N_f = A \Delta t_j^\alpha \exp\left(\frac{Q}{R \cdot T_m}\right) \quad (\text{Eq. IV.2})$$

Cette relation fait intervenir la composante d'Arrhenius (Q l'énergie d'activation et R la constante des gaz parfaits) pour tenir compte de T_m la température moyenne de la métallisation au cours du cyclage et A le paramètre à évaluer pour combiner les deux modes de défaillance.

IV.2.5 Vieillessement accélérés de modules IGBTs

Dans cette partie nous serons amenés à étudier les modules IGBTs lors du vieillissement en cyclage actif en mode de court-circuit. Dans un premier temps, l'objectif sera de suivre l'évolution de différents paramètres électriques et optiques. Dans un deuxième temps, il sera question d'établir des signatures thermiques afin de suivre l'évolution de la répartition thermique en surface de la puce. Ainsi, nous allons mettre en place une procédure de suivi de vieillissement afin de mener à bien cette étude. Suite à cette étude nous examinerons la possibilité de dégager un ou plusieurs indicateurs de vieillissement pour prédire la défaillance des composants IGBTs.

IV.2.5.1 Etude du vieillissement en mode de court-circuit

Au préalable, nous avons cyclés 3 modules IGBTs de structures différentes (*tableau IV.2*). Aux termes de ces cycles, seul le module IGBT NPT trench a été détruit. Pour les 2 autres modules, la destruction n'a pas été effective. Nous pouvons en conclure que seul le module IGBT NPT trench vieillit rapidement. Les conditions de cyclages ont été les suivantes :

- Impulsion de puissance : 10 μ s

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

- $V_{cc}= 400\text{ V}$ et $V_{ge}=15\text{V}$
- Temps de repos : 3s (*température de la semelle maintenue à 26°C*)

Afin de maintenir constante la température, nous avons utilisé un ventilateur, ce qui se traduit par une convection forcée. Nous avons opté pour ce choix car nous n'avons pas la possibilité d'instrumentation avec une boîte à eau et donc extraire la chaleur par conduction.

	NPT trench	NPT planar	SPT planar
<i>Nombres de cycles</i>	1950 cycles (Destruction constatée)	400000 cycles (Aucune destruction)	400000 cycles (Aucune destruction)

Tableau IV.2 : Modules IGBTs cyclés

Cette étude portera sur un module NPT trench (600V/200A) (*figure IV.10*). La surface active de la puce est de 99 mm^2 . Les différents éléments constituant ce module sont énumérés dans le *tableau IV.3*.

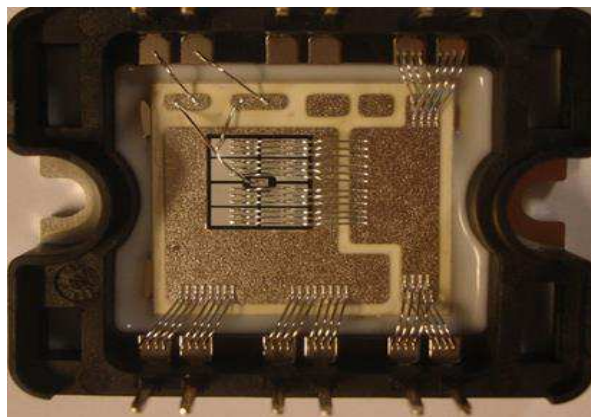


Figure IV.10: Module NPT trench (600V/200A)

Eléments	Dimension	CTE (ppm/°C)	Conductivité thermique ($\text{W.m}^{-1}\text{ K}^{-1}$)@300K
Fils de câblage	$\text{Ø}300\mu\text{m}$	23	238
Métallisation de la puce	$4\mu\text{m}$	23	238
Puce NPT trench	$70\mu\text{m}$	3	149
Brasure	$qq\mu\text{m}$	18-22	60
Substrat DBC	$qq\mu\text{m}$	6,5	20-30
Semelle	4mm	17,8	390

Tableau IV.3 : Eléments constitutifs du module IGBT NPT trench

Une procédure de suivi de vieillissement a été mise en place pour le cyclage thermique en mode de court-circuit (*figure IV.11*).

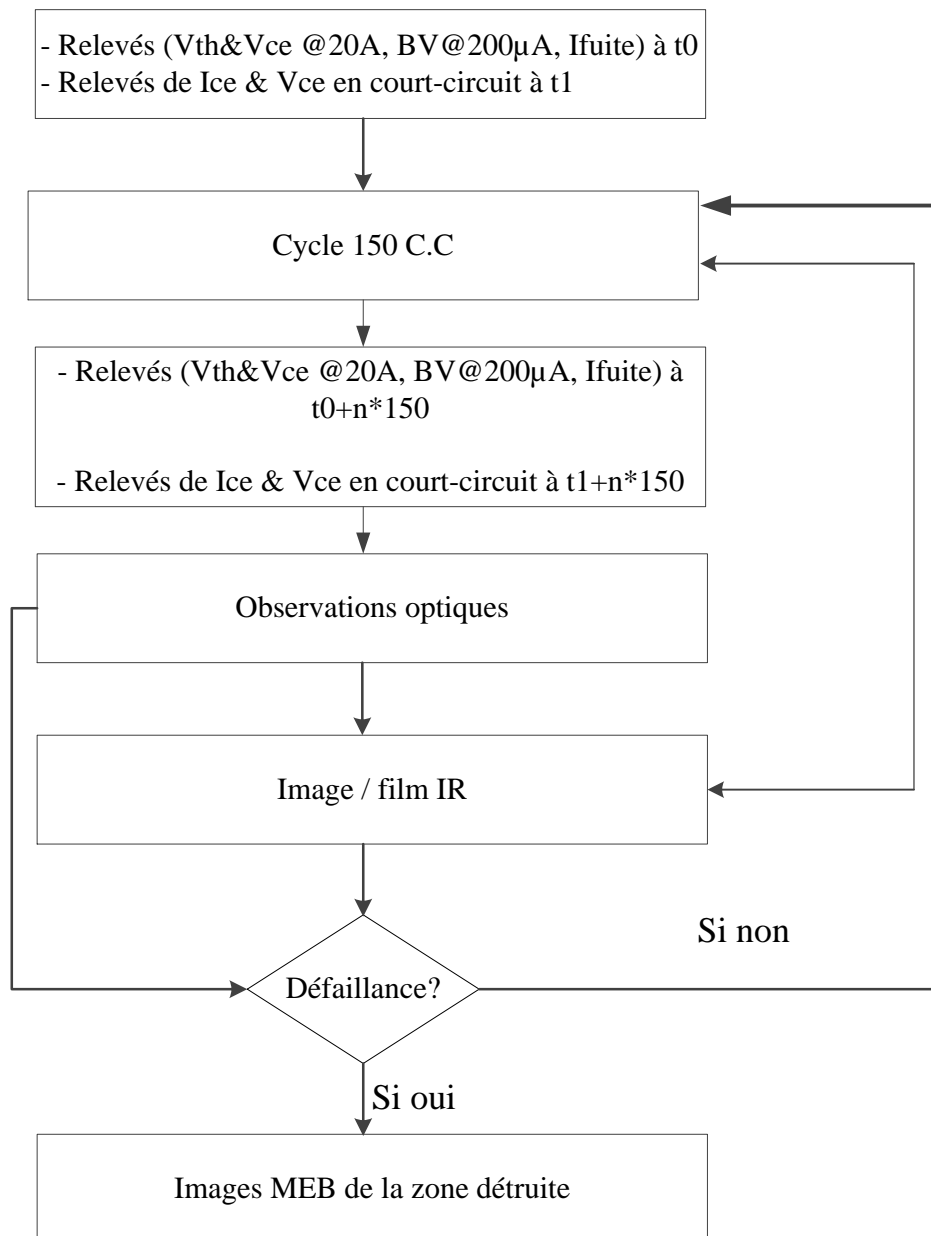


Figure IV.11 : Procédure de suivi de vieillissement en mode de court-circuit

La procédure de validation mise en place se scinde en deux parties :

- Première partie : Evolution des paramètres électriques et observations optiques
- Deuxième partie : Evolution de la signature thermique par thermographie infrarouge

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

En ce qui concerne la première partie, nous avons relevé les caractéristiques électriques statiques et dynamiques à t_0 (aucun cyclage). Ensuite tous les 150 cycles nous faisons des relevés statiques et dynamiques accompagnés d'observations optiques.

Si aucune défaillance n'apparaît, nous répétons la procédure jusqu'à la destruction complète du composant. Lors de la destruction du composant, une observation au MEB est effectuée.

Pour la deuxième partie la procédure est toute autre, le module IGBT est cyclé devant la caméra infrarouge et nous prélevons des images thermiques tous les 150 cycles. Le module ne sera pas détruit dans cette deuxième partie.

IV.2.5.1.1 Résultats électriques

Nous énumérons dans le *tableau IV.4* suivant le nombre de modules utilisés lors du cyclage afin de suivre l'évolution des paramètres électriques et observations optiques.

Nombre de modules cyclés	6 modules
<u>Modules vieillis</u>	Echantillon 1: 2300cycles Echantillon 2: 2120cycles Echantillon 4: 1100cycles
<u>Modules non vieillis</u> (Destruction)	Echantillon 3: 300 cycles Echantillon 5: 430cycles Echantillon 6: 100cycles

Tableau IV.4 : Modules NPT trench utilisés pour le cyclages

Sur le nombre totale de modules cyclés, seulement 3 modules ont pu être vieillis. Les 3 autres modules ont « cassé ». L'hypothèse que l'on peut émettre sur ces différentes casses précoces, est une défaillance du module lors de son assemblage ou bien un défaut lors de la fabrication de la puce. Ce dernier est le plus probable. Sur les modules qui ont pu être vieillis, la destruction complète du composant se situe aux alentours de 2000 cycles pour les deux premiers échantillons et de 1000 cycles pour le 4^{ème} échantillon (*tableau IV.4*).

- Evolution des paramètres électriques (commutation)

Au cours du cyclage, nous avons relevé les courants I_{ce} et les tensions V_{ce} en mode de court-circuit pour les échantillons 1, 2 et 4. Ces différents relevés (*figures IV.12, IV.13 & IV.14*) ont été faits avant la destruction complète du composant.

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

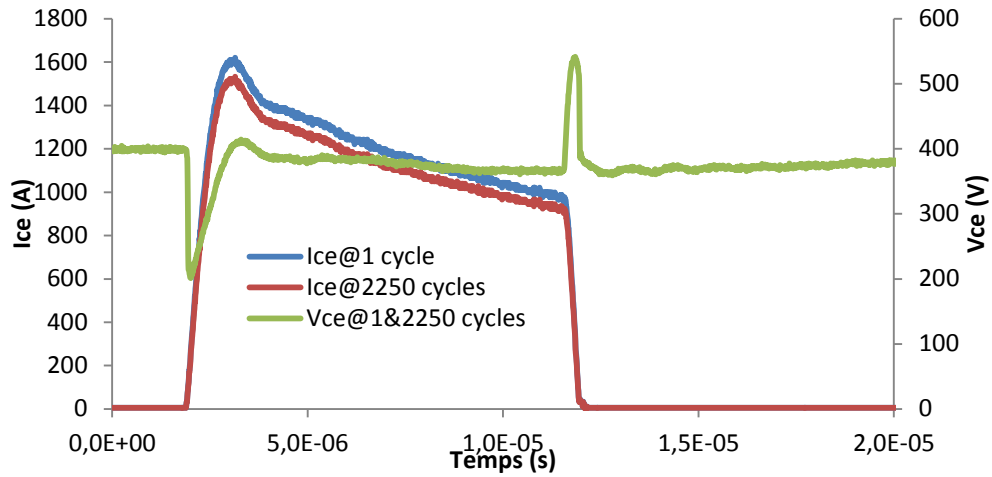


Figure IV.12 : Courant Ice et tension Vce pour l'échantillon n°1 avant destruction

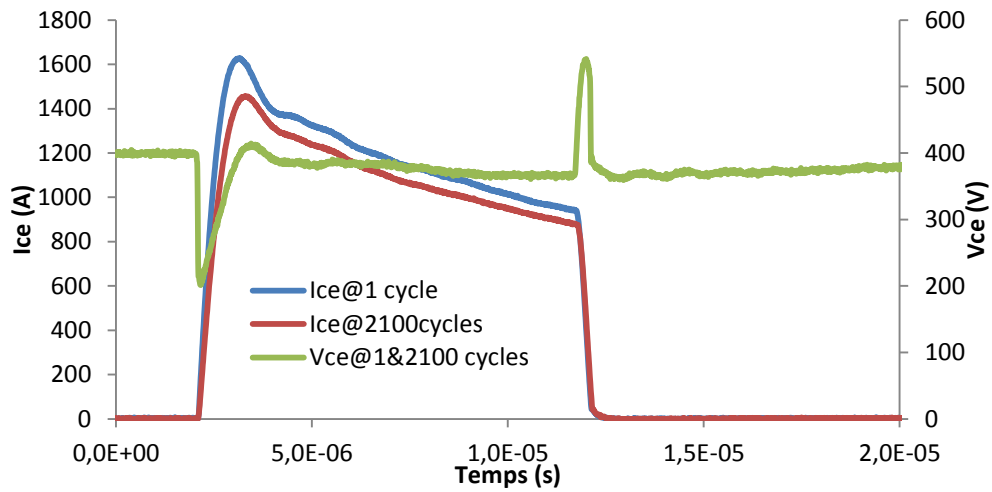


Figure IV.13 : Courant Ice et tension Vce pour l'échantillon n°2 avant destruction

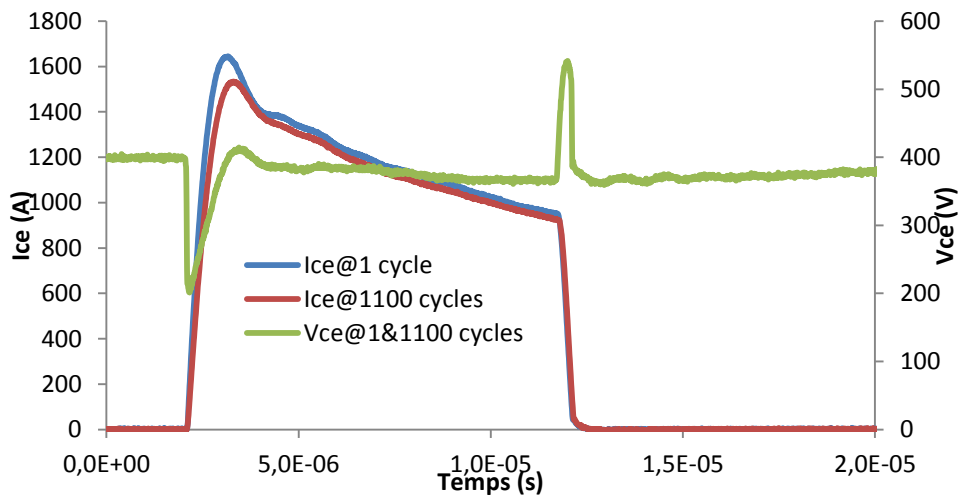


Figure IV.14 : Courant Ice et tension Vce pour l'échantillon n°4 avant destruction

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

Lors de ces différents relevés avant la destruction du composant, on remarque une baisse du courant de court-circuit I_{ce} en fonction du nombre de cycles. Nous constatons ainsi un ΔI_{ce} sur les pics de courant pour chacun des échantillons cyclés :

- Echantillon 1 : $\Delta I_{ce}=90$ A
- Echantillon 2 : $\Delta I_{ce}=180$ A
- Echantillon 4 : $\Delta I_{ce}=120$ A

Néanmoins cette baisse du courant n'est pas aussi prononcée que cela. En ce qui concerne la tension V_{ce} , il n'y a aucune conséquence sur celle-ci.

- *Evolution des paramètres électriques (statique)*

Relevés de la tenue en tension (BV)@200 μ A@T=25°C

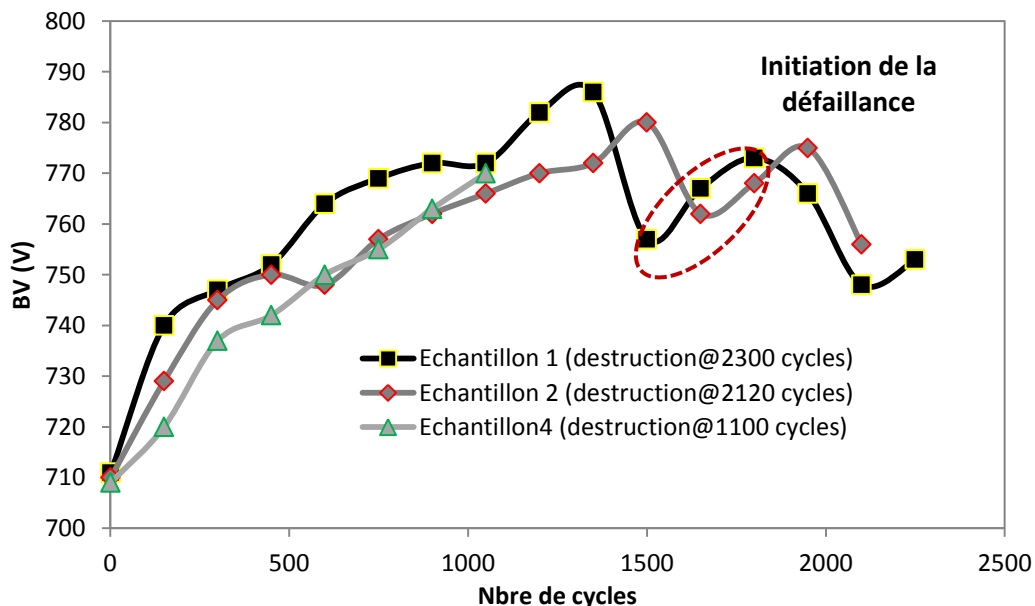


Figure IV.15 : Evolution de la tenue en tension BV en fonction du nombre de cycles

Nous remarquons une nette évolution de la tenue en tension en fonction du nombre de cycles. Cette évolution est quasi linéaire jusqu'à un nombre de cycles d'environ 1350 pour les deux premiers échantillons. Pour l'échantillon n°4, celle-ci est quasi linéaire jusqu'à la destruction du composant. On peut émettre fortement l'hypothèse que pour les deux échantillons (1&2), l'initiation de la défaillance débute lorsque la tenue en tension chute (figure IV.15). Ainsi nous avons une augmentation de 10% en moyenne sur les deux échantillons (1&2).

Courant de fuite I_{CES} @T=25°C

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

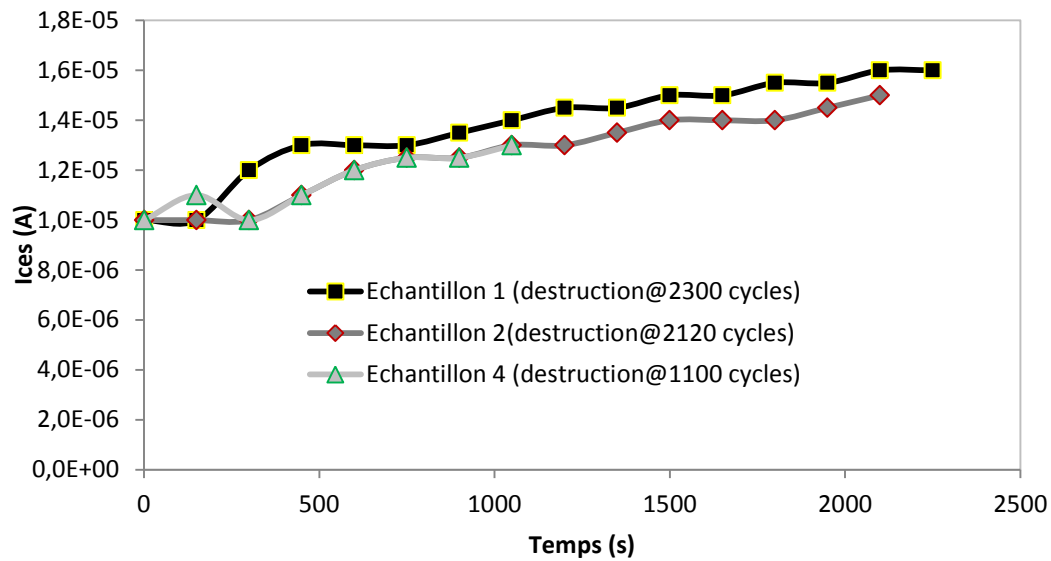


Figure IV.16 : Evolution du courant de fuite I_{CES} en fonction du nombre de cycles

Nous observons une évolution constante du courant de fuite I_{CES} pour les 3 échantillons (figure IV.16). Toutefois cette évolution reste faible et ne nous renseigne pas sur un début de défaillance sur le composant. En règle générale, une augmentation du courant de fuite indique un vieillissement du composant. Il est à préciser que le courant de fuite a été mesuré avec un traceur Textronix 371A.

Tension $V_{ge@20A}$ et $V_{ce@20A@T=25^{\circ}C}$

Nous avons fixé un courant de 20 A pour suivre l'évolution des tensions V_{ge} et V_{ce} (figure IV.17 & IV.18)

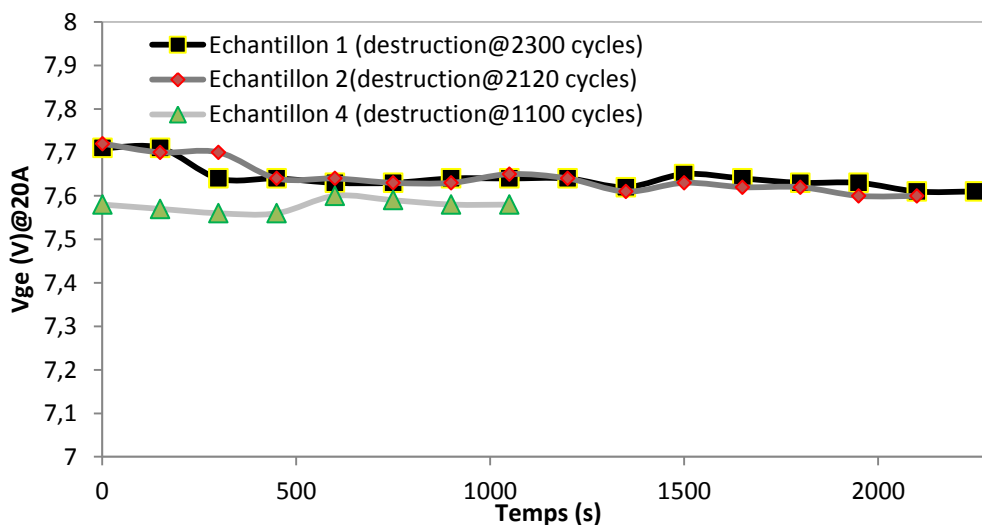


Figure IV.17 : Evolution de la tension V_{ge} pour $I_c=20A$ en fonction du nombre de cycles

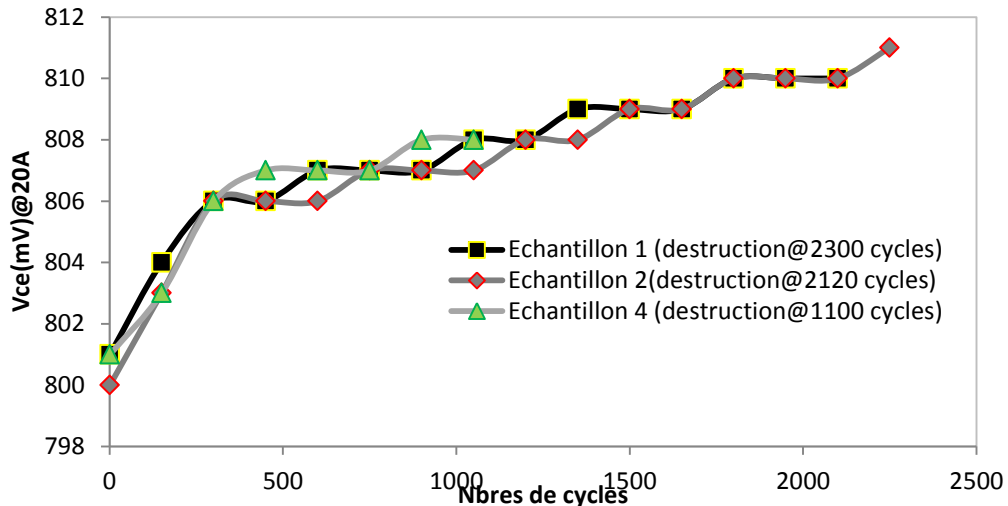
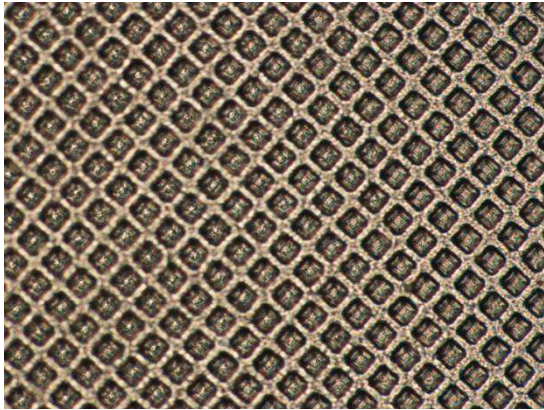


Figure IV.18 : Evolution de la tension Vce pour Ic=20A en fonction du nombre de cycles

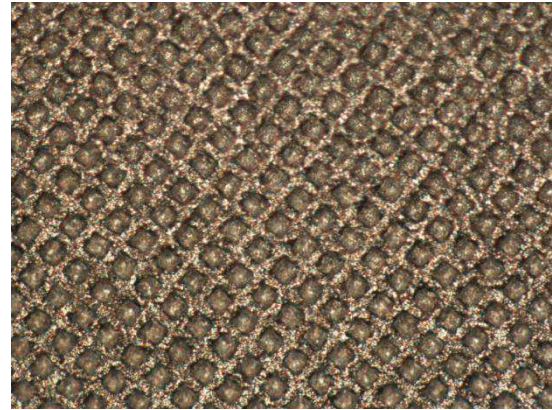
Sur la *figure IV.17*, on observe une diminution très légère de la tension Vge lors du cyclage. Le profil de l'évolution semble identique pour les 3 échantillons (1,2&4). En ce qui concerne l'échantillon n°4, on constate que la tension de seuil avant cyclages est inférieure au deux premiers échantillons. Pour l'évolution de la tension Vce (*figure IV.18*), celle-ci augmente très légèrement. Le profil d'évolution est identique pour les 3 échantillons. Nous pouvons conclure que ces deux paramètres d'évolution ne nous renseignent guère sur un début de défaillance sur le composant.

IV.2.5.1.2 Observations Optiques

Nous avons vu jusqu'à présent les différentes évolutions des paramètres électriques lors du cyclage des 3 modules IGBTs. Nous allons à présent voir l'évolution optique à savoir l'évolution de la métallisation en surface de la puce.

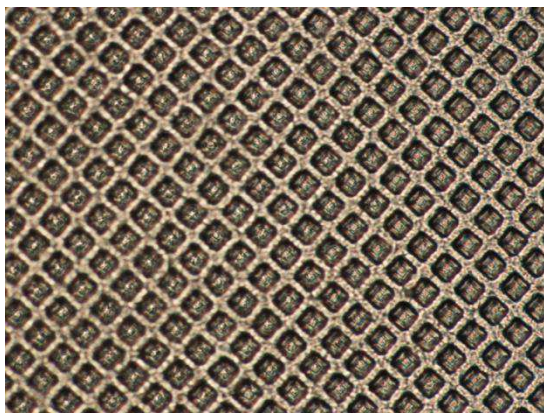


Avant cyclage

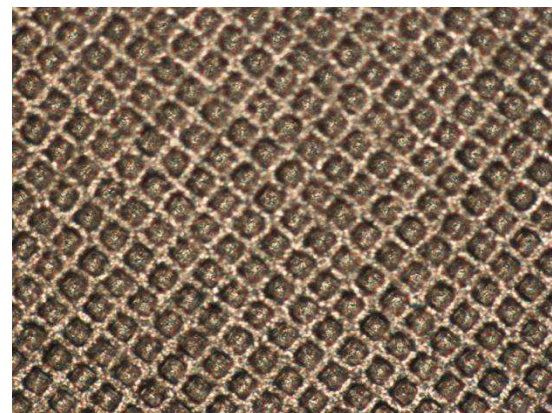


Après cyclage (2250 cycles)

(a) Echantillon 1

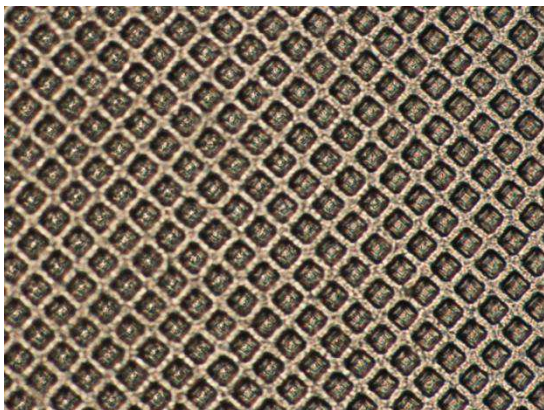


Avant cyclage

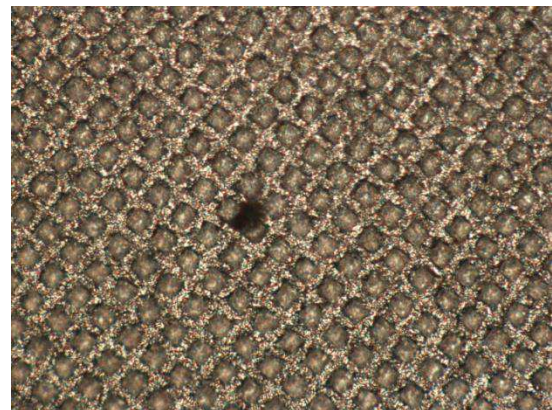


Après cyclage (2100 cycles)

(b) Echantillon 2



Avant cyclage



Après cyclages (1050 cycles)

(c) Echantillon 4

Figure IV.19 : Evolution de la surface de métallisation avant et après cyclages pour les 3 échantillons

Sur les 3 échantillons ainsi observés (*figure IV.19*), nous pouvons remarquer que la métallisation de la surface de chacune des puces devient d'un aspect noirâtre, c'est à dire un début de la reconstruction de la métallisation. Nous remarquons aussi que les cellules deviennent de moins en moins visibles.

Ce phénomène a pour origine la reconstruction de la métallisation. On entend par reconstruction de la métallisation, des craquelures ainsi que des boursouflures en surface de la puce et autour des cellules. Par l'intermédiaire de ces observations, on constate une fatigue thermique de la puce très prononcée pour seulement quelques milliers de cycles en mode de court-circuit. En effet, le cyclage actif en court-circuit est un mode de fonctionnement très sévère qui engendre un échauffement fort au sein de la puce. Par conséquent, le vieillissement de la métallisation en mode court-circuit est un des facteurs qui amène à la défaillance et à la destruction complète du composant. Une analyse MEB confirmera ces explications.

IV.2.5.1.3 Destruction complète du composant

Dans cette partie, il s'agira d'exploiter les résultats électriques obtenus lors de la destruction des composants pour les 3 échantillons précédemment étudiés. Sur les 3 échantillons détruits seulement deux relevés ont pu être enregistrés (*figure IV.20*). Il y sera question d'une analyse en surface de la puce au MEB

- *Relevés électriques*

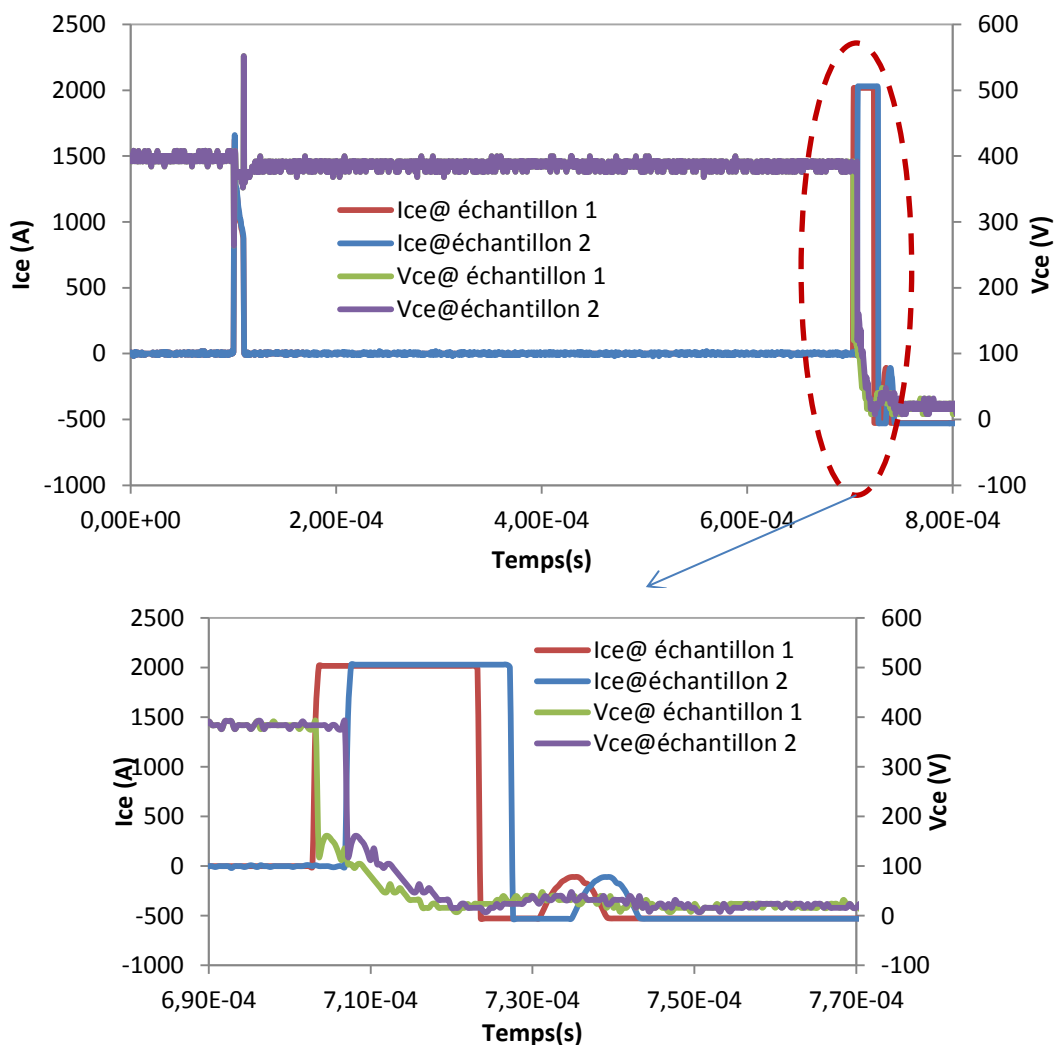


Figure IV.20 : Relevés du courant Ice et de la tension Vce lors de la destruction des échantillons (1&2)

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

Nous observons la destruction du composant après environ 70 μ s de court-circuit. Cette destruction s'opère de la manière suivante : une brusque montée du courant jusqu'à environ 2050 A qui dure moins de 20 μ s et ensuite une chute brutale du courant accompagnée d'une chute vertigineuse de la tension Vce. D'ores et déjà nous pouvons écarter le phénomène d'avalanche. En effet sur ce type de technologie (NPT trench), on ne constate pas de phénomène d'avalanche. Donc ce mode de défaillance conduisant à la destruction du composant est appelé emballement thermique [67]. Ce mode de défaillance est dû à une élévation de la température intrinsèque du composant.

- Analyse Optique et MEB

Sur la *figure IV.21.a & IV.21.b* nous présentons une vue optique d'un module IGBT NPT trench après destruction. Ce module correspond à l'échantillon n°1, la destruction est similaire pour les deux autres échantillons.

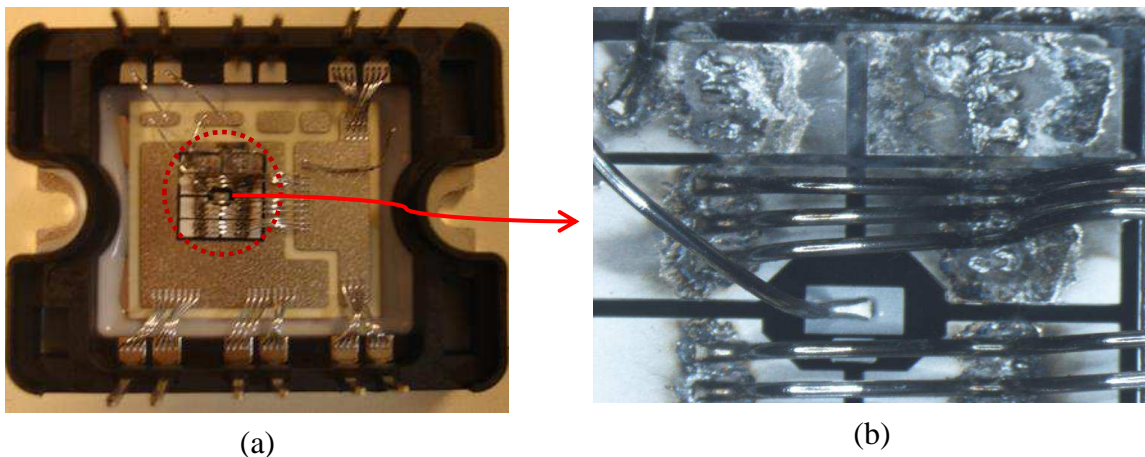


Figure IV.21 : Vue Optique après destruction (a) module, (b) Zone détruite de la puce

On observe une destruction complète de la puce. Cette destruction s'accompagne d'un décollement des fils de câblage sur les deux plots de métallisation (*figure IV.21.b*). La métallisation en surface a fondu sur les 2 plots ainsi qu'au niveau des reprises de fils de câblage. On en déduit un échauffement élevé à l'endroit où la métallisation a fondu et plus particulièrement, au niveau des reprises. Afin, d'affiner en détail nos observations, des analyses MEB sont effectuées.

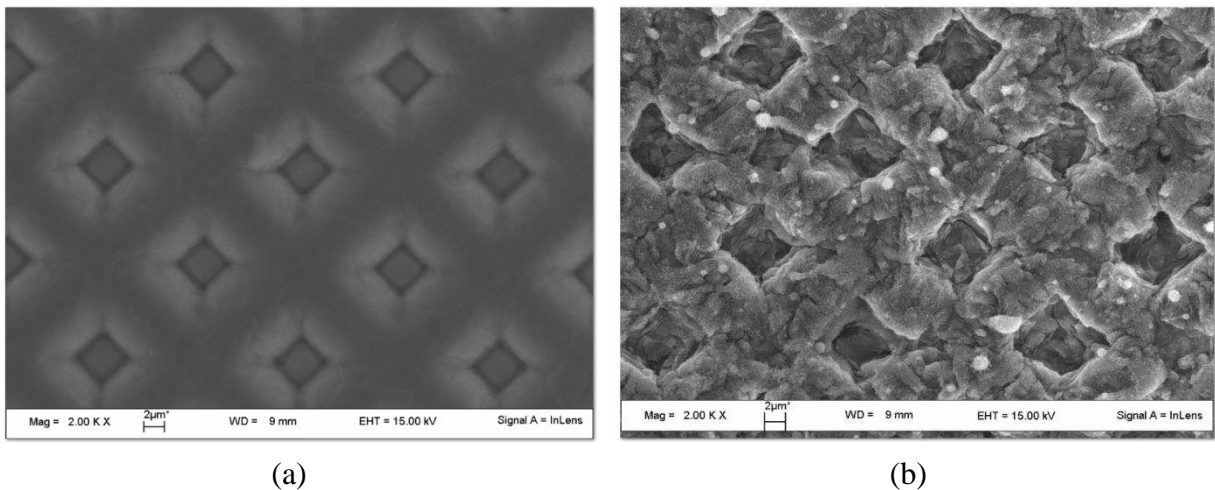


Figure IV.22 : Images MEB (a) avant cyclages, (b) après cyclages (2250 cycles)

Sur la *figure IV.22*, on observe la puce au niveau de la métallisation avant cyclages et après cyclages. On a bien une reconstruction de la métallisation, et les cellules deviennent de moins en moins visibles. C'est l'une des premières conséquences dues à une élévation importante de la température en surface de la puce.

A présent, nous allons analyser la surface sur laquelle les fils de câblage ont été soulevés et complètement arrachés (*figure IV.23*) suite à la destruction des composants. Ensuite, nous observons la surface au niveau des reprises de fils de câblages qui n'ont pas été décollés ou arrachés. Enfin, nous observons une zone différente afin de mettre en évidence la fusion de l'aluminium (*figure IV.24*) en surface de la puce ainsi que des fissurations en tous points de la puce sauf au niveau du plot central de grille.

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

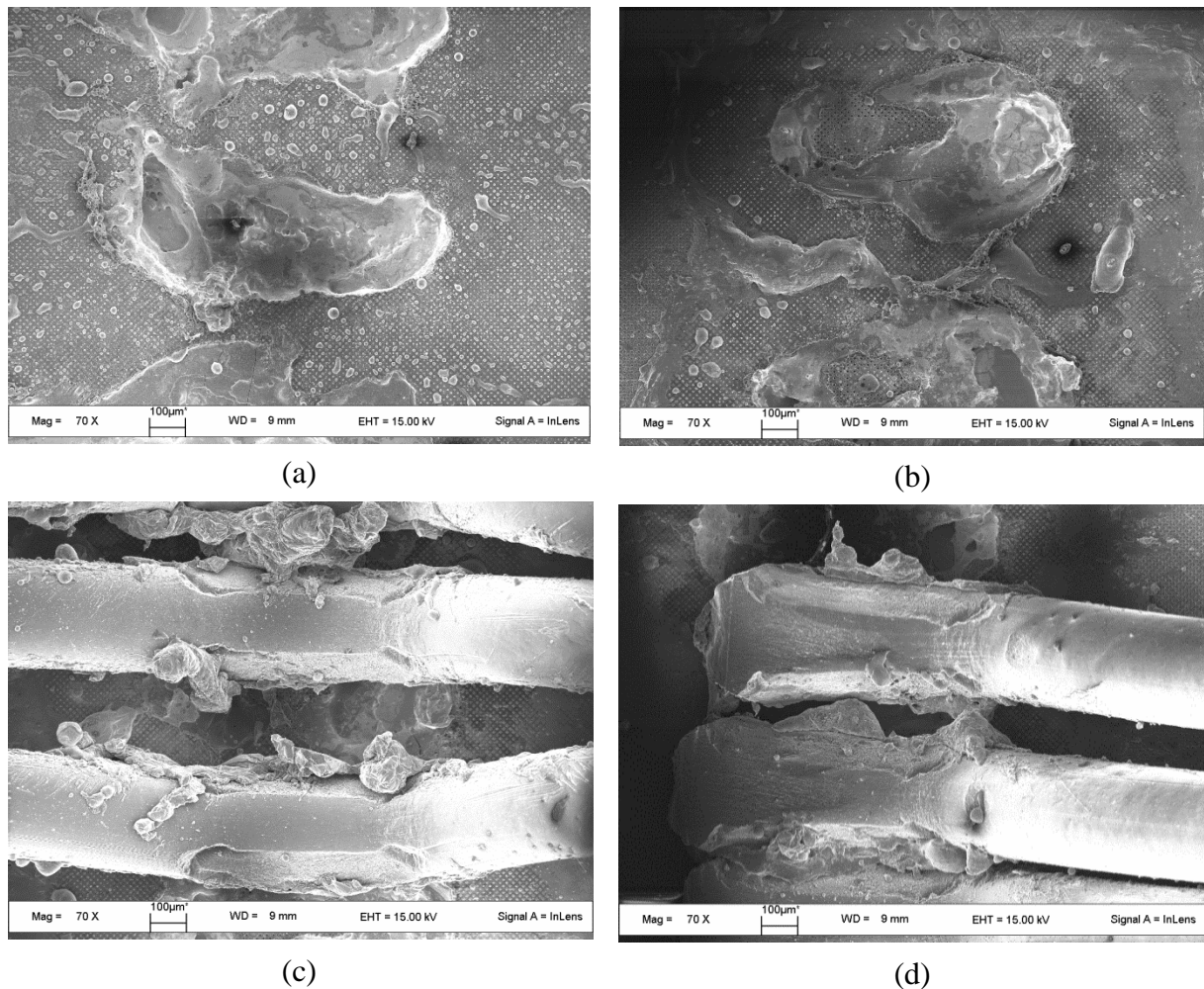


Figure IV.23 : Emplacement de fils de câblages (a) et (b) arrachés, (c) soulevés et (d) décollement et déplacement

Premièrement, nous observons au niveau des reprises que la métallisation a fondu ce qui indique à cet endroit un échauffement considérable. En effet, les fils de câblages apportent la puissance et par conséquent génère un échauffement très localisé. Deuxièmement, nous observons un agglutinement de l'aluminium fondu sur les fils de câblages (*figure IV.23.c & IV.23.d*). Cela confirme bien qu'à l'interface fils/métallisation, les contraintes thermomécaniques sont les plus élevées, contribuant à l'apparition de fissures sous les pieds des fils de câblages. Ces fissures se propagent et conduisent au décollement de fils de câblage.

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

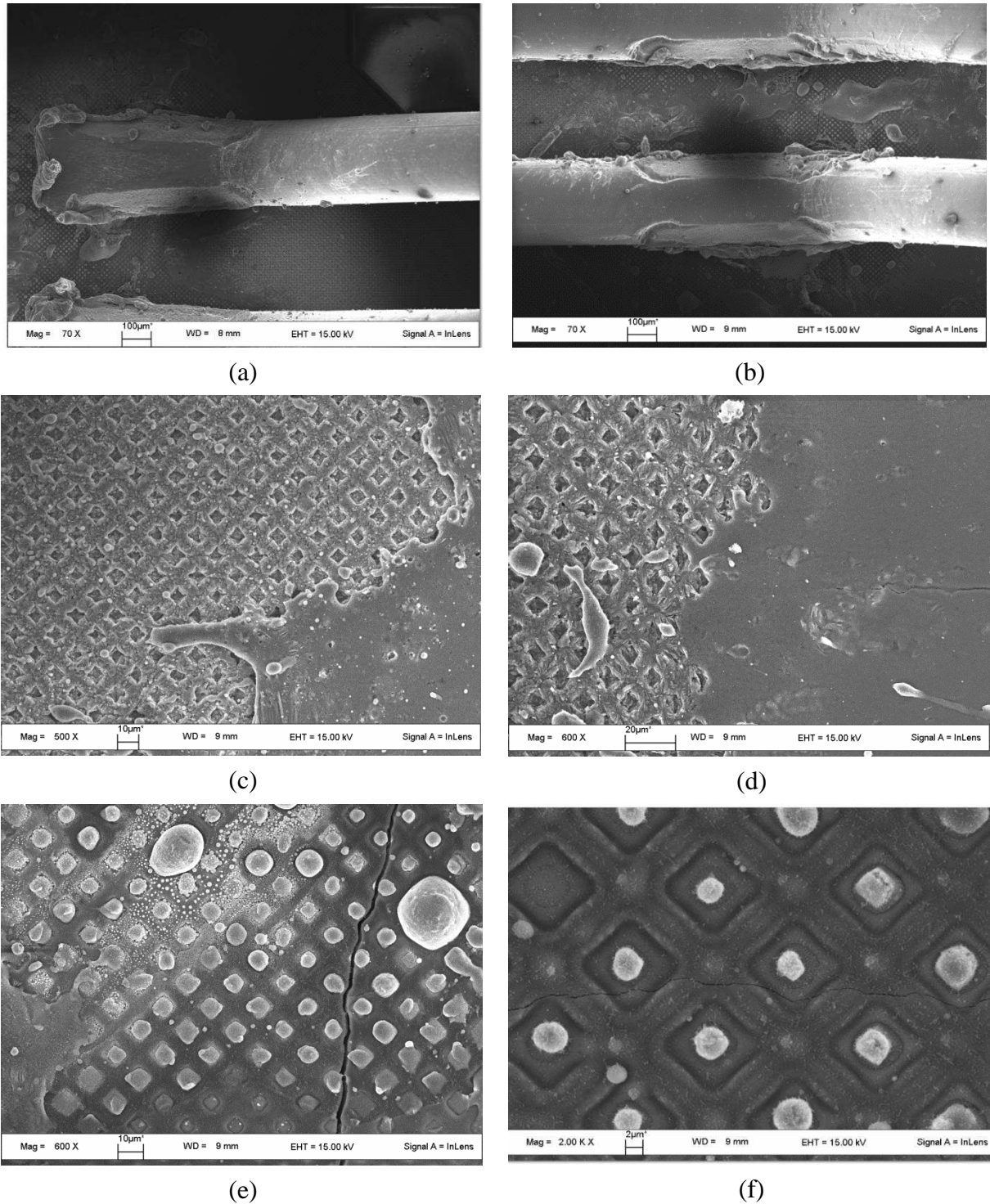


Figure IV.24 : Différentes prises d'images en surface de la puce (a) et (b) reprise de fils, (c) et (d) aluminium fondu, (e) et (f) fissures

Ainsi par ces différentes analyses au MEB, nous observons que la métallisation a complètement fondu par endroit (*figure IV.24.c&d*), et qu'il y a des fissurations importantes de la puce (*figure IV.24.e&f*). Cela traduit bien une augmentation très forte de la température au sein du silicium dû aux répétitions des courts-circuits. En effet, l'augmentation de la température au sein du silicium fait croître les charges stockées et décroître la conductivité du

canal et des zones semi-conductrices. Il y a alors dégradation des performances du composant en commutation. L'augmentation du courant de fuite provoque dans la majorité des cas un emballement thermique global du composant avec des conséquences ultimes jusqu'à la fusion local du silicium.

Ainsi nous avons suivi les évolutions des différents paramètres électriques et optiques. Afin de compléter cette étude, nous allons passer à la partie signature thermique.

IV.2.5.1.4 Résultats thermiques

Dans cette partie il sera question de suivre l'évolution de la répartition thermique en surface de la puce lors du cyclage des modules IGBT NPT trench. Ces images seront prises par une caméra infrarouge. Deux nouveaux échantillons NPT trench ont été cyclés pour cette étude. Ces deux échantillons n'ont pas été détruits puisque ceux-ci sont cyclés devant la caméra infrarouge. Par conséquent c'est un risque à prendre car en effet le nombre de cycles avant destruction peut paraître aléatoire (*cf.* pages 147). Cela étant dit, nous avons cyclé les deux échantillons sans destruction. Cette étude portera uniquement sur des comparaisons entre les images thermiques obtenues en mode de court-circuit.

- Cartographies thermique

Les conditions de test sont exactement identiques à celles utilisées pour la partie électrique (*cf.* § Résultats électriques). Les images thermiques ainsi obtenues, un post-traitement s'est avéré nécessaire afin de supprimer les pixels morts et de soustraire les images. Cela pour observer le déplacement des zones chaudes en surface de la puce. La *figure IV.25* montre une image thermique prise respectivement à 1 cycle et 1500 cycles pour l'échantillon n° 1.

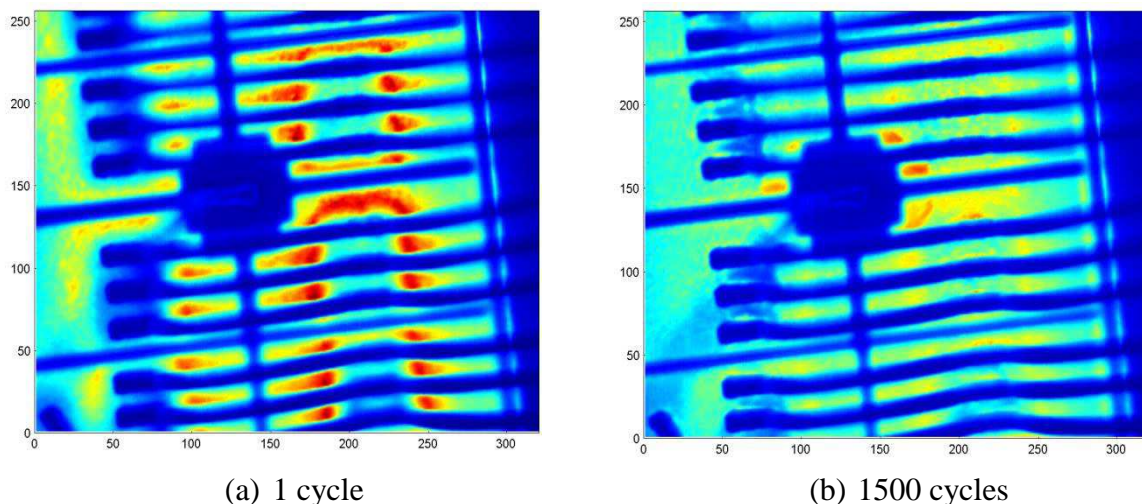


Figure IV.25 : Images de l'échantillon n°1 (IGBT NPT trench)

Une fois ces deux images prises, nous faisons une soustraction d'images afin de voir un déplacement du flux de chaleur (*figure IV.26*).

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

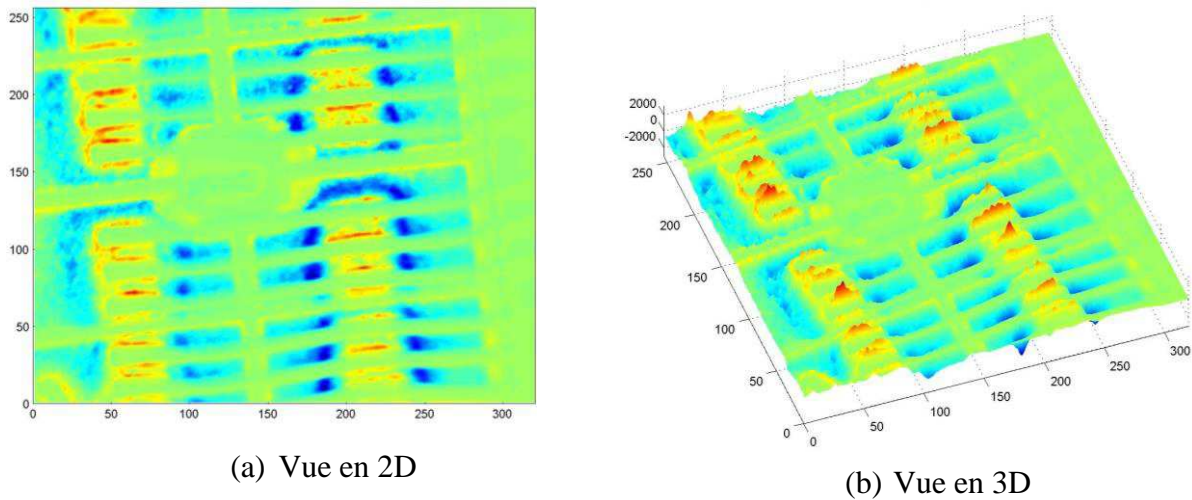


Figure IV.26 : Soustraction d'images (1500 cycles-1 cycle) de l'échantillon n°1

Nous répétons la même procédure, cette fois-ci avec l'échantillon n°2 (figure IV.27)

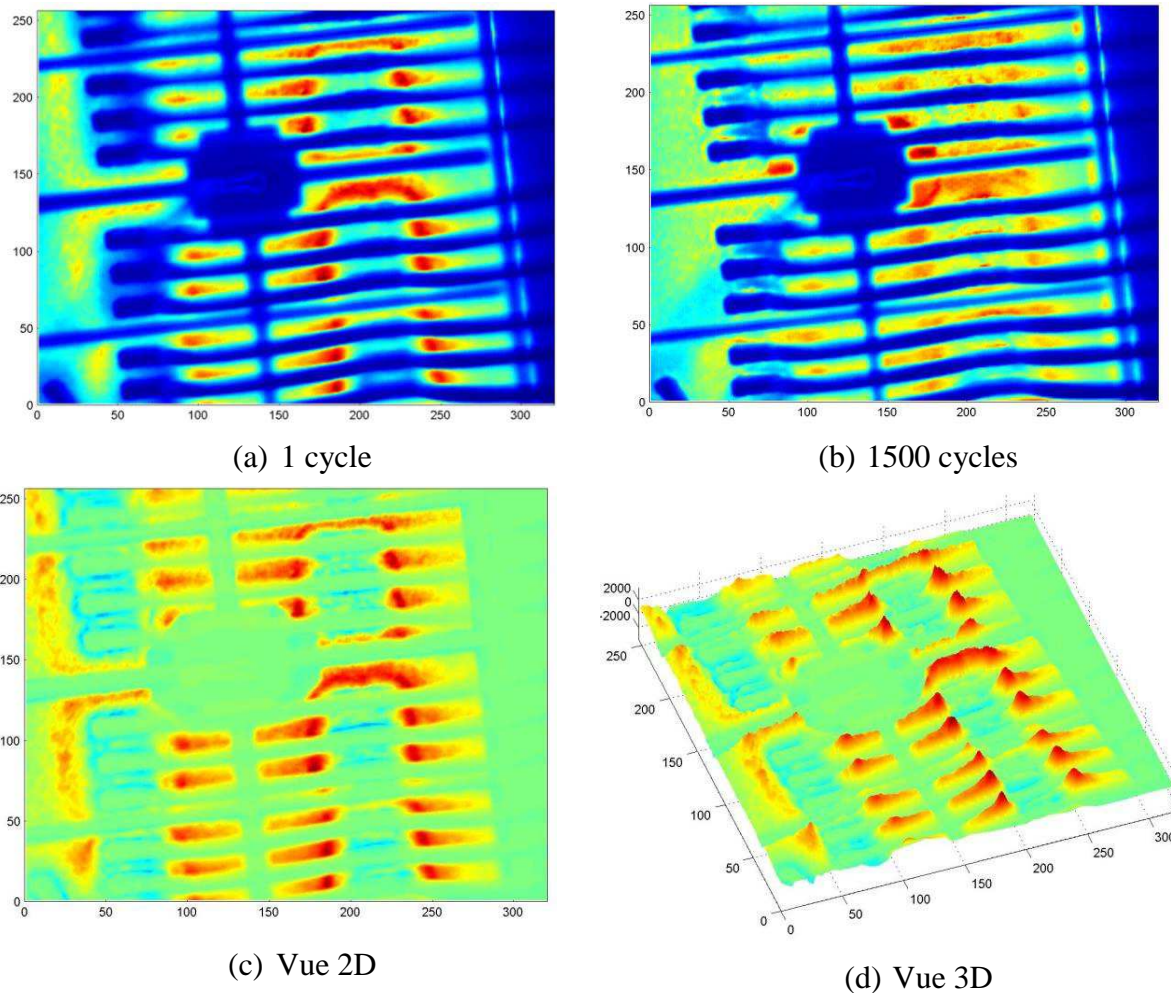


Figure IV.27 : Images thermiques (a) avant vieillissement (b) après vieillissement, (c) et (d) soustraction des deux images thermiques (1500 cycles-1 cycle) de l'échantillon n°2 (IGBT NPT trench)

Nous observons sur les deux échantillons des zones dans lesquelles la puce s'est refroidie (en bleu) et des zones dans lesquelles il y a eu un échauffement (rouge) (*figures IV.25 & IV.26*). On remarque que les images thermiques ne sont pas reproductibles pour les deux échantillons. En effet, on observe sur l'échantillon n°2 un déplacement de la chaleur plus accentué (*figure IV.27*). Cela étant dit, il est difficile d'attribuer ce déplacement du flux de chaleur à un comportement qui serait la conséquence uniquement d'une dégradation de la puce. Premièrement, la puce a été recouverte d'une peinture aérosol dont l'épaisseur fait environ 20µm (*cf. page 130*).

Ainsi quel serait le comportement de la peinture en température, sachant que nous savons pertinemment que la métallisation de la puce subit de fortes contraintes thermomécaniques. Par conséquent, la couche de peinture peut craqueler aux cours du cyclage modifiant peut-être la répartition de la thermique. Deuxièmement, l'acquisition de la caméra se fait 10µs après le court-circuit. Etant donné que le temps d'intégration de la caméra est de 80µs, l'image thermique obtenue correspond à une moyenne sur 80µs après le court-circuit. Il est bien connu qu'après les 10µs de court-circuit, il y a le phénomène de diffusion qui correspond à une décroissance de la température au sein de la puce.

Malgré des critiques qui semblent être négatives, il est fort intéressant de constater qu'il y a des différences entre les différentes images thermiques obtenues (*figures IV.26 & IV.27*). Il y a bien un déplacement du flux de chaleur et donc en partie un signe de vieillissement du composant. A ce stade, il nous est impossible de faire une corrélation entre les évolutions des paramètres électriques (statique et dynamique) et thermiques.

Dans la prochaine partie de ce chapitre, nous allons étudier un des deux mécanismes de dégradation qui est le décollement de fils de câblage du point de vue simulation. Cette étude en simulation apportera un complément d'information notamment sur différents mécanismes physiques mis en jeu à l'intérieur du silicium.

IV.3 Etude de la dégradation sur trois structures IGBTs en mode de court-circuit : approche multicellulaire

Il est d'usage fréquent que les composants de puissance et en particulier l'IGBT soient soumis à de fortes contraintes électrique et thermique élevées. Ainsi, lors de lors de commutations, tels que le mode de court-circuit et de l'avalanche, il est intéressant d'avoir une meilleure compréhension d'un début de dégradation sur le composant. Les simulations électrothermiques sont indispensables afin de modéliser les dégradations qui peuvent être entraînées sur des puces IGBTs durant des conditions extrêmes de commutations, [67] [72] [124] [125]. En effet, le court-circuit conduit à de multiples phénomènes électriques et thermiques qui doivent être étudiés.

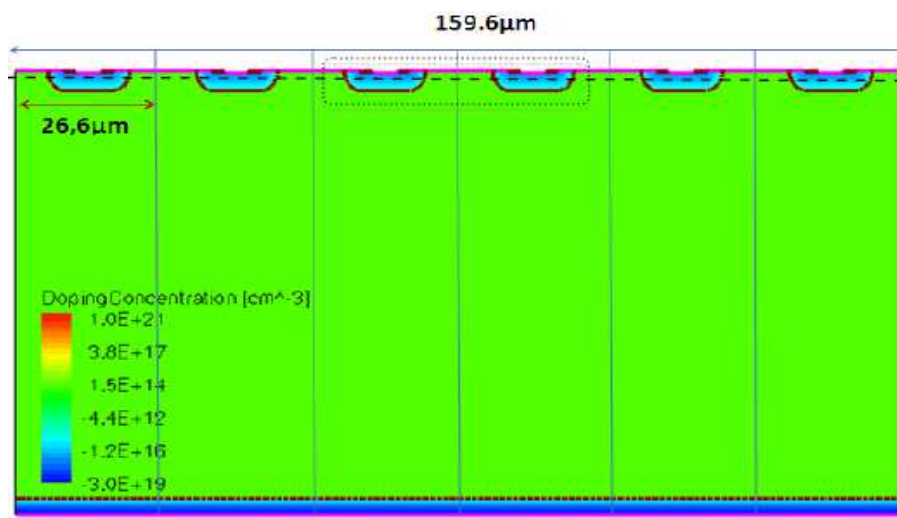
IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

À cette fin, la simulation par éléments finis bidimensionnelle est axée sur une structure multicellulaire. Cette structure montre plusieurs avantages, en particulier dans le cas de la dégradation du contact due au décollement de fils de câblage sur la puce ou bien un vieillissement de la métallisation en surface de la puce. Ainsi l'étude de la dégradation portera sur 3 structures IGBTs.

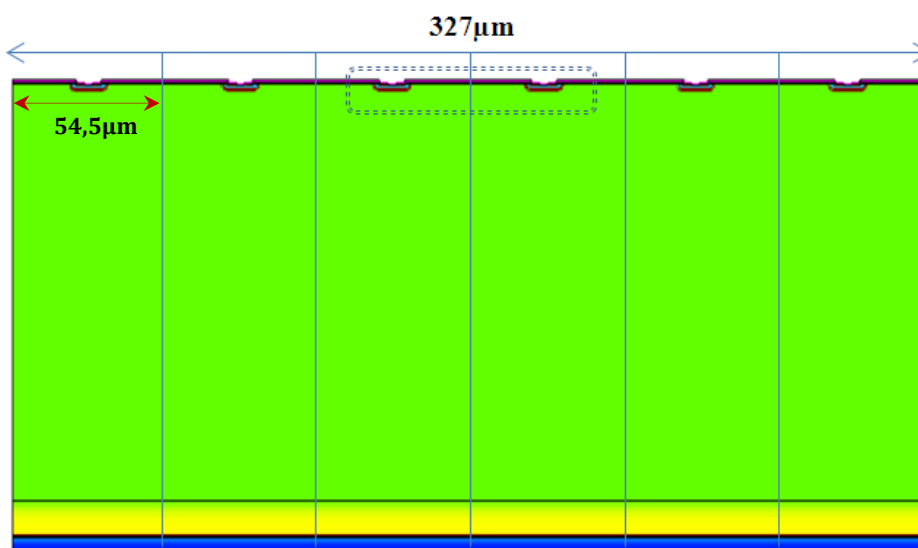
IV.3.1 Modèle éléments finis 2D multicellulaire

IV.3.1.1 Description des structures IGBTs

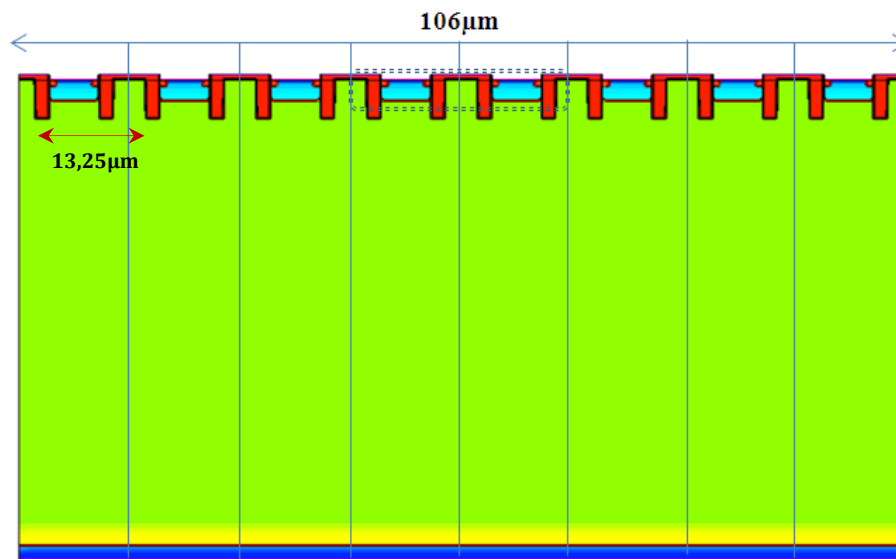
Il est bien connu aujourd'hui que l'IGBT est une structure multicellulaire [53]. Comme il est souligné dans [126], le modèle multicellulaire peut-être facilement obtenu en associant plusieurs structures élémentaires en parallèle.



(a) Structure NPT planar



(b) Structure SPT planar



(c) Structure NPT trench

Figure IV.28 : Différentes structures IGBTs multicellulaire simulées (la défaillance sera localisée au milieu de la structure- une coupe horizontale est utilisée pour l'analyse 1D)

Les principaux avantages de cette approche proviennent de l'interaction possible entre les cellules adjacentes de l'IGBT. En effet, un défaut dans une cellule peut avoir une forte interaction avec les cellules adjacentes comme indiqué dans [127]. Afin d'avoir le meilleur compromis entre le temps de calcul et le maillage de la structure, la structure multicellulaire (*figure IV.28*) prend en compte six cellules d'IGBT pour les structures NPT planar et SPT planar.

Concernant la structure NPT trench, celle-ci comprendra 8 cellules du fait de l'optimisation maillage/temps de calcul qui sera le même que pour les deux autres structures. La modélisation de chacune des trois structures sera considérée sans les anneaux de garde. Par l'intermédiaire de la simulation électrothermique, les évolutions des paramètres physiques permettent d'avoir une meilleure compréhension du comportement du composant.

IV.3.1.2 Validation du modèle multicellulaire

Avant de pouvoir étudier la dégradation des cellules, il est important de valider la simulation obtenue avec le modèle multicellulaire en fonctionnement sévère à température de 25°C. A cet effet, la *figure IV.29* illustre la comparaison des formes d'ondes de courant et de tension obtenue avec le modèle à cellule unique et le modèle à plusieurs cellules de l'IGBT NPT planar en mode de court-circuit.

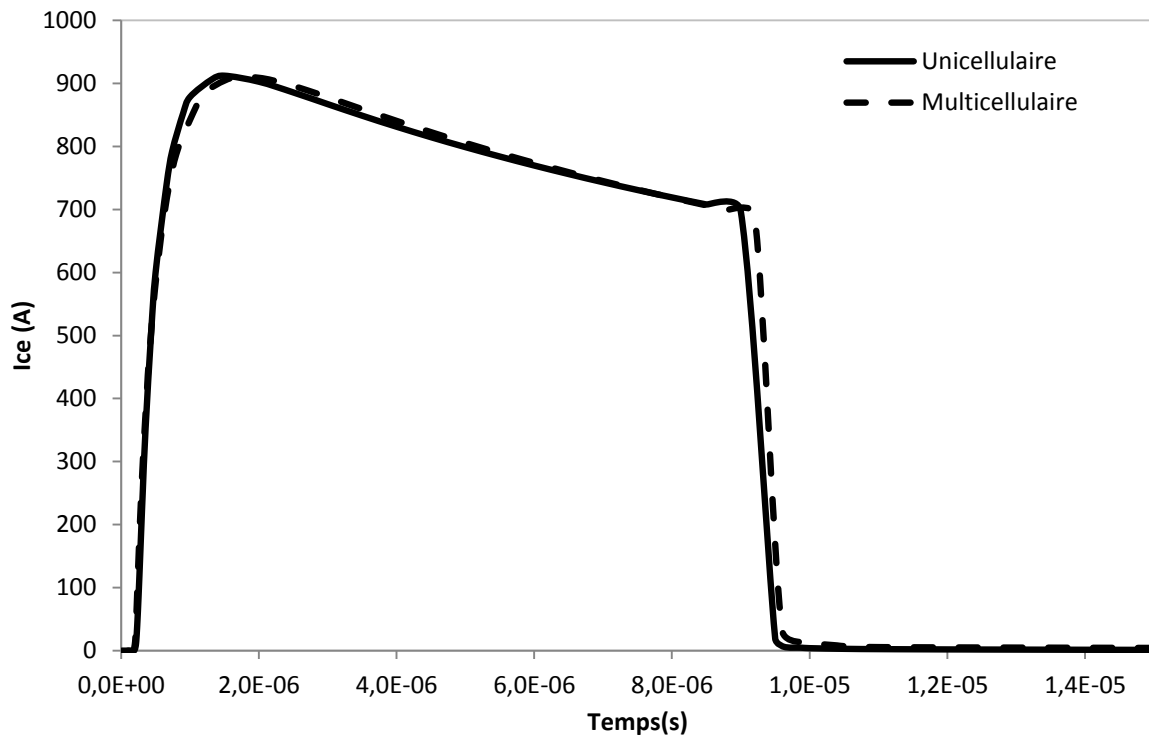


Figure IV.29 : Comparaison multicellulaire/unicellulaire de l'IGBT NPT planar en mode de court-circuit

A partir de ce résultat de simulation, nous pouvons observer une bonne concordance entre ces deux approches de simulation permettant de valider le modèle multicellulaire. Ces résultats auraient pu être prédits, car en effet les six cellules ou les huit cellules de la structure se comportent électriquement comme étant une seule cellule. La principale différence réside dans le compromis maillage temps de calcul que l'on doit absolument maîtriser en approche multicellulaire. Les modèles multicellulaires des IGBTs SPT planar et NPT trench ont aussi été validés.

IV.3.2 Conséquence de la dégradation en simulation multicellulaire

IV.3.2.1 Prise en compte d'un décollement de fil de câblage

Dans cette étude, la dégradation qui a été initiée dans la structure multicellulaire n'est pas au niveau du composant lui-même, comme c'est le cas dans [127], mais sur la surface du contact supérieur des deux cellules centrales de la structure. Dans la réalité, cette configuration peut-être comparé à une fissure ou un décollement de fils de câblage localisé au niveau plot de contact du fil [128-129], ou bien à un vieillissement de la métallisation [130], ces deux cas sont illustrés sur la *figure IV.30*.

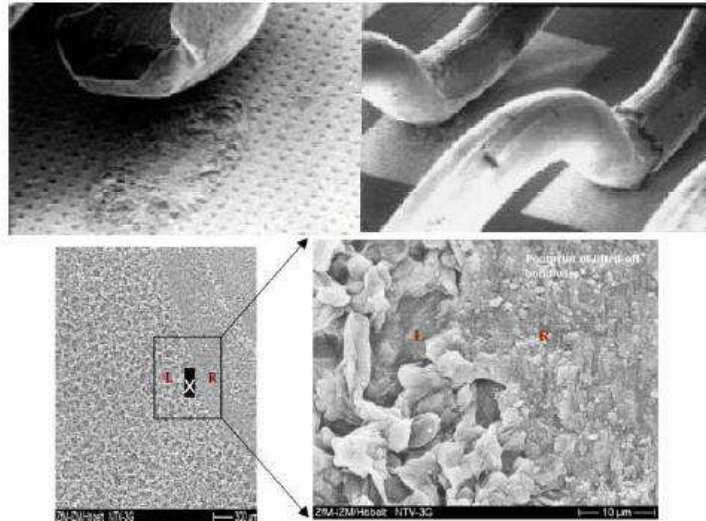


Figure IV.30 : Décollement de fils de câblage et fissures [128-129] et dégradation de la surface de contact après vieillissement en cyclage actif [33] [130]

Il est nécessaire de souligner qu'en raison de la dimension entre une cellule élémentaire et une surface de contact du fil de câblage, que chaque cellule de la structure représentée sur la *figure IV.28* peut également être considérée comme un groupe de cellules élémentaires. En effet, un fil de câblage peut ne pas être connecté à une cellule unique, mais à un groupement de cellules élémentaires.

IV.3.2.2 Conditions de dégradation en simulation

La *figure IV.31* illustre le circuit de test utilisé pour la simulation en mode de court-circuit. Les différents composants de ce circuit tels que les résistances et inductances ont été choisis afin de valider le modèle. Ce circuit de test peut être utilisé pour d'autres configurations de commutation en modifiant les composants du circuit de test.

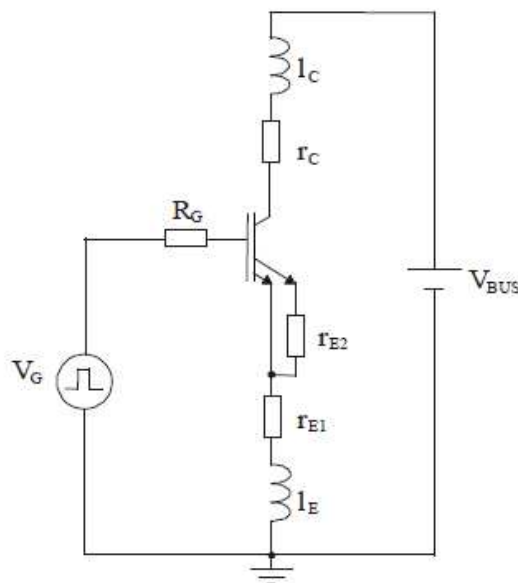


Figure IV.31 : Circuit de test utilisé pour la simulation en mode de court-circuit

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

La dégradation des fils de liaison est prise en compte au niveau des contacts d'émetteur en modélisant la résistance d'accès du fil de câblage utilisant une résistance nommée r_{E1} reliée à chacune des cellules. Ensuite, nous rajoutons une résistance r_{E2} qui modélise la dégradation de contact. Cette résistance est uniquement connectée aux deux cellules centrales de la structure (figure IV.31). Initialement, $r_{E1}=r_E$ et r_{E2} est égale à zéro. Afin de simuler la dégradation, la résistance r_{E2} sera augmentée progressivement jusqu'à ce que les fils de câblage aient un impact sur le comportement interne de la structure. Les simulations sont effectuées pour un rapport de résistances r_{E1}/r_{E2} équivalent à 1, 1/50, 1/100, 1/250, 1/500.

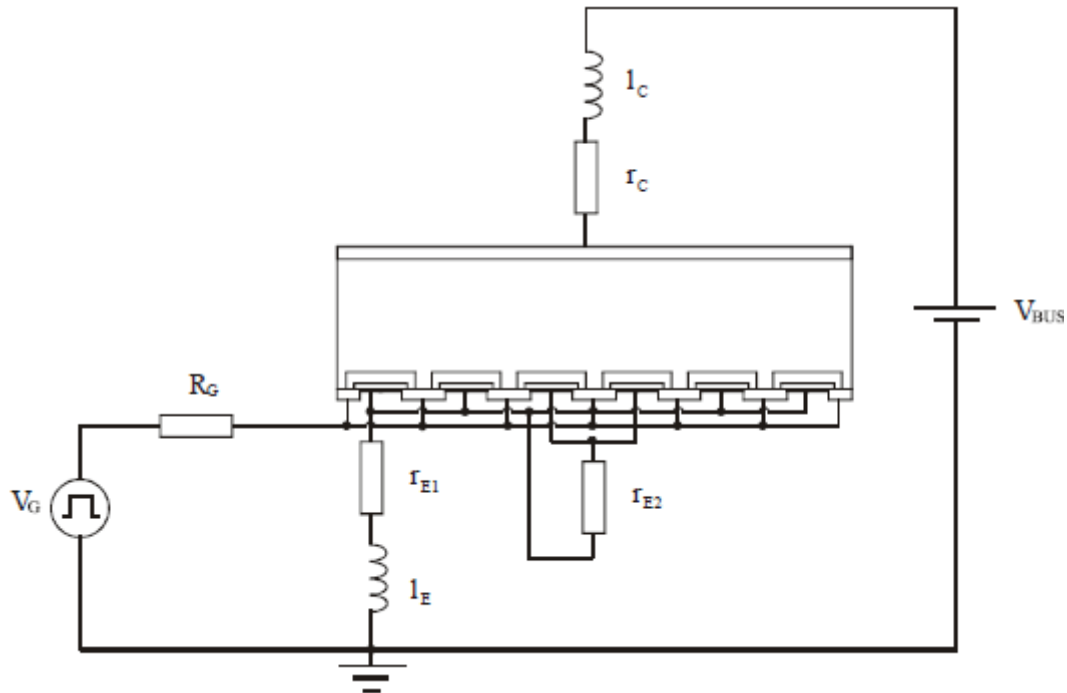
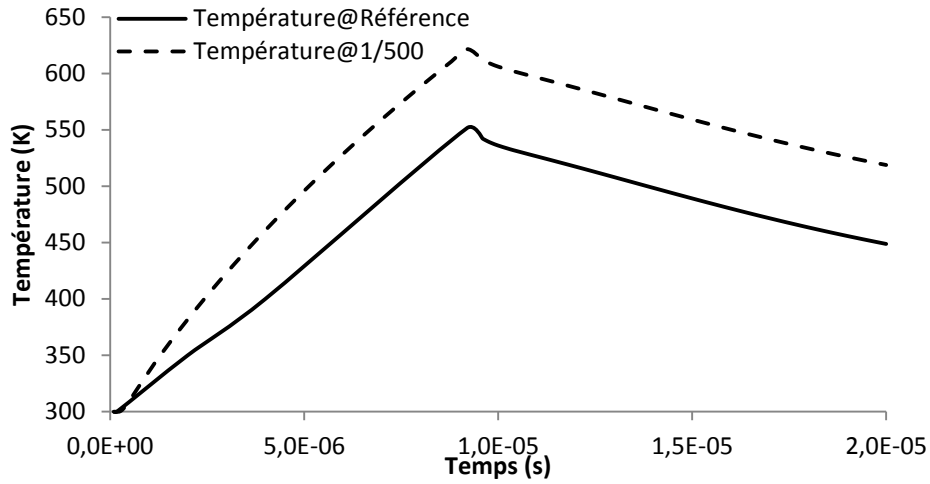


Figure IV.32: Circuit de simulation avec prise en compte de la dégradation sur les deux cellules pour le cas du NPT planar et SPT planar. Le NPT trench fait appel à une structure à 8 cellules élémentaires

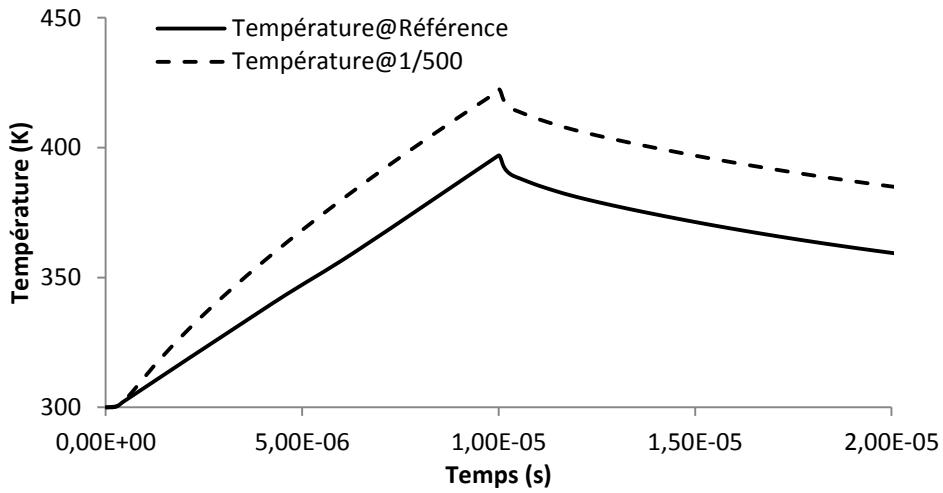
Les 3 structures représentant les six cellules pour le NPT planar et le SPT planar, ainsi que les 8 cellules sont simulées mode de court-circuit utilisant le circuit de simulation illustré en figure IV.32. La dégradation se situe sur les deux cellules centrales et sera considérée en agissant sur la résistance d'accès des deux cellules centrales. Il est à noter que sans les dégradations, le courant traversant chacune des cellules est identique. Ensuite, l'augmentation de la résistance r_{E2} induira une augmentation dans le rapport des résistances r_{E1}/r_{E2} aussi bien que dans le courant traversant r_{E2} . Cette représentation (figure IV.33) s'applique également pour les deux autres structures (NPT trench, SPT planar).

Ainsi, nous pouvons observer sur la figure IV.33, un des premiers résultats obtenus (pour un ratio de 1/500). L'augmentation de la température au sein de la structure est différente dans chacun des cas. Dans la suite la structure du composant sera étudiée après les 10 μ s de court-circuit.

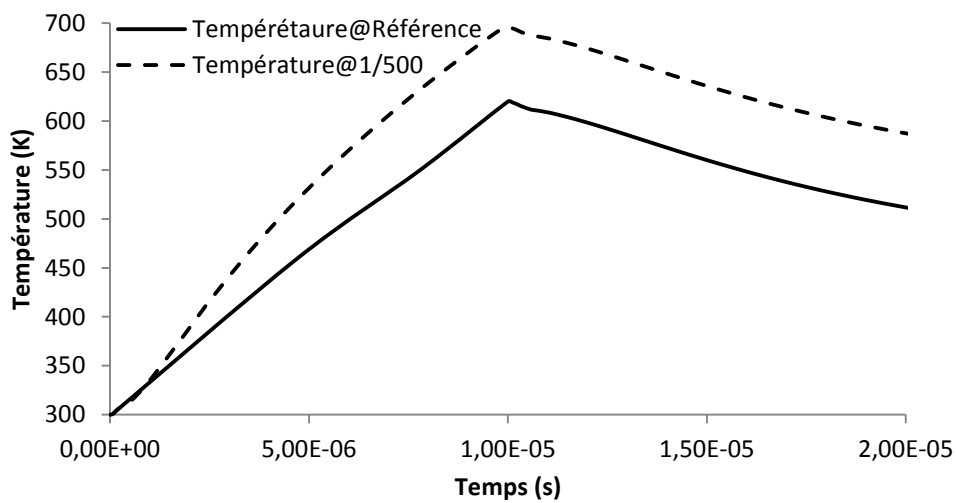
IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire



(a) NPT planar



(b) SPT planar



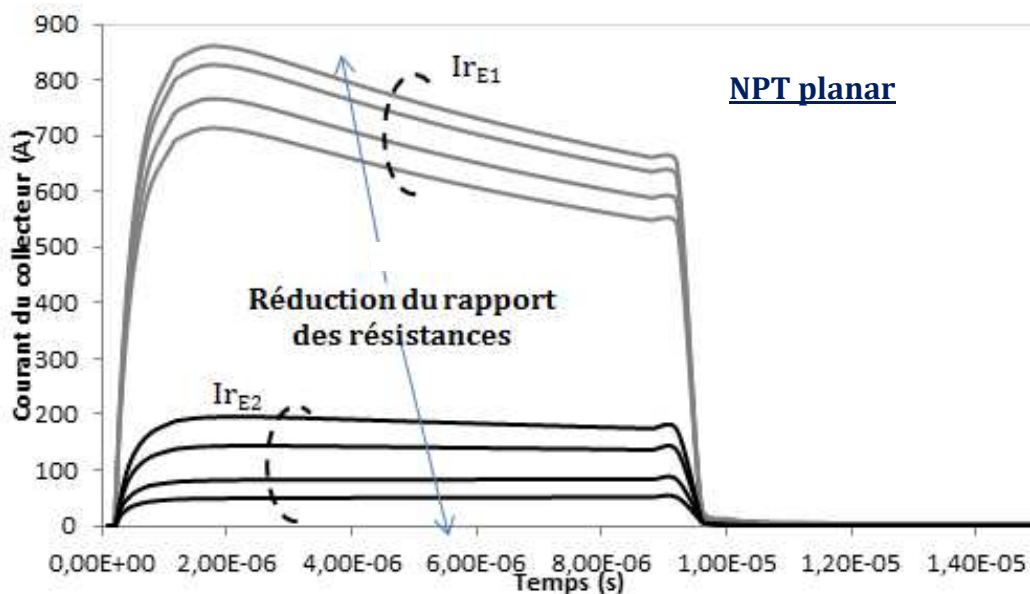
(c) NPT trench

Figure IV.33 Evolution de la température durant le court-circuit pour r_{E1}/r_{E2} équivalent à 1 (Référence : sans dégradation) et 1/500 pour différentes structures

Nous remarquons pour chacune des structures une montée en température quasiment identique. La seule différence réside dans le maximum de température à la fin du court-circuit. En effet, la structure NPT planar et trench représente respectivement une température maximale sans dégradation aux alentours de 550 K et 620 K. A l'inverse, pour la structure SPT planar le maximum de température n'est guère que de 397 K. On explique cette grande différence en raison de la tension d'alimentation pour le SPT planar qui reste peu élevée en raison du calibre en tension de 1200 V qui se traduit par une résistance de couche plus importante. Le NPT planar et trench ont le même calibre en tension et courant (600V/200A). Malgré ces similitudes, le NPT trench dispose de grille en tranchée, ce qui augmente fortement la densité de courant et donc la densité de puissance. Cette technologie de grille conjuguée à une surface active de seulement 99mm², amène à une élévation de la température au sein de la structure plus élevée que celle du NPT planar.

IV.3.2.3 Dégradation au sein de la structure multicellulaire

Les figures IV.34 décrivent l'évolution du courant du collecteur durant le court-circuit pour un rapport de résistance diminuant jusqu'à 1/500. Pendant que le courant augmente dans la résistance r_{E1} , il décroît dans la résistance r_{E2} . Lorsque le rapport des résistances atteint 1/500, le courant circulant à travers r_{E2} est très faible, ce qui indique une forte dégradation de la métallisation ou bien un décollement de fils de câblage.



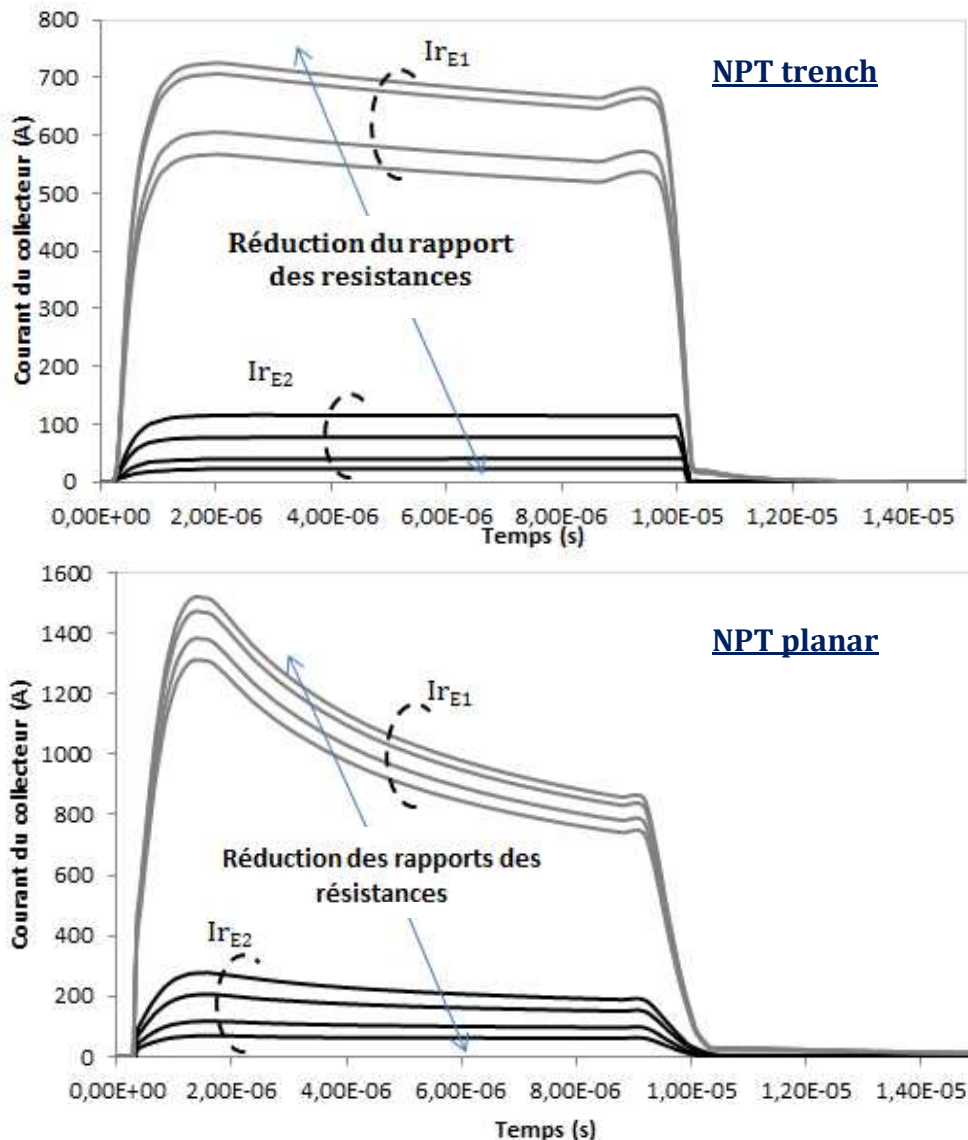


Figure IV. 34 : Evolutions des formes d'ondes du courant de collecteur pour différents rapports des résistances r_{E1}/r_{E2} équivalent à (1/50, 1/100, 1/250, 1/500).

IV.3.2.3.1 Analyse bidimensionnelle

Il est intéressant d'avoir une vue d'ensemble des trois structures simulées en mode de court-circuit pour un rapport de résistance de 1 /500. Comme nous pouvons l'observer sur la structure NPT planar pour un rapport de 1/500 (figures IV.35.a), le courant est fortement déséquilibré au sein de la structure. En effet, pour une forte dégradation, le courant est nettement plus élevé sur les cellules aux bords de la structure (cellules intactes), alors qu'au centre de la structure (cellules dégradées), le courant est très faible voire nul (figure IV.35.b). La figure IV.38 représente la densité de courant dans le canal. On y remarque que celle-ci est très élevée pour une cellule intacte, et très faible pour une cellule dégradée. On remarque les mêmes phénomènes précédemment décrits pour les structures SPT planar (figures IV.36 & IV 39) et NPT trench (figures IV.37 & IV.40).

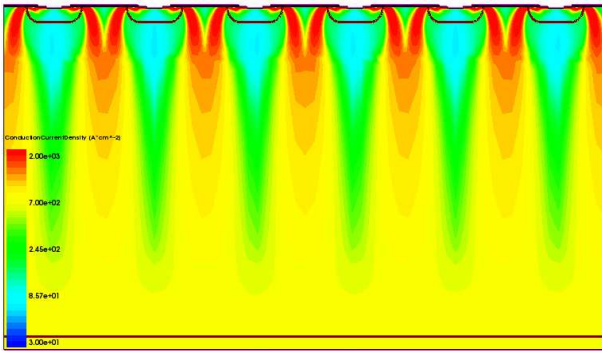
En conséquence, lorsque l'on considère la densité de puissance (*figure IV.41 à IV.43*), définie comme le produit scalaire du champ électrique et de la densité de courant, un fort auto-échauffement apparaît. Ce fort échauffement est très localisé, des points chauds apparaissent dans les régions intercellulaires et la région du canal. Cela conduit à une élévation de la température (*figures IV.44 à IV.46*) sur les connexions des cellules adjacentes. Cette élévation de la température est différente selon les structures. En effet, pour la structure NPT trench l'apparition de points chauds aux bords des cellules est nettement plus prononcée que sur les deux autres structures IGBTs, du fait de la forte densité de courant dans la structure.

On peut souligner qu'avec un rapport de résistance faible, c'est à dire une dégradation accentuée sur les deux cellules centrales, l'élévation de la température sera plus forte. En conséquence, cela peut entraîner la défaillance du composant plus ou moins rapide selon les structures.

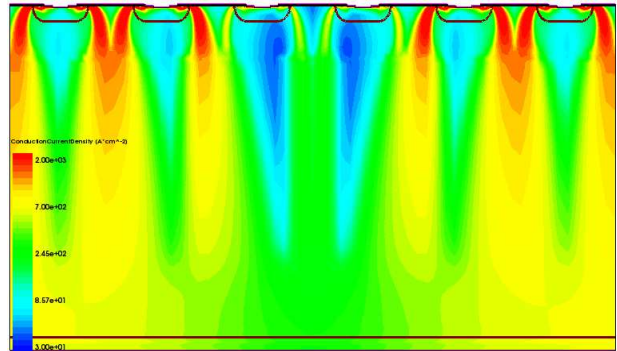
IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

Evolution de la densité de courant à travers les trois structures

- NPT planar



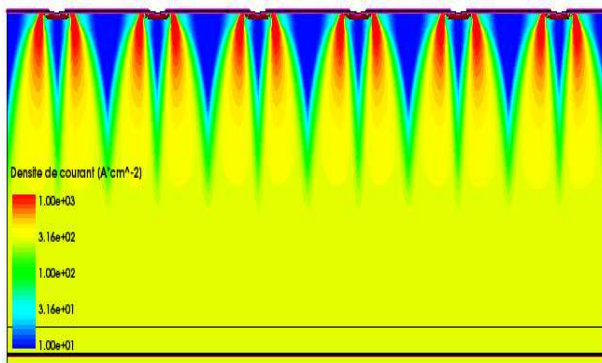
(a) Cellules non dégradées



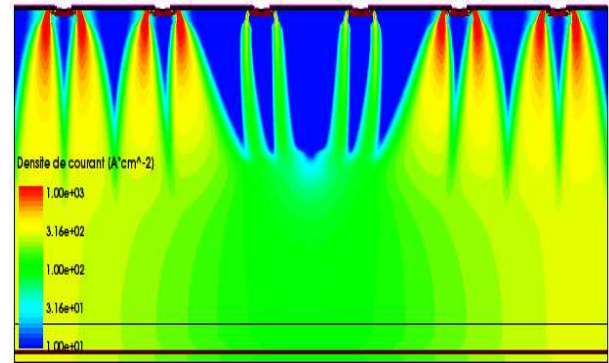
(b) Cellules dégradées

Figure IV.35 : Densité de courant dans toute la structure NPT planar après 10 μ s de court-circuit (a) non dégradée (b) dégradée pour 1/500

- SPT planar



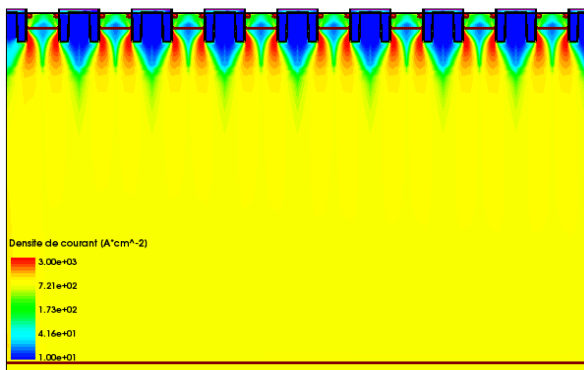
(a) Cellules non dégradées



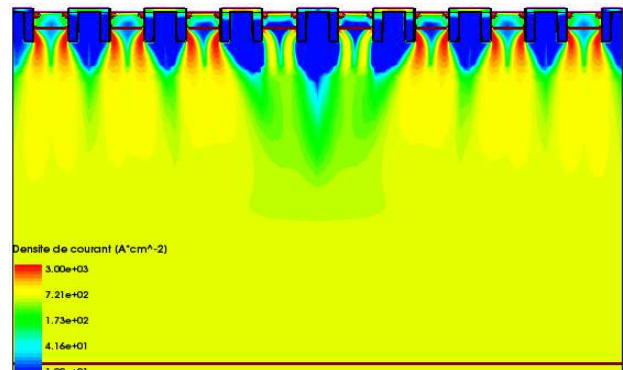
(b) Cellules dégradées

Figure IV.36 : Densité de courant dans toute la structure SPT planar après 10 μ s de court-circuit (a) non dégradée (b) dégradée pour 1/500

- NPT Trench



(a) Cellules non dégradées



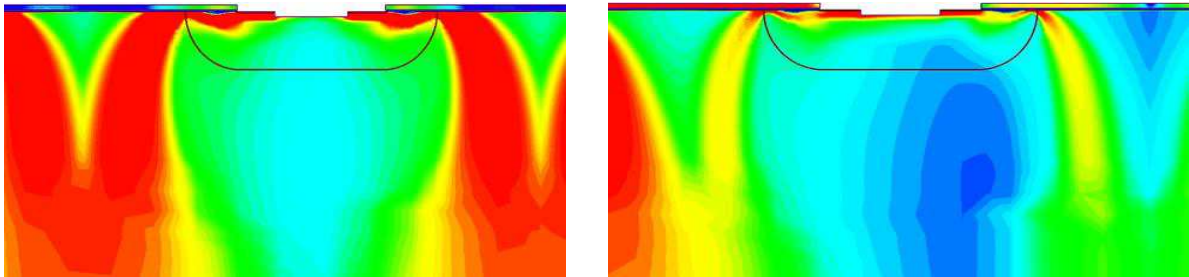
(b) Cellules dégradées

Figure IV.37 : Densité de courant dans toute la structure NPT trench après 10 μ s de court-circuit (a) non dégradée (b) dégradée pour 1/500

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

Evolution de la densité de courant dans la région du canal

- **NPT planar**

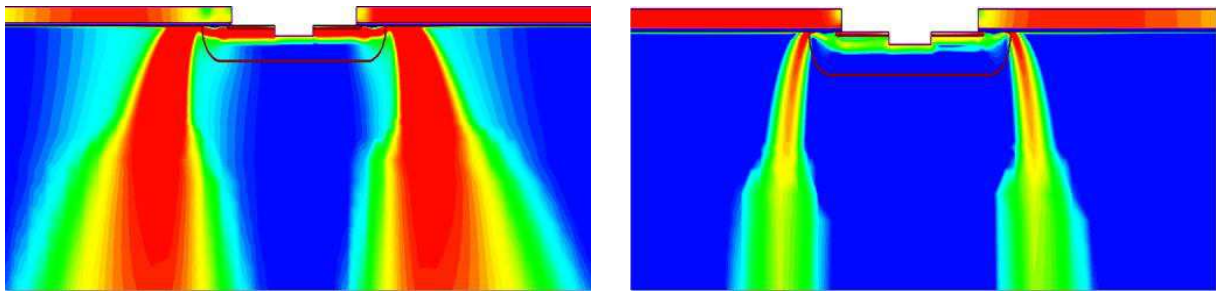


(a) Cellules non dégradées

(b) Cellules dégradées

Figure IV.38 : Densité de courant dans la région du canal (a) cellule non dégradée, (b) cellule dégradée pour une structure NPT planar.

- **SPT planar**

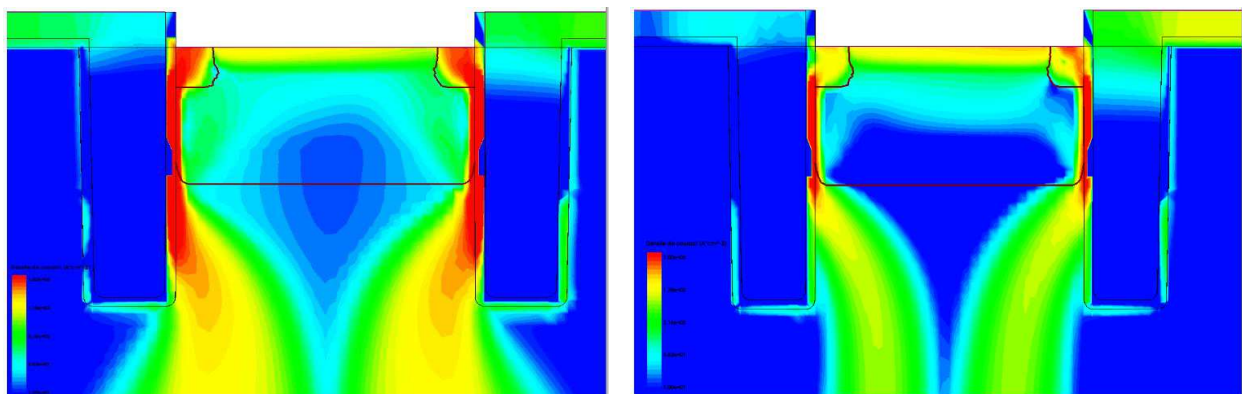


(a) Cellules non dégradées

(b) Cellules dégradées

Figure IV.39 : Densité de courant dans la région du canal (a) cellule non dégradée, (b) cellule dégradée pour une structure SPT planar.

- **NPT Trench**



(a) Cellules non dégradées

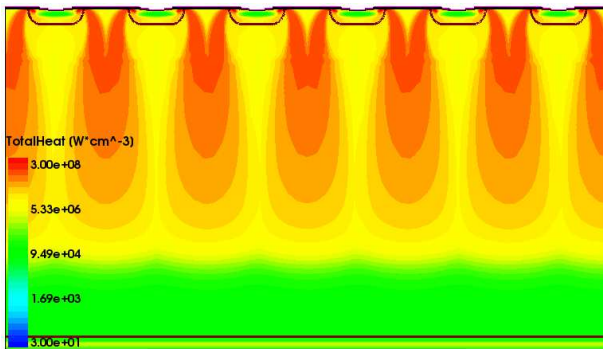
(b) Cellules dégradées

Figure IV.40 : Densité de courant dans la région du canal (a) cellule non dégradée, (b) cellule dégradée pour une structure NPT trench

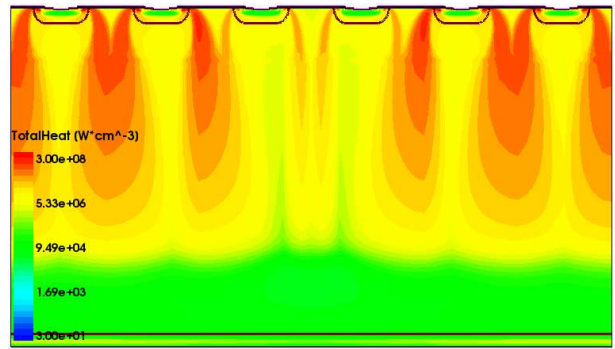
IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

Evolution de la densité de puissance

- **NPT planar**



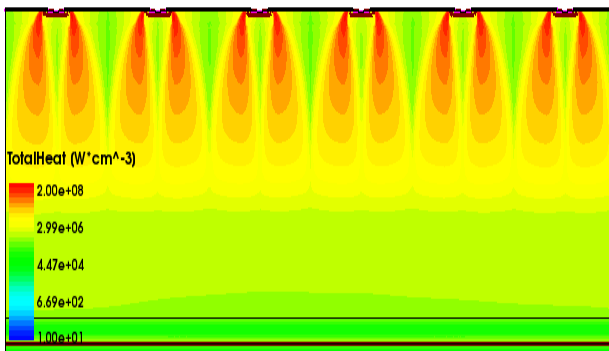
(a) Cellules non dégradées



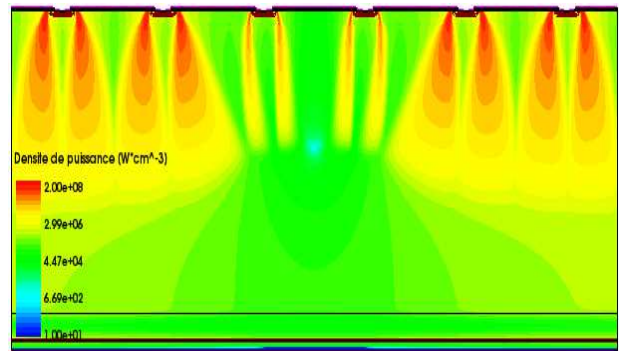
(b) Cellules dégradées

Figure IV.41 : Densité de puissance dans toute la structure (a) non dégradée (b) dégradée pour 1/500 pour la structure NPT planar.

- **SPT planar**



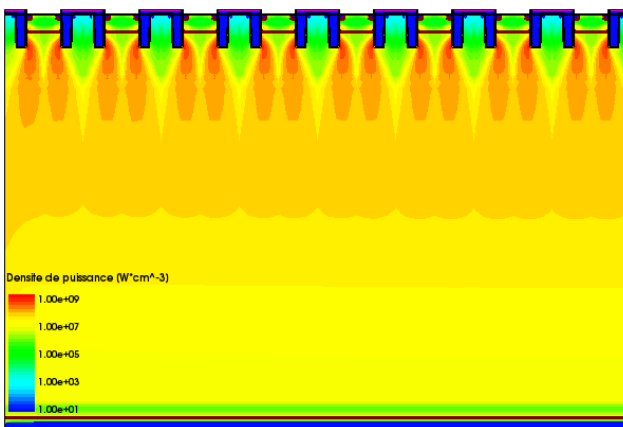
(a) Cellules non dégradées



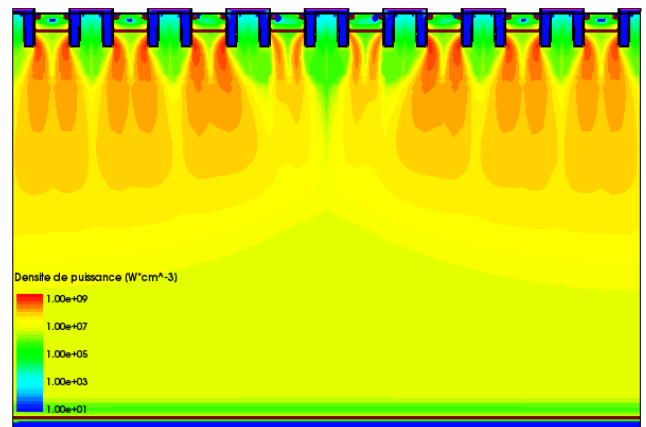
(b) Cellules dégradées

Figure IV.42 : Densité de puissance dans toute la structure (a) non dégradée (b) dégradée pour 1/500 pour la structure SPT planar.

- **NPT trench**



(a) Cellules non dégradées



(b) Cellules dégradées

Figure IV.43 : Densité de puissance dans toute la structure (a) non dégradée (b) dégradée pour 1/500 pour la structure NPT trench.

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

- Evolution de la distribution de la température
- **NPT planar**

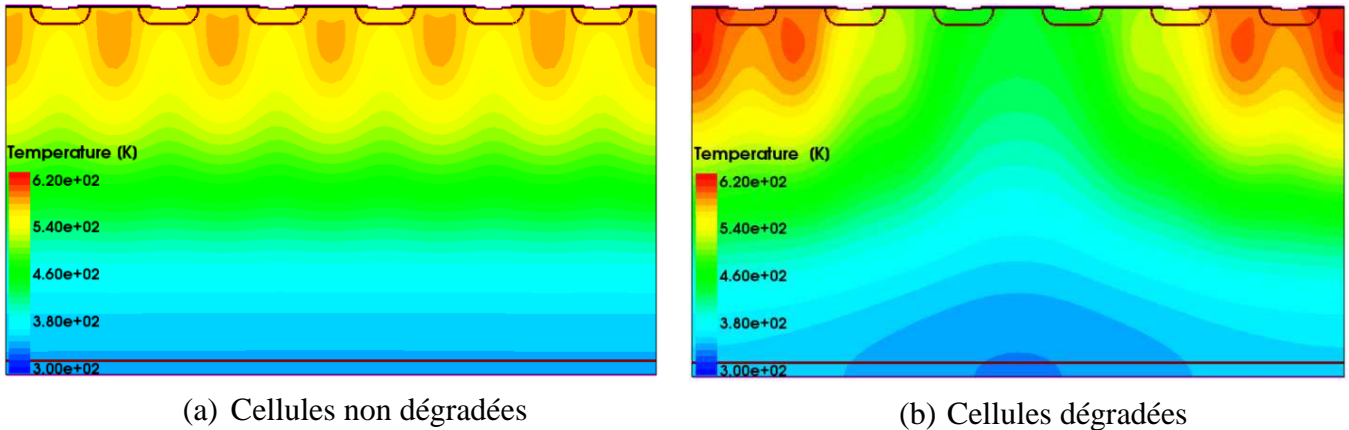


Figure IV.44 : Distribution de la température dans toute la structure (a) non dégradée (b) dégradée pour 1/500.

- **SPT planar**

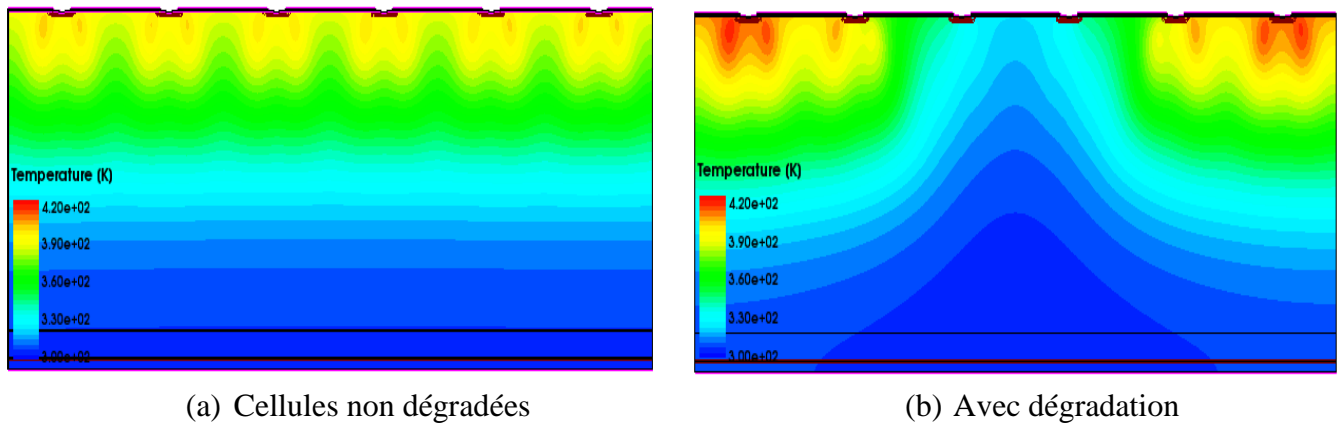


Figure IV.45 : Distribution de la température dans toute la structure (a) non dégradée (b) dégradée pour 1/500.

- **NPT Trench**

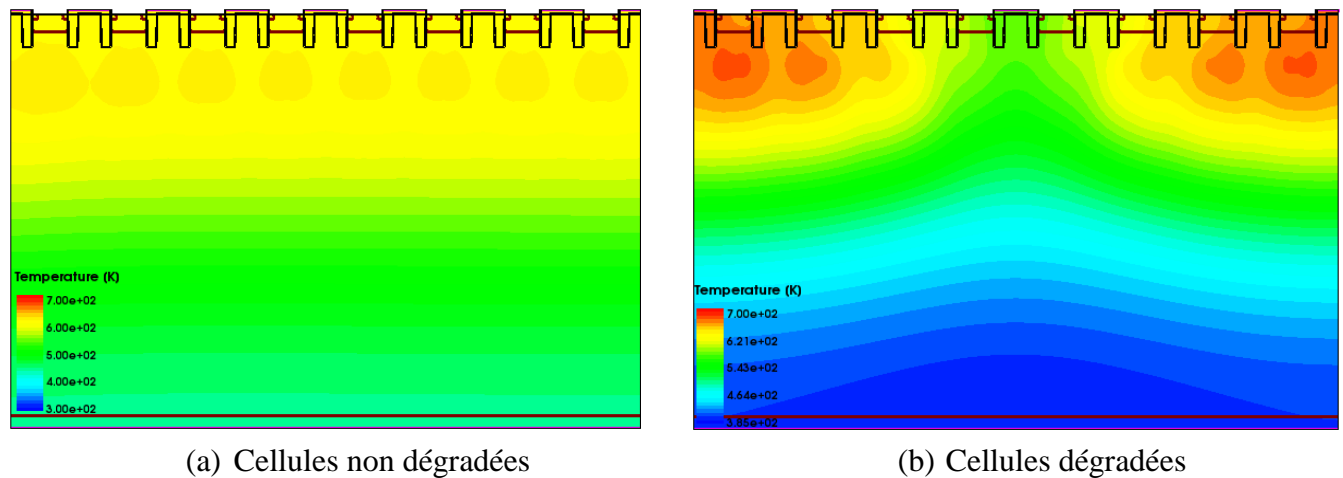
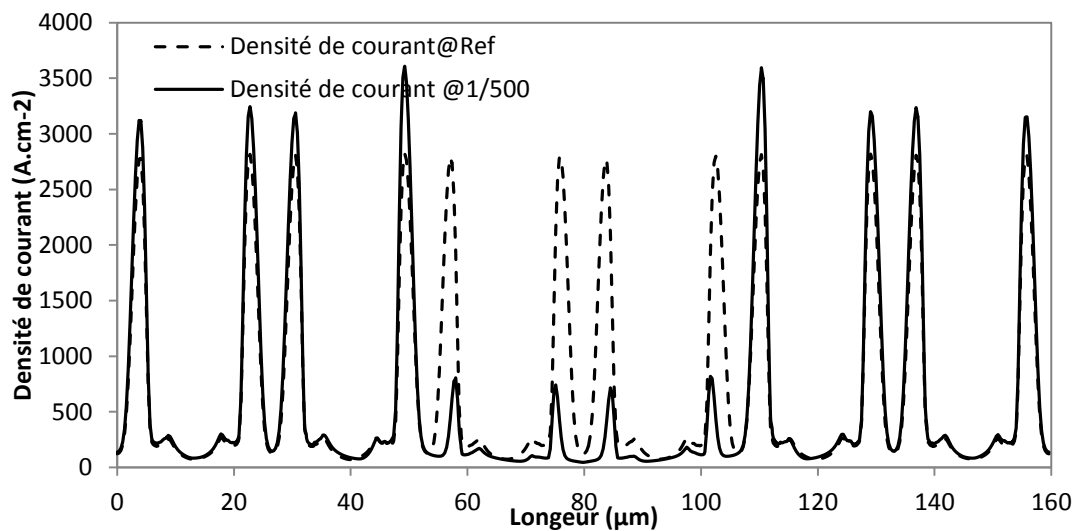


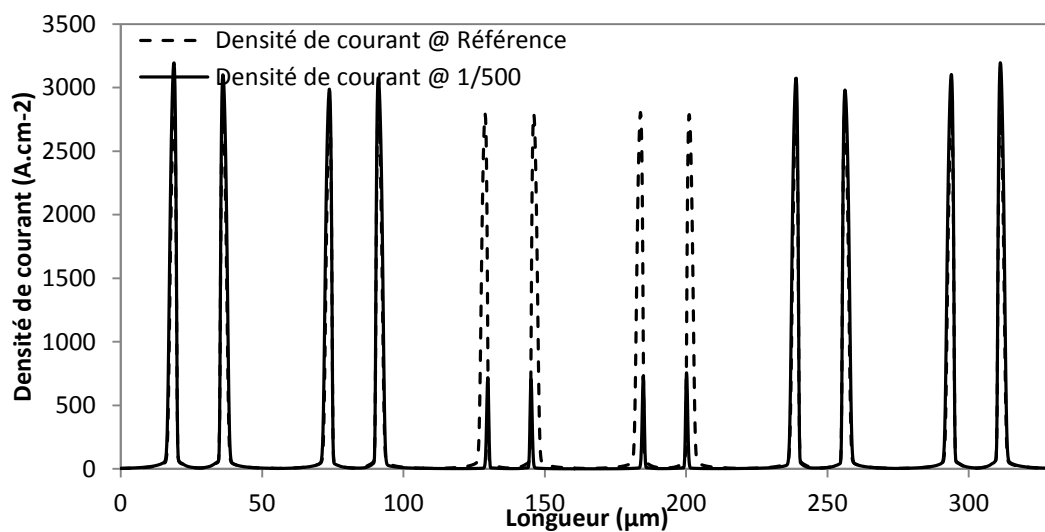
Figure IV.46 : Distribution de la température dans toute la structure (a) non dégradée (b) dégradée pour 1/500.

IV.3.2.3.2 Analyse unidimensionnelle

Afin de fournir des informations complémentaires à l'analyse bidimensionnelle, il est intéressant d'examiner l'analyse unidimensionnelle par ligne de coupe horizontale qui est de $y=2\mu\text{m}$. La figure IV.47 montrent la répartition de la densité de courant le long de la ligne de coupe pour chacune des structures. Lorsque la dégradation a lieu, le courant ne circule plus à travers la zone centrale, conduisant à un niveau plus élevée de la densité de courant sur les cellules adjacentes. Cette augmentation de la densité de courant s'accompagne d'une augmentation de la densité de puissance sur les cellules adjacentes aux cellules dégradées (figure IV.48). Nous observons ainsi une forte augmentation de la température sur les bords de la structure (figure IV.49). L'analyse unidimensionnelle pour la température dans le cas de la structure NPT trench a été effectuée pour $y=8\mu\text{m}$. En effet, le maximum de la température se trouve sur cette profondeur au niveau des cellules non dégradées.

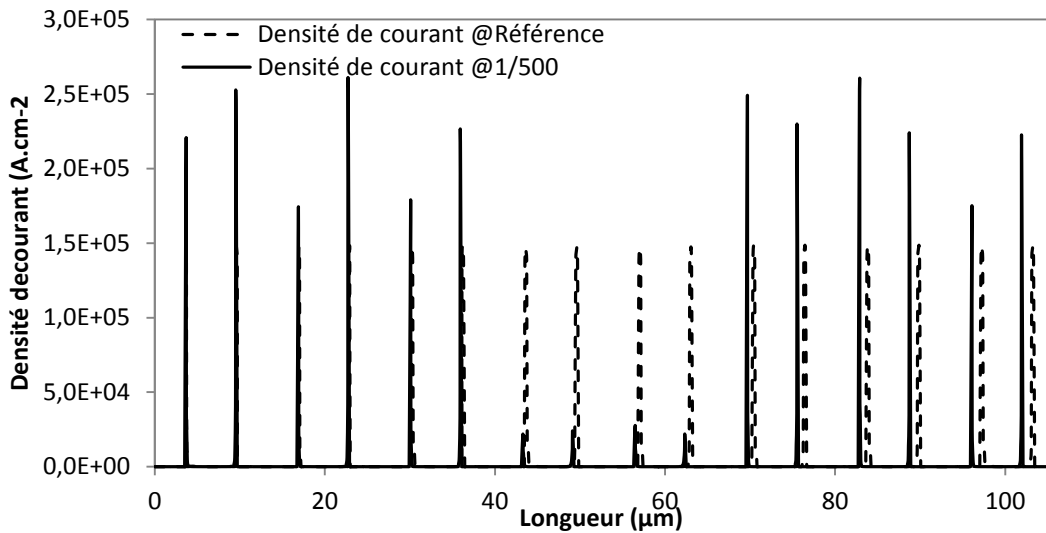


(a) NPT planar



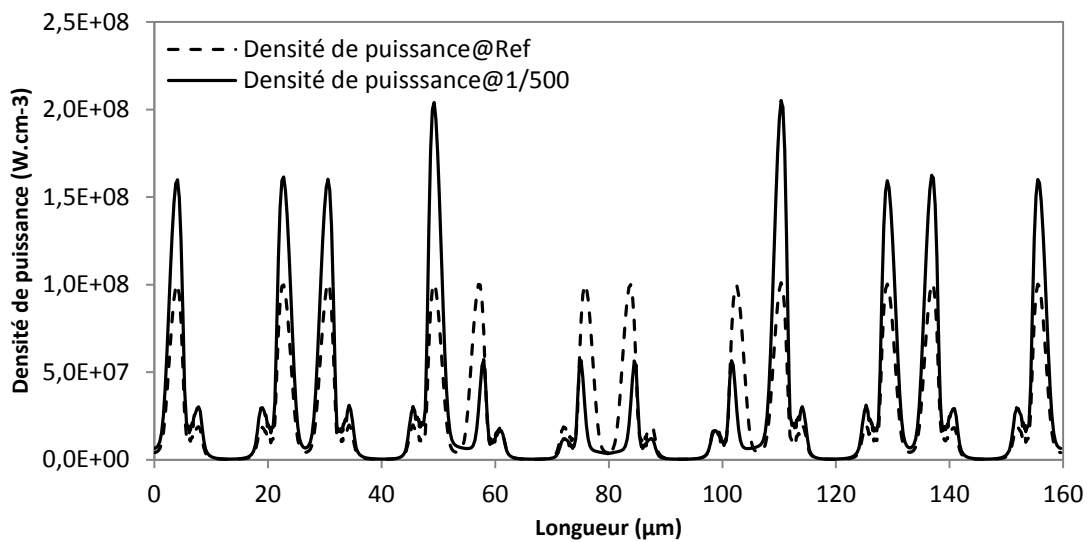
(b) SPT planar

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

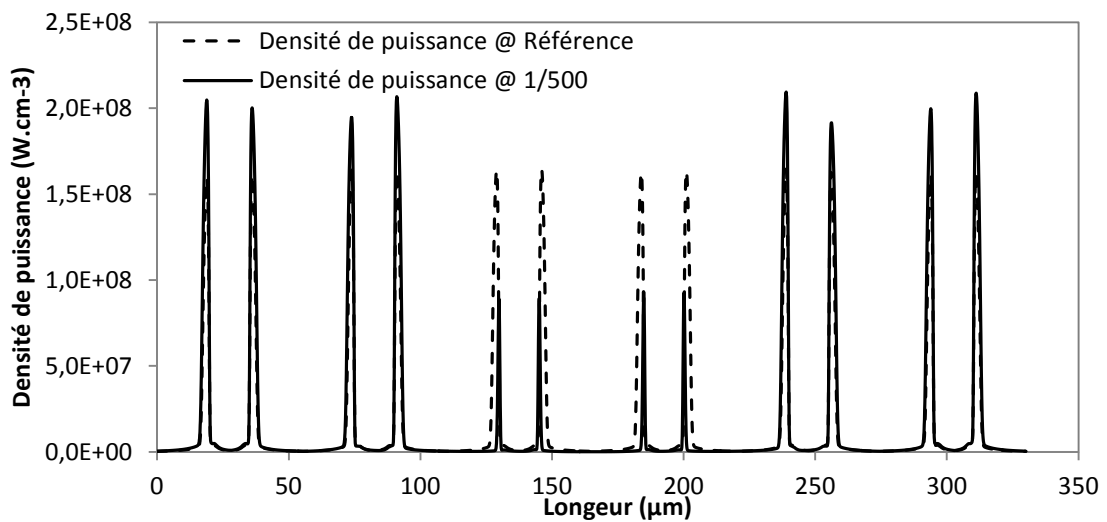


(c) NPT trench

Figure IV.47 : Evolution de la densité de courant à une coupe 1D ($y=2\mu\text{m}$) pour r_{E1}/r_{E2} équivalent à 1 (Référence) et 1/500.

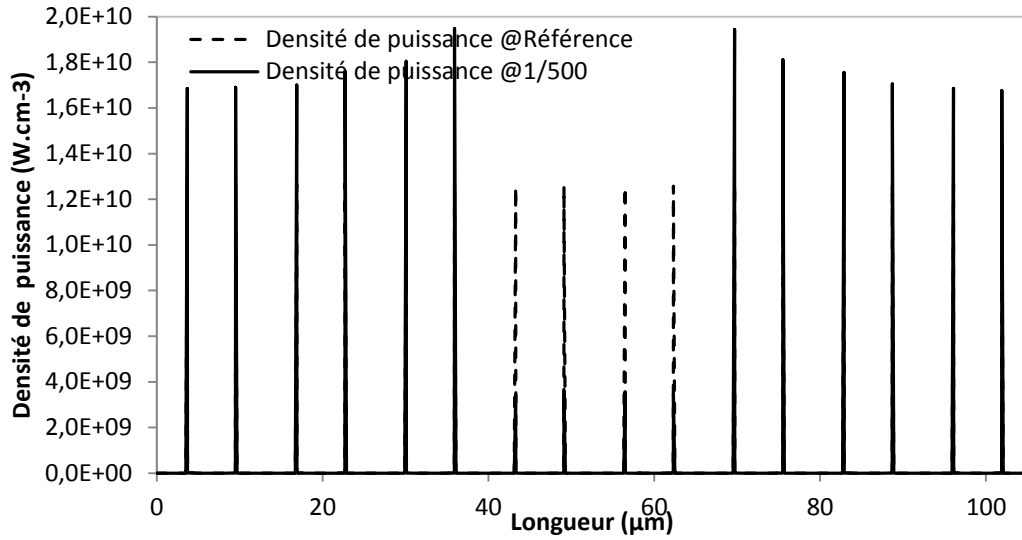


(a) NPT planar



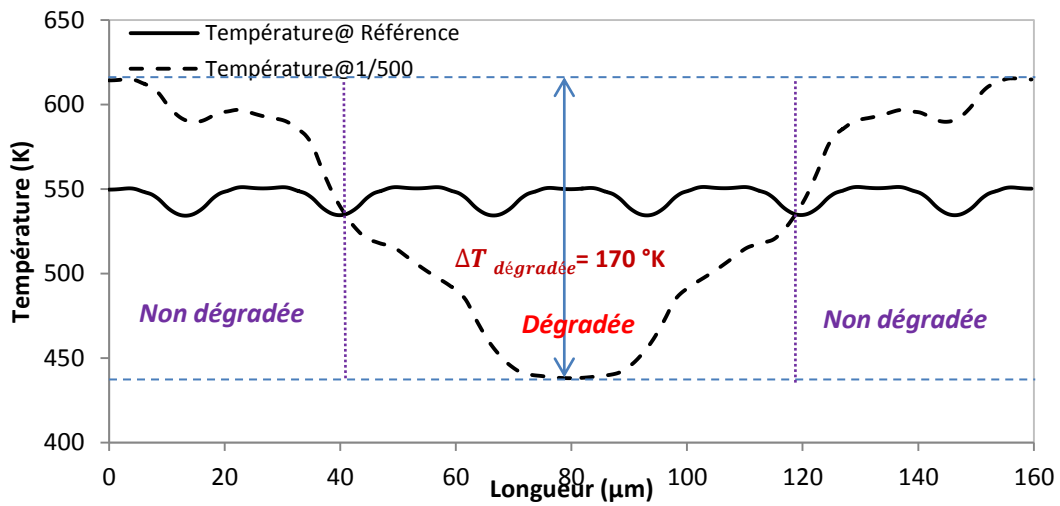
(b) SPT planar

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

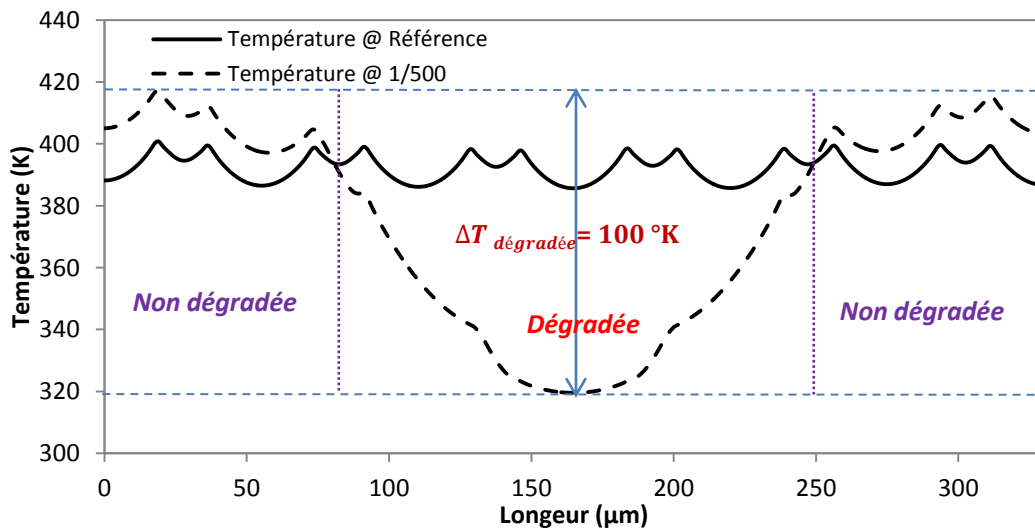


(c) NPT trench

Figure IV.48 : Evolution de la densité de puissance à une coupe 1D ($y=2\mu\text{m}$) pour r_{E1}/r_{E2} équivalent à 1 (Référence) et 1/500

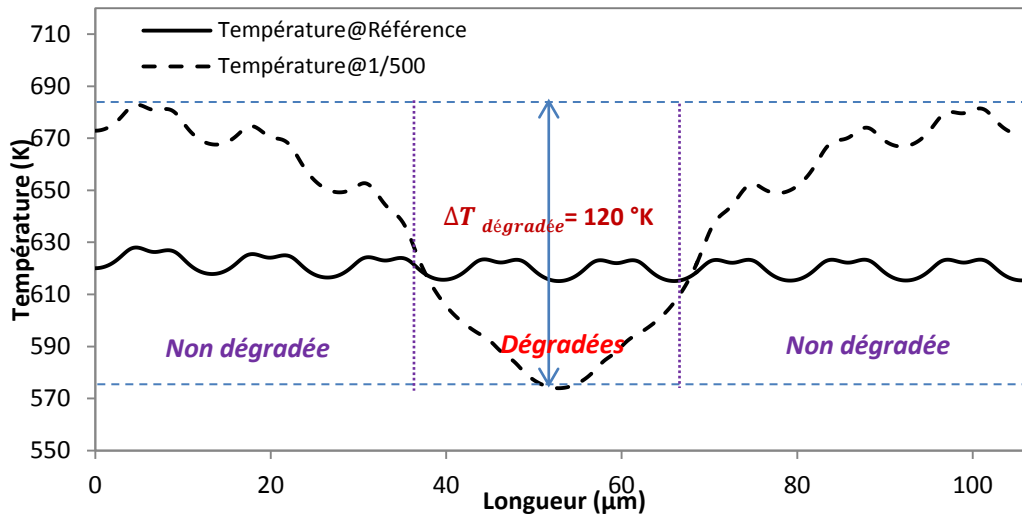


(a) NPT planar



(b) SPT planar

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire



(c) NPT trench

Figure IV.49 : Evolution de la température à une coupe ID ($y=2\mu\text{m}$) pour les structures (a) et (b) et $y=8\mu\text{m}$ pour (c) pour r_{E1}/r_{E2} équivalent à 1 (Référence) et 1/500

Ainsi, nous pouvons dire que l'analyse interne du composant après 10 μs , indique que la dégradation a un fort impact sur le comportement du composant en mode de court-circuit. En effet, le déséquilibre en courant qui résulte de la diminution du rapport de la résistance, induit une augmentation de la température sur les cellules adjacentes (cellules non dégradées). Cela peut être expliqué en considérant la *figure IV.32* qui illustre le maximum de température atteint lors du court-circuit pour chacune des structures.

Nous observons pour chacune des trois structures (*figure IV.49*), un $\Delta T_{\text{dégradée}}$ qui correspond à la différence de la température au sein des cellules non dégradées par rapport aux cellules dégradées. Nous en déduisons qu'au centre de chacune des structures l'auto-échauffement sera très faible alors qu'aux extrémités l'auto-échauffement sera élevé. Ainsi, un gradient de température se crée entre la région dégradée et celle non dégradée provoquant l'apparition de points chauds. Ces derniers peuvent être la cause de la défaillance du composant.

Nous relevons que le maximum de température diffère selon le type de technologie d'IGBTs et dans une moindre mesure du calibre en tension/courant notamment pour la structure SPT planar. Ce maximum de température nous donne une indication forte intéressante sur les conséquences d'une dégradation locale amenant à une défaillance rapide ou lente des modules IGBTs. Cela est confirmé par la *figure IV.50* qui illustre l'évolution du maximum de température à travers toute la structure en considérant la diminution du rapport des résistances.

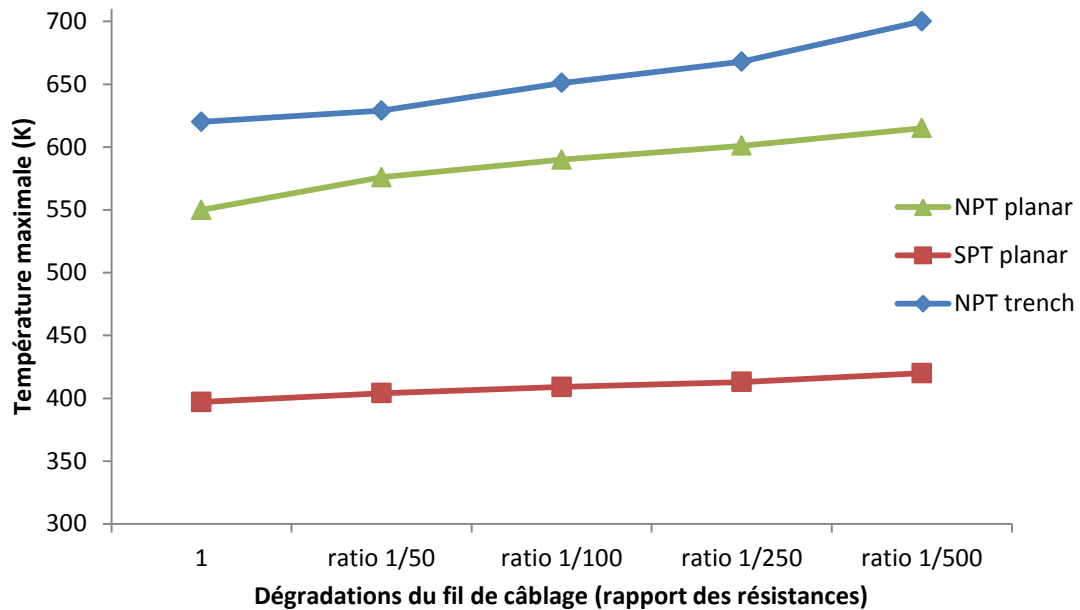


Figure IV.50 : Evolution du maximum de température à travers les trois structures pour différents rapports de résistance.

Conclusion

Dans la première partie de ce chapitre, nous avons présenté deux mécanismes de dégradations responsables de la défaillance amenant à la destruction des composants de puissance. Premièrement, l'étude a porté sur les décollements de fils de câblages sur deux technologies de puces (NPT planar et SPT planar). Nous avons suivi l'évolution des relevés électriques en mode de court-circuit et de la distribution du flux de chaleur en surface de la puce en fonction de la découpe de fils de câblage. Deuxièmement, nous avons mis en place une procédure de suivi de vieillissement en mode de court-circuit afin de mettre en avant le vieillissement de la métallisation en surface de la puce. L'objectif premier a été d'évaluer quel est l'indicateur de vieillissement nous permettant de prédire la défaillance du composant avant destruction. Le second objectif a porté sur l'étude de la destruction complète du composant. Nous avons mis en avant un mode de défaillance responsable de la destruction du composant qui n'est autre que l'emballement thermique.

La deuxième partie a porté sur la simulation par éléments finis en approche multicellulaire sur trois structures d'IGBTs de technologies différentes. L'avantage de cette approche est fort intéressant dans le cas de l'étude d'un décollement de fils de câblage ou d'un vieillissement de la métallisation. Ainsi, cette simulation en approche multicellulaire nous permet d'observer différents phénomènes tel que le déséquilibre en courant entre les cellules dégradées et non dégradées. Cela est impossible dans le cas de la simulation unicellulaire. Un des enseignements majeurs a été la quantification de la température pour chacune des trois structures modélisées. Nous avons mis en avant que le maximum de température diffère selon

IV. Impact de la dégradation du contact d'émetteur sur le comportement de l'IGBT : évolution de la signature thermique et intérêt de la simulation multicellulaire

les trois structures d'IGBTs modélisées. Ainsi, ce maximum de température peut nous renseigner sur une dégradation plus ou moins rapide des différents modules IGBTs.

En complément de l'étude expérimentale, elle nous permet de comprendre l'initiation des mécanismes de défaillance et de leur évolution au sein de la structure. En effet, une telle analyse physique permet de se focaliser sur divers paramètres afin de fournir des informations essentiels à l'industriel dans le but d'augmenter la robustesse du composant.

Conclusion générale et perspectives

Le travail de recherche développé à travers ce mémoire a porté sur la mise en place d'une nouvelle approche pour l'étude de la fiabilité des modules de puissance IGBTs. L'intérêt était de savoir si le domaine d'application des méthodes à éléments finis en interaction avec la thermographie infrarouge pouvait s'élargir aux problèmes de fiabilité en électronique de puissance. En outre, l'étude sur la défaillance des modules IGBTs faisant intervenir plusieurs phénomènes physiques, l'objectif était de savoir dans quelles mesures l'étude de vieillissement des modules IGBTs associés à la modélisation électrothermique apportent une avancée dans la compréhension de différents mécanismes de dégradation.

La première partie de ce travail a permis une présentation des différents modes de défaillance ainsi que différentes méthodes permettant d'évaluer la robustesse des composants IGBTs. Nous avons pu choisir un mode de défaillance afin de pouvoir répondre à l'étude du comportement électrothermique lors du cyclage actif des modules IGBTs. C'est dans ce cadre que nous avons choisi 3 composants IGBTs de technologies différentes pour mener à bien l'étude.

En électronique de puissance, la principale difficulté réside en l'étude des phénomènes de transports de charges dans les semi-conducteurs de type bipolaires, en particulier les IGBTs. Cela s'avère particulièrement vrai lors des phases de commutations où le comportement du composant est régi par la dynamique des charges. Le chapitre II a été dédié à la procédure d'identification des paramètres géométriques et physiques des structures semi-conductrices de différents IGBTs. A cette fin, un ensemble d'analyses de construction, incluant des microsections et des analyses SIMS ont été effectuées. C'est à partir de cet ensemble, que nous avons établi une modélisation bidimensionnelle par éléments finis de chacune des structures. La modélisation par éléments finis est un outil incontournable afin de simuler des structures semi-conductrices. La base de l'élément fini est le maillage de la géométrie de la structure qui permet la résolution de manière itérative des équations de semi-conducteur en tout point de la structure et ainsi simuler le comportement électrothermique du semi-conducteur. La validation du modèle en approche uni et multicellulaire de chacune des structures a été effective en la corroborant avec les données expérimentales en statique et dynamique.

Les modes de défaillances de l'IGBT, bien que correctement identifiés par de nombreux travaux, sont encore mal quantifiés. L'interaction entre tous les modes est encore un domaine ouvert pour comprendre la défaillance d'un module dans sa totalité. Leur étude passe alors par des essais ciblés pour exciter un mode particulier. Le chapitre III a porté sur la mise en place

d'un banc expérimental par thermographie infrarouge. Il a été question d'associer un banc de test pour l'étude de court-circuit en cyclages actifs et la thermographie infrarouge. Ainsi, la thermographie infrarouge est un outil non-destructif. Il permet de suivre l'évolution de la température en surface d'une puce par le principe du rayonnement infrarouge. En outre, cette technique de mesure permet de suivre en temps réel la signature thermique en surface des composants lors d'un vieillissement. Toutefois, cette technique présente des inconvénients quant à son instrumentation. La caméra thermique doit être reliée au banc de test afin d'établir une synchronisation. Cela permet d'acquérir des images thermiques lors du court-circuit. Malencontreusement, la synchronisation s'est avérée plus difficile que prévu en raison notamment du signal d'acquisition de la caméra supérieur au temps du court-circuit. Ce même temps d'acquisition est spécifié pour une plage de température. Ainsi, nous nous sommes affranchi de la mesure de température, et avons porté l'étude thermographique sur la distribution du flux thermique en surface de la puce.

Après la mise en place du banc expérimental, nous avons proposé dans le chapitre IV deux méthodes permettant de suivre l'évolution de la dégradation au sein des composants IGBTs. Premièrement, nous avons initié une dégradation qui s'apparente à des décollements de fils de câblage, sur différents modules d'IGBTs afin de rendre compte de l'apparition de points chauds. Deuxièmement, nous avons mis en place un protocole de suivi de vieillissement afin de suivre l'évolution de différents indicateurs tant électriques que thermiques, amenant à la défaillance des composants IGBTs. Le suivi de ces indicateurs couvre un large éventail dans la prédiction de la défaillance du composant. De ce fait, nous avons pu mettre en évidence la reconstruction de la métallisation qui est la conséquence d'une accumulation de la chaleur au niveau de la puce. Etant donné que l'analyse expérimentale ne nous suffit pas à percevoir des phénomènes physiques au sein des structures des IGBTs, nous avons entrepris de modéliser par éléments finis en approche multicellulaire, une dégradation sur trois technologies d'IGBTs. Les résultats pertinents ont montré des phénomènes électrothermiques, tels que le déséquilibre en courant entre les cellules et l'apparition de points chauds. Selon les différentes technologies des structures IGBTs, la dégradation n'aura pas les mêmes conséquences sur la défaillance du composant. On peut d'ores et déjà émettre l'hypothèse que la dégradation amènera plus vite à la défaillance certaines structures du fait de leur structure géométrique.

La suite de ce travail passera donc forcément par une étude plus approfondie sur la thermographie infrarouge et sa quantification de la température en surface d'une puce, outre l'inconvénient lié à l'instrumentation et à ses limites d'application pour des temps relativement faibles. De la sorte, il sera nécessaire de se diriger vers une technique de mesure sans contact notamment la thermoréflexance.

L'intérêt majeur que présente cette technique est son coût relativement faible, qui s'ajoute à un dispositif simple et rapide à utiliser. Elle permet de réaliser des images thermiques plein champ avec des temps d'acquisition très faibles.

Les perspectives quant à la modélisation par éléments finis seront une résolution tridimensionnelle des composants de puissance afin de rendre compte de manière rigoureuse les phénomènes thermiques lors d'une dégradation prise sur plusieurs cellules. Tout cela en la confrontant à une étude expérimentale qui traduit une meilleure compréhension des mécanismes de dégradation et par la même la prédiction de la défaillance du composant.

Par ailleurs, le modèle numérique à éléments finis est adapté à l'analyse fine de phénomènes internes au cristal et donne une vision locale de ce qui se passe dans la ou les régions considérées. Ainsi, le lecteur comprendra que la méthode à éléments finis est destinée à la modélisation au niveau de la structure dans ses dimensions réelles et non pas à effectuer des simulations de type assemblages ou circuit. Le modèle numérique en approche multicellulaire servira avant tout à la compréhension de nouveaux phénomènes physiques complexes et à la conception de nouveaux dispositifs.

Annexes

Annexe A

- A.1 Fichier de simulation pour une structure NPT planar

```

##Structure NPT planar unicellulaire##
(sde:clear)
(sdegeo:set-default-boolean "ABA")
(sdegeo:create-rectangle (position 0 0 0.0) (position 26.6 100 0.0) "Silicon" "silicium")
(sdegeo:create-rectangle (position 0 0 0.0) (position 9 -0.120 0.0) "SiO2" "oxyde1")
(sdegeo:create-rectangle (position 17.6 0 0.0) (position 26.6 -0.120 0.0) "SiO2" "oxyde2")
(sdegeo:create-rectangle (position 0 -0.120 0.0) (position 9 -0.450 0.0) "PolySi" "grillepoly1")
(sdegeo:create-rectangle (position 17.6 -0.120 0.0) (position 26.6 -0.450 0.0) "PolySi" "grillepoly2")

(sdegeo:create-rectangle (position 11.18 0 0.0) (position 15.42 0.360 0.0) "Silicon" "region_1")
(sdegeo:delete-region (list (car (find-body-id (position 13 0.2 0))))))

(sdegeo:insert-vertex (position 9.2 0 0))
(sdegeo:insert-vertex (position 17.4 0 0))

(sdegeo:define-contact-set "anode" 4 (color:rgb 1 0 0) "###")
(sdegeo:define-contact-set "cathode" 4 (color:rgb 1 0 0) "###")
(sdegeo:define-contact-set "grille" 4 (color:rgb 1 0 0) "###")

(sdegeo:set-current-contact-set "anode")
(sdegeo:define-2d-contact (list (car (find-edge-id (position 10 100 0)))) "anode")

(sdegeo:set-current-contact-set "grille")
(sdegeo:set-contact-boundary-edges (list (car (find-body-id (position 6 -0.275 0.0)))) "grille")
(sdegeo:set-contact-boundary-edges (list (car (find-body-id (position 20 -0.275 0.0)))) "grille")

(sdegeo:set-current-contact-set "cathode")

(sdegeo:define-2d-contact (list (car (find-edge-id (position 10.19 0 0))) (car (find-edge-id (position 11.18 0.18 0))) (car (find-edge-id (position 13.3 0.36 0))) (car (find-edge-id (position 15.42 0.18 0))) (car (find-edge-id (position 16.41 0 0)))) "cathode")

(sdedr:define-constant-profile "constantplaq" "PhosphorusActiveConcentration" 9.5e+13)
(sdedr:define-constant-profile-region "plaquette" "constantplaq" "silicium")

(sdedr:define-constant-profile "constantgrille" "PhosphorusActiveConcentration" 1e+21)
(sdedr:define-constant-profile-material "grilleplace" "constantgrille" "PolySi")

(sdedr:define-refeval-window "Anode" "Line" (position 0 100 0) (position 26.6 100 0))
(sdedr:define-refeval-window "Cathode1" "Line" (position 8.8 0 0) (position 11.18 0 0))
(sdedr:define-refeval-window "Cathode2" "Line" (position 15.42 0 0) (position 17.8 0 0))

(sdedr:define-refeval-window "CaissonP1" "Line" (position 9.4 0 0) (position 17.2 0 0))

(sdedr:define-refeval-window "CaissonP+1" "Line" (position 9.2 0.1 0) (position 17.4 0.1 0))

(sdedr:define-analytical-profile-placement "placeanode" "anodegauss" "Anode" "Negative" "NoReplace" "Eval")
(sdedr:define-gaussian-profile "anodegauss" "BoronActiveConcentration" "PeakPos" 0 "PeakVal" 3e+19 "ValueAtDepth" 1e+14 "Depth" 3 "Gauss" "Factor" 0.8)

(sdedr:define-analytical-profile-placement "placeN+1" "N+gauss1" "Cathode1" "Positive" "NoReplace" "Eval")

```

```
(sdedr:define-gaussian-profile "N+gauss1" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal" 1e+20
"ValueAtDepth" 2e+17 "Depth" 0.100 "Gauss" "Factor" 0.8)
(sdedr:define-analytical-profile-placement "placeN+2" "N+gauss2" "Cathode2" "Positive" "NoReplace"
"Eval")
(sdedr:define-gaussian-profile "N+gauss2" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal" 1e+20
"ValueAtDepth" 2e+17 "Depth" 0.100 "Gauss" "Factor" 0.8)

(sdedr:define-analytical-profile-placement "placeP1" "Pgauss1" "CaissonP1" "Positive" "NoReplace"
"Eval")
(sdedr:define-gaussian-profile "Pgauss1" "BoronActiveConcentration" "PeakPos" 0 "PeakVal" 2.5
"ValueAtDepth" 1e+14 "Depth" 4 "Gauss" "Factor" 0.8)

(sdedr:define-analytical-profile-placement "placeP+1" "P+gauss1" "CaissonP+1" "Positive" "NoReplace"
"Eval")
(sdedr:define-gaussian-profile "P+gauss1" "BoronActiveConcentration" "PeakPos" 0 "PeakVal" 3e+19
"ValueAtDepth" 2.5e+17 "Depth" 0.650 "Gauss" "Factor" 0.8)

(sdedr:define-refinement-size "mailleplaq" 5 2 0.1 0.1 )
(sdedr:define-refinement-material "placemeshplaquette" "mailleplaq" "Silicon" )
(sdedr:define-refinement-function "mailleplaq" "DopingConcentration" "MaxTransDiff" 0.5)

(sdedr:define-refeval-window "faceavntbox" "Rectangle" (position 0 0 0) (position 26.6 5 0) )
(sdedr:define-refinement-size "maillfaceavnt" 1 2 0.05 0.05 )
(sdedr:define-refinement-placement "placemeshfaceavnt" "maillfaceavnt" "faceavntbox" )
(sdedr:define-refinement-function "maillfaceavnt" "DopingConcentration" "MaxTransDiff" 0.5)

#(sdedr:define-refeval-window "polybox" "Rectangle" (position 0 -0.120 0) (position 26.6 -0.450 0) )
#(sdedr:define-refinement-size "maillpoly" 5 0.8 1 0.05 )
#(sdedr:define-refinement-placement "placemeshpoly" "maillpoly" "polybox" )

(sdedr:define-refeval-window "oxydebox" "Rectangle" (position 0 0 0) (position 26.6 -0.120 0) )
(sdedr:define-refinement-size "mailloxyde" 5 0.06 1 0.04 )
(sdedr:define-refinement-placement "placemeshoxyde" "mailloxyde" "oxydebox" )

(sdedr:define-refeval-window "grillebox" "Rectangle" (position 0 -0.120 0) (position 26.6 -0.450 0) )
(sdedr:define-refinement-size "maillgrille" 1 0.1 0.5 0.05 )
(sdedr:define-refinement-placement "placemeshgrille" "maillgrille" "grillebox" )

(sdedr:define-refeval-window "contactcathode1" "Rectangle" (position 0 0 0) (position 26.6 4 0) )
(sdedr:define-refinement-size "maillcathode1" 0.1 0.1 0.005 0.005 )
(sdedr:define-refinement-placement "placemeshcathode1" "maillcathode1" "contactcathode1" )
(sdedr:define-refinement-function "maillcathode1" "DopingConcentration" "MaxTransDiff" 0.2)

(sdedr:define-refeval-window "canalbox1" "Rectangle" (position 6.1 0 0) (position 9 0.5 0) )
(sdedr:define-multibox-size "maillcanal1" 0.08 0.08 0.005 0.005 1.1 1.1 )
(sdedr:define-multibox-placement "placecanal1" "maillcanal1" "canalbox1" )

(sdedr:define-refeval-window "canalbox2" "Rectangle" (position 17.6 0 0) (position 20.5 0.5 0) )
(sdedr:define-multibox-size "maillcanal2" 0.08 0.08 0.005 0.005 1.1 1.1 )
(sdedr:define-multibox-placement "placecanal2" "maillcanal2" "canalbox2" )

(sdedr:define-refeval-window "anodebox" "Rectangle" (position 0 100 0) (position 26.6 95 0) )
(sdedr:define-multibox-size "maillanode" 1 1 0.1 0.1 1 1.1 )
(sdedr:define-multibox-placement "placeanode" "maillanode" "anodebox" )

(sde:save-model "@tdr@")
(sde:build-mesh "snmesh" "-a -c boxmethod" "@tdr@")
```

- A.2 Fichier de commande pour une simulation statique IcVge

```
#####Caractéristique Ic(Vce)#####
File {
  Grid="@tdr@"
  Current="@plot@"
  Plot="@tdrdat@"
  Save="@save@"
  Output="@log@"
}

Electrode {
  { Name="anode" Voltage=0 }
  { Name="cathode" Voltage=0 }
  { Name="grille" Voltage=0 Barrier=-0.55 }
}

Physics {
  Temperature=330
  AreaFactor=1.3e6

  Mobility (
    HighFieldSaturation
    Enormal
    DopingDependence
    PhuMob
  )
  EffectiveIntrinsicDensity(BandGapNarrowing (Slotboom))
  Recombination (
    Auger
    SRH(DopingDependence TempDependence)
    eAvalanche(Lackner)
  )
}

Plot {
  eDensity hDensity
  eCurrent hCurrent
  TotalCurrent/Vector
  ElectricField
  Doping
  Potential
  SpaceCharge
  eVelocity hVelocity
  BandGap BandGapNarrowing
  ValenceBandEnergy
  ConductionBandEnergy
  eMobility hMobility
  Stressxx
  AugerRecombination
  AvalancheGeneration
  hLifeTime eLifeTime
}
```

```
SRHRecombination
TotalRecombination
}

Math {
  Extrapolate
  Method=pardiso
  NotDamped=50
  Iterations=20
  RelerrControl
  Derivatives
  Number_of_Threads=4
}

Solve {
  #solution initiale#
  Poisson
  Coupled {Poisson Electron Hole}

  #rampe grille#
  Quasistationary (
    InitialStep=1e-3
    MaxStep=0.05
    MinStep=1e-9
    Increment=2
    Decrement=4

    Goal { Name="grille" Voltage=15})
    {Coupled (IncompleteNewton) {Poisson Electron Hole } }

  #rampe anode#
  Quasistationary (
    InitialStep=1e-4
    MaxStep=0.02
    MinStep=1e-10
    Increment=2
    Decrement=4

    Goal { Name="anode" Voltage=1} )
    {Coupled (IncompleteNewton) {Poisson Electron Hole } }

  Quasistationary (
    InitialStep=1e-3
    MaxStep=0.02
    MinStep=1e-10
    Increment=2
    Decrement=4

    Goal { Name="anode" Voltage=3} )
    {Coupled (IncompleteNewton) {Poisson Electron Hole } }
}
```


- A 3 Analyse SIMS

L'analyse SIMS est usuellement employée pour déterminer les profils de concentration en fonction de la profondeur d'impuretés. C'est une méthode de caractérisation chimique destructive. Elle consiste à bombarder la surface d'une cible (échantillon à analyser), placée sous vide, par un faisceau d'ions dits primaires à faible énergie (quelques keV), émis par une source.

Le fonctionnement du SIMS repose sur le régime des cascades linéaires où, sous l'effet de l'impact des ions incidents, les atomes de la cible possèdent suffisamment d'énergie pour engendrer des sous cascades avec les autres atomes du matériau. Une pulvérisation est ainsi induite lors du bombardement primaire et des collisions avec la surface. Si le bombardement est maintenu, l'échantillon sera alors érodé progressivement et très lentement. Le bombardement continu génère alors l'émission d'espèces secondaires diverses (Figure A.1) : électrons, photons, atomes et molécules neutres, ions mono et polyatomiques...

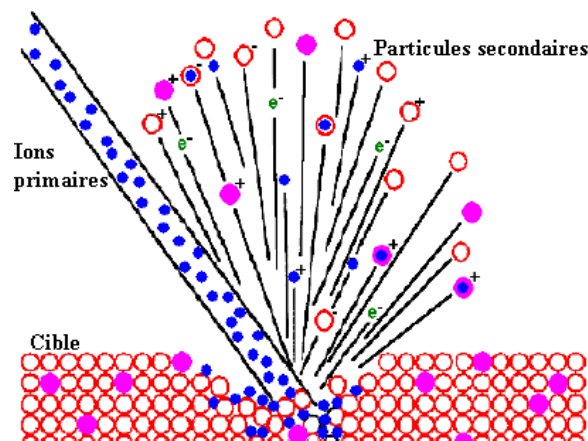


Figure A. 1 : Vue schématique de la pulvérisation de la surface et des émissions secondaires résultantes d'un échantillon soumis à un bombardement d'ions primaires incidents.

L'information recherchée pour l'analyse SIMS est contenue dans les ions secondaires qui peuvent être des ions primaires rétrodiffusés ou issus de la cible, voire une combinaison des deux. Les particules secondaires éjectées dans le vide ont une énergie trop faible (quelques dizaines d'eV) pour atteindre le spectromètre de masse et doivent alors être accélérées par une différence de potentiel. Seuls les éléments ionisés pourront être extraits au cours de l'analyse. Un paramètre fondamental de l'analyse est ainsi défini par le rendement d'ionisation. Il dépend à la fois de la nature chimique de la cible et des éléments la constituant (par exemple du Bore dans du Silicium) mais également du type d'ions primaires.

En effet, l'utilisation d'un faisceau d'ions primaires Oxygène augmente de manière significative les rendements d'ions positifs alors que sous l'effet d'un bombardement primaire Césium, on observe l'augmentation du rendement d'ions négatifs (halogènes, Phosphore, Carbone, Oxygène...). Suivant les cas, la détection d'ions secondaires positifs ou négatifs sera alors favorisée. Afin de déterminer l'information désirée, les ions secondaires générés doivent être extraits, puis triés, avant d'être collectés. Ces différentes étapes nécessitent l'intervention

de plusieurs composants. Un SIMS est généralement constitué de cinq parties principales (figure A.2):

- La colonne primaire composée de la source d'ions primaires et de l'optique de transfert ionique.
- Le porte échantillon sous vide.
- La colonne secondaire qui transfère les ions secondaires vers la zone de tri.
- Le spectromètre de masse constitué d'un secteur électrostatique (tri en énergie) et d'un secteur magnétique (tri en masse).
- Le système de détection, composé d'un second secteur électrostatique pour visualiser une image sur un écran fluorescent, ou diriger les ions secondaires vers un multiplicateur d'électrons.

Le SIMS utilisé (IMS 4fe6 fabriqué par la société CAMECA) assure l'analyse quantitative des dopants usuels des semiconducteurs avec une très grande sensibilité (par exemple Bore dans du Silicium jusqu'à $\sim 10^{13}$ atomes/cm³) et permet de travailler à très basse énergie (< 1 keV) avec une résolution en profondeur inférieure à 2 nm.

- **Appareillage et fonctionnement**

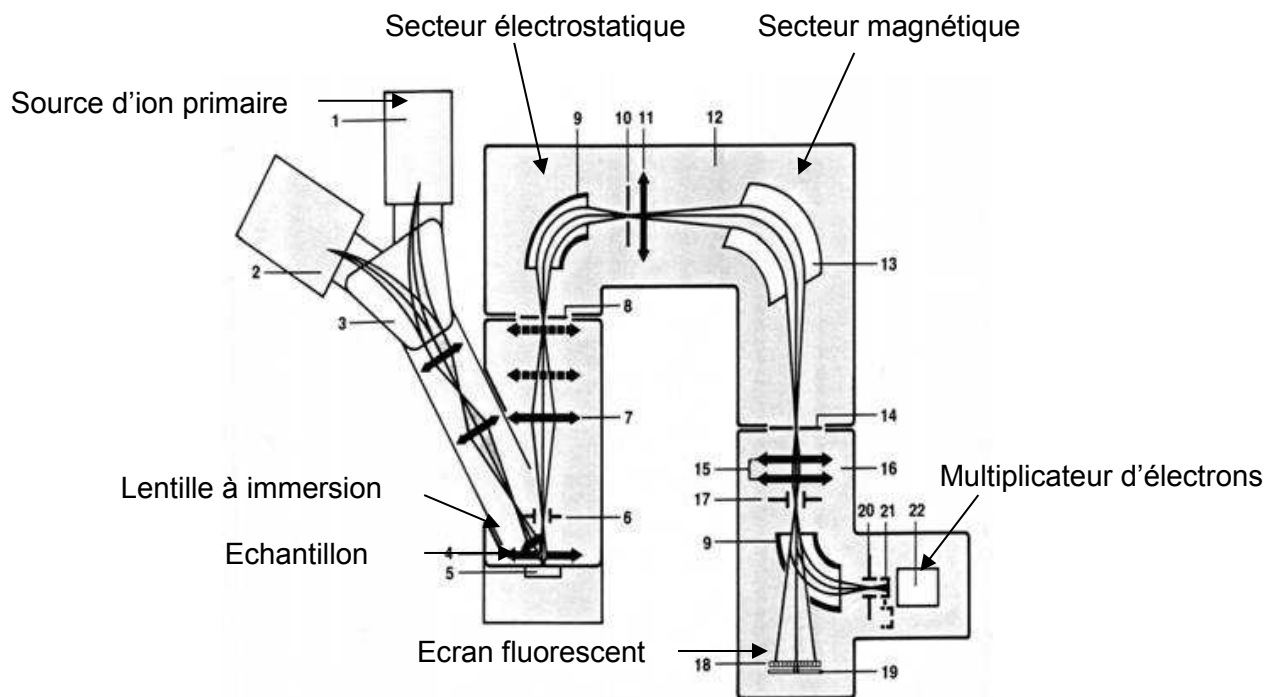


Figure A. 2 : Instrumentation et système ionique optique d'un SIMS CAMECA IMS 4f.

L'échantillon à analyser est placé dans la chambre objet sous vide et est polarisé positivement ou négativement afin de choisir la polarité des ions secondaires à extraire puisque la lentille à immersion est directement reliée à la masse. Le champ électrostatique entre l'échantillon et la lentille à immersion a pour but d'extraire les ions secondaires suivant leur polarité, mais il va également modifier l'angle d'incidence des ions primaires. L'angle d'incidence est un paramètre fondamental de l'analyse puisqu'il est directement lié aux

rendements d'ionisation, aux variations de la vitesse d'érosion et peut être à l'origine de phénomènes parasites dans certaines conditions expérimentales.

Une fois extraits et accélérés à travers la lentille à immersion, les ions secondaires sont dirigés vers le spectromètre de masse dans lequel le secteur électrostatique assure le tri des ions selon leur énergie et le secteur magnétique permet la sélection en masse des ions issus du prisme électrostatique. La régulation des champs électriques et magnétiques assure la correction des dispersions angulaires et énergétiques afin de détecter la masse désirée. Il est à noter que la résolution en masse de l'analyse SIMS est extrêmement importante, en effet, il est possible de différencier des éléments jusqu'à des écarts en masse $\Delta M/M$ voisins de 10^{-4} .

En sortie du spectromètre de masse, les ions secondaires sont dirigés vers un système de détection et un multiplicateur d'électrons permettant de transformer un faible courant ionique en un signal mesurable. Chaque cascade d'électrons secondaires créés est comptabilisée comme un coup et correspond à un ion secondaire incident. Finalement, suivant le type d'analyse désirée, le SIMS permettra d'enregistrer le spectre de toutes les espèces présentes (spectre de masses), d'établir l'intensité en coups par seconde en fonction du temps, d'une masse donnée afin d'évaluer la concentration des éléments et leur position dans l'échantillon cible, ou encore de visualiser une image sur un écran fluorescent en utilisant un détecteur d'images ioniques.

Annexe B

Modèles électro-thermique sous TCAD-SENTAURUS

La recombinaison R^{SRH} est donnée par l'équation :

$$R_{net}^{SRH} = \frac{np - n_{i,eff}^2}{\tau_p(n + n_1) + \tau_n(p + p_1)} \quad Eq. B.1$$

où :

$$n_1 = n_{i,eff} e^{\frac{E_{trap}}{kT}} \quad Eq. B.2$$

et

$$p_1 = n_{i,eff} e^{\frac{E_{trap}}{kT}} \quad Eq. B.3$$

$$\tau_c = \tau_{dop} \frac{f(T)}{g_c(F)}, c = n, p \quad Eq. B.4$$

Lorsqu'on considère le niveau de Fermi statique, l'équation devient :

$$R_{net}^{SRH} = \frac{np - \gamma_n \gamma_p n_{i,eff}^2}{\tau_p(n + \gamma_n n_1) + \tau_n(p + \gamma_p p_1)} \quad Eq. B.5$$

- **TempDep** : dépendance de la température

La durée de vie des porteurs est généralement définie comme suit :

$$\tau = \delta n / R \quad Eq. B.6$$

Avec δn : la densité de porteurs en excès dans des conditions de neutralité : $\delta n = \delta p$

Mais on peut modéliser la dépendance en température de ce paramètre comme suit pour les composants de puissance :

$$\tau(T) = \tau_0 \left(\frac{T}{300}\right)^\alpha \quad Eq. B.7$$

Ou bien en considérant une croissance exponentielle :

$$\tau(T) = \tau_0 e^{c\left(\frac{T}{300}-1\right)} \quad Eq. B.8$$

$$\tau_{SRH}(T) = \tau_{SRH}(300K) \cdot f(T) \text{ avec } f(T) = \left(\frac{T}{300}\right)^{T_\alpha} \quad Eq. B.9$$

- **DopingDep** : dépendance du dopage

La relation de Scharfetter donne la dépendance au dopage du modèle de recombinaison SRH :

$$\tau_{dop}(N_i) = \tau_{\min} + \frac{\tau_{\max} - \tau_{\min}}{1 + \left(\frac{N_i}{N_{ref}}\right)^\gamma} \quad \text{Eq. B.8}$$

Modèle de recombinaison : Auger

Le taux de recombinaison bande à bande Auger est donné par la relation :

$$R^A = (C_n n + C_p p)(np - n_{i,eff}^2) \quad \text{Eq. B.9}$$

- Dépendance de la mobilité en fonction du dopage du matériau : Mobility Doping dependence

Il s'agit du modèle de Masetti :

$$\mu_{dop} = \mu_{\min1} \exp\left(-\frac{P_c}{N_i}\right) + \frac{\mu_{const} - \mu_{\min2}}{1 + \left(\frac{N_i}{C_r}\right)^\alpha} - \frac{\mu_1}{1 + \left(\frac{C_s}{C_r}\right)^\beta} \quad \text{Eq. B.10}$$

avec :

Symbol	Parameter name	Electrons	Holes	Unit
$\mu_{\min1}$	mumin1	52.2	44.9	$\text{cm}^2/(\text{Vs})$
$\mu_{\min2}$	mumin2	52.2	0	$\text{cm}^2/(\text{Vs})$
μ_1	mul	43.4	29.0	$\text{cm}^2/(\text{Vs})$
P_c	Ec	0	9.23×10^{16}	cm^{-3}
C_r	Cr	9.68×10^{16}	2.23×10^{17}	cm^{-3}
C_s	Cs	3.34×10^{20}	6.10×10^{20}	cm^{-3}
α	alpha	0.680	0.719	1
β	beta	2.0	2.0	1

- Modèle Brooks-Hering: Carrier-Carrier Scatering

Sentaurus utilise le modèle Brooks Hering pour prendre en compte l'effet carrier-carrier scattering (μ_{ch}) et le combine avec les autres modèles de la mobilité μ_{other} de la manière suivante :

$$\frac{1}{\mu} = \frac{1}{\mu_{other}} + \frac{1}{\mu_{ch}} \quad \text{Eq. B.11}$$

avec :

$$\mu_{ch} = \frac{c_1 \left(\frac{T}{T_0}\right)^{3/2}}{\sqrt{np} \times \phi(\eta_0)} \quad \text{Eq. B.12}$$

Où:

$$\phi(\eta_0) = \ln(1 + \eta_0) - \frac{\eta_0}{1 + \eta_0} \quad \text{Eq. B.13}$$

$$\eta_0(T) = \frac{c_2}{N_c F_{-1/2}\left(\frac{n}{N_c}\right) + N_v F_{-1/2}\left(\frac{p}{N_v}\right)} \left(\frac{T}{T_0}\right)^2 \quad \text{Eq. B.14}$$

- **Modèle concernant le Bandgap : dépendance à la température :**

$$E_g(T) = E_g(0) - \frac{\alpha T^2}{T + \beta} \quad \text{Eq. B.15}$$

Avec T, la température au sein du matériau, $E_g(0)$ est l'énergie Bandgap à 0K, et α et β sont des paramètres du matériau.

$$E_g(0) = E_{g0} + \delta E_{g0} \quad \text{Eq. B.16}$$

- **Effective Intrinsic Density (Slotboom)**

La profondeur du bandgap du modèle Slotboom est donnée par l'équation :

$$\Delta E_g^0 = E_{bgn} \left[\ln\left(\frac{N_i}{N_{ref}}\right) + \sqrt{\left(\ln\ln\left(\frac{N_i}{N_{ref}}\right)\right)^2 + 0,5} \right] \quad \text{Eq. B.17}$$

- **Modèle d'avalanche : Auger**

Le taux de génération de paires électrons trous après ionisation par impact est donné par la relation :

$$G'' = \alpha_n n v_n + \alpha_p p v_p \quad \text{Eq. B.18}$$

Avec v_n et v_p les vitesses de saturation respectivement des électrons et des trous, G le coefficient d'ionisation par impact.

Annexe C

Banc expérimental en court-circuit

- Principe

Le rôle de cette partie (*figure C.1*) est de commander le composant de puissance, à savoir générer des impulsions de puissance qui permettent au composant sous test de se déclencher. L'architecture de cette commande sera orientée autour d'un circuit programmable : PIC18F452. Le choix d'une commande numérique vient du fait que les contraintes au niveau de l'impulsion générée de $10\mu\text{s}$ doivent être précises. C'est aussi pour cela que l'utilisation d'un quartz est indispensable. Pour une utilisation agréable, la partie commande, un afficheur LCD et un clavier seront implémentés.

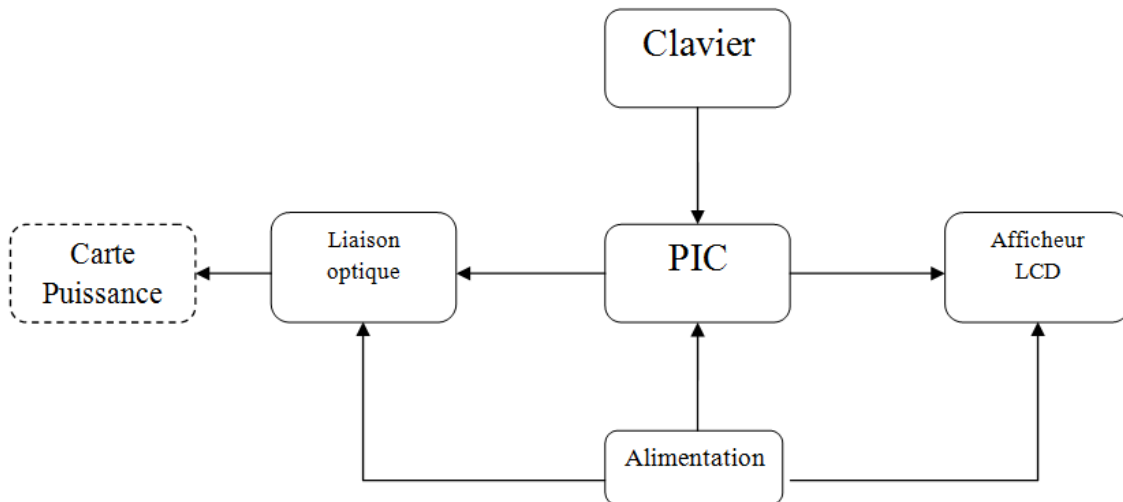


Figure C 1 : Schéma bloc partie commande.

La liaison entre les grilles des transistors et le PIC se fera par optique. Une résistance de shunt sera mise en place sur la partie puissance qui grâce à un AOP (Amplificateur Opérationnelle) monté en comparateur permettra un contrôle du courant dans le transistor testé et ainsi de détecter rapidement une surtension sur le shunt traversé par un courant. Grâce à cet ensemble, l'utilisateur pourra choisir la durée de l'impulsion (même si celle-ci sera par défaut de $10\mu\text{s}$), la durée du temps mort entre chaque impulsion et le nombre de cycle (*figure C.2*).

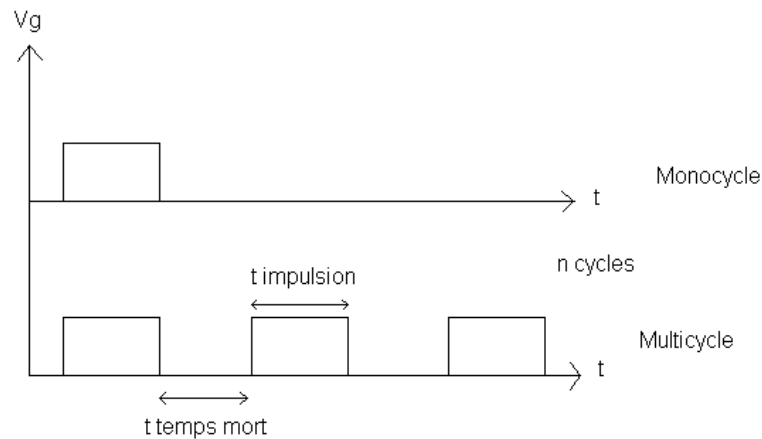


Figure C.2 : Chronogramme signal de commande du transistor

- *Programmation de la carte de commande*

La première étape fut de faire dialoguer le PIC avec le LCD en s'affranchissant des fonctions déjà faites par le logiciel MPLAB, car ces fonctions sont inaccessibles par l'utilisateur. Le LCD sera commandé en 4 bits afin de préserver 4 ports sur le pic, de plus le bit R/W sera mis à la masse afin de nous faire gagner un bit supplémentaire. Les fonctions indispensables pour le LCD :

- La fonction Initialisation du LCD
- La fonction d'écriture vers le LCD
- La fonction pour effacer l'écran du LCD
- La fonction qui permet d'écrire une chaîne de caractère sur le LCD
- Une fonction Tempo pour le LCD

Une des fonctions les plus importantes est la génération d'un signal de largeur $10\mu\text{s}$ qui se décompose en deux parties :

- Une fonction de temporisation pour la sortie qui sera scindé en 4 parties puisque dans la version actuelle du programme l'utilisateur peut choisir de faire des impulsions positives de 5 ou $10\mu\text{s}$.
- La commande de l'IGBT de protection sera exécutée grâce à une fonction d'interruption qui stoppera le programme en cours pour rentrer dans une fonction spéciale afin de bloquer le transistor de protection.

Nous décrirons les principales fonctions qui sont les plus importantes pour la réalisation de la carte de commande.

- Fonction initialisation du LCD

Voici la marche à suivre pour effectuer l'initialisation du LCD (*figure C.3*)

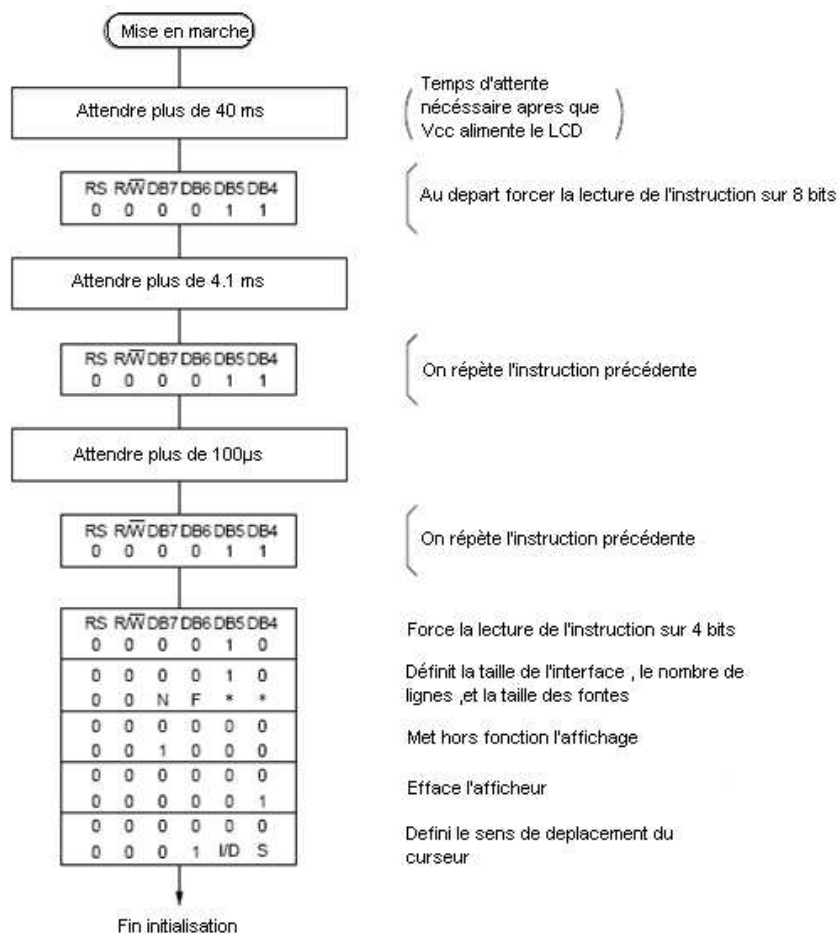


Figure C.3:Etapes de l'initialisation du LCD

- Fonction écriture du LCD

L'écriture dans le LCD se fait en 2 temps du fait que nous le commandons en 4 bits. Tout d'abord nous envoyons les bits de poids le plus fort ensuite les bits de poids le plus faible, un opérateur de décalage est nécessaire pour la réalisation de cette fonction. Pour la fonction écriture d'une chaîne de caractères, nous utiliserons une conversion implicite des caractères ascii en char. Le reste des fonctions est créé avec justement des fonctions de bases.

- Fonction temporisation du LCD

Cette fonction a pour but de faire générer des temps d'attente pour le LCD. Afin que la génération de la temporisation ne soit pas aléatoire (le PIC dans certaines circonstances peut effectuer des actions en 1, 2 ou 3 cycles, et cela n'est pas contrôlable), nous utiliserons le Timer0 du PIC. Cette fonction est décomposée en 4 sous fonctions qui doivent générer (*figure C.4*):

- Une temporisation pour l'impulsion de 5µs
- Une temporisation pour l'impulsion de 10µs

- Une temporisation pour un temps mort de $10\mu\text{s}$
- Une temporisation pour un temps mort de $15\mu\text{s}$

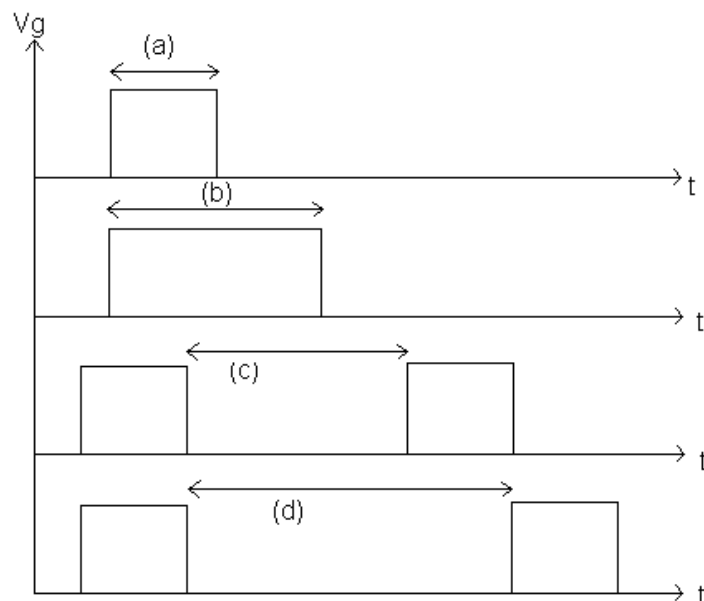


Figure C.4: Différents choix d'impulsion.

Pour les fonctions à partir de $10\mu\text{s}$, le Timer 1 est utilisé. Pour la fonction de $5\mu\text{s}$, nous procéderons en temps de cycles à cause du quartz dont la fréquence ne peut pas dépasser 40Mhz .

- *Fonction interruption*

Cette fonction se déclenche lorsqu'un évènement survient sur la broche RB0 (car c'est un port pouvant être configuré en interruption). Le but de cette fonction est de stopper le programme en cours et de bloquer le transistor de protection.

- *Partie analogique de la commande numérique et carte de commande*

L'alimentation choisie pour la partie numérique sera une alimentation de 15 V . Le choix de cette alimentation a été imposé du fait que les grilles des transistors seront commandées avec une tension maximale de 15 V . Nous utiliserons un convertisseur DC/DC du commerce pour avoir une tension de 5 V pour alimenter le PIC et ses divers composants. La liaison entre la partie numérique et la grille des transistors se fera par l'intermédiaire de fibres optiques (figure C.5). L'intérêt de la fibre optique est d'une part de pouvoir transporter le signal sur de "longues portées (50 cm)" tout en étant immunisé au bruit extérieur et sans trop l'atténuer et d'autre part de créer une isolation optique entre la carte commande et la carte puissance.

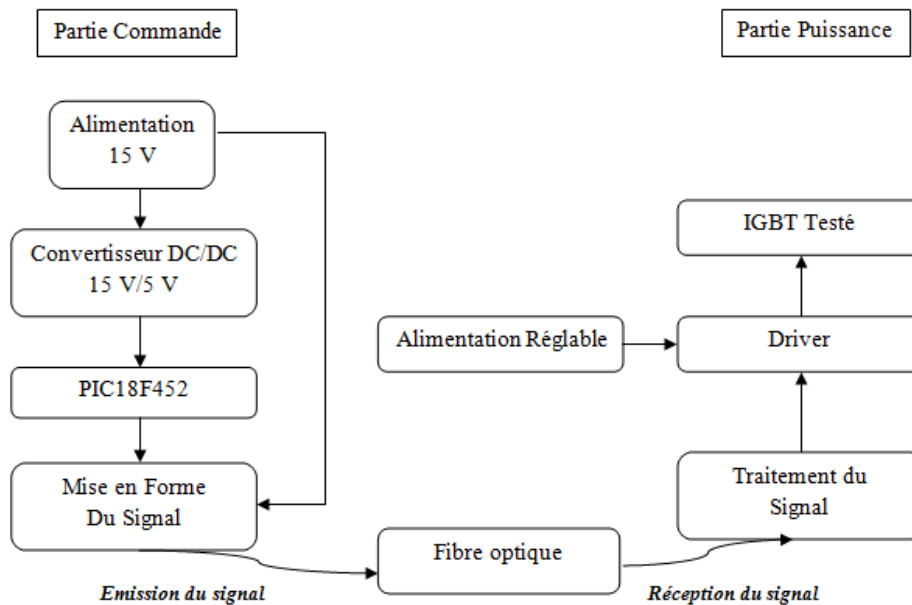


Figure C.5 : Schéma simplifié de la commande du transistor.

Pour remettre en forme le signal sortant de la diode qui est un générateur de courant, nous utiliserons un amplificateur trans-impédance pour transformer ce courant en tension puis un amplificateur non inverseur pour remettre en forme et rendre utilisable le signal reçu (comme un signal carré a une infinité d'harmoniques et que la photodiode a une capacité parasite à ses bornes, avec la résistance nous avons un filtre RC du 1^{er} ordre passe bas). Pour régler la tension sur la grille du transistor testé, nous réglerons directement la tension d'alimentation des AOP (rail to rail) avec un régulateur variable.

- *Dimensionnement du montage accompagnant la diode émettrice*

Par sécurité, on va fixer le courant à 100mA. Ce montage permet d'envoyer à la diode émettrice des impulsions commandé par le PIC à un niveau de courant plus élevé. L'avantage de ce circuit est sa rapidité dont nous détaillerons la raison ci-dessous. Nous utiliserons un montage avec un transistor (*figure C.6*) afin de contrôler le courant qui circulera dans la diode. Le transistor utilisé sera le 2N2222, avec un $\beta_{\min} = 75$ dans le pire des cas. La diode peut en continu supporter un courant de 50 mA max, mais si c'est en impulsionnelle ($\leq 10\mu\text{s}$) elle peut supporter 1A.

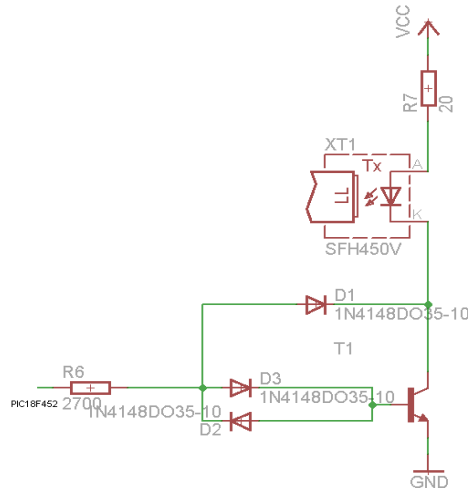


Figure C.6: Montage quasi-saturation du transistor

Grace à ce montage, le transistor se retrouve en mode quasi-saturé, donc les charges accumulées dans sa base s'évacuent plus vite que s'ils étaient en mode saturé puisqu'il y en a moins. Ce mode de fonctionnement est nécessaire en multicycles puisque le transistor ne doit pas déformer le signal à cause d'une mauvaise évacuation de charges accumulées dans sa base. Pour commander un transistor en mode quasi-saturé, il faut éviter que V_{CEsat} soit atteint pour cela, on rajoute des diodes afin de fixer V_{CE} à $0,7V$ (V_{BE}) dans notre exemple.

- *Circuit de la partie commande du banc d'essai*

Voici le circuit de la partie commande (*figures C.7 & C.8*) à laquelle nous avons rajouté un connecteur RJ45 pour la programmation du PIC et un bouton reset. Nous avons juste réglé à peu près les temps de $10\mu s$ car ce n'est pas en sortie de cette carte que la consigne de $10\mu s$ doit être respectée mais aux bornes de la grille du transistor de puissance. Nous utiliserons un quartz de 10 Mhz pour cadencer le pic, mais grâce à une boucle à verrouillage de phase nous attendrons les 40 Mhz (fiche technique du PIC18F452).

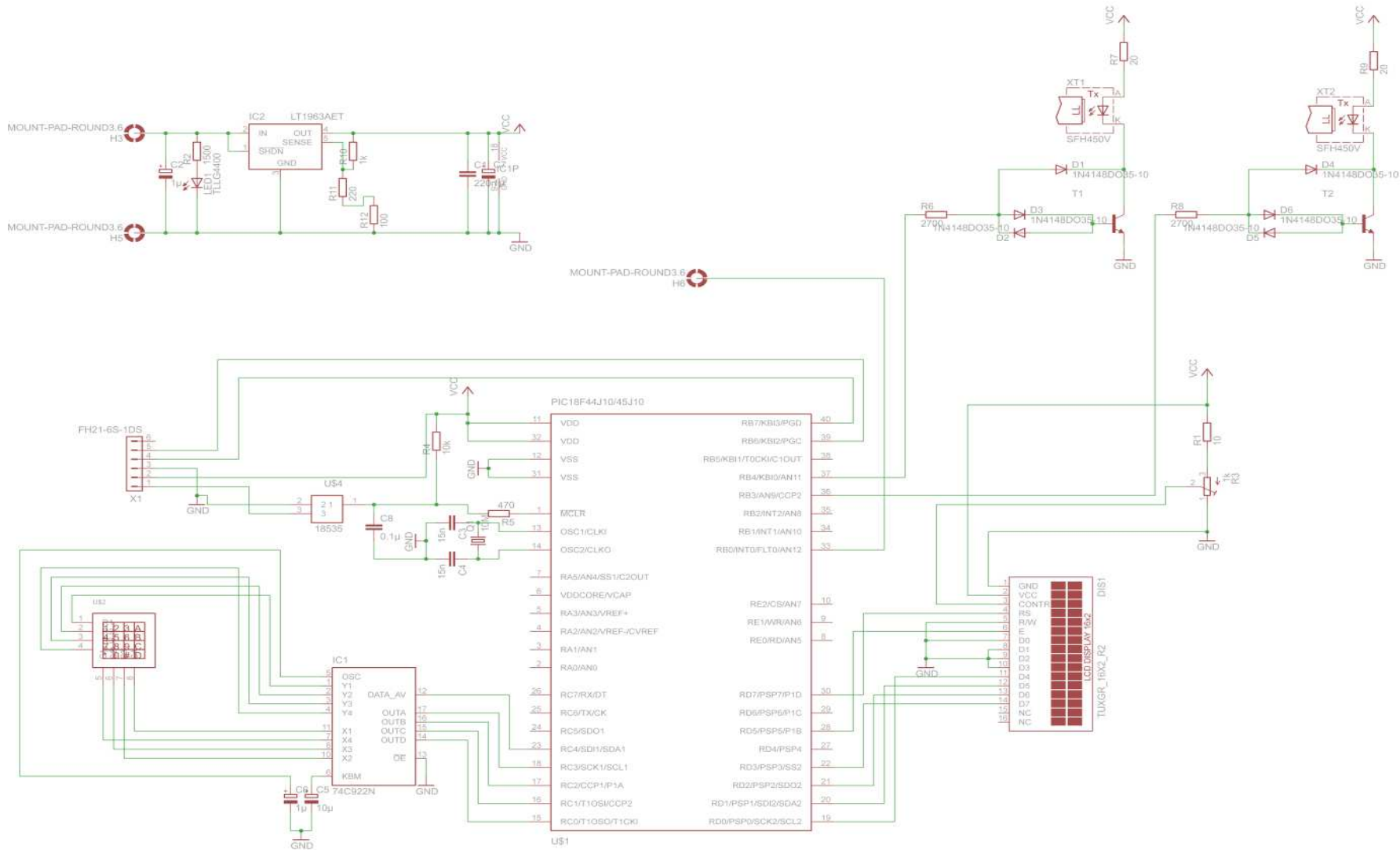


Figure C.7 : Schéma du circuit de la partie commande

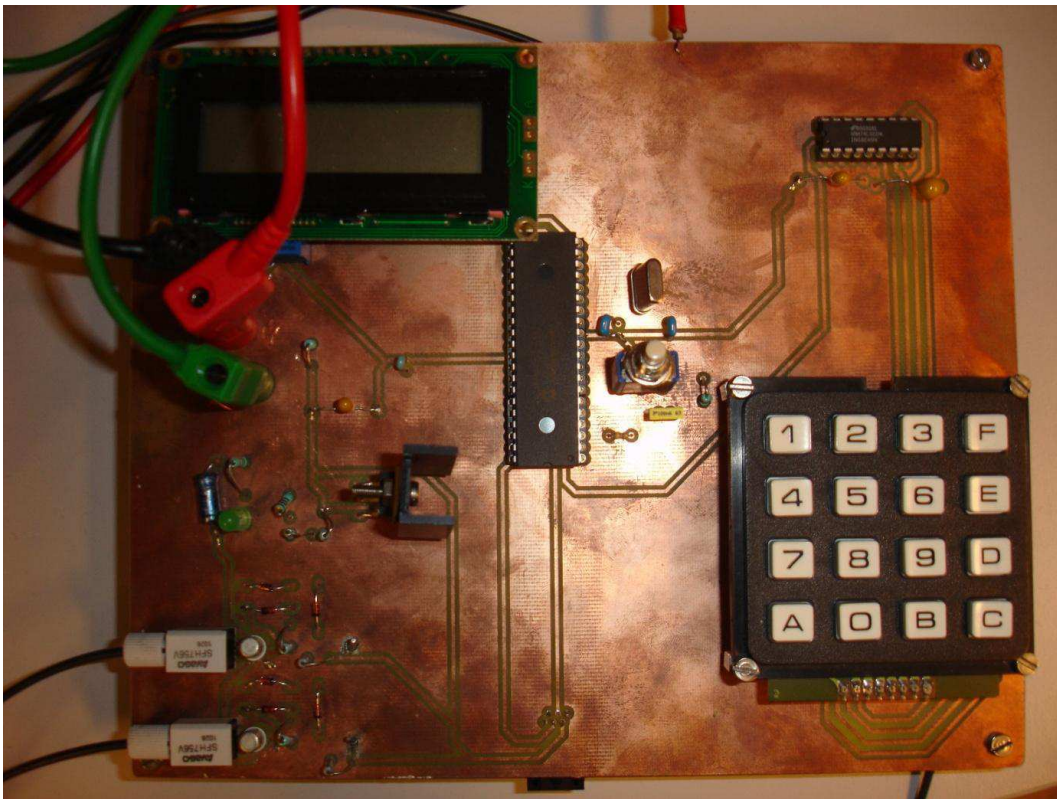


Figure C.8 : Réalisation de la carte de de commande

- Réalisation de la partie puissance

Dans cette partie, la carte dite de puissance (figure C.9) sera abordée afin de mettre en court-circuit nos modules de puissance et cela sous de fortes contraintes électriques.

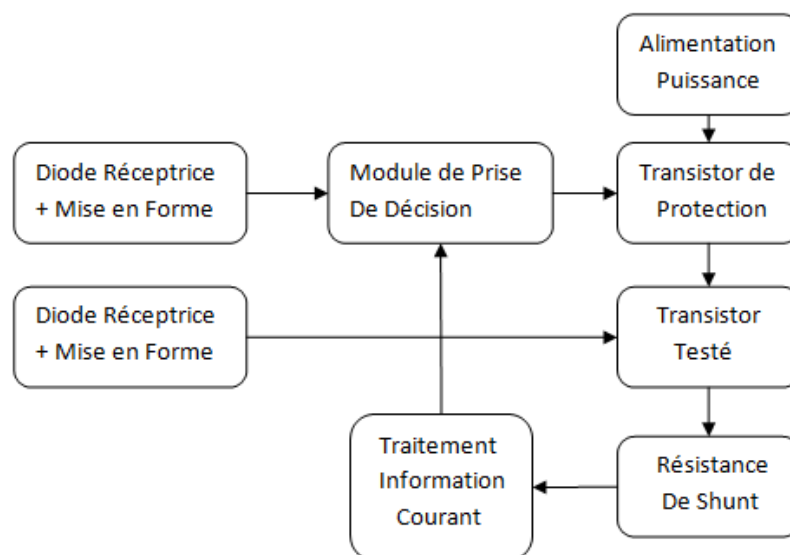


Figure C.9 : Schéma bloc simplifié Partie Puissance.

Un des points essentiels lors de la mise au point de la carte de puissance sera de relier par liaison optique la carte de puissance à la carte de commande. Pour cela des photodiodes seront utilisées afin que les informations fournies par la partie commande puissent piloter les modules sous test.

- Dimensionnement de la photodiode

La photodiode est considérée comme une source de courant (*figure C.10*), donc la première chose à faire est de convertir ce courant en tension. Nous utiliserons pour cela un montage trans-impédance. Le problème est qu'en réalité cette source de courant a une capacité parasite de 15pF. La capacité parasite liée à la résistance couplée à l'AOP donne un montage dérivateur qui est instable. La solution est d'ajouter une capacité en parallèle à la résistance pour stopper l'effet du dérivateur. Vu que le constructeur de l'AOP ne précise rien, nous utiliserons la méthode expérimentale pour dimensionner les composants. Les tests sont réalisés avec la carte numérique déjà faite et donc avec le montage de la photodiode émettrice vu plus haut.

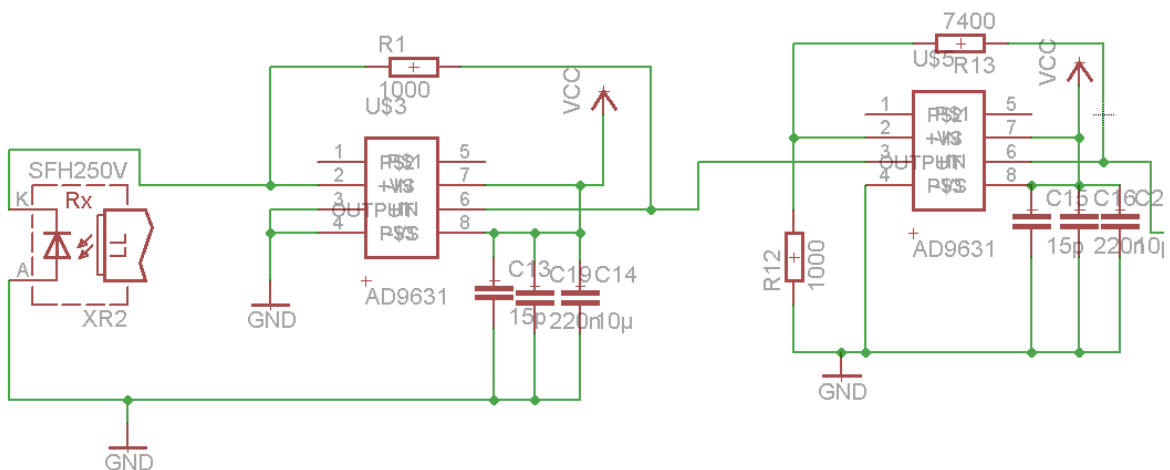


Figure C.10 : Montage de la photodiode (amplification à deux étages)

- Mise en place des minis voltmètres OEM1B

Ces minis voltmètres (*figure C.11*) peuvent mesurer des tensions jusqu'à 2000 V. Le seul problème est que ces tensions doivent être flottantes par rapport à leur alimentation. La première chose à faire est de dimensionner les composants périphériques pour qu'ils puissent mesurer des tensions de l'ordre de 20 V dans le cadre de notre application.

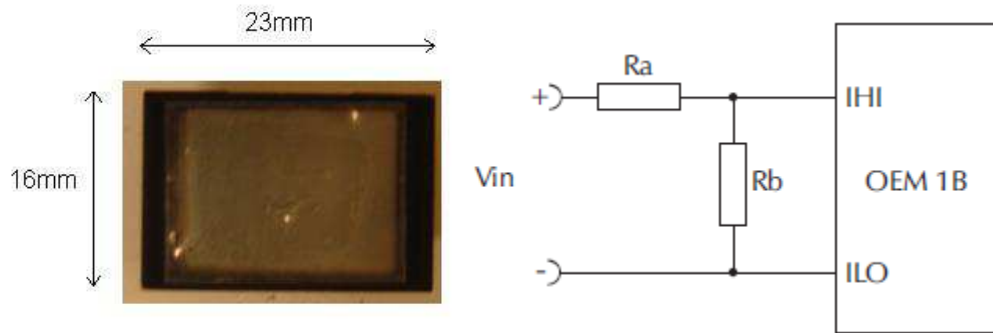


Figure C.11: Module OEM1B.

Selon la fiche technique du constructeur R_a doit être égale à $1\text{ M}\Omega$ et R_b à $10\text{ k}\Omega$. Ce qu'il nous faut, c'est un circuit capable de générer une masse virtuelle pour pouvoir alimenter le reste du circuit et ainsi les mettre aux endroits souhaités. Un convertisseur DC/DC sera utilisé pour alimenter les deux mini-voltmètres.

- Contrôleur de courant (résistance de shunt)

Nous avons donc après l'IGBT testé, une résistance de shunt qui va nous donner une tension à ses bornes qui est une image du courant traversant le transistor (*figure C.12*). Ensuite, cette tension est comparée à une tension de référence que nous fixons (c'est le courant maximum que nous souhaitons avoir). Comme l'IGBT de protection n'est pas référencier par rapport à la masse puissance, le circuit IL300 sera utilisé pour faire cette isolation (*figure C.13*). Il possède deux sorties, la deuxième sera utilisée pour retourner l'information sur le niveau de courant à la carte numérique (RB). Un comparateur pour chaque sortie est nécessaire afin de remettre en forme le signal. Nous devons donner la priorité au signal provenant de la résistance de shunt car il sera plus rapide que celui venant du PIC, pour se faire une partie logique doit être implémentée. Elle doit satisfaire l'équation logique $\overline{\text{Protect}}.\text{Num}$ où Num est le signal venant de la carte numérique et Protect le signal provenant de la résistance de shunt. La sortie de ces portes est directement connectée au driver de l'IGBT de protection.

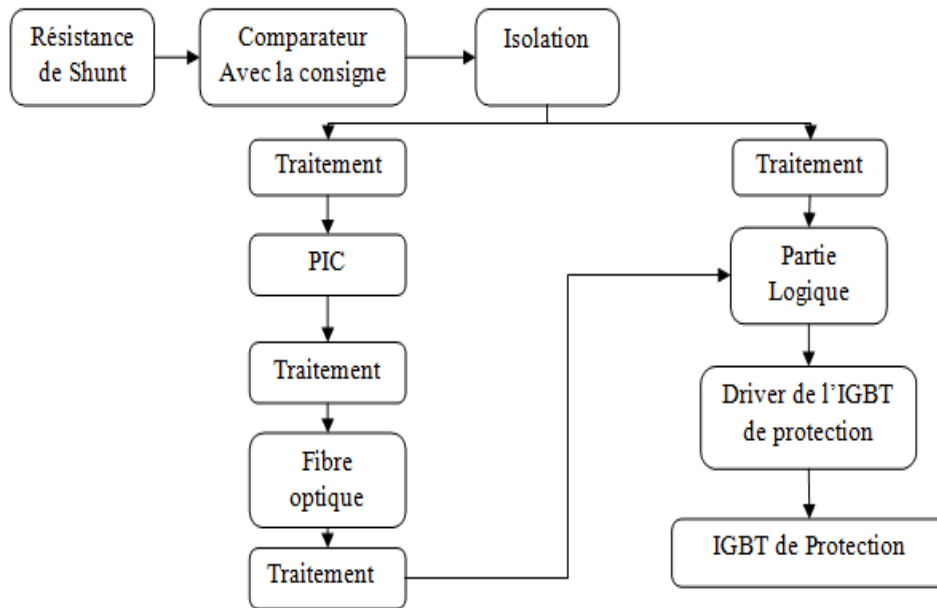


Figure C.12: Schéma Bloc Contrôleur de courant.

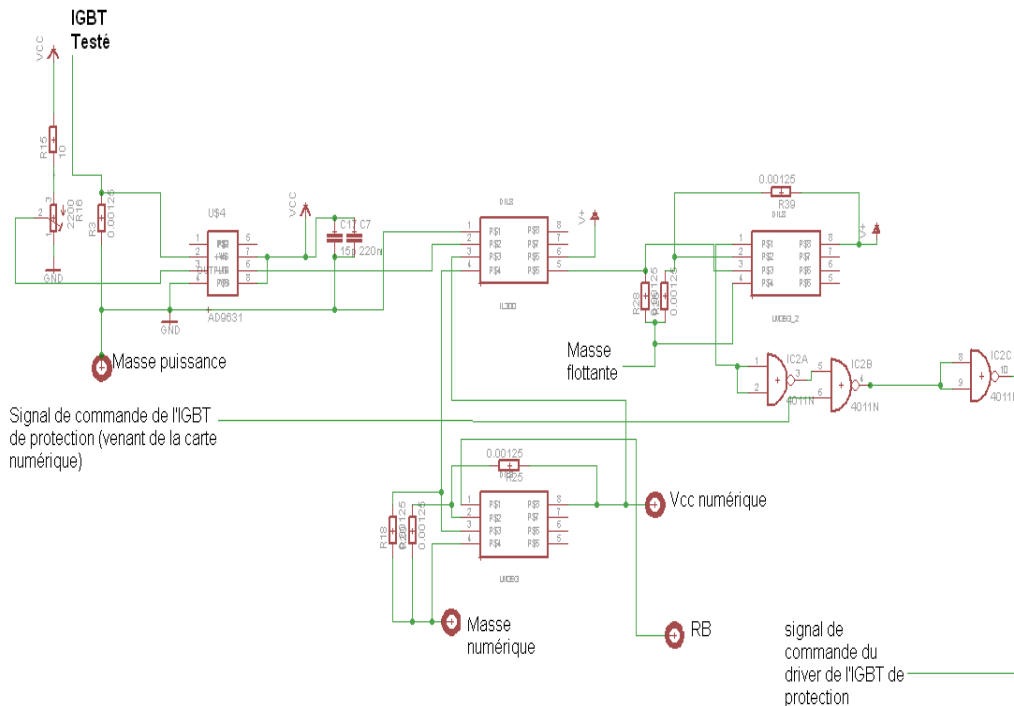
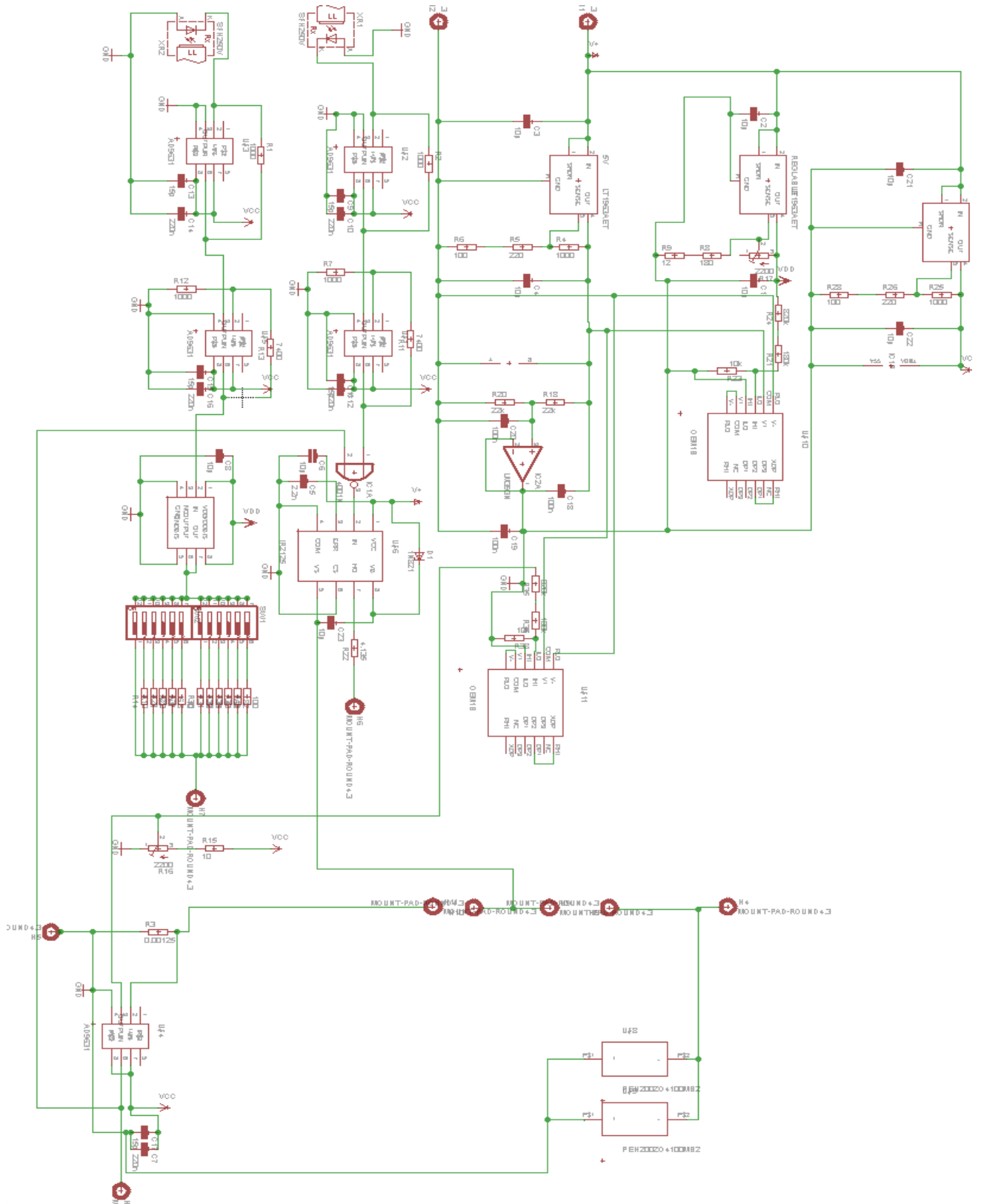


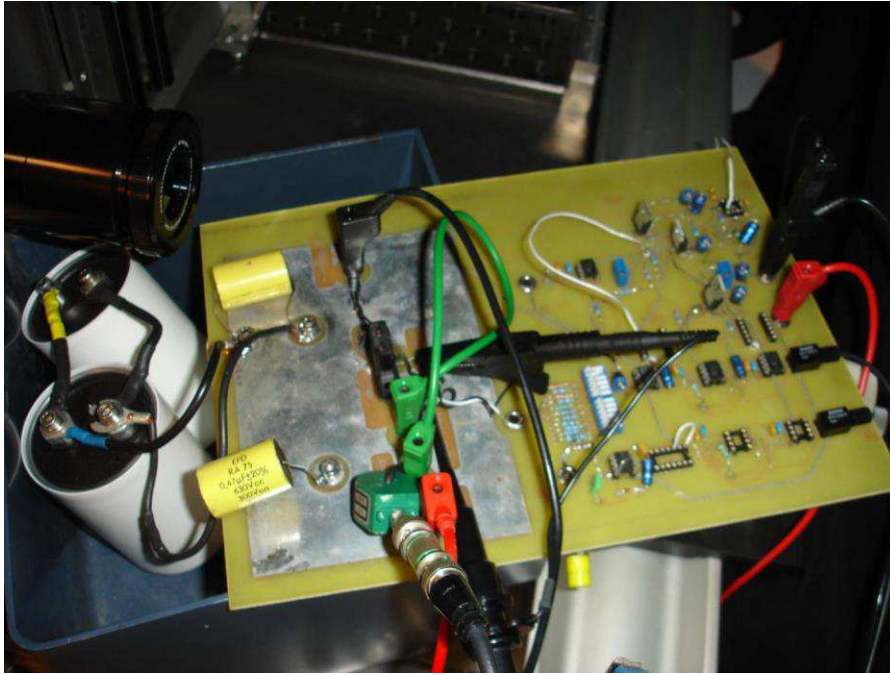
Figure C.13: Système de contrôle du courant.

Carte fonctionnelle de la partie puissance.

Ci-dessous le schéma du circuit de test de la partie puissance (figure C.14.a). Sur ce circuit de test, il a été rajouté plusieurs valeurs de résistances de grille pour l'IGBT : 0 Ω ; 1 Ω ; 2.2 Ω ; 4.7 Ω ; 6.8 Ω ; 10 Ω ; 22 Ω ; 33 Ω ; 47 Ω ; 68 Ω ; 82 Ω et 100 Ω pour voir l'influence de la résistance de grille sur le transistor. Deux condensateurs de 500 μ F/450V et 1mF/500V ont été ajoutés afin d'assurer la génération du fort courant lors de la mise en court-circuit des modules de test. Sur la figure C.14.b, la réalisation de la partie puissance avec les différents composants qui ont été dimensionnés.



(a)



(b)

Figure C.14 : schéma électrique (a) et carte de puissance (b)

La carte de puissance ainsi réalisée sera modifiée par la suite en vue de l'améliorer, notamment diminuer les inductances parasites qui ont un impact sur les formes d'ondes de courant et de tension. Comme nous le verrons en section § III.4, cette même carte de puissance sera adaptée pour la mesure par thermographie infrarouge.

Annexe D

- Spectre électromagnétique

L'énergie libérée E en Joule, sous forme radiative conditionne la longueur d'onde d'émission de la matière :

$$E = \frac{h \cdot c}{\lambda} \quad \text{C.3}$$

$h = 6.626176 \times 10^{-34}$ J.s : constante de Planck

$c = 299792458$ m.s⁻¹ : célérité de la lumière

De même, il est intéressant de rappeler que la longueur d'onde est inversement proportionnelle à la fréquence f en Hertz :

$$\lambda = \frac{c}{f} \quad \text{A.4}$$

Cette répartition permet de classer les rayonnements en fonction de leur longueur d'onde ou inversement de leur fréquence :

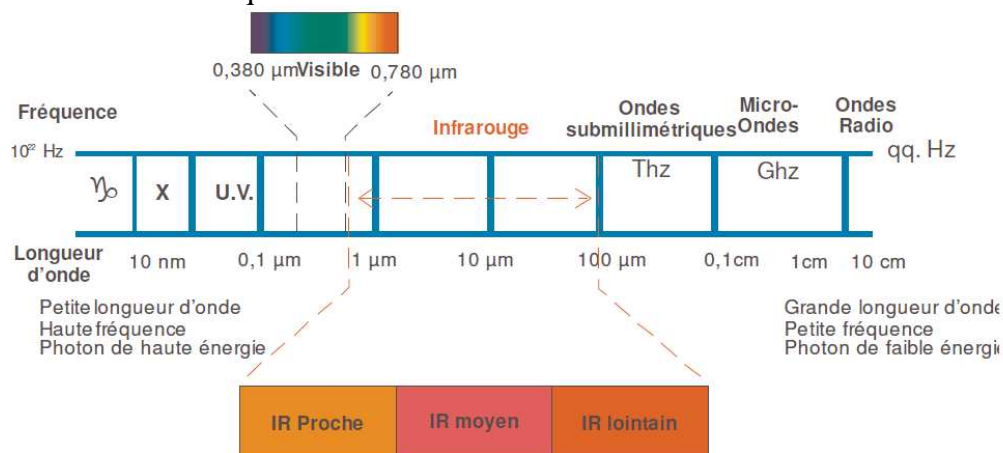


Figure D.1 : Spectre électromagnétique

La longueur d'onde du rayonnement émis croît en raison inverse de l'énergie mise en cause dans la transition. Il est important de noter à ce sujet que dans le domaine infrarouge, les longueurs d'onde sont grandes, et l'énergie radiative correspondante faible. Le spectre infrarouge est divisé en trois grandes régions suivant les détecteurs utilisables pour les déceler

Domaine spectral	Détecteurs
Infrarouge proche 0.7-2 μm	émulsions spécialisées, détecteur (AsGa)
Infrarouge moyen 3-5 μm	Photoconducteurs (InSb, InP, MCT)
Infrarouge lointain 8-14 μm	microbolomètres, photoconducteurs (MCT), Puits quantiques (QWIP)

Tableau D.1 : Différents détecteurs

- Détecteurs

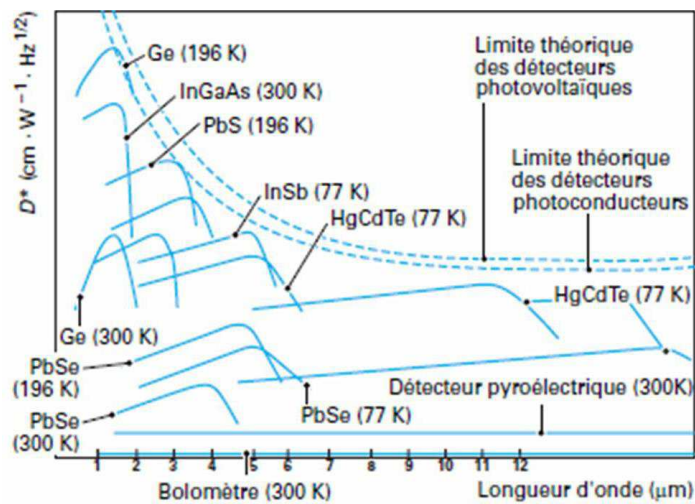


Figure D.2 : Détectivités spécifiques de quelques détecteurs

Parmi les différents matériaux, l'antimoniure d'indium (InSb) est un composant photovoltaïque très stable et sa sensibilité est constante sur une très grande dynamique. C'est le meilleur détecteur pour la bande 2 à 5 μm . De plus, par son haut rendement quantique (supérieur à 80 %), il est adapté à la thermographie rapide comme l'exige les mesures in-situ dans les microsystèmes.

- Emissivité des matériaux

Matériaux	Température (°C)	Émissivité
Ciment	0 à 200	0,96
Papier	38 à 371	0,93
Ardoise	20	0,72
Asphalte	38	0,93
Basalte	20	0,72
Brique rouge rugueuse	21	0,93
Brique réfractaire	1 000	0,38
Porcelaine	22	0,92
Coton (vestimentaire)	20	0,77
Verre poli	0 à 93	0,92 à 0,94
Granit	21	0,45
Glace lisse	0	0,97
Glace rugueuse	0	0,98
Peinture bleue à base de Cu_2O_3	24	0,94
Peinture blanche à base de ZrO_2	24	0,95
Peinture jaune à base de PbO	24	0,90
Peinture à l'aluminium 10 % Al	38	0,52
Peinture à l'aluminium 26 % Al	38	0,30
Peinture à huile (toutes couleurs)	93	0,92 à 0,96
Verre, 1,98 mm	282	0,90
Verre, 1,98 mm	838	0,41
Caoutchouc dur	23	0,94
Caoutchouc tendre, gris	24	0,86
Sable	20	0,76
Grès rouge	38	0,60 à 0,83
Sciure de bois	20	0,75
Argile	20	0,69
Neige en fines particules	-7	0,82
Neige granuleuse	-8	0,89

Figure D.3 : Emissivité des différents matériaux

- *Spécifications de la caméra infrarouge (FLIR PHOENIX)*


<p style="text-align: center;">Tête Déportée</p> 	<p style="text-align: center;">Optiques</p>
<ul style="list-style-type: none"> - Détecteur infrarouge refroidi InSb bande 3-5 μm - Dimensions de la matrice : 320 x 256 pixels - Refroidissement par cycle Stirling, compresseur linéaire (MTBF estimé > 25 000 heures) - Résolution thermique < 0.025°C (25 mk) à +30°C (20 mk typique) - Thermo-signal numérisée sur 14 bits - Temps d'exposition variable de 9 μs à 16,5 ms - Capacité de mesure de -40°C à +350°C sans filtre, jusqu'à +2500°C avec filtre ND2 - Monture objectif type baïonnette - Cadences de prise d'images variables : Mode RDASHS => jusqu'à 345 images/seconde en pleine résolution (320x256), jusqu'à 25 kHz en format réduit (2x128) 	<ul style="list-style-type: none"> - Objectif 3-5 μm (InSb) de focale 50 mm f/2.3 Si : Ge - Objectif microscope 3-5 μm (InSb) f/2.3, grandissement 4X (résolution élémentaire de 7,5 μm à la distance de travail de 12,75 mm) - Objectif microscope 3-5 μm (InSb) f/2.3, grandissement 1X (résolution élémentaire de 30 μm, à la distance de travail de 61,20 mm)

Tableau D.4 : Données de la caméra

Table des Figures

I.2	<i>Gamme d'application des divers composants en fréquence et en puissance apparente.</i>	13
I.2	<i>Tenue en tension pour une jonction pn (modèle unidimensionnel)</i>	14
I.3	<i>Structure de base d'un IGBT multicellulaire de type NPT</i>	16
I.4	<i>Circuit équivalent en statique pour l'IGBT</i>	17
I.5	<i>Comparaison entre les structures des IGBTs: Punch-through (PT), non-punch-through (NPT)</i>	19
I.6	<i>Transistor npn parasite et thyristor parasite</i>	20
I.7	<i>Représentation : a) d'une structure Trench avec couche tampon et flux de courants, b) des résistances dans une structure planar</i>	23
I.8	<i>Structure de l'IGBT FS</i>	24
I.9	<i>Structure classique d'un assemblage dans un module</i>	25
I.10	<i>Différents types de cyclages actifs</i>	26
I.10	<i>Dégradation des fils de câblages : (a) Décollement (b) Fissures [35]</i>	29
I.12	<i>Reconstruction de la métallisation d'émetteur d'un transistor IGBT après cyclage actif [43]</i>	29
I.13	<i>Apparition de fissures dans la céramique sous la métallisation après un cyclage thermique passif variant de -30°C à 180°C (à gauche), agrandissement au niveau de la fracture (à droite) [45]</i>	30
I.14	<i>Formes d'ondes de la commutation de l'IGBT sous charge inductive.</i>	32
I.15	<i>Formes d'ondes à la fermeture d'un composant IGBT sous charge inductive avec diode de roue libre [53].</i>	33
I.16	<i>Altération du profil du champ électrique dans des conditions de SOA [53].</i>	33
I.17	<i>Formes d'ondes à l'ouverture d'un composant IGBT sous charge inductive avec diode de roue libre [54].</i>	34
I.18	<i>Exemples d'aires de sécurités RBSOA fournies par Mitsubishi pour des composants 250V, 600V, 1200V 1400V et 1700V [54].</i>	35
I.19	<i>RBSOA d'un IGBT en fonction du gain en courant de la structure PNP [58].</i>	35
I.20	<i>Schémas électriques et formes d'ondes de mise en mode de court-circuit d'un IGBT dans (a) : le cas d'une commutation d'un IGBT en mode de court-circuit. (b) : mise en court-circuit d'une charge mettant en mode de court-circuit un composant préalablement à l'état passant.</i>	36
I.21	<i>Exemple d'aire de sécurité SCSOA fournie par Mitsubishi pour des composants 600V [47].</i>	37
I.22	<i>Différents modes de défaillances en mode de court-circuit.</i>	37
I.23	<i>UISSOA d'IGBT 1200V de type NPT pour différentes valeurs de température à courant d'anode de 30A [60].</i>	38
I.24	<i>UISSOA d'IGBT 1200V de type PT pour différentes valeurs de température à courant d'anode de 30A [60].</i>	39
I.25	<i>(a) Schéma de principe d'un banc de test de type UIS, (b) Allure des signaux attendus.</i>	40
I.26	<i>Commutation de l'IGBT BUP314 en mode UIS pour différentes températures</i>	41
I.27	<i>Commutation de l'IGBT IRGPH50F en mode UIS pour différentes température</i>	41
I.28	<i>Circuit utilisé pour étudier la commutation dure de l'IGBT sans influence de la diode de roue libre [66].</i>	43
I.29	<i>Fonctionnement du circuit de test</i>	43

I.30	<i>Schéma de principe du banc de test en court-circuit [63].</i>	44
I.31	<i>Photographie banc de test en mode de court-circuit.</i>	45
I.32	<i>Formes d'ondes $V_{GE} - I_C$ à l'ouverture du courant de court-circuit, (IGBT SGW15N60, $T_C = 25^\circ\text{C}$, $U_{DC} = 405\text{V}$, $R_{GOFF} = 1,2\text{k}\Omega$).</i>	46
I.33	<i>Formes d'ondes $V_{CE} - I_C$ à l'ouverture du courant de court-circuit, (IGBT SGW15N60, $T_C = 25^\circ\text{C}$, $U_{DC} = 405\text{V}$, $R_{GOFF} = 1,2\text{k}\Omega$).</i>	46
I.34	<i>Circuit test utilisé pour la commutation en court-circuit de l'IGBT</i>	47
I.35	<i>(a) Mesure et simulation en court-circuit de l'IGBT. (b) Différents courant simulés en court-circuit.</i>	47
I.36	<i>Exemples de bancs de test en cyclage actif [73] [74] [75].</i>	49
I.37	<i>Dispositif expérimentale [76].</i>	50
I.38	<i>(a) Circuit de test (b) allure des formes d'ondes [76].</i>	50
I.39	<i>Observation MEB d'un transistor IGBT avant cyclage (a), après cyclage (b) [78].</i>	52
I.40	<i>Evolution de la résistance réduite et du courant de saturation en fonction du nombre de cycles, mise en évidence des différents phénomènes pour un cyclage à énergie intermédiaire [78].</i>	53
I.41	<i>Courbe schématique de robustesse au court-circuit d'un transistor IGBT NPT planar [72].</i>	54
II.1	<i>Procédure de suivi pour la validation du modèle.</i>	58
II.2	<i>Observation optique de la puce.</i>	59
II.3	<i>Observation au microscope optique de la puce face avant.</i>	60
II.4	<i>Vues optiques après section (a), révélations chimiques de la puce, (b) et (c).</i>	61
II.5	<i>Vues MEB après section et révélations chimiques de la puce.</i>	61
II.6	<i>Cellule d'une structure planar IGBT NPT (Non punch Through).</i>	62
II.7	<i>Observation externe de la puce.</i>	63
II.9	<i>Observations d'une cellule au MEB après section et révélations chimiques.</i>	64
II.10	<i>Cellule d'une structure trench IGBT NPT (Non punch Through).</i>	64
II.11	<i>Vue optique externe de la puce (a) détails entre la grille et l'émetteur (b).</i>	65
II.12	<i>Observations optique après micro section et révélations chimiques (a), (b) face avant, (c) face arrière.</i>	66
II.13	<i>Observations d'une cellule au MEB (a) face avant (b) face arrière.</i>	67
II.14	<i>Cellule d'une structure IGBT SPT (Son Punch Through).</i>	67
II.15	<i>Profils SIMS avant et après calibrations des signaux bruts.</i>	68
II.16	<i>Exemple de conditions d'analyse pour a) une faible profondeur et b) une forte profondeur.</i>	69
II.17	<i>Concentration des dopants en fonction de la profondeur en face arrière (a) $45\ \mu\text{m}$ (b) $1\ \mu\text{m}$</i>	70
II.18	<i>Concentration des dopants en fonction de la profondeur en face avant.</i>	70
II.19	<i>Concentration des dopants en fonction de la profondeur en face arrière (a) $60\ \mu\text{m}$ (b) $5\ \mu\text{m}$.</i>	71
II.20	<i>Concentration des dopants en fonction de la profondeur en face avant.</i>	72
II.21	<i>Exemple d'une structure unicellulaire 2D d'une puce IGBT pour la modélisation.</i>	75
II.22	<i>Approche multi-physique/multi-échelle pour la modélisation.</i>	75
II.23	<i>Deux maillages plans avec leurs nœuds.</i>	77
II.24	<i>Quelques types d'éléments bidimensionnels courants.</i>	78
II.25	<i>Procédure de validation mise en place.</i>	80
II.26	<i>Caractéristique statique obtenue sur un traceur TEKTRONIX 371a.</i>	81

II.27	<i>Structure unicellulaire de l'IGBT NPT planar avec dimension et dopage (c) avec maillage.</i>	81
II.28	<i>Profile de dopage suivant (a) (x-x') et (b) (y-y').</i>	82
II.29	<i>Simulation et caractérisation d'IcVge pour 25°C et 125°C.</i>	83
II.30	<i>Simulation et caractérisation de la tenue en tension pour 25°C.</i>	83
II.31	<i>Simulation et caractéristique de Ic(Vce) pour Vg=9 V et 15 V à 25°C.</i>	84
II.32	<i>Simulation et caractéristique d'Ic (Vce) pour Vg=9 V @25°C-125°C.</i>	84
II.33	<i>Structure unicellulaire avec dimension, (a) et (b), dopage avec maillage, (c).</i>	85
II.34	<i>Profile de dopage suivant (a) (x-x') et (b)(y-y').</i>	86
II.35	<i>Simulation et caractérisation d'IcVge pour 25°C et 125°C.</i>	86
II.36	<i>Simulation et caractéristique de la tenue en tension pour 25°C.</i>	87
II.37	<i>Simulation et caractéristique de Ic(Vce) pour Vg=9 V et 15 V à 25°C.</i>	87
II.38	<i>Simulation et caractéristique d'Ic (Vce) pour Vg=9 V 125°C.</i>	88
II.39	<i>(a) et (b) Structure unicellulaire avec dimension et dopage (c) avec maillage.</i>	89
II.40	<i>Profile de dopage SPT planar suivant (a) (x-x') et (b) (y-y').</i>	89
II.41	<i>Simulation et caractérisation d'IcVge pour 25°C et 125°C.</i>	90
II.42	<i>Simulation et caractéristique de la tenue en tension pour 25°C.</i>	90
II.43	<i>Simulation et caractéristique de Ic(Vce) pour Vg=9 V et 15 V à 25°C.</i>	91
II.44	<i>Simulation et caractéristique d'Ic (Vce) pour Vg=9 V à 25°C&125°C.</i>	91
II.45	<i>Exemple d'une structure simulée avec les conditions thermiques aux limites.</i>	92
II.46	<i>Schéma du circuit de test utilisé pour la simulation en commutation d'une structure IGBT.</i>	93
II.47	<i>Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure NPT planar à 25°C.</i>	94
II.48	<i>Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure NPT planar à 125°C.</i>	95
II.49	<i>Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure NPT trench à 25°C.</i>	96
II.50	<i>Simulation en mode de commutation sous-charge inductive en phase d'ouverture et de fermeture de la structure NPT trench à 125°C.</i>	97
II.51	<i>Simulation en mode de commutation sous-charge inductive en phase de d'ouverture et de fermeture de la structure SPT planar à 25°C.</i>	98
II.51	<i>Simulation en mode de commutation sous-charge inductive en phase de d'ouverture et de fermeture de la structure SPT planar à 125°C.</i>	99
II.53	<i>Schéma de principe du circuit de test de test utilisé pour la simulation en court-circuit d'une structure IGBT.</i>	100
II.54	<i>Simulation unicellulaire NPT planar en mode de court-circuit.</i>	101
II.55	<i>Simulation unicellulaire SPT planar en mode de court-circuit.</i>	102
II.56	<i>Simulation unicellulaire NPT trench en mode de court-circuit.</i>	102
III.1	<i>Circuit de test en mode de court-circuit.</i>	107
III.2	<i>Formes d'ondes du courant de collecteur et des tensions de grille.</i>	107
III.3	<i>Banc de test expérimental.</i>	108
III.4	<i>Formes d'onde de la structure NPT planar pour différentes valeurs de Vce et pour Rg= 10 Ohms.</i>	109
III.5	<i>Relevé de la tension Vce en fonction de différentes résistances de grille du module IGBT NPT planar.</i>	110
III.6	<i>Relevé du courant Ice en fonction de différentes résistances de grille du module</i>	110

	<i>IGBT NPT planar.</i>	
III.7	<i>Relevé du courant Ice et de la tension Vce pour différentes valeurs de Rg du module IGBT SPT planar.</i>	112
III.8	<i>Allures des courants et tension pour 3 modules IGBTs NPT planar identiques.</i>	113
III.9	<i>Influence de l'angle d'incidence sur l'émissivité totale directionnelle [94].</i>	117
III.10	<i>Système de principe de thermographie infrarouge.</i>	119
III.11	<i>Scène thermique vue par la caméra IR.</i>	120
III.12	<i>Schéma de principe d'une matrice de détecteur infrarouge avec le ROICs extrait de [99].</i>	122
III.13	<i>calibration de la camera.</i>	123
III.14	<i>Procédure de synchronisation de la caméra.</i>	124
III.15	<i>Banc Expérimentale de court-circuit associé à la thermographie infrarouge.</i>	125
III.16	<i>Exemple de calcul sur mesure de sinusoïde de 101 Hz avec acquisition 25 Hz. Du fait du léger décalage entre les deux fréquences, le signal mesuré reproduit fidèlement le signal d'excitation dans une base de temps dilatée [102].</i>	126
III.17	<i>Reconstitution du signal durant le court-circuit (10µs).</i>	127
III.18	<i>Synchronisation du signal à la fin du court-circuit (10µs).</i>	127
III.19	<i>Module IGBT : (a) sans dépôts de peinture (b) avec dépôts de peinture.</i>	129
III.20	<i>Mesure de l'épaisseur de couches de peinture en surface de la puce IGBT.</i>	130
IV.1	<i>Assemblages d'un module IGBT.</i>	134
IV.2	<i>Défaillance des fils de câblages dû à la fatigue thermomécanique [33].</i>	136
IV.3	<i>Stratégie de découpe adoptée sur la puce NPT planar.</i>	137
IV.4	<i>Image thermiques obtenus après 10µs de court-circuit.</i>	138
IV.5	<i>Formes d'ondes du courant Ice et de la tension Vce pour différentes coupe de fils de câblages.</i>	139
IV.6	<i>Stratégie de découpe adoptée sur la puce NPT planar.</i>	140
IV.7	<i>Image thermiques obtenus après 10µs de court-circuit.</i>	141
IV.8	<i>Formes d'ondes du courant Ice et de la tension Vce pour différentes coupes de fils de câblages.</i>	142
IV.9	<i>Métallisation de l'émetteur d'une puce d'IGBT avant et après cyclages de puissance [33].</i>	143
IV.10	<i>Module NPT trench (600V/200A).</i>	145
IV.11	<i>Procédure de suivi de vieillissement en mode de court-circuit.</i>	146
IV.12	<i>Courant Ice et tension Vce pour l'échantillon n°1 avant destruction.</i>	148
IV.13	<i>Courant Ice et tension Vce pour l'échantillon n°2 avant destruction.</i>	148
IV.14	<i>Courant Ice et tension Vce pour l'échantillon n°4 avant destruction.</i>	148
IV.15	<i>Evolution de la tenue en tension BV en fonction du nombre de cycles.</i>	149
IV.16	<i>Evolution du courant de fuite ICES en fonction du nombre de cycles.</i>	150
IV.17	<i>Evolution de la tension Vge@20A en fonction du nombre de cycles.</i>	150
IV.18	<i>Evolution de la tension Vce en fonction du nombre de cycles.</i>	151
IV.19	<i>Evolution de la surface de métallisation avant et après cyclages pour les 3 échantillons.</i>	152
IV.20	<i>Relevés du courant Ice et de la tension Vce lors de la destruction des échantillons (1&2).</i>	153
IV.21	<i>Vue Optique après destruction (a) module, (b) Zone détruite de la puce.</i>	154
IV.22	<i>Images MEB (a) avant cyclages, (b) après cyclages.</i>	155

IV.23	<i>Emplacement de fils de câblages (a) arrachés, (b) soulevés et (c) décollement et déplacement.</i>	156
IV.24	<i>Différentes prises d'images en surface de la puce.</i>	157
IV.25	<i>Images thermiques (a) avant vieillissement (b) après vieillissement.</i>	158
IV.26	<i>Soustraction d'images (1500cycles-1 cycle).</i>	159
IV.27	<i>Images thermiques (a) avant vieillissement (b) après vieillissement, (c) et (d). soustraction des deux images thermiques.</i>	159
IV.28	<i>Différentes structures IGBTs multicellulaires simulées (la défaillance sera localisée au milieu de la structure- une coupe horizontale est utilisé pour l'analyse 1D).</i>	162
IV.29	<i>Comparaison multicellulaire/unicellulaire de l'IGBT NPT en mode de court-circuit.</i>	163
IV.30	<i>Décollement de fils de câblage et fissures [128-129] et dégradation de la surface de contact après vieillissement en cyclage actif [33] [130].</i>	164
IV.31	<i>Circuit de test utilisé pour la simulation en mode de court-circuit.</i>	164
IV.32	<i>Circuit de simulation avec prise en compte de la dégradation sur les deux cellules pour le cas du NPT planar et SPT planar. Le NPT trench fait appelle à une structure à 8 cellules élémentaires.</i>	165
IV.33	<i>Evolution de la température durant le court-circuit pour r_{E1}/r_{E2} équivalent à 1 (Référence : sans dégradation) et 1/500 pour différentes structures.</i>	166
IV.34	<i>Evolutions des formes d'ondes du courant de collecteur pour différents rapport des résistances r_{E1}/r_{E2} équivalent à (1/50, 1/100, 1/250, 1/500).</i>	168
IV.35	<i>Densité de courant dans toute la structure NPT planar après 10μs de court-circuit (a) non dégradée (b) dégradée pour 1/500.</i>	170
IV.36	<i>Densité de courant dans toute la structure SPT planar après 10μs de court-circuit (a) non dégradée (b) dégradée pour 1/500.</i>	170
IV.37	<i>Densité de courant dans toute la structure NPT trench après 10μs de court-circuit (a) non dégradée (b) dégradée pour 1/500.</i>	170
IV.38	<i>Densité de courant dans la région du canal (a) cellule dégradée, (b) cellule non dégradée pour une structure NPT planar.</i>	171
IV.39	<i>Densité de courant dans la région du canal (a) cellule dégradée, (b) cellule non dégradée pour une structure SPT planar.</i>	171
IV.40	<i>Densité de courant dans la région du canal (a) cellule dégradée, (b) cellule non dégradée pour une structure NPT trench.</i>	171
IV.41	<i>Densité de puissance dans toute la structure (a) non dégradée (b) dégradée pour 1/500 pour la structure NPT planar.</i>	172
IV.42	<i>Densité de puissance dans toute la structure (a) non dégradée (b) dégradée pour 1/500 pour la structure SPT planar.</i>	172
IV.43	<i>Densité de puissance dans toute la structure (a) non dégradée (b) dégradée pour 1/500 pour la structure NPT trench.</i>	172
IV.44	<i>Distribution de la température dans toute la structure (a) non dégradée (b) dégradée pour 1/500.</i>	173
IV.45	<i>Distribution de la température dans toute la structure (a) non dégradée (b) dégradée pour 1/500.</i>	173
IV.46	<i>Distribution de la température dans toute la structure (a) non dégradée (b) dégradée pour 1/500.</i>	173
IV.47	<i>Evolution de la densité de courant à une coupe 1D ($y=2\mu$m) pour r_{E1}/r_{E2} équivalent à 1 (Référence) et 1/500.</i>	175

IV.48	Evolution de la densité de puissance à une coupe 1D ($y=2\mu\text{m}$) pour r_{E1}/r_{E2} équivalent à 1 (Référence) et 1/500.	176
IV.49	Evolution de la température à une coupe 1D ($y=2\mu\text{m}$) pour les structures (a) et (b) et $y=8\mu\text{m}$ pour (c) pour r_{E1}/r_{E2} équivalent à 1 (Référence) et 1/500.	177
IV.50	Evolution du maximum de température à travers les trois structures pour différents rapport de résistance.	178
A. 3	Vue schématique de la pulvérisation de la surface et des émissions secondaires résultantes d'un échantillon soumis à un bombardement d'ions primaires incidents.	189
A 2	Instrumentation et système ionique optique d'un SIMS CAMECA IMS 4f.	190
C 1	Schéma bloc partie commande.	194
C.2	Chronogramme signal de commande du transistor.	195
C.3	Etapes de l'initialisation du LCD.	196
C.4	Différents choix d'impulsion.	197
C.5	Schéma simplifié de la commande du transistor.	198
C.6	Montage quasi-saturation du transistor.	199
C.7	Schéma du circuit de la partie commande.	200
C.8	Réalisation de la carte de de commande.	201
C.9	Schéma bloc simplifié Partie Puissance.	201
C.10	Montage de la photodiode (amplification à deux étages).	202
C.11	Module OEMIB.	203
C.12	Schéma Bloc Contrôleur de courant.	204
C13	Système de contrôle du courant.	204
C.14	Schéma électrique (a) et carte de puissance (b).	206
D.1	Spectre électromagnétique.	207
D.2	Détections spécifiques de quelques détecteurs.	208
D.3	Emissivité des différents matériaux.	208

Table des Tableaux

I.1	Caractéristiques des différents matériaux mis en jeu dans les modules IGBT.	28
II.1	Épaisseurs des différentes couches mesurées de la puce NPT planar	62
II.2	Épaisseurs des différentes couches mesurées de la puce NPT trench	65
II.3	Épaisseurs des différentes couches mesurées de la puce SPT planar	68
II.4	Bilan des épaisseurs et des dopages des différentes couches de la puce NPT planar	72
II.5	Bilan des épaisseurs et des dopages des différentes couches de la puce NPT trench	73
II.6	Bilan des épaisseurs et des dopages des différentes couches de la puce SPT planar	73
II.7	Récapitulatif des paramètres géométriques et physiques des 3 structures validés	104
III.1	Avantages et inconvénients de la thermographie IR	114
IV.1	Différents matériaux d'un module de puissance IGBT	135
IV.2	Modules IGBTs cyclés	145
IV.3	Éléments constitutifs du module IGBT NPT trench	145
IV.4	Modules NPT trench utilisés pour le cyclages	147
D.1	Différents détecteurs	207
D.4	Données de la caméra	209

Bibliographie

- [1] http://www.swisstmeeting.ch/tl_files/images/Energy_Power/Windisch_2011ABB
- [2] H. Zeller, *Cosmic Ray Induced Failure in High Power Semi-conductor Devices* Solid State Electronics, 1995.
- [3] P. Leturcq, *Semi-conducteurs de puissance unipolaires et mixtes (partie 2)*, Techniques de l'ingénieur, traité Génie électrique, D3109, 2002.
- [4] P. Leturcq, *Physique des semi-conducteurs de puissance*, Techniques de l'ingénieur, traité Génie électrique, D3102, 1999.
- [5] B. Baliga, M. Adler, P. Gray, and R. Love, *The Insulated Gate Rectifier (IGR)*. IEEE International Electron Devices Meeting (IEDM) pp. 264-267, 1982.
- [6] Russell, J., Goodman, A., Goodman, L., and Neilson, J. *The COMFET - A New High Conductance MOS-Gated Device*. IEEE Electron Device Letters, Vol. EDL-4, No. 3, pp. 63-65, 1983.
- [7] Hefner, A., and Blackburn, D. *A Performance Trade-Off for the Insulated Gate Bipolar Transistor: Buffer Layer Versus Base Lifetime Reduction*. IEEE Transactions on Power Electronics, Vol. PE-2, No. 3, pp. 194-207, 1987.
- [8] Chang, H., and Baliga, B. *500-V n-Channel Insulated-Gate Bipolar Transistor with a Trench Gate Structure*. IEEE Transactions on Electron Devices, Vol. 36, No. 9, pp. 1824-1829, 1990.
- [9] Russell, J., Goodman, L., Goodman, A., Robinson, P., and Neilson, J. *High-Power Conductivity-Modulated FET's (COMFET's) with a p-Type Channel*. IEEE Electron Device Letters, Vol. EDL-5, No. 11, pp. 437-439, 19.
- [10] Hefner, A. *Modeling Buffer Layer IGBT for Circuit Simulation*. IEEE Transactions on Power Electronics, Vol. 10, No. 2. pp. 111-123, 1995.
- [11] Ned Mohan, T. Undeland, and W. Robbins. *Power Electronics*. John Wiley&sons, 1995.
- [12] Neaman, D. *Semiconductor physics and devices: basic principles*, 2nd ed. Tom Casson, 1997
- [13] Miller, G., and Sack, J. *A New Concept for a Non Punch Through IGBT With MOSFET Like Switching Characteristics*. IEEE Power Electronics Specialist Conference (PESC), 1989 pp. 21-25.

- [14] Iwamoto, H. *A New 1700V-IGBT Series for 690V Line Voltage*. PCIM conference Europe, 2001.
- [15] Mochizuki, K., Ishii, K., Hagino, H., and Yamada, T. *Examination of Punch Through IGBT (PT-IGBT) for High Voltage and High Current Applications*. International Symposium on Power Semiconductor Devices & ICs (ISPSD), 1997 pp. 237-249.
- [16] E.R. Motto, J.F. Donlon, H. Takahashi, M. Tabata, H. Iwamoto *Characteristics of a 1200V PT IGBT with Trench Gate and Local Life Time Control*, Proc. of IAS, pp.811-816, 1998.
- [17] Hefner, A., and Blackburn, D. *A Performance Trade-Off for the Insulated Gate Bipolar Transistor: Buffer Layer Versus Base Lifetime Reduction*. IEEE Transactions on Power Electronics, Vol. PE-2, No. 3, pp. 194-207, 1987.
- [18] H. Iwamoto, H. Haruguchi, Y. Tomomatsu, J.F Donlon, E. R. Motto, *A New Punch-Through IGBT Having a New N-Buffer Layer*, Proc. of IAS, pp.692-699, 1999.
- [19] Iwamoto, H., Tabata, M., Mochizuki, K., Thal, E., and Merfert, I. *A New 1700V-IGBT Series for 690V Line Voltage*. Power Electronics, Proceedings, pp. 405-411 June 2001.
- [20] Baliga, B. *Trends in Power Semiconductor Devices*. IEEE Transactions on Electron Devices, Vol. 43, No. 10, October, pp. 1717-1731, 1996.
- [21] M. Rahimo, *Recent Progress and Futur Trends in Power Semiconductor Devices*, ABB Switzerland Ltd, Semiconductors, 2006.
- [22] D.M. Brown, B.A. Heath, *Reactive Ion Etching of SiO₂ and Polycrystalline Silicon*, Journal of Applied Physic Letters, Vol.37, Num. 15, pp. 159-161, 1980.
- [23] M. Rahimo. *Novel Soft-Punch-Through (SPT) 1700V IGBT Sets Benchmark on Technology Curve*. PCIM conference Europe, 2001.
- [24] Pendharkar, S., and Shenai, K. *Zero Voltage Switching Behaviour of Punchthrough and Nonpunchthrough Insulated Gate Bipolar Transistors (IGBT's)*. IEEE Transactions on Electron Devices, Vol. 45, No. 8, 1998, pp. 1826-1835.
- [25] Yilmaz, H. *Cell Geometry Effect in IGT Latch-up*. IEEE Electron Device Letters, Vol. EDL-6, No. 8, August 1985.
- [26] Yilmaz, H., Benjamin, J., Dyer, R., Chen, L., van Dell, W., and Pifer, G. *Comparison of the Punch-Through and Non-Punch-Through IGBT Structures*. IEEE Electron Device Letters, Vol. IA-22, No. 3, May/June 1986.
- [27] H. Yilmaz, W. Van Dell, K. Owyang, and M. Chang, *Insulated Gate Transistor Modeling and Optimization*. International Electron Device Meeting (IEDM), 1984, pp. 274-277.

- [28] H. Yilmaz, W. Van Dell, K. Owyang, and Chang, M. F. *Insulated Gate Transistor Physics: Modeling and Optimization*, of the On-State Characteristics. IEEE Transactions on Electron Devices, Vol. ED-32, No. 12, December 1985.
- [29] A. Morozumi, et al. *Reliability Design Technology for Power Semiconductor Modules*. Fuji Electric Review, Vol.47, No.2, 54-58, 2001
- [30] H. Berg, E. Wolfgang, *Advanced IGBT modules for railway traction applications: Reliability testing*, Microelectronics Reliability. vol. 38, pp. 1319-1323, 1998.
- [31] M. Ciappa, *Lifetime Prediction on the Base of Mission Profiles*, Microelectronics reliability, vol. 45, pp. 1293-1298, 2005.
- [32] G. Lefranc, T. Licht, H.J. Schults, R. Beinert, G. Mitic, *Reliability testing of high power multi-chip IGBT modules*, Microelectronics reliability, Vol. 40, pp. 1659-1663, 2000.
- [33] M. Ciappa, *Selected failure mechanisms of modern power modules*, Microelectronics Reliability, Vol.42, n°4-5, pp.653-667, April-May 2002.
- [34] G. Coquery, G. Lefranc, T. Litch, R. Lallemand, N. Seliger, H. Berg, *High temperature reliability on automotive power modules verified by power cycling tests up to 150°C*, Microelectronics reliability, Vol. 43, pp. 1871-1876, 2003.
- [35] Y. Yamada, Y. Takaku, Y. Yagi, I. Nakagawa, T. Atsumi, M. Shirai, I. Ohnum, K. Ishida, *Reliability of wire-bonding and solder joint for high temperature operation of power semiconductor device*, Microelectronics Reliability, vol. 47, pp. 2147-2151, 2007.
- [36] M. Bouarroudj, Z. Khatir, J.P. Ousten, F. Badel, L. Dupont and S. Lefebvre. *Degradation behavior of 600 v-200 a igbt modules under power cycling and high temperature environment conditions*. Microelectronics reliability, volume 47: pages 1719-1724, 2007.
- [37] S. Ramming, P. Türkes, G. Wachutka, *Crack Mechanism in Wire Bonding Joints*, Microelectronics reliability Vol. 38, N°. 6-8, pp 1301-1305, 1998
- [38] M. Ciappa *Failure Mechanisms and Failure Analysis of Semiconductor Devices*, Proceedings of the International Course on Swiss Federal Institute of Technology (ETH), 2-4 April 1996.
- [39] M. Ciappa, *Some Reliability Aspects of IGBT Modules for High Power Applications*, Thesis ETH Zurich, 2001.
- [40] J. Schultz-Harder. *Advantages and new development of direct bonded copper substrates*. Microelectronic Reliability, volume 43, pages 359-365, 2003.

- [41] Th. Detzel, M. Glavanovics and K. Weber. *Analysis of wire bond and metallization degradation mechanisms in dmos power transistors stressed under thermal overload conditions*. Microelectronics Reliability, volume 44, pages 422-428, 2004.
- [42] J. Lutz, T. Herrmann, M. Feller, R. Bayerer, T. Licht, Raed Amro, *Power cycling induced failure mechanisms in the viewpoint of rough temperature environment*, CIPS, 2008.
- [43] S. Vanessa, F. Forest, *Ageing and Failure Modes of IGBT Modules in High-Temperature Power Cycling*, Transactions on Industrial Electronics, Vol. 58, pages:4931-4941, 2011
- [44] G. Mitic, R. Beinert, et al., *Reliability of AlN Substrates and their Solder Joints in IGBT Power Modules*, Microelectronics Reliability, Vol. 39, pages: 1159-1164, 1999
- [45] J. Schulz-Harder, *The New Standard for Direct Bonded Copper Substrates - Feature of DBC is thick solid copper conductors*, Conference PCIM, Vol. 4, pages 36-39, 2000.
- [46] M. Bouarroudj, *Etude de la fatigue thermo-mécanique de modules électroniques de puissance en ambiance de températures élevées pour des applications de traction de véhicules électriques et hybrides*. Thèse de doctorat, Ecole Normal Supérieur, Cachan, 2008.
- [47] V. Smet, *Ageing and Failure modes of iGBT power modules undergoing power cycling in high temperature environment*, Thèse de doctorat, Université de Montpellier 2, 2010.
- [48] J. Reichl, D. Berning, A. Hefner; J.-S. Lai; *Six-pack IGBT dynamic electro-thermal model: parameter extraction and validation*, Power Electronics Conference and Exposition, APEC, Nineteenth Annual IEEE vol.1, pp. 246-251, 2004.
- [49] J. Donlon, E. Motto, M. Honsberg, M. Tabata, H.Sakata; *A New 1200V Converter-Inverter-Brake (CIB) Module Family Featuring CSTBT Chips and a New 1200V High Voltage Integrated Circuit (HVIC)*, Industry Applications Conference, 41st IAS Annual Meeting. Conference Record of the IEEE Volume 2, pp. 763-769, 2006
- [50] Y. Corvisier, *Les modules IGBT*, Electronique n° 175, décembre 2006.
- [51] K.H. Hussein, G. Majurndar, S. Yoshida, H. Maekawa, *IPMs solving major reliability issues in automotive applications [intelligent power module]*, Power Semiconductor Devices and ICs, 2004. Proceedings. ISPSD '04. The 16th International Symposium on, vol., no., pp 89-92, 24-27 May 2004
- [52] Iwamoto, H.; Motto, E.; Achhammer, J.; Iwasaki, M.; Seo, M.; Iwagami, T. *New intelligent power modules for appliance motor control* , Applied Power Electronics

- Conference and Exposition, 2001. APEC 2001. Sixteenth Annual IEEE, vol.2, no., pp.1051-1056, 2001
- [53] B.J. Baliga; *Power Semiconductor Devices*; PWS Publishing Company, USA, 1996.
- [54] Mitsubishi, Using IGBT module, (1998).
- [55] M. Ishiko, K. Hotta, S. Kawaji, T. Sugiyama, T. Shouji, T. Fukami, K. Hamada, *Investigation of IGBT turn-on failure under high applied voltage operation*, Microelectronics Reliability, Volume 44, Issues 9-11, September-November, pp. 1431-1436, 2004
- [56] I. Takata, *Destruction mechanism of PT and NPT-IGBTs in the short-circuit operation—An estimation from the quasi-stationary simulations*, in Proc. 13th Int. Symp. Power Semiconductor Devices and ICs (ISPSD), Osaka, Japan, pp. 327-330, 2001.
- [57] M. Otsuki, Y. Onozawa, H. Kanemaru, Y. Seki, and T. Matsumoto, “A study on the short-circuit capability of field-stop IGBTs,” IEEE Trans. Electron Devices, vol. 50, no. 6, pp. 1525–1531, 2003
- [58] R. S. Chokhawala, J. Catt, and L. Kiraly, *A discussion on IGBT short-circuit behavior and fault protection schemes*, IEEE Trans. Ind. Applicat., vol. 31, no. 2, Mar. /Apr. pp. 256–263, 1995.
- [59] I. Takata, *Non thermal destruction mechanisms of IGBTs in short-circuit operation*,” in Proc. 14th Int. Symp. Power Semiconductor Devices and ICs (ISPSD), Santa Fe, NM, pp. 173-176, 2002.
- [60] Projet ANR-VTT FIDEA.
- [61] S.Azzopardi, *Contribution à la caractérisation et à la modélisation de l’IGBT en vue d’une hybridation destinée à fonctionner à température élevée pour le véhicule électrique*, Thèse de doctorat de l’Université de Bordeaux I, N° 1966, Décembre 1998.
- [62] M. Trivedi, K. Shenai *Turn-Off Failure of IGBT's Under Clamped Inductive Switching*. Proc. of IEEE PESC, pp. 1191-1195, 1998
- [63] S.Azzopardi et al. *A study of 600V punch-through IGBT dynamics under unclamped inductive switching*, IEEE. Applied Power Electronics Conference and Exposition, vol.2, pp. 664-669, 1999.
- [64] C. -C. Shen, A. R. Hefner, D. W. Beming and J. B. Bernstein, *Failure Dynamics of the IGBT During Turn-Off for Unclamped Inductive Loading Conditions*, IEEE Trans. Industry Application, Vol.36, pp.614-624, 2000.

- [65] J. Yedinak B. Wood, P. Shenoy, G. Dolny, D. Lange and T. Morthorst, *Optimizing 600V Punchthrough IGBT's for Unclamped Inductive Switching (UIS)*, Proceedings of ISPSD, pp.363-366, 2000.
- [66] S. Azzopardi, A. Kawamura, H. Iwamoto, *Switching performances of 1200 V conventional planar and trench punch-through IGBTs for clamped inductive load under extensive measurements*, IPEMC'00, vol.1, pp. 64-69, 2000.
- [67] A.Benmensour, *Contribution à l'étude des mécanismes de défaillances de l'IGBT sous régimes de fortes contraintes électriques et thermiques*, Thèse de doctorat de l'Université de Bordeaux I, N° 3752, Décembre 2008.
- [68] M.Trivedi, K.Shenai, *IGBT dynamics for clamped inductive switching*, IEEE. Transaction on Electron Devices, vol.45, pp. 2537-2545, 1998.
- [69] S. Azzopardi, A. Kawamura, H. Iwamoto, *Characterization of 1200V trench IGBT using local lifetime control for clamped inductive load under extensive measurements without freewheeling diode reverse recovery influence*, CIEP2000.
- [70] F. Calmon, *Participation à l'étude du comportement électrothermique des IGBT (transistors bipolaires à Grille Isolée)*, Thèse de doctorat de l'Institut National des Sciences Appliquées de Lyon, N° 95 ISAL 0055, Juillet 1995.
- [71] F.Saint-Eve, *Influence des régimes extrêmes de fonctionnement sur la durée de vie des composants semi-conducteurs de puissance*, Thèse de doctorat de l'Ecole Normale Supérieure de Cachan, Juillet 2004.
- [72] M.Trivedi, K.Shenai, *Investigation of the short-circuit performance of an IGBT*, IEEE. Transactions on Electron Devices, vol.45, pp. 313-320, 1998.
- [73] M. Held, P. Jacob, G. Nicoletti, P. Scacco, *Fast Power Cycling Test for IGBT Module in Traction Application*, IEEE, 1997
- [74] P. Cova, F. Fantini, *On the effect of power cycling stress on IGBT modules*, Microelectronics Reliability, Vol.38, pp. 1347-1352, 1998.
- [75] V.A. Sankaran, C. Chen, C.S. Avant and X. Xu, *Power Cycling Reliability of IGBT Power Modules*, Proceedings of IEEE Industry Applications Society Annual Meeting, pp. 1222-1227, October 1997
- [76] M. El Ghazouani, *Conception d'une plate-forme flexible de vieillissement haute température pour modules IGBT sous contraintes*, Ph.D. Thesis, Université Montpellier II – Sciences et Techniques du Languedoc, Montpellier, 2006.

- [77] Mohand Arab, Stéphane Lefebvre, Zoubir Khatir and Serge Bontemps. *Investigations on ageing of igbt transistors under repetitive short-circuits operations*. In PCIM. Nuremberg, 2007.
- [78] S.Pietranico, *Analyse de matériaux pour la modélisation des mécanismes de défaillance dans les modules électroniques de puissance*, Thèse de doctorat de l'Ecole Normale Supérieure de Cachan, Décembre 2010.
- [79] S. Lefebvre, Z. Khatir, F.St-Eve, *Behavior of single chip IGBT devices under Repetitive Short-Circuit Conditions*, IEEE Trans. Electron Devices, Vol. 52, n°2, February 2005.
- [80] J. Yamashita, H. Haruguchi and H. Hagino. *A study on the igbts turn-o_ failure and inhomogeneous operation*. In 6th International Symposium on Power Semiconductor Devices and Ics. Davos, Switzerland, 31 may - 2 june 1994.
- [81] M. Otsuki, Y. Onozawa, H. Kanemaru, Y. Seki and T. Matsumoto. *A study on the short-circuit capability of field-stop igbts*. IEEE Transaction On Electron Devices, volume 50(6), 2003.
- [82] B. Gutschmann, P. Kanschat, M. Münzer, M. Pfa_enlehner and T. Laska. *Repetitive short-circuit behaviour of trench-field-stop igbts*. In Proceedings of PCIM Nuremberg. 2003.
- [83] A. Ammous. *Modélisation électrothermique de l'IGBT (Transistor Bipolaire à Grille Isolée) : Application à la simulation du court-circuit*. Ph.D. thesis, INSA de Lyon, Octobre 1998.
- [84] M. Trivedi and K. Shenai. *Failure mechanisms of igbt under short-circuit and clamped inductive switching stress*. IEEE transactions on power electronics, volume 14(1) :pages 108-115, January 1999.
- [85] TCAD TOOL Suite. <http://www.synopsys.com/products/tcad/tcad.html>. Synopsys, 2006.
- [86] A. Claudio, M. Cotorogea, and M.A.Rodriguez, *Parameter extraction for physics-based IGBT models by electrical measurements*, in Proc. 33rd Annu. IEEE Power Electron. Spec. Conf., Cairns, Australia, vol. 3, pp. 1295–1300, 2002.
- [87] J. Sigg, P. Turkes, and R. Kraus, *Parameter extraction methodology and validation for an electro-thermal physics-based NPT IGBT model*, in Conf. Rec. 32nd IAS Annu. Meeting, New Orleans, LA, vol. 2, pp. 1166–1173, 1997.
- [88] R. Kraus and H. Mattausch, *Status and trends of power semiconductor device models for circuit simulation*, IEEE Trans. Power Electron., vol. 13, no. 3, pp. 452–465, May 1998.

- [89] B. Diu, C. Guthmann, D. Lederer and B. Roulet, *Physique Statistique*, (edition Hermann, 2001, paris) .
- [90] M. O. Berraies, *Modèles de composants semi-conducteurs pour la simulation des circuits en électronique de puissance*, Thèse, Université Paul Sabatier, Toulouse, France, 1998.
- [91] K. Sheng et al.: *A Review of IGBT Models*, IEEE Trans. Power Electronics, vol. 15, pp.1250-1266, Nov. 2000.
- [92] (http://www.herschel.fr/fr/herschel/pourquoi_herschel.php)
- [93] P. Fabre, *Appareillage de thermographie industrielle*, Techniques de l'ingénieur, R 2750.
- [94] MATTEÏ S., *Rayonnement thermique des matériaux opaques*, Techniques de l'Ingénieur, BE 8 210, 24p, 2005.
- [95] G. Gaussorgues. *La thermographie infrarouge : Principes, technologies, applications*, (4ème édition). Lavoisier, 1999.
- [96] MALDAGUE X. P. 2001, *Theory and Practice of Infrared Technology for Nondestructive Testing*, John Wiley & Sons, N. Y.
- [97] F. Papini and P. Gallet. *Thermographie Infrarouge : Image et Mesure. Mesures physiques*, Masson, 1994.
- [98] H. Pron and C. Bissieux. *Focal plane array infrared cameras research tools. Quantitative Infra Red Technology*, 1(2) :229–240, 2004.
- [99] H. Pron, P. Laloue, J.F. Henry, J. L'Ecolier, C. Bissieux, and F. Nigon. *Caractérisation des caméras infrarouges à matrices de détecteurs*. In 3 ème colloque Interdisciplinaire en instrumentation, pages 215–222. ENS Cachan, 2004.
- [100] A.M. Bianchi, Y. Fautrelle, and J. Etay. *Transferts thermiques*. Presses Polytechniques et Universitaires Romandes, 2004.
- [101] H. Nyquist. *Certain topics in telegraph transmission theory*. Transactions of the A.I.E.E., pages 617–644, 1928.
- [102] L.Clerjaud. *Méthode d'hétérodynage pour la caractérisation de propriétés thermophysiques par thermographie infrarouge dans une large gamme spatiale et temporelle*. PhD thesis, Université de Bordeaux, 2010.
- [103] Barreira E., De Freitas V.P., 2007, *Evaluation of building materials using infrared thermography*, Construction and Building Materials, Elsevier, vol.21, pp. 218-224.
- [104] D. Legaie. *Caractérisation photothermique et thermoélastique de matériaux d'intérêt mécanique par thermographie infrarouge*. PhD thesis, Université de Reims, 2008.

- [104] Vallon, J. (2003). *Introduction à l'étude de la fiabilité des cellules de commutation à l'IGBT sous fortes contraintes*. Thèse de doctorat, Institut National Polytechnique de Toulouse.
- [105] A. Hamidi, N. Beck, K. Thomas, and E. Herr. *Reliability and lifetime evaluation of different wire bonding technologies for high power igbt modules*. Microelectronics Reliability, 39(6-7) :1153 – 1158, 1999. European Symposium on Reliability of Electron Devices, Failure Physics and Analysis.
- [106] A. Hamidi, S. Kaufmann, and E. Herr. *Increased lifetime of wire bonding connections for igbt power modules*. In Applied Power Electronics Conference and Exposition, 2001. APEC 2001. Sixteenth Annual IEEE, volume 2, pages 1040 –1044 vol.2, 2001.
- [107] George Harman. *Wire bonding in microelectronics*. 3 edition, 2010.
- [108] M. Held, P. Jacob, G. Nicoletti, P. Scacco, and M.-H. Poech. *Fast power cycling test of igbt modules in traction application*. In Power Electronics and Drive Systems, 1997. Proceedings., 1997 International Conference on, volume 1, pages 425 –430 vol.1, may 1997.
- [109] Ramminger, S., Turkes, P. et Wachutka, G. . *Crack mechanism in wire bonding joints*. Microelectronics Reliability, 38(6-8):1301–1305,1998.
- [110] Ramminger, S., Seliger, N. et Wachutka, G. *Reliability model for wire bonds subjected to heel crack failure.*, Microelectronics Reliability, 10:1521–2125, 2000.
- [111] Farokhzad, B., Tarkes, P., Wolfgang, E. et Goser, K. *Reliability indicator for lift-off of bond wires in igbt power modules*. Microelectronics reliability, 36:1863–1866, 1996.
- [112] Mehrotra, V., He, J., Dadkhah, M., Rugg, K. et Shaw, M. . *Wirebond reliability in igbt-power modules: application of high resolution strain and temperature mapping*. In Power Semiconductor Devices and ICs, 1999. ISPSD '99. Proceedings., The 11th International Symposium on, pages 113-116,1999.
- [113] Heleine, T., Murcko, R. et Wang, S.-C. . *A wire bond reliability model*. In Electronic Components and Technology Conference, 1991. Proceedings., 41st, pages 378-381, 1990.
- [114] Sudret, B. et Der Kiureghian, A. . *Comparison of finite element reliability methods*. Probabilistic Engineering Mechanics, 17:337-348.2002.
- [115] M. Glavanovics, T. Detzel, and K. Weber. *Impact of thermal overload operation on wirebond and metallization reliability in smart power devices*. In Solid-State Device Research conference, 2004. ESSDERC 2004, Leuven, Belgium, Proceeding of the 34th European, pages 273-276, sept. 2004.
- [116] Benjamin Khong. *Fiabilité prédictive de composants de puissance soumis à des test de fatigue accélérée*. PhD thesis, Institut national des sciences appliquées de Toulouse, décembre 2007.

- [117] Donatien Martineau. *Caractérisation de l'endommagement de composants électroniques de puissance soumis à des tests de vieillissement accéléré*. PhD thesis, Institut National des Sciences Appliquées de Toulouse, 2011.
- [118] Christoph Eberl, Ralph Spolenak, Oliver Kraft, Franz Kubat, Werner Ruile, and Eduard Arzt. *Damage analysis in Al thin films fatigued at ultrahigh frequencies*. Journal of Applied Physics, 99(11) :113501–113501–8, jun 2006.
- [119] J. Curry, G. Fitzgibbon, Y. Guan, R. Muollo, G. Nelson, and A. Thomas. *New failure mechanisms in sputtered aluminum-silicon films*. In Reliability Physics Symposium, 1984. 22nd Annual, pages 6-8, april 1984.
- [120] Ciappa, M. et Malberti, P. (1996). *Plastic-strain of aluminium interconnections during pulsed operation of igbt multichip modules*. Quality and Reliability Engineering International, 12:297-303.
- [121] A. Schubert, R. Dudek, E. Auerswald, A. Gollhardt, B. Michel, and H. Reichl. *Fatigue life models for snagcu and snpb solder joints evaluated by experiments and simulation*. In Electronic Components and Technology Conference, 2003. Proceedings. 53rd, pages 603-610, May 2003.
- [122] P. Cova W. Fichtner M. Ciappa, F.Carbognani. *A novel thermomechanics –based lifetime prediction model for cycle fatigue failure mechanisms in power semiconductors*. Microelectronics Reliability, 42(9-11) :1653-1658, 2002.
- [123] Held, M., Jacob, P., Nicoletti, G., Scacco, P. et Poech, M.-H. . *Fast power cycling test of igbt modules in traction application*, In Power Electronics and Drive Systems, 1997. Proceedings., 1997 International Conference on, volume 1, pp. 425-430, 1997.
- [124] A. Ammous, B. Allard, H. Morel, *Transient temperature measurements and modeling of IGBT's under short circuit*, IEEE Transaction on Power Electronics, Vol. 13, n°1, pp. 12-25, January.
- [125] A. Benmansour, S. Azzopardi, JC. Martin, E. Woïrgard, *Trench IGBT failure mechanisms evolution with temperature and gate resistance under various short-circuit conditions*, Microelectronics Reliability, vol.47, pp.1730-1734, 2007.
- [126] K. El boubkari et al., *2D finite elements electro-thermal modeling for IGBT: uni and multicellular approach*, EuroSime 2012 Lisbonne, 16-18 avril 2012.
- [127] A. Kopta, M. Rahimo, U. Schlapbach, N. Kaminski, D. Silber, *Limitation of the Short-Circuit Ruggedness of High-Voltage IGBTs*, Proc. of 21st International Symposium on Power Semiconductor Devices & IC's, 2009. ISPSD, pp.33-36, 2009.

