



HAL
open science

Analyse d'une nouvelle architecture pipeline de convertisseur analogique numérique supraconducteur

Joël Roméo Ngankio Njila

► **To cite this version:**

Joël Roméo Ngankio Njila. Analyse d'une nouvelle architecture pipeline de convertisseur analogique numérique supraconducteur. Micro et nanotechnologies/Microélectronique. Université de Grenoble, 2012. Français. NNT : 2012GRENT006 . tel-00721747

HAL Id: tel-00721747

<https://theses.hal.science/tel-00721747>

Submitted on 30 Jul 2012

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE GRENOBLE

Spécialité : **NANOELECTRONIQUE ET NANOTECHNOLOGIES**

Arrêté ministériel : 7 août 2006

Présentée par

Joël Roméo NGANKIO NJILA

Thèse dirigée par **Pascal FEBVRE** et
Codirigée par **Denis CRETE**

Préparée au sein des laboratoires **IMEP-LAHC CNRS UMR 5130 /
UMP CNRS-THALES UMR 137**
dans l'**École Doctorale EEATS (Electronique,
Electrotechnique, Automatique et Traitement du Signal)**

Analyse d'une nouvelle architecture pipeline de convertisseur analogique numérique supraconducteur.

Thèse soutenue publiquement le **10 février 2012**
devant le jury composé de :

Monsieur Jérôme LESUEUR

Professeur à l'ESPCI Paris (Président du jury)

Monsieur Pierre BERNSTEIN

Professeur à l'Université de Caen-Basse Normandie (Rapporteur)

Monsieur Hamid KOKABI

Professeur à l'Université Pierre et Marie Curie (Rapporteur)

Monsieur Pascal XAVIER

Professeur à l'Université de Grenoble (Examineur)

Monsieur Jean-Claude VILLEGIER

Docteur-Expert-Senior à INAC-CEA de Grenoble (Examineur)

Monsieur Pascal FEBVRE

Maître de conférences à l'Université de Savoie-Chambéry (Directeur)

Monsieur Denis CRETE

Ingénieur de recherche, Thales TRT, Palaiseau (Invité)



**A mon père, Feu André NJILA et ma mère,
Pauline TANKIO.**

**A ma femme Flore, mon fils Jayson et toute ma
famille.**

Remerciements

Cette thèse s'est déroulée de mai 2008 à avril 2011 dans les locaux de l'Unité Mixte de Physique (UMP) situé au sein de Thales Research and Technology à Palaiseau. Ce travail s'est réalisé avec la collaboration du Laboratoire d'Hyperfréquence et de Caractérisation (IMEP-LAHC) de l'Université de Savoie à Chambéry et de l'Institut de Technologie Photonique de Iéna en Allemagne. Je tiens à remercier tous les responsables et équipes administratives de ces laboratoires de m'avoir donné l'opportunité de réaliser tous ces travaux dans leurs locaux.

Je tiens à remercier Jean-Claude Villégier, Hamid Kokabi et Pierre Bernstein d'avoir accepté d'être les rapporteurs de cette thèse, Pascal Xavier, Jérôme Lesueur d'avoir accepté d'être respectivement membre et président du jury de cette thèse.

Mon remerciement particulier s'adresse à Denis Créte, mon encadrant chez Thales, qui m'a beaucoup soutenu et m'a édifié sur le plan scientifique tout au long de cette thèse ; à ses côtés, j'ai vécu des moments inoubliables dans la vie d'un étudiant ; il m'a notamment aidé à beaucoup progresser sur les plans techniques et académiques, en relation avec mon travail de thèse ; à titre d'exemple, je me rappellerai toujours de cette phrase qui est de lui : « C'est à toi de dire à l'ordinateur ce qu'il doit faire, et non le contraire... ». Je tiens également à remercier Pascal Febvre, mon directeur de thèse, qui a toujours su mettre à ma disposition ses compétences techniques et académiques sur les différents axes d'exploration de cette thèse ; il a su me faire bénéficier de son sens critique lors des différentes simulations et caractérisations de circuits que nous avons effectuées dans le laboratoire auquel il appartient ; j'ai apprécié son sens de la critique constructive et sa rigueur didactique quand il a été question de faire la rédaction de ma publication et du présent manuscrit.

Au sein de l'Unité Mixte CNRS/THALES, je tiens à remercier Emmanuel Desurvire, Frédéric Nguyen Van Dau, respectivement Directeur du Groupe de Physique et Directeur de la partie Thales de l'Unité Mixte, d'avoir accepté de me recevoir au sein de ce laboratoire au cours de ces années de thèses. Je tiens également à remercier Jean-Claude Mage, qui est à l'origine du brevet déposé sur ce sujet de thèse ; il m'a aidé à avancer dans la compréhension du sujet. J'ai beaucoup apprécié de travailler aux côtés de Bruno Marcihac et Yves Lemaître ; ils m'ont toujours apporté leur expertise et de leurs connaissances techniques quand j'en avais besoin ; j'ai beaucoup appris d'eux. J'adresse toute ma sympathie à tous les doctorants de promotion, en particulier à Frédéric Peschaud, ainsi qu'à tous les nouveaux venus au laboratoire ; ensemble nous avons passé de moments riches en émotions, tant sur le plan sportif que culturel. Merci à Christine Marchand et Anne Dussart pour leur disponibilité et leur savoir-faire ; elles ont toujours été réactives face à mes doléances même quand je m'y prenais à la dernière minute ; merci surtout pour leurs encouragements quotidiens, car il faut dire que j'en avais besoin pour garder le cap sur mon projet professionnel.

Au sein de l'IMEP-LAHC (Institut de Microélectronique Electromagnétisme et Photonique – Laboratoire d'Hyperfréquence et de Caractérisation), je tiens à remercier chaleureusement tous les doctorants du laboratoire, David Bouis, Elie Eid, Christian Ketchuazo et Romain Collot ; j'ai été touché par leur accueil à mon arrivée et les moments que nous avons partagés resteront un très bon souvenir de ma vie d'étudiant.

Ce travail n'aurait bien sûr pas atteint un début de résultat sans la contribution des ingénieurs de l'IPHT (Institute of Photonic Technology) de Iéna ; je tiens à remercier très chaleureusement Jürgen Kunert et son équipe, pour la fabrication des puces contenant le circuit du comparateur ainsi que d'autres circuits de tests utilisés pour la caractérisation des appareils

de mesures hyperfréquences. Je les remercie de m'avoir invité à plusieurs reprises, aux forums organisés à l'IPHT dans le cadre du réseau FLUXONICS, sur les applications de l'électronique supraconductrice.

Pour finir, j'aimerais remercier mon épouse pour son soutien moral ; elle a toujours su me comprendre même quand je traversais des moments des difficiles de ma rédaction ; une pensée pour mon fils qui reste pour moi la source de mes différents combats. Merci à mon très cher ami Francis, ma cousine Céline Nana et son compagnon Zéphyrin Mata, mes oncles Basile Nzegang, Louis Tandja, ma sœur Julie Njila, ma belle sœur Armelle Siyap, et ma petite Bénédicte Ndende pour leur soutien moral sans fin. Une pensée enfin pour mon coéquipier de sport Jean Paul Djomtchia et son épouse Jérôme Djomtchia et mes amis Magloire Deuthio, Franklain Kegne, Georges Mbessang, Willy Wandji, Caroline Yating, Charlie Mbamou et Yves Epote.

Une pensée singulière à ceux qui m'ont quittés pendant le déroulement de ce travail de thèse, tantine Jeannette et Frédéric Njosseu. Merci, à tous ceux que j'ai omis de citer...

Table des matières

Table des illustrations	7
Introduction.....	14
Chapitre I. Electronique supraconductrice.....	18
I.1. La supraconductivité.....	18
I.2. Théories électromagnétiques	20
I.2.1. Théorie électromagnétique de London.	20
I.2.2. La théorie de Ginzburg-Landau	22
I.2.3. La théorie BCS.....	23
I.2.4. Quantification du fluxoïde	23
I.3. Electronique supraconductrice.....	24
I.3.1. L'effet Josephson.....	24
I.3.2. Tension caractéristique	25
I.3.3. Effet du champ magnétique.....	25
I.3.4. Inductance et énergie Josephson	28
I.3.5. Modèle RCSJ de la jonction Josephson	29
I.3.6. Jonction Josephson Hystérétique et non Hystérétique.....	29
I.3.7. Dynamique de la jonction tunnel Josephson	31
I.3.8. Analogie au principe de fonctionnement du pendule simple.....	32
I.3.9. Le SQUID	33
I.4. Logique RSFQ.....	39
I.4.1. Introduction : convention de codage par impulsions	39
I.4.2. Le comparateur de courant à deux jonctions Josephson	39
I.4.3. Le comparateur périodique.....	40
I.4.4. La ligne de transmission Josephson	40
I.5. Fabrication de jonctions Nb-Al-Al ₂ O ₃ -Nb à basse température critique.	41
I.5.1. Description de la Technologie à 4K.....	42
I.6. Technologie supraconductrice à haute température critique	45
I.6.1. Jonctions fabriquées par irradiation ionique	46
I.6.2. Procédé de fabrication des jonctions Josephson.....	46
Chapitre II. Revue du domaine des convertisseurs analogiques/numériques	50
II.1. Introduction.....	50
II.2. Caractéristiques des convertisseurs	50
II.3. La caractéristique de transfert.....	51
II.4. La résolution ou le quantum d'un convertisseur	51
II.5. Le temps de conversion ou le temps d'établissement.....	52
II.6. Caractéristiques statiques.....	52
II.6.1. L'erreur de décalage ou d'offset	52
II.6.2. L'erreur de gain.....	52
II.6.3. La Non Linéarité Différentielle (DNL)	52
II.6.4. La Non Linéarité Intégrale (INL)	53
II.7. Caractéristiques dynamiques	53
II.7.1. Le SNR (Rapport Signal sur Bruit)	53
II.7.2. La distorsion harmonique totale (THD)	54
II.7.3. Le rapport signal sur bruit et distorsion (SINAD)	54
II.7.4. Le nombre effectif de bits (ENOB)	54
II.7.5. La dynamique sans fréquence parasite (SFDR).....	55
II.8. Les principales architectures de convertisseurs analogiques numériques (CAN semi-conducteurs)	55

II.8.1.	Le CAN à simple rampe	55
II.8.2.	Le CAN à double rampe.....	57
II.8.3.	Le CAN Flash / CAN parallèle (ou par comparaison directe).....	58
II.8.4.	Le CAN par approximations successives.....	59
II.8.5.	Le CAN Sigma-Delta.....	61
II.8.6.	Le CAN pipeline.....	62
II.8.7.	Bilan sur les différents types de convertisseur analogique numérique.....	63
II.9.	Convertisseurs analogiques/numériques supraconducteurs.....	64
II.9.1.	Le CAN Flash.....	64
II.9.2.	Le CAN de comptage.....	66
II.9.3.	Le CAN à modulation-démodulation de phase	68
II.9.4.	Le CAN Delta.....	69
II.9.5.	Le CAN Sigma delta.....	70
Chapitre III.	Etude du fonctionnement du convertisseur pipeline	76
III.1.	L'architecture du convertisseur.....	76
III.1.1.	Le comparateur	77
III.1.2.	Le transposeur.....	79
III.1.3.	La ligne de transmission.....	80
III.1.4.	Le circuit de lecture	81
III.1.5.	L'étage de synchronisation.....	82
III.2.	Analyse du comparateur, étage élémentaire du convertisseur	82
III.2.1.	Adaptation d'impédance de la ligne de transmission	82
III.2.2.	Adaptation pour la dynamique	84
III.2.3.	Résultats des simulations du comparateur avec APLAC.....	86
Chapitre IV.	Etude du comparateur	94
IV.1.	Modélisation APLAC : effet de codage et de soustraction.....	94
IV.2.	Conception du comparateur supraconducteur.....	95
IV.2.1.	Comparateur supraconducteur à basse température critique (BTc)	95
IV.2.2.	Comparateur supraconducteur à haute température critique (HTc)	110
IV.2.3.	Comparateur supraconducteur BTc avec boucle SQUID en forme de « E + I »	115
IV.3.	Circuits de calibrage.....	117
IV.3.1.	Les lignes de transmission coplanaires	119
IV.3.2.	Le court-circuit « SHORT ».....	120
IV.3.3.	Le circuit ouvert.....	121
IV.3.4.	Les charges adaptées	122
IV.4.	Partie expérimentale.....	128
IV.4.1.	Photographie du dispositif fabriqué	128
IV.4.2.	Mesure du comparateur	128
IV.4.3.	Banc de mesure.....	129
IV.4.4.	Tests	131
IV.4.5.	Discussion des résultats	133
Conclusion et perspectives		137
Annexe I. Ligne de transmission.....		139
A. Conception et modélisation de la ligne de transmission.....		139
A.1. Paramètres modélisant la ligne		139
A.1.1. Paramètres primaires.....		139
A.1.2. Paramètres secondaires		139
A.1.3. Cas particulier : Lignes sans pertes.....		140
A.1.4. Cas des lignes avec faibles pertes.....		140

A.1.5.	Détermination de la constante de propagation γ	140
A.1.6.	Détermination de l'impédance caractéristique Z_c	140
A.2.	Approches analytiques selon la structure de ligne de transmission.....	140
A.2.1.	La ligne microruban	141
A.2.2.	La ligne de transmission coplanaire	143
A.2.3.	La ligne à fente.....	144
A.2.4.	Tableau récapitulatif des lignes micro ruban et coplanaire	146
I.	Introduction	149
II.	Principe.....	149
III.	Implementation	149
IV.	Simulation	150
V.	Design	150
VI.	Fabrication.....	151
VII.	Conclusion	152
	Acknowledgment.....	152
	References.....	152

Table des illustrations

Figure 1:	Comparaison en termes de fréquence de fonctionnement de système complexe (par exemple un processeur), entre l'électronique semi-conductrice et l'électronique supraconductrice. Les données pour les semi-conducteurs sont issues de la <i>International Technology Roadmap for Semi-conductors</i> [1] et celles des supraconducteurs de [2].....	14
Figure 2:	Etat de l'art des convertisseurs analogiques numériques à technologie semi-conductrice et supraconductrice établi par R. Walden en 1999, complété par quelques points issus des résultats d'IBM et HYPRES [3] sur les convertisseurs analogique numérique à basse température critique.....	16
Figure I.1:	Diagramme de phase d'un supraconducteur de type I.....	19
Tableau I-1:	Valeurs des champs critiques $H_c(0)$ de quelques métaux supraconducteurs de type I.	19
Figure I.2:	Diagramme (H, T) des phases d'un supraconducteur de type II.....	20
Tableau I-2:	Caractéristiques H_{c1} , H_{c2} de quelques supraconducteurs de type II.....	20
Figure I.3:	Réseaux de Vortex (a) et vortex supraconducteur.	22
Figure I.4:	Illustration de la théorie BCS.....	23
Figure I.5:	Structure d'une jonction Josephson.....	24
Figure I.6:	Schéma de principe de la jonction Josephson, utilisé pour calculer l'influence du champ sur la différence de phase entre deux points en regard au travers de la barrière; la zone grisée représente la région où pénètre le champ dans les électrodes supraconductrices.	26
Figure I.7:	Diffraction produite par une fente qui a la même forme que la barrière Josephson. Ici, on représente le courant total maximum I_{max} normalisé à I_c en fonction du flux (normalisé à Φ_0) appliqué à la jonction Josephson.....	28
Figure I.8:	Modèle RCSJ de la jonction Josephson.....	29

Figure I.9: Caractéristique courant tension d'une jonction hystérétique (a) et non hystérétique (b).....	30
Figure I.10: Evolution temporelle de tension et de la phase d'une jonction amortie, pour deux impulsions de courant courte. La tension est normalisée à $R I_c$ et la phase est normalisée à 2π	30
Figure I.11: Energie potentielle en fonction de la polarisation.	32
Figure I.12: Pendule simple (a) position stable, (b) écarté de sa position stable.....	32
Tableau I-3: Analogie entre une jonction Josephson et un pendule simple.	33
Figure I.13: Schéma de principe d'un SQUID dc et son équivalent électrique utilisant le modèle RCSJ de la jonction Josephson.	34
Figure I.14: Modélisation du SQUID rf (a) en présence du circuit résonant (b).	36
Figure I.15: Caractéristique courant d'entrée-phase de la jonction, où $I = I_{pol} + \frac{\Phi_{ext}}{L_S}$	37
Figure I.16: Zone de fonctionnement du SQUID rf hystérétique définie par le recouvrement des 3 zones hachurées.....	38
Figure I.17: Comparateur à 2 jonctions Josephson.	39
Figure I.18: Comparateur périodique.....	40
Figure I.19: Ligne de transmission Josephson.	41
Tableau I-4 : Couches utilisées dans le procédé de fabrication des circuits à la fonderie de Jena.	42
Tableau I-5 : Paramètres de la jonction Josephson à basse température critique avec du Niobium.	42
Figure I.20: Schéma d'une partie de circuit RSFQ faisant intervenir les différents éléments constitutifs (jonction Josephson shuntée, vias...).	43
Figure I.21: Procédé de fabrication des jonctions à base du niobium.	45
Figure II.1: Caractéristique de transfert d'un convertisseur.	51
Figure II.2: Erreur de décalage d'un convertisseur.....	52
Figure II.3: Représentation de la non linéarité différentielle.....	53
Figure II.4: Représentation de la non linéarité intégrale.....	53
Figure II.5: Mesure du SFDR dans un convertisseur analogique numérique.....	55
Figure II.6: Principe du convertisseur à simple rampe.....	56
Figure II.7: Schéma du principe du CAN double rampe.....	57
Figure II.8: CAN parallèle à 3 bits.....	58
Figure II.9: CAN à approximation successives.	60
Figure II.10: Evolution du code au cours des pesées successives.	60
Figure II.11: CAN sigma delta.	61
Figure II.12: Schéma bloc du CAN pipeline 12 bits.....	62

Tableau II-1: Récapitulatifs des caractéristiques des différents CAN à technologie semiconductrice.	63
Figure II.13: Etage élémentaire (comparateur) du CAN Flash.....	64
Figure II.14: Schéma bloc du CAN Flash Supraconducteur et chronogramme des ports de sortie du CAN.....	65
Figure II.15: Modèle simplifié de CAN de comptage.....	66
Figure II.16: Principe du CAN de comptage (unidirectionnel).	67
Figure II.17: CAN de comptage bidirectionnel.....	67
Figure II.18: Quantificateur de flux pour CAN à modulation démodulation de phase.	68
Figure II.19: Schéma bloc du CAN à modulation démodulation de phase.....	69
Figure II.20: Schéma bloc d'un CAN Delta.....	70
Figure II.21: CAN Sigma-Delta de premier ordre, avec filtre passe bas (a) et filtre passe bande (b).	71
Figure II.22: CAN Sigma-Delta de second ordre.	72
Figure III.1: Architecture pipeline de base du convertisseur analogique numérique.....	76
Figure III.2: Schéma de principe de l'architecture pipeline de CAN supraconducteur.	77
Figure III.3: Etage comparateur élémentaire.	78
Figure III.4: Allure de l'évolution temporelle du signal d'entrée et du signal de sortie du comparateur.....	78
Figure III.5: Schéma de principe du transposeur de fréquence.	79
Figure III.6: Transposition de fréquence.....	80
Figure III.7: Eléments de circuit et ligne de transmission.	80
Figure III.8: Comparateur élémentaire connecté à son circuit de lecture.....	81
Figure III.9: Etage élémentaire du convertisseur analogique numérique.....	82
Figure III.10: Comparateur vu de la jonction Josephson.....	85
Figure III.11: Amplitude du courant de boucle en fonction de $L1$	86
Figure III.12: Partie réelle (en bleu) et imaginaire (en vert) de Y_r , admittance équivalente de la charge ramenée à l'entrée du comparateur.....	87
Figure III.13: Evolution du coefficient de transmission en fonction de l'amplitude du signal V_{os} normalisé à sa valeur pour $V_{os}=0,1mV$	87
Figure III.14: Evolution de la phase en radians de la jonction Josephson en fonction de l'amplitude du signal V_{os}	88
Figure III.15: Evolution temporelle de la tension et de la phase aux bornes de la jonction Josephson, pour $V_{os} = 9,95mV$	89
Figure III.16: Evolution temporelle de la tension et de la phase aux bornes de la jonction Josephson, pour $V_{os} = 10.77mV$	89
Figure III.17: Courbes phase-tension de la jonction Josephson du SQUID rf pour différentes amplitudes du signal analogique.	90

Figure III.18: Comparaison des formes d'onde de la phase de la jonction obtenues avec l'analyse fréquentielle (en rose) et l'analyse temporelle (en bleu).....	91
Figure III.19: Effet de soustraction pour différentes valeurs de K.....	92
Figure III.20: Evolution temporelle de l'amplitude du signal d'entrée et du signal de sortie.....	93
Figure IV.1: Ligne de transmission coplanaire ($w = s = 10\mu m$). Les ports sont identifiés sur la figure de gauche à l'aide de numéros en bout de piste par SONNET. Sur la figure de droite apparaissent les couches diélectriques supérieures et les deux autres niveaux supraconducteurs M1 et M2	96
Figure IV.2: Coefficient de réflexion et transmission de la ligne coplanaire en fonction de la fréquence.....	96
Figure IV.3: (a) coupe transversale de ligne de transmission coplanaire couplée à la boucle en forme de « S+Z » et (b) vue 3D du comparateur issue du logiciel SONNET (la hauteur des vias n'est sans doute pas aussi grande qu'elle apparaît sur la figure).....	97
Figure IV.4: Evolution en fonction de la fréquence du module des coefficients de réflexion et de transmission de la ligne de transmission coplanaire couplée à la boucle en forme de « S + Z ».....	98
Figure IV.5: Circuit équivalent du comparateur proposé pour ajustement numérique de la matrice Y_s issue de la modélisation par SONNET.....	98
Figure IV.6: Courbe représentant l'ajustement numérique fait pour déterminer les valeurs des composants du circuit du comparateur	100
Tableau IV-1: Paramètres caractéristiques des 4 types de jonctions utilisés dans le SQUID rf.	101
Figure IV.7: Evolution des coefficients de réflexion et de transmission en fonction de la fréquence de la ligne de transmission coplanaire couplée à la boucle en forme de « S + Z » contenant une jonction Josephson avec une surface de $12,5\mu m^2$	102
Figure IV.8: Paramètre de réflexion S_{11} du comparateur.....	103
Tableau IV-2: Eléments constituant le circuit complet du comparateur.....	104
Figure IV.9: Comparateur à basse T_c (BTc) adapté avec boucle de couplage en forme de « S +Z »......	105
Figure IV.10: Evolution du rapport des coefficients de transmission R (axe des ordonnées côté gauche) et de l'amplitude des oscillations de la phase de la jonction (axe des ordonnées côté droit) en fonction de l'amplitude du signal analogique à mesurer, $L_1/L_2 = 0,2$ (a), 4(b), 10(c).	106
Figure IV.11: Evolution du rapport des coefficients de transmission R (axe des ordonnées côté gauche) et de l'APF (axe des ordonnées côté droit) en fonction de l'amplitude du signal analogique à mesurer, $f_{porteuse} = 15GHz$ (a), 30GHz (b), 60GHz (c).....	108
Figure IV.12: Evolution du rapport des coefficients de transmission R (axe des ordonnées côté gauche) et de l'amplitude des oscillations de la phase de la jonction (axe des ordonnées côté droit) en fonction de l'amplitude du signal analogique à mesurer, $I_c = 100\mu A$ (a), $150\mu A$ (b), $175\mu A$ (c).	110

Figure IV.13: Ligne à fente coplanaire couplée à une boucle supraconductrice.....	111
Figure IV.14: Agrandissement du comparateur supraconducteur HTc	111
Figure IV.15: Géométrie de la largeur du rognage T du plan de masse et de la longueur de la ligne.	112
Figure IV.16: Evolution du coefficient du couplage en fonction de la longueur de la boucle pour différentes largeurs du rognage T du plan de masse.....	112
Figure IV.17: Evolution des paramètres S en fonction de la fréquence.....	113
Figure IV.18: Modèle électrique équivalent de la ligne à fente coplanaire couplée à la boucle supraconductrice.....	114
Figure IV.19: Comparateur BTc hors adaptation couplé au SQUID rf en forme de « E + I ».	115
Figure IV.20: Evolution des coefficients S_{11} , S_{22} , S_{33} , S_{21} , S_{31} en fonction de la fréquence.	116
Figure IV.21: Evolution des paramètres S_{11} (rose), S_{21} (bleu) et S_{31} (orange) en fonction de la fréquence de 29 à 32 GHz.	117
Figure IV.22: Dispositif d'accès aux circuits à caractériser.....	118
Figure IV.23: Caractérisation du dispositif d'accès : coefficients de réflexion et de transmission en fonction de la fréquence, normalisés à 50Ω et obtenus par SONNET.	118
Figure IV.24: Ligne de transmission longue.....	119
Figure IV.25: Modules et arguments des coefficients de réflexion et de transmission de la ligne de transmission longue obtenus par SONNET.....	119
Figure IV.26: Ligne de transmission courte.	120
Figure IV.27: Modules et arguments des coefficients de transmission et de réflexion de la ligne de transmission courte.	120
Figure IV.28: Court-circuit.	121
Figure IV.29: Evolution du module et de l'argument du coefficient de réflexion en fonction de fréquence d'un court-circuit.	121
Figure IV.30: Circuit ouvert.	122
Figure IV.31: Evolution du module et de l'argument du coefficient de réflexion du circuit ouvert en fonction de la fréquence.....	122
Figure IV.32: Ligne microruban avec résistance en méandre occupant un niveau différent de celui des ports d'accès.	123
Figure IV.33: Coefficient de réflexion dans une charge adaptée.....	123
Figure IV.34: Ligne coplanaire avec piste en forme de résistance en méandre.....	124
Figure IV.35: Coefficient de réflexion de la ligne de transmission coplanaire avec résistance à méandres.....	124
Figure IV.36: Ligne coplanaire longue et à pertes.	124
Figure IV.37: Module et argument du coefficient de réflexion de la ligne coplanaire longue et à pertes.....	125

Figure IV.38: Ligne coplanaire avec piste en forme de résistance en méandre.....	125
Figure IV.39: Evolution du coefficient de réflexion en fonction de la fréquence de la ligne coplanaire avec piste en forme de résistance en méandre.....	126
Figure IV.40: Ligne coplanaire avec piste en forme de résistance en méandre.....	126
Figure IV.41: Module et argument en fonction de la fréquence des coefficients de transmission S_{12} et S_{21} de la ligne coplanaire avec piste en forme de résistance en méandre.....	127
Figure IV.42: Coefficient de réflexion des différentes versions de charges adaptées. Description du dispositif m1, cf. IV.3.4.1 ; m2, cf. IV.3.4.4 ; m3, cf. IV.3.4.2 ; m4, cf. IV.3.4.5 ; m5, cf. IV.3.4.3.....	127
Figure IV.43: Puce supraconductrice avec circuit comparateur et structures de test et étalonnage.....	128
Figure IV.44: Banc de mesure et bouteille d'hélium à 4,2K.	129
Figure IV.45: portes échantillons avec ligne de transmission « THRU » et avec puce (a), et détail de la puce contactée (b).	130
Figure IV.46: Dimensions en μm du Taper seul et du Taper plus la puce.	130
Figure IV.47: Bas de canne.....	131
Figure IV.48: Schéma complet simplifié de la canne de mesure.	131
Figure IV.49: Module des paramètres S du câble long de la canne de mesure en fonction de la fréquence.....	132
Figure IV.50: Module des paramètres S du câble en « U » de la canne de mesure en fonction de fréquence.....	132
Figure IV.51: Module des paramètres S du câble court de la canne de mesure en fonction de la fréquence.....	133
Figure IV.52: Evolution du module de S_{21} du comparateur à 4 K en fonction de la puissance d'entrée pour une fréquence fixée à 31GHz (a) et à 27,4 GHz (b).	134
Figure IV.53: Evolution du module de S_{21} du comparateur à froid en fonction du courant continu dans la ligne primaire pour une fréquence fixée à 31,4 GHz.....	135
Figure IV.55: Evolution du module de S_{21} du comparateur à froid en fonction de la puissance d'entrée pour une fréquence fixée à 31GHz et pour plusieurs valeurs de la source de courant continu.	136
Figure-conclusion 1: Représentation des comparateurs avec boucle SQUID en forme de « E+I » et « S+Z » b), élaborés en technologie supraconductrice à basse température critique.	138
Figure A.1: Ligne microruban.....	141
Figure A.2: Coupe transversale de la ligne microruban (a) le plan de masse est sur la face opposée du diélectrique, (b) le plan de masse remonté au dessus du substrat.	141
Figure A.3: Ligne de transmission coplanaire, champ électrique et magnétique.....	143
Figure A. 4: Ligne à fente, champ électrique et magnétique.....	145

Figure A.5: Abaque permettant de caractériser une ligne à fente sur un substrat de constante diélectrique $\epsilon_r = 9,6$146

Tableau A-1: Eléments caractéristiques des lignes micro ruban et coplanaire.146

Introduction

Au lendemain des progrès scientifiques et techniques du 19^e siècle, l'électronique a connu un développement toujours plus rapide de par son utilisation dans des secteurs tels que les multimédia, la télécommunication, l'aéronautique, l'automobile, l'imagerie médicale etc. Aujourd'hui, la communication à distance entre personnes ou entre systèmes, nécessite l'utilisation de systèmes de traitement de l'information, ou de supports, de plus en plus performants, ayant très souvent recours à l'électronique numérique. Les équipes de recherche et développement travaillent sur la mise au point de techniques plus sophistiquées, pour pouvoir assurer une grande densité d'intégration dans les systèmes de communications à venir, tout en tenant compte de la contrainte à conserver les éléments caractéristiques telles que la fréquence de fonctionnement, l'autonomie, la rapidité et surtout le coût de fabrication.

De nos jours, les principaux composants des circuits logiques retrouvés dans le commerce, sont élaborés avec les technologies semi conductrices développées à base du silicium ou arséniure de gallium. Sur une puce de surface de l'ordre d'un centimètre carré, on réussit à intégrer plusieurs dizaines de millions de transistors à effet de champ de type MOS, fonctionnant à plusieurs centaines de MHz. Bien que l'on ait réussi à construire des systèmes de plus en plus complexes utilisant des composants de surface réduite, on constate cependant que l'augmentation de la densité d'intégration de ces composants se heurte au problème de forte consommation et de dissipation d'énergie dans les systèmes électroniques élaborés. Des technologies alternatives telles que les nanotubes de carbone, l'électronique de spin, l'optoélectronique ont été proposées.

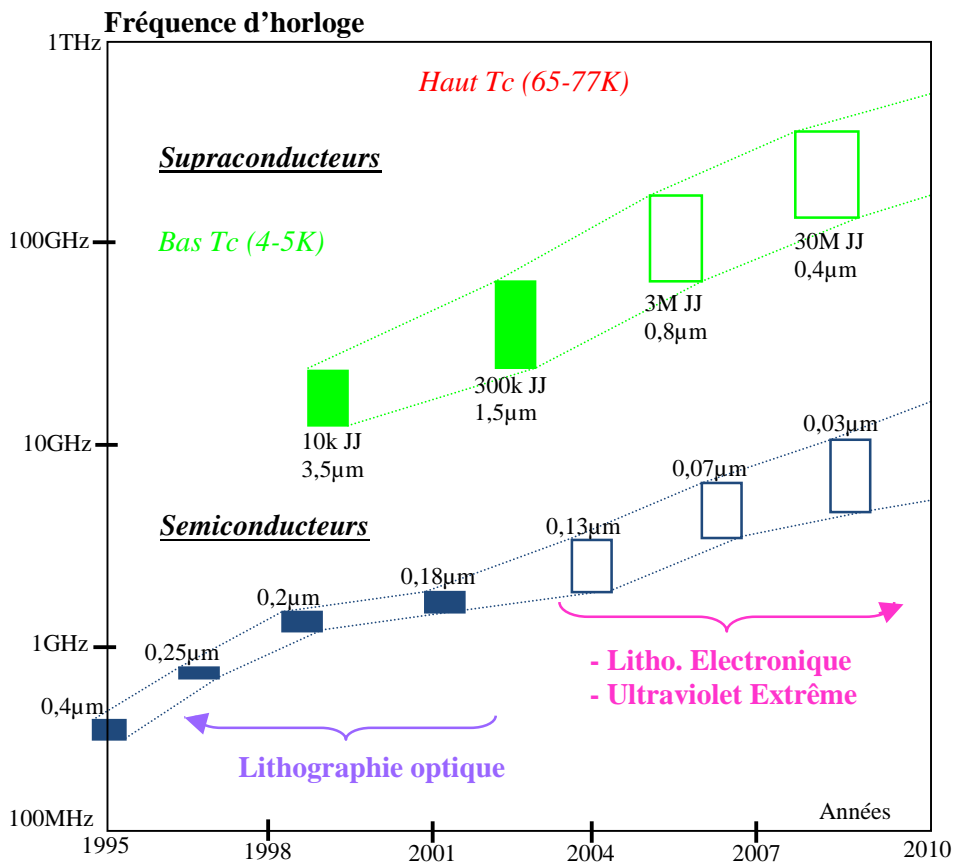


Figure 1: Comparaison en termes de fréquence de fonctionnement de système complexe (par exemple un processeur), entre l'électronique semi-conductrice et l'électronique supraconductrice. Les données pour les semi-conducteurs sont issues de la *International Technology Roadmap for Semi-conductors* [1] et celles des supraconducteurs de [2].

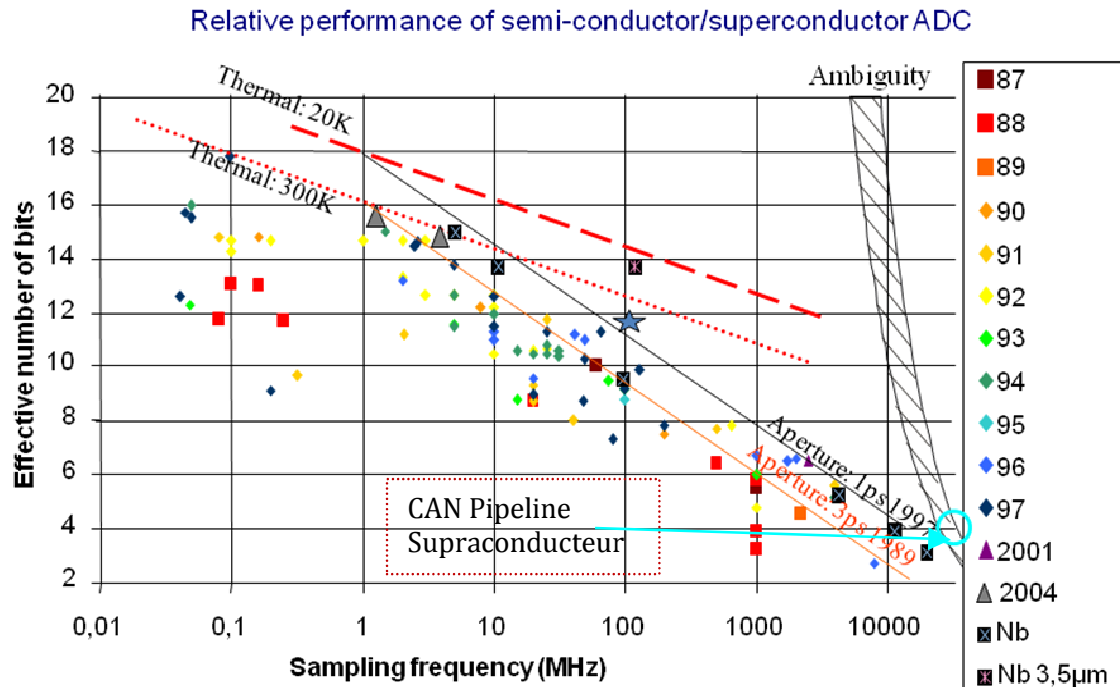
Parmi ces technologies émergentes, l'électronique supraconductrice apparaît dès les années 60 comme étant une solution efficace à certains problèmes rencontrés par l'électronique semi conductrice : en effet, elle permet d'élaborer des systèmes complexes (les processeurs numériques, les convertisseurs analogiques numériques, les commutateurs numériques à haut débit, les amplificateurs faible bruit) ultra rapides de l'ordre de quelques dizaines de GHz. Ces systèmes sont élaborés avec des lignes supraconductrices peu dispersives et donc permettent de transmettre des impulsions ultra brèves. Ces systèmes possèdent une large bande passante, et sont caractérisés par une dissipation d'énergie très faible. D'autre part, les circuits logiques élaborés avec cette technologie ont pour élément de base la jonction Josephson dont la caractéristique principale est un transport quantique : si le courant qui traverse la jonction Josephson possède une intensité légèrement supérieure à une valeur seuil appelée courant critique, alors, elle commute et émet des impulsions de tension dont l'intégrale sur le temps est quantifiée et de durée évaluée à quelques picosecondes; cette « commutation » peut coder un état logique. La rapidité de commutation de la jonction, la quantification de l'impulsion qui en résulte et la très faible dissipation de puissance qui la caractérise, sont autant d'éléments qui permettent aux circuits élaborés avec la technologie supraconductrice d'atteindre des performances inégalées par des circuits comparables conçus avec la technologie semi conductrice. Un circuit logique supraconducteur simple utilisant la jonction Josephson est le SQUID. Il est utilisé comme élément de base dans l'élaboration des circuits de convertisseurs analogiques numériques supraconducteurs. Nous reviendrons sur sa description et son principe de fonctionnement dans le chapitre III. La figure 1 montre l'augmentation de la fréquence d'horloge de circuits développés en technologies semi-conductrice et supraconductrice.

Objectif et organisation du manuscrit de thèse

Cette thèse s'est déroulée dans le laboratoire de l'Unité Mixte CNRS/THALES, de THALES Research and Technology à Palaiseau. Elle s'est effectuée en collaboration avec le laboratoire IMEP-LAHC de l'université de Savoie à Chambéry. Ce sujet de thèse fait l'objet d'un brevet rédigé par Jean Claude MAGE et déposé par THALES TRT ; il propose d'étudier et de concevoir une nouvelle architecture pipeline de convertisseur analogique numérique à technologie supraconductrice. L'objectif fixé au début de la thèse était de réaliser un convertisseur possédant une résolution de 1 ou 2 bits et pouvant fonctionner avec une fréquence d'échantillonnage qui peut dépasser les 30GHz. L'étude préliminaire a consisté à analyser les différentes architectures de convertisseurs qui existent déjà dans la littérature. Pour cela, je me suis appuyé sur les résultats donnés dans l'article publié en 1999 par Robert H. Walden [Chapitre II, 58] qui fait un état de l'art des convertisseurs analogiques numériques conçus à partir des technologies semi et supraconductrices ; les résultats présentés par IBM (International Business Machines) et HYPRES complètent le travail de Walden en rajoutant d'autres architectures de convertisseurs supraconducteurs à basse température critique. Chacun de ces convertisseurs est représentée par un point sur le graphe montrant la résolution du convertisseur en fonction de sa fréquence d'échantillonnage (cf. figure 2). Parmi ces convertisseurs, on distingue : les convertisseurs à simple rampe et à double rampe, le convertisseur à approximations successives, le convertisseur Flash, le convertisseur Delta, le convertisseur Sigma-Delta et le convertisseur pipeline.

Le travail de thèse se limite à la conception du module convertisseur. Néanmoins, pour les modules entourant le bloc d'étages comparateurs du convertisseur (le transposeur, l'étage de

synchronisation, la reconstruction du code...), on se limitera juste à décrire leur aspect fonctionnel sans entrer dans le détail de leur conception. Notre étude nous a permis d'explorer deux axes de conception de convertisseurs analogiques numériques: l'un, utilisant le Niobium (Nb) comme supraconducteur (à basse température critique, 9 K) et l'autre, en utilisant l'YBaCuO comme supraconducteur (à haute température critique, 93K).



Evolution of semi-conductor converters: +1.5 bit in 8 years
(R. Walden, IEEE J. Sel. Areas in Com., Vol 17 n°4 p539, 1999)

Figure 2: Etat de l'art des convertisseurs analogiques numériques à technologie semi-conductrice et supraconductrice établi par R. Walden en 1999, complété par quelques points issus des résultats d'IBM et HYPRES [3] sur les convertisseurs analogique numérique à basse température critique.

Le manuscrit s'articule donc sur les quatre chapitres qui vont suivre cette introduction ; ensuite, sera donnée une conclusion sur l'étude réalisée, et enfin les annexes.

Chapitre I : on présente une description globale de la théorie de la supraconductivité, ainsi que les phénomènes physiques associés ; on décrit la jonction Josephson et on définit ce qu'est l'effet Josephson. Cette analyse nous permet de comprendre dans la suite, comment est conçu le SQUID, élément de base des circuits logiques supraconducteurs, son fonctionnement, et ses applications. À la fin de ce chapitre, on présente les techniques de fabrication de jonctions Josephson à basse température critique et à haute température critique, en se basant respectivement sur les procédés de fabrication des fonderies de l'IPHT d'Iena d'une part et du LPEM-ESPCI PariTech d'autre part.

Chapitre II : On présente l'état de l'art de tout ce que nous avons relevé comme convertisseurs analogiques numériques à technologies semi conductrices et supraconductrices existant dans la littérature. Pour chaque technologie abordée, nous dressons à la fin de la partie, un tableau où l'on récapitule les caractéristiques fonctionnelles (fréquence, puissance consommée, résolution, vitesse, avantages et inconvénients) correspondant à chaque type de convertisseur présenté dans notre étude.

Chapitre III : Dans ce chapitre, on présente les étapes de la conception du circuit du convertisseur analogique numérique. On part de la cellule élémentaire (le SQUID), et progressivement, on ajoute les autres parties constituantes du circuit. Dans un premier temps, nous nous proposons de construire le premier étage comparateur du convertisseur, et faire une analyse qualitative de son fonctionnement. Cette analyse passe d'une part, par la définition des conditions de bon fonctionnement du comparateur, et d'autre part, par les résultats de simulation sur lesquels on s'appuie pour optimiser le système complet.

Chapitre IV : Pour chacune des deux technologies de fabrication de jonctions évoquées au chapitre I, on présente les différentes étapes de conception du circuit du convertisseur. Ensuite, on présente le banc de mesure utilisé pour caractériser le circuit du convertisseur. D'autre part, on analyse et on interprète les graphes issus des mesures effectuées sur le convertisseur.

Annexe I : On présente trois types de lignes de transmission choisies dans la liste de ce qui existe dans la littérature ; par la suite, on évoque les critères de choix qui permettent de préférer une ligne par rapport à l'autre pour la conception du convertisseur.

Annexe II : Présentation de la publication rédigée pendant la thèse ainsi que quelques contributions aux conférences organisées que les circuits électroniques à technologie supraconductrice.

Références :

[1] <http://public.itrs.net/> consulté en septembre 2011.

[2] A.Kleinsasser., "High performance Nb Josephson Devices for Petaflops Computing," *IEEE Transactions on Applied Superconductivity*, vol.11, No.1, pp.1043-1049, 2001.

[3] J. F Bulzacchelli, "A superconducting Bandpass Delta-Sigma Modulator for Direct Analog-to-Digital Conversion of Microwave Radio", PhD thesis, Massachusetts Institute of Technology, 2003.

[4] K.K. Likharev., "Superconductor Devices for Ultrafast Computing," in *Applications of superconductivity*, H. Weinstock, Ed, Dordrecht, Kluwer, 1999.

Chapitre I. Electronique supraconductrice

I.1. La supraconductivité

La supraconductivité fut découverte en 1911 par le physicien Heike Kamerlingh Onnes et son étudiant Gilles Holst [1]. Ils remarquèrent qu'à basse température, c'est-à-dire, à température inférieure à 4,2K (-268,95°C), le mercure ne présentait plus aucune résistance. Ils décidèrent de définir cette température comme étant la température critique (T_c) du mercure.

Du point de vue comportement magnétique, la propriété fondamentale d'un matériau supraconducteur est sa capacité à repousser le champ d'induction magnétique \mathbf{B} auquel il est soumis. Pour expliquer ce phénomène, supposons que l'excitation magnétique extérieure (\mathbf{H}_{ext}) induit une densité de courant \mathbf{J} dans le matériau supraconducteur; cette densité de courant va créer dans le matériau, une aimantation opposée au champ magnétique qui lui est appliqué. L'induction magnétique est liée au champ magnétique extérieur et à l'aimantation \mathbf{M} par la relation $\mathbf{B} = \mu_0 (\mathbf{H}_{\text{ext}} + \mathbf{M})$; cette induction est nulle à l'intérieur du matériau supraconducteur. Macroscopiquement, le matériau supraconducteur se comporte comme un diamagnétique parfait. Ce phénomène physique, qui fut observé pour la première fois en 1933 par Walter Meissner et Robert Ochsenfeld, reçut le nom d'effet Meissner [2].

Il a fallu attendre l'année 1957 pour que les chercheurs Bardeen, Cooper et Schrieffer apportent une nouvelle explication au phénomène de supraconductivité, dans une théorie complète nommée théorie BCS [3]. En 1986, Berdnoz et Müller marquèrent un tournant majeur aux travaux de recherche sur les supraconducteurs; ils ont découvert la supraconductivité à 34K dans un oxyde à base de Baryum, de Lanthane, de Cuivre et d'Oxygène (LaBaCuO), c'est-à-dire à une température critique beaucoup plus grande que la température critique la plus élevée connue à l'époque (de 23K pour Nb_3Ge).

Dans la littérature, on distingue trois groupes de supraconducteurs distincts les uns des autres par leur température critique [4, 5, 6].

Le premier groupe ou supraconducteur de type I, fut découvert en 1911 par Kammerlingh-Onnes. Il s'agit pour l'essentiel, de corps purs supraconducteurs. Pour chaque élément, nous avons besoin de définir deux autres paramètres pour décrire le diagramme de phase correspondant : le champ magnétique critique H_c et de la densité de courant critique J_c qui circule dans le matériau. Ainsi, le triplet (T_c, H_c, J_c) délimite les zones d'espace du diagramme de phase qui séparent l'état supraconducteur, de l'état normal. La figure I.1 montre que : lorsque l'excitation magnétique \mathbf{H}_{ext} atteint la valeur critique \mathbf{H}_c , le matériau transite de l'état supraconducteur à l'état normal de façon abrupte; ce type de supraconducteur est caractérisé par un diamagnétisme parfait. Plaçons-nous dans le plan (\mathbf{H}, \mathbf{T}) de la figure I.1 ; la courbe $\mathbf{H}_c(\mathbf{T})$ à $\mathbf{J}=0$ délimite les domaines de stabilité de la phase normale et supraconductrice.

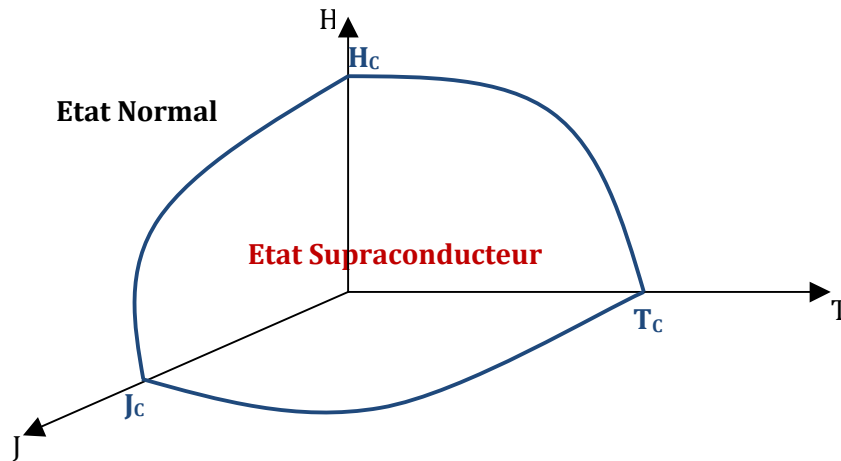


Figure I.1: Diagramme de phase d'un supraconducteur de type I.

Le tableau I-1, récapitule ceux des composants régulièrement utilisés et quelques exemples :

Elément supraconducteur	Al	In	Sn	Hg	Pb
T_c (K)	1,19	3,4	3,71	4,15	7,19
H_c (T)	0,001	0,028	0,030	32,78	0,080

Tableau I-1: Valeurs des champs critiques $H_c(0)$ de quelques métaux supraconducteurs de type I.

Le deuxième groupe appelé supraconducteurs de type II a été prédit par Ginzburg-Landau au début des années 1950. Ce groupe est constitué de composés métalliques (métal oxyde) et d'alliages. A la différence des supraconducteurs de type I, ils ont la particularité qu'en plus de leur capacité à expulser totalement les faibles champs magnétiques ($H < H_{c1}$), ils se laissent partiellement pénétrer par des champs intermédiaires ($H_{c1} < H < H_{c2}$), ce qui permet d'observer un état mixte où ils demeurent en partie supraconducteurs et ceci, jusqu'à ce que le champ extérieur appliqué soit suffisamment grand ($H > H_{c2}$) (cf. figure I.2). Dans la zone d'état mixte, le flux magnétique réussit à pénétrer le matériau à travers de minces faisceaux cylindriques appelés vortex. Le cœur de chacun des vortex est caractérisé par une conductivité normale et le flux les traversant est gardé constant par des boucles coaxiales de courant persistant (cf. figure I.3). On remarquera que la densité de vortex augmente avec l'intensité du champ appliqué.

En résumé, les supraconducteurs de type II peuvent se trouver dans trois états comme illustré par la figure I.2: l'état normal ($H > H_{c2}$), l'état mixte ($H_{c1} < H < H_{c2}$), et l'état supraconducteur ($H < H_{c1}$).

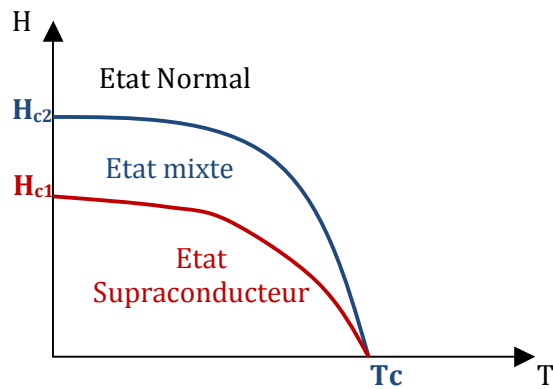


Figure I.2: Diagramme (H, T) des phases d'un supraconducteur de type II.

Hormis les corps purs qui sont pour l'essentiel de type I, les matériaux supraconducteurs sont presque tous de type II. Le tableau I-2 récapitule quelques-uns d'entre eux. Ils sont les plus utilisables dans les applications magnétiques et électromagnétiques.

Composés	T_c (K)	$\mu_0 H_{c1}$ (T)	$\mu_0 H_{c2}$ (T)
NbTi	9,5		13
Nb ₃ Sn(A15)	18,2	0,0032	23
PbMo ₆ Se ₈ (Chevrel)	3,8		3,8
Rb ₃ C ₆₀	29,6	0,0013	32
YbaCuO	91,2	0,0032	115
HgBa ₂ Ca ₂ Cu ₃ O ₈	131	0,0045	190

Tableau I-2: Caractéristiques H_{c1} , H_{c2} de quelques supraconducteurs de type II.

Le troisième groupe ou encore supraconducteurs atypiques : parmi ceux-ci on peut citer: les fullerenes (C_{60}), les supraconducteurs organiques (à base de carbone), les fermions lourds (Actinides ou éléments rares Ce, Yb), et les Rhuténates (ici le cuivre est remplacé par le Rhuténium).

Pour mieux comprendre tous les phénomènes physiques de la supraconductivité cités ci-dessus, plusieurs théories ont été proposées. Parmi celles-ci on peut citer : la théorie électromagnétique de London, la théorie de Ginzburg-Landau, et la théorie BCS.

I.2. Théories électromagnétiques

I.2.1. Théorie électromagnétique de London.

Avec la découverte de l'effet Meissner sur les supraconducteurs, les chercheurs ont voulu comprendre l'origine des deux propriétés fondamentales des supraconducteurs à savoir :

- L'annulation de la résistance du matériau
- L'expulsion du champ magnétique \mathbf{B} de l'intérieur du matériau supraconducteur.

Les frères London furent les premiers en 1934 à proposer des équations qui renseignent sur le comportement des électrons dans les supraconducteurs [7]. S'appuyant sur les équations de Maxwell qui mettent en relation le champ d'induction magnétique \mathbf{B} et le champ électrique \mathbf{E} , ils utilisent une autre relation liant la densité de courant \mathbf{J} et le champ électrique \mathbf{E} , pour établir l'équation du mouvement des charges libres à l'intérieur du supraconducteur ; ceci constitue la première équation de London et son expression est donnée par :

$$\frac{d\mathbf{J}}{dt} = \frac{n_s q^2}{m} \mathbf{E} \quad (\text{I.1})$$

Avec $\mathbf{J} = -n_s e \mathbf{v}$, m masse de la particule, q sa charge et n_s leur densité volumique.
Si l'on applique l'opérateur rotationnel (**rot**) sur l'équation I.1, on obtient :

$$\mu_0 \mathbf{rot} \left(\frac{d\mathbf{J}}{dt} \right) = - \frac{1}{\lambda_L^2} \frac{d\mathbf{B}}{dt} \quad (\text{I.2})$$

$$\text{Avec } \lambda_L^2 = \frac{m}{\mu_0 n_s q^2}$$

Si l'on intègre l'équation (I.2) par rapport au temps, et si de plus l'on suppose que la constante d'intégration est nulle pour un temps t_0 où le champ est nul partout, on obtient :

$$\mu_0 \mathbf{rot} \mathbf{J} = - \frac{1}{\lambda_L^2} \mathbf{B} \quad (\text{I.3})$$

Ceci constitue la deuxième équation de London.

Cette équation met en exergue l'opposition entre le champ d'induction magnétique qui arrive à la surface du matériau supraconducteur et la densité de courant créée à la surface de ce matériau. On en déduit que le paramètre λ_L représente la longueur de pénétration du champ magnétique dans le matériau.

$$\text{En outre, on sait que : } \mathbf{rot} \mathbf{B} = \mu_0 \mathbf{J} \quad (\text{I.4})$$

Si l'on applique le rotationnel à l'équation (I.4), on obtient :

$$\mathbf{rot} (\mathbf{rot} \mathbf{B}) = - \frac{1}{\lambda_L^2} \mathbf{B}$$

en utilisant la transformation $\mathbf{rot}(\mathbf{rot} \mathbf{X}) = \nabla(\nabla \cdot \mathbf{X}) - (\nabla \cdot \nabla) \mathbf{X}$, et la troisième équation de Maxwell $\nabla \cdot \mathbf{B} = 0$, on obtient :

$$\nabla^2 \mathbf{B} = \frac{1}{\lambda_L^2} \mathbf{B} \quad (\text{I.5})$$

L'équation (I.5) explique l'effet Meissner (phénomène d'expulsion du champ magnétique de l'intérieur du supraconducteur). Dans le cas simple d'un problème à une dimension i.e si la courbure de la surface du supraconducteur est nettement inférieure à $1/\lambda_L$, il vient l'équation (I.5) admet une solution exponentielle de la forme :

$$B(z) = B(0) \exp(-z/\lambda_L) \quad (\text{I.6})$$

L'équation (I.6) montre que le champ d'induction magnétique diminue rapidement à la surface du matériau supraconducteur avec une profondeur caractéristique λ_L .

I.2.2. La théorie de Ginzburg-Landau

Cette théorie s'appuie sur l'étude des transitions de phase de second ordre analogues à celle qui se produit lors du passage de l'état du métal paramagnétique désordonné à haute température vers l'état ferromagnétique ordonné à basse température. Elle introduit en guise de paramètre d'ordre, une fonction d'onde complexe :

$$\Psi(\mathbf{r},t) = |\Psi(\mathbf{r},t)|e^{i\varphi}. \quad (I.7)$$

Cette fonction d'onde est telle que, la distribution de paires d'électrons a une densité égale à $|\Psi(\mathbf{r},t)|^2$ et une phase de φ .

Cette théorie rend compte des propriétés macroscopiques d'un matériau supraconducteur qui expulse le champ magnétique (effet Meissner) avec la longueur caractéristique de London d'établissement du champ. Elle permet de donner une explication au gradient de la densité des porteurs supraconducteurs, en introduisant une nouvelle longueur caractéristique appelée longueur de cohérence ξ . Cette longueur représente la distance sur laquelle s'établit l'état supraconducteur et elle varie avec la température. Si la longueur de cohérence est inférieure à la longueur de pénétration, il pourrait se former à l'intérieur du matériau supraconducteur, des zones en forme de tube cylindrique de rayon ξ à l'intérieur duquel le matériau supraconducteur se comporte comme un métal normal, ces tubes cylindriques sont appelés vortex (cf. figure I.3). Ce phénomène est d'ailleurs à l'origine des supraconducteurs de type II.

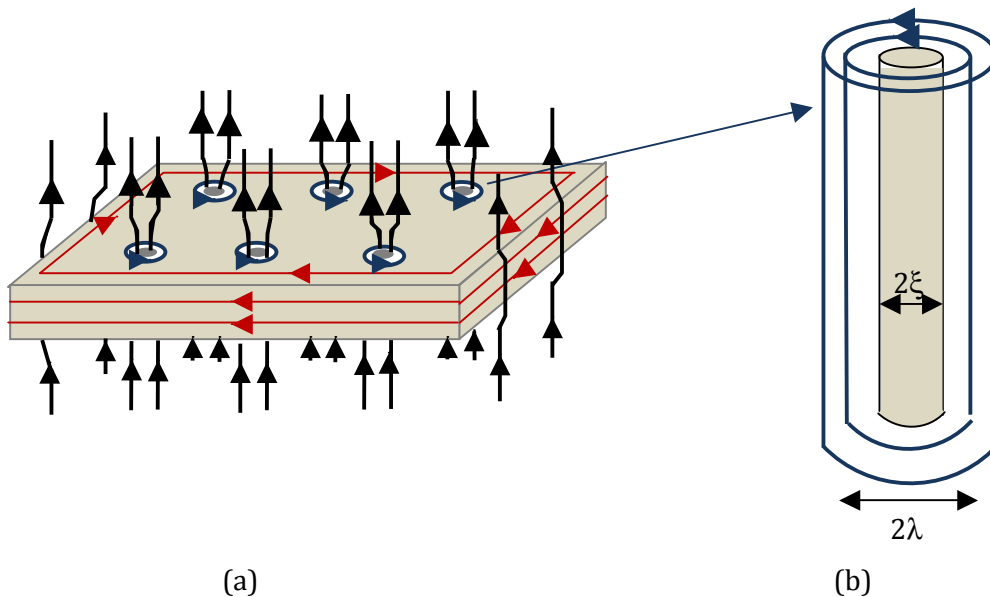


Figure I.3: Réseaux de Vortex (a) et vortex supraconducteur.

Sur la figure I.3, un champ magnétique est appliqué (représenté en noir). Des courants supraconducteurs (en rouge) se développent à la surface afin d'écranter ce champ : ils sont responsables de l'effet Meissner. D'autres courants (en bleu) se développent pour créer des vortex, sortes de « tubes » non supraconducteurs traversés par un quantum de flux magnétique, permettant ainsi à une partie du champ magnétique appliqué de traverser l'échantillon supraconducteur.

I.2.3. La théorie BCS

Cette théorie donne une explication microscopique à la supraconductivité. Elle fut établie en 1957 par Barden, Cooper et Schrieffer qui la résumèrent qualitativement ainsi [8] :

Une interaction entre électrons et vibrations du réseau (phonons) crée une attraction effective entre électrons (cf. figure I.4). En effet, le passage d'un électron attire localement les ions positifs du réseau atomique ; ceci va créer un excès de charges positives local avec un retard dû à l'inertie de ces ions, qui va attirer un autre électron. Celui-ci va ainsi, grâce à l'intermédiaire des phonons et dans le cas particulier où la température est suffisamment basse, se trouver apparié à l'électron précédant et donne naissance au concept de paire de Cooper. Dans l'état supraconducteur, les paires d'électrons ont un spin entier et obéissent à la statistique de Bose-Einstein. A l'état fondamental, la fonction d'onde $\Psi(\mathbf{r},t) = \Psi(\mathbf{r},t)|e^{i\phi}$ qui décrit le déplacement des paires d'électrons dans le matériau, est la même pour toutes les paires de Cooper (condensation de Bose-Einstein) et les paires d'électrons occupent le même niveau d'énergie à l'état fondamental. Si l'on considère que le paramètre Δ est l'énergie nécessaire pour qu'une particule passe de l'état supraconducteur à l'état normal et vice versa, il faut 2Δ pour que les électrons d'une paire de Cooper puissent se séparer. L'énergie de gap Δ dépend de la température et elle est reliée à la température critique T_c par l'expression :

$$\Delta(T) = 3,2 k_B T_c (1-T/T_c)^{1/2} \quad (I.8)$$

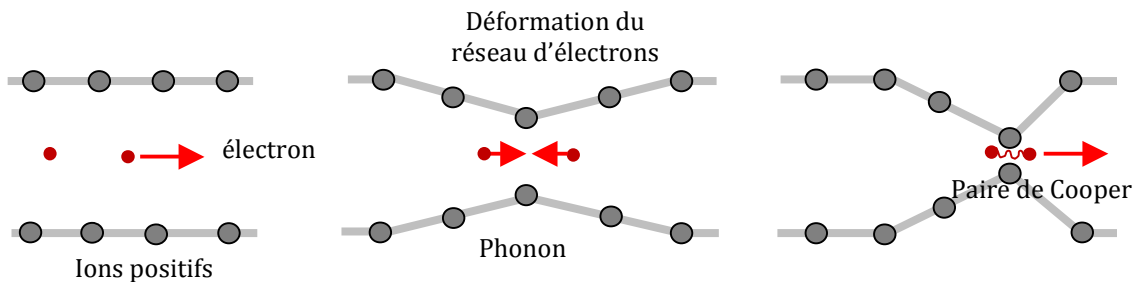


Figure I.4: Illustration de la théorie BCS.

I.2.4. Quantification du fluxoïde

La densité de courant (paires de Cooper) qui circule dans un matériau est donnée par la relation :

$$\mathbf{J}_s = \frac{2e}{m} |\Psi(\mathbf{r},t)|^2 (\hbar \nabla \phi - 2e\mathbf{A}) \quad (I.9)$$

\mathbf{A} est le potentiel vecteur du champ électromagnétique, $\Psi(\mathbf{r}, t)$ est la fonction d'onde associée aux paires de Cooper. Remarquons qu'à l'intérieur du matériau supraconducteur, la densité de courant est nulle, l'équation I.9 devient :

$$\hbar \nabla \phi = 2e \mathbf{A} \quad (I.10)$$

En intégrant l'équation (I.10) sur un contour fermé C à l'intérieur du supraconducteur on obtient :

$$\oint_C \hbar \nabla \varphi \cdot d\mathbf{l} = \oint_C 2e \mathbf{A} \cdot d\mathbf{l} \quad (I.11)$$

D'autre part, la continuité de la fonction d'onde $\Psi(\mathbf{r}, t)$, implique que la variation de la phase $\varphi(\mathbf{r})$ sur les contours du supraconducteur est un multiple entier de 2π .

On obtient :

$$\oint_C \nabla \varphi \cdot d\mathbf{l} = 2\pi n$$

Par ailleurs, d'après le théorème de Stokes, l'intégrale du potentiel vecteur sur le chemin fermé à l'intérieur du supraconducteur est égale au flux du rotationnel de ce potentiel vecteur sur la surface fermée décrite par le chemin.

$$\oint_C \mathbf{A} \cdot d\mathbf{l} = \iint \text{rot} \mathbf{A} \cdot d\mathbf{S} \quad (I.12)$$

Or, on a : $\mathbf{B} = \text{rot} \mathbf{A}$; donc l'équation (I.12) devient :

$$\oint_C \mathbf{A} \cdot d\mathbf{l} = \oint_C \mathbf{B} \cdot d\mathbf{S} = \Phi$$

Soit enfin :

$$\hbar \cdot 2\pi n = 2e \Phi \Rightarrow \Phi = n \frac{\hbar}{2e} \quad (I.13)$$

L'équation (I.13) traduit la discrétisation du flux à l'intérieur d'une boucle supraconductrice fermée, et le quantum de flux vaut : $\Phi_0 = \frac{\hbar}{2e}$.

I.3. Electronique supraconductrice

I.3.1. L'effet Josephson

Considérons deux supraconducteurs faiblement couplés par exemple séparés par une fine couche isolante ou métallique tel qu'illustré par la figure I.5 :

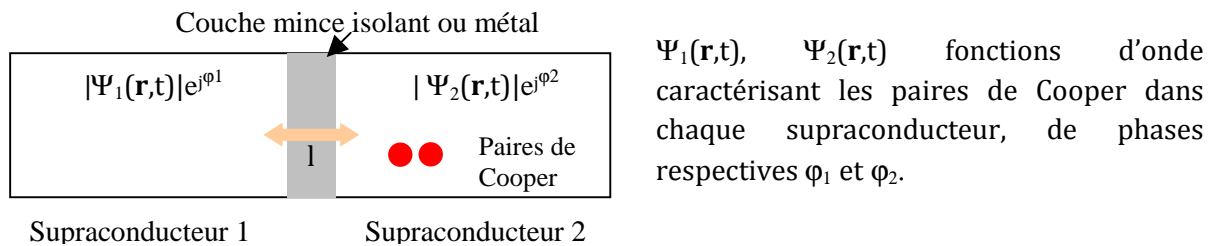


Figure I.5: Structure d'une jonction Josephson.

En 1962, Brian Josephson [9,10] se pencha sur l'étude du transport électronique apparaissant au niveau de la couche fine séparant les deux matériaux supraconducteurs (jonction Josephson) et s'appuya sur la théorie BCS pour déduire que l'expression analytique du courant supraconducteur I_s à travers la jonction Josephson est donnée par :

$$I_s = I_c \sin(\varphi) \quad (I.14)$$

où $\varphi = \varphi_1 - \varphi_2$ est la différence de phase entre les deux supraconducteurs.

Ceci nous amène à la première prédiction de Josephson ou effet Josephson continu: en présence d'une différence de phase φ entre les supraconducteurs 1 et 2, les électrons regroupés

sous forme de paires de Cooper traversent la barrière Josephson par effet tunnel; ceci est à l'origine du phénomène de super courant à travers la jonction. L'intensité maximale (I_c) de ce courant qui circule sans dissipation est appelée courant critique de la jonction Josephson (JJ). I_c dépend des facteurs géométriques de la barrière, des propriétés du matériau supraconducteur et de la température de fonctionnement.

Par ailleurs, si l'on applique une tension continue V aux bornes des deux supraconducteurs, la différence de phase φ entre les deux supraconducteurs varie au cours du temps suivant la relation (I.15): ceci constitue **l'effet Josephson alternatif**.

$$\frac{d\varphi}{dt} = \frac{2e}{\hbar} V \quad (I.15)$$

Si l'on intègre l'équation (I.15) et on utilise le résultat obtenu dans l'équation (I.14), on obtient :

$$\varphi(t) = \varphi_0 + \frac{2e}{\hbar} V t,$$

et donc
$$I_s(t) = I_c \sin\left(\varphi_0 + \frac{2eV}{\hbar} t\right) \quad (I.16)$$

Les paires de Cooper vont se mettre à osciller à une fréquence ν proportionnelle à la tension V :

$$\nu = \frac{2e}{\hbar} V = \frac{V}{\Phi_0} \quad (I.17)$$

Le facteur 2 de l'équation (I.17) confirme le fait que la charge fondamentale du mécanisme de transport supraconducteur est $2e$, charge portée par une paire de Cooper. Notons que l'équation (I.15) reste valable si la tension V n'est pas continue.

I.3.2. Tension caractéristique

Prenons le cas d'une constriction courte (ie la longueur L de la zone non supraconductrice est petite devant la longueur de cohérence ξ). Le courant critique I_c est proportionnel à A/L où A est l'aire de section de la constriction [11]. Cette dépendance est inverse à celle de la résistance R_n de la constriction à l'état normal ; ainsi la quantité $R_n I_c$, dénommée tension caractéristique, dépend de l'épaisseur de la barrière mais aussi, des propriétés du matériau et de la température. Elle détermine la vitesse de fonctionnement des circuits logiques à base de jonctions Josephson. Dans le cas particulier des jonctions tunnel Ambegaokar et Baratoff [12] ont établi :

$$R_n I_c = \frac{\pi \Delta(T)}{2e} \tanh\left(\frac{\Delta(T)}{2k_B T}\right) \quad (I.18)$$

Pour $T=0$, $R_n I_c \approx \pi \Delta(0)/2e$, avec $\Delta(0) = 1,764 k_B T_c$

Pour $T \sim T_c$ $R_n I_c \approx 2,34 \pi k_B (T_c - T)/e$.

I.3.3. Effet du champ magnétique

Considérons un champ magnétique H_0 appliqué à la barrière Josephson suivant la direction (Oy) (cf. figure I.6). En se servant de la deuxième équation de London, nous pouvons calculer la jauge invariante de la différence de phase entre deux points de la barrière Josephson de coordonnées x et $x + dx$.

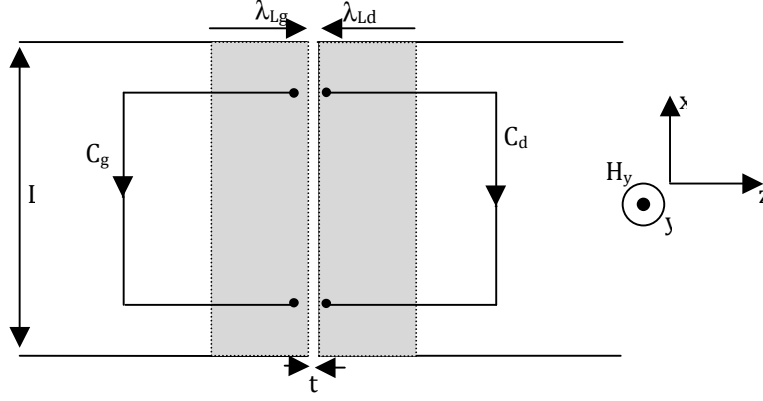


Figure I.6: Schéma de principe de la jonction Josephson, utilisé pour calculer l'influence du champ sur la différence de phase entre deux points en regard au travers de la barrière; la zone grisée représente la région où pénètre le champ dans les électrodes supraconductrices.

Considérons une particule de masse $2m$ et de charge $2e$ se déplaçant dans un champ magnétique délimité par la région grisée ; soit $\Psi(\mathbf{r},t) = |\Psi(\mathbf{r},t)|e^{i\theta(\mathbf{r})}$ la fonction d'onde associée à la particule et $\theta(\mathbf{r})$ sa phase. La dynamique de la particule est décrite par :

$$\hbar \cdot \nabla \theta = 2m\mathbf{v}_s + \frac{2e}{c} \mathbf{A} \quad \text{or on sait } \mathbf{J}_s = 2n_s e \mathbf{v}_s,$$

En substituant tout ceci dans la deuxième équation de London, on obtient :

$$\nabla \theta = \frac{2\pi}{\Phi_0 c} \left(\frac{mc}{2e^2 \rho} \mathbf{J}_s + \mathbf{A} \right) \quad (\text{I.19})$$

avec $\rho = |\Psi(\mathbf{r},t)|^2$ densité des paires de Cooper dans la barrière

En intégrant l'équation (I.19) sur les contours C_g et C_d , on obtient :

$$\theta_D(x) - \theta_D(x+dx) = \frac{2\pi}{\Phi_0 c} \int_{C_d} \left(\frac{mc}{2e^2 \rho} \mathbf{J}_s + \mathbf{A} \right) \cdot d\mathbf{l} \quad (\text{I.20})$$

$$\theta_G(x+dx) - \theta_G(x) = \frac{2\pi}{\Phi_0 c} \int_{C_g} \left(\frac{mc}{2e^2 \rho} \mathbf{J}_s + \mathbf{A} \right) \cdot d\mathbf{l}$$

D'une part, \mathbf{J}_s est essentiellement orienté selon l'axe Ox dans les zones proches de la barrière (en grisé), donc le produit $\mathbf{J}_s \cdot d\mathbf{l}$ est négligeable le long des segments orientés selon Oy (horizontaux). D'autre part, si on suppose que l'épaisseur du film supraconducteur est plus grande que la longueur de pénétration λ_L , nous pouvons étendre les contours C_g et C_d en dehors de la zone de pénétration afin d'avoir $\mathbf{J}_s = 0$; de ce fait, on peut négliger la contribution des premiers termes en \mathbf{J}_s de l'équation précédente et on obtient :

$$\begin{aligned} [\theta_G(x+dx) - \theta_D(x+dx)] - [\theta_G(x) - \theta_D(x)] &= \frac{2\pi}{\Phi_0 c} \left(\int_{C_g} \mathbf{A} \cdot d\mathbf{l} - \int_{C_d} \mathbf{A} \cdot d\mathbf{l} \right) \\ &\approx \frac{2\pi}{\Phi_0 c} \int_C \mathbf{A} \cdot d\mathbf{l} \end{aligned} \quad (\text{I.21})$$

En appliquant le théorème de Stokes sur le contour fermé C constitué par C_g , t et C_d , on écrit :

$\int_C \mathbf{A} \cdot d\mathbf{l} = \Phi = H_y (\lambda_g + \lambda_d + t) dx$ avec λ_g et λ_d longueur de pénétration dans les deux éléments supraconducteurs et t la largeur de la barrière Josephson.

L'équation (I.21) devient donc :

$\varphi(x+dx) - \varphi(x) = \frac{2\pi d}{\Phi_0 c} H_y dx$, avec $d = \lambda_d + \lambda_g + t$ et φ la différence de phase $\theta_D - \theta_G$.

Ainsi, nous obtenons une équation importante montrant l'impact du champ magnétique sur la dérivée spatiale de la différence de phase :

$$\frac{\partial \varphi}{\partial x} = \frac{2\pi d}{\Phi_0 c} H_y \quad (I.22)$$

Maintenant regardons l'impact du champ magnétique sur le courant critique de la jonction Josephson. Comme nous l'avons vu précédemment, le champ magnétique dans la jonction varie en fonction de la longueur de pénétration λ_L . Considérons que la longueur L de la jonction est telle que $L < \lambda_L$, on en déduit que le champ magnétique $H(x)$ est constant et égal à H_0 dans toute la région grisée.

L'équation (I.22) devient :
$$\frac{\partial \varphi}{\partial x} = \frac{2\pi d}{\Phi_0 c} H_0$$

Si l'on l'intègre, on obtient $\varphi(x) = \frac{2\pi d}{\Phi_0 c} H_0 x + C$, avec C une constante arbitraire.

En substituant cette expression de $\varphi(x)$ dans l'équation (I.14) où l'on a remplacé les courants par les densités de courant par unité de longueur correspondant, on a :

$$J_s = J_c \sin\left(\frac{2\pi d}{\Phi_0 c} H_0 x + C\right) = J_c \sin\left(\frac{2\pi x}{a} + C\right), \text{ avec } a = \Phi_0 c / H_0 d$$

On retrouve le courant total dans la jonction en intégrant la densité de courant sur la longueur totale L de la jonction :

$$I_s = J_c \int_{-L/2}^{L/2} \sin(2\pi x/a + C) dx$$

$$\rightarrow I_s = J_c L \frac{\sin(\pi L/a)}{\pi L/a} \sin C$$

Cette nouvelle équation nous montre que, avec un champ magnétique fixe, la variation du courant total I_s dans la jonction causera une variation de la constante C . Le courant total maximum qui traverse la jonction sans dissipation, soit son courant critique, est obtenu pour $\sin(C) = 1$.

Donc $I_{\max} = I_c \left| \frac{\sin(\pi L/a)}{\pi L/a} \right|$ avec $I_c = J_c L$. (I.23)

Posons $\pi L/a = \pi \Phi / \Phi_0$, Φ flux magnétique total dans la jonction Josephson : $\Phi = H_0 L d$
L'équation (I.23) devient :

$$I_{\max} = I_c \left| \frac{\sin(\pi \Phi / \Phi_0)}{\pi \Phi / \Phi_0} \right| \quad (I.24)$$

L'évolution du courant maximum à travers la jonction Josephson en fonction du champ magnétique externe est représentée à la figure I.7.

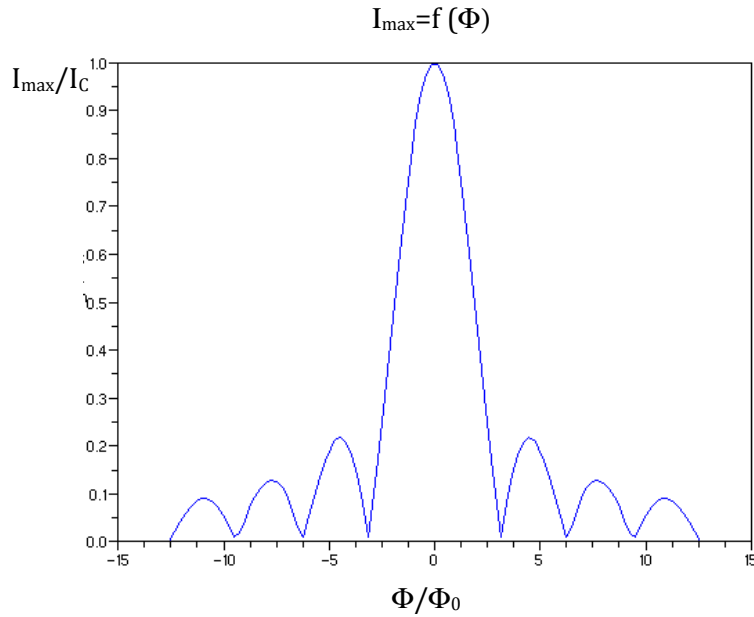


Figure I.7: Diffraction produite par une fente qui a la même forme que la barrière Josephson. Ici, on représente le courant total maximum I_{\max} normalisé à I_C en fonction du flux (normalisé à Φ_0) appliqué à la jonction Josephson.

I.3.4. Inductance et énergie Josephson

L'inductance Josephson est définie par la relation :

$$L_J = \frac{V}{\frac{dI_S}{dt}}, \quad (I.25)$$

Avec $V = \frac{\Phi_0}{2\pi} \frac{d\phi}{dt}$, il vient $L_J = \frac{\Phi_0}{2\pi} \frac{d\phi}{dI_S}$ (I.26)

L'équation (I.14) permet de calculer $\frac{dI_S}{d\phi}$; on trouve finalement que l'inductance Josephson est égale à :

$$L_J = \frac{\Phi_0}{2\pi I_C} \frac{1}{\sqrt{1 - \left(\frac{I_S}{I_C}\right)^2}} \quad (I.27)$$

Si l'on suppose que l'intensité des super courants est très petite devant le courant critique de la jonction ($I_S \ll I_C$), l'inductance Josephson devient :

$$L_{J0} = \frac{\Phi_0}{2\pi I_C} \quad (I.28)$$

L'énergie Josephson E_J correspond à l'intégrale sur le temps du produit de la tension aux bornes de la jonction et de l'intensité du super courant qui circule à travers la barrière :

$$E_J = \int I_S V dt \quad (I.29)$$

On remplace I_S et V par leur expression respective écrite dans les équations (I.14) et (I.15), l'équation précédente devient :

$$E_j = \frac{I_c \Phi_0}{2\pi} \int \sin \varphi \delta\varphi = \frac{\Phi_0 I_c}{2\pi} (1 - \cos \varphi) = L_{j0} I_c^2 (1 - \cos \varphi) \quad (I.30)$$

I.3.5. Modèle RCSJ de la jonction Josephson

Lorsqu'on connecte une source de tension continue à une jonction Josephson, il apparaît un effet résistif dû au transport d'électrons normaux dans la jonction; cet effet est modélisé par une résistance montée en parallèle à la jonction Josephson. D'autre part, il apparaît un effet capacitif dû à l'influence électrostatique des surfaces des électrodes situées près de la barrière. Comme dans le cas précédant, cet effet est modélisé par une capacité montée également en parallèle à la jonction Josephson ; ces deux observations permettent d'élaborer (cf. figure I.8), le modèle RCSJ (Resistively and Capacitively Shunted Junction) de la jonction Josephson proposé par Stewart-McCumber [13], [14], [15].

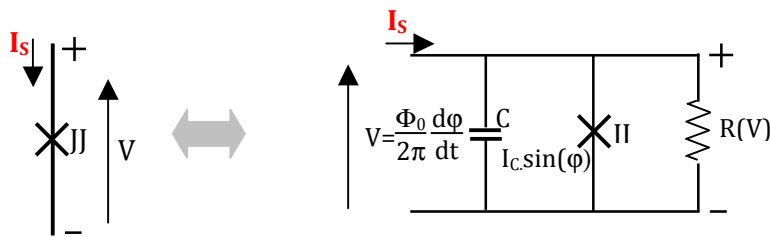


Figure I.8: Modèle RCSJ de la jonction Josephson.

Partons de l'hypothèse où φ ne dépend que du temps (la jonction Josephson est suffisamment petite pour négliger les variations spatiales de la phase), on applique la loi de Kirchhoff dans le circuit figure I.8:

On a:

$$I_s = I_{JJ} + I_{\text{Résistance}} + I_{\text{Capacité}}$$

$$I_s = I_c \sin \varphi + \frac{V}{R} + C \cdot \frac{dV}{dt} \quad (I.31)$$

En utilisant la relation (I.15), décrivant l'effet Josephson alternatif, (I.31) donne :

$$I_s = I_c \sin \varphi + \frac{\hbar}{2eR} \frac{d\varphi}{dt} + \frac{C \hbar}{2e} \frac{d^2 \varphi}{dt^2} \quad (I.32)$$

I.3.6. Jonction Josephson Hystérétique et non Hystérétique

On reprend l'équation (I.32) et on la normalise par rapport à I_c . Appelons $i = \frac{I_s}{I_c}$ la variable normalisée. En outre, faisons un changement de variable en posant $t = \frac{\Phi_0}{2\pi I_c R} \tau$, l'équation (I.32) devient :

$$i = \beta_c \frac{d^2 \varphi}{d\tau^2} + \frac{d\varphi}{d\tau} + \sin \varphi \quad (I.33)$$

$\tau_j = \Phi_0 / 2\pi I_c R$ est la constante de temps Josephson, et β_c est le paramètre de Stewart-McCumber ; sa valeur nous renseigne sur le comportement hystérétique ou non hystérétique de la jonction. β_c dépend de la capacité entre les électrodes, de la résistance de dissipation et du courant critique de la jonction.

$$\beta_c = \frac{2\pi I_c R^2 C}{\Phi_0} \quad (I.34)$$

Selon la valeur de β_c , la jonction présente deux modes de fonctionnements bien distincts :
 Pour $\beta_c > 1$, figure I.9(a), la jonction est dite sous-amortie ; elle possède deux solutions possibles pour des valeurs de courant de polarisation I_p constants, comprises entre I_r et I_c . La caractéristique courant-tension présente une hystérésis, elle est donc bivaluée; le degré d'hystérésis de la jonction non amortie dépend de la différence entre ces deux courants. Quand le courant de polarisation croît à partir de zéro et traverse la valeur seuil de la jonction (courant critique I_c), la tension aux bornes de la jonction commute brusquement à une valeur différente de zéro. Elle ne revient à zéro que si le courant de polarisation revient à une valeur inférieure à I_r ; la jonction est alors qualifiée d'hystérétique.

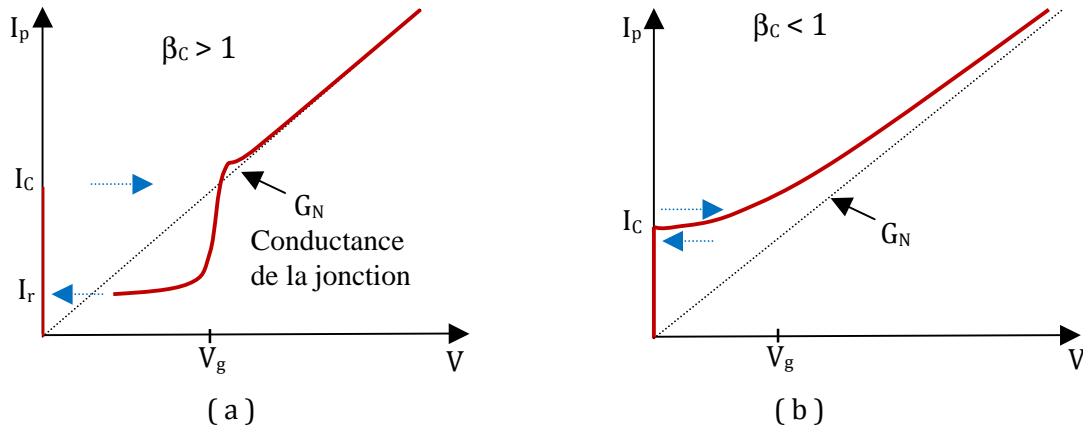


Figure I.9: Caractéristique courant tension d'une jonction hystérétique (a) et non hystérétique (b).

$V_g = 2\Delta/e$, tension de référence au-dessus de laquelle le transport de quasi particules devient important.

Pour $\beta_c \leq 1$, la jonction est amortie et à courant de polarisation constant, sa caractéristique courant-tension est tout le temps monovaluée. Elle ne présente donc pas d'hystérésis (jonction non hystérétique). Le temps caractéristique de la dynamique de la jonction est donné par Φ_0/RI_c , il est de l'ordre de la picoseconde.

La figure I.9 résume les deux cas ci-dessus analysés, pour une jonction hystérétique SIS (a) et une jonction non hystérétique SNS (b) ; la figure I.10 montre l'évolution temporelle de la tension et de la phase résultant d'une impulsion courte de courant sur une jonction amortie.

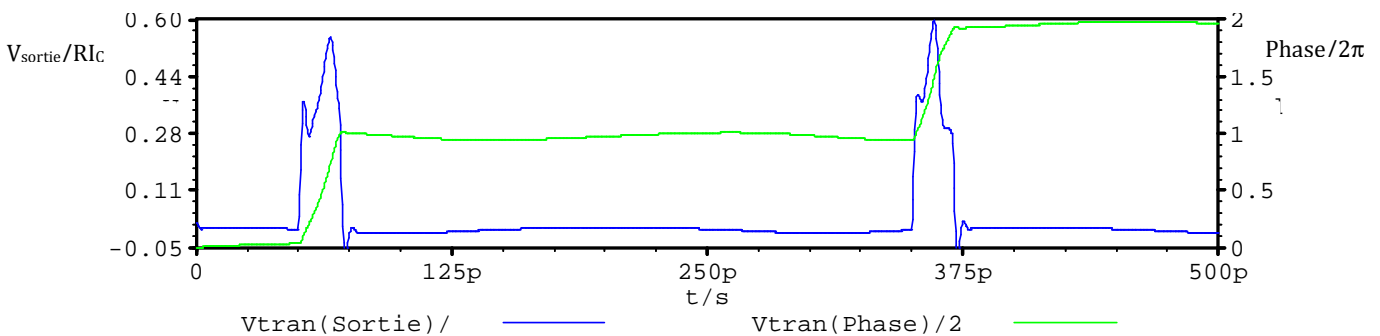


Figure I.10: Evolution temporelle de tension et de la phase d'une jonction amortie, pour deux impulsions de courant courte. La tension est normalisée à RI_c et la phase est normalisée à 2π .

Les pics de tension tel que représentés à la figure I.10, ont une hauteur $V_{\text{max}} \sim RI_c/2 \sim 0,25$ et une largeur $\tau \sim 2\Phi_0/RI_c \sim 25\text{ps}$. Ceci dit, la fréquence de fonctionnement des circuits logiques

supraconducteurs doit être inférieure à $1/\tau$. On note que l'apparition de chaque pic de tension correspond à une dissipation d'énergie de $\Phi_0 I_c$.

I.3.7. Dynamique de la jonction tunnel Josephson

Pour étudier la dynamique de la jonction tunnel Josephson, Stewart McCumber établit que l'équation (I.32) écrite dans le paragraphe précédent, décrit aussi une particule de masse $m = C \left(\frac{\hbar}{2e} \right)^2$ dans un puit de potentiel $U(\varphi)$:

$$\frac{\hbar}{2eR} \frac{d\varphi}{dt} + \frac{C \hbar}{2e} \frac{d^2\varphi}{dt^2} = I_s - I_c \sin \varphi = - \frac{2e}{\hbar} \frac{\partial U}{\partial \varphi} \quad (I.35)$$

En intégrant la deuxième partie de l'équation (I.32), on trouve l'expression analytique de $U(\varphi)$:

$$\begin{aligned} U(\varphi) &= - \frac{\hbar}{2e} (I_s \varphi + I_c \cos \varphi) \\ U(\varphi) &= - \frac{\hbar I_c}{2e} \left(\frac{I_s}{I_c} + \cos \varphi \right) = -E_{J0} \left(\frac{I_s}{I_c} + \cos \varphi \right) \\ \text{Avec } E_{J0} &= L_{J0} I_c^2 \text{ énergie Josephson vue en (I.30).} \end{aligned} \quad (I.36)$$

Cette énergie doit toujours être supérieure à l'énergie due aux fluctuations thermiques dans la jonction

$$k_B T < E_{J0} = \frac{\Phi_0 I_c}{2\pi} \quad (I.37)$$

- Pour $I < I_c$, (cf. à gauche, figure I.9) la particule reste confinée dans le puits de potentiel où elle oscille avec une fréquence plasma ω_J donnée par :

$$\omega_J = \left(\frac{2\pi I_c}{\Phi_0 C} \right)^{1/2} \left[1 - \left(\frac{I_s}{I_c} \right)^2 \right]^{1/4} \quad (I.38)$$

La tension moyenne est nulle car $\left\langle \frac{d\varphi}{dt} \right\rangle = 0$ dans cet état.

$\omega_J = \frac{1}{\sqrt{LC}}$ avec $L = \frac{\Phi_0}{2\pi I_c \cos \varphi}$, C respectivement l'inductance Josephson et la capacité de la jonction.

- Lorsque le courant de polarisation I croît et atteint I_c , la particule réussit à quitter le puits de potentiel et descendre le long de « la planche ondulée » (cf. à droite, figure I.11) ; dans cet état, $\left\langle \frac{d\varphi}{dt} \right\rangle \neq 0$ et une tension apparaît aux bornes de la jonction.
- Le facteur de qualité de la jonction est donné par :

$$Q = \omega_J RC \quad (I.39)$$

La figure (I.11) montre les deux cas décrits ci-dessus :

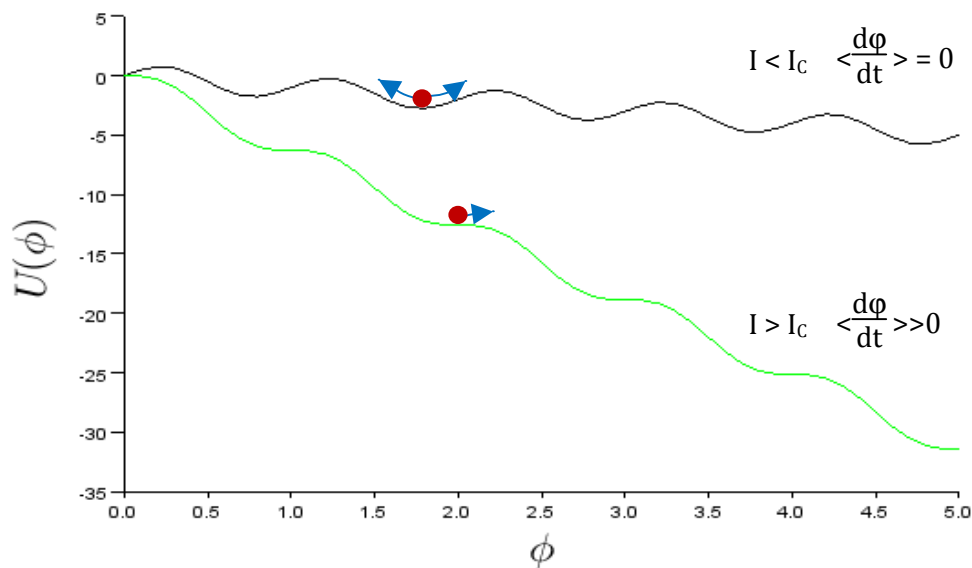


Figure I.11: Energie potentielle en fonction de la polarisation.

Lorsque β_c tend vers 0, on peut négliger le terme $\frac{d^2\phi}{dt^2}$, et l'équation différentielle (I.32) s'intègre et permet d'obtenir la valeur moyenne de la tension $\langle V \rangle = R \cdot \sqrt{I_s^2 - I_c^2}$.

I.3.8. Analogie au principe de fonctionnement du pendule simple

Pour donner une autre explication au principe de fonctionnement de la jonction Josephson, nous allons faire une analogie avec le principe de fonctionnement d'un pendule simple ; ce qui aboutira à la modélisation de la jonction Josephson.

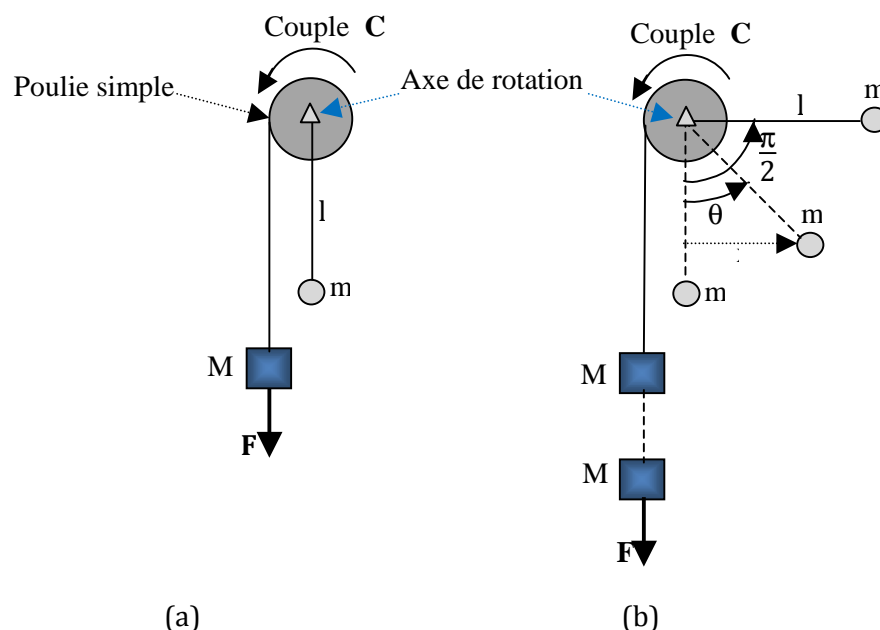


Figure I.12: Pendule simple (a) position stable, (b) écarté de sa position stable.

Le pendule simple présenté est constitué d'une masse m attachée à un barreau rigide de longueur l , solidaire d'une poulie simple qui tourne autour d'un axe. Autour de la poulie, est enroulé un fil au bout duquel est attachée une masse M exerçant une force F qui déplacera le pendule de sa position d'équilibre.

Comme nous l'avons évoqué dans le paragraphe précédent, quand la jonction Josephson n'est soumise à aucune tension extérieure, l'intensité du courant dû au passage des paires de Cooper à travers la couche fine est inférieure au courant critique I_c de la jonction: la jonction Josephson ne bascule pas; l'analogie avec le pendule simple correspond à la situation où par simple gravité, la masse M accrochée au fil, applique un couple sur la poulie, qui fait déplacer le pendule d'un angle θ par rapport à la verticale. En outre, on a vu que, lorsqu'on applique une tension continue aux bornes de la jonction, les électrons libres ou quasi particules vont se superposer aux paires de Cooper pour ensemble traverser la barrière fine séparant les deux supraconducteurs ; l'intensité du courant qui en résulte devient supérieure au courant critique de la jonction ($I > I_c$), ce qui induit le basculement de la jonction Josephson; pour faire l'analogie avec le pendule simple, l'intensité du courant qui fait basculer la jonction Josephson correspond à un couple C que la masse M appliquerait à la poulie et, qui ferait tourner le pendule au-delà de sa position critique c'est-à-dire $\theta > \pi/2$; dans le cas d'une jonction hystérétique, quand le pendule quitte sa position d'équilibre instable, il va effectuer des rotations autour de son axe ; selon la nature des phénomènes dissipatifs (e.g. effet tunnel de quasi particules), le pendule aura un régime quasi-permanent (périodique).

Le tableau I-3 donne un récapitulatif de l'analogie entre le fonctionnement de la jonction Josephson et le pendule simple.

Jonction Josephson	Pendule simple
Différence de phase ϕ dans la jonction	Déflexion θ
Courant total I_s	Couple C appliqué au support
Capacité de jonction C	Moment d'inertie M
Conductance $\frac{1}{R}$	Amortissement visqueux η
Tension aux bornes de la jonction $V = \frac{\hbar}{2e} \frac{d\phi}{dt}$	Vitesse angulaire $\omega = \frac{d\theta}{dt}$

Tableau I-3: Analogie entre une jonction Josephson et un pendule simple.

I.3.9. Le SQUID

Le SQUID ou Superconducting Quantum Interference Device, est un dispositif reposant sur le principe d'interférences quantiques dans un supraconducteur. En effet, il s'agit d'un anneau supraconducteur interrompu par une ou deux jonctions Josephson. Le SQUID combine donc deux phénomènes physiques à savoir : la quantification du fluxoïde dans l'anneau supraconducteur et l'effet Josephson. Il existe deux types de SQUID, le SQUID dc (à courant continu) constitué de deux jonctions et le SQUID rf (à haute fréquence) qui ne comporte qu'une seule jonction.

I.3.9.1. Le SQUID dc

Il est constitué de deux jonctions Josephson (JJ) mises en parallèle, ce qui équivaut à un anneau supraconducteur interrompu (de façon très localisée) à deux endroits. Le couplage entre

le flux dû au champ magnétique extérieur et le courant d'écrantage via l'inductance du SQUID modifie significativement le flux effectif qui pénètre dans la boucle. Donc, le flux effectif est une superposition du flux extérieur Φ_{ext} et du flux Φ_e créé par le courant d'écrantage I_e . On note que, plus l'inductance L du SQUID est grande, plus la relation entre le flux extérieur Φ_{ext} et le flux Φ pénétrant la boucle, quitte le régime linéaire pour le régime non linéaire : le SQUID dc devient hystérétique. La figure I.13 montre le schéma de principe d'un SQUID dc à deux jonctions Josephson J_1, J_2 et sa représentation électrique dans la modélisation RCSJ.

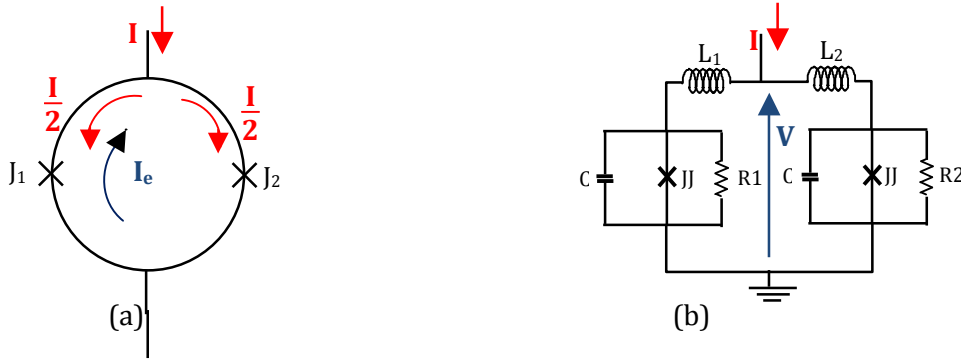


Figure I.13: Schéma de principe d'un SQUID dc et son équivalent électrique utilisant le modèle RCSJ de la jonction Josephson.

Si on se réfère à la condition imposée par la quantification du fluxoïde à travers le SQUID (équation I.13), la phase sur le contour de la boucle obéit à la relation :

$$\varphi_2 - \varphi_1 = 2\pi \frac{\Phi}{\Phi_0} + 2\pi n \quad (\text{I.40})$$

avec φ_1, φ_2 différences de phase à travers les jonctions J_1, J_2 .

Le courant de polarisation du SQUID dc est donné par la somme des courants Josephson des deux jonctions :

$$I = I_{C1} \sin \varphi_1 + I_{C2} \sin \varphi_2. \quad (\text{I.41})$$

En considérant que les deux jonctions ont des courants critiques identiques $I_{C1} = I_{C2}$, l'expression du courant d'écrantage I_e qui circule dans la boucle est donnée par :

$$I_e = \frac{I_{C1}}{2} \cdot (\sin \varphi_1 - \sin \varphi_2) \quad (\text{I.42})$$

Le flux effectif Φ dans la boucle, est donné par la somme du flux appliqué et de Φ_e , flux créé par le courant d'écrantage :

$$\Phi = \Phi_{\text{ext}} + \Phi_e, \text{ avec } \Phi_e = LI_e, \quad (\text{I.43})$$

L , l'inductance du SQUID.

Posons : $\varphi = \frac{\varphi_1 + \varphi_2}{2}$ et $\delta = \frac{\varphi_2 - \varphi_1}{2}$. Donc $\varphi_1 = \varphi - \delta$ et $\varphi_2 = \varphi + \delta$. En substituant les équations (I.40), (I.42) dans l'équation (I.43), on obtient :

$$\begin{aligned} \frac{2\Phi_e}{LI_{C1}} &= \sin(\varphi - \delta) - \sin(\varphi + \delta) = \frac{2I_e}{I_{C1}} \\ \Rightarrow \frac{\Phi_e}{LI_{C1}} &= -\sin \varphi \cdot \cos \delta \end{aligned} \quad (\text{I.44})$$

D'où l'expression du flux total dans le SQUID:

$$\Phi = \Phi_{\text{ext}} - LI_{C1} \sin \delta \cdot \cos \varphi \quad (\text{I.45})$$

Dans l'expérience qui suit, on se propose d'analyser le comportement du SQUID dc en présence d'un flux magnétique externe. Considérons que les jonctions J_1, J_2 sont identiques; en l'absence de tout champ extérieur, si l'on injecte un courant I dans le SQUID, ce courant va se partager dans chacune des branches, en deux parties égales; on continue d'augmenter le courant I jusqu'à ce qu'il atteigne la somme des courants critiques des jonctions J_1 et J_2 .

Supposons que l'on applique un champ magnétique de faible intensité sur le SQUID, il va y créer un courant d'écrantage (I_e) dont le flux va s'opposer au flux appliqué. Dans la jonction J_1 , le courant de polarisation va se soustraire au courant induit I_e , ($I_e - I/2$); tandis que dans la jonction J_2 le courant induit et le courant de polarisation s'ajoutent ($I_e + I/2$).

Le $\sin\varphi$ ne pouvant dépasser l'unité, l'équation (I.45) ne peut être satisfaite que si :

$$I \leq 2I_c \left| \cos\pi \frac{\Phi}{\Phi_0} \right| \quad \text{alors} \quad I_{c-SQUID} = 2I_c \left| \cos\pi \frac{\Phi}{\Phi_0} \right| \quad (I.46)$$

L'équation (I.46) montre que lorsqu'on applique un champ magnétique à la surface d'un SQUID dc, le courant critique mesuré dépend périodiquement de l'intensité de ce champ; le courant critique atteint sa valeur maximale lorsque le flux total Φ est égale à un multiple entier d'un quantum de flux Φ_0 .

En considérant que le courant de polarisation I qui alimente le SQUID est fixé à une valeur $I_B > I_{c-SQUID-Max}$, les variations de flux vont provoquer des oscillations de la tension V avec une période égale à Φ_0 . Une de ses applications reconnues est la détection de très faibles flux magnétiques; dans des conditions optimales de fonctionnement, la composante de bruit blanc de la densité spectrale de bruit en flux magnétique se réduit à :

$$S_\Phi(f) \approx 16k_B T L^2 / R \quad (I.47)$$

L'autre paramètre caractéristique du SQUID dc est sa résolution en énergie ou encore l'énergie minimum détectable; elle est déterminée par $S_\Phi(f)/2L$. Si l'on suppose qu'on est dans les conditions optimales de fonctionnement, la résolution en énergie du SQUID est donnée par [16] :

$$\varepsilon \approx 9k_B T L / R \approx 16k_B T \sqrt{LC} \quad (I.48)$$

Il y a aussi du bruit en $1/f$, dû entre autres aux mouvements de vortex dans les films supraconducteurs, et qui sont sensibles au champ magnétique terrestre.

I.3.9.2. Le SQUID rf

Contrairement au SQUID dc, le SQUID rf ne possède qu'une seule jonction Josephson (cf. figure I.14) celle-ci étant choisie non hystérétique [17]. L'interférence quantique est toujours obtenue par la boucle supraconductrice. On injecte un courant alternatif radiofréquence I_{rf} dans un circuit résonant mutuellement couplé à l'anneau, la fréquence du courant étant proche ou égale à la fréquence de résonance du circuit. La quantification du flux au travers de l'anneau en présence de la jonction Josephson impose la condition suivante sur le flux total Φ_T traversant l'anneau :

$$2\pi\Phi_T/\Phi_0 + \varphi = 2\pi n$$

Avec φ la différence de phase de la fonction d'onde supraconductrice de part et d'autre de la jonction et n un entier.

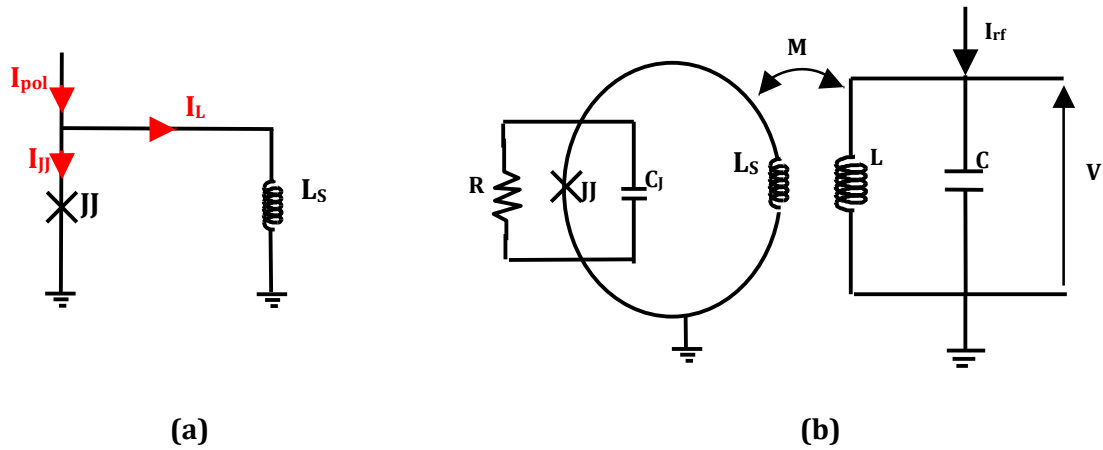


Figure I.14: Modélisation du SQUID rf (a) en présence du circuit résonant (b).

Si on prend le circuit de gauche :

Le courant total s'exprime comme étant la somme du courant I_L dans l'inductance et du courant I_{JJ} dans la jonction Josephson (loi de Kirchhoff) :

$$I_{pol} = I_L + I_{JJ} \quad (I.49)$$

Le flux magnétique à l'intérieur de l'anneau supraconducteur est égal à la somme du flux qu'on lui applique (Φ_{ext}) et du flux créé par le courant induit circulant dans la boucle :

$$\Phi = \Phi_{ext} + L_S I_L, \quad (I.50)$$

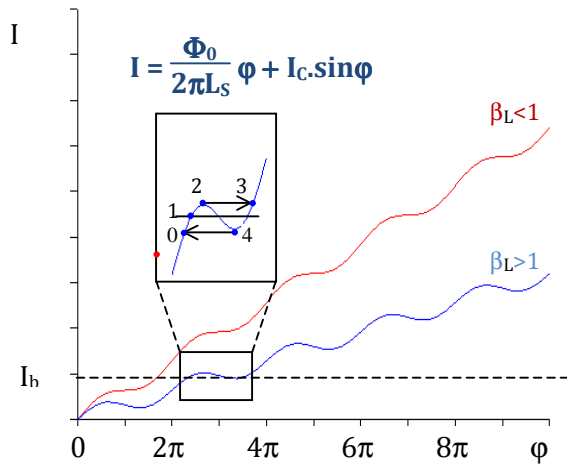
avec L_S inductance de boucle (fermée par la JJ) et Φ flux total qui pénètre la boucle

$$I_{pol} = \frac{\Phi - \Phi_{ext}}{L_S} + I_c \cdot \sin \varphi, \quad I_c, \varphi, \text{ courant critique et phase de JJ} \quad (I.51)$$

$$\Rightarrow I_{pol} + \frac{\Phi_{ext}}{L_S} = \frac{\Phi_0}{2\pi L_S} \varphi + I_c \cdot \sin \varphi \quad (I.52)$$

D'après l'équation (I.52), on remarque qu'on réalise la même fonction lorsqu'on polarise le SQUID rf en courant (I_{pol}) ou en flux appliqué (Φ_{ext}).

L'étude de la relation (I.52) conduit à deux types de comportements du SQUID rf selon la valeur du paramètre $\beta_L = 2\pi L_S I_c / \Phi_0$, illustrés par la figure I.15 :



- si $\beta_L < 1$, la droite horizontale $I=I_b$ rencontre la courbe courant d'entrée-phase en un seul point. La fonction est monovaluée, le SQUID rf n'est donc pas hystérétique.
- si $\beta_L > 1$, la droite $I=I_b$ rencontre la courbe courant d'entrée-phase en deux (ou plus) points. Dans ce cas, la fonction est multivaluée, et cette condition est nécessaire pour que la jonction JJ bascule ; le SQUID rf est donc hystérétique.

Figure I.15: Caractéristique courant d'entrée-phase de la jonction, où $I = I_{pol} + \frac{\Phi_{ext}}{L_S}$

Dans les 2 cas, le courant $I_{JJ}=I_C \cdot \sin\phi$ est une fonction périodique de I .

La résolution en énergie du SQUID rf est donnée par [16]:

$$\varepsilon = L_S I_C^2 \Gamma^{4/3} / 2\omega_{rf} \quad (I.53)$$

où $\Gamma = 2\pi k_B T / I_C \Phi_0$ correspond au rapport entre l'énergie de fluctuations thermiques et l'énergie de couplage Josephson, et ω_{rf} est la pulsation du courant radiofréquence.

Conclusion :

Pour que le SQUID rf réalise la fonction de comparateur, il faut et suffit que les conditions suivantes soient vérifiées :

$\beta_L = \frac{2 L_S I_C}{\Phi_0} > 1$, condition à remplir pour que le SQUID rf soit hystérétique (seulement pour détecteur non-linéaire : comparateur).

$L_S < \frac{\Phi_0^2}{k_B T}$, condition de non fluctuation thermique : il faut assurer que le flux effectif dans le SQUID ne bascule sous l'effet de fluctuations thermiques.

$I_C > \frac{k_B T}{\Phi_0}$, condition pour que la jonction ne bascule sous l'effet des fluctuations thermiques.

Ces trois conditions permettent de définir dans le graphe courant-inductance figure I.16, le domaine de fonctionnalité du SQUID rf en comparateur.

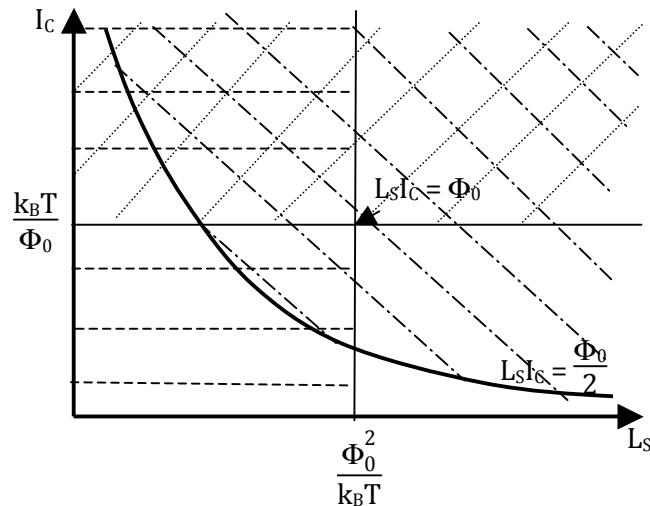


Figure I.16: Zone de fonctionnement du SQUID rf hystérétique définie par le recouvrement des 3 zones hachurées.

L'insert de la figure I.15 montre la trajectoire avec hystérèse dans le plan (I_b, φ)

- On se place au point « 1 » sur la figure I.15: le courant I_b est tel que la phase reste inférieure à $\pi/2$ (modulo 2π) et n'est pas suffisante pour faire basculer la jonction Josephson ; on reste dans le régime continu de la jonction. Conséquence, la tension mesurée aux bornes de la jonction est nulle.
- Partant du point « 1 » sur la courbe $I = f(\varphi)$, si on augmente le flux extérieur (Φ_{ext}) de sorte que l'intensité du courant I_b croît progressivement, le point d'intersection entre la droite $I = I_b$ et la courbe $I = f(\varphi)$ se déplace dans le sens montant et arrive à un moment donné au point « 2 », seuil de basculement de la jonction Josephson où φ est supérieur à $\pi/2$ [2π] (cf. figure I.15). Si l'on continue d'augmenter le flux extérieur, I_b passe au dessus du seuil (point « 2 »), ce qui crée une commutation de la jonction Josephson du point « 2 » au point « 3 » sur la figure I.15 ; φ variant très rapidement, la commutation de la jonction va s'accompagner d'une tension non nulle mesurée aux bornes du SQUID rf; du point de vue quantique, le basculement de la jonction est dû à la pénétration d'un quantum de flux Φ_0 à l'intérieur de l'anneau supraconducteur, d'où l'apparition d'une impulsion de tension en sortie du SQUID rf.
- On se trouve au point « 3 » où φ est supérieur à $3\pi/2$ [2π], si maintenant on décide de diminuer le flux extérieur Φ_{ext} , il va de soi que le courant I_b va également diminuer jusqu'à atteindre le point « 4 », où φ est inférieur à $3\pi/2$ [2π].
- Ensuite, en diminuant I_b , on observe une nouvelle commutation de la jonction Josephson du point « 4 » au point « 0 » où φ est inférieur à $\pi/2$ [2π].

I.4. Logique RSFQ

I.4.1. Introduction : convention de codage par impulsions

La logique RSFQ (Rapid Single Flux Quantum), fondée sur l'utilisation de jonctions Josephson shuntées (non hystérétiques), met à profit le comportement dynamique et quantique de la jonction; l'information est codée par la présence ou l'absence qu'un quantum de flux magnétique (fluxon) $\Phi_0 = h/2e$. La cellule élémentaire est constituée d'une boucle supraconductrice fermée par une jonction shuntée par une résistance ; chaque variation de flux (fluxon entrant ou sortant de la boucle) induit une impulsion de tension aux bornes de la jonction ; la durée et l'amplitude de cette impulsion sont fonction de la géométrie de la jonction et du matériau qui la compose ; le traitement des données revient à manipuler des impulsions de tensions résultant du transfert de quantum de flux avec l'avantage que l'énergie de transfert de quantum de flux $I_c \Phi_0$, est indépendante de l'amplitude de l'impulsion RI_c . Par convention, le « 1 » logique code la présence d'une impulsion RSFQ pendant une période du signal d'horloge, et le « 0 » logique code l'absence de l'impulsion pendant une période d'horloge équivalente ; le signal d'horloge est généré par un circuit élaboré avec des jonctions Josephson et la fréquence d'horloge n'est rien d'autre que la fréquence de fonctionnement du circuit logique ; il faut néanmoins s'assurer que la période d'horloge soit suffisamment longue pour séparer les impulsions RSFQ les unes des autres.

I.4.2. Le comparateur de courant à deux jonctions Josephson

Ce dispositif permet de coder les signaux analogiques de manière à produire leur représentation binaire. Comme représenté figure I.17, un comparateur est constitué de deux jonctions Josephson montées en série possédant idéalement le même courant critique. Le signal d'horloge est un train d'impulsions RSFQ, chacune d'elles imposant une augmentation de 2π de la phase supraconductrice. Comme les jonctions Josephson basculent par quantum de 2π , une seule d'entre elles basculera selon le signe du courant d'entrée : s'il contribue à augmenter le courant dans JJ_2 (et à diminuer celui de JJ_1), JJ_2 basculera et une impulsion RSFQ apparaîtra aux bornes de JJ_2 , donc à la sortie du comparateur.

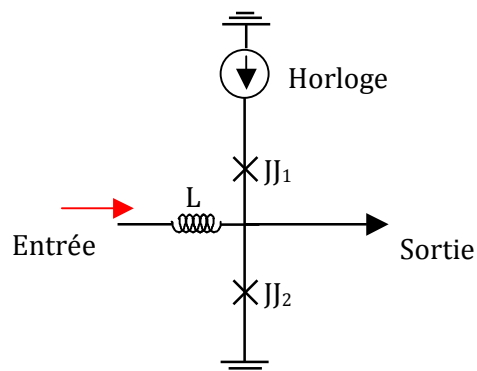


Figure I.17: Comparateur à 2 jonctions Josephson.

I.4.3. Le comparateur périodique

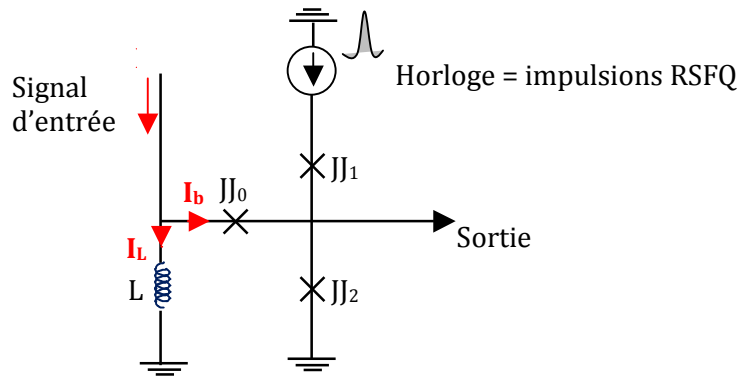


Figure I.18: Comparateur périodique.

Il est constitué d'un SQUID RF (L , JJ_0 , cf. figure I.18) et d'un comparateur de courant à deux jonctions Josephson (JJ_1 , JJ_2 qui mesurent le sens du courant de boucle du SQUID). Le signal analogique à convertir est un courant appliqué à l'entrée du SQUID, et le signal d'horloge est un train d'impulsion RSFQ. L'étude du SQUID RF montre que le courant I_b qui traverse la jonction JJ_0 est une fonction périodique du courant d'entrée I ; pour réduire l'influence de la jonction JJ_2 sur le fonctionnement du SQUID rf, il faut assurer que le courant critique de la jonction JJ_0 soit inférieur au courant critique de la jonction JJ_2 du comparateur. De plus, il faut que la condition $\beta_L = \frac{2\pi L I_{C0}}{\Phi_0} < 1$ soit vérifiée, car le comparateur n'est pas basé sur un effet de basculement qu'il faut ici a contrario éviter. En fonction de la direction du courant I_b , le comparateur à 2 jonctions Josephson produira ou non une impulsion de tension à sa sortie codant ainsi un état 1 ou un état 0. Une différence entre les courants critiques des 2 jonctions provoque un décalage du seuil du comparateur.

I.4.4. La ligne de transmission Josephson

Elle est utilisée pour transmettre l'impulsion RSFQ. Elle est constituée d'une mise en cascade de blocs de SQUIDS dc connectés entre eux par une ligne de transmission simple, qui n'est représentée (figure I.19) que par son inductance, l'effet des autres éléments étant négligeables. Chacune des jonctions Josephson JJ_1 , JJ_2 , JJ_3 et JJ_4 est non hystérétique et polarisée avec un courant continu $I_{bi}/2$ un peu inférieur à son courant critique; de plus pour chaque SQUID dc, le paramètre $\beta_L = 2\pi L_i I_{Ci} / \Phi_0$ est inférieur à 1 de telle sorte que le SQUID ne puisse conserver de quantum de flux. Ici, $L_1 = L_2 + L_3 = L_4 = L_5 + L_6 \dots$ Lorsque l'impulsion RSFQ arrive à l'entrée de la ligne de transmission, le courant qui en résulte va faire basculer la jonction JJ_1 qui va générer une impulsion RSFQ à l'entrée de l'inductance L_2 ; étant donné que $\beta_L < 1$, cette impulsion est transmise à l'entrée de la jonction JJ_2 ; à ce niveau, le courant issu de cette impulsion va se superposer au courant de polarisation dû à I_{b1} pour faire basculer la jonction JJ_2 . Ainsi, de proche en proche, l'impulsion RSFQ va se propager jusqu'à la sortie de la ligne de transmission.

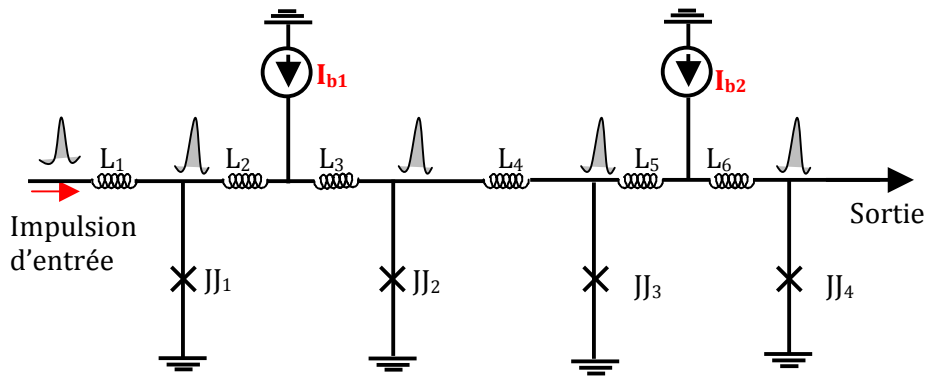


Figure I.19: Ligne de transmission Josephson.

I.5. Fabrication de jonctions Nb-Al-Al₂O₃-Nb à basse température critique.

Les principes de fonctionnement de la jonction Josephson ont été étudiés dans les paragraphes précédents ; nous souhaitons à présent fabriquer une jonction à base de supraconducteurs à basse température critique ; pour cela, nous avons sélectionné le procédé de fabrication proposé par l'IPHT de Iéna en Allemagne (version du 22 juin 2007, <http://www.ipht-jena.de>).

Ce procédé est basé sur des jonctions SIS Nb-Al₂O₃-Al-Nb, qui peuvent être court-circuitées par une résistance pour abaisser le paramètre de McCumber et supprimer le comportement hystérétique ; la fabrication des jonctions Josephson avec cette technologie est bien maîtrisée et leurs caractéristiques sont très reproductibles ; les jonctions ainsi fabriquées sont utilisées dans de nombreuses applications telles les SQUIDs, les circuits électroniques RSFQ, les circuits électroniques à base de bits quantiques (QBits), et les récepteurs hétérodynes ; par ailleurs l'utilisation de ces jonctions est limitée par la nécessité d'un système cryogénique fonctionnant avec l'hélium liquide ou d'un cryogénérateur descendant à 4K.

Dans le procédé de fabrication de circuits à l'IPHT, la structure mise en place offre plusieurs couches diélectriques et métalliques utilisables pour l'élaboration du circuit à fabriquer ; le descriptif de toutes ces couches est contenu dans le tableau I-4 :

Mask	GD SII No	Name	Layout polarity	Color	Material	Thick ness /nm	Description	Mask polari ty	Wafer resist
A	1	M0	positive	yellow	Nb	200	Groud plane	dark	+
B	2	I0A	negative	magenta	Nb ₂ O ₅	50	Holes in anodisation	clear	-
C	3	I0B	negative	magenta	SiO	200	Holes in isolation	clear	-
D	4	I0C			SiO		Reserved		
E	5	M1	positive	Red	Nb	250	Wiring1	dark	+
F	6	T1	positive	Cyan	Nb/Al/Nb	60/12 /30	Trilayer package	clear	-
G	7	I1A	negative	Light blue	Nb ₂ O ₅	70	Holes in anodisation definition of junction	clear	-
H	8	CUT	positive	Light gray	----	---	Cutting of bridges for anodisation	clear	+
I	9	I1B	negative	Light blue	SiO	150	Holes in isolation	clear	-
J	10	R1	positive	green	Mo	80	Resistance layer	clear	+
K	11	I2	negative	coral	SiO	150	Holes in isolation	clear	-
L	14	M2	positive	Blue	Nb	350	Wiring 2	dark	+
M	13	R2	positve	Dark green			Bond pads, optional	dark	-

Tableau I-4 : Couches utilisées dans le procédé de fabrication des circuits à la fonderie de Jena.

1.5.1. Description de la Technologie à 4K

1.5.1.1. Les paramètres de la jonction Josephson :

	Valeur nominale	Tolérance d'une plaquette	Homogénéité sur une plaquette	Homogénéité par puce
Densité de courant critique	1000 A/cm ²	± 20%	± 15%	≤ ± 5%
Résistance de la couche M0	1 Ω	± 20 %	± 10%	≤ ± 5%

Tableau I-5 : Paramètres de la jonction Josephson à basse température critique avec du Niobium.

Le produit $R I_c$ des jonctions a une valeur typique de $256 \mu V$ à 4K et en standard, le paramètre de M_c Cumber est égal à 1.

I.5.1.2. Inductance de ligne

Couche	$L_{\text{carré}}$	Tolérance d'une plaquette	Homogénéité sur une plaquette	Homogénéité par puce
M1-M0	0,52 pH	$\pm 10\%$	$\pm 5\%$	$\leq \pm 2\%$
M2-M1 (à travers M0)	0,64 pH	$\pm 10\%$	$\pm 5\%$	$\leq \pm 2\%$
M2-M0	0,81pH	$\pm 10\%$	$\pm 6\%$	$\leq \pm 2\%$

Tableau I-6 : Paramètres des inductances de ligne utilisées dans la procédure de fabrication des circuits supraconducteurs à basses températures critiques à Jena.

- Les inductances sont mesurées dans des interféromètres avec des lignes microruban de longueur 100 μm et de largeur 10 μm .
- Le paramètre de London caractérisant la profondeur de pénétration du champ magnétique est de (87 ± 5) nm.
- La valeur de la capacité spécifique est $(0,05 \pm 0,002)$ pF/ μm^2 .

I.5.1.3. Coupe transversale d'un circuit RSFQ

La figure I.21 montre comment sont empilées les couches diélectriques et métalliques qui interviennent dans la fabrication du circuit pour réaliser le modèle de circuit présenté par la figure I.20.

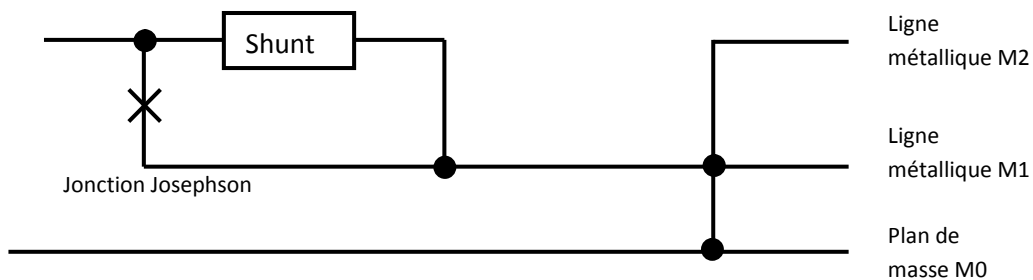
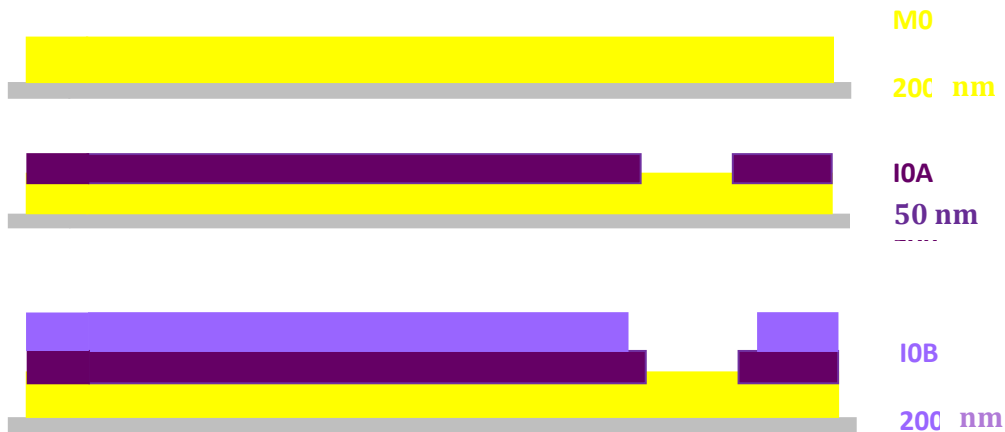
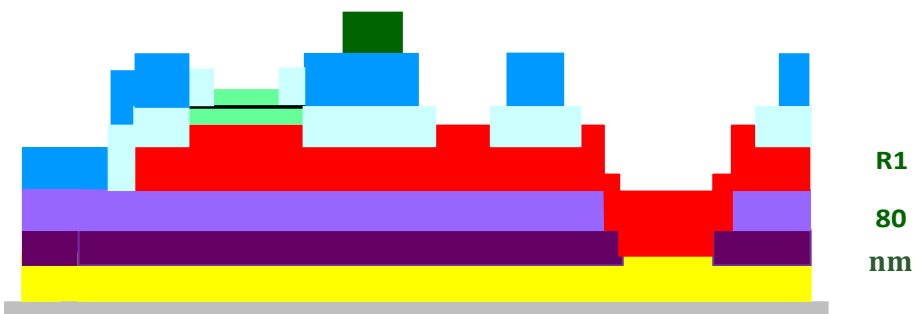
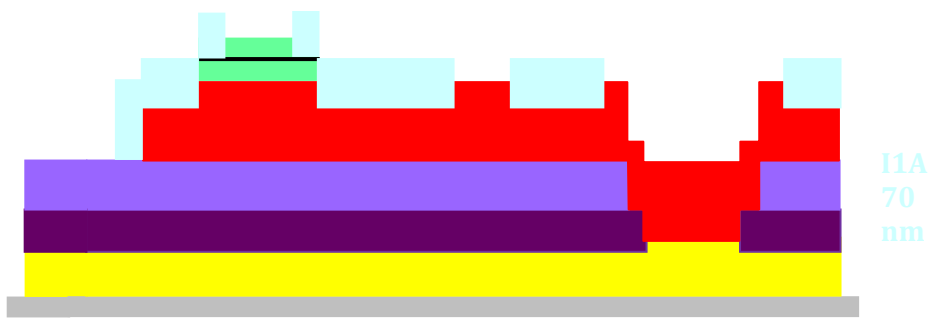


Figure I.20: Schéma d'une partie de circuit RSFQ faisant intervenir les différents éléments constitutifs (jonction Josephson shuntée, vias...).





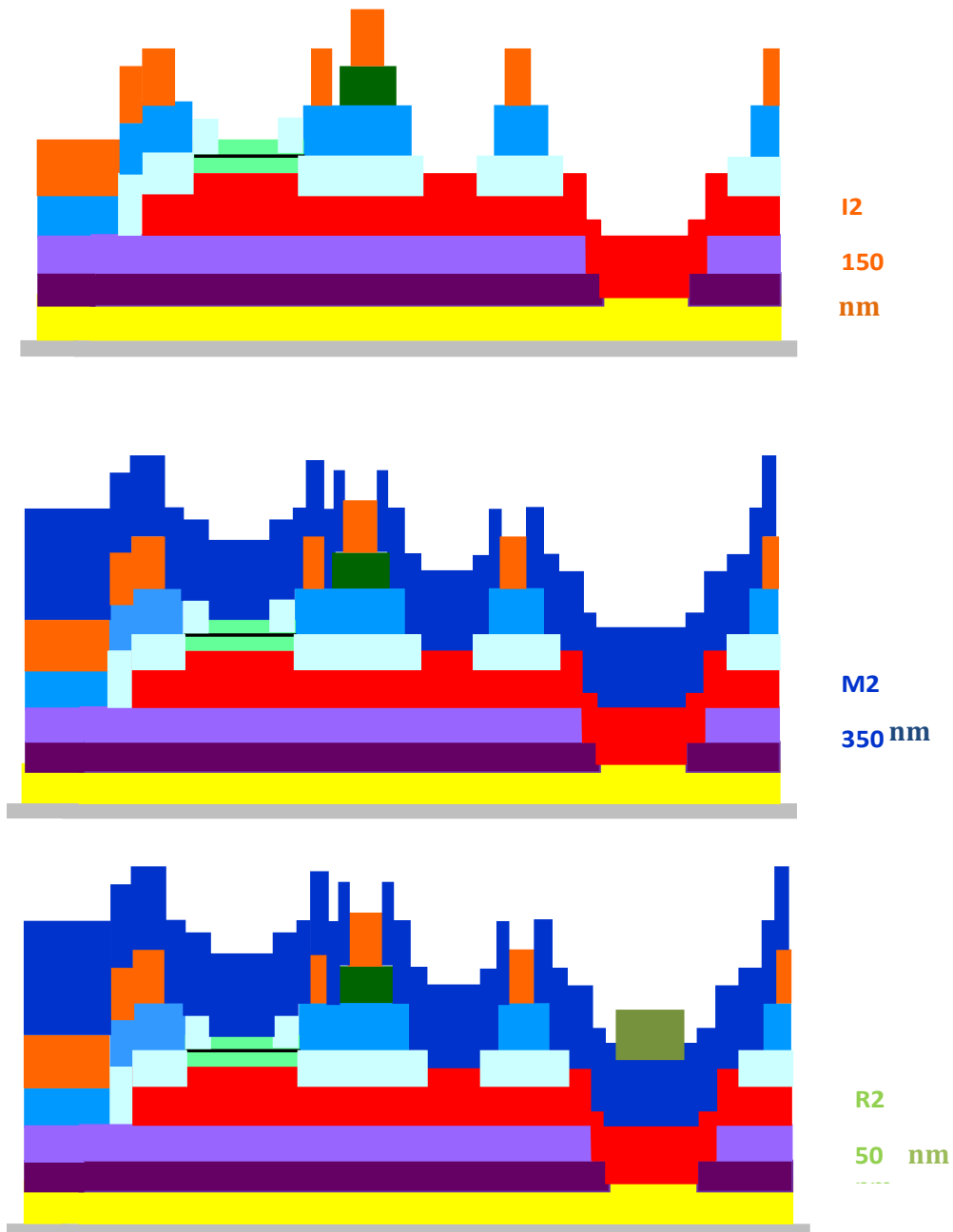


Figure I.21: Procédé de fabrication des jonctions à base du niobium.

I.6. Technologie supraconductrice à haute température critique

A la différence de la technologie de fabrication des jonctions à basse température critique, la technologie supraconductrice à haute température critique à laquelle nous nous intéressons est planaire et n'offre pas la possibilité d'empiler plusieurs niveaux de couches supraconductrices pour concevoir des circuits électriques à base de jonctions Josephson. Les cuprates qu'on utilise dans cette technologie ont une structure cristallographique complexe qui impose d'utiliser des techniques de croissance épitaxiales, sur des substrats cristallins à paramètres de mailles similaires ; parmi celles-ci on peut citer : la coévaporation, l'ablation laser, la pulvérisation cathodique. Suivant les applications, l'on trouve plusieurs types de jonctions Josephson conçues avec la technologie des supraconducteurs à haute température critique : les jonctions joint de

grain « Grain Boundary » [18], [19], les jonctions rampe ou « interface-engineered junctions » [20], et enfin les jonctions conçues à base d'irradiation ionique. Ce dernier type de jonctions constituera l'objet du paragraphe suivant portant sur les différentes étapes du procédé de fabrication de la jonction Josephson.

I.6.1. Jonctions fabriquées par irradiation ionique

L'irradiation ionique est une technique très utilisée dans l'industrie des semi-conducteurs ; on en a besoin dans la fabrication de circuits intégrés constitués de composants tels les transistors, les résistances, les capacités, les inductances etc.

Concrètement, l'irradiation ionique est une technique d'implantation d'ions sur un support ; en effet, les ions utilisés sont traditionnellement des éléments dopants du silicium ; ils ont une énergie comprise entre 100keV et 200keV, suffisante pour pénétrer des longueurs de l'ordre de l'épaisseur des films minces (environ 100nm). Comparé à la technique de gravure par faisceau d'ions (« Ions Beam Etching ») qui utilisent des ions d'énergie très inférieure (quelques centaines d'eV), on constate qu'avec l'irradiation ionique, il y a très peu d'ions arrachés à la surface du film.

La technique d'irradiation retenue est utilisée à 2 étapes du procédé de fabrication : pour la délimitation du dispositif, par amorphisation complète de l'YBCO, qui devient isolant ; exemple, pour une dose de 10^{14} ions/cm² le nombre de défaut par atome « dpa » maximal dans la couche est à peu près égal au dpa nécessaire pour ramener la température critique de l' $\text{YBa}_2\text{Cu}_3\text{O}_{7-x}$ à zéro et pour la fabrication de la barrière, à dose plus réduite pour abaisser localement la température critique du matériau. Dans ce cas, on irradie à travers un masque. On constate qu'augmenter la taille de la fente n'augmente pas seulement la largeur du profil de défaut, mais aussi le nombre de défauts par atome maximum ; en effet, si l'on passe d'une fente de 20 nm à une fente de 50 nm, on accroît le dpa au centre de la fente de plus de 50 %.

Faire varier l'énergie d'irradiation va influencer sur trois composantes principales du profil de défauts dans le film. Lorsque l'énergie augmente,

- le dpa maximal est réduit, et la température critique de la jonction devient plus grande ;
- l'extension de la distribution latérale des défauts diminue et on obtient une jonction plus fine ;
- le maximum de défauts dans la fente est décalé vers les plus grandes profondeurs, ce qui donne un profil de défauts beaucoup plus uniforme.

I.6.2. Procédé de fabrication des jonctions Josephson

Dans ce paragraphe, on décrit le procédé de fabrication des jonctions Josephson par irradiation ionique repris de la thèse de Thomas Wolf [25] ; ce procédé a été mis au point pendant les thèses de Xavier Grison et Nicolas Bergeal [21], [22], [23], [24] et ensuite, il a été modifié par Thomas Wolf.

Les films minces sont des films commerciaux fournis par l'entreprise THEVA GmbH, les étapes de masquage électronique sont réalisées par Christian Ulysse du Laboratoire de Photonique et Nanostructures de Marcoussis sous la direction de Giancarlo Faini et les irradiations ioniques sont réalisées par Yann Legall de l'Institut d'électronique du Solide et des Systèmes (InESS) de Strasbourg.

Ils sont partis de films d' $\text{YBa}_2\text{Cu}_3\text{O}_7$ de 70 nm et 150 nm d'épaisseur, déposés sur un substrat de saphir (Al_2O_3) pour minimiser les pertes hyper fréquence et recouverts d'une couche tampon de 40 nm d'oxyde de cérium (CeO_2) nécessaire à la bonne croissance du film. Les films

sont déposés par coévaporation et une couche de 100 nm d'or est ajoutée in situ à la fin de la croissance du film. Le dépôt sans rupture du vide de cette couche est essentiel à l'obtention d'un bon contact ohmique avec l'échantillon. Le procédé de fabrication est détaillé graphiquement figure I.22

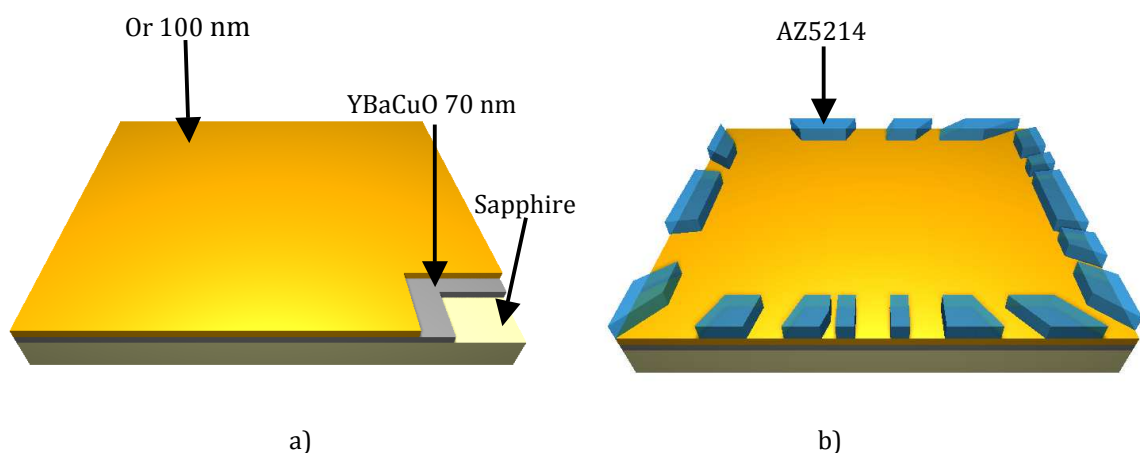
La première étape (figure I.22 a-b) consiste à lithographier les motifs correspondant aux futurs plots de contact en or sur une résine négative photosensible AZ5214 d'une épaisseur d'environ 1,4 μm .

La seconde étape (figure I.22 c-d) consiste à graver l'or aux endroits dépourvus de résine. On utilise pour cela une gravure par faisceau d'ions (« IBE ») utilisant des ions argon (Ar^+) à 500 eV envoyés sous un angle de 10° qui optimise la gravure de l'or. Si possible, la gravure est observée à l'aide d'un SIMS (« Secondary Ion Monitor System »), qui permet de contrôler l'élément chimique en train d'être gravé. Si cela n'est pas possible, on peut noter que la gravure de 100 nm d'or prend environ 120 secondes. Puis on retire le masque par dissolution dans l'acétone.

La troisième étape (figure I.22 e) consiste à lithographier les motifs supraconducteurs à l'aide de la même résine qu'à l'étape 1. La quatrième étape (figure I.22 e-f) réalisée à l'INESS, à Strasbourg utilise des ions oxygène O^+ à une énergie de 110 keV et une dose de 5×10^{15} ions/ cm^2 . Pour limiter l'échauffement des échantillons, on évitera de dépasser un courant de plus de 0,5 $\mu\text{A}/\text{cm}^2$. Retrait du masque.

L'étape 5 (figure I.22 g) consiste à lithographier les jonctions Josephson sous la forme de fentes de 20 nm de large dans une résine d'environ 600 nm d'épaisseur. On utilise comme résine du polyméthylmetacrylate (PMMA)

La dernière étape (figure I.22 g - h) consiste à former des jonctions proprement dites. On utilise à nouveau des ions oxygène et dotés d'une énergie de 110 keV. On prendra garde de placer l'échantillon orthogonalement au faisceau, car le rapport d'aspect des fentes est important (20 nm de large pour 600 nm de profondeur ce qui correspond à un angle de moins de $1,5^\circ$) ; cela consiste à placer soigneusement l'échantillon au centre de la cible. La dose appliquée est typiquement de 3×10^{13} ions/ cm^2 .



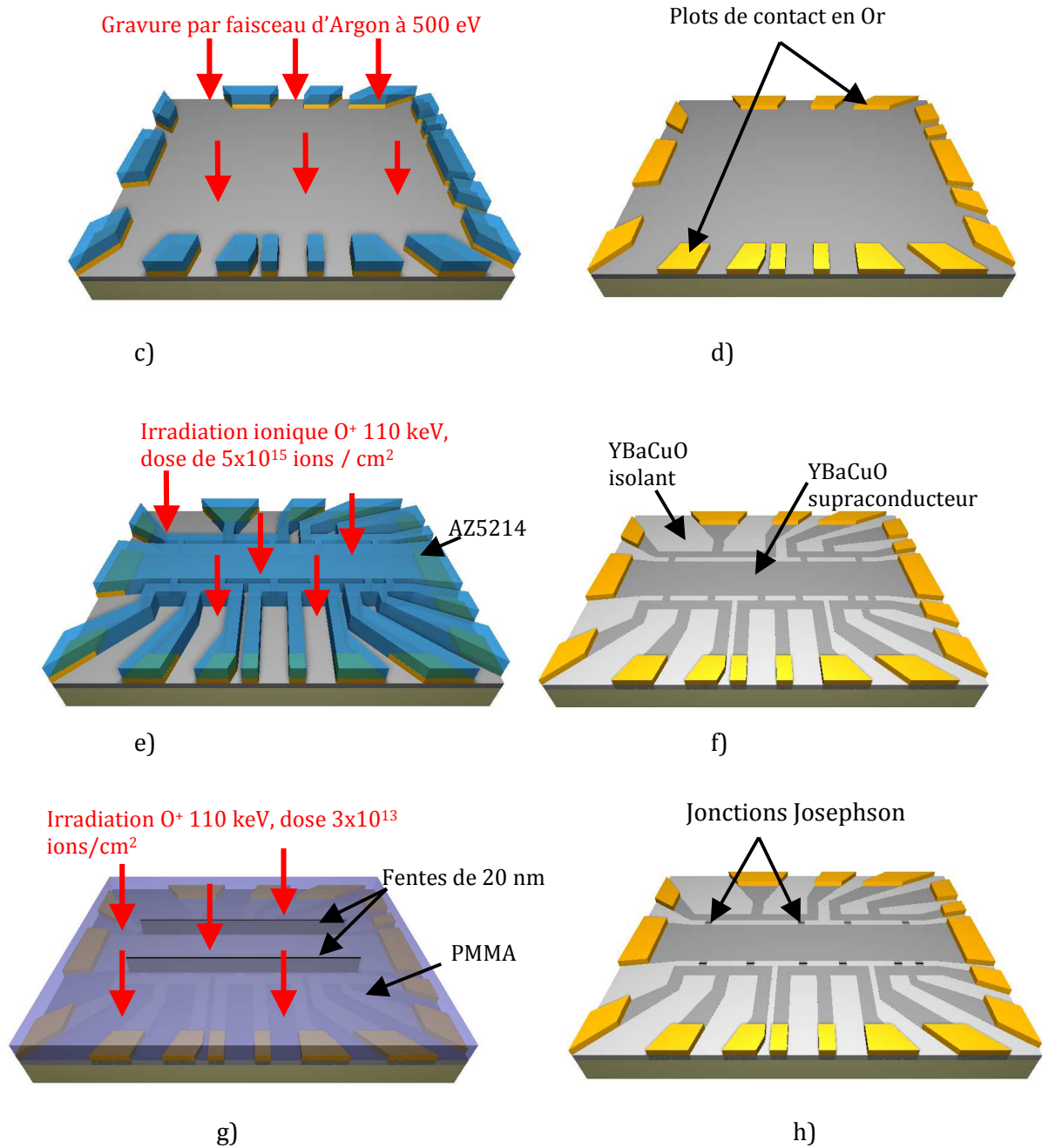


Figure I.22: Procédé de fabrication [25].

Références:

- [1] H. K. Onnes. *Leiden Communications*, 120b, 122b, 124c, 1911.
- [2] W. Meissner and R. Ochsenfeld. "Ein neuer effekt bei eintritt der suraleitfähigkeit", *Naturwissenschaften*, 21(44), pp. 787-788, Nov 1933.
- [3] J. Bardeen, L. N. Cooper, and J. R. Schrieffer. "Theory of Superconductivity", *Phys. Rev*, pp.1175-1204, Dec 1957.
- [4] N. Wiest-Million, J. Lemoine, E. Solt. Les matériaux supraconducteurs (rapport d'épistémologie), pp.1-26, Juillet 2002.
- [5] P. Monod, Matériaux supraconducteurs, école normale supérieure, <http://www.cnrs.fr/Chimie/Programmes/Matériaux/~Matériauxsupra.pdf>.
- [6] Superconductor information for the beginner. <http://superconductors.org>.

- [7] F. London and H. London. "The electromagnetic equations of the supraconductor", *Proceedings of Royal Society of London*, 149(866), pp.71-88, March 1935.
- [8] J. Bardeen, L. N. Cooper, and J. R. Schrieffer. "Theory of Superconductivity", *Phys. Rev*, 108(5), pp.1175-1204, Dec 1957.
- [9] B. D. Josephson. « Coupled superconductors », *Rev. Mod. Phys*, 36(1), pp.216-220, Jan 1964.
- [10] B. Josephson. « Possible new effects in superconductive tunneling », *Phys. Lett*, 1, pp.251-253, 1962.
- [11] A. Barone and G. Paterno. "Physics and applications of the Josephson effect", *Wiley-interscience*, 1982.
- [12] V. Ambegaokar and Baratoff, *Phys. Rev. Lett.* 10, 486 (1963); 11, 104(E) (1963).
- [13] W.C. Stewart., « Current-voltage characteristics of Josephson junction », *Appl. Phys. Lett.*, **12**, 277-280, 1968.
- [14] D.E. Mc Cumber., " Effect of ac impedance on dc voltage-current characteristics of Josephson junctions", *J. of Appl. Phys.*, 39, 3119-3118, 1968.
- [15] "The SQUID Handbook": Vol. 1 "Fundamentals and Technology of SQUIDs and SQUID Systems", Vol. 2 "Applications", John Clark and Alex I. Braginski (Editors), Wiley-VCH Verlag GmbH&Co, KgaA, Weinheim, 2004 and 2006.
- [16] C.D. Tesche and J. Clarke., "Noise and Optimization", *J Low Temp. Phys.*, 29, 301-331, 1977.
- [17] R.P. Giffard., R. A. Webb., and J. C. Wheatley., "Principles and methods of low-frequency electric and magnetic measurements using an RF-biased point contact superconducting device", *J. Low Temp. Phys.*, 25, 99-144, 1976.
- [18] H. Hilgenkamp and J. Mannhart., "Grain boundaries in high-Tc superconductors," *Rev. Mod. Phys.*, 74(2), pp. 485-549, Jan 2002.
- [19] A. Klushin, W. Prusset, E. Sodtke, S. Borovitskii, LE Amatuni and H. Kohlstedt., "Shunted bicrystal Josephson junctions arrays for voltage standards," *Appl. Phys. Lett*, 96(11), pp. 1634-1636, Jan 1996.
- [20] B. H. Moeckly, K. Char, Y. Huang and KL. Merkle., "Interface-engineered YBCO edge junctions, jan 1999.
- [21] N. Bergeal, X. Gison, J. Lesueur, G. Faini, M. Aprili and JP Contour., "High-quality planar high -Tc Josephson junctions," *Appl. Phys. Lett*, 97(10):102502, jan 2005.
- [22] N. Bergeal, J. Lesueur, M. Aprili, G. Faini, J.P. Contour and B. Leridon ., « Pairing fluctuations in the pseudogap state of copper-oxide superconductors probed by the junction effect, » *Nat Phys*, 4(8), pp. 608-611, Jan 2008.
- [23] N. Bergeal, J. Lesueur, M. Sirena, G. Faini, M. Aprili, J.P. Contour and B. Leridon., « Using ion irradiation to make high-Tc josephson junctions, » *Journal of Applied Physics*, 102(8):083903, Jan 2007. 26 (à vérifier).
- [24] M. Sirena, N. Bergeal, J. Lesueur, G. Faini, R. Bernard, J. Briatico, D. G. Crete, and J. P. Contour, « Study and optimization of ion-irradiated high Tc Josephson junctions by Monte Carlo simulations, » *Journal of Applied Physics*, 101(12):, 123925 (2007).
- [25] Th. Wolf., « Etude de nanojonctions Josephson à haute température critique en vue d'applications térahertz, » *thèse*, présentée en décembre 2010.

Chapitre II. Revue du domaine des convertisseurs analogiques/numériques

II.1. Introduction

Les convertisseurs analogiques numériques jouent un rôle essentiel dans la construction des systèmes de traitements de données et de ce fait, on trouve leurs applications dans divers domaines tels les télécommunications, la défense (sécurité militaire, aéroportuaire), la médecine et bien d'autres secteurs techniques. L'on observe que depuis plusieurs décennies, le développement rapide dans les domaines ci-dessus cités, poussent les utilisateurs à rechercher des convertisseurs de plus en plus performants qui permettront d'atteindre des résultats intéressants pour les applications auxquelles ils sont destinés.

Ceci étant, pour assurer la fonction de codage numérique instantanée d'un signal analogique, le choix du convertisseur optimum va reposer sur des paramètres de base tels la résolution, la bande passante, la durée de conversion, la plage de tension d'entrée, la dissipation de puissance ou encore le prix. Nous allons y revenir dans les sous chapitres qui vont suivre lors de la description des différentes architectures [1, 2, 3, 4].

II.2. Caractéristiques des convertisseurs

Pour décrire les caractéristiques d'un convertisseur, nous allons les classer dans trois groupes à savoir :

La caractéristique de transfert : on peut citer la résolution, le quantum et le temps de conversion du convertisseur.

Les caractéristiques statiques : l'INL (la non linéarité intégrale), le DNL (la non linéarité différentielle) auxquelles il faut rajouter la bande passante, la dissipation.

Les caractéristiques dynamiques : le SNR (le rapport signal sur bruit), le SFDR (la dynamique sans fréquence parasite), le THD (la distorsion harmonique totale), également complétés par la bande passante, la dissipation.

II.3. La caractéristique de transfert

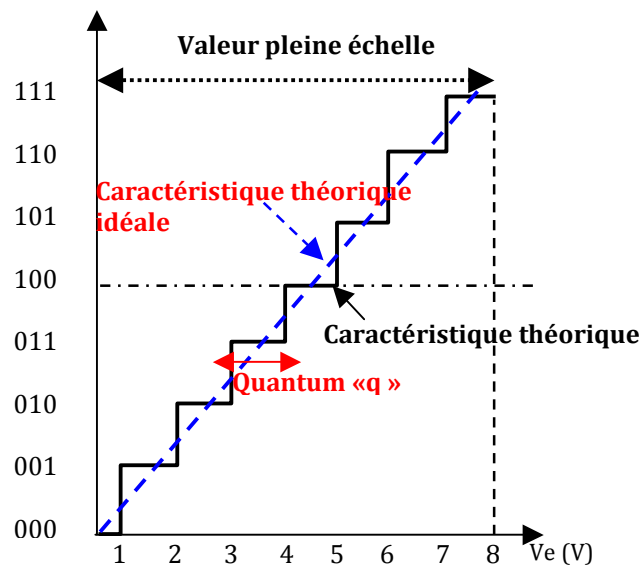


Figure II.1: Caractéristique de transfert d'un convertisseur.

La caractéristique de transfert d'un convertisseur est la relation entre la valeur du signal en entrée et le code produit en sortie. Un exemple de caractéristique de transfert dans le cas d'un convertisseur unipolaire est représenté par la courbe de la figure II.1. Elle sert de référence pour l'analyse des erreurs. La courbe en escalier relie la valeur du signal analogique à l'entrée au code numérique correspondant.

Appelons

E_{num} la valeur codée en sortie

V_{Ref} la valeur de la tension pleine échelle

$$\text{On peut écrire : } E_{num} = V_{Ref} \left(\frac{b_1}{2} + \frac{b_2}{2^2} + \dots + \frac{b_n}{2^n} \right) \quad (\text{II.1})$$

II.4. La résolution ou le quantum d'un convertisseur

La résolution est la plus petite variation du signal d'entrée analogique qui provoquerait un changement d'une unité sur le signal numérique de sortie.

Le quantum est le nom donné à la quantité qui caractérise la résolution; il est fonction de la tension pleine échelle et sa valeur est donnée par :

$$q = (V_{Ref}) / 2^N, \quad N \text{ nombre de bits} \quad (\text{II.2})$$

$$q = \left(\frac{V_{Max} - V_{Min}}{2^N} \right), \text{ avec } V_{Max} \text{ la tension pour laquelle tous les bits de conversion sont à « 1 ».}$$

V_{Min} la tension pour laquelle tous les bits de conversion sont à « 0 ».

II.5. Le temps de conversion ou le temps d'établissement

C'est le temps minimum nécessaire pour stabiliser la donnée numérique en sortie du convertisseur après qu'une tension analogique stable ait été appliquée en son entrée.

II.6. Caractéristiques statiques

II.6.1. L'erreur de décalage ou d'offset

Elle correspond au décalage entre la courbe de transfert idéale et la courbe de transfert réelle du convertisseur (cf. figure II.2) ; elle s'exprime en quantum.

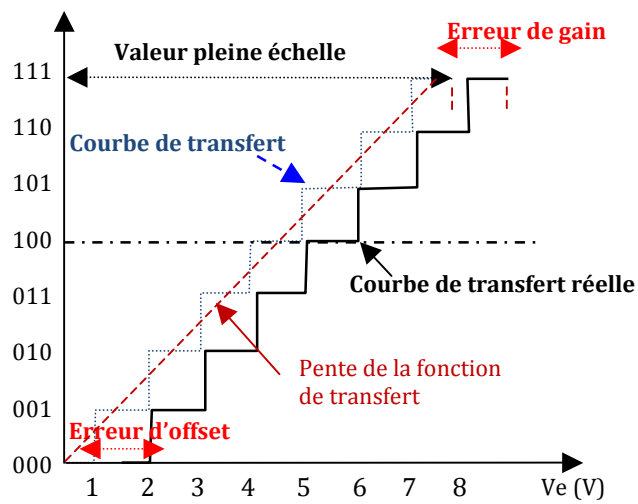


Figure II.2: Erreur de décalage d'un convertisseur.

II.6.2. L'erreur de gain

C'est la différence de pente entre la fonction de transfert idéale et la fonction de transfert réelle (cf. figure II.2); cette erreur est facilement compensable par des techniques de conception du circuit extérieur.

II.6.3. La Non Linéarité Différentielle (DNL)

Elle est définie pour chaque palier du convertisseur et, elle représente la différence entre la largeur du palier réelle et la largeur du palier idéale. Elle est mesurée en tension et donc, peut être convertie en quantum.

On note que $DNL < \pm 1$ LSB est la condition nécessaire pour que le convertisseur analogique numérique garantisse tous les codes.

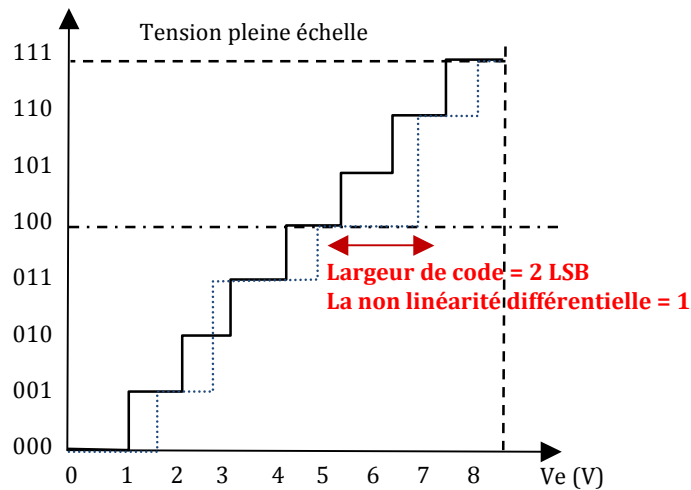


Figure II.3: Représentation de la non linéarité différentielle.

II.6.4. La Non Linéarité Intégrale (INL)

Elle n'est rien d'autre que l'intégrale de la non linéarité différentielle et, elle représente l'écart entre les paliers verticaux des fonctions de transfert idéale et réelle du convertisseur analogique numérique (cf. figure II.4).

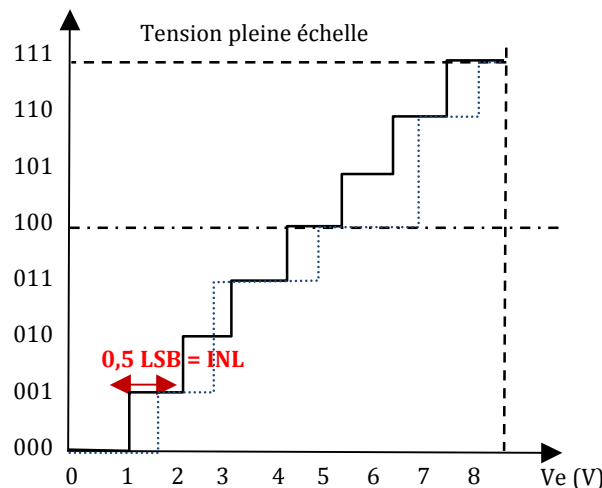


Figure II.4: Représentation de la non linéarité intégrale.

II.7. Caractéristiques dynamiques

II.7.1. Le SNR (Rapport Signal sur Bruit)

Ce paramètre permet d'évaluer la performance d'un convertisseur analogique numérique; en considérant que le bruit de quantification est la seule erreur introduite lors de la conversion analogique numérique, pour un signal de forme sinusoïdale, sa valeur sera comprise dans l'intervalle $[-0,5q, 0,5q]$, q étant le quantum ;

La valeur efficace de ce bruit est donnée par :

$$B_q = \frac{1}{\sqrt{12}} \tag{II.3}$$

Si le CAN est de résolution N, la valeur efficace du signal sinusoïdal dont l'amplitude est égale à la valeur pleine échelle de convertisseur est donnée par :

$$V_{\text{eff}} = \frac{2^N}{2\sqrt{2}} \quad (\text{II.4})$$

Le SNR en décibel (dB) est défini par le rapport des équations (II.4) et (II.3) :

$$\begin{aligned} \text{SNR}_{\text{dB}} &= 20 \cdot \log\left(\frac{V_{\text{eff}}}{B_q}\right) \\ &= 20 \cdot \log\left(\frac{2^N \sqrt{12}}{2\sqrt{2}}\right) = 6,02N + 1,76 \text{ (dB)}. \end{aligned} \quad (\text{II.5})$$

II.7.2. La distorsion harmonique totale (THD)

Cette distorsion est due aux phénomènes non linéaires qui peuvent apparaître dans le CAN. Elle est définie par :

$\text{THD} = 20 \cdot \log\left(\frac{\sqrt{A_2^2 + A_3^2 + A_4^2 + \dots}}{V_{\text{in}}}\right)$ Où V_{in} est l'amplitude de la composante fondamentale du signal reconstitué en sortie pour un signal d'entrée sinusoïdal et A_2, A_3, A_4, \dots représentent les amplitudes du même signal reconstitué mais aux harmoniques d'ordres supérieures.

II.7.3. Le rapport signal sur bruit et distorsion (SINAD)

Il est défini par :

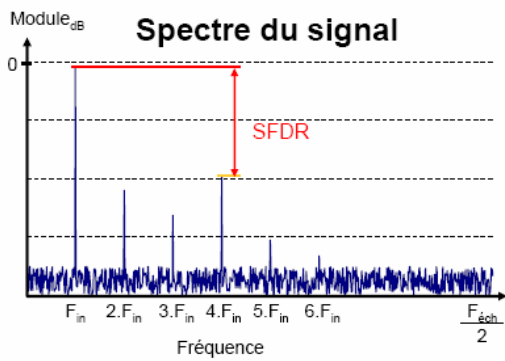
$$\text{SINAD} = 10 \cdot \log\left(\frac{V_{\text{inrms}}^2}{\text{Bruit de Quantification}^2 + \text{Bruit d'échantillonnage}^2 + \text{Distorsion}^2}\right) \quad (\text{II.6})$$

II.7.4. Le nombre effectif de bits (ENOB)

Il représente le nombre de bits significatifs du CAN comparé au nombre de bits physiquement disponibles en sortie du composant ; le SNR étant mesuré avec les conditions ci-dessus mentionnées, l'expression du nombre effectif de bits du convertisseur est donnée par :

$$\text{ENOB} = \frac{\text{SNR}_{\text{dB}} - 1,76}{6,02} \quad (\text{II.7})$$

II.7.5. La dynamique sans fréquence parasite (SFDR)



Le SFDR (Spurious Free Dynamic Range) représente la différence entre la puissance d'une sinusoïde numérisée en pleine échelle et la puissance calculée à la fréquence parasite la plus élevée (cf. figure II.5) ; son expression est donnée par :

$$(\text{SFDR})_{\text{dB}} = -20 \cdot \log \left(\frac{\max(A_i)}{A} \right) \quad (\text{II.8})$$

où A est l'amplitude du signal au fondamental et A_i est l'amplitude de la $i^{\text{ème}}$ raie.

Figure II.5: Mesure du SFDR dans un convertisseur analogique numérique.

II.8. Les principales architectures de convertisseurs analogiques numériques (CAN semi-conducteurs)

L'objectif de cette partie est de présenter différents types de convertisseurs analogiques numériques (CAN) développés dans les technologies semi-conductrices et supraconductrices. Ces deux technologies constitueront les deux axes que nous allons développer pour donner un état de l'art de tout ce qui a été élaboré jusqu'ici. Suivant leur architecture, nous allons présenter cinq types de convertisseurs décrits dans la littérature :

Le CAN à rampe

Le CAN à double rampe

Le CAN à approximations successives

Le CAN flash ou parallèle

Le CAN Sigma delta

Le CAN Pipeline.

II.8.1. Le CAN à simple rampe

Le schéma du circuit est représenté par la figure II.6:

Principe

Les principaux éléments de ce convertisseur sont :

Un générateur de rampe ;

Deux comparateurs ;

Un générateur de porte, une horloge H, un compteur et un système d'affichage.

La tension V_{in} à convertir est comparée à une rampe de tension linéaire fonction du temps ; cette rampe s'obtient par la charge d'un condensateur avec un courant continu. Avec la bascule RS, on génère une impulsion pour contrôler l'incrémentement du compteur. On en déduit l'observation suivante : tant que la tension de la rampe est inférieure à la tension à convertir, le comparateur ne bascule pas. Conséquence, on compte les impulsions générées par l'horloge pendant la durée de l'impulsion de contrôle. La conversion s'arrêtera dès que le comparateur aura basculé.

Le nombre d'impulsions obtenu est donc proportionnel à la durée de la charge et donc à la valeur de la tension à mesurer.

Fonctionnement

Lorsque le bouton START est activé, l'intégrateur et le compteur sont remis à zéro; à la sortie du générateur de rampe, une tension de rampe croît linéairement en fonction du temps; quand le premier comparateur bascule à t_0 , il active l'entrée « SET » de la bascule RS, ce qui déclenche le comptage des impulsions d'horloge

Quand le deuxième comparateur bascule à t_1 , il active l'entrée « RESET » de la bascule RS et stoppe le compteur ; par la suite, la valeur du compteur est transmise vers l'afficheur.

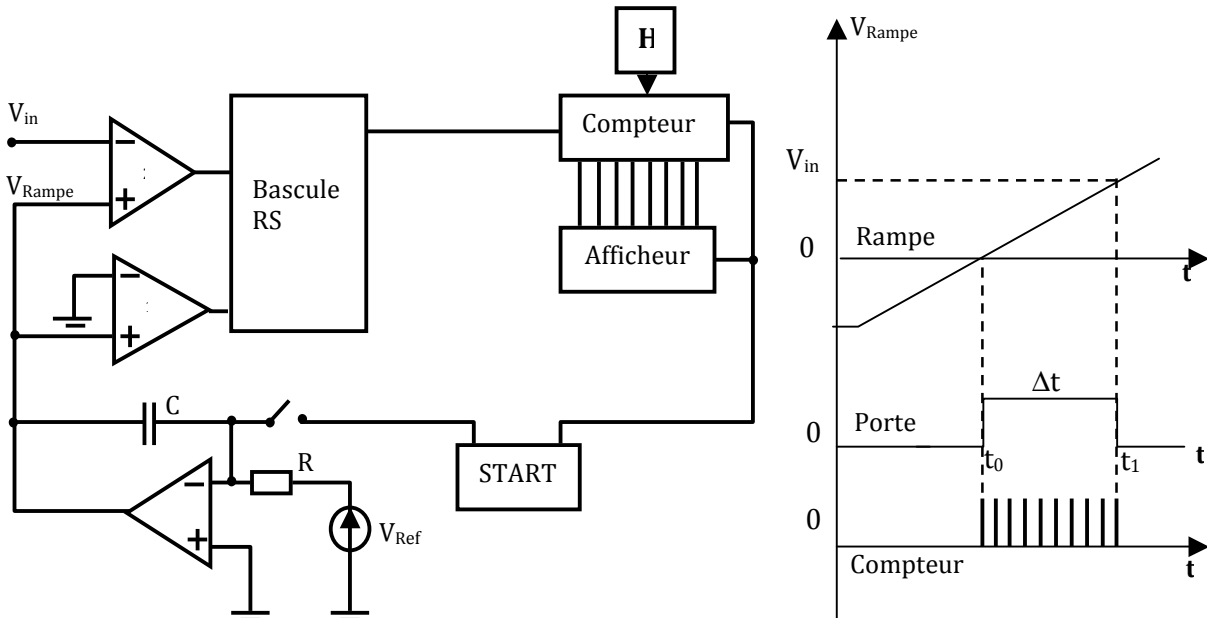


Figure II.6: Principe du convertisseur à simple rampe.

Avantages

- Simple et peu coûteux
- Bonne réjection au bruit
- Numérise les signaux à faible bande passante

Inconvénients

- Une erreur est introduite durant le cycle d'intégration par les courants de fuite, ce qui fait que la dérive du zéro difficile à maîtriser
- Lent car il nécessite 2^N cycles d'horloge pour effectuer une conversion
- Très dépendant de R et C
- Répétitivité des caractéristiques impossible à obtenir (fonderie)
- Sensible au bruit
- Unipolaire

Application : Utilisé pour faire des mesures de signaux stabilisés (multimètres de poche).

II.8.2. Le CAN à double rampe

Le circuit fonctionnel est représenté par la figure II.7 :

Principe

On veut supprimer les dérives d'intégration en employant 2 rampes qui se compensent ; la première rampe de pente positive s'obtient par la charge de la capacité par le courant V_{in}/R ; cette charge se fait pendant un temps T_{in} ; après ce délai, $Q = T_{in} \cdot V_{in}/R$. On construit la deuxième rampe de tension de pente négative, en déchargeant la capacité par un courant connu V_{ref}/R , pendant le temps de décharge T_d , on va incrémenter un compteur (N bits) qui, à la fin de la décharge permettra de récupérer l'expression binaire quantifiée du signal V_{in} . Il est important de noter qu'il faut que les tensions V_{in} et V_{ref} soient de signes opposés.

Avantages

- Insensible à la valeur des composants (R, C, ...)
- Bonne résolution (18 bits), excellente linéarité
- Une erreur introduite durant le cycle d'intégration positif est compensée durant le cycle d'intégration négatif.

Inconvénient

- Très lent : Temps de conversion beaucoup plus long car nécessite $2 \cdot 2^N$ cycles d'horloge par acquisition.

Application :

- Capteur de température, de pression, voltmètre numérique.

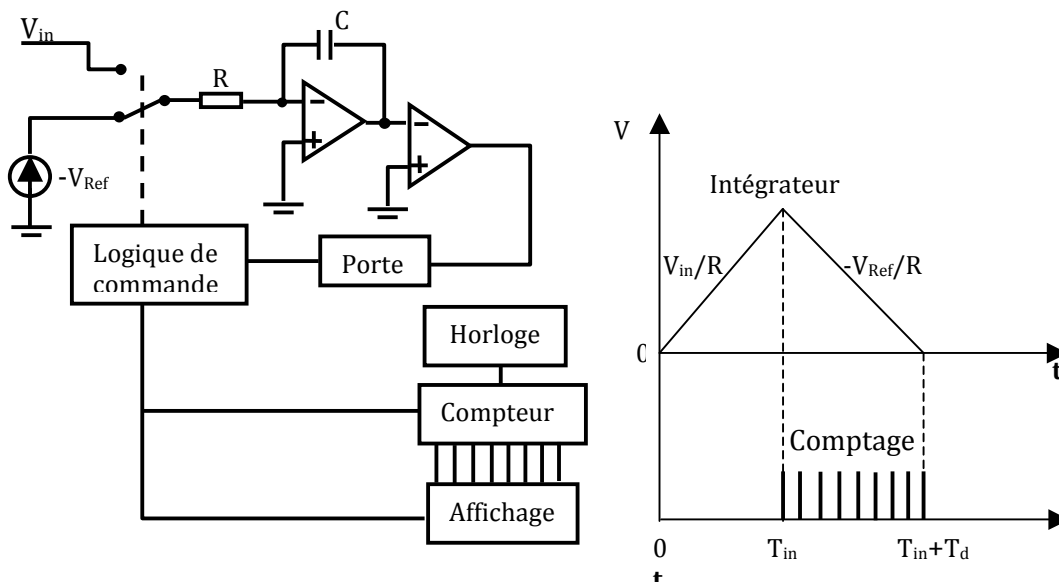


Figure II.7: Schéma du principe du CAN double rampe.

Conclusion sur les CAN à rampe

Ce sont des convertisseurs très lents caractérisés par des signaux de faibles bandes passantes en entrée

- Résolution 12-16 bits
- Peu couteux
- Faible dissipation
- Temps de conversion de quelques 100 ms
- En compétition avec le CAN Sigma delta car, ils fonctionnent tous avec des signaux faible bande passante
- Très utilisés dans les applications industrielles très bruyantes
- Possibilité d'annuler les décalages par cycle de calibration

II.8.3. Le CAN Flash / CAN parallèle (ou par comparaison directe)

La figure II.8 montre le circuit fonctionnel de ce convertisseur

Principe

Il est constitué d'un réseau de 2^N résistances montées en série, suivi d'un réseau de 2^N-1 comparateurs montés en parallèle et, d'un décodeur logique qui permet de traduire l'état des comparateurs en code binaire. Suivant les valeurs attribuées aux différentes résistances qui constituent l'architecture du CAN Flash, on peut envisager deux configurations en référant au tableau ci-dessous :

Position résistance	Quantification centrée	linéaire	Quantification linéaire par défaut
Connectée V_{Ref}	$R/2$		R
...	R		R
...	R		R
Connectée Masse	$R/2$		R

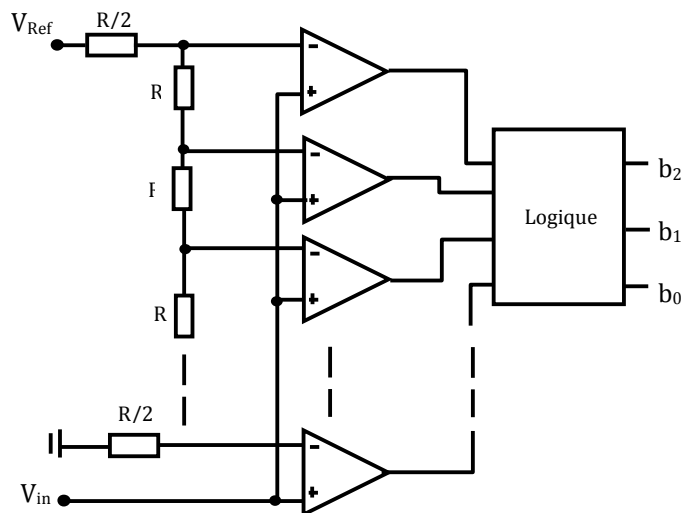


Figure II.8: CAN parallèle à 3 bits.

A chaque coup d'horloge, la tension d'entrée V_{in} à mesurer, est comparée à $2^N - 1$ tensions de référence V_{Ref} (comprise entre 0 et V_{Ref}) ; N est le nombre de bits du convertisseur et V_{Ref} la

tension de référence, est calculée en faisant un pont diviseur de tension au niveau de l'entrée «-» de chaque comparateur.

Pour chaque comparateur, si la tension V_{in} est supérieure à la tension V_{Ref} de la borne «-», on aura un « 1 » logique à la sortie de ce comparateur ;

Si par contre V_{in} est inférieure à V_{Ref} , le comparateur va générer plutôt un « 0 » logique. Le résultat de la conversion est ensuite envoyé dans le décodeur qui, à son tour génère en sortie le nombre de bits attendu.

On note qu'il faut 2^{N-1} comparateurs et 2^N résistances pour générer un codage sur N bits.

La conversion du signal analogique est faite à chaque coup d'horloge

Avantage

- Système très rapide ($f > 300\text{MHz}$), à chaque coup d'horloge, on génère N bits

Inconvénients

- Il est très cher : il faut 2^N-1 comparateurs pour un convertisseur à N bits
- Précision limitée (résolution 6 à 12 bits)
- Nécessite une logique combinatoire pour obtenir un code binaire en sortie
- Le temps de conversion n'est limité que par le temps de propagation des comparateurs et des circuits combinatoires de la logique de décodage.
- La résolution est limitée par les comparateurs susceptibles de rajouter des erreurs de codage

Les convertisseurs Flash ont fait l'objet de quelques publications : [5], [6], [7], [8], [9].

Application : Oscilloscope numérique, numérisation des images vidéo.

II.8.4. Le CAN par approximations successives

Son circuit fonctionnel est représenté sous forme de schéma bloc dans la figure II.9 qui suit : Ce convertisseur offre le meilleur compromis qui soit entre la vitesse et la résolution. Avec ce type de convertisseur, il s'agit ici de déterminer la valeur d'une tension V_{in} au moyen d'une série de pesées successives de la même manière qu'on déterminerait la masse d'un objet avec une balance.

Pour ce faire, on a besoin d'une tension de référence, un convertisseur numérique analogique (CNA), un comparateur et un séquenceur logique piloté par une horloge.

Ce type de conversion procède par dichotomie. Au départ tous les bits sont à 0, sauf le MSB (Bit de poids fort): le signal d'entrée V_{in} est comparé à la tension générée par le CNA, soit $V_{Ref}/2$: le comparateur génère alors le MSB, 1 si le signal d'entrée a une valeur supérieure, 0 sinon. Le séquenceur logique met le bit suivant à 1 et on refait la même opération ; de proche en proche, le comparateur génère chacun des bits qui sont enregistrés par le séquenceur.

Prenons par exemple le cas d'une conversion faite sur quatre bits, le bit de poids fort est positionné à '1' et les autres bits à '0'. Au début de la conversion, le code initial issu du compteur est donc '1000' ; c'est ce code qui est envoyé dans le convertisseur numérique analogique(CNA), et qui donnera sa sortie une valeur correspondant à $V_{Ref}/2$.

Si $V_{in} > \frac{V_{Ref}}{2}$, le MSB est mis à '1', le bit suivant est positionné à '1' et à la sortie du compteur on a '1100'.

Si $V_{in} < \frac{V_{Ref}}{2}$, le MSB est mis à '0', et l'on lit '0100' à la sortie du registre, et ainsi de suite selon le schéma suivant :

Départ 1^{er} coup d'horloge 2^e coup d'horloge 3^e coup d'horloge 4^e coup d'horloge
 1000 1000 *100 **10 ***1
 Noter qu'à chaque coup d'horloge, « * » est remplacée par le '1' ou '0' résultant de la comparaison. Il faudra N coups d'horloge pour obtenir la conversion.

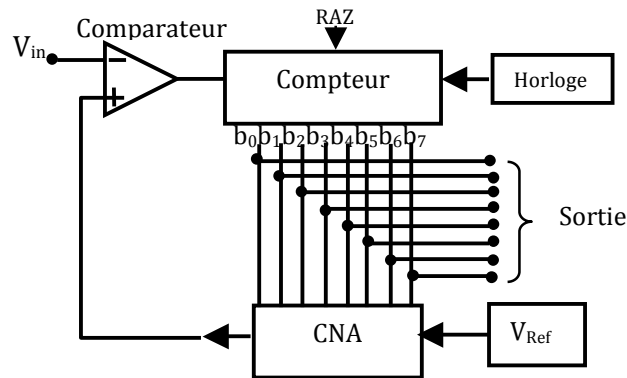
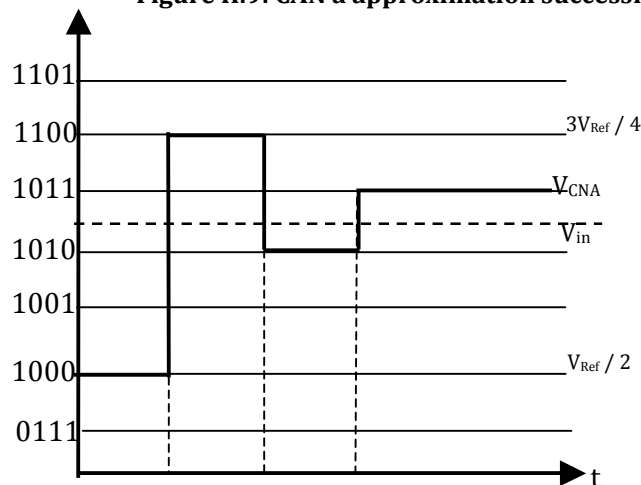


Figure II.9: CAN à approximation successives.



Sortie registre	1000	1100	1010	1011
Retour	Sup	Inf	Sup	Inf
Retour	1***	10**	101*	1010

Figure II.10: Evolution du code au cours des pesées successives.

Avantages

- Rapide (10^6 conversions à la seconde)
- Faible consommation.
- Utilise un comparateur unique très précis et de vitesse élevée, structure bit à bit
- Résolution élevée (8 à 18 bits)
- Adapté à la conversion de signaux bipolaires

Inconvénients

- Problème de latence : un cycle d'horloge de latence = $1/F_{\text{échantillonnage}}$
- La rapidité est limitée par le temps d'établissement du CNA, la vitesse de réaction, et la complexité de la logique
- Le circuit est complexe, et par conséquent la valeur prise pour référence doit être stable.
- La tension à mesurer doit rester constante pendant toute la conversion

Plusieurs travaux ont été publiés aux sujets de CAN à approximations successives dont : [10], [11], [12], [13].

Application : Carte d'acquisition de données dans les micros ordinateurs, et dans les microcontrôleurs pour applications variées.

II.8.5. Le CAN Sigma-Delta

Le circuit de ce CAN est le suivant [2,3]:

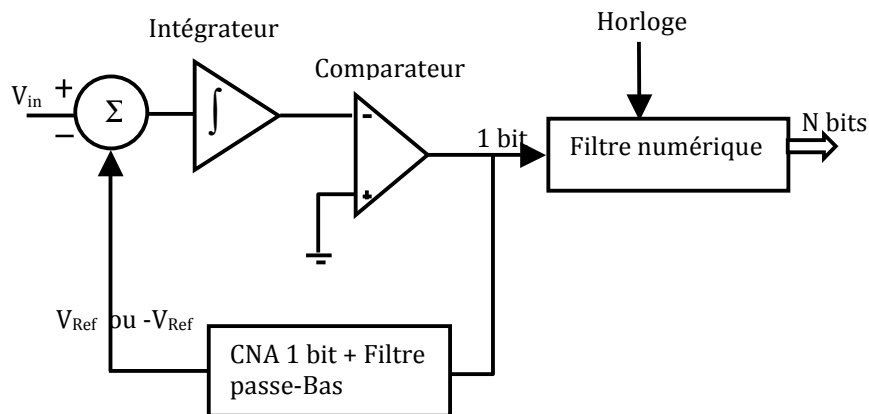


Figure II.11: CAN sigma delta.

Principe

Ce convertisseur se base sur le principe de suréchantillonnage du signal d'entrée V_{in} pour générer l'expression binaire correspondante. Pour ce faire, il utilise le modulateur (sigma-delta) tel que décrit par la figure II.11. Ce modulateur est constitué d'un soustracteur, d'un intégrateur, et d'un comparateur.

Le soustracteur (delta) fait la différence entre V_{in} et la moyenne de la sortie du CNA (V_{Ref} ou $-V_{Ref}$); la sortie du soustracteur est transmise à l'intégrateur (Sigma) et le résultat de l'intégration est envoyée au comparateur « 1bit »;

A chaque coup d'horloge, on récupère le bit résultant de la comparaison à la sortie du comparateur; ce bit est d'une part introduit dans le module convertisseur numérique analogique « 1 bit » pour commander, la valeur (V_{Ref} ou $-V_{Ref}$) qui sera de nouveau présentée à l'une des entrées du soustracteur et, d'autre part, le même bit est filtré et transmis à la sortie du convertisseur.

Le filtre permet ainsi de convertir le signal « 1 bit » échantillonné à nf_s en un signal converti sur N bit à f_s : $N = 2^n$.

Avantage

- Grande résolution (16 bits-24 bits)
- Faible coût
- Bon rapport signal sur bruit
- Excellente linéarité

Inconvénients

- Limitations de la fréquence d'entrée si on souhaite un suréchantillonnage important.
- Le temps de réponse du filtre numérique est important

De 2000 à 2003 plusieurs architectures CAN Sigma Delta ont été publiées : [14], [15], [16], [17], [18].

Domaine d'application

Récepteurs RF des normes de télécommunication numériques (UMTS, Wifi, Zigbee), lecteurs CD.

II.8.6. Le CAN pipeline

Le circuit est représenté sous forme de schéma bloc par la figure II.12.

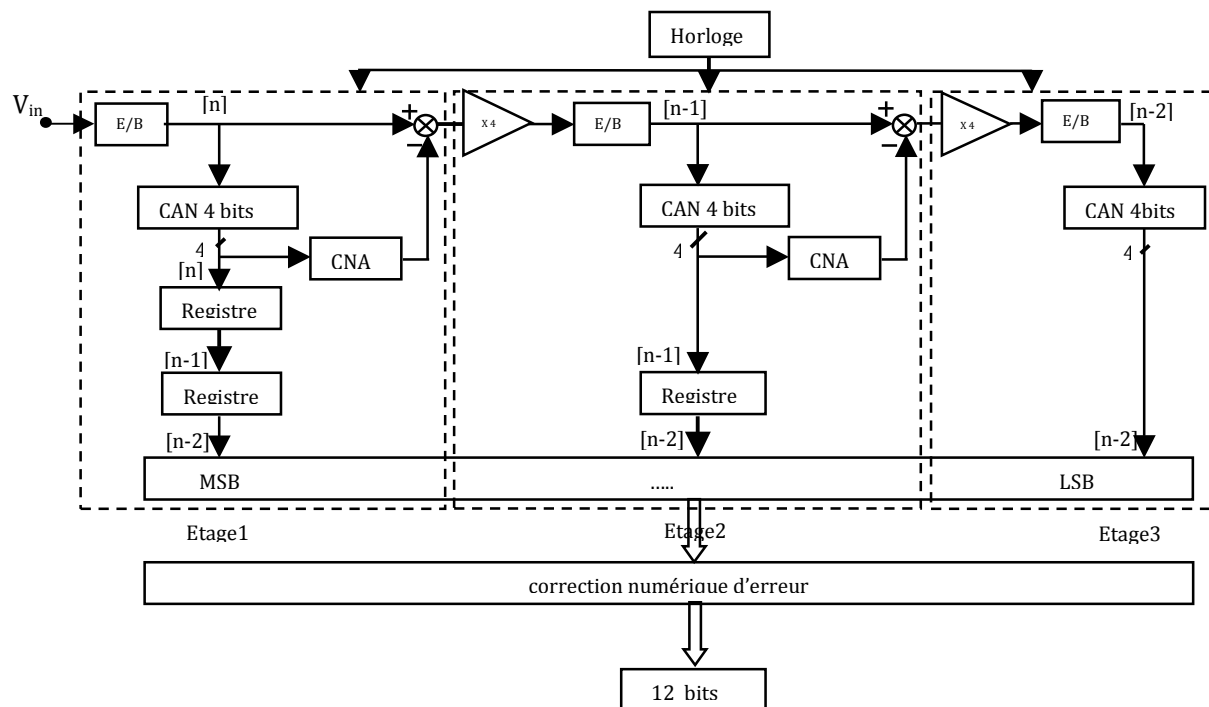


Figure II.12: Schéma bloc du CAN pipeline 12 bits.

Principe

Ce convertisseur permet de segmenter le procédé de conversion, s'appuyant sur plusieurs blocs de convertisseurs analogique numérique de type Flash, mis en cascade; on complète le circuit de chaque CAN Flash par l'ajout d'un dispositif échantillonneur bloqueur (E/B) entre deux étages consécutifs; chaque bloc traite le même nombre p bits (p supérieur ou égal à 1), le premier bloc convertissant les bits de poids forts.

Une fois l'opération du premier bloc réalisée, la valeur numérique correspondante passe dans un convertisseur numérique analogique, puis est retranchée à sa valeur initiale ; on obtient ainsi le reste (sous forme analogique), lequel sera amplifié 2^p fois (pour conserver la même échelle de mesure d'un bloc à l'autre), puis converti à son tour sur p bits. Et ainsi de suite jusqu'aux bits de

poids plus faibles. La figure II.12 présente un convertisseur pipeline 12 bits décomposés en trois étages de 4 bits chacun :

A chaque front d'horloge, on effectue 3 conversions en parallèle au travers de chaque cellule et chaque conversion correspond à une partie du code binaire

Avantages

- Résolution de 8 bits à 16 bits
- Convertisseurs grande vitesse, faible dissipation, faible coût
- Meilleur compromis vitesse résolution

Inconvénients

- La complexité du design croît avec le nombre d'étage
- Latence des données au démarrage
- Sensibles, gain, offset

Plusieurs auteurs ont publié des résultats intéressants sur cette architecture : [19], [20], [21], [22], [23].

II.8.7. Bilan sur les différents types de convertisseur analogique numérique

Architecture	Fréquence	Puissance consommée	Résolution	Avantages	Désavantages
CAN simple rampe	100 KHz	10 mW	10 - 12 bits	-Simple et peu coûteux -Approprié aux signaux à faible bande passante	Très lent
CAN double rampe	100 KHz	10 mW	supérieure à 16 bits	Insensible à la valeur des composants	Temps de conversion élevé
CAN à approximation successive	1 MHz	10 mW	8 à 16 bits	-Résolution élevée et précision -Faible consommation -Faible coût -Grande précision	Problème de latence
CAN flash	supérieure 100MHz	1 W	6 - 8 bits	-Très rapide -Large bande passante	Consommation de puissance élevée
CAN Sigma delta	1 MHz	100 mW	16 à 24 bits	-Faible coût -SNR intéressant -Excellente linéarité	Temps de réponse important du filtre
CAN Pipeline	100 MHz	100 mW	12 à 16 bits	-Dissipation faible -Faible coût	Sensible Latence des données au démarrage

Tableau II-1: Récapitulatifs des caractéristiques des différents CAN à technologie semiconductrice.

II.9. Convertisseurs analogiques/numériques supraconducteurs

Le principe de fonctionnement de ces convertisseurs s'appuie essentiellement sur la logique RSFQ (Rapid Single Flux Quantum); cette logique permet de concevoir des circuits simples, possédant une large bande passante ainsi qu'un rapport signal sur bruit (SNR) acceptable; les circuits électroniques possédant des convertisseurs supraconducteurs, pourraient jouer un rôle important dans les systèmes mobiles de communication construits pour une fréquence de porteuse et une largeur de bande importante; ce type de convertisseurs favoriseraient donc un trafic de données important.

Suivant leurs performances, les convertisseurs analogiques numériques permettent de tirer deux conclusions :

- Pour des signaux à faible bande passante, on a une résolution et une précision élevées
- Pour des convertisseurs à résolution limitée, on a une fréquence d'échantillonnage ainsi qu'une bande passante élevées

II.9.1. Le CAN Flash

Par analogie avec le convertisseur flash que nous avons décrit en technologie semi-conductrice, le convertisseur Flash supraconducteur est également constitué d'une série de comparateurs mis en parallèle; ces comparateurs reçoivent une fraction du courant (signal analogique à mesurer), et permettent de récupérer à leur sortie, les différents bits qui vont constituer le code binaire du signal analogique. A la différence du comparateur utilisé dans l'électronique semi-conductrice, le comparateur supraconducteur a une réponse périodique (cf. I.4.3 du chapitre I), ce qui permet de réduire le nombre de comparateurs à N pour générer N bits [24].

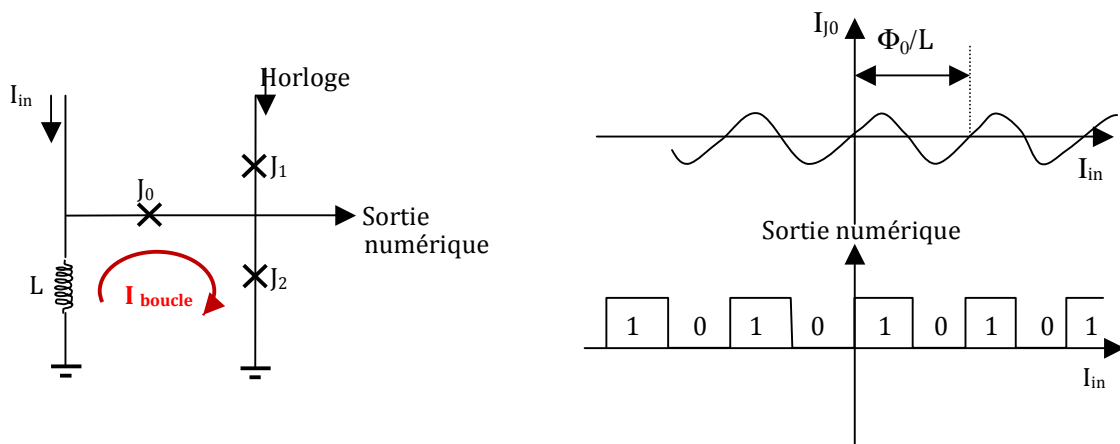


Figure II.13: Etage élémentaire (comparateur) du CAN Flash.

Principe :

Le diviseur de tension utilisé dans l'architecture flash semi-conductrice est remplacé par un diviseur de courant comme représenté à la figure II.13. Le premier comparateur, qui produit le bit de poids faible (LSB), reçoit la moitié du courant d'entrée ; le second en reçoit le quart et ainsi de suite. Jusqu'au dernier comparateur qui produira le bit de poids fort (MSB).

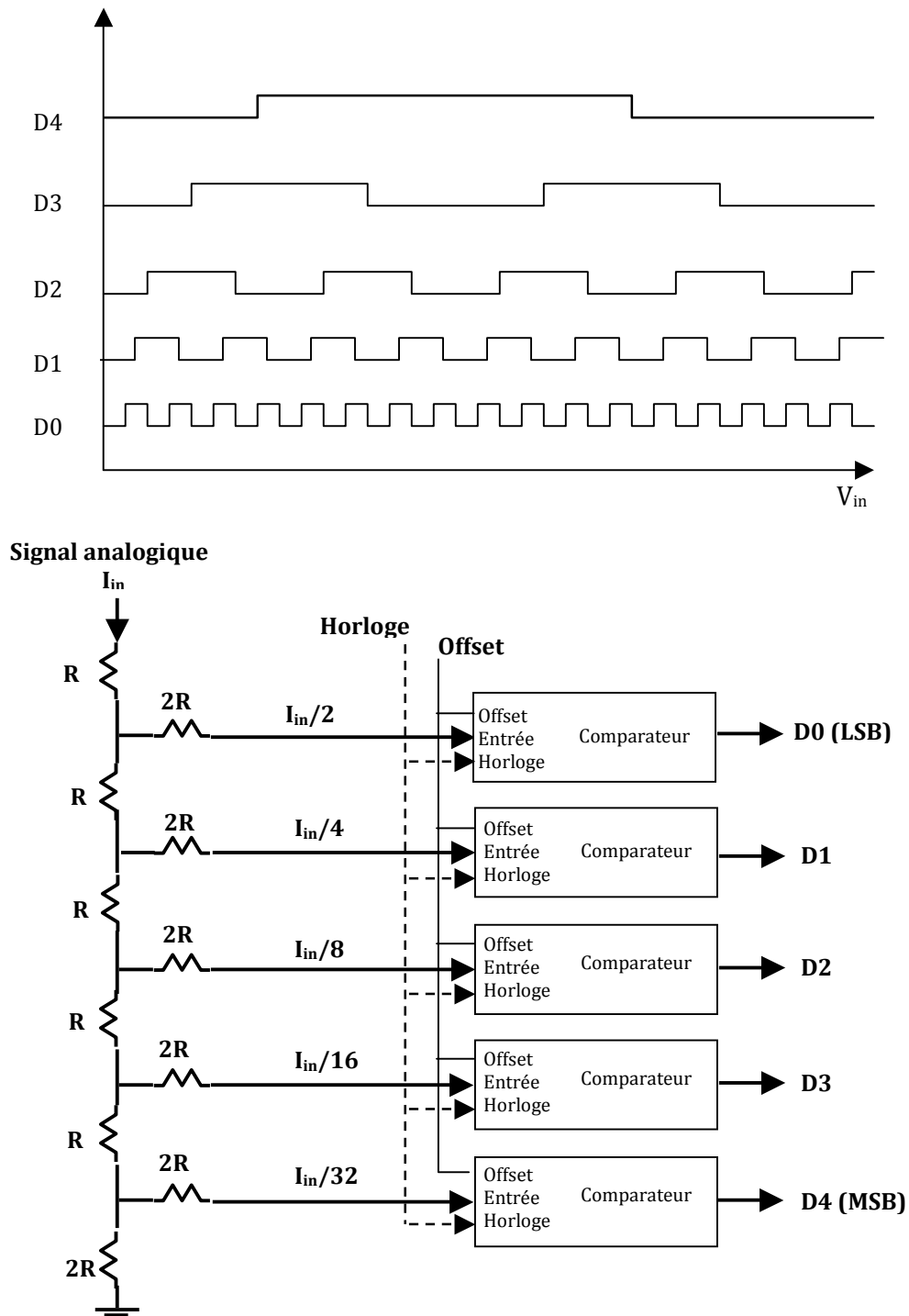


Figure II.14: Schéma bloc du CAN Flash Supraconducteur et chronogramme des ports de sortie du CAN.

Avantage :

- Systèmes de conversion très rapide (vitesse d'échantillonnage élevée)
- Par rapport aux semi-conducteurs: le nombre de comparateurs croît linéairement avec le nombre de bits.

Inconvénient :

- Hystérésis dynamique

II.9.2. Le CAN de comptage

Dans ce type de convertisseur, l'échantillonnage et la quantification du signal analogique se font séparément [25,26,27]; le circuit de la figure II.15 présente un modèle simplifié de convertisseur de comptage; ici, la résistance R est de l'ordre de $1\text{m}\Omega$ [28]; vu que la variation du courant circulant dans l'inductance L est très faible devant I_{in} , cette résistance permet de convertir le courant d'entrée I_{in} en tension de polarisation de la jonction Josephson. Lorsqu'on applique un signal analogique (courant) à l'entrée du convertisseur, la jonction Josephson se comporte alors comme un oscillateur contrôlé en tension et produit alors l'équivalent numérique du signal sous forme de train d'impulsions de tensions quantifiées; la fréquence d'apparition de ces impulsions est proportionnelle à l'amplitude du signal analogique à convertir ($f = 2eV_{in}/h$).

On note qu'avec ce type de convertisseurs, on atteint facilement des performances allant jusqu'à 100GHz de fréquence d'échantillonnage.

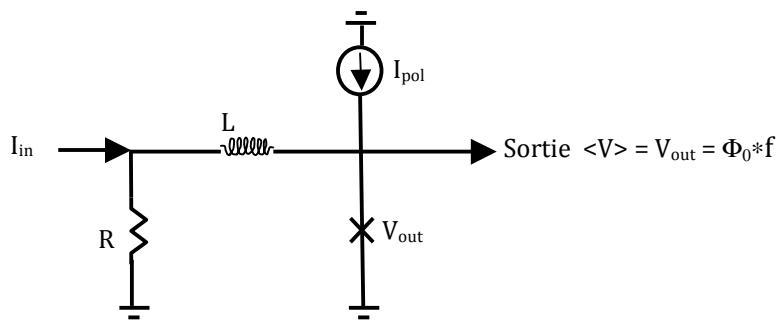


Figure II.15: Modèle simplifié de CAN de comptage.

Suivant la polarité de la plage du signal d'entrée, on a la possibilité de choisir entre deux architectures de convertisseur pour faire la conversion analogique numérique :

- Le convertisseur de comptage d'impulsion unidirectionnel.
- Le convertisseur de comptage d'impulsion bidirectionnel.

II.9.2.1. Le convertisseur de comptage

Nous présentons d'abord le principe de codage sur la figure II.16 [29] :

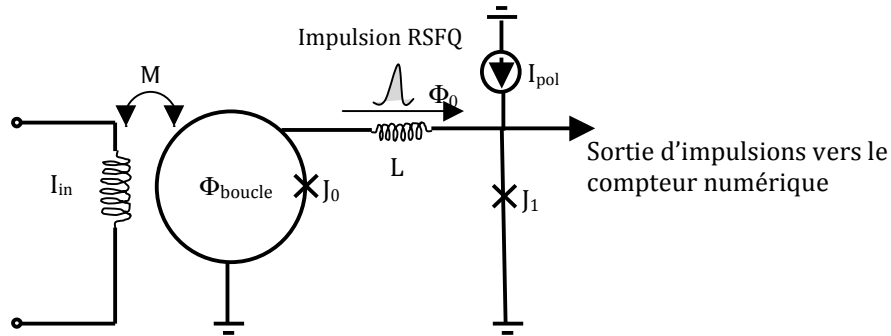


Figure II.16: Principe du CAN de comptage (unidirectionnel).

Dans le circuit de la figure II.16, le signal analogique I_{in} est supposé avoir une variation strictement positive. Le champ magnétique appliqué au SQUID grâce au couplage mutuel M augmente, ce qui provoquera l'apparition d'impulsions positives à la sortie du SQUID (jonction J_0); pour lire les impulsions, on branche à la sortie du SQUID une ligne de transmission Josephson, représentée symboliquement par (J_1, L) et L sur la figure II.16.; la ligne de transmission est ensuite connectée à un compteur numérique qui sert à enregistrer toutes les impulsions de tension issues du SQUID, ce qui permet ainsi d'obtenir le mot binaire correspondant à la conversion du signal d'entrée I_{in} .

Ce principe peut être étendu au cas où le signal est décroissant : le circuit électrique du convertisseur est représenté par la figure II.17.

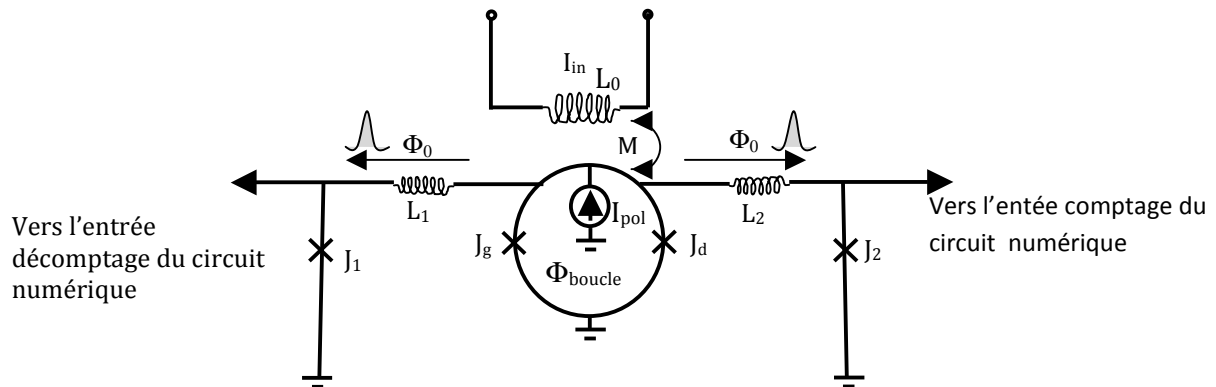


Figure II.17: CAN de comptage bidirectionnel.

Le circuit de la figure II.16 est modifié par l'ajout d'une 2^{ème} sortie pour les impulsions résultant d'une variation négative du signal d'entrée : il est constitué d'un circuit primaire dans lequel on injecte le signal à convertir, d'un SQUID à deux jonctions Josephson (J_g et J_d) polarisé par I_{pol} , de deux lignes de transmission, modélisées par les couples (L_1, J_1) , (L_2, J_2) , et enfin d'un compteur/décompteur numérique connecté aux extrémités des lignes de transmission.

II.9.3. Le CAN à modulation-démodulation de phase

Ce convertisseur propose une solution intéressante comparée aux convertisseurs de comptage en ce sens qu'il permet d'éliminer les problèmes d'hystérésis observés aux signaux d'amplitudes faibles (autour de zéro) [30] ; la figure II.18 montre son circuit.

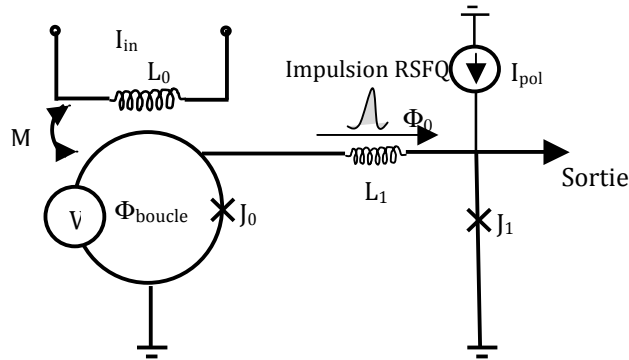


Figure II.18: Quantificateur de flux pour CAN à modulation démodulation de phase.

La source de tension continue V impose une évolution de phase aux bornes de l'ensemble inductance (constituée par le secondaire du transformateur d'entrée) et jonction Josephson qui va donc émettre des impulsions à fréquence constante et stabilisée [6]. Le flux créé par le signal I_{in} injecté à l'entrée du circuit va induire une f.e.m. au secondaire du transformateur qui se superpose à V et modulera l'évolution de la phase, et donc de l'instant de basculement de la jonction J_0 ; les impulsions issues du basculement de J_0 vont circuler sur la ligne de transmission (L_1, I_{c1}) et vont être récupérée à la sortie du circuit par le circuit de synchronisation qui mesurera le déphasage (retard ou avance de phase) de l'impulsion (cf. figure II.19). Une horloge à très haute fréquence est nécessaire pour une bonne résolution. Celle-ci peut être encore améliorée par une mesure de « temps de vol » en choisissant un circuit de synchronisation multicanaux.

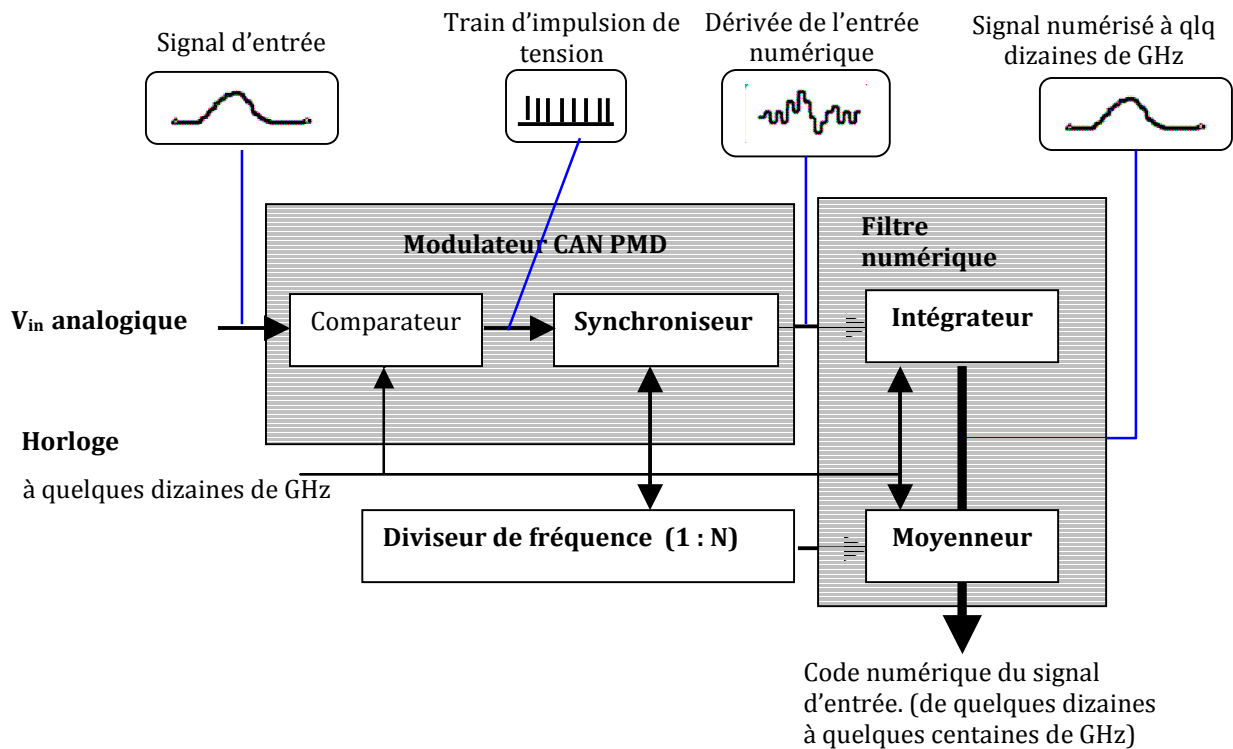


Figure II.19: Schéma bloc du CAN à modulation démodulation de phase.

Le filtre numérique récupère le code numérique du signal pour en faire une intégration suivie d'une moyenne ; cette opération a pour conséquence de réduire la bande passante de sortie, augmenter le nombre effectif de bits et enfin améliorer le rapport signal sur bruit.

II.9.4. Le CAN Delta

A la différence d'autres architectures de convertisseurs analogiques numériques décrites plus haut, l'échantillonnage et la quantification du signal analogique se font simultanément dans le CAN delta ; son circuit est constitué d'un quantificateur, de deux intégrateurs, de deux boucles de retour et d'un filtre numérique ; la figure II.20 présente le schéma du circuit [31].

Le signal analogique (courant par exemple) est injecté sur le primaire d'un transformateur dont la sortie est envoyée à un comparateur de courant à 2 jonctions Josephson; le résultat (x_m) est ensuite mémorisé par une bascule D ; on se sert d'une porte « NOT » pour générer son complémentaire ($\overline{x_m}$). Les 2 signaux passent par 2 circuits de contre-réaction ayant des gains opposés ; le résultat va passer par le filtre passe bas avant d'être recombinaé (au niveau de la boucle 2) au signal injecté en entrée. À la sortie de la porte « NOT », l'impulsion relevée est transmise à l'intégrateur numérique ; à la sortie de cet intégrateur, on peut donc récupérer le code numérique correspondant à la conversion

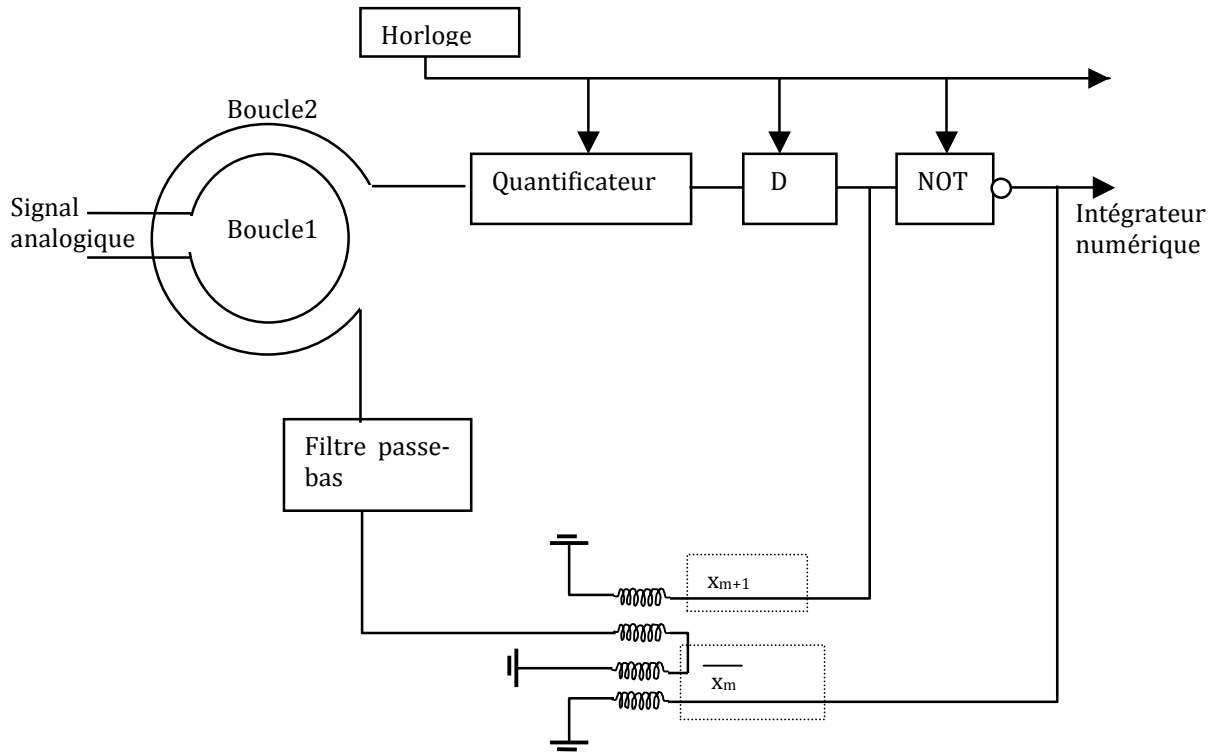


Figure II.20: Schéma bloc d'un CAN Delta.

II.9.5. Le CAN Sigma delta

II.9.5.1. Le CAN Sigma Delta d'ordre 1

Comme dans le cas de CAN delta, l'échantillonnage et la quantification du signal analogique se font simultanément. Le principe de fonctionnement du CAN Sigma Delta est similaire à celui du CAN Delta précédé d'un intégrateur [32]. Dans une représentation simplifiée de circuit (cf. figure II.21), l'intégrateur peut être réalisé avec une seule inductance (L); Il peut aussi être remplacé par un filtre passe bande (L, C). Le comparateur de courant est constitué du couple de jonctions (J_1, J_2). La résistance R est de l'ordre de $1m\Omega$ comme dans le cas du convertisseur de comptage (cf. figure II.15); cette résistance permet de convertir le courant d'entrée I_{in} en tension appliquée aux bornes de l'inductance à condition que la phase de la jonction Josephson ne varie pas (i.e. en-dehors des instants où une impulsion d'horloge est reçue). L'évolution du courant dans l'inductance I_L s'écrit :

$$I_L = \frac{1}{L} \cdot \int (I_{in} \cdot R - V_J) \cdot dt \quad (II.9)$$

V_s est l'impulsion RSFQ de sortie. D'après la 2^{de} équation de Josephson,:

$$\int V_J dt = N \cdot \Phi_0 \quad (II.10)$$

où N est le nombre d'impulsions RSFQ dans l'intervalle de temps considéré. Lorsque la phase de la jonction Josephson varie de $2\pi N$. Donc à l'émission d'une impulsion RSFQ vers la sortie correspond en même temps une contre-réaction de tension qui a pour effet de réduire le courant dans l'inductance d'une quantité $\frac{\Phi_0}{L}$. On retrouve à la sortie du circuit l'équivalent

numérique du signal sous forme de train d'impulsions de tensions quantifiées; la fréquence moyenne d'apparition de ces impulsions est proportionnelle à l'amplitude du signal analogique à convertir ($f = 2eV_{in}/h$). On note qu'avec ce type de convertisseur, on peut utiliser des fréquences d'horloge allant jusqu'à 100GHz

D'après le principe de fonctionnement, l'intégrateur (R, L) contribue à supprimer le bruit de quantification aux fréquences faibles d'où l'appellation de « CAN Sigma Delta Passé Bas d'ordre 1 à jonction Josephson » tandis que le filtre (L, C) contribue pour sa part, à supprimer le bruit de quantification autour de la fréquence de résonance, d'où l'appellation de « CAN Sigma Delta Passé Bande d'ordre 1 à jonction Josephson » (cf. figure II.21).

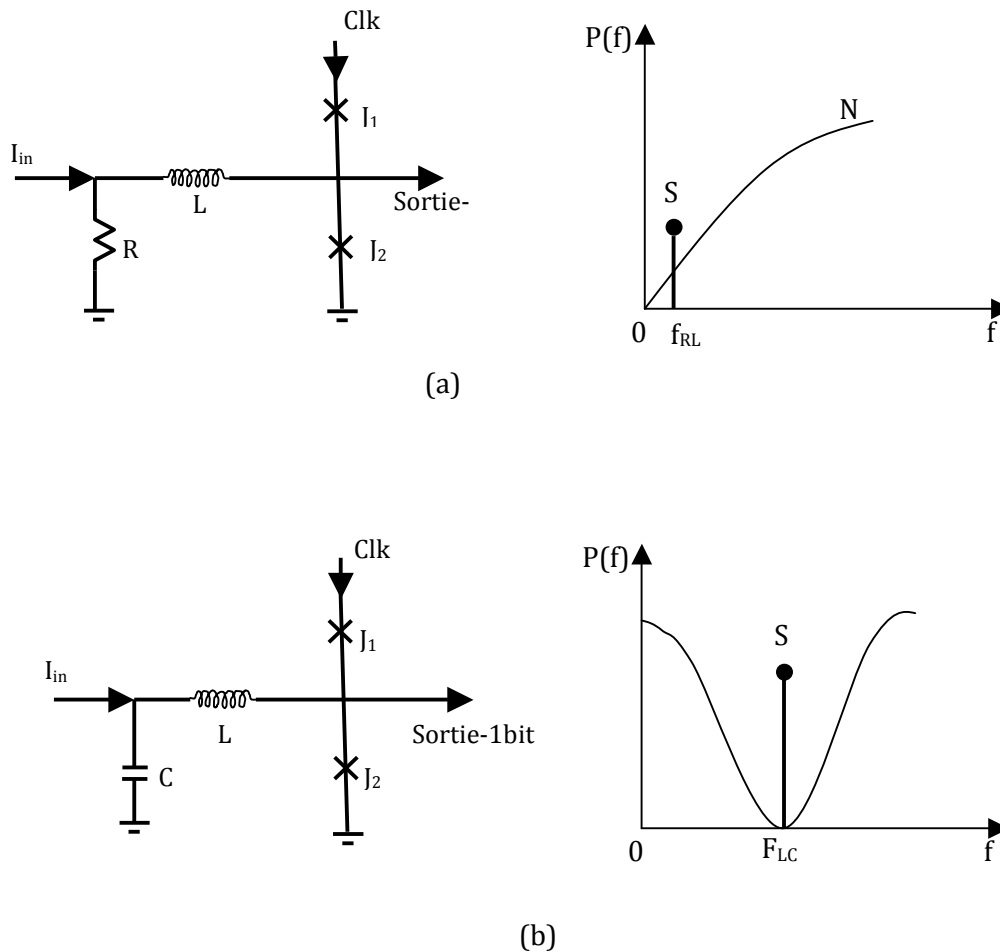


Figure II.21: CAN Sigma-Delta de premier ordre, avec filtre passe bas (a) et filtre passe bande (b).

Il a été démontré [33] qu'avec le CAN Sigma Delta passe bas d'ordre1, élaboré à haute et basse température critique, on mesure un SFDR = 78 dB avec un signal de 5 MHz. Pour le CAN passe bande d'ordre 1, on mesure un SNR de 49 dB et un SFDR de 57 dB [34,35], avec une fréquence d'échantillonnage de 45 GHz ; on réussit à éliminer le bruit de quantification autour de 2.2 GHz de fréquence de résonance.

II.9.5.2. Le CAN Sigma Delta d'ordre 2

Pour construire le CAN Sigma Delta d'ordre 2, on s'appuie sur le modèle de CAN Sigma Delta d'ordre 1 et on rajoute une boucle de rétroaction (cf. figure II.22) réinjectant le signal de sortie au niveau du point de contact des deux boucles [36]. Pour compenser la perte

d'énergie qui se dissipe dans la résistance R_2 , la boucle de rétroaction doit avoir un gain M suffisamment grand (~ 50 ou plus).

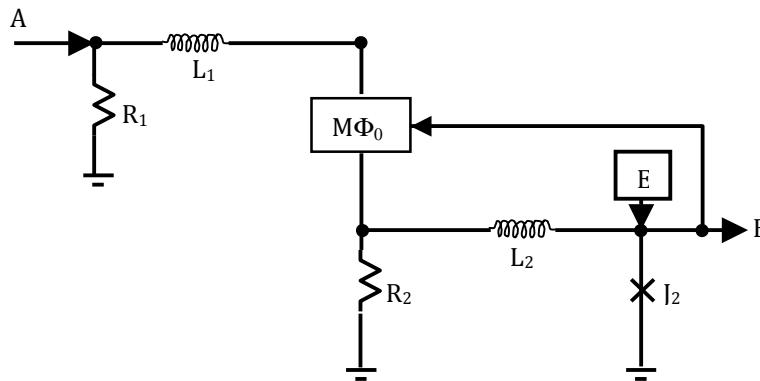


Figure II.22: CAN Sigma-Delta de second ordre.

Bilan sur les différents types de convertisseurs analogiques numériques (supraconducteurs)

Ici on présente un bref aperçu sur les caractéristiques suivantes :

La sensibilité :

Le SFDR

Le SNR : dépend moins de l'architecture du système

La gamme dynamique

Le tableau ci-dessous donne un résumé des paramètres caractéristiques relevés sur les différentes architectures que nous avons étudiées: le convertisseur de comptage [26,26,27,28,29,43,44,45,48,49,50], le convertisseur Sigma Delta [32,33,34,35,36], le convertisseur Flash[24].

Architectures	SFDR (dB)	Mi-Echelle (μA)	Unité de Quantification (nA)	ENOB
CAN de comptage				$N \geq 8$ $f_s < 1\text{GHz}$
CAN Flash				$N < 6$, $f_s > 1\text{GHz}$
CAN Sigma-Delta Passe Bas (LR)	66,5	10^4	14800	9,4
CAN Sigma-Delta Passe Bande (LC)	59,2	7,96	58	7,1
CAN Delta	71	329	395	9,7

Tableau II-2: Eléments caractéristiques des différentes CAN à technologie supraconductrice.

Comparaison des CANs supraconducteurs avec CANs semiconducteurs

	CAN semi conducteurs	CAN supraconducteurs
Fréquence d'échantillonnage	Jusqu'à 100MHz	Quelques dizaines de GHz
Puissance consommée	Elevée	Très faible
Résolution	20 bits à 0,1MHz [1]	15 bits à 1,5MHz [1]
Avantages	Faible coût de fabrication Bonne reproductibilité	Très rapide Dissipation très faible Moins robuste
Inconvénients	Lent Dissipe de l'énergie Robuste	Très coûteux

Tableau II-3: Comparaison des éléments caractéristiques des circuits élaborés avec les technologie semi et supraconductrice.

References

- [1] O.A Mukhanov, A.M Kadin, D Gupta, V.K Semenov "Superconductor Analog-to-Digital Converters," *IEEE Trans Electron Devices*, vol.92, pp.1564-1584, Oct.2004.
- [2] O. Français, « Les Convertisseurs Analogiques Numériques », *ESIEE, cours d'électroniques*, 2000.
- [3] W. K. Ester, « ADC Architectures IV : Sigma-Delta ADC Advanced Concepts and Applications, » Tutorial MT-022, REV. A, 10/08, WK.
- [4] B. Black, "Analog-to-Digital Converter Architectures and Choices for System Design," *Analog Dialogue* 33-8, 1999.
- [5] C. Donovan and M. P. Flynn, "A digital 6-bit ADC in 0,25-um CMOS" *IEEE Journal of Solid-State Circuit*, vol. 37, No. pp. 432-437, March 2002.
- [6] I. Meh and Dalton, "A 500-Msample/s, 6-bit Nyquist-Rate ADC for Disk-Drive Read-Channel Applications", *IEEE Journal of Solid-State Circuit*, vol. 34, No 7, pp. 912-920, July 1999.
- [7] P. Scholtens, "A 2,5 Volt 6 bit 600MS/s Flash ADC in 0,25um CMOS" *Proceedings of the ESSCIR*, Stockholm, Sweden, 19-21 September 2000.
- [8] P. Scholtens and M. Vertregt, "A 6bit, 1,6Gsamples/s Flash ADC in 0,18um CMOS Using Averaging Termination", *Proceedings of the ISSCC*, San Francisco, CA, USA, 4-6 February 2006.
- [9] S. Tsukamoto, W. G. Schofield and T. Endo, "A CMOS 6-bit, 400 Msample/s ADC with Error Correction", *IEEE Journal of Solid-State Circuit*, vol. 33, No.12n pp. 1939-1947, Decembre 1998.
- [10] S. Morteza pour and E. K. F. Lee, "A 1-V, 8-bit Successive Approximation ADC in standard CMOS Process", *IEEE Journal of Solid-State Circuit*, Vol.35, No 4, pp. 642-646, April 2000.
- [11] G. Promitzer, "12-bit Low-Power Fully Differential Switched Capacitor Noncalibrating successive Approximation ADC with 1-MS/s", *IEEE Journal of Solid-State Circuit*, vol. 36, No. 7, pp. 1138-1143, July 2001.
- [12] F. Kuttner, "A 1,2V 10b 20Msample/s Non-Binary Successive Approximation ADC in 0,13um", *Proceedings of ISSCC*, San Francisco, CA, USA, 4-6 February 2002.
- [13] C. S. Lin and B. D. Liu, "A New Successive Approximation Architecture for Low-Power Low-Cost CMOS A/D Converter", *IEEE Journal of Solid-State Circuit*, vol. 38, No. 1, pp. 54-62, January 2003.
- [14] H. Aboushady, F. Montaudon, F. Paillardet, and M. M. Louerat, "A 5mW, 100KHz Bandwidth, Current-Mode Continuous-Time Sigma-Delta Modulator with 84db Dynamic Range", *Proceedings of ESSCIRC*, florence, Italy, 24-26 September 2002.
- [15] T. Burger and Q. Huang, "A 13,5mW, 185Msample/s Sigma-Delta Modulator for UMTS/GSM Duam Standard IF Reception", *Proceedings of the ISSCC*, San Francisco, CA, USA, 5-7 February 2001.
- [16] J. C. Morizio, "14-bits 2,2-MS/s Sigma-Delta ADC's", *IEEE Journal of Solid-State Circuit*, vol.35, No. 7, pp. 968-976, July 2000.
- [17] O. Oliaei, P. Clement abd P. Gorisse, "A 5mW Sigma Delta Modulator with 84 dB Dynamic Range for GSM, EDGE", *Proceedings of the ISSCC*, San Francisco, CA, USA, 5-7 February 2001.

- [18] T. Ueno, A. Yasuda, T. Yamaji and T. Itakura, "A Fourth Order Sigma-Delta Modulator Using Second-Order Bandpass Noise-Shaping Dynamic Element Matching", *Proceedings of the ESSCIRC*, Villach, Austria, 18-20 September, 2001.
- [19] J. Ming and H. Lewis, "An 8-Bits 80-Msample/s Pipelined Analog-to-Digital Converter With Background Calibration", *IEEE Journal of Solid State Circuit*, vol. 36, No. 10, pp.1489-1497, October 2001.
- [20] D. Miyazaki, M. Furuta and S. Kawahito, "A 16mW 30Msample/s 10b Pipelined A/D Converter Using a Pseudo-Differential Architecture", *Proceedings of the ISSCC*, San Francisco, CA, USA, 4-6 February 2002.
- [21] D. Miyazaki, S. Kawahito and M. Furuta, "A 10-b 30-MS/s Low Power Pipelined CMOS A/D Converter Using a Pseudodifferential Architecture", *IEEE Journal of Solid-State Circuit*, vol. 38, No. 2, pp. 369-373, February 2003.
- [22] C. Moreland, F. Murden, M. Elliott, J. Young, M. Hensley and R. Stop, "A 14-b 100-Msample/s Subranging ADC", *IEEE Journal of Solid-State Circuit*, vol. 35, No. 12, pp. 1791-1798, December 2000.
- [23] L. Sumanen, M. Waltari and K. A. I. Halonen, "A 10-bit 200-MS/s CMOS Parallel Pipeline A/D Converter", *IEEE Journal of Solid-State Circuit*, vol. 36, No. 7, pp. 1048-1055, July 2001.
- [24] P. Bradley and H. Dang, "Design and testing of quasioption junction SQUID-based comparators at low and high speed for superconductor flash A/D converters," *IEEE Trans. Appl. Superconduct.*, vol.1, pp.134-139, Sept. 1991.
- [25] J. P. Hurrell, D. C. Pridmore-Brown, and A. H. Silver, "A/D conversion with unlatched SQUID's," *IEEE Trans. Electron Devices*, vol.27, pp. 1887-1896, Oct. 1980.
- [26] C.A Hamilton and F.L.Lloyd "100GHz binary counter based on DC SQUIDs," *IEEE Electron Device Lett*, vol. EDL-3, pp.335-338, Nov.1982.
- [27] G.D Lee and D.A Petersen "Superconductive A/D Converters," *IEE Trans. Electron Device*, vol.77, pp 1264-1273, Aug.1989.
- [28] F Kuo "Superconductive A/D Converters based on Josephson binary counters," *IEEE Trans on magnetics*, vol.27, pp 2883-2886, Mar 1991.
- [29] S.V Rylov and R. P Robertazzi, "Superconductive high-resolution A/D converter with phase modulation and multi-channel timing arbitration," *IEEE Trans.Appl.Superconduct.*, vol.5, pp. 2260-2263, June 1995.
- [30] V. K. Semenov, Y. A. Polyakov, T. V. Filippov, « Superconducting Delta ADC with On-Chip Decimation Filter, » *IEEE Trans. Appl. Superconduct.*, vol.9, pp3026-3029, June 1999.
- [31] S. R Norsworthy, R. Schreier, and G. C. Temes, *Delta-Sigma Data Converters: Theory, Design, and Simulation*. New York: IEEE, 1997.
- [32] D. L. Miller, J. X. Przybysz, D. L. Meier, J. H. Kang, and A. H. Worsham, "Characterization of Sigma-Delta analog to digital converter," *IEEE Trans. Appl. Superconduct.*, vol.5, pp.5453-5456, June 1995.
- [33] J. F. Bulzacchelli, "Experimental demonstration of superconducting bandpass delta-sigma modulator," *IEEE Trans. Appl. Superconduct.*, vol. 13, pp. 471-476, June 2003.
- [34] J. F. Bulzacchelli, "Superconducting bandpass delta-sigma modulator with 2,23 GHz center frequency and 42,6 GHz sampling rate," *J. Solid-State Circuits*, vol. 37, pp. 1695-1702, Dec. 2002.
- [35] J. X. Przybysz, D. L. Miller, and E. H. Naviasky, "Two-loop modulator for sigma-delta analog to digital converter," *IEEE Trans. Appl. Superconduct.*, vol. 5, pp. 2248-2251, June 1995.
- [36] *Analog-Digital conversion Handbook*, The Engineering Staff of Analog Devices, Inc. Englewood Cliffs, NJ: Prentice Hall, 1986.
- [37] *Practical Analog Design Techniques*, edited by W. Kester. Norwood, MA: Analog Devices, Inc., 1995.
- [38] *High Speed Design Techniques*, edited by W. Kester. Norwood, MA Analog Devices, Inc., 1996.
- [39] W.L. Lee and C.G. Sodini, "A topology for higher-Order Interpolative Coders," *ISCAS PROC.* 1987.
- [40] P. F. Fergusson, Jr., A. Ganesan and R. W Adams, "One-Bit Higher Order Sigma-Delta A/D Converters," *ISCAS PROC.* 1990, vol. 2, pp. 890-893
- [41] W. Laiming Lee, "A Novel Higher Order Interpolative Modulator Topology for High Resolution Oversampling A/D Converters, MIT Masters Thesis, June 1987.
- [42] P. Ferguson, Jr., A. Ganesan, R. Adams, *et al.*, "An 18-Bit 20-KHz Dual Sigma-Delta A/D Converter," *ISSCC Digest of Technical Papers*, february 1991.
- [43] J. C. Lin, V. K Semenov, K. K. Likharev, "Design of SFQ-Counting Analog-to-Digital Converter," *IEEE Trans on Applied Superconductivity*, vol.5, pp. 2252-2259, June 1995.

- [44] S. Rylov, "Analysis of high-performance counter-type A/D converters using RSFQ logic/memory elements," *IEEE Trans. On Magnetics*, vol. 27, pp. 2431-2434, 1991.
- [45] R. D. Sandell, D. J. Durand, and B. J. Dalrymple, "Counting SFQ Analog to digital Converter Results," *IEEE Trans on appl Superconductivity*, vol. 7, pp. 3298-3300, June 1997.
- [46] G. S. Lee, "A variable hysteresis aperturing method for superconducting counting A/D conversion," *IEEE Trans on Magnetics*, vol. 25, pp. 830-833. March 1989.
- [47] A. H. Silver, R. R. Philips, and R. D. Sandell, "High Speed Non Latching SQUIDs," *IEEE Electron Device Lett., EDL-3*, pp. 335-338, 1982.
- [48] A. Yoshida, H. Suzuki, A. Taguchi, T. Himi, S. Hasuo, K. Tanabe, H. Takai, F. Furuta and K. Saitoh, "Characteristics of superconducting First-Order Sigma-Delta Modulator With Clock-Doubler Circuit," *IEEE Trans on appl superconductivity*, vol. 17, pp. 426-429. June 2007.
- [49] J. X. Przybysz and D. L. Miller, "Two-loop Modulator for Sigma-Delta Analog to Digital Converter," *IEEE Trans on appl superconductivity*, vol. 5, pp. 2248-2251. June 1995.
- [50] J. C. Candy, "A use of double integration in sigma delta modulation," *IEEE Trans, on Communications*, vol. Com-33, pp. 249-258. March 1985.
- [51] S. R. Rylov, L. A. Bunz, D. V. Gaidarenko, M. A. Fisher, R. P. Robertazzi, and O. A. Mukhanov, "High resolution ADC system," *IEEE Trans. Appl. Superconduct.*, vol. 7, pp. 2649-2652, June 1997.
- [52] S. Sonkusale, T. Zourntos " A/D and D/A Conversion Architectures and Techniques," *Tufts University Medford, Massachusetts, Texas A & M University College Station; Texas.*
- [53] M. Dahoumane, D. Dzahini, O. Rossetto, J. Bouvier, E. Lagorio, J. Y. Hostachy, Y. Hu, H. Ghazlane, D. Dallet, « Conception d'un CAN pipeline de très faible consommation pour capteurs monolithiques à pixels actifs en technologie CMOS dédié aux applications de physique de particules et imageries biomédicales, »
- [54] Van Duzer, T. And Turner, C. W, Principles of superconductive Devices and Circuits, 1981, Elsevier North Holland Inc.
- [55] L. Barrandon, " Synthèse architecturale analogique / numérique appliquée aux systèmes sur puce dans un contexte radio logicielle," thèse présentée en Décembre 2005.
- [56] M. Jridi, « Etude, Modélisation et Amélioration des performances des Convertisseurs Analogique Numérique Entrelacés dans le temps. », thèse présentée en décembre 2007.
- [57] E. Baggetta, « Etude d'un convertisseur analogique-numérique à très grande dynamique à base de portes logiques supraconductrices. », thèse présentée en Juillet 2007.
- [58] R. H. Walden, « Analog-to-Digital Converter Survey and Analysis, » *IEEE Journal on selected areas in communications*, vol. 17, pp. 539-550. Avril 1999.

Chapitre III. Etude du fonctionnement du convertisseur pipeline

III.1. L'architecture du convertisseur

Comme présenté au chapitre II, dans un convertisseur d'architecture pipeline, les comparateurs sont mis en série. L'opération de codage, suivi de la transmission du résidu du signal à mesurer à l'étage suivant, s'effectue de proche en proche jusqu'à ce qu'on atteigne le dernier étage comparateur. La mise en série de tous ces étages conduit à l'élaboration de l'architecture pipeline du convertisseur analogique numérique supraconducteur dont le schéma est donné par la figure III.1.

Il s'agit de la mise en cascade de plusieurs étages de comparateurs, chaque étage étant constitué d'un SQUID rf mutuellement couplé à une portion de ligne de transmission classique ; et on termine la ligne de transmission par une impédance adaptée. Grâce au couplage mutuel, le SQUID rf reçoit une partie du champ magnétique créé par le courant qui circule sur la ligne transmission.

Cette architecture présente un avantage crucial en termes de densité de composants en ce sens qu'on n'a besoin que de N comparateurs pour générer N bits, en comparaison avec les architectures qui ont besoin de 2^N comparateurs pour aboutir au même résultat.

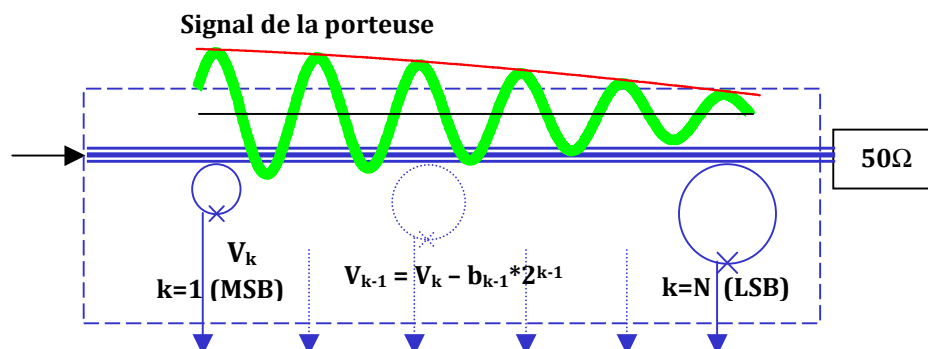


Figure III.1: Architecture pipeline de base du convertisseur analogique numérique.

D'après le principe de fonctionnement décrit dans le paragraphe précédent, chaque SQUID rf va capter une portion du flux du champ magnétique créé par le signal à mesurer qui se propage sur la ligne de transmission; ensuite, le courant induit par ce flux qui va circuler dans la boucle supraconductrice et, en fonction de son amplitude, la jonction du SQUID rf pourra ou non basculer et générer ou non une impulsion de tension aux bornes du SQUID rf. Le basculement de la jonction permet de coder l'information donnée par le comparateur concerné et de transmettre le résidu du signal au comparateur suivant. La même opération est faite jusqu'au bout de la ligne de transmission.

Le code numérique correspondant à la conversion du signal analogique dépend du rapport entre l'amplitude du signal et le seuil de basculement du comparateur. A titre d'exemple, nous allons considérer un convertisseur 2 bits.

On considère que pendant la mise en cascade des étages comparateurs, on peut ajuster la forme géométrique du SQUID rf pour lui permettre de capter plus de flux. Ceci étant, à la

différence de ce qui a été dit dans l'approche précédente, on peut contrôler le basculement de la jonction du SQUID rf en modifiant plusieurs paramètres :

- la configuration géométrique de la boucle supraconductrice; ce qui lui permet de capter plus de flux magnétique (dans le cas où son diamètre est grand), et donc plus de courant induit dans la boucle.
- Courant critique des jonctions Josephson différents.

Pour échantillonner périodiquement le signal d'entrée on module une porteuse à la fréquence d'horloge par le signal analogique à convertir. Ainsi, nous proposons d'utiliser un transposeur de fréquence placé à l'entrée de la ligne de transmission (cf. figure III.2). De plus, un synchronisateur commandé par l'horloge sert à cadencer les sorties binaires relevées à chaque période.

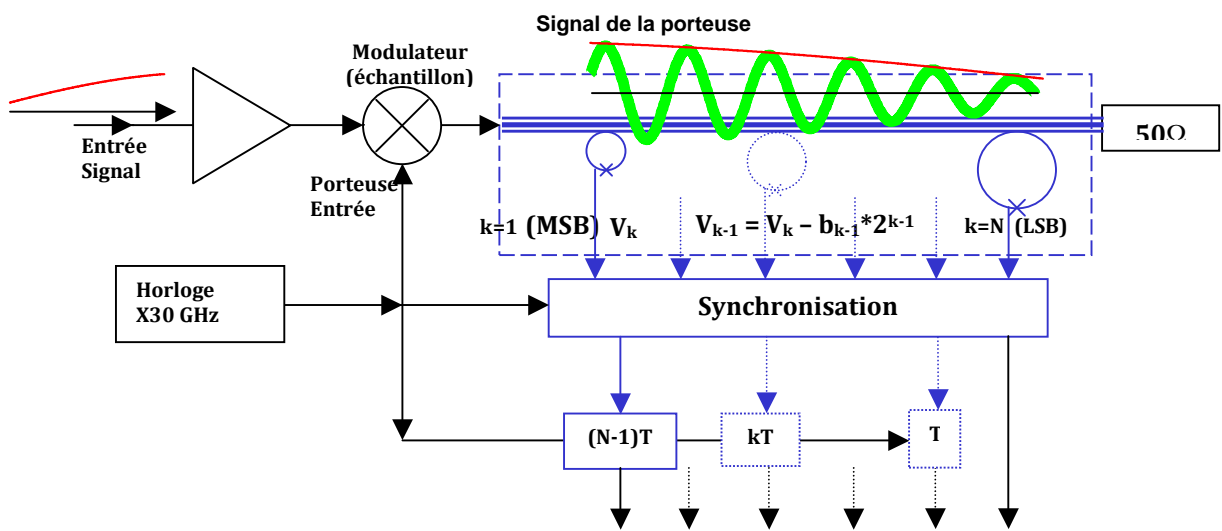


Figure III.2: Schéma de principe de l'architecture pipeline de CAN supraconducteur.

III.1.1. Le comparateur

Dans le chapitre I, nous avons présenté le SQUID, son principe de fonctionnement et ses applications. Nous avons vu qu'il permet de détecter de très faibles champs magnétiques, grâce au flux qui pénètre la boucle du SQUID. Si le rapport $2\pi LI_c / \Phi_0$ (où L est l'inductance du SQUID, Φ_0 est le quantum de flux, et I_c le courant critique de la Jonction Josephson) est supérieur à 1, la variation du flux d'un quantum est liée à l'émission d'une impulsion RSFQ aux bornes du SQUID et cette impulsion de tension est la conséquence d'un phénomène de basculement à un certain seuil, à l'intérieur du SQUID.

Comme le seuil de basculement est le propre de la fonction comparateur en électronique analogique, le SQUID rf remplira la fonction de comparateur dans les différents étages comparateurs du convertisseur analogique numérique supraconducteur. Pour compléter la construction de l'étage comparateur de base, nous allons coupler le SQUID rf à une ligne de transmission sur laquelle circule le signal analogique à convertir (cf. figure III.3). L'ensemble permet d'obtenir un transformateur classique avec la ligne de transmission au primaire et le SQUID rf au secondaire.

Si l'on augmente progressivement l'intensité du signal analogique au primaire du transformateur, le courant induit dans le SQUID rf augmentera également jusqu'à atteindre une valeur qui fait basculer la jonction. Ce basculement, qui correspond à l'entrée d'un quantum de flux dans la boucle du SQUID, sera à l'origine du changement de la valeur du courant dans celui-ci, c'est-à-dire dans le secondaire du transformateur. En outre, le basculement de la jonction étant un effet non linéaire, le couplage mutuel entre le primaire et le secondaire du transformateur permettra, de répercuter l'effet non linéaire sur le primaire. Sur la figure III.4, on observe une diminution de l'amplitude du signal analogique (au primaire) lors de la commutation de la jonction Josephson. Ceci est en accord avec la loi de Lenz qui stipule que : « Le courant induit, par ses effets, s'oppose à la cause qui lui a donné naissance ».

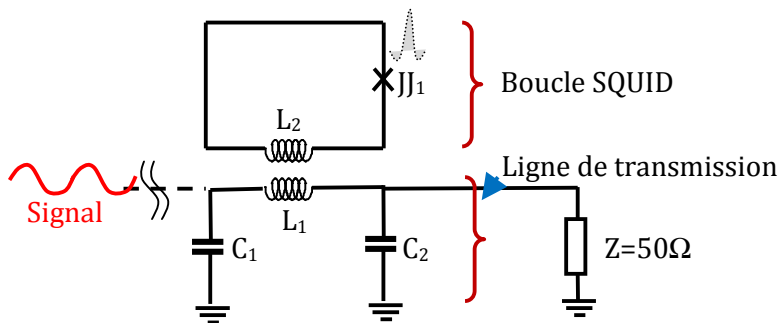


Figure III.3: Etage comparateur élémentaire.

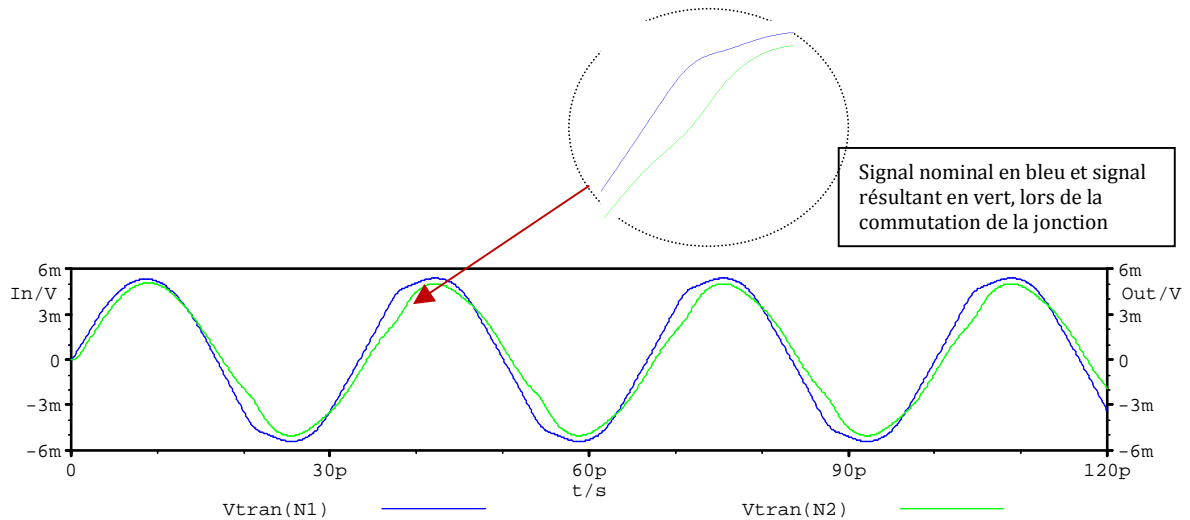


Figure III.4: Allure de l'évolution temporelle du signal d'entrée et du signal de sortie du comparateur.

Du paragraphe qui précède, on conclut que, non seulement on récupère le codage numérique aux bornes de la jonction du SQUID, mais, on observe aussi un effet de soustraction d'amplitude du signal analogique qui circule sur la ligne de transmission. Exploiter ces deux éléments dans une architecture pipeline de convertisseur analogique numérique est l'objet de cette étude. Le codage de signal s'appuie sur une logique d'impulsion, il faut commander périodiquement l'apparition des impulsions de tension en sortie du SQUID rf. Cette fonction d'échantillonnage est réalisée par l'utilisation de l'horloge comme porteuse dans un étage modulateur recevant le signal analogique à mesurer.

III.1.2. Le transposeur

Dans ce paragraphe, on se limitera à décrire la fonctionnalité de ce dispositif sans rentrer dans le descriptif technique des différents composants électroniques qui le composent. Dans l'architecture de convertisseur que nous souhaitons élaborer, le transposeur intervient en amont du circuit et permet d'obtenir une nouvelle représentation du signal à mesurer à des fréquences souhaitées. La figure III.5 montre le descriptif fonctionnel.

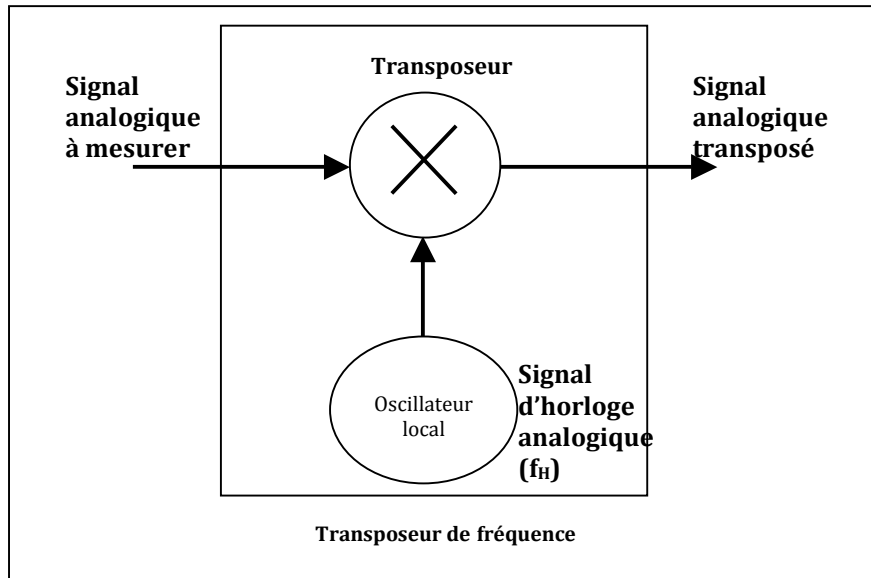


Figure III.5: Schéma de principe du transposeur de fréquence.

Description

Le transposeur de fréquence est constitué de deux éléments essentiels à savoir:

- L'oscillateur local
- Le transposeur

L'oscillateur local génère un signal analogique de fréquence f_{ol} ; ce signal qui joue le rôle de porteuse dans la transposition, est généré à partir du signal d'horloge dans le circuit électrique du convertisseur (cf. figure III.2).

Le transposeur reçoit à ses entrées le signal d'horloge (la porteuse) et le signal analogique à mesurer.

Considérons $e(t)$ le signal analogique de fréquence f à mesurer, $h(t)$ le signal d'horloge de fréquence f_{ol} et $s(t)$ le signal obtenu en sortie du transposeur. Supposons que l'oscillateur local génère un signal $h(t)$ de forme sinusoïdale.

Idéalement, le transposeur va multiplier les signaux d'entrée $e(t)$ et $h(t)$. Le signal $s(t)$ s'écrit :

$$s(t) = e(t) \cdot \cos(2\pi f_{ol}t) = e(t) \cdot \left(\frac{e^{j2\pi f_{ol}t} + e^{-j2\pi f_{ol}t}}{2} \right) \quad (\text{III.1})$$

Soient $E(f)$ et $S(f)$ respectivement les spectres du signal en entrée et sortie du transposeur et $\delta(f)$ la fonction de Dirac; par transformation de Fourier,

$$S(f) = E(f) * \left(\frac{\delta(f+f_{OL}) + \delta(f-f_{OL})}{2} \right) \quad (III.2)$$

Soit:

$$S(f) = (E(f+f_{OL}) + E(f-f_{OL}))/2 \quad (III.3)$$

Convoluer le signal $E(f)$ avec la fonction Dirac, centrée à la fréquence f_{OL} revient à transposer le spectre du signal $e(t)$ autour de la fréquence f_{OL} . La figure III.6 ci-dessous montre la transposition de fréquence obtenue à partir de l'équation (III.3) : par exemple, si la fréquence d'horloge est 30 GHz, la composante à 31 GHz de $S(f)$ résulte du signal d'entrée aux fréquences $(31 - 30)$ GHz = 1 GHz et $31+30=61$ GHz. Or le signal d'entrée est filtré de façon à ne pas comporter de composante à $f > f_H$. De même, la composante à 29 GHz de $S(f)$, résulte du signal d'entrée à la fréquence $(29 - 30)$ GHz = -1 GHz (soit aussi 1 GHz, en déphasant le signal de 180°). Le signal est donc transposé vers les hautes fréquences dans 2 bandes latérales.

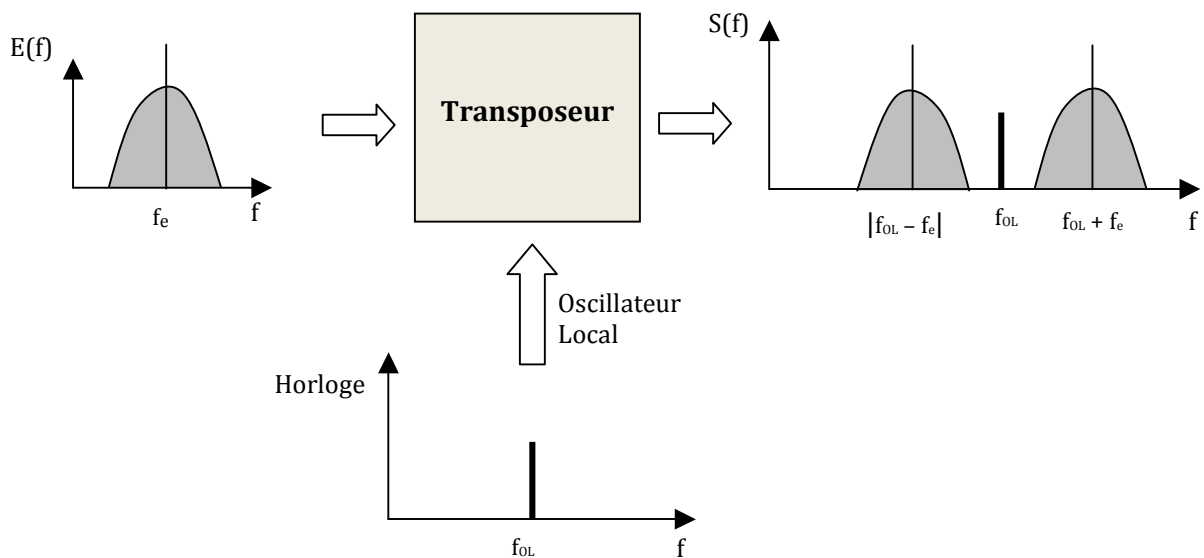


Figure III.6: Transposition de fréquence.

III.1.3. La ligne de transmission

C'est un dispositif utilisé pour propager un signal d'un point appelé source vers un autre point appelé charge. Du point de vue structurel, elle est modélisée par un assemblage de composants constitué de résistances, bobines et condensateurs. La figure III.7 montre une représentation équivalente d'une portion élémentaire de ligne de transmission :

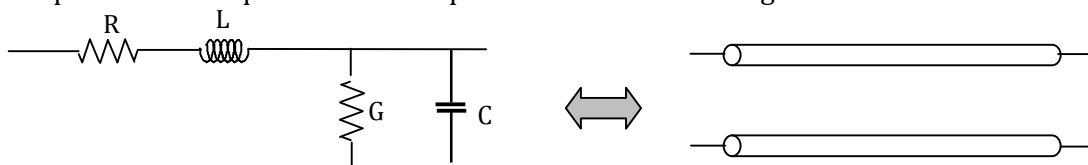


Figure III.7: Eléments de circuit et ligne de transmission.

L est l'inductance série par unité de longueur donnée en Henry par mètre (H/m)

R est la résistance série par unité de longueur donnée en Ohm par mètre (Ω/m)

C est la capacité parallèle par unité de longueur donnée en Farad par mètre (F/m)
 G est la conductance parallèle par unité de longueur donnée en Siemens par mètre (S/m).

Etant donné que les circuits sont réalisés avec la technologie supraconductrice, on admet qu'il n'y a pas de source de perte ; les éléments résistifs disparaissent et la ligne est alors représentée par une succession d'inductances linéiques montées en série et de capacités linéiques montées en parallèle. En outre, pour que le signal délivré par le transposeur puisse se propager sur la ligne sans subir de réflexion vers le transposeur, il faut assurer une adaptation d'impédance. Il en sera de même pour l'adaptation au niveau de la charge (50Ω) située au bout de ligne de transmission pour éviter que le signal ne puisse être réfléchi sur la charge. Enfin, il faut prévoir d'insérer un filtre entre deux comparateurs constitutifs, pour ne laisser passer que la composante fondamentale d'un étage à l'autre, et ne pas avoir à traiter les harmoniques supérieures.

III.1.4. Le circuit de lecture

Il est constitué d'une ligne de transmission Josephson telle que présentée par la figure III.8 ci-dessous. Dans chaque étage comparateur, il est connecté à la sortie du SQUID rf et permet de récupérer l'impulsion de tension qui apparaît à ses bornes. Il ne reste plus qu'à mettre en forme cette information pour obtenir le résultat de la conversion du signal analogique.

En outre, on place horizontalement la jonction J5 pour établir une liaison entre la sortie du SQUID rf et la ligne de transmission Josephson ; ceci permet de réaliser un isolateur à l'entrée du circuit de lecture. Cet isolateur a pour but d'empêcher toute impulsion de tension de revenir vers le SQUID rf dont elle est issue, ce qui permet de générer des impulsions RSFQ (positives) sans générer d'impulsions négatives lors de la demi-alternance suivante.

Dans le circuit du comparateur hors circuit de lecture, Vos représente l'amplitude du signal qui doit être converti ; en outre, le choix de la jonction J1 du SQUID rf, est fonction du seuil de comparaison qu'on se fixe pour faire la conversion analogique numérique. On choisit une valeur de K coefficient mutuel élevée (comprise entre 0,75 et 0,9) et on détermine les autres valeurs des composants tels que L1, L2, et C1. Enfin, pour adapter le comparateur à 50Ω , on complète son circuit électrique par L et C_0 ; ce sont des lignes de transmission haute et basse impédance dont les caractéristiques seront déterminées dans la partie portant sur l'adaptation d'impédance du chapitre suivant.

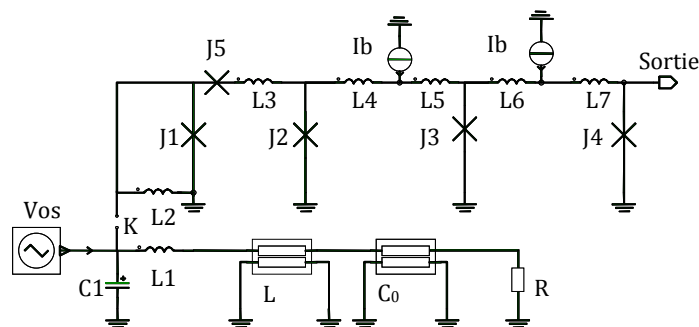


Figure III.8: Comparateur élémentaire connecté à son circuit de lecture.

Dans le circuit de lecture, les sources de courant continu I_{b1} , I_{b2} permettent de polariser les jonctions $J2$ à $J5$ utilisées dans l'isolateur et la ligne de transmission Josephson. Ces polarisations assurent qu'une seule polarité des impulsions aux bornes de $J1$ soit transmise vers la sortie. Les inductances $L3$, $L4$, $L5$, $L6$, $L7$ sont choisies de telle sorte que le produit $2\pi L_i C < \Phi_0$. Cette condition assure que l'impulsion de tension qui apparaît aux bornes de $J1$ puisse se progresser vers la sortie.

III.1.5. L'étage de synchronisation

Le synchronisateur : c'est une porte logique « ET »; il reçoit les informations binaires issues des comparaisons faites au niveau de chaque étage comparateur et les transmet à chaque coup du signal d'horloge.

A cause du temps de propagation le long de la ligne de transmission d'un comparateur aux autres situés en aval, certaines impulsions correspondront au codage N , d'autres $N-1$ (en aval des précédents), d'autres $N-2$ (encore plus en aval) ... etc. On se sert par la suite de registres à décalage « $(N-1)T$ »... « kT » et « T » pour reconstruire les codes.

III.2. Analyse du comparateur, étage élémentaire du convertisseur

III.2.1. Adaptation d'impédance de la ligne de transmission

Pour un fonctionnement correct du comparateur, il faut remplir deux conditions :

- éviter la réflexion du signal lorsqu'il arrive sur chaque comparateur.
- assurer que la jonction du SQUID rf puisse basculer comme dans le cas d'un SQUID rf hystérétique.

Pour éviter qu'il y ait réflexion du signal quand il circule sur la ligne, il faut trouver les relations analytiques permettant d'adapter l'impédance itérative du comparateur à 50Ω .

On reprend le circuit électrique du comparateur élémentaire figure III.3 auquel on rajoute en amont le module « oscillateur » représentant les circuits d'entrée (amplificateur basse fréquence, et transposateur de fréquence). Le circuit électrique de l'ensemble est représenté par la figure III.9.

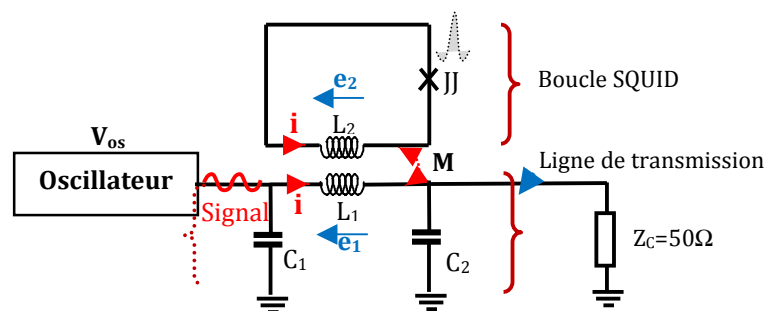


Figure III.9: Etage élémentaire du convertisseur analogique numérique.

L'étude du transformateur en régime fréquentiel entre le primaire et le secondaire du comparateur donne le système d'équations suivant avec Z_{jj} , impédance de la jonction:

$$e_1 = jL_1\omega i_1 + jM\omega i_2 \quad (III.4)$$

$$e_2 = jL_2\omega i_2 + jM\omega i_1 = -Z_{jj} i_2 \quad (III.5)$$

Dans ce qui suit, pour simplifier le calcul, on va linéariser la jonction Josephson utilisée dans le comparateur. On utilise le modèle RSCJ décrit dans le chapitre I (mise en parallèle de la résistance normale R_n , de la capacité de jonction C_j et de la jonction, elle-même assimilée à une inductance aux faibles amplitudes de variation de phase (cf. figure III.10).

De l'équation (III.5) on tire : $i_2 = \frac{-jM\omega}{(jL_2\omega + Z_{jj})} i_1$ (III.6)

En substituant (III.6) dans (III.4) on obtient :

$$e_1 = \left[jL_1\omega + \frac{M^2\omega^2}{(jL_2\omega + Z_{jj})} \right] i_1 \quad (III.7)$$

Or M inductance mutuelle entre L_1 et L_2 est égale à $K\sqrt{L_1L_2}$ avec K coefficient de couplage entre le primaire et le secondaire du transformateur.

L'équation (III.7) devient donc :

$$e_1 = jL_1\omega \left[1 - \frac{K^2}{\left(1 + \frac{Z_{jj}}{jL_2\omega} \right)} \right] i_1 \quad (III.8)$$

L'équation (III.8) représente la tension aux bornes d'une impédance équivalente constituée de l'impédance du primaire et de l'impédance du secondaire, ramenée au primaire.

Posons $Y_c = 1/Z_c = 0,02$ Siemens, l'admittance correspondant à la charge 50Ω placée à l'extrémité de la ligne de transmission (cf. figure III.9) ; physiquement, il est important qu'il n'y ait pas de discontinuité d'impédance lors de l'élaboration du circuit. En d'autres termes, la charge en bout de ligne doit être égale à l'impédance caractéristique de la ligne de transmission et le comparateur doit avoir la même impédance itérative.

Appelons Z_r , l'impédance correspondant à la charge ramenée à l'entrée de la ligne de transmission,

$$1/Z_r = jC_1\omega + \frac{1}{\left(jL_1\omega.z_2 + \frac{1}{(Y_c + jC_2\omega)} \right)} \quad (III.9)$$

avec

$$z_2 = 1 - \frac{K^2}{\left(1 + \frac{Z_{jj}}{jL_2\omega} \right)} \quad (III.10)$$

La condition d'adaptation impose que Z_r soit égale à $Z_c = 50\Omega$. Il en résulte de l'équation (III.10) que:

$$\frac{1}{(Y_C - jC_1\omega)} - \frac{1}{(Y_C + jC_2\omega)} = jL_1\omega.z_2 \quad (\text{III.11})$$

Cette condition d'adaptation du comparateur relie les 6 paramètres qui le caractérisent : comme elle est complexe, on peut déduire 2 paramètres en fonction des 6 autres ; par exemple en fixant les paramètres de la Jonction Josephson et, K (paramètres sur lesquels il est moins facile de jouer) on exprimera L_1 , C_2 en fonction de L_2 , C_1 . Le choix est porté sur ces deux paramètres parce que, en faisant un développement de l'équation (III.11), il est plus facile de déterminer par identification L_1 et C_2 en fonction des autres paramètres du circuit. En appelant u et v respectivement parties réelle et imaginaire de z_2 ,

L'équation (III.11) s'écrit :

$$jL_1\omega = \frac{\left[\frac{1}{(Y_C - jC_1\omega)} - \frac{1}{(Y_C + jC_2\omega)} \right]}{(u + jv)} \quad (\text{III.12})$$

Comme $\text{Re}(jL_1\omega) = 0$, on trouve après calcul l'expression de C_2 suivante :

$$C_2 = \frac{C_1 - \frac{vY_C}{u\omega}}{1 + \frac{C_1v\omega}{uY_C}} \quad (\text{III.13})$$

On en déduit

$$L_1 = \frac{1}{\omega} \text{Im} \left(\frac{\frac{1}{Y_C - jC_1\omega} - \frac{1}{Y_C + jC_2\omega}}{u + jv} \right) \quad (\text{III.14})$$

III.2.2. Adaptation pour la dynamique

Pour s'assurer du bon fonctionnement du comparateur, il faut respecter la condition d'hystérésis ($2\pi L_2 I_C < \Phi_0$) pour lesquelles le basculement de la jonction du SQUID rf se fait librement ; en d'autres termes, la mesure d'une impulsion de tension aux bornes de la jonction sera toujours accompagnée d'une évolution de sa phase d'une valeur proche de 2π . D'après la deuxième équation Josephson, nous savons que l'impulsion de tension d'amplitude V est liée à l'évolution temporelle de la phase de la jonction par la loi $V = \frac{\Phi_0}{2\pi} \frac{d\phi}{dt}$.

Partons de l'hypothèse que vu de la jonction, le reste du circuit est assimilable à une source de tension ; ceci reviendrait à imposer une tension entre les bornes de la jonction Josephson du SQUID rf. Par analogie avec le fonctionnement du pendule simple, imposer une tension continue V équivaut à imposer au pendule simple une vitesse angulaire de rotation autour de son axe ; ceci équivaut encore (à une constante initiale près) à imposer la position du pendule qui alors, n'est pas libre de basculer. Ce type de fonctionnement, non-hystérétique, ne correspond pas du tout à ce que nous avons décrit dans le chapitre I sur le comparateur.

Donc on choisit d'avoir une impédance Z_{12} du circuit extérieur (vu de la jonction) grande devant la résistance normale de la jonction. Alors le basculement de la jonction deviendra possible. Pour calculer cette impédance, on reprend le circuit figure III.9 ; en supprimant la jonction Josephson, et on évalue l'impédance du circuit vu de la jonction, ou encore

l'impédance du circuit vue entre les nœuds A et B telle que le montre la figure III.10 ci-dessous :

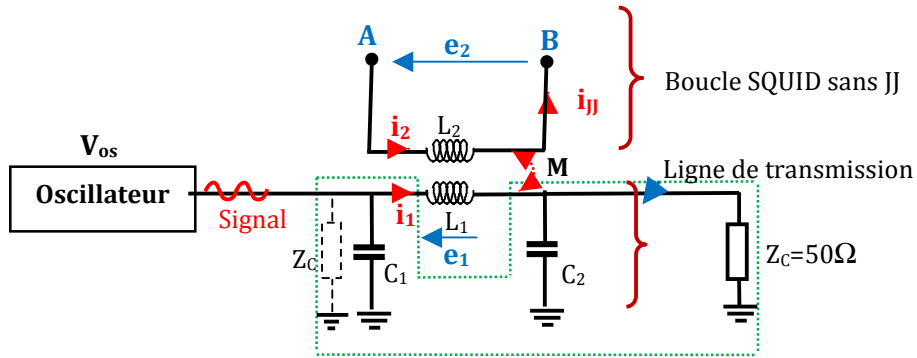


Figure III.10: Comparateur vu de la jonction Josephson.

Il faut trouver une relation entre e_2 et i_2 pour arriver à l'expression de l'impédance équivalente vue de la jonction.

Si on reprend l'équation (III.4), on a :

$$e_1 = jL_1\omega i_1 + jM\omega i_2 = -Z_p i_1 \quad (\text{III.15})$$

Z_p est l'impédance au primaire délimitée par les traits pointillés verts sur la figure III.10, comprenant l'impédance interne Z_c de l'oscillateur représentée à l'entrée du circuit en pointillés noirs.

$$Z_p = \frac{1}{(Y_c + jC_1\omega)} + \frac{1}{(Y_c + jC_2\omega)} \quad (\text{III.16})$$

$$\text{(III.15)} \rightarrow i_1 = -\frac{jM\omega}{(jL_1\omega + Z_p)} i_2 \quad (\text{III.17})$$

En substituant (III.17) dans (III.5) on obtient :

$$e_2 = \left[jL_2\omega + jM\omega \left(\frac{-jM\omega}{(jL_1\omega + Z_p)} \right) \right] i_2 \quad (\text{III.18})$$

Finalement

$$Z_{12} = jL_2\omega \cdot \left[1 - \frac{K^2}{\left(1 + \frac{Z_p}{jL_1\omega} \right)} \right] \quad (\text{III.19})$$

Z_{12} est l'impédance vue entre les points A et B en l'absence de R_n et C_j respectivement, résistance physique et capacité de la jonction Josephson.

Comme nous l'avons évoqué plus haut, il faut trouver les conditions qui permettent d'avoir $|Z_{12}|$ grand devant $|Z_{jj}|$, ou de façon équivalente, grand devant R_n car l'effet capacitif est négligeable (jonction suramortie). Si l'amortissement de la jonction avait été assuré par le seul circuit extérieur, il n'y aurait pas eu de dissipation de puissance au basculement de la jonction, et donc probablement pas d'effet de soustraction.

Considérant que Z_{Jj} est fixée par les valeurs intrinsèques de la jonction Josephson, Z_{12} doit être optimisée.

Avec le logiciel APLAC, on écrit les équations (III.11), (III.19) résumant les conditions de fonctionnement normales de la jonction, conditions énoncées en début de ce sous chapitre.

Si on se donne:

$$\begin{aligned} K &= 0,83 \\ I_{C1} &= 125\mu\text{A} \\ C_j &= 0,625\text{pF} \end{aligned}$$

On explore le plan (L_2, C_1) , en tenant compte de l'adaptation d'impédance qui détermine L_1 et C_2 ; on trouve une zone de $|Z_{12}|$ maximum autour de $L_2 = 6\text{pH}$ et $C_1 = 10\text{fF}$, ce qui donne :

$$\begin{aligned} L_1 &= 60\text{pH} \\ C_2 &= 10\text{fF}. \end{aligned}$$

III.2.3. Résultats des simulations du comparateur avec APLAC

Le but est de trouver la bonne gamme de valeurs de composants qui permettent au SQUID rf de coder le signal analogique.

On reprend le circuit figure III.9, et on place dans la boucle supraconductrice une jonction qui a pour caractéristiques $R_n = 2,1\Omega$, $C_j = 0,625\text{pF}$, $I_C = 125\mu\text{A}$.

Les composants L_1 , L_2 , C_1 , C_2 et K sont choisis d'après l'étude précédente, ce qui correspond à un secondaire du comparateur couplé au signal analogique qui circule sur la ligne de transmission tout en respectant la condition d'adaptation et celle sur Z_{12} .

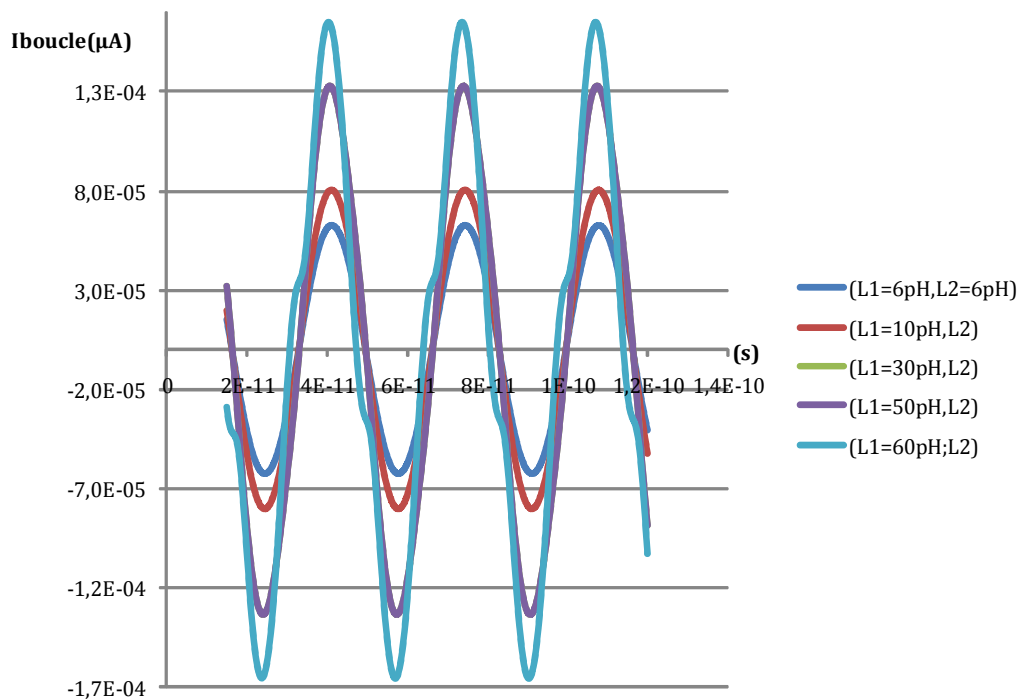


Figure III.11: Amplitude du courant de boucle en fonction de L_1 .

La figure III.11 montre que lorsque l'inductance L_2 est constante et égale à 6pH , le courant de boucle croît avec l'augmentation de L_1 (par des valeurs > 1). Dans notre cas, avec une jonction

dont le courant critique est fixé à $125\mu\text{A}$, les courbes de la figure III.11 montrent que pour $V_{os} > 9,55\text{mV}$, le courant de boucle atteint l'amplitude susceptible de faire basculer la jonction lorsque $L_1 = 60\text{pH}$ avec $K=0,83$. Ceci conforte les valeurs obtenues précédemment pour respecter la condition d'adaptation d'impédance ($Z_r \sim 49,8 - 3,4i \Omega$). Par contre, $Z_{12} \sim 0,089 + 1,13i \Omega$ ce qui n'est pas grand devant R_n . La présence d'un régime hystérétique sera vérifiée par simulation.

Dans la suite, nous prenons le circuit de la figure III.9 comme circuit de référence; on part de l'hypothèse qu'avec $L_1 = 60\text{pH}$, $L_2 = 6\text{pH}$, $C_1 = C_2 = 10\text{fF}$, $K=0,83$ et la jonction Josephson ($I_c = 125\mu\text{A}$, $R_n = 2,1\Omega$, $C_j = 0,625\text{pF}$), ce circuit est adapté en impédance et assure un fonctionnement normal du SQUID rf. On regarde comment se comporte le comparateur dans le régime fréquentiel et dans le régime temporel, ainsi que les similitudes entre les deux régimes.

III.2.3.1. Analyse du régime fréquentiel

On fait varier l'amplitude du signal analogique et on étudie l'évolution du coefficient de transmission et l'évolution de la phase de la jonction Josephson. Au préalable, on vérifie que l'admittance Y_r du comparateur à la fréquence fondamentale correspond à une charge suffisamment adaptée. La simulation APLAC donne les courbes des figures III.12, III.13 et III.14, où le pavé rectangulaire en couleur rose clair, représente la zone de non convergence numérique du logiciel.

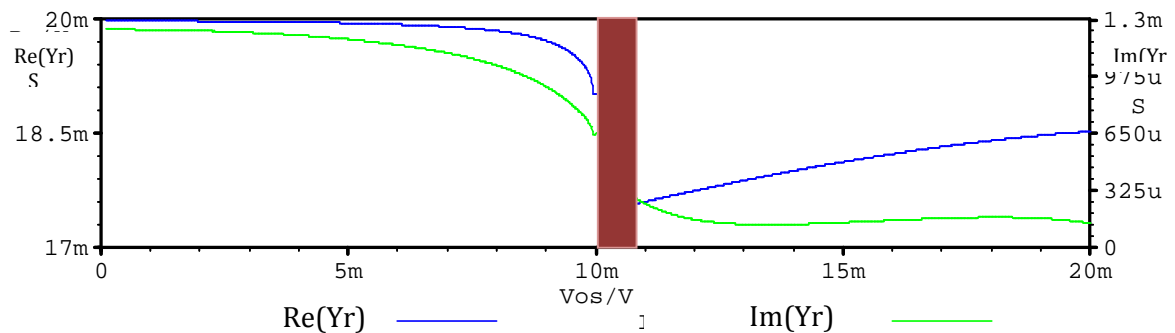


Figure III.12: Partie réelle (en bleu) et imaginaire (en vert) de Y_r , admittance équivalente de la charge ramenée à l'entrée du comparateur.

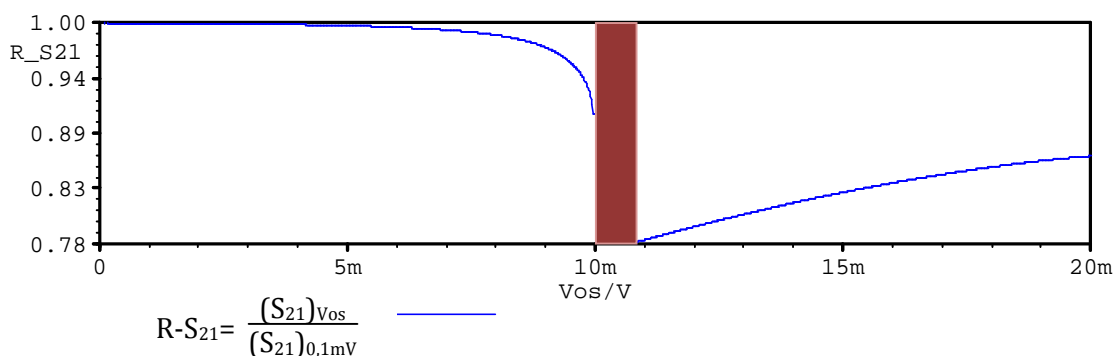


Figure III.13: Evolution du coefficient de transmission en fonction de l'amplitude du signal V_{os} normalisé à sa valeur pour $V_{os}=0,1\text{mV}$.

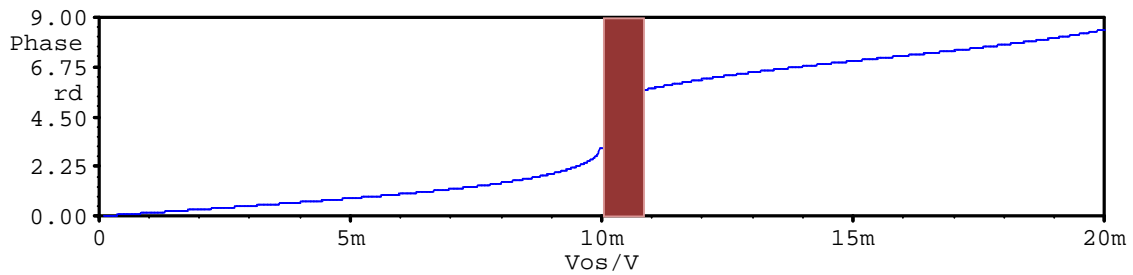


Figure III.14: Evolution de la phase en radians de la jonction Josephson en fonction de l'amplitude du signal Vos.

Aux faibles amplitudes de Vos, la figure III.12 montre que le comparateur est adapté à 50Ω ; en effet, la partie réelle de Yr admittance équivalente de la charge Zr, ramenée à l'entrée du circuit est égale à 0,02 Siemens tandis que sa partie imaginaire est négligeable (1,3mS). Parallèlement, sur les figures III.13 et III.14 le rapport des coefficients de transmission R-S₂₁ (défini à la figure III.13), reste proche de 1 sur une grande partie de la plage de tension d'entrée inférieure au seuil du comparateur; le courant induit dans le SQUID rf, ne permet pas de faire basculer la jonction Josephson : la différence de phase est très faible, et on ne mesure aucune impulsion de tension aux bornes du SQUID.

Si on augmente progressivement l'amplitude Vos, on constate qu'au dessus de 5mV, le circuit commence à se désadapter et Yr prend des valeurs inférieures à 0,02 Siemens. Le rapport des coefficients de transmission passe en dessous de 1, et la différence de phase à l'intérieur de la jonction subit une augmentation due au courant induit par le signal analogique dans le SQUID rf. Lorsque Vos égale 9,95mV, on a la valeur dont le courant induit est juste en dessous du seuil de basculement de la jonction. La différence de phase de la jonction se trouve alors égale à 3radians.

Si on augmente légèrement Vos, on constate qu'à 10,77mV, le seuil de basculement est dépassé ; la jonction Josephson est dans un régime fortement non linéaire et bascule ; le rapport des coefficients de transmission a alors chuté d'environ 20% par rapport à sa valeur initiale, et la différence de phase entre les bornes de la jonction augmente rapidement de quelques radians à environ 2π radians.

III.2.3.2. Analyse temporelle

On ne change rien aux valeurs des composants du circuit ; on prend les deux valeurs de Vos qui encadrent la zone de non convergence numérique, et on regarde l'évolution temporelle de la tension aux bornes du SQUID rf, ainsi que la phase de la jonction Josephson. Les courbes obtenues par simulation APLAC sont représentées sur les figures III.15 et III.16 :

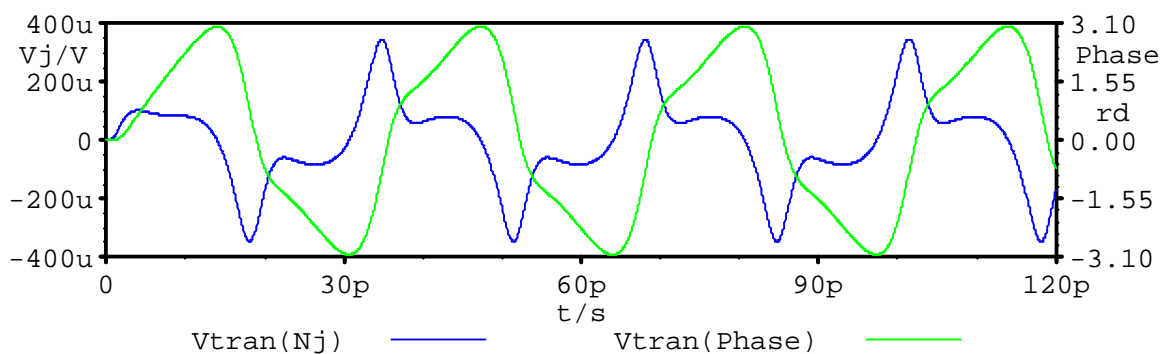


Figure III.15: Evolution temporelle de la tension et de la phase aux bornes de la jonction Josephson, pour $V_{os} = 9,95\text{mV}$.

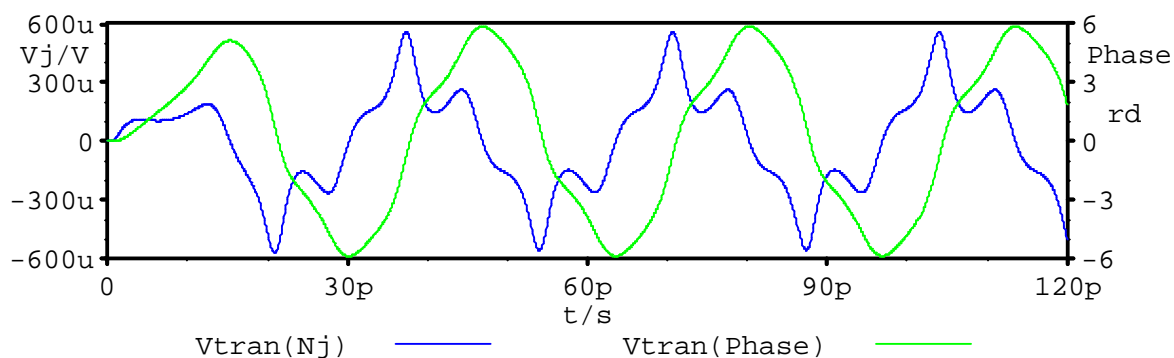


Figure III.16: Evolution temporelle de la tension et de la phase aux bornes de la jonction Josephson, pour $V_{os} = 10.77\text{mV}$.

Sur ces deux dernières figures, la courbe bleue représente la tension aux bornes de la jonction, son amplitude se lit sur l'axe vertical de gauche et la courbe verte la phase de la jonction, son amplitude se lit sur l'axe vertical de droite.

A $9,95\text{mV}$, l'amplitude de la différence de phase dans la jonction est de $3,1$ radians pour chaque alternance du signal analogique. La tension mesurée aux bornes du SQUID rf est faible (de l'ordre de $300\mu\text{V}$); par analogie au pendule simple, la tension V_{os} correspondrait à la valeur de tension qui permet de faire osciller le pendule autour de sa position d'équilibre stable ; en effet, suivant le signe de l'alternance du signal analogique, le pendule partira de la position d'équilibre stable où elle fait 0° avec la verticale, pour atteindre sa position d'équilibre instable c'est-à-dire à 180° par rapport à sa position précédente.

A $10,77\text{mV}$, l'amplitude de la différence de phase dans la jonction, passe de $3,1$ à 6 radians pour chaque alternance du signal analogique ; ceci signifie que la jonction a basculé et est rentrée dans un régime non linéaire. On peut donc mesurer une impulsion de tension de $600\mu\text{V}$ à ses bornes. Si on fait la même analogie au pendule simple, on peut dire que cette tension permet au pendule simple de partir de sa position d'équilibre stable, et de faire une rotation de 360° autour de son axe de rotation.

Pour confirmer les résultats que nous avons faits de l'analyse temporelle, nous allons regarder ce que donne l'énergie dissipée par le SQUID rf, suite au basculement de la jonction Josephson. La figure III.17 ci-dessous donne le diagramme d'état de la jonction Josephson dans le plan (tension, phase), pour différentes valeurs de l'amplitude du signal analogique.

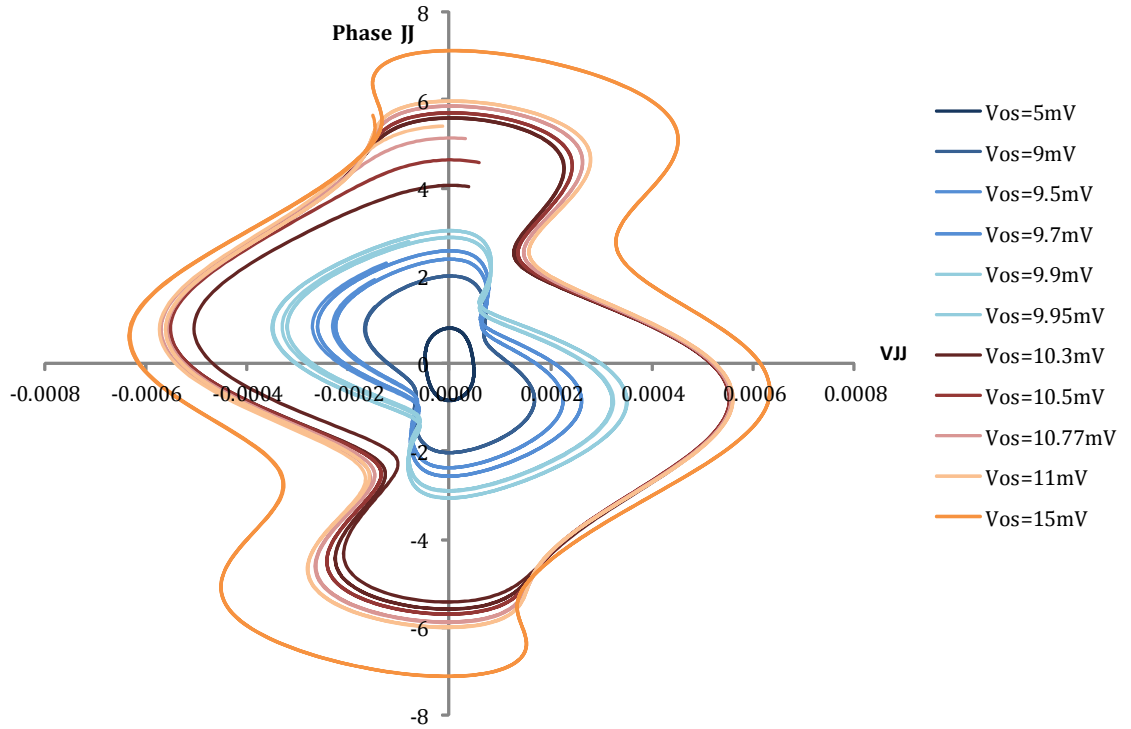


Figure III.17: Courbes phase-tension de la jonction Josephson du SQUID rf pour différentes amplitudes du signal analogique.

L'énergie dissipée par période a pour expression :

$$E = \int \frac{V^2}{R} dt = \frac{1}{R} \int \left(\frac{\Phi_0}{2\pi} \frac{d\varphi}{dt} \right) \cdot V \cdot dt = \frac{\Phi_0}{2\pi R} \int V \cdot d\varphi \quad (\text{III.20})$$

où V est la tension instantanée aux bornes de la jonction Josephson et l'intégrale est faite sur une période (de $\varphi = 0$ à 2π) : elle est proportionnelle à la surface délimitée par la trajectoire sur la figure III.17. Lorsque V_{os} passe de 9,95mV à 10,77mV, E passe de $2,41 \cdot 10^{-3} \text{W}$ à $7,33 \cdot 10^{-3} \text{W}$; elle fait largement plus que doubler sa valeur. Si le régime à 9,95mV était considéré comme un basculement, en faisant faire un deuxième basculement, on devrait tout au plus doubler l'énergie dissipée par période. Donc, on peut interpréter ce résultat comme une preuve que le régime à 9,95mV n'est pas un basculement, mais reste une oscillation de grande amplitude ; et le régime à 10,77mV correspond bien à un basculement de la jonction Josephson.

III.2.3.3. Comparaison entre l'analyse fréquentielle et l'analyse temporelle.

Comme l'analyse temporelle présente un problème de convergence au voisinage du seuil, il est préférable de comparer les résultats obtenus de chacune des analyses. On se donne $V_{os}=10.5\text{mV}$ comme amplitude du signal à coder et $F=30\text{GHz}$. La figure III.18 permet de comparer les formes d'ondes de la phase de la jonction Josephson.

On désire comparer les formes d'onde de la phase de la jonction Josephson par une analyse fréquentielle et temporelle.

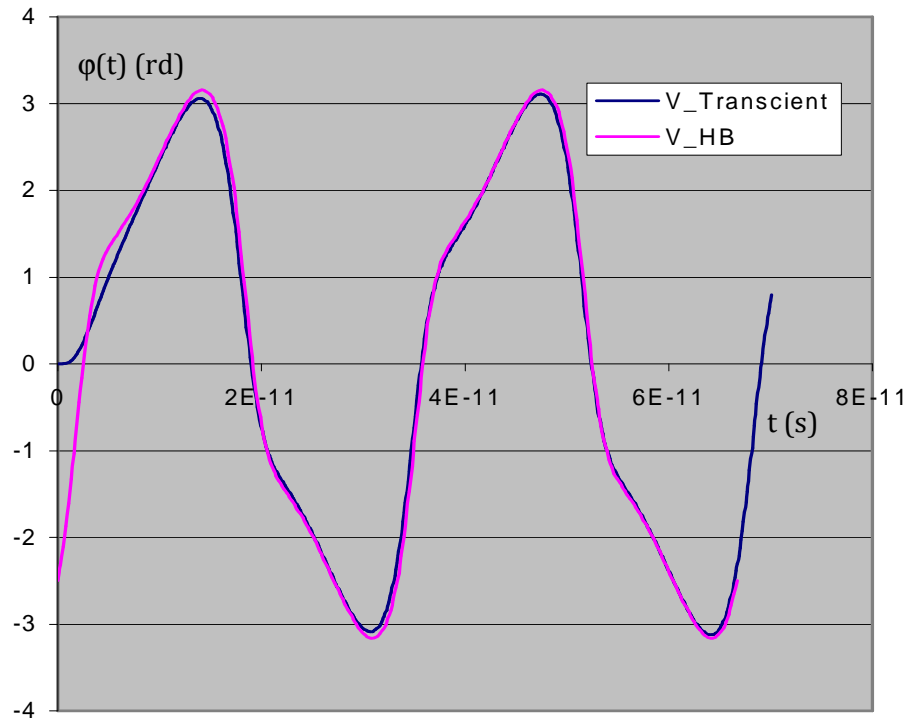


Figure III.18: Comparaison des formes d'onde de la phase de la jonction obtenues avec l'analyse fréquentielle (en rose) et l'analyse temporelle (en bleu).

Les deux analyses faites avec des conditions initiales identiques produisent des résultats qui ne diffèrent que par l'existence de transitoires en début de la simulation pour l'analyse temporelle. Ceci nous confirme que l'atténuation des transitoires s'effectue avec un temps caractéristique de l'ordre de Φ_0/RnI_C (8ps). D'autre part, ceci nous permet de vérifier que l'analyse fréquentielle prend en compte un nombre suffisant d'harmoniques.

III.2.3.4. Influence du coefficient de couplage sur les performances du comparateur

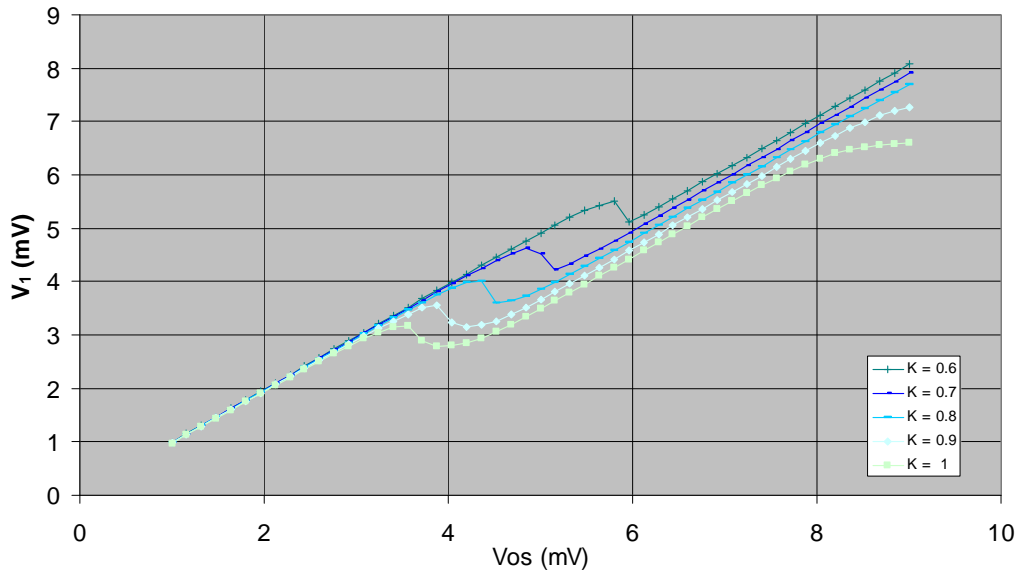


Figure III.19: Effet de soustraction pour différentes valeurs de K.

La figure III.19 présente les variations de l'amplitude de la composante fondamentale de la tension de sortie en fonction de l'amplitude du signal d'entrée pour différentes valeurs de K. Naturellement, lorsque K croît, le seuil du comparateur décroît. L'effet de soustraction est bien visible, apparaissant comme une portion linéaire située au-dessus du seuil, de même pente que la portion linéaire située en dessous du seuil. La transition du domaine linéaire (pour V_{os} inférieur au seuil) au domaine présentant l'effet de soustraction est plus abrupte pour les plus faibles valeurs de K : ceci pourrait éventuellement avoir un intérêt car pour le comparateur idéal la courbe serait même discontinue au seuil. D'un autre côté, on veut un effet de soustraction le plus grand possible, soit des valeurs de K les plus grandes possibles (soit K très proche de 1). Pour les plus fortes valeurs de K, la plage de simulation est suffisamment étendue pour observer un régime à 2 basculements par alternance : on note que ces effets n'apparaissent que pour V_{os} bien supérieur au double du seuil, critère nécessaire pour un comparateur.

Pour finir avec l'analyse temporelle, nous mettrons en évidence l'effet de soustraction qui apparaît sur le signal de sortie du comparateur lors du basculement de la jonction du SQUID ; on prend pour hypothèses que : le signal d'entrée a une amplitude égale à 10mV, le coefficient de couplage entre la ligne de transmission et le SQUID rf vaut 0,8 et enfin, la condition d'adaptation d'impédance en entrée du comparateur est vérifiée. La figure III.20 donne l'évolution temporelle des signaux d'entrée et sortie du comparateur.

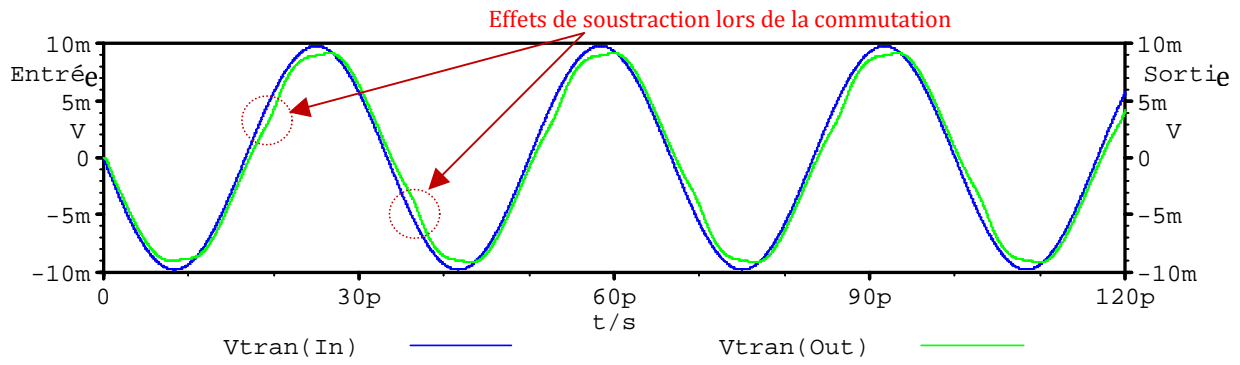


Figure III.20: Evolution temporelle de l'amplitude du signal d'entrée et du signal de sortie.

On observe que le signal de sortie prend une forme non sinusoïdale : à chaque fois que la jonction Josephson commute, il se produit une déformation du signal de sortie qui correspond à l'apparition de composantes harmoniques supérieures, accompagné d'une réduction de l'amplitude de sa composante fondamentale.

Chapitre IV. Etude du comparateur

L'objectif de ce chapitre est de présenter les différentes étapes de conception, réalisation et test du comparateur supraconducteur et des circuits de tests annexes.

Dans la première partie de ce chapitre, nous évaluons l'importance des effets prédits selon la valeur des paramètres électriques du circuit, qui, dans un premier temps est réduit à un transformateur parfait ayant en son secondaire une jonction Josephson.

Dans la seconde partie, nous présentons la conception matérielle du comparateur en commençant par le choix de partir d'un modèle connu de ligne de transmission et suivi par l'ajout progressif des composants afin de construire le circuit électrique de l'étage comparateur du convertisseur analogique numérique.

L'étude préliminaire a porté sur l'exploration des caractéristiques des différentes structures de lignes qui existent dans la littérature ; ce travail a permis de définir les conditions nécessaires permettant d'optimiser le couplage mutuel entre la ligne de transmission et la boucle supraconductrice (SQUID rf), et plus classiquement les conditions nécessaires à l'adaptation du comparateur sur 50Ω . Parmi les différents modèles de lignes que nous avons étudiés, nous nous sommes plus focalisés sur les trois structures principalement utilisées pour la réalisation des MMIC (Monolithic Microwave Integrated Circuits) à savoir : la ligne microruban ou microstrip, la ligne à fente et la ligne coplanaire. Dans l'annexe I, nous évaluons les paramètres caractéristiques de chacune de ces lignes et dans les sous chapitres qui suivent, nous allons aborder de façon plus détaillée la modélisation de la ligne de transmission.

Dans ce chapitre, nous présenterons le banc utilisé pour caractériser nos comparateurs, ainsi qu'une analyse qualitative et quantitative effectuée sur les résultats des mesures effectuées sur les comparateurs.

IV.1. Modélisation APLAC : effet de codage et de soustraction

Le logiciel APLAC permet entre autres de simuler les circuits logiques décrits en électronique RSFQ. Dans le cas du convertisseur analogique numérique supraconducteur que nous voulons construire, ce logiciel permet d'analyser la réponse qu'a le circuit du convertisseur à un signal analogique à convertir. L'avantage des simulations avec APLAC est que, contrairement à d'autres logiciels de simulations de circuits logiques, il permet de modéliser la jonction Josephson, et ainsi, d'avoir accès à la lecture de sa phase. En particulier, lorsque la jonction est soumise au passage d'un courant suffisant pour la faire basculer, sa phase évolue de 0 à 2π pendant un temps très court (quelques picosecondes); ce changement de phase s'accompagne de l'apparition d'une impulsion de tension aux bornes de la jonction qui peut être visualisée avec APLAC.

Revenons au circuit du comparateur tel que présenté dans le chapitre III (cf. figure III.3), on souhaite que la ligne de transmission coplanaire soit couplée au SQUID rf avec un coefficient de couplage optimum (i.e supérieur à 0,5); fort de cette condition, nous avons défini les relations entre composants qui permettent de maximiser l'effet de soustraction à chaque basculement de la jonction.

Du point de vue électrique, nous avons démontré qu'avec un bon coefficient de couplage ($K > 0,5$), on obtiendrait un fonctionnement normal du comparateur si on trouve le bon rapport entre les inductances primaire L_1 et secondaire L_2 . Ceci se vérifie en prenant par exemple un rapport 10 entre les inductances L_1 et L_2 , et 0,83 comme coefficient de couplage.

La jonction n'étant pas polarisée, on va adopter une configuration pour laquelle le courant induit sur la boucle supraconductrice par le signal analogique soit à peine au dessus du courant critique de la jonction.

L'analyse sur l'adaptation a montré que pour $L_1 = 60\text{pH}$ et $C_2 = 10\text{fF}$ et une jonction Josephson « standard » ($I_C = 125\mu\text{A}$, $C_J = 0,625\text{pF}$ et $R_N = 2,1\ \Omega$), il faut $L_2 = 6\text{pH}$ et $C_1 = 10\text{fF}$.

IV.2. Conception du comparateur supraconducteur

La fabrication du comparateur est précédée par l'élaboration du dessin du circuit électrique qui va être implémenté sur un masque. Pour ce faire, on choisit la ligne de transmission la plus adaptée parmi celles présentées dans l'annexe I, en l'occurrence, la ligne coplanaire pour le comparateur basé sur la technologie à basse température critique (BTc) et la ligne à fente pour le comparateur basé sur la technologie à haute température critique (HTc). Par ailleurs, étant donné que la fabrication sera confiée à l'IPHT (Institute of Photonic Technology) d'Iena, la conception du circuit du comparateur doit respecter les contraintes dimensionnelles imposées par le procédé de fabrication de leur fonderie. Le tableau I-4 de le chapitre I dresse un récapitulatif des différents niveaux offerts par cette technologie.

A titre d'exemple, la figure I.21 du chapitre I montre les différents niveaux de diélectriques qui ont été utilisés pour inclure la jonction Josephson dans le dessin du masque du circuit (cf. figure I.20 du chapitre I).

IV.2.1. Comparateur supraconducteur à basse température critique (BTc)

IV.2.1.1. Configuration géométrique et modélisation

En ce qui concerne la ligne de transmission, on se donne pour base numérique : la fréquence de fonctionnement du comparateur $f = 30\text{GHz}$, l'impédance caractéristique de la ligne de transmission $Z_c = 50\Omega$, la permittivité relative du substrat de silicium utilisé $\epsilon_r = 11,9$ et l'épaisseur du substrat $h = 500\mu\text{m}$. On se sert des courbes d'impédances caractéristiques - dimensions géométriques de la ligne coplanaire, données par l'abaque de Wen [Annexe 1, 5] pour déterminer w la largeur de la piste centrale (conducteur du signal) et s la largeur du gap.

Par ailleurs pour diminuer au maximum les inductances du circuit, on a cherché à choisir soit w/h , soit s/h assez petit. Toutefois, il faut que cela reste compatible avec la technologie (w et $s > 2,5$ ou $5\ \mu\text{m}$). En prenant par exemple $w = 10\mu\text{m}$, (soit $w/h = 0,02$) les courbes de Z_c en fonction de s/h donnent $s/h \sim 0,02$ pour $Z_c = 50\Omega$, soit $s \sim 10\mu\text{m}$. On note que, à la différence de la structure de ligne coplanaire présentée dans le modèle de Wen [Annexe I, 5], la ligne coplanaire que nous utilisons a un diélectrique (le substrat) d'épaisseur finie et des couches diélectriques au-dessus ; par ailleurs, à cause des contraintes liées à la fabrication, il est nécessaire de limiter les demi-plans de masse de la ligne de transmission. Ce dimensionnement préalable doit donc être confirmé par modélisation.

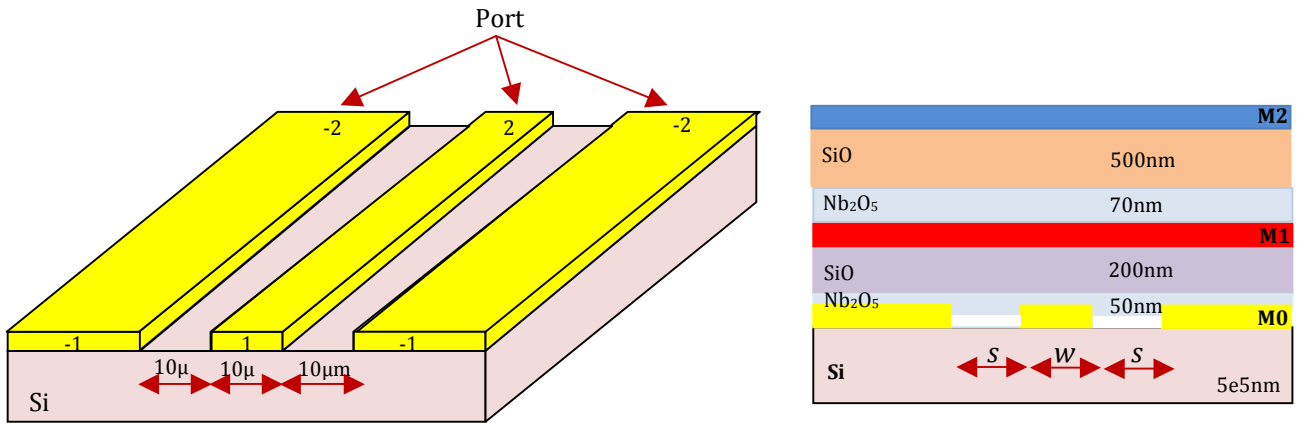


Figure IV.1: Ligne de transmission coplanaire ($w = s = 10\mu\text{m}$). Les ports sont identifiés sur la figure de gauche à l'aide de numéros en bout de piste par SONNET. Sur la figure de droite apparaissent les couches diélectriques supérieures et les deux autres niveaux supraconducteurs M1 et M2

La figure IV.1 nous montre la vue 3D (à gauche) et la section (à droite) de la ligne coplanaire métallique qui sera utilisée comme primaire du transformateur (cf. chapitre III), surmontée d'un empilement de couches diélectriques et métalliques. On utilise la couche métallique M0 (cf. tableau I-4, chapitre I) pour dessiner la ligne de transmission au-dessus du substrat en Silicium, et les couches métalliques M1 et M2 seront utilisées pour dessiner la boucle supraconductrice. Le logiciel SONNET permet de simuler ce circuit et donne, en l'absence de métal sur les couches M1 et M2, une impédance caractéristique Z_c à la fréquence de 30GHz de 57Ω . La figure IV.2 montre l'évolution des coefficients de réflexion S_{11} et de transmission S_{21} obtenus pour quatre fréquences prises entre 29GHz et 32GHz.

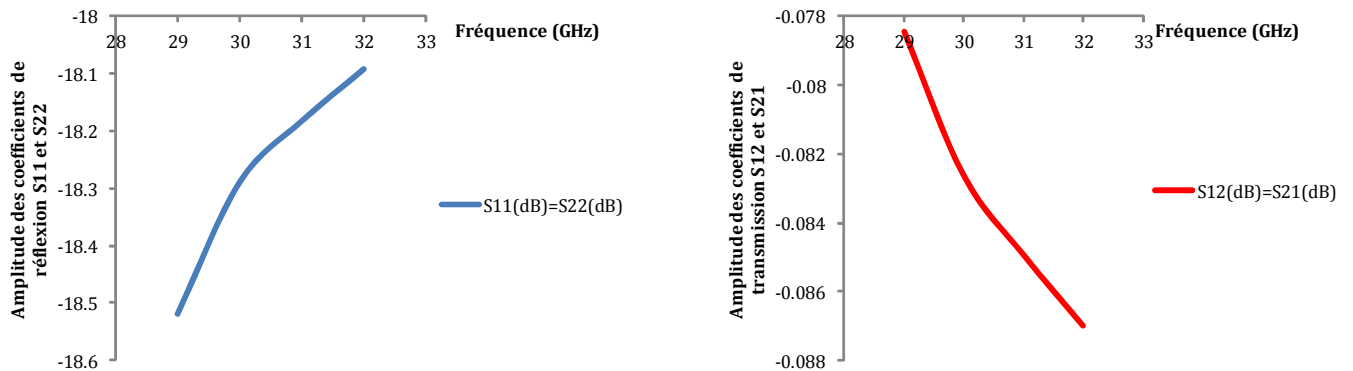


Figure IV.2: Coefficient de réflexion et transmission de la ligne coplanaire en fonction de la fréquence.

Cette figure montre qu'à 30GHz le coefficient de réflexion est de l'ordre de -18dB tandis que le coefficient de transmission est proche de 0dB. A ce stade, il est inutile de chercher à diminuer d'avantage le coefficient de réflexion en entrée et sortie, car on va modifier ces paramètres par le simple fait d'ajouter le SQUID à proximité de la ligne.

Il faut maintenant disposer la boucle supraconductrice représentant le secondaire du transformateur, au-dessus de la ligne coplanaire. Cette opération doit être faite en assurant

l'optimisation du couplage mutuel entre le primaire et le secondaire du transformateur d'une part, et de l'adaptation d'impédance d'autre part.

Le SQUID rf, composé de la boucle supraconductrice et de la jonction Josephson sera, procédé de fabrication oblige, placé sur les couches métalliques M1 et M2 situées au-dessus de la couche M0 sur laquelle est dessinée la ligne coplanaire. Pour fermer le circuit, il sera nécessaire de placer un via entre les couches M1 et M2. La forme la plus facile qui fut envisagée pour la boucle est la forme circulaire occupant essentiellement la couche M1 - pour être au plus près du primaire - et placée exclusivement d'un côté de la piste centrale ; cette solution a pour désavantage d'être dissymétrique et de ne pas tirer profit du champ magnétique qui passe de l'autre côté de la piste centrale (cf. figure IV.3). Ce qui a pour conséquence de diminuer considérablement le couplage mutuel entre les deux éléments du transformateur.

Tenant compte de la symétrie qu'offre la ligne coplanaire, nous avons opté pour une boucle en forme « S + Z » ; cette forme est réalisée en reliant (par la Jonction Josephson et le via) deux bras l'un en forme de « S » qui occupe la couche métallique M1 et l'autre en forme de « Z » sur la couche M2 ; chacun des deux bras a une largeur de 10 μ m. La figure IV.3 montre la disposition de la boucle au-dessus de la ligne de transmission, (a) en section et (b) en vue 3D.

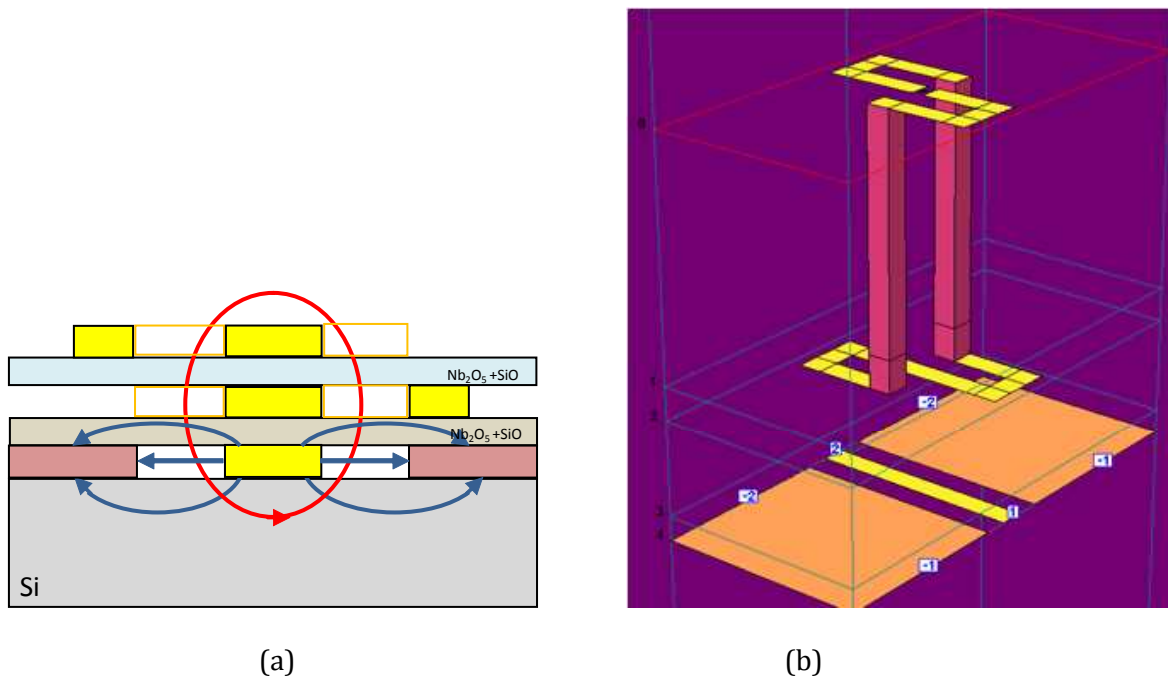


Figure IV.3: (a) coupe transversale de ligne de transmission coplanaire couplée à la boucle en forme de « S+Z » et (b) vue 3D du comparateur issue du logiciel SONNET (la hauteur des vias n'est sans doute pas aussi grande qu'elle apparaît sur la figure).

Sur la partie (a) sont représentées schématiquement les lignes de champ électrique (en bleu) et magnétique (en rouge) ; la partie centrale de la ligne de transmission et le SQUID rf sont complètement enveloppés par les lignes de champ magnétique. La partie centrale est constituée d'une part de la piste conductrice de la ligne coplanaire et d'autre part des bras du SQUID rf composés de deux pistes situées exactement au-dessus de la piste conductrice. Au vu de la répartition du champ magnétique, le flux magnétique à travers la surface de la boucle est d'autant plus grand que l'ensemble de la boucle est proche du plan M0 ; ceci permet d'optimiser le couplage mutuel entre le primaire et le secondaire.

En outre, comme le logiciel Sonnet ne sait pas simuler la jonction Josephson, on la remplace par un 3^{ème} accès (Port 3). Pour conserver la symétrie et ainsi mieux tester la fiabilité des résultats

de simulation, on déplace cet accès vers la partie centrale du bras S, ce qui oblige à utiliser un 2nd via. Les ports 1 et 2 étant définis comme précédemment pour la ligne coplanaire ; les trois ports sont normalisés à 50Ω. Le logiciel SONNET permet d'extraire la matrice de répartition [S] qui caractérise la partie linéaire du circuit du comparateur. La figure IV.4 montre l'évolution du module et de l'argument des coefficients de réflexion et de transmission relevés pour des fréquences comprises entre 29 et 32 GHz.

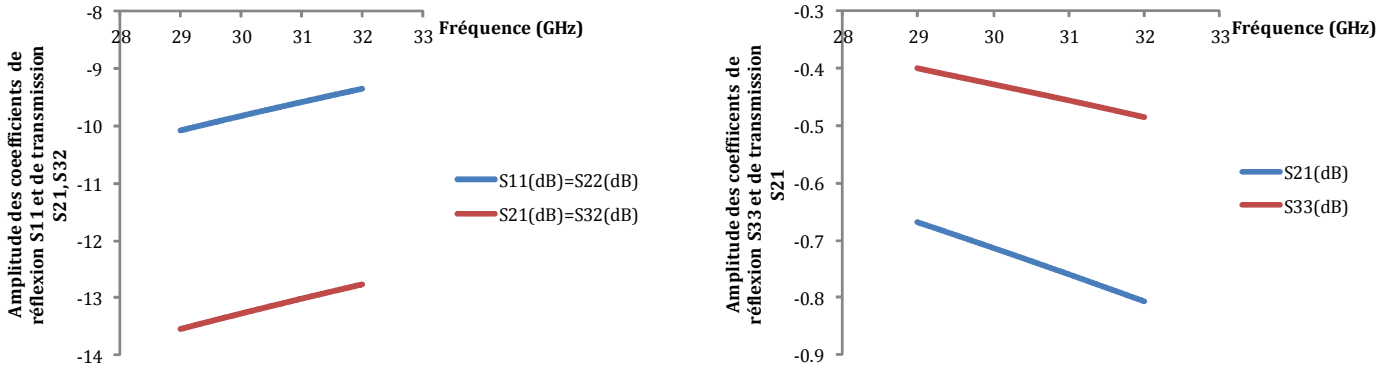


Figure IV.4: Evolution en fonction de la fréquence du module des coefficients de réflexion et de transmission de la ligne de transmission coplanaire couplée à la boucle en forme de « S + Z ».

Pour nous situer par rapport à l'analyse de principe faite au chapitre 4 et comprendre l'influence de la structure envisagée sur les composantes du circuit équivalent présenté figure IV.5, on va effectuer un ajustement numérique entre la matrice d'admittance Y_m du circuit et la matrice Y_s donnée par SONNET. La matrice Y_m s'obtient en écrivant la loi courant-tension ($i=f(V)$) aux nœuds 1, 2, 3 de la figure IV.5.

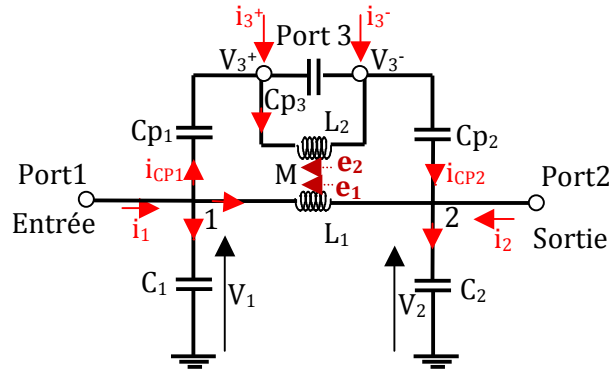


Figure IV.5: Circuit équivalent du comparateur proposé pour ajustement numérique de la matrice Y_s issue de la modélisation par SONNET.

$$\begin{aligned}
 V_1 &= Z_{C1}(i_1 - i_{L1} - i_{CP1}) ; & i_{CP1} &= \frac{V_1 - V_3^+}{Z_{CP1}} ; & i_{CP2} &= \frac{V_2 - V_3^-}{Z_{CP2}} ; & i_{CP3} &= \frac{V_3^+ - V_3^-}{Z_{CP3}} \\
 V_2 &= Z_{C2}(i_{L1} + i_2 + i_{CP2}) \\
 V_1 - V_2 &= jL_1\omega i_{L1} + jM\omega i_{L2} & Z_{C1} &= 1/jC_1\omega ; & Z_{C2} &= 1/jC_2\omega ; & Z_{C3} &= 1/jC_3\omega \\
 V_3^+ - V_3^- &= jL_2\omega i_2 + jM\omega i_{L1} \\
 M &= K\sqrt{L_1L_2}
 \end{aligned} \tag{IV.1}$$

$$i_{L1} = \frac{jL_2\omega(V_1 - V_2) - jM\omega(V_3^+ - V_3^-)}{(M^2 - L_1L_2)\omega^2}$$

$$i_{L2} = \frac{jL_1\omega(V_3^+ - V_3^-) - jM\omega(V_1 - V_2)}{(M^2 - L_1L_2)\omega^2}$$

$$i_1 = \frac{V_1}{Z_{C1}} - \frac{jL_2\omega(V_1 - V_2)}{(L_1L_2 - M^2)\omega^2} + \frac{jM\omega(V_3^+ - V_3^-)}{(L_1L_2 - M^2)\omega^2} + \frac{V_1 - V_3^+}{Z_{CP1}}$$

$$i_2 = \frac{V_2}{Z_{C2}} + \frac{jL_2\omega(V_1 - V_2)}{(L_1L_2 - M^2)\omega^2} - \frac{jM\omega(V_3^+ - V_3^-)}{(L_1L_2 - M^2)\omega^2} - \frac{V_2 - V_3^-}{Z_{CP2}}$$

$$i_3^+ = -\frac{V_1 - V_3^+}{Z_{CP1}} + \frac{V_3^+ - V_3^-}{Z_{CP3}} + \frac{jM\omega(V_1 - V_2)}{(L_1L_2 - M^2)\omega^2} - \frac{jL_1\omega(V_3^+ - V_3^-)}{(L_1L_2 - M^2)\omega^2}$$

$$i_3^- = \frac{V_3^- - V_2}{Z_{CP2}} - \frac{V_3^+ - V_3^-}{Z_{CP3}} - \frac{jM\omega(V_1 - V_2)}{(L_1L_2 - M^2)\omega^2} + \frac{jL_1\omega(V_3^+ - V_3^-)}{(L_1L_2 - M^2)\omega^2}$$

On écrit donc la matrice Y_m (4x4)

$$\begin{bmatrix} \frac{1}{Z_{C1}} + \frac{1}{Z_{CP1}} - \frac{j}{(1-K^2)L_1\omega} & \frac{+j}{(1-K^2)L_1\omega^2} & \frac{jK}{(1-K^2)\omega\sqrt{L_1L_2}} - \frac{1}{Z_{CP1}} & \frac{-jK}{(1-K^2)\omega\sqrt{L_1L_2}} \\ \frac{j}{(1-K^2)L_1\omega} & \frac{1}{Z_{C2}} - \frac{1}{Z_{CP2}} - \frac{j}{L_1\omega(1-K^2)} & \frac{K}{(1-K^2)j\omega\sqrt{L_1L_2}} & \frac{-K}{(1-K^2)j\omega\sqrt{L_1L_2}} + \frac{1}{Z_{CP2}} \\ -\frac{1}{Z_{CP1}} + \frac{-K}{j\omega\sqrt{L_1L_2}(1-K^2)} & \frac{K}{j\omega\sqrt{L_1L_2}(1-K^2)} & \frac{1}{Z_{CP1}} + \frac{1}{Z_{CP3}} + \frac{1}{jL_2\omega(1-K^2)} & \frac{-1}{jL_2\omega(1-K^2)} - \frac{1}{Z_{CP3}} \\ \frac{K}{j\omega\sqrt{L_1L_2}(1-K^2)} & \frac{-K}{j\omega\sqrt{L_1L_2}(1-K^2)} - \frac{1}{Z_{CP2}} & \frac{-1}{jL_2\omega(1-K^2)} - \frac{1}{Z_{CP3}} & \frac{1}{Z_{CP2}} - \frac{1}{Z_{CP3}} + \frac{1}{jL_2\omega(1-K^2)} \end{bmatrix}$$

$$Y_m = \begin{bmatrix} \frac{1}{Z_{C1}} + \frac{1}{Z_{CP1}} + l & -l & m - \frac{1}{Z_{CP1}} & -m \\ -l & \frac{1}{Z_{C2}} + \frac{1}{Z_{CP2}} + l & -m & m + \frac{1}{Z_{CP2}} \\ -\frac{1}{Z_{CP1}} - m & m & \frac{1}{Z_{CP1}} + \frac{1}{Z_{CP3}} + l' & -l' - \frac{1}{Z_{CP3}} \\ -m & m - \frac{1}{Z_{CP2}} & -l' - \frac{1}{Z_{CP2}} & \frac{1}{Z_{CP2}} - \frac{1}{Z_{CP3}} + l' \end{bmatrix} \quad (IV.2)$$

$$\text{Avec } l = \frac{1}{jL_1\omega(1-K^2)} ; \quad l' = \frac{1}{jL_2\omega(1-K^2)} ; \quad m = \frac{K}{jL\omega\sqrt{L_1L_2}(1-K^2)}$$

La dépendance en fréquence (en ω et $1/\omega$) de chacun des éléments de la matrice permet de remonter aux valeurs des éléments C_i , L_i et M . Cette opération permet de générer une séquence de valeurs de composants correspondant à une configuration étudiée. La figure IV.6 qui représente la variation des différents éléments de la matrice admittance en fonction de la fréquence de 20 GHz à 40 GHz, donne le résultat de l'ajustement numérique effectué sur le comparateur (cf. figure IV.5).

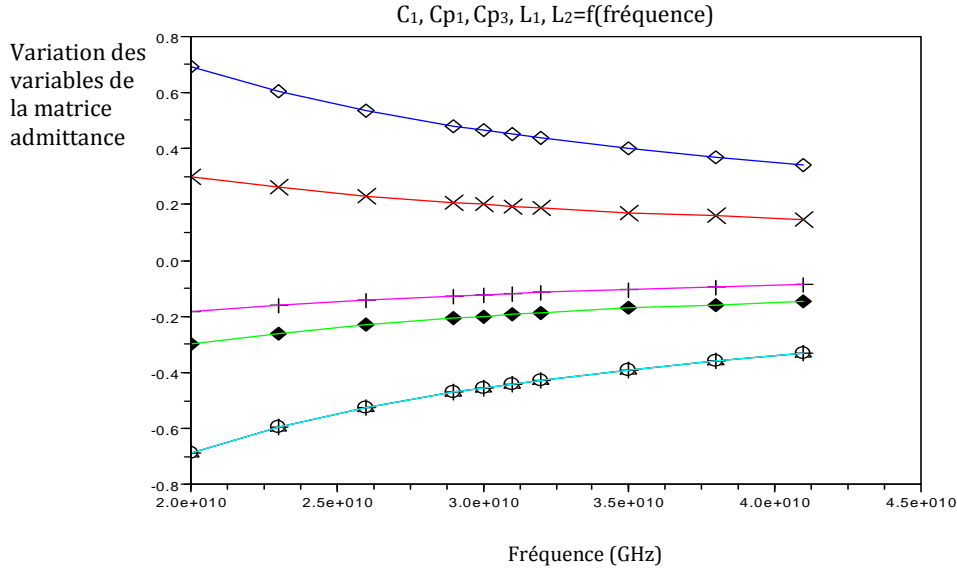


Figure IV.6: Courbe représentant l'ajustement numérique fait pour déterminer les valeurs des composants du circuit du comparateur.

Les valeurs des paramètres obtenues sont les suivantes :

$K = 0,82$, coefficient de couplage

$L_1 = 36,7 \text{ pH}$; $L_2 = 135,7 \text{ pH}$, respectivement inductances de la ligne coplanaire et du SQUID

$C_1 = C_2 = 4,6 \text{ fF}$; $C_{p1} = C_{p2} = 10,2 \text{ fF}$; $C_{p3} = 26 \text{ fF}$ respectivement les capacités d'interaction entre le plan de masse et le primaire, le primaire et la boucle SQUID et enfin la capacité créée par la discontinuité faite dans la boucle SQUID. On a donc un bon couplage mutuel, avec des capacités parasites très faibles.

Les paramètres $[S]$ caractéristiques de la figure IV.5, extraits de la simulation SONNET, représentent la répartition de l'énergie pour des charges de normalisation (soit ici 50Ω), placées sur chaque port. Etant donné qu'en réalité à la place du port 3, on place une jonction Josephson d'impédance absolument différente de 50Ω , il va falloir évaluer le coefficient de réflexion dans la boucle supraconductrice. Cela permet de déterminer une nouvelle matrice caractéristique du comparateur qui sera fonction de la matrice $[S]$ quand tous les ports sont normalisés à 50Ω , et du coefficient de réflexion de Γ_3 , coefficient de réflexion de la jonction Josephson :

$$\Gamma_3 = a_3 / b_3.$$

$$\text{et } [B] = [S][A] \text{ entraîne } b_3 = S_{31}a_1 + S_{32}a_2 + S_{33}a_3 = S_{31}a_1 + S_{32}a_2 + \Gamma_3 S_{33}b_3$$

$$\text{soit } b_3 = \frac{S_{31}a_1 + S_{32}a_2}{1 - S_{33} \cdot \Gamma_3}. \quad (\text{IV.3})$$

Soient les coefficients S' de répartition en puissance lorsque le port 3 est chargé par une jonction Josephson. D'après (IV.3) :

$$S'_{31} = \frac{S_{31}}{1 - S_{33} \cdot \Gamma_3}. \quad (\text{IV.4})$$

$$\text{et } S'_{32} = \frac{S_{32}}{1 - S_{33} \cdot \Gamma_3}. \quad (\text{IV.5})$$

$$\text{De plus } b_1 = S_{11}a_1 + S_{12}a_2 + S_{13}a_3 = S_{11}a_1 + S_{12}a_2 + S_{13} \cdot \Gamma_3 \cdot \frac{S_{31}a_1 + S_{32}a_2}{1 - S_{33} \cdot \Gamma_3}$$

$$\text{et } b_2 = S_{21}a_1 + S_{22}a_2 + S_{23}a_3 = S_{21}a_1 + S_{22}a_2 + S_{23} \cdot \Gamma_3 \cdot \frac{S_{31}a_1 + S_{32}a_2}{1 - S_{33} \cdot \Gamma_3}$$

$$\text{d'où } S'_{11} = S_{11} + \Gamma_3 \cdot \frac{S_{31} S_{13}}{1 - S_{33} \cdot \Gamma_3} \quad (\text{IV.6})$$

$$S'_{12} = S_{12} + \Gamma_3 \cdot \frac{S_{32} S_{13}}{1 - S_{33} \cdot \Gamma_3} \quad (\text{IV.7})$$

$$S'_{21} = S_{21} + \Gamma_3 \cdot \frac{S_{23} S_{31}}{1 - S_{33} \cdot \Gamma_3} \quad (\text{IV.8})$$

$$\text{et } S'_{22} = S_{22} + \Gamma_3 \cdot \frac{S_{23} S_{32}}{1 - S_{33} \cdot \Gamma_3} \quad (\text{IV.9})$$

ou encore, en notation matricielle, soit S^* la sous-matrice de S concernant les ports 1 et 2 :

$$S' = S^* + \frac{\Gamma_3}{1 - S_{33} \cdot \Gamma_3} \begin{bmatrix} S_{13} \\ S_{23} \end{bmatrix} \begin{bmatrix} S_{31} & S_{32} \end{bmatrix} \quad (\text{IV.10})$$

Posons $z_{JJ} = Z_{JJ}/Z_C$, impédance normalisée de la jonction Josephson.

$$\Gamma_3 = \frac{z_{JJ} - 1}{z_{JJ} + 1}; \quad (\text{IV.11})$$

Dans la réalité, pour l'évaluation effective du comparateur, on reprend la figure IV.5 et on remplace le port 3 par une jonction Josephson. Pour notre étude, nous en utiliserons 4, distinctes les unes des autres par leurs caractéristiques internes. Le tableau qui suit, classe ces jonctions de la plus petite à la plus grande.

Surface (μm^2)	12,5	17,7	23,8	36,7
I_c (μA)	125	187,5	250	375
\emptyset (μm)	3,8	4,6	5,4	6,7
C_j (pF)	0,625	0,885	1,19	1,835
R_n (Ω)	2,1	1,4	1,05	0,7

Tableau IV-1: Paramètres caractéristiques des 4 types de jonctions utilisés dans le SQUID rf.

IV.2.1.2. Adaptation du comparateur

On reprend le circuit du comparateur (cf. figure IV.5), et on remplace le port 3 par le modèle linéaire de la plus petite jonction Josephson (cf. première colonne du tableau IV-1); les courbes de la figure IV.7 issues des simulations SONNET, donnent l'évolution des coefficients de réflexion et de transmission du quadripole ainsi obtenu en fonction de la fréquence.

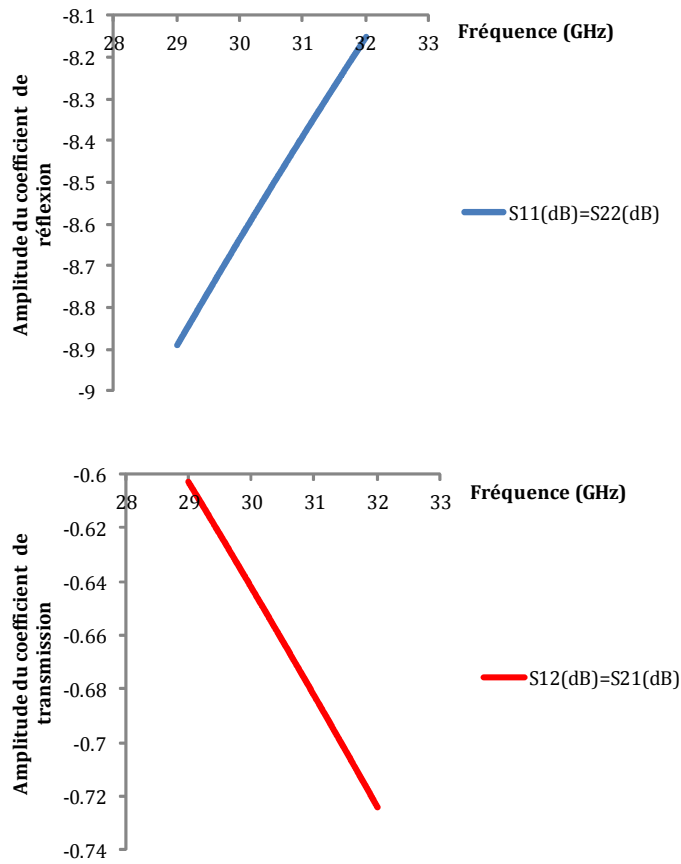


Figure IV.7: Evolution des coefficients de réflexion et de transmission en fonction de la fréquence de la ligne de transmission coplanaire couplée à la boucle en forme de « S + Z » contenant une jonction Josephson avec une surface de $12,5\mu\text{m}^2$.

On voit qu'à 30GHz, le coefficient de reflexion du comparateur hors adaptation est $S_{11}=(-4,32\text{dB} ; -115,2^\circ)$, et son coefficient de transmission est $S_{21}=(-0,31\text{dB} ; -25,2^\circ)$. Sur l'abaque de Smith (cf. figure IV.8), le coefficient de reflexion est représenté par le point bleu encerclé de noir. Ce paramètre évalue la puissance réfléchiée à l'entrée du dispositif; pour annuler les réflexions en entrée, il faut trouver la méthode la moins coûteuse qui permettrait d'annuler S_{11} , ce qui reviendrait à le ramener au centre de l'abaque.

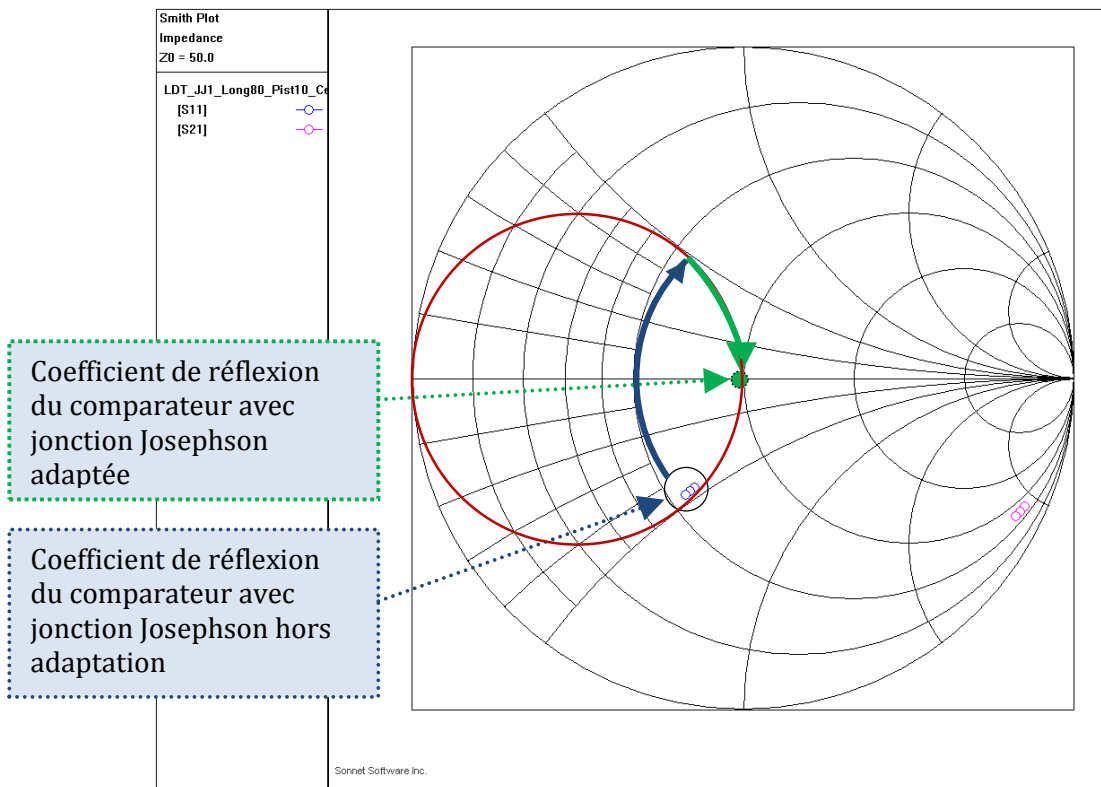


Figure IV.8: Paramètre de réflexion S_{11} du comparateur.

Pour annuler le coefficient de réflexion S_{11} du comparateur (donc incluant la jonction : on a réduit le système à 2 ports), deux techniques sont classiques :

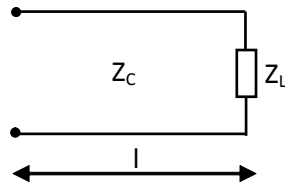
- soit on utilise la méthode du stub : cette technique consiste à déterminer la longueur d'une ligne placée en dérivation appelée stub, ainsi que la distance qui la sépare de la charge.
- soit on procède par constantes localisées : en utilisant les éléments passifs (inductances, capacités) qu'on rajoute en série ou parallèle au circuit initial.

Pour adapter le comparateur, nous allons utiliser une technique intermédiaire aux 2 techniques décrites ci-dessus ; seulement au lieu d'ajouter des composants passifs pour obtenir l'adaptation du circuit, ce qui constitue une opération de montage délicate, nous allons intégrer ces composants directement à la fabrication par ajout de sections de ligne de haute et basse impédances caractéristiques. Cette dernière sera en fait réalisée en plaçant un rectangle métallisé au niveau M1, au-dessus de la ligne coplanaire.

Partons de la position du coefficient S_{11} représenté par le point bleu encerclé de noir sur l'abaque de Smith (cf. figure IV.8) ; pour rejoindre le centre de l'abaque, le chemin le plus court serait d'atteindre au plus près le cercle C d'admittance égale à $1/50$ (en rouge) et ensuite, parcourir ce cercle dans le sens trigonométrique pour arriver au centre de l'abaque : du point de vue technologique, ceci correspondrait à ajouter à la suite du comparateur, une ligne à basse impédance en série, suivie d'une ligne à haute impédance en parallèle. Mais la longueur de la ligne à haute impédance est trop grande, ce qui est technologiquement difficile à réaliser et risque de donner un circuit à faible bande passante. Reste à explorer maintenant le deuxième chemin. On repart de la position de départ de S_{11} , on décrit dans le sens horaire un arc de cercle

centré en un point d'impédance supérieure à 50Ω pour rejoindre la partie supérieure du cercle C ; ensuite, pour annuler la susceptance inductive, on suit le cercle C dans le sens horaire (i.e. dans la direction du centre de l'abaque) : ceci correspond à ajouter à la suite du comparateur, une ligne de haute impédance en série, suivie d'une ligne à basse impédance équivalente à une capacité en parallèle. Enfin, il faut prévoir une ligne coplanaire pour établir la connexion à la charge.

On sait que pour une ligne sans perte ou à faibles pertes, de longueur l , d'impédance caractéristique Z_c , de constante de propagation β et terminée par une charge Z_L



l'impédance $Z(l)$ ramenée à l'entrée s'écrit :

$$Z(l) = Z_c \frac{Z_L + j.Z_c.tg(\beta l)}{Z_c + j.Z_L.tg(\beta l)} \quad (IV.12)$$

Analysons le circuit du comparateur résultant de la deuxième technique d'adaptation décrite plus haut ; nous pouvons délimiter ce circuit en trois blocs à savoir : la ligne de transmission couplée à la boucle SQUID, le segment de ligne à haute impédance et enfin le segment de ligne à basse impédance. Pour des raisons historiques, la longueur totale l du circuit d'adaptation est fixée, tout comme l'impédance Z_L de la ligne à haute impédance. A partir de l'équation (IV.12), on peut adapter le comparateur à l'aide des deux paramètres libres restants l_c , Z_c de la ligne à basse impédance, après avoir vérifié que dans la plage d'intérêt, $\epsilon_{eff} \sim 6,218$ dépendait très peu de la largeur de la plaque ajoutée sur M2.

En fait, comme ce circuit sera complété par une ligne coplanaire – de sortie de puce pour connexion avec la charge de 50Ω – dont l'impédance caractéristique diffère de 50Ω , nous avons tenu compte de cet élément de circuit lors de la détermination de l_c et Z_c . Le bilan de l'adaptation du comparateur à 30 GHz est donné par le tableau IV-2 ci-dessous.

Comparateur hors adaptation	Ligne haute impédance	Ligne basse impédance	Ligne de sortie
$Z_{comp} = 61,6\Omega$	$\beta_l l = 1,3845 \text{ rad}$ $Z_L = 63\Omega$	$\beta_c l_c = 0,8095 \text{ rad}$ $Z_c = 23\Omega$	$\beta_c l_c = 0,093 + 2p \text{ rad}$ $Z_c = 46\Omega$

Tableau IV-2: Eléments constituant le circuit complet du comparateur.

En pratique, on se place en sortie du comparateur hors adaptation pour dessiner la ligne haute impédance ; on se sert de la couche métallique M0 sur laquelle est dessinée la ligne coplanaire pour configurer la ligne haute impédance ; sur toute la longueur $l_L=451\mu\text{m}$ de ligne haute impédance, on diminue la largeur de piste centrale et par conséquent, le gap est agrandi et passe de $10\mu\text{m}$ à $15\mu\text{m}$ de large. Pour ce qui est du tronçon de ligne basse impédance (la capacité), on le dessine à la suite de la ligne de section haute impédance mais en conservant les largeurs sur le niveau M0; l'impédance est abaissée sur une longueur $l_c=296\mu\text{m}$, en se servant des couches métalliques M0 et M2 pour dessiner les électrodes de la capacité. Par ailleurs on sait que plus l'armature supérieure est proche de la ligne, plus l'épaisseur du diélectrique est faible, donc - à surface constante - plus la surface en regard est faible : l'alignement des masques deviendrait

critique. Il convient donc non seulement de la faire plus large mais aussi de l'éloigner de la piste ; ceci compenserait la diminution de la capacité. On détermine par modélisation sur SONNET que la plaque sur M2 doit avoir une largeur de $46\ \mu\text{m}$ et une longueur de $296\ \mu\text{m}$.

La figure IV.9 montre le circuit du comparateur, qu'on veut adapter à la charge $50\ \Omega$: noter que la ligne de sortie a été raccourcie d'une longueur d'onde pour alléger la simulation par SONNET

Agrandissement sur le comparateur hors adaptation

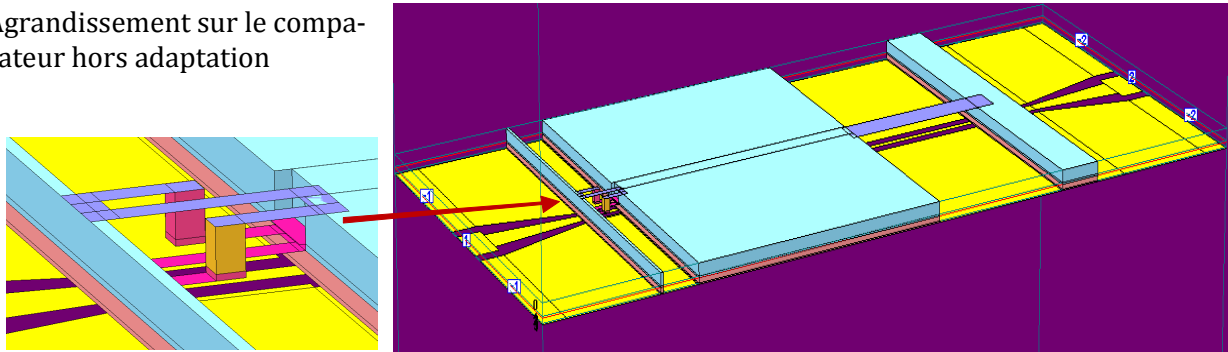


Figure IV.9: Comparateur à basse Tc (BTc) adapté avec boucle de couplage en forme de « S + Z ».

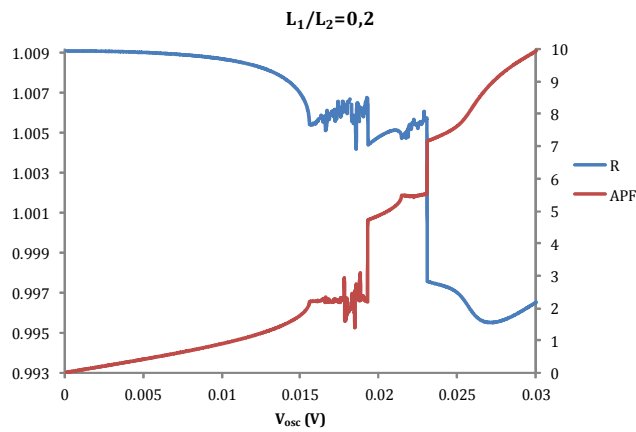
Dans ce qui suit, nous allons prendre le comparateur adapté qu'on vient de construire (cf. figure IV.9) et nous allons étudier l'influence de quelques paramètres tels que la fréquence de travail, le courant critique de la jonction, l'inductance de la boucle supraconductrice sur le comportement du comparateur adapté.

IV.2.1.3. Influence de la taille de la boucle sur le résultat de comparaison

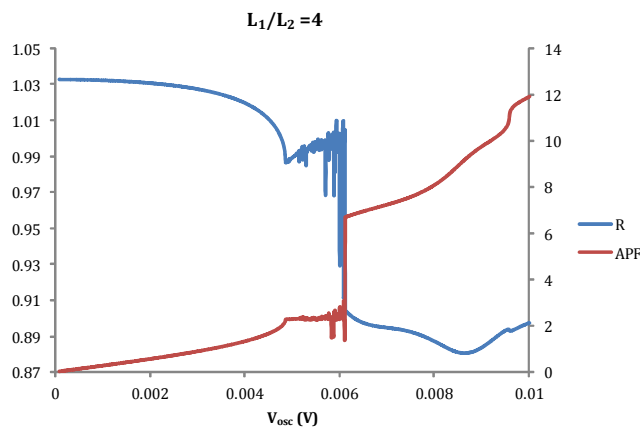
La taille de la boucle est modélisée par l'inductance L_2 dans le circuit du comparateur ; cette inductance représente aussi l'inductance du secondaire. On veut évaluer l'influence du rapport d'inductances L_1/L_2 sur l'amplitude du courant induit dans la boucle, en choisissant $L_1/L_2 = 0,2 ; 2$ et 10 . Pour évaluer l'usage d'un analyseur de réseau pour observer l'effet de soustraction lors du basculement de la jonction, les simulations transcrivent la procédure expérimentale : on fait varier entre 0 et 10mV , l'amplitude V_{os} du signal incident (ou signal analogique modulé) qui circule sur la ligne de transmission et on regarde l'évolution du coefficient de transmission (calculé sur la composante fondamentale des signaux) du port 1 vers le port 2, ainsi que l'évolution de l'amplitude de la variation de phase de la jonction à la fréquence fondamentale (APF amplitude de la phase) en fonction de l'amplitude du signal incident.

La figure IV.10 ci-dessous présente les résultats de simulations APLAC du circuit présenté sur la figure IV.9 avec une charge d'impédance $50\ \Omega$ au niveau du port 2. On regarde l'évolution de R , (rapport des coefficients de transmission) et de l'APF en fonction de l'amplitude du signal analogique (V_{osc}) ; on pose $R = \frac{|S_{21}(V_{osc})|^2}{|S_{21}(0)|^2}$:

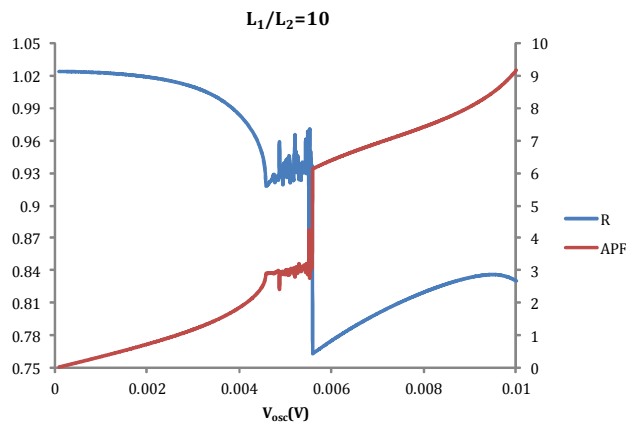
$$R = \frac{|S_{21}(V_{osc})|^2}{|S_{21}(0)|^2} :$$



(a)



(b)



(c)

Figure IV.10: Evolution du rapport des coefficients de transmission R (axe des ordonnées côté gauche) et de l'amplitude des oscillations de la phase de la jonction (axe des ordonnées côté droit) en fonction de l'amplitude du signal analogique à mesurer, $L_1/L_2 = 0,2$ (a), 4 (b), 10 (c).

Commentaire :

Figure IV.10-a : les valeurs des inductances L_1 , L_2 , utilisées dans le circuit, sont les mêmes que celles obtenues plus haut après traitement de la matrice de répartition c'est-à-dire $L_1=36,7\text{pH}$, $L_2=135,7\text{pH}$; on note que l'amplitude du signal analogique pouvant faire basculer la jonction du SQUID rf est de l'ordre de 23mV ; on constate après basculement que le rapport des coefficients de transmission R a varié de très peu (moins de 1%) comparé à sa valeur de départ. Ceci signifie que l'énergie fournie à l'entrée du circuit par la source est en quasi totalité transmise à la charge

placée en sortie ; ceci justifierait le fait qu'il faille aller plus haut en amplitude du signal pour induire plus de courant dans la boucle supraconductrice.

Figure IV.10-b : on inverse les précédentes valeurs d'inductances, c'est-à-dire : $L_1=135,7\text{pH}$, $L_2=36,7\text{pH}$; on constate que, lorsque l'amplitude du signal analogique est égale à $6,1\text{mV}$, le seuil de basculement du comparateur est atteint ; la phase de la jonction du SQUID rf passe de 2 radians à 2π radians et le rapport R des coefficients de transmission diminue de 14% comparé à sa valeur aux faibles amplitudes. Par ailleurs, on observe qu'entre $4,7\text{mV}$ et 6mV , la courbe du rapport R passe par une zone qui s'apparente à du bruit; ceci est lié au problème de non convergence numérique du logiciel APLAC. On note que le problème de non convergence numérique n'influe pas sur le résultat de conversion, mais allonge le temps de traitement de données effectué par APLAC. Donc, avant même d'avoir adapté le comparateur, on peut déjà observer l'effet de basculement de la jonction avec ces valeurs de L_1 et L_2 .

Enfin figure IV.10-c : on constate qu'en améliorant le rapport L_1/L_2 avec par exemple $L_1=60\text{pH}$ et $L_2=6\text{pH}$, le seuil de basculement est plus petit que dans le cas précédent ($V_{osc}=5,6\text{mV}$) ; on constate que la chute de R est amplifiée la faisant passer de 14% à 27%. Le problème de convergence numérique demeure, et on note une diminution de la plage des valeurs de V_{osc} pour lesquelles APLAC a du mal à converger [$4,6\text{mV}$; $5,5\text{mV}$].

Un modèle linéaire de transformateur chargé par une impédance Z_j (impédance de la jonction Josephson linéarisée) donne :

$$i_j = \frac{e_1}{jM\omega.(1/K^2-1) + \frac{Z_j.\sqrt{L}}{K}}, \text{ où } L \text{ est le rapport } L_1/L_2. \text{ Donc le courant } i_j, \text{ traversant la jonction pour}$$

une tension d'oscillateur donnée, à K fixé et jonction fixée, dépend de L et de M. Dans les cas a) et b) nous avons gardé la même valeur de M en échangeant les valeurs de L_1 et L_2 : \sqrt{L} passe de 0.5 à 2 : donc, nous nous attendons à une augmentation du module de i_j ; en fait i_j serait maximum lorsque $\sqrt{L} = M\omega.(1/K^2-1). \text{Im}(\frac{1}{Z_j})$, soit pour de très grandes valeurs de L (~ 200).

Par contre, en prenant $L_1=60 \text{ pH}$ et $L_2=6 \text{ pH}$, alors M diminue beaucoup (de plus d'un facteur 3, en supposant que K est constant) : il est tout à fait normal que le seuil diminue encore.

Par contre, il faut évaluer l'effet de soustraction qui a lieu lors du basculement de la jonction. Une piste consiste à voir quelle est la relation entre le basculement de la jonction (qui produit e_2

au secondaire du transformateur) et le courant induit au primaire $i_1 = \frac{e_2}{\frac{Z_p}{K\sqrt{L}} + jM\omega.(1/K^2-1)}$:

comme on peut difficilement changer Z_p , pour maximiser i_1 , il faut maximiser L et évidemment K, et minimiser M, surtout si K est notablement inférieur à 1.

Conclusion : quand on regarde l'évolution de R en fonction de V_{osc} , on constate qu'aux très faibles valeurs de V_{osc} , R est proche mais pas égal à 1 ; ceci est dû au fait que, dans le calcul analytique de la condition d'adaptation du comparateur, on tient compte des capacités parasites présentes dans son circuit équivalent. Par ailleurs, après analyse des trois figures précédentes, on en déduit que plus le rapport L_1/L_2 est grand, plus le seuil de basculement du comparateur diminue et en parallèle, la chute de la courbe de $R=f(V_{osc})$ est amplifiée, ce qui signifie qu'il y a d'avantage d'énergie dissipée dans la boucle supraconductrice.

Dans les sections qui suivent, on utilisera ce circuit pour étudier l'influence du courant critique de la jonction ainsi que l'influence de la fréquence de fonctionnement sur les résultats de simulation.

IV.2.1.4. Influence de la fréquence de travail sur le comportement du comparateur

On reprend le schéma de la figure IV.10-c, et on fait varier f la fréquence de la porteuse ; on regarde comment évoluent R , le rapport des coefficients de transmission et l'amplitude de la phase de la jonction en fonction de l'amplitude du signal à mesurer. La figure IV.11 qui suit nous présente trois cas correspondant à $f = 15\text{GHz}$, 30GHz et 60GHz .

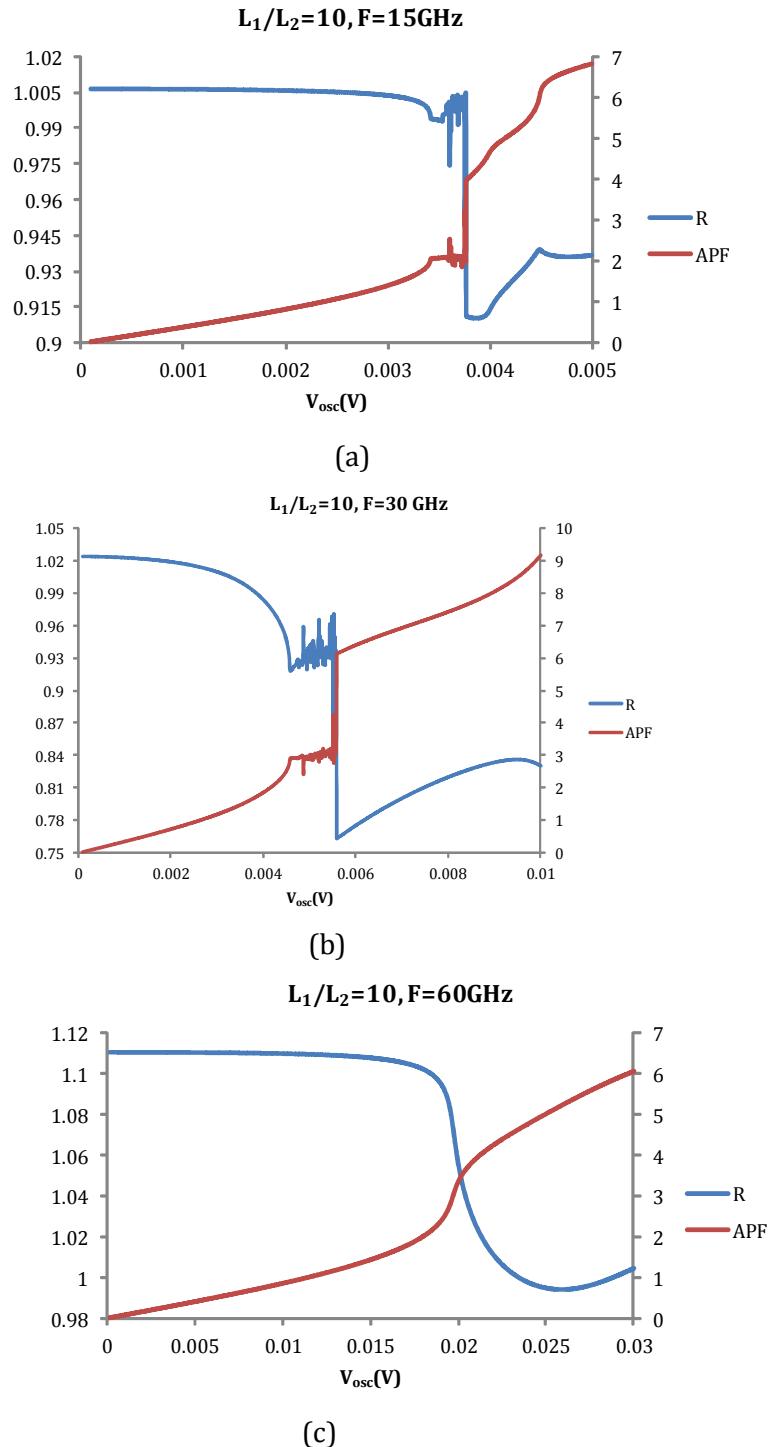
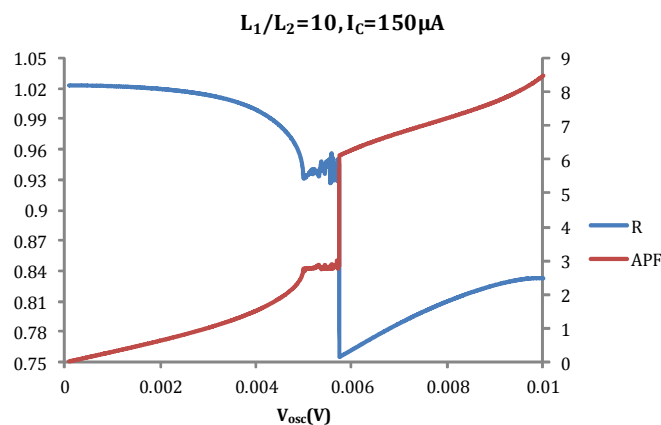
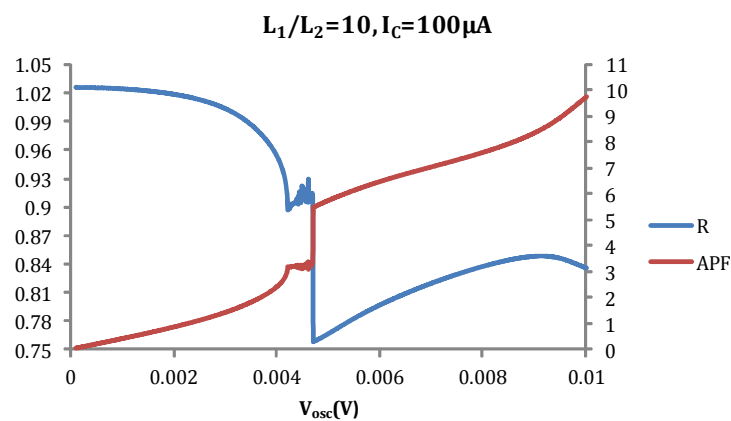


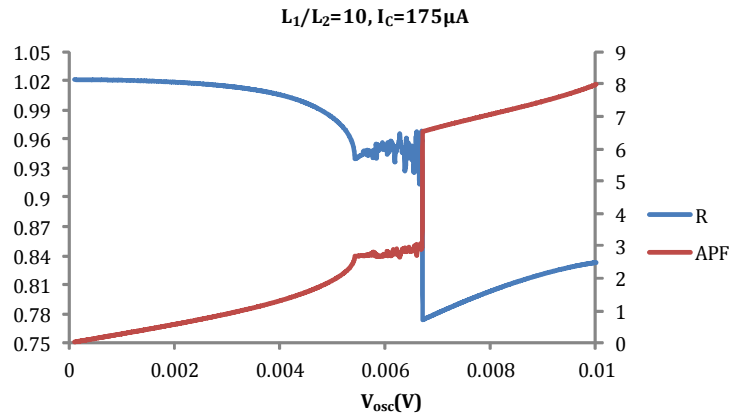
Figure IV.11: Evolution du rapport des coefficients de transmission R (axe des ordonnées côté gauche) et de l'APF (axe des ordonnées côté droit) en fonction de l'amplitude du signal analogique à mesurer, $f_{porteuse} = 15\text{GHz}$ (a), 30GHz (b), 60GHz (c).

L'analyse de ces trois figures montre que quand la fréquence de la porteuse augmente, le seuil de basculement de la jonction va dans le même sens. En outre, la fréquence étant le seul paramètre qui varie dans les trois figures, il est difficile d'analyser la chute observée sur la courbe du coefficient R quand le seuil de basculement est atteint ; en effet, avec le logiciel SONNET, nous avons vu qu'à chaque fréquence de la porteuse, correspondaient des valeurs des composants qui constituent le circuit du comparateur, ce qui n'est pas l'hypothèse adoptée pour présenter les figures IV.11- (a), (b), (c).

IV.2.1.5. Influence du courant critique de la jonction sur le fonctionnement du comparateur

On reste dans la configuration de la figure IV.10-c, et on fait varier I_c le courant critique de la jonction du SQUID rf; on regarde comment évoluent R, le rapport des coefficients de transmission et l'amplitude de la phase de la jonction en fonction de l'amplitude du signal à mesurer. La figure IV.11 présente trois cas correspondant à $I_c = 100\mu\text{A}$, $150\mu\text{A}$, $175\mu\text{A}$.





(c)

Figure IV.12: Evolution du rapport des coefficients de transmission R (axe des ordonnées côté gauche) et de l'amplitude des oscillations de la phase de la jonction (axe des ordonnées côté droit) en fonction de l'amplitude du signal analogique à mesurer, $I_c = 100\mu A$ (a), $150\mu A$ (b), $175\mu A$ (c).

L'analyse des figures ci-dessus montre que, avec les mêmes valeurs de composants, le seuil de basculement de la jonction Josephson se déplace dans le sens croissant quand on augmente son courant critique ; lorsque I_c passe de $100\mu A$ à $150\mu A$, les seuils de basculement sont atteints respectivement pour $V_{osc} = 4,7mV$ et $5,74mV$. La chute de la courbe de R en fonction de V_{osc} reste la même indépendamment du courant critique de la jonction, mais par contre, la plage de valeurs de V_{osc} correspondant à la zone de non convergence numérique du logiciel APLAC augmente aussi avec le courant critique. Par exemple quand I_c passe de $100\mu A$ à $150\mu A$, cette plage varie de $[4,2mV;4,7mV]$ à $[5mV ;5,74mV]$.

IV.2.2. Comparateur supraconducteur à haute température critique (HTc)

IV.2.2.1. Conception géométrique et modélisation

A cause des contraintes liées à la croissance du matériau, l'élaboration du dessin du masque en technologie supraconductrice HTc n'admet pas l'utilisation de plusieurs couches supraconductrices comme cela a été le cas en technologie supraconductrice BTc. La jonction Josephson est intégralement contenue dans la couche supraconductrice, déposée sur le substrat en oxyde de magnésium (MgO) d'épaisseur 0,5mm. Nous devons ajouter une seule couche diélectrique, le Nitrure de Silicium d'épaisseur 300 nm et une couche métallique pour dessiner la ligne de transmission couplée à la boucle.

Comme la boucle du SQUID rf doit, elle aussi, être intégralement contenue dans la couche supraconductrice, la première structure développée pour le circuit à BTc n'est pas utilisable. Dans une première version, la ligne de transmission utilisée est la ligne à fente présentée dans l'annexe I. Il faut disposer la boucle supraconductrice par rapport à la fente, pour qu'un flux important de champ magnétique puisse la traverser. La technologie HTc impose de placer la boucle supraconductrice juste au-dessus du substrat MgO, ensuite, on la recouvre avec une couche diélectrique d'épaisseur faible, et au-dessus de la couche diélectrique, on vient poser les deux plans de masse parallèles de largeur très grande comparée à la boucle et séparés de $6\mu m$ (largeur du gap). En vue de dessus le comparateur est représenté par la figure IV.13 ci-dessous :

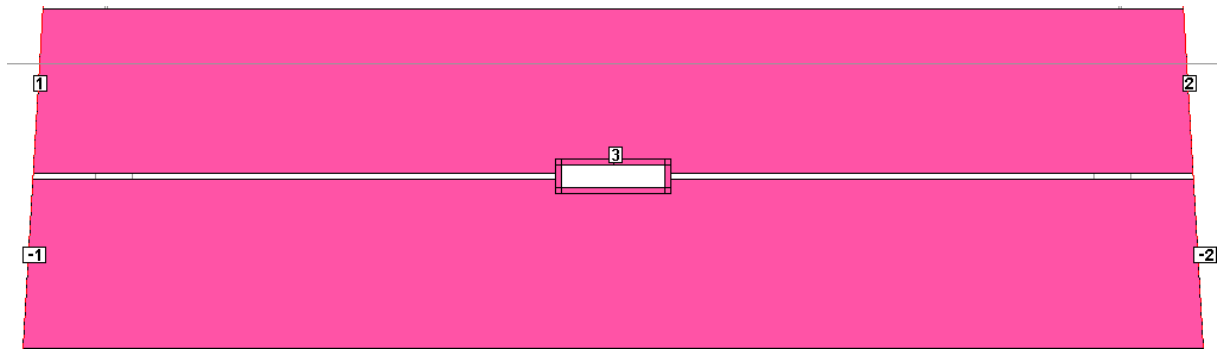


Figure IV.13: Ligne à fente coplanaire couplée à une boucle supraconductrice.

Les ports 1 et 2 sont placés à l'entrée et à la sortie du circuit, et le port 3 est inséré dans la boucle supraconductrice. A terme, ce port sera remplacé par la jonction Josephson réelle. L'agrandissement de la partie centrale en vue de dessous est présenté figure IV.14 :

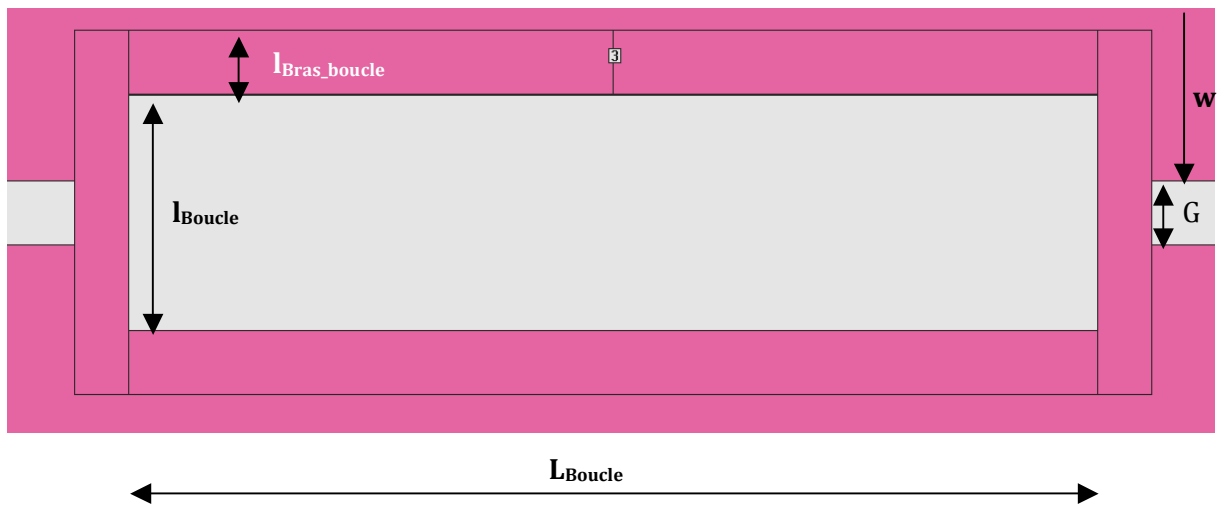


Figure IV.14: Agrandissement du comparateur supraconducteur HTc.

On note :

$G = 6\mu\text{m}$, largeur de la fente

$W = 166\mu\text{m}$, la largeur de la piste métallique

$l_{\text{bras_boucle}} = 6\mu\text{m}$, la largeur du bras de la boucle supraconductrice

$l_{\text{boucle}} = 22\mu\text{m}$, la largeur intérieure de la boucle supraconductrice

$L_{\text{boucle}} = 100\mu\text{m}$, la longueur de la boucle supraconductrice.

Plusieurs configurations mettant en jeu la forme de la boucle et celle de la ligne à fente ont été élaborées et simulées. A chaque fois on regarde comment évolue le coefficient de couplage mutuel entre la boucle et la ligne en fonction de la géométrie de la ligne. Les modifications structurelles apportées au circuit du comparateur, portent sur l'élargissement (symétrique) de la fente au-dessus de la boucle supraconductrice (cf. figure IV.15): la différence de position T du bord d'un plan de masse par rapport au bord intérieur de la boucle sera appelée « rognage ». Les résultats de la simulation sont représentés sur la figure IV.16 ci-dessous :

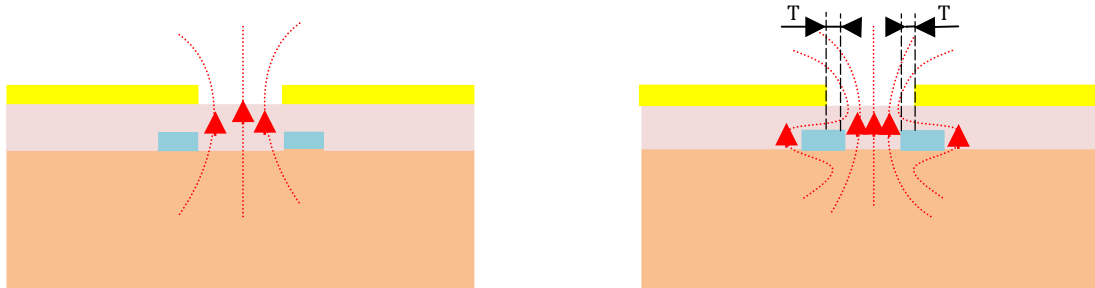


Figure IV.15: Géométrie de la largeur du rognage T du plan de masse et de la longueur de la ligne.

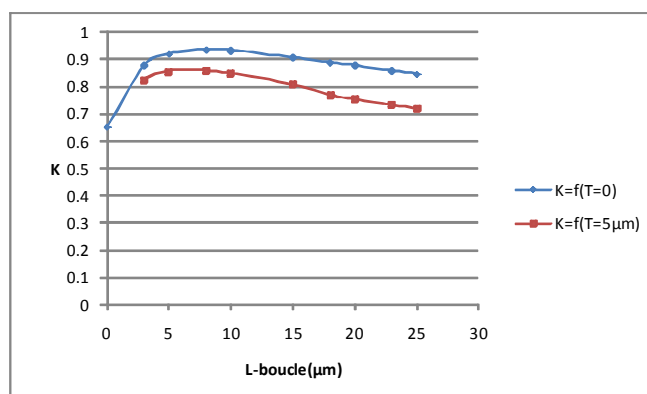


Figure IV.16: Evolution du coefficient du couplage en fonction de la longueur de la boucle pour différentes largeurs du rognage T du plan de masse.

L'objectif est de trouver la configuration pour laquelle on optimise le coefficient de couplage mutuel entre la ligne à fente et la boucle supraconductrice.

Les courbes représentent l'évolution du coefficient K en fonction de la longueur de la ligne, en bleu pour un rognage T nul, i.e. si l'on regarde en vue de dessus, l'intérieur de la boucle coïncide avec les bords de la ligne (cf. figure IV.15-a); en rose pour un rognage du plan de masse de $5\mu\text{m}$ plus profond que celui du cas précédant (cf. figure IV.15-b).

Pour optimiser le couplage mutuel K, on observe qu'il est plus intéressant de rester dans le premier cas de situation ($T=0$). Ceci s'explique par la répartition du champ magnétique entre la boucle supraconductrice et la ligne fente, on constate que lorsqu'on rogne dans le plan de masse de la ligne, une partie de ce champ passe en dehors de l'ouverture de la boucle pour rejoindre la fente de la ligne ; par contre si les bords de la fente sont superposés aux bords intérieurs de la boucle, tout ce champ magnétique passe à travers la boucle pour rejoindre la fente, ce qui améliore la valeur du couplage entre les deux éléments.

La figure IV.17 ci-dessous, présente l'évolution des composantes de la matrice [S] en fonction de la fréquence, pour les ports 1, 2, 3 normalisés à 50Ω . Ces résultats sont issus de la simulation SONNET.

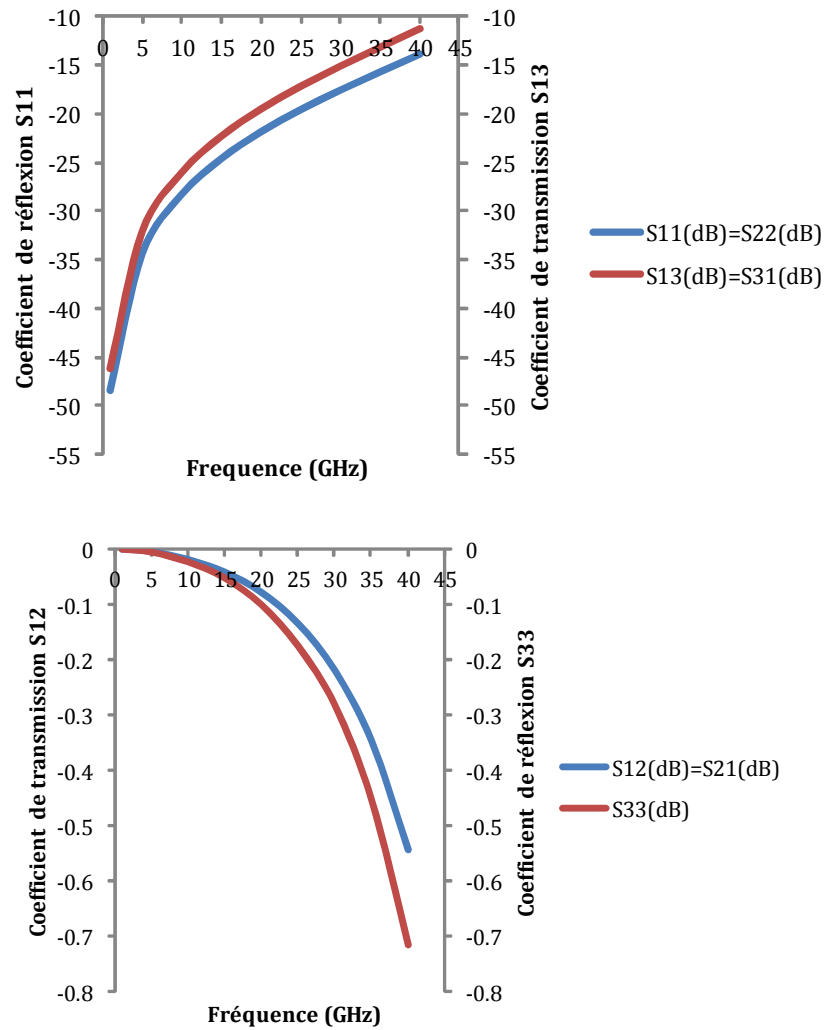


Figure IV.17: Evolution des paramètres S en fonction de la fréquence.

A 30 GHz on relève la matrice S suivante:

$S_{11} = S_{22} = (0,13 ; 67^\circ)$ Coefficients de réflexion à l'entrée et à la sortie de la structure

$S_{33} = (0,96 ; 164.27^\circ)$ Coefficient de réflexion au port 3

$S_{12} = S_{21} = (0,97 ; -16^\circ)$ Coefficients de transmission entre l'entrée et la sortie

$S_{13} = S_{31} = (0,17 ; -109.6^\circ)$ Coefficients de transmission entre l'entrée et le port 3

$S_{23} = S_{32} = (0,13 ; 70^\circ)$ Coefficients de transmission entre les ports 2 et 3

Notons qu'entre S_{23} et S_{13} il y a une différence de phase de 180° qui est due au choix de l'orientation des ports. De façon analogue à ce qui a été présenté dans la section IV.2.1 pour le comparateur à BTc, on peut déterminer le circuit équivalent à cette structure à partir de la matrice [S] obtenue par la simulation du comparateur sous SONNET, et du modèle de circuit que nous proposons à la figure IV.18 :

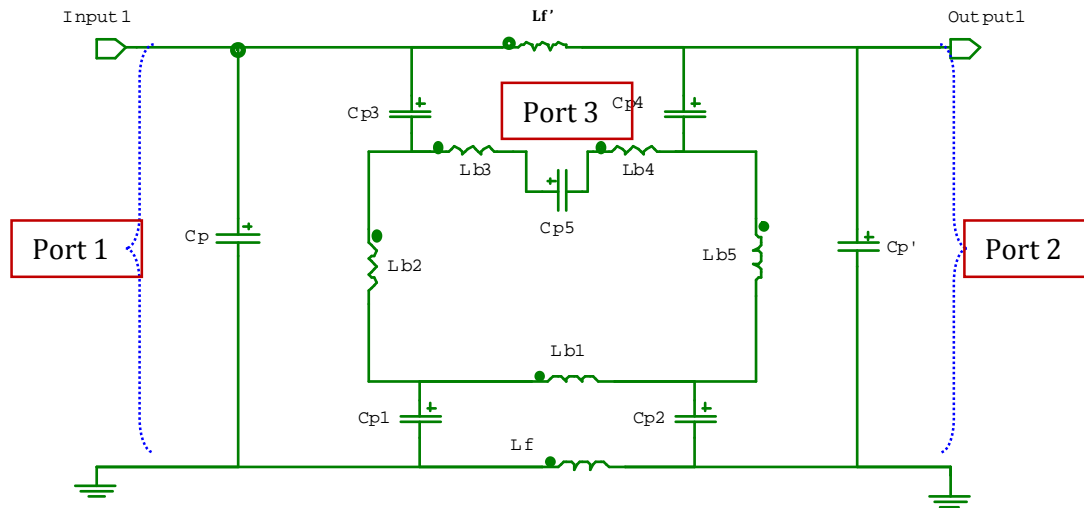


Figure IV.18: Modèle électrique équivalent de la ligne à fente coplanaire couplée à la boucle supraconductrice.

Pour la modélisation du circuit électrique à partir de la matrice $[Y]$ fournie par SONNET, on a rencontré des difficultés avec l'excitation des lignes à fente. Ceci se traduit par exemple par des valeurs de capacités qui ne sont pas réalistes ; par contre les valeurs d'inductances paraissent correctes. Par transformation de la matrice $[S]$ en matrice $[Y]$, plus traitement mathématique avec Scilab, les valeurs numériques caractérisant le circuit sont les suivantes :

$K = 0,92$ Coefficient de couplage mutuel entre la boucle et la ligne à fente

$L_f = L_f' = 29,22\text{pH}$ Les inductances équivalentes de la ligne à fente.

$L_{\text{boucle}} = L_{b1} + L_{b2} + L_{b3} + L_{b4} + L_{b5} = 82,72\text{pH}$ Inductance équivalente de la boucle SQUID rf.

$C_p = C_p' = 1,15\text{pF}$ Capacité d'interaction entre les plans de masse de la ligne

$C_{p1} = C_{p2} = C_{p3} = C_{p4} = 3,72\text{pF}$ Capacités parasites d'une moitié de bras longitudinal de la boucle, avec un demi- plan de masse de la ligne

$C_{p5} = -1,7\text{pF}$ Capacité parasite des bras longitudinaux de la boucle (valeur négative de capacité et donc difficulté d'interpréter le circuit HTc avec SONNET)

Le problème lié aux capacités négatives demeure toujours, il reste à trouver comment le résoudre.

IV.2.2.2. Adaptation du comparateur

En supposant que la matrice S est correcte à 30GHz, on remarque qu'en calculant le coefficient de réflexion S_{11} du comparateur (avec modèle de jonction linéarisée pour la jonction de plus petite surface) de la même façon qu'au IV.2.1.2, on obtient $S_{11} = 0,012 + 0,028i$, ce qui correspond à une impédance si proche de $50\ \Omega$, qu'il n'est pas réellement nécessaire d'envisager un circuit d'adaptation. La composante inductive peut être compensée par des capacités de 2 fF sur le port 1 et 10fF sur le port 2. Ces capacités peuvent facilement être intégrées aux films minces, par exemple en réduisant le gap de la ligne à fente.

IV.2.3. Comparateur supraconducteur BTc avec boucle SQUID en forme de « E + I »

Pour résoudre le problème rencontré dans la partie IV.2.1 relatif à la trop grande valeur de l'inductance L_2 , nous avons étudié une 2nde configuration du comparateur supraconducteur BTc. Cette 2nde configuration en diffère par la forme géométrique qu'on donne à la boucle SQUID couplée à la ligne de transmission.

IV.2.3.1. Configuration géométrique et modélisation

On cherche une configuration réduisant L_2 : dans le cas de la première conception, la boucle du secondaire est en fait constituée de 2 boucles montées en série. Donc leurs inductances s'ajoutent et L_2 est grande. Si on monte ces 2 inductances en parallèle, L_2 sera réduite de près d'un facteur 2 par rapport à une seule boucle et donc de près d'un facteur 4 par rapport à la conception précédente. Comme dans le cas du comparateur avec la boucle SQUID en forme de « S + Z », on utilise une ligne de transmission coplanaire de largeur de piste $w = 6\mu\text{m}$ avec un gap de $8\mu\text{m}$ pour dessiner le circuit constituant le primaire du comparateur hors adaptation. Afin d'accroître le couplage, la forme géométrique du primaire change pour prendre la forme de méandres sur une distance égale à la longueur de la boucle SQUID (cf. figure IV.19:) ; comme dans le cas du comparateur décrit précédemment, la ligne coplanaire est aussi dessinée sur la couche M0, et les couches M1 et M2 reçoivent respectivement les parties en forme de « E » et « I » de la boucle SQUID ; on note que les deux bras de la boucle sont reliés par des vias creusés à travers les couches diélectriques qui séparent M1 et M2. Pour caractériser le comparateur, on va se servir de trois ports $50\ \Omega$, qui seront placés à l'entrée (Port 1), à la sortie (Port 2), et au niveau de la fente créée sur le bras central de la boucle en forme de E (Port 3).

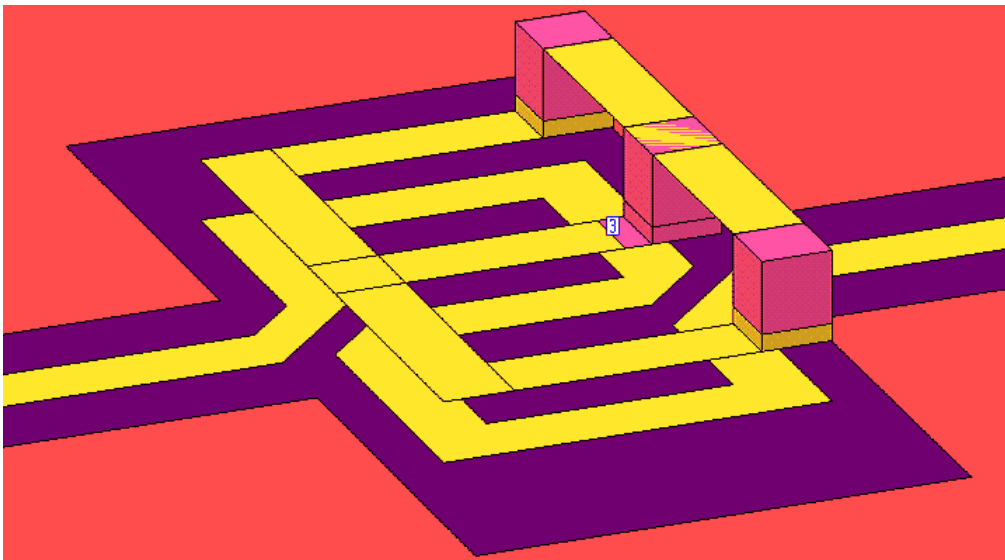


Figure IV.19: Comparateur BTc hors adaptation couplé au SQUID rf en forme de « E + I ».

On utilise le logiciel SONNET pour caractériser la partie linéaire du comparateur. Dans la réalité, on remplacera le port 3 par la jonction Josephson réelle comme dans le comparateur précédent. L'évolution des modules de S_{11} , S_{22} , S_{33} , S_{21} et S_{31} en fonction de la fréquence est donnée par la figure IV.20 ci-dessous.

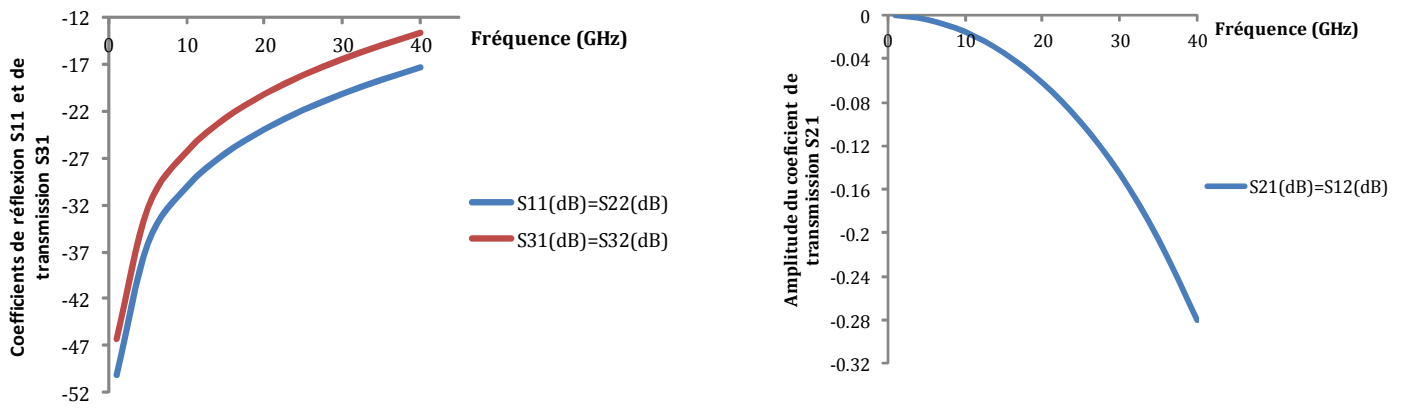


Figure IV.20: Evolution des coefficients S_{11} , S_{22} , S_{33} , S_{21} , S_{31} en fonction de la fréquence.

Comme le schéma électrique équivalent est le même qu'à la figure IV.18, on utilisera le même code d'ajustement numérique pour extraire de Y_s les valeurs numériques des composants qui constituent le schéma électrique équivalent. Avec la configuration ci-dessus dessinée on obtient :

$K = 0,9$	le coefficient de couplage entre la ligne coplanaire et la boucle SQUID
$L_1 = 600\text{pH}$	l'inductance équivalente de ligne de transmission
$L_2 = 47,5\text{pH}$	l'inductance équivalente de la boucle SQUID
$C_1 = C_2 = 29,4\text{fF}$	capacités parasites entre la piste centrale et les plans de masse de ligne
$C_{p1} = C_{p2} = 147\text{fF}$	capacités parasites entre la ligne et la boucle SQUID
$C_{p3} = 761\text{fF}$	capacité parasite au niveau de la fente dans la boucle.

On remarque que, pour ce comparateur, l'inductance L_2 du secondaire est réduite par un facteur 3 comparé à l'inductance L_2 (136pH) précédente ; ce qui fait tout l'intérêt de cette seconde conception. Par contre, l'augmentation de L_1 est due à la forme de méandre qu'épouse la piste centrale dans la zone délimitée par la boucle supraconductrice.

IV.2.3.2. Adaptation du comparateur

On part de la représentation de l'évolution des éléments de la matrice $[S]$ en fonction de la fréquence sur l'abaque de Smith, et on relève les paramètres S_{11} , S_{21} , et S_{31} correspondant à la fréquence de 30GHz (cf. figure IV.21). Adapter le comparateur à 50Ω , revient à trouver la méthode la moins coûteuse qui permette de ramener le coefficient de réflexion S_{11} au centre de l'abaque.

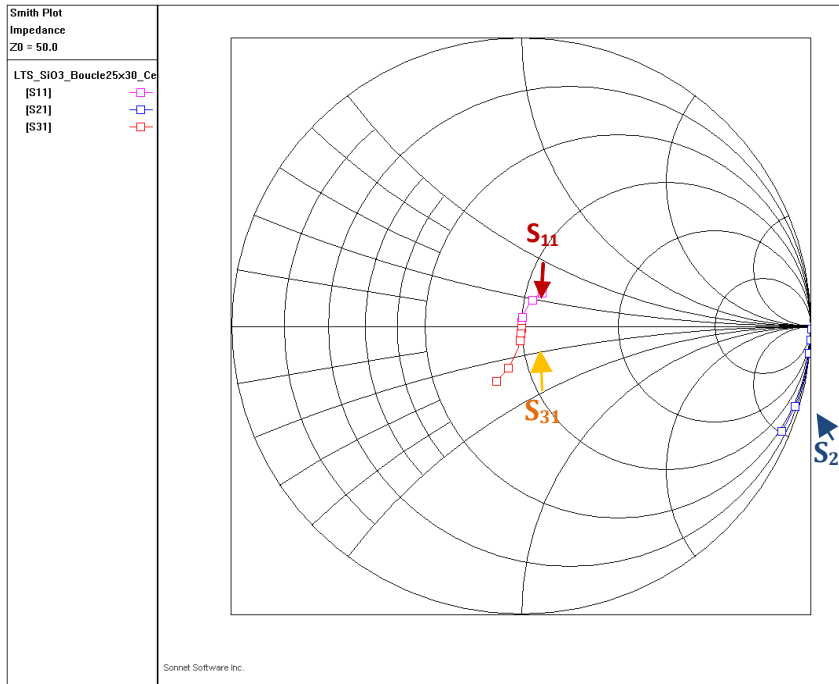


Figure IV.21: Evolution des paramètres S_{11} (rose), S_{21} (bleu) et S_{31} (orange) en fonction de la fréquence de 29 à 32 GHz.

S'inspirant de la technique d'adaptation déjà développée dans le comparateur précédent (cf. IV.2.1.2), on calcule la matrice de répartition du quadripole incluant la jonction à 30GHz; à cette fréquence, on lit sur l'abaque: $S_{11} = (0,098 ; 67,31^\circ)$, $S_{21} = (0,983 ; -16,31^\circ)$, $S_{31} = (0,15 ; -107,8^\circ)$.

Pour procéder à l'adaptation, on part de la nouvelle position de S_{11} dans l'abaque de Smith, et on évalue au moyen de rotation successives quel sera le chemin le moins coûteux en terme de composants, qui permettrait de passer S_{11} au centre de l'abaque. Chaque rotation correspondra à l'ajout en série ou parallèle de tronçons de ligne haute ou basse impédance.

IV.3. Circuits de calibrage

La mesure des paramètres S caractéristiques du comparateur se fait à l'aide d'un analyseur de réseau. Le calibrage permet de corriger les erreurs systématiques instrumentales. La méthode SOLT utilise des circuits de référence tels que le court-circuit (S), le circuit ouvert (O) la charge adaptée (L), et la ligne de transmission simple (T). Nous avons ajouté sur la puce du comparateur ces éléments. Le dessin et les résultats de la simulation SONNET de ces circuits pour des fréquences allant de 29GHz à 32GHz, sont présentés dans les paragraphes qui suivent. Excepté les courts-circuits et les circuits ouverts, tous les autres dispositifs utilisent une zone de contact dont la forme géométrique et les dimensions sont données par la figure IV.22 :

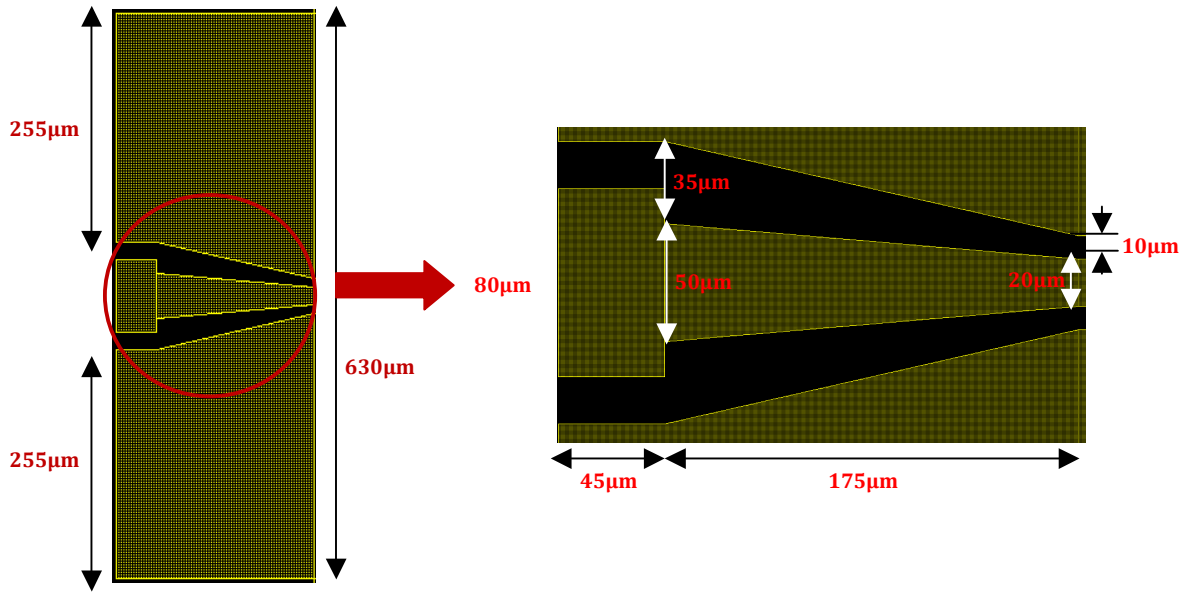


Figure IV.22: Dispositif d'accès aux circuits à caractériser.

Avec Sonnet, on récupère la matrice de paramètres S correspondant à ce dispositif ainsi, on peut tracer l'évolution des coefficients de réflexion S_{11} , S_{22} , et de transmission S_{21} S_{12} en fonction de la fréquence.

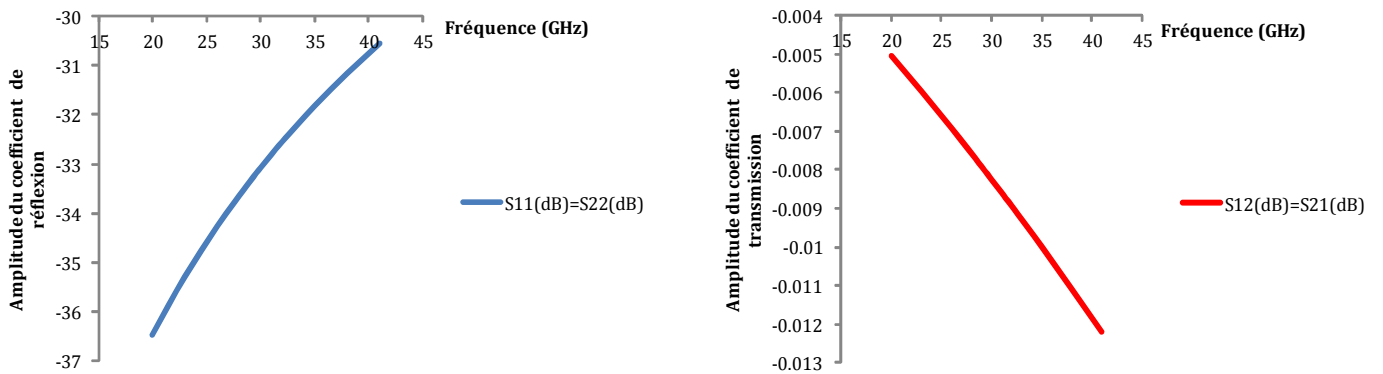


Figure IV.23: Caractérisation du dispositif d'accès : coefficients de réflexion et de transmission en fonction de la fréquence, normalisés à 50Ω et obtenus par SONNET.

On constate qu'autour de 30GHz, le port d'accès a un coefficient de réflexion de l'ordre de (-33dB, -99,5°) et un coefficient de transmission de (-0,0083dB, -21,33°), on est donc adapté à 50Ω au niveau du port d'accès.

IV.3.1. Les lignes de transmission coplanaires

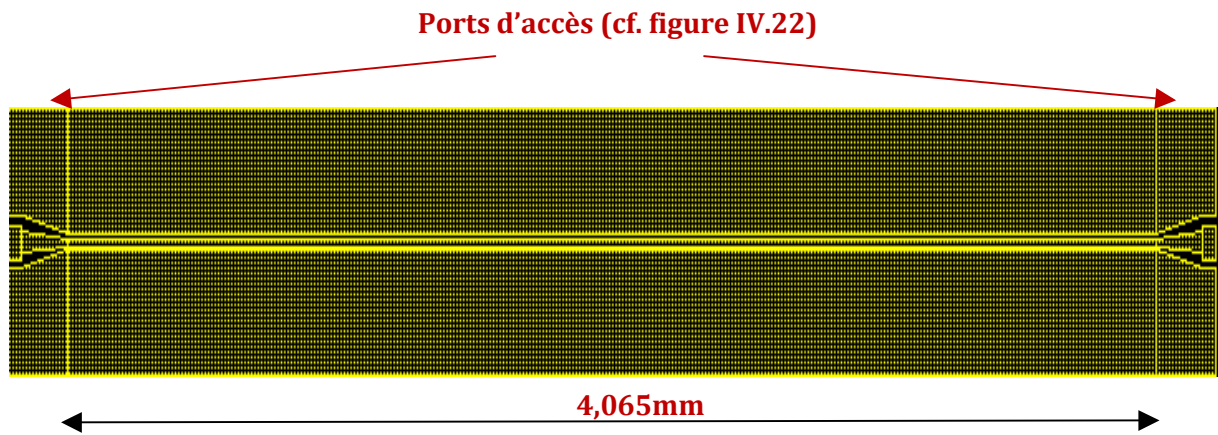


Figure IV.24: Ligne de transmission longue.

On utilise une ligne coplanaire qui mesure 4,065mm de long, avec une largeur de piste de 20 μ m et un gap de 10 μ m. Cette ligne a une longueur assez grande comparée à la longueur d'onde pour une détermination plus précise de ses caractéristiques. On connecte deux ports d'accès, l'un à l'entrée et l'autre à la sortie ; avec les résultats des simulations SONNET, on trace l'évolution des coefficients de transmission S_{21} et de réflexion S_{11} pour une fréquence comprise entre 29GHz et 32GHz.

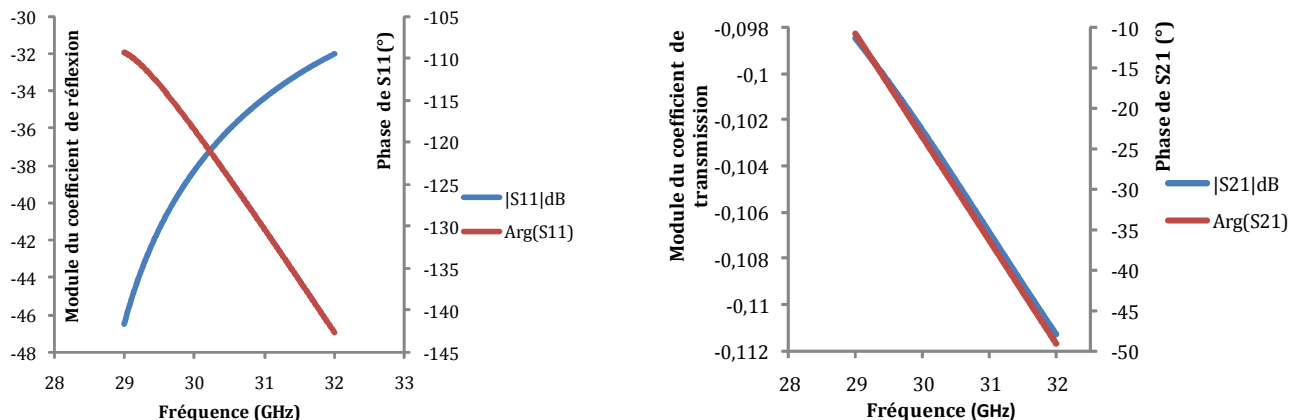


Figure IV.25: Modules et arguments des coefficients de réflexion et de transmission de la ligne de transmission longue obtenus par SONNET.

On constate que les coefficients de transmissions S_{21} et S_{12} sont proches de 1 dB : plus précisément, $|S_{21}| \sim |S_{12}| \sim (-0,1\text{dB} ; -60^\circ)$ à $f = 30$ GHz. En outre, il y a une réflexion quasi nulle en entrée comme en sortie : $|S_{11}| = |S_{22}| = (-38\text{dB} ; -146^\circ)$. L'impédance caractéristique de la ligne est proche de 47 Ω et sa permittivité relative est égale à 7.

L'autre ligne de transmission de longueur plus courte est utilisée pour la vérification du calibrage. Ensemble, les 2 lignes de transmission permettraient de séparer les propriétés de la zone à section invariante par translation le long de la direction de propagation. Elle a une longueur plus petite que 180 μ m hors ports d'accès, la piste centrale mesure 20 μ m de large et le gap mesure 10 μ m et comme dans le cas précédant, on connecte deux ports d'accès à l'entrée et à la sortie de la ligne (cf. figure IV.26).

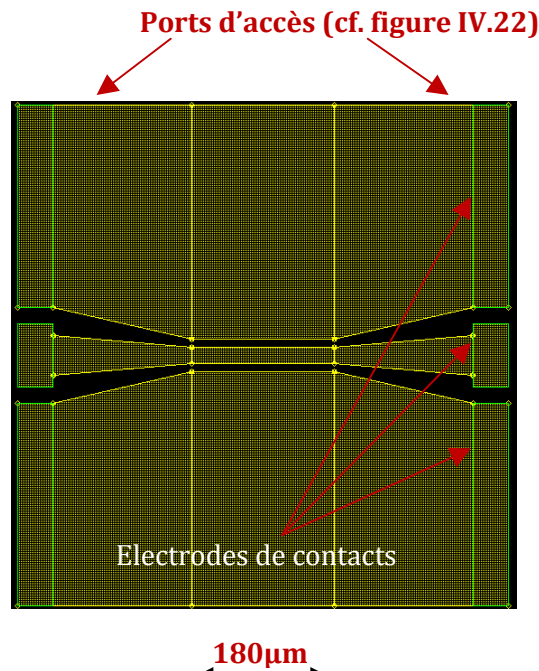


Figure IV.26: Ligne de transmission courte.

La figure IV.27 ci-dessous présente les résultats issus de la simulation SONNET ; on y voit l'évolution des composantes de la matrice S en fonction de la fréquence:

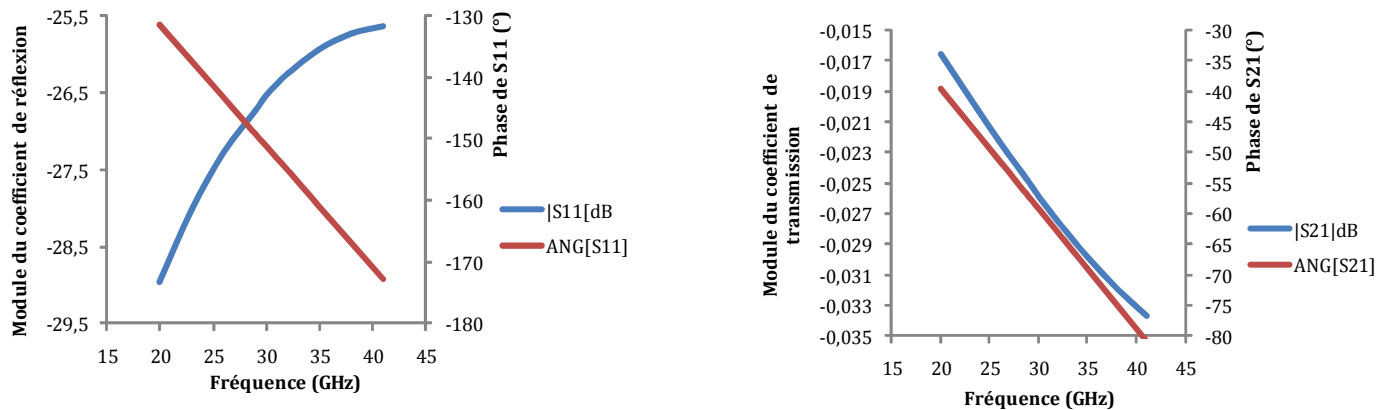


Figure IV.27: Modules et arguments des coefficients de transmission et de réflexion de la ligne de transmission courte.

En comparant les figures IV.25 et IV.27, on peut dire que l'on peut aussi bien se servir de la ligne de transmission longue ou courte pour calibrer la transmission d'un circuit.

IV.3.2. Le court-circuit « SHORT »

Cet élément permet d'évaluer la réflexion totale au niveau d'un port du circuit. Pour anticiper la situation où la méthode de calibrage SOLT imposerait de configurer les 2 ports simultanément, nous avons prévu une paire de court-circuits ; par mesure de précaution, ce circuit est dupliqué pour anticiper sur la dégradation d'un élément (e.g. par usure excessive). Les deux éléments d'une paire sont distants de 130µm. Ils sont chacun constitués d'une couche d'or

d'épaisseur 350nm et mesurent 45 μ m de large et 255 μ m de long de chaque coté du conducteur central qui mesure 80 μ m de long.

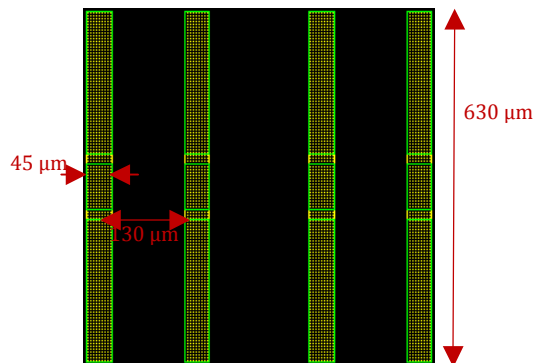


Figure IV.28: Court-circuit.

La figure IV.29 donne l'évolution du module et du coefficient de réflexion en fonction de la fréquence :

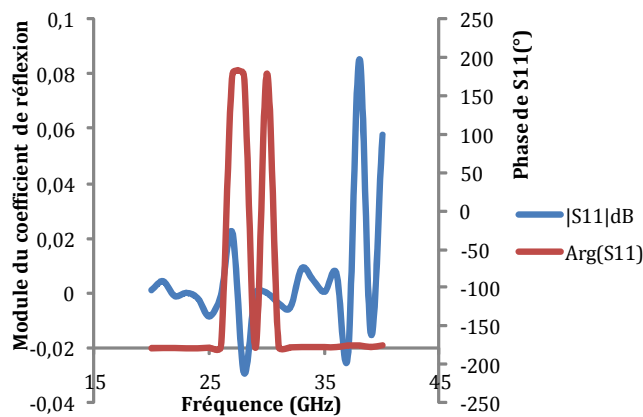


Figure IV.29: Evolution du module et de l'argument du coefficient de réflexion en fonction de fréquence d'un court-circuit.

Dans la littérature, on sait que le point représentant le coefficient de réflexion d'un court circuit sur l'abaque de SMITH a pour module 1 et pour argument $\pm 180^\circ$; dans la gamme de fréquences choisies [29GHz ; 32GHz], on constate que $|S_{11}|$ et $|S_{22}|$ oscillent autour de 1 et leur argument respectif varie autour de -180° ou bien autour de $+180^\circ$; ce qui permet de faire un rapprochement avec les données obtenues dans le calcul théorique.

IV.3.3. Le circuit ouvert

De même que pour le circuit précédant, le circuit ouvert est utilisé pour évaluer la réflexion au niveau d'un port. Les éléments de chaque paire ont les mêmes dimensions que les éléments utilisés dans le court-circuit, à la différence qu'on a créé deux fentes de 20 μ m de large entre la piste et les électrodes.

Par mesure de précaution, ce circuit est également dupliqué pour anticiper sur la dégradation d'un élément.

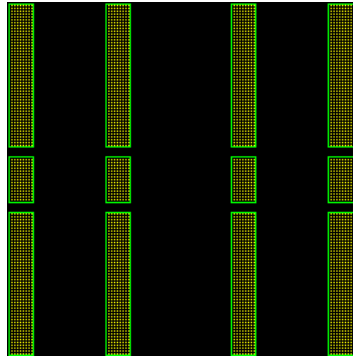


Figure IV.30: Circuit ouvert.

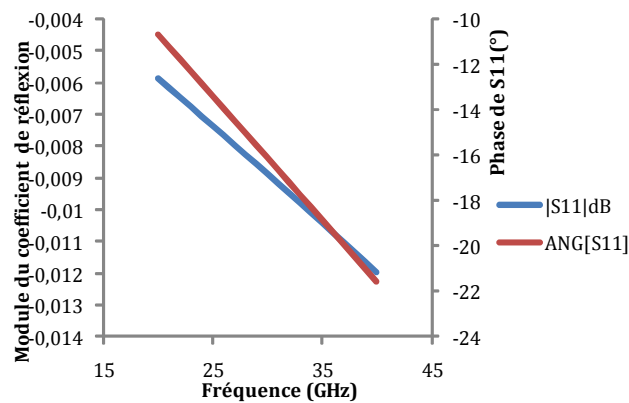


Figure IV.31: Evolution du module et de l'argument du coefficient de réflexion du circuit ouvert en fonction de la fréquence.

Les résultats des mesures du coefficient de réflexion du circuit ouvert donnent des valeurs similaires à ce qu'on a obtenu lors de la mesure du court circuit ; la différence notable intervient au niveau de la phase qui, dans ce nouveau cas ne vaut que quelques dizaines de degrés. Ceci nous rappelle les données de calculs théoriques qui montrent que, dans un abaque de Smith, le module du coefficient de réflexion d'un circuit ouvert est égal à 1 et son argument est égal à 0. Cette variation de la phase peut être attribuée à une capacité telle que $\text{tg}(\theta/2) = -C\omega Z_0$, soit $C \sim 0,03\text{pF}$.

IV.3.4. Les charges adaptées

Dans cette partie, on va étudier plusieurs configurations de charges adaptées. Ces circuits sont utilisés pour tester le « ZERO » de réflexion au niveau de chacun des ports d'accès. L'objectif est de représenter les coefficients de réflexion de chaque configuration sur l'abaque de Smith et de comparer aux résultats expérimentaux. En cas de relatif accord entre les résultats pris entre 29 et 32 GHz, on retiendra le dispositif pour lequel le coefficient obtenu par le calcul serait le plus proche du centre de l'abaque.

IV.3.4.1. La ligne microruban avec résistance en méandre au-dessus du plan de masse

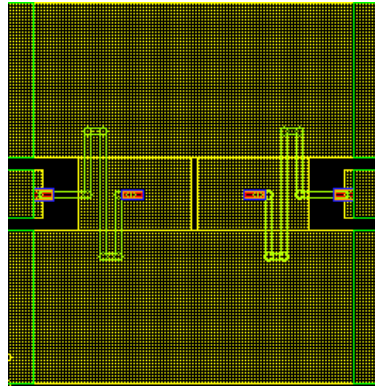


Figure IV.32: Ligne microruban avec résistance en méandre occupant un niveau différent de celui des ports d'accès.

Principe : Faire une charge de 50Ω pratiquement localisée, le risque étant qu'il y ait une discontinuité assez forte quand la ligne du niveau M2 passe au-dessus du plan de masse. L'évolution des paramètres S en fonction de la fréquence est donnée par la figure IV.33 ci-dessous:

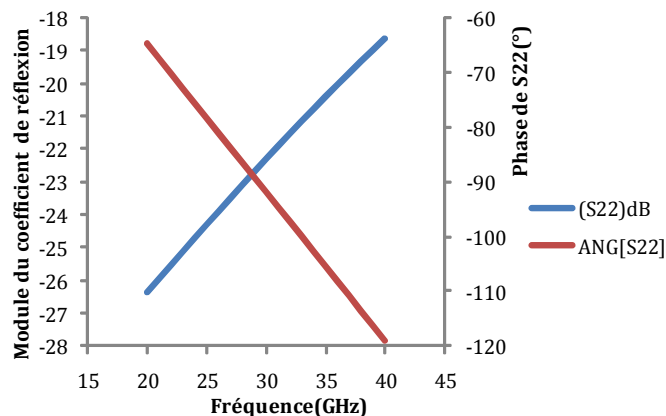


Figure IV.33: Coefficient de réflexion dans une charge adaptée.

L'évolution des coefficients de réflexion en fonction de la fréquence montre qu'à 30 GHz, on mesure S_{11} et S_{22} égaux à 0,076 soit environ -23dB, tandis que le coefficient de transmission $S_{21} = S_{12} = 1,5e-4$ soit -76dB. Cette dernière donnée caractérise la bonne isolation entre les 2 ports du circuit.

IV.3.4.2. La ligne de transmission coplanaire avec résistance à méandre

Même principe que pour le circuit précédant, mais il n'y a plus de transition au dessus du plan de masse (au niveau M2). La résistance en forme de méandre occupe une partie du gap et elle établit la liaison entre les ports d'accès et le pont entre les 2 demi-plans de masse.

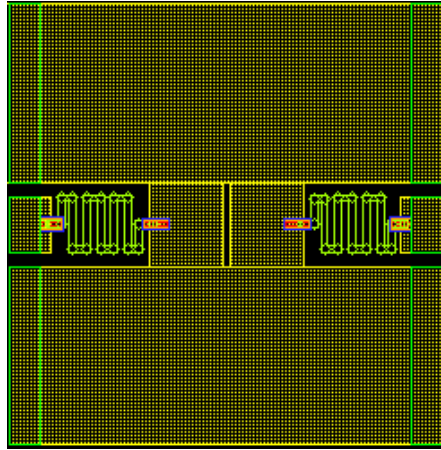


Figure IV.34: Ligne coplanaire avec piste en forme de résistance en méandre.

L'évolution des paramètres S en fonction de la fréquence obtenue par simulation SONNET est représentée dans la figure IV.35 :

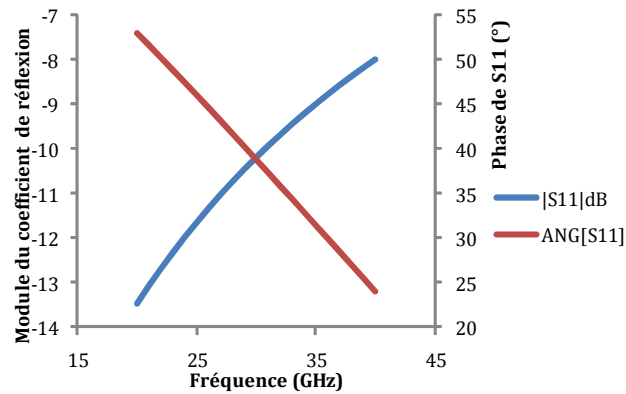


Figure IV.35: Coefficient de réflexion de la ligne de transmission coplanaire avec résistance à méandres.

A 30GHz le coefficient de réflexion $S_{11} \sim S_{22}$ est de l'ordre de 0,3 soit, -10,3dB. Donc avec ce dispositif, on ne peut calibrer l'adaptation 50 Ω car la réflexion est trop importante.

IV.3.4.3. La ligne coplanaire à pertes

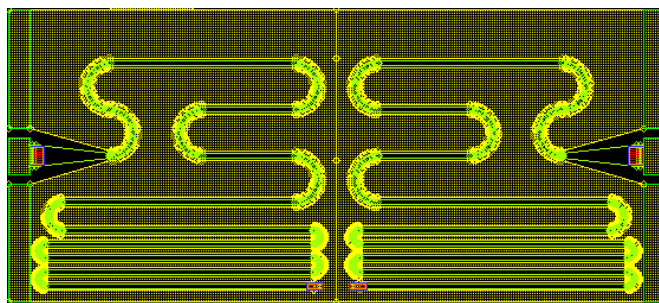


Figure IV.36: Ligne coplanaire longue et à pertes.

Principe : la piste centrale est résistive de façon à atténuer l'onde se propageant le long de la ligne coplanaire. Ainsi toute réflexion en bout de ligne sera suffisamment atténuée sur son retour au point de mesure. Le rayon de courbure dû au repliement de la ligne étant grand devant les dimensions transverses de la ligne (dans la partie critique, i.e. dans la partie la plus proche du point de mesure), on peut l'assimiler à une ligne coplanaire de dimension longitudinale proche de la longueur d'onde.

La figure IV.37 présente l'évolution du module et de l'argument de son coefficient de réflexion en fonction de la fréquence.

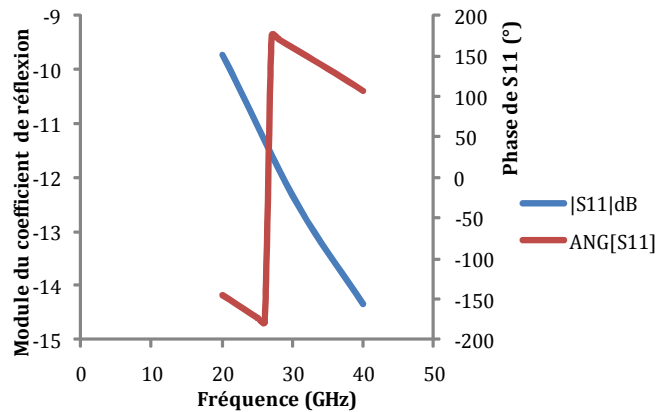


Figure IV.37: Module et argument du coefficient de réflexion de la ligne coplanaire longue et à pertes.

A 30 GHz, on relève que le module de S_{11} est égal à 0,24 soit, -12,10dB et son argument est de 160° .

IV.3.4.4. Résistances à méandre opposées

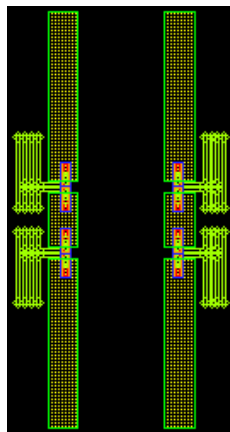


Figure IV.38: Ligne coplanaire avec piste en forme de résistance en méandre.

Pour chaque accès, on veut rejoindre le plot central par des résistances localisées. On utilise deux résistances (100Ω chacune) en parallèle.

Pour des besoins liés au simulateur SONNET, on va changer leur position en faisant une translation horizontale de l'un des ports vers l'autre; à la fin, on obtient une configuration telle que l'accès de gauche se retrouve à droite et vice versa.

La figure IV.39 montre l'évolution du module et de l'argument du coefficient de réflexion en fonction de la fréquence.

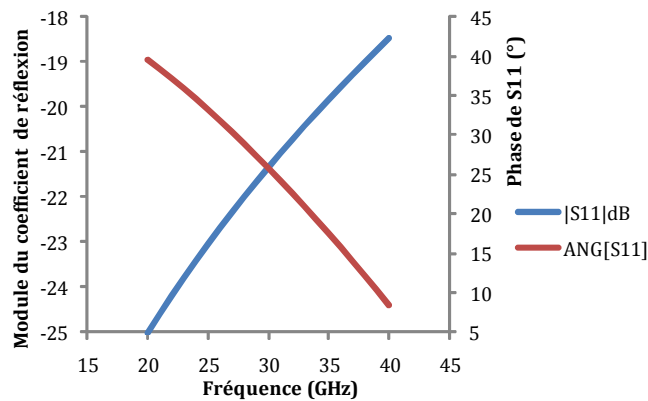


Figure IV.39: Evolution du coefficient de réflexion en fonction de la fréquence de la ligne coplanaire avec piste en forme de résistance en méandre.

A 30 GHz, on relève $|S_{11}| = |S_{22}| = 0,085$ soit -21dB et son argument est de 25,9°.

IV.3.4.5. Résistance en boucle

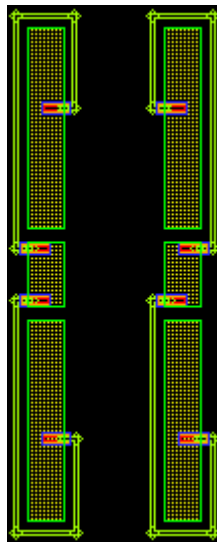


Figure IV.40: Ligne coplanaire avec piste en forme de résistance en méandre.

Ici, l'idée est de découpler les deux accès ; pour ce faire, on se sert de deux boucles résistives l'une étant à symétrie axiale (l'accès de gauche) et l'autre à symétrie centrale (accès de droite) Le circuit ci-contre est également un dipôle et donc, à la fin, il serait intéressant de vérifier par mesure, laquelle de ces charges adaptées, possède le coefficient de réflexion le plus proche du centre de l'abaque.

Les courbes de l'évolution du module et de l'argument des coefficients de transmission sont présentées dans la figure IV.41 qui suit :

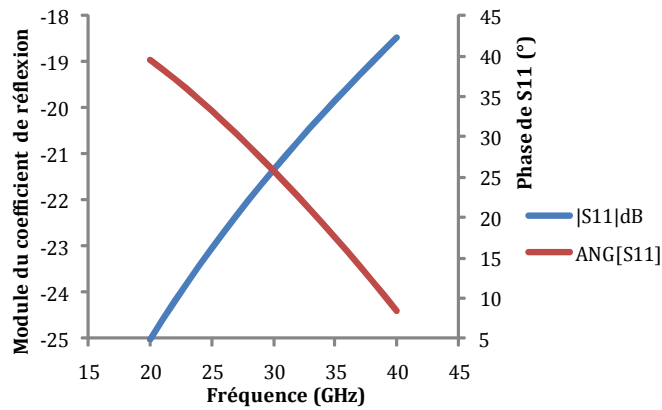


Figure IV.41: Module et argument en fonction de la fréquence des coefficients de transmission S_{12} et S_{21} de la ligne coplanaire avec piste en forme de résistance en méandre.

A 30 GHz, on relève les coefficients de réflexion en entrée et sortie, $|S_{11}| = |S_{22}| = 0,085$ soit -21 dB. L'isolation est de $|S_{12}| = |S_{21}| = 0,0072$ soit environ -43dB, ce qui est relativement faible.

Conclusion

Nous allons représenter sur l'abaque de Smith les coefficients de réflexion de chaque dispositif décrit ci-dessus :

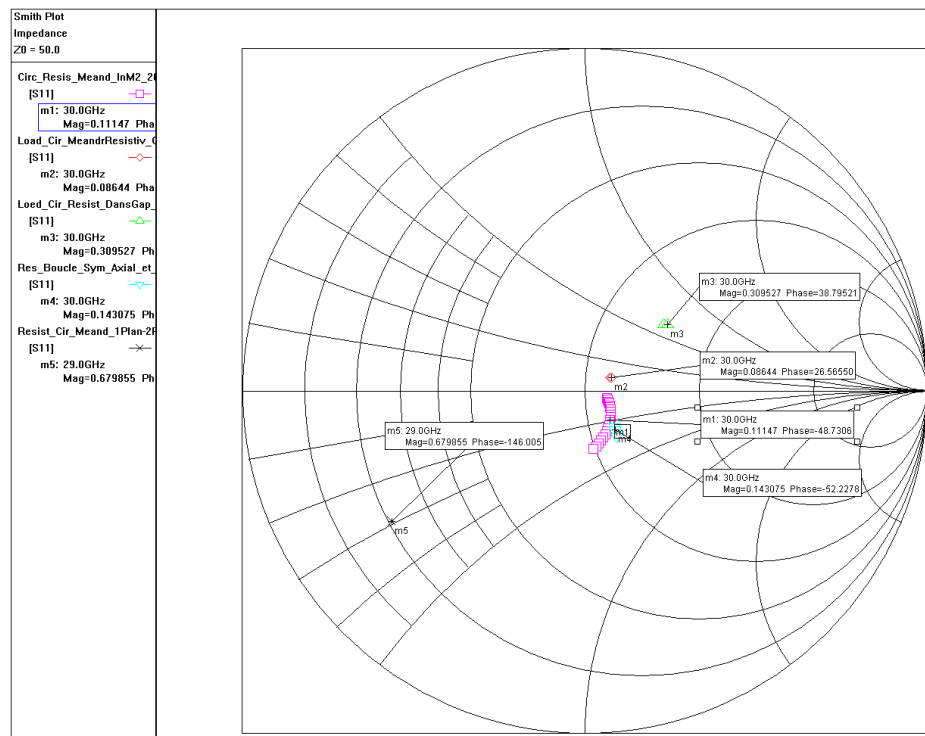


Figure IV.42: Coefficient de réflexion des différentes versions de charges adaptées. Description du dispositif m1, cf. IV.3.4.1 ; m2, cf. IV.3.4.4 ; m3, cf. IV.3.4.2 ; m4, cf. IV.3.4.5 ; m5, cf. IV.3.4.3.

Le circuit présenté en IV.3.4.1, constitué d'une ligne microruban avec résistance en méandre occupant un niveau différent de celui des ports d'accès, est celui pour lequel le coefficient de réflexion (triangle vert) est le plus proche du centre de l'abaque de Smith. Il est donc pressenti pour être utilisé comme charge adaptée 50 Ω de calibrage de l'analyseur de réseau.

IV.4. Partie expérimentale

IV.4.1. Photographie du dispositif fabriqué

Après l'étude des différents dispositifs de calibrage, nous sommes passés à la fabrication du circuit du comparateur supraconducteur BTc (cf. figure IV.43-b) ; pour cela, nous nous sommes servi d'un masque sur lequel on a implémenté le circuit du comparateur, complété par les circuits de calibrage qui ont été présentés dans la partie précédente. La caractérisation du comparateur va faire l'objet de la partie suivante.

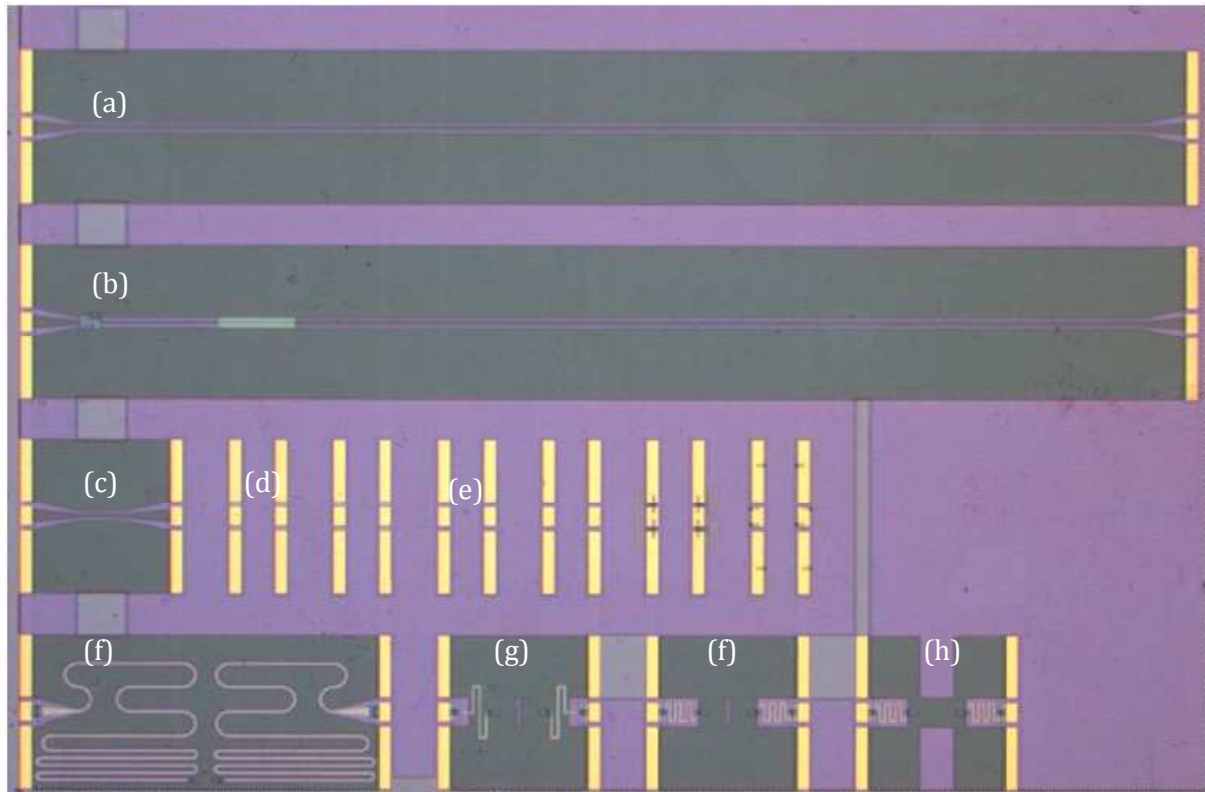


Figure IV.43: Puce supraconductrice avec circuit comparateur et structures de test et étalonnage.

IV.4.2. Mesure du comparateur

Dans cette partie, nous allons décrire l'étude expérimentale qui a permis de caractériser le circuit du comparateur que nous avons fabriqué en technologie BTc. Pour réaliser des mesures à froid sur les dispositifs, nous avons exploré deux méthodes:

- La première méthode ou méthode de mesure automatisée: elle consiste à fixer la puce sur un porte échantillon monté dans un cryostat. Les mesures se font par le biais d'une interface développée sous Labview ; cette interface permet d'établir le lien entre le module de commande accessible à l'homme, et l'action à exécuter par deux micro-pointes hyperfréquences fixées sur les plateaux motorisés ; ces micro-pointes présentent un avantage crucial car, grâce à leurs degrés de liberté, elles peuvent facilement grâce à une commande extérieure, se déplacer d'un circuit à l'autre dans le cryostat. Ce qui permet aussi de faire un calibrage local de l'analyseur de réseau grâce à la présence des circuits de calibrage présentés en IV.3. Le programme écrit sous Labview contient les interfaces de communication avec les instruments i.e. l'analyseur de

spectre et les moteurs micro-pointes hyperfréquences, et enfin l'écran d'affichage des résultats. En outre, pour faire les mesures à froid, on fournit au programme la géométrie de la puce et des circuits qu'elle contient; ces dimensions vont être stockées dans une base de données qui sert de source pour élaborer les commandes nécessaires à diriger les deux micro-pointes. Afin d'éviter des problèmes de collision, les pointes ne seront déplacées que l'une après l'autre (et non simultanément). Par la suite, le traitement des résultats obtenus se fait manuellement sous Excel par exemple.

- Deuxième méthode ou méthode manuelle : elle demande plus de manipulations ; à la différence de la première méthode, on utilise une canne sur laquelle l'échantillon a été monté, câblé sur un support, et une bouteille d'hélium. Le positionnement et le câblage de la puce se font à chaud sur un porte échantillon solidaire à la canne et placé à son extrémité. Quand tout est connecté, on plonge la canne dans la bouteille d'hélium et on procède aux mesures. Pour passer d'un circuit à l'autre, on est obligé de retirer la canne de la bouteille, on laisse le porte échantillon revenir à la température ambiante, on refait à nouveau des connexions sur le circuit à caractériser et de replonger lentement la canne dans la bouteille pour éviter des variations brusques de température, lorsqu'on estime que le système est globalement stabilisé et que la puce est suffisamment refroidie, on peut alors effectuer de nouvelles mesures.

Par faute de temps, les micro-pointes motorisées n'ont pas pu être mise en place ; nous avons opté pour la deuxième méthode de mesure.

IV.4.3. Banc de mesure

Le banc de mesure est constitué de : l'analyseur de réseau vectoriel (VNA), les câbles hyperfréquences, la canne de mesure, le porte échantillon, la bouteille d'hélium et un poste de travail (ordinateur de bureau) pour effectuer le traitement des données. La figure IV.44 montre le banc de mesure utilisé pour effectuer les mesures à chaud et à froid (dans la bouteille d'hélium).

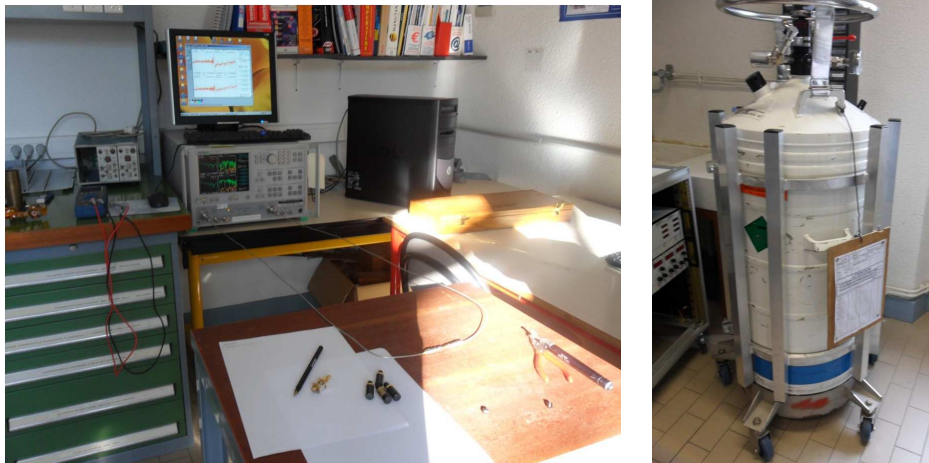


Figure IV.44: Banc de mesure et bouteille d'hélium à 4,2K.

L'analyseur de réseau vectoriel : on l'utilise pour caractériser des dipôles ou quadripôles linéaires à hautes fréquences ; en effet, il mesure les rapports d'amplitudes entre ondes incidentes, réfléchies, ou transmises dans un dispositif, constituant la matrice S.

L'analyseur de réseau disponible au LAHC permet de faire des mesures dans une gamme de fréquence allant de 40MHz à 40GHz ; pour faire des mesures correctes, il est indispensable de

calibrer le système ; ce qui permet d'une part de transférer les plans de mesure aux plans de référence du dispositif sous test et d'autre part, de remédier aux erreurs systématiques causées par la configuration de l'analyseur de réseau et du banc de test (par exemple la propagation des ondes dans les câbles hyperfréquences).

Pour notre application, la technique d'étalonnage que nous avons utilisée, est appelé SOLT (Short Open Load Thru). Elle est basée sur l'analyse des sources d'erreurs et elle permet de les déterminer en effectuant des mesures de composants étalons parfaitement connus.

Le porte échantillon : son socle est fait en substrat de duroïd ; de chaque côté dans le sens longitudinal, on a soudé deux connecteurs SMA de type K (2,9mm) pouvant être utilisés pour des fréquences allant jusqu'à 40GHz. La puce qui mesure 5mm x 5mm doit être centrée dans l'espace délimité par les extrémités intérieures des connecteurs K. Pour établir le contact entre les connecteurs K et la puce, on se sert d'un matériau en duroïd, de permittivité $\epsilon = 3,38$ et dont la découpe a une forme identique à la géométrie de lignes de transmission coplanaires. Une fois que les deux bouts de duroïd sont collés sur le socle, on dépose un petit bout d'indium dans l'espace prévu pour recevoir la puce, et ensuite on écrase lentement la puce par-dessus jusqu'à ce que sa surface soit à hauteur de la surface du duroïd. Quand tout le dispositif est monté, il ne reste plus qu'à faire des contacts sur la puce ; ceci est réalisé par thermo compression avec des fils d'aluminium de diamètre de l'ordre de 25 μm .

Un autre porte échantillon a été élaboré pour tester la transmission du signal d'un bout à l'autre des connecteurs K; la différence avec ce qui précède repose sur le fait que le matériau en duroïd ne soit pas interrompu pour recevoir la puce à tester ; la figure IV.45 nous montre des photos de portes échantillons utilisés (avec, à gauche, un circuit « THRU » pour calibrer la canne).

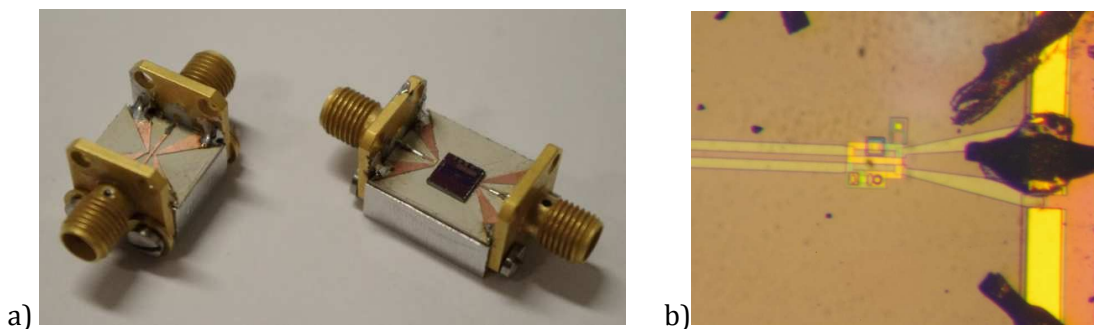


Figure IV.45: portes échantillons avec ligne de transmission « THRU » et avec puce (a), et détail de la puce contactée (b).

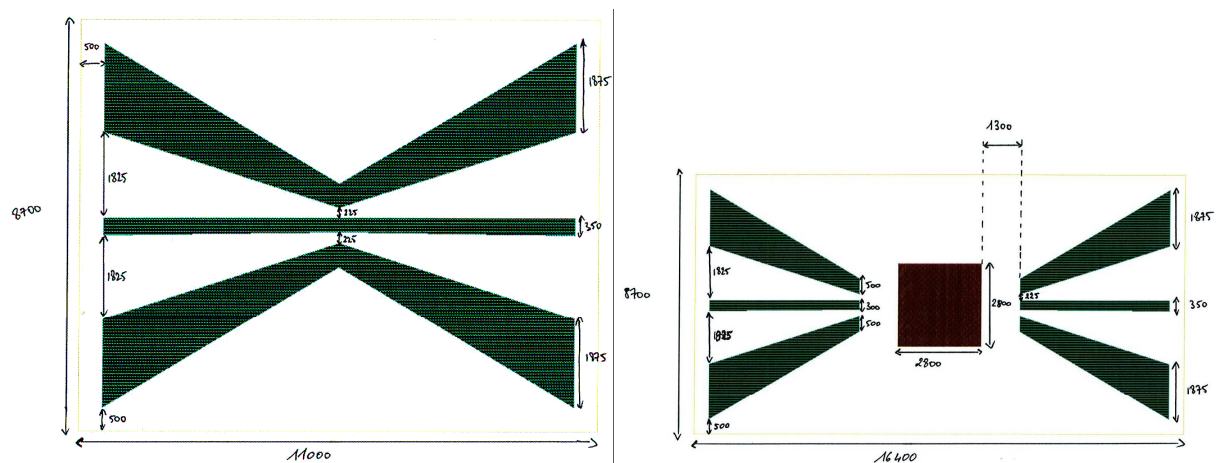


Figure IV.46: Dimensions en μm du Taper seul et du Taper plus la puce.

La canne de mesure : elle est constituée de trois parties. La tête de canne, comporte un boîtier en alliage aluminium soudé à un socle qui a une forme circulaire ; la partie haute du boîtier possède des câbles coaxiaux équipés de prises SMA qui permettent de connecter la canne de mesure à l'analyseur de réseau (VNA), la partie basse est au standard Pneurop 50 permettant de s'adapter à la bouteille d'hélium. Le tube intermédiaire, support rigide qui sert à drainer aussi bien des câbles micro-ondes, que des câbles électriques qui servent à relier la tête et le bas de canne. Enfin le bas de canne est un plateau rigide fixé au tube intermédiaire ; on y distingue les câbles électriques permettant d'alimenter les capteurs de mesure et les terminaisons des câbles micro-ondes ; comme le montre la figure IV.47, les câbles micro-ondes font face en laissant entre elles, l'espace où viendra se loger le porte échantillon. Le signal part du port 1 du VNA, passe par le câble long dans le tube intermédiaire et arrive au niveau du porte échantillon après avoir parcouru le câble en U ; après le porte échantillon, il passe par le câble court, dans le tube intermédiaire, et revient sur le port 2 de l'analyseur de réseau (VNA).

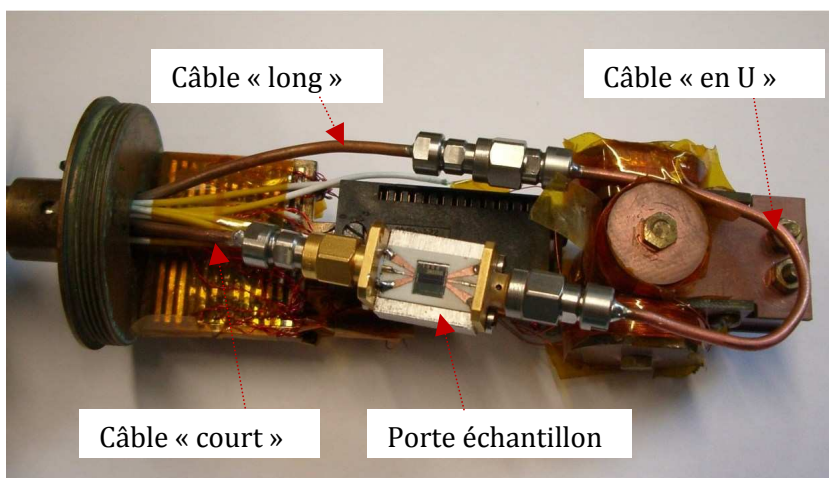


Figure IV.47: Bas de canne.

IV.4.4. Tests

L'étape préliminaire au test porte sur l'étalonnage à température ambiante de l'analyseur de réseau; utilisant la technique d'étalonnage SOLT. Puis nous avons caractérisé les différents câbles pour évaluer les pertes en énergies dû au support et d'en tenir compte lors de la caractérisation du comparateur analogique numérique. La figure IV.47 montre une vue partielle des 3 câbles présentés dans le paragraphe précédant et schématisés sur la figure IV.48.

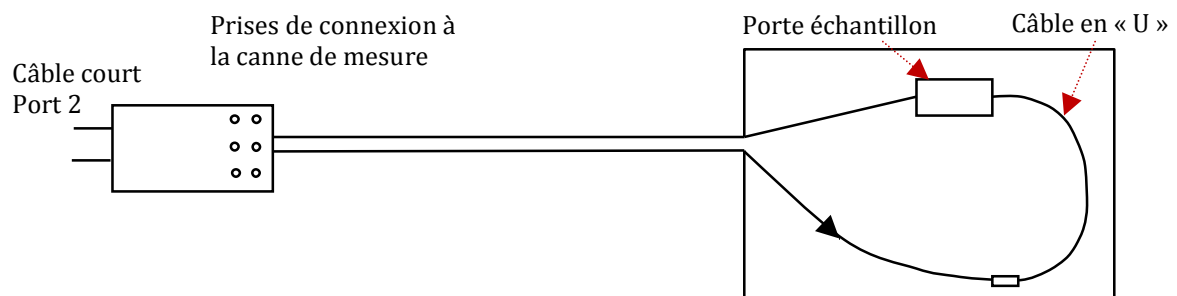


Figure IV.48: Schéma complet simplifié de la canne de mesure.

Pour évaluer les pertes en énergie dans les câbles micro-ondes qui parcourent la canne de mesure, on injecte une puissance de -7dBm au niveau du port 1, et on mesure les paramètres S en fonction de la fréquence ; les figures IV.49, IV.50 et IV.51 montrent les captures écran de l'analyseur de réseau correspondant respectivement au câble long, au câble en U et au câble court. Comme la configuration géométrique des câbles hyperfréquences utilisés pour connecter le VNA à chacun des éléments testés change pour chacun de ces éléments, nous avons procédé à un étalonnage du VNA spécifique à chacune de ces configurations.

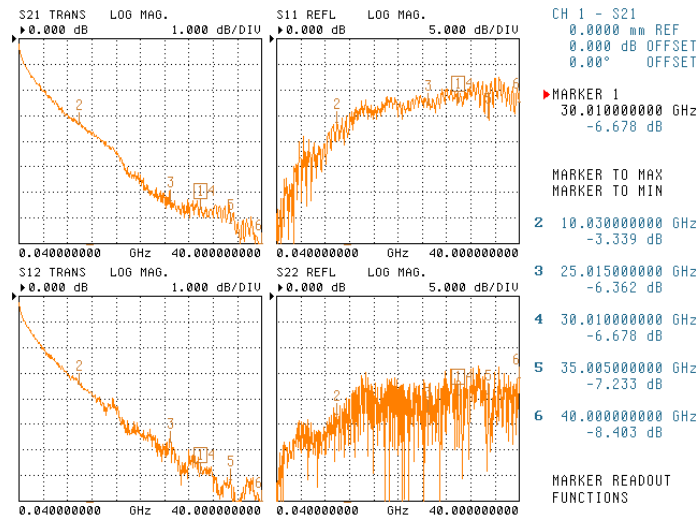


Figure IV.49: Module des paramètres S du câble long de la canne de mesure en fonction de la fréquence.

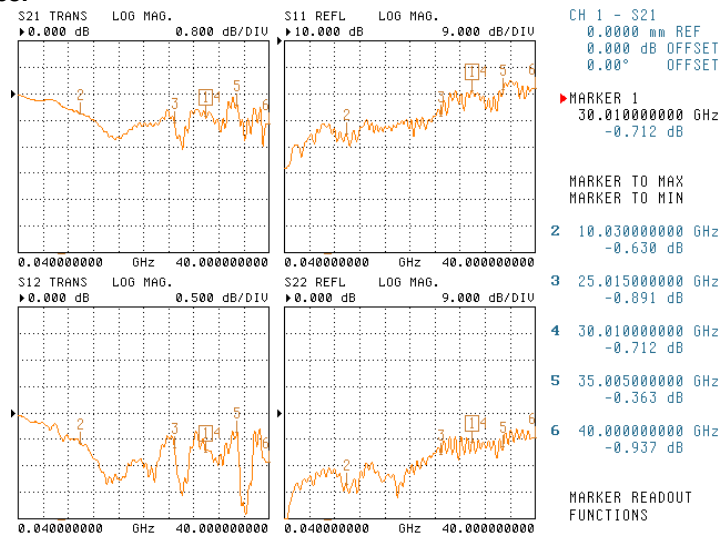


Figure IV.50: Module des paramètres S du câble en « U » de la canne de mesure en fonction de fréquence.

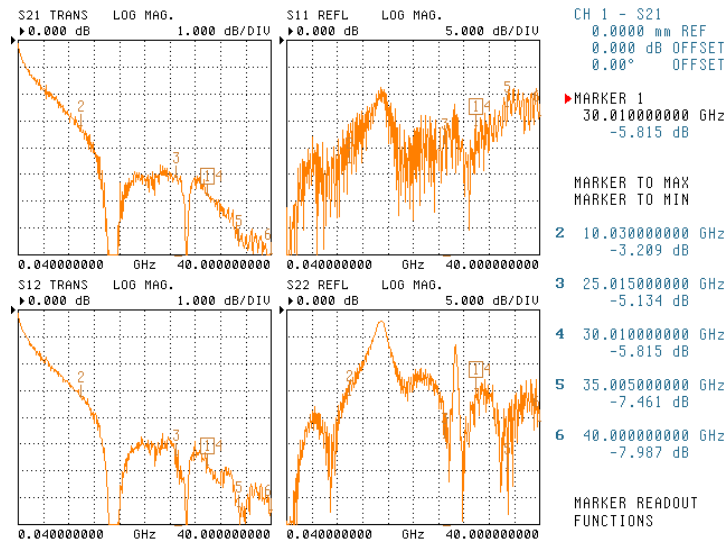
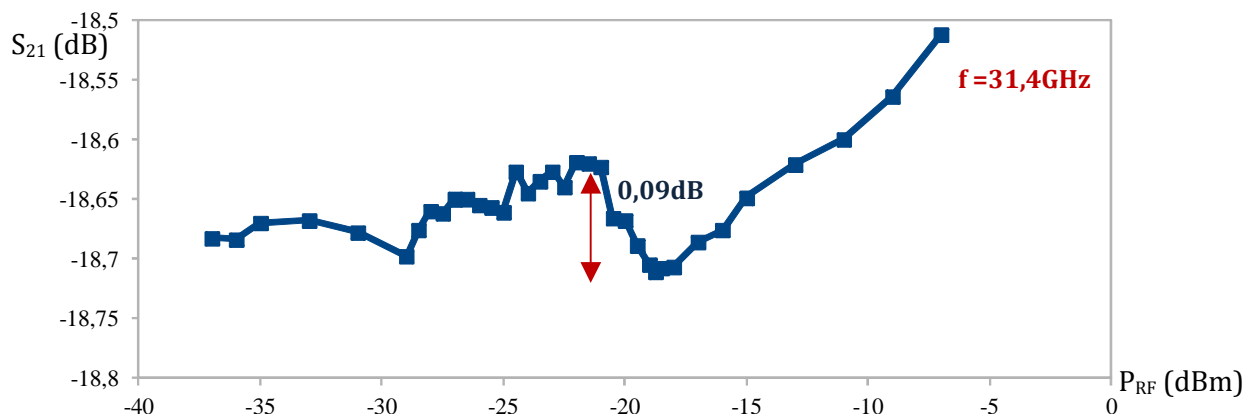


Figure IV.51: Module des paramètres S du câble court de la canne de mesure en fonction de la fréquence.

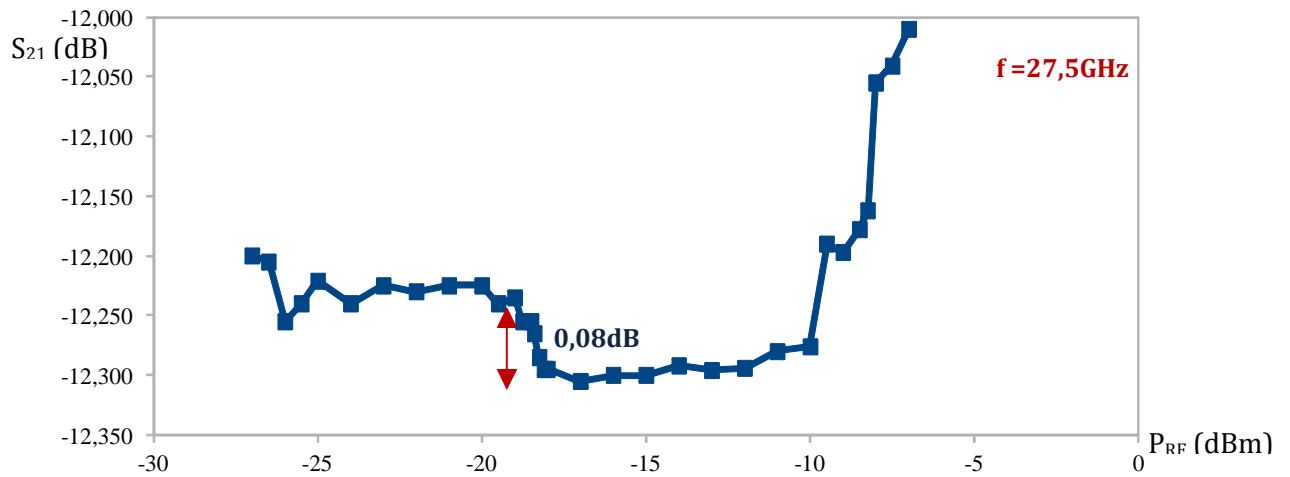
A 30GHz, le module du coefficient de transmission vaut -6,68dB pour le câble long, -0,71dB pour le câble en « U » et -5,81dB ; ces données permettent d'évaluer l'atténuation due à chaque partie du câble et d'adapter pendant les mesures, les conditions de test (niveau de puissance générée, etc...).

IV.4.5. Discussion des résultats

On règle de fréquence du VNA autour de 31 GHz, et ensuite à 27,5GHz, on fait 50 points de mesures dans la gamme de puissances -37dBm...-7dBm, injectées au niveau du port 1 ; on regarde l'évolution du module du coefficient de transmission S_{21} en fonction de la puissance injectée dans le comparateur. On obtient les résultats suivants :



a)



b)

Figure IV.52: Evolution du module de S_{21} du comparateur à 4 K en fonction de la puissance d'entrée pour une fréquence fixée à 31GHz (a) et à 27,4 GHz (b).

La figure IV.52 montre que la variation du module du coefficient de transmission est faible ($<0,1\text{dB}$), et ce pour les deux fréquences différentes du signal RF. Ce résultat est loin de celui obtenu par simulation de ce comparateur avec le logiciel APLAC (chute de $0,15\text{dB}$ du coefficient de transmission lorsqu'on atteint le seuil de basculement).

Dans la dernière série de mesure, on se sert d'une source de courant continu pour évaluer l'influence du champ magnétique au niveau du comparateur ; ce courant circule sur la piste centrale la ligne coplanaire ; cette source de courant est ensuite superposée à la puissance d'entrée connectée au port1. La figure IV.53 montre que le coefficient de transmission à 31,4 GHz et -22 dBm n'est pas sensible à cette polarisation continue tant que le courant reste inférieur à 100 mA . Au-delà de 100 mA , on observe une chute du coefficient de transmission qui peut être due à plusieurs effets : transition de l'état supraconducteur à l'état normal d'une portion de la ligne de transmission (à cause de l'échauffement au niveau des contacts en or, par exemple) ; création d'un champ magnétique local qui diminue le courant critique de la jonction ; etc.

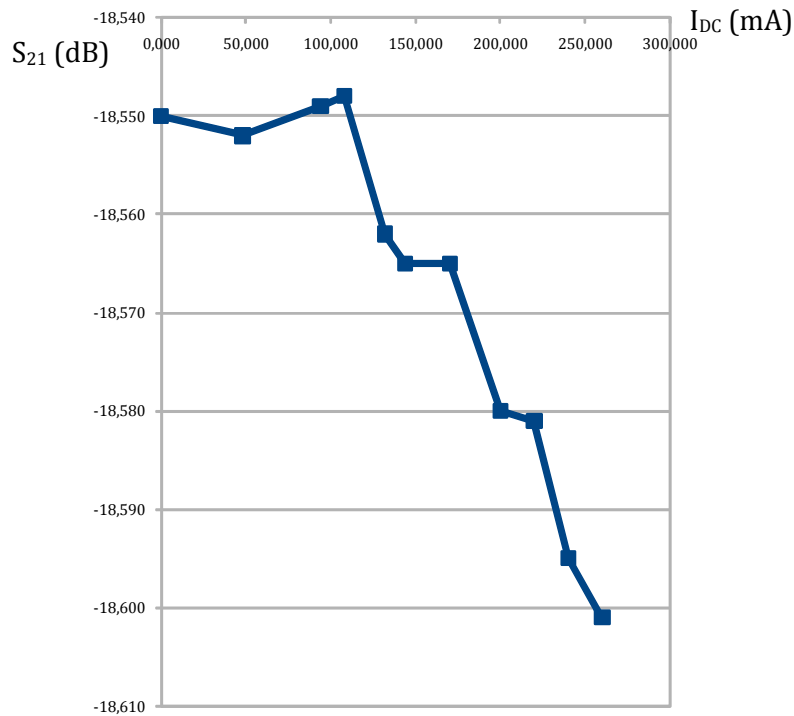


Figure IV.53: Evolution du module de S_{21} du comparateur à froid en fonction du courant continu dans la ligne primaire pour une fréquence fixée à 31,4 GHz.

Dans la quatrième mesure, on se propose de valider l'effet de soustraction observé sur la courbe S_{21} (coefficient de transmission) en fonction de la puissance injectée dans le comparateur. Pour ce faire, on se sert de 3 circuits: un atténuateur, une ligne coplanaire, et le comparateur adapté; de plus, on choisit un atténuateur qui possède tous les défauts thermiques et dissipatifs qu'on retrouve dans une ligne coplanaire; on se place à 34GHz et à 4K, les courbes de mesure sont représentées par la figure IV.54

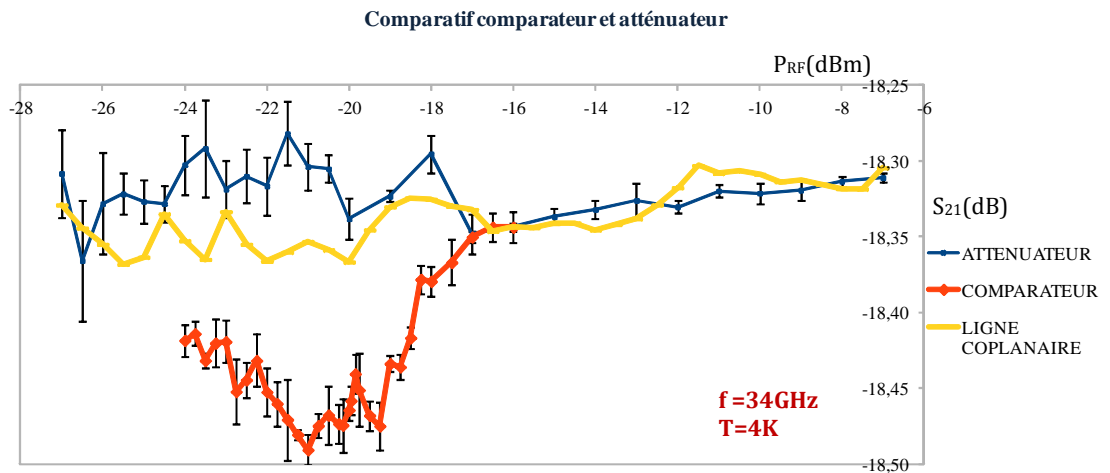


Figure IV.54: Courbe comparative du coefficient de transmission S_{21} en fonction de la puissance, mesuré à froid pour un atténuateur (bleue), une ligne coplanaire (jaune) et le comparateur adapté (orange).

Les courbes sont obtenues en 50 points de mesure pris entre -28 dBm et -7 dBm. Les barres d'erreurs s'obtiennent en calculant l'écart-type lié à 4 points de mesures; chaque point représentant une moyenne sur 50 points de mesure.

Analysons les courbes bleue et jaune de l'atténuateur et de la ligne coplanaire; on constate qu'aux puissances d'entrée faibles, l'écart entre elle est faible (0,022dB); cet écart se réduit d'avantage quand on évolue vers des puissances d'entrée plus importantes.

La courbe orange (S_{21} du comparateur adapté), permet d'affirmer sans ambiguïté que le décrochage observé est dû au basculement de la jonction Josephson lorsqu'on atteint la puissance seuil du comparateur.

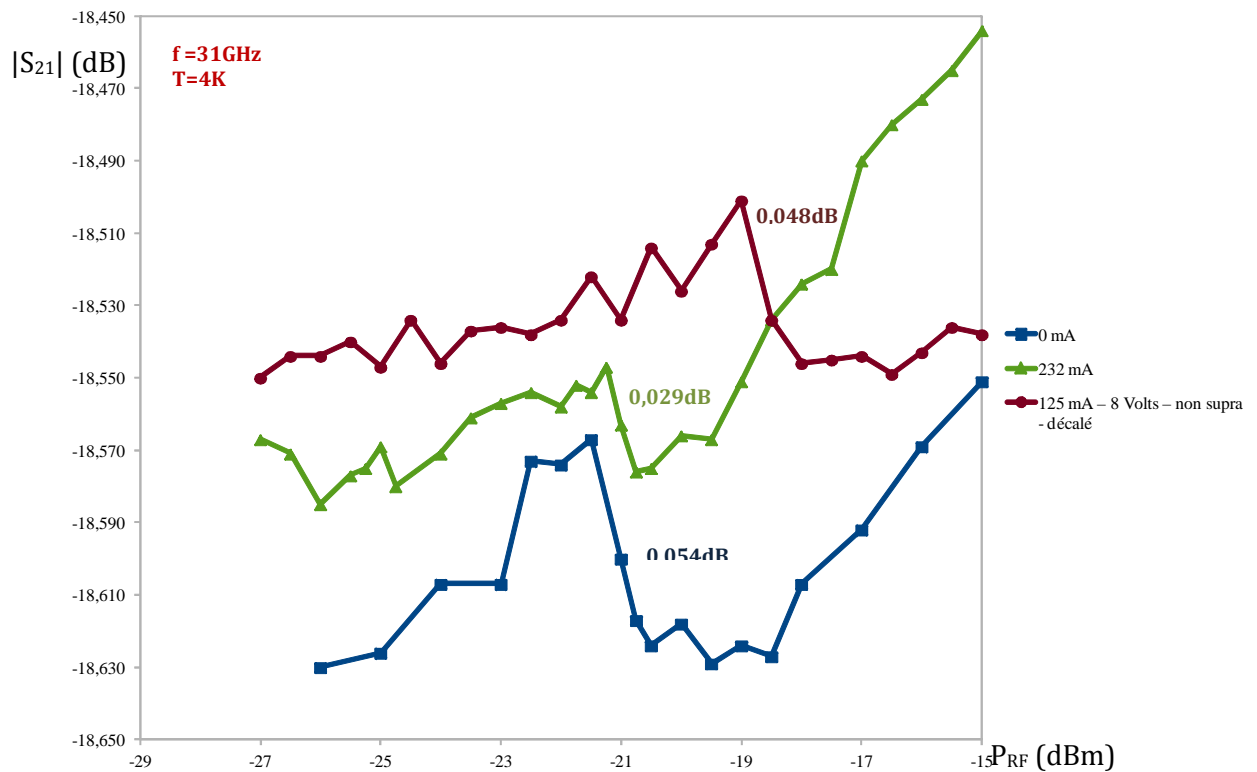


Figure IV.55: Evolution du module de S_{21} du comparateur à froid en fonction de la puissance d'entrée pour une fréquence fixée à 31GHz et pour plusieurs valeurs de la source de courant continu.

En bleu, la courbe représente l'évolution du module du coefficient de transmission en fonction de la puissance d'entrée présenté dans la figure IV.52-a).

Sur la courbe de couleur verte, on considère une source de courant continu, modélisant le courant induit par le champ magnétique sur toutes les autres parois de la ligne coplanaire à l'exception de la piste conductrice centrale; on trace l'évolution du module du coefficient de transmission du comparateur en fonction de la somme du courant (232mA) de la source continue et de la puissance injectée en entrée.

Sur la courbe de couleur marron, on considère que la source continue placée à l'entrée du comparateur génère un courant de 125mA; on dégrade la supraconductivité au niveau de la puce en faisant arriver un champ magnétique élevé au-dessus; la résistance équivalente de la ligne vaut maintenant 64Ω . On regarde l'évolution du coefficient de transmission S_{21} du comparateur en fonction de la superposition des différentes sources placées à l'entrée. On a un décrochage $\Delta S_{21} = 0,048\text{ dB}$ autour de -18 dBm ; en outre, la remontée de S_{21} dans la plage $-18\text{ dBm} \dots -7\text{ dBm}$ est moins importante, ce qui indique que cet effet est lié à l'état supraconducteur de la ligne primaire.

Pour les courbes bleue et verte, on observe que pour toutes les deux, on atteint le seuil de basculement au même moment (entre -22 dBm et -20 dBm); mais, à cause de la source de courant continu rajoutée à l'entrée (courbe verte), le décrochage du coefficient de transmission S_{21} est moins important ($\Delta S_{21} = 0,029\text{ dB}$) que dans le cas où l'on a pas source continue à l'entrée ($\Delta S_{21} = 0,054\text{ dB}$).

Conclusion et perspectives

Comme nous l'avons décrit dans ce manuscrit, les circuits électroniques élaborés avec la logique RSFQ présentent des performances largement supérieures, comparées aux circuits électroniques conçus avec la technologie semi-conductrice. Parmi celles-ci, on note la fréquence d'échantillonnage qui peut aller jusqu'à quelques centaines de Gigahertz, une dissipation d'énergie très faible et un rapport signal sur bruit important. Ces éléments caractéristiques seront d'un apport considérable dans le fonctionnement des convertisseurs analogiques numériques supraconducteurs.

Pendant cette thèse, notre étude a porté sur l'analyse d'une nouvelle architecture pipeline de convertisseur analogique numérique supraconducteur. Ce convertisseur codera un signal analogique transposé par modulation à une fréquence porteuse de 30 GHz ; le choix de cette architecture vient du fait qu'elle permet de générer simultanément à chaque coup d'horloge, N bits avec seulement N comparateurs d'une part, et permet également d'atteindre un bon rapport signal sur bruit dans la bande de fréquence qui nous intéresse.

Dans le chapitre I, nous avons rappelé quelques généralités sur l'électronique supraconductrice et nous avons décrit la jonction Josephson. Ensuite, nous avons présenté le SQUID, élément de base pour l'électronique RSFQ.

Dans le chapitre II, nous avons fait un état de l'art des différents types de convertisseurs analogiques numériques existant dans la littérature dans les technologies semi-conductrices et supraconductrices. Pour ce qui est de la technologie semi-conductrice, nous avons présenté le convertisseur à simple rampe, le convertisseur à double rampe, le convertisseur à approximations successives, le convertisseur flash, le convertisseur Sigma Delta, le convertisseur pipeline. Pour ce qui est de la technologie supraconductrice, nous avons présenté le convertisseur Flash, le convertisseur de comptage, le convertisseur à modulation-démodulation de phase, le convertisseur Delta, le convertisseur sigma-Delta. A la fin de chaque étude, nous avons établi un tableau récapitulant les principales caractéristiques de chacune des architectures abordées en l'occurrence le rapport signal sur bruit (SNR-dB), le SFDR-dB, la résolution et le nombre de bits effectifs (ENOB).

Dans le chapitre III, nous avons présenté les étapes de construction d'un étage comparateur du convertisseur ; en effet, nous sommes partis du principe de fonctionnement du SQUID décrit au chapitre I, pour rajouter la ligne de transmission qu'on a mutuellement couplé à ce SQUID. Le circuit étant élaboré, nous avons déterminé les expressions analytiques permettant d'établir d'une part, la condition d'adaptation du comparateur en entrée (i.e à la sortie du modulateur), et d'autre part, nous avons déterminé la condition de fonctionnement normal du comparateur ; en effet, nous avons établi une équation entre composants du comparateur qui assure que le basculement de la jonction du SQUID n'est causé que par le courant induit dans la boucle par le champ électromagnétique capté par celle-ci. Ces deux conditions étant établies, nous avons effectué des simulations du circuit du comparateur en régime temporel et fréquentiel pour optimiser la structure du comparateur.

Le chapitre IV a été consacré à la fabrication en technologie supraconductrice du convertisseur analogique numérique et à sa caractérisation. Partant du schéma du circuit d'un étage comparateur tel que présenté au chapitre 4, nous avons retenu trois dessins décrivant les différents composants constituant le schéma électrique du comparateur. Deux de ces dessins ont été développés en technologie supraconductrice à basse température critique et le dernier, en technologie supraconductrice à haute température critique. Nous avons montré qu'avec un bon coefficient de couplage entre la ligne de transmission ($K > 0,5$) et le SQUID, l'effet de soustraction

(i.e. la diminution de l'amplitude du signal analogique lors de la commutation de la jonction Josephson) augmente avec L_1 , l'inductance du bout de ligne de transmission. De plus, la réduction de L_2 , l'inductance représentant le bras du SQUID contribue grandement à obtenir ce résultat; en effet, nous avons montré par comparaison des résultats de simulation de ces circuits que, lorsqu'on atteint la condition de basculement de la jonction du SQUID, l'effet de soustraction du signal analogique se trouve plus important si on change la configuration en forme de «S+Z» (l'un opposé à l'autre) du SQUID, en une configuration en forme de E+I (cf. figure- conclusion 1).

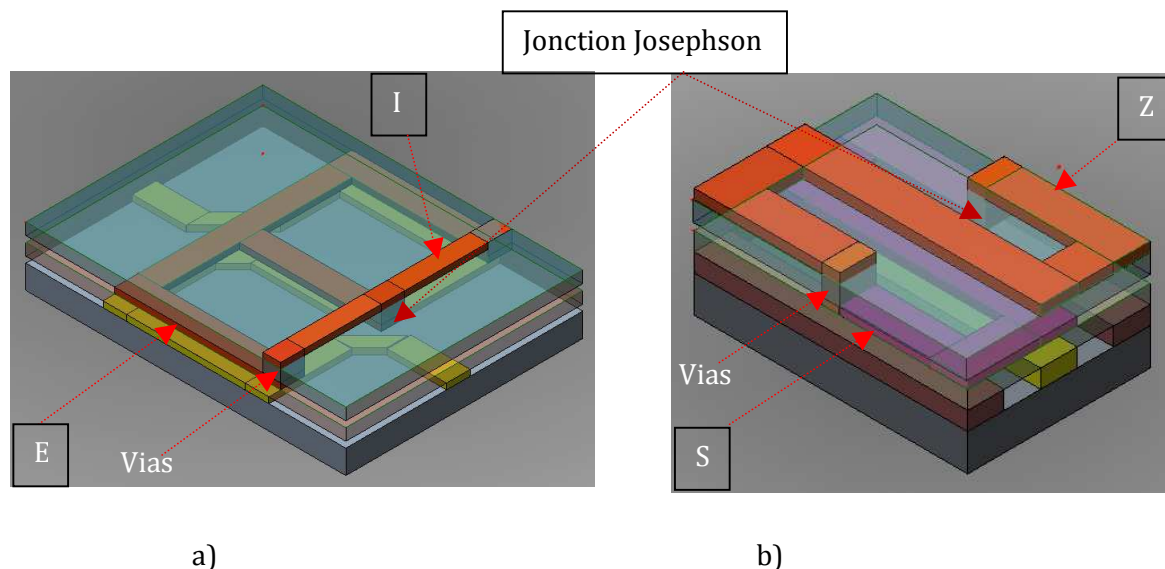


Figure-conclusion 1: Représentation des comparateurs avec boucle SQUID en forme de « E+I » et « S+Z » b), élaborés en technologie supraconductrice à basse température critique.

Pour ce qui est du circuit élaboré en technologie supraconductrice à haute température critique, nous avons montré qu'en optant pour une nouvelle structure de ligne de transmission, on arrive à avoir d'une part un bon couplage entre la ligne et le SQUID, d'autre part, l'effet de soustraction est également important au basculement de la jonction.

La caractérisation par mesures hyperfréquences n'a été effectuée que sur le comparateur avec boucle SQUID en forme de « S+Z ». Nous avons fait varier entre -37dBm et -7dBm, la puissance incidente dans le comparateur pour déterminer le seuil du comparateur, niveau correspondant à une diminution du coefficient de transmission S_{21} . On observe un effet de soustraction très faible (1%) autour de 24GHz pour un niveau de puissance d'entrée estimé à -18dBm, en accord avec les simulations si l'on admet des pertes d'insertion et de réflexion de 7dB. Cette faible soustraction est en accord avec les résultats théoriques obtenus lors de la simulation du même circuit avec soustraction d'amplitude de 1,5%.

Nous n'avons pu fabriquer faute de temps, le comparateur avec boucle en forme de E+I ; au vu des résultats satisfaisants obtenus par simulation de ce circuit, nous prévoyons des mesures hyperfréquences plus intéressantes. Il en est de même pour ce qui est du comparateur élaboré en technologie supraconductrice à haute température critique. D'autre part, les équations analytiques élaborées pour réaliser les conditions d'adaptation en entrée du convertisseur, et de soustraction maximum du signal analogique lors de la commutation de la jonction du SQUID pourront servir à cascader les autres étages comparateurs qui constituent le convertisseur.

Annexe I. Ligne de transmission

A. Conception et modélisation de la ligne de transmission

Cette partie est consacrée à l'étude portant sur les caractéristiques des différentes structures de lignes de transmission qui existent dans la littérature ; ce travail nous permettra de décrire la ligne de transmission idéale avec laquelle nous construirons plus tard le convertisseur analogique numérique à architecture pipeline, adapté à une charge d'impédance 50Ω .

A.1. Paramètres modélisant la ligne

Une ligne de transmission peut être caractérisée soit par ses paramètres primaires soit par ses paramètres secondaires.

A.1.1. Paramètres primaires

Ce sont les paramètres physiques utilisés pour décrire le tronçon de ligne de transmission, qui est utilisé dans l'élaboration du comparateur (cf. troisième partie) ; il s'agit de R , L , C , G respectivement la résistance, l'inductance, la capacité et la conductance linéiques du tronçon de ligne. A partir de ces paramètres, on définit deux nouvelles grandeurs physiques de la ligne à savoir son impédance linéique $Z = R + j\omega L$ et son admittance linéique $Y = G + j\omega C$.

A.1.2. Paramètres secondaires

Les paramètres secondaires encore appelés paramètres électriques sont constitués de la constante de propagation γ et de l'impédance caractéristique Z_c de la ligne de la ligne de transmission. On définit $\gamma = \sqrt{ZY} = \alpha + j\beta$, où α est la constante d'affaiblissement (en Neper ou dB/m), β est la constante de phase (en radian par mètre).

$$\begin{aligned} \text{On écrit : } \quad \gamma^2 &= (\alpha^2 - \beta^2) + 2j\alpha\beta = (R + j\omega L)(G + j\omega C) \\ \alpha^2 - \beta^2 &= RG - \omega^2 LC \\ 2\alpha\beta &= \omega(LG + RC) \end{aligned}$$

$$\text{D'où } \alpha = \sqrt{\frac{1}{2} \left[\sqrt{(R^2 + \omega^2 L^2)(G^2 + \omega^2 C^2)} + (RG - \omega^2 LC) \right]} \quad (\text{A.1})$$

$$\beta = \sqrt{\frac{1}{2} \left[\sqrt{(R^2 + \omega^2 L^2)(G^2 + \omega^2 C^2)} - (RG - \omega^2 LC) \right]} \quad (\text{A.2})$$

L'impédance caractéristique s'écrit :

$$Z_c = \sqrt{\frac{Z}{Y}} = \sqrt{\frac{R + j\omega L}{G + j\omega C}} \quad (\text{A.3})$$

A.1.3. Cas particulier : Lignes sans pertes

Lignes sans pertes signifie qu'on supprime tout composant qui dissipe de l'énergie c'est-à-dire :

$$R = G = 0$$

$$(A.2), \quad (A.3) \rightarrow \alpha = 0, \text{ et } \beta = \omega\sqrt{LC} \quad (A.4)$$

$$V_\phi = \frac{\omega}{\beta} = \frac{1}{\sqrt{LC}} = \text{Constante} \quad (A.5)$$

et $Z_c = \sqrt{\frac{L}{C}}$ est réelle. (A.6)

A.1.4. Cas des lignes avec faibles pertes

Les paramètres impédance Z et admittance Y définis ci-dessus s'écrivent :

$$Z = R + j\omega L \text{ avec } R \ll \omega L$$

$$Y = G + j\omega C \text{ avec } G \ll \omega C$$

A.1.5. Détermination de la constante de propagation γ .

$$\begin{aligned} \gamma &= \sqrt{ZY} = \sqrt{j\omega L \left(1 + \frac{R}{j\omega L}\right) j\omega C \left(1 + \frac{G}{j\omega C}\right)} \\ &= j\omega\sqrt{LC} \left[1 + \frac{j}{2} \left(\frac{R}{\omega L} + \frac{G}{\omega C}\right)\right] \end{aligned} \quad (A.7)$$

Ce qui conduit aux expressions scalaires au 1^{er} ordre:

$$\alpha \approx \frac{1}{2} \sqrt{LC} \left(\frac{R}{L} + \frac{G}{C}\right) \quad \text{est indépendant de la fréquence} \quad (A.8)$$

$$\beta \approx \omega\sqrt{LC} \quad (A.9)$$

Donc V_ϕ est indépendant de la fréquence.

A.1.6. Détermination de l'impédance caractéristique Z_c

On avait défini $Z_c = \sqrt{\frac{Z}{Y}} = \sqrt{\frac{L}{C}} \sqrt{\frac{1 + (R/j\omega L)}{1 + (G/j\omega C)}}$ (A.10)

$$\approx \sqrt{\frac{L}{C}} \left(1 + \frac{R}{2j\omega L} - \frac{G}{2j\omega C}\right)$$

Et donc, au 1^{er} ordre $Z_c \approx \sqrt{\frac{L}{C}} \left(1 - \frac{j}{2\omega} \left(\frac{R}{L} - \frac{G}{C}\right)\right)$ (A.11)

A.2. Approches analytiques selon la structure de ligne de transmission

Parmi les différents modèles de lignes que nous avons étudiés, nous nous sommes intéressés à trois structures principalement utilisées pour la réalisation des MMIC (Monolithic Microwave Integrated Circuits) à savoir : la ligne microruban, la ligne à fente et la ligne coplanaire [12].

L'approche analytique sert à faire un premier dimensionnement qui sera ensuite optimisé par une modélisation plus complète (avec le logiciel Sonnet); nous présentons maintenant les caractéristiques des trois types de ligne de transmission ci-dessus cités, ainsi que les critères de sélection pour notre application.

A.2.1. La ligne microruban

Elle est constituée d'un ruban conducteur placé sur une des faces d'un matériau diélectrique dont l'autre supporte un plan de masse (figure A.1). Les nombreuses études ont montré que l'onde qui s'y propage est en mode quasi TEM (Transverse Électromagnétique), ce qui signifie que les champs électrique et magnétique sont tous les deux perpendiculaires à l'axe de propagation de l'onde.

Quand on observe la coupe transversale de la ligne microruban (cf figure A.2-a), on voit que les lignes de champ magnétique sont concentrées dans le diélectrique, zone située entre la ligne métallisée et le plan de masse; une faible portion de champ va se retrouver au contact de l'air dans la partie située au dessus du substrat; une répartition presque identique du champ électromagnétique est également observée sur la figure A.2-b.

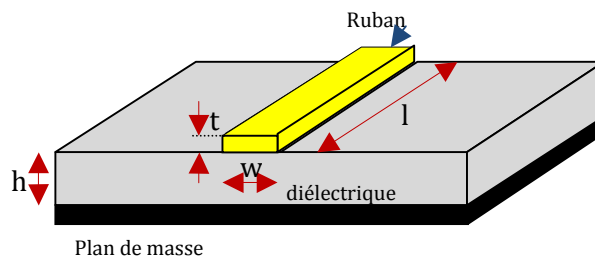


Figure A.1: Ligne microruban.

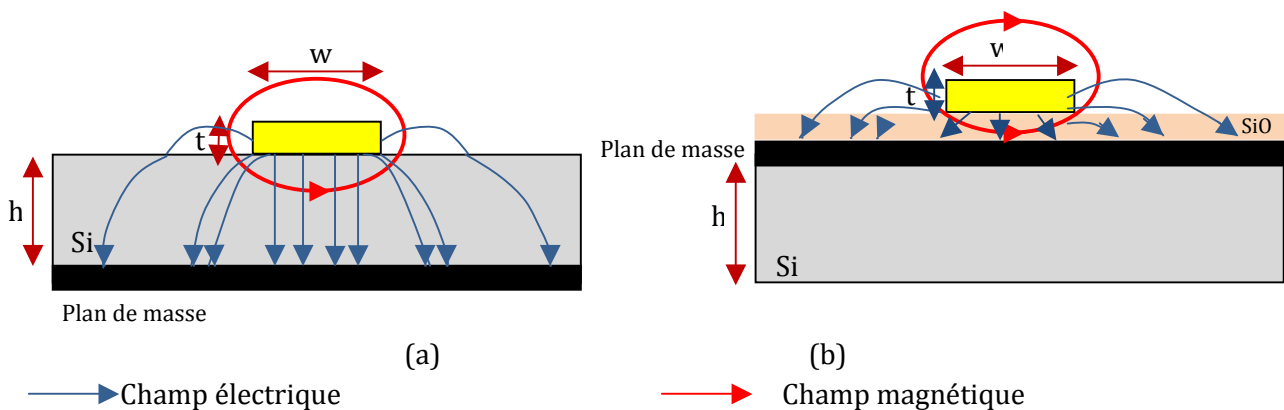


Figure A.2: Coupe transversale de la ligne microruban (a) le plan de masse est sur la face opposée du diélectrique, (b) le plan de masse remonté au dessus du substrat.

Cette configuration de ligne microruban a l'avantage qu'en techno, on ait plus besoin de faire des trous ou des fentes métalliques dans le diélectrique pour aller se connecter au plan de masse; de plus, cette structure de ligne a un faible coût de fabrication, et offre une possibilité d'intégration simple des composants passifs et actifs; son inconvénient majeur est qu'il est difficile de réaliser ligne d'impédance caractéristique de 50Ω . Cette ligne est utilisée pour des applications monolithiques et est adaptée pour une implémentation série d'éléments (composants).

- w : Largeur de la piste
t : Epaisseur de la piste
h : Epaisseur du diélectrique
 ϵ_r : Constante diélectrique du matériau isolant

A.2.1.1. Equations analytiques

Les formules les plus précises donnant l'impédance caractéristique de la ligne en fonction des paramètres géométriques et de la permittivité diélectrique, furent écrites par les chercheurs E.O Hammerstad [1], Wheeler [2,3], et Schneider [4].

Considérant que l'épaisseur de la piste est très petite ($t/h < 0,005$), on distinguera deux cas en fonction de la valeur que prendra le rapport w/h :

Pour $w/h < 1$

$$Z_C = \frac{60}{\sqrt{\epsilon_{\text{eff}}}} \ln\left(\frac{8h}{w} + \frac{w}{4h}\right) \quad (\text{A.12})$$

Avec

$$\epsilon_{\text{eff}} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \left[\frac{1}{\sqrt{\left(1 + 12 \frac{h}{w}\right)}} + 0,04 \left(1 - \frac{w}{h}\right)^2 \right]$$

Pour $w/h > 1$

$$Z_C = \frac{120 \text{ p}}{\sqrt{\epsilon_{\text{eff}} \left[\frac{w}{h} + 1,393 + 0,667 \ln\left(\frac{w}{h} + 1,444\right) \right]}} \quad (\text{A.13})$$

Avec

$$\epsilon_{\text{eff}} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \left(1 + 12 \frac{h}{w}\right)^{-\frac{1}{2}}$$

A l'inverse, si connaît la valeur Z_C , on peut déterminer les dimensions géométriques de la ligne :

Pour $w/h < 2$

$$\frac{w}{h} = 4 \left[\frac{1}{2} e^A - e^{-A} \right]^{-1} \quad (\text{A.14})$$

Avec $A = \pi \sqrt{2(\epsilon_r + 1)} \frac{Z_C}{120\pi} + \frac{\epsilon_r - 1}{\epsilon_r + 1} \left(0,23 + \frac{0,11}{\epsilon_r}\right)$

Pour $w/h > 2$

$$\frac{w}{h} = \frac{\epsilon_r - 1}{\pi \epsilon_r} \left[\ln(B - 1) + 0,39 - \frac{0,61}{\epsilon_r} \right] + \frac{2}{\pi} [B - 1 - \ln(2B - 1)] \quad (\text{A.15})$$

Avec $B = \frac{60\pi^2}{\sqrt{\epsilon_r} Z_C}$

A.2.1.2. Coefficient de vitesse d'un microruban

Dans la ligne microruban la vitesse de propagation de l'onde dépend du matériau isolant utilisé. Cette vitesse est inférieure à la vitesse de propagation de l'onde dans l'air :

$$v_{\text{prop}} = \frac{c}{\sqrt{\epsilon_{\text{eff}}}} \quad \text{où } c \text{ est la vitesse de la lumière.} \quad (\text{A.16})$$

Il vient donc que la longueur d'onde guidée λ_g dans la ligne microruban est plus petite que la longueur d'onde dans l'air λ_0 :

On a $\lambda_g = \frac{1}{\sqrt{\epsilon_{\text{eff}}}} \lambda_0$ où $\frac{1}{\sqrt{\epsilon_{\text{eff}}}}$ est le coefficient de vitesse. (A.17)

Le coefficient de vitesse dépend de ϵ_{eff} , permittivité effective et il dépend également les dimensions géométriques de la ligne microruban.

A.2.2. La ligne de transmission coplanaire

Depuis sa découverte en 1969 [5] par Wen, les lignes coplanaire connaissent une utilisation croissante dans différents domaines d'applications hautes fréquences et en particulier, pour la réalisation des circuits intégrés monolithiques micro-ondes.

A la différence de la ligne microruban, dans la ligne coplanaire (cf. figure A.3), les conducteurs et les plans de masse se trouvent sur un même plan ; on y distingue un conducteur central de largeur « w », et deux plans de masse distants de « s » du conducteur métallique central. Le conducteur, les plans de masse ont une épaisseur « t » et, sont déposés sur un substrat diélectrique de hauteur « h » de permittivité diélectrique relative ϵ_r . Comme dans le cas de la ligne microruban, cette structure ne peut que guider une onde électromagnétique en mode quasi-TEM sur une large bande de fréquence.

Comparée à la ligne microruban, la ligne coplanaire est moins dispersive à haute fréquence ; elle est plus adaptée à une connexion d'éléments série ou parallèles simple autour de la piste centrale ; du point de vue technologie de fabrication, il est plus souhaitable de connecter les composants sur une masse situé le même plan que la piste conductrice (cf. figure A.3), que d'avoir à creuser des trous de traversée métallisés pour atteindre la même masse sur la face opposée du substrat.

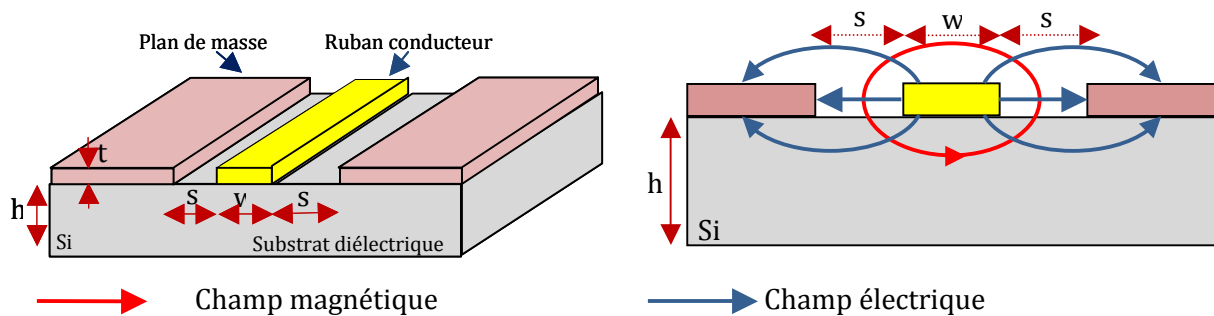


Figure A.3: Ligne de transmission coplanaire, champ électrique et magnétique.

A.2.2.1. Equations analytiques

Les expressions des paramètres de la ligne ne sont exactes que pour une ligne coplanaire idéalement d'épaisseur de substrat « h » infinie, d'épaisseur de métallisation « t » nulle et de largeur des plans de masse « l_m » infinie.

Posons:

$$k_1 = \frac{w}{d}, \text{ avec } d = w + 2s$$

$$k_2 = \frac{\sinh\left(\frac{\pi w}{4h}\right)}{\sinh\left(\frac{\pi d}{4h}\right)}$$

La modélisation quasi statique obtenue par transformation conforme donne les résultats suivants [1,6].

$$\text{Pour } 0 \leq k \leq \frac{1}{\sqrt{2}},$$

$$\frac{K(k)}{K'(k)} \approx \frac{\pi}{\ln\left(2 \cdot \frac{1 + \sqrt{k'}}{1 - \sqrt{k'}}\right)} \quad \text{Avec } k' = \sqrt{1 - k^2} \quad (\text{A.18})$$

K et K' sont des fonctions intégrales elliptiques complètes de première

$$\text{Pour } \frac{1}{\sqrt{2}} \leq k \leq 1, \quad \frac{K(k)}{K'(k)} \approx \frac{\ln\left(2 \cdot \frac{1 + \sqrt{k}}{1 - \sqrt{k}}\right)}{\pi} \quad (\text{A.19})$$

La permittivité effective est donnée par :

$$\epsilon_{\text{eff}} = 1 + \frac{\epsilon_r - 1}{2} \frac{K(k_2).K'(k_1)}{K'(k_2).K(k_1)}$$

Et l'impédance caractéristique :

$$Z_c = \frac{Z_{\text{vide}}}{4 \sqrt{\epsilon_{\text{eff}}}} \frac{K'(k_1)}{K(k_1)} \quad \text{avec } Z_{\text{vide}} = \sqrt{\frac{\mu_0}{\epsilon_0}} = 377 \, \Omega \quad (\text{A.20})$$

L'étude comparative effectuée entre les deux modèles de lignes ci-dessus décrites, nous a permis de choisir la ligne de transmission coplanaire pour élaborer le comparateur (la ligne à fente a été envisagée pour la technologie HTc).

Deux éléments en particuliers ont motivé ce choix à savoir: la symétrie de répartition du champ électromagnétique autour de la piste centrale, Z_c la facilité de connexion de composants séries et parallèles ; dans les sous chapitres qui suivent, nous allons présenter les différentes étapes de conception du comparateur supraconducteur, basse température et haute température critique.

A.2.3. La ligne à fente

C'est une ligne de transmission planaire étudiée depuis les années 60. A cause de son rayonnement électromagnétique élevé, il n'est pas intéressant de l'utiliser en tant que ligne. Toutefois, il est possible de limiter ce rayonnement électromagnétique en confinant la ligne entre deux substrats diélectriques, ce qui permet de l'utiliser en tant que ligne de transmission. En conséquence elle est plus souvent utilisée comme source de rayonnement que comme ligne de transmission.

La ligne à fente est faite d'une fente dans le plan de masse ; le champ électrique est transverse à la ligne ; ainsi le mode principal de transmission de cette ligne est le mode transverse électrique ; ce mode n'étant pas compatible avec l'approche quasi-statique, on utilisera donc un modèle dynamique en fonction de la fréquence.

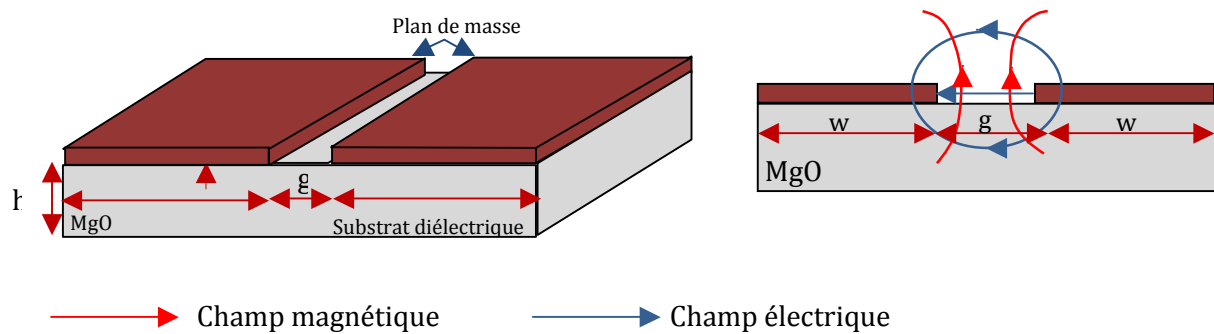


Figure A. 4: Ligne à fente, champ électrique et magnétique.

La ligne à fente représente le complémentaire de la ligne coplanaire; elle est facile à mettre en œuvre et, elle est plus adaptée aux applications simples et multicouches ; on peut s'en servir pour élaborer des dispositifs disposés à fonctionner dans de bandes de fréquences allant de l'ordre du gigahertz à quelques dizaines de gigahertz.

S'agissant des méthodes de modélisation de la ligne à fente, la méthode de la résonance transverse proposée par Cohn [7] est l'approche la plus adaptée à notre étude. Cette méthode permet de tenir compte du rayonnement électromagnétique de la ligne à fente et de construire sur un abaque des courbes donnant la constante diélectrique effective ou le rapport de la longueur d'onde guidée sur la longueur d'onde dans le vide λ_g/λ_0 , ou encore l'impédance caractéristique Z_c en fonction de la fréquence ; ces courbes sont paramétrées par le rapport w/h ou encore h/λ_0 .

La figure A.5 présente l'abaque pour un substrat d'alumine de constante diélectrique $\epsilon_r = 9,6$ en configuration simple couche [1]:

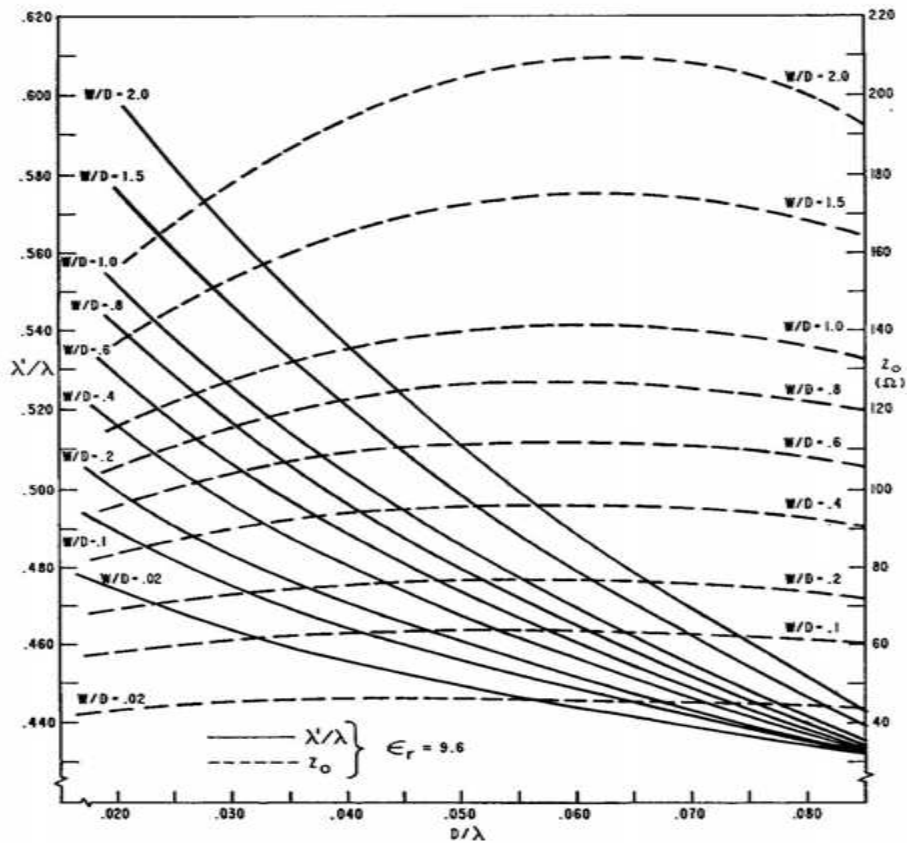


Figure A.5: Abaque permettant de caractériser une ligne à fente sur un substrat de constante diélectrique $\epsilon_r = 9,6$.

A.2.4. Tableau récapitulatif des lignes micro ruban et coplanaire

Ligne micro ruban	Ligne coplanaire
Mode dominant : TEM	Mode dominant : TEM
Le conducteur de signal est sur l'une des faces du substrat et le plan de masse sur la face opposée	Tous les conducteurs sont sur le même plan qui est l'une des faces du substrat diélectrique
Adaptée uniquement à l'implémentation série des composants	Adaptée à l'implémentation séries et parallèles des composants
Nécessité de percer des trous ou des fentes métallisés dans le substrat pour établir les contacts au plan de masse	Les contacts au plan de masse se font sur le même plan et donc, il n'est pas nécessaire de faire des trous
	Dispersion faible à haute fréquence

Tableau A-1: Eléments caractéristiques des lignes micro ruban et coplanaire.

References

- [1] E. O. Hammerstad., « Equations for microstrip Circuit Design, » *Proc. European Microwave Cond.*, pp. 268-272. 1975.
- [2] H. A. Wheeler., "Transmission Line Properties of Parallel Strip Separated by Dielectric Sheet," *IEEE Trans.*, vol. *MTT-13*, pp. 172-185. 1965.
- [3] H. A. Wheeler., "Transmission Line Properties of Strip on a Dielectric Sheet on a Plane," *IEEE Trans.*, vol. *MTT-25*, pp. 631-647. 1977.
- [4] M. V. Schneider., "Microstrip Lines for Microwave Integrated Circuits," *B.S.T.J.*, vol. 48, pp. 1422-1444. 1969.

- [5] C. P. Wen, "Coplanar Waveguide: A Surface Strip Transmission Line Suitable for Non-Reciprocal Gyromagnetic Device Application," *IEEE Trans.*, vol. MTT-17, pp. 1087-1090. 1969.
- [6] M. E. Davis, et al., "Finite-Boundary Corrections to the Coplanar Waveguide Analysis," *IEEE Trans.*, vol. MTT-23, pp. 594-596.
- [7] S. B. Cohn, "Slotline Field Components," *IEEE Trans.*, vol. MTT-20, pp. 172-174. 1972.
- [8] J. B. Knorr, "Slotline Transitions," *IEEE Trans.*, vol. MTT-22, pp. 548-554. 1974.
- [9] C. P. Wen, "Coplanar-Waveguide Directional Couplers," *IEEE Trans.*, vol. MTT-18, pp. 318-322. 1970.
- [10] P. A. Dupuis, and C. K. Campbell, "Characteristic Impedance of Surface-Strip Coplanar Waveguides," *Electron. Lett.*, vol.9 pp. 354-355. 1973.
- [11] Y. Fujiki, "Higher-Order Modes in Coplanar-Type Transmission Lines," *Electronics and Comm. In Japan*, vol.58-B, pp. 74-80. 1975.
- [12] K. C. Gupta, R. Garg, and I.J., "Microstrip Lines and Slotlines," *Artrch House, Inc.*, 1979.
- [13] T. C. Edwards, "Foundations of Microstrip Circuit Design," *John Wiley & Son.* 1981.
- [14] K. Reinmut, Hoffman, "Handbook of Microwave Integrated Circuits," *Artech House, Inc.*, 1987.
- [15] J. B. Knorr and K. D. Kuchler, "Analysis of Coupled Slots and Coplanar Strips on Dielectric Substrate" *IEEE Trans. on Microwave Theory Techn*, Vol.-23, pp.541-548. July 1975.

Annexe II. Publication et liste des conférences.

Publication

J.R. Ngankio-Njila, D-G. Crété, J-C. Mage, B. Marcilhac and P. Febvre "Concept of Superconducting comparator for Pipeline A/D Converter", *IEEE Transactions on Applied Superconductivity*, Vol.21, NO.3, JUNE 2011.

Conférences

Présentation d'un poster "Superconducting comparator for an analogue-to-digital converter with a pipeline architecture", à la conférence ASC (Applied Superconductivity Conference), Washington 2010.

22-23 octobre 2010, présentation orale sur les premiers résultats de mes travaux de thèse, « comparateur pour architecture pipeline de convertisseur analogique numérique » au workshop *Fluxonics S-PULSE*, organisé à Chambéry. Thème : apport expérimental dédié aux circuits électroniques élaborés avec la logique RSFQ.

20-23 septembre 2009, présentation d'un poster sur « l'analyse d'une architecture pipeline de convertisseur analogique numérique » à la conférence internationale *EUROFLUX2009*. Thème : from devices to circuits and systems.

Concept of Superconducting Comparator for Pipeline A/D Converter

J. R. Ngankio-Njila, D-G. Cr  t  , J-C. Mage *Member IEEE*, B. Marcilhac, and P. Febvre *Member IEEE*

Abstract— This paper presents the design, simulation of performance, and layout of a one-bit comparator for a pipeline analog-to-digital converter. It has been designed for the low critical temperature technology of the European Fluxonics Foundry and the part excluding the digital readout has been fabricated. Simulation shows that the incoming signal amplitude is reduced by a nearly constant amount above the threshold of the comparator, which is seen as a decrease of about 38 % of the power transmission coefficient at the carrier frequency.

Index Terms— Analog-to-digital converter, comparator, pipeline ADC, single-flux quantum, superconducting quantum interference device.

I. INTRODUCTION

IN order to answer the growing demand in terms of quality and quantity of digital data, numerous building blocks of analogue and digital superconductive circuits have been elaborated with ever-growing complexity. Among these, analog-to-digital converters (ADC) find applications in the fields of electronic warfare, radars, and ground- and space-based telecommunications. Up to now, several architectures of ADCs have been developed for sampling frequencies up to 100 GHz. These architectures exploit the properties of Josephson junctions or Superconducting Quantum Interference Devices (SQUIDs) to perform the conversion, mainly associated with Rapid Single Flux Quantum (RSFQ) digital processing. As examples, we can mention the counting ADC [1], [2], the flash ADC [3], [4], the Σ - Δ ADC [4], [8], and the phase modulation ADC [9]. The flash ADC has the highest sampling rate, but is limited by distortion and dynamic hysteresis for which Maruyama *et al.* [3] propose a solution.

We propose a new concept of comparator for ADC applicable to high critical temperature superconductors ($T_c=90$ K), which combines potential advantages of a high sampling rate, approaching half the plasma frequency of the Josephson junction, and of overlapping conversion,

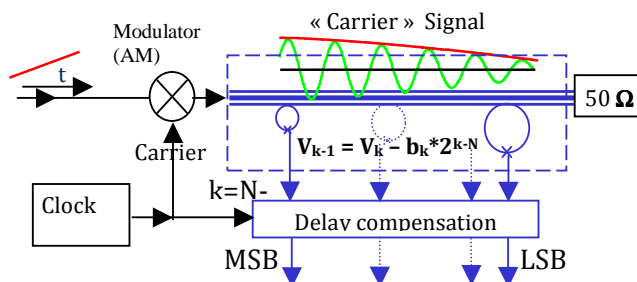


Fig. 1. Block diagram of the converter. V_k is the input voltage for the comparator generating bit b_k .

originating from the pipeline architecture. This comparator is different from the usual RSFQ current comparator involving 2 Josephson junctions. To the best of our knowledge, this is the first time a comparator for pipeline ADC is proposed with superconductive electronics. In this paper, we present the concept of the architecture and the design of the basic comparator.

II. PRINCIPLE

A SQUID coupled to a transmission line reacts to an excitation with sufficient amplitude by a 2π -rotation of the Josephson junction phase. This circuit can be used as a comparator for pipeline conversion. Indeed, on one hand, this possible phase rotation is the binary information associated with an SFQ pulse across the Josephson junction terminals, and on the other hand, the signal transmitted to the next comparator is reduced by an amount associated with one magnetic flux quantum due to the phase rotation effect. As only positive SFQ pulses will be used for coding, the comparator will be considered as idle during negative alternances.

III. IMPLEMENTATION

Fig. 1 illustrates the architecture of the pipeline converter: it is basically a transmission line, magnetically coupled to N rf-SQUIDs. In a first step the analogue signal to be converted from baseband is transferred on a carrier with frequency f_0 with a modulator. This carrier frequency is used as the sampling frequency of the converter, shown in the dashed box of Fig. 1.

The pipeline converter is made of a series of rf-SQUID comparators placed in cascade along a transmission line that carries the modulated signal. The phase of each comparator Josephson junction can occasionally rotate by a quantized

Manuscript received 03 August 2010; accepted December 20, 2010. Date of publication February 14, 2011; date of current version May 27, 2011. This work was supported in part by S-PULSE EC contract 215297.

J. R. Ngankio-Njila, D-G. Cr  t  , J-C. Mage and B. Marcilhac are with the Unit   Mixte de Physique CNRS / THALES, 91767 Palaiseau, France (e-mail: denis.crete@thalesgroup.com).

P. Febvre is with IMEP-LAHC, CNRS UMR 5130, Universit   de Savoie, 73376 Le Bourget du Lac, France (e-mail: pascal.febvre@univ-savoie.fr).

Color versions of one or more of the figures in this paper are available online at <http://ieeexplore.ieee.org>.

Digital Object Identifier 10.1109/TASC.2011.2104933

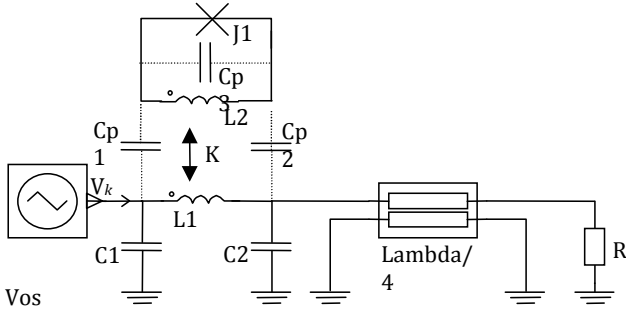


Fig. 2. Electrical circuit of the basic comparator together with V_{0s} generating the incident wave of amplitude V_k and a load resistor R .

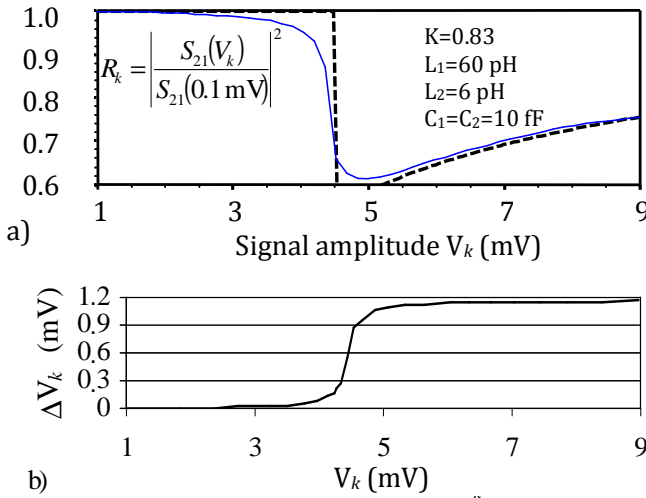


Fig. 3. Analysis of the output signal at fundamental frequency: a) dependence on the modulated signal amplitude V_k of the power transmission coefficient, normalized to its value at low signal amplitude (solid line); dashed line is the expectation for a sharp threshold: it highlights the rounding at the threshold. b) Subtraction effect above the threshold of the comparator.

amount of 2π , depending on the signal amplitude at the location of the rf-SQUID comparator.

The electrical circuit of the elementary comparator (of index k , cf. Fig. 1) is shown in Fig. 2 with the oscillator V_{0s} generating the signal V_k at the comparator input and a load to model the downstream part of the ADC. The load of the upstream part is included as the oscillator internal impedance. The transmission line is modeled with C_1 , C_2 , L_1 , and a quarter-wavelength section, whose length provides a propagation delay to the next comparator to control interference: when the latter switches, a perturbation reaches the former comparator only during its idle state. The rf-SQUID is made by junction J_1 and inductance L_2 , forming with L_1 a transformer with coupling coefficient K . The capacitances C_{p1} , C_{p2} , and C_{p3} are parasitic capacitances.

The signal V_{k-1} transmitted along the line is the residue of the modulated signal. In this non-linear process, the mutual coupling of the rf-SQUID with the transmission line feeds back the non-linear behavior which appears as a drop of the transmission coefficient when the input signal amplitude is above the threshold of the comparator (cf. Fig. 3).

A proper sequence of threshold levels for the cascade of comparators reduces the signal amplitude below the lower

significant bit level before reaching the 50Ω termination. At this point, all the binary digits of the code have been generated. An RSFQ read-out circuit can be used to build the binary code of the analogue signal: it consists of a synchronization stage, shift registers to compensate for the propagation delays along the transmission line, and a correction circuit.

IV. SIMULATION

We have simulated the circuit of Fig. 2 with APLAC[®], with all parasitic capacitances set to 0. The result of optimization

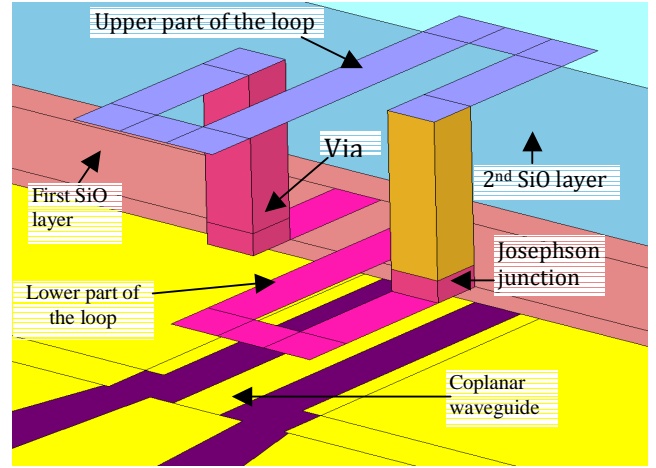


Fig. 4. SONNET[®] model for the comparator. The dielectric layers have been excavated for clarity.

for impedance matched with the largest possible subtraction effect is shown in Fig. 3. The solid curve of Fig. 3.a shows the evolution of R_k , ratio of the transmission coefficient $|S_{21}|^2$ measured for an input amplitude voltage V_k , to its value for a small amplitude (typically $V_k = 0.1$ mV). For low input signal amplitudes, R_k is close to 1. When the amplitude reaches the comparator threshold, at about 4.5 mV, the junction switches and leads to a 38 % decrease of R_k . Ideally, for a pipeline architecture, a 100 % decrease is necessary with threshold values in a geometric sequence with common ratio 0.5 [10]. However, this coding scheme can be modified, i.e. the decrease of R_k is not 100 %, provided more comparators are used and post-processing is done by an additional correction circuit. In the range from 5 to 9 mV, the amplitude of the carrier frequency signal is reduced by an amount ΔV_k , which is nearly constant (cf. Fig. 3.b) as required for a subtraction above the threshold of the comparator. The small variation of ΔV_k in this range can be corrected for by post-processing; the rounding at the threshold limits the resolution of the converter.

V. DESIGN

A one-bit comparator has been designed for niobium technology available at the FLUXONICS foundry [8] for operation with a sampling frequency of 30 GHz. We chose a coplanar waveguide (CPW) structure for the transmission line, with a 50Ω characteristic impedance. Compared to other geometries of transmission lines, it presents suitable ports for

TABLE I
CHARACTERISTICS OF THE MATCHING CIRCUIT.

	High -Z line	Low -Z line
Characteristic impedance	63 Ω	26 Ω
Effective relative permittivity	7.0	6.2
Width (M0/M1)	10 μm / -	10 μm / 46 μm
Length	456 μm	296 μm
CPW gap width	15 μm	15 μm

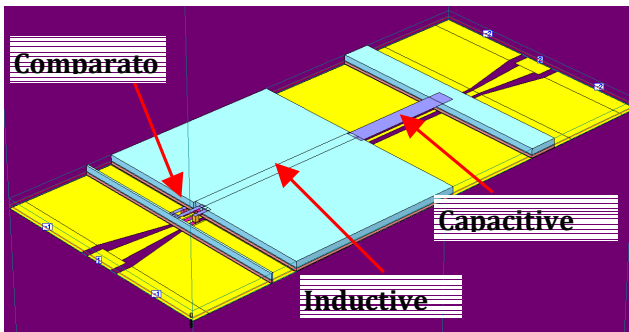


Fig. 5. Basic comparator of the pipeline architecture ADC with its matching circuit.

the probes of the network analyzer. The rf-SQUID loop is located above the CPW, with a “figure 8”-shape to obtain a sufficient mutual coupling. Fig. 4 shows an equivalent 3D representation of the structure: the CPW central conductor and loop strips are 10 μm wide; the loop dimensions are 80 μm (longitudinal) and 50 μm (transversal).

From SONNET simulations on a 3-port model (input, output, and Josephson junction port), we obtain the admittance matrix Y from which we extract the linear part of the electric circuit represented in Fig. 2. We derived the value for the coupling coefficient $K=0.83$. We extracted 10 fF for parasitic capacitances $Cp1$, $Cp2$ (representing the interaction between the transmission line and the rf-SQUID loop), and 16 fF for $Cp3$ representing the interaction between the “S”-shaped loop. These parasitic elements are indeed negligible compared to the surrounding impedances, as assumed for the results of Fig. 3. However, we note that the inductances are much larger than the optimum values, but our efforts to reduce inductances resulted in lower values of K .

Capacitance $C2$ has been shifted away from the comparator and its value modified to recover the matching condition, resulting in two sections of transmission lines with characteristics given in Table 1. The capacitive low impedance line is substituted for the capacitor $C2$. $M0$ refers to the lower superconducting layer (ground plane); $M1$ is the superconducting layer just above $M0$.

Fig. 5 presents a 3-dimensional view of the comparator with the matching circuit. We expect reflection coefficients less than -23 dB at the carrier frequency. The large capacitance of the matching circuit will prevent signals at harmonic frequencies from reaching neighboring comparators.

In order to have a full comparator, a binary output should be provided. This is a further step for which we propose the circuit of Fig. 6: a Josephson transmission line is used to read the phase shift across the SQUID Josephson junction. A buffer is made with $J5$: its bias insures that only SFQ pulses with single polarity propagate towards the output. Hence, a DC component appears at $V=\Phi_0 f_0$ when the comparator switches. This measurement will be used to characterize the gray zone of the comparator.

VI. FABRICATION

Several comparators have been fabricated at the Fluxonics Foundry of IPHT Jena with their standard process [11]. Fig. 7

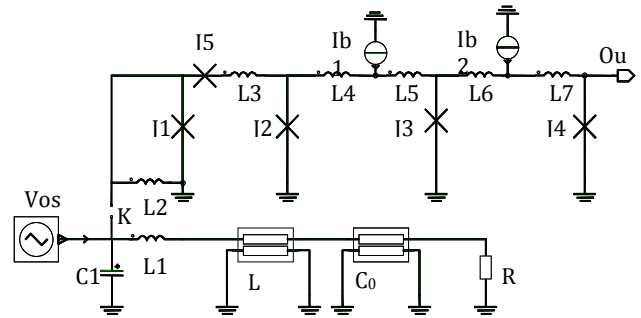


Fig. 6. Comparator with RFSQ pulse read-out circuit, C_0 is a distributed capacitor, $J2...J4$ is a Josephson transmission line, and $J5$, a buffer.

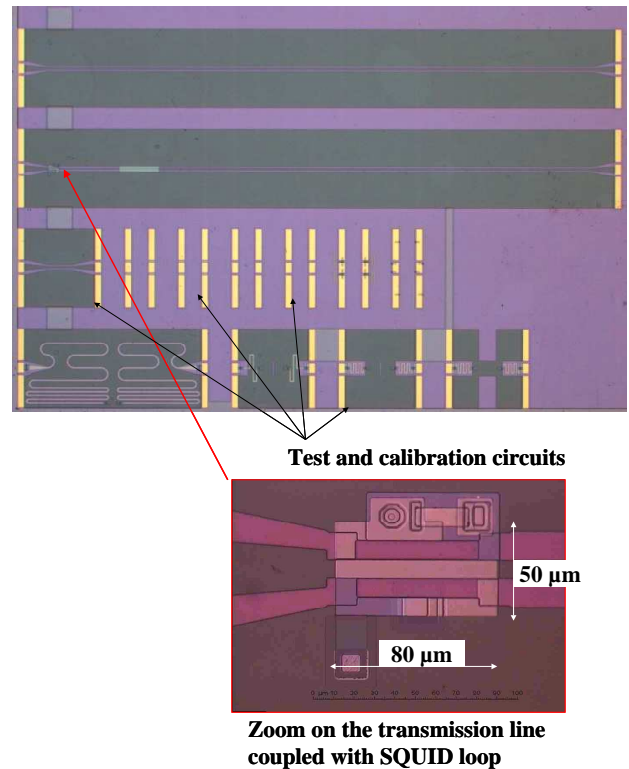


Fig. 7. Picture of the chip (top) and enlarged image of the comparator area (bottom).

shows a picture of the 5 mm × 5 mm chip containing one comparator and several test structures. The device at the top is a 50 Ω thru line for comparison. Right below is the same thru

line with the addition of the comparator and matching circuit. In the lower part are a shorter thru-line and several instances of open, short, and matched load for calibration of network analyzer. On the enlarged part of the figure, we see the comparator with the junction in the top part. As this circuit does not include any read-out circuit, diagnostic will be made by S-parameter measurements on a significant frequency range and on different comparator versions differing by the SQUID's Josephson junction size.

VII. CONCLUSION

Modeling of a comparator for a pipeline ADC indicates that good magnetic coupling can be expected between the transmission line used to propagate the residues, and the rf-SQUID comparators. Optimization of the comparator gives a subtraction effect of 38 %, which will require post-processing for error correction. Attention has been given to impedance matching in order to cascade comparators along the transmission so that the signal reflected by a stage does not influence the stage which precedes it. At last, the basic comparator of the pipeline ADC has been fabricated for testing the subtraction effect above the threshold of the comparator. In the near future, we plan to cascade 2 comparators including SFQ pulse readout circuits to actually prove the concept we present in this paper.

ACKNOWLEDGMENT

We thank J. Kunert and collaborators at IPHT Jena for device fabrication.

REFERENCES

- [1] D.L. Miller, J.X. Przybysz, J. Kang, C. A. Hamilton, D. M. Burnell "Josephson counting analog-to-digital converter," *IEEE Trans. Mag.*, vol. 27, no. 2, March 1991, pp. 2761-2764.
- [2] A.A. Booi, "Superconductive A/D conversion," M.S. thesis, Dept Appl. Phys., Low Temp. Group, Univ. of Twente, the Netherlands, Nov. 1991.
- [3] M. Maruyama, H. Suzuki, Y. Hashimoto, and M. Hidaka, "A Flash A/D Converter Using Complementarily Combined SQUIDS," *IEEE Trans. Appl. Superc.*, vol. 19, no. 3, June 2009, pp. 680-684.
- [4] O. A. Mukhanov, D. Gupta, A. M. Kadin, and V. K. Semenov, "Superconductor Analog-to-Digital Converters," *IEEE Trans. Appl. Superc.*, vol. 92, no. 10, October 2004, pp. 1564-1584
- [5] D. L. Miller, J.X. Przybysz, D. L. Meier, J. Kang, and A. H. Worsham, "Characterization of a Superconductive Sigma-Delta Analog to Digital Converter," *IEEE Trans. Appl. Superc.*, vol. 5, no. 2, June 1995, pp. 2453-2456.
- [6] F. Furuta, K. Saitoh, and K. Takagi, "Design of Front-End Circuit for Superconductive A/D Converter and Demonstration of Operation Up to 43 GHz," *IEEE Trans. Appl. Superc.*, vol. 14, no. 1, March 2004, pp. 40-45.
- [7] J. F. Bulzacchelli, H-S. Lee, J. A. Misewich, and M. B. Ketchen, "Superconducting Bandpass $\Delta\Sigma$ Modulator With 2.23-GHz Center Frequency and 42.6-GHz Sampling Rate," *IEEE J. Sol State Circ.*, Vol. 37, N. 12, 2002, p. 1695
- [8] Q. P. Herr, D. L. Miller, A. A. Pesetski, and J. X. Przybysz, "A Quantum-Accurate Two-Loop Data Converter," *IEEE Trans. Appl. Superc.*, Vol. 19, N 3, 2009, p. 676
- [9] S. V. Rylov, D. K. Brock, D. V. Gaidarenko, A. F. Kirichenko, and J. M. Vogt, V. K. Semenov, "High Resolution ADC Using Phase Modulation Demodulation Architecture," *IEEE Trans. Appl. Superc.*, vol. 9, no. 2, JUNE 1999, pp. 3016-3019.
- [10] *Data Conversion Handbook*, Analog Devices, ch.3, pp. 3.61-3.77. Available: http://www.analog.com/library/analogDialogue/archives/39-06/data_conversion_handbook.html.
- [11] Design Rules for Nb/Al₂O₃-Al/Nb process of Rapid Single Flux Quantum Fluxonics foundry at IPHT Jena, <http://www.fluxonics-foundry.de/>

