



**HAL**  
open science

# LaAlO<sub>3</sub> amorphe déposé par épitaxie par jets moléculaires sur silicium comme alternative pour la grille high- $\kappa$ des transistors CMOS

Sylvain Pelloquin

► **To cite this version:**

Sylvain Pelloquin. LaAlO<sub>3</sub> amorphe déposé par épitaxie par jets moléculaires sur silicium comme alternative pour la grille high- $\kappa$  des transistors CMOS. Autre. INSA de Lyon, 2011. Français. NNT : 2011ISAL0051 . tel-00694351

**HAL Id: tel-00694351**

**<https://theses.hal.science/tel-00694351>**

Submitted on 4 May 2012

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

INSTITUT NATIONAL DES SCIENCES  
APPLIQUÉES DE LYON

**THÈSE**

*Présentée publiquement en vue de l'obtention du grade de :*

**DOCTEUR DE L'INSTITUT NATIONAL DES  
SCIENCES APPLIQUÉES DE LYON**

*École Doctorale : Électronique, Électrotechnique, Automatique  
Spécialité : Dispositifs de l'Électronique Intégrée*

*Par :*

**Sylvain PELLOQUIN**

---

---

**LaAlO<sub>3</sub> amorphe déposé par Épitaxie par Jets  
Moléculaires sur silicium comme alternative  
pour la grille high-κ des transistors CMOS**

---

---

Thèse préparée au sein de l'INL – Institut National des Sciences Appliquées de Lyon  
& École Centrale de Lyon

*Soutenue le 9 décembre 2011 devant la commission d'examen :*

M. Gilles REIMBOLD	HDR, CEA-Leti, Grenoble	Rapporteur
M. Christophe VALLÉE	Prof., UJF-LTM, Grenoble	Rapporteur
M. Bernard CHENEVIER	DR, LMGP-CNRS, Grenoble	Examinateur
M. Mickaël GROS-JEAN	Ingénieur R&D, STMicroelec., Crolles	Examinateur
M. Guy HOLLINGER	DR, INL-CNRS, Écully	Directeur de thèse
Mme Carole PLOSSU	Prof., INL-INSA, Villeurbanne	Directeur de thèse
M. Clément MERCKLING	CR, IMEC, Leuven	Invité
M. Nicolas BABOUX	MCf, INL-INSA, Villeurbanne	Invité
M. Guillaume SAINT-GIRONS	HDR, INL-CNRS, Écully	Invité

---



INSTITUT NATIONAL DES SCIENCES  
APPLIQUÉES DE LYON

**THÈSE**

*Présentée publiquement en vue de l'obtention du grade de :*

**DOCTEUR DE L'INSTITUT NATIONAL DES  
SCIENCES APPLIQUÉES DE LYON**

*École Doctorale : Électronique, Électrotechnique, Automatique  
Spécialité : Dispositifs de l'Électronique Intégrée*

*Par :*

**Sylvain PELLOQUIN**

---

**LaAlO<sub>3</sub> amorphe déposé par Épitaxie par Jets  
Moléculaires sur silicium comme alternative  
pour la grille high-κ des transistors CMOS**

---

Thèse préparée au sein de l'INL – Institut National des Sciences Appliquées de Lyon  
& École Centrale de Lyon

*Soutenue le 9 décembre 2011 devant la commission d'examen :*

M. Gilles REIMBOLD	HDR, CEA-Leti, Grenoble	Rapporteur
M. Christophe VALLÉE	Prof., UJF-LTM, Grenoble	Rapporteur
M. Bernard CHENEVIER	DR, LMGP-CNRS, Grenoble	Examinateur
M. Mickaël GROS-JEAN	Ingénieur R&D, STMicroelec., Crolles	Examinateur
M. Guy HOLLINGER	DR, INL-CNRS, Écully	Directeur de thèse
Mme Carole PLOSSU	Prof., INL-INSA, Villeurbanne	Directeur de thèse
M. Clément MERCKLING	CR, IMEC, Leuven	Invité
M. Nicolas BABOUX	MCf, INL-INSA, Villeurbanne	Invité
M. Guillaume SAINT-GIRONS	HDR, INL-CNRS, Écully	Invité



*INSA Direction de la Recherche - Ecoles Doctorales – Quinquennal 2011-2015*

SIGLE	ECOLE DOCTORALE	NOM ET COORDONNEES DU RESPONSABLE
CHIMIE	<u>CHIMIE DE LYON</u> <a href="http://www.edchimie-lyon.fr">http://www.edchimie-lyon.fr</a>  Insa : R. GOURDON	M. Jean Marc LANCELIN Université de Lyon – Collège Doctoral Bât ESCPE 43 bd du 11 novembre 1918 69622 VILLEURBANNE Cedex Tél : 04.72.43 13 95 <a href="mailto:directeur@edchimie-lyon.fr">directeur@edchimie-lyon.fr</a>
E.E.A.	<u>ELECTRONIQUE, ELECTROTECHNIQUE, AUTOMATIQUE</u> <a href="http://edeea.ec-lyon.fr">http://edeea.ec-lyon.fr</a>  Secrétariat : M.C. HAVGOUDOUKIAN <a href="mailto:eea@ec-lyon.fr">eea@ec-lyon.fr</a>	M. Gérard SCORLETTI Ecole Centrale de Lyon 36 avenue Guy de Collongue 69134 ECULLY Tél : 04.72.18 60 97 Fax : 04 78 43 37 17 <a href="mailto:Gerard.scorletti@ec-lyon.fr">Gerard.scorletti@ec-lyon.fr</a>
E2M2	<u>EVOLUTION, ECOSYSTEME, MICROBIOLOGIE, MODELISATION</u> <a href="http://e2m2.universite-lyon.fr">http://e2m2.universite-lyon.fr</a>  Insa : H. CHARLES	Mme Gudrun BORNETTE CNRS UMR 5023 LEHNA Université Claude Bernard Lyon 1 Bât Forel 43 bd du 11 novembre 1918 69622 VILLEURBANNE Cédex Tél : 04.72.43.12.94 <a href="mailto:e2m2@biomserv.univ-lyon1.fr">e2m2@biomserv.univ-lyon1.fr</a>
EDISS	<u>INTERDISCIPLINAIRE SCIENCES-SANTE</u> <a href="http://ww2.ibcp.fr/ediss">http://ww2.ibcp.fr/ediss</a>  Sec : Safia AIT CHALAL Insa : M. LAGARDE	M. Didier REVEL Hôpital Louis Pradel Bâtiment Central 28 Avenue Doyen Lépine 69677 BRON Tél : 04.72.68 49 09 Fax :04 72 35 49 16 <a href="mailto:Didier.revel@creatis.uni-lyon1.fr">Didier.revel@creatis.uni-lyon1.fr</a>
INFOMATHS	<u>INFORMATIQUE ET MATHEMATIQUES</u> <a href="http://infomaths.univ-lyon1.fr">http://infomaths.univ-lyon1.fr</a>	M. Johannes KELLENDONK Université Claude Bernard Lyon 1 LIRIS - INFOMATHS Bâtiment Nautibus 43 bd du 11 novembre 1918 69622 VILLEURBANNE Cedex Tél : 04.72. 43.19.05 Fax 04 72 43 13 10 <a href="mailto:infomaths@bat710.univ-lyon1.fr">infomaths@bat710.univ-lyon1.fr</a>
Matériaux	<u>MATERIAUX DE LYON</u>	M. Jean-Yves BUFFIERE Secrétaire : Mériem LABOUNE  INSA de Lyon École Doctorale Matériaux Mérim LABOUNE Bâtiment Antoine de Saint-Exupéry 25bis Avenue Jean Capelle 69621 VILLEURBANNE Tel : 04 72 43 71 70 Fax : 04 72 43 72 37 <a href="mailto:ed.materiaux@insa-lyon.fr">ed.materiaux@insa-lyon.fr</a>
MEGA	<u>MECANIQUE, ENERGETIQUE, GENIE CIVIL, ACOUSTIQUE (ED n°162)</u>	M. Philippe BOISSE Secrétaire : Mériem LABOUNE  Adresse : INSA de Lyon École Doctorale MEGA Mérim LABOUNE Bâtiment Antoine de Saint-Exupéry 25bis Avenue Jean Capelle 69621 VILLEURBANNE Tel : 04 72 43 71 70 Fax : 04 72 43 72 37 <a href="mailto:mega@insa-lyon.fr">mega@insa-lyon.fr</a> Site web : <a href="http://www.ed-mega.com">http://www.ed-mega.com</a>
ScSo	<u>ScSo*</u>  M. OBADIA Lionel  Sec : Viviane POLSINELLI Insa : J.Y. TOUSSAINT	M. OBADIA Lionel Université Lyon 2 86 rue Pasteur 69365 LYON Cedex 07 Tél : 04.78.69.72.76 Fax : 04.37.28.04.48 <a href="mailto:Lionel.Obadia@univ-lyon2.fr">Lionel.Obadia@univ-lyon2.fr</a>

\*ScSo : Histoire, Géographie, Aménagement, Urbanisme, Archéologie, Science politique, Sociologie, Anthropologie



*À tous ceux qui m'ont soutenu...*

*“When things are going well, something will go wrong.  
When things just can't get any worse, they will.  
Anytime things appear to be going better, you have overlooked something.”*

R. Feynman



---

## REMERCIEMENTS

---

Ces premières pages (qui se trouvent être les dernières à être écrites à bord d'un TGV me ramenant dans ma Vendée natale pour quelque repos de Noël bien mérité) sont peut-être les plus difficiles et en même temps les plus espérées. Elles offrent en effet une plage d'expression me permettant d'exprimer ma gratitude envers les personnes qui – par leur aide directe ou par un soutien moins "académique" – ont contribué à faire de moi un "docteur". En contrepartie, ces pages de liberté me ramènent à une angoisse qui m'est familière depuis longtemps : celle d'oublier quelqu'un. Étant doté d'une mémoire équivalente à celle d'un *carassius auratus* lobotomisé, je suis particulièrement stressé par l'exercice qui consiste à trouver un mot pour chacun de ceux que je veux remercier en étant CERTAIN que je n'oublierai personne. Je tiens donc à te remercier en premier, toi que j'ai oublié, tu as été un élément moteur de ces travaux car j'ai en permanence cherché à te rendre fier/suivre ta voie/écouter tes conseils (rayer les mentions inutiles) et tu as toujours su me soutenir/m'aider/me consoler/me détendre/me conseiller. Alors MERCI !...

Il est d'usage de remercier ceux qui vous ont accepté en premier pour cette thèse, c'est-à-dire vos directeurs, vos chefs, vos patrons, quoi... À cet égard, je suivrai l'usage de bon cœur puisque Guy Hollinger et Carole Plossu m'ont accordé leur pleine confiance et j'espère les avoir satisfait. Je les remercie bien chaleureusement pour leur soutien et les conseils qu'ils m'ont prodigué tout au long de ces trois ans.

Quelques petits mots supplémentaires pour le légendaire GuyHoll, le bourreau de travail qui est sur le chemin de la retraite (comment est-ce possible ?). Je suis fier de pouvoir dire que j'ai été son dernier "thésard" et je lui suis reconnaissant de m'avoir fait profiter de ses exigeantes – mais indispensables – suggestions.

Je remercie mon jury de thèse ; MM. Bernard Chenevier, Mickaël Gros-Jean et tout particulièrement MM. Gilles Reibold et Christophe Vallée d'avoir accepté d'être mes rapporteurs et de m'avoir fait profiter de leur expertise pour perfectionner ce mémoire. J'adresse également mes remerciements à M. Clément Merckling, champion de l'EJM et des high-κ à l'IMEC qui a accepté d'intégrer le jury au pied levé.

Ce travail de thèse n'aurait pu se faire sans l'aide précieuse de mes deux mentors des sites INSA et ECL : Nicolas Baboux et Guillaume Saint-Girons, vous avez été les parrains de ces travaux et de ce mémoire. J'ai beaucoup aimé les discussions et les brainstormings passionnés qui m'ont fait autant progresser scientifiquement qu'humainement (Guillaume, comment ferai-je quand j'aurai besoin de ma dose d'optimisme ?) et clairement, même si "c'est votre boulot", je ne peux que vous remercier du fond du cœur et souhaiter rencontrer dans ma vie future d'autres collègues comme vous.

Une thèse, c'est également une immersion dans un laboratoire et j'ai eu la chance de vivre la "transversalité" à la fois thématique et géographique en travaillant sur le site INSA à Villeurbanne dans l'équipe "Dispositifs Électroniques" et dans l'équipe "Hétéroépitaxie et Nanostructures" à Écully sur le site ECL. J'ai beaucoup apprécié la possibilité de naviguer entre ces deux pôles qui permet d'intégrer toutes les étapes de la fabrication jusqu'au composant.

Sur le site de l'École Centrale, j'ai eu le plaisir de côtoyer Guillaume (évidemment !), Michel, Hervé, Bertrand (cardiaques s'abstenir...), Frédéric, Philippe, Geneviève, José (mon TEMiste préféré), Raphaël, Nicholas, Claudius et Jibé (les magiciens de l'électronique et de l'ultra-vidé... et les killers de MOHAA). J'ai trouvé dans cette équipe de quoi me donner goût à la recherche et au travail en équipe (et je ne dis pas ça uniquement à cause des barbecues et de la bonne humeur...). La plateforme NanoLyon (personnifiée par Jean-Louis, Céline, et les vigilants Pierre et Radek-qui-maile-plus-vite-que-son-ombre) m'aura permis de m'initier aux standards de la mode de salle blanche : les tenues de schtroumpfs du plus grand chic.

J'adresse également mes remerciements à tous ceux de l'"INSA 6<sup>ème</sup>" : Nicolas (encore !), David "Magic" Albertini (vive les 15 000 images AFM à la volée ! T'es le meilleur !), Brice, Yerrick et Alexis (les saint-bernards de l'informatique), Francis, Christian le promeneur du couloir, Liviu, Abdelkader et sa bonne humeur et Martine Leberre (merci pour ton aide lors de nos sessions CIME !).

Et comment faire tenir un labo sans une équipe d'administration aux nerfs d'acier et toujours disponible et aimable : pour moi, il y aura toujours en premier Annie et Patricia (qui réussiraient presque à me faire croire que les documents administratifs, c'est simple... presque...) suivies de près par Carole (Bonne chance pour tes nouveaux défis !), Nicole, Sylvie et Martine...

Parce que cette thèse ne se serait pas déroulée aussi bien (voire pas du tout) si je n'avais pas rencontré des gens formidables lors de mon stage de Master 2 j'adresse également des remerciements appuyés à tous ceux de l'Institut des Matériaux Jean Rouxel de Nantes : En premier lieu, mon premier mentor, Marie-Paule Besland aussi énergique et motivée qui m'a fait découvrir le monde de la recherche et dans la foulée Laurent Cario, Jean-Luc Duvail, Etienne Janod, Alain Barreau, Benoît Corraze, Émeline, Martin, Thomas, Aurélien, Ludovic, Fady, Victor, Jean-Marc, Karim,

Et comment supporter sa condition sans avoir des collègues de galèr... euh, de thèse (à vot' bon cœur, m'sieur-dame, un petit résultat pour un pauvre thésard...) ? Mes remerciements à Loïc qui m'a enseigné les rudiments du LAO par EJM (¿ quésaco ?), à Waël mon co-bureau de l'INSA (we did it !) et à Gang, mon co-bureau favori de l'ECL (et collègue de conférence all around the world !). Un grand merci à tous ceux qui ont dû me supporter (c'était pas si terrible, si ?) : Khalid (M. Nanofil), Andrea (le stoïque et génial italien), Ahiram (ça vaut une invitation dans ton restau, non ?), Jun (on pleure chaque jour ton départ !), Guillaume (le chaussette-style qui tue... Gros bisous à la petite !), Benoît, Wei, Tao, Ahmed, Aimen sans compter ma lab buddy, Emanuela (JoOoya !), la volubile italienne qui m'a fait découvrir Lyon, les JNRDM (Salut à tous !) et une certaine espagnole...

Mes plus sincères encouragements à ceux qui rentrent dans l'horizon des événements de la rédaction ainsi qu'aux plus récents de l'INL : Khalil (le bureau va te sembler vide...), Antonin, Nicolas, Alexis, Jean-Étienne, Fengyuan, Hassan, ainsi que Djawhar (à toi d'être l'experte XPS !!!), Azza (Echaab yourid iskat annidham !), Lamis (prends soin de la remplaçante de Sophie !), Jean-Baptiste, Shi, Benoît...

Et puis ces trois années ont également été celles où je me suis constitué un nouveau cercle d'amis lyonnais. Merci à mes premiers colocataires lyonnais, Benoît, Anne-Laure, Caroline et spécialement à Bruno pour ces quelques mois dans le plus prestigieux (!) des appartements. Merci à mes autres "colocataires" adoptifs (Vive les Risk à pas d'heure et les douches à l'eau froide !) ; Tereciratops, Aino (Jan pure !), Romain (bon courage pour ta fin de thèse). Un coucou à Maria, Isa, Esti (tous mes encouragements aussi !), Alex, Nina, Romain, Laurent-Patrice, Manue, Arancha, Mathieu, Julien et la troupe du Kaiser, Juanjo, Marta...

Tous mes remerciements aussi à mes amis "historiques" que je me trimballe depuis une dizaine d'années et en particulier à ceux qui ont pu faire le déplacement pour la soutenance : tout d'abord merci donc à Bernard (aka Sylvain) et Marine, j'ai été heureux de vous avoir dans l'audience et merci également à Jordy, Grégory, Virginie, Charles Marie, Aurélie, Mathilde,

Kayoo, Diane, Anthony, Aline, Aurore, Jean-Sbe, Adeline (bisous à Guillaume et Bonnie !), Joël, les Muchachos de la Costa del Sol et Pitch Bend. Un petit check aux potes nantais de fac et/ou de l'IMN : Simon (geek, prof de salsa, amateur de billard et plus grand philosophe du XXIII<sup>ème</sup> siècle...), Don Eric Garrido (poète Facebook et accessoirement enseignant-chercheur), Vince (tombeur de ces dames et accessoirement porteur de chaussures étranges), Linda (Il faut que je passe te voir à Rome ou Berlin, promis !), Steven (le deuxième teuton ^^), Pierre e-Toine, Viviane, Toutoun', Doud' et Thomas (prochain restau à Lyon ou ailleurs ?), Hilaire, Amandine ...

Bien sûr, mes plus sincères remerciements à celle qui m'a supporté dans tous les sens du terme, mi Pepita qui a subi les week-ends de rédaction et qui m'a toujours encouragé. Merci d'être toi tout simplement... Et merci à la famille Gimenez-Montesinos Mateo qui s'est montrée intéressée et supportrice de cette étrange activité qu'est la recherche.

J'associe évidemment dans ces remerciements toute ma famille qui a toujours été d'un grand soutien et plus particulièrement ma mère Odile, ma sœur Maud et ma tante Marie-Renée qui ont fait le déplacement des quatre coins de France pour assister à mon premier one-man-show (même si les blagues n'étaient pas excellentes...).

Bref... MERCI à tous !

---

## CONSTANTES PHYSIQUES ET PRINCIPALES ABRÉVIATIONS UTILISÉES

---

°C	Degré Celsius
°K	Degré Kelvin
AFM	Microscopie à Force Atomique
Al <sub>2</sub> O <sub>3</sub>	Alumine
ALD	Atomic Layer Deposition
Au	Or
CaF <sub>2</sub>	Fluorure de Calcium
CET	Capacitance Equivalent Thickness, CET > EOT du fait de corrections quantiques
CIME	Centre Interuniversitaire de MicroÉlectronique et nanotechnologies
CMOS	Complementary Metal Oxide Semiconductor
C <sub>ox</sub>	Capacité de la couche isolante d'une capacité MOS ou d'un MOSFET
C-V	Tracé de la capacité d'une structure en fonction de la polarisation à ses bornes
D <sub>it</sub>	Densité de défauts d'interface (s'exprime en eV <sup>-1</sup> ·cm <sup>-2</sup> )
e, q	Charge élémentaire (= [-]1,60219 × 10 <sup>-19</sup> C)
EJM	Épitaxie par Jets Moléculaires (= MBE)
EOT	Equivalent Oxide Thickness, épaisseur de SiO <sub>2</sub> équivalente d'un point de vue capacitif à une couche isolante composée d'un autre matériau
eV	Electron Volt
gate-last	En opposition au procédé de fabrication classique dit "haute température", le diélectrique et la grille du MOSFET sont déposés à la fin du processus, une fois toutes les étapes à hautes températures franchies
Gd <sub>2</sub> O <sub>3</sub>	Oxyde de Gadolinium
G	Conductance (= 1/R)
Ge	Germanium
GeOI	Germanium On Insulator, Germanium sur Isolant
ħ	Constante de Planck réduite (= h / 2π = 1,054590 × 10 <sup>-34</sup> J.s)

---

HF	Acide Fluorhydrique
H <sub>3</sub> PO <sub>4</sub>	Acide orthophosphorique
HfO <sub>2</sub>	Oxyde d'Hafnium
High-κ	Matériau à forte constante diélectrique
III-V	Ensemble des matériaux formés des éléments des colonnes III et V du tableau périodique (InP, InGaAs, ...)
INL	Institut des Nanotechnologies de Lyon
ITRS	International Technology Roadmap for Semiconductors
I-V, J <sub>G</sub> -V	Courbe représentant la densité de courants de fuite en fonction de la tension appliquée
I <sub>D</sub> -V <sub>G</sub>	Courbe représentant le courant de drain en fonction de la polarisation de la grille dans un MOSFET
LaAlO <sub>3</sub> (LAO)	Aluminate de Lanthane
m*	Masse effective
MBE	Molecular Beam Epitaxy (= EJM)
MOCVD	Metal Organic Chemical Vapour Deposition
MOS	Metal Oxide Semiconductor
MOSFET	Metal-Oxide-Semiconductor Field Effect Transistor
Ni	Nickel
N <sub>it</sub>	Quantité de défauts d'interface (D <sub>it</sub> intégrée sur l'énergie d'activation, s'exprime en cm <sup>-2</sup> )
PDA	Post Deposition Annealing, recuit post-dépôt
PLD	Pulsed Laser Deposition
Q <sub>ox</sub>	Quantité de charges contenues dans les diélectriques
RBS	Rutherford Back Scattering, analyse par rétrodiffusion d'ions
RHEED	Reflexion High Energy Electron Diffraction
RMS	Rugosité Moyenne Surfaique fournie par une analyse topographique AFM
RTA	Rapid Thermal Annealing (recuit thermique rapide)
Si	Silicium
SIMOX	Separation by IMplanted OXYgen (alternative au SOI)
SIMS	Secondary Ion Mass Spectroscopy
SiO <sub>2</sub>	Silice, dioxyde de silicium
SOI	Silicon On Insulator, Silicium sur Isolant

SrTiO<sub>3</sub> (STO) Titanate de Strontium

TCV-TIV Programmes permettant de simuler et ajuster des courbes C-V et I-V  
(développés par A. Poncet et al. à l'INL)

TEM Microscopie Électronique en Transmission

V<sub>FB</sub> Tension de bandes plates

V<sub>G</sub> Tension imposée sur la grille d'une capacité MOS

XPS Spectroscopie de Photoélectrons X

$\epsilon_0$  Permittivité du vide ( $= 8,854 \times 10^{-12}$  F/m)

$\kappa$  Permittivité relative, constante diélectrique

$\Phi_B$  Hauteur de barrière, offset de bandes

$\omega$  Pulsation de mesure ( $= 2\pi f$ , avec f la fréquence de mesure)



---

# SOMMAIRE

---

<b>INTRODUCTION GÉNÉRALE</b> .....	<b>1</b>
------------------------------------	----------

<b>CHAPITRE I : Les oxydes high-<math>\kappa</math> : matériaux incontournables de la microélectronique</b> .....	<b>5</b>
---	----------

<b>I.1) Évolution de l'industrie microélectronique</b> .....	<b>7</b>
<b>I.1.1) Le règne du silicium</b> .....	<b>7</b>
<b>I.1.2) Le MOSFET : "brique élémentaire"</b> .....	<b>8</b>
I.1.2.a) Fonctionnement d'un MOSFET .....	8
I.1.2.b) Réduction des dimensions et conséquences.....	11
<b>I.1.3) Voies de recherche alternatives</b> .....	<b>13</b>
<b>I.2) Intérêt des oxydes high-<math>\kappa</math> dans la course à la miniaturisation</b> .....	<b>15</b>
<b>I.2.1) Le MOSFET ultime</b> .....	<b>15</b>
<b>I.2.2) Choix de l'oxyde high-<math>\kappa</math> pour le remplacement de l'oxyde de grille</b> .....	<b>17</b>
I.2.2.a) Critères de sélection .....	17
I.2.2.b) L'interface oxyde HK / silicium.....	19
<b>I.2.3) Remplacement du SiO<sub>2</sub> par un oxyde high-<math>\kappa</math> : avantages et challenges</b> .....	<b>21</b>
I.2.3.a) Passage à une grille métallique .....	21
I.2.3.b) Remplacement du canal Si par un canal haute mobilité .....	22
<b>I.3) État de l'art des oxydes high-<math>\kappa</math>/Si</b> .....	<b>23</b>
<b>I.3.1) HK/Si : épitaxie vs. dépôt amorphe</b> .....	<b>23</b>
<b>I.3.2) Savoir-faire à l'INL</b> .....	<b>25</b>
I.3.2.a) Croissance et dépôts d'oxydes sur Si par épitaxie par jet moléculaire .....	26
I.3.2.b) Choix de LaAlO <sub>3</sub> amorphe .....	26
<b>I.4) Objectifs de la thèse</b> .....	<b>28</b>

<b>CHAPITRE II : Techniques expérimentales de dépôt et de caractérisation des oxydes high-<math>\kappa</math></b> .....	<b>29</b>
---	-----------

<b>II.1) Introduction</b> .....	<b>31</b>
<b>II.2) L'EJM pour le dépôt d'oxydes en couches minces</b> .....	<b>31</b>
<b>II.2.1) Avantages de l'Épitaxie par Jets Moléculaires</b> .....	<b>32</b>

---

<b>II.2.2) Synthèse des échantillons LAO/Si.....</b>	<b>34</b>
II.2.2.a) Préparation des substrats .....	34
II.2.2.b) Caractéristiques du réacteur "R-III Oxydes" de l'INL .....	34
II.2.2.c) Recuits post-dépôts .....	37
<b>II.3) Caractérisations physico-chimiques.....</b>	<b>39</b>
<b>II.3.1) Suivi in-situ par diffraction RHEED.....</b>	<b>39</b>
<b>II.3.2) Étude de la topographie par microscopie à force atomique.....</b>	<b>40</b>
<b>II.3.3) Mesures de l'épaisseur physique d'oxyde et de la densité par réflectivité de rayons X.....</b>	<b>41</b>
<b>II.3.4) Étude physico-chimique du système LAO/Si par spectroscopie de photoélectrons X.....</b>	<b>42</b>
II.3.4.a) Principe de fonctionnement .....	42
II.3.4.b) Descriptions des analyses XPS .....	43
<b>II.3.5) Morphologie des couches mesurée par microscopie électronique en transmission.....</b>	<b>45</b>
<b>II.4) Caractérisations électriques .....</b>	<b>47</b>
<b>II.4.1) Analyses Tuna .....</b>	<b>47</b>
<b>II.4.2) Élaboration de capacités MOS.....</b>	<b>48</b>
<b>II.4.3) Évaluation électrique des capacités MOS.....</b>	<b>50</b>
II.4.3.a) Principe de fonctionnement d'une capacité MOS.....	50
II.4.3.b) Prise de mesures C-V et I-V .....	52
II.4.3.c) Méthode de Yang à deux fréquences.....	53
II.4.3.d) Détermination de l'EOT par simulation TCV.....	54
II.4.3.e) Notions théoriques sur les paramètres complémentaires dans les mesures électriques.....	56
<b>II.4.4) Protocoles de mesures électriques.....</b>	<b>58</b>
II.4.4.a) Mesures C-V .....	58
II.4.4.b) Mesures I-V .....	60
 <b>CHAPITRE III : L'Épitaxie par Jets Moléculaires pour le dépôt de LaAlO<sub>3</sub> amorphe.....</b>	 <b>65</b>
<b>III.1) État de l'art à l'INL au début de la thèse.....</b>	<b>67</b>
<b>III.1.1) Procédure d'élaboration des échantillons utilisée avant le début de la thèse</b>	<b>67</b>
III.1.1.a) Préparation de la surface "Haute température" .....	67
III.1.1.b) Dépôt de LAO amorphe sous atmosphère d'oxygène moléculaire .....	68
<b>III.1.2) Premiers résultats .....</b>	<b>69</b>
III.2.1.a) Obtention d'EOT sub-nanométriques.....	69
III.2.1.b) Limitations des procédés de fabrication et irreproductibilité des caractéristiques électriques.....	70
<b>III.1.3) Stratégie de fiabilisation du procédé d'élaboration .....</b>	<b>72</b>
<b>III.2) Adaptation du bâti MBE pour le dépôt de LAO amorphe.....</b>	<b>74</b>
<b>III.2.1) Chambre de préparation de l'oxygène : cellule plasma .....</b>	<b>74</b>

<b>III.2.2) Système d'évaporation par canon à électrons (jusqu'à novembre 2010).....</b>	<b>76</b>
<b>III.2.3) Alimentation stabilisée et balance à quartz (à partir de novembre 2010).....</b>	<b>77</b>
<b>III.3) Amélioration des conditions d'oxydation.....</b>	<b>77</b>
<b>III.3.1) Analyses physiques des couches .....</b>	<b>78</b>
<b>III.3.2) Caractérisations électriques : Avantages de l'ajout d'oxygène atomique.....</b>	<b>79</b>
<b>III.3.3) Compléments d'analyses : Mesures de points chauds par Tuna.....</b>	<b>82</b>
<b>III.4) Préparation de la surface du silicium avant dépôt.....</b>	<b>83</b>
<b>III.4.1) Mise en évidence de la formation de défauts lors de la préparation de surface "Haute température" .....</b>	<b>83</b>
<b>III.4.2) Apparition des défauts.....</b>	<b>84</b>
III.4.2.a) Analyse AFM des différentes étapes de la préparation du substrat.....	84
III.4.2.b) Analyses physico-chimiques du substrat.....	85
<b>III.4.3) Préparations "HF-last" et "HF-last+550" .....</b>	<b>86</b>
III.4.3.a) Amélioration de la qualité physique des couches : homogénéité de surface et d'épaisseur.....	87
III.4.3.b) Impact sur les caractéristiques électriques .....	88
III.4.3.c) Qualité physique de l'interface .....	91
III.4.3.d) Discussion sur l'homogénéité des couches et sur la présence d'une couche "low- $\kappa$ " ....	91
<b>III.5) Conclusions.....</b>	<b>94</b>
<b>CHAPITRE IV : Optimisation des propriétés électriques de l'oxyde -----</b>	<b>97</b>
<b>IV.1) Introduction.....</b>	<b>99</b>
<b>IV.2) Amélioration du contrôle des épaisseurs pendant le dépôt.....</b>	<b>99</b>
<b>IV.3) Influence des paramètres de dépôt.....</b>	<b>101</b>
<b>IV.3.1) Température de dépôt.....</b>	<b>101</b>
IV.3.1.a) Caractérisations électriques.....	101
IV.3.1.b) Interprétation : densification et cristallisation du LAO .....	102
<b>IV.3.2) Pression d'oxygène .....</b>	<b>104</b>
IV.3.2.a) Caractérisations électriques.....	104
IV.3.2.b) Caractérisations physico-chimiques .....	106
<b>IV.3.3) Puissance du plasma.....</b>	<b>108</b>
IV.3.3.a) Caractérisations électriques.....	108
IV.3.3.b) Caractérisations physico-chimiques .....	109
IV.3.3.c) Discussions des résultats .....	111
<b>IV.4) Traitements post-dépôt.....</b>	<b>113</b>
<b>IV.4.1) Inefficacité des recuits ex-situ sous atmosphère gazeuse.....</b>	<b>113</b>
<b>IV.4.2) Traitements in-situ.....</b>	<b>115</b>
<b>IV.4.3) Résultats optimaux et comparaisons avec l'état de l'art.....</b>	<b>117</b>
IV.4.3.a) EOT et courants de fuite.....	117
IV.4.3.b) Constantes diélectriques " $\kappa$ " .....	119

<b>IV.5) Conclusion.....</b>	<b>121</b>
<b>CHAPITRE V : Intégration du LAO dans un démonstrateur MOSFET -----</b>	<b>123</b>
<b>V.1) Adaptation d'une technologie MOSFET SiO<sub>2</sub> à la réalisation de MOSFET high-κ.....</b>	<b>125</b>
<b>V.1.1) MOSFET SiO<sub>2</sub> : Procédé CIME .....</b>	<b>126</b>
<b>V.1.2) Stratégie d'adaptation du procédé .....</b>	<b>126</b>
<b>V.1.3) Descriptif des échantillons.....</b>	<b>129</b>
<b>V.2) Validation du transfert technologique.....</b>	<b>130</b>
<b>V.2.1) Qualité du lift-off.....</b>	<b>130</b>
<b>V.2.2) Comportement capacitif.....</b>	<b>131</b>
<b>V.2.3) Premières mesures sur les MOSFET high-κ .....</b>	<b>132</b>
<b>V.3) Conclusions .....</b>	<b>134</b>
<b>CONCLUSION GÉNÉRALE ET PERSPECTIVES -----</b>	<b>135</b>
<b>RÉFÉRENCES BIBLIOGRAPHIQUES -----</b>	<b>141</b>

---

## INTRODUCTION GÉNÉRALE

---

"There's plenty of room at the bottom". Ce titre évocateur de la présentation du Dr. Richard Feynman [1] du 29 décembre 1959 au congrès annuel de l'American Physical Society est devenu célèbre et appelle les physiciens à aller voir "au bas de l'échelle". Cette conférence sera considérée rétrospectivement comme la première évocation de ce que deviendront les nanotechnologies.

Si une discipline a bien été à la fois bénéficiaire et actrice de la course à la miniaturisation, c'est bien la microélectronique. L'année précédant la présentation de Feynman voyait la première réalisation pratique d'un circuit intégré, jetant ainsi les bases des systèmes informatiques modernes. Et si, entre autres choses, le Dr. Feynman parle de l'ordinateur – encore balbutiant à l'époque – c'est pour dire qu' "il n'y a rien [...] dans les lois physiques qui dise que les éléments d'un ordinateur ne puissent être fabriqués beaucoup plus petits qu'ils ne sont aujourd'hui."

C'est effectivement ce qui s'est produit depuis 1947 (premier transistor [2] ) jusqu'à aujourd'hui et qui a permis – suivant une loi exponentielle dont on ne sait plus si elle observe ou dirige – le doublement du nombre de transistors par puce tous les deux ans : c'est la fameuse "loi de Moore".

Pour répondre aux défis technologiques adressés dans cette course à la miniaturisation, de nouvelles solutions sont régulièrement mises en place. De l'amélioration continue des procédés de photo-lithographie à la stratégie "gate-last", cette progression, vue de loin comme une course linéaire vers les dimensions ultimes, est en réalité constituée par une succession de sauts technologiques qui répondent aux nouvelles limites atteintes par les technologies précédentes.

Fondée en 1998 pour décrire et prévoir les besoins technologiques et les directions de recherche à mener au niveau mondial, l'International Technology Roadmap for Semiconductors (ITRS) fournit une feuille de route qui décrit les avancées de la recherche sur le plan international, et donne des projections à 15 ans sur les performances attendues en précisant les nœuds technologiques qui seront rencontrés sur la "route des semi-conducteurs".

La diminution continue des dimensions du transistor à effet de champ (le MOSFET, élément clé de l'électronique moderne) a amené à faire face à un défi de taille : depuis son invention, l'oxyde de grille du transistor a toujours été composé d'oxyde de silicium  $\text{SiO}_2$  pour sa compatibilité évidente avec le silicium du substrat mais cette barrière isolante est devenue trop fine et laisse apparaître des courants de fuite par effet tunnel qui parasitent le fonctionnement des dispositifs.

La solution à ce problème a consisté à remplacer l'oxyde de silicium par un oxyde "high- $\kappa$ " permettant de conserver une épaisseur physique suffisamment élevée pour supprimer ces fuites par effet tunnel tout en diminuant l'épaisseur équivalente de silice (EOT) pour continuer la miniaturisation des composants.

Cette solution a été choisie par Intel en 2007 qui a introduit l'oxyde d'hafnium  $\text{HfO}_2$  dans la fabrication des processeurs Penryn en technologie 45 nm, puis pour les technologies 32 nm (famille de processeurs Westmere). Le passage aux oxydes high-k a permis d'obtenir des épaisseurs équivalentes de silice (EOT) sub-nanométriques et actuellement la technologie 22 nm est en cours de développement. Cependant le choix de  $\text{HfO}_2$  a aussi amené son lot de compromis en termes d'interface oxyde/Si et de limitations dans les procédés d'élaboration. Ce changement d'oxyde de grille n'est pas un simple "remplacement" car même si elle permet d'obtenir des courants de fuites bien plus faibles que l'équivalent en  $\text{SiO}_2$ , des problèmes sont apparus, liés aux défauts dans le matériau, à l'instabilité de l'interface oxyde/Si, au contrôle des tensions de seuils, des états d'interface et de la mobilité des porteurs dans le canal...

Même si les oxydes à base d'hafnium ont été les plus étudiés et qu'ils constituent le choix actuel dans l'industrie, d'autres systèmes de matériaux ont été envisagés et sont encore étudiés afin de développer un oxyde high-k stable, reproductible et sans couche interfaciale. Les oxydes candidats possibles sont notamment  $\text{Gd}_2\text{O}_3$ ,  $\text{LaAlO}_3$ ,  $\text{SrTiO}_3$ ,  $\text{Al}_2\text{O}_3$ ,  $\text{Y}_2\text{O}_3$ ...

Depuis plusieurs années, l'Institut des Nanotechnologies de Lyon (INL) développe des recherches sur les oxydes fonctionnels épitaxiés en vue de leur intégration monolithique dans des dispositifs nano et/ou optoélectroniques compatibles CMOS. Un des premiers objectifs a été de maîtriser la croissance d'oxydes épitaxiés sur silicium par la technique d'Épitaxie par Jets Moléculaires (EJM). Quatre thèses successives (S. Gaillard, G. Delhaye, C. Merckling et G. Niu) ont permis de cerner les possibilités et les limites de la croissance monocristalline sur Si d'oxydes tels que  $\text{LaAlO}_3$ ,  $\text{Al}_2\text{O}_3$ ,  $\text{SrTiO}_3$ ,  $\text{BaTiO}_3$ ,  $\text{Gd}_2\text{O}_3$ , *etc.* ouvrant de nombreuses

perspectives pour l'intégration de nouvelles fonctions électroniques et optiques dans les puces silicium.

Concernant la recherche d'oxydes high- $\kappa$  alternatifs pour le CMOS, Loïc Becerra a poursuivi dans sa thèse les travaux engagés S. Gaillard et C. Merckling en focalisant sur les systèmes LAO/Si (cristallin ou amorphe) et LAO/Al<sub>2</sub>O<sub>3</sub>/Si (ingénierie d'interface). Il est ressorti de cette étude que les oxydes épitaxiés n'apportaient pas, en l'état, un avantage décisif et que le système qui offrait *a priori* le plus de potentiel était constitué par LaAlO<sub>3</sub> amorphe déposé sur Si. D'autre part, l'utilisation des techniques d'EJM a permis d'obtenir des interfaces abruptes sans couches interfaciales, conduisant ainsi à de faibles EOT

Néanmoins, à l'issue des travaux de Loïc Becerra, la filière LAO était loin d'être maîtrisée, les caractéristiques électriques de dispositifs n'étaient pas reproductibles et le potentiel réel de la filière ainsi que ses limitations restaient à être explorées.

Dans ce contexte, l'objectif de cette thèse a été d'explorer le potentiel de l'oxyde LaAlO<sub>3</sub> amorphe déposé sur silicium par des techniques d'Épitaxie par Jets Moléculaires, en combinant des études sur les propriétés physico-chimiques et électriques de ce système.

Le travail de thèse a d'abord consisté à définir des procédures d'élaboration sur Si de couches très minces ( $\approx 4$  nm), robustes et reproductibles, afin de fiabiliser les mesures électriques, puis à optimiser la qualité électrique des hétérostructures en ajustant les paramètres de dépôt à partir de corrélations entre résultats électriques et propriétés physico-chimiques (densité, stœchiométrie, environnement chimique...) et enfin à valider un procédé d'intégration du matériau dans un MOSFET.

Ce manuscrit comporte cinq chapitres. Dans le premier, nous exposerons le contexte de l'étude des oxydes high-k dans le monde en forte évolution de la microélectronique actuelle. Un état de l'art de différents isolants de grille sera présenté en mettant l'accent sur le LAO en phase amorphe déposé par EJM.

Le second chapitre décrit les différentes techniques expérimentales utilisées. Partant de l'épitaxie par jets moléculaires, nous verrons comment cette technique a été adaptée au dépôt d'oxydes dans un bâti dédié. Puis les techniques de caractérisations physico-chimiques utilisées ainsi que leurs spécificités seront exposées. Enfin les différentes techniques de

caractérisations électriques seront présentées en même temps que les méthodes de fabrication des dispositifs réalisés au cours de cette thèse.

Le chapitre III est consacré aux travaux concernant l'optimisation de la méthode d'EJM pour le dépôt d'oxyde amorphe. Nous décrivons les particularités du réacteur de dépôt de l'INL et les modifications qu'il a été nécessaire d'apporter pour obtenir des couches d'oxyde de qualité électronique. Des points capitaux comme la préparation de surface ou l'utilisation d'oxygène atomique pendant le dépôt ont été mis en évidence et en conséquence, des procédures de préparation optimisées ont été mises au point.

Dans le quatrième chapitre, nous décrivons les travaux menés pour optimiser les propriétés électriques des hétérostructures LAO amorphe / Si. Nous avons utilisé une procédure de préparation stabilisée comme base pour étudier les paramètres de croissance et de traitement post-dépôt. Nous verrons comment la température de dépôt, la pression d'oxygène injectée dans le réacteur et la puissance du plasma utilisée pour former de l'oxygène atomique influencent les propriétés électriques de l'oxyde. Ces résultats seront interprétés sur la base d'une analyse physico-chimique complète. Enfin divers traitements post-dépôts ont été expérimentés afin d'améliorer et de stabiliser les propriétés du matériau.

Le cinquième et dernier chapitre s'attachera à décrire le développement d'une filière MOSFET compatible high- $\kappa$ , basée sur l'utilisation des moyens des plateformes technologiques NanoLyon de l'INL et du CIME Nanotech de Grenoble. Les dispositifs, réalisés sur des plaques 2", seront décrits et leurs caractéristiques électriques discutées.

---

# CHAPITRE I : Les oxydes high- $\kappa$ : matériaux incontournables de la microélectronique

---

## Sommaire

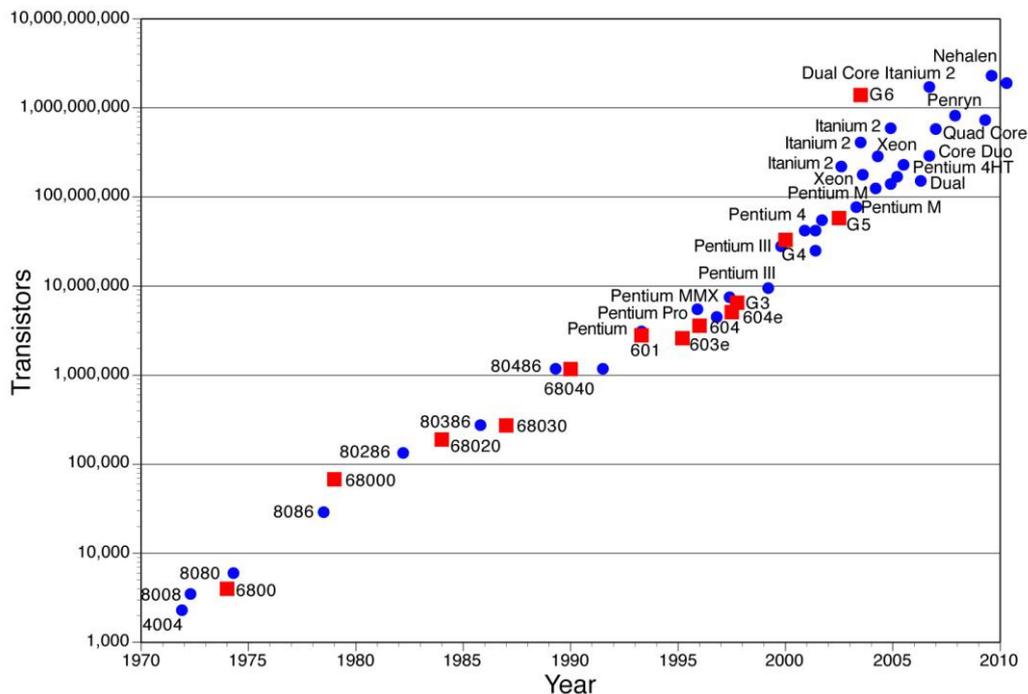
<b>I.1) Évolution de l'industrie microélectronique</b> .....	7
<b>I.1.1) Le règne du silicium</b> .....	7
<b>I.1.2) Le MOSFET : "brique élémentaire"</b> .....	8
I.1.2.a) Fonctionnement d'un MOSFET .....	8
I.1.2.b) Réduction des dimensions et conséquences .....	11
<b>I.1.3) Voies de recherche alternatives</b> .....	13
<b>I.2) Intérêt des oxydes high-<math>\kappa</math> dans la course à la miniaturisation</b> .....	15
<b>I.2.1) Le MOSFET ultime</b> .....	15
<b>I.2.2) Choix de l'oxyde high-<math>\kappa</math> pour le remplacement de l'oxyde de grille</b> .....	17
I.2.2.a) Critères de sélection .....	17
I.2.2.b) L'interface oxyde HK / silicium .....	19
<b>I.2.3) Remplacement du SiO<sub>2</sub> par un oxyde high-<math>\kappa</math> : avantages et challenges</b> .....	21
I.2.3.a) Passage à une grille métallique .....	21
I.2.3.b) Remplacement du canal Si par un canal haute mobilité .....	22
<b>I.3) État de l'art des oxydes high-<math>\kappa</math>/Si</b> .....	23
<b>I.3.1) HK/Si : épitaxie vs. dépôt amorphe</b> .....	23
<b>I.3.2) Savoir-faire à l'INL</b> .....	25
I.3.2.a) Croissance et dépôts d'oxydes sur Si par épitaxie par jet moléculaire .....	26
I.3.2.b) Choix de LaAlO <sub>3</sub> amorphe .....	26
<b>I.4) Objectifs de la thèse</b> .....	28



## I.1) Évolution de l'industrie microélectronique

### I.1.1) Le règne du silicium

Aucun domaine technologique n'a connu un essor aussi rapide que celui de la microélectronique. Basé sur l'utilisation de briques élémentaires simples dont la plus emblématique est le transistor, ce domaine a évolué, s'est complexifié jusqu'à être partie prenante de la quasi-totalité des activités de notre société. A titre d'exemple, en l'espace de 40 ans, la société Intel a fait passer le nombre de transistors par "puce" de 2250 (Microprocesseur 4004, 1971) à plus de 2 milliards (Sandy Bridge, janvier 2011) [3]. Cette évolution très rapide suit une "loi" – en réalité une conjecture – énoncée par Gordon E. Moore en 1975 [4] [5] qui prédit le doublement de la densité d'intégration tous les deux ans et qui est encore vérifiée à ce jour [Fig. I-1]. Cette progression est accompagnée d'un accroissement des performances du système ainsi que de la diminution des coûts de production.



**Figure I-1 :** Illustration de la "loi" de Moore : l'évolution du nombre de transistors par puce dans les microprocesseurs Intel (ronds bleus) et Motorola (carrés rouges) [6]

Cette conjecture ne doit sa réalisation qu'à une diminution constante des dimensions des dispositifs élémentaires. Afin d'intégrer de plus en plus de composants sur une même surface, ces "briques élémentaires" doivent être de plus en plus petites.

## I.1.2) Le MOSFET : "brique élémentaire"

L'histoire de cette évolution est liée à celle de son composant élémentaire : le transistor à effet de champ qui fait partie de tous les circuits intégrés actuels. Si on peut faire remonter l'origine de l'"électronique" aux années 1920 avec les premières lampes à vides, il faudra attendre le début des années 1960 pour voir apparaître le premier MOSFET fonctionnel (pour Metal Oxide Semiconductor Field Effect Transistor) démontré par M.M. Atalla et D. Kahng dans les laboratoires Bell [7] [8]. Ce composant marquera le début de l'électronique moderne.

### I.1.2.a) Fonctionnement d'un MOSFET

Le MOSFET est un composant à quatre électrodes qui permettent de moduler l'intensité du courant injecté de la source vers le drain. Dans sa version classique [Fig. I-2.a] , un substrat de silicium est dopé en deux zones qui forment la source ( $V_S$ ) et le drain ( $V_D$ ) entre lesquels le courant est modulé par l'application d'un champ entre le substrat ( $V_B$ ) et une grille ( $V_G$ ). La grille est située entre les zones source et drain et séparée du silicium par une fine couche isolante ; typiquement du  $\text{SiO}_2$ . Contrairement à ce que suggère l'acronyme MOSFET (M pour "Metal"), la grille a longtemps été en Si poly-cristallin [9].

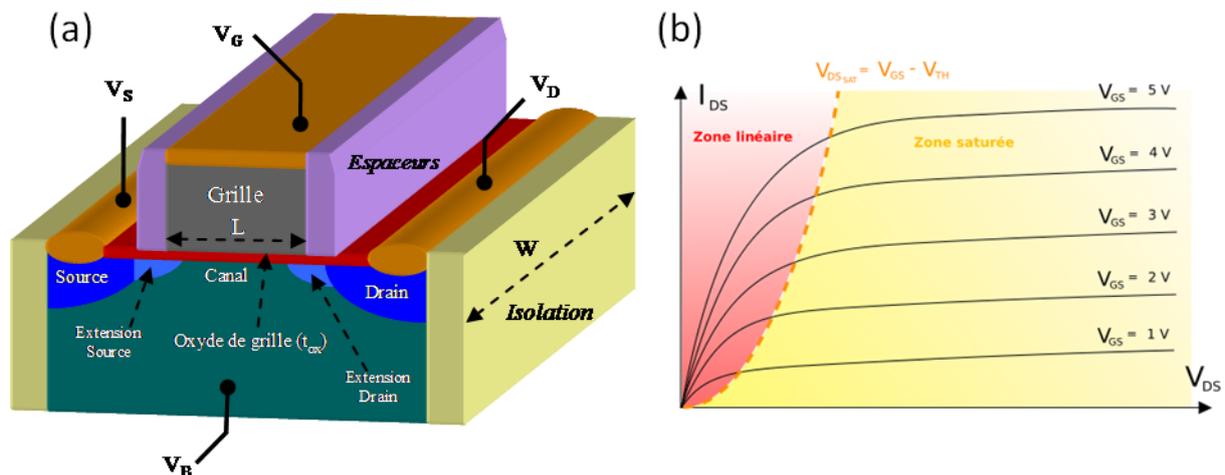


Figure I-2 : a) Composition schématique d'un MOSFET à enrichissement

b) Caractéristique courant-tension entre le drain et la source dans un MOSFET à enrichissement à canal N

Selon la polarisation du l'oxyde de grille, la variation de la quantité de charges libres à l'interface oxyde/substrat créée, modifie ou coupe un canal de conduction entre la source et le drain : c'est ainsi que le courant est modulé.

Il faut différencier le MOSFET à enrichissement où les porteurs majoritaires du canal sont de signe opposé aux zones de source et drain de son opposé, le MOSFET à appauvrissement où le canal et les zones source/drain sont de même type. Les principales différences sont résumées dans le **Tableau I-1** pour des MOSFET de type N. Les MOSFET de type P fonctionnent selon le même principe avec des zones de dopage inversées (conduction par des trous dans un substrat de type n inversé pour  $V_G > 0$ ) ; l'association de N-MOSFET et de P-MOSFET permet de former les fonctions logiques utilisées pour les CMOS (C pour Complementary).

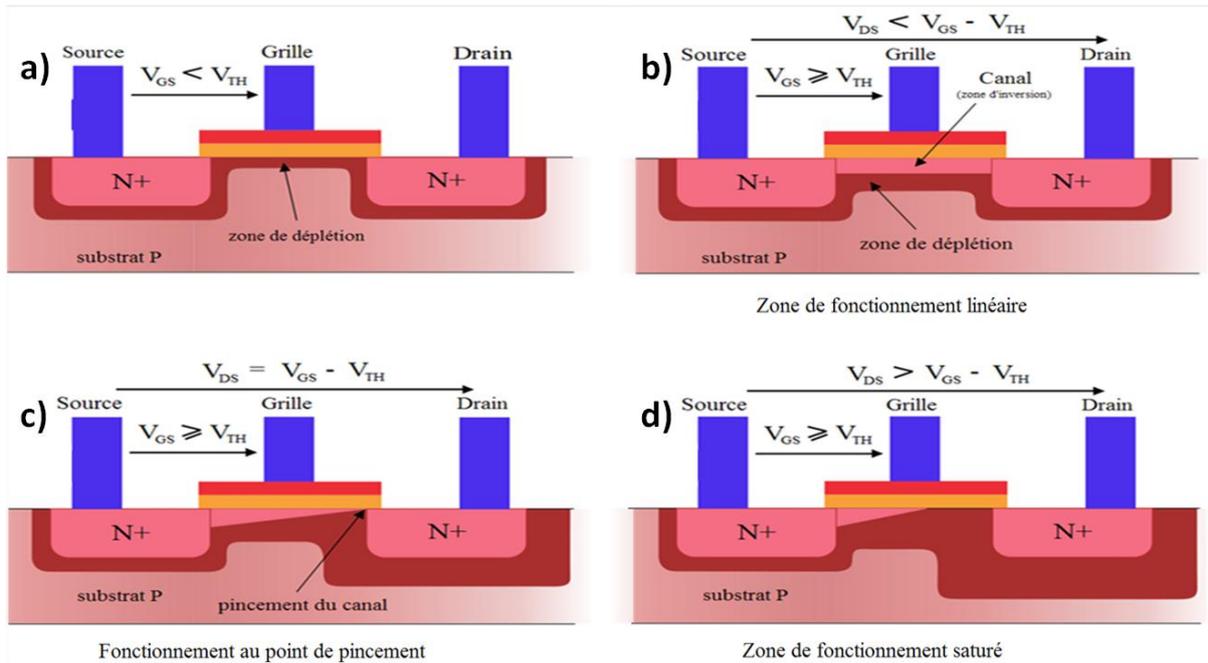
Les MOSFET à enrichissement étant les plus courants, nous nous focaliserons sur le fonctionnement de ceux-ci en considérant que les MOSFET à appauvrissement fonctionnent de même en inversant les polarités.

	N-MOSFET à enrichissement	N-MOSFET à appauvrissement
Substrat	Si faiblement dopé p	
Drain/Source	Zones N+	
Capacité Grille/Substrat	Flottante à vide	En inversion
État bloqué ( $I_{OFF}$ )	$V_G < V_{Th}$	$V_G > V_{Th}$
État passant ( $I_{ON}$ )	$V_G > V_{Th}$	$V_G < V_{Th}$

**Tableau I-1** : Principales différences entre un MOSFET à enrichissement et à appauvrissement

En fonctionnement d'enrichissement, la source et le substrat sont mis à la masse et le dispositif est contrôlé par la tension appliquée à la grille et au drain comme décrit dans la **Figure I-3**. Quand  $V_G=0$ , le transistor est bloqué car aucun électron n'est disponible pour la conduction entre la source et le drain. En augmentant la polarisation de la grille, les trous du substrat (dopé p) sont repoussés loin de l'oxyde : on parle de déplétion [**Fig. I-3.a**]. Arrivé à une certaine polarisation  $V_G \geq V_{Th}$ , une zone de porteurs minoritaires (des électrons pour un substrat de type p) se forme : c'est une zone d'inversion qui constitue le canal de conduction. Si on applique maintenant un potentiel entre le drain et la source  $V_{DS} < V_G - V_{Th}$  [**Fig. I-3.b**], le

transistor est en fonctionnement linéaire, puis en augmentant encore la différence de potentiel, on atteint le point de pincement  $V_{GS}-V_{Th}$  [Fig. I-3.c] du fait de l'augmentation de la zone de déplétion du côté du drain et en dépassant ce point [Fig. I-3.d] on entre en régime saturé.



**Figure I-3 :** Modes de fonctionnement d'un n-MOSFET en fonction des tensions appliquées sur la grille et le drain.

Trois régimes sont donc possibles pour un MOSFET : un régime de coupure contrôlé par  $V_{GS}$  qui permet de former un interrupteur, un régime linéaire où le composant se comporte comme une résistance variable et un régime de saturation où le MOSFET peut servir de générateur de courant commandé en tension.

Le courant  $I_{DS}$  exprimé en fonction de  $V_{DS}$  en régime linéaire ( $0 < V_{DS} < V_{GS}-V_{Th}$ ) donne :

$$I_{DS} = \frac{W}{L} \mu \frac{C_{Ox}}{S} \left( V_{GS} - V_{Th} - \frac{V_{DS}}{2} \right) V_{DS} \quad [\text{Eq. I-1}]$$

Dans cette équation,  $W$  et  $L$  représentent respectivement la largeur et la longueur du canal,  $\mu$  la mobilité des porteurs,  $C_{Ox}$  la capacité de l'oxyde et  $S$ , la surface de cet oxyde, sachant que :

$$\frac{C_{Ox}}{S} = \frac{\kappa \epsilon_0}{t_{Ox}} \quad [\text{Eq. I-2}]$$

où  $\kappa$  est la permittivité relative (aussi appelée constante diélectrique qui vaut 3.9 pour le  $\text{SiO}_2$ ) de l'oxyde,  $t_{\text{Ox}}$ , son épaisseur et  $\epsilon_0$  la permittivité du vide ( $= 8,854 \cdot 10^{-12} \text{F/m}$ ).

Quand on passe en régime de saturation ( $V_{\text{DS}} \geq V_{\text{GS}} - V_{\text{Th}}$ ),  $I_{\text{DS}}$  devient :

$$I_{\text{DS}} = \frac{W}{2L} \mu C_{\text{Ox}} (V_{\text{GS}} - V_{\text{Th}})^2 \left( \frac{L}{L - \left( \sqrt{\frac{\epsilon_{\text{Si}}}{\kappa}} X_j t_{\text{Ox}} \ln \left( 1 + \frac{V_{\text{DS}} - V_{\text{DSsat}}}{V_{\text{DSsat}}} \right) \right)} \right) \quad [\text{Eq. I-3}]$$

où  $\epsilon_{\text{Si}}$  est la permittivité du silicium et  $X_j$  la profondeur des zones source et drain.

### I.1.2.b) Réduction des dimensions et conséquences

Afin d'augmenter la puissance de calcul des circuits, de réduire les coûts et d'ajouter des fonctionnalités, la miniaturisation des composants est un défi toujours renouvelé. Dans ce domaine, on se réfère au "nœud technologique" qui désigne la dimension du plus petit motif accessible. Pour passer d'une densité d'intégration à une autre plus élevée, on doit abaisser les dimensions du nœud technologique ce qui implique de diminuer les longueurs caractéristiques en suivant certaines règles détaillées dans le **Tableau I-2** [10]. Ainsi pour multiplier par deux la densité d'intégration, il faut diviser les dimensions du nœud technologique par  $\sqrt{2}$ .

	Paramètre	Facteur $\alpha$ ( $>1$ )
Circuit	Densité d'intégration	$\alpha^2$
	Puissance dissipée	$1/\alpha^2$
Transistor	Capacité	$1/\alpha$
	Courant	$1/\alpha$
Dimensionnement	$t_{\text{Ox}}, L, W$	$1/\alpha$
	$V_{\text{DD}}$	$1/\alpha$

**Tableau I-2** : Loi d'échelle des transistors à champ constant

Ce principe a fonctionné pendant des décennies, en bénéficiant du développement des techniques de lithographies et de tous les autres aspects des technologies microélectroniques, mais le système classique Si poly-cristallin/ $\text{SiO}_2$ /Si a trouvé ses limites quand la couche de

$\text{SiO}_2$  a atteint une épaisseur d'une vingtaine d'angströms pour laquelle les courants de fuite sont devenus trop importants [11].

Plusieurs solutions ont été utilisées pour améliorer les performances en ne modifiant que légèrement les procédés technologiques : la nitruration de la silice, l'utilisation de silicium contraint pour le canal afin d'augmenter la mobilité des électrons, le remplacement du Si polycristallin de grille par un métal. Ces améliorations ont permis de passer les nœuds technologiques 90 et 65 nm. Mais en-deçà, les courants de fuite traversant le  $\text{SiO}_2$  devenaient de plus en plus incontrôlables et il a fallu briser un verrou important : trouver un remplaçant au  $\text{SiO}_2$  pour l'oxyde de grille.

En effet, si le  $\text{SiO}_2$  thermique (ou son équivalent nitruré) a de nombreux avantages comme sa compatibilité évidente avec le silicium, une large bande interdite de 9 eV, une très bonne stabilité thermique et chimique, sa permittivité relativement faible a amené industriels et scientifiques à envisager l'incorporation de nouveaux matériaux dits "high- $\kappa$ " (ou HK) pour le remplacer. En effet, la permittivité de ces matériaux autorise le dépôt d'une plus grande épaisseur à capacité constante, réduisant ainsi drastiquement les fuites qui traversent l'oxyde (cf. § I-2.1). En 2007, conformément aux prescriptions de l'ITRS [12], les premiers MOSFET avec un oxyde de grille à base de  $\text{HfO}_2$  sont sortis sur le marché permettant à Intel d'atteindre le nœud 45 nm [13] [14], puis en 2010, le nœud 32 nm [3].

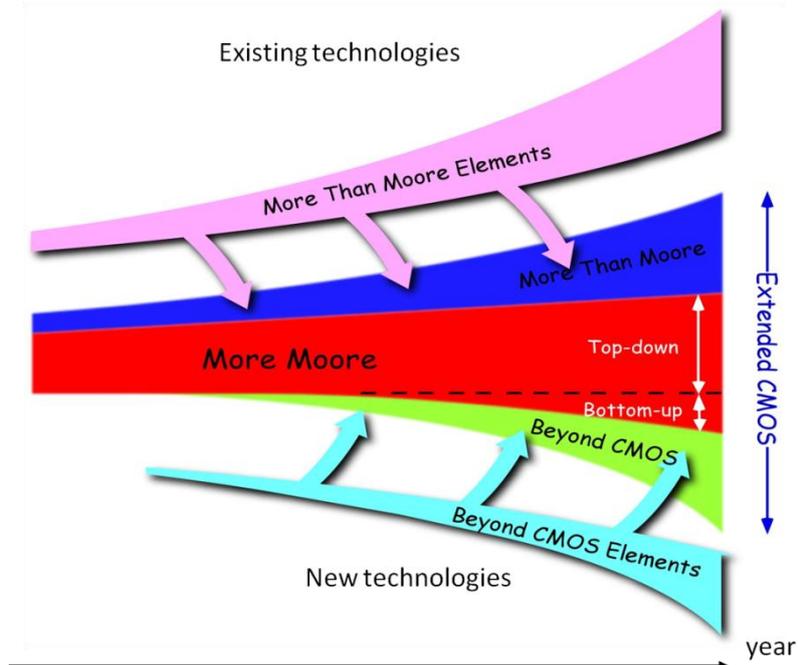
### ***1.1.3) Voies de recherche alternatives***

Afin de répondre aux exigences de densités d'intégration désirées dans la technologie CMOS, de nombreuses voies de recherche à court, moyen et long termes ont été envisagées et sont déjà appliquées pour une part. Pour continuer à miniaturiser les systèmes, les dispositifs électroniques tels que conçus originellement ont subi de nombreuses transformations : intrinsèquement en modifiant leurs parties constitutives (oxyde de grille et grille, canaux, interconnexions...), conceptuellement en concevant de nouvelles architectures de composants (FinFET, FDSOI, Tri-gate FET...) et structurellement en proposant des architectures nouvelles (conceptions de circuits, empilements...).

Parallèlement, de plus en plus de fonctions autres que les fonctions logiques et analogiques sont venues se greffer sur la plateforme silicium (fonctions mécaniques, optiques, radiofréquence et aussi chimiques, biochimiques, fluidiques, *etc.*) et il semble aujourd'hui incontournable d'intégrer de plus en plus de ces fonctions au cœur des circuits intégrés modernes.

Afin de pouvoir faire une classification cohérente de ces voies de recherches, l'European Nanoelectronics Initiative Advisory Council [15] a proposé un regroupement en trois grandes catégories [Fig. I-4]

- La voie "More Moore" (CMOS ultime) : la plus évidente et celle suivie depuis des décennies qui s'intéresse à la recherche de solutions technologiques pour continuer la miniaturisation du transistor jusqu'à ses limites physiques (qui pourraient bien être atteintes d'ici quelques années)
- La voie "More than Moore" (Autour du CMOS) plus récente préconise l'intégration de plus en plus grande et variée de fonctions non-numériques au cœur du circuit intégré afin de réduire d'une façon globale les dimensions des systèmes électroniques (un des plus beaux exemples est le formidable essor du téléphone portable qui intègre de plus en plus de fonctions annexes dans un minimum d'espace)
- La voie "Beyond CMOS" est la vision à plus long terme qui propose de repenser le concept même du transistor ou de l'adapter avec l'exploitation de structures à faible dimensionnalité (SET, transistors moléculaires, spintronique)...



**Figure I-4 :** Conception schématique des relations entre les trois grandes voies de recherche en microélectronique et leur apparition dans le temps [16]

Cette classification n'est évidemment qu'une façon de voir l'évolution de la microélectronique. Comme expliqué précédemment, l'essor des oxydes high- $\kappa$  est principalement dû aux exigences de la voie More Moore.

## I.2) Intérêt des oxydes high- $\kappa$ dans la course à la miniaturisation

### I.2.1) Le MOSFET ultime

Durant sept générations de processeurs, le SiO<sub>2</sub> est resté la référence pour l'oxyde de grille de part sa simplicité de mise en œuvre. Mais le "downscaling" des composants l'a amené à ses limites notamment en termes de fuites par effet tunnel. Bien qu'on ait conservé ce matériau en optimisant ses qualités isolantes, son épaisseur ultime (en dessous de laquelle le MOSFET ne peut plus fonctionner de façon convenable) est estimée à 1,2 nm, soit 5 atomes de silicium mis bout à bout.

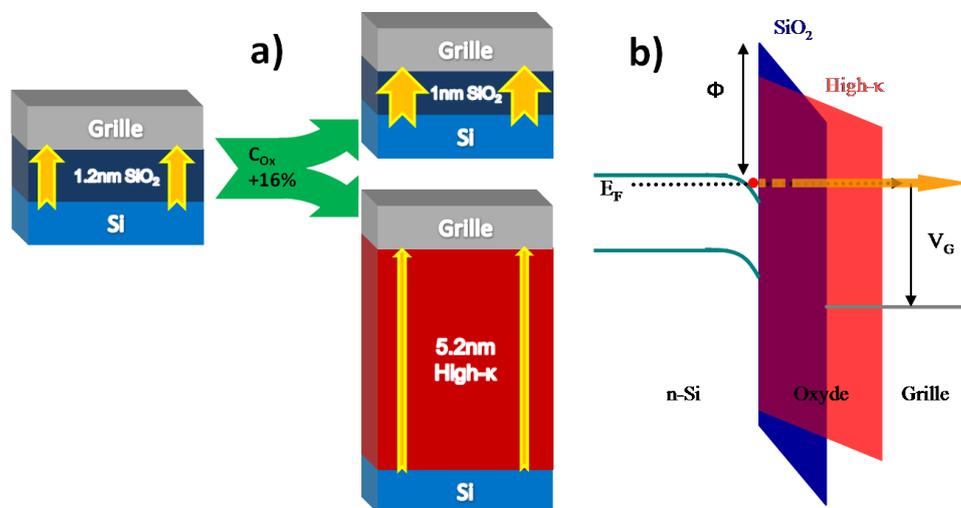
Les diélectriques sont caractérisés par leur permittivité électrique relative, notée  $\kappa$  : plus celle-ci est importante et plus l'oxyde a une capacité élevée à épaisseur constante. Le SiO<sub>2</sub>, pour un  $\kappa$  de 3,9 est loin d'être le meilleur diélectrique de ce point de vue et on désigne par le terme high- $\kappa$  les oxydes qui ont une permittivité supérieure au SiO<sub>2</sub> (même si on parle couramment d' high- $\kappa$  pour  $\kappa \geq 10$ ).

Dans ce domaine de nombreux oxydes remplissent cette condition. De l'alumine [17] (Al<sub>2</sub>O<sub>3</sub> avec un  $\kappa$  de 10) au SrTiO<sub>3</sub> [18] ( $\kappa \approx 300$ ) en passant par les oxydes intermédiaires Gd<sub>2</sub>O<sub>3</sub>, HfO<sub>2</sub>, La<sub>2</sub>O<sub>3</sub> [19] ( $\kappa \approx 20-30$ ), de nombreux candidats potentiels sont présents pour le futur du CMOS.

L'idée principale qui sous-tend l'utilisation de ces high- $\kappa$  est d'augmenter l'épaisseur physique d'oxyde à capacité donnée afin de réduire les courants de fuite par effet tunnel. En effet, les objectifs de miniaturisation imposent de réduire l'épaisseur d'oxyde afin d'augmenter la capacité du dispositif. Or cette dernière est non seulement inversement proportionnelle à l'épaisseur physique, mais également proportionnelle à la constante diélectrique du matériau utilisé.

En d'autres termes, pour augmenter la capacité d'un oxyde de grille, il faut réduire son épaisseur ou utiliser la même épaisseur d'un oxyde de constante diélectrique supérieure. L'avantage de la deuxième solution est que par la même occasion, si l'oxyde remplaçant est de bonne qualité, les fuites électriques par effet tunnel seront abaissées car celles-ci sont influencées par l'épaisseur physique du diélectrique.

Pour illustrer cela, considérons l'épaisseur ultime de  $\text{SiO}_2$  ( $\approx 1,2$  nm) mentionnée au paragraphe I-2.1, intégrée dans une structure MOS [Fig. I-5]. Si on abaisse cette épaisseur à 1 nm, on augmente la capacité surfacique de 16% (ce qui permet de réduire d'autant la surface du MOS à capacité constante). Cependant dans cette gamme d'épaisseur, les fuites augmentent exponentiellement avec la diminution de l'épaisseur. L'autre solution est d'utiliser un oxyde à forte constante diélectrique : si par exemple, la constante est de 20, 5,2 nm de cet oxyde permettraient d'atteindre la même capacité en réduisant drastiquement les fuites (de 2 à 3 ordres de grandeur). On dit que 5,2 nm de cet oxyde high- $\kappa$  correspondent à une épaisseur équivalente de silice (EOT pour Equivalent Oxide Thickness) de 1 nm.



**Figure I-5 :** a) pour une même capacité, un MOS à base de high- $\kappa$  conserve une épaisseur d'oxyde 5 fois plus élevée que l'équivalent en  $\text{SiO}_2$ . b) Les fuites induites par effet tunnel en sont réduites d'autant.

En plus de l'avantage évident des oxydes à forte constante diélectrique, l'intégration de ceux-ci dans un MOSFET permet également de remplacer la grille – traditionnellement en poly-Si dopé dans le CMOS à base de  $\text{SiO}_2$  – et d'utiliser effectivement un métal. En effet, le poly-Si utilisé – même fortement dopé – souffre d'une conductivité 100 à 1000 fois plus faibles qu'un "bon" métal et conduit à la formation d'une zone de déplétion à l'interface poly-Si/ $\text{SiO}_2$ . L'utilisation de ces grilles en poly-Si dopées est imposée par l'instabilité de l'interface métal/ $\text{SiO}_2$ . Ainsi le remplacement du  $\text{SiO}_2$  par un oxyde high- $\kappa$  permet également d'utiliser un métal comme grille et de réduire significativement cette zone de déplétion.

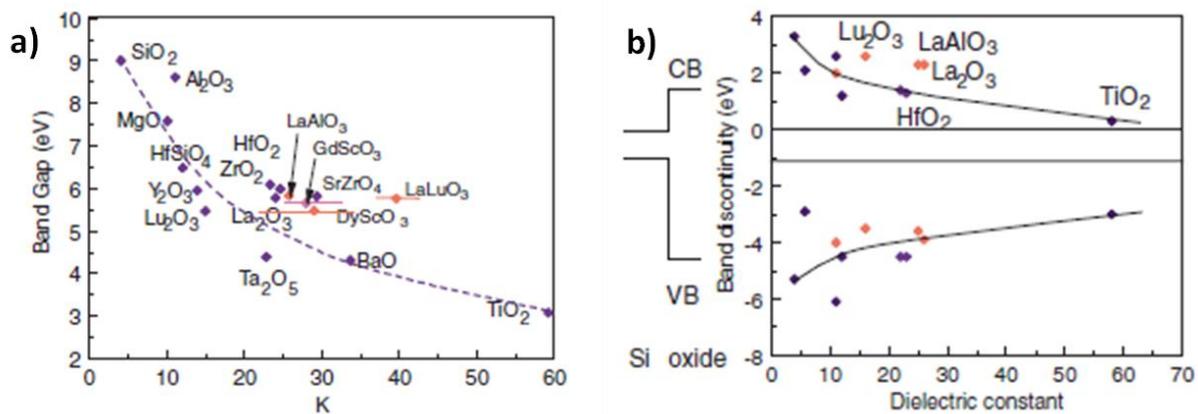
## 1.2.2) Choix de l'oxyde high- $\kappa$ pour le remplacement de l'oxyde de grille

Si les candidats pour le remplacement de l'oxyde de grille sont nombreux et étudiés depuis une vingtaine d'années, leur intégration dans un composant logique effectif et performant n'a été réalisée que récemment (pour le  $\text{HfO}_2$  en particulier) et la course à l'innovation et aux découvertes est loin d'être finie. En effet, la référence  $\text{SiO}_2/\text{Si}$  a légué un cahier des charges exigeant [20] à son futur remplaçant.

### 1.2.2.a) Critères de sélection

Identifier un oxyde à forte permittivité n'est que la première étape vers le remplacement du  $\text{SiO}_2$  comme oxyde de grille. Un bon candidat pour l'intégration technologique doit répondre à de nombreux critères pour espérer pouvoir supplanter le couple  $\text{SiO}_2/\text{Si}$ .

La première condition à remplir pour un oxyde candidat à l'intégration est d'avoir une largeur de bande interdite (gap) suffisamment grande et bien "positionnée" en énergie par rapport aux bandes de conduction et de valence du silicium [Fig. I-6]. John Robertson [21] (Cambridge University) dans la dernière version de ses recommandations pour le choix d'un "bon high- $\kappa$ " recommande un minimum d'1 eV pour l'offset de bande de part et d'autre des BC et BV du silicium afin de minimiser les fuites par effet tunnel (l'offset de BC (CBO) est plus pertinente car plus faible que l'offset de BV).

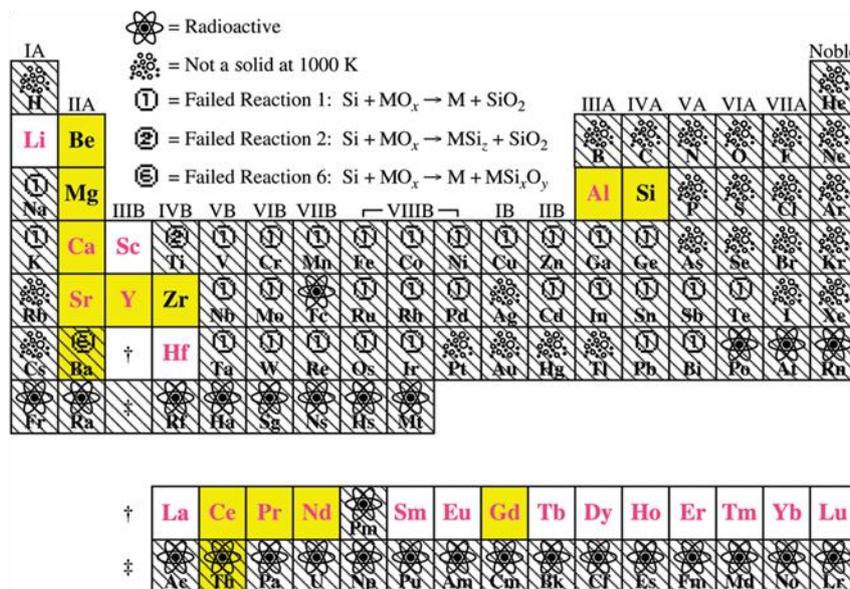


**Figure I-6 :** a) Largeur des bandes interdites et b) discontinuités de bande en fonction de la constante diélectrique pour divers oxydes high- $\kappa$ . Les oxydes du groupe III (dont  $\text{LaAlO}_3$ ) sont indiqués en rose.[21]

Sur la **Figure I-6**, les gaps et les discontinuités de bande de divers candidats ont été collectés. On y voit une corrélation grossière entre l'augmentation du κ et la diminution du gap. Ainsi les oxydes avec des constantes très élevées (> 50) sont exclus car leurs CBO sont trop faibles voire nulles. On remarque que les oxydes intéressants sont généralement des oxydes à métaux de transition.

Un autre critère essentiel est la nécessaire compatibilité chimique et thermodynamique de l'oxyde high-κ avec le silicium afin d'avoir une interface HK/Si aussi abrupte que possible sans création d'une couche interfaciale. Pour cela, l'oxyde doit notamment avoir une enthalpie de formation supérieure à celle du SiO<sub>2</sub> [22]. Heureusement, ce critère se recoupe avec l'exigence sur le gap et la CBO ; ainsi, la grande majorité des oxydes à base de lanthanides, d'éléments du groupe II, III et IV, ainsi que de Li et Al sont *a priori* compatibles avec le Si.

De plus l'oxyde doit également rester stable chimiquement et thermiquement envers le Si lors du recuit d'activation que subit classiquement un dispositif CMOS (typiquement ≈1000°C pendant quelques secondes). L'interface métal de grille/oxyde est aussi un enjeu majeur. Désormais, le recuit d'activation est fait avant le dépôt du métal de grille : ce procédé "gate-last" a permis l'avènement de la génération 45 nm et est toujours débattu comme future norme potentielle de fabrication en remplacement du procédé "gate-first". Quoiqu'il en soit la meilleure stabilité thermodynamique et thermique du matériau est nécessaire pour certaines étapes de fabrication et d'optimisation.



**Figure I-7 :** Éléments de la table périodique vus sous l'angle de compatibilité thermodynamique des oxydes avec le silicium [22]

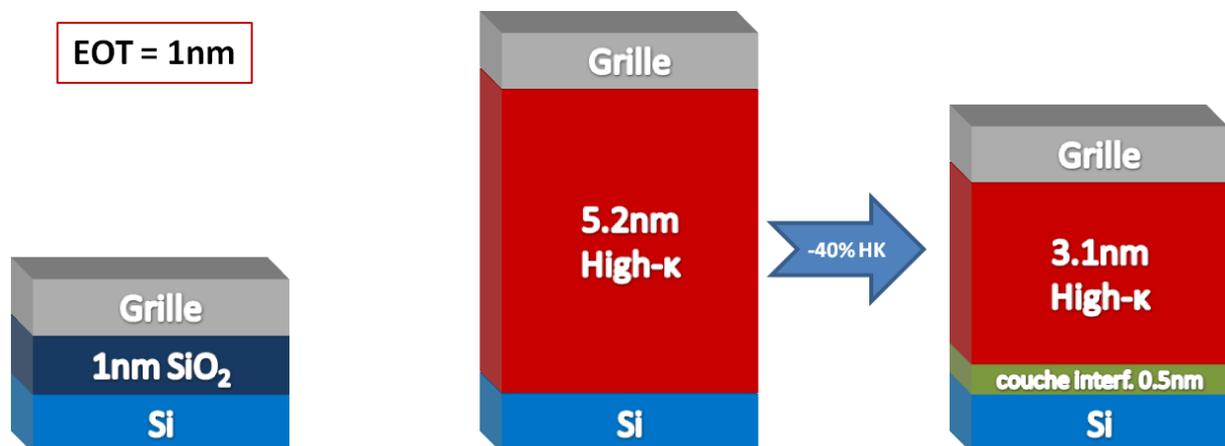
L'oxyde doit évidemment être de bonne qualité électrique dans la fenêtre thermodynamique choisie. Lors de sa synthèse, la présence d'impuretés, d'excès ou de lacunes d'oxygène créent des défauts électriques actifs qui nuisent à la fiabilité et à la reproductibilité des performances des dispositifs. Sa stabilité chimique doit également être assurée : certains oxydes HK ont des propriétés hygroscopiques qui font que l'eau contenue dans l'air vient s'associer chimiquement à l'oxyde, dégradant fortement ses caractéristiques. C'est la raison pour laquelle certains oxydes comme SrO ou La<sub>2</sub>O<sub>3</sub> [23] ont été *a priori* écartés malgré leurs caractéristiques intéressantes.

### I.2.2.b) L'interface oxyde HK / silicium

Comme on l'a vu précédemment, beaucoup de critères pour les oxydes HK sont liés à leur capacité à former une interface de qualité avec le silicium. En effet une couche interfaciale est dommageable dans un dispositif capacitif car elle génère une capacité en parallèle (de permittivité moindre) et augmente les défauts d'interface qui abaissent la mobilité des porteurs du canal.

Si l'on reprend l'exemple de la **Figure I-5** et que l'oxyde HK ne peut pas être déposé sans la présence d'une couche interfaciale de 0,5 nm d'une permittivité de 5, l'épaisseur de high- $\kappa$  à atteindre pour obtenir un EOT de 1 nm en sera fortement diminuée [24] [**Fig. I-8**]. En effet, la capacité totale d'une structure s'écrit :

$$\frac{1}{C_{Total}} = \frac{1}{C_{HK}} + \frac{1}{C_{Interf.}} \quad [\text{Eq. I-4}]$$



**Figure I-8** : Trois structures équivalentes d'un point de vue capacitif. On voit que même une fine couche interfaciale (ici d'une épaisseur de 0,5 nm avec  $\kappa = 5$ ) fait fortement diminuer l'épaisseur de high- $\kappa$  nécessaire à l'obtention d'un EOT d'1 nm

Dans le cas de structure à deux couches, on mesure l'EOT par la formule suivante :

$$EOT_{bicouche} = \left( \frac{t_{IL}}{\kappa_{IL}} \times \kappa_{SiO_2} \right) + \left( \frac{t_{HK}}{\kappa_{HK}} \times \kappa_{SiO_2} \right) \quad [\text{Eq. I-5}]$$

, où  $t_{IL}$  et  $\kappa_{IL}$  sont l'épaisseur et la permittivité de la couche interfaciale,  $t_{HK}$  et  $\kappa_{HK}$  celles de l'oxyde.

Afin d'obtenir des épaisseurs de plus en plus faibles, l'empilement grille/oxyde HK/Si sans couche interfaciale (appelé ZIL pour "Zero Interfacial Layer") est toujours une gageure [25] et bien souvent il faut s'accommoder d'une couche d'interface minimale. Cependant, tant que l'épaisseur du high- $\kappa$  peut être abaissée suffisamment, la couche interfaciale peut-être utilisée à bon escient. En effet, une fine couche de  $SiO_x$  ou de silicates peut diminuer la densité de défauts d'interfaces avec le silicium et augmenter la mobilité des porteurs du canal [26].

### ***1.2.3) Remplacement du SiO<sub>2</sub> par un oxyde high- $\kappa$ : avantages et challenges***

#### **1.2.3.a) Passage à une grille métallique**

Le MOSFET "traditionnel" à base de SiO<sub>2</sub> utilise du poly-Si dopé comme grille de par son évidente compatibilité avec l'oxyde de grille, ce qui en fait une solution technologique simple. Cependant ce silicium, même fortement dopé, possède une densité de porteurs cent à mille fois plus faible qu'un métal. De plus, une zone de déplétion de quelques angströms se forme ce qui crée une capacité parasite supplémentaire. Le passage à un oxyde high- $\kappa$  constitue l'occasion de changer également la grille et d'utiliser un métal afin d'augmenter la conduction et de réduire la capacité parasite [27]. De plus, le poly-Si se révèle incompatible avec la plupart des oxydes high- $\kappa$  [28]. Un nouvel oxyde HK nécessite donc l'introduction d'un métal qui doit être compatible thermodynamiquement, électriquement et technologiquement. C'est à la fois une amélioration potentielle du dispositif MOSFET mais également une complexité supplémentaire pour trouver un couple high- $\kappa$ /métal de grille (appelé HK/MG) compatible technologiquement et électriquement avec l'intégration pour un composant électronique.

Le métal de grille doit avoir une bonne résistance thermique afin de pouvoir supporter les hautes températures des procédés de fabrication sans être modifié ni réagir avec l'oxyde de grille. Ensuite il faut considérer le travail de sortie du métal qui détermine la tension de seuil de fonctionnement  $V_{Th}$  des MOSFET. De ce point de vue, le métal idéal n'est pas le même pour un n-MOS et un p-MOS.

L'industrie microélectronique a envisagé plusieurs alliages métalliques tels que le TiN [29], le TaN [30] [31] ou bien la technique de siliciuration (FULLY Silicided [32] [33]) à base de NiSi [34] [35].

La recherche d'un métal de grille pleinement compatible avec la technologie MOSFET ne rentre pas dans le cadre des études menées dans cette thèse.

### I.2.3.b) Remplacement du canal Si par un canal haute mobilité

De même que le remplacement du  $\text{SiO}_2$  dans le MOSFET permet d'envisager l'utilisation de "vrais" métaux plutôt que du poly-Si dopé pour la grille, le canal de porteurs pourrait idéalement être remplacé par un canal "high- $\mu$ " (à haute mobilité). En effet, à cet égard, le silicium est loin d'être le meilleur semi-conducteur avec un gap indirect et une mobilité de porteurs modérée comparé à d'autres semi-conducteurs tels que le germanium ou des composés III-V (GaAs, InSb, InP...). Évidemment la mise en place de ces solutions n'est pas simple car d'une part il faudrait les intégrer sur une plateforme silicium et d'autre part les oxydes natifs issus de ces semi-conducteurs sont de mauvaise qualité et instables contrairement au  $\text{SiO}_2$  qui peut être obtenu par oxydation thermique du Si.

Cependant le potentiel de tels matériaux est très intéressant du fait des fortes mobilités des porteurs de charge [Tableau I-3] et, à condition d'obtenir une technique de passivation de surface satisfaisante, un empilement MG/HK/canal high- $\mu$  pourrait constituer le MOSFET ultime.

	Ge	Si	GaAs	InSb	InP
Largeur de bande interdite $E_g$ (eV)	0,66	1,12	1,42	0,17	1,35
Affinité électronique $\chi$ (eV)	4,05	4,0	4,07	4,59	4,38
Mobilité des trous $\mu_t$ ( $\text{cm}^2/\text{Vs}$ )	1900	450	400	1250	150
Mobilité des électrons $\mu_e$ ( $\text{cm}^2/\text{Vs}$ )	3900	1500	8500	80000	4600
Paramètre de maille (nm)	0,565	0,543	0,565	0,648	0,587
Constante diélectrique	16,0	11,9	13,1	17,7	12,4
Point de fusion $T_f$ ( $^\circ\text{C}$ )	937	1412	1240	527	1060

**Tableau I-3** : Caractéristiques de matériaux alternatifs pour le canal de MOSFET et comparaison avec le silicium. [36]

Les recherches actuelles se concentrent principalement sur le développement de canaux déposés sur silicium : en germanium pour les dispositifs p-MOS et en semi-conducteurs III-V pour les n-MOS. Pour envisager la co-intégration p-MOS en Ge et n-MOS en GaAs et du fait des paramètres de maille identiques entre de ceux-ci, on peut imaginer un substrat de GeOI, ou de Ge directement épitaxié sur substrat Si sur lequel on épitaxierait localement du GaAs.

Ces alternatives au canal Si sont largement étudiées mais bien que des résultats prometteurs aient déjà été obtenus, les verrous technologiques pour une intégration à bas coût ne sont toujours pas levés et l'implémentation d'une à quatre "couches" entre le substrat Si et l'oxyde de grille n'est pas triviale.

### **I.3) État de l'art des oxydes high- $\kappa$ /Si**

#### ***I.3.1) HK/Si : épitaxie vs. dépôt amorphe***

Dans le contexte "More Moore" de la recherche d'oxydes high- $\kappa$  épitaxiés sur silicium, l'équipe de l'Oak Ridge National Laboratory a posé la première pierre en 1998 [37] avec la réalisation d'une structure MOS Pt/SrTiO<sub>3</sub>/Si en mettant en œuvre une ingénierie complexe d'interface permettant de passer du Si au SrTiO<sub>3</sub> cristallin à travers une interface de SrSi<sub>2</sub>. Le procédé d'ingénierie d'interface d'Oak Ridge a été repris par Motorola pendant les années 1999-2002 [38] [39] [40]. Cependant si l'épitaxie directe d'oxyde sur silicium constitue une solution théoriquement avantageuse en termes de contrôle des courants de fuite et de qualité d'interface, ce n'est vrai qu'à la condition de trouver une relation d'épitaxie et une fenêtre thermodynamique et cinétique qui permettent de former une interface parfaite sans formation de couche interfaciale non désirée. A cet égard, le dépôt d'oxydes en phase amorphe représente une alternative intéressante : il n'est plus nécessaire de se préoccuper du désaccord de maille entre l'oxyde et le silicium et le nombre d'oxydes high- $\kappa$  candidats est plus grand. Néanmoins d'autres critères sont importants pour ces matériaux puisqu'ils ne doivent pas recristalliser dans le cadre des budgets thermiques impartis, sous peine de former des grains entre lesquels des chemins de fuite se forment.

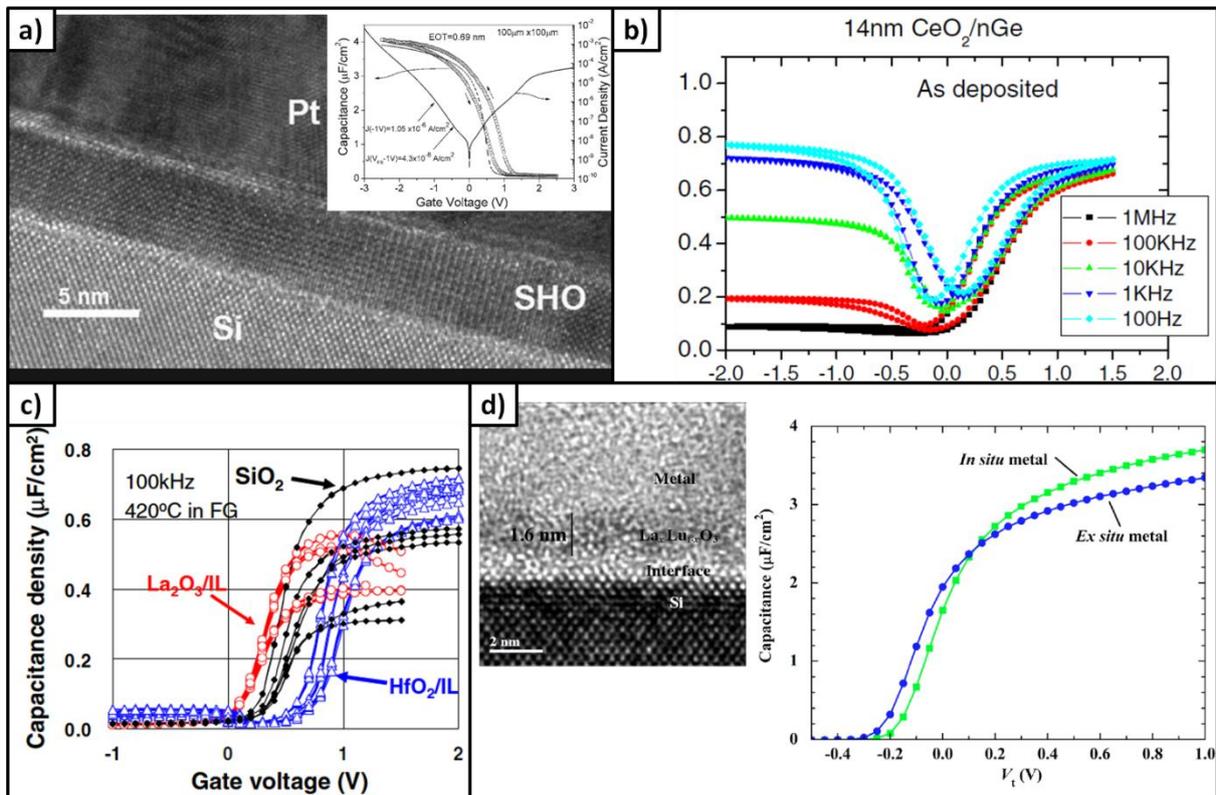
Différents groupes en Europe, aux États-Unis et en Asie ont exploré ces dernières années la voie "épitaxie" pour les high- $\kappa$ . Nous citons ci-dessous les plus actifs.

IBM Zurich a adopté sur la voie du SrTiO<sub>3</sub> avec une ingénierie d'interface (Ba, Sr)O/Si puis a développé la croissance de SrHfO<sub>3</sub> amorphe sur Si(001) [41] [42] et HfO<sub>2</sub> [43]. Le groupe de Penn State (Université de Pennsylvanie) s'est penché sur l'étude du LaAlO<sub>3</sub> cristallin sans parvenir à l'épitaxier directement sur Si ce qui l'a amenés à explorer la voie amorphe [44] [45]. L'oxyde LaAlO<sub>3</sub> a également été étudié à l'IMS Demokritos de même que l'oxyde de cérium CeO<sub>2</sub> [46] et le couple HfO<sub>2</sub>/Dy<sub>2</sub>O<sub>3</sub> [47]. Le groupe d'Osten (Hannover

Univ.) a travaillé longuement sur  $\text{PrO}_2$  [48] [49], puis sur  $\text{Gd}_2\text{O}_3$  sur  $\text{Si}(111)$  [50] [51] [52]. Le groupe d'Iwai de l'Institut de Technologie de Tokyo étudie  $\text{La}_2\text{O}_3$  [53] [54] et sa combinaison avec le  $\text{HfO}_2$  [55].

Bien que le succès de l'oxyde  $\text{HfO}_2$  et de ses dérivés ( $\text{HfSiO}_x$ ,  $\text{HfSiO}_x\text{N}_y$ ) ait été confirmé par son intégration dans les technologies industrielles [14] [3], la nécessité de conserver une couche interfaciale afin de stabiliser le matériau est restrictive en termes d'EOT ultime.

On peut aussi remarquer l'importance grandissante des oxydes à base de lanthane [56] [57] [58] [59].



**Figure I-9 :** Revue sur différents oxydes high- $\kappa$  étudiés :

**a)** Image TEM Haute résolution de  $\text{SrHfO}_3$  épitaxié sur  $\text{Si}(001)$  et recouvert d'une électrode Pt. **insert :** Densité de courant et capacité en fonction de la tension appliquée pour une capacité MOS constituée d'un empilement 20 nm Pt/4 nm  $\text{SrHfO}_3$ /0,4 nm  $\text{SrO}$ /p-Si [41].

**b)** Mesure capacité-tension d'une capacité MIS  $\text{CeO}_2/\text{nGe}$ . [46].

**c)** Courbes C-V d'empilements  $\text{HfO}_2/\text{SiO}_2/\text{Si}$  et  $\text{La}_2\text{O}_3/\text{SiO}_2/\text{Si}$  avec différentes épaisseurs de high- $\kappa$ . Des capacités avec différentes épaisseurs de  $\text{SiO}_2$  sont également représentées [55].

**d)** Image TEM en champ clair (à gauche) et courbes C-V (à droite) d'un empilement métal/1,6 nm  $\text{La}_x\text{Lu}_{1-x}\text{O}_3/\text{n-Si}$  [59]

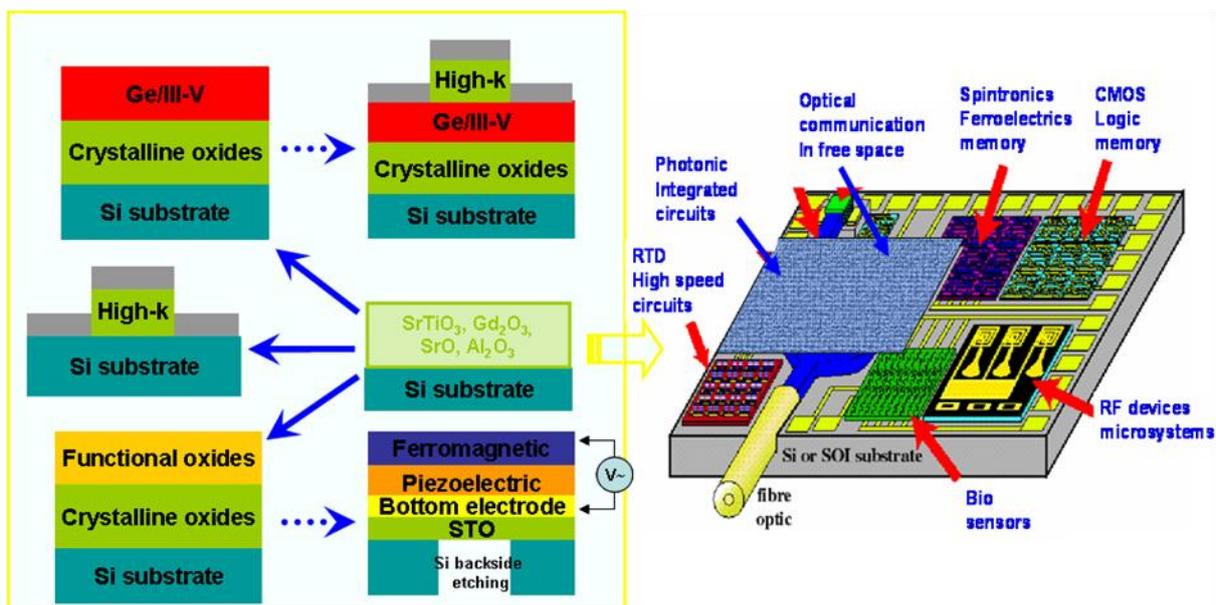
### 1.3.2) *Savoir-faire à l'INL*

Une des principales activités de recherches à l'INL (dans l'équipe "Hétéro-épitaxie et Nanostructures") concerne l'intégration monolithique d'oxydes et de semi-conducteurs III-V sur silicium. Ainsi l'INL étudie un large panel de matériaux pour la micro et l'optoélectronique : des oxydes à forte constante diélectrique comme le  $Gd_2O_3$  ou le  $LaAlO_3$ , des oxydes fonctionnels comme  $SrTiO_3$ ,  $BaTiO_3$ ,  $Pb(Zr,Ti)O_3$ , de l'ingénierie d'interface avec le  $Al_2O_3$  ou le  $SrO$  ou des III-V comme  $InP$ ,  $GaAs$  ou  $InAs$

La vision à court/moyen terme des objectifs de l'INL en termes de croissance et d'intégration d'oxydes et de Ge/III-V peuvent être résumés ainsi :

- recherche d'oxydes HK alternatif pour les technologies CMOS 22 nm et sub-22 nm
- intégration des oxydes fonctionnels (piézoélectriques, ferroélectriques, opto-électriques, etc.) sur Si en utilisant des templates d'oxydes cristallins/Si pour applications ("More than Moore")
- intégration du Ge et de III-V (couches 2D ou nanofils) sur Si avec une couche d'oxyde tampon cristallin

Sur la base de ces hétérostructures, des composants aux fonctionnalités variées complémentaires des circuits CMOS pourraient être intégrés de façon monolithique sur silicium comme représenté sur la **Figure I-9**.



**Figure I-9** : Stratégie et perspectives d'intégration monolithique sur silicium à l'INL

### I.3.2.a) Croissance et dépôts d'oxydes sur Si par épitaxie par jet moléculaire

Au fil des ans, l'INL a acquis une maîtrise de premier ordre pour l'épitaxie de nombreux oxydes sur silicium : SrO, (Sr,Ba)TiO<sub>3</sub>, Al<sub>2</sub>O<sub>3</sub>, LaAlO<sub>3</sub>, Gd<sub>2</sub>O<sub>3</sub>, ainsi que pour les combinaisons LaAlO<sub>3</sub>/SrTiO<sub>3</sub>/Si, LaAlO<sub>3</sub>/Al<sub>2</sub>O<sub>3</sub>/Si, Gd<sub>2</sub>O<sub>3</sub>/Al<sub>2</sub>O<sub>3</sub>/Si [60] [18] [61] [62] [63] [64] [65]...

Les études mettent en jeu sur trois types d'oxydes : les couches tampons d'oxydes (SrO, Al<sub>2</sub>O<sub>3</sub>, SrTiO<sub>3</sub>) afin de permettre par exemple l'épitaxie d'oxyde HK sur Si, les oxydes fonctionnels (SrTiO<sub>3</sub>, BaTiO<sub>3</sub>, Pb(Zr,Ti)O<sub>3</sub>) pour l'exploitation de leurs propriétés ferroélectriques, piézoélectriques, etc. et les oxydes à forte constante diélectrique (Gd<sub>2</sub>O<sub>3</sub>, LaAlO<sub>3</sub>) pour les technologies CMOS 22 nm.

Afin de développer un matériau de forte constante diélectrique alternatif au HfO<sub>2</sub> la croissance de deux oxydes a été privilégiée : Gd<sub>2</sub>O<sub>3</sub> cristallin [65] et LaAlO<sub>3</sub> amorphe [64]. Des capacités MOS à base de ces oxydes ont permis d'obtenir des EOT record de l'ordre de 0,5 nm pour des courants de fuite compatibles avec les recommandations de l'ITRS.

### I.3.2.b) Choix de LaAlO<sub>3</sub> amorphe

Comme on a pu le voir au paragraphe I.2.2.a, les critères de sélection d'un oxyde HK envisageable pour l'intégration sur silicium sont nombreux. Les travaux sur l'épitaxie directe sur silicium ont eu peu de succès et aujourd'hui deux types de solutions sont envisagées selon l'oxyde high- $\kappa$  étudié : l'utilisation de couches tampons contrôlées (permettant d'adapter les désaccords de maille et de limiter les réactions interfaciales) et le choix de la voie amorphe pour des high- $\kappa$  pouvant supporter de hautes températures sans cristalliser.

Une analyse de la littérature et l'expérience accumulée à l'INL avaient permis d'identifier dans un premier temps trois oxydes possibles, alternatifs au HfO<sub>2</sub> et présentant des potentialités d'application importantes : SrTiO<sub>3</sub> préparé à basse température pour limiter les réactions interfaciales, Gd<sub>2</sub>O<sub>3</sub> préparé à des températures intermédiaires et Al<sub>2</sub>O<sub>3</sub> préparé à haute température qui est stable thermodynamiquement sur Si.

Néanmoins, en vue de l'application MOSFET sub-22 nm visée dans cette thèse, il faut noter que SrTiO<sub>3</sub> ne possède pas un bon offset de bandes de conduction avec Si et Al<sub>2</sub>O<sub>3</sub> n'a pas une constante diélectrique suffisamment élevée. Quant à l'oxyde Gd<sub>2</sub>O<sub>3</sub>, malgré l'obtention de bons résultats électriques [66], il a l'inconvénient de présenter une croissance

bi-domaine sur Si(001). De plus une couche interfaciale de silicates se forme généralement à l'interface  $\text{Gd}_2\text{O}_3 / \text{Si}$  [63].

Le choix s'est donc porté sur  $\text{LaAlO}_3$  (LAO), cet oxyde remplissant *a priori* les conditions décrites plus haut. Une première exploration du système LAO/Si a été menée dans le cadre de la thèse de Loïc Becerra.

L'épitaxie directe de LAO cristallin sur Si s'est avérée impossible du fait de la formation préférentielle de silicates. Une ingénierie d'interface a alors été envisagée avec un système LAO/ $\text{Al}_2\text{O}_3$ /Si mais la présence de ce "buffer" d'alumine fait apparaître des charges négatives et des inhomogénéités de surface, sans compter la difficulté accrue d'obtenir des EOT sub-nanométriques.

Par contre les travaux de Becerra ont révélé le potentiel du système LAO amorphe sur Si par dépôt par jets moléculaires (MBD pour Molecular Beam Deposition). En effet, LAO présente une température de cristallisation élevée ce qui permet d'éviter la formation de grains lors du dépôt et des traitements thermiques. De très bons résultats ont été obtenus (EOT de 7 Å pour des courants de fuite de l'ordre de  $10^{-2}$  A/cm<sup>2</sup> répondant aux spécifications du nœud 16 nm de la catégorie "low operating power" de l'ITRS). Cependant ces résultats prometteurs sont à mettre en balance avec de gros problèmes de reproductibilité et de stabilité des dispositifs.

## I.4) Objectifs de la thèse

L'objet de cette thèse s'inscrit donc dans la continuité des travaux entamés par Loïc Becerra. Il s'est agi d'explorer de façon la plus approfondie possible, le potentiel de l'oxyde  $\text{LaAlO}_3$  déposé sous forme amorphe, comme oxyde alternatif pour les grilles de CMOS.

Le premier objectif a été d'adapter et de fiabiliser le procédé utilisé pour le dépôt d'oxydes amorphes sur silicium. En effet, les exigences pour un oxyde amorphe déposé par évaporation au canon à électrons ne sont pas les mêmes que pour les oxydes cristallins classiquement épitaxiés à l'INL. Il a ainsi fallu stabiliser l'alimentation du canon et améliorer l'incorporation de l'oxygène dans l'oxyde. L'accent a été mis également sur l'importance de la préparation de la surface du silicium, condition indispensable à une interface LAO/Si de qualité et à un dépôt conforme. Nous avons ainsi pu obtenir un bon savoir-faire sur le système LAO/Si et son interface, avec des connaissances transposables à d'autres oxydes high- $\kappa$  amorphes ou cristallines.

Dans un second temps, les paramètres de croissance et de traitements post-dépôt ont été étudiés. L'objectif était double : premièrement, on a cherché à obtenir les paramètres optimaux qui aboutiront à un oxyde stable, homogène et de qualité électrique et deuxièmement on a cherché à comprendre l'origine des phénomènes qui influencent les propriétés électriques des couches fines d'oxyde amorphe sur silicium. Pour cela, on s'est appuyé non seulement sur les outils de caractérisations électriques mais également sur des méthodes systématiques d'analyse morphologiques et physico-chimiques.

Enfin, l'oxyde optimisé a été intégré dans un démonstrateur MOSFET 2". Cette réalisation a permis de mettre en place une filière "MOSFET high- $\kappa$ " à l'INL en collaboration avec le CIME-Nanotech de Grenoble et de proposer une solution simple pour adapter une technologie MOSFET maîtrisée à l'intégration de high- $\kappa$ .

---

## CHAPITRE II : Techniques expérimentales de dépôt et de caractérisation des oxydes high-k

---

### Sommaire

<b>II.1) Introduction.....</b>	<b>31</b>
<b>II.2) L'EJM pour le dépôt d'oxydes en couches minces.....</b>	<b>31</b>
<b>II.2.1) Avantages de l'Épitaxie par Jets Moléculaires .....</b>	<b>32</b>
<b>II.2.2) Synthèse des échantillons LAO/Si.....</b>	<b>34</b>
II.2.2.a) Préparation des substrats .....	34
II.2.2.b) Caractéristiques du réacteur "R-III Oxydes" de l'INL .....	34
II.2.2.c) Recuits post-dépôts .....	37
<b>II.3) Caractérisations physico-chimiques.....</b>	<b>39</b>
<b>II.3.1) Suivi in-situ par diffraction RHEED.....</b>	<b>39</b>
<b>II.3.2) Étude de la topographie par microscopie à force atomique.....</b>	<b>40</b>
<b>II.3.3) Mesures de l'épaisseur physique d'oxyde et de la densité par réflectivité de rayons X.....</b>	<b>41</b>
<b>II.3.4) Étude physico-chimique du système LAO/Si par spectroscopie de photoélectrons X.....</b>	<b>42</b>
II.3.4.a) Principe de fonctionnement .....	42
II.3.4.b) Descriptions des analyses XPS .....	43
<b>II.3.5) Morphologie des couches mesurée par microscopie électronique en transmission.....</b>	<b>45</b>
<b>II.4) Caractérisations électriques .....</b>	<b>47</b>
<b>II.4.1) Analyses TunA .....</b>	<b>47</b>
<b>II.4.2) Élaboration de capacités MOS.....</b>	<b>48</b>
<b>II.4.3) Évaluation électrique des capacités MOS.....</b>	<b>50</b>
II.4.3.a) Principe de fonctionnement d'une capacité MOS.....	50
II.4.3.b) Prise de mesures C-V et I-V .....	52
II.4.3.c) Méthode de Yang à deux fréquences.....	53
II.4.3.d) Détermination de l'EOT par simulation TCV.....	54
II.4.3.e) Notions théoriques sur les paramètres complémentaires dans les mesures électriques .....	56
<b>II.4.4) Protocoles de mesures électriques.....</b>	<b>58</b>
II.4.4.a) Mesures C-V .....	58
II.4.4.b) Mesures I-V .....	60



## II.1) Introduction

Dans ce chapitre nous décrivons les techniques expérimentales mises en œuvre pour l'étude du système LAO/Si. La technique d'Évaporation par Jets Moléculaires (EJM) pour l'élaboration des échantillons sera d'abord présentée. Ensuite les principes des techniques physico-chimiques d'analyse et de contrôle (microscopie à force atomique, réflectivité de rayons X, spectrométrie de photoélectrons X, etc.) seront rappelés. Enfin nous décrivons les procédés d'élaboration en salle blanche des dispositifs MOS et les techniques de caractérisation électrique.

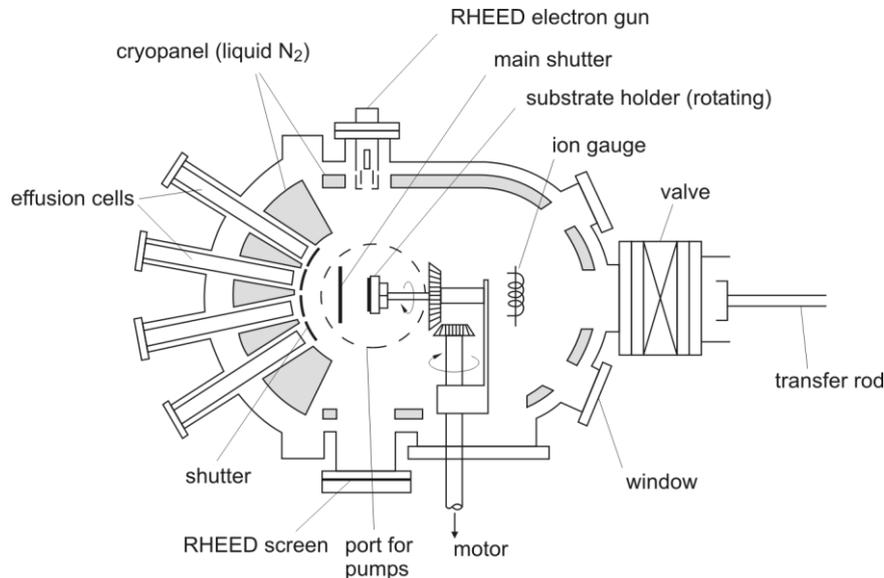
## II.2) L'EJM pour le dépôt d'oxydes en couches minces

L'épitaxie par jets moléculaires (EJM) appelée aussi MBE en anglais (pour Molecular Beam Epitaxy) est une technique de dépôt et de croissance développée dans les laboratoires Bell à la fin des années 1960 [67] pour la croissance contrôlée des semi-conducteurs. C'est un procédé qui permet de faire croître des couches minces (contrôle de l'épaisseur à la monocouche près) épitaxiées pour une large gamme de matériaux, allant des oxydes aux semi-conducteurs en passant par les métaux. Cette technique consiste à envoyer un faisceau d'atomes ou de molécules (jets moléculaires) sur une surface cristalline (substrat de silicium par exemple ou matériaux plus complexes) généralement chauffée dans un environnement ultravide ( $10^{-6}$ - $10^{-8}$  Torr pendant les dépôts). Les substrats sont préalablement nettoyés et préparés pour obtenir des surfaces atomiquement propres conduisant à des interfaces abruptes.

Un réacteur d'épitaxie (**Fig. II-1**) est une enceinte ultravide comportant :

- Un manipulateur sur lequel est fixé le porte-substrat. Le substrat peut être chauffé jusqu'à 900-1000°C et subir des rotations afin d'homogénéiser les dépôts.
- Des cellules à effusion (cellules de Knudsen), et/ou des creusets bombardés par un canon à électrons contenant les matériaux à évaporer : les vitesses de croissance lentes et un système de caches permettent un contrôle extrêmement précis des quantités de matière déposées et des épaisseurs.

- Un diffractomètre d'électrons rapides sous incidence rasante (RHEED pour Reflection High-Energy Electron Diffraction) aligné sur le substrat afin de contrôler en temps réel la croissance et la cristallinité des couches.



**Figure II-1** : Représentation schématique d'un réacteur MBE classique en coupe vu du dessus. [68]

Le réacteur de l'INL est adapté aux dépôts d'oxydes et comporte donc également une chambre "tampon" pour injecter de manière contrôlée le gaz et obtenir la stœchiométrie désirée dans l'oxyde. Les caractéristiques propres au réacteur de l'INL sont détaillées au paragraphe II-2.2.

### **II.2.1) Avantages de l'Épitaxie par Jets Moléculaires**

Dans le domaine de la synthèse d'oxydes HK, trois techniques sont principalement utilisées : l'épitaxie par jets moléculaires [69] utilisée dans le cadre de cette thèse, le dépôt en phase vapeur aux organométalliques [70] (MOCVD pour Metal Organic Chemical Vapour Phase Epitaxy) qui est basé sur la réaction de précurseurs chimiques à la surface du substrat et le dépôt chimique par couches atomiques [71] (ALD pour Atomic Layer Deposition). Cette dernière technique permet de découpler les réactions de surface par l'utilisation séquentielle de deux précurseurs chimiques différents, permettant ainsi une croissance demi-monocouche par demi-monocouche.

Ces deux dernières techniques sont préférées par le milieu industriel notamment pour leur compatibilité avec les environnements de production.

Cependant la MBE est plus populaire dans le milieu de la recherche du fait de sa versatilité. Ses avantages (comparés dans le **Tableau II-1**) proviennent de la combinaison unique :

- de conditions d'ultravide garantissant une pureté optimale du matériau déposé. Un système de pompage secondaire et de panneaux cryogéniques refroidis à l'azote liquide permettent de maximiser le libre parcours moyen des espèces éjectées et de former un "jet moléculaire" jusqu'au substrat. Cet environnement ultravide permet également d'obtenir une surface de silicium nettoyée de son oxyde natif permettant des interfaces oxyde/Si exemptes de SiO<sub>2</sub> ou silicates
- de vitesses de croissance pouvant être très faibles et d'un système de caches permettant de couper quasi-instantanément le faisceau d'espèces arrivant sur l'échantillon et ainsi de contrôler l'épaisseur ou de déposer des hétérostructures avec des jonctions abruptes.
- de la possibilité de changer aisément et sans complications techniques les matériaux à déposer. Pour les oxydes, on peut évaporer (ou co-évaporer) des métaux en introduisant de l'oxygène dans l'enceinte ou évaporer directement une cible d'oxyde (ce qui est le cas pour le LAO déposé à l'INL).
- de l'implémentation courante d'outils d'analyse in-situ (RHEED, spectromètre de masse, ellipsomètre...) permettant le contrôle *in situ* et l'étude du matériau déposé.

	Conformité	Pureté du matériau déposé	Défauts électriques	Contrôle de l'épaisseur	Grandes surface
Pulvérisation	○	○○	xx		○○
Dépôt métal + Oxydation	○	○○	○	○○	○
MOCVD	○○	○	○○	○○	○○○
ALD	○○○	○	○○	○○○	○○○
MBE	xx	○○○	○○○	○○	○○○

**Tableau II-1** : Points forts et points faibles de différentes méthodes de dépôt d'oxydes high-κ (○ = bon ; x = mauvais) [72]

## **II.2.2) Synthèse des échantillons LAO/Si**

### **II.2.2.a) Préparation des substrats**

Les substrats utilisés lors de cette thèse sont des galettes de silicium dopées p au bore ( $10^{15}$ - $10^{16}$  cm<sup>-3</sup>). Elles sont découpées en rectangles de 2,5×3 cm afin de pouvoir être insérées dans le porte-échantillons. Initialement les substrats sont recouverts d'une fine couche d'oxyde natif SiO<sub>2</sub> qui doit être retirée à l'aide de traitements pré-dépôt afin d'obtenir une surface propre et plane. Les traitements standard utilisés consistent dans un premier temps à nettoyer chimiquement la surface du silicium, puis à la passiver.

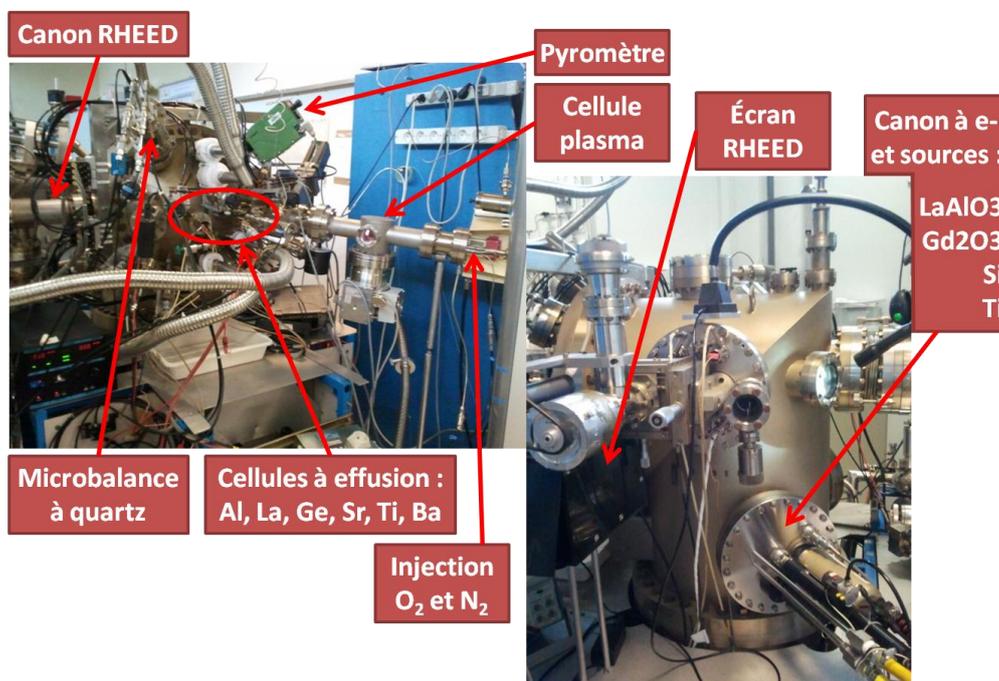
La base commune des traitements utilisés est tout d'abord de passer les substrats 20 minutes dans un ozoneur, ce qui permet d'oxyder uniformément la surface. Le silicium est ensuite trempé 40 secondes dans une solution à base de HF (BOE pour Buffer Oxide Etcher) diluée à 25% puis rincé à l'eau désionisée. Cette solution acide attaque le SiO<sub>2</sub> [73] et dissout la couche superficielle contenant les impuretés adsorbées en surface.

Au cours de cette thèse, deux traitements différents ont été utilisés. Ils seront détaillés au chapitre III : l'un – appelé "Haute Température" – consiste en une deuxième étape ozonation-attaque HF suivi d'une désorption à 850-900°C et d'une homo-épitaxie Si/Si afin d'obtenir une surface atomiquement plane ; dans l'autre – appelé "HF-last" – le substrat est rentré directement dans le réacteur et désorbé à 550-600°C. Nous verrons plus loin les résultats obtenus avec ces deux traitements.

### **II.2.2.b) Caractéristiques du réacteur "R-III Oxydes" de l'INL**

Le bâti de dépôt d'oxydes de l'INL est un réacteur Riber 2300 (**Fig. II-2**) 2 pouces réaménagé pour l'épitaxie et le dépôt d'oxydes (high-κ, ferroélectriques, piézoélectriques...). Avant d'introduire l'échantillon dans la chambre de dépôt, il passe par un sas d'introduction et un module de transfert afin d'atteindre graduellement les très faibles pressions régnant dans la chambre. Celle-ci est équipée d'un manipulateur 2" pouvant chauffer le substrat par effet Joule jusqu'à 900-1000°C. La rotation du porte-échantillons (pour homogénéiser les dépôts) est motorisée. Deux jauges à ionisation Bayart-Alpert mesurent la pression, l'une, fixée sur le manipulateur, contrôle la pression dans le flux et l'autre, proche de l'entrée des pompes,

mesure la pression résiduelle. Le vide de base du réacteur, situé autour de  $5.10^{-10}$  Torr, est obtenu grâce à l'utilisation conjointe d'une pompe ionique, d'une pompe turbo-moléculaire, d'une enceinte refroidie à l'azote liquide et d'un sublimateur de titane. Avant l'introduction des échantillons, le sublimateur est éteint et la pompe ionique isolée. La pompe turbo-moléculaire, plus résistante à l'oxygène, prend alors le relais. Les pressions de dépôt sont de l'ordre de  $10^{-8}$  Torr sans ajout d'oxygène et entre  $10^{-7}$  et  $10^{-5}$  Torr lorsque de l'oxygène est introduit. La température du substrat est mesurée de deux façons : par un thermocouple en face arrière de l'échantillon et par un pyromètre calibré sur l'émissivité du silicium.



**Figure II-2** : Photographies du bâti d'épitaxie oxydes de l'INL.

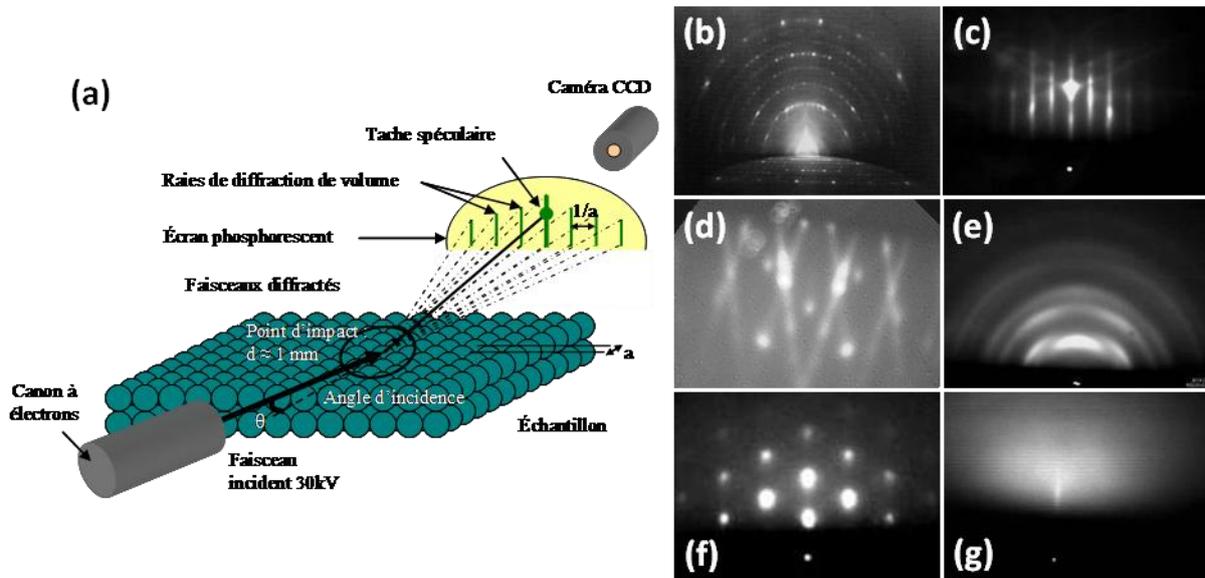
Deux procédés d'évaporation sont disponibles :

- par effusion : 6 cellules de Knudsen contenant Al, La, Ge, Sr, Ti, Ba sont disponibles. Dans ces cellules, le flux atomique est ajusté par la température de la cellule et est très sensible à sa variation. Cette méthode demande un effort important de calibration des flux pour obtenir la stœchiométrie désirée. En utilisant le système des caches individuels, on peut alterner les flux ou co-déposer les éléments avec plusieurs cellules fonctionnant simultanément.
- par évaporation directe du matériau bombardé par un canon à électrons. Si,  $Al_2O_3$ ,  $Gd_2O_3$  et  $LaAlO_3$  sont disponibles dans un canon multi-creusets situé dans la partie

basse du réacteur à  $\approx 40$  centimètres du substrat. Un faisceau d'électrons est accéléré grâce à un champ électrique (typiquement 5-10 kV) et focalisé sur la surface du matériau à évaporer. En arrivant sur la cible, la majeure partie de l'énergie cinétique des électrons est transformée en chaleur. La température dépasse localement les 3000°C et évapore le matériau dans le creuset. Le flux de matière évaporée est proportionnel à la puissance transmise au canon. Dans le cas des oxydes, un ajout d'oxygène extérieur est nécessaire pour oxyder complètement les éléments métalliques car ils peuvent partiellement se décomposer durant l'évaporation

Différents appareils d'analyse permettent de suivre la croissance in-situ. La composition des gaz résiduels peut être déterminée grâce à un spectromètre de masse à quadripôles. Les flux de matière évaporés des cellules de Knudsen peuvent être mesurés par une microbalance à quartz.

Enfin, un système RHEED permet de contrôler la qualité de la surface et d'étudier la croissance des couches. Un faisceau d'électrons à haute énergie (30 keV) est dirigé sur le substrat en incidence rasante ( $1-3^\circ$ ) de telle façon que celui-ci ne pénètre que les premières couches atomiques du substrat (**Fig. II-3.a**). Les électrons non réfléchis élastiquement par la surface sont diffractés par les premiers plans atomiques et récupérés sur un écran phosphorescent en face du canon RHEED. La cristallinité, la rugosité de surface et les impuretés influencent la façon dont les électrons sont diffractés et forment donc des motifs caractéristiques sur l'écran phosphorescent (**Fig. II-3.b-g**). Une caméra CCD permet d'enregistrer en temps réel les images obtenues sur l'écran phosphorescent afin de pouvoir se livrer ensuite à une analyse poussée de la qualité cristalline des couches. Le logiciel d'acquisition et de traitement des images a été développé sous Labview par Claude Botella, assistant-ingénieur CNRS à l'INL.



**Figure II-3 :** a) Schéma de principe de la technique RHEED.

Cliché de diffraction RHEED d'une couche superficielle : b) 2D idéalement lisse. c) 2D monocristalline lisse. d) maclée. e) poly-cristalline. f) 3D monocristalline. g) amorphe.

Une caractéristique du réacteur est la possibilité d'injecter de façon contrôlée de l'oxygène dans la chambre de réaction. La chambre de préparation du gaz est séparée par une vanne classique et une vanne papillon (toutes deux commandées par ordinateur) afin de moduler la pression injectée. Elle est pourvue d'arrivées d'oxygène ou azote. Début 2008, une cellule plasma a été implémentée afin de pouvoir cracker le gaz et avoir ainsi des espèces plus actives. Nous verrons plus loin ce que cette amélioration a apporté à la qualité du matériau.

### II.2.2.c) Recuits post-dépôts

Un des objectifs majeurs de cette thèse est l'obtention de faibles valeurs d'épaisseurs équivalentes de  $\text{SiO}_2$  sur substrat silicium à l'aide d'oxydes high- $\kappa$ . Dans le but d'étudier la stabilité thermique de ces empilements de grille mais également d'observer l'influence de traitements post-dépôt sur les propriétés électriques des dispositifs testés, des recuits pré-métallisation ont été réalisés. Afin de s'affranchir de tout problème d'inter-diffusion entre le diélectrique et les métaux de grille, ces traitements thermiques ont été effectués avant la phase de métallisation des composants à mesurer électriquement. Il est en effet important de noter que les résultats de traitements thermiques post-dépôt peuvent différer en fonction de la

métallisation [74] ou du type d'encapsulation [52] effectués. Ces traitements post dépôt permettent généralement de guérir certains défauts électriquement actifs.

Deux types de recuit ont été effectués au cours de cette thèse avec deux objectifs différents. Certains échantillons ont été soumis à un recuit RTA (Rapid Thermal Annealing pour recuit thermique rapide) *ex-situ* afin de tester la stabilité du système LAO/Si avant dépôt métallique. D'autres types de recuits ont été effectués *in-situ* après le dépôt du LAO afin d'améliorer la qualité du matériau. À signaler que les recuits dans un four tubulaire ont été écartés [64] car les temps de montée et de descente en température étaient trop longs : la rampe de chauffage n'est au maximum que de 6°C/min et la descente se fait par inertie thermique.

➤ **Recuits post-dépôt RTA *ex-situ***

Le four qui a servi à faire des traitements thermiques *ex-situ* est un four RTA (Rapid Thermal Annealing), "Jipelec Jet Star 100SR Processor", qui permet d'atteindre les 1000°C en quelques secondes (100°C/s). La procédure standard consiste à placer les échantillons dans l'enceinte, à faire le vide, puis à mettre le bâti sous faible pression (10 Torr) du gaz souhaité (oxygène, azote ou "forming gas" (mélange N<sub>2</sub>/H<sub>2</sub> respectivement 96% et 4%)) pour finalement lancer le recuit tout en procédant à un balayage continu de l'enceinte avec le gaz sélectionné. La descente en température se fait en purgeant l'enceinte avec le gaz utilisé pour le recuit. Les temps de recuit sont nettement plus courts qu'avec un four tubulaire classique et permettent de faire des recuits très rapides de type "spike" comme ceux utilisés dans l'industrie, notamment pour l'activation des dopants.

➤ **Recuits post-dépôt *in-situ***

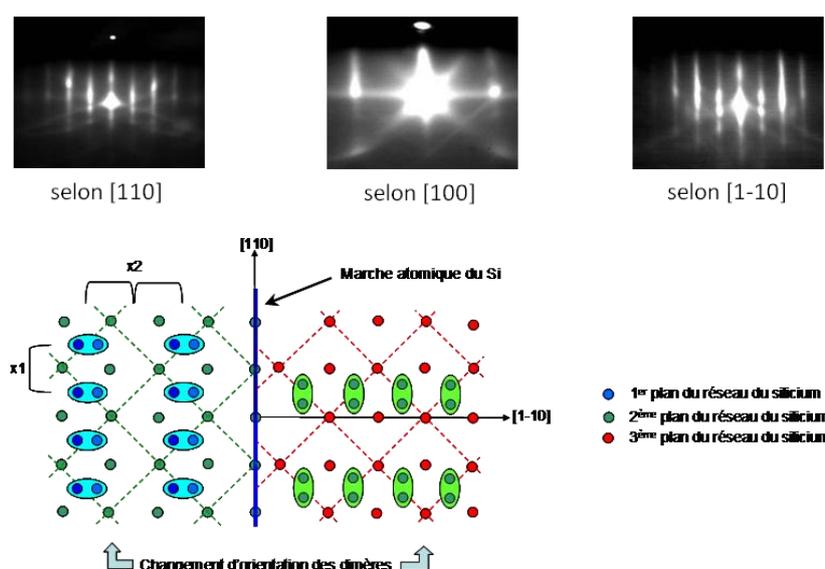
Un autre type de recuit a été expérimenté afin d'augmenter la densité de l'oxyde, améliorer la stœchiométrie en oxygène et étudier l'évolution du système LAO/Si dans ces types de recuits. Les recuits ont été effectués dans la chambre MBE directement après le dépôt. Le chauffage se fait par effet Joule sur le manipulateur et des recuits ont été effectués en atmosphère oxygène (jusqu'à 10<sup>-5</sup> Torr) ou sous ultra-vide. Ces recuits seront détaillés dans le **Chapitre IV**.

## II.3) Caractérisations physico-chimiques

### II.3.1) Suivi *in-situ* par diffraction RHEED

La diffraction d'électrons de haute énergie par réflexion en incidence rasante est une méthode très complète qui permet de recueillir des informations sur le mode de croissance, la cristallinité, l'évolution du paramètre de maille, les reconstructions de surface, la vitesse de croissance, l'orientation cristalline, la rugosité de surface... Cependant, comme cette thèse s'attache au dépôt de  $\text{LaAlO}_3$  en phase amorphe, son utilisation est limitée à l'observation de la qualité de surface du substrat de Si avant dépôt. Il s'agit d'un marqueur important de la propreté et de la planéité de la surface de Si avant dépôt, garantes de la qualité d'une interface LAO/Si abrupte.

Quelque soit la méthode de nettoyage des substrats utilisée ("Haute-Température" ou "HF-last"), l'objectif était le même : une surface de Si totalement désoxydée et une très bonne planéité. Lors de l'introduction de l'échantillon dans le bâti, la surface de Si (001) ne présente pas de reconstruction (RHEED  $1 \times 1$ ) mais après le traitement "Haute-Température" ou "HF-last", on observe une reconstruction  $2 \times 1$  [75] avec des lignes de Kikuchi [76], indiquant une dimérisation de la surface de Si caractérisant une désoxydation complète et une planéité optimale (**Fig. II-4**).

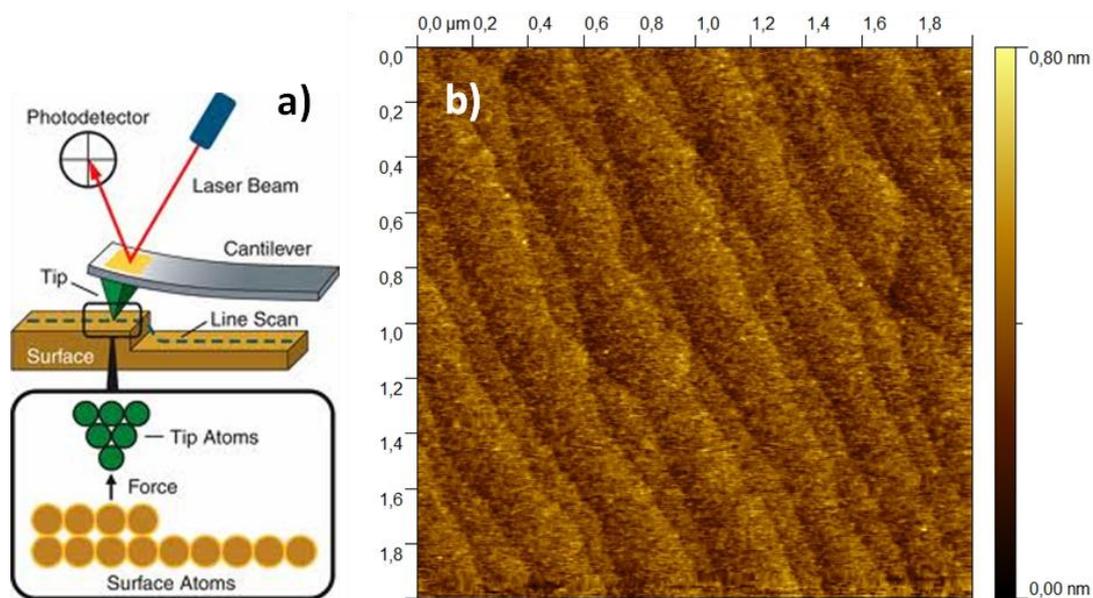


**Figure II-4** : Reconstructions d'une surface de Si(001) observées par RHEED selon les azimuts [110], [100] et [1-10]. La surface du Si(001) est dimérisée. Les dimères sont orientés à  $90^\circ$  les uns des autres sur deux terrasses consécutives.

### II.3.2) Étude de la topographie par microscopie à force atomique

La microscopie à force atomique (AFM pour Atomic Force Microscopy) [77] est un outil d'imagerie et de mesure largement utilisé pour étudier la surface d'échantillons. C'est une méthode d'analyse non destructive reposant sur les interactions entre la surface de l'échantillon et une pointe fixée sur un micro-levier. Ces interactions induisent des déflexions du levier qui sont mesurées grâce aux déviations d'un faisceau laser réfléchi à l'extrémité du micro-levier (**Fig. II-5**).

Utilisé en mode contact (utilisant les forces de répulsion entre la surface et la pointe AFM) ou contact intermittent (mode "tapping", basé sur la variation de la fréquence de vibration de la pointe au voisinage proche de la surface de l'échantillon), l'AFM fournit une image topographique de la surface, donnant ainsi des informations sur la rugosité moyenne des couches épitaxiées et permettant de contrôler la qualité des dépôts effectués en fonction des conditions de croissance choisies.



**Figure II-5 : a)** Schéma de principe de fonctionnement de l'AFM

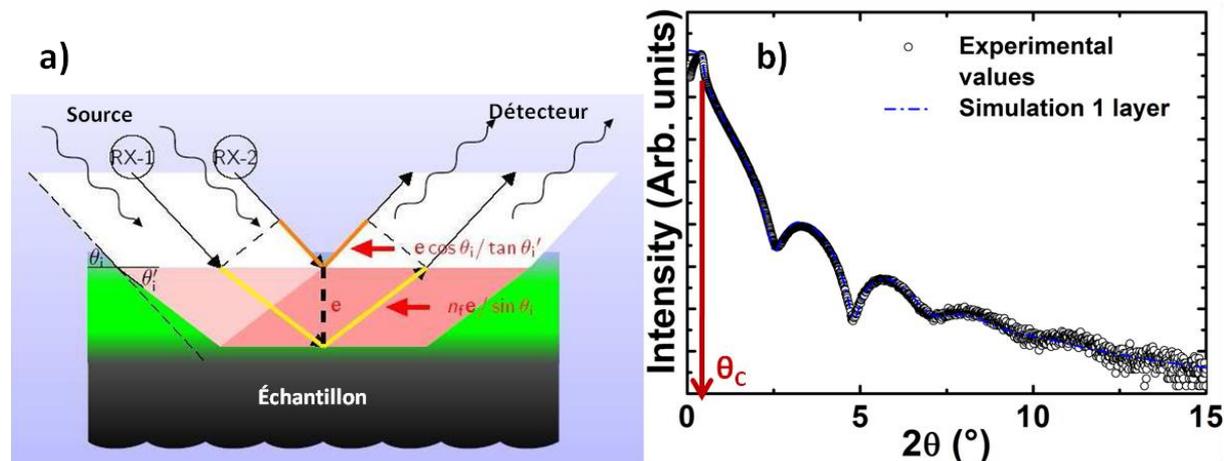
**b)** Exemple d'image obtenue par cette technique sur une surface  $2 \times 2 \mu\text{m}^2$  LAO/Si. L'échelle des couleurs est de 0 (noir) à 0,8 nm (jaune clair)

Toutes les images obtenues des surfaces d'échantillons ont été réalisées par David Albertini, ingénieur de recherche CNRS à l'INL sur un AFM Brüker (anciennement Veeco) "Dimension 3100" et une électronique Nanoscope V.

### II.3.3) Mesures de l'épaisseur physique d'oxyde et de la densité par réflectivité de rayons X

La réflectivité (ou réflectométrie) de rayons X (XRR pour X-Ray Reflectivity) est une autre technique d'analyse non destructive découverte en 1954 par Lyman G. Parratt [78] et améliorée (pour tenir compte de la rugosité des couches) par S. K. Sinha et al. [79]. Cette technique utilise un diffractomètre à rayons X pour obtenir l'épaisseur, la rugosité et la densité d'une couche mince et permet de faire de même pour des multicouches.

Son principe est basé sur la réflexion d'un faisceau de rayons X sur la surface de l'échantillon. Après calibration, la source et le détecteur bougent simultanément par rapport au plan de la surface de l'échantillon ( $2\theta$  entre 0 et  $15^\circ$ ) et on mesure l'intensité réfléchi (**Fig. II-6.a**). Le spectre  $\log(I_{\text{réfléchi}})$  en fonction de  $2\theta$  (**Fig. II-6.b**) présente des oscillations résultant d'interférences caractéristiques de l'épaisseur de la (ou des) couche(s) traversée(s). L'angle critique  $\theta_c$  de réflexion totale dépend de la densité du matériau traversé. Enfin la pente du spectre, l'amplitude des oscillations donnent également des informations sur les rugosités aux interfaces et les contrastes de densités.



**Figure II-6 :** a) Principe de fonctionnement de la réflectivité de rayons X. Les interférences seront constructives si  $m\lambda = 2e(n_f/\sin\theta' - \cos\theta/\tan\theta')$

b) Exemple de spectre XRR obtenu pour une couche LAO/Si de 3,7 nm d'épaisseur et  $5,6 \text{ g/cm}^3$ .

Concrètement, les paramètres de la (des) couche(s) (épaisseur, densité, rugosité) sont obtenus en comparant une simulation (logiciel GXRR Rigaku Smartlab) dépendant de ces paramètres avec le spectre expérimental obtenu. Cette méthode est très sensible aux paramètres initiaux injectés dans la simulation et réclame donc une bonne connaissance de l'influence de ceux-ci. Les mesures ont été effectuées sur un diffractomètre Smartlab Rigaku.

### II.3.4) Étude physico-chimique du système LAO/Si par spectroscopie de photoélectrons X

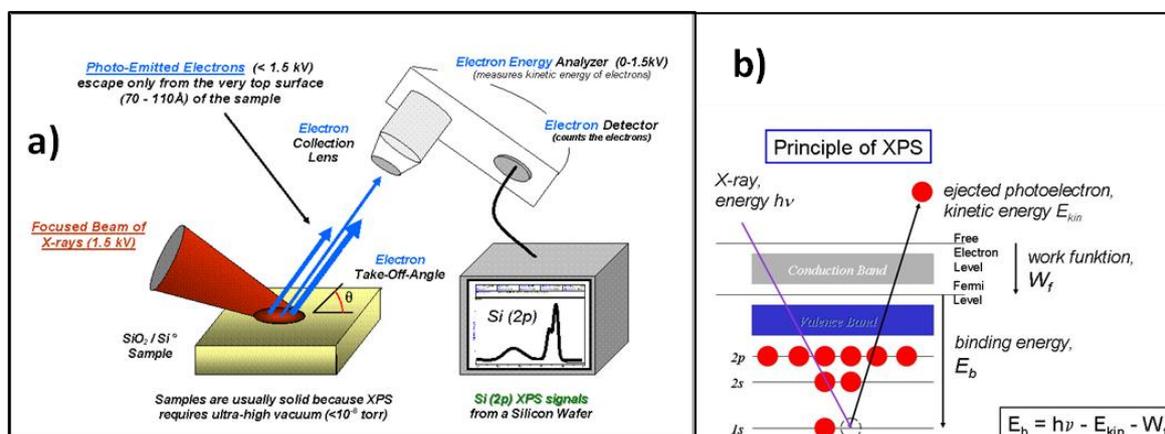
#### II.3.4.a) Principe de fonctionnement

La spectroscopie de photoélectrons X [80] est une technique spectroscopique quantitative et non destructive qui mesure la composition en éléments d'un échantillon et les états chimique et électronique des éléments sur une épaisseur de matériau allant de 1 à 10 nm. Le spectre XPS d'un échantillon est obtenu en envoyant un faisceau monochromatique de rayons X sur sa surface (**Fig. II-7.a**) et en collectant et mesurant l'énergie cinétique des électrons émis. Cette technique requiert des conditions d'ultra-vide ( $5.10^{-9}$ - $1.10^{-8}$  Torr dans la chambre d'analyse de l'INL) pour éviter les contaminations de l'échantillon pendant la mesure.

Lors de l'interaction rayon X-matière (**Fig. II-7.b**), une partie de l'énergie incidente  $h\nu$  sert à rompre la liaison ( $E_{\text{liaison}}$ ) alors que le reste est transféré au photoélectron libéré sous forme d'énergie cinétique,  $E_{\text{cin}}$ . Connaissant l'énergie  $h\nu$  du photon X exciteur (raie AlK $\alpha$  à 1486,6 eV pour cette étude), l'énergie  $E_{\text{cin}}$  de l'électron collecté et le travail de sortie du spectromètre (valeur constante et totalement déterminée par l'appareil), il est aisé de remonter à l'énergie de liaison de l'électron collecté par la loi de conservation de l'énergie :

$$E_{\text{liaison}} = h\nu - E_{\text{cin}} - W_f \quad [\text{Eq. II-1}]$$

Le spectre des énergies de liaison des électrons de cœur est spécifique à un atome donné et de son environnement chimique et conduit donc à son identification et à son dosage dans le composé. Un intérêt majeur de la technique XPS est lié à la possibilité d'observer les déplacements des énergies de liaison des niveaux de cœur (de l'ordre de l'électronvolt) en fonction de l'environnement chimique des atomes, ce qui renseigne sur la nature chimique des échantillons analysés.



**Figure II-7 :** a) Représentation schématique des éléments d'un spectromètre de photoélectrons X [81] b) Principe de fonctionnement de la spectrométrie de photoélectrons X

L'installation de l'INL est constituée d'un spectromètre V.S.W. (ESCA 150) muni d'une source  $AlK\alpha$  mono-chromatisée [62] à 1486,6 eV et le détecteur est placé à  $90^\circ$  du plan de l'échantillon (émission normale).

L'analyse de la position des pics d'un spectre, des déplacements chimiques sur le niveau de cœur d'un élément ainsi que de l'intensité de ceux-ci sont décrits ci-dessous.

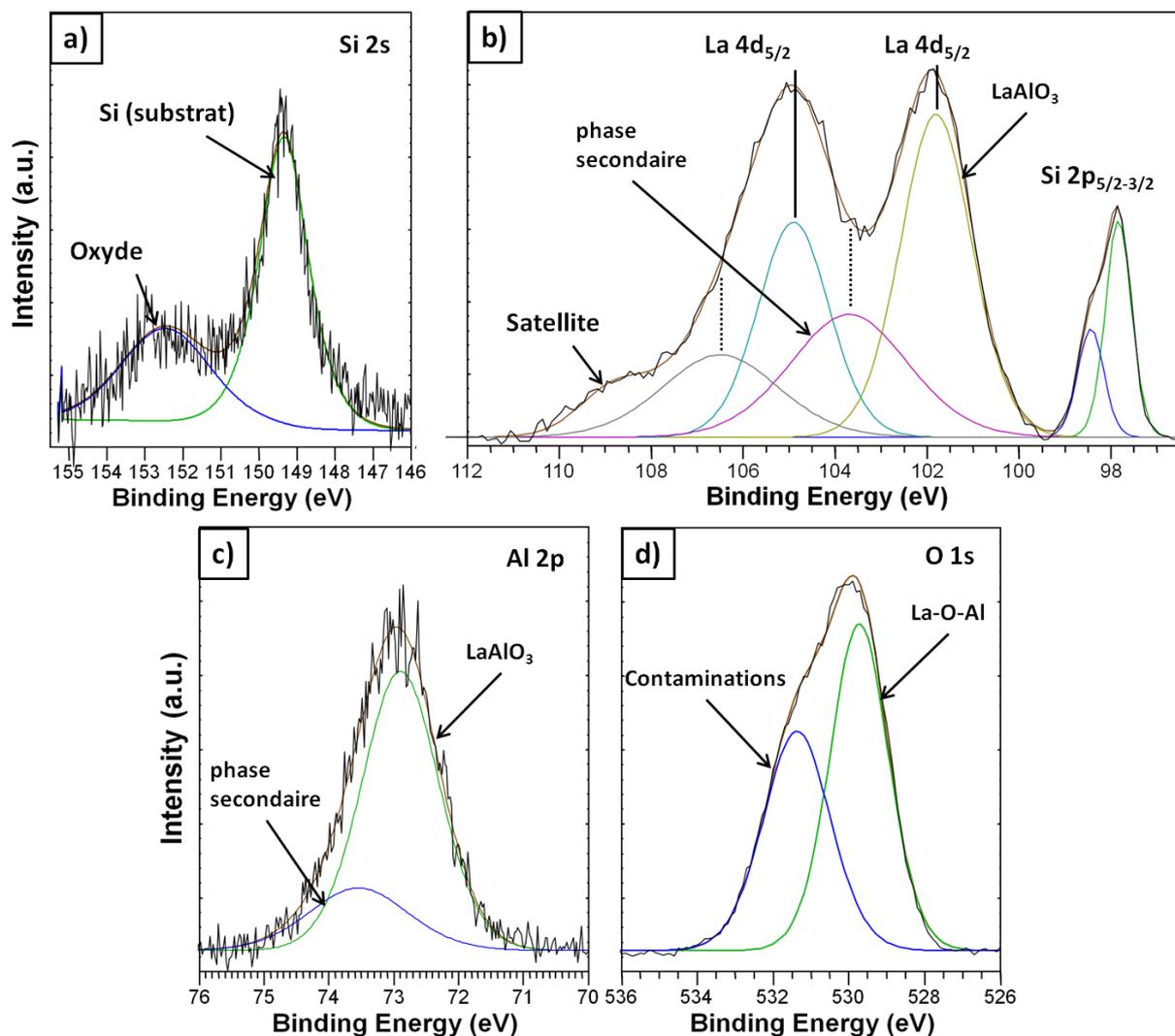
### II.3.4.b) Descriptions des analyses XPS

Pour l'étude du silicium (présence de sous-oxydes à l'interface), nous avons utilisé le niveau de cœur Si2s (**Fig. II-8.a**) alors que c'est traditionnellement le niveau de cœur Si2p qui est étudié (couche électronique plus extérieure donc mieux résolue). La raison de ce choix est la proximité des pics Si2p et La4d, visibles en **Figure II.8.b** ( $\Delta E = 4,0$  eV), qui rend le spectre Si2p difficilement exploitable. Tous les spectres ont été calibrés sur le niveau de cœur C1s du carbone de contamination avec comme référence 284,6 eV [82] et les positions des pics sont donnés avec une erreur de  $\pm 0,2$  eV.

La **Figure II-8.b** montre les niveaux de cœur La4d<sub>3/2-5/2</sub> et Si2p<sub>3/2-5/2</sub>. Le spectre du La4d présente un dédoublement connu sous le nom de "multiplet splitting" dû aux différents états obtenus en couplant le trou de la sous-couche 4d du métal avec les niveaux de sa bande de valence incomplète. Ces deux pics sont liés par un rapport d'intensité  $La4d_{3/2}/La4d_{5/2} = 2/3$  (rapport d'intensité =  $2j_1+1 : 2j_2+1$ ) et un écart en énergie constant de 3,1 eV ; ce doublet est donc traité comme un seul pic. Ainsi sur le spectre La4d présenté sur la figure, il ne faut pas voir 4 pics indépendants mais deux doublets indépendants contenant chacun deux pics dépendants (identifiés par des traits pleins et pointillés). Le doublet La4d à plus basse énergie de liaison (LBE pour "Low Binding Energy) est situé à 101,7 eV (on utilise la position du pic La4d<sub>5/2</sub>) et correspond à l'environnement chimique La-O dans le matériau LaAlO<sub>3</sub> [83]. Le second doublet à plus haute énergie (HBE pour "High Binding Energy") est séparé du premier de 1,4 eV. Son analyse est rendue complexe par la présence des "multiplet splitting. Les spectres La4d ne seront donc pas exploités au cours de cette thèse.

La **Figure II-8.c** présente le niveau de cœur Al2p pour lequel deux composantes sont présentes : le pic principal (Al2p LBE), situé à 72,9 eV, correspond à l'environnement chimique du LaAlO<sub>3</sub> et la composante HBE séparée par 0,65 eV caractérise un environnement chimique différent qui sera discuté plus loin.

Enfin le niveau de cœur O1s est présenté en **Figure II-8.d** pour lequel deux composantes sont généralement présentes. La première à basse énergie de liaison (O1s LBE) correspond à l'oxygène dit "volumique" dans la liaison La-O-Al et est située à 529,7 eV. La composante à haute énergie (O1s HBE) à 531,4 eV est généralement attribuée à l'oxygène "surfacique" lié aux composés carbonés de contamination ou à des groupements hydroxyles.



**Figure II-8** : Spectres XPS des niveaux de cœurs (a) Si2s, (b) La4d, (c) Al2p et (d) O1s d'échantillons LaAlO<sub>3</sub>/Si

La spectroscopie de photoélectrons X permet d'extraire de nombreuses informations sur la composition et l'environnement chimique. L'analyse du niveau de cœur 2s du Si permet de déterminer la présence de sous-oxydes du silicium (silicates, SiO<sub>2</sub>...). La mesure du rapport d'intensité des pics Si2p/La4d permet de mesurer l'épaisseur de la couche d'oxyde. Cela a permis de confirmer la validité des mesures d'épaisseurs effectuées par XRR.

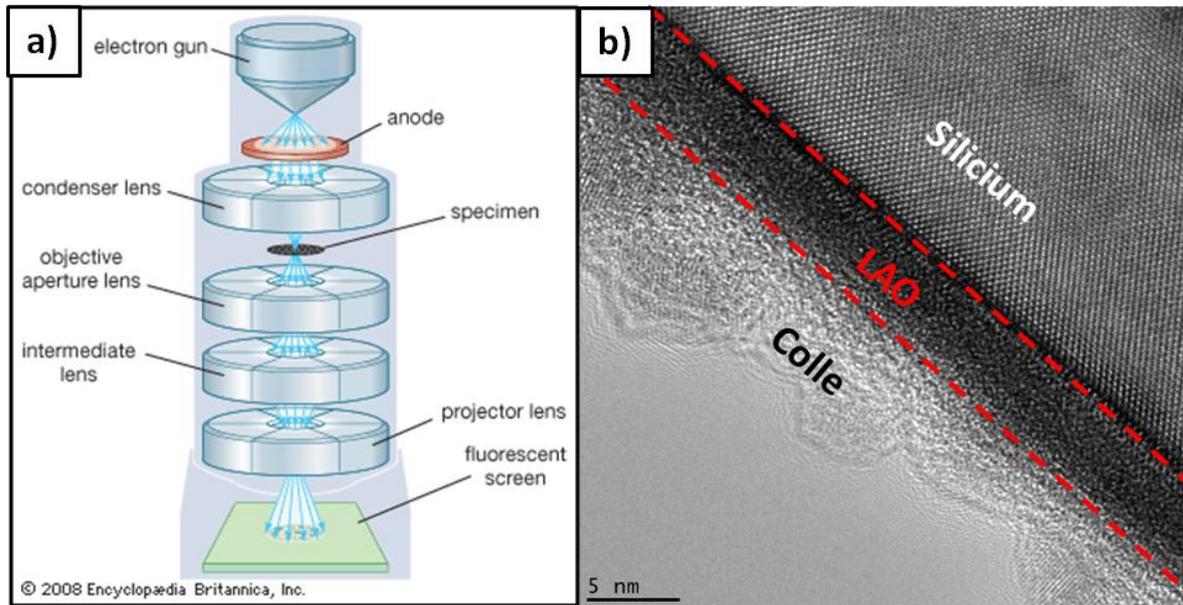
Une analyse fine des déplacements chimiques des niveaux de cœur Al2p et O1s pour les couches de LAO a permis de donner des informations précises sur les environnements chimiques des éléments dans le matériau. Cette analyse sera détaillée dans le **Chapitre IV-3.3.b**).

Une quantification des éléments est également possible à partir des spectres XPS [84] [85]. L'aire sous le pic d'un spectre dépend directement de la concentration atomique de l'élément chimique considéré, de sa section efficace de photoémission et de son libre parcours moyen. Le logiciel Casa XPS permet de prendre en compte ces données [86] et – avec un choix juste des facteurs de sensibilité relative et des paramètres de photo-ionisation relatifs à chaque élément – d'obtenir une quantification atomique des éléments en présence avec une précision de l'ordre de 10%.

### ***II.3.5) Morphologie des couches mesurée par microscopie électronique en transmission***

La microscopie électronique en transmission [87] (TEM pour Transmission Electron Microscope) est basée sur la diffraction d'électrons traversant un échantillon très fin (aminci progressivement jusqu'à quelques nanomètres) [88]. Un microscope TEM peut être vu basiquement comme un microscope classique qui utiliserait les électrons comme "source de lumière" (**Fig. II-9.a**). Les électrons sont générés par un canon à émission thermoïonique ou à émission de champ, accélérés par un potentiel électrostatique dans une colonne sous vide et focalisés à l'aide de lentilles magnétiques sur l'échantillon à observer. Le faisceau d'électrons interagit avec l'échantillon. A partir des faisceaux diffractés ou diffusés, il est possible de produire une image de l'échantillon (contraste cristallographique et/ou chimique).

Le TEM peut être utilisé en mode imagerie ou diffraction mais le matériau étudié dans cette thèse étant amorphe, seule l'imagerie a été utilisée (**Fig. II-9.b**). Le microscope TEM utilisé à l'INL permet également d'imager en champ sombre annulaire à grand angle (HAADF pour High-Angle Annular Dark-Field Imaging). Dans ce mode, le détecteur collecte les électrons diffusés depuis un anneau autour du faisceau. L'image obtenue est très sensible aux variations de nombre atomique dans l'échantillon et permet dans notre cas d'observer précisément l'homogénéité de la couche LAO/Si et son interface.



**Figure II-9 :** a) Représentation schématique des éléments d'un microscope électronique en transmission [89]

b) Exemple d'image électronique obtenue en HRTEM (HR pour High Resolution) réalisé par José Penuelas

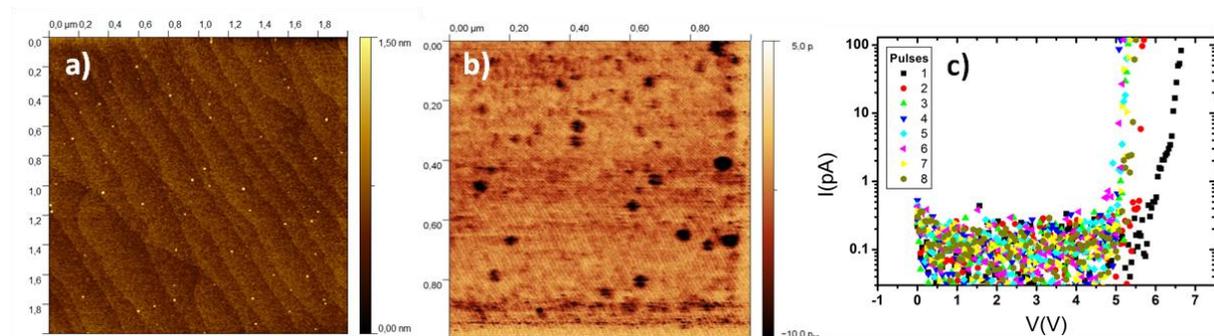
Les échantillons sont préparés en clivant un échantillon en deux morceaux qui seront collés ensemble afin de laisser la face de silicium vers l'extérieur puis amincis sur la tranche mécaniquement et physiquement jusqu'à quelques dizaines de micromètres d'épaisseur. Les échantillons ont été préparés et observés par José Penuelas, maître de conférences à l'ECL, sur un microscope Jeol 2200FS.

## II.4) Caractérisations électriques

### II.4.1) Analyses TunA

Depuis le développement du STM [90] (Scanning Tunneling Microscope) et de la technique associée AFM [77] (permettant de sonder des surfaces isolantes contrairement au STM), de nombreuses techniques en ont été dérivées. Le "Tunneling AFM" (TunA [91] [92]) est une méthode permettant de sonder localement de très faibles courants tunnel ( $< 1$  pA) à travers de fines couches isolantes. Le TunA permet de "cartographier" ce faible courant entre la pointe conductrice et la surface de l'échantillon tenue à une polarisation constante. La tension de rétroaction appliquée au tube piézoélectrique conduisant le mouvement vertical de la pointe est interprétée comme le signal topographique. Une tension indépendante constante (entre -10 et +10 Volts) est appliquée entre la pointe et l'échantillon tout en mesurant la topographie. Cette méthode permet la détection des zones localisées de courants de fuite (appelés "points chauds"). Le courant passant à travers l'échantillon est enregistré et converti en tension par un amplificateur courant/tension. L'image topographique et l'image du courant sont mesurées simultanément, permettant la corrélation directe d'une zone de l'échantillon avec ses propriétés électriques (**Fig. II-10.a&b**).

Cette technique permet, d'une part, d'étudier la structure et l'uniformité électrique des films minces en mode "image de courant" avec une résolution latérale inférieure à 10nm et d'autre part, elle permet de faire des mesures I-V locales en appliquant des rampes de tension (**Fig. II-10.c**) (l'aire d'influence de la sonde a un diamètre inférieur à 50 nm) ou d'appliquer des stress de claquages locaux pour sonder les propriétés nanoscopiques du matériau[93].



**Figure II-10 :** a) Image topographique de la surface d'un échantillon LAO/Si par AFM.  
 b) Cartographie de courant en mode TunA.  
 c) Exemples de mesures I-V ponctuelles (taille de l' "électrode"  $\approx 50$  nm).

Toutes les mesures TunA présentées dans ce manuscrit ont été effectuées par Wael Hourani, doctorant à l'INL, sur l'AFM "Brüker Dimension 3100" et une électronique "Nanoscope V".

### **II.4.2) Élaboration de capacités MOS**

Afin de tester électriquement les performances du matériau, la fabrication de capacités simples MOS est nécessaire. De tels dispositifs permettant d'accéder de manière relativement simple à un certain nombre de paramètres clés pour les MOSFET. Afin de choisir une approche compatible avec les standards industriels, les substrats utilisés sont des plaquettes de Si(001) de type p (dopage bore,  $10^{15}$ - $10^{16}$  cm<sup>-3</sup>). Les porteurs majoritaires sont donc des trous.

Les travaux précédents menés par Loïc Becerra nous ont amené à choisir un bicouche Au(300 nm)/Ni(3 nm) comme métal de grille. L'aluminium, couramment utilisé comme électrode, car facile à mettre en œuvre, a été écarté pour des raisons de dysfonctionnements des caractéristiques électriques lors de tests préalables. D'autre part, l'aluminium s'oxyde facilement et son contact avec le LaAlO<sub>3</sub> pourrait former une couche d'oxyde supplémentaire. L'or ne s'oxyde pas à l'air et donne des caractéristiques électriques cohérentes. Comme son adhérence est mauvaise avec les oxydes, une couche d'accroche très fine (3 nm) en nickel est intercalée, ce qui permet de conserver les qualités du couple Au/LAO tout en garantissant une adhérence optimale.

L'or n'est pas un métal optimal si des recuits post-dépôts sont envisagés (mauvaise adhérence, diffusion, formation de gouttelettes) mais comme les éventuels recuits sont réalisés avant le dépôt du métal, cette contrainte n'a pas été ici prise en considération.

Parmi les techniques permettant de définir des électrodes métalliques sur les échantillons LAO/Si, le "lift-off" a été préféré car il est à la fois moins agressif qu'une gravure physique, moins complexe à mettre en œuvre qu'une gravure chimique et offre une meilleure définition et reproductibilité qu'un dépôt métallique à travers un masque. La procédure suivante (dont les étapes significatives sont représentées en **Figure II-11.a**) a été appliquée :

- Nettoyage de la surface à l'azote

- Dépôt de promoteur d'adhérence par enduction centrifuge (spin coating) qui vient chimiquement remplacer les groupements hydrophiles de surface par des groupements hydrophobes qui permettront de former des liaisons avec la résine.
- Dépôt de résine (AZ 5214) et centrifugation.
- Séchage de la résine sur plaque chauffante à 110°C pendant une minute afin d'éliminer les solvants et polymériser la résine.
- 1<sup>ère</sup> insolation d'une durée de 1,4 seconde à travers un masque métallique constitué de motifs carrés de 100 à 600 μm de côté (**Fig. II-11.b**). L'appareil de photolithographie est un Karl Süss MJB3 UV300 dont la longueur d'onde d'exposition est de 300 nm.
- Inversion de la résine par un recuit d'une minute à 110°C
- 2<sup>ème</sup> insolation pleine plaque afin de réticuler les zones insolées
- Développement de la résine (correspondant aux carrés du masque), nettoyage à l'eau désionisée et séchage à l'azote. Contrôle au microscope de la qualité de développement de la résine.
- Introduction de l'échantillon dans un bâti d'évaporation métallique sous vide (Leybold)
- Dépôt de 3 nm de Ni suivi de 300 nm d'Au contrôlé par une balance à quartz. Les métaux sont placés dans des creusets et évaporés grâce à un canon à électrons.
- Sortie des échantillons du bâti et dissolution de la résine par des bains acétone chaud/acétone froid. En se dissolvant, la résine emporte le métal excédentaire et laisse les carrés des capacités bien définies.

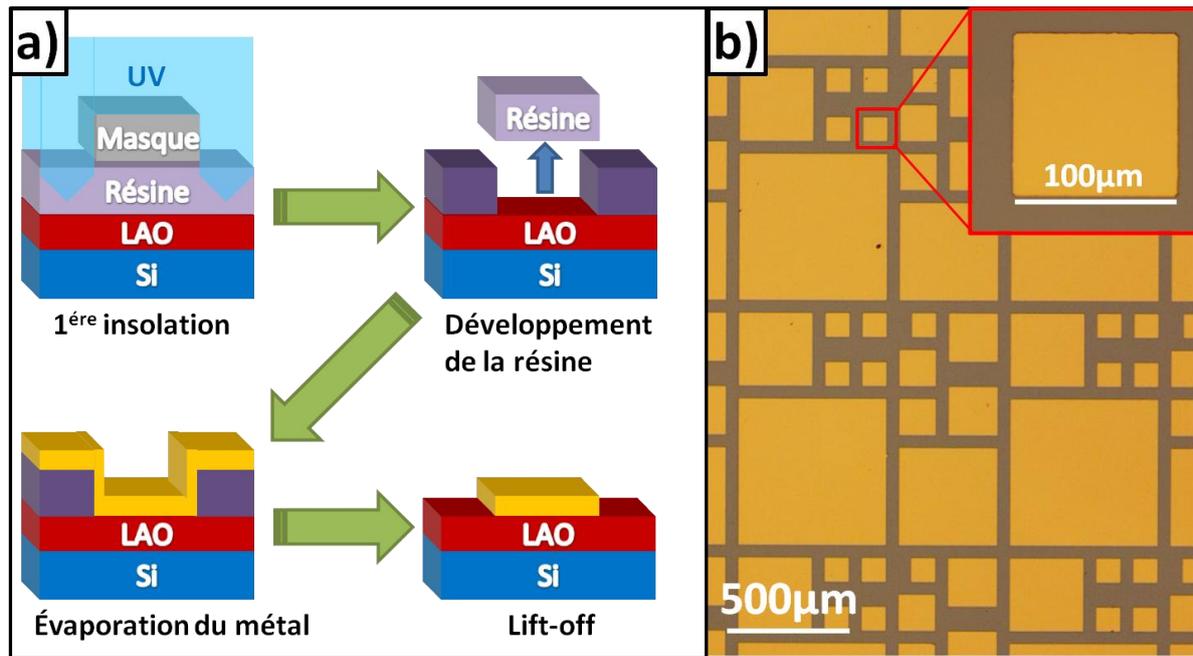


Figure II-11 : a) Les principales étapes du procédé "lift-off"

b) Images prises au microscope optique d'un échantillon métallisé Au/Ni pour former des capacités MOS

### II.4.3) Évaluation électrique des capacités MOS

Une fois les capacités MOS obtenues, ces dispositifs simples sont évalués pour en extraire les caractéristiques du système LAO/Si tels que l'EOT, la constante diélectrique et les courants de fuite par des mesures capacité-tension et courant-tension. Ces mesures permettent également d'apporter des informations qualitatives et quantitatives sur la qualité de l'oxyde et de son interface avec le silicium...

#### II.4.3.a) Principe de fonctionnement d'une capacité MOS

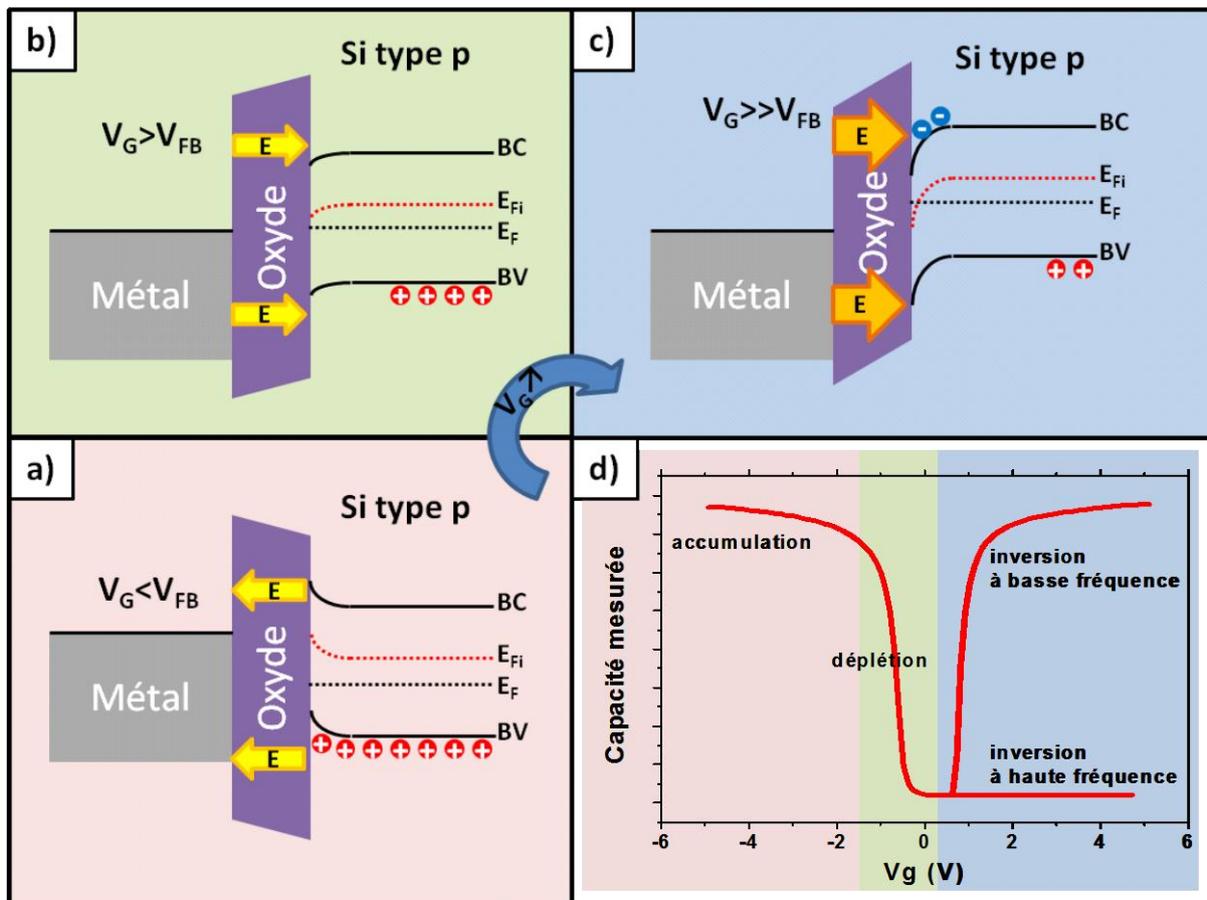
Une capacité MOS peut être considérée comme un MOSFET auquel on aurait enlevé la source et le drain. La grande majorité des capacités réalisées lors de cette thèse sont des TMOS sur substrats de type p dont le fonctionnement est décrit ci-dessous.

Le substrat est relié à la masse et on applique une tension  $V_G$  sur l'électrode métallique. En fonction de cette tension, on passe par 3 modes :

- lorsque  $V_G < V_{FB}$ , la polarisation de l'oxyde attire les porteurs majoritaires du semi-conducteur (ici les trous) vers l'interface oxyde/SC (**Fig. II-12.a**).  $V_{FB}$  est la tension

de bandes plates à laquelle les charges dans le semi-conducteur sont neutralisées et où les bandes de conduction et de valence deviennent "plates". Le MOS est en régime d'accumulation et on atteint la capacité  $C_{Ox}$  de l'oxyde.

- pour  $V_G > V_{FB}$ , le changement de polarisation repousse les trous loin de l'interface oxyde/SC vers le volume (**Fig. II-12.b**). Il se forme alors une zone de charge d'espace et la capacité enregistrée diminue.
- lorsque  $V_G \gg V_{FB}$ , la surface du SC a été complètement désertée par les trous et les électrons deviennent localement les porteurs majoritaires de cette zone (**Fig. II-12.c**). Au niveau énergétique, la courbure de la bande de conduction à l'interface oxyde/SC se rapproche de l'énergie de Fermi. La condition de forte inversion a été définie arbitrairement quand la densité des porteurs négatifs à l'interface isolant/semi-conducteur est égale à celle des porteurs positifs dans le semi-conducteur.



**Figure II-12 :** a, b, c) Diagrammes de bandes des modes de fonctionnement d'une capacité MOS dans les régimes a) d'accumulation, b) de déplétion, c) d'inversion.

d) Courbe caractéristique de la capacité mesurée aux bornes d'une structure MOS en fonction de la polarisation appliquée.

Le comportement correspondant à ces trois modes en termes de courbe capacité-tension (C-V) est présenté en **Figure II-12.d**. On y voit que le comportement en inversion est variable selon que la mesure est effectuée à basse ou haute fréquence. En effet, à basse fréquence, la charge de la couche d'inversion suit la fréquence du signal injecté, la génération de porteurs assure l'équilibre entre la zone neutre et la couche d'inversion. Tout se passe comme s'il y avait contact entre la couche d'inversion et la zone neutre. À haute fréquence cependant, les électrons de la couche d'inversion ne suivent pas la fréquence car la génération de porteurs est trop lente ce qui est équivalent à une absence de connexion entre la couche d'inversion et la zone neutre du SC. Dans les structures MOS étudiées ici, les fréquences utilisées sont trop élevées pour observer l'inversion à basse fréquence.

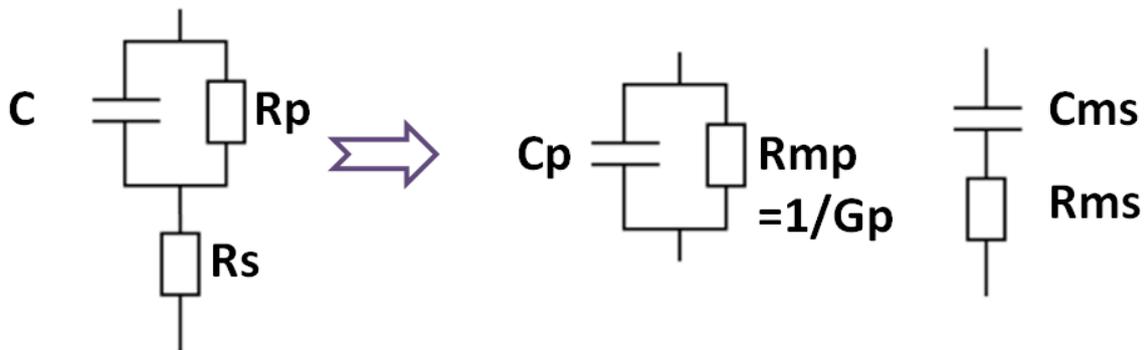
#### II.4.3.b Prise de mesures C-V et I-V

Les mesures électriques C-V et I-V menées sur des capacités MOS permettent d'obtenir rapidement des informations importantes sur le diélectrique de grille. Ces mesures ont été faites à l'INL, au sein de l'équipe "Dispositifs Électroniques" dirigée par Francis Calmon et Brice Gautier. Elles ont été réalisées sur un banc de caractérisations électriques sous pointes. Ce banc est placé à l'intérieur d'une cage de Faraday afin de faire les mesures dans l'obscurité et de limiter au maximum les perturbations extérieures. La station sous pointes est placée sur une table antivibratoire. Toutes les mesures ont été faites dans l'obscurité. Il est néanmoins possible d'éclairer l'échantillon durant les mesures afin de faciliter la génération de porteurs minoritaires.

Le contact face arrière est pris via un collage à la laque d'argent. L'appareillage de mesure à proprement dit se compose d'un impédance-mètre HP4284 A pour effectuer les mesures C-V et d'un HP4156 B pour les mesures I-V. Ce dernier est capable de mesurer des courants de l'ordre du femto-ampère. Les données brutes fournies par ces deux appareils sont récupérées sous forme de fichiers textes, traités par la suite à l'aide du tableur OriginPro.

L'impédance-mètre AGILENT HP4284A mesure les composantes en phase et en quadrature de l'impédance complexe de la structure sous test. A partir de cette mesure, il peut délivrer différents couples de valeurs spécifiques au circuit électrique : Cms-Rms, Cp-Gmp (Gmp étant la conductance mesurée en mode parallèle), Cp-D (D le facteur de dissipation), etc. Les mesures peuvent être réalisées dans un domaine fréquentiel compris entre 100 Hz et 1 MHz.

La **Figure II-13** montre le circuit équivalent (à gauche) utilisé pour représenter nos dispositifs capacitifs. C est la capacité intrinsèque de l'oxyde, Rp correspond aux courants de fuite à travers l'oxyde et Rs est une résistance de contact qui prend en compte les contacts pointe-électrode, laque d'argent-silicium et la résistance intrinsèque du substrat silicium. Ce "circuit" est interprété dans les mesures de l'appareil par deux modèles équivalents Cp-Rmp et Cms-Rms (au milieu et à droite). Dans ces modèles, Rms et Rmp donnent respectivement les résistances de fuites et de perte du système.



**Figure II-13** : Circuit équivalent des capacités MOS (à gauche) et modèles parallèles et séries proposés par le HP4284 A pour les mesures.

#### II.4.3.c Méthode de Yang à deux fréquences

Pour des échantillons présentant des résistances Rp et/ou Rs significatives, Yang et Hu ont proposé un modèle [94] permettant d'extraire la capacité intrinsèque C du dispositif en utilisant des mesures Cp-Rmp à deux fréquences différentes. En posant l'égalité des impédances, on obtient :

$$Z_{MOS} = R_s + \frac{1}{\frac{1}{R_p} + j2\pi f C} = Z_{mp} = \frac{R_{mp}}{1 + j2\pi f C R_p} \quad [\text{Eq. II-2}]$$

On peut alors extraire sortir Rs en égalant les parties imaginaires des équations :

$$\text{Im}(Z) = \frac{2\pi f C_p R_{mp}^2}{1 + (2\pi f C_p R_{mp})^2} = -\frac{2\pi f C R_p}{1 + (2\pi f C R_p)^2} \quad [\text{Eq. II-3}]$$

Puis deux mesures parallèles Cp1-Rmp1 et Cp2-Rmp2 à deux fréquences f<sub>1</sub> et f<sub>2</sub> sont utilisées pour extraire Rp et n'avoir plus que C défini complètement par :

$$C = \frac{(f_1^2 C_{p1}(1+D_{mp1}^2) - f_2^2 C_{p2}(1+D_{mp2}^2))}{f_1^2 - f_2^2} \quad [\text{Eq. II-4}]$$

avec :

$$D_{mpi} = \frac{1}{2\pi f_i C_{pi} R_{mpi}} \quad [\text{Eq. II-5}]$$

Cependant, assez rapidement dans le déroulement de cette thèse, cette méthode est devenue inutile. La qualité électrique des échantillons s'améliorant, les valeurs de  $R_s$  et  $R_p$  sont devenues suffisamment négligeables pour ne plus utiliser que des mesures  $C_p$  (à basse fréquence) qui, dans ces conditions, sont considérées comme égale à la capacité intrinsèque de l'oxyde.

#### II.4.3.d Détermination de l'EOT par simulation TCV

Dans cette thèse, toutes les mesures d'épaisseur équivalentes de silice des oxydes high-κ ont été extraites en utilisant le programme de simulation TCV développé par Christophe Busseret, Nicolas Baboux, Carole Plossu et Alain Poncet [95] [96]. L'objectif de ce programme est de proposer une méthode de reconstitution de C-V qui prend environ 5 secondes pour 300 points de tension, quel que soit le dopage.

La simulation de courbes C-V d'une structure MOS repose sur le calcul des charges stockées dans le semi-conducteur en fonction de la polarisation appliquée à la grille. Toute la difficulté dans une approche quantique repose justement sur le calcul de cette charge. Il est en effet nécessaire de résoudre l'équation de Schrödinger. Afin d'éviter le calcul fastidieux de la charge pour chaque courbe C-V tracée, l'utilisation de données tabulées a été proposée. Des données sont calculées préalablement par un solveur Poisson Schrödinger de type QUANTIX et il suffit d'aller récupérer les données tabulées correspondant aux paramètres de la structure d'étude.

Une fois la structure définie dans le simulateur TCV, la caractéristique J-V de cette structure peut être simulée avec le programme TIV. Le courant simulé est un courant obtenu par effet tunnel. Le programme TCV permet de simuler une courbe C-V sur la base de données expérimentales en utilisant des paramètres physiques telles que le type de substrat, la concentration de dopants, les travaux de sortie du silicium et du métal, la masse effective dans l'oxyde, les charges fixes  $Q$ , la densité de de pièges d'interfaces  $D_{it}$  et plus encore...

Dans un dispositif MOS réel, la capacité mesurée est en réalité la somme de trois termes correspondant à trois "capacités" en série :

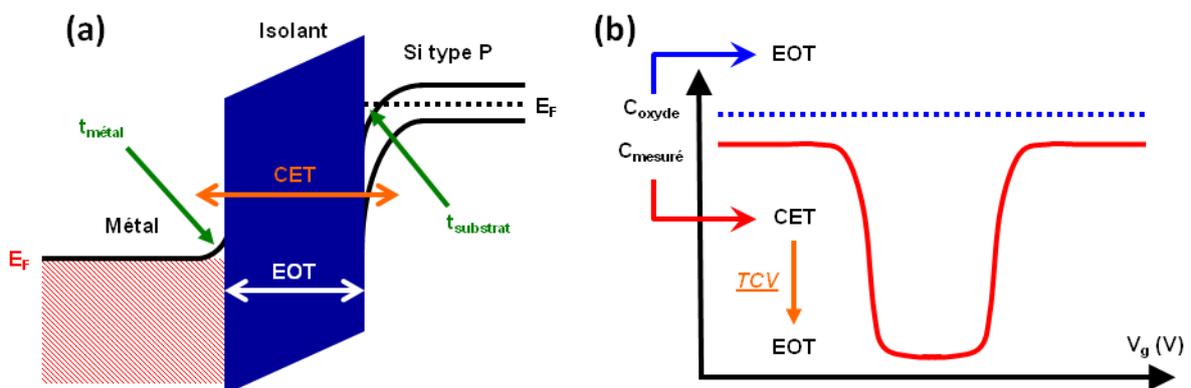
$$\frac{1}{C} = \frac{1}{C_{Grille}} + \frac{1}{C_{Oxyde}} + \frac{1}{C_{Substrat}} \quad [\text{Eq. II-6}]$$

ce qui en termes d'épaisseurs pourrait se traduire ainsi [72] :

$$CET = t_{Grille} + EOT + t_{Substrat} \quad [\text{Eq. II-7}]$$

où CET (Capacitive Equivalent Thickness) est l'épaisseur totale correspondant en SiO<sub>2</sub> à la capacité mesurée. Ainsi l'épaisseur équivalente déduite de la mesure expérimentale seule ne correspond pas à l'EOT. C<sub>Grille</sub> (qui donne t<sub>Grille</sub>) est la capacité due à la zone déplétée qui se forme dans la grille : ici, comme la grille est en métal, t<sub>Grille</sub> est très faible (≈ 0,5Å). C<sub>Substrat</sub> est la capacité provenant du gaz d'électrons à deux dimensions qui se forme à l'interface diélectrique/Si (apparition de niveaux d'énergie discrets [97]) mais qui n'est pas strictement confiné à cette interface et qui génère ainsi une "épaisseur équivalente supplémentaire" t<sub>Substrat</sub> de quelques angströms approximativement (**Fig. II-14.a**).

Pour des épaisseurs d'oxydes suffisamment élevées, les épaisseurs t<sub>Grille</sub> et t<sub>Substrat</sub> sont généralement négligées et on considère CET=EOT. Cependant, les EOT visées dans cette thèse étant très faibles, la différence entre CET et EOT donc être prise en compte. Le programme TCV permet de faire correspondre les mesures expérimentales C-V avec des simulations rapides qui prennent en compte ces effets quantiques qui apparaissent dans les films minces d'oxyde et autorise un relevé direct de l'EOT correspondant (**Fig. II-14.b**).



**Figure II-14 : a)** Diagramme de bandes montrant la distinction entre CET et EOT.

**b)** Principe de détermination de l'EOT avec le simulateur quantique TCV

### II.4.3.e Notions théoriques sur les paramètres complémentaires dans les mesures électriques

En dehors de l'EOT, d'autres paramètres importants peuvent être extraits des mesures C-V : la tension de bandes plates ( $V_{FB}$ ), les charges dans le volume de l'oxyde et aux interfaces...

➤ **La tension de bandes plates**

Dans une structure MOS, les électrons migrent du plus haut niveau de Fermi du métal (faible travail de sortie) au plus bas niveau de Fermi du substrat semi-conducteur (travail de sortie élevé) à travers les interfaces, en alignant les niveaux de Fermi des différents matériaux, ce qui provoque une courbure des bandes d'énergies. Si la tension appliquée compense exactement la différence des travaux de sortie entre le métal et le semi-conducteur, les niveaux de Fermi seront redressés et "plats", raison pour laquelle cette tension particulière est appelée "tension de bandes plates" ( $V_{FB}$  pour Flat Band Voltage). Pour un système MOS, la  $V_{FB}$  peut être représentée par :

$$V_{FB} = \Phi_m + \Phi_s = \Phi_{ms} \quad [\text{Eq. II-8}]$$

Pour extraire  $V_{FB}$  des données expérimentales, la courbe  $(1/C^2)=f(V)$  peut être tracée. Dans le régime de déplétion, il est possible d'approximer une partie de cette courbe par une fonction affine. L'intersection de cette droite avec l'axe horizontal (des tensions) donne la valeur de  $V_{FB}$ , répondant à l'équation :

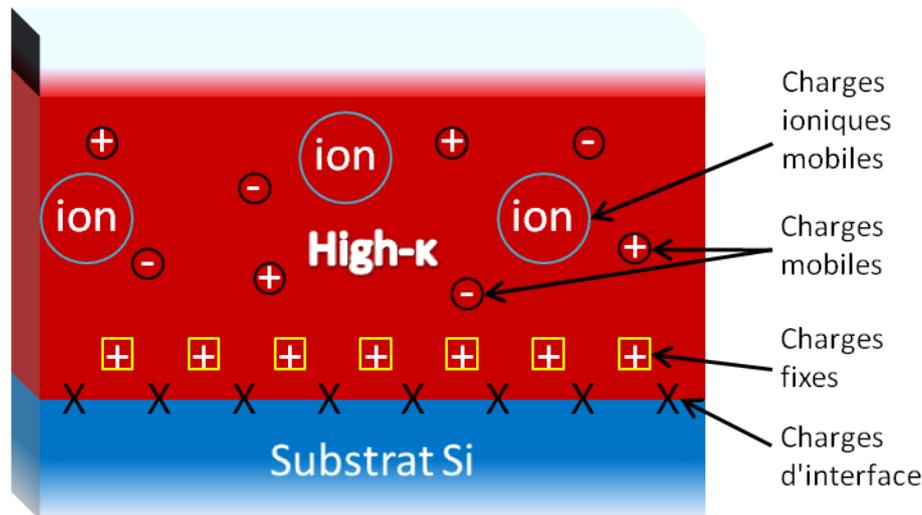
$$\frac{1}{C^2} = \frac{2}{qN_A \epsilon_{SC} S^2} (V - V_{FB}) \quad [\text{Eq. II-9}]$$

Or, cette méthode n'est valable que dans des conditions idéales, comme un échantillon avec peu de défauts, et l'existence de ces défauts est souvent inévitable. Différents types de charges peuvent être localisées à travers la structure MOS et ont différents effets sur le comportement des C-V du composant. Sur la **Figure II-15**, quatre types de charges sont identifiés : les pièges d'interface  $Q_{it}$ , les pièges dans le volume de l'oxyde  $Q_{ot}$ , les charges fixes et mobiles dans l'oxyde  $Q_f$  et  $Q_m$ . La tension de bandes plates peut être influencée par ces charges et on modifie l'équation **II-8** précédente ainsi :

$$V_{FB} = \Phi_{ms} - \frac{Q_f}{C} - \gamma \frac{Q_m}{C} - \gamma \frac{Q_{ot}}{C} - \gamma \frac{Q_{it} \Phi_s}{C} \quad [\text{Eq. II-10}]$$

où  $\Phi_s$  est le potentiel de surface et  $\gamma$  le facteur de distribution de charges.

La  $V_{FB}$  peut être calculée par cette équation si  $\Phi_{ms}$  et la quantité de charges dans le volume de l'oxyde et à l'interface sont connus. En pratique,  $Q_{it}$  provoque un "étirement" de la courbe C-V et  $Q_f$  et  $Q_m$  un décalage par rapport à la courbe "idéale".



**Figure II-15 :** Représentation schématique des différents types de charges susceptibles d'être présent dans une structure MOS.

➤ **Détermination de la densité de pièges d'interface  $D_{it}$**

Les charges des pièges d'interface  $Q_{it}$  peuvent être définies par une densité de pièges d'interfaces  $D_{it}$ , qui est un des problèmes majeurs des MOS et MOSFET à base de high-κ comparés à ceux utilisant le  $SiO_2$  pour lesquels le problème est bien maîtrisé. Les charges des pièges d'interface sont causées par des défauts structuraux, des défauts résultant de l'oxydation imparfaite, des impuretés à l'interface [98]... En négligeant les courants de fuite et les résistances en série, la densité de pièges d'interface peut être obtenue par :

$$D_{it} = \frac{2,5}{q} \left( \frac{G_p}{\omega} \right)_{max} \quad [Eq. II-11]$$

avec :

$$\frac{G_p}{\omega} = \frac{\omega G_{mp} C_{Ox}^2}{G_{mp}^2 + \omega^2 (C_{Ox} - C_{mp})^2} \quad [Eq. II-12]$$

où  $(G_p/(\omega))_{max}$  représente le maximum de la courbe  $(G_p/(\omega))=f(\omega)$  pour la tension choisie.

Si la mesure est faite à haute fréquence, les états d'interface n'ont pas le temps de s'adapter aux variations de tensions appliquées. De façon à extraire la densité de pièges d'interface, il est donc nécessaire d'effectuer la mesure à haute et basse fréquences.

➤ **Détermination des charges piégées dans l'oxyde  $Q_{ot}$**

Les charges piégées dans l'oxyde ( $Q_{ot}$ ) sont distribuées dans le volume de l'oxyde et se manifestent par un décalage sensible de la  $V_{FB}$ , qui peut être traduit par :

$$\Delta V_{FB} = V_{FB}(Q_{ot}) - V_{FB}(Q_{ot} = 0) = -\gamma \frac{Q_{ot}}{C} \quad [\text{Eq. II-13}]$$

En considérant que le décalage de  $V_{FB}$  est uniquement causé par  $Q_{ot}$  et que  $\gamma = 1$ , on donne :

$$\Delta V_{FB} = -\frac{Q_{ot}}{C} = -\frac{Q_{ot}}{3,9\epsilon_0 S} EOT \quad [\text{Eq. II-14}]$$

Ainsi la quantité de charges piégées dans l'oxyde peut être déterminé par la pente de la courbe  $\Delta V_{FB} = f(EOT)$  et les variations de  $\Delta V_{FB}$  peuvent être utilisées pour comparer les résultats avec des mesures à différentes épaisseurs.

## II.4.4) Protocoles de mesures électriques

### II.4.4.a Mesures C-V

Les travaux menés dans cette thèse ont révélé la nécessité de fiabiliser le protocole de mesure afin de connaître et de maîtriser les différents artefacts présents lors des mesures électriques [99]. La **Figure II-16.a** présente des simulations par le logiciel TCv de mesures C-V pour une épaisseur de silice de 1 nm :

- "idéale" (trait noir)
- en ajoutant des défauts,  $Q_{ot}$ , dans le volume (trait pointillés rouge)
- en ajoutant des défauts,  $D_{it}$ , à l'interface oxyde/SC (trait pointillés vert).

➤ **Charges dans le volume**

Les défauts dans le volume se chargent lors de l'application d'un pulse de tension et produisent un décalage en tension de la courbe C-V (négatif pour des charges positives et *vice versa*) ; ils peuvent se décharger entre 2 mesures ou conserver une charge et provoquer un décalage progressif. Il faut donc prendre soin de mesurer plusieurs fois la même capacité jusqu'à stabiliser la position en tension de la mesure, ou n'utiliser que les premières mesures sur différentes capacités.

### ➤ États d'interface

Les états d'interface jouent des rôles différents selon leur positionnement et leur "étalement" en énergie [100]. Lorsque la distribution des états d'interface est concentrée à une fenêtre d'énergie réduite, on observe généralement à basse fréquence l'apparition d'une capacité supplémentaire ("bump") dans la zone de déplétion. En augmentant la fréquence de mesure, ces états n'ont plus le temps de réagir aux variations de champ électrique et le "bump" se résorbe. Dans ce cas simple, l'effet des  $D_{it}$  peut être récupéré par correspondance grâce au programme TCV qui intègre des profils de  $D_{it}$  (gaussiens ou linéaires).

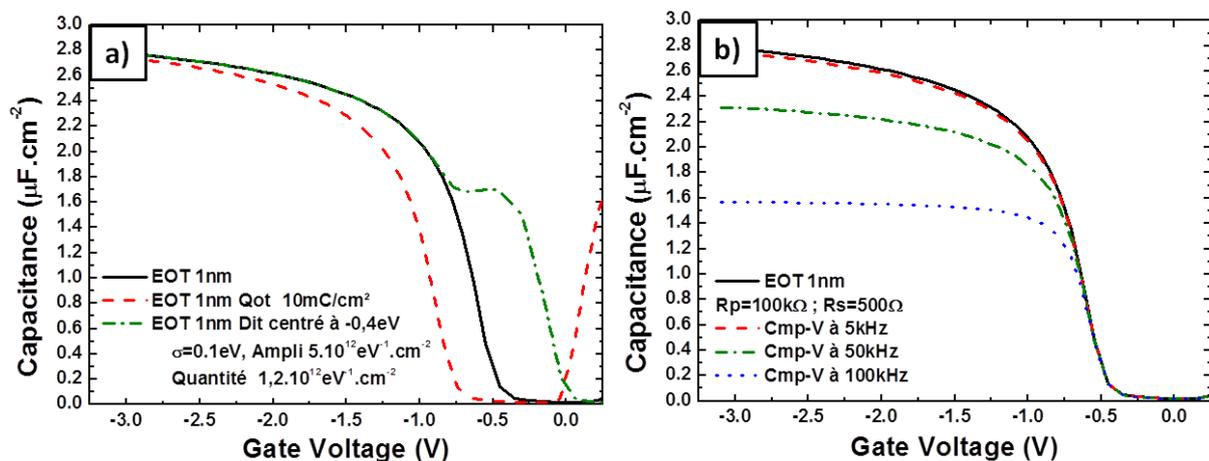
Lorsque la distribution en énergie des états d'interfaces est plus dispersée, ils réagissent à différentes fréquences et on observe un décalage de la mesure en tension qui est difficile à séparer de l'effet dû aux charges dans le volume.

### ➤ Résistance série-parallèle

Nous avons également simulé en **Figure II-16.b** l'effet du couple  $R_s$ - $R_p$  sur une mesure  $C_p$ -V à différentes fréquences. En reprenant les circuits équivalents de mesure (**Fig. 13**), on peut calculer :

$$C_p = \frac{CR_p^2}{R_s R_p C(2\pi f)^2 + (R_s + R_p)^2} \quad [\text{Eq. II-15}]$$

Les simulations obtenues montrent une diminution de la capacité en accumulation lorsque la fréquence augmente.



**Figure II-16 :** a) Simulation d'une mesure C-V pour une épaisseur équivalente de silice d'1 nm "idéale" (trait noir), avec des charges dans le volume (pointillés rouges) ou avec des charges d'interface (pointillés verts)

b) Simulation d'une mesure C-V pour une épaisseur équivalente de silice d'1 nm "idéale" (trait noir) et simulations des mesures  $C_p$ -V obtenues pour  $R_s$  et  $R_p$  valant respectivement 0,5 et 100 $\Omega$  à différentes fréquences (pointillés en couleur)

Les mesures réelles sont souvent loin de ces "cas d'école" et tous les phénomènes décrits dans ces simulations interviennent souvent simultanément, rendant difficile la lecture des paramètres réels de l'oxyde.

Pour les premières séries d'échantillons (qui ont révélé des problèmes de reproductibilité et de fortes fuites), de nombreux points de mesure ont été nécessaires afin de s'assurer d'avoir des mesures représentatives. Une fois un niveau de fiabilité et de reproductibilité atteint, un protocole minimal de mesures a été appliqué :

- à basse et haute fréquence (dans la gamme 5 kHz-100 kHz),
- sur des électrodes de surface différentes,
- sur des zones différentes de l'échantillon.

Les mesures à basse et haute fréquence permettent d'estimer la qualité des contacts et de l'oxyde ; pour le calcul de l'EOT, la mesure à basse fréquence sera utilisée. Les mesures sur des surfaces et des zones différentes permettent de contrôler la présence de défauts locaux et l'homogénéité en épaisseur. Une mesure C-V est validée lorsqu'elle est identique à basse fréquence pour des zones et des surfaces différentes.

Dans cette thèse, nous nous sommes attachés à obtenir une estimation sûre de la capacité en accumulation afin d'en extraire l'EOT, puis la constante diélectrique. Les états d'interface (étalés en énergie), les charges dans le volume et le couple  $R_s$ - $R_p$  ayant des effets néfastes et similaires sur la mesure de C-V (décalage en tension et diminution de la capacité en accumulation) , il a été difficile de découpler chaque phénomène et nous nous sommes donc principalement focalisés sur la détermination de l'EOT.

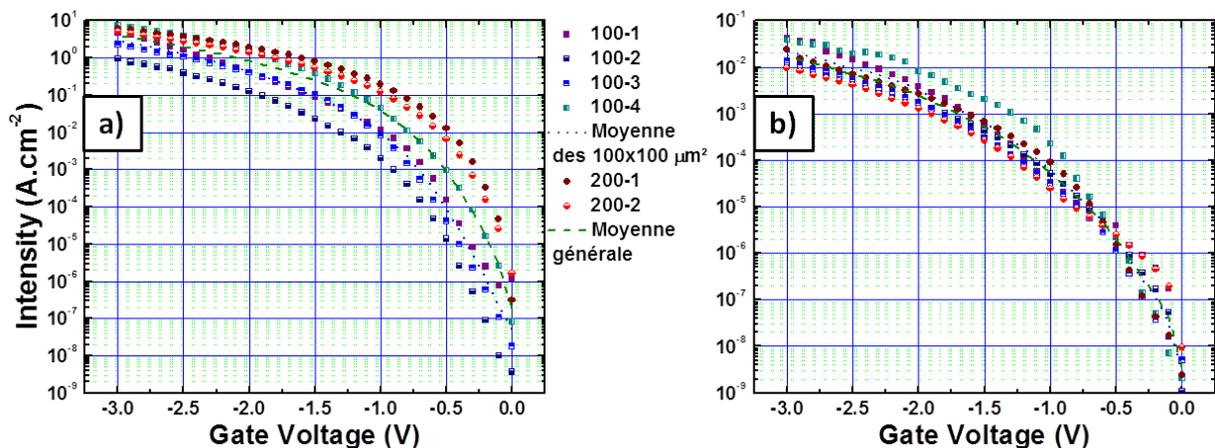
#### II.4.4.b Mesures I-V

Si les mesures I-V semblent plus simples (le substrat est mis à la masse et on mesure le courant en fonction du potentiel appliqué à l'électrode supérieure), les mesures effectuées ont montré de nombreuses variations qui posent de nombreuses questions.

En première approche, on peut dire qu'une mesure I-V met en jeu la résistance intrinsèque due à l'oxyde que l'on cherche à mesurer mais également les effets extrinsèques qui peuvent parasiter les mesures. Au cours de la thèse, la qualité électrique des échantillons s'est fortement améliorée permettant de minimiser les effets extrinsèques. Nous décrivons ici la stratégie de fiabilisation des mesures I-V.

➤ **Irreproductibilités rencontrées**

La **Figure III-17** présente des exemples des irreproductibilités rencontrées : Les mesures I-V varient d'une électrode à l'autre (carrés), de plus la mesure étant rapportées à la surface, les mesures pour une surface de  $200 \times 200 \mu\text{m}^2$  (ronds) devraient être les mêmes que pour une surface de  $100 \times 100 \mu\text{m}^2$  ce qui n'est pas le cas. Cet effet est moins visible pour les échantillons de meilleure qualité électrique (**b**) que pour les échantillons "fuiteux" (**a**) mais est tout de même présent.



**Figure II-17** : Mesures IV rapportées à la surface de l'électrode pour un échantillon (a) fuitieux et (b) de meilleure qualité diélectrique.

La stratégie adoptée pour déterminer une densité de courants de fuite représentative :

- prendre une série de mesures sur les capacités  $100 \times 100 \mu\text{m}^2$  et  $200 \times 200 \mu\text{m}^2$
- Appliquer la formule empirique

$$J_{Gate} = \exp \left( \left( \left( \frac{\sum \ln(J_{G100})}{n_{100}} \right) + \left( \frac{\sum \ln(J_{G200})}{n_{200}} \right) \right) / 2 \right) \quad [\text{Eq. II-16}]$$

où  $J_{G100}$  et  $J_{G200}$  sont les courants mesurés sur des électrodes respectivement  $100 \times 100 \mu\text{m}^2$  et  $200 \times 200 \mu\text{m}^2$  et  $n_{100}$ ,  $n_{200}$  les nombres d'électrodes de chaque type. Cette stratégie nous permet de comparer les courants de fuite entre les différents échantillons avec un bon niveau de confiance.

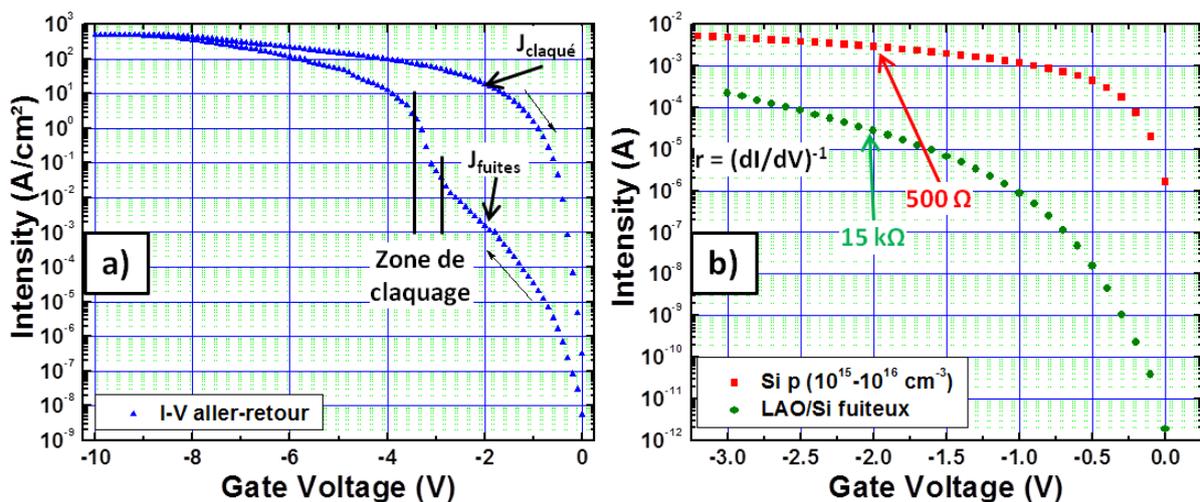
Un autre obstacle a été la détermination d'une valeur fiable de "courants de fuite". En effet les valeurs de  $J_{Gate}$  sont généralement données pour  $V_{Gate} = -( |V_{FB}| + 1 )$ . Or la détermination exacte de  $V_{FB}$  est difficile dans notre étude (cf. § II-4.4.a). Nous avons choisi de mesurer les valeurs de  $J_{Gate}$  à  $V_{Gate} = -2\text{V}$  ce qui est probablement une surestimation de celles-ci mais permet de comparer les échantillons.

➤ **Mesures qualitatives de claquage de l'oxyde**

Nous avons également effectué des mesures de claquage de l'oxyde (**Fig. II-18.a**) qui sont des indicateurs qualitatifs du comportement diélectrique de l'oxyde. On peut comparer le courant avant ( $J_{\text{fuites}}$ ) et après ( $J_{\text{claqué}}$ ) claquage de l'oxyde à une tension donnée (généralement à  $V_{\text{Gate}} = -2\text{V}$ ) : dans l'exemple présenté, le rapport  $J_{\text{claqué}}/J_{\text{fuites}}$  vaut 12 000 et on peut considérer qu'un échantillon se comporte comme un diélectrique si  $J_{\text{claqué}}/J_{\text{fuites}} > 100$ .

➤ **Effet extrinsèque : résistances extérieure à l'oxyde**

À la résistance due à l'oxyde, s'ajoutent les résistances de contact (électrodes métalliques, pointes, câbles...) et la résistance du substrat de silicium. Afin d'estimer l'importance de celles-ci, dans la **Figure II-18.b**), nous comparons la mesure I-V d'un oxyde "fuiteux" (avec une densité de courants de fuite élevés) avec une mesure effectuée sur un substrat de Si nu pour des capacités de  $100 \times 100 \mu\text{m}^2$ . On voit que le courant mesuré à travers l'oxyde reste inférieur à celui du substrat. Les résistances de contacts interviennent au maximum pour 3% du courant mesuré à  $V_{\text{Gate}} = -2\text{V}$  dans le dispositif MOS (et ce, dans les plus mauvaises conditions). Considérant que les mesures I-V sont généralement bien meilleures que l'exemple présenté, on peut estimer que les résistances de contact sont négligeables dans les mesures I-V.



**Figure II-18 :a)** Mesures I-V de claquage de l'oxyde.

**b)** Comparaison de mesures I-V effectuées sur un substrat de Si nu (carrés rouges) et sur un échantillon LAO/Si fuiteux de 3,6nm (ronds verts). Les mesures ont été effectuées sur des électrodes  $100 \times 100 \mu\text{m}^2$ .

➤ **Effet extrinsèque : Défauts dans l'oxyde**

La disparité des mesures observée en **Figure II-17** ne peut s'expliquer complètement par l'effet des résistances de contact. Les défauts présents au sein de l'oxyde sont probablement responsables de l'effet de dispersion des mesures. La variation de la densité de ces défauts peut varier d'une puce à l'autre et influencer plus ou moins sur la mesure d'I-V réalisée, d'où la nécessité d'effectuer plusieurs mesures sur différentes zones et différentes surfaces.

En conclusion, les mesures de courants de fuite ne traduisent pas uniquement la qualité intrinsèque de l'oxyde mais sont aussi probablement parasitées par des courants locaux extrinsèques dûs principalement aux défauts présents dans l'oxyde. Cependant, le choix de prendre la moyenne de plusieurs I-V de surfaces différentes permet d'évaluer les courants de fuite de l'oxyde avec une plus grande confiance.



---

# CHAPITRE III : L'Épitaxie par Jets Moléculaires pour le dépôt de LaAlO<sub>3</sub> amorphe

---

## Sommaire

<b>III.1) État de l'art à l'INL au début de la thèse.....</b>	<b>67</b>
<b>III.1.1) Procédure d'élaboration des échantillons utilisée avant le début de la thèse</b>	<b>67</b>
III.1.1.a) Préparation de la surface "Haute température".....	67
III.1.1.b) Dépôt de LAO amorphe sous atmosphère d'oxygène moléculaire .....	68
<b>III.1.2) Premiers résultats .....</b>	<b>69</b>
III.2.1.a) Obtention d'EOT sub-nanométriques.....	69
III.2.1.b) Limitations des procédés de fabrication et irreproductibilité des caractéristiques électriques.....	70
<b>III.1.3) Stratégie de fiabilisation du procédé d'élaboration .....</b>	<b>72</b>
<b>III.2) Adaptation du bâti MBE pour le dépôt de LAO amorphe.....</b>	<b>74</b>
<b>III.2.1) Chambre de préparation de l'oxygène : cellule plasma .....</b>	<b>74</b>
<b>III.2.2) Système d'évaporation par canon à électrons (jusqu'à novembre 2010).....</b>	<b>76</b>
<b>III.2.3) Alimentation stabilisée et balance à quartz (à partir de novembre 2010).....</b>	<b>77</b>
<b>III.3) Amélioration des conditions d'oxydation.....</b>	<b>77</b>
<b>III.3.1) Analyses physiques des couches .....</b>	<b>78</b>
<b>III.3.2) Caractérisations électriques : Avantages de l'ajout d'oxygène atomique.....</b>	<b>79</b>
<b>III.3.3) Compléments d'analyses : Mesures de points chauds par Tuna .....</b>	<b>82</b>
<b>III.4) Préparation de la surface du silicium avant dépôt.....</b>	<b>83</b>
<b>III.4.1) Mise en évidence de la formation de défauts lors de la préparation de surface     "Haute température" .....</b>	<b>83</b>
<b>III.4.2) Apparition des défauts.....</b>	<b>84</b>
III.4.2.a) Analyse AFM des différentes étapes de la préparation du substrat.....	84
III.4.2.b) Analyses physico-chimiques du substrat.....	85
<b>III.4.3) Préparations "HF-last" et "HF-last+550" .....</b>	<b>86</b>
III.4.3.a) Amélioration de la qualité physique des couches : homogénéité de surface et d'épaisseur.....	87
III.4.3.b) Impact sur les caractéristiques électriques .....	88
III.4.3.c) Qualité physique de l'interface .....	91
III.4.3.d) Discussion sur l'homogénéité des couches et sur la présence d'une couche "low-κ" ....	91
<b>III.5) Conclusions.....</b>	<b>94</b>



Dans ce chapitre, nous montrerons comment la technique d'Épitaxie par Jets Moléculaires a pu être adaptée au dépôt de LaAlO<sub>3</sub> amorphe. Après un rappel de l'état de l'art à l'INL au début de la thèse, nous décrivons un certain nombre d'améliorations techniques et des procédés de fabrication qui ont permis de fiabiliser les propriétés électriques du matériau.

### **III.1) État de l'art à l'INL au début de la thèse**

Les travaux menés par Loïc Becerra dans le cadre de sa thèse [64] ont essentiellement porté sur une première étude des potentialités des deux systèmes LAO/Si et LAO/Al<sub>2</sub>O<sub>3</sub>/Si. La conclusion de cette étude a été de préconiser le dépôt de LAO amorphe directement sur silicium, sachant que la deuxième approche était caractérisée par les facteurs limitants d'un système bicouche : détériorations des mesures, charges importantes, interface supplémentaire à maîtriser, faibles EOT plus difficilement accessibles...

Dans cette première partie, nous présenterons un certain nombre de résultats obtenus à l'INL avant le début de cette thèse afin notamment de mettre en avant les points clés restant à résoudre pour fiabiliser le système LAO/Si.

#### ***III.1.1) Procédure d'élaboration des échantillons utilisée avant le début de la thèse***

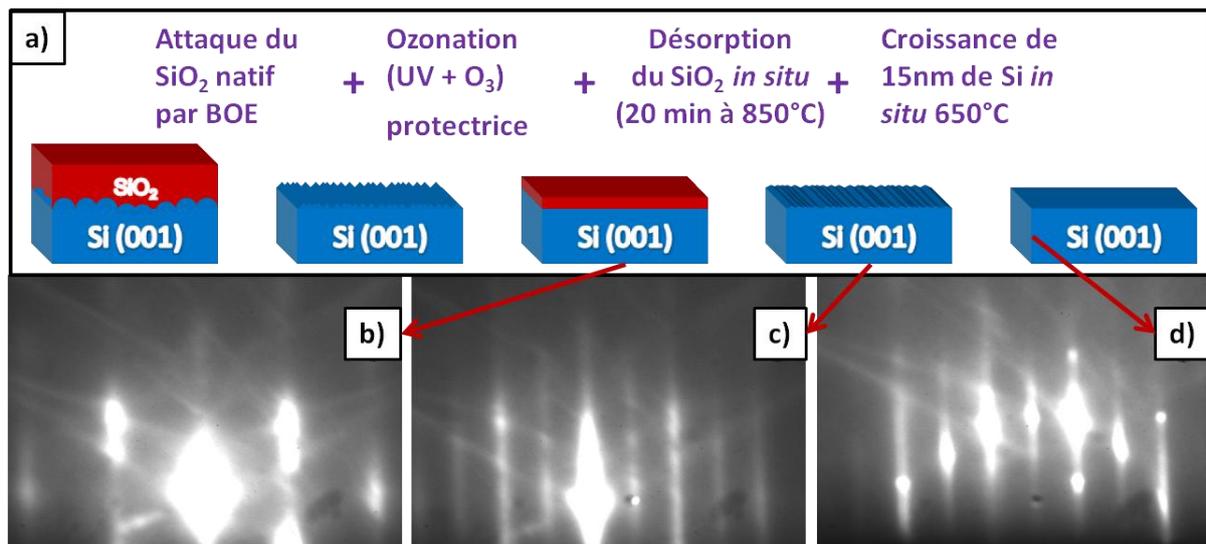
##### **III.1.1.a) Préparation de la surface "Haute température"**

Les procédés d'Épitaxie par Jets Moléculaires sur substrat de silicium comportent généralement des étapes de préparation de la surface du substrat, très poussées (nettoyage chimique et physique) permettant d'aboutir à une surface de silicium atomiquement propre. La technique appelée ici "Haute température" est un standard dans les méthodes d'EJM pour la préparation du silicium et comprend les étapes suivantes (**Fig. III-1.a**) :

- Ozonation de la surface pendant 20 min. Cette étape permet de former une couche d'oxyde contenant toutes les impuretés adsorbées en surface.
- Attaque chimique de cette couche de SiO<sub>2</sub> au Buffer Oxide Etcher (BOE contenant du HF) dilué à l'eau désionisée (1:3) pendant 30 s et rinçage à l'eau désionisée 30 s.

- Deuxième ozonation pendant 2 min puis nouvelle attaque chimique de 30 s afin d'obtenir une surface parfaitement plate et propre. Ce dernier traitement au BOE assure une passivation de la surface car les liaisons pendantes du silicium sont stabilisées par l'hydrogène.
- Introduction dans le bâti MBE et recuit jusqu'à 850-900°C pendant 20 min. Le diagramme 1×1 (**Fig. III-1.b**) du Si observée au RHEED laisse place à une reconstruction 2×1 (**Fig. III-1.c**).
- Baisse de la température jusqu'à stabilisation à ≈ 650°C et homo-épitaxie de Si/Si pour quelques nanomètres. Ce "buffer" permet d'améliorer la reconstruction RHEED (**Fig. III-1.d**).

Après cette procédure, le substrat, ramené à sa température de dépôt (400°C pour les procédés non optimisés utilisés avant le début de cette thèse), est prêt pour le dépôt de LAO.



**Figure III-1 :** a) Procédé de préparation de substrats "Haute température" utilisée à l'INL pour l'élaboration d'échantillons a-LAO/Si

b, c & d) Clichés RHEED de la surface de Si(001) selon [110]. Reconstructions a) 1×1 lors de l'introduction dans le réacteur MBE "Oxydes" b) 2×1 après recuit 20 min à 850°C et c) 2×1 après homo-épitaxie Si/Si à 650°C

### III.1.1.b) Dépôt de LAO amorphe sous atmosphère d'oxygène moléculaire

Dans un réacteur EJM, LaAlO<sub>3</sub> peut potentiellement être préparé à partir de la co-déposition de flux de La et Al issus de cellules à effusion, dans une atmosphère d'oxygène ou à partir de l'évaporation, au canon à électrons, d'une source de LaAlO<sub>3</sub> cristallin. Le choix de

l'INL s'était porté sur l'évaporation au canon à électrons [60] qui permet d'obtenir plus facilement une évaporation de LaAlO<sub>3</sub> congruente (la composition en Al et La est *a priori* conservée) alors que le dosage La/Al serait plus délicat avec des cellules à effusion.

Quand le substrat a atteint la température de dépôt désirée (le LAO reste amorphe jusqu'à 600°C), le dépôt de LAO se fait en deux étapes :

- un dépôt de 1 à 2 nm de LAO sans ajout d'oxygène. Cette première étape est nécessaire pour ne pas oxyder la surface de silicium et assurer une interface abrupte.
- la chambre de préparation d'oxygène est ensuite ouverte afin de continuer le dépôt en présence d'oxygène moléculaire. La pression désirée ( $2.10^{-6}$  Torr pour ces échantillons) a été ajustée à l'avance.
- Pour finir le dépôt, le cache du creuset de LAO est fermé et le canon éteint, la chambre de préparation d'oxygène est isolée et on abaisse la température.

Cette procédure, mise au point par Loïc Becerra, a été prise comme point de départ pour les premiers échantillons préparés au cours de cette thèse. Il faut signaler qu'à ce stade pas ou peu de caractérisations structurales fines (AFM, XRR...) avaient été menées et que les conditions de fabrication n'avaient pas été systématiquement explorées.

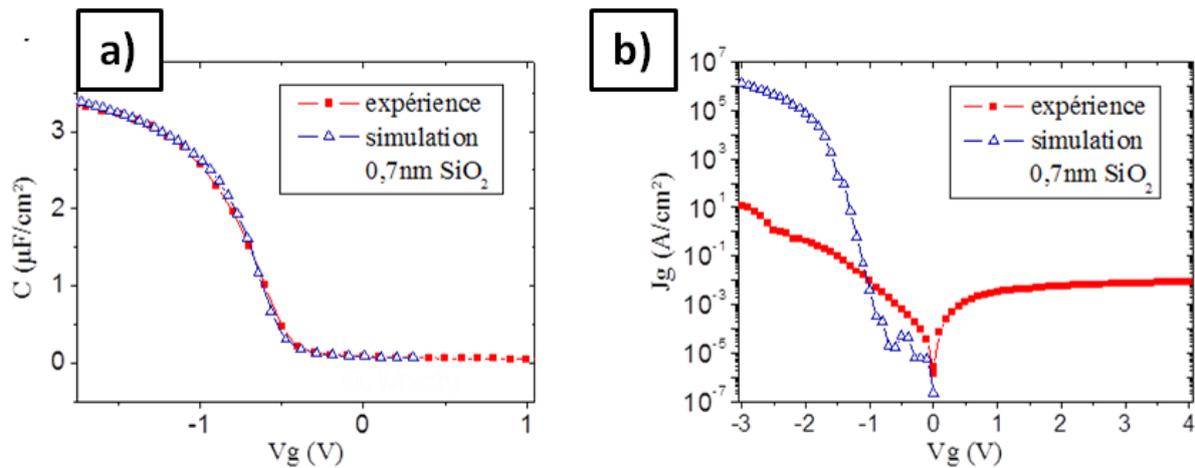
### **III.1.2) Premiers résultats**

Des électrodes Au/Ni ont ensuite été déposées sur les échantillons (comme décrit dans le **Chapitre II, § II.4.2**) afin de réaliser des capacités MOS et d'en extraire les caractéristiques électriques. Les électrodes utilisées sont les plus petites ( $100 \times 100 \mu\text{m}^2$ ).

#### **III.2.1.a) Obtention d'EOT sub-nanométriques**

Les meilleurs résultats obtenus par Loïc Becerra sont reproduits sur la **Figure III-2**. Celle-ci présente une courbe C-V (**a**) ainsi que les courants de fuite (**b**) correspondants pour un échantillon réalisé avec le procédé décrit dans la section précédente. L'épaisseur de la couche de LAO est ici de 4,1 nm et l'EOT calculé étant de  $7 \text{ \AA}$ , la permittivité déduite est de 22,8 ; ce qui est très proche de la constante diélectrique attendue pour du LAO monocristallin

[102]. Les fuites à  $V_G = -(V_{FB}+1) = -1,5$  V sont mesurées à  $9,3 \cdot 10^{-2}$  A/cm<sup>2</sup> et satisfont les recommandations de l'ITRS ( $J_G < 10^{+2}$  A/cm<sup>2</sup>).



**Figure III-2 :** a) Courbes C-V et (b) I-V d'une même capacité MOS a-LAO/Si(001). La couche de LAO est ici de 4,1 nm d'épaisseur. Les courbes expérimentales sont tracées en rouge et les courbes bleues sont issues de simulations TCV-TIV [103].

### III.2.1.b) Limitations des procédés de fabrication et irréproductibilité des caractéristiques électriques

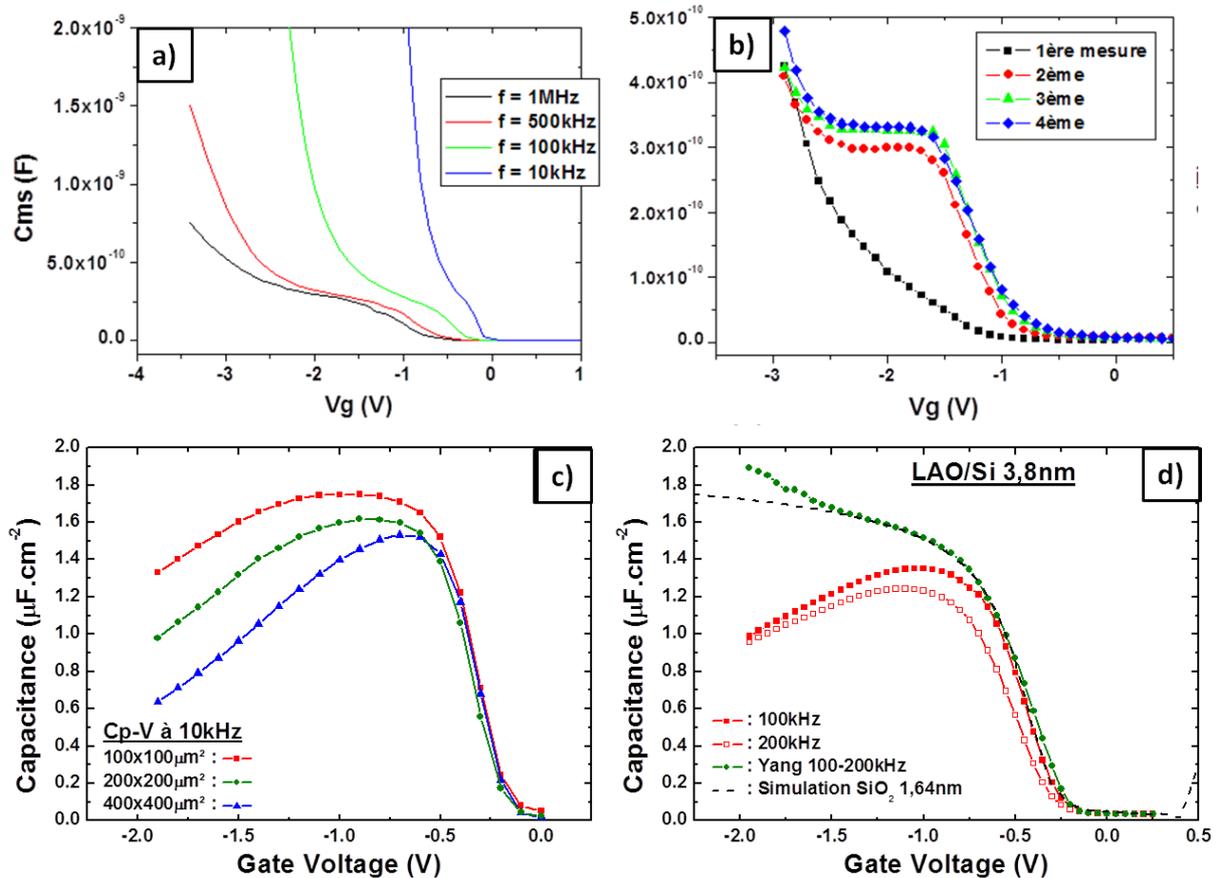
Si les résultats exposés précédemment étaient très encourageants, ils se sont aussi révélés très exceptionnels et souvent quasi impossibles à reproduire. Ainsi, au début de cette thèse, lorsque nous avons repris les procédures de Loïc Becerra, nous avons constaté que non seulement l'obtention d'EOT sub-nanométriques était exceptionnelle et non reproductible sur un même wafer, mais aussi que les caractérisations électriques étaient à la fois irréproductibles et très dispersées. Ces limitations avaient également été constatées par Loïc Becerra.

La **Figure III-3.(a et b)** présente quelques mesures Cms-V obtenues dans le cadre de la thèse de Loïc Becerra. Dans ces mesures, on remarque de fortes fuites qui se traduisent par une augmentation brusque de la capacité mesurée en accumulation.

La **Figure III-3.b)** illustre un autre comportement défectueux des capacités : le plateau d'accumulation est indiscernable pour la première mesure et nécessite des balayages successifs pour stabiliser les courbes capacitives.

En utilisant les mêmes procédés de fabrication, nous avons obtenu les résultats présentés en **Figure III-3.(c et d)** pour des mesures Cp-V. La diminution de la capacité en accumulation (phénomène appelé "roll-off") montre encore le caractère fuitieux de l'oxyde. La

**Figure III-3.c)** montre l'irreproductibilité obtenue sur certains échantillons lorsque différentes surfaces d'électrodes sont utilisées et comparées : en effet la capacité rapportée à la surface devrait être la même. Enfin, la **Figure III-3.d)** illustre la nécessité d'utiliser la méthode de Yang afin d'obtenir un plateau d'accumulation suffisamment stable et de mesurer l'EOT correspondant.



**Figure III-3 :** *a) Caractéristiques Cms-V obtenus lors de mesures en fréquences en mode série sur un échantillon  $\alpha$ -LAO/Si(001) [64].*

*b) Balayages Cms-V successifs sur un même plot capacitif [64].*

*c) Caractéristiques Cp-V d'échantillons LAO/Si préparés par la méthode "Haute température" et déposés sous oxygène moléculaire.*

*d) Exemple de l'application de la méthode d'Yang appliquée à deux mesures Cp-V à différentes fréquences pour extraire l'EOT.*

D'une manière générale, l'évaluation des propriétés électriques de tels échantillons est très compliquée et reflète une mauvaise qualité de l'oxyde et/ou de l'interface et des inhomogénéités d'un endroit à l'autre des échantillons.

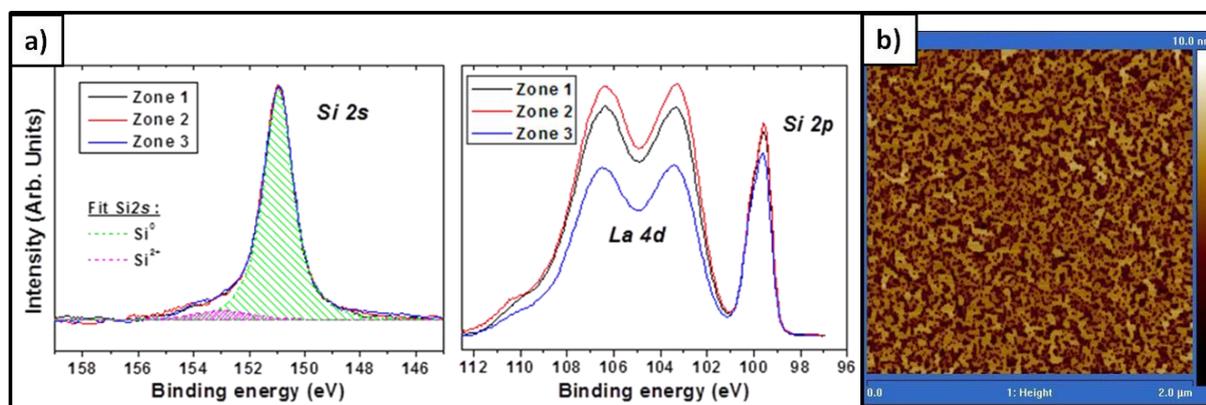
### III.1.3) Stratégie de fiabilisation du procédé d'élaboration

Bien que les techniques de la MBE soient censées amener une grande stabilité et reproductibilité dans les échantillons élaborés par un contrôle poussé des paramètres, celles-ci semblaient ne donner que rarement les résultats escomptés en ce qui concerne le système a-LAO/Si. Les questions qui se posent à ce stade sont :

- Quels sont les facteurs qui amènent de telles disparités dans les mesures ?
- Peut-on agir sur ceux-ci afin de fiabiliser le système ?
- Quelles sont les réelles limites de ce système en termes de qualité structurale et électrique ?

Un élément de réponse à la première question se trouve dans les travaux de Becerra au cours desquels des mesures XPS avaient été effectuées (**Fig. III-4.a**) sur différentes zones d'un même échantillon. Toutes les courbes avaient été normalisées en fonction du pic du niveau de cœur du Si2s et, partant du principe que c'est un même échantillon qui est analysé, tous les spectres auraient dû se superposer, ce qui n'est pas le cas. Le spectre commun aux niveaux de cœur du Si2p et La4d (au milieu) est particulièrement révélateur d'inhomogénéités d'épaisseur puisque le rapport des intensités varie clairement d'une zone à l'autre.

D'autre part, des analyses de morphologie de surface ont été menées sur les échantillons réalisés lors de la thèse de Loïc Becerra. Comme le montre la **Figure III-4.b**, la topographie de surface par AFM révèle une forte rugosité de surface. La couche de LAO amorphe observée présente de nombreux "trous" conduisant à une rugosité RMS de 1,35 nm.



**Figure III-4 :** a) Analyses XPS sur 3 régions distinctes d'un échantillon a-LAO/Si(001). Les différentes courbes ont été normalisées par rapport au pic Si2s, lui-même été ajusté [64].

b) Image AFM de a-LAO/Si(001) (RMS = 1,35 nm) élaboré à l'INL par MBE.

Ces grandes inhomogénéités d'épaisseur, de rugosité et de composition ne peuvent être ignorées et doivent être éliminées avant de se livrer à une étude systématique des caractéristiques électriques des structures MOS.

Il restera une interrogation supplémentaire concernant les très bons résultats obtenus ponctuellement : comment des mesures d'EOT aussi faibles que 7 Å peuvent-elles être obtenues parmi un ensemble d'échantillons et de mesures aussi dégradées ? Nous reviendrons à cette question à la fin du **Chapitre IV** et nous tenterons d'y apporter une explication rationnelle.

Dans ce contexte, la stratégie développée dans le cadre de cette thèse a tout d'abord été de trouver des conditions de préparation de surface du silicium et de dépôt du LAO amorphe afin d'obtenir des couches diélectriques planes et homogènes de bonne qualité électrique.

Tout d'abord des analyses structurales et physico-chimiques ont été menées systématiquement (par AFM et XRR) pour chaque échantillon afin de mesurer les variations d'épaisseur, de rugosité et de composition associées aux variations des conditions de préparation. Cette étude a révélé une inadéquation du procédé classique de préparation de surface du silicium préalable au dépôt de LAO amorphe. Un procédé adapté a alors été développé pour obtenir des dépôts présentant une morphologie de surface plane.

Ensuite, nous avons essayé d'améliorer la qualité intrinsèque de l'oxyde qui s'était révélé particulièrement "fuiteux". L'origine de ce comportement a été associée à l'existence de lacunes d'oxygène.

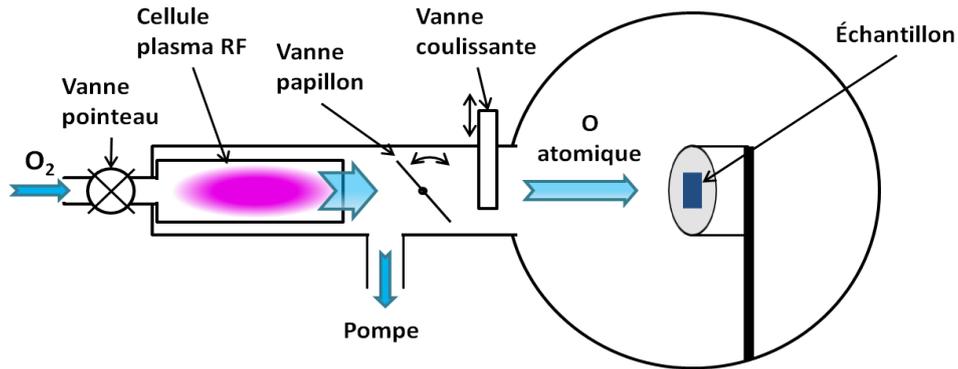
L'utilisation d'oxygène atomique est bien connue pour améliorer les propriétés électriques des matériaux high- $\kappa$  et notamment de LaAlO<sub>3</sub> [104] [105]. En effet, la présence de cette espèce active permet de combler les lacunes d'oxygène et renforce le caractère diélectrique de l'oxyde. Jusqu'en 2008, une cellule plasma était bien présente dans la chambre de préparation d'oxygène du réacteur de l'INL, mais un système d'injection inadapté empêchait tout déclenchement du plasma pour des pressions inférieures à  $5.10^{-5}$  Torr dans la chambre de croissance. Or de telles pressions élevées conduisaient systématiquement à la formation de couches interfaciales qui dégradaient la qualité des échantillons. Nous avons donc modifié le système d'injection de l'oxygène afin de permettre un contrôle fin de ce gaz et son emploi sous forme atomique, lors du dépôt de LAO.

## III.2) Adaptation du bâti MBE pour le dépôt de LAO amorphe

### III.2.1) Chambre de préparation de l'oxygène : cellule plasma

Le système d'injection de l'oxygène du réacteur de l'INL a été entièrement revu et amélioré dans le cadre de ma thèse. Nous avons en particulier ajouté une chambre de préparation de l'oxygène (**Fig. III-5**), dont le rôle principal est de dissocier la pression d'oxygène nécessaire à l'allumage du plasma de celle, généralement plus faible, devant être injectée dans le réacteur au cours du dépôt. Une cellule plasma, placée dans la chambre de préparation, permet de former des espèces actives et de les injecter de manière contrôlée dans le réacteur. Une vanne pointeau reliée à l'arrivée de gaz permet de contrôler le débit (mesuré par une jauge Bayart-Alpert). Le plasma est entretenu par une impulsion radiofréquence de 13,56 MHz dans une cellule de confinement en quartz accordable. L'oxygène "actif" peut alors entrer dans le réacteur face à l'échantillon. Le générateur de radiofréquences permet de maintenir un plasma de 100 à 550W pour des pressions dans la chambre de réaction allant de  $10^{-7}$  à  $5.10^{-5}$  Torr.

Deux vannes sont disponibles pour l'ouverture et le contrôle du débit : une vanne papillon pour un réglage fin (et éventuellement un contrôle automatisé du débit) et une vanne coulissante pour l'isolement avec la chambre de réaction pendant la préparation de l'oxygène. Cependant, ces vannes ont toujours été utilisées en mode "tout ouvert" ou "tout fermé" et la pression dans la chambre a été réglée en amont (par la vanne pointeau). En effet, les chocs des atomes et molécules excités avec une portion de vanne partiellement ouverte risquaient de faire se recombinaison l'oxygène et de faire perdre l'effet de l'oxygène excité. Il aurait été alors difficile de savoir quelle proportion d'oxygène "atomique" serait arrivée jusqu'à la surface de l'échantillon. Une fois les vannes ouvertes, la pression s'équilibre rapidement dans la chambre de réaction.



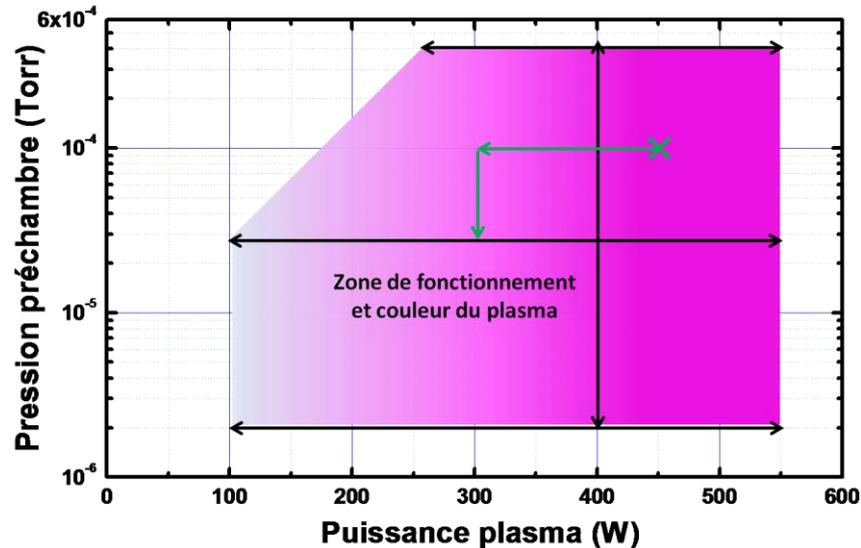
**Figure III-5** : Schéma décrivant la chambre de préparation d'oxygène liée au réacteur "Oxydes" de l'INL

### ➤ Calibration du plasma d'oxygène

La zone de fonctionnement du plasma a été préalablement calibrée (**Fig. III-6**) afin de connaître les pressions et puissances accessibles par ce système. La procédure suivante a été développée (parcours fléché en vert sur la **Figure III-6**) :

- Ouverture de la vanne pointeau jusqu'à obtention d'une pression de  $10^{-4}$  Torr dans la chambre de préparation.
- Allumage du générateur à 450 W ; le plasma s'établit. Réglage de l'accord du générateur RF pour obtenir  $P_{\text{réfléchi}} = 0$  W.
- Diminution de la puissance fournie par le générateur, réglage de l'accord
- Diminution de la pression jusqu'à la pression désirée ; réglage de l'accord. La pression dans la préchambre est 10 fois plus élevée que celle que l'on obtiendra dans la chambre MBE, une fois les vannes ouvertes.

Cette cellule plasma couplée au système d'injection d'oxygène contrôlable permet une large gamme d'utilisation de l'oxygène atomique et ce de façon contrôlée. Des pressions d'oxygène atomique aussi basses que  $1.10^{-7}$  Torr peuvent être obtenues de manière stable dans le réacteur et le pilotage des vannes préchambre/réacteur permettent un contrôle automatisable de l'introduction du gaz.



**Figure III-6 :** Zone de fonctionnement du plasma d'oxygène dans la chambre de préparation. La pression dans la préchambre est 10 fois supérieure à celle obtenue dans la chambre MBE quand la vanne est ouverte. La croix et les flèches vertes indiquent la procédure suivie pour obtenir le couple puissance/pression de travail pour les échantillons du chapitre III.

### III.2.2) Système d'évaporation par canon à électrons (jusqu'à novembre 2010)

Le LaAlO<sub>3</sub> est un matériau réfractaire. Son évaporation directe par canon à électrons a été préférée à la co-évaporation de La et Al en utilisant des cellules de Knudsen sous atmosphère d'oxygène du fait de sa plus grande simplicité de mise en œuvre : ainsi le ratio La/Al envoyé est bien de 1:1 et en injectant suffisamment d'oxygène, le matériau est correctement oxydé.

Le système d'alimentation du canon à électrons utilisé jusqu'en novembre 2010 était sujet à de fortes instabilités qui ne permettaient pas de contrôler l'épaisseur d'oxyde déposée de manière reproductible. Un système de mesure d'épaisseur par balance à quartz était également disponible mais la sonde était trop éloignée du flux moléculaire et trop sensible aux perturbations électromagnétiques générées par le canon à électrons pour permettre un contrôle satisfaisant des épaisseurs déposées.

En définitive, les mesures d'épaisseurs ont été faites *a posteriori* par réflectométrie de rayons X. Cette configuration a été utilisée pour tous les échantillons présentés dans le **Chapitre III**.

### **III.2.3) Alimentation stabilisée et balance à quartz (à partir de novembre 2010)**

Au cours de la thèse, un nouveau système d'alimentation du canon à électrons (Telemark 568) et de contrôle d'épaisseur (Telemark 880) a été implémenté afin de stabiliser la vitesse de dépôt et de contrôler *in-situ* l'épaisseur du matériau déposé.

Le flux d'électrons du canon est maintenant contrôlé par une commande de puissance digitale (et non plus un potentiomètre) permettant de stabiliser au milliampère près le courant dans l'anode du canon. Le contrôle des caches et de la puissance fournie au canon étant reliés à la balance à quartz par une boucle de rétroaction, un programme de dépôt (incluant montée en puissance du canon, ouverture des caches, stabilisation à une vitesse de dépôt voulue et arrêt à une épaisseur voulue) peut être automatisé.

La calibration et les limites de ce système seront discutées dans le **Chapitre IV**.

### **III.3) Amélioration des conditions d'oxydation**

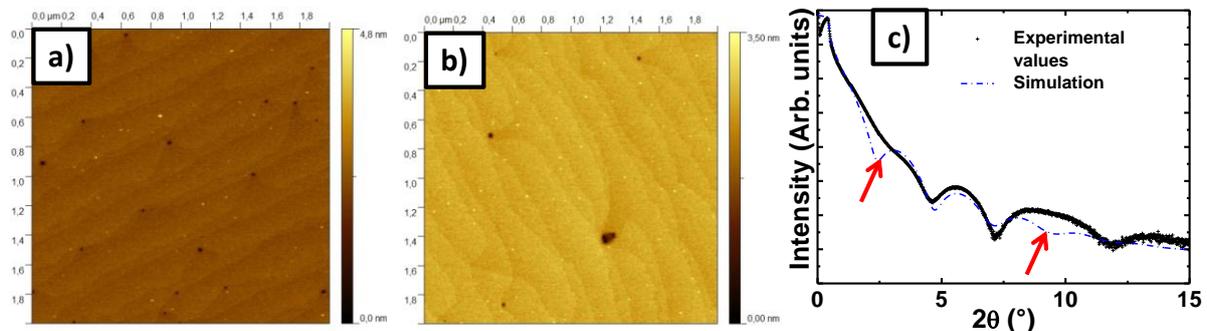
Dans cette partie, nous décrivons l'intérêt d'utiliser l'oxygène atomique pour le dépôt de LAO amorphe par MBE. Nous avons réalisé deux séries d'échantillons d'épaisseurs variant entre 3 et 11 nm pour une température de dépôt de 400°C et une pression d'oxygène de  $2.10^{-6}$  Torr. Les séries appelées "moléculaire" et "atomique" ont été réalisés respectivement en atmosphère d'oxygène moléculaire (comme dans les dépôts précédents) et atomique (activé par plasma à la puissance de 300 W)

Ces études ont été menées sur des couches présentant une bonne morphologie de surface, bien qu'encore non optimisées (comme que nous le décrivons au § III-4.3)

### III.3.1) Analyses physiques des couches

En sortie du réacteur, les échantillons sont analysés par AFM et XRR afin d'évaluer la morphologie de surface des couches, de mesurer l'épaisseur et la densité des couches.

Les images AFM obtenues présentent des surfaces de Si recouvertes d'un dépôt de LAO conforme. La **Figure III-7 (a et b)** montre des bandes parallèles correspondant aux marches du Si recouvertes de LAO amorphe. La rugosité moyenne de ces deux échantillons est très faible (0,1 nm) et une nette amélioration de la morphologie de surface par rapport aux résultats précédents (**Fig. III-4.b**) est à noter. Cependant, des trous de taille nanométrique sont encore visibles.



**Figure III-7 : a et b** Images AFM  $2 \times 2 \mu\text{m}$  de deux échantillons a-LAO/Si (3,8 nm) réalisés en atmosphère oxygène (a) moléculaire et (b) atomique. L'échelle de couleurs représente la hauteur (Z) mesurée.

**c**) Spectre XRR d'un échantillon LAO/Si (croix noires) et simulation correspondante (pointillés bleus) obtenue pour une couche de 3,8 nm d'épaisseur et de  $5,2 \text{ g/cm}^3$  de densité sur Si

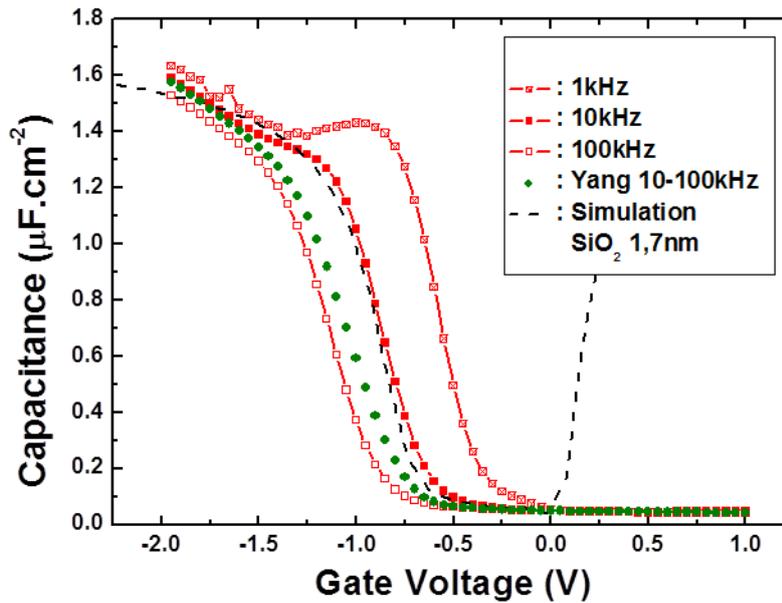
Les mesures XRR effectuées présentent cependant des singularités caractéristiques de couches inhomogènes en rugosité et/ou densité. La **Figure III-7.c** montre une mesure caractéristique de ces échantillons ainsi que la meilleure simulation obtenue pour cette mesure. Les flèches rouges indiquent les endroits où la simulation ne correspond plus à la mesure. Ces deux minima qui ne sont pas présents dans le spectre expérimental sont dûs à des variations de rugosité et/ou de densité. Or comme les images AFM le montrent, les rugosités de surface des échantillons sont très faibles (la couche de LAO recouvre parfaitement les marches du silicium). Les couches n'ont donc pas, semble-t-il, une densité homogène dans toute la couche. Malgré ces désaccords, l'épaisseur peut tout de même être évaluée précisément par la correspondance avec les minima accessibles (et confirmée par des

mesures XPS). La densité moyenne des couches est évaluée à 5,0 g/cm<sup>3</sup> pour les échantillons réalisés sous oxygène moléculaire et 5,4 g/cm<sup>3</sup> pour ceux réalisés sous oxygène atomique. Ces valeurs de densité sont plus faibles que la valeur connue pour le LAO sous forme cristalline ( $\approx 6,5$  g/cm<sup>3</sup>) mais supérieures à d'autres résultats obtenus dans la littérature (4,2-4,3 g/cm<sup>3</sup> [45] [106]). Cette diminution de la densité du matériau amorphe (comparée à celle du cristal) semble être due à une augmentation du volume molaire associée à certains changements dans la polarisabilité électronique et vibrationnelle du matériau [107].

### **III.3.2) Caractérisations électriques : Avantages de l'ajout d'oxygène atomique**

Les échantillons réalisés sous atmosphère d'oxygène moléculaire ou atomique (appelés respectivement "moléculaires" et "atomiques") présentent des différences notables. Au contraire de celles concernant les oxydes déposés sous oxygène moléculaire, les courbes obtenues à différentes fréquences (de 1 à 100 kHz, carrés rouges) avec de l'oxygène atomique convergent en accumulation, ce qui indique un bon comportement "diélectrique". Une dispersion de la déplétion en fréquence est encore présente, indiquant la présence de défauts d'interface et de charges. Mais la principale amélioration visible par rapport aux échantillons "moléculaires" est la coïncidence des plateaux d'accumulation mesurés avec celui obtenu par la méthode d'Yang (ronds verts). La réduction des fuites dans l'oxyde grâce à l'utilisation de l'oxygène atomique permet donc de s'affranchir de la méthode d'Yang pour simuler l'EOT correspondant (pointillés noirs).

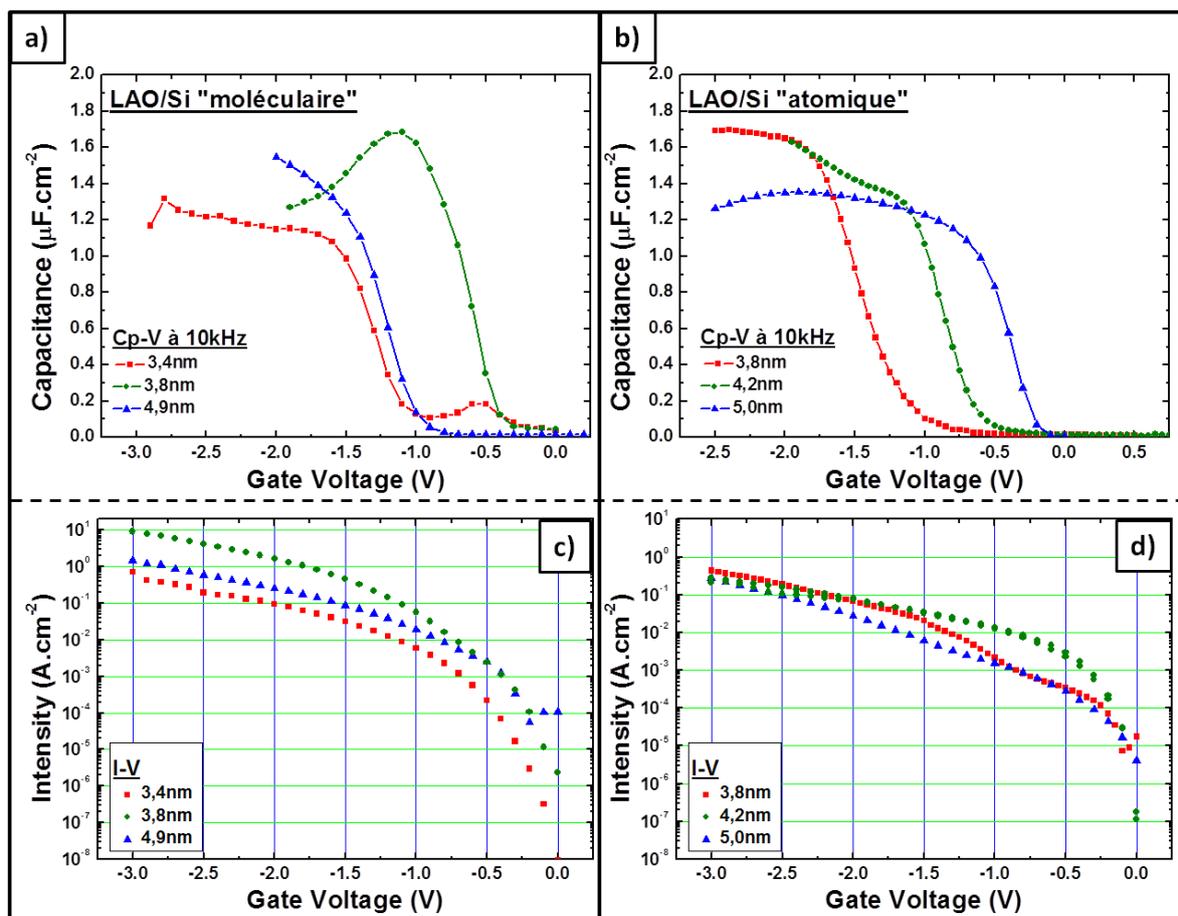
Pour des fréquences faibles, un phénomène de "bumping" est également présent ; *i.e.* un décollement de la courbe par rapport à la C-V simulée (en noir) pour des fréquences < 10 kHz dans la région -0,5 à -1V. Ce phénomène est dû à la densité de défauts d'interface qui crée, à basse fréquence, une capacité additionnelle.



**Figure III-8 :** Caractéristiques  $C_p$ - $V$  d'un échantillon LAO/Si préparé par la méthode "Haute température" et déposé sous oxygène atomique (carrés rouges). Méthode d'Yang appliquée aux mesures 10 et 100 kHz (ronds verts) et simulation d'EOT correspondantes (pointillés noirs)

La comparaison des mesures  $C_p$ - $V$  pour les échantillons "moléculaires" et "atomiques" (**Fig. III-9.a et b**) montrent une amélioration de la stabilité grâce à l'utilisation de l'oxygène atomique. Les objectifs de reproductibilité sont également atteints : l'expression de la capacité rapportée à la surface est désormais la même quelle que soit la surface de l'électrode considérée. Les mesures  $I$ - $V$  effectuées (**Fig. III-9.c et d**) confirment le meilleur comportement diélectrique des échantillons "atomiques" par rapport aux échantillons "moléculaires". Les courants de fuite sont diminués d'un facteur 10 à 1000 avec l'oxygène atomique ce qui explique également le gain en fiabilité des mesures  $C_p$ - $V$ .

La dépendance des constantes diélectriques obtenues à partir des courbes  $C$ - $V$  des échantillons "atomiques" à l'épaisseur (**Tabl. III-1**) sont plus cohérentes en fonction de l'épaisseur : jusqu'à 5 nm, la valeur moyenne de  $\kappa$  est de 9,3. Les valeurs obtenues sont inférieures aux valeurs attendues dans la littérature [45] mais les échantillons "atomiques" ont atteint une stabilité et une reproductibilité satisfaisantes. Il faut rappeler que, comparée aux mesures effectuées sur les échantillons "moléculaires", la correction d'Yang n'est plus nécessaire et que les déterminations d'EOT (et de  $\kappa$ ) sont donc plus fiables.



**Figure III-9 :** Caractéristiques  $C_p$ -V d'échantillons LAO/Si préparé par la méthode "Haute température" et déposé (a) sous oxygène moléculaire ou (b) sous oxygène atomique.

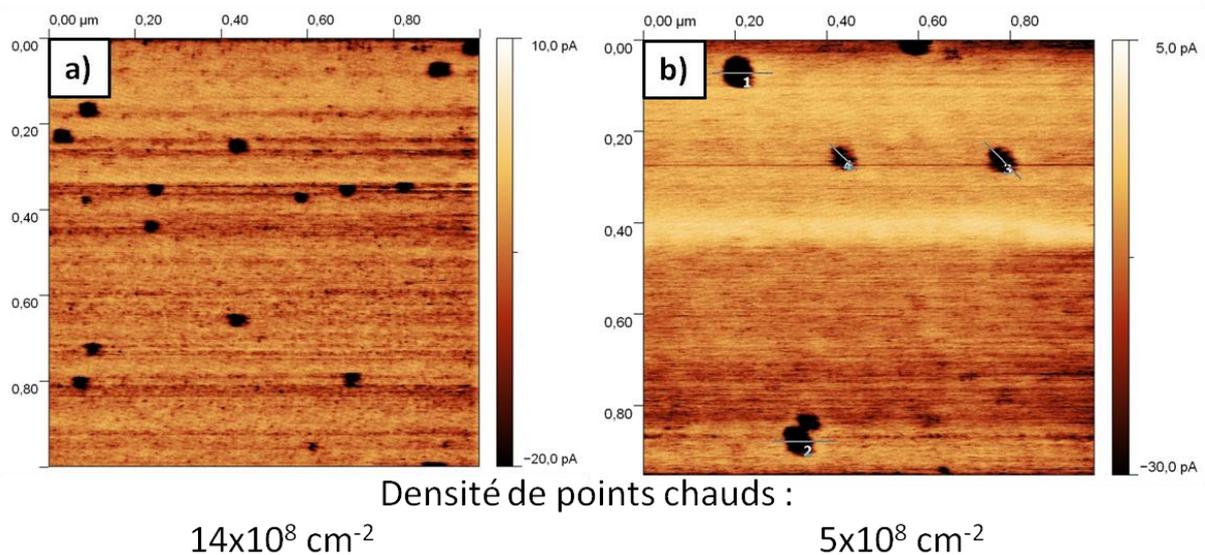
Caractéristiques courant-tension d'échantillons (c) "moléculaires" et (d) "atomiques".

Oxygène moléculaire			Oxygène atomique		
Épaisseur	EOT *	K	Épaisseur	EOT	K
3,4 nm	2,14 nm	6,2	3,8 nm	1,66 nm	8,9
3,8 nm	1,64 nm	9,0	4,2 nm	1,7 nm	9,6
4,9 nm	1,7 nm	11,2	5 nm	2,08 nm	9,4
			11,1 nm	3,9 nm	11,1

**Tableau III-1 :** Tableau des mesures d'EOT et de constantes diélectriques extraites des échantillons "moléculaires" et "atomiques". (\*) les EOT pour les échantillons "moléculaires" ont été mesurés sur des courbes  $C$ -V "corrigées" par la méthode de Yang et sont moins précises.

### III.3.3) Compléments d'analyses : Mesures de points chauds par TunA

Afin de déterminer les raisons des améliorations des qualités électriques des couches par l'utilisation d'oxygène atomique, des analyses TunA ont été effectuées sur les deux types de dépôt. La **Figure III-10** présente une image des courants tunnels (l'échelle des couleurs représente l'intensité du courant mesuré) sur une zone 1×1 μm pour un échantillon "moléculaire" (à gauche) et "atomique" (à droite) d'épaisseurs comparables (respectivement 3,2 et 3 nm). Les points noirs visibles sont appelés "points chauds" et mettent en évidence des chemins préférentiels de passage pour les courants de fuite. Leur densité mesurée est trois fois plus faible pour l'échantillon réalisé sous oxygène atomique.



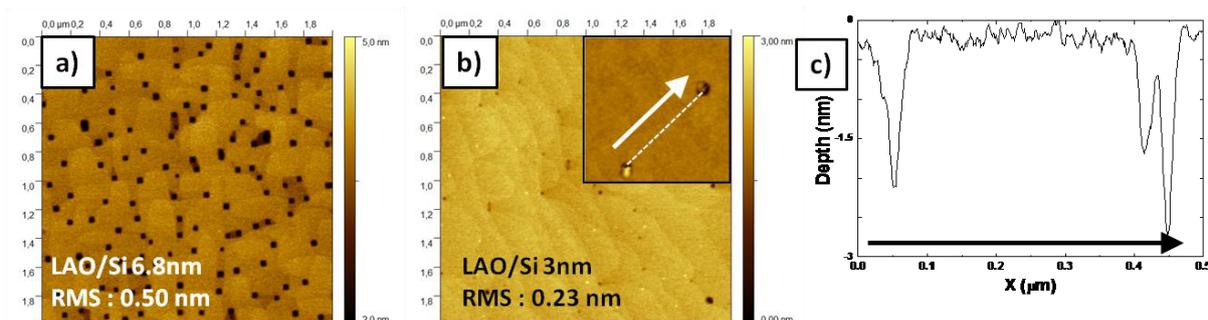
**Figure III-10** : Topographies des courants de fuite par TunA pour un échantillon "moléculaire" (a) et "atomique" (b).

Ces informations complémentaires confortent l'idée que l'oxygène atomique améliore les caractéristiques électriques de couches fines de LAO amorphe sur Si par une meilleure incorporation de l'oxygène dans le matériau. Les lacunes d'oxygène [108] sont connues pour former des chemins préférentiels de passage du courant, contribuant globalement à augmenter le courant de fuite généré. Ainsi lorsque l'oxygène atomique s'incorpore mieux dans l'oxyde, il comble plus de lacunes d'oxygène que ne peut le faire l'oxygène moléculaire (moins actif) et contribue à minimiser les fuites ainsi que les caractéristiques (capacité, stabilité, reproductibilité...) désirées pour le matériau high-κ. Dans la suite cette thèse, l'oxygène atomique sera donc systématiquement utilisé pour réaliser les échantillons de LAO/Si.

### III.4) Préparation de la surface du silicium avant dépôt

#### III.4.1) Mise en évidence de la formation de défauts lors de la préparation de surface "Haute température"

L'analyse systématique par AFM d'échantillons "épais" (> 6 nm) a permis de mettre en évidence une topographie de surface particulière pour les échantillons ayant subi une préparation de surface "Haute Température" (**Fig. III-11.a**) : des trous nanométriques sont présents sur toute la surface. Leur présence ne peut être expliquée par un phénomène de gravure du Si, ni par la formation puis l'évaporation d'oxydes de silicium volatils, car ces trous sont présents même pour des échantillons réalisés à température ambiante ou sans ajout d'oxygène. La profondeur de ces trous correspond à l'épaisseur de la couche de LAO déposée (**Fig. III-11.b et c**) et dans certains de ceux-ci, des "points" sont visibles.



**Figure III-11 :** a) Image AFM  $2 \times 2 \mu\text{m}$  d'un échantillon a-LAO/Si de 6,8 nm d'épaisseur.  
 b) Image AFM  $2 \times 2 \mu\text{m}$  d'un échantillon a-LAO/Si de 3 nm d'épaisseur  
 insert) Image AFM  $0,5 \times 0,5 \mu\text{m}$  d'une zone avec un "point" et un "trou" visible. La ligne en pointillés blancs indique la trajectoire utilisée pour réaliser le profil d'épaisseur présenté en c).

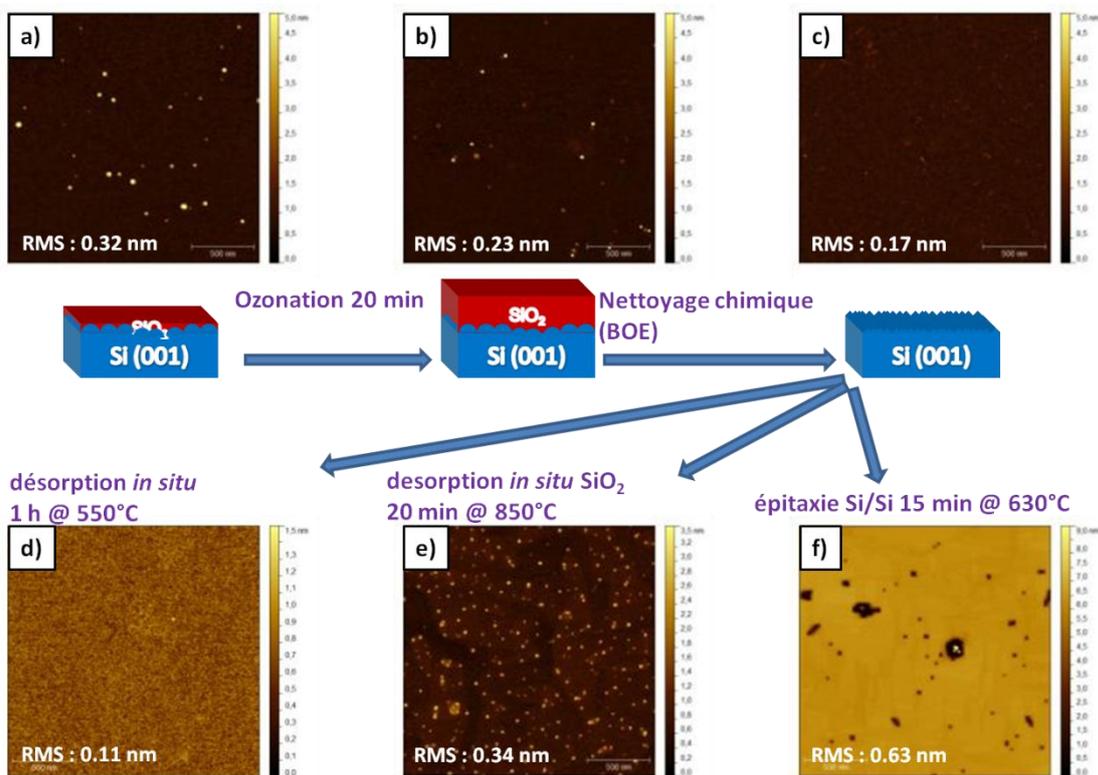
Les trous sont liés à la formation d'agrégats nanoscopiques de SiC. Une réaction chimique se produit durant le processus de préparation du substrat à haute température (850-900°C) entre le silicium du substrat et les contaminations résiduelles en carbone (présentes initialement dans le substrat, liées au processus de préparation chimique ou présentes dans l'enceinte du réacteur EJM) [109]. Ces agrégats restent liés au substrat et empêchent le dépôt ultérieur de LAO, créant alors des trous nanométriques qui ne se rebouchent pas au cours du dépôt. En effet, SiC est un composé connu pour être particulièrement inerte et prévenant toute adsorption à sa surface.

### III.4.2) Apparition des défauts

#### III.4.2.a) Analyse AFM des différentes étapes de la préparation du substrat

Afin de déterminer plus précisément l'origine de la création de ces défauts, la topologie d'échantillons de silicium ayant subi les différentes étapes de la préparation "Haute température" a été analysée par AFM. Les différentes étapes sont illustrées dans la **Figure III-12** où l'apparition des défauts est visible après la désorption à haute température (**Fig. III-12.e**). Leur influence (formation de trous) est visible après une homo-épitaxie (**Fig. III-12.f**) de Si et une contamination en carbone de la cible de Si n'est pas à exclure.

En termes de rugosité de surface et de planéité, les échantillons **c** et **d** sont particulièrement intéressants car ils montrent qu'après le traitement chimique et une désorption à plus basse température (550°C au lieu de 850°C), la surface de silicium est nettoyée et plane avec des rugosités moyennes très faibles, sans îlots de SiC.



**Figure III-12** : Images AFM 2×2 μm de substrats de silicium **a**) avant traitement, **b**) après ozonation puis **c**) nettoyage chimique et enfin :

- **d**) désorption 1 h in-situ à 550°C
- **e**) désorption in-situ 20 min à 850°C
- **f**) épitaxie Si/Si 10 min à 630°C

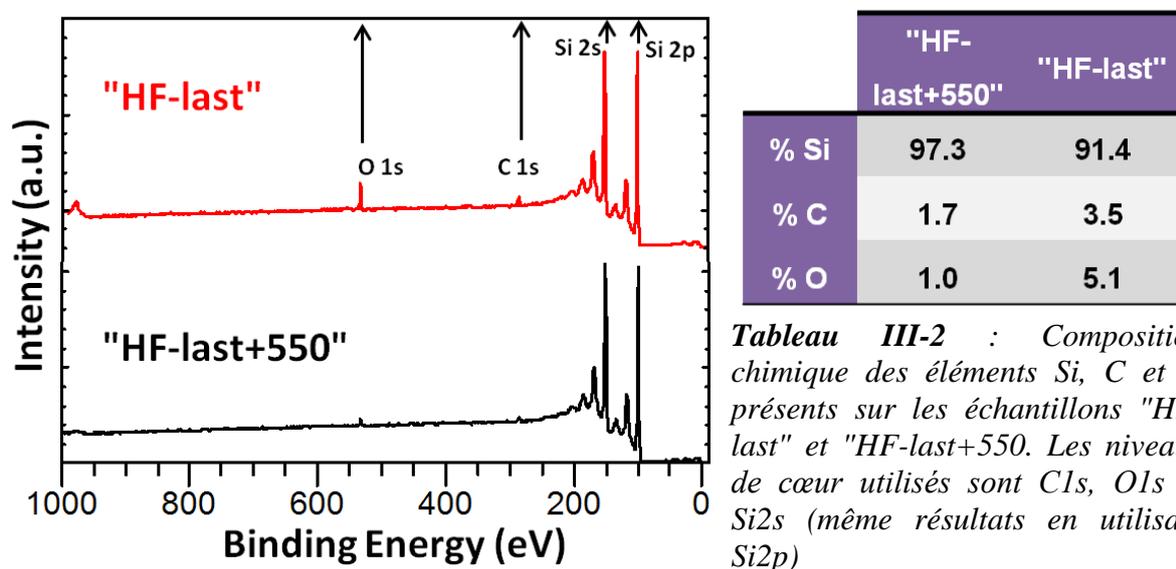
## III.4.2.b) Analyses physico-chimiques du substrat

➤ Contaminations de surface

Afin d'approfondir l'étude des substrats sans îlots de SiC (Fig. III-12.c et d), deux analyses XPS ont été effectuées (présentées en Figure III-13.a):

- immédiatement après le nettoyage chimique au BOE (spectre supérieur en rouge appelé "HF-last")
- après nettoyage chimique au BOE et traitement thermique *in-situ* 1h à 550°C (spectre inférieur en noir). L'échantillon – appelé "HF-last+550" – a été conservé sous vide primaire pour le transfert du réacteur MBE à la chambre d'analyse XPS afin d'éviter toute contamination extérieure.

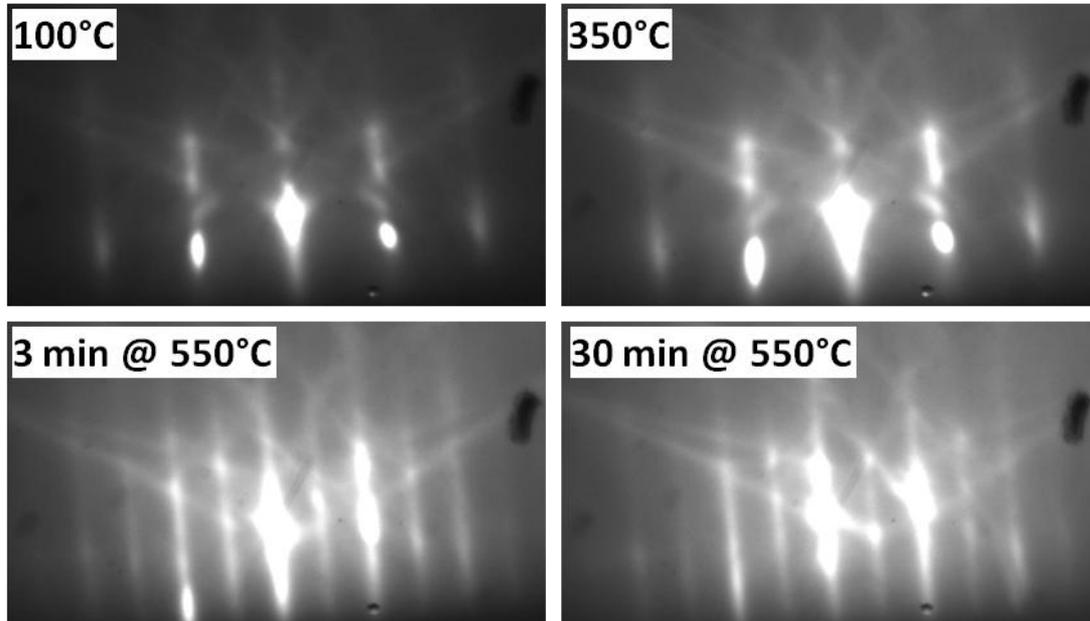
Les analyses quantitatives des contaminations de surface en carbone et oxygène présentées dans le **Tableau III-2**, montrent une faible quantité de contaminations en carbone et en oxygène après le traitement "HF-last". Ces pourcentages atomiques diminuent encore après le traitement thermique dans la chambre MBE. De plus, dans les deux cas, le niveau de cœur de Si2s n'est constitué que d'un seul pic à 149,9 eV, caractéristique des liaisons chimiques Si-Si. Les contaminants présents sont donc faiblement liés au substrat.



**Figure III-13** : Spectres XPS obtenus pour un substrat de Si après nettoyage chimique (en rouge) et après nettoyage chimique et recuit dans la chambre MBE pendant 1h à 550°C (en noir)

### ➤ Cristallinité de surface

Lors du traitement thermique du substrat Si à "basse" température, la cristallinité de surface a été contrôlée par RHEED (Fig. III-14) et met en évidence une reconstruction 2×1 de la surface du silicium dès 550°C. La qualité de la surface avant le dépôt est donc meilleure après un traitement thermique de 30 min à 550°C.



**Figure III-14** : Clichés RHEED de la surface de Si(001) selon [110] lors d'un traitement thermique 30 min à 550°C. La reconstruction 2×1 apparaît pour  $T > 500^\circ\text{C}$

De plus, l'utilisation de la procédure de préparation "Haute température" implique de recouvrir la surface de Si initiale par une couche de quelques nanomètres de Si évaporée au canon à électrons. Cette couche supplémentaire n'est pas dopée et cette étape s'avère inenvisageable pour un transfert de procédure de dépôt à la réalisation de dispositifs de type MOSFET (où le canal de Si au contact de l'oxyde HK doit être généralement dopé). Suivant ces constats, deux procédures de préparation du substrat, n'impliquant ni le passage à haute température, ni l'épitaxie Si/Si, ont été expérimentées.

### **III.4.3) Préparations "HF-last" et "HF-last+550"**

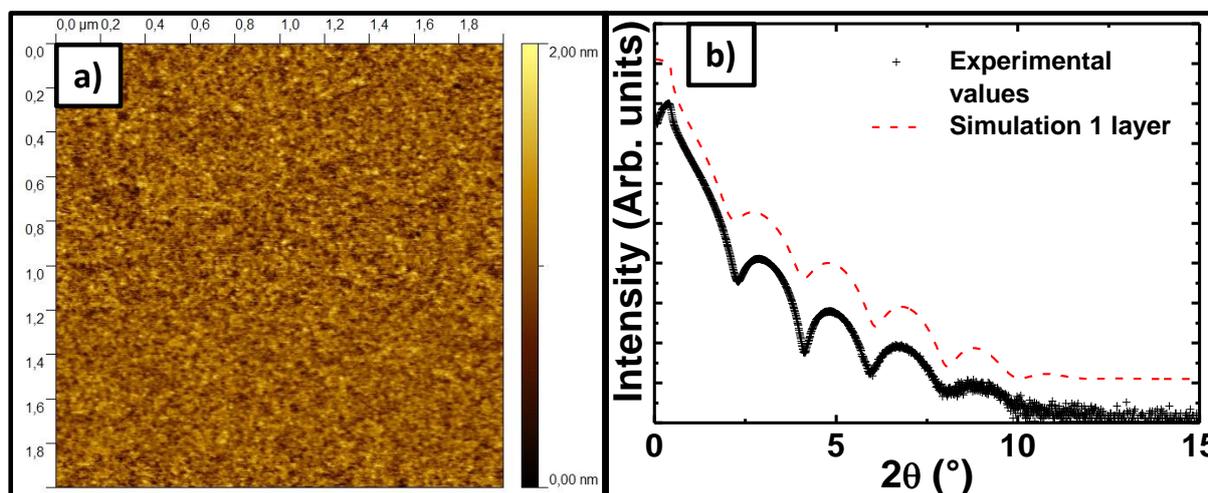
La préparation "HF-last" est la plus simple à mettre en œuvre mais implique de garder à l'esprit que des contaminations de la surface du substrat avant le dépôt sont possibles. La préparation "HF-last+550" est techniquement un meilleur compromis car elle autorise un nettoyage plus poussé de la surface du Si (on récupère la reconstruction RHEED 2×1 de la surface).

Ces deux méthodes de préparation ont été expérimentées afin de déterminer les performances accessibles pour le système LAO/Si et les comparer à celles obtenues avec la préparation "Haute température". L'oxygène atomique a été utilisé systématiquement et la puissance du plasma utilisée pour la préparation de l'oxygène atomique a été fixée à 300 W pour divers échantillons dont les épaisseur variaient de 2 à 15 nm.

### III.4.3.a) Amélioration de la qualité physique des couches : homogénéité de surface et d'épaisseur

Tous les échantillons "HF-last" ou "HF-last+550" ont une morphologie de surface correspondant à l'image AFM de la **Figure III-15.a**. Les RMS obtenus sont très faibles (entre 0,1 et 0,25 nm) et le phénomène de trous observé avec la préparation "Haute température" n'apparaît plus, même pour des épaisseurs supérieures à 6 nm.

De même, les mesures XRR effectuées sont plus claires (**Fig. III-15.b**) : les artefacts comme les minimas manquants (cf. **Fig. III-7.c**) n'apparaissent plus : l'homogénéité de la couche et la rugosité est donc grandement améliorée. Les densités des couches sont similaires à celles obtenues pour la préparation "Haute température" : 5,3g/cm<sup>3</sup> pour les échantillons "HF-last" et 5,5g/cm<sup>3</sup> pour les échantillons "HF-last+550"



**Figure III-15** : Image AFM  $2 \times 2 \mu\text{m}$  **a)** et spectre XRR **b)** d'un échantillon LAO/Si avec préparation du substrat "HF-last". Le RMS mesuré sur l'image AFM est de 0,22 nm et la simulation du spectre XRR a été faite avec une couche d'épaisseur 4,4 nm (la simulation a été surélevée pour plus de lisibilité).

L'utilisation des préparations "HF-last" et "HF-last+550" permettent donc d'obtenir des couches homogènes en épaisseur et parfaitement planes quelle que soit l'épaisseur.

### III.4.3.b) Impact sur les caractéristiques électriques

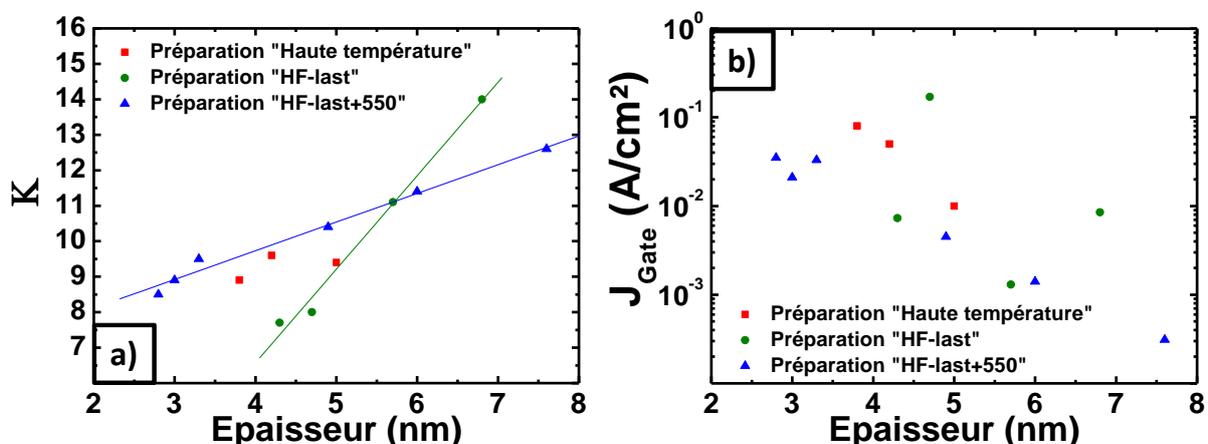
#### ➤ Constantes diélectriques et courants de fuite

Pour comparaison, les constantes diélectriques et les courants de fuite d'échantillons "HF-last" (ronds verts) et "HF-last+550" (triangles bleus) réalisés dans les mêmes conditions sont présentées en **Figure III-16** (respectivement **a** et **b**) en fonction de l'épaisseur de matériau déposé. On a ajouté des résultats comparables obtenus avec la préparation "Haute température" (carrés rouges). Des droites ajustées sur les résultats concernant les préparations "HF-last" et "HF-last+550" permettent de bien cerner l'évolution du  $\kappa$  avec l'épaisseur de la couche.

Il faut également préciser que plus aucun problème de reproductibilité en fonction de la surface de l'électrode considérée n'est présent. Les mesures d'EOT (et la détermination de la constante diélectrique) se font désormais sans problème et avec une bonne reproductibilité.

Les deux types de préparation montrent des résultats sensiblement différents : Les valeurs de  $\kappa$  des échantillons "HF-last" approchent 14 pour des épaisseurs "élevées" ( $\approx 7$  nm) mais diminuent très vite lorsque l'épaisseur diminue jusqu'à environ 7 en approchant 4 nm. Les constantes diélectriques des échantillons "HF-last+550" sont plus élevées que celles des échantillons "HF-last" pour des épaisseurs inférieures à 5,5 nm et mesurables jusqu'à 2,8 nm.

Les courants de fuite des échantillons "HF-last+550" sont également encourageants, montrant une diminution exponentielle des courants de fuite avec l'épaisseur et surtout des valeurs à faibles épaisseurs ( $\approx 0,03$  A/cm<sup>2</sup> à 3 nm) compatibles avec une bonne qualité électrique du matériau.



**Figure III-16** : Constante diélectrique (a) et courants de fuite à -2V (b) en fonction de l'épaisseur pour des échantillons de LAO/Si ayant subi une préparation de surface "Haute-température" (carrés rouges), "HF-last" (ronds verts) et "HF-last+550" (triangles bleus)

Évidemment, la constante diélectrique d'un matériau HK idéal devrait rester stable quelque soit l'épaisseur, ce qui laisse penser que le système n'est pas encore totalement homogène. En première approche, plus la pente de ces droites est faible, moins la constante diélectrique est dépendante de l'épaisseur ; c'est le cas pour les échantillons "HF-last+550" pour lesquels on peut déduire que le  $\kappa$  est certainement plus homogène dans le volume. Pour les échantillons "HF-last" les contaminations laissées après l'étape chimique sont présentes lors du dépôt de LAO et s'incorporent probablement dans les premières monocouches du matériau pour former une couche "low- $\kappa$ ". Dans les couches "HF-last+550", l'étape de chauffage du substrat a permis de désorber la majorité des contaminations de surface du silicium réduisant cette couche "low- $\kappa$ " et permettant d'accéder à un matériau high- $\kappa$  à faible épaisseur (et donc faible EOT).

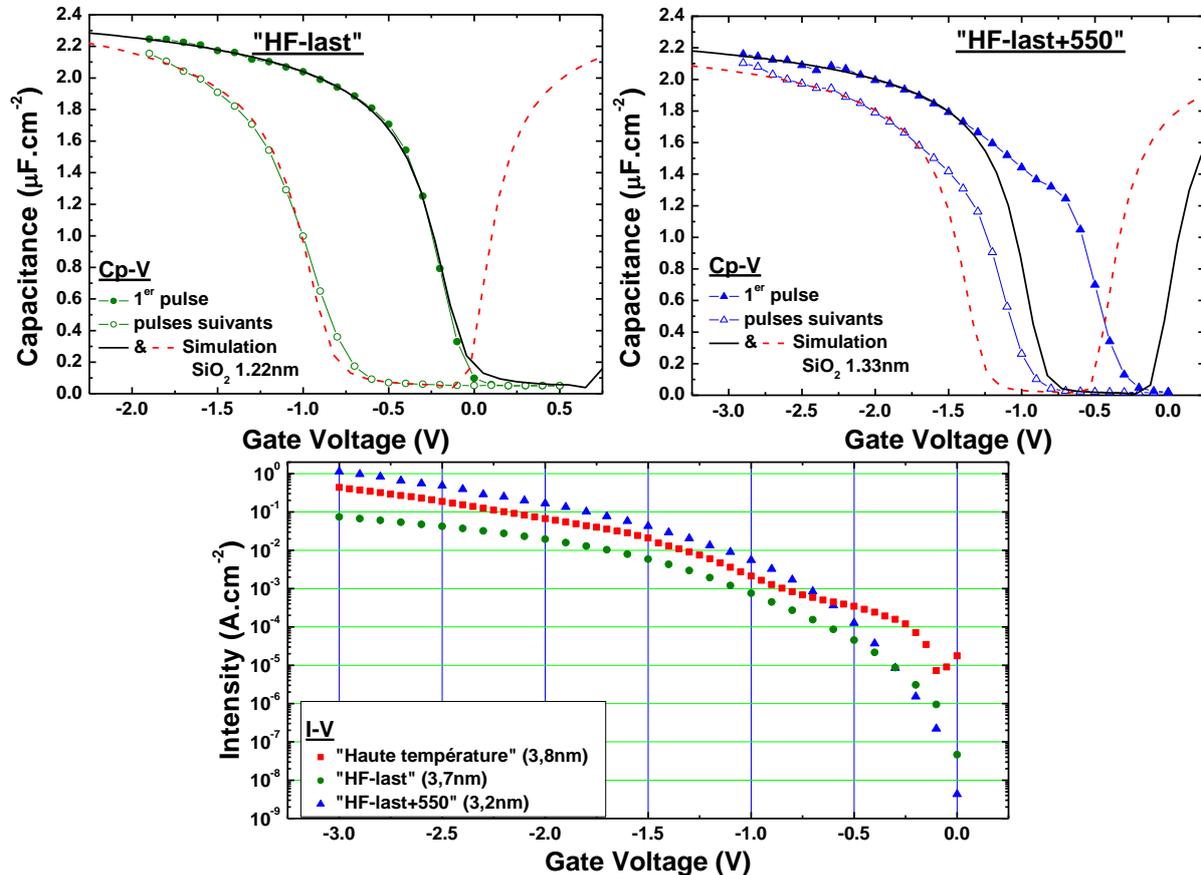
➤ **Analyse de courbes C-V et I-V**

Deux échantillons représentatifs des séries "HF-last" et "HF-last+550" ont été sélectionnés ; les C-V (en haut) et les I-V (en bas) correspondants aux préparations "HF-last" (en vert) et "HF-last+550" (en bleu) sont représentés en **Figure III-17**. Les épaisseurs des échantillons considérés sont respectivement de 3,7 nm et 3,3 nm, déterminées par XRR.

En ce qui concerne les mesures Cp-V, deux artefacts dans les mesures sont à signaler :

- Les deux échantillons présentent un phénomène de charge initiale qui se traduit par un fort décalage en tension entre la première mesure (symboles pleins) et les mesures suivantes (symboles vides). Une fois ce premier pulse appliqué, les mesures suivantes sont identiques et stabilisées. Cette translation entre la première (trait noir) et la deuxième simulation (pointillés rouges) est due à des charges fixes dans l'oxyde.
- Le "décollement" de la mesure par rapport à la simulation dans la zone de déplétion (pour l'échantillon "HF-last+550") traduit des densités de défauts d'interface non négligeables, ce qui ne se produit pas dans le cas des échantillons "HF-last". On peut supposer que les impuretés résiduelles de la surface de Si des échantillons "HF-last" passivent les liaisons pendantes d'interface et réduisent ainsi la  $D_{it}$ .

Les mesures I-V montrent des courants de fuite améliorés, légèrement meilleurs dans le cas des échantillons "HF-last+550" (qui peuvent supporter une tension de grille jusqu'à -5 V avant claquage).



**Figure III-17** : Caractéristiques électriques d'un échantillon LAO/Si "HF-last" de 3,7 nm (ronds verts) et "HF-last+550" de 3,3 nm (triangles bleus).

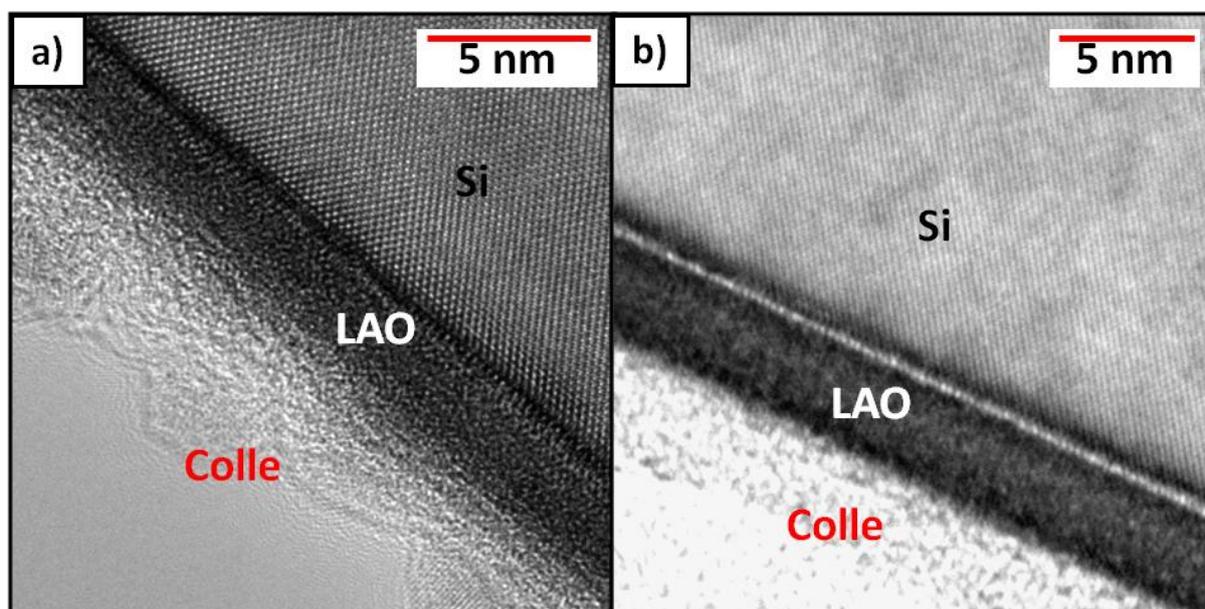
*En haut* : Mesures Cp-V à 5 kHz. Les courbes en trait plein noir et en pointillés rouge sont les simulations respectivement du 1<sup>er</sup> et du 2<sup>ème</sup> pulse.

*En bas* : Mesures I-V correspondantes. Pour comparaison, les mesures I-V d'un échantillon "Haute température" de 3,8 nm est indiqué en carrés rouges.

En conclusion, la préparation "HF-last+550" est plus prometteuse en termes de constantes diélectrique accessibles à faibles épaisseurs ( $\approx 3$  nm). Les mesures de capacités diffèrent entre les préparations "HF-last" et "HF-last+550" (plus de charges fixes dans l'oxyde pour la préparation "HF-last" et défauts d'interface visibles pour la préparation "HF-last+550") mais restent en tout état de cause plus reproductibles et stables que ceux obtenus par la préparation "Haute température" précédente et les fuites sont sensiblement améliorées.

### III.4.3.c) Qualité physique de l'interface

Afin de déterminer la qualité de l'interface, des analyses de l'interface LAO/Si par TEM haute résolution ont été effectuées sur deux échantillons préparés par la méthode "Haute température" (**Fig. III-18.a**) et "HF-last+550" (**Fig. III-18.b**). Dans les deux cas, aucune inhomogénéité n'est visible dans la couche et l'interface est abrupte [110] [111] (la ligne blanche visible dans le cas du LAO "HF-last+550" est due à un artefact du TEM). Le dépôt se fait donc directement sur le silicium sans formation de couche interfaciale de type silicate.



**Figure III-18** : Images TEM en vue transverse de couches amorphes de  $\text{LaAlO}_3$  déposées par MBE sur  $\text{Si}(001)$  : (a) 3 nm préparée par la méthode "Haute température" ; (b) 3,9 nm préparée par la méthode "HF-last+550" (l'interface plus claire est un artefact du TEM)

Des mesures XPS ont également confirmé l'absence de silicates interfaciales.

### III.4.3.d) Discussion sur l'homogénéité des couches et sur la présence d'une couche "low- $\kappa$ "

#### ➤ Modèle à deux couches

Bien que les analyses XRR et TEM contredisent l'hypothèse de la formation d'une couche interfaciale dans les dépôts LAO/Si préparés par la technique "HF-last" et "HF-last+550", les données expérimentales traduisant  $\kappa$  en fonction de l'épaisseur (**Fig. III-15.a**) ne s'alignent pas sur une horizontale à  $\kappa$  constant comme l'on pourrait s'y attendre pour un

diélectrique parfaitement homogène. L'absence de couche interfaciale visible au TEM suggère une possible "reconstruction" d'une interface low-k dûe aux contaminations résiduelles qui affecterait la mesure d'une constante diélectrique "effective".

Dans l'hypothèse simple de deux couches distinctes superposées de constantes diélectriques différentes ( $\kappa_{LK}$  et  $\kappa_{HK}$  pour des couches respectivement à faible  $\kappa$  et à fort  $\kappa$ ), l'équation de la capacité "effective" mesurée  $C_{Eff}$  donne :

$$1/C_{Eff} = 1/C_{LK} + 1/C_{HK} \quad [\text{Eq. III-1}]$$

où  $C_{LK}$  la capacité de la couche à faible  $\kappa$  et  $C_{HK}$  celle de la couche à fort  $\kappa$ . D'une manière générale, la capacité est donnée par l'équation :

$$C = \kappa \epsilon_0 \frac{A}{t} \quad [\text{Eq. III-2}]$$

avec  $A$ , l'aire de la surface de la capacité et  $t$ , l'épaisseur de diélectrique. Si on replace la valeur de  $C$  dans l'Équation III-1, on peut factoriser par  $\epsilon_0/A$  et obtenir :

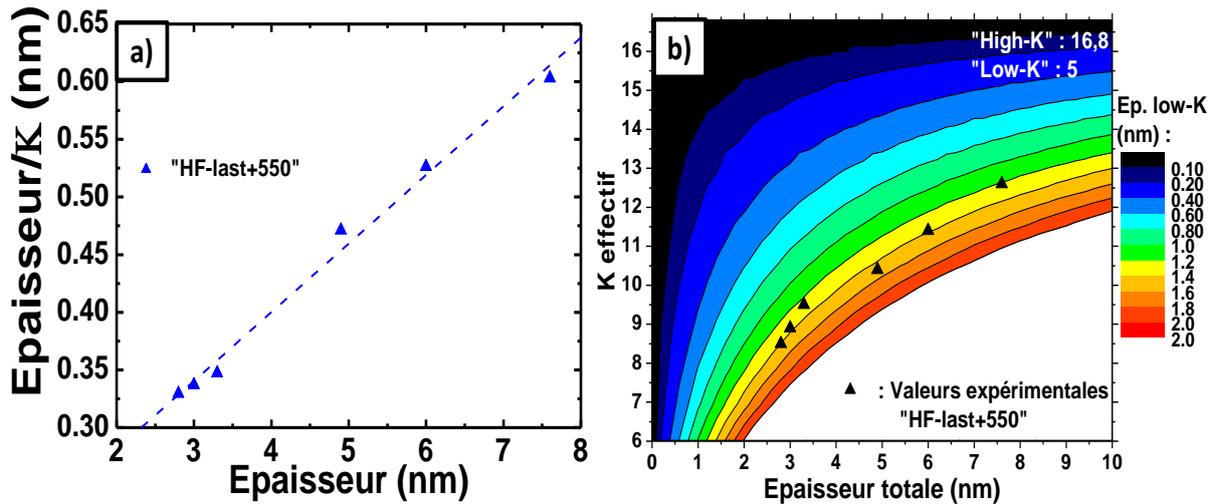
$$\frac{t_{Tot}}{\kappa_{Eff}} = \frac{t_{LK}}{\kappa_{LK}} + \frac{(t_{Tot}-t_{LK})}{\kappa_{HK}} \quad [\text{Eq. III-3}]$$

Dans un système à deux couches distinctes, la variation de  $\kappa_{Eff}$  mesuré en fonction de l'épaisseur totale  $t_{Tot}$  vaut :

$$\kappa_{Eff} = t_{Tot} \left( \frac{\kappa_{LK} \times \kappa_{HK}}{(\kappa_{HK} - \kappa_{LK}) t_{LK} + t_{Tot} \times \kappa_{LK}} \right) \quad [\text{Eq. III-4}]$$

L'Équation III-3 permet de dire qu'en se basant sur l'hypothèse d'un système à deux couches distinctes et en traçant  $t_{Tot}/\kappa_{Eff}$  en fonction de  $t_{Tot}$ , on obtient une droite de pente  $1/\kappa_{HK}$ . La **Figure III-19.a** présente ce graphe  $t_{Tot}/\kappa_{Eff} = f(t_{Tot})$  pour les échantillons "HF-last+550" qui modélise relativement bien le comportement des échantillons "HF-last+550" pour lesquels l'inverse de la pente de la droite passant par ces points donne une valeur du  $\kappa_{HK}$  de 16,8.

L'Équation III-4 a trois inconnues ( $t_{LK}$ ,  $\kappa_{LK}$  et  $\kappa_{HK}$ ) mais une simulation basée sur celle-ci a été développée (**Fig. III-19.b**) où la constante diélectrique  $\kappa_{Eff}$  est représentée en fonction de l'épaisseur totale  $t_{Tot}$  du système bicouche. La constante  $\kappa_{HK}$  a été fixée à 16,8 et différentes valeurs de  $\kappa_{LK}$  ont été testées (la valeur de 5 a été utilisée ici) et les couleurs sont fonctions de l'épaisseur  $t_{LK}$  de la couche à faible  $\kappa$ . Cette "troisième dimension" permet de voir l'influence de  $t_{LK}$  sur la courbe  $\kappa_{Eff} = f(t_{Tot})$ .



**Figure III-19 :** a) Données expérimentales de  $t_{Tot}/\kappa_{Eff}$  en fonction de l'épaisseur ( $t_{Tot}$ ) pour les échantillons "HF-last+550".

b) Exemple de modélisation de la permittivité mesurée en fonction de l'épaisseur pour un modèle électrique à deux couches de permittivités différentes. Les couleurs sont données en fonction de l'épaisseur de la couche "low-κ" considérée. Les triangles noirs sont les données expérimentales pour les échantillons "HF-last+550".

Lorsqu'on applique les données expérimentales obtenues par le procédé "HF-last+550" sur cette simulation (triangles noirs), la concordance avec les courbes simulées permet de déterminer l'épaisseur  $t_{LK}$  de la couche à faible  $\kappa$  (ici environ 1,4 nm d'une couche à  $\kappa_{LK} = 5$ ). D'autres simulations effectuées en faisant varier  $\kappa_{LK}$  déterminent qu'en modélisant les échantillons "HF-last+550" par une structure à deux couches low-κ/high-κ (dont l'une – la couche à faible  $\kappa$  – a une épaisseur constante) :

- la couche "high-κ" a une constante de 16,8
- la couche "low-κ" a une épaisseur variant entre 0,9 nm (à  $\kappa_{LK} = 4$ ) et 1,6 nm (à  $\kappa_{LK} = 6$ )

Ces simulations permettent d'évaluer les paramètres d'un système à deux couches dans les échantillons "HF-last+550". Bien qu'aucune séparation nette n'ait été observée expérimentalement dans les couches LAO/Si, ces simulations fournissent un outil de comparaison et d'évaluation d'une série complète d'échantillons. Il est par ailleurs établi que la constante diélectrique de la couche "high-κ" ne dépasse pas 16,8. On peut supposer une incorporation des contaminations résiduelles qui forment une couche électrique "low-κ" de transition entre le Si et le LAO "high-κ" non visible sur nos analyses physico-chimiques.

### III.5) Conclusions

Les procédures de préparation de surface et de fabrication de  $\text{LaAlO}_3$  utilisés à l'INL avant le démarrage de nos travaux se sont révélées inappropriées pour pouvoir fabriquer des hétérostructures LAO amorphe / Si de bonne qualité pour des applications CMOS. Les couches étaient inhomogènes morphologiquement et en composition. Du point de vue des propriétés électriques, elles présentaient des courants de fuite trop élevés et des mesures capacitives dégradées.

Nous avons donc dû rechercher et mettre au point de nouvelles techniques de préparation de surface du silicium et de dépôt de la couche diélectrique.

La préparation du substrat par traitement à haute température s'est révélée être inappropriée car menant à l'apparition d'agrégats nanoscopiques inertes (présusés être du SiC) prévenant localement le dépôt de matière et formant des trous à travers la couche. Afin de contourner ce problème, deux méthodes de préparation de surface ont donc été définies. Le procédé "HF-last" fournit une surface parfaitement plane, peu contaminée et la couche de LAO déposée est d'épaisseur, de densité et de rugosité homogène. Le procédé "HF-last+550" permet en plus d'améliorer la cristallinité de surface du Si et de désorber les contaminations en C et O avant le dépôt.

Le remplacement de l'oxygène moléculaire par l'oxygène atomique injecté pendant le dépôt a permis d'abaisser fortement les courants de fuite observés (d'un facteur 10 à plus de 100) par une meilleure incorporation de l'oxygène à l'oxyde, diminuant le nombre de lacunes d'oxygène. Les caractéristiques capacité-tension s'en sont trouvées fortement améliorées permettant de s'affranchir de la méthode de correction d'Yang.

Même si, pour des épaisseurs supérieures à 6 nm, les valeurs des constantes diélectriques sont plus élevées dans le cas "HF-last", seul le procédé "HF-last+550" permet d'obtenir des comportements diélectriques pour des épaisseurs allant jusqu'à 3 nm. Les mesures C-V montrent des courbes stables et reproductibles avec cependant des phénomènes importants de charges dans le volume, et de défauts d'interfaces. Il faut cependant mentionner que ces échantillons n'ont subi aucun traitement post-dépôt (destinés à "guérir" les défauts) afin de limiter les paramètres qui entrent en jeu dans la fabrication des dispositifs. Les valeurs de  $\kappa$  obtenues (entre 9 et 10,5 pour des épaisseurs entre 3 et 5 nm) ne sont pas celles attendues pour ce matériau mais tous les choix de paramètres du dépôt n'ont pas été exploités au maximum. Une modélisation simple d'un système à deux couches de permittivité différentes

et appliqué aux échantillons "HF-last+550" obtenus propose un système avec une couche "high- $\kappa$ " de permittivité 16,8 et une couche "low- $\kappa$ " d'épaisseur constante  $\approx 1,4$  nm pour une permittivité de 5. Ce modèle en 2 couches correspond probablement aux impuretés résiduelles de surface du Si qui s'incorporent dans la couche LAO formant une couche de transition "low- $\kappa$ " jusqu'à la couche LAO d'une constante diélectrique plus élevée.

La fiabilité du système étant désormais acquise, une exploration plus approfondie des paramètres de dépôt est désormais possible afin d'évaluer les limites de ce système en termes d'EOTs et de permittivités accessibles. Ce type d'étude fait l'objet des travaux présentés dans le chapitre suivant.



---

# CHAPITRE IV : Optimisation des propriétés électriques de l'oxyde

---

## Sommaire

<b>IV.1) Introduction.....</b>	<b>99</b>
<b>IV.2) Amélioration du contrôle des épaisseurs pendant le dépôt.....</b>	<b>99</b>
<b>IV.3) Influence des paramètres de dépôt.....</b>	<b>101</b>
<b>IV.3.1) Température de dépôt.....</b>	<b>101</b>
IV.3.1.a) Caractérisations électriques.....	101
IV.3.1.b) Interprétation : densification et cristallisation du LAO .....	102
<b>IV.3.2) Pression d'oxygène .....</b>	<b>104</b>
IV.3.2.a) Caractérisations électriques.....	104
IV.3.2.b) Caractérisations physico-chimiques .....	106
<b>IV.3.3) Puissance du plasma.....</b>	<b>108</b>
IV.3.3.a) Caractérisations électriques.....	108
IV.3.3.b) Caractérisations physico-chimiques .....	109
IV.3.3.c) Discussions des résultats .....	111
<b>IV.4) Traitements post-dépôt.....</b>	<b>113</b>
<b>IV.4.1) Inefficacité des recuits ex-situ sous atmosphère gazeuse.....</b>	<b>113</b>
<b>IV.4.2) Traitements in-situ.....</b>	<b>115</b>
<b>IV.4.3) Résultats optimaux et comparaisons avec l'état de l'art.....</b>	<b>117</b>
IV.4.3.a) EOT et courants de fuite.....	117
IV.4.3.b) Constantes diélectriques " $\kappa$ " .....	119
<b>IV.5) Conclusion.....</b>	<b>121</b>



## IV.1) Introduction

Dans le chapitre III nous avons démontré l'importance de la préparation de surface de silicium pour la qualité du dépôt d'oxyde et nous avons défini des conditions de croissance permettant d'obtenir des couches minces homogènes qui permettent des mesures électriques reproductibles pour des EOT comprises entre 2 et 1 nm.

Afin de maximiser la constante diélectrique et de minimiser les courants de fuite des couches minces de LAO, il convient d'optimiser les paramètres de croissance. La nécessité de pouvoir comparer les échantillons d'épaisseurs égales ( $\approx 4$  nm) nous a d'abord conduit à modifier les systèmes d'évaporation du LAO et de mesure des épaisseurs des couches dans le réacteur. Les différents paramètres cruciaux (température de dépôt, pression d'oxygène, puissance du plasma) ont ensuite été identifiés et leurs effets ont été analysés afin d'optimiser la qualité des dépôts et d'étudier les modifications engendrées par ces paramètres. Enfin des traitements post-dépôts (recuits, traitements sous oxygène) ont été appliqués et leurs effets sur les propriétés électriques de l'oxyde ont été étudiés afin d'optimiser la qualité des hétérostructures.

## IV.2) Amélioration du contrôle des épaisseurs pendant le dépôt

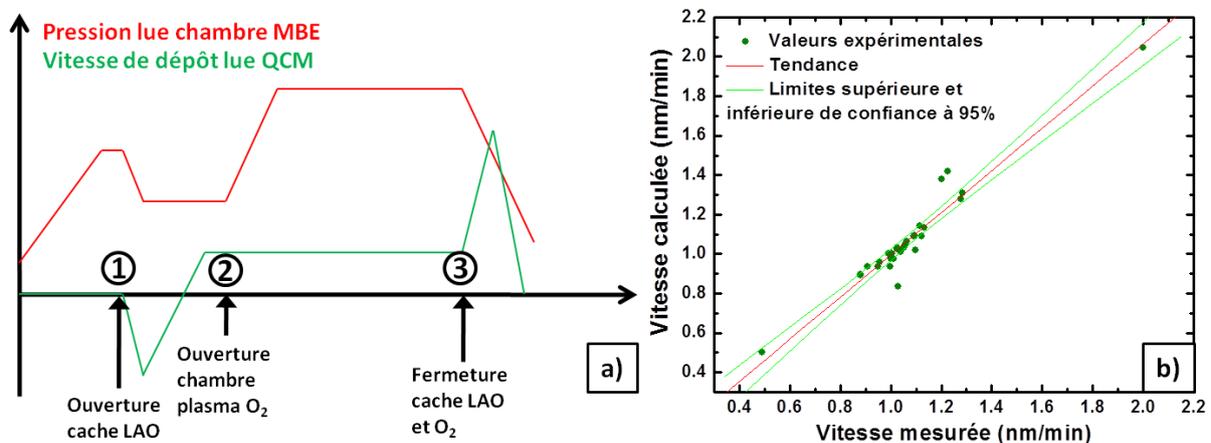
Passées les étapes préliminaires de fiabilisation du procédé de dépôt, la nécessité de contrôler précisément les épaisseurs des échantillons pendant le dépôt est devenue cruciale. Un système de dépôt avec une évaporation contrôlée par la mesure de la vitesse de dépôt (par balance à quartz) a donc remplacé le système précédent (instable et sans boucle de rétroaction) en novembre 2010 (cf. § III-2.3 Chap.III).

Ce nouveau système comprend une boucle de rétroaction permettant théoriquement de contrôler automatiquement la balance à quartz, l'épaisseur du dépôt ou la vitesse de croissance. Cependant, l'ouverture du cache du canon à électrons cause des instabilités thermiques de la balance à quartz, qui fausse la mesure de la vitesse au début de la croissance. Le mode automatique ne peut donc être utilisé pour déposer du LAO par évaporation au

canon à électrons. Par contre, si le système est utilisé en mode manuel, à une puissance de travail donnée, la vitesse de dépôt lue se stabilise au bout de 30 à 45 s.

Afin d'optimiser l'utilisation de ce système, une procédure manuelle a été développée (**Fig. III-1.a**) : une fois que le substrat est à la température de dépôt souhaitée et que la pression d'oxygène est ajustée dans la préchambre (vannes fermées) :

- Le canon à électrons est allumé, monté à sa puissance nominale et stabilisé durant 30 s
- Le cache de l'évaporateur est ouvert, le dépôt commence. La vitesse de dépôt lue passe par une valeur négative puis se stabilise à une vitesse donnée. En supposant cette valeur constante depuis le début du dépôt, le temps de dépôt sans oxygène additionnel (et donc l'épaisseur visée) est calculée pour le déclenchement de la phase suivante.
- À l'instant calculé, les vannes de la chambre de préparation d'oxygène sont ouvertes et la pression de dépôt sous oxygène s'établit. La phase de dépôt sous oxygène continue jusqu'à l'épaisseur souhaitée.
- Le cache de l'évaporateur et les vannes de la préchambre sont fermées pour terminer le dépôt. La puissance du canon est progressivement ramenée à 0.



**Figure IV-1 :** a) Procédure manuelle de dépôt de LAO amorphe en deux étapes et b) correspondances entre les vitesses calculées par XRR (épaisseur totale/temps de dépôt) et mesurées par la balance à quartz lors du dépôt (vitesse moyenne).

La **Figure IV-1.b)** présente les résultats obtenus sur 28 échantillons. Les vitesses moyennes mesurées lors du dépôt et calculées *a posteriori* sont en bon accord, avec une erreur moyenne d'environ 6%. Cette amélioration sensible du contrôle a permis l'étude précise des paramètres d'élaboration des couches minces de LAO amorphes sur silicium pour des

épaisseurs équivalentes d'environ 4 nm. Cette épaisseur permet de conserver une certaine marge de sécurité face aux problèmes que peuvent subir les échantillons trop minces tout en étant suffisamment faible pour que les capacités soient sensibles à l'interface avec le silicium (au-delà de 6 nm le passage à un régime "quasi-massif" masque les problèmes que l'on peut rencontrer à plus faible épaisseur).

### IV.3) Influence des paramètres de dépôt

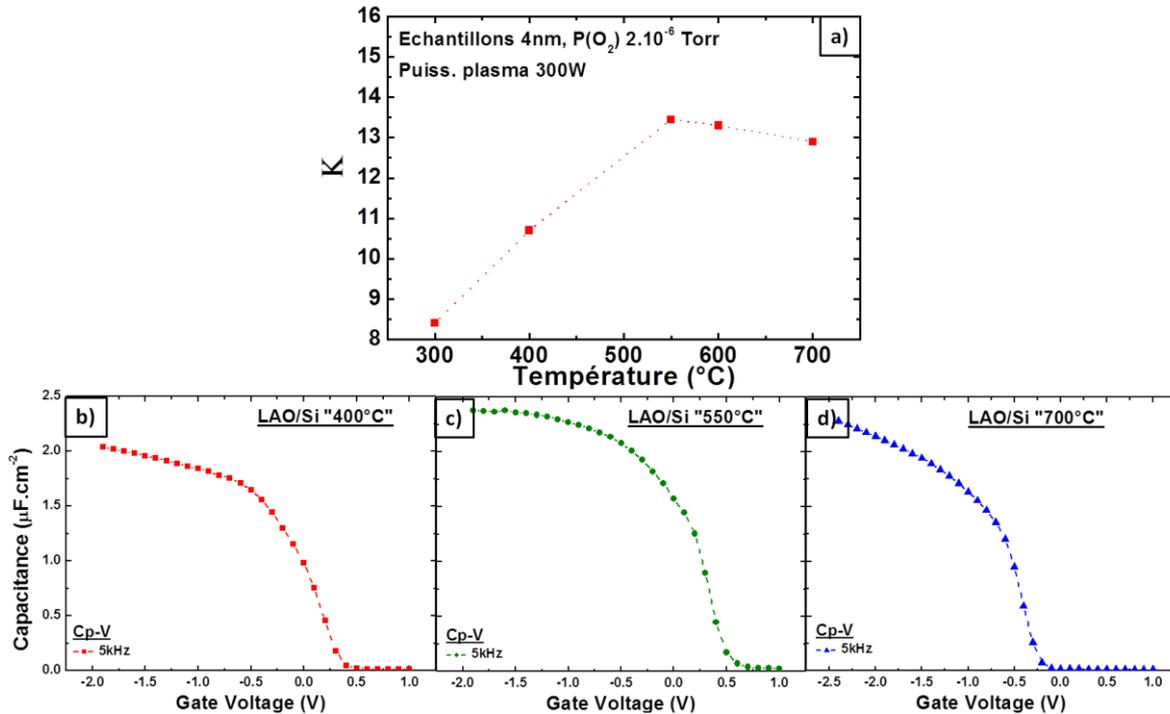
Les conditions de dépôt utilisées pour les études préliminaires présentées au **Chapitre III** (400°C pour la température du substrat, pression d'oxygène atomique de  $2.10^{-6}$  Torr, puissance de plasma égale à 300 W) sont non optimales et avaient été choisies sur la base de travaux antérieurs [60] [64]. Grâce aux adaptations techniques du bâti MBE, d'une part, et à la fiabilisation des procédés de préparation de surface et de dépôt, d'autre part, il nous a été possible de réaliser une étude complète des différents paramètres. L'objectif a été d'optimiser les paramètres du dépôt afin de maximiser la constante diélectrique de couches minces d'une épaisseur de 4 nm tout en maintenant des courants de fuite aussi faibles que possible.

#### IV.3.1) Température de dépôt

##### IV.3.1.a) Caractérisations électriques

Un paramètre crucial dans tout dépôt (ou épitaxie) de matériau est la température du substrat [112] [113].

La **Figure IV-2** illustre l'évolution de la constante diélectrique de capacités MOS correspondant à différentes températures de dépôt (**a**), pour une pression d'oxygène atomique de  $2.10^{-6}$  Torr (puissance du plasma : 300W) ainsi que les mesures Cp-V effectuées sur des échantillons réalisés à 400°C (**b**), 550°C (**c**) et 700°C (**d**). La température de 400°C ( $\kappa \approx 11$ ) représente l'échantillon "témoin" (paramètres non optimaux utilisés au **Chapitre III**). La constante diélectrique du matériau augmente avec la température jusqu'à 550°C puis diminue entre 550 et 700°C ( $\kappa \approx 13-13,5$ ). Il existe donc une fenêtre de température pour laquelle on améliore clairement la constante diélectrique et le choix premier de la température de 400°C était visiblement trop faible.



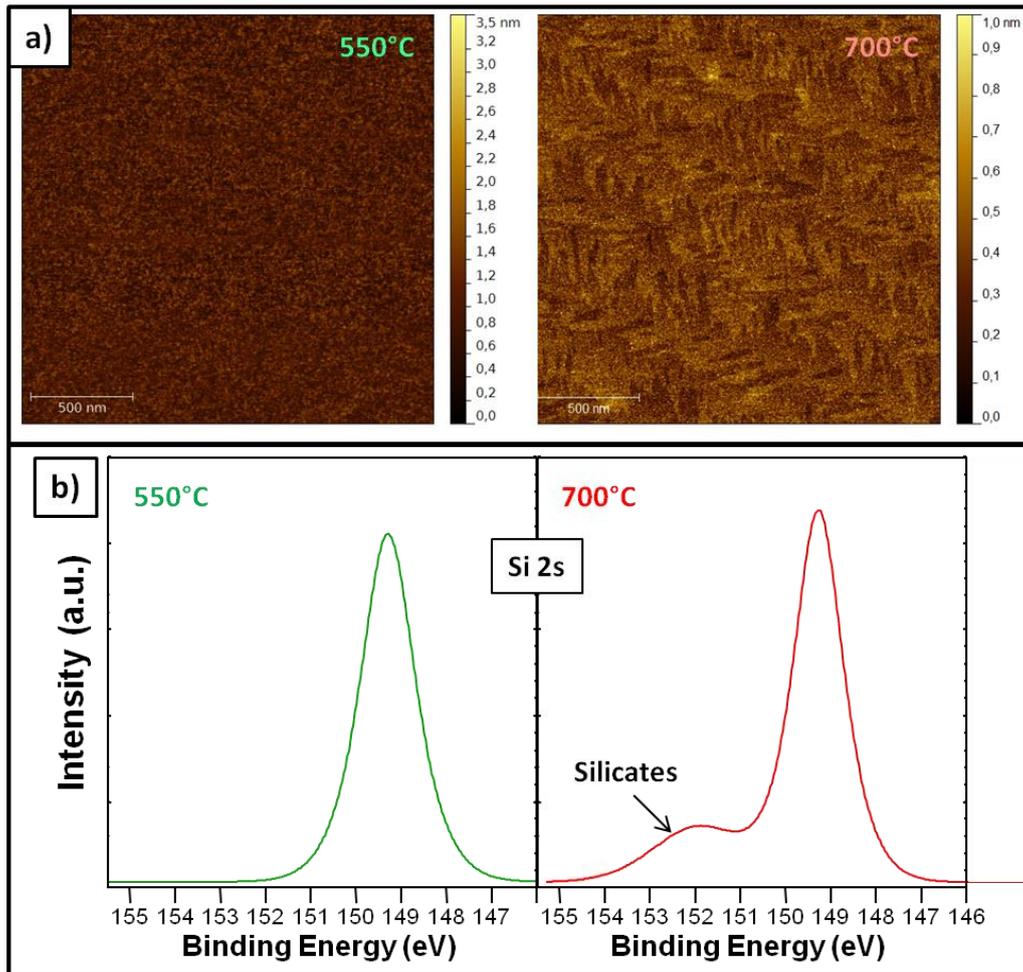
**Figure IV-2 :** *a) Constantes diélectriques d'échantillons LAO/Si ( $\approx 4$  nm) en fonction de la température utilisée lors du dépôt. Les paramètres communs sont la pression d'oxygène utilisée ( $2.10^{-6}$  Torr) et la puissance du plasma (300 W).*

*b, c & d) Mesures Cp-V correspondantes*

#### IV.3.1.b) Interprétation : densification et cristallisation du LAO

Les analyses AFM de la topographie de surface de ces échantillons révèlent une structure amorphe et lisse jusqu'à 550°C alors qu'à 700°C une morphologie en "aiguilles" est visible (**Figure IV-3.a**). Cette structuration périodique présentant des motifs alignés le long des axes cristallographiques principaux du substrat suggère que le matériau est en cours de cristallisation au-delà de 550°C. Des analyses antérieures [63] avaient déjà montré que le LAO amorphe commençait à cristalliser à partir de 550-600°C sur substrat de Si.

De plus, les analyses XPS du niveau de cœur Si2s de ces échantillons (**Figure IV-3.b**) révèlent, pour des dépôts faits à 700°C, l'apparition d'un pic additionnel situé à 2,7 eV du pic principal (149,3 eV). Ce pic à plus haute énergie de liaison correspond à la présence de silicates [114], formés par réaction chimique à l'interface entre l'oxyde et le silicium lorsque la température du dépôt excède 550°C.



**Figure IV-3 :** a) Images AFM des topographies de surface d'échantillons préparés à 550 et 700°C

b) Spectres XPS du niveau de cœur du Si2s correspondant

Au-delà de 550°C, on observe donc une recristallisation du LAO et la formation d'un silicate amorphe d'interface. La cristallisation du LAO en surface conduit à une densification globale du matériau (passant de  $\approx 5,7 \text{ g/cm}^3$  à  $\approx 7 \text{ g/cm}^3$ ) qui devrait augmenter la constante diélectrique. Cependant cette augmentation est contrebalancée par la formation d'un silicate d'interface de constante diélectrique plus faible que celle de LAO, et qui conduit finalement à une diminution de la constante diélectrique effective du film mince. Entre 300 et 550°C, l'augmentation de la température de croissance permet d'augmenter la densité du matériau sans formation de silicates, augmentant ainsi la constante diélectrique du matériau déposé.

Le choix de la température optimale de dépôt pour le LAO résulte donc d'un compromis entre la densification du matériau (jusqu'à 550°C) augmentant la constante diélectrique mesurée et la cristallisation du matériau accompagnée de la formation de silicates dégradant la qualité électrique du système au-delà de 550°C.

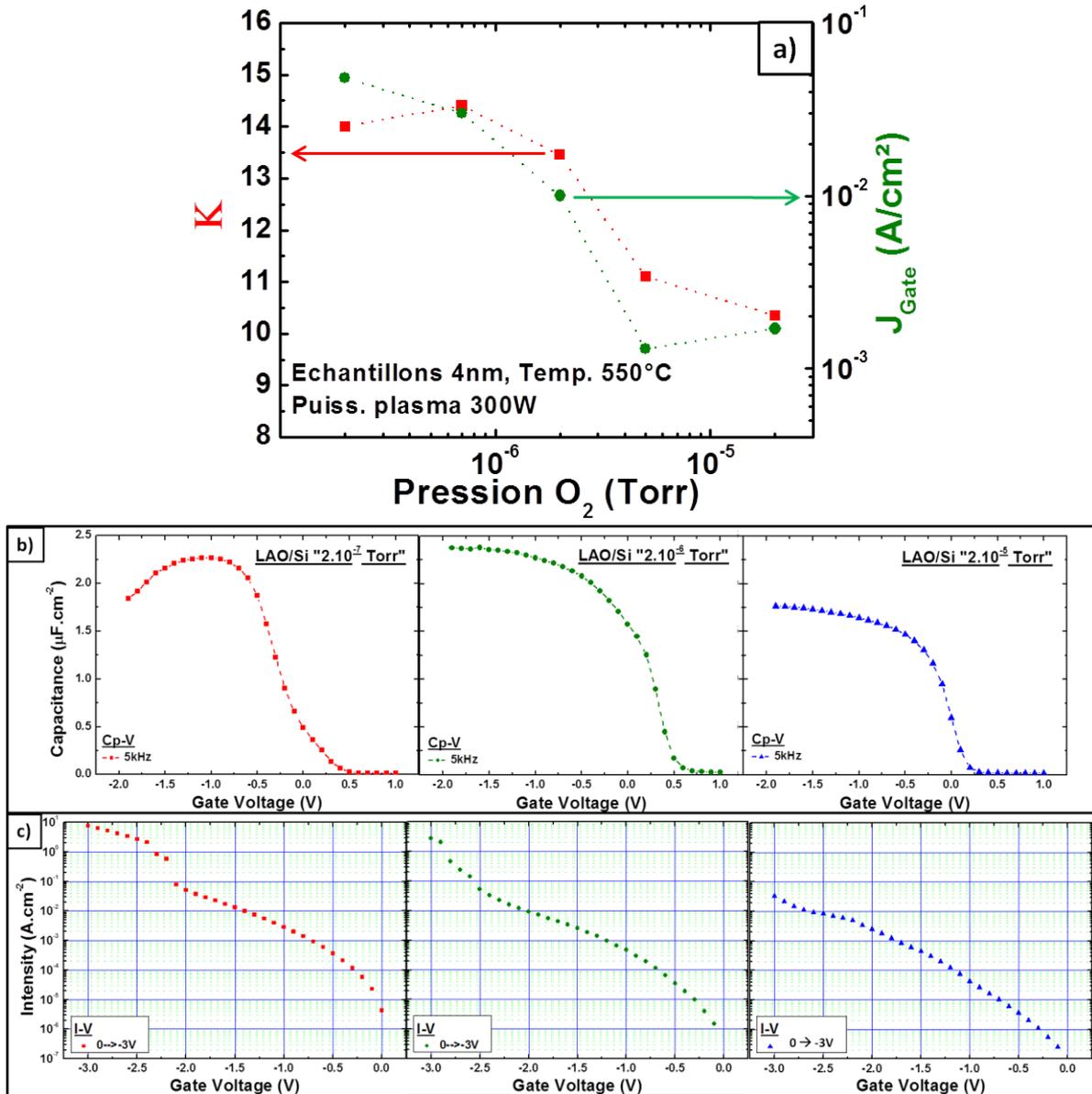
### **IV.3.2) Pression d'oxygène**

#### IV.3.2.a) Caractérisations électriques

Les échantillons étudiés par la suite ont été déposés à 550°C conformément aux conclusions de la section précédente.

La **Figure IV-4.a)** représente la constante diélectrique et les courants de fuite pour des échantillons de LAO/Si d'environ 4 nm déposés à 550°C en fonction de la pression d'oxygène atomique, préparé sous une puissance plasma RF de 300 W. Les sections **b)** et **c)** de la figure **Figure IV-4** montrent les mesures électriques (respectivement capacité-tension et courant-tension) d'échantillons représentatifs préparés pour des conditions de pression d'oxygène de  $2.10^{-7}$ ,  $2.10^{-6}$  et  $2.10^{-5}$  Torr (de gauche à droite).

Les fuites dans l'oxyde diminuent avec la pression d'oxygène mais la constante diélectrique du matériau également. À faible pression de dépôt ( $2.10^{-7}$  Torr), le  $\kappa$  mesuré est assez élevé mais le caractère fuitoux de l'oxyde entraîne une dégradation (dûe à la résistance trop faible de l'oxyde) de la courbe C-V à haut champ électrique. À l'inverse pour une pression de dépôt trop élevée ( $2.10^{-5}$  Torr), les fuites sont fortement diminuées ( $J_G = 1-2.10^{-3}$  A/cm<sup>2</sup>) mais la constante diélectrique est aussi fortement diminuée. Pour une pression de dépôt intermédiaire ( $2.10^{-6}$  Torr), on arrive à maintenir un  $\kappa$  élevé (13,5), tout en conservant des courants de fuite suffisamment faibles ( $J_G = 1.10^{-2}$  A/cm<sup>2</sup>) pour obtenir un comportement capacitif stable à haut champ.



**Figure IV-4 :** a) Constantes diélectriques (carrés rouges) et courants de fuite (ronds verts) en fonction de la pression d'oxygène atomique utilisée lors du dépôt pour des échantillons LAO/Si d'épaisseur  $\approx 4$  nm.

b & c) Mesures Cp-V (b) et I-V (c) correspondantes aux pressions de dépôt  $2 \cdot 10^{-7}$ ,  $2 \cdot 10^{-6}$ ,  $2 \cdot 10^{-5}$  Torr.

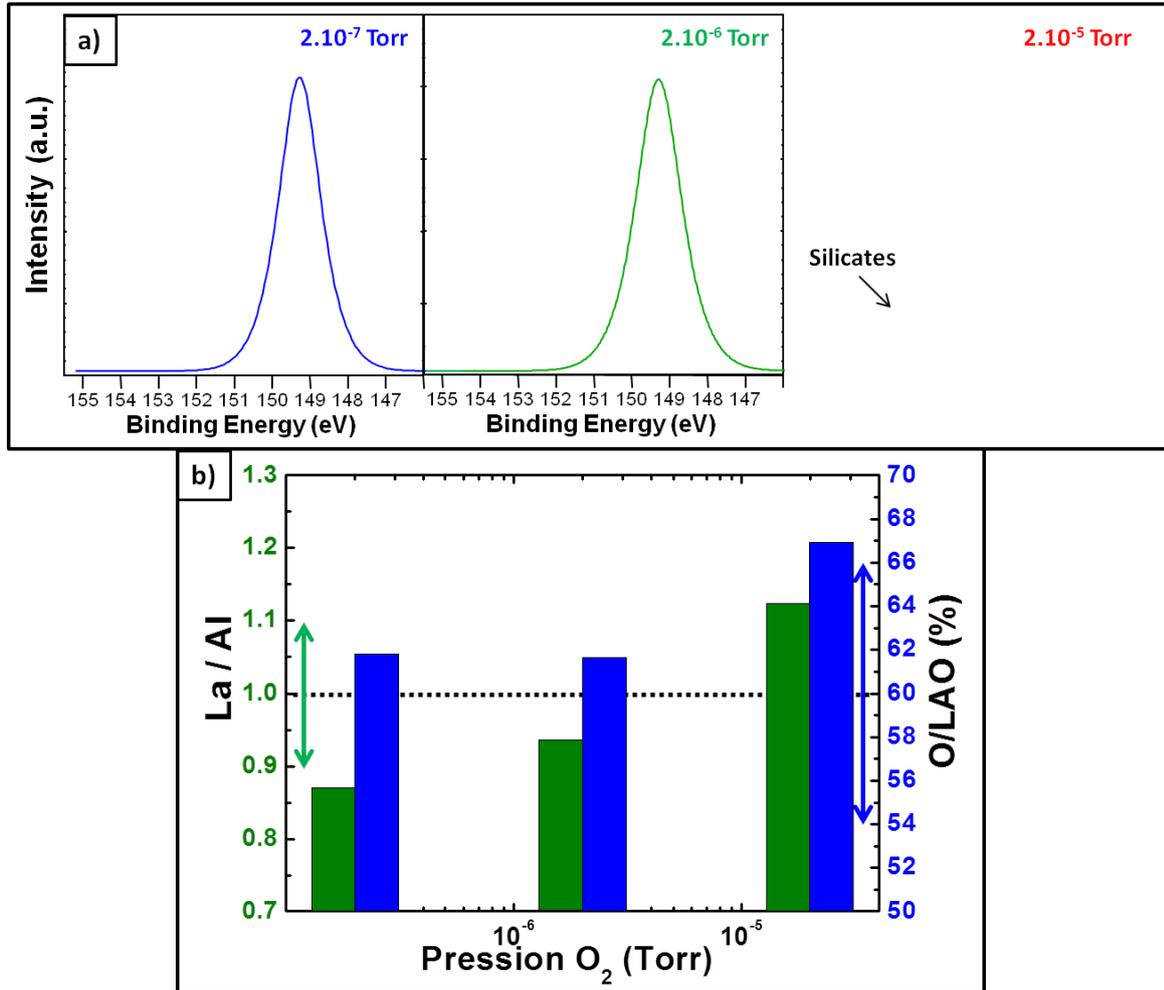
### IV.3.2.b) Caractérisations physico-chimiques

Les résultats des analyses XPS effectuées sur les échantillons de la **Figure IV-4.b & c)** sont résumés dans la **Figure IV-5**. Les niveaux de cœur Si2p mesurés pour différentes pressions d'oxygène sont présentés dans la section **a)**. Les rapports atomiques La/Al (barres vertes, échelle de gauche) et le pourcentage atomique de O sur le total "La+Al+O" (barres bleues, échelle de droite) sont présentés dans la section **b)**. Pour une composition stœchiométrique "idéale" de  $\text{LaAlO}_3$ , le rapport La/Al et le pourcentage d'O devraient donc être respectivement de 1 et 60% (en XPS, ces rapports sont mesurés à 10% près et indiqués par les doubles flèches sur le graphe).

La **Figure IV-5.a)** indique la formation de silicates pour une pression de dépôt de  $2.10^{-5}$  Torr, ce qui n'est pas le cas pour les pressions plus basses ( $2.10^{-7}$  et  $2.10^{-6}$  Torr). Ces silicates peuvent expliquer la baisse conjointe de la constante diélectrique et des courants de fuite (cf. **Figure IV-4.a)**, car une telle couche interfaciale est à la fois mieux "oxydée" mais a en contrepartie une permittivité plus faible.

L'apparition de cette couche est également visible par l'augmentation brusque du pourcentage d'oxygène dans la couche (**Figure IV-5.b)** atteignant 67% : cette valeur n'a pas de sens physique pour une couche uniquement constituée de LAO, et pourrait résulter en partie de la formation d'un silicate interfacial.

Le rapport La/Al augmente avec la pression d'oxygène allant d'un déficit de lanthane à  $2.10^{-7}$  Torr (La/Al = 0,87) à un excès de cet élément à  $2.10^{-5}$  Torr (La/Al = 1,13) en passant par un équilibre à  $2.10^{-6}$  Torr (La/Al = 0,94). Les meilleurs résultats électriques obtenus à  $2.10^{-6}$  Torr sont associés à une composition moyenne égale à  $\text{La}_{0,9}\text{Al}_1\text{O}_{3,1}$  obtenue par XPS, ce qui est dans la marge d'erreurs par rapport à une composition stœchiométrique.



**Figure IV-5 :** a) Spectres XPS du niveau de cœur du Si2s correspondants aux échantillons LAO/Si préparés à la pression d'oxygène atomique de  $2.10^{-7}$ ,  $2.10^{-6}$ , et  $2.10^{-5}$ , Torr (de gauche à droite).

b) Rapports La/Al (barres vertes à gauche) et pourcentages atomiques d'O (barres bleues à droite) en fonction de la pression d'oxygène atomique lors du dépôt. L'horizontale en pointillés indique les valeurs stœchiométriques (respectivement La/Al = 1 et O/LAO = 60%) et les flèches, les marges d'erreur autour de celles-ci.

Lors de l'évaporation de LaAlO<sub>3</sub> par EJM, le flux de matière est composé d'espèces partiellement oxydées de type LaO<sub>x</sub> et AlO<sub>x</sub> qui doivent se recombinaer sur le substrat pour former, dans des conditions idéales, LaAlO<sub>3</sub>. L'augmentation du rapport La/Al avec la pression d'oxygène de dépôt suggère un dépôt préférentiel des espèces de type LaO<sub>x</sub> en conditions oxydantes.

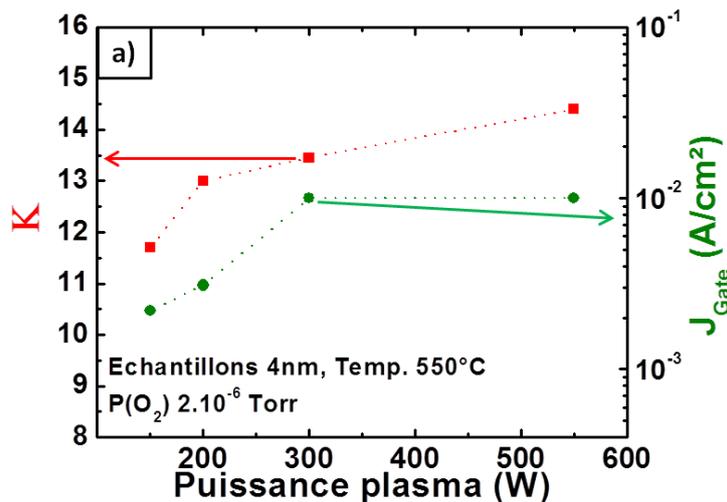
En résumé, les couches n'ont pas toujours une composition stœchiométrique. La pression de dépôt de  $2.10^{-6}$  Torr, choisie avant les travaux d'optimisation, est confirmée comme étant optimale. Cette condition permet d'atteindre une composition stœchiométrique de LaAlO<sub>3</sub>, avec une bonne incorporation de l'oxygène, tout en évitant la formation de silicates.

### IV.3.3) Puissance du plasma

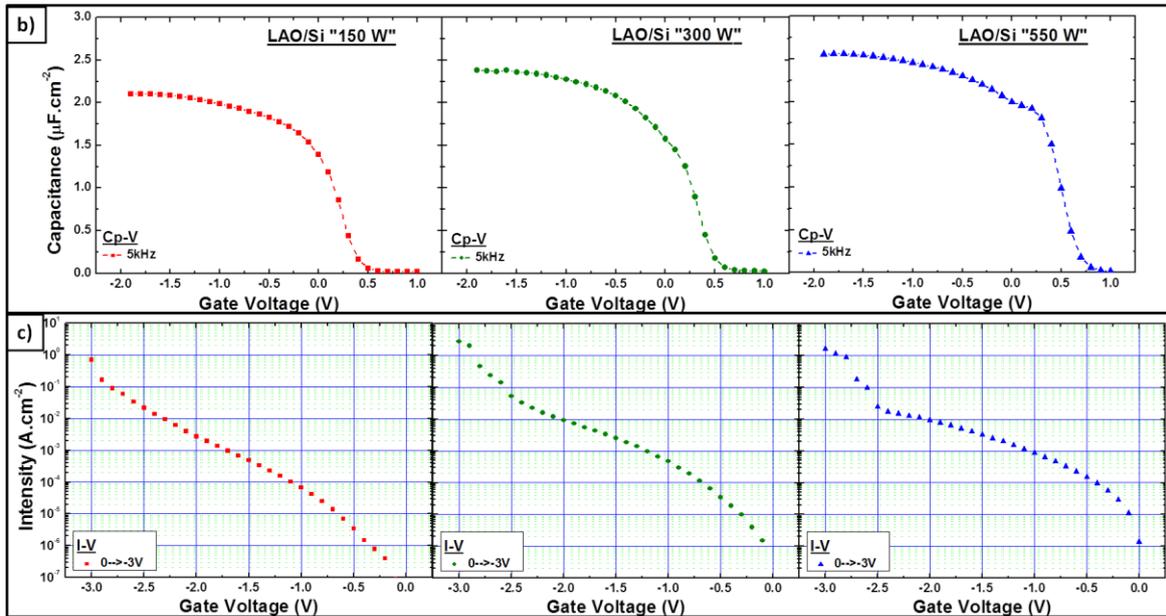
#### IV.3.3.a) Caractérisations électriques

À ce stade, nous avons voulu explorer un autre facteur permettant de modifier les conditions de fabrication de  $\text{LaAlO}_3$  en jouant sur l'énergie fournie au plasma d'oxygène. Les échantillons ont été réalisés en ajustant la puissance du plasma entre 150 et 550 W. Les valeurs de  $\kappa$  et de  $J_G$  sont présentées en **Figure IV-6.a** et les mesures Cp-V et I-V d'échantillons préparés à 150, 300 et 550 W sont présentés en **Figure IV-6.b & c**.

La constante diélectrique des échantillons augmente avec la puissance du plasma, de même que les courants de fuite. Cependant pour ce qui est des courants de fuite, ils ne dépassent pas  $10^{-2}$  A/cm<sup>2</sup> (valeur atteinte entre 300 W et 550 W) ce qui permet d'atteindre une permittivité de 14,4 à 550 W tout en conservant un comportement capacitif correct.



**Figure IV-6.a) :** Constantes diélectriques (carrés rouges) et courants de fuite (ronds verts) en fonction de la puissance du plasma d'oxygène lors du dépôt pour des échantillons LAO/Si d'épaisseur  $\approx 4$  nm.



**Figure IV-6.b) :** Mesures Cp-V (b) et I-V (c) correspondantes aux pressions de dépôt  $2.10^{-7}$ ,  $2.10^{-6}$ ,  $2.10^{-5}$  Torr.

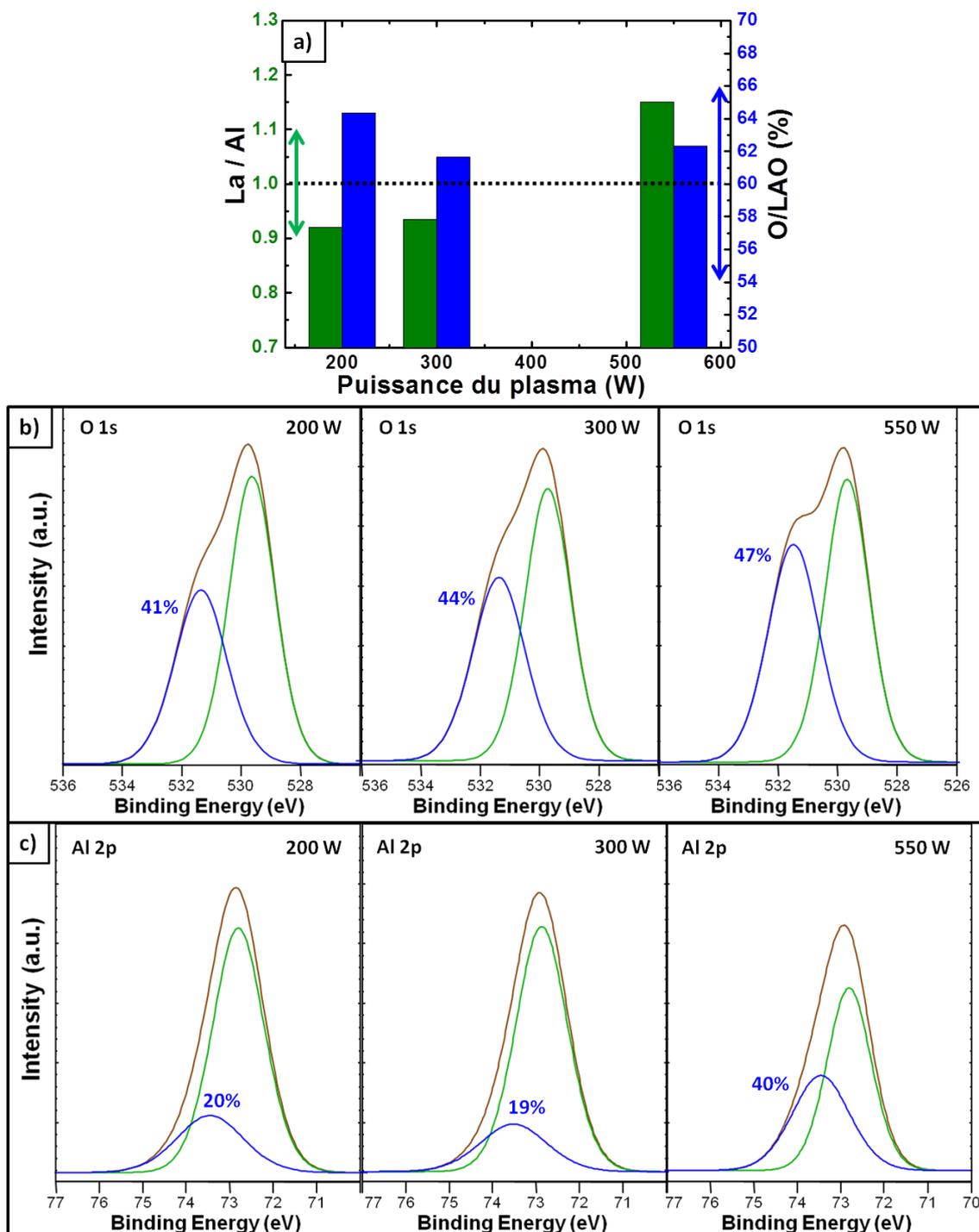
À priori, on aurait pu supposer que l'augmentation de la puissance du plasma pouvait avoir le même effet (dégradation de la constante diélectrique) que l'augmentation de la pression. Or, l'augmentation de l'énergie apportée à l'oxygène atomique permet d'améliorer les qualités électriques de l'oxyde. Nous allons essayer de comprendre les phénomènes mis en jeu dans la partie suivante.

### IV.3.3.b) Caractérisations physico-chimiques

Le rapport La/Al et le pourcentage d'oxygène dans  $La_xAl_yO_z$  pour des échantillons préparés à 200, 300 et 550 W sont présentés dans la **Figure IV-7.a** alors que les spectres des niveaux de cœurs O1s et Al2p correspondants sont rassemblés dans les **Figures IV-7.b & c**. On précise que les spectres Si2s ne présentent aucune trace de silicate, quelle que soit la puissance utilisée. Les observations suivantes peuvent être faites :

- le pourcentage d'oxygène dans le composé reste autour de 63%, soit égal, aux erreurs expérimentales près, à la valeur attendue pour du LAO stœchiométrique.
- le rapport La/Al varie peu entre 200 et 300 W (0,9) mais augmente fortement à 550 W, dépassant 1,1.
- la composante à plus haute énergie de liaison (HBE pour "High Binding Energy") du niveau de cœur O1s est importante dans tous les cas ( $> 40\%$ ) et son intensité augmente avec la puissance du plasma passant de 41 à 47% du spectre total.

- la composante HBE du niveau de cœur Al2p a une intensité de l'ordre de 20% de celle du spectre total à 200 et 300 W mais son intensité double à 550 W



**Figure IV-7 :** a) Rapports La/Al (carrés verts) et pourcentages atomiques d'O (triangles bleus) en fonction de la puissance appliquée au plasma d'oxygène lors du dépôt. Les horizontales en pointillés indiquent les valeurs stœchiométriques (respectivement La/Al = 1 et O/LAO = 60%) et les flèches, les marges d'erreur autour de celles-ci.

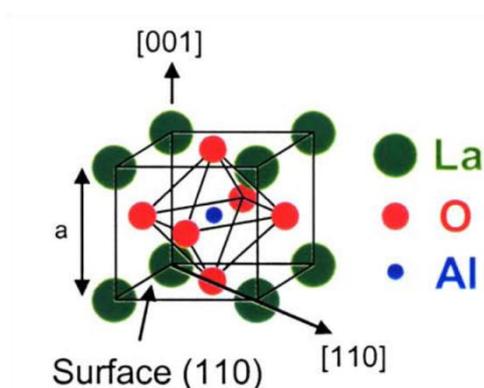
b & c) Spectres XPS des niveaux de cœur O1s (b) et Al2p (c) d'échantillons LAO/Si préparés avec une puissance plasma de 200, 300, 550 W (de gauche à droite).

## IV.3.3.c) Discussions des résultats

Le résultat le plus important, et *a priori* inattendu, est le fait que le rapport des compositions atomiques La/Al varie avec les conditions de dépôt. La concentration en La dans la couche augmente lorsque les conditions d'oxydation deviennent plus fortes (fortes pressions d'oxygène ou puissance plasma élevée). Cela signifie que l'on ne reproduit pas, dans la couche, la composition initiale de la cible. L'origine de ce phénomène n'est pas comprise et demanderait des investigations complémentaires pour être élucidée. On peut cependant avancer deux hypothèses possibles. L'évaporation pourrait ne pas être congruente dans des conditions où la pression d'oxygène devient élevée ou bien les coefficients de collage des espèces  $\text{LaO}_x$  et  $\text{AlO}_x$  sur la cible pourraient ne pas être identiques aux fortes pressions d'oxygène.

Les études XPS sur le système  $\text{LaAlO}_3/\text{Si}$  sont relativement rares, notamment pour un matériau en phase amorphe. De plus ces études mettent souvent en évidence la présence importante de  $\text{SiO}_2$  ou de silicates à l'interface [115] [116] [117] [118] [119] ce qui n'est pas le cas dans les échantillons étudiés ici. Concernant les matériaux étudiés sous forme volumique, on peut citer ceux de Pradier *et al.* [120] qui ont analysé différents oxydes de type pérovskite sous forme de poudre et qui ont mené des études intéressantes sur les niveaux de cœur O1s dans ces oxydes.

$\text{LaAlO}_3$  dans sa structure pérovskite classique est constitué d'ions La, entourés par 12 atomes oxygène, autour d'une sphère de coordination des ions Al qui est octaédrique [120] (voir **Figure IV-8**).



**Figure IV-8** : Structure pérovskite du  $\text{LaAlO}_3$  pseudo-cubique [121]

Les spectres des niveaux de cœur O1s de nos échantillons ont généralement deux composantes : une composante principale à basse énergie de liaison à 529,7 eV et une autre à 531,4 eV. Le pic principal est naturellement attribué à l'oxygène dans LaAlO<sub>3</sub> mais l'origine du second pic à plus haute énergie de liaison est plus incertaine. Pour Beshmen *et al.* [116] il s'agit d'un pic révélant la présence d'espèces carbonées ou hydroxylées (CO<sub>3</sub><sup>2-</sup>, OH<sup>-</sup>...) liées en surface par l'adsorption de CO<sub>2</sub> ou H<sub>2</sub>O.

Dans notre cas, l'hypothèse d'espèces CO<sub>3</sub><sup>2-</sup> en surface ne peut pas complètement expliquer les résultats observés. En effet, les quantités de carbone mesurées à partir du spectre C1s sont relativement faibles et ne suivent pas les variations du pic O1s à haute énergie. La présence d'espèce OH<sup>-</sup> en surface est plus crédible, surtout si l'on considère l'existence de lacunes d'oxygène en surface qui sont des centres attractifs pour de l'oxygène chimisorbé [122] ou si l'on suppose aussi la présence de La<sub>2</sub>O<sub>3</sub> (qui est particulièrement hygroscopique [23]), notamment pour les fortes puissances plasma.

Notons que ce "double pic" est aussi présent dans l'étude de Pradier *et al.* [120] pour des oxydes de type La<sub>1-x</sub>M<sub>x</sub>AlO<sub>3</sub> ou LaAl<sub>1-x</sub>M<sub>x</sub>O<sub>3</sub> (M = Ca, Sr, Cu et 0,1 < x < 0,2) et l'interprétation qui en est donnée implique un "réarrangement" de surface de l'oxyde qui induit un changement de la coordination des ions Al<sup>3+</sup> d'une configuration octaédrique à une configuration tétraédrique lorsque la concentration de lacunes d'oxygène est importante. Ainsi, la présence d'une composante à haute énergie de liaison sur le spectre Al2p pourrait être expliquée par le changement de coordination des ions Al<sup>3+</sup>. Cette coordination tétraédrique de l'aluminium se retrouve aussi dans l'oxyde Al<sub>2</sub>O<sub>3</sub>.

La discussion précédente suggère donc que les couches amorphes préparées par évaporation de LaAlO<sub>3</sub> ne sont pas constituées d'une seule phase de LaAlO<sub>3</sub> amorphe. On pourrait plutôt les décrire comme un mélange microscopique d'entités LaAlO<sub>3</sub>-La<sub>2</sub>O<sub>3</sub>-Al<sub>2</sub>O<sub>3</sub> avec des lacunes d'oxygène. La structure des couches étant amorphe et le mélange *a priori* microscopique, celui-ci ne peut être détecté par TEM ou XRR. Seul l'XPS permet de distinguer différents environnements chimiques. C'est le cas pour l'aluminium pour lequel deux environnements chimiques sont clairement détectables. C'est aussi probablement le cas pour le lanthane, même si la complexité des spectres décrite au **Chapitre II** ne permet pas de faire une analyse quantitative des espèces en présence.

## IV.4) Traitements post-dépôt

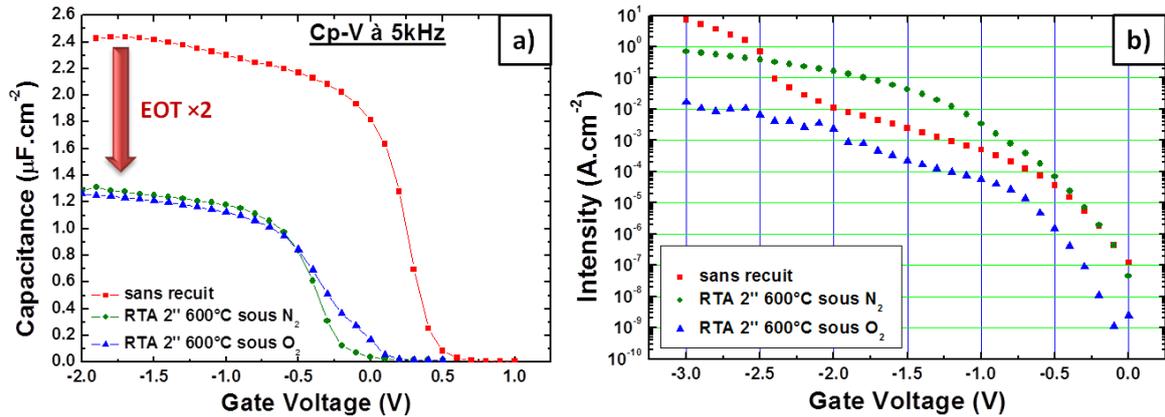
Dans une procédure classique d'élaboration d'oxydes high- $\kappa$ , des traitements post-dépôt sont communément employés afin de stabiliser le matériau et de guérir ses défauts. Divers traitements ont été expérimentés dans cette thèse, afin de maximiser les performances électriques du matériau et de diminuer encore l'EOT accessible.

### IV.4.1) Inefficacité des recuits ex-situ sous atmosphère gazeuse

Parmi les traitements classiquement utilisés dans le domaine de l'élaboration d'oxydes high- $\kappa$ , les recuits post-dépôt (PDA pour Post Deposition Annealing) en atmosphère oxygène ou azote sont les plus courants [123] [124] [125]. Leurs effets attendus sont :

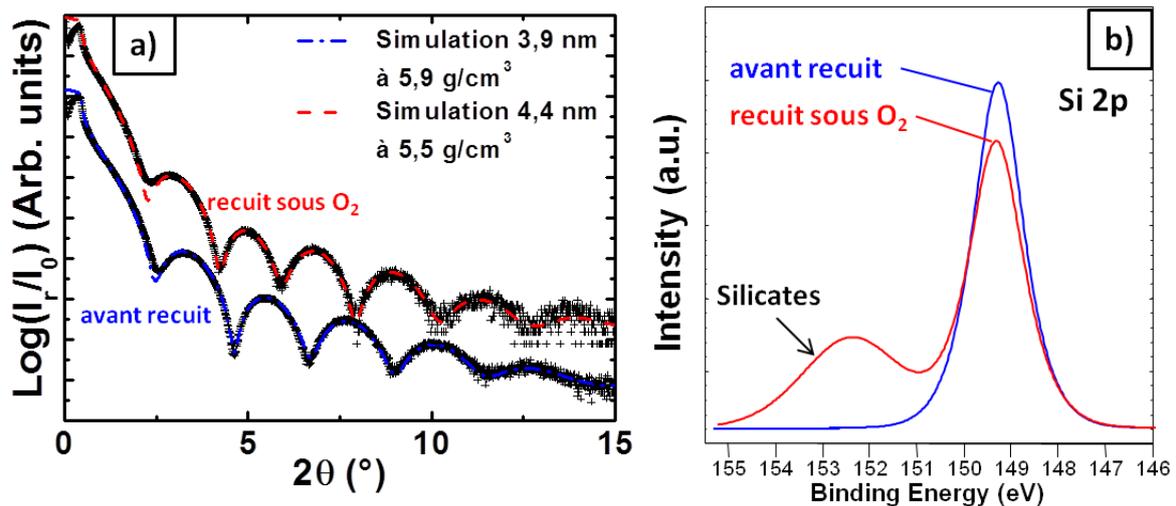
- pour les PDA sous  $O_2$ , une réduction des courants de fuite et des  $D_{it}$  par diffusion de l'oxygène jusqu'aux lacunes d'oxygène, le risque étant la création et/ou l'augmentation d'une couche interfaciale de type silicates nuisant à l'EOT final
- pour les PDA sous  $N_2$ , une densification du matériau, une réduction des courants de fuite et une substitution aux éventuelles impuretés (F, C...).
- Pour les PDA sous atmosphère hydrogénée, une diminution de la  $D_{it}$  grâce à la stabilisation des liaisons pendantes par l'hydrogène.

Malheureusement, les tentatives effectuées au cours de cette thèse n'ont pas été fructueuses. Dans tous les cas (températures testées de 400 à 700°C pour des durées de 1 à 2 secondes, sous  $O_2$ ,  $N_2$  ou forming gas), l'épaisseur totale de la couche s'est trouvée fortement augmentée et la constante diélectrique mesurée a chuté drastiquement. La **Figure IV-9** illustre ce phénomène pour un échantillon aux caractéristiques avant recuit relativement bonnes pour cette étude ( $\kappa = 14$ ,  $J_{Gate} = 1.10^{-2} \text{ A/cm}^2$ ). Après les recuits effectués sous  $N_2$  ou sous  $O_2$ , l'EOT se trouve multiplié par 2 dans les deux cas et aucun effet bénéfique n'est visible sur les courbes I-V.



**Figure IV-9 :** Caractéristiques Cp-V (à gauche) et I-V (à droite) d'échantillons LAO/Si sans recuit post-dépôt (carrés rouges), après un recuit RTA de 2 secondes à 600°C sous azote (ronds verts) ou sous oxygène (triangles bleus)

Les mesures XRR effectuées sur ces échantillons recuits montrent une augmentation de l'épaisseur de 0,5 nm par rapport aux 3,9 nm initiaux de l'échantillon sans recuit (**Figure IV-10.a**). Les mesures XPS effectuées sur le niveau de cœur du Si2p (**Figure IV-10.b**) montrent l'apparition d'un pic important (33% du signal total) à  $\Delta E = 3$  eV du pic principal qui montre l'existence de liaisons Si-O. Ces recuits conduisent donc à l'apparition d'une couche interfaciale de type silicates-SiO<sub>x</sub> et ne peuvent donc, en l'état, être intégrés au procédé d'optimisation du système.



**Figure IV-10 :** a) Spectres et simulations XRR pour un échantillon LAO/Si avant et après recuit RTA de 2 secondes sous oxygène à 600°C  
b) Spectres XPS correspondants du niveau de cœur Si2p

Notre matériau semble souffrir de défauts de stabilité thermique dès 400°C quelque soit le gaz utilisé. L'interface LAO/Si, originalement abrupte et exempte de silicates réagit très fortement et une couche interfaciale se forme même pour des températures inférieures à celles du dépôt. En effet, les oxydes high- $\kappa$  contiennent souvent des lacunes d'oxygène et celles-ci sont impliquées dans des phénomènes complexes de diffusion [122] qui amènent les espèces contaminantes de surface ( $H_2O$ , groupes hydrophiles qui s'adsorbent naturellement lors d'un passage à l'air...) jusqu'à l'interface. L'énergie thermique apportée contribue ainsi à la création d'une couche interfaciale "low- $\kappa$ " de type silicate révélée par l'analyse de l'environnement chimique du Si.

#### **IV.4.2) Traitements *in-situ***

Suite à ces constatations et toujours afin d'améliorer nos oxydes, divers traitements *in-situ* ont été expérimentés directement après le dépôt de LAO. Deux facteurs semblent être importants :

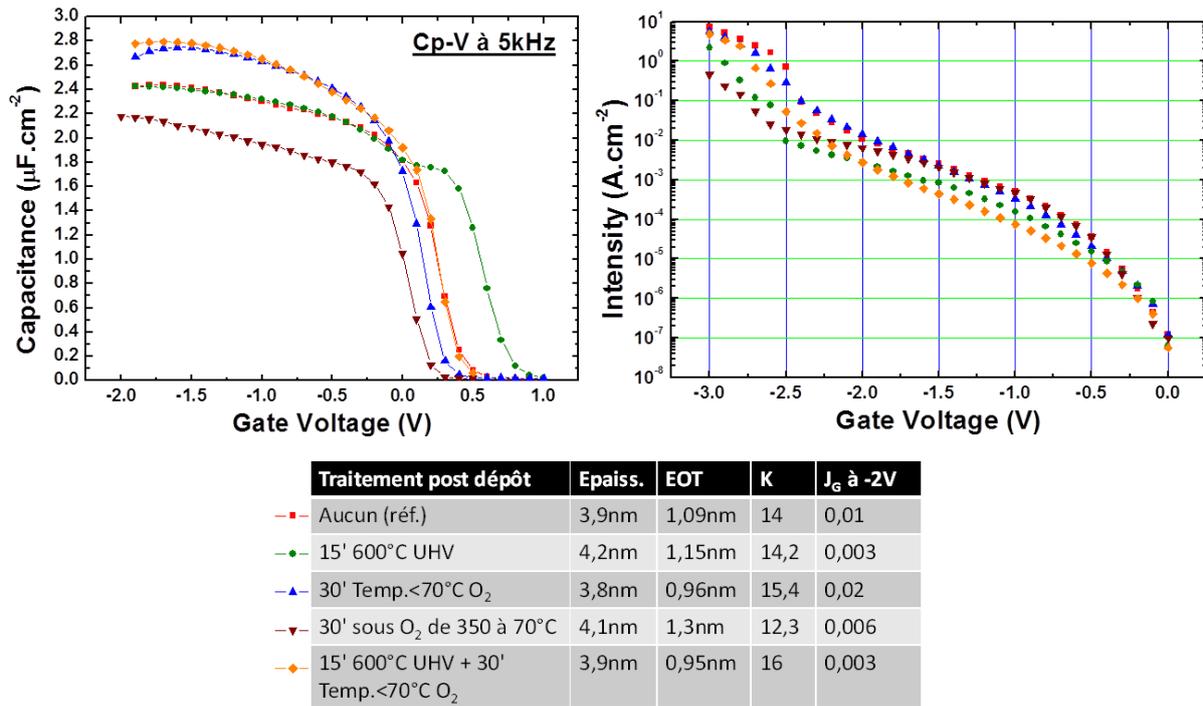
- La température qui – si elle est correctement adaptée – permet de donner de l'énergie au matériau pour renforcer les liaisons chimiques, le densifier et guérir certains défauts structuraux.
- L'apport d'oxygène qui permet de combler les lacunes d'oxygène et former ainsi un oxyde de meilleure qualité diélectrique.

Ces deux paramètres ont été étudiés séparément pour éviter le risque d'apporter trop d'énergie à l'oxygène additionnel et ainsi former une couche interfaciale par un phénomène analogue aux recuits *ex-situ* précédemment étudiés. Quatre traitements ont été expérimentés :

- n°1 : Un recuit sous ultra-vide (on attend que la pression dans la chambre redescende en dessous  $1.10^{-8}$  Torr après la croissance) à 600°C pendant 15 minutes.
- n°2 : Une exposition à un flux d'oxygène atomique à pression "élevée" ( $5.10^{-5}$  Torr) et à basse température ( $<70^\circ C$ ) pendant 30 minutes.
- n°3 : Une exposition à un flux d'oxygène atomique à pression "élevée" ( $5.10^{-5}$  Torr) pendant la phase de descente en température du substrat (entre 350 et 70°C) pendant 30 minutes.

- n°4 : Une combinaison du premier et du troisième traitement en commençant par un recuit à 600°C sous ultra-vide suivi d'une exposition à l'oxygène atomique à basse température.

Les résultats électriques obtenus sont présentés dans la **Figure IV-11** ; le tableau de légende résume les valeurs clés.

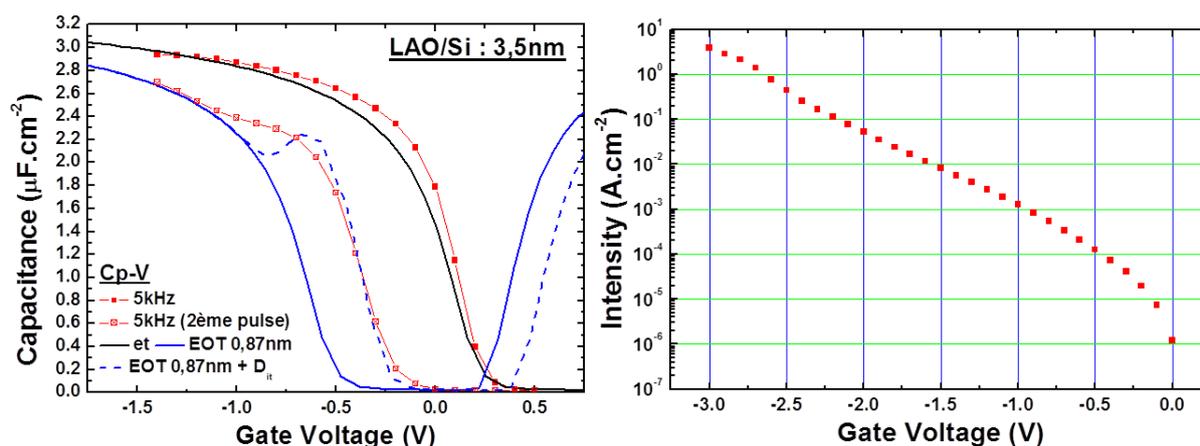


**Figure IV-11** : Caractéristiques  $C_p$ -V (à gauche) et I-V (à droite) d'échantillon LAO/si comparés en fonction de leur traitement post-dépôt

Plusieurs constatations peuvent être faites à partir de ces résultats en prenant l'échantillon "sans traitement" comme témoin. Le recuit sous ultra-vide (traitement n°1) améliore sensiblement les courants de fuite du système sans affecter notablement la constante diélectrique. L'apport d'oxygène atomique permet d'atteindre une valeur de permittivité supérieure à 15 si celui-ci est effectué à basse température (traitement n°2). Pour une température supérieure (traitement n°3) l'oxygène a un effet négatif sur le  $\kappa$ , démontrant l'extrême sensibilité de cet apport à l'énergie thermique du système : une forte pression d'oxygène atomique améliore la permittivité du matériau, à condition que l'oxygène n'ait pas l'énergie suffisante dans le matériau pour diffuser jusqu'à l'interface. Enfin, la combinaison d'un recuit sous ultra-vide suivi d'une exposition à l'oxygène atomique à basse température (traitement n°4) conduit à une amélioration globale de l'oxyde, atteignant une permittivité de 16 et des courants de fuite divisés par 3 (comparé au témoin).

### IV.4.3) Résultats optimaux et comparaisons avec l'état de l'art

En suivant cette procédure optimisée, on peut également abaisser la limite d'épaisseur accessible à  $\kappa$  constant (**Fig. IV-12**) et ainsi obtenir un EOT de 8,7Å pour une épaisseur de 3,5 nm. La tension de bandes plates,  $V_{FB}$ , est estimée (à partir de la simulation du second pulse sans  $D_{it}$ ) à -0,4 V et la  $D_{it}$  à  $3,2.10^{13} \text{ eV}^{-1}.\text{cm}^{-2}$ . Les courants de fuite ( $\approx 6.10^{-2} \text{ A/cm}^2$  à  $|V_{Gate} - V_{FB}| = +1\text{V}$ ) restent largement en-dessous des seuils recommandés par l'ITRS [12]



**Figure IV-12** : Caractéristiques  $C_p$ - $V$  (à gauche) et  $I$ - $V$  (à droite) du meilleur échantillon en terme d'EOT obtenu grâce la procédure optimisée.

#### IV.4.3.a) EOT et courants de fuite

Des structures LAO amorphes sur silicium ont été réalisées par de nombreux groupes tout au long de ces dernières années, en utilisant diverses techniques de dépôt : EJM [125] [45], PLD [126] [127], ALD [128] ou pulvérisation [106] [124]. Dans la majorité des cas, les valeurs d'EOT obtenus étaient supérieures à 1 nm essentiellement parce qu'il y avait toujours une couche interfaciale de silicates ou de silice présentant une faible constante diélectrique, ce qui contribuait à faire décroître la permittivité globale. Les résultats les plus proches de nos travaux sont ceux de L.F. Edge, D.G. Schlom *et al.* [45] qui ont obtenu par EJM des EOT allant de 9,8 à 15,5 Å avec un  $\kappa$  maximum de  $16 \pm 2$ .

Deux résultats publiés dans la littérature présentent des EOT bien inférieurs à 1 nm. Le groupe de Toshiba [127] rapporte un EOT de 3,1 Å et une densité de courants de fuite de 0,1  $\text{A/cm}^2$  (à  $V_{FB} + 1 \text{ V}$ ) pour des films de LAO déposés à haute température ( $700^\circ\text{C}$ ) par PLD. Loïc Becerra *et al.* de l'INL [102] rapportent des EOT de 5 et 7 Å et un courant de fuites de

l'ordre de  $5.10^{-2}$  A/cm<sup>2</sup> (pour  $|V_G - V_{FB}| = 1$  V) pour des films de LAO déposés par évaporation au canon à électrons à 400°C.

Sur la base de l'expérience acquise au cours de cette thèse, nous ne comprenons pas très bien l'existence de telles disparités entre ces résultats publiés et les nôtres. Concernant le groupe de Toshiba, nous notons une température de dépôt de 700°C alors qu'à la même température nous obtenons des silicates. Cependant il y a peut-être des différences liées à la technique de dépôt PLD. À notre connaissance ce type de résultat n'a pas été reproduit par d'autres groupes, ni continué à être exploité par le groupe de Toshiba.

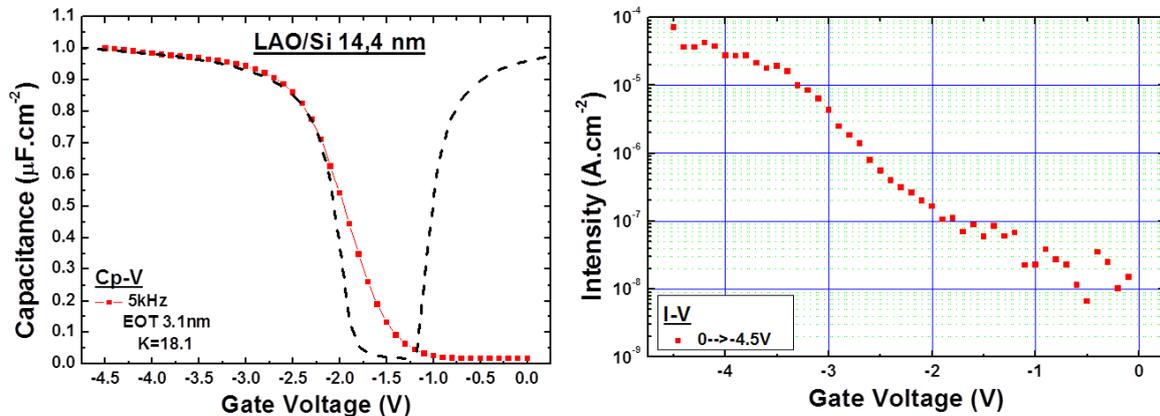
Concernant les travaux de Becerra à l'INL, nous avons bien sûr plus d'informations. Comme souligné en début de **Chapitre III**, la technique de préparation des surfaces reconstruites atomiquement propres et quasi-parfaites sur certaines zones, était associée à de fortes contaminations en nanostructures SiC qui induisaient des morphologies de surface dégradant les couches d'oxyde. Cela nous a conduit à l'abandonner. D'autre part, la procédure employée par Becerra était peu reproductible et il semble qu'il ait obtenu ses meilleurs résultats sur une seule plaque.

La seule explication rationnelle que nous pouvons apporter est que dans ce cas un peu exceptionnel, on ait pu fabriquer un oxyde LaAlO<sub>3</sub> parfaitement stœchiométrique et sans défauts volumiques (assurant des courants de fuites intrinsèques à l'oxyde) avec des propriétés proches de celle du LAO cristallin. La valeur du  $\kappa$ , estimée entre 22 et 25, est élevée mais proche de celle de LaAlO<sub>3</sub> monocristallin. Elle est cependant à prendre avec précaution car dépendante de l'épaisseur mesurée et nous avons vu en début du **Chapitre III** que des variations d'épaisseurs étaient présentes dans les couches non optimisées.

Pour notre part, nous avons mis au point un procédé fiable, robuste donc reproductible aussi bien pour la préparation de surface que pour le dépôt du diélectrique. Cependant, il apparaît au vu des résultats XPS que nous avons toujours un oxyde qui ne serait pas du LAO parfaitement stœchiométrique mais plutôt un mélange microscopique amorphe de "nano-phases" de La<sub>2</sub>O<sub>3</sub> et Al<sub>2</sub>O<sub>3</sub> dans une matrice LaAlO<sub>3</sub>. Il pourrait donc y avoir encore potentiellement des marges de progression pour atteindre des EOT plus faibles et des  $\kappa$  plus élevés.

IV.4.3.b) Constantes diélectriques " $\kappa$ "

On remarque que les valeurs de  $\kappa$  mesurées pour des couches de  $\text{LaAlO}_3$  amorphe peuvent être rangées en deux catégories :  $\kappa = 20-27$  [125] [126] et  $\kappa = 13-16$  [128] [107] [125] [45]. Pour la première catégorie, on peut remarquer que ces valeurs ont été obtenues pour des couches épaisses (15-80 nm) ce qui laisse suggérer l'existence d'un effet de dimension. Pour notre part sur des échantillons épais (**Figure IV-13**), nous obtenons également une augmentation du  $\kappa$  mesuré, passant de  $\kappa = 10$  pour 4 nm d'épaisseur (les paramètres n'étaient pas les paramètres "optimisés") à  $\kappa = 18,1$  pour 14,4 nm d'épaisseur.

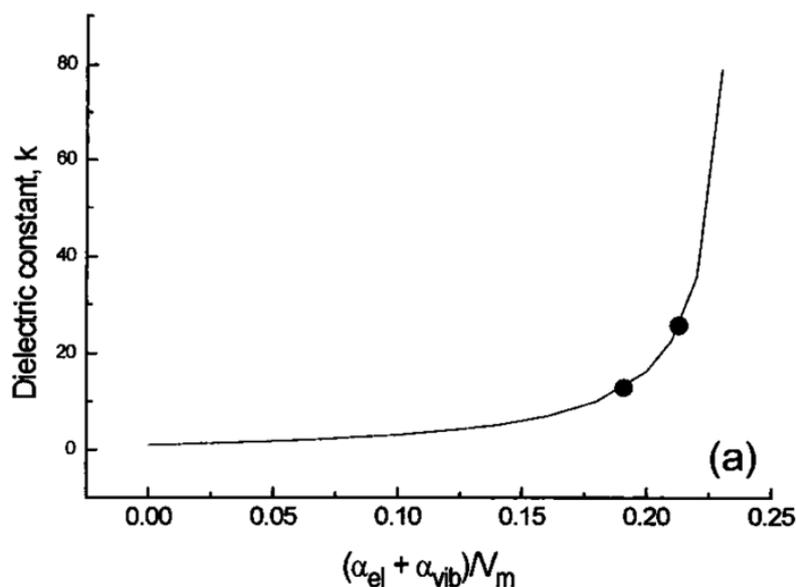


**Figure IV-13** : Caractéristiques  $C_p$ - $V$  (à gauche) et  $I$ - $V$  (à droite) d'un échantillon LAO/Si épais (paramètres non-optimisés) atteignant une constante diélectrique de 18,1.

Dans la catégorie des mesures de  $\kappa$  entre 13 et 16, Miotti *et al.* [125] expliquent leurs résultats obtenus sur des couches relativement épaisses par la présence d'une couche interfaciale "low- $\kappa$ " qui améliore la qualité électrique mais diminue la constante diélectrique. Par contre Edge *et al.* [45] obtiennent eux une valeur moyenne de 16 pour des épaisseurs assez faibles, et mentionnent l'absence d'une couche "low- $\kappa$ ". Pour expliquer la faible valeur du  $\kappa$  par rapport à celle du cristal, ces auteurs reprennent l'interprétation de Busani et Devine [106] qui lie la constante diélectrique dans le matériau amorphe au volume moléculaire,  $V_m$  (et donc à la densité du matériau) et à la polarisabilité du matériau par l'équation de Clausius-Mossotti [129] [130] :

$$(\kappa - 1)/(\kappa + 2) = 4\pi(\alpha_{el} + \alpha_{vib})/(3V_m) \quad [\text{Eq. IV-1}]$$

où  $\alpha_{el}$  et  $\alpha_{vib}$  sont les polarisabilités moléculaires respectivement électronique et vibrationnelle (issue du réseau). Avec l'augmentation du volume moléculaire (et la diminution de la densité), la constante diélectrique diminue de façon non linéaire (**Figure IV-14**).



**Figure IV-14 :** Variation de la constante diélectrique,  $\kappa$ , en fonction de  $(\alpha_{el} + \alpha_{vib})/V_m$  par l'équation de Clausius-Mossotti. Les cercles pleins indiquent des mesures expérimentales à  $\kappa=13$  (amorphe) et  $\kappa=26$  (cristallin) [106]

L'absence de détection de couche interfaciale dans les échantillons réalisés dans notre étude et les densités du matériau mesurées (5,5-5,7 g/cm<sup>3</sup> pour nos couches amorphes alors que la densité de la forme cristalline est de 6,5 g/cm<sup>3</sup>) nous conduisent à une interprétation similaire.

La présence de compositions sous-stœchiométriques en aluminium et/ou lanthane suggère une organisation locale du matériau en couches très minces qui pourrait également limiter les performances en termes de permittivité.

## IV.5) Conclusion

Dans ce chapitre, nous avons décrit la mise en œuvre d'une stratégie d'optimisation du dépôt en couches nanométriques de LAO amorphe sur silicium afin de maximiser en parallèle les performances en termes de constante diélectrique mesurée, d'EOT et de courants de fuite. Le travail de fiabilisation du procédé effectué précédemment permet de conserver une interface LAO/Si abrupte, une couche amorphe et lisse et une reproductibilité suffisante permettant l'étude paramétrique. Nous avons déterminé que pour optimiser les performances électriques de cet oxyde, il faut :

- une température de dépôt à la limite de la recristallisation du LAO (550°C)
- une pression d'oxygène atomique ajustée ( $2.10^{-6}$  Torr) pour apporter suffisamment d'oxygène à l'oxyde sans en détériorer l'interface
- une puissance du plasma élevée (550W) qui induit une réorganisation locale des liaisons dans le matériau.

Certaines limites (température  $> 550^{\circ}\text{C}$ , pression d'oxygène  $> 2.10^{-6}$  Torr) au-delà desquelles on observe la formation de silicates ont été définies. En deçà de ces limites extrêmes, aucune couche interfaciale n'est visible (au TEM ou en XPS). Cependant les analyses physico-chimiques suggèrent la présence de mélanges microscopiques. Une composition  $\text{LaAlO}_3$  majoritaire accompagnée de compositions sous-stœchiométriques en lanthane ou en aluminium est toujours présente et influe sur les caractéristiques électriques.

La constante diélectrique du matériau LAO déposé par voie amorphe sur Si atteint sa valeur maximale à 16 pour des conditions de dépôt optimisées (température de dépôt maximale avant cristallisation, pression d'oxygène modérée à  $2.10^{-6}$  Torr et puissance maximale) et un traitement post-dépôt *in situ* impliquant un léger recuit sous ultra-vide et une exposition à un flux d'oxygène atomique à basse température.

Le matériau n'est pas stable lors des recuits post-dépôt *ex-situ* pour des températures supérieures à  $400^{\circ}\text{C}$ . Les recuits, loin de "guérir" les défauts de l'oxyde, font diffuser les contaminations à l'interface et forment des silicates qui dégradent les performances électriques. Cependant l'utilisation de traitements post-dépôt *in-situ* adaptés (recuit sous ultra-

vide suivi d'une exposition à l'oxygène atomique) permet d'atteindre une permittivité de 16 et un EOT de 8,7Å.

Nous pensons que le procédé ainsi développé peut constituer une bonne base pour encore améliorer les performances électriques du système LAO/Si. Pour cela, on pourrait explorer deux voies :

- la recherche de solutions permettant de fabriquer du LAO stœchiométrique.
- la recherche de traitements post-dépôt complémentaires permettant de minimiser les densités d'états d'interface et les charges présentes dans les couches.

---

# CHAPITRE V : Intégration du LAO dans un démonstrateur MOSFET

---

## Sommaire

<b>V.1) Adaptation d'une technologie MOSFET SiO<sub>2</sub> à la réalisation de MOSFET high-κ.....</b>	<b>125</b>
<b>V.1.1) MOSFET SiO<sub>2</sub> : Procédé CIME .....</b>	<b>126</b>
<b>V.1.2) Stratégie d'adaptation du procédé .....</b>	<b>126</b>
<b>V.1.3) Descriptif des échantillons.....</b>	<b>129</b>
<b>V.2) Validation du transfert technologique.....</b>	<b>130</b>
<b>V.2.1) Qualité du lift-off.....</b>	<b>130</b>
<b>V.2.2) Comportement capacitif.....</b>	<b>131</b>
<b>V.2.3) Premières mesures sur les MOSFET high-κ .....</b>	<b>132</b>
<b>V.3) Conclusions .....</b>	<b>134</b>



Au-delà de la simple capacité MOS, le véhicule de test le plus approprié pour évaluer la qualité d'un oxyde de grille est de l'intégrer dans un MOSFET : c'est ce que nous avons essayé de faire dans la dernière partie de cette thèse. Le premier objectif a été de mettre en place une filière MOSFET, en interne à l'INL, permettant de qualifier les couches de diélectriques high- $\kappa$ .

Dans une première partie, nous détaillerons la mise en place du procédé de réalisation des MOSFET high- $\kappa$ , basé sur une combinaison des moyens du CIME Nanotech de Grenoble et de la plateforme NanoLyon de l'INL. Puis nous décrirons les premières caractérisations effectuées ainsi que les performances obtenues.

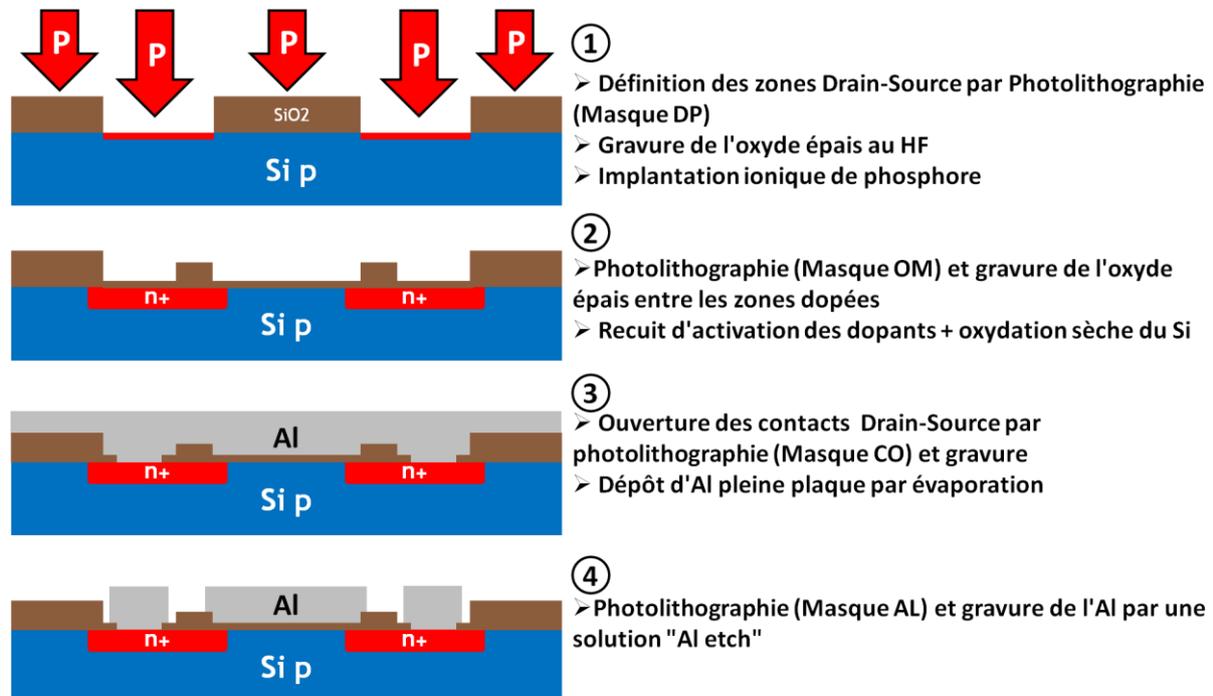
## **V.1) Adaptation d'une technologie MOSFET SiO<sub>2</sub> à la réalisation de MOSFET high- $\kappa$**

L'objectif du développement de cette filière MOSFET high- $\kappa$  est d'avoir accès à une technologie simple, rapide, maîtrisée et versatile afin de valider certains aspects d'un matériau high- $\kappa$  (fuites, constante diélectrique, capacité à produire un "effet de champ", mobilités...) dans un dispositif de test aux dimensions relâchées.

Notre idée a été d'exploiter la technologie développée au CIME pour l'enseignement. Cette technologie très simple est basée sur l'utilisation de 4 niveaux de masque permettant – à partir de plaquettes de silicium 2 pouces dopées p recouverte d'un oxyde épais (500 nm) – d'obtenir une centaine de "puces" comportant tous les dispositifs de tests classiques (alignements, gravure, capacités MOS, contacts...) et une vingtaine de transistors relâchés utilisant différentes règles (W/L de 1/3 à 100). Cette technologie simple et éprouvée a servi de base pour la réalisation des plaques de test MOSFET high- $\kappa$ .

### V.1.1) MOSFET SiO<sub>2</sub> : Procédé CIME

La réalisation des dispositifs se fait entièrement dans la salle blanche du CIME Nanotech. Un jeu de 4 masques "Chapron" est utilisé comme décrit dans la **Figure V-1**.



**Figure V-1** : Méthode d'élaboration des dispositifs MOSFET SiO<sub>2</sub> par le procédé "Chapron".

### V.1.2) Stratégie d'adaptation du procédé

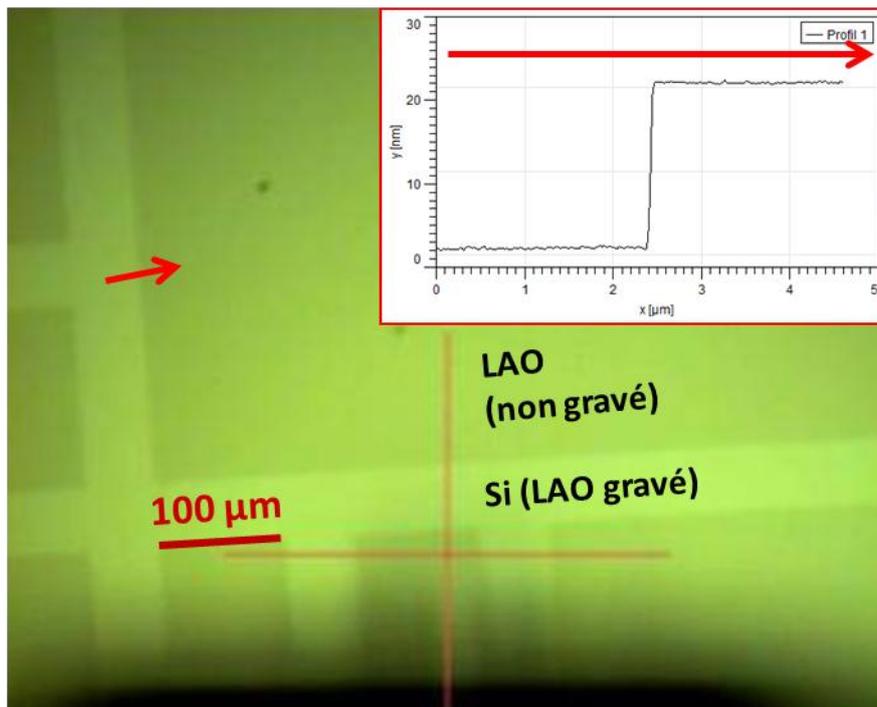
Afin de permettre la réalisation de MOSFET relâchés à base de LAO, nous avons dû modifier la procédure précédente afin de remplacer la couche SiO<sub>2</sub> mince par notre oxyde high-κ. Trois problèmes principaux se sont posés pour adapter le procédé :

- le remplacement du SiO<sub>2</sub> par le LAO
- la gravure du LAO amorphe
- le procédé de métallisation des électrodes

Le premier problème a été aisément levé en gravant le SiO<sub>2</sub> à la fin de l'étape n°2 jusqu'à révéler le silicium à nu. Le CIME Nanotech ayant l'expérience de cette procédure et l'étape d'activation des dopants dans les zones Source/Drain ne faisant pas partie de notre étude, nous avons directement commandé les plaques pré-processées de cette manière. Nous

avons pu utiliser notre procédé de préparation du silicium (nettoyage chimique et désorption à 550°C) sans problème. La possibilité d'utiliser un porte-échantillon 2" dans notre réacteur EJM permet d'effectuer les dépôts pleine plaque et de ne pas modifier notre procédure optimisée.

Pour graver l'oxyde  $\text{LaAlO}_3$ , notre choix s'est porté sur l'acide phosphorique,  $\text{H}_3\text{PO}_4$ , pour lequel des tests de gravure ont été réalisés sur un échantillon "épais" (20 nm de LAO) sur lequel les motifs en résine du masque "Capa" ont été déposés : la sélectivité de gravure est telle que la marche obtenue reste de 20 nm que ce soit avec du  $\text{H}_3\text{PO}_4$  pur ou dilué à 10%. Afin d'assurer un meilleur contrôle du temps de gravure, la solution diluée à 10% a été choisie (il y a également une raison pratique à ce choix,  $\text{H}_3\text{PO}_4$  pur étant très visqueux). La **Figure V-2** illustre la qualité de gravure obtenue sur cet échantillon : l'insert montre une profondeur de gravure de 20 nm (l'épaisseur de la couche LAO déposée) pour une largeur de marche de 0,1  $\mu\text{m}$  (limite de résolution latérale de l'AFM).



**Figure V-2** : Image prise par la caméra d'approche du microscope Brüker dimension 3100 d'un échantillon LAO/Si gravé avec une solution diluée de  $\text{H}_3\text{PO}_4$  (10%) après retrait de la résine protectrice. En insert, un profil AFM en épaisseur réalisé sur une marche.

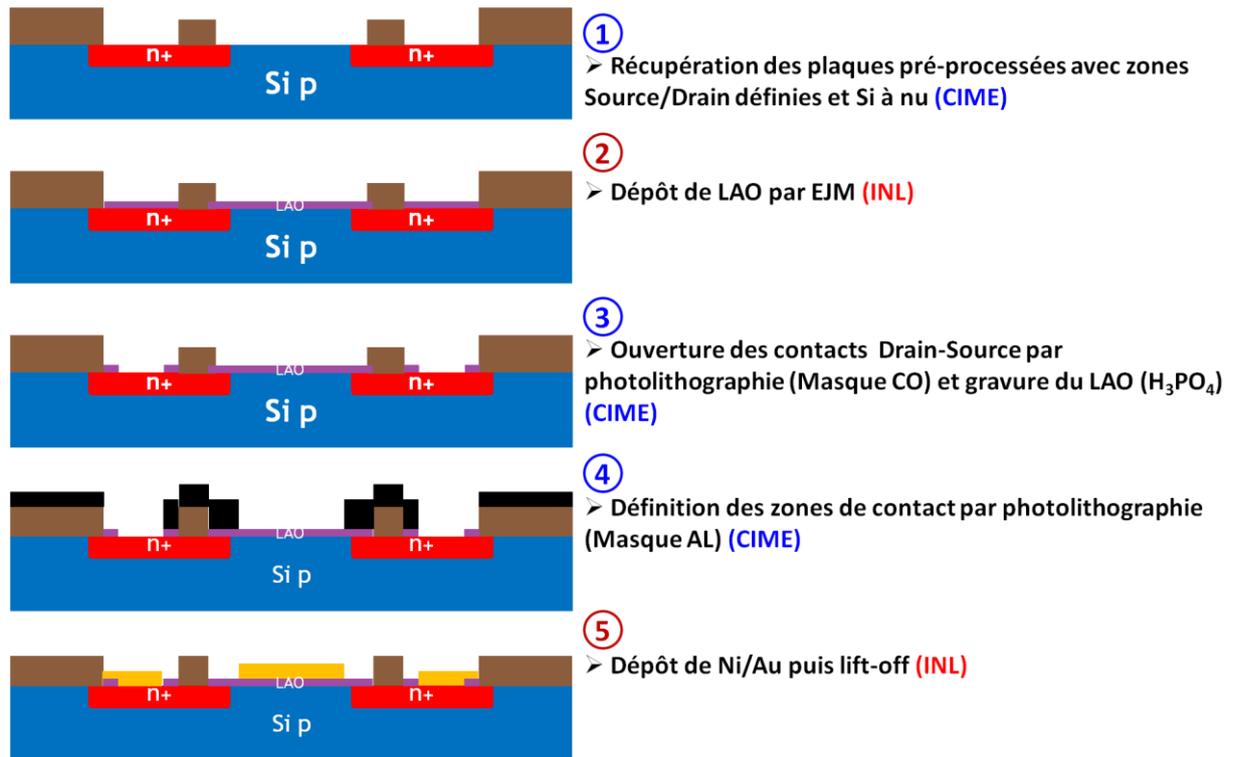
Enfin différentes stratégies sont possibles pour réaliser la métallisation des contacts. D'une part au niveau du choix du métal (le métal utilisé jusqu'ici pour les capacités MOS était le couple Ni/Au) et d'autre part au niveau du choix du mode définition des électrodes (dépôt/gravure comme dans la procédure CIME ou lift-off comme utilisé à l'INL). Afin de limiter le changement de paramètres entre la procédure optimisée pour la fabrication de capacités MOS et celle –plus expérimentale – pour la réalisation de MOSFET high- $\kappa$ , nous avons conservé le couple Ni/Au comme métal pour les contacts et la grille.

De la même manière, le lift-off a été sélectionné comme méthode de définition des électrodes compte tenu de l'expertise acquise sur cette méthode et aussi pour la qualité de définition obtenue. Les arguments pour l'une et l'autre méthode sont résumés dans le **Tableau V-1**. Il s'avère moins complexe d'adapter le lift-off pour s'intégrer au procédé CIME que de développer un procédé de gravure adapté au couple métal-oxyde choisi.

Avantages/Inconvénients du dépôt/gravure	Avantages/Inconvénients du lift-off
Maîtrisé au CIME	Maîtrisé à l'INL
Dépôt du métal directement sur les zones Source/Grille/Drain	Pollution de l'interface métal/oxyde ou métal/Si par des résidus de résine ? lors du transfert CIME-INL ?
Arrêt de gravure sur l'oxyde ?	Pas d'étape susceptible d'attaquer l'oxyde

*Tableau V-1 : Analyses des avantages (en vert) et inconvénients (en rouge) des stratégies de définition des électrodes.*

Le procédé ainsi développé est décrit en **Figure V-3**. Il faut noter que la nécessité d'effectuer les étapes de masquage au CIME est dû au fait que nous ne disposons pas du jeu de masques du CIME à l'INL. Si cela avait été le cas nous aurions pu réaliser toutes les étapes à l'INL à partir des plaques pré-processées du CIME.



**Figure V-3** : Méthode d'élaboration des dispositifs MOSFET high- $\kappa$ . Les chiffres en bleu représentent les étapes se déroulant au CIME Nanotech et ceux en rouge les étapes se déroulant à l'INL NanoLyon.

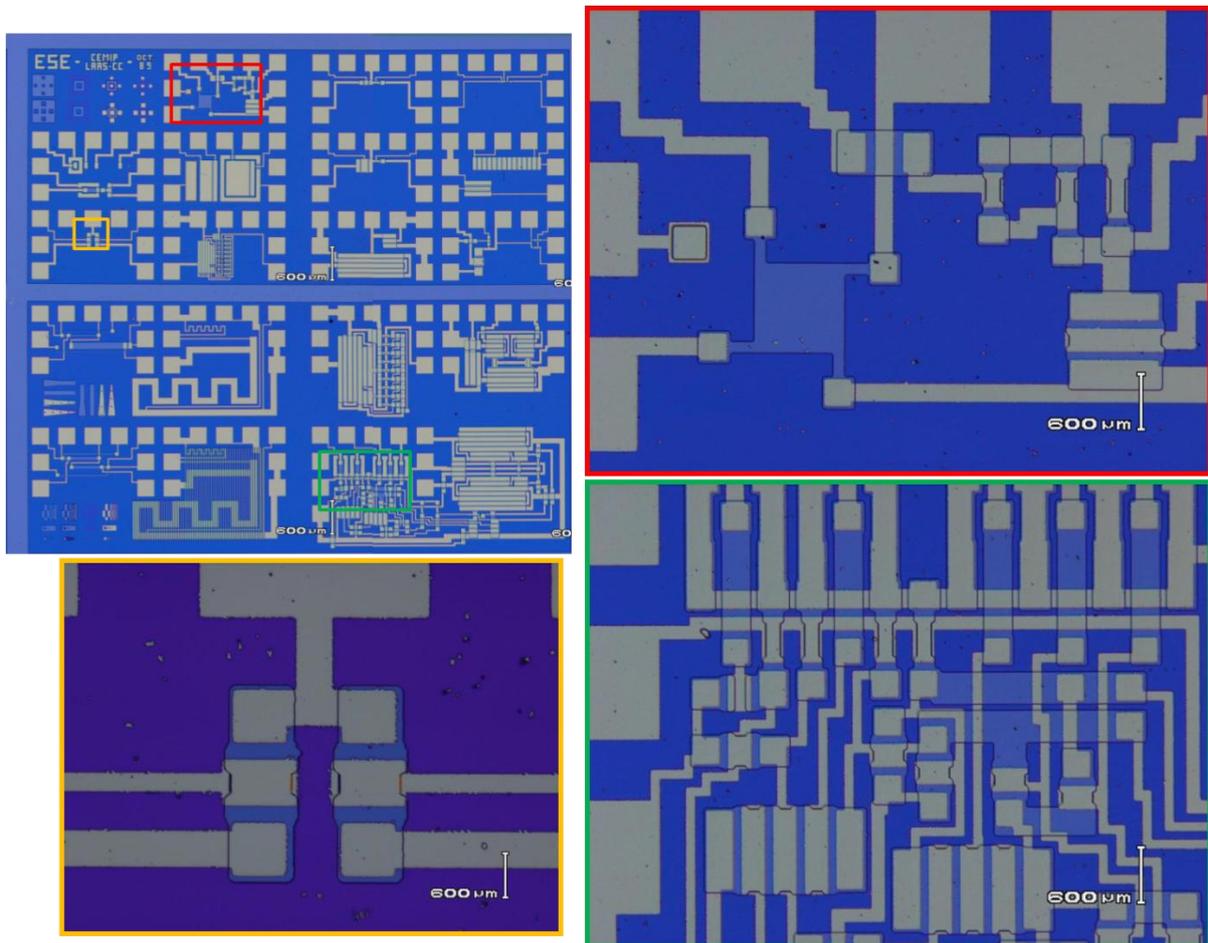
### V.1.3) Descriptif des échantillons

Cinq plaques pré-processées ont été fournies par le CIME. À notre demande, l'une d'entre elles a conservé son oxyde de grille en  $SiO_2$  afin de servir de témoin. Les quatre plaques restantes ont reçu un dépôt de LAO amorphe avec la procédure optimisée déterminée au **Chapitre IV** (température de dépôt  $550^\circ C$ , pression d'oxygène atomique  $2.10^{-6}$  Torr, puissance du plasma 550 W, recuit post-dépôt sous ultra-vide à  $600^\circ C$  15 minutes, exposition à l'oxygène atomique à basse température pendant 30 minutes). L'épaisseur de l'oxyde de grille est de  $4 \pm 0,2$  nm pour les dépôts de LAO (dont nous n'avons pu contrôler a posteriori l'épaisseur exacte) et de  $\approx 35$  nm pour la plaque " $SiO_2$ ".

## V.2) Validation du transfert technologique

### V.2.1) Qualité du lift-off

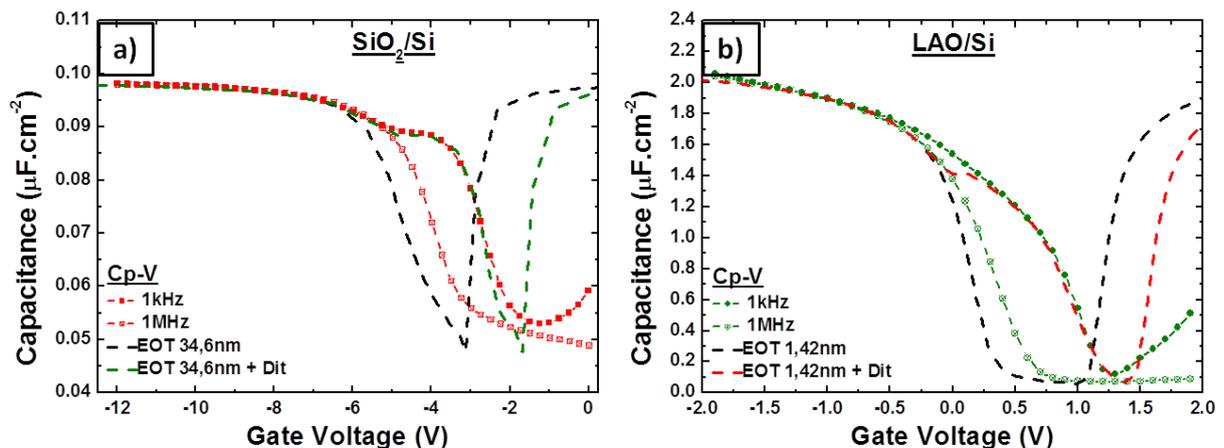
À première vue, les modifications du procédé technologique ont un impact positif sur la qualité du dépôt d'électrodes. La **Figure V-4** présente des vues au microscope optique sur une puce et à différents grossissements. Elles révèlent que le transfert des motifs des électrodes s'effectue parfaitement. Cependant quelques défauts sont parfois présents (traces de métal entre les électrodes) et probablement dûs à des microbulles qui se sont formées lors d'un séchage trop rapide de la résine. Ce léger défaut est à mettre au compte d'un manque d'expérience des spécificités de lithographie dans la salle blanche du CIME.



**Figure V-4 :** Images prises au microscope optique d'une puce réalisée par le procédé modifié pour obtenir des MOSFET high- $\kappa$ .

## V.2.2) Comportement capacitif

Des mesures capacitives ont été effectuées afin d'évaluer le transfert de technologie sur les plaques de test. La **Figure V-5** présente les mesures  $C_p$ - $V$  réalisées sur plaque "SiO<sub>2</sub>" (a) et sur plaque "LAO" (b) pour des électrodes 300×80 μm. La densité d'états d'interface  $D_{it}$  sur la plaque "SiO<sub>2</sub>" est assez élevée (estimée à  $3,6.10^{12}$  eV<sup>-1</sup>.cm<sup>-2</sup> sur la mesure à basse fréquence) pour un MOS à base de silice et l'épaisseur de silice est évaluée à 34,6 nm. Cette densité d'états d'interface pour les MOS "SiO<sub>2</sub>" nous donne une limite inférieure pour les MOS "LAO" : en effet l'interface SiO<sub>2</sub>/Si est inévitablement de meilleure qualité car réalisée entièrement dans la salle blanche du CIME Nanotech. L'EOT des capacités MOS des plaques "LAO" est évaluée à 1,4 nm ce qui est supérieur à la valeur attendue pour notre oxyde ( $\approx 1$  nm) et la  $D_{it}$  est estimée à  $1,4.10^{13}$  eV<sup>-1</sup>.cm<sup>-2</sup>. Beaucoup de charges sont également présentes dans l'oxyde (hystérésis lors d'un aller-retour en tension).



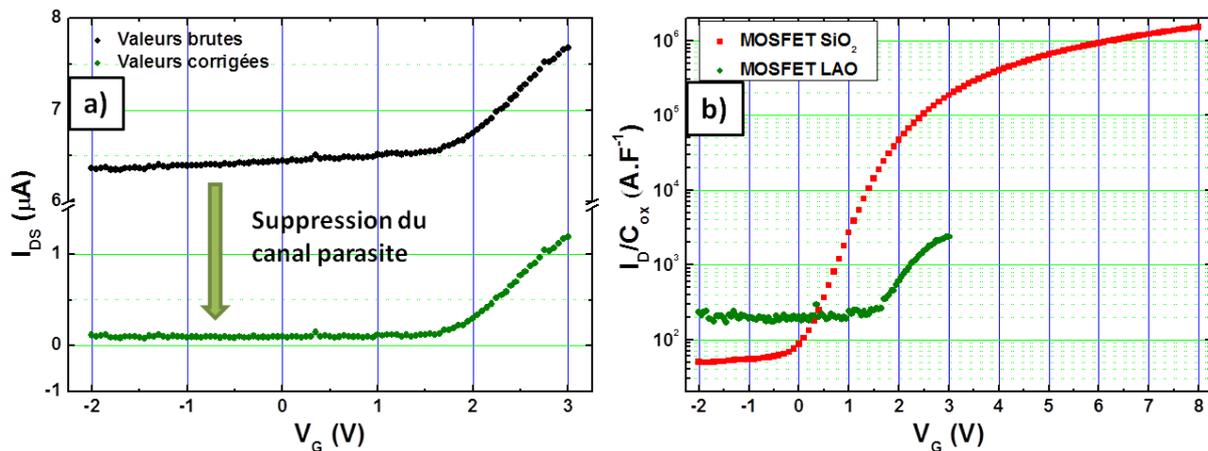
**Figure V-4** : Mesures  $C_p$ - $V$  effectuées sur des capacités MOS 300×80 μm<sup>2</sup> pour une plaque (a) "SiO<sub>2</sub>" et (b) "LAO"

Les mesures capacitives indiquent que l'oxyde LAO se comporte, dans ce processus plus complexe qu'est la fabrication de ces plaques de tests, globalement de la même façon que dans les capacités MOS précédemment étudiées.

Les étapes de passage à l'air ont probablement entraîné des dégradations, cependant les mesures électriques sont restées très encourageantes

### V.2.3) Premières mesures sur les MOSFET high- $\kappa$

Nous avons effectués des mesures du courant drain-source sur des MOSFET de dimensions  $W/L = 100 \mu\text{m}/10 \mu\text{m}$ . Les valeurs brutes (ronds noirs, **Figure V-4.a**) montrent un fort décalage du courant dû à un effet de canal parasite : des charges à l'interface forment un canal continu qui vient s'ajouter à la mesure de  $I_{DS}$ . Néanmoins un effet de champ est visible sur les dispositifs. Sur le graphe de la **Figure V-4.b**, les mesures  $I_{DS}-V_G$  pour des MOSFET "SiO<sub>2</sub>" (carrés rouges) et "LAO" (ronds verts) ont été rapportés à la capacité mesurée précédemment ( $I_{DS} = f(V_G)$  est fonction de  $C_{Ox}$ ). La mesure effectuée sur MOSFET SiO<sub>2</sub> montre le régime de coupure ( $V_G \leq V_{Th}$ ) et linéaire ( $V_G \geq V_{Th}$ ) du MOSFET : Les mesures effectuées sur le régime linéaire fixe  $V_{Th}$  à 2,8V.



**Figure V-4 :** a) Mesures  $I_{DS}-V_G$  effectuées sur transistor à effet de champ "LAO" à  $V_D = 50 \text{ mV}$  avant et après correction dû au canal parasite.

b) Mesures  $I_{DS}$  rapportées à la capacité surfacique en fonction de  $V_G$  pour un MOSFET "SiO<sub>2</sub>" (épaisseur 34,6 nm) et pour un MOSFET "LAO" (épaisseur 4 nm). Le potentiel appliqué au drain est de 50 mV.

Ces mesures montrent que l'intégration de notre oxyde dans des dispositifs de test ont permis d'obtenir un effet de champ ce qui valide, au premier ordre, notre stratégie. De nombreuses informations sont également obtenues :

- La présence élevée de défauts dus probablement aux passages à l'air de nos échantillons et au procédé technologique non encore optimisé. Cela entraîne l'apparition d'un canal parasite sur les MOSFET.
- La présence de fuites due à la qualité de l'oxyde. Ces fuites limitent l'évaluation des MOSFET "LAO" : en effet, un courant entre la grille et le substrat apparaît pour une

tension de grille trop élevée ( $> 2V$ ). Ce courant (qui dans des conditions idéales devrait être nul) entraîne une diminution de  $I_{DS}$  parfois jusqu'au court-circuit.

Le choix de l'épaisseur choisie de LAO dans ce premier "run" a probablement été trop ambitieux. Pour les prochains essais, il sera bon d'augmenter cette épaisseur afin d'assurer une meilleure exploitation des résultats. Nous pourrions également comparer ces dispositifs "LAO" avec des équivalents " $SiO_2$ " dont les épaisseurs d'oxyde de grille seraient plus proches de celles de LAO. En effet, tous les défauts visibles sur les composants "LAO" peuvent être masqués dans les dispositifs " $SiO_2$ " à cause d'une épaisseur d'oxyde trop élevée.

### V.3) Conclusions

Ces premiers résultats prouvent l'intérêt de l'intégration des oxydes high- $\kappa$  dans des démonstrateurs MOSFET. De nombreuses informations peuvent être extraites de tels dispositifs (qualité de l'interface, de l'oxyde, mobilités des porteurs de charges, tension de bandes plates).

Sur le plan technologique, les points critiques de l'adaptation du procédé pour intégrer notre oxyde high- $\kappa$  ont été maîtrisés :

- dépôt pleine plaque du LAO puis gravure chimique au  $H_3PO_4$ .
- passage d'un procédé dépôt/gravure d'Al à un lift-off Ni/Au montrant une très bonne définition des électrodes.

Sur le plan électrique, nous pouvons remarquer les défauts suivants sur nos dispositifs :

- présence élevée de charges d'interface
- fuites dans l'oxyde
- effet de champ visible mais perturbé

Ces problèmes sont probablement dûs aux problèmes technologiques non encore maîtrisés et à l'épaisseur trop faible de l'oxyde, mais les résultats préliminaires sont néanmoins encourageants. Une comparaison avec des MOSFET " $SiO_2$ " réalisés par la même procédure mais ayant une épaisseur d'oxyde de grille plus proche de celle du "LAO" serait également nécessaire.

Pour de futures réalisations de dispositifs tests de MOSFET, nous préconisons de disposer à l'INL d'un jeu de masques identique à celui utilisé au CIME, afin de limiter les contaminations lors des passages à l'air. La plateforme NanoLyon ayant les compétences et les outils nécessaires, l'ensemble des dernières étapes pourrait ainsi être effectué dans l'enceinte de l'INL.

---

## CONCLUSION GÉNÉRALE ET PERSPECTIVES

---

La course à la miniaturisation et le besoin constant de réduction des dimensions des composants électroniques ont conduit à remplacer le traditionnel oxyde de grille  $\text{SiO}_2\text{-SiO}_x\text{N}_y$  arrivé à sa limite physique ultime ( $\approx 1,2$  nm) par des oxydes "high- $\kappa$ " à forte constante diélectrique. L'oxyde d'hafnium,  $\text{HfO}_2$  a été intégré dans les derniers nœuds technologiques (45, 35 et 22 nm) mais la nécessité d'intercaler une couche interfaciale de silice entre l'oxyde et le semi-conducteur limite les possibilités de réduction future de l'EOT. Afin de repousser encore les limites de réduction des dimensions pour les nœuds technologiques sub-22 nm, il y a donc toujours un fort intérêt à explorer les potentialités de filières alternatives à  $\text{HfO}_2$ . Les oxydes de grille high- $\kappa$  considérés devraient, entre autres conditions, pouvoir permettre d'atteindre des valeurs d'EOT aussi faibles que 5 Å et être thermiquement stables lors de recuits post-dépôt.

A cet égard, l'oxyde  $\text{LaAlO}_3$  s'est révélé ces dernières années comme un bon candidat potentiel puisqu'il possède une constante diélectrique élevée ( $\kappa \approx 25$ ), des offsets de bande bien adaptés et que l'interface  $\text{Si/LaAlO}_3$  a montré une très bonne stabilité thermique. Quelques résultats ponctuels, mais très prometteurs, notamment en termes d'EOT, publiés par Toshiba [127] et l'INL [102], ont confirmé l'intérêt du système  $\text{LaAlO}_3$  amorphe/Si et ont motivé la poursuite d'études plus approfondies.

Dans ce contexte, l'objectif de cette thèse a été d'explorer le potentiel mais aussi les limitations de l'oxyde  $\text{LaAlO}_3$  amorphe fabriqué sur silicium par des techniques d'Épitaxie par Jets Moléculaires. Notre stratégie a été de couvrir tous les aspects, allant de la fabrication des hétérostructures jusqu'à leur évaluation dans des dispositifs électroniques fonctionnels, en passant par la mise en œuvre et l'exploitation d'une série de techniques d'analyses structurales et physico chimiques.

Le travail de thèse a d'abord consisté à définir des procédures d'élaboration sur silicium de couches très minces ( $\approx 4$  nm), robustes et reproductibles, afin de fiabiliser les

mesures électriques, puis à optimiser la qualité électrique des hétérostructures en ajustant les paramètres de dépôt à partir de corrélations entre propriétés électriques et propriétés physico-chimiques (densité, stœchiométrie, environnement chimique...) et enfin à valider un procédé d'intégration du matériau high k dans la réalisation de MOSFET.

Une méthode de préparation de la surface du silicium basée sur un simple nettoyage chimique au HF, suivi d'une désorption des contaminations à basse température (550°C), a été développée afin d'obtenir des surfaces atomiquement propres, exemptes de contaminations en SiC, et en conséquence, d'obtenir des couches d'oxydes structurellement homogènes et lisses (rugosité moyenne 0,15 nm).

Le remplacement de l'oxygène moléculaire, utilisé classiquement, par de l'oxygène "atomique" activé par plasma, apte à mieux combler les lacunes d'oxygène, a permis de fortement améliorer les propriétés diélectriques des couches de LAO. Après avoir modifié le réacteur d'épitaxie pour avoir un meilleur contrôle des épaisseurs déposées et des pressions d'oxygène pendant les procédés, nous avons effectué une étude paramétrique de l'influence de la température de dépôt, de la pression d'oxygène atomique et de la puissance appliquée au plasma d'oxygène, sur les propriétés électriques, structurales et physico-chimiques des couches de LAO. Les conditions optimales trouvées sont les suivantes :

- une température de dépôt élevée à 550°C (avant cristallisation) afin de densifier la couche et de permettre une bonne homogénéisation des éléments
- une pression d'oxygène atomique ajustée à  $2.10^{-6}$  Torr afin d'avoir le meilleur compromis en termes d'oxydation de  $\text{LaAlO}_3$  et de limitation de l'oxydation de la surface du silicium.
- une puissance du plasma élevée qui favorise la quantité d'espèces actives et qui permet d'augmenter la permittivité globale de l'oxyde.

Afin d'optimiser la qualité électrique des structures LaO / Si, nous avons aussi mis en œuvre des traitements post-dépôt réalisés *in-situ*. Un recuit à 600°C pendant quinze minutes suivi d'une exposition à l'oxygène atomique faite à basse température ( $\sim 70^\circ\text{C}$ ) permet d'obtenir, à partir de la mesure de capacités MOS, une permittivité de 16 pour l'oxyde et un EOT de 8,7 Å, cela avec une densité de courant de fuite de  $6.10^{-3}$  A/cm<sup>2</sup> à  $|V_{\text{Gate}} - V_{\text{FB}}| = +1\text{V}$ .

Pour ces conditions, les analyses TEM et XPS ont montré que l'interface était abrupte et restait exempte de silice et de silicates et que les couches de LAO étaient structurellement homogènes et relativement denses ( $\approx 5,6$  g/cm<sup>3</sup> sachant que la valeur pour le cristal est 6,5

$\text{g/cm}^3$ ). Cependant, une analyse XPS fine des niveaux de cœur Al2p et O1s a révélé que les couches de LAO n'avaient pas une composition complètement stœchiométrique et qu'elles étaient en fait constituées d'un mélange microscopique de phases "LaAlO<sub>3</sub>", majoritaires et "Al<sub>2</sub>O<sub>3</sub>" et "La<sub>2</sub>O<sub>3</sub>", minoritaires, dû au fait que les espèces évaporées LaO<sub>x</sub> et AlO<sub>x</sub> présentes sur le substrat ne se recombinaient pas toujours sous la forme de LaAlO<sub>3</sub> comme cela peut se passer lors de la croissance épitaxiale de ce matériau. Ce désordre chimique local limite probablement les performances électriques des couches amorphes.

Afin de pouvoir effectuer une évaluation plus complète que celle accessible à partir de la simple analyse de capacités MOS, nous avons aussi choisi d'intégrer l'oxyde dans un composant MOSFET aux dimensions relâchées. Un procédé de réalisation de MOSFET à base de SiO<sub>2</sub> développé au CIME de Grenoble a été adapté aux spécificités du système LAO/Si fabriqué par EJM. Le procédé de métallisation a été validé sur une plaque témoin ayant du SiO<sub>2</sub> comme oxyde de grille et mis en œuvre sur des MOSFET à base de LAO. Les premiers résultats préliminaires obtenus ont permis de vérifier que le procédé technologique était opérationnel, cependant les procédures de fabrication non encore optimisées n'ont pas permis d'effectuer des analyses réellement représentatives de la qualité du système LAO/Si.

Plus globalement, nous pouvons tirer le bilan suivant de nos travaux de thèse. Nous disposons maintenant d'une technologie fiable et robuste pour le système LAO/Si avec des procédés maîtrisés et des propriétés reproductibles. En l'état, cette technologie serait transférable sur des installations industrielles si la nécessité s'en faisait sentir. D'autre part, nous avons mis au point des procédures de suivi et des techniques pour caractériser les matériaux et les hétérostructures.

A notre sens, deux stratégies complémentaires pourraient maintenant être mises en œuvre pour encore améliorer les performances de cette filière LAO/Si.

D'une part, en partant du procédé stabilisé actuel, on pourrait étudier plus profondément et optimiser les propriétés électriques du système. Cela passerait notamment par la recherche et la mise en œuvre de traitements post dépôt pour minimiser les défauts électriquement actifs et par la mise en œuvre de techniques d'évaluation impliquant la réalisation routinière de MOSFET.

D'autre part, on pourrait essayer d'améliorer la qualité intrinsèque de l'oxyde  $\text{LaAlO}_3$  amorphe. En effet, nous n'avons pas atteint les valeurs "théoriques" attendues pour le système en termes de densité, d'EOT et de  $\kappa$ , ni atteint certaines valeurs record (mais exceptionnelles) publiées dans la littérature. Cela signifie qu'il y a encore potentiellement des marges de progrès et des paramètres importants dans la fabrication que nous n'avons pas identifiés ou sur lesquels nous n'avons pas joué (par exemple la vitesse de dépôt). De plus, le rôle de la composition exacte des couches mériterait d'être élucidé. L'évaporation du  $\text{LaAlO}_3$  au canon à électrons, censée être congruente, mène dans certains cas à des compositions non stœchiométriques. Une façon de contourner le problème serait d'expérimenter, toujours en MBE, la co-évaporation ou l'évaporation alternée de La et Al à partir de cellules à effusion ou bien encore d'essayer d'expérimenter la technique PLD (Pulsed Laser Deposition) utilisée par Toshiba qui est caractérisée par des vitesses de dépôt instantanées très élevées. Par contre, compte tenu des limitations thermodynamiques intrinsèques et des travaux passés menés sur le sujet à l'INL et, il nous semble peu probable que l'on puisse un jour réaliser une épitaxie directe de  $\text{LaAlO}_3$  monocristallin sur Si.

En ce qui concerne les mesures électriques, des stratégies de fiabilisation des mesures C-V et I-V ont été appliquées afin d'extraire les paramètres intrinsèques de l'oxyde (notamment EOT et courants de fuite). La stabilité du système LAO/Si autorise maintenant une exploration plus poussée des effets extrinsèques au matériau sur les caractéristiques électriques. D'une part, pour évaluer exhaustivement le matériau en configuration C-V, nous pourrions faire varier les substrats (quantité et type de dopage), les métaux de grille ou comparer la technique de lift-off avec une technique de dépôt-gravure pour les électrodes. D'autre part, les mesures I-V semblent encore influencées par les défauts extrinsèques de l'oxyde (non-reproductibilité en fonction de la surface de l'électrode) : à cet égard, des géométries différentes d'électrodes ou des mesures locales (par AFM sur des électrodes  $100 \times 100 \text{ nm}^2$ ) peuvent être envisagées afin de conclure sur leur origine.

Concernant la stabilité de l'interface aux hautes températures, nous avons montré que pour nos structures, l'interface LAO/Si devenait instable et réactive pour des températures de recuit supérieures à  $400^\circ\text{C}$  dans des fours RTA standard, ce qui est en contradiction avec le comportement thermodynamique attendu. Il ne semble pas qu'il s'agisse d'un comportement intrinsèque du matériau LAO amorphe. Ce phénomène serait préférentiellement associé à la

diffusion de contaminants de surface vers l'interface LAO – Si. Cela est corroboré par le fait que l'interface est stable au minimum jusqu'à 600°C pour des recuits in situ sous vide (donc sans contaminants de surface). Cependant nous avons aussi observé lors des recuits in situ des réactions interfaciales et l'apparition de silicates pour des températures de l'ordre de 700°C, ce qui semble être la température de recuit maximale pour les hétérostructures LAO/Si, au moins telles qu'elles sont fabriquées actuellement.

Sur la base de ces constatations, la configuration idéale pour pousser au maximum les investigations sur le système LAO/Si serait de pouvoir effectuer toutes les étapes de fabrication des hétérostructures sans passage à l'air des échantillons. Il faudrait imaginer pouvoir disposer d'un cluster combinant le réacteur de dépôt d'oxydes, des fours de recuit sous différents gaz, une chambre de métallisation et un système d'analyse de surface XPS. Les projets de restructuration des zones technologiques de l'INL vont dans ce sens.

L'ajout d'azote pourrait également être envisagé lors du dépôt. Xiang *et al.* [131] ont montré l'amélioration de la stabilité thermique de couches  $\text{LaAlO}_3$  dopées à l'azote et déposées sur Si. La couche  $\text{LaAlO}_x\text{N}_y$  reste amorphe après un recuit de 60 secondes à 900°C et son interface avec le Si est stable.

L'intérêt de la communauté scientifique pour les lanthanides et notamment le  $\text{LaAlO}_3$  ne se dément pas et les caractéristiques particulières de cet oxyde restent prometteuses : permittivité élevée, EOT faibles, interfaces abruptes et stabilité thermique envers le Si jusqu'à 900°C. L'obtention conjointe de ces caractéristiques alléchantes reste difficilement accessible, mais dans ce domaine comme dans les autres domaines de la nanotechnologie, nous constatons encore qu' "il y a beaucoup de place en bas" [1].



---

## Références bibliographiques

---

- [1] R. Feynman, « There's Plenty of Room at the Bottom », *Engineering and Science*, févr. 1960.
- [2] P. Matherat, « Une histoire de la microélectronique », 2007. [Online]. Available: [http://cel.archives-ouvertes.fr/cel-00157199\\_v1/](http://cel.archives-ouvertes.fr/cel-00157199_v1/). [Accessed: 26-juin-2011].
- [3] W. P. Intel, « Introduction to Intel's 32nm Process Technology », déc-2010.
- [4] G. E. Moore, « Cramming more Components onto Integrated Circuits », *Electronics*, vol. 38, n° 8, avr. 1965.
- [5] G. E. Moore, « Progress In Digital Integrated Electronics », presented at the International Electron Devices Meeting, IEEE, 1975, p. 11-13.
- [6] W. Duch, *Moore's law*: <http://www.fizyka.umk.pl/~duch/Wyklady/komput/w03/kosci.html>. 2010.
- [7] M. M. Atalla, E. Tannenbaum, et E. J. Scheibner, « Stabilization of Silicon Surfaces by Thermally Grown Oxides », *Bell System Technical Journal*, vol. 38, p. 749-783, mai 1959.
- [8] D. Kahng, « Electric field controlled semiconductor device », U.S. Patent 3102230 août-1963.
- [9] H. Mathieu, *Physique des semiconducteurs et des composants électroniques*. Dunod, 2004.
- [10] Yuan Taur et al., « CMOS scaling into the nanometer regime », *Proceedings of the IEEE*, vol. 85, n° 4, p. 486-504, avr. 1997.
- [11] D. A. Muller, T. Sorsch, S. Moccio, F. H. Baumann, K. Evans-Lutterodt, et G. Timp, « The electronic structure at the atomic scale of ultrathin gate oxides », *Nature*, vol. 399, n° 6738, p. 758-761, 1999.
- [12] <http://www.itrs.net/reports.html>, « International Technology Roadmap for Semiconductors », 2010.
- [13] P. K. Intel, « New Intel 45nm Processors Reinvented transistors and new products », nov-2007.
- [14] W. P. Intel, « Introducing the 45nm Next-Generation Intel® Core™ Microarchitecture », nov-2007.
- [15] <http://www.eniac.eu/web/index.php>, « European Nanoelectronics Initiative Advisory Council », 2011.
- [16] A. Allan, « Overall Roadmap Technology Characteristics », Seoul, Korea, 09-déc-2008.
- [17] Y.-C. Yeo, T.-J. King, et C. Hu, « Direct tunneling leakage current and scalability of alternative gate dielectrics », *Applied Physics Letters*, vol. 81, n° 11, p. 2091, 2002.
- [18] G. Delhaye, « Oxydes cristallins à haute permittivité diélectrique épitaxiés sur silicium : SrO et SrTiO<sub>3</sub> », Thèse, Ecole Centrale de Lyon, 2006.
- [19] H. Wu, Y. (Sandy) Zhao, et M. H. White, « Quantum mechanical modeling of MOSFET gate leakage for high-k gate dielectrics », *Solid-State Electronics*, vol. 50, n° 6, p. 1164-1169, juin 2006.
- [20] O. Engström et al., « Navigation aids in the search for future high-k dielectrics: Physical and electrical trends », *Solid-State Electronics*, vol. 51, n° 4, p. 622-626, avr. 2007.
- [21] J. Robertson, « Maximizing performance for higher K gate dielectrics », *Journal of*

- Applied Physics*, vol. 104, n° 12, p. 124111-7, déc. 2008.
- [22] D. G. Schlom et J. H. Haeni, « A Thermodynamic Approach to Selecting Alternative Gate Dielectrics », *MRS Bulletin*, vol. 27, n° 3, p. 198-204, 2002.
- [23] J. H. Jun, H. J. Kim, et D. J. Choi, « Effect of hydration on the properties of lanthanum oxide and lanthanum aluminate thin films », *Ceramics International*, vol. 34, n° 4, p. 957-960, mai 2008.
- [24] J. M. J. Lopes et al., « Amorphous ternary rare-earth gate oxides for future integration in MOSFETs », *Microelectronic Engineering*, vol. 86, n° 7-9, p. 1646-1649, août 2009.
- [25] J. Huang et al., « Gate first high-k/metal gate stacks with zero SiO<sub>x</sub> interface achieving EOT=0.59nm for 16nm application », presented at the VLSI Technology, 2009 Symposium on, Honolulu, HI, 2009, p. 34-35.
- [26] J.-P. Locquet, C. Marchiori, M. Sousa, J. Fompeyrine, et J. W. Seo, « High-K dielectrics for the gate stack », *Journal of Applied Physics*, vol. 100, n° 5, p. 051610, 2006.
- [27] G. D. Wilk, R. M. Wallace, et J. M. Anthony, « High-κ gate dielectrics: Current status and materials properties considerations », *Journal of Applied Physics*, vol. 89, n° 10, p. 5243, 2001.
- [28] C. C. Hobbs et al., « Fermi-level pinning at the polysilicon/metal oxide interface-Part I », *IEEE Transactions on Electron Devices*, vol. 51, n° 6, p. 971- 977, juin 2004.
- [29] S. M. Kim et al., « TiN/HfSiO<sub>x</sub> Gate Stack Multi-Channel Field Effect Transistor (McFET) for Sub 55nm SRAM Application », in *2006 Symposium on VLSI Technology, 2006. Digest of Technical Papers*, 2006, p. 72-73.
- [30] B. H. Lee et al., « Characteristics of TaN gate MOSFET with ultrathin hafnium oxide (8Å-12 Å) », *Electron Devices Meeting, 2000. IEDM Technical Digest. International*, p. 39-42, 2000.
- [31] S. Chatterjee, Y. Kuo, J. Lu, J.-Y. Tewg, et P. Majhi, « Electrical reliability aspects of HfO<sub>2</sub> high-k gate dielectrics with TaN metal gate electrodes under constant voltage stress », *Microelectronics and Reliability*, vol. 46, n° 1, p. 69-76, janv. 2006.
- [32] E. P. Gusev et al., « Advanced gate stacks with fully silicided (FUSI) gates and high-k dielectrics. enhanced performance at reduced gate leakage », in *IEDM Technical Digest. IEEE International Electron Devices Meeting, 2004.*, San Francisco, CA, USA, 2005, p. 79-82.
- [33] J. A. Kittl et al., « Modulation of the effective work function of fully-silicided (FUSI) gate stacks », *Microelectronic Engineering*, vol. 84, n° 9-10, p. 1857-1860, 2007.
- [34] M. A. Gribelyuk, J. Cabral, E. P. Gusev, et V. Narayanan, « Interfacial microstructure of NiSix/HfO<sub>2</sub>/SiO<sub>x</sub>/Si gate stacks », *Thin Solid Films*, vol. 515, n° 13, p. 5308-5313, mai 2007.
- [35] H. D. B. Gottlob et al., « Gentle FUSI NiSi metal gate process for high-k dielectric screening », *Microelectronic Engineering*, vol. 85, n° 10, p. 2019-2021, oct. 2008.
- [36] Y. Kamata, « High-k/Ge MOSFETs for future nanoelectronics », *Materials Today*, vol. 11, n° 1-2, p. 30-38, 2008.
- [37] R. A. Mac Kee, F. Walker, et M. Chisholm, « Crystalline Oxides on Silicon: The First Five Monolayers », *Physical Review Letters*, vol. 81, n° 14, p. 3014-3017, 1998.
- [38] K. Eisenbeiser et al., « Field effect transistors with SrTiO<sub>3</sub> gate dielectric on Si », *Applied Physics Letters*, vol. 76, p. 1324, 2000.
- [39] R. Droopad et al., « Development of high dielectric constant epitaxial oxides on silicon by molecular beam epitaxy », *Materials Science and Engineering B*, vol. 87, n° 3, p. 292-296, 2001.
- [40] R. Droopad et al., « Epitaxial oxides on silicon grown by molecular beam epitaxy », *Journal of Crystal Growth*, vol. 227-228, p. 936-943, 2001.
- [41] C. Rossel et al., « Field-effect transistors with SrHfO<sub>3</sub> as gate oxide », *Applied*

- Physics Letters*, vol. 89, n° 5, p. 053506, 2006.
- [42] M. Sawkar-Mathur, C. Marchiori, J. Fompeyrine, M. F. Toney, J. Bargar, et J. P. Chang, « Structural properties of epitaxial SrHfO<sub>3</sub> thin films on Si (001) », *Thin Solid Films*, vol. 518, n° 6, Supplement 1, p. S118-S122, janv. 2010.
- [43] M. El Kazzi et al., « 1.2 nm capacitance equivalent thickness gate stacks on Si-passivated GaAs », *Microelectronic Engineering*, vol. 88, n° 7, p. 1066-1069, juill. 2011.
- [44] L. F. Edge et al., « Measurement of the band offsets between amorphous LaAlO<sub>3</sub> and silicon », *Applied Physics Letters*, vol. 84, n° 5, p. 726–728, févr. 2004.
- [45] L. F. Edge, D. G. Schlom, P. Sivasubramani, R. M. Wallace, B. Hollander, et J. Schubert, « Electrical characterization of amorphous lanthanum aluminate thin films grown by molecular-beam deposition on silicon », *Applied Physics Letters*, vol. 88, n° 11, p. 112907-3, mars 2006.
- [46] S. F. Galata, E. K. Evangelou, Y. Panayiotatos, A. Sotiropoulos, et A. Dimoulas, « Post deposition annealing studies of lanthanum aluminate and ceria high-k dielectrics on germanium », *Microelectronics Reliability*, vol. 47, n° 4-5, p. 532-535, avr. 2007.
- [47] E. K. Evangelou et al., « Structural and electrical properties of HfO<sub>2</sub>/Dy<sub>2</sub>O<sub>3</sub> gate stacks on Ge substrates », *Thin Solid Films*, vol. 518, n° 14, p. 3964-3971, mai 2010.
- [48] H. J. Osten, J. P. Liu, E. Bugiel, H. J. Müssig, et P. Zaumseil, « Growth of crystalline praseodymium oxide on silicon », *Journal of Crystal Growth*, vol. 235, n° 1-4, p. 229-234, févr. 2002.
- [49] H. J. Osten, E. Bugiel, et A. Fissel, « Epitaxial praseodymium oxide: a new high-K dielectric », *Solid-State Electronics*, vol. 47, n° 12, p. 2161-2165, déc. 2003.
- [50] R. Dargis et al., « Epitaxial growth and thermal stability of silicon layers on crystalline gadolinium oxide », *Vacuum*, vol. 85, n° 4, p. 523-526, oct. 2010.
- [51] H. D. B. Gottlob et al., « CMOS integration of epitaxial Gd<sub>2</sub>O<sub>3</sub> high-k gate dielectrics », *Solid-State Electronics*, vol. 50, n° 6, p. 979-985, juin 2006.
- [52] M. Czernohorsky et al., « Stability of crystalline Gd<sub>2</sub>O<sub>3</sub> thin films on silicon during rapid thermal annealing », *Semiconductor Science and Technology*, vol. 23, n° 3, p. 035010, 2008.
- [53] K. Kakushima, K. Tsutsui, T. Hattori, et H. Iwai, « Lanthanum Oxide for Gate Dielectric Insulator », in *2005 IEEE Conference on Electron Devices and Solid-State Circuits*, 2005, p. 161- 166.
- [54] K. Kakushima et al., « Characterization of flatband voltage roll-off and roll-up behavior in La<sub>2</sub>O<sub>3</sub>/silicate gate dielectric », *Solid-State Electronics*, vol. 54, n° 7, p. 720-723, juill. 2010.
- [55] K. Kakushima et al., « Origin of flat band voltage shift in HfO<sub>2</sub> gate dielectric with La<sub>2</sub>O<sub>3</sub> insertion », *Solid-State Electronics*, vol. 52, n° 9, p. 1280-1284, sept. 2008.
- [56] K. Xiong et J. Robertson, « Oxygen vacancies in high dielectric constant oxides La<sub>2</sub>O<sub>3</sub>, Lu<sub>2</sub>O<sub>3</sub>, and LaLuO<sub>3</sub> », *Applied Physics Letters*, vol. 95, n° 2, p. 022903-3, juill. 2009.
- [57] K. Kakushima et al., « Interface and electrical properties of La-silicate for direct contact of high-k with silicon », *Solid-State Electronics*, vol. 54, n° 7, p. 715-719, juill. 2010.
- [58] M. Suzuki, M. Koyama, et A. Kinoshita, « Detailed investigation of the effects of La and Al content on the electrical characteristics and reliability properties of La-Al-O gate dielectrics », *Microelectronics Reliability*, vol. 50, n° 12, p. 1920-1923, déc. 2010.
- [59] L. F. Edge et al., « Materials and electrical characterization of physical vapor deposited LaxLu<sub>1-x</sub>O<sub>3</sub> thin films on 300 mm silicon », *Applied Physics Letters*, vol. 98, n° 12, p. 122905, 2011.
- [60] S. Gaillard, « Elaboration d'oxydes à forte constante diélectrique sur silicium par

- épitaxie par jets moléculaires », Thèse, Ecole Centrale de Lyon, 2005.
- [61] Y. Rozier, « Caractérisation d'oxydes cristallins à haute permittivité (LaAlO<sub>3</sub>, SrTiO<sub>3</sub>) en vue d'une intégration en microélectronique », Thèse, 2007.
- [62] M. El Kazzi, « Etude par Photoémission (XPS & XPD) d'hétérostructures d'oxydes fonctionnels épitaxiés sur Silicium », Thèse, Ecole Centrale de Lyon, 2007.
- [63] C. Merckling, « Croissance épitaxiale d'oxydes "high-κ" sur silicium pour CMOS avancé: LaAlO<sub>3</sub>, Gd<sub>2</sub>O<sub>3</sub>, γ-Al<sub>2</sub>O<sub>3</sub> », Thèse, 2007.
- [64] L. Becerra, « Hétérostructures et Dispositifs Microélectroniques à Base d'Oxydes High-k préparés sur Silicium par EJM », Thèse, Ecole Centrale de Lyon, 2008.
- [65] G. Niu, « Epitaxy of crystalline oxides for functional materials integration on silicon », Thèse, Ecole centrale de Lyon, 2010.
- [66] Q.-Q. Sun, A. Laha, S.-J. Ding, D. W. Zhang, H. J. Osten, et A. Fissel, « Effective passivation of slow interface states at the interface of single crystalline Gd<sub>2</sub>O<sub>3</sub> and Si(100) », *Applied Physics Letters*, vol. 92, n° 15, p. 152908, 2008.
- [67] A. Y. Cho et J. R. Arthur, « Molecular beam epitaxy », *Progress in Solid State Chemistry*, vol. 10, n° 3, p. 157-191, 1975.
- [68] H. Ibach et H. Lüth, *Solid-State Physics*. Berlin, Heidelberg: Springer Berlin Heidelberg, 2010.
- [69] J. R. Arthur, « Molecular beam epitaxy », *Surface Science*, vol. 500, n° 1-3, p. 189-217, mars 2002.
- [70] R. D. Dupuis, « Metalorganic Chemical Vapor Deposition (MOCVD) », in *Encyclopedia of Physical Science and Technology*, New York: Academic Press, 2001, p. 495-511.
- [71] M. Leskelä et M. Ritala, « Atomic Layer Deposition Chemistry: Recent Developments and Future Challenges », *Angewandte Chemie International Edition*, vol. 42, n° 45, p. 5548-5554, nov. 2003.
- [72] J. Robertson, « High dielectric constant gate oxides for metal oxide Si transistors », *Reports on Progress in Physics*, vol. 69, n° 2, p. 327-396, 2006.
- [73] V. L. Thanh, D. Bouchier, et G. Hincelin, « Low-temperature formation of Si(001) 2×1 surfaces from wet chemical cleaning in NH<sub>4</sub>F solution », *Journal of Applied Physics*, vol. 87, n° 8, p. 3700, 2000.
- [74] B. J. O'Sullivan et al., « Charge characterization in metal-gate/high-k layers: Effect of post-deposition annealing and gate electrode », *Applied Physics Letters*, vol. 91, n° 3, p. 033502, 2007.
- [75] D. J. Chadi, « Atomic and Electronic Structures of Reconstructed Si(100) Surfaces », *Physical Review Letters*, vol. 43, n° 1, p. 43, juill. 1979.
- [76] M. Inoue et K. Ueda, « Interaction between Kikuchi Lines and Surface Waves in RHEED Pattern of Si(001) Surface », *Japanese Journal of Applied Physics*, vol. 25, n° Part 1, No. 1, p. 165-166, janv. 1986.
- [77] G. Binnig, C. F. Quate, et C. Gerber, « Atomic Force Microscope », *Physical Review Letters*, vol. 56, n° 9, p. 930, mars 1986.
- [78] L. G. Parratt, « Surface Studies of Solids by Total Reflection of X-Rays », *Physical Review*, vol. 95, n° 2, p. 359, juill. 1954.
- [79] S. K. Sinha, E. B. Sirota, S. Garoff, et H. B. Stanley, « X-ray and neutron scattering from rough surfaces », *Physical Review B*, vol. 38, n° 4, p. 2297, 1988.
- [80] K. Siegbahn, « Electron Spectroscopy for Atoms, Molecules and Condensed Matter », *Nobel Lectures, Physics 1981-1990*, p. 63-92, déc. 1981.
- [81] B. V. Crist, *Basic components of a monochromatic XPS system*. 2009.
- [82] H. M. Liao, « Surface composition of AlN powders studied by x-ray photoelectron

- spectroscopy and bremsstrahlung-excited Auger electron spectroscopy », *Journal of Vacuum Science & Technology A: Vacuum, Surfaces, and Films*, vol. 11, p. 2681, sept. 1993.
- [83] R. P. Vasquez, « LaAlO<sub>3</sub>(100) by XPS », *Surface Science Spectra*, vol. 1, p. 361, déc. 1992.
- [84] C. S. Fadley, R. J. Baird, W. Siekhaus, T. Novakov, et S. Å. L. Bergström, « Surface analysis and angular distributions in x-ray photoelectron spectroscopy », *Journal of Electron Spectroscopy and Related Phenomena*, vol. 4, n° 2, p. 93-137, 1974.
- [85] B. L. Henke, « Ultrasoft-X-Ray Reflection, Refraction, and Production of Photoelectrons (100-1000-eV Region) », *Physical Review A*, vol. 6, n° 1, p. 94, juill. 1972.
- [86] N. Fairley, *CasaXPS Manual 2.3.15 Introduction to XPS and AES*. 2009.
- [87] E. Ruska, « The development of the electron microscope and of electron microscopy », *Nobel Lectures, Physics 1981-1990*, p. 355-380, déc. 1986.
- [88] D. B. Williams et C. B. Carter, « The Transmission Electron Microscope », in *Transmission Electron Microscopy*, Boston, MA: Springer US, 2009, p. 3-22.
- [89] Encyclopaedia Britannica Online, *Transmission Electron Microscope*.
- [90] G. Binnig et H. Rohrer, « Scanning tunneling microscopy », *IBM Journal of Research and Development - Scanning Tunneling Microscopy I*, vol. 30, n° 4, p. 355, 1986.
- [91] P. De Wolf, E. Brazel, et A. Erickson, « Electrical characterization of semiconductor materials and devices using scanning probe microscopy », *Materials Science in Semiconductor Processing*, vol. 4, n° 1-3, p. 71-76, févr. 2001.
- [92] A. Olbrich, B. Ebersberger, et C. Boit, « Conducting atomic force microscopy for nanoscale electrical characterization of thin SiO<sub>2</sub> », *Applied Physics Letters*, vol. 73, n° 21, p. 3114-3116, 1998.
- [93] W. Hourani, B. Gautier, L. Militaru, D. Albertini, et A. Descamps-Mandine, « Study of the physical and electrical degradation of thin oxide films by atomic force microscope », *Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures*, vol. 29, n° 1, p. 01AA06, 2011.
- [94] K. J. Yang et C. Hu, « MOS capacitance measurements for high-leakage thin dielectrics », *Electron Devices, IEEE Transactions on*, vol. 46, n° 7, p. 1500-1501, 1999.
- [95] C. Busseret et N. Baboux, « Ultra fast full quantum Capacitance and Current-Voltage calculations of MOS capacitors », *SISPAD Proceedings, IEEE*, 2006.
- [96] P. Palestri et al., « Comparison of Modeling Approaches for the Capacitance-Voltage and Current-Voltage Characteristics of Advanced Gate Stacks », *Electron Devices, IEEE Transactions on*, vol. 54, n° 1, p. 106 - 114, janv. 2006.
- [97] W. Li, « Characterization of High-k Gate Stacks in Metal-Oxide-Semiconductor Capacitors », North Carolina State University, 2001.
- [98] E. H. Nicollian et J. R. Brews, *MOS (Metal Oxide Semiconductor) Physics and Technology*, 1<sup>er</sup> éd. Wiley-Interscience, 1982.
- [99] H. R. Huff et D. C. Gilmer, *High Dielectric Constant Materials VLSI MOSFET Applications*, Springer., vol. 16, 30 vol. H.R. Huff and D.C. Gilmer, 2005.
- [100] B. Raeissi et al., « High-k-oxide/silicon interfaces characterized by capacitance frequency spectroscopy », *Solid-State Electronics*, vol. 52, n° 9, p. 1274-1279, sept. 2008.
- [101] X. B. Lu et al., « Field-effect transistors with LaAlO<sub>3</sub> and LaAlO<sub>x</sub>N<sub>y</sub> gate dielectrics deposited by laser molecular-beam epitaxy », *Applied Physics Letters*, vol. 85, n° 16, p. 3543-3545, oct. 2004.
- [102] L. Becerra et al., « Ultralow equivalent oxide thickness obtained for thin amorphous LaAlO<sub>3</sub> layers grown on Si(001) », *Applied Physics Letters*, vol. 91, n° 19, p. 192909-3, nov. 2007.
- [103] W. Xiang et al., « Characteristics of LaAlO<sub>3</sub>/Si(100) deposited under various oxygen

- pressures », *Journal of Applied Physics*, vol. 93, n° 1, p. 533, 2003.
- [104] S. Gaillard, Y. Rozier, C. Merckling, F. Ducroquet, M. Gendry, et G. Hollinger, « LaAlO<sub>3</sub> films prepared by MBE on LaAlO<sub>3</sub>(001) and Si(001) substrates », *Microelectronic Engineering*, vol. 80, p. 146-149, juin 2005.
- [105] T. Busani et R. A. B. Devine, « Molecular volume and electronic and vibrational polarizabilities for amorphous LaAlO<sub>3</sub> », *Journal of Applied Physics*, vol. 96, n° 11, p. 6642, 2004.
- [106] R. A. B. Devine, « Infrared and electrical properties of amorphous sputtered (La<sub>x</sub>Al<sub>1-x</sub>)<sub>2</sub>O<sub>3</sub> films », *Journal of Applied Physics*, vol. 93, n° 12, p. 9938, 2003.
- [107] K. Tse, D. Liu, K. Xiong, et J. Robertson, « Oxygen vacancies in high-k oxides », *Microelectronic Engineering*, vol. 84, n° 9-10, p. 2028-2031, sept. 2007.
- [108] F. Xie et al., « Contamination of Si surfaces in ultrahigh vacuum and formation of SiC islands », *Applied Surface Science*, vol. 181, n° 1-2, p. 139-144, sept. 2001.
- [109] L. F. Edge et al., « Suppression of subcutaneous oxidation during the deposition of amorphous lanthanum aluminate on silicon », *Applied Physics Letters*, vol. 84, n° 23, p. 4629, 2004.
- [110] X. B. Lu et al., « Oxygen pressure dependence of physical and electrical properties of LaAlO<sub>3</sub> gate dielectric », *Microelectronic Engineering*, vol. 77, n° 3-4, p. 399-404, avr. 2005.
- [111] X. B. Lu et al., « Thermal stability of LaAlO<sub>3</sub>/Si deposited by laser molecular-beam epitaxy », *Applied Physics Letters*, vol. 84, n° 14, p. 2620-2622, avr. 2004.
- [112] G. Niu et al., « Growth temperature dependence of epitaxial Gd<sub>2</sub>O<sub>3</sub> films on Si(111) », *Microelectronic Engineering*, vol. 86, p. 1700-1702, juill. 2009.
- [113] W. F. Xiang, Y. Z. Liu, H. B. Lu, L. Yan, M. He, et Z. H. Chen, « Interfacial control of LaAlO<sub>3</sub> films deposited on Si (100) using a thin La-Al-Si-O silicate film as the barrier layer », *Thin Solid Films*, vol. 515, n° 4, p. 2722-2725, déc. 2006.
- [114] Q.-Y. Shao et al., « Interfacial structure and electrical properties of LaAlO<sub>3</sub> gate dielectric films on Si by metalorganic chemical vapor deposition », *Applied Physics A*, vol. 81, n° 6, p. 1181-1185, déc. 2004.
- [115] A. Besmehn, A. Scholl, E. Rije, et U. Breuer, « Surface characterisation and interface studies of high-k materials by XPS and TOF-SIMS », *Applied Surface Science*, vol. 252, n° 1, p. 172-176, sept. 2005.
- [116] S. J. Jo, J. S. Ha, N. K. Park, D. K. Kang, et B.-H. Kim, « 5 nm thick lanthanum oxide thin films grown on Si(100) by atomic layer deposition: The effect of post-annealing on the electrical properties », *Thin Solid Films*, vol. 513, n° 1-2, p. 253-257, août 2006.
- [117] X. B. Lu et al., « Interfacial structures of LaAlO<sub>3</sub> films on Si(100) substrates », *Applied Physics A: Materials Science & Processing*, vol. 78, p. 921-923, mars 2004.
- [118] V. Edon, M. C. Hugon, B. Agius, C. Cohen, C. Cardinaud, et C. Eypert, « Structural and electrical properties of the interfacial layer in sputter deposited LaAlO<sub>3</sub>/Si thin films », *Thin Solid Films*, vol. 515, n° 20-21, p. 7782-7789, juill. 2007.
- [119] C.-M. Pradier, C. Hinnen, K. Jansson, L. Dahl, M. Nygren, et A. Flodstrom, « Structural and surface characterization of perovskite-type oxides; influence of A and B substitutions upon oxygen binding energy », *Journal of Materials Science*, vol. 33, n° 12, p. 3187-3191, juin 1998.
- [120] H. Mortada, M. Derivaz, D. Dentel, et J.-L. Bischoff, « Structural investigation of the LaAlO<sub>3</sub>(110) surface », *Thin Solid Films*, vol. 517, n° 1, p. 441-443, nov. 2008.
- [121] X. Zhao, Q. Yang, et J. Cui, « XPS study of surface absorbed oxygen of ABO<sub>3</sub> mixed oxides », *Journal of Rare Earths*, vol. 26, n° 4, p. 511-514, août 2008.
- [122] J.-H. Kim, V. A. Ignatova, et M. Weisheit, « Annealing effect on physical and

- electrical characteristics of thin HfO<sub>2</sub>, HfSi<sub>x</sub>O<sub>y</sub> and HfO<sub>y</sub>N<sub>z</sub> films on Si », *Microelectronic Engineering*, vol. 86, n<sup>o</sup>. 3, p. 357-360, mars 2009.
- [123] V. Edon et al., « Effects of sputter deposition parameters and post-deposition annealing on the electrical characteristics of LaAlO<sub>3</sub> dielectric films on Si », *Applied Physics A: Materials Science & Processing*, vol. 83, n<sup>o</sup>. 2, p. 289-293, mai 2006.
- [124] L. Miotti et al., « Effects of post-deposition annealing in O<sub>2</sub> on the electrical characteristics of LaAlO<sub>3</sub> films on Si », *Applied Physics Letters*, vol. 87, n<sup>o</sup>. 2, p. 022901-3, juill. 2005.
- [125] B.-E. Park et H. Ishiwara, « Formation of LaAlO<sub>3</sub> films on Si(100) substrates using molecular beam deposition », *Applied Physics Letters*, vol. 82, n<sup>o</sup>. 8, p. 1197-1199, févr. 2003.
- [126] X.-bing Lu et al., « Structure and dielectric properties of amorphous LaAlO<sub>3</sub> and LaAlO<sub>x</sub>N<sub>y</sub> films as alternative gate dielectric materials », *Journal of Applied Physics*, vol. 94, p. 1229, 2003.
- [127] M. Suzuki, T. Yamaguchi, N. Fukushima, et M. Koyama, « LaAlO<sub>3</sub> gate dielectric with ultrathin equivalent oxide thickness and ultralow leakage current directly deposited on Si substrate », *Journal of Applied Physics*, vol. 103, n<sup>o</sup>. 3, p. 034118-5, févr. 2008.
- [128] B. S. Lim, A. Rahtu, P. de Rouffignac, et R. G. Gordon, « Atomic layer deposition of lanthanum aluminum oxide nano-laminates for electrical applications », *Applied Physics Letters*, vol. 84, p. 3957, 2004.
- [129] R. Clausius, *Abhandlungen über die mechanische Wärmetheorie. Band 2 / von R. Clausius*. F. Vieweg und Sohn (Braunschweig), 1864.
- [130] O. F. Mossotti, *Discussione analitica sull'influenza che l'azione di un mezzo dielettrico ha sulla distribuzione dell'elettricità alla superficie di più corpi elettrici disseminati in esso*, vol. 24. 1850.
- [131] W. F. Xiang et al., « N-Doped LaAlO<sub>3</sub>/Si(100) Films with High-k, Low-Leakage Current and Good Thermal Stability », *Chinese Physics Letters*, vol. 22, n<sup>o</sup>. 1, p. 182-184, 2005.



---

## LISTE DES COMMUNICATIONS

---

### PUBLICATIONS DANS REVUES ET PROCEEDINGS

- S. Pelloquin, G. Saint-Girons, G. Grenet, N. Baboux, P. Regreny, D. Albertini, C. Plossu, G. Hollinger, "*LaAlO<sub>3</sub>/Si capacitors: comparison of different Molecular Beam Deposition preparation processes and impact on electrical properties*" Journal of Vacuum Science and Technologies (en préparation)
- S. Pelloquin, L. Becerra, G. Saint-Girons, C. Plossu, N. Baboux, D. Albertini, G. Grenet, G. Hollinger, "*Molecular beam deposition of LaAlO<sub>3</sub> on silicon for sub-22 nm CMOS technological nodes: towards a perfect control of the oxide/silicon heterointerface*" Microelectronics Engineering 86, 7-9, pp. 1686-1688 (08/2009)

### PRÉSENTATIONS ET POSTERS

- S. Pelloquin, L. Becerra, G. Saint-Girons, C. Plossu, N. Baboux, D. Albertini, G. Grenet, G. Hollinger, "*Dépôt par Jet Moléculaire de LaAlO<sub>3</sub> sur silicium pour les nœuds technologiques CMOS 22 nm : vers un contrôle parfait de l'hétéro-interface oxyde/silicium*", JNRDM 2010, Montpellier, poster, (06/2010)
- S. Pelloquin, G. Saint-Girons, G. Grenet, N. Baboux, P. Regreny, D. Albertini, C. Plossu and G. Hollinger, "*LaAlO<sub>3</sub>/Si capacitors : Comparison of different Molecular Beam Deposition preparation processes and impact on electrical properties*" MRS Spring Meetings, San Francisco, Symposium I, **Contribution Orale**, (04/2010)
- S. Pelloquin, L. Becerra, G. Saint-Girons, C. Plossu, N. Baboux, D. Albertini, G. Grenet, G. Hollinger, "*Molecular beam deposition of LaAlO<sub>3</sub> on silicon for sub-22 nm CMOS technological nodes: towards a perfect control of the oxide/silicon heterointerface*", INFOS 2009, Cambridge, poster, (06/2009)



# **Amorphous LaAlO<sub>3</sub> deposited by MBE on silicium as alternative high-κ gate in CMOS transistors**

## ***Abstract***

Since MOS Field Effect Transistor invention in the sixties, the exploitation of this fundamental component allowed an exponential evolution in the microelectronic field, in an unrestrained race towards miniaturization of CMOS electronic devices. In this context, the introduction of "high-κ" oxides (notably HfO<sub>2</sub>) allowed to cross the sub-nanometric scale of EOT (Equivalent Oxide Thickness) for the gate oxide. In order to push further the scaling limits for sub-22nm technological nodes, the potential of materials alternative to HfO<sub>2</sub>. Considered high-κ gate oxides must, among other conditions, achieve EOT values as low as 5 Å, and be thermally stable during post-deposition annealing.

The motivation of this thesis was to explore the potential of amorphous LaAlO<sub>3</sub> deposited on silicium by the mean of Molecular Beam Epitaxy combining studies on physico-chemical and electrical properties of this system.

The work has been first to define elaboration procedures of robust and reproducible thin films (≈4 nm) on Si in order to make electrical measurements reliable, then optimize electrical quality of heterostructures by adjusting deposition parameters based on correlations between electrical results and physico-chemical properties (density, stoichiometry, chemical environment...) and finally to validate an integration procedure of this material in MOSFET realization.

Stability and reproducibility of the measures have been obtained thanks to the adapted preparation of the substrate surface and to the introduction of atomic oxygen during LaAlO<sub>3</sub> deposition, allowing homogenization of the layer and leakage currents reduction. After optimization of the deposition parameters, best structures have EOTs of 8-9Å, a dielectric constant of 16 and leakage currents of about 10<sup>-2</sup>A/cm<sup>2</sup>. Precise physico-chemical characterizations of the layers by XPS revealed composition inhomogeneities that could explain that the measured κ is lower than values for crystalline LaAlO<sub>3</sub> (20-25). Although LAO/Si interfaces were free from any interfacial layer after the deposition and LaAlO<sub>3</sub> should be thermodynamically stable against silicium, amorphous LAO/Si has been revealed unstable for post-deposition annealings at temperatures above 600°C.

A procedure to realize MOSFET with released dimensions has been proposed and experimented to test high-κ easily. First steps of this process have been validated for LaAlO<sub>3</sub>.

## ***Keywords***

High-κ oxides, LaAlO<sub>3</sub>, Molecular Beam Epitaxy/Deposition (MBE/MBD), amorphous, electrical properties, EOT, MOS capacitance, procedure optimization, atomic oxygen, surface preparation, MOSFET, RHEED, XRR, XPS, AFM, TEM.

**NOM :** PELLOQUIN

**DATE de SOUTENANCE :** 09/12/2011

Prénoms : Sylvain

**TITRE :**

**LaAlO<sub>3</sub> amorphe déposé par Évaporation par Jets Moléculaires sur silicium comme alternative pour la grille high- $\kappa$  des transistors CMOS**

**NATURE :** Doctorat

Numéro d'ordre : 2011-ISAL-0005

**École Doctorale :** EEA

**Spécialité :** Micro et nanotechnologies (Dispositifs de l'Électronique Intégrée)

**RESUME :**

Depuis l'invention du transistor MOS à effet de champ dans les années 60, l'exploitation de cette brique élémentaire a permis une évolution exponentielle du domaine de la microélectronique, avec une course effrénée vers la miniaturisation des dispositifs électroniques CMOS. Dans ce contexte, l'introduction des oxydes "high- $\kappa$ " (notamment HfO<sub>2</sub>) a permis de franchir la barrière sub-nanométrique de l'EOT (Equivalent Oxide Thickness) pour l'oxyde de grille. Afin de repousser encore plus les limites de réduction des dimensions pour les nœuds technologiques sub-22nm, il y a toujours un fort intérêt à explorer les potentialités des filières alternatives à HfO<sub>2</sub>. Les oxydes de grille high- $\kappa$  considérés devraient, entre autres conditions, pouvoir permettre d'atteindre des valeurs d'EOT aussi faibles que 5 Å et être thermiquement stables lors de recuits post-dépôt.

L'objectif de cette thèse, a été d'explorer le potentiel de l'oxyde LaAlO<sub>3</sub> amorphe déposé sur silicium par des techniques d'Épitaxie par Jets Moléculaires, en combinant des études sur les propriétés physico-chimiques et électriques de ce système.

Le travail de thèse a d'abord consisté à définir des procédures d'élaboration sur Si de couches très minces ( $\approx 4$  nm), robustes et reproductibles, afin de fiabiliser les mesures électriques, puis à optimiser la qualité électrique des hétérostructures en ajustant les paramètres de dépôt à partir de corrélations entre résultats électriques et propriétés physico-chimiques (densité, stœchiométrie, environnement chimique...) et enfin à valider un procédé d'intégration du matériau dans la réalisation de MOSFET.

La stabilité et la reproductibilité des mesures ont été obtenues grâce à une préparation de surface du substrat adaptée et grâce à l'introduction d'oxygène atomique pendant le dépôt de LaAlO<sub>3</sub>, permettant ainsi une homogénéisation des couches et une réduction des courants de fuite. Après optimisation des paramètres de dépôt, les meilleures structures présentent des EOTs de 8-9Å, une constante diélectrique de 16 et des courants de fuite de l'ordre de 10<sup>-2</sup>A/cm<sup>2</sup>. Les caractérisations physico-chimiques fines des couches par XPS ont révélé des inhomogénéités de composition qui peuvent expliquer que le  $\kappa$  mesuré soit inférieur aux valeurs de LaAlO<sub>3</sub> cristallin (20-25). Bien que les interfaces LAO/Si soient abruptes après le dépôt et que LaAlO<sub>3</sub> soit thermodynamiquement stable vis-à-vis du silicium, le système LAO amorphe /Si s'est révélé instable pour des recuits post-dépôt effectués à des températures supérieures à 600°C.

Un procédé de fabrication de MOSFET aux dimensions relâchées a été défini pour tester les filières high k. Les premières étapes du procédé ont été validées pour LaAlO<sub>3</sub>.

**Mots Clés :** Oxydes high- $\kappa$ , LaAlO<sub>3</sub>, épitaxie par jets moléculaires (EJM), amorphe, propriétés électriques, EOT, capacité MOS, optimisation de procédé, oxygène atomique, préparation de surface, MOSFET, RHEED, XRR, XPS, AFM, TEM.

**Laboratoire (s) de recherche :** Institut des Nanotechnologies de Lyon

**Directeur de thèse :** M. Guy HOLLINGER et Mme Carole PLOSSU

**Président de jury :** M. Bernard CHENEVIER

**Composition du jury :**

M. Christophe VALÉE (rapporteur)  
M. Gilles REIMBOLD (rapporteur)  
M. Mickaël GROS-JEAN (examinateur)  
M. Guillaume SAINT-GIRONS (invité)  
M. Nicolas BABOUX (invité)  
M. Clément MERCKLING (invité)