



HAL
open science

Caractérisation Fonctionnelle de Composants en Carbure de Silicium

Martin Coyaud

► **To cite this version:**

Martin Coyaud. Caractérisation Fonctionnelle de Composants en Carbure de Silicium. Sciences de l'ingénieur [physics]. Université Joseph-Fourier - Grenoble I, 2002. Français. NNT : . tel-00477631

HAL Id: tel-00477631

<https://theses.hal.science/tel-00477631>

Submitted on 29 Apr 2010

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITE JOSEPH FOURIER

N° attribué par la bibliothèque

/ / / / / / / / / / / / / / / /

THESE

pour obtenir le grade de

DOCTEUR DE L'UJF

Spécialité : Génie Electrique.

préparée au Laboratoire d'Electrotechnique de Grenoble
dans le cadre de l'Ecole Doctorale UJF-INPG « Electronique, Electrotechnique, Automatique,
Télécommunications, Signal »

présentée et soutenue publiquement

par

Martin COYAUD

Le 27 juin 2002

Titre :

Caractérisation Fonctionnelle de Composants en Carbure de Silicium

Directeur de thèse : Jean-Paul FERRIEUX

JURY

M. R. PERRET,
M. J.-P. CHANTE,
M. F. FOREST,
M. J.-P. FERRIEUX,
M. T. BILLON,
M. B. RIVET,

Président
Rapporteur
Rapporteur
Directeur de thèse
Examineur
Examineur

INDEX

Page 100

Page 101

Page 102

Page 103

Page 104

Page 105

Page 106

Page 107

Page 108

Page 109

Page 110

Page 111

Page 112

Merci

Sans doute le chapitre le plus dur à écrire, et dont je ne me suis pas méfié.

Qui, croisé(e) durant ces années, n'a pas apporté sa pierre, contribué à sa façon, par sa présence (ou sa discrétion), à m'aider dans ce travail ? Si tu t'attends à trouver ton nom dans une liste belle comme un Monument aux Morts de village, passe ton chemin. Je ne prendrais pas le risque d'en dresser une...

Je remercie les passionnés, les enthousiastes que j'ai croisés au cours de cette thèse. Et si ta contribution t'est peut-être parue insignifiante en son temps, sache qu'elle m'a apporté une aide précieuse, et permis d'avancer sur le papier comme dans la vie. Tu as mes sincères remerciements. J'ai des noms.

Merci à celles et ceux qui m'ont supporté au quotidien, à mes proches toujours trop loin. Vous citer est une maigre compensation. Alors je ne peux que vous dire que je vous aime. Merci.

à Estelle, et Louise

Cette thèse s'est déroulée au Laboratoire d'Electrotechnique de Grenoble d'octobre 1999 à juin 2002, dans le cadre de la convention STSI entre le Ministère de l'Education Nationale, de la Recherche et de la Technologie et la société STMicroelectronics de Tours (37). Je tiens à en remercier les principaux acteurs, en particulier :

- MM. Emmanuel COLLARD, André LHORTE, Jean-Baptiste QUOIRIN et Bertrand RIVET de la société STMicroelectronics;
- MM. Jean-Paul FERRIEUX, Robert PERRET et Jean-Pierre ROGNON du L.E.G.
- Les membres du groupement *Alternative SiC*, largement moteur dans ce travail de recherche.

Table des matières

Table des matières	3
Introduction	5
1. Contexte de la recherche	7
1.1. Caractéristiques du SiC.....	9
1.1.1. Applications hautes températures	10
1.1.2. Applications de puissance.....	10
1.1.3. Applications radiofréquences	11
1.1.4. Applications optoélectroniques.....	11
1.1.5. Inertie Chimique	11
1.1.6. MicroElectroMechanical Systems (MEMS)	12
1.2. Structure cristalline	12
1.3. Synthèse du matériau – Défauts	13
2. Rappels de la physique du semiconducteur appliqués à la diode Schottky SiC.....	17
2.1. Description du composant.....	17
2.2. Jonction Schottky	18
2.2.1. Cas de la polarisation directe ($V_{AK}>0$).....	20
2.2.2. Cas de la polarisation inverse ($V_{AK}<0$)	22
2.2.3. Jonction Schottky non idéale – Spécificité d'une Schottky sur SiC	24
2.3. Tenue en tension – substrat.....	31
2.3.1. Dopage et zone de tenue en tension d'espace	32
2.3.2. Zone de tenue en tension réelle.....	37
2.3.3. Mobilité dans le carbure de Silicium.....	38
2.4. Périphérie du composant	44
2.4.1. Périphéries planar	44
2.4.2. Périphérie MESA.....	45
3. Caractérisation des diodes Schottky prototypes	46
3.1. Caractéristique directe	47
3.1.1. Diodes Schottky SiC	47
3.1.2. Comportement en température	49
3.1.3. Comparaison avec l'état de l'art de la filière bipolaire en Silicium	50
3.2. Caractéristique inverse.....	52
3.3. Caractérisation dynamique des diodes	55
3.3.1. Présentation de la cellule de commutation de référence.....	55
3.3.2. Modélisation analytique de la cellule de commutation	60
3.4. Modélisation numérique de la cellule de commutation.....	68
3.4.1. Etat de l'art et solution retenue.....	68
3.4.2. Description des composants	70

3.4.3. Simulation de la cellule de commutation	81
3.5. Comparaison des performances du SiC dans la cellule de commutation avec l'état de l'art du Silicium	82
3.5.1. Comportement des diodes bipolaires en commutation	82
3.5.2. Impact de la diode sur le rendement de la cellule de commutation	85
4. Etude électrothermique de la diode Schottky SiC-4H	88
4.1. Etude théorique en régime de conduction	89
4.1.1. Description du composant – définition de la source de dissipation	89
4.1.2. Comportement en température du composant – associations	90
4.1.3. Résultats de simulation	101
4.1.4. Validation expérimentale du modèle thermique	103
4.2. Domaine d'utilisation des diodes Schottky SiC – limites	104
4.2.1. Simulations électrothermiques suivant le refroidissement	104
4.2.2. La diode Schottky SiC comme composant haute température	109
4.2.3. Amélioration de la résistance thermique de la diode	110
5. Application de la diode SiC dans un convertisseur	112
5.1. Présentation du convertisseur PFC – enjeux	112
5.2. Fonctionnement du convertisseur – loi de commande	114
5.3. Contraintes normatives	115
5.4. Impact d'une diode Schottky SiC dans un convertisseur PFC «Si»	117
5.4.1. Contraintes sur les semiconducteurs - Optimisation	118
5.4.2. Comparaison des performances Bipolaire Si / Schottky SiC	120
5.4.3. Modification des composants de la cellule de commutation du PFC	123
5.5. Vers un dimensionnement global du convertisseur autour du SiC	125
5.5.1. Dimensionnement théorique du convertisseur	126
5.5.2. Filtrage et contrainte de CEM	128
5.6. Conclusion sur l'utilisation du SiC dans le PFC <i>Boost</i>	134
Conclusion	135
Annexe I. Datasheet MOS9NB50	138
Annexe II. Commutations diode-MOS : simulations et mesures	141
Annexe III. Etude thermique 1D d'une Schottky SiC simplifiée	145
Annexe IV. Résolution d'un système thermique non-linéaire	146
Annexe V. Algorithme de résolution du champ de température	148
Annexe VI. Forme théorique du courant absorbé par un PFC avant filtrage d'entrée	149
Bibliographie	151

Introduction

Les composants semiconducteurs sont aujourd'hui au cœur des convertisseurs et alimentations de puissance. Toujours plus complexes, les qualités qu'on exige d'eux sont à la limite des performances physiques de leurs constituants et des possibilités techniques d'un environnement industriel particulièrement dynamique et concurrentiel. Dans ce contexte, les solutions alternatives telles que l'arrivée à maturité d'un nouveau matériau repoussant les limites actuelles du Silicium suscitent un engouement à la mesure des enjeux de cette industrie. Par les propriétés intrinsèques du matériau mais aussi par le haut degré de maîtrise de la "filiale Silicium" (voisine à bien des égards), la "filiale Carbure de Silicium" est à même de repousser les limites du Silicium qui depuis 50 ans règne quasiment seul dans l'industrie du semiconducteur de puissance.

L'activité de recherche internationale menée autour de ce candidat susceptible de détrôner le Silicium a fait naître de nombreux prototypes de composants aux performances souvent très supérieures. Mais si l'architecture des composants en SiC ressemble aujourd'hui à celle des composants traditionnels en Silicium, les propriétés du SiC et les processus technologiques tels que la synthèse et la mise en œuvre du composant induisent des différences structurelles et fonctionnelles sensibles.

Une illustration des caractéristiques du Carbure de Silicium et un aperçu de l'état de maturité de la filière sont tout d'abord menés dans un court chapitre d'introduction. C'est un regard d'électronicien de puissance avant tout utilisateur de composants qui guide cette analyse, afin de déterminer le champ d'application du SiC et les possibilités que présente la maîtrise du matériau.

Des prototypes de diodes Schottky en SiC réalisés dans le cadre d'une collaboration entre la société *STMicroelectronics* et le *Laboratoire d'Electronique, de Technologie de l'Information (Léti)* du CEA ont été fournis au LEG. Afin de comprendre les mécanismes responsables du comportement électrique et électrothermique de ces diodes, ce travail de thèse s'appuie sur une seconde partie consacrée aux éléments de physique du semiconducteur nécessaires à la compréhension des propriétés de ces diodes. Son objectif principal est de résumer les nombreux travaux théoriques rencontrés dans la littérature, et de traduire pour le Carbure de Silicium des notions et ordres de grandeur du Silicium.

Les éléments théoriques gouvernant les principaux phénomènes étant connus, la caractérisation fonctionnelle proprement dite des diodes est proposée dans la troisième partie. Celle-ci s'articule autour de la caractérisation statique d'une part, décrivant l'état passant et

l'état bloqué des composants, et dynamique d'autre part, au sein de la cellule de commutation constituant une brique élémentaire de la plupart des convertisseurs de puissance. Ces deux étapes sont intimement liées à la description physique de la diode menée précédemment, et servent de base à une modélisation fine d'une cellule de commutation hybride, c'est-à-dire constituée d'une diode Schottky SiC et d'un transistor en Silicium. L'interprétation des phénomènes intervenant lors de la commutation y est mise à l'épreuve, dans un environnement de simulation dédié. A partir de ces simulations de la cellule de commutation, une réflexion quantitative est menée afin d'optimiser le comportement électrique et thermique des semiconducteurs.

Indissociables des propriétés électriques d'un semiconducteur de puissance, les propriétés thermiques et électrothermiques des diodes Schottky SiC font l'objet de la quatrième partie de ce travail. Le carbure de Silicium, grâce à ses propriétés physiques, est pressenti comme un matériau dédié aux hautes températures : aussi un outil de simulation complet a été développé et mis en œuvre pour apporter une évaluation précise du comportement électrothermique des diodes Schottky SiC. Basée sur une simulation en volume du semiconducteur et de son environnement thermique, cette étude permet de déterminer l'aire de fonctionnement rationnel des Schottky SiC en terme de densité de courant ou de température de jonction.

A l'issue de ces quatre parties décrivant le composant sous divers aspects, nous sommes à même de le faire fonctionner de façon optimale dans un convertisseur réel. L'objet de la cinquième et dernière partie est d'évaluer les performances de la diode Schottky SiC non seulement sous l'angle thermique et CEM, mais plus largement en terme de simplification du convertisseur grâce au déplacement du point de fonctionnement de la cellule de commutation qu'elles permettent. Le convertisseur choisi pour analyser l'impact de cette technologie est un redresseur *Boost* à absorption sinusoïdale de courant, largement répandu dans les alimentations secteur et constituant ainsi un marché cible intéressant pour une technologie comme les diodes Schottky SiC.

1. Contexte de la recherche

Le carbure de silicium est un matériau ancien, dont les propriétés semiconductrices furent découvertes en 1907 par H. Round, faisant du SiC le premier semiconducteur identifié comme tel. La synthèse du matériau présente cependant des difficultés notoires : en particulier, la température mise en jeu lors de la synthèse est très élevée, le nombre de polytypes important (près de 200) et leurs conditions d'obtention très sensibles aux conditions de température et de pression. La méthode de synthèse « Lely » (J. A. Lely, Allemagne, 1955), basée sur la condensation de SiC, permet de réaliser les premiers échantillons très purs de SiC monocristallin. Cette méthode relança dans le sillage des travaux sur le Silicium les études sur le SiC, dont on connaissait les propriétés physiques semiconductrices, supérieures à celles du Silicium. Les études des performances du SiC démarrèrent alors parallèlement aux Etats-Unis et en URSS. En 1990, la start-up américaine *CREE Research* fondée trois ans plus tôt, fut à même de proposer des substrats de qualité acceptable pour réaliser des prototypes en SiC à partir d'une méthode proche de celle développée par Lely en 1955. Les premières applications grand public du SiC furent les LEDs bleues, en 1990, supplantées plus tard par les LEDs bleues (In)GaN (1996). L'Europe (Suède, Allemagne et France) et le Japon ont depuis atteint un régime préindustriel en synthèse du matériau.

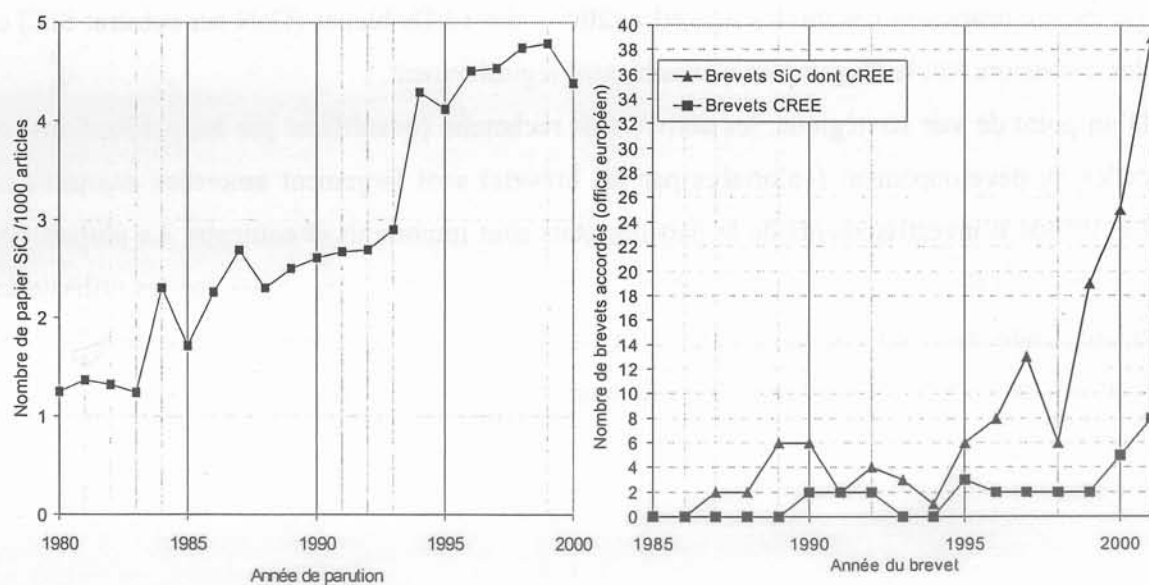


fig. 1 A gauche : Volume des publications (dans « *Journal of Applied Physics* » et « *IEEE Transactions* ») concernant la physique ou des dispositifs en SiC. A droite : volume des brevets SiC déposés en Europe.

Depuis quelques années, l'effort de la recherche porte principalement sur les composants de puissance et RF, pour lesquels la filière classique du Silicium montre des limites intrinsèques au matériau, particulièrement dans le domaine des températures élevées. Plusieurs programmes de recherche (publics et/ou privés) sont lancés depuis le début des années 90 en Europe et dans le monde. Le nombre de publications scientifiques, qui est un indicateur de l'activité du domaine de recherche, augmente rapidement depuis quelques années. On représente (fig. 1) le nombre de publications concernant le SiC de deux revues importantes des domaines de l'électronique et électronique de puissance. La tendance est marquée de la même façon en ce qui concerne des revues plus spécialisées (*IEEE Transactions on Electron Devices par ex.*), où le SiC représente plus de 5% des papiers depuis quelques années, ainsi que dans les bases de données scientifiques (INSPEC par exemple).

Le nombre de brevets quant à lui est révélateur des progrès techniques. Ces brevets représentent dans la plupart des cas des améliorations dans la synthèse du matériau, les étapes technologiques ou le design des composants en SiC. Ce sont les premières briques technologiques indispensables à la réalisation d'une filière de production de composants en SiC. Certains acteurs maîtrisent suffisamment une filière pour proposer des composants en SiC : C'est le cas de l'allemand *Infineon (SIEMENS)*, qui échantillonne des diodes Schottky depuis 1999 et les distribue depuis 2001, ou des américains *CREE* et *MICROSEMI* entre autres, qui proposent des diodes Schottky (2001), des LEDs bleues (GaN sur substrat SiC) et des transistors RF, leurs gammes s'enrichissant régulièrement.

D'un point de vue stratégique, les activités de recherche (quantifiées par les publications) et celles de développement (valorisées par les brevets) sont largement amorcées aujourd'hui. Les efforts d'investissements de la part des états sont importants et soutenus. La plupart des acteurs de la R&D du semiconducteur (industriels et universitaires), ainsi que les utilisateurs finaux (industriels du convertisseur, de la traction électrique, militaires) travaillent sur les applications du SiC et sont demandeurs de composants et de démonstrateurs.

1.1. Caractéristiques du SiC

Paradoxalement, cette partie devrait prendre place à la fin du travail, après avoir acquis une bonne connaissance des potentialités des composants SiC. Néanmoins, on peut déjà déterminer des champs d'investigation qui permettent de positionner cette nouvelle technologie dans le marché existant ou dans des domaines nouveaux. Les propriétés intrinsèques de différents matériaux sont comparées dans le tab. 1.

	Si	AsGa	SiC-4H	SiC-6H	GaN	C \diamond	Unité
Gap à 300K ¹	1,12	1,43	3,26	2,86	3,39	5,45	eV
Vitesse de saturation ¹	1	1	2	2	2,5	2,7	$\times 10^7$ cm/s
Champ de claquage ¹	0,3	0,4	2	2,5	3,3	5,6	$\times 10^6$ V/cm
Mobilité électron ¹	1350	8500	1000-650	400-50	1000	2200	cm ² /V.s
Mobilité trou ¹	450	400	115	100	50	1600	cm ² /V.s
Cond ¹ thermique ¹	154	50	400	490	150	2000	W/m.K
Constante diél. Rel. ¹	12	12,8	10	9,7	≈ 10	5,57	-
N _i à 300K ^{2,3}	1,5.10 ¹⁰	2,1.10 ⁶	5.10⁻⁹	$\approx 10^{-5}$	1,3.10 ⁻⁸	10 ⁻²⁷	cm ⁻³
Masse eff. électron ^{1,3}	1,06	0,067	0,29// 0,42 \perp	0,42// 2 \perp	0,2	-	m _e
Masse eff. trou ^{1,3}	0,59	0,64	≈ 1	≈ 1	0,3	-	m _e
Travail de sortie ϕ ¹	4,01	4,07	4,2	4,2	$\approx 4,1$	-0,7	eV

tab. 1 : propriétés remarquables de certains matériaux semiconducteurs

Le SiC, présenté ici sous deux formes (polytypes 4H et 6H) parmi les nombreuses possibles, appartient à la famille des semiconducteurs à grand gap. Si les deux premiers semiconducteurs présentés dans le tableau (Si et Arséniure de Gallium) sont fréquemment employés, les semiconducteurs à grand gap font l'objet d'une synthèse souvent difficile, mais présentent par rapport au Silicium des performances remarquables. Les domaines d'application envisageables avec le Carbure de Silicium sont étudiés dans la suite.

¹ Physique des semi-conducteurs et des composants électroniques, Henri MATHIEU, 5e éd., Masson, 2001.

² Design of dual use, high efficiency, 4H-SiC schottky and MPS diodes, SEVERT, C.; AGARWAL, A.; SINGH, R.; RYU, S.-H.; PALMOUR, J.W. Energy Conversion Engineering Conference and Exhibit, 2000. (IECEC) 35th Intersociety, Volume: 1, 2000 Page(s): 180-184

³ Properties of Advanced Semiconductor Materials: GaN, AlN, InN, BN, and SiC M. E. LEVINSHTEIN, S. L. RUMYANTSEV, and M. S. SHUR, John Wiley and Sons, ISBN 0-471-35827-4, New York (2001)

1.1.1. Applications hautes températures

Ce champ d'application couvre non seulement le cas des composants utilisés dans un environnement hautes températures, mais aussi les composants de puissance ou ceux dont le refroidissement pose problème. Le gap et la très faible densité de porteurs intrinsèques (N_i , cf. tab. 1) font que le SiC conserve des propriétés semiconductrices « normales » à très haute température, jusque vers 1000K environ. En effet, la densité de porteurs intrinsèques varie exponentiellement avec le ratio gap/température, le dopage intentionnel du matériau reste prépondérant devant la génération thermique de porteurs jusqu'à des températures élevées.

Cependant, il faut tenir compte de certains phénomènes qui pénalisent le composant à haute température, en particulier la mobilité des porteurs et la conductivité thermique diminuent avec la température, pénalisant ainsi les performances électriques et thermiques du composant. On pourra arriver dans certaines conditions à la destruction du composant par emballement thermique. L'étude de ce phénomène est développée chapitre 4.

1.1.2. Applications de puissance

En plus du fonctionnement à haute température envisageable avec le SiC, une très bonne conductivité thermique (de l'ordre de celle du cuivre à 300K) permet d'évacuer efficacement l'énergie dissipée lors du fonctionnement du composant, par simple conduction dans le matériau. Cet atout est particulièrement intéressant dans le cas des composants de puissance.

D'autre part, le champ de claquage du SiC est 10 fois supérieur à celui du Silicium. Cela signifie que dans un composant de puissance réalisé en SiC, les zones destinées à tenir la tension peuvent être 10 fois plus minces et 10 fois plus dopées, c'est-à-dire 100 fois moins résistantes à l'état passant [BHA-1]. Cette propriété sera développée dans la suite (fig. 16). Le champ d'application des composants à conduction majoritaires (MOSFET, diodes Schottky par ex.) peut ainsi être très largement étendu au domaine des fortes tensions et des forts courants.

En Silicium, ce type de composant est limité par le compromis surface/tenue en tension/état passant, qui le réserve aux basses tensions (<1000V pour les MOSFET, <200V pour les diodes Schottky). En SiC, des composants de plusieurs kV ont été réalisés et ont démontré la faisabilité de telles structures.

L'impact de ce fort champ de claquage se répercute aussi sur les performances en commutation de ces mêmes composants majoritaires. Le SiC qui permet de réduire les surfaces de semiconducteur mises en œuvre permet aussi de limiter les pertes en commutation. Par la diminution des résistances séries, des composants SiC plus petits, avec

des densités de courant de l'ordre de 20 fois celles du composant équivalent sur Silicium, peuvent être réalisés [BHA-1]. Ces composants ayant de très faibles pertes en commutation peuvent fonctionner à haute fréquence, ce qui permet de diminuer la taille des composants passifs (condensateurs, inductances, transformateurs par ex.) d'un convertisseur.

1.1.3. Applications radiofréquences

Bien que ne faisant pas partie du champ d'application visé dans ce travail, les avantages en terme de comportement thermique et de champ de claquage sont intéressants dans ce domaine aussi. La vitesse limite des porteurs est un intérêt supplémentaire par rapport au Silicium dans le cas du SiC, et beaucoup de démonstrateurs ont été réalisés. Cependant la mobilité un peu faible est pénalisante, d'autant plus qu'elle s'accompagne d'un auto-échauffement des dispositifs [ROY-1].

1.1.4. Applications optoélectroniques

Compte tenu du gap important du semiconducteur, le SiC permet de réaliser des composants optoélectroniques dans le vert profond, le bleu et l'ultraviolet, à la limite du spectre visible. Cette gamme de longueur d'ondes a longtemps fait défaut à l'industrie de l'électronique et des affichages, interdisant la création d'écrans couleur plats.

Cependant, à cause du gap indirect du SiC, les LEDs présentent des faibles rendements lumineux (quelques %), et une brillance assez faible. Le SiC est aujourd'hui plutôt utilisé comme substrat pour les dépôts de couches beaucoup plus efficaces (InGaN pour le vert et le bleu, GaN/YAG pour le blanc)⁴, ses performances thermiques et son relatif accord de maille cristallographique avec GaN étant alors des atouts notoires. Ces propriétés sont mises à profit dans la réalisation de diodes Laser bleues en GaN sur SiC.

1.1.5. Inertie Chimique

Le carbure de Silicium présente une importante résistance chimique aux acides forts, bases, oxydants et organiques chlorés. Il est totalement étanche (pas d'imprégnation), non contaminant (pour les applications qui nécessitent un haut degré de pureté). Il peut donc être utilisé comme substrat de réaction chimique, ou dans les biopuces.

⁴ D'après documentation VISHAY-TELEFUNKEN, *Physics of Optoelectronic Devices - Light-Emitting Diodes*. http://www.vishay.com/docs/led_physics.pdf

1.1.6. MicroElectroMechanical Systems (MEMS)

Le SiC possède des propriétés mécaniques très intéressantes. C'est l'un des matériaux les plus durs connus, comme en témoigne sa large utilisation dans le domaine des abrasifs. Grâce à sa dureté, sa grande résistance à la chaleur et son excellente conductivité thermique, il peut être utilisé comme capteur de pression, d'accélération ou de support de réaction chimique. Des contacts ohmiques sur SiC peuvent résister à des températures élevées. Sa compatibilité avec la filière Silicium classique en fait un atout considérable. Enfin, il peut être utilisé comme substrat de croissance pour le GaN par exemple, afin de réaliser des micros et nanosystèmes hautes fréquences et optoélectroniques.

1.2. Structure cristalline

Le carbure de Silicium, de formule chimique SiC, peut cristalliser sous de multiples formes cristallines, nommées polytypes. Il est d'une synthèse difficile, car le pendant de sa très bonne tenue en température et de sa grande dureté est une température de synthèse très haute ($>2200^{\circ}\text{C}$). D'autre part la variété de ses formes cristallines, qui possèdent des propriétés électroniques différentes et basculent facilement d'un type à l'autre, rend critique le contrôle des températures et pressions de synthèse. Des défauts cristallins majeurs (fig. 4) peuvent apparaître facilement avec des conséquences dramatiques sur les propriétés du composant réalisé. Le SiC présente trois types de symétries possibles : Hexagonale, Cubique ou Rhomboédrique. Pour passer d'un plan cristallin à l'autre, trois configurations suivant l'axe perpendiculaire au plan (axe c) existent, notées A, B et C. La combinaison des enchaînements de plans va déterminer le polytype. On présente (fig. 2) la structure cristalline du polytype 4H (ABCB-ABCB...), qui possède à la fois un site de type hexagonal et un site de type cubique. Cette particularité rend le dopage sensible à la mise en site : sur SiC-4H, les énergies d'activation sont dédoublées suivant le type de substitution réalisée par le dopant. Sur SiC-6H, la maille élémentaire comprend cette fois 6 plans cristallins (ABCACB-ABCACB...) et donc trois énergies d'activation distinctes. Sur SiC de type 3C on ne rencontre que la configuration cubique, tandis que sur SiC-2H (AB-AB...) il n'y a que des sites hexagonaux. Mais ces deux polytypes sont soit moins intéressants (3C) soit difficiles à obtenir et instables (2H) que les SiC-4H et 6H. D'autre part, les cristaux de SiC-4H sont anisotropes (contrairement au polytype 3C) pour la majorité des propriétés physiques : les masses effectives des porteurs, les mobilités, les constantes diélectriques, les conductivités thermiques sont différentes suivant l'axe c et les plans perpendiculaires. Cette différence est encore plus marquée dans le type 6H. Enfin, d'autres polytypes font leur apparition (au gré

des basculements lors de la synthèse), comme les polytypes 15R, 21R ou 33R par exemple. (33R : polytype rhomboédrique à 33 plans par motif élémentaire. Il faut compter 33 plans superposés pour décrire une maille).

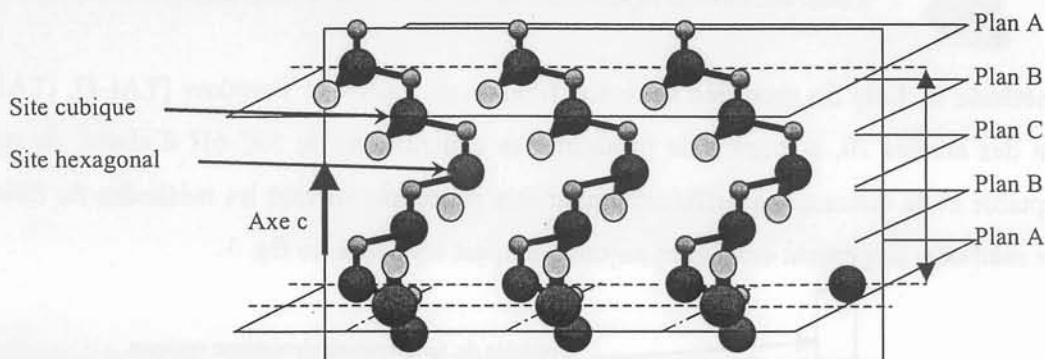


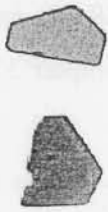
fig. 2 Structure cristalline du SiC-4H

Le désaccord de maille très important entre le SiC et le Si handicape la réalisation d'hétérostructures électriquement viables. En revanche, le SiC est utilisé comme substrat de croissance pour le GaN (via une couche tampon de AlN), où ses propriétés thermiques sont inégalées.

1.3. Synthèse du matériau – Défauts

Les applications du SiC présentées précédemment sont entrevues pour la plupart depuis fort longtemps. L'obstacle principal réside aujourd'hui encore dans la synthèse du matériau, les degrés de pureté et la qualité cristalline devant être relativement bons et répétitifs pour assurer la pérennité de la filière SiC. Les performances des dispositifs semiconducteurs réalisés en SiC sont bien entendu étroitement liées à la qualité du substrat.

La première difficulté provient de la nature composée du SiC. Il ne peut être synthétisé par la méthode Czochralski car ses composés (Si et C) se subliment sous les pressions usuelles. Jusqu'aux années 80, seuls des cristaux de petites tailles étaient produits, suivant les techniques de l'industrie de l'abrasif (qui avait elle aussi recours au SiC sous l'appellation Carbure ou Carborundum). Cette production basée sur la méthode Lely [LEL-1] permit des études sur le matériau mais interdisait toute production de masse de ce semiconducteur. Les cristaux produits par cette méthode sont irréguliers, bien que relativement purs.



Cristaux de SiC 15R obtenus par la méthode Lely. La surface utile vaut respectivement 62 mm² et 75 mm² pour un prix de 217 et 262 €. Ils sont vendus par SiCrystals (entreprise allemande, née en 1994, liée à SIEMENS et seul fournisseur européen de substrat SiC)

La méthode de Lely fut modifiée suite aux travaux de Tairov et Tsvetkov [TAI-1], [TAI-2] à la fin des années 70, et permit de produire des échantillons de SiC-6H d'abord, de qualité acceptable et de dimensions suffisantes pour être processés suivant les méthodes du Silicium. Cette méthode, largement employée aujourd'hui, est schématisée fig. 3.

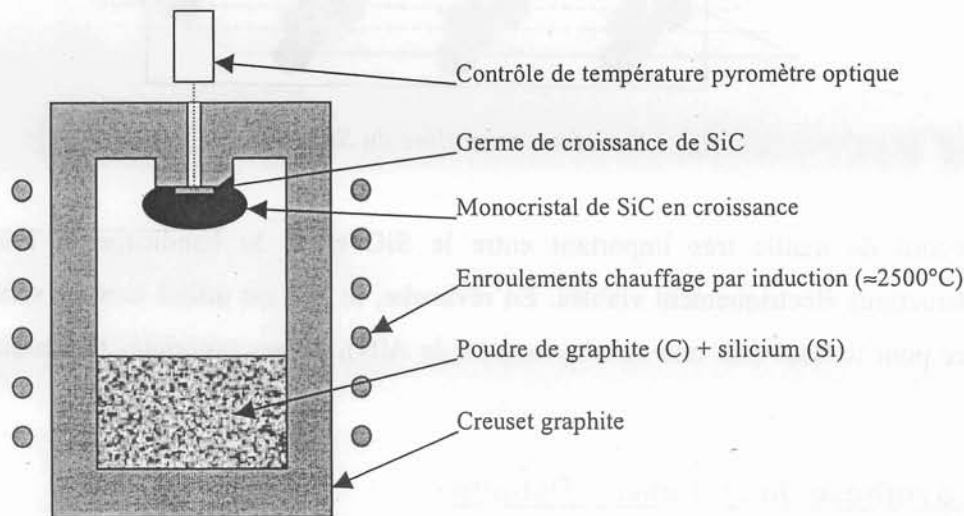


fig. 3 dispositif de synthèse de SiC par la méthode Lely Modifiée.

La synthèse du SiC par cette voie met en œuvre des phénomènes de transport des espèces chimiques gazeuses, assistés par un gradient de concentration et de température négatif de l'enceinte vers le cristal. Ce procédé est très sensible aux conditions de température et de pression, les imprécisions conduisent entre autres phénomènes à des basculements d'un polytype à l'autre, le 4H étant plus sensible que le 6H.

CREE Research, leader incontesté aujourd'hui de la production de *wafers* de SiC à destination de l'industrie de l'électronique, proposa dès 1989 des tranches de diamètre 1 pouce en SiC-6H. L'offre s'est diversifiée, la qualité et la taille des substrats n'ont cessé de croître et des secondes sources d'approvisionnement commencent à apparaître. Cette synthèse s'est beaucoup améliorée et permet aujourd'hui la réalisation de substrats de 2" et 3" voire 4" de diamètre, de qualité acceptable. Ces substrats présentent encore des défauts dus à des contraintes cristallines fortes, à des défauts du germe ou de l'interface avec le germe, des dislocations, et parfois des inclusions de Silicium ou de Carbone. L'impact de ces défauts sur

le composant est variable, suivant la zone qu'il concerne et le volume qu'il occupe. On présente ci-dessous (fig. 4) quelques-uns des défauts susceptibles d'apparaître lors de la synthèse de SiC par le procédé Lely Modifié. Leur impact sur les propriétés électriques des composants est varié, mais souvent très pénalisant. C'est le cas pour les *micropipes*, les basculements de polytypes ou les inclusions de Silicium et de graphite dans le cristal.

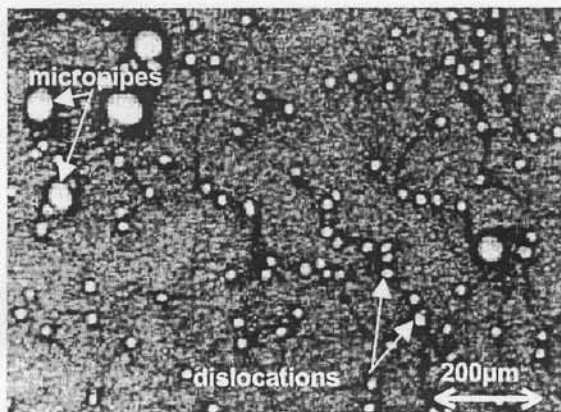
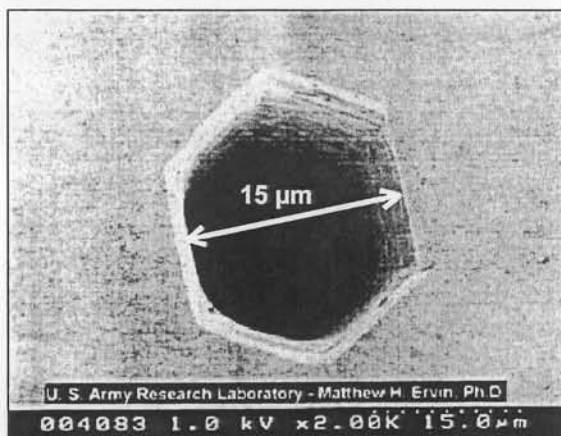


Image obtenue par topographie X (Synchrotron *White Beam X-Ray Topography, SWBXT*) d'un monocristal de *SiC-6H CREE* obtenu par croissance Lely Modifiée. On observe un nombre important de dislocations vis (plans cristallins enroulés en hélice) et de microtubes (ou micropipes, taches blanches).

Image du *Department of Materials Science & Engineering, USA. State University of New York, Stony Brook, NY 11794-2275*



Une micropipe dans un wafer de SiC, ou trou d'épingle (pinhole). Les micropipes sont particulièrement nuisibles pour la tenue en tension des composants, car elles se comportent comme un court-circuit vertical. Leur forme hexagonale est caractéristique du cristal. Elle se propage tout au long de la croissance dans la hauteur du cristal.

Image MEB *U.S. Army Research Laboratory, USA. Doctorat Matthew H. Ervin (1997)*

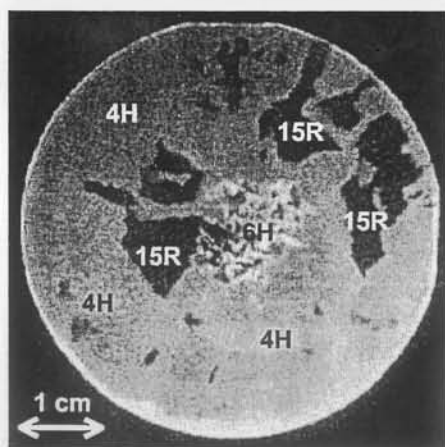


Image obtenue par photoluminescence à basse température (ici 77K). On peut voir que le cristal de SiC est composé de plusieurs polytypes, dont les polytypes 15R, 4H et 6H.

Le basculement d'un polytype à l'autre a pu se faire pendant la croissance, à cause d'un écart de température par exemple

Image et analyse: *université de Linköping, Suède. W.M. Chen, E. Janzén, 2001*

fig. 4 Quelques défauts typiques du SiC pouvant apparaître durant la croissance.

La micropipe étant un défaut assez difficile à contrôler et particulièrement tueur dans les caractéristiques inverses des composants, c'est un indicateur majeur de qualité et de degré de maîtrise du procédé de synthèse.

D'autres procédés de croissance existent et font l'objet de recherches. En particulier, citons le dépôt en phase gazeuse, *Chemical Vapor Deposition (CVD)*, et ses variantes (*LP-CVD* pour *Low Pressure*, *MOCVD* pour *Metal Organic*, *HTCVD* pour *High Temperature*, la filière la plus prometteuse aujourd'hui). Ces techniques voisines consistent à apporter de façon continue les espèces chimiques sous forme gazeuse (les précurseurs) dans une enceinte tout en chauffant un substrat de SiC dans l'enceinte. Les précurseurs, à base de Silicium (Silane SiH_4) et de Carbone (Méthane CH_4 ou Propane C_3H_8), se déposent à la surface du substrat et synthétisent du SiC monocristallin. La vitesse de croissance par ces techniques est assez lente (quelques dizaines de microns à l'heure maximum actuellement). On peut accélérer la croissance en augmentant la température (*HTCVD*), mais les problèmes techniques de mise en site des espèces et contrôle de procédé deviennent délicats. On retrouve aussi dans ce procédé les défauts cristallins typiques mentionnés plus haut, comme les basculements de polytypes ou les *micropipes*, même si les techniques CVD permettent aujourd'hui d'obtenir de très faibles densités de *micropipes*.

2. Rappels de la physique du semiconducteur appliqués à la diode

Schottky SiC

2.1. Description du composant

Dans la panoplie des composants utilisés dans l'électronique et particulièrement l'électronique de puissance, la diode Schottky constitue sans doute le plus simple composant semiconducteur que l'on puisse faire : dans le principe ce composant ne requiert qu'un « bloc » de semiconducteur homogène, dopé N ou P, et un contact métallique un peu spécial sur l'une de ses deux faces, dit contact Schottky.

Ce contact est constitué d'un dépôt métallique à la surface du semiconducteur, et sert par la même occasion à réaliser les amenées de courant du composant. Plusieurs comportements électriques sont possibles lorsque l'on réalise une telle interface. En particulier deux types de contacts métal - semiconducteur sont fréquemment utilisés en électronique : les contacts dits ohmiques et les contacts Schottky ou redresseurs. Un contact Schottky ne diffère d'un contact ohmique que par le décalage qui existe entre le travail de sortie du métal ($\phi_{\text{Métal}}$) et le travail de sortie du semiconducteur (ϕ_{SC}), délibérément différents. De ce décalage naît l'effet redresseur, mis en œuvre dans les diodes Schottky. Les propriétés intrinsèques du semiconducteur et du métal fixent la hauteur de la barrière de Schottky, responsable de la chute de tension de jonction à l'état passant du redresseur.

Un autre aspect des diodes à base de jonction Schottky est qu'elles ne font appel qu'aux porteurs majoritaires du semiconducteur choisi. Ceci a pour conséquence une absence de modulation des zones de conduction, donc une conduction exclusivement de type ohmique, qui se traduit entre autre par une absence de recouvrement du composant à la commutation. La propriété de conduction par porteurs majoritaires donne toute son importance à la mobilité de ces porteurs, qui doit être la plus forte possible pour diminuer la résistance série R_{ON} du composant lors de la conduction. C'est pourquoi les diodes Schottky sont la plupart du temps réalisées sur matériau N, car la mobilité des électrons est souvent supérieure à celle des trous, et le dopage N est plus facile à réaliser. C'est le cas en particulier sur SiC-4H : l'azote présent lors de la synthèse du matériau est responsable d'un dopage de type N, les porteurs majoritaires sont dans ce cas des électrons. Ce sont donc les électrons qui sont responsables des courants dans la diode, à l'exclusion des trous négligeables dans les phénomènes de conduction. Les diodes prototypes réalisées, sur matériau N, sont décrites sur la fig. 5. On

constate la présence de plusieurs zones supplémentaires, en plus de la jonction Schottky proprement dite. En particulier, la fonction redresseur exige une périphérie du composant étudiée, afin de pouvoir supporter une tension inverse, ainsi qu'une zone de semiconducteur sous la jonction destinée à étaler le champ lors de la polarisation inverse, afin d'optimiser le compromis tenue en tension / état passant. Ces différentes zones seront décrites par la suite.

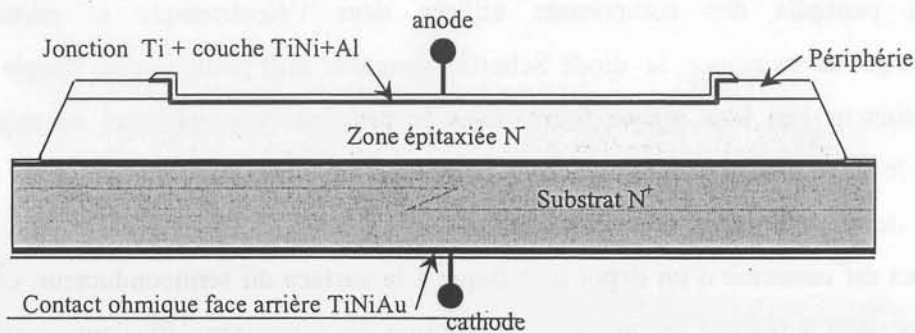


fig. 5 Coupe d'une diode Schottky SiC, faisant apparaître les différentes zones constitutives.

2.2. Jonction Schottky

La jonction Schottky est une barrière créée par l'association d'un métal et d'un semiconducteur. D'un point de vue théorique, l'effet redresseur d'une telle jonction s'explique par le diagramme des bandes des deux constituants, métal et semiconducteur. Suivant le signe de la différence entre le travail de sortie du métal⁵ et la distance du niveau de Fermi du semiconducteur au niveau du vide (travail de sortie du semiconducteur), l'association peut être soit redresseuse ($\phi_{\text{métal}} > \phi_{\text{SC}}$), soit en régime de bandes plates ($\phi_{\text{métal}} = \phi_{\text{SC}}$, il n'y a alors pas de modification locale du diagramme des bandes), soit ohmique ($\phi_{\text{métal}} < \phi_{\text{SC}}$). Dans le cas qui nous intéresse ici, le diagramme des bandes du métal et du semiconducteur de type N présente une caractéristique redresseuse, et est présentée fig. 6. Pour réaliser une diode Schottky sur matériau N, le métal choisi doit donc avoir une affinité électronique plus forte que le travail de sortie du semiconducteur. Sur SiC-4H faiblement dopé N, l'affinité électronique vaut $e\chi_{\text{SiC}} = 4.2\text{eV}$, il s'agit donc de trouver un métal ayant une affinité supérieure ($\phi_{\text{Métal}} > \phi_{\text{SC}}$), les candidats potentiels étant des métaux de transition permettant si possible de réaliser des jonctions relativement stables en température.

⁵ Niveau du Vide (vacuum level) : énergie d'un électron dans le vide sans énergie cinétique.

Travail de sortie $e\phi$ (work function) : distance qui sépare le niveau de Fermi du niveau du vide.

Affinité électronique $e\chi$ (electron affinity) : distance de la Bande de Conduction au niveau du vide.

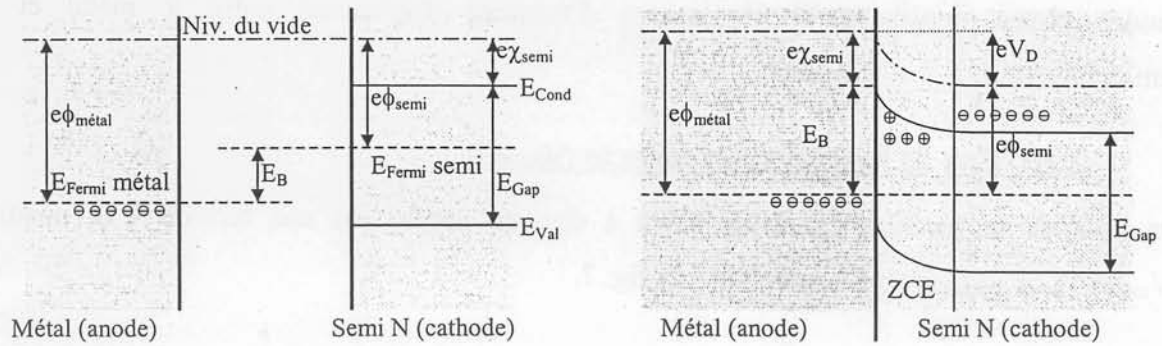


fig. 6 Diagramme des bandes du métal et du semiconducteur séparés (à gauche) et en contact (à droite) dans le cas d'une jonction métal – semiconducteur redresseuse, à l'équilibre.

Le Palladium Pd (5,12eV), le Platine Pt (5,65eV), ou le Nickel Ni (5,15eV) peuvent ainsi être déposés en phase vapeur à la surface du SiC constituant la future jonction (D'après [SIN-1]). La hauteur de barrière de la jonction Schottky obtenue est directement fonction du travail de sortie du métal.

Afin d'expliquer le fonctionnement de la jonction Schottky, on fait l'hypothèse que la relation $E_B = e \cdot (\phi_{\text{Métal}} - \chi_{\text{SC}})$ est vérifiée et donne la hauteur de barrière. En pratique, les états d'interface qui seront abordés dans la suite jouent un rôle prépondérant dans la hauteur de barrière. A l'équilibre thermodynamique, et dans le cas où $\phi_{\text{Métal}} > \phi_{\text{SC}}$, il apparaît donc à la mise en contact virtuelle du métal et du semiconducteur une barrière de potentielle de hauteur $E_B = e \cdot (\phi_{\text{Métal}} - \chi_{\text{SC}})$ à l'interface. C'est la barrière de Schottky. Les travaux de sortie des deux matériaux étant différents et les niveaux de Fermi étant horizontaux et alignés dans le métal et le semiconducteur (fig. 6), on observe un déplacement des électrons du semiconducteur vers le métal de façon à rétablir l'équilibre localement dans la jonction. Il apparaît alors une zone de charge d'espace (ZCE) qui correspond dans le semiconducteur à un défaut d'électrons, et qui a son pendant dans le métal sous la forme d'une accumulation d'électrons. L'extension de ces zones de charge d'espace dépend de la densité d'état de part et d'autre de la jonction. Elle est négligeable dans le métal (à cause de la très grande densité d'état, $\approx 10^{22} \text{cm}^{-3}$) mais importante dans le semiconducteur, d'autant plus qu'il est faiblement dopé.

A cause de la déplétion locale due à la ZCE, on a une déformation des bandes vers le haut dans le cas du dopage N, déformation qui s'étend tout le long de la ZCE. Il y a simultanément apparition d'un champ (dû au gradient de charges) et donc d'une tension V_D , dite de diffusion, qui équilibre la diffusion métal \leftrightarrow semiconducteur des porteurs. Cette ZCE peut devenir nulle en régime de bandes plates, c'est à dire pour $V_D=0$, ou $V_{AK} = \phi_{\text{Métal}} - \chi = E_B/e$. Ce régime de

bandes plates signifie qu'il n'y a pas d'échange d'électrons entre le métal et le semiconducteur.

2.2.1. Cas de la polarisation directe ($V_{AK} > 0$)

On polarise la jonction en direct, c'est à dire en appliquant une tension V_{AK} positive ($V_{\text{métal}} > V_{\text{semiconducteur}}$), conformément à la fig. 7.

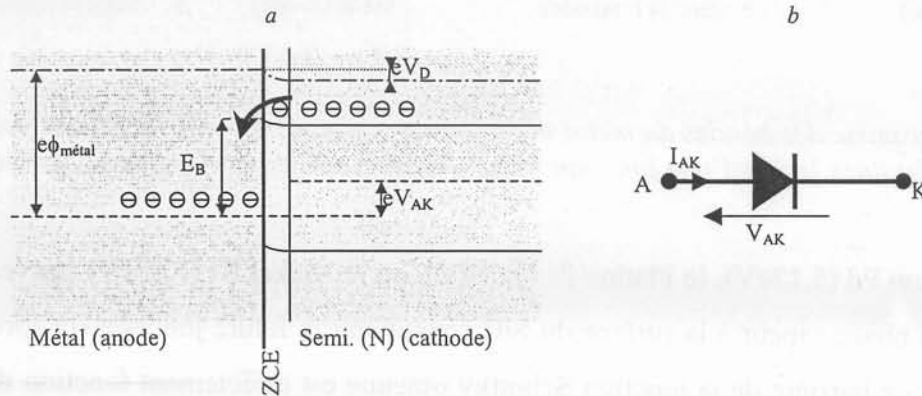


fig. 7 Diagramme des bandes pour une jonction Schottky en direct (a), et polarisation correspondante (b)

Il apparaît alors un courant I_{AK} (dans le sens métal vers semiconducteur). Cette tension modifie le diagramme des bandes de la fig. 6 à droite, les niveaux de Fermi du métal et du semiconducteur ne sont alors plus alignés, mais décalés de $e \times V_{AK}$ (eq. 1).

$$V_{AK} > 0 \rightarrow e \times V_D = e \times V_{D(V_{AK}=0)} - e \times V_{AK} \quad eq. 1$$

La hauteur de barrière dans le sens métal \rightarrow semiconducteur n'a pas changé (elle vaut E_B), mais la barrière semiconducteur \rightarrow métal, issue de la déformation des bandes dans le semiconducteur, s'est abaissée de $e \times V_{AK}$, et vaut maintenant $e \times (V_D - V_{AK})$. La conséquence de ce décalage est une diminution de la largeur de la Zone de Charge d'Espèce (ZCE) à l'interface métal - semiconducteur.

Le courant qui apparaît alors est dû à la diffusion des électrons du semiconducteur vers le métal, facilitée par cet abaissement de barrière.

La croissance du courant suit une loi exponentielle (eq. 2), démontrée par Richardson dans le cas d'une cathode métallique dans le vide, de travail de sortie $e \times \phi_{\text{métal}}$, à la température T (cf. [MAT-1], [BOI-1]). Ainsi une cathode métallique émet des électrons dans le vide si elle est thermiquement activée (émission thermoélectronique), le courant généré est donné par :

$$J = R.T^2 \cdot \exp\left(\frac{-e.\phi_{\text{METAL}}}{k.T}\right) \quad \text{avec } R = \frac{4.\pi.e.m_e.k^2}{h^3} \quad \text{constante de Richardson} \quad eq. 2$$

avec $R = 120 \text{ A.K}^{-2} \cdot \text{cm}^{-2}$. Dans le cas d'une jonction métal – semiconducteur à l'équilibre thermodynamique et en l'absence de polarisation extérieure, les niveaux de Fermi étant alignés, on a alors à l'interface métal-semiconducteur:

$$J_{A \rightarrow K} = J_{K \rightarrow A} = R^* \cdot T^2 \cdot \exp\left(-\frac{E_B}{k.T}\right) \text{ avec } R^* = \frac{m^*}{m_e} \cdot R \quad \text{eq. 3}$$

Les courants émis s'annulent de part et d'autre de la jonction. Cette expression fait apparaître la constante de Richardson effective R^* qui prend en compte la masse effective des porteurs dans le semiconducteur m^* . On peut exprimer ce même courant en fonction du dopage (sous réserve que l'ionisation des dopants soit complète) et de la tension de diffusion V_D :

$$J_{A \rightarrow K} = J_{K \rightarrow A} = e \cdot N_D \cdot \sqrt{\frac{k.T}{2\pi \cdot m_e}} \cdot \exp\left(\frac{e \cdot V_D}{k.T}\right) \quad \text{eq. 4}$$

Dans le cas d'une jonction métal-semiconducteur en polarisation directe, la barrière ne vaut plus $e \cdot V_D$ mais $e \cdot (V_D - V_{AK})$ (eq. 1). Suivant le sens du transfert de charge déterminé par la polarisation extérieure, le courant d'origine thermoélectronique dans la jonction est alors différent : le courant dans le sens métal \rightarrow semiconducteur ne change pas, mais le courant dans l'autre sens varie avec la hauteur de barrière déterminée par la polarisation:

$$J_{A \rightarrow K} = e \cdot N_D \cdot \sqrt{\frac{k.T}{2\pi \cdot m_e}} \cdot \exp\left(\frac{e \cdot V_D}{k.T}\right) \text{ et } J_{K \rightarrow A} = e \cdot N_D \cdot \sqrt{\frac{k.T}{2\pi \cdot m_e}} \cdot \exp\left(\frac{e \cdot (V_D - V_{AK})}{k.T}\right) \quad \text{eq. 5}$$

D'où le courant total dans la jonction, ramené à la surface de la jonction S , obtenu en faisant la somme des deux courants précédents :

$$I = S \cdot J_S \left(\exp\left(\frac{e \cdot V_{AK}}{k.T}\right) - 1 \right) \text{ avec } J_S = R^* \cdot T^2 \cdot \exp\left(\frac{e \cdot V_D}{k.T}\right) \text{ le courant de saturation} \quad \text{eq. 6}$$

Cette description simple (simpliste ?) du comportement de la jonction sous polarisation fait abstraction de certains phénomènes comme l'abaissement de barrière, l'effet tunnel dans la jonction, l'état de surface ou encore les défauts cristallins et pollutions du semiconducteur. Cependant le modèle d'émission thermoélectronique (parfois appelé thermoïonique) décrit assez fidèlement le comportement direct réel des barrières Schottky réalisées sur du SiC, comme le montre la littérature assez conséquente sur le sujet ([LEE-1], [ITO-1], [ITO-2], [DEF-1]), à condition de considérer la hauteur de barrière réelle, c'est à dire celle mesurée en prenant en compte les phénomènes d'ancrage du niveau de Fermi et d'états d'interface décrits plus loin. De plus, pour obtenir la caractéristique directe d'une diode Schottky, il faut tenir compte de la conduction de type ohmique du semiconducteur (non modulé en conductivité

comme c'est le cas dans un composant bipolaire). Cette partie sera aussi abordée plus loin, lorsque nous parlerons de mobilité des porteurs.

2.2.2. Cas de la polarisation inverse ($V_{AK} < 0$)

Le signe de V_{AK} est inversé par rapport à la fig. 7b. Cette fois, la hauteur de barrière semiconducteur→métal a augmenté de $e.V_{AK}$ alors que celle dans le sens métal→semiconducteur n'a pas changé (elle vaut théoriquement E_B). La diffusion des électrons est encore plus difficile, la ZCE s'étend dans le semiconducteur. On a alors la répartition de charge suivante (fig. 8a) :

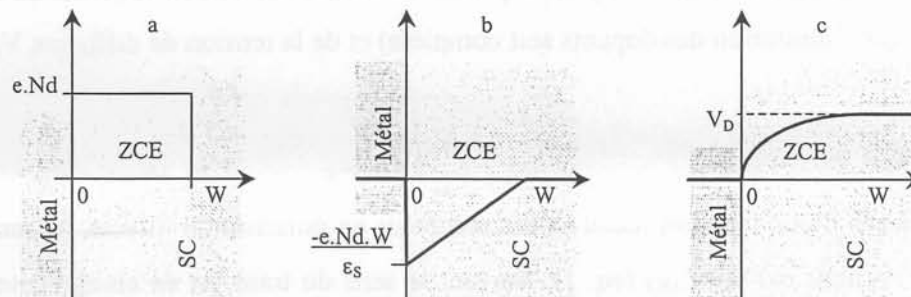


fig. 8 répartition des charges (a), du champ (b) et du potentiel (c) dans la zone déserte

La loi de Poisson (eq. 7) permet de déterminer l'extension W de la ZCE de la jonction. On a :

$$\frac{d^2V(x)}{dx^2} = -\frac{e.N_D}{\epsilon_S} \quad \text{avec } 0 < x < W \text{ et } E(W)=0 \quad \text{eq. 7}$$

D'où (fig. 8b):

$$\frac{dV(x)}{dx} = E(x) = -\frac{e.N_D}{\epsilon_S} \cdot (x - W) \quad \text{en V/m} \quad \text{eq. 8}$$

Et en prenant comme origine des potentiels la jonction (i.e. $V(0)=0$), on a (fig. 8c):

$$V(x) = -\frac{e.N_D}{\epsilon_S} \cdot \left(\frac{x^2}{2} - W \cdot x \right) \quad \text{en V} \quad \text{eq. 9}$$

On a d'autre part $V(x \geq W) = V_D$ (c'est la tension de diffusion issue de la différence des travaux de sortie du métal et du semiconducteur), d'où :

$$V(W) = V_D = \frac{e.N_D \cdot W^2}{2 \cdot \epsilon_S} \quad \text{en V} \quad \text{eq. 10}$$

Et l'extension de la zone de charge d'espace dans le semiconducteur est donnée par:

$$W = \sqrt{\frac{2 \cdot \epsilon_S \cdot V_D}{e \cdot N_D}} \quad \text{en m} \quad \text{eq. 11}$$

Lorsque l'on polarise la jonction par une tension extérieure, on modifie V_D , on obtient donc une ZCE variable avec la tension, cohérente avec les descriptions qualitatives précédentes, et donnée par :

$$W(V_{AK}) = \sqrt{\frac{2 \cdot \epsilon_S \cdot (V_D - V_{AK})}{e \cdot N_D}} \text{ en m} \quad \text{eq. 12}$$

Cette ZCE mobile correspond à une variation d'une quantité de charges (dQ) avec la tension appliquée à la ZCE (dV), c'est à dire une capacité dynamique. Cette capacité par unité de surface de jonction dépend des propriétés du semiconducteur, et est donnée par :

$$C(V_{AK}) = \frac{dQ}{dV_{AK}} = \frac{d(e \cdot N_D \cdot W(V_{AK}))}{dV_{AK}} = \sqrt{\frac{\epsilon_S \cdot e \cdot N_D}{2 \cdot (V_D - V_{AK})}} \text{ en F/m}^2 \quad \text{eq. 13}$$

Cet effet capacitif est relativement simple à mesurer, et permet de remonter aux grandeurs physiques N_D et V_D pour une jonction Schottky connue. En traçant la caractéristique $f(V) = C(V)^{-2}$ (graphe de *Mott-Schottky*) on observe une droite si le dopage est homogène, de pente proportionnelle à N_D et d'abscisse V_D à l'intersection de la tangente à $f(V) = 0$ avec l'axe des abscisses (fig. 9).

$$N_D = \frac{2 \cdot \Delta V}{\epsilon_S \cdot e \cdot S^2 \cdot \Delta(C(V)^{-2})} \text{ en cm}^{-3} \quad \text{eq. 14}$$

On peut en déduire la hauteur de barrière effective ϕ_B , donnée par [DEF-2]:

$$\phi_B = V_D + \frac{k \cdot T}{e} \cdot \ln \frac{N_C}{N_D} \text{ en V} \quad \text{eq. 15}$$

avec N_C la densité équivalente d'état dans la bande de conduction, donnée par :

$$N_C = 2 \cdot \left(\frac{2 \cdot \pi \cdot m_e \cdot k \cdot T}{h^2} \right)^{3/2} = 2,5 \cdot 10^{19} \text{ cm}^{-3} \quad \text{eq. 16}$$

Les résultats extrapolés de ces mesures sont résumés dans le tab. 2.

	Tension de seuil V_D	Dop. Théorique (300K)	Dop. Mesuré (300K)	Barrière eff. ϕ_B (300K)
Diode 7-4 g1 (rond)	1.07 V	10^{16} cm^{-3}	$1.9 \times 10^{16} \text{ cm}^{-3}$	1.256 V
Diode 7-12 g2 (losange)	1.04 V	$8.6 \times 10^{15} \text{ cm}^{-3}$	$3.2 \times 10^{15} \text{ cm}^{-3}$	1.272 V

tab. 2 Résultats expérimentaux de la tension de diffusion V_D et du dopage. Données théoriques Cree [CRE-1].

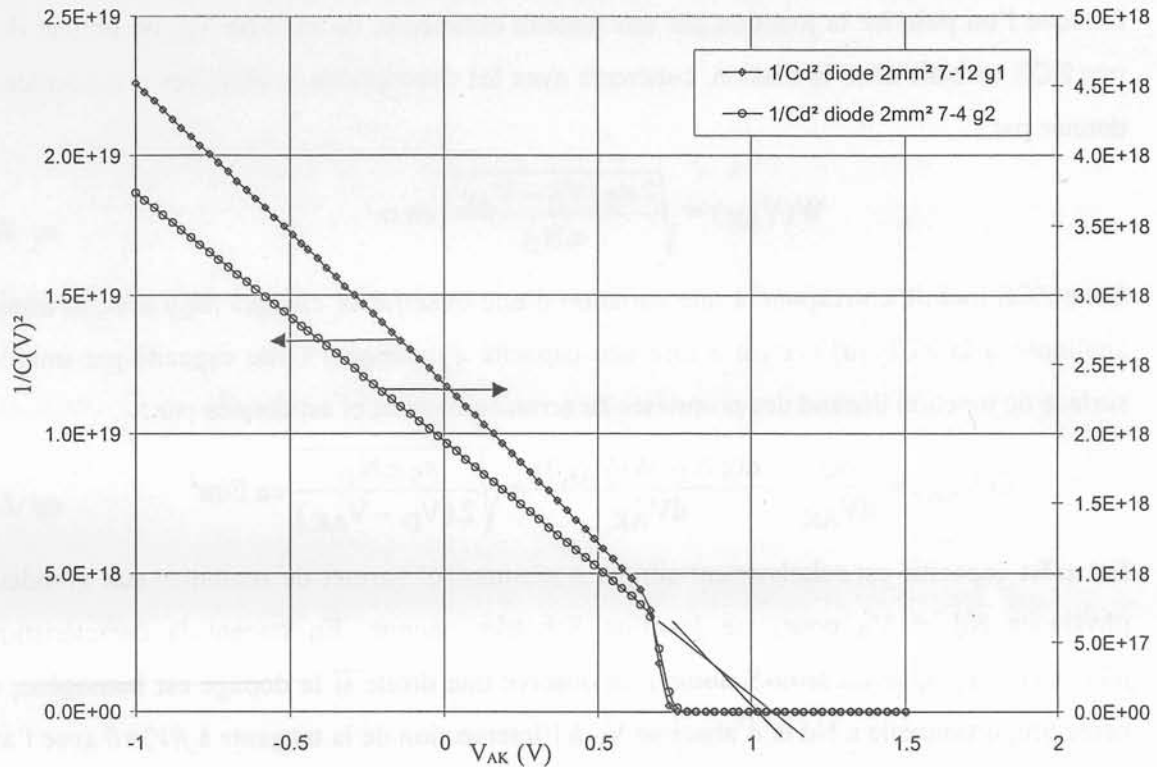


fig. 9 graphe $f(V)=C(V)^{-2}$ pour deux prototypes de diodes Schottky SiC de surface $S=2\text{mm}^2$. On observe pour les tensions proches du seuil une augmentation de la capacité imputable aux états d'interface.

D'autre part, et on aura l'occasion d'y revenir, les charges stockées dans une diode Schottky jouent un rôle primordial dans le comportement en commutation (recouvrement et oscillations). Enfin d'autres phénomènes, parfois du second ordre, influencent le comportement de la jonction Schottky. Ils font l'objet du paragraphe suivant.

2.2.3. Jonction Schottky non idéale – Spécificité d'une Schottky sur SiC

Plusieurs effets souvent complexes viennent modifier le fonctionnement théorique de la jonction idéale décrite plus haut, et sont largement abordés dans la littérature [MAT-1].

2.2.3.1. Abaissement de barrière

Dans une jonction Schottky, on observe un abaissement de la hauteur de barrière de Schottky (effet Schottky). C'est un phénomène intrinsèque, inhérent à la nature même de la jonction Schottky.

Lors de la sortie d'un électron du métal dans le vide, le départ de la charge crée une charge image de signe opposé dans le métal, qui tend à retenir l'électron. En introduisant cette force image et en prenant l'énergie potentielle de l'électron nulle à l'infini, l'énergie potentielle de l'électron le long de la normale à la surface du métal dans le vide vaut:

$$E_p(x) = e \cdot \left(\phi_{\text{Métal}} - \frac{e}{16 \cdot \pi \cdot \epsilon_0 \cdot x} \right) \text{ en eV} \quad \text{eq. 17}$$

avec x la distance de l'électron à la surface du métal.

Dans le cas d'un métal associé à un semiconducteur (jonction Schottky par exemple), la présence d'un champ électrique E dans le semiconducteur modifie l'énergie potentielle de l'électron au voisinage de la jonction. On a alors dans le cas d'un champ E constant dans le semiconducteur:

$$E_p(x) = e \cdot \left((\phi_{\text{Métal}} - \chi) - \frac{e}{16 \cdot \pi \cdot \epsilon_S \cdot x} - E \cdot x \right) \text{ en eV} \quad \text{eq. 18}$$

Cette fonction présentant un maximum, on obtient l'abaissement de barrière d'une jonction Schottky pour :

$$x_{\text{max}} = \sqrt{e / 16 \cdot \pi \cdot \epsilon_S \cdot E} \quad \text{et} \quad E_{\text{Bréel}} = E_{\text{Bthéo}} - 2 \cdot e \cdot E \cdot x_{\text{max}} \quad \text{eq. 19}$$

L'allure de la barrière de Schottky réelle est illustrée fig. 10. L'abaissement de barrière effectif vaut donc $2 \cdot e \cdot E \cdot x_{\text{max}}$, et la hauteur de barrière effective E_B vaut donc :

$$E_{\text{Bréel}} = E_{\text{Bthéo}} - \sqrt{\frac{e^3 \cdot E}{4 \cdot \pi \cdot \epsilon_S}} \quad \text{soit} \quad E_{\text{Bréel}} = e \cdot (\phi_{\text{Métal}} - \chi) - \sqrt{\frac{e^3 \cdot E}{4 \cdot \pi \cdot \epsilon_S}} \quad \text{eq. 20}$$

Une application numérique donne :

$$\text{Avec } E = 10^6 \text{ V/m et } \epsilon_S = 10 \cdot \epsilon_0, \quad x_{\text{max}} = 6 \text{ nm et } \Delta E_B = 2 \cdot e \cdot E \cdot x_{\text{max}} = 12 \cdot 10^{-3} \text{ eV} \quad \text{eq. 21}$$

On constate que l'abaissement de barrière ΔE_B reste très faible malgré le champ électrique déjà conséquent au voisinage de la jonction.

Le phénomène d'abaissement de barrière est négligeable en polarisation directe car le champ électrique y est faible. C'est un phénomène en revanche bien visible en forte polarisation inverse, où l'abaissement de barrière augmente sensiblement l'émission thermoélectronique de la barrière de Schottky⁶.

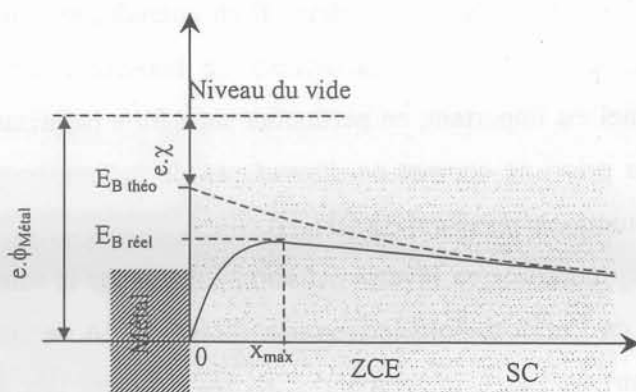


fig. 10 Abaissement de barrière de Schottky sous l'effet d'un champ dans la ZCE du semiconducteur. La bande de conduction est rabaissée localement, la jonction électrique est déplacée dans le semiconducteur.

⁶ Cet abaissement n'est pas accessible lors de la mesure C-V.

2.2.3.2. Effet tunnel et barrière de Schottky

Pour des champs élevés, il faut tenir compte de l'effet tunnel qui peut apparaître dans la jonction. Dans certains cas les électrons peuvent traverser la barrière de potentiel lorsqu'elle est très mince, ou sous l'effet du champ extérieur qui diminue la largeur de la barrière. Ce champ important peut être obtenu en sur-dopant le semiconducteur. En effet le champ E est grossièrement proportionnel au dopage (eq. 8). L'effet tunnel qui découle de ce champ intense génère un courant qui peut être suffisant pour réaliser un contact non redresseur alors appelé contact ohmique, bien que la condition $\phi_{\text{métal}} < \phi_{\text{SC}}$ ne soit pas respectée. C'est en particulier ce phénomène qui est mis en œuvre dans la réalisation de contacts sur matériau SiC dopé P : le travail de sortie du semiconducteur avoisine alors 7eV, et il n'existe pas de métal permettant de réaliser ni le régime de bandes plates ni celui de contact ohmique au sens de l'émission thermoélectronique ($\phi_{\text{métal}} \geq \phi_{\text{SC}}$).

L'effet tunnel est un phénomène quantique, qui s'explique par la nature ondulatoire de l'électron. On le caractérise par son coefficient de transmission T , donné dans le cas d'une jonction métal-semiconducteur par [MAT-1]:

$$T = \exp \left[-\frac{4}{3} \sqrt{\frac{2 \cdot m_e}{\hbar^2}} \cdot \frac{(E_F + E_B - E_0)^{3/2}}{e \cdot E} \right] \quad \text{eq. 22}$$

avec E_F le niveau de Fermi dans le semiconducteur au voisinage de la jonction, E_B la hauteur de barrière Schottky, E_0 l'énergie de l'électron considéré et E le champ au voisinage de la jonction. Le courant qui en découle est bien entendu dépendant du champ E présent dans le semiconducteur et de la hauteur de barrière E_B , ce courant est donné par :

$$J = -\frac{m^*}{m_e} \cdot \frac{e^3}{8 \cdot h \cdot \pi \cdot E_B} \cdot E^2 \cdot \exp \left[-\frac{4}{3} \sqrt{\frac{2 \cdot m_e}{\hbar^2}} \cdot \frac{E_B^{3/2}}{e \cdot E} \right] \quad \text{eq. 23}$$

avec m^* la masse effective de l'électron dans le semiconducteur. Bien entendu, le courant tunnel étant très dépendant du champ électrique E , l'abaissement de barrière n'est pas forcément négligeable là où l'effet tunnel est important, en particulier sous forte polarisation inverse. D'autre part, on constate qu'a priori ce courant ne dépend pas de la température, contrairement au courant thermoélectronique vu plus haut ([KON-1]).

Le courant total d'une jonction Schottky polarisée en inverse est donc donnée par la somme des courants issus de l'effet tunnel et de l'effet thermoélectronique ([ZHE-1]). A ces deux courants s'ajoutent des courants de surface liés à la périphérie, et des courants liés à la génération dans la ZCE de paires électrons - trous sous fort champ ([ITO-3]).

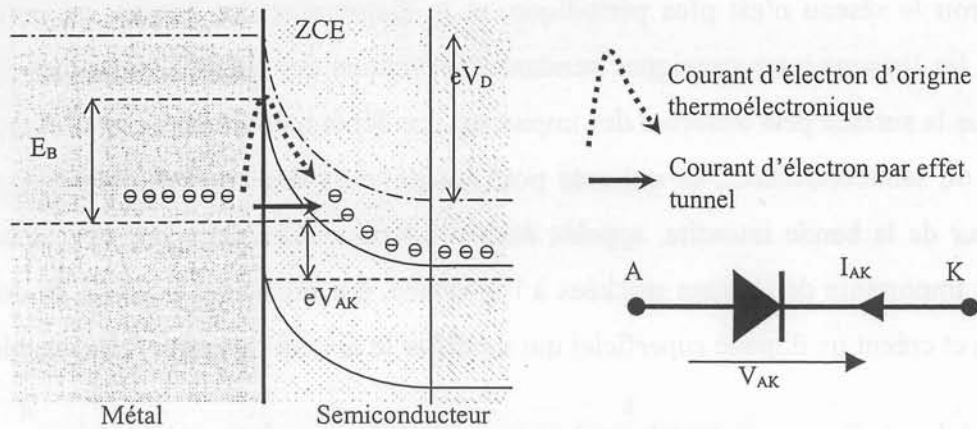


fig. 11 Franchissement de la barrière en polarisation inverse par l'effet combiné du courant tunnel et de courant d'émission thermoélectronique. D'autres courants (génération thermique de paires électron-trou dans la ZCE, courants de surface et de périphérie) participent au courant inverse des Schottky.

La caractéristique inverse des diodes Schottky SiC présente donc fréquemment une rupture de pente suivant le phénomène de fuite de courant prépondérant. A faible champ ou en haute température, le courant thermoélectronique est majoritaire, et à fort champ, le courant tunnel devient majoritaire, et est indépendant de la température.

Cependant, si la caractéristique qualitative de ces courants est observée expérimentalement, en revanche les niveaux de courant inverse sont très supérieurs à ceux prévus en utilisant les grandeurs extraites par mesures C-V, c'est-à-dire le dopage de la zone de tenue en tension et la hauteur de barrière. [DEF-2] et [ZHE-1] proposent d'expliquer ces différences de niveau par l'existence d'une faible densité d'impuretés sous la barrière de la diode qui abaissent la hauteur de cette barrière et favorisent ainsi les fuites sous fort champ. Ces impuretés, par leur niveau situé dans la bande interdite du semiconducteur, créent un premier saut de barrière plus bas que celui attendu, et visible sur la caractéristique directe à basse température. La mesure C-V masque ces faibles densités d'abaissement de hauteur de barrière car elle donne la moyenne de la hauteur de barrière. Ces effets de double saut de barrière restent cependant accessibles par mesures I-V ([DEF-2]). D'un point de vue fonctionnel, ces impuretés augmentent très fortement le courant inverse, et focalisent les lignes de courant, ce qui peut conduire à la destruction du composant par échauffement. La qualité de la jonction conditionne donc très fortement les performances en inverse du composant.

2.2.3.3. Etat d'interface dans la jonction Métal - Semiconducteur

La jonction Schottky est réalisée à la surface d'un semiconducteur par un dépôt métallique. Puisque la surface du semiconducteur est une frontière cristalline entre le réseau et le vide, à

cet endroit le réseau n'est plus périodique, et le diagramme des bandes est perturbé. A la surface, les liaisons inter atomiques pendantes présentent des états électroniques quasi libres, et de plus la surface peut adsorber des impuretés. Le dépôt métallique piège ces impuretés à la surface du semiconducteur, ce qui crée pour les porteurs des niveaux d'énergie possibles à l'intérieur de la bande interdite, appelés états d'interface. Ces états sont responsables d'une quantité importante de charges stockées à l'interface, qui modifient le profil de dopage de la jonction et créent un dopage superficiel qui modifie le niveau de Fermi de la jonction.

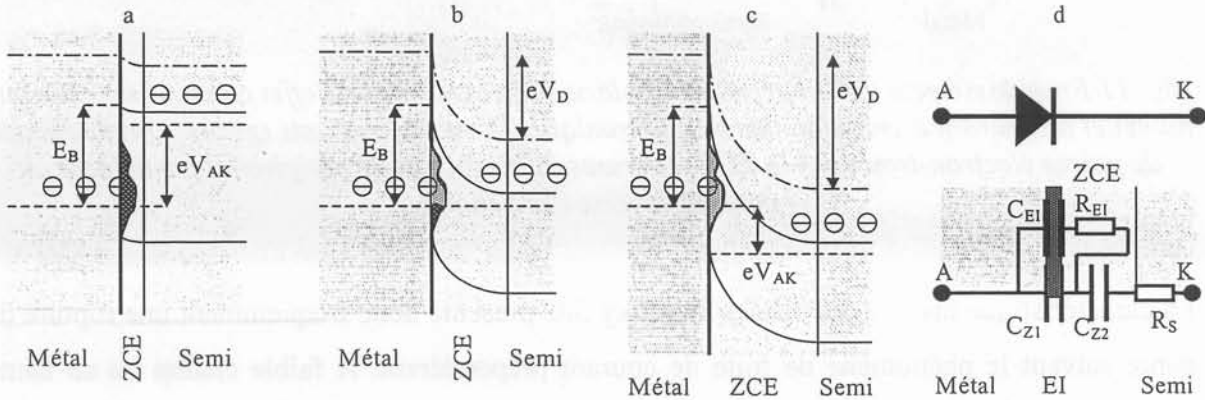


fig. 12 Niveau de remplissage des états d'interface en fonction de la polarisation extérieure : (a) polarisation directe (diode passante), (b) absence de polarisation, (c) polarisation inverse. En noir les niveaux d'état d'interface remplis, en grisé les niveaux vides.

En (d) schéma équivalent de la diode bloquée avec C_{EI} (charges stockées à l'interface) et R_{EI} traduisant le caractère dissipatif des échanges de porteurs via les états d'interface, C_{Z1} la capacité due à la zone de charge d'espace à l'interface et C_{Z2} du substrat (décrites plus haut), R_S la résistance du substrat.

On présente (fig. 12) les trois situations possibles de l'allure du diagramme des bandes au voisinage de la jonction en présence d'états d'interface. Ces états sont des niveaux d'énergie possibles dans la bande interdite du semiconducteur : ils sont plus ou moins occupés suivant la polarisation de la diode et la hauteur du niveau de Fermi du semiconducteur dans le *gap*. En polarisation directe (fig. 12 a), ces niveaux sont tous occupés, et sont responsables d'une chute de tension (le potentiel de surface) qui augmente la hauteur de barrière de la diode [MAT-1]. En l'absence de polarisation (fig. 12 b), les états d'interface dont l'énergie est inférieure au niveau de Fermi sont occupés, ceux situés au dessus sont vides. Enfin, en polarisation inverse (fig. 12 c) ces états sont vides.

Si le niveau de Fermi dans le semiconducteur est fixé par le dopage, au voisinage de la jonction le nombre de centres accepteurs (ou donneurs) est très supérieur au dopage, et impose le niveau de Fermi de la jonction indépendamment du dopage. Ce phénomène est

l'ancrage du niveau de Fermi par les états d'interface (*Fermi level pinning*). C'est lui qui est à l'origine de l'écart entre la hauteur de barrière théorique et la valeur mesurée.

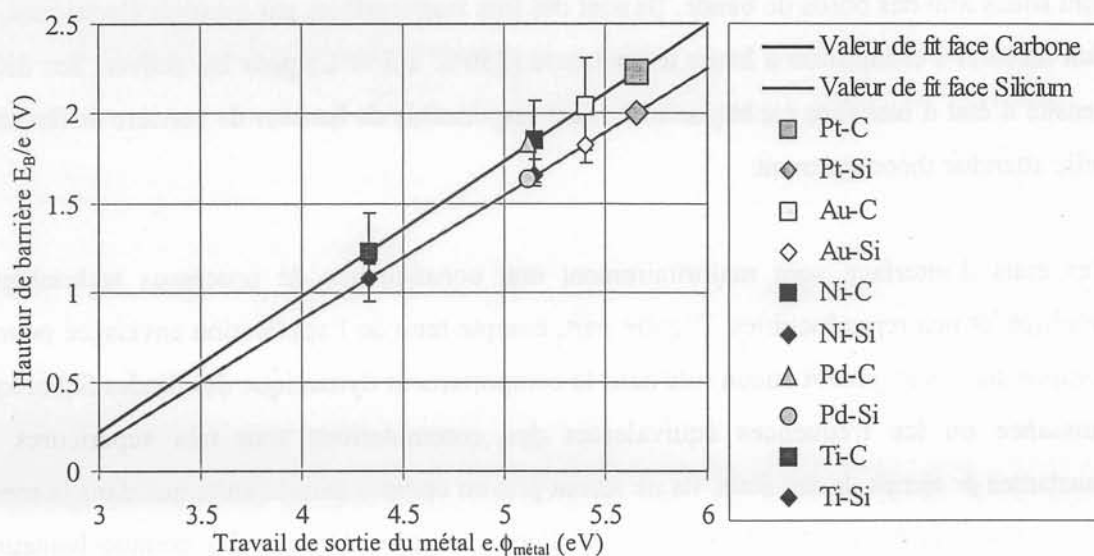


fig. 13 Hauteur de barrière de Schottky d'une diode réalisée sur SiC-4H en fonction du travail de sortie du métal. Les barres d'erreur représentent la dispersion suivant le type de mesure (I-V, C-V d'après [ITO-1]). Les valeurs des prototypes sont données tab. 4

En effet les barrières obtenues avec le Titane Ti (4,33eV) ont des hauteurs de l'ordre de 1,27eV là où l'on attendrait une centaine de meV. [ITO-1] propose une représentation graphique de la hauteur de barrière mesurée sur des prototypes suivant le travail de sortie du métal, et la face cristallographique du SiC-4H sur laquelle est réalisée la jonction (fig. 13).

Les états d'interface piègent les porteurs au voisinage de la jonction, et les restituent avec une dynamique lente devant les constantes de temps du semiconducteur. Ce phénomène est dissipatif, ce qui justifie la résistance R_{EI} du schéma équivalent proposé fig. 12. Cette propriété de « lenteur » est utilisée pour la caractérisation fréquentielle de la jonction, à la base des méthodes de caractérisation des états d'interface.

Les mesures C-V (présentées plus haut) mettent en évidence ces états d'interface dans les anomalies de la courbe $1/C(V)^2$. Plusieurs méthodes, issues des méthodes de mesure des interfaces MOS, permettent d'évaluer les densités surfaciques d'états d'interface D_{IT} (en $cm^{-2}.eV^{-1}$) [MUR-1]. Les méthodes de conductances (qui consiste à identifier un schéma équivalent de conductance et de capacités, c'est la plus sensible), de Terman (issue d'une courbe C-V à haute fréquence d'oscillation et avec une rampe de polarisation lente), ou DLTS (*Deep-Level Transient-Spectroscopy*) sont les plus employées ([SCH-1]).

Dans le cas du SiC, le gap très important ($>3\text{eV}$) fait qu'à température ambiante les niveaux profonds situés dans le gap du SiC ne sont pas électriquement actifs, d'autant moins qu'ils sont situés loin des bords de bande. Ils sont dès lors inaccessibles par mesures électriques, et il faut mesurer l'échantillon à haute température (250°C à 350°C) pour les activer. Sur SiC, la densité d'état d'interface est importante et est responsable de hauteur de barrière différente de celle attendue théoriquement.

Ces états d'interface sont majoritairement une conséquence de processus technologique employé, et peu reproductibles. D'autre part, compte tenu de l'application envisagée pour ces composants, ils ne jouent aucun rôle dans le comportement dynamique des diodes Schottky de puissance où les fréquences équivalentes des commutations sont très supérieures aux constantes de temps de ces états. Ils ne seront pris en compte dans la suite que dans la mesure où ils fixent la hauteur de barrière de la diode Schottky. On prendra comme hauteur de barrière la valeur expérimentale obtenue par mesure électrique C-V.

2.2.3.4. Facteur d'idéalité n

Dans l'expression du courant I de la jonction Schottky en fonction de la tension de polarisation (eq. 6), on introduit un coefficient correctif n appelé facteur d'idéalité, de telle sorte que l'équation du courant en fonction de la tension dans la diode tangente correctement la caractéristique réelle. L'expression corrigée de ce courant est alors (eq. 24) :

$$I = S.J_S \left(\exp^{\frac{e.V_{AK}}{n.k.T}} - 1 \right) \quad \text{eq. 24}$$

Ce coefficient est difficile à justifier par la seule théorie d'émission thermoélectronique. Comme pour les états d'interface, il existe plusieurs méthodes pour accéder au coefficient n . Une méthode usuelle consiste à tracer la tangente à la courbe $\text{Log}(I(V))$ pour les faibles courants où les résistances séries sont négligeables. On a tracé l'allure de la caractéristique directe $\text{Log}(I(V))$ (fig. 14) en fonction de V_{AK} d'une diode Schottky SiC de surface active $S=2\text{mm}^2$ ainsi que la tangente à cette courbe pour les faibles courants, où la résistance série est négligeable. Pour cette diode, l'équation de la tangente (graphe logarithmique, en pointillé) est donnée par:

$$I_T(V) = 2.10^{-15} \cdot \exp(34,86.V) \quad \text{eq. 25}$$

Soit, pour $V \gg R.I$, et en identifiant les termes des équations eq. 24 et eq. 25, on trouve à $T=300\text{K}$:

$$S=2\text{mm}^2 \quad J_S=10^{-13}\text{A.cm}^{-2} \quad \text{et} \quad n = \frac{e}{k.T.34,86} = 1,11 \quad \text{eq. 26}$$

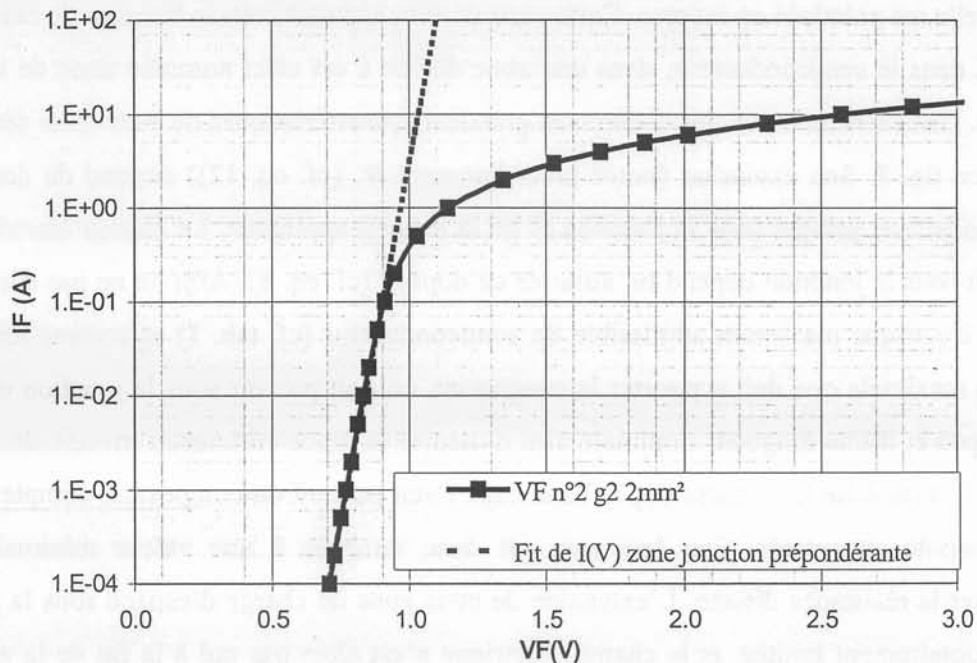


fig. 14 graphe expérimental de la caractéristique directe d'une diode Schottky SiC 2mm^2 (trait plein) et la tangente dans la zone de jonction (pointillés).

Cette méthode de détermination reste cependant assez imprécise, compte tenu de la sensibilité des résultats à la tangente tracée, particulièrement pour la détermination du courant de saturation J_S . Une autre méthode proposée par [BEN-1] et majoritairement utilisée, est plus proche d'une analyse fonctionnelle du composant. Elle consiste à *fit*ter le réseau expérimental de caractéristiques $I(V_{AK}, T)$ de la diode, afin de déterminer les paramètres caractéristiques n , J_S et la résistance série. Une méthode voisine sera présentée plus loin dans le chapitre de modélisation de la cellule de commutation, appliquée à un MOSFET.

2.3. Tenue en tension – substrat

La diode Schottky de puissance présentée fig. 5 est un composant vertical. A ce titre, le substrat participe au comportement électrique, en plus de la résistance mécanique qu'il apporte au composant. D'autre part, la tenue en tension inverse est assurée non seulement par la barrière de Schottky, mais aussi par une zone de tenue en tension et une périphérie de cette barrière permettant de limiter le champ électrique en polarisation inverse, sans lesquelles la tenue en tension inverse n'excéderait pas quelques dizaines de volts. La réalisation et les propriétés de ces zones sont là encore liées aux propriétés semi-conductrices du SiC et à ses atouts en termes de champ électrique et de mobilité.

2.3.1. Dopage et zone de tenue en tension d'espace

Afin de pouvoir supporter une tension inverse et donc obtenir l'effet redresseur, la jonction Schottky doit pouvoir faire naître un zone déserte de porteurs dite zone de charge d'espace lorsqu'elle est polarisée en inverse. Cette zone déserte apparaît sous la barrière de Schottky et s'étend dans le semiconducteur, dans une zone dédiée à cet effet nommée zone de tenue en tension. Une représentation des différentes grandeurs caractéristiques de cette zone déserte est proposée fig. 8. Son extension (notée précédemment W , (cf. eq. 12)) dépend du dopage du semiconducteur présent sous la jonction et de la tension appliquée. Le champ électrique qui apparaît sous la jonction dépend lui aussi de ce dopage (cf. eq. 8). Afin de ne pas dépasser le champ électrique maximum admissible du semiconducteur (cf. tab. 1) et compte tenu de la tension maximale que doit supporter le composant, on doit prévoir sous la jonction une zone peu dopée et d'une longueur minimale afin d'assurer la tenue en tension inverse désirée. En pratique, cette zone faiblement dopée handicape l'état passant du composant, compte tenu de sa résistivité importante. Son épaisseur est donc ramenée à une valeur minimale, pour optimiser la résistance directe. L'extension de cette zone de charge d'espace sous la jonction est volontairement limitée, et le champ électrique n'est alors pas nul à la fin de la zone peu dopée.

En faisant l'hypothèse d'un dopage homogène dans la zone de tenue en tension et en négligeant d'éventuels effets de bord, la résistance de la zone de tenue en tension (Zone v ou N) est donnée par :

$$R_{ON} = \frac{W}{e \cdot N_D \cdot \mu_N} \text{ en } \Omega \cdot \text{m}^2 \quad \text{eq. 27}$$

Avec μ_N la mobilité des électrons dans la zone v et N_D son dopage.

L'équation de Poisson (eq. 7) permet de déterminer l'extension et le dopage de la zone v optimale, c'est à dire qui minimisera la résistance directe de la diode. Une tenue en tension souhaitée de $V_{BR}=800\text{V}$ pour la diode et un champ maximum théorique sous la jonction $E_{\max}=2 \cdot 10^8 \text{V/m}$, conduit dans le cas d'une jonction non optimisée au schéma fig. 15a où :

$$W = \frac{2 \cdot V_{BR}}{E_{\max}} = 8 \mu\text{m} \quad \text{eq. 28}$$

D'où :

$$N_D = \frac{\epsilon_S \cdot E_{\max}^2}{2 \cdot e \cdot V_{BR}} = 1,38 \cdot 10^{22} \text{ m}^{-3} \approx 1,4 \cdot 10^{16} \text{ cm}^{-3} \quad \text{eq. 29}$$

Et R_{ON} vaut alors $0,45\text{m}\Omega\cdot\text{cm}^2$. Dans le cas d'une zone v optimisée présentée fig. 15b (« jonction » dite tronquée), on introduit le coefficient de troncature α , et les équations eq. 28 et eq. 29 deviennent respectivement:

$$W_{Opt} = \frac{2 \cdot V_{BR}}{E_{max} \cdot (2 - \alpha)} \quad \text{eq. 30}$$

$$N_{D_{Opt}} = \frac{\epsilon_S \cdot E_{max}^2}{2 \cdot e \cdot V_{BR}} \cdot (2 - \alpha) \cdot \alpha \quad \text{eq. 31}$$

Et :

$$R_{ON_Opt} = \frac{4 \cdot V_{BR}^2}{\epsilon_S \cdot E_{max}^3 \cdot \mu_N \cdot (2 - \alpha)^2 \cdot \alpha} \quad \text{eq. 32}$$

Pour une tenue en tension donnée V_{BR} , la valeur optimale de α est celle qui minimise R_{ON} , soit celle qui maximise $f(\alpha) = \alpha \cdot (2 - \alpha)^2$. L'étude de f donne $\alpha_{opt} = 2/3$ pour $0 < \alpha < 1$ et R_{ON} vaut alors $0,34\text{m}\Omega/\text{cm}^2$, soit un gain de 16% sur la résistance série finale du composant, sans dégradation des autres performances électriques. On a alors : $W = 6\mu\text{m}$ et $N_D = 1,22 \cdot 10^{16}\text{cm}^{-3}$.

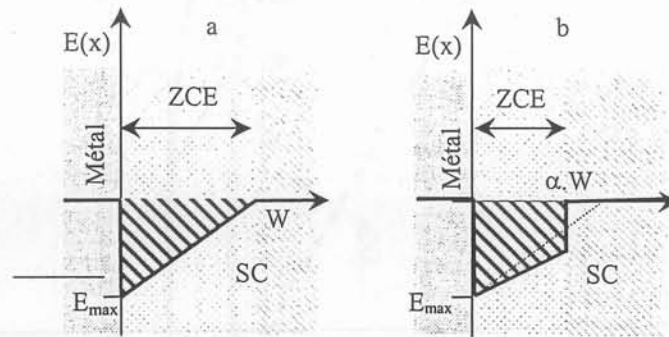
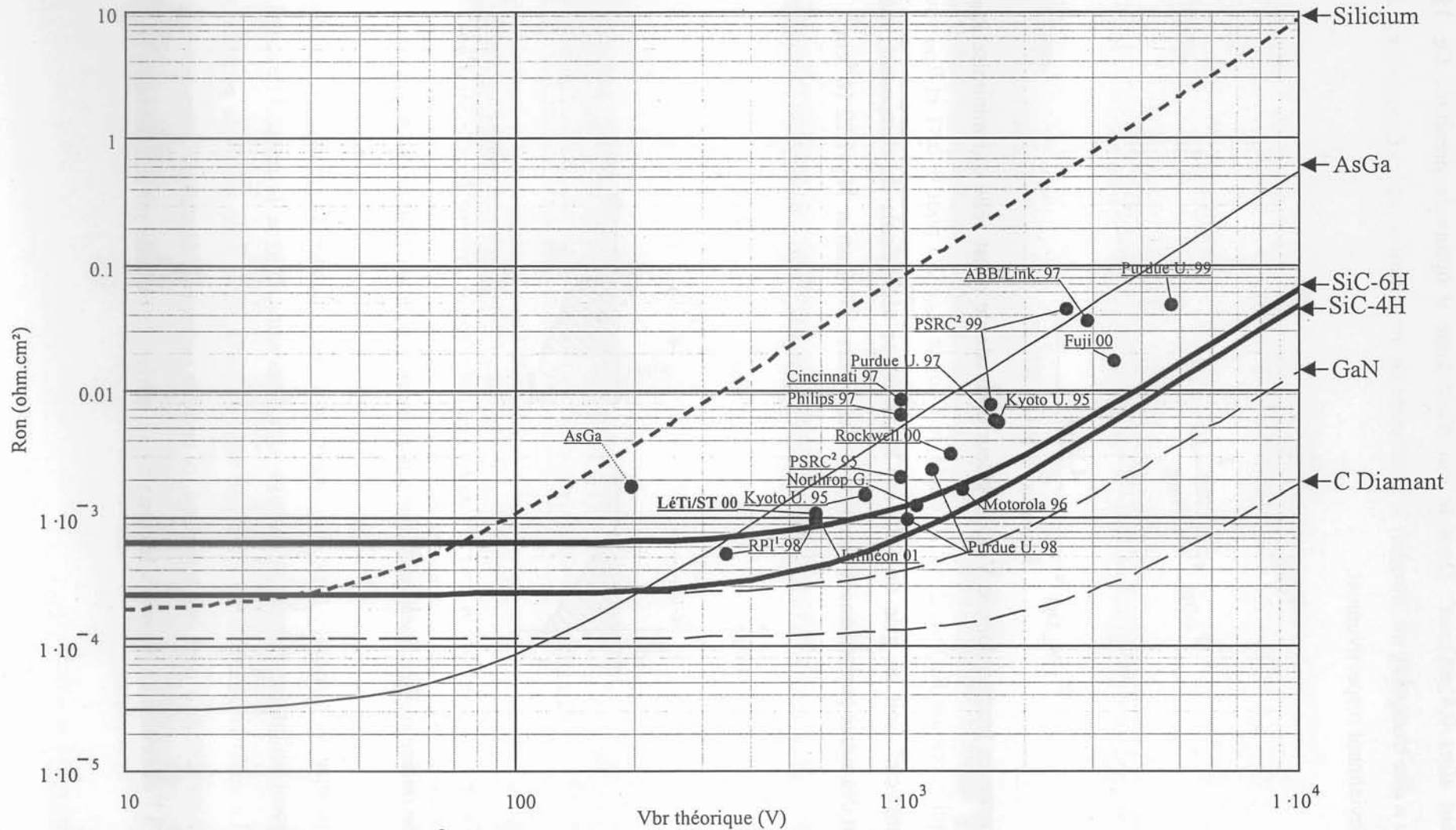


fig. 15 En (a) allure du champ sous la jonction en polarisation inverse dans le cas d'une jonction non tronquée (ou non optimisée). En (b) la zone v tronquée permet la même tenue en tension (même surface hachurée) avec une résistance série plus faible de 16% env.

Le fait d'optimiser la résistance série du composant a une influence sur le dopage, qui doit être légèrement réduit par rapport au dopage sans troncature, comme le montre l'exemple précédent. Le substrat constitue lui aussi une zone résistive, mais pose moins de problèmes compte tenu du fait qu'il peut être très dopé, et ne joue aucun rôle électrique autre que celui de ramener à l'extrémité de la zone v le contact face arrière (la cathode sur une Schottky N).



¹RPI=Rensselaer Polytechnic Institute, NY. ²PSRC=Power Semiconductor Research Center, NCSU.

fig. 16 Résistance carrée minimale en fonction de la tension supportée par le composant (sans tenir compte de la périphérie), pour différents matériaux. On présente quelques prototypes significatifs de diode Schottky réalisées sur SiC-4H.

L'écriture de la résistivité proposée eq. 32 ne fait apparaître que des grandeurs intrinsèques au matériau et la tenue en tension maximum désirée. Cette équation réécrite avec le paramètre α optimisé est :

$$R_{ON} = \frac{27.V_{BR}^2}{8.\epsilon_S.E_{max}^3.\mu_N} \quad \text{eq. 33}$$

Dans un composant majoritaire la zone de tenue en tension n'étant pas modulée par injection de porteurs minoritaires, elle est à l'origine de la majeure partie de la résistance à l'état passant du composant (MOSFET, JFET ou diode Schottky par exemple). L'autre provient du substrat, pour lequel la résistivité est donnée par l'eq. 27. En dopant fortement le substrat, on diminue la résistivité de cette zone, dans le but de diminuer la résistance série. On peut donc connaître la résistance carrée minimale théorique (en $\Omega.cm^2$) pour différents matériaux en fonction de la tension maximum envisagée pour le composant, à l'aide des propriétés des matériaux décrites tab. 1. Ces résultats sont présentés fig. 16.

On constate sur ce graphe que le SiC (4H ou 6H) n'est pas compétitif à température ambiante comparé au Silicium ou à l'Arséniure de Gallium (AsGa) dans le domaine des basses tensions. Pour des tensions au delà de 200V, le SiC-4H présente des propriétés supérieures à ces deux matériaux. Le gain du SiC dans le domaine des hautes tensions atteint un facteur 100× comparé au Silicium. Ceci explique l'absence de composants de type diodes Schottky en Silicium au dessus de 100V, puisque les surfaces de matériau à utiliser varient dans les mêmes proportions que les résistances carrées. Le Nitrure de Gallium (GaN) et surtout le diamant présentent des propriétés supérieures mais un degré d'immaturation tout aussi important, empêchant pour l'instant d'envisager des composants de puissance fonctionnels. Enfin, l'objectif de ce travail portant principalement sur les composants de puissance, les propriétés thermiques jouent un rôle fondamental dans le choix du matériau, et feront l'objet d'un chapitre à part.

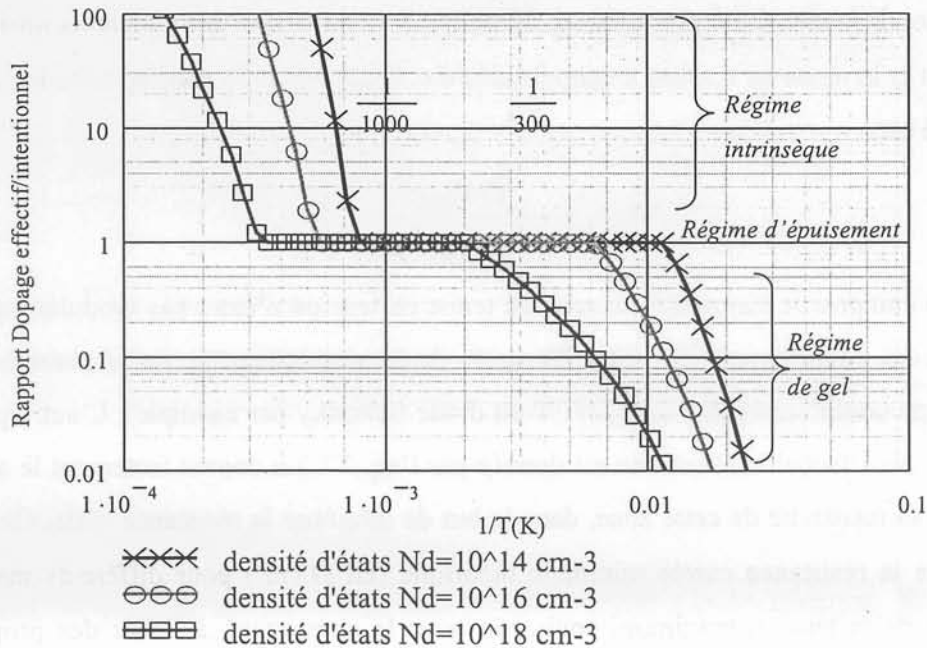


fig. 17 Rapport du dopage effectif (mesurable par tracé de $C(V)$) et du dopage intentionnel (dose de dopants présents dans SiC) en fonction de la température pour différentes doses initiales. Dopage Azote (Energie d'activation sur SiC-4H : 59meV et 102meV).

Dans SiC, le très grand gap permet d'envisager l'utilisation à haute température du composant comme le montre la fig. 17, puisque la génération thermique de porteurs intrinsèques survient très haut en température (vers 1000K voire plus suivant le dopage). En revanche, et suivant la distance des niveaux donneurs sous la bande de conduction (et des niveaux accepteurs au dessus de la bande de valence dans le cas du dopage P), on peut craindre une ionisation incomplète des dopants à basse température, voire à température ambiante. En pratique, ce phénomène est généralement constaté sur les zones dopées P par l'Aluminium, où l'énergie d'ionisation de l'Aluminium (191meV sur 4H-SiC et 239meV sur 6H-SiC) est assez éloignée du bord de bande et augmente ainsi la résistance série du composant à basse température. Sur matériau N, le dopant Azote a des énergies d'ionisation assez faibles. Suivant la substitution effectuée (mise en site préférentielle de l'Azote à la place d'un Carbone, dans un site cubique ou hexagonal du SiC-4H), cette énergie vaut 59meV ou 102meV. Ainsi le matériau SiC-4H dopé N qui constitue les diodes Schottky étudiées dans la suite est en régime d'épuisement. C'est-à-dire qu'il y a à la fois une ionisation complète des dopants, et une densité de donneurs intrinsèques très inférieure au dopage. Ceci se vérifie expérimentalement dans la gamme des températures allant de 300K à 1000K environ, pour les dopages usuels ($10^{13} \text{ cm}^{-3} < N_d < 10^{18} \text{ cm}^{-3}$).

2.3.2. Zone de tenue en tension réelle

Dans le cas d'une zone de tenue en tension réelle, la théorie décrite précédemment s'applique. En pratique cependant, certaines grandeurs comme le champ électrique maximum dépendent du dopage de la zone considérée. [BAL-1] propose pour l'expression de champ critique dans SiC-4H en fonction du dopage :

$$E_{\max} = 1,4.N_D^{1/7} \text{ avec } N_D \text{ en cm}^{-3} \text{ et } E_{\max} \text{ en V}/\mu\text{m} \quad \text{eq. 34}$$

Compte tenu des équations écrites précédemment (eq. 31) concernant la zone de tenue en tension, la tenue en tension maximum d'une zone dopée Nd est :

$$V_{BR} = \frac{\epsilon_S.E_{\max}^2}{2.e.N_D} \cdot (2-\alpha).\alpha \text{ avec } N_D \text{ en m}^{-3} \text{ et } E_{\max} \text{ en V/m} \quad \text{eq. 35}$$

D'où la limite de tension sur SiC-4H en fonction du dopage :

$$V_{BR} = \frac{4.\epsilon_S.N_D^{-5/7}.10^6}{9.e} = 5,4.10^{14}.N_D^{-5/7} \text{ avec } N_D \text{ en cm}^{-3} \quad \text{eq. 36}$$

On trouve dans la littérature d'autres expressions comme dans [BAL-2] :

$$V_{BR} = 1,75.10^{15}.N_D^{-3/4} \text{ avec } N_D \text{ en cm}^{-3} \quad \text{eq. 37}$$

On a tracé d'autre part la limite due à la zone de tenue en tension optimisée, de largeur⁷ W. La tenue en tension est limitée par cette zone, suivant l'eq. 30. On obtient donc l'autre condition sur N_D , pour une zone de tenue en tension optimale (i.e. tronquée) :

$$V_{BR} = \frac{2.W.1,4.N_D^{1/7}}{3} \text{ avec } N_D \text{ en cm}^{-3} \text{ et } W \text{ en } \mu\text{m} \quad \text{eq. 38}$$

Ces expressions sont représentées dans le graphe fig. 18. On retrouve la propriété du SiC qui, avec un champ de claquage supérieur d'un facteur ≈ 10 à celui du Silicium, permet à tension donnée d'augmenter le dopage d'un facteur ≈ 100 donc de diminuer d'autant la résistance série.

⁷ On trouvera dans la littérature ([ARN-1]) d'autres valeurs pour le coefficient de troncature optimal α , compris entre 0,7 et 0,75. Ce coefficient corrigé prend en compte le coefficient d'ionisation dans la zone de charge d'espace soumise au champ maximum.

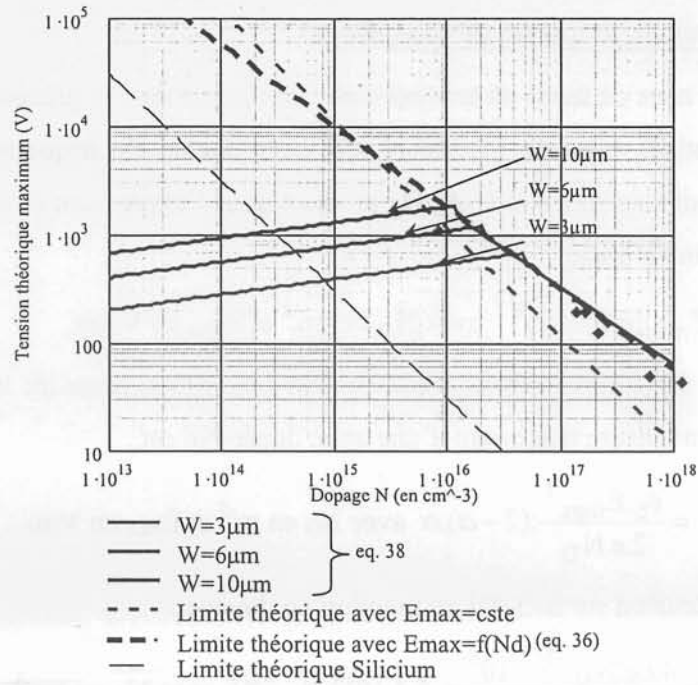


fig. 18 Tenue en tension maximum du matériau en fonction du dopage et de la longueur de la zone de tenue en tension (zone v). (\blacklozenge = Données [ALL-1]).

2.3.3. Mobilité dans le carbure de Silicium

Les diodes Schottky, comme les MOSFETs ou d'autres composants à porteurs majoritaires, ne présentent pas de modulation de la conductivité du matériau semiconducteur par injection de porteurs, comme c'est le cas dans les composants bipolaires. La résistivité du matériau (notée ρ , en $\Omega \cdot m$), qui suffit à décrire complètement le phénomène de transport du courant, est donnée par :

$$\rho = \frac{1}{e \cdot N_d \cdot \mu_N} \quad \text{en } \Omega \cdot m \quad \text{eq. 39}$$

Elle fait apparaître, outre le dopage du matériau (qui correspond à la densité de porteurs libres, et donc disponibles pour assurer la conduction) la mobilité de ces porteurs, notée μ_N et exprimée en $m^2 \cdot V^{-1} \cdot s^{-1}$.

La mobilité est une grandeur macroscopique, caractéristique du matériau et décrivant la facilité des porteurs à se déplacer dans le cristal. Elle est différente suivant le type de porteurs : les électrons ont des masses effectives plus légères que les trous dans la plupart des semiconducteurs et ont ainsi des mobilités supérieures, et anisotropes. La mobilité dépend aussi du champ électrique, du dopage et fortement de la température. Etant un paramètre fondamental pour le choix du matériau, le dimensionnement et la technologie des composants

« à porteurs majoritaires », elle a fait l'objet d'importants travaux en vue d'obtenir des modèles fins pour la simulation.

Schématiquement et pour les champs faibles, les vitesses d'un électron / d'un trou en fonction du champ électrique régnant dans le semiconducteur s'écrivent respectivement :

$$\bar{v}_n = -\mu_n \cdot \bar{E} \quad \text{et} \quad \bar{v}_p = \mu_p \cdot \bar{E} \quad \text{en m.s}^{-1} \quad \text{eq. 40}$$

2.3.3.1. Sensibilité au champ électrique

Dans le domaine des forts champs, la vitesse de l'électron (ou du trou) atteint une limite physique dite vitesse de saturation des porteurs et donnée tab. 1 pour différents matériaux. Dans SiC, cette vitesse a fait l'objet de mesures ([MUE-1], [KHA-1]) et vaut environ $2 \cdot 10^7$ cm/s à 300K, et décroît avec la température.

2.3.3.2. Sensibilité au dopage

La densité de courant dans le semiconducteur \bar{j} en fonction du champ est donnée par la densité de porteurs de chaque type traversant une section de semiconducteur en un temps donné, soit, en introduisant les expressions données eq. 40:

$$\bar{j} = (N \cdot \mu_n + P \cdot \mu_p) \cdot e \cdot \bar{E} \quad \text{en A.m}^{-2} \quad \text{eq. 41}$$

Dans le matériau N qui constitue les diodes Schottky, le second terme de l'eq. 41 est négligeable. On constate que le courant est donc proportionnel au dopage N. A partir d'une certaine densité de dopants notée N_{REF} , les interactions coulombiennes entre les porteurs et les atomes fixes ionisés du cristal diminuent la mobilité et limitent l'intérêt du sur-dopage dans l'amélioration de la résistivité du matériau. Plusieurs travaux tiennent compte de cette limitation dans leurs formulations.

2.3.3.3. Sensibilité à la température

La température se traduit d'un point de vue cristallin par des vibrations des atomes du cristal autour de leur position d'équilibre dans le réseau. Ces vibrations diminuent la section de passage des porteurs et augmentent la probabilité de collision d'un porteur et d'un atome ou d'un ion du cristal. La mobilité décroît donc rapidement lorsque la température augmente. Elle est très importante à basse température comme dans le SiC-4H où elle atteint 10^4 cm²/V.s à 50K. Cependant, l'ionisation des dopants peut être incomplète à basse température ou même à température ambiante, comme dans le cas du dopage Aluminium sur SiC de type P. On peut alors observer une diminution de la résistivité quand la température augmente, expliquée par la compétition entre la dégradation de la mobilité et l'activation des dopants, à l'avantage de

la seconde. Hormis ce cas un peu particulier, un composant à porteurs majoritaires verra toujours ses performances ohmiques se dégrader avec l'augmentation de la température. Cette propriété se retrouve bien sûr avec la technologie Silicium (MOSFETs et diodes Schottky). Le Carbure de Silicium ne déroge pas à cette règle. Une analyse fonctionnelle plus fine de l'impact de cette propriété sur le comportement en direct du composant sera menée dans la partie concernant l'étude thermique. En conséquence de ces trois points que sont les sensibilités au champ, au dopage et à la température, des modèles de mobilités plus ou moins fins ont été avancés pour décrire le comportement du SiC. Ces modèles reposent sur des extrapolations de points expérimentaux et sont donc des modèles phénoménologiques, les modèles physiques étant impraticables dans l'utilisation du paramètre mobilité.

En France l'équipe du Pr. CHANTE du CEGELY propose une modélisation pour le SiC issue de celles du Silicium proposées par Masetti [MAS-1] et Caughey et Thomas [CAU-1]. Pour le SiC, la formule générale proposée par [NAL-1] est :

$$\mu_0(N, T) = \mu_{\min 1} \cdot \exp \frac{P_c / N}{N} + \frac{\mu_L \cdot \left(\frac{T}{300} \right)^{-\xi} - \mu_{\min 2}}{1 + \left(\frac{N}{C_R} \right)^\alpha} \cdot \frac{\mu_1}{1 + \left(\frac{C_S}{N} \right)^\beta} \quad \text{eq. 42}$$

Cette formule (eq. 42) est paramétrée par différents coefficients, donnés pour le Silicium dopé à l'Arsenic (N) et au Bore (P) et le SiC-4H dopé à l'Azote (N) et à l'Aluminium (P) dans le tab. 3.

Paramètre	Si N (Arsenic)	SiC N (Azote)	Si P (Bore)	SiC P (Aluminium)	Unité
$\mu_{\min 1}$	52.2	20	44.9	20	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$
P_c	0	0	9.23×10^{16}	0	cm^{-3}
μ_L	1417	700	470.5	350	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$
ξ	2.2	3	2.5	3	-
$\mu_{\min 2}$	52.2	0	0	0	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$
C_R	9.68×10^{16}	4.5×10^{17}	2.23×10^{17}	10^{19}	cm^{-3}
α	0.68	0.45	0.719	0.5	-
μ_1	43.4	0	29	0	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$
C_S	3.43×10^{20}	<i>(3.43 × 10²⁰)</i>	6.1×10^{20}	<i>(6.1 × 10²⁰)</i>	cm^{-3}
β	2	<i>(2)</i>	2	<i>(2)</i>	-

tab. 3 : valeur des coefficients de l'expression de la mobilité de [NAL-1]

L'expression eq. 42 se trouve simplifiée dans le cas du SiC, où 3 grandeurs sont nulles ou d'influence négligeable (*en italique*). D'autre part, cette expression ne fait pas intervenir le champ électrique et la vitesse de saturation. Pour tenir compte de la limitation de vitesse des porteurs, la mobilité précédemment calculée devient :

$$\mu(E, N, T) = \frac{\mu_0(N, T)}{\sqrt{1 + \left(\frac{\mu_0(N, T) \cdot E}{V_{\text{sat}}} \right)^2}} \quad \text{et} \quad V_{\text{sat}}(T) = V_{\text{sat}0} \left(\frac{T}{300} \right)^\kappa \quad \text{eq. 43}$$

avec $V_{\text{sat}0} = 2.10^7 \text{ cm.s}^{-1}$ et $\kappa = 0.5$ (D'après [MUE-1] et [NAL-1] et réf.).

Un autre modèle, proposé par M. ROSCHKE et F. SCHWIERZ décrit aussi assez finement la mobilité pour le SiC-4H, -6H et 3C [ROS-1], et est comparé aux résultats expérimentaux publiés. Ce modèle étudie les mobilités perpendiculairement à l'axe c du cristal. Il faut donc ramener la mobilité proposée par ce modèle à celle parallèle à l'axe c dans le cas des composants de puissance comme les diodes Schottky. Un coefficient correcteur de 1,25 est appliqué ($\mu_{//c} = 1,25 \cdot \mu_{\perp c}$).

On présente les expressions développées des deux modèles de mobilité en fonction du dopage, de la température et du champ dans le semiconducteur :

Modèle [NAL-1] :

$$\mu_0(N, T) = 20 + \frac{700 \left(\frac{T}{300} \right)^{-3}}{1 + \left(\frac{N}{4,5 \cdot 10^{17}} \right)^{0,45}} \quad \text{eq. 44}$$

$$\text{et} \quad \mu(E, N, T) = \frac{\mu_0(N, T)}{\sqrt{1 + \left(\frac{\mu_0(N, T) \cdot E}{2 \cdot 10^7 \sqrt{\frac{T}{300}}} \right)^2}} \quad \text{eq. 45}$$

Modèle [ROS-1] pour le SiC-4H (mobilité ramenée parallèle à l'axe c):

$$\mu_0(N, T) = 1,25 \cdot \left[40 \left(\frac{T}{300} \right)^{-0,5} + \frac{950 \left(\frac{T}{300} \right)^{-2,4} - 40 \left(\frac{T}{300} \right)^{-0,5}}{1 + \left(\frac{N \cdot 300}{2 \cdot 10^{17} \cdot T} \right)^{0,76}} \right] \quad \text{eq. 46}$$

$$\text{et } \mu(N, T, E) = \frac{\mu_0(N, T)}{\left\{ 1 + \frac{\mu_0(N, T) \cdot E \cdot \left(1 + 0,6 \cdot \exp\left(\frac{T}{600}\right) \right)}{V_{\max}} \right\}^{\beta(T)} \frac{1}{\beta(T)}} \quad \text{eq. 47}$$

$$\text{avec } \beta(T) = 0,817 + 0,0427 \cdot \exp\left(\frac{T-327}{98,4}\right)$$

Pour les deux modèles présentés, l'hypothèse de champ faible permet l'approximation de ne tenir compte que de l'eq. 44 et l'eq. 46 respectivement. Suivant cette dernière hypothèse, on peut donner l'allure de la mobilité dans le SiC-4H dopé N suivant la température et le dopage pour les deux modèles (fig. 19).

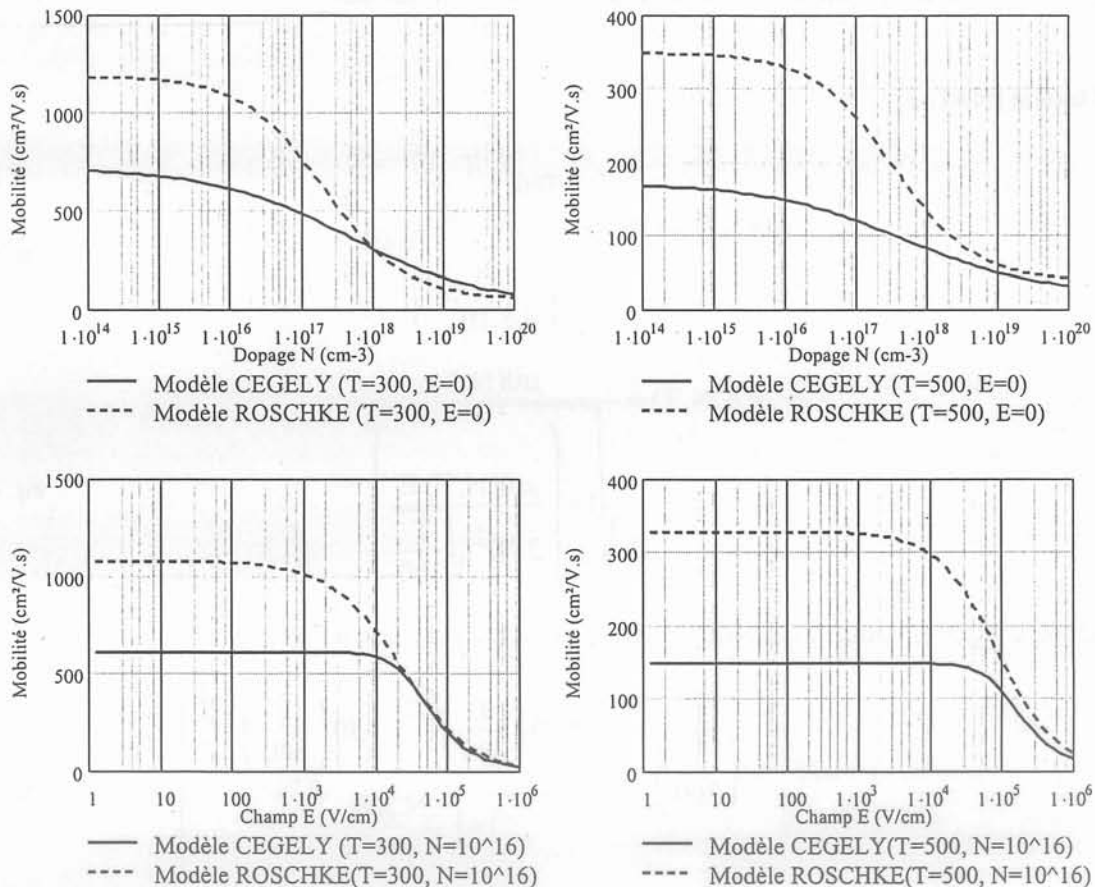


fig. 19 : Mobilité dans SiC-4H suivant le dopage pour $E=0V/cm$ (en haut à gauche à 300K et à droite à 500K) et suivant le champ électrique pour $N=10^{16}cm^{-3}$ (en bas à gauche à 300K et à droite à 500K)

On constate une différence sensible des mobilités suivant le modèle employé. [ROS-1] justifie l'écart de son modèle comparé aux valeurs usuelles entre autres par une amélioration de la qualité du matériau et des épitaxies. Les deux modèles présentent cependant des variations similaires avec le champ, la température et le dopage. Dans le cas de la diode Schottky de puissance polarisée en direct, le champ électrique dans la diode reste faible même dans le cas d'une forte densité de courant. La zone faiblement dopée où la densité de porteurs est limitée est celle où le champ électrique est le plus important. Pour cette zone, d'après l'éq. 41 on peut donner la densité de courant en fonction du champ (fig. 20). Même pour de fortes densités de courant ($j=1000\text{A/cm}^2$), la mobilité reste en régime de champ faible ($E\approx 1000\text{V/cm}$ à $T=300\text{K}$ et $N=10^{16}\text{cm}^{-3}$) et la résistivité ρ n'est pas modifiée.

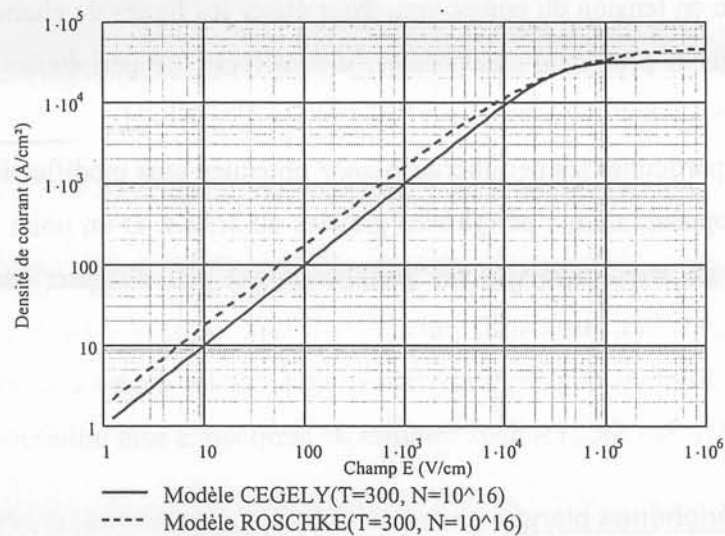


fig. 20 Modèle de densité de courant dans une diode Schottky SiC-4H en fonction du champ. Pour les champs faibles la caractéristique est linéaire et de pente $\sigma=1/\rho$, la résistivité est alors indépendante du champ.

2.4. Périphérie du composant

La zone de tenue en tension décrite plus haut (zone v) a pour mission de contenir le champ électrique intense sous la jonction et d'étaler les lignes de champ, tout en minimisant la résistance série du composant. Toutefois la limite physique qui correspond au bord du composant pose un problème, car à cet endroit les lignes de champ électrique (qui doivent se boucler) sortent du SiC où le champ de claquage est très important, pour s'étaler dans l'air par exemple, où il est nettement plus faible (20 à 60 kV/cm contre 2000kV/cm dans le SiC). D'autre part les zones actives de semiconducteur (jonction, poches) présentent des courbures plus ou moins aiguës, qui par effet de pointe peuvent augmenter localement le champ et dégrader la tenue en tension du composant. Pour étaler les lignes de champ et afin de limiter leur regroupement à proximité des pointes, divers types de périphéries sont utilisés pour protéger les diodes Schottky réalisées sur SiC ([NGO-1], [BIL-1]).

On distingue en particulier les périphéries *planar* obtenues sans modification de la surface du composant, par opposition aux périphéries gravées ou *MESA*. D'un point de vue fonctionnel et dans l'étude qui nous intéresse, ces périphéries ont peu d'impact sur le comportement électrique « normal » du dispositif, puisqu'elles sont censées « l'idéaliser ». On présente cependant les réalisations de périphéries rencontrées sur les diodes et autres composants SiC (D'après [ARN-1]). Sur SiC, les deux familles de périphéries sont utilisées ([TAR-1] et réf.).

2.4.1. Périphéries planar

Trois types de périphéries *planar* sont utilisées, parfois conjointement, et sont présentées fig. 21. Les périphéries *field plates* (plaques ou électrodes de champ) [TAR-1] sont assez simples à réaliser (fig. 21a) et souvent utilisées en complément d'une autre périphérie. Les poches ou anneaux (JTE pour *Junction Termination Extention*) sont actuellement très employées, jusqu'à quelques kV. Les anneaux de garde sont réservés aux hautes tensions ([TSU-1]). Ces deux derniers types de périphérie font appel à une étape d'implantation ionique (Bore ([ITO-2], [MOR-1]), Aluminium ([OTT-1]) ou Argon ([KNI-1]) pour obtenir des poches P), délicate sur SiC. En effet la dureté particulière du SiC limite la profondeur de diffusion et l'activation des dopants. L'énergie d'implantation importante nécessaire et la température de recuit (1700°C) dégradent fortement l'état de surface du SiC⁸.

⁸ Infineon propose cependant des diodes Schottky 600V protégées par poches implantées et recuites à 1500°C, c'est-à-dire sans activation complète des dopants, néanmoins avec des performances équivalentes.

La tenue en tension de telles périphéries est très sensible au rayon de courbure des implantations. Des formules empiriques prenant en compte le resserrement des lignes de champ permettent de dimensionner la périphérie. En pratique, l'utilisation de logiciels modélisant le matériau dans son volume (logiciels « éléments finis », ou « volumes finis ») s'avère nécessaire pour traiter les effets 3D.

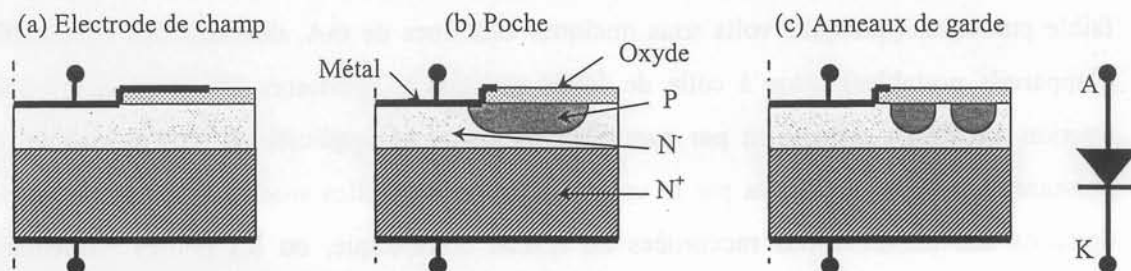


fig. 21 Différents types de périphéries planar réalisées sur une diode Schottky.

2.4.2. Périphérie MESA

Pour pallier la difficulté d'implantation, les techniques de périphérie par épitaxie et gravure, comme pour la réalisation de la plupart des composants SiC complexes, sont aujourd'hui très employées. Les briques technologiques mises en œuvre (gravure sèche, épitaxie, oxydation) bien que techniquement délicates, donnent d'excellent résultats. On présente (fig. 22b) une périphérie MESA réalisée par épitaxie et gravure, qui est celle employée pour les diodes Schottky prototypes de ce travail [COL-1]. Les étapes technologiques ont été réalisées au CEA-Léti.

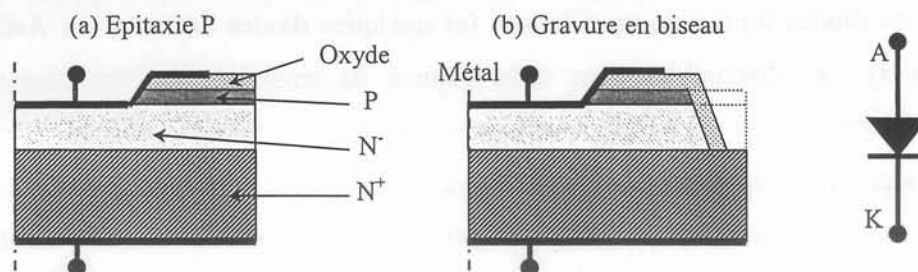


fig. 22 Deux périphéries MESA : (a) épitaxie de P puis oxydation et électrode de champ. (b) idem plus gravure et biseau

Ces périphéries (Planar comme MESA) sont protégées par un dépôt minéral (silice SiO_2 par exemple) et/ou organique (polymides), afin d'assurer une bonne tenue dans le temps des performances en tension du composant. D'un point de vue technologique cet oxyde pose des problèmes de charges piégées à l'interface avec le semiconducteur, occasionnant des courants de fuite de surface.

3. Caractérisation des diodes Schottky prototypes

Le domaine de l'électronique de puissance a exclusivement recours aujourd'hui au Silicium pour réaliser ses interrupteurs, commandés (transistors) ou non (diodes). Suivant le domaine d'application, plusieurs technologies de composants sont disponibles, couvrant la gamme de faible puissance (quelques volts sous quelques centaines de mA, domaine des alimentations d'appareils portables) jusqu'à celle de fortes puissances (plusieurs kV et plusieurs kA en traction électrique ferroviaire par exemple). Si certaines applications de l'électronique de puissance sont confidentielles par le volume d'activité qu'elles suscitent, d'autres comme le domaine des alimentations raccordées au réseau domestique, ou les petites alimentations portables de quelques watts drainent des volumes d'activité considérables. Dans le domaine des alimentations raccordées au réseau, la diode (ou redresseur) rapide constitue une brique élémentaire indispensable dans la majorité des alimentations à découpage. Dans le chapitre présentant des applications des composants SiC, le domaine possible d'application des diodes sera étudié plus exhaustivement.

Afin de couvrir les besoins en redresseurs rapides destinés aux alimentations raccordées au réseau domestique (115Vac/60Hz & 230Vac/50Hz), les fournisseurs de composants électroniques proposent des diodes rapides en Silicium en technologie bipolaire, tenant environ 600V en tension inverse. La gamme usuelle des Schottky en Silicium s'arrête vers 150V de tension inverse maximale, le ratio coût/performance devenant inintéressant au-delà à cause des limites physiques du matériau. Ainsi, à partir de 100V et jusqu'à plusieurs kV, seules les diodes bipolaires en Silicium (et quelques diodes Schottky en AsGa 500V peu répandues) sont disponibles dans cette gamme de tension, pour des courants allant de quelques ampères jusqu'à quelques centaines d'ampères en forte puissance.

Ces diodes bipolaires de puissance ont une structure voisine dans bien des aspects à celle de la diode Schottky présentée fig. 5. Cependant, au lieu du contact Schottky métal-semiconducteur, les diodes bipolaires remplacent le métal d'anode par une zone fortement dopée P, qui se comporte en direct comme un injecteur de porteurs minoritaires (des trous) dans la cathode à électrons majoritaires, et réciproquement. On a alors une modulation de la résistivité apparente des zones P et N, qui devient très faible, la chute de tension directe se résumant à la jonction. Ces diodes constituant l'état de l'art des redresseurs 600V, elles serviront de références dans l'étude du comportement électrique des diodes Schottky SiC.

Dans ce chapitre, on présente une caractérisation électrique des diodes Schottky SiC qui seront comparées à l'état de l'art des diodes bipolaires en Silicium, en prenant en compte la

température de fonctionnement du composant. On présentera ensuite une modélisation fine du comportement électrique de ces diodes tenant compte des résultats expérimentaux et de la description des différents mécanismes physiques régissant le fonctionnement de ces composants.

3.1. Caractéristique directe

Le chapitre précédent a détaillé l'impact des différentes parties constitutives d'une diode Schottky dans son comportement électrique en direct. La caractéristique directe fait appel au mécanisme de transport du courant à travers la structure verticale de la diode, il faut donc connaître la géométrie des différentes couches constitutives des diodes afin de décrire convenablement l'état passant.

3.1.1. Diodes Schottky SiC

Les diodes Schottky caractérisées sont produites à partir de substrat *Cree Research*. Les tranches de substrat sont fortement dopées (typiquement $2 \cdot 10^{18} \text{cm}^{-3}$) pour assurer une faible résistance série de la base du composant. Ce fort dopage conduit à une résistance série carrée de l'ordre de $0,5 \text{m}\Omega \cdot \text{cm}^2$, compte tenu de la mobilité à ce dopage et cette température (cf. fig. 19) soit une résistivité $\rho = 16 \text{m}\Omega \cdot \text{cm}$ à 300K. D'autre part, le substrat est épitaxié pour créer la couche faiblement dopée destinée à tenir la tension inverse. La couche épitaxiée est dopée N à 10^{16}cm^{-3} et mesure $6 \mu\text{m}$ d'épaisseur, soit une résistance carrée de $0,5 \text{m}\Omega \cdot \text{cm}^2$ et une résistivité de $1 \Omega \cdot \text{cm}$ à 300K. Le contact en face arrière, qui doit avoir la plus faible résistance possible, est réalisé par un dépôt de Titane comme le contact Schottky, ou Nickel dans la génération 2 donnant les meilleurs résultats (cf. tab. 4). Le dopage très important du substrat élimine l'effet redresseur du couple Métal-SiC par effet tunnel, et les résistances carrées typiques sont de l'ordre de $10^{-5} \Omega \cdot \text{cm}^2$.

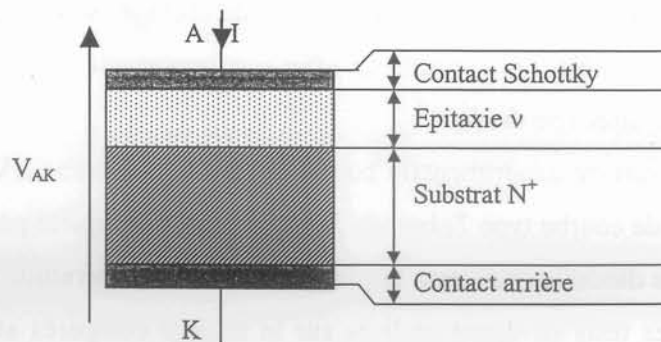


fig. 23 Structure simplifiée de la diode Schottky polarisée en direct.

L'étude théorique permet de déterminer les différentes composantes de la chute de tension d'une diode Schottky polarisée en directe. En combinant les résultats précédents (eq. 27 pour les zones ohmiques, eq. 3 et eq. 24 pour la jonction), on obtient respectivement pour la jonction (V_F , eq. 48) et pour les zones ohmiques (V_S , eq. 49):

$$J = R^* \cdot T^2 \cdot \exp\left(\frac{e \cdot V_F}{n \cdot k \cdot T}\right) \cdot \exp\left(\frac{-e \cdot \phi_B}{k \cdot T}\right) \quad \text{soit} \quad V_F = \frac{n \cdot k \cdot T}{e} \cdot \ln\left(\frac{J}{R^* \cdot T^2}\right) + n \cdot \phi_B \quad \text{eq. 48}$$

$$V_S = R_{ON} \cdot J = \left(\frac{W_V}{e \cdot N_V \cdot \mu_V} + \frac{W_S}{e \cdot N_S \cdot \mu_S} + R_C \right) J \quad \text{eq. 49}$$

avec ϕ_B la hauteur de barrière effective de la jonction, obtenue par mesure C-V ou I-V (fig. 13), n le facteur d'idéalité, v et S les indices respectifs des grandeurs de la zone de tenue en tension et du substrat et R_C la résistance spécifique du contact de face arrière. Soit pour une diode de surface active S parcourue par un courant I :

$$V_{AK} = V_F + V_S = \frac{n \cdot k \cdot T}{e} \cdot \ln\left(\frac{I}{S \cdot R^* \cdot T^2}\right) + n \cdot \phi_B + \left(\frac{W_V}{e \cdot N_V \cdot \mu_V} + \frac{W_S}{e \cdot N_S \cdot \mu_S} + R_C \right) \frac{I}{S} \quad \text{eq. 50}$$

Cette expression décrit assez fidèlement la caractéristique directe du composant, et apparaît dans la plupart des publications ([SZE-1], [ITO-4], [SCH-2]).

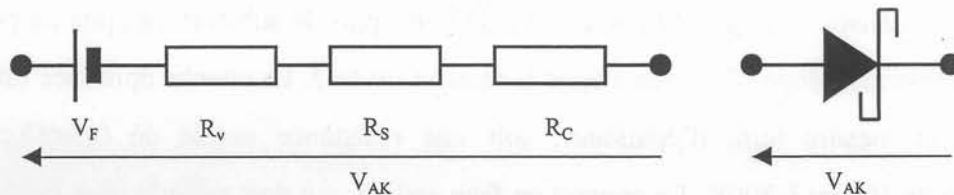


fig. 24 Schéma équivalent d'une diode Schottky de puissance dans le sens direct.

Afin d'évaluer la validité de cette représentation, on donne les paramètres du modèle, pour deux types de diodes Schottky SiC, notés t1 et t2. Ces deux générations de prototypes présentent principalement des différences de dopages et surtout de qualité de contact arrière.

Les résistances de contact (ainsi que les résistances de câblage) sont déduites par comparaison de la mesure et du modèle. On constate en effet une importante dérive de la résistance série entre les deux générations de diode.

La caractéristique directe expérimentale consiste à tracer la courbe $I(V,T)$ des diodes et fait appel à un traceur de courbe type *Tektronix 371A* [TEK-1], complété par un dispositif de mise en température des diodes et couvrant la plage usuelle de température, de 25°C à 175°C. On présente fig. 25 les tests en direct réalisés sur le traceur comparés aux courbes théoriques corrigées par la résistance de contact R_C , à 25°C et 175°C.

Grandeur	Unité	Diode SiC t.1	Diode SiC t.2
n (eq. 26)	Sans unité	1,05	
S	cm ²	0,15.10 ⁻² - 2.10 ⁻²	
R* (eq. 2, eq. 3)	A.cm ⁻² .K ⁻²	150 [ITO-4]	
φ _B (tab. 2)	V	1,256	1,272
W _v	μm	6	
N _v (tab. 2)	cm ⁻³	3,2.10 ¹⁵	1,9.10 ¹⁶
W _s	μm	350	400
N _s	cm ⁻³	≈2.10 ¹⁸	≈2,2.10 ¹⁸
R _C	Ω.cm ²	≈2.10 ⁻³	≈2.10 ⁻⁴
μ _v , μ _s	cm ² .V ⁻¹ .sec ⁻¹	eq. 46 et [ROS-1]	

tab. 4 Paramètres des diodes Schottky SiC prototypes

3.1.2. Comportement en température

Les comportements qualitatifs des deux diodes sont assez proches, on observe en particulier (à un niveau de courant différent pour les deux générations de prototype) un croisement des caractéristiques à 25°C et 175°C, correspondant à un point neutre en température. Ce phénomène est dû au coefficient de température négatif (-1.4mV/°C, [ITO-1]) de la chute de tension de la barrière avec la température (eq. 48) et prépondérant à faible niveau de courant, et au coefficient positif de la résistance du semiconducteur, prépondérante à fort niveau.

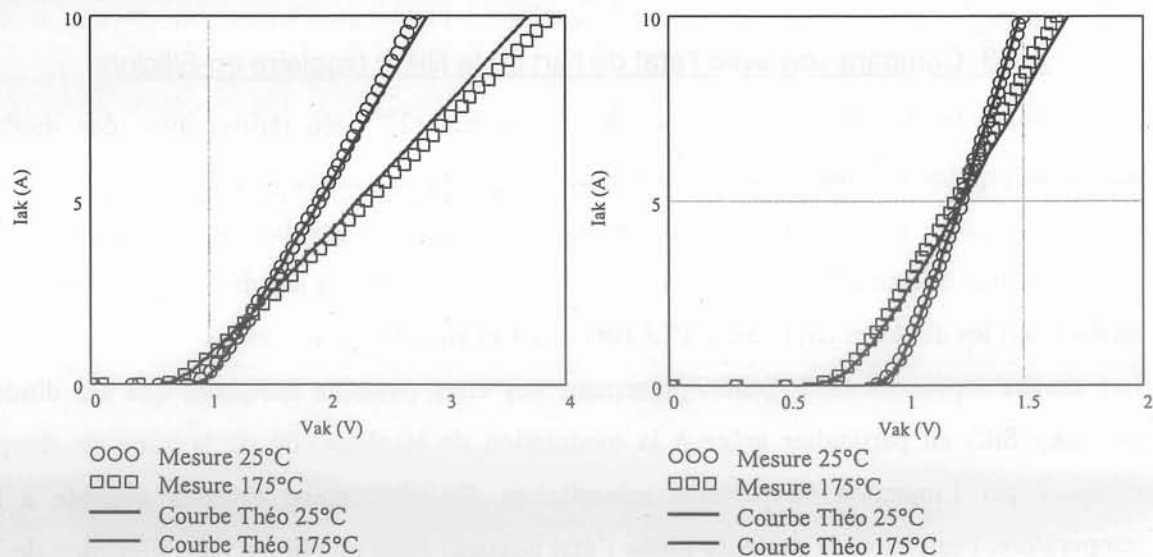


fig. 25 Caractéristiques directes à 25°C et 175°C de deux générations de prototypes de diode Schottky 2mm². A gauche 1^{ère} génération. A droite 2nde génération.

Ce point « neutre » en température apparaît à des niveaux de courant différents malgré la surface identique (2mm^2) des deux générations de diodes, car la résistance série différente due au contact arrière accélère le comportement ohmique des diodes de première génération.

Cette propriété est très importante dans le fonctionnement et l'utilisation des diodes Schottky. Suivant la densité de courant traversant le composant, il présentera soit :

- un comportement d'allure « bipolaire », c'est-à-dire une diminution de la chute de tension à l'état passant avec la température. Ce comportement conduit à des difficultés d'équilibrage des associations en parallèle dans le cas des diodes bipolaires par exemple, voire à des focalisations du courant dans un des composants de l'association parallèle. Ce problème est évité par un appariement des composants et un couplage thermique fort [PHL-1].
- Un comportement de type ohmique, c'est-à-dire une augmentation de la chute de tension à densité de courant donnée avec la température. Ce comportement intrinsèque aux composants à porteurs majoritaires permet des associations parallèles auto-stabilisées, c'est-à-dire une répartition naturelle du courant entre les composants. En revanche, il faut alors s'assurer que le système complet reste stable en température, car l'équilibrage naturel se fait au détriment des pertes de l'association. Cette remarque reste vraie dans le cas d'une diode Schottky utilisée seule, et peut conduire à la casse par emballement.

Ces différents points, capitaux pour dimensionner les diodes Schottky de puissance en SiC, seront analysés plus exhaustivement dans la partie de modélisation thermique des diodes.

3.1.3. Comparaison avec l'état de l'art de la filière bipolaire en Silicium

On compare ici les diodes Schottky SiC optimisées (2nde génération) avec des diodes bipolaires rapides en Silicium couramment utilisées dans la gamme de tension et de courant des applications visées par le Carbure de Silicium. Le graphe fig. 26 présente la caractéristique directe à 125°C des deux technologies. Les calibres des diodes comparées sont de 8A (sauf les diodes référencées STTA106U : 1A et HFA15TB60 : 15A).

Les diodes bipolaires en Silicium présentent des états passants meilleurs que les diodes Schottky SiC, en particulier grâce à la modulation de la résistivité de la zone de charge d'espace par l'injection de porteurs minoritaires. Ce phénomène est très sensible à la température, l'injection de porteurs (donc l'état passant) étant améliorée par l'élévation de la température.

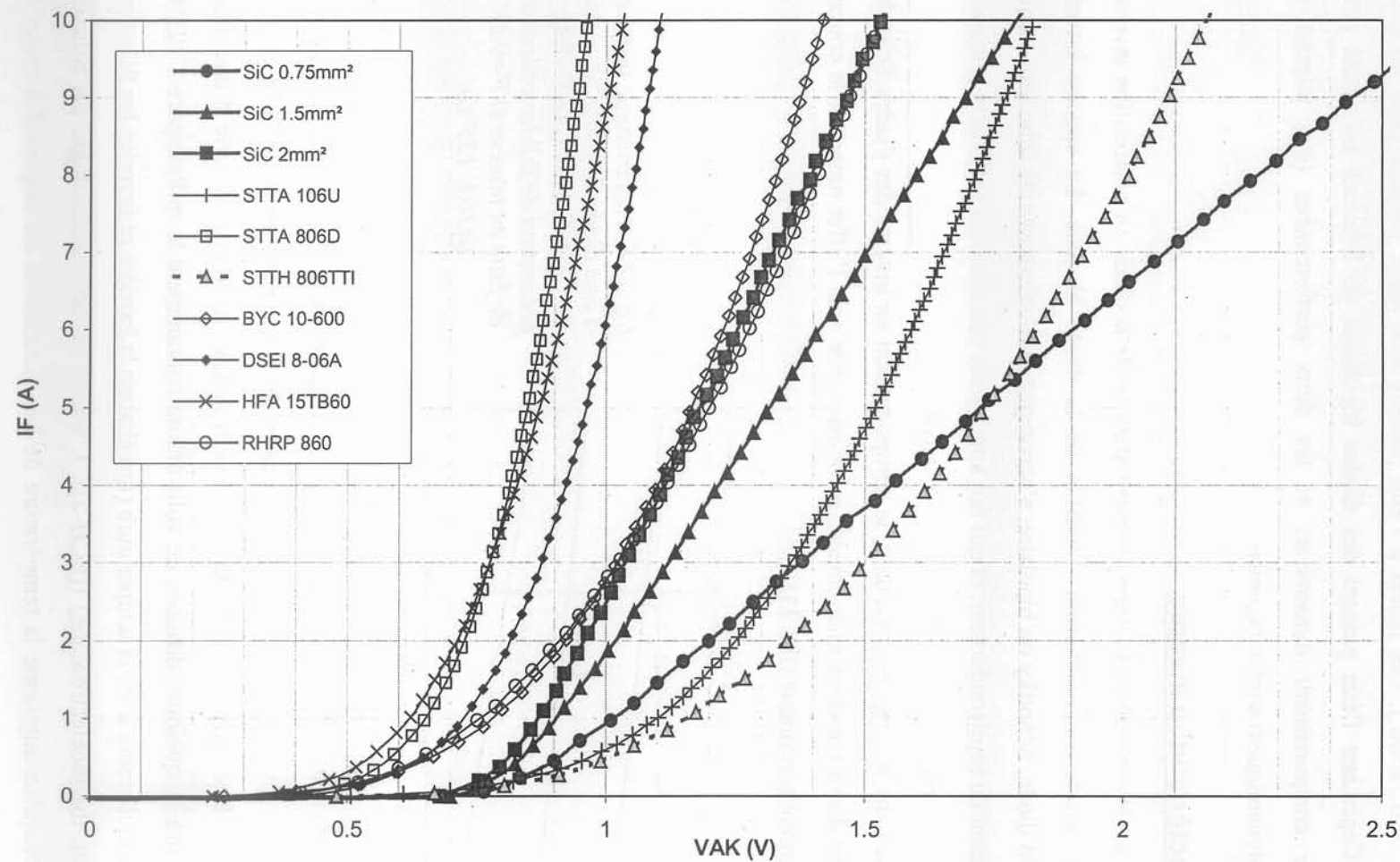


fig. 26 Graphe d'état passant des Schottky SiC de 2^{nde} génération comparées à l'état de l'art⁹ des diodes bipolaires en Silicium, à 125°C.

⁹ (STTA106U, STTA806D, STTH806TTI : ©STMicroelectronics – BYC10-600 : ©Philips – DSEI806A : ©IXYS – HFA15TB60 : ©IRF – RHRP860 : ©Fairchild).

L'état passant des diodes bipolaires varie de 0.9V à 2V pour un courant de 8A, contre un état passant de 1.3V à 2.25V sous 8A pour les diodes Schottky SiC, suivant la surface effective de SiC (de 2mm² à 0.75mm²). Les pertes à l'état passant sont assez voisines pour les deux technologies. Cependant l'état passant des diodes bipolaires en Silicium est ajusté pour optimiser leur comportement dynamique, et les deux performances (état passant et performances dynamiques) sont antagonistes.

3.2. Caractéristique inverse

La caractéristique inverse décrit le comportement statique de la diode en polarisation inverse, c'est-à-dire la caractéristique courant - tension de la diode bloquée. La tension inverse supportée par la diode, Schottky ou bipolaire, s'accompagne d'un courant de fuite intrinsèque au fonctionnement du semiconducteur, et qui fait appel à des phénomènes différents suivant le type de semiconducteur et la technologie mise en œuvre.

Comme précisé dans le chapitre précédent, le comportement en inverse des diodes Schottky caractérisées est décrit par deux phénomènes principaux que sont l'effet tunnel et le courant d'émission thermoélectronique (fig. 11).

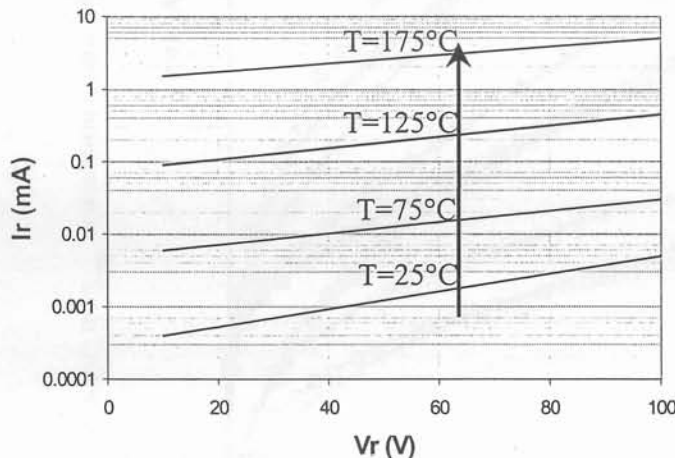


fig. 27 Caractéristique inverse d'une diode Schottky Silicium IXYS DSS10-01 (100V-10A), présentant de faibles courants de fuite en inverse ($V_F=0,6V$ @10A, 125°C).

La technologie Schottky sur Silicium, réservée à la basse tension, est traditionnellement sujette à de fortes fuites en inverse très dépendantes de la température et de la hauteur de barrière (fig. 27). Les barrières sont faibles sur Si et AsGa : le courant inverse d'une diode Schottky Silicium de quelques dizaines de volts atteint couramment le milliampère à 125°C, et croît exponentiellement avec la température (qui abaisse la barrière et favorise les fuites par effet d'émission thermoélectronique) ([SCH-2]). L'intérêt de cette technologie sur Silicium s'arrête vite lorsqu'on augmente la température de fonctionnement du dispositif à cause du risque de destruction par emballement thermique en inverse, qui peut survenir pour des tensions inverses très inférieures au claquage proprement dit. L'émission thermoélectronique

est le phénomène prépondérant dans le mécanisme de fuite en inverse des diodes Schottky Silicium.

Les diodes Schottky réalisées en SiC présentent des hauteurs de barrière importantes d'où un courant thermoélectronique très faible en inverse. En revanche, le fort champ de claquage du SiC conduit à des fuites par effet tunnel sous la jonction, relativement insensibles à la température. Cependant, les courants inverses constatés sont très supérieurs à ceux attendus par la théorie. Les défauts actuels du matériau peuvent être mis en cause, en particulier les impuretés qui perturbent localement la barrière de Schottky [ZHE-1]. On présente (fig. 28) le courant de fuite en inverse d'une diode Schottky SiC en fonction de la température.

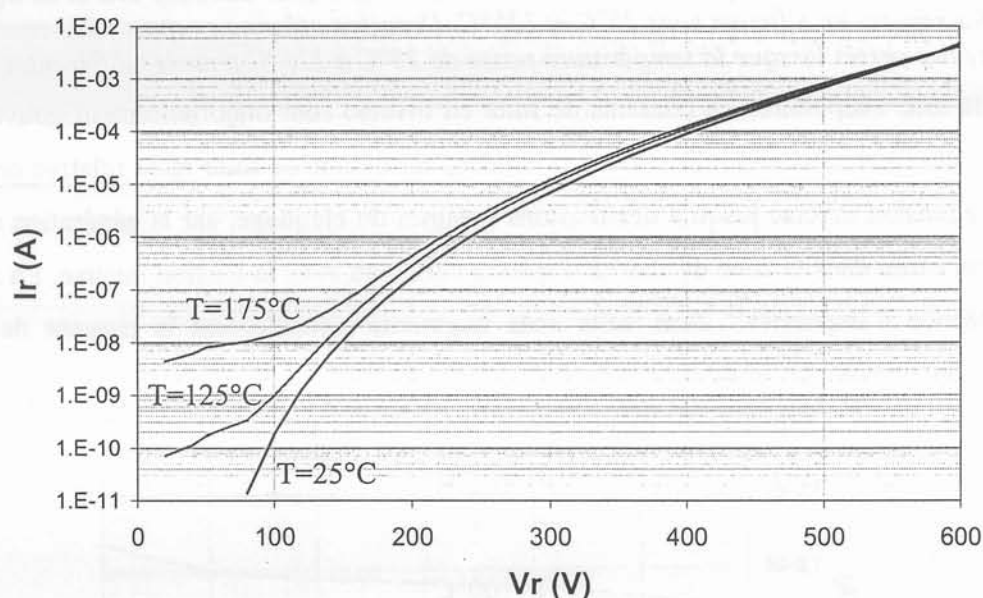


fig. 28 Caractéristique inverse d'une diode Schottky SiC (ech.4 $S=0.75\text{mm}^2$, mesure ST). Ces courants de fuite relativement importants sont dus à la série de diodes non optimisée.

A partir d'un certain niveau de tension inverse, le champ électrique sous la jonction Schottky génère un courant tunnel supérieur au courant thermoélectronique. Le courant de fuite par effet tunnel étant relativement indépendant de la température, la diode Schottky SiC est protégée de l'emballement thermique en inverse. Cette propriété garantit de bonnes performances à haute température pour les composants en SiC.

D'un point de vue fonctionnel, et compte tenu de l'évolution exponentielle du courant de fuite avec la tension inverse, le courant de fuite en inverse génère de faibles pertes statiques sous la tension d'utilisation de la diode (60% à 80% de la tension nominale). Ces pertes en inverse sont le plus souvent négligeables devant les autres types de pertes dans les redresseurs (pertes en direct et pertes en commutation).

On présente tab. 5 les courants inverses de quelques diodes de puissance représentatives de l'état de l'art des redresseurs rapides.

Diode	$I_r(\mu A)$ 25°C	$P(25^\circ C)$ en mW	$I_r(\mu A)$ 125°C	$P(125^\circ C)$ en mW	25→125°C
SiC 0,75mm ²	100	40	115	46	×1.15
SiC 1,5mm ²	156	62	200	80	×1.29
STTA106U	0,4	0,16	250	100	×625
STTA806D	2	0,8	1000	400	×500
STTH806TTI	0,05	0,02	10	4	×200
RHRP860	0,01	0,004	3	1,2	×300
DSEI806A	1,2	0,48	600	240	×500

tab. 5 Courant de fuite et pertes associées sous 400V des diodes Schottky SiC et de différentes diodes rapides en Silicium sous 25°C et 125°C. Dernière colonne : rapport des courants de fuite / des pertes lorsque la température passe de 25°C à 125°C pour les différentes diodes.

Pour la filière bipolaire, les courants de fuite en inverse sont majoritairement gouvernés par l'émission thermoélectronique. Pour ces diodes, le courant de fuite reste relativement stable avec la tension inverse jusqu'à des tensions voisines du claquage, car la génération de paires électron - trou dans la zone de charge d'espace varie peu avec la tension inverse. En revanche la présence d'impuretés¹⁰ dans cette zone augmente sensiblement le courant de fuite, à l'avantage du comportement dynamique.

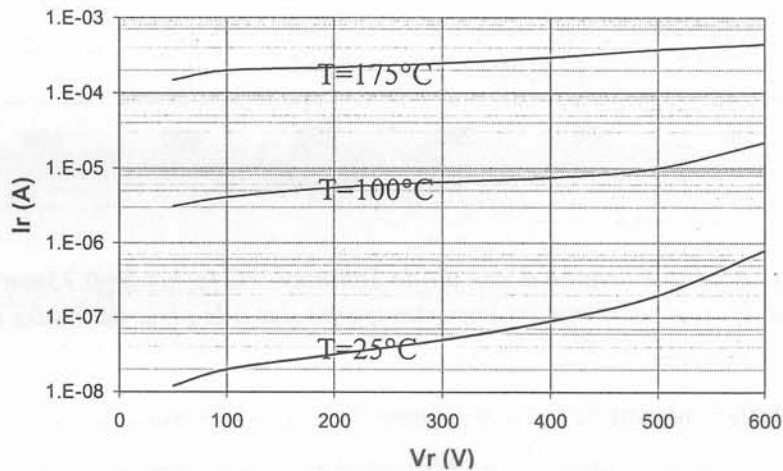


fig. 29 Caractéristique inverse d'une diode bipolaire RHRP860 (600V - 8A)

Les pertes en inverse sont donc négligeables dans l'utilisation normale des deux technologies, bien que les comportements soient assez différents. Le courant de fuite logarithmique avec la tension et invariant avec la température est plutôt un avantage des diodes SiC, ce comportement permettant des mises en série stables sans dispositif d'équilibrage.

¹⁰ Ces impuretés intentionnelles utilisées dans les diodes rapides (Au, Pt) sont des pièges utilisés dans ces diodes pour diminuer la durée de vie des porteurs et améliorer les performances dynamiques, au détriment des performances statiques directes et inverses.

3.3. Caractérisation dynamique des diodes

Cette partie décrit le fonctionnement des diodes Schottky en commutation, c'est à dire le comportement de la diode de l'état passant à l'état bloqué, et réciproquement. La diode étant un composant non commandé, la variation des signaux permettant de passer de l'état passant à l'état bloqué ou réciproquement est assurée par le circuit extérieur. Ce circuit extérieur, que nous appellerons cellule de commutation, peut se présenter sous différentes formes : en particulier, c'est associée à un interrupteur rapide que la diode Schottky SiC sera caractérisée. D'autre part, la variation des signaux (courants et tensions) lors des commutations donne toute son importance aux composants parasites du circuit, d'autant plus que la bande de fréquence sur laquelle s'étend la commutation est importante (c'est-à-dire plus la vitesse de commutation est élevée).

3.3.1. Présentation de la cellule de commutation de référence

La cellule de commutation retenue pour les mesures est une cellule MOSFET Silicium et diode Schottky SiC ou diode silicium bipolaire, représentée fig. 30.

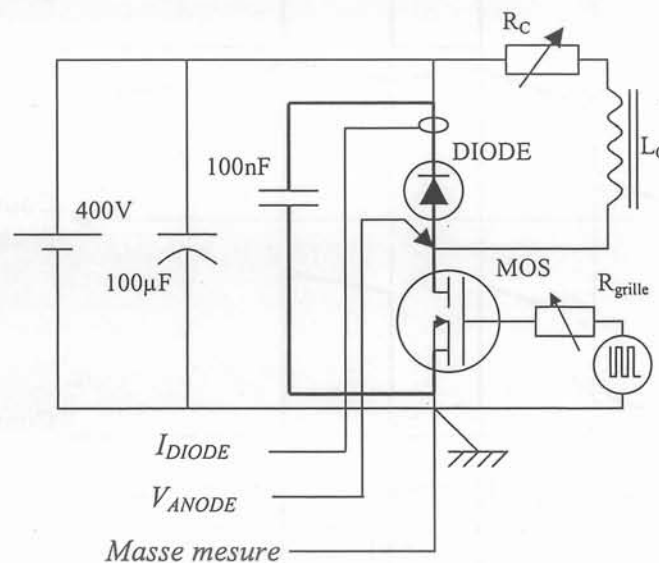


fig. 30 structure de test utilisée pour la caractérisation dynamique des diodes Schottky et bipolaires

La topologie de cette cellule de commutation est celle d'un hacheur série en commutation dure. On la retrouve dans la plupart des convertisseurs d'électronique de puissance, sous cette forme ou sa forme duale, le hacheur parallèle. La source d'alimentation du hacheur série est une tension continue (alimentation continue et capacités), la charge est une charge de type courant continu (inductance de lissage). La conversion d'énergie proprement dite de ce convertisseur se fait en prélevant un courant haché sur l'entrée, au rythme des commutations

de l'interrupteur (le MOSFET). La tension aux bornes de la charge est donc découpée, suivant la commande du MOSFET.

Le fonctionnement de cette cellule de commutation est donc sensible à l'« idéalité » de la source et de la charge. Classiquement, on minimise l'inductance série de la boucle de tension (en gras fig. 30) et son dual, la capacité parasite du nœud de courant (anode de la diode). L'analyse de ces défauts et des éléments de solution seront présentés dans la partie simulation. Lors de la commutation, l'interrupteur impose une partie des paramètres de la commutation, comme l'instant initial et la vitesse d'évolution des grandeurs dans la cellule de commutation. Pour un interrupteur rapide de type MOSFET, la commande physique de la grille (circuit de commande, résistance de grille) joue un rôle déterminant dans la commutation du composant. Dans la caractérisation menée, la vitesse de commutation du courant à la fermeture du MOSFET est ajustable, jusqu'à des vitesses de l'ordre de $1000\text{A}/\mu\text{s}$ suivant le type d'interrupteur utilisé.

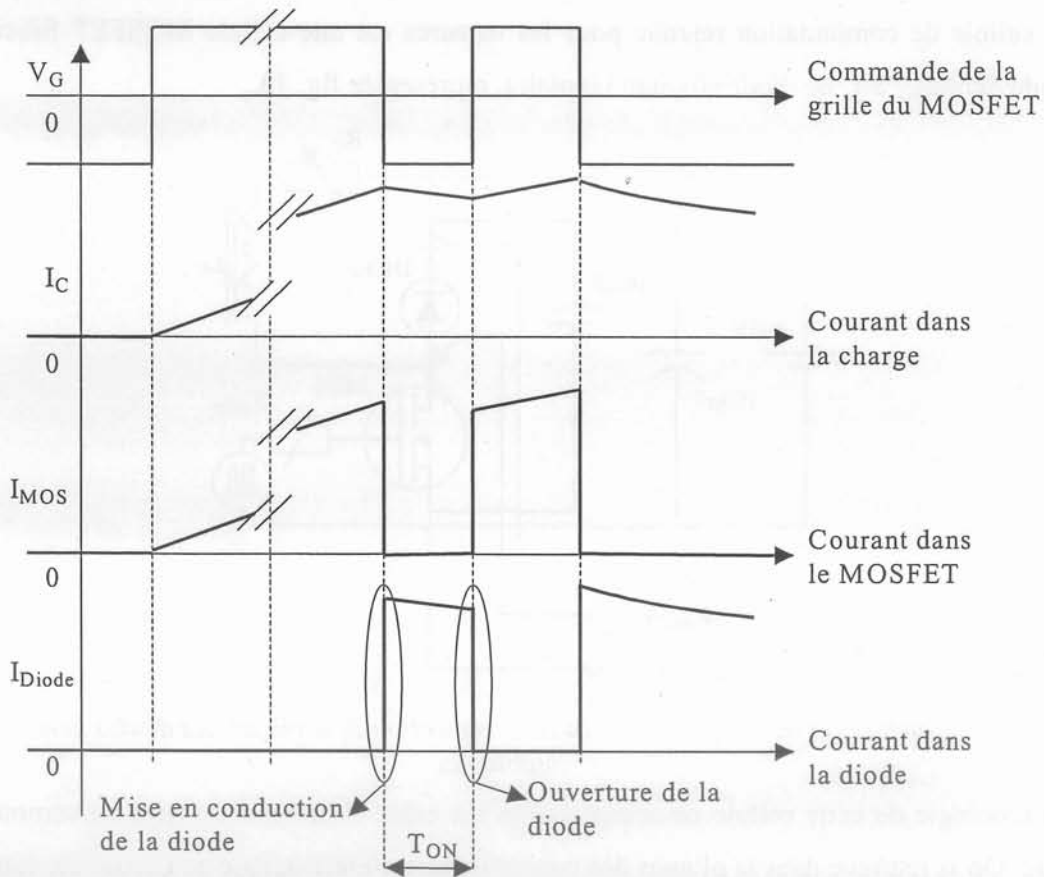


fig. 31 Allure des signaux dans le hacheur de test

Enfin, la température est imposée indépendamment pour la diode et le MOSFET, et est réglée de 25°C à 175°C . Le comportement en commutation du MOSFET étant relativement

insensible à la température, cette dernière ne sera pas spécifiée dans les tests [BLA-1]. D'autre part, afin de maintenir la température dans la diode lors du test, la commande de l'interrupteur est constituée de seulement deux impulsions consécutives (fonctionnement pseudo-monocoup), comme décrite fig. 31.

3.3.1.1. Mesures électriques

Le champ d'application de la cellule de commutation MOS – Diode rapide étant les alimentations à découpage et autres convertisseurs à haute fréquence de découpage, les commutations sont relativement rapides. Ce domaine de mesure présente des difficultés techniques, en particulier pour l'acquisition des courants où certaines fréquences dépassent la centaine de MHz. Un soin particulier doit donc être apporté à la réalisation du banc, au choix des capacités de découplage de l'alimentation et au routage de la carte.

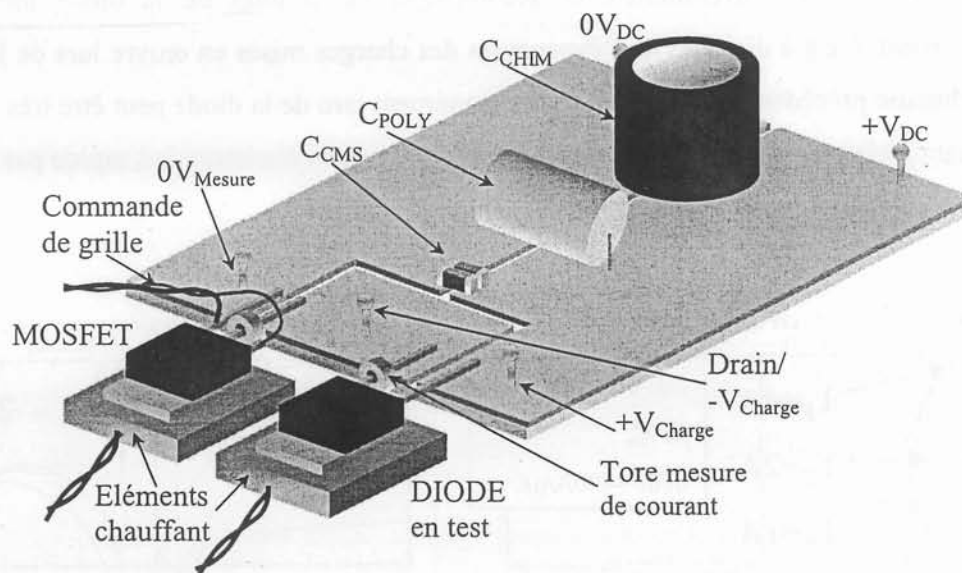


fig. 32 Représentation du banc de test dynamique des diodes rapides bipolaires et Schottky SiC discrètes. On représente le dispositif de mise en température des composants.

Les mesures de tension sont réalisées par des sondes de tension Tektronix P6139A. Les mesures de courant sont faites avec les sondes de courant Tektronix TCP202 (DC-50MHz) via un tore de mesure de courant abaisseur (/10) permettant d'insérer la pince de courant dans l'enroulement secondaire. L'oscilloscope utilisé est un Tektronix TDS754D (offrant 4 voies simultanées et des modes de déclenchement permettant de *trigger* sur le second front pour obtenir les formes d'onde issues de la fig. 31).

3.3.1.2. Résultats expérimentaux à l'extinction de la diode (commutation OFF)

Différentes configurations de vitesses de commutation, de température, de courant direct ont été testées avec une palette représentative de diodes bipolaires et Schottky en SiC. Un exemple de forme d'onde à l'extinction est présenté pour une diode Schottky SiC de $0,15\text{mm}^2$ commutant 1, 2 et 4 A sous 400V et 25°C (fig. 33a). On compare la commutation de la diode SiC à celle d'une diode bipolaire rapide type STTA306B dans les mêmes conditions (fig. 33b).

Compte tenu de la structure de test choisie (fig. 30), cette commutation correspond à la mise en conduction du MOS, qui s'accompagne du passage de la diode de l'état passant (roue libre de la charge) à l'état bloqué (où elle supporte la pleine tension inverse de l'alimentation). Lors de cette phase, le courant dérivé dans le MOS, réglé par la commande de grille, comprend le courant de la charge éventuellement accompagné du courant de la diode lors de son recouvrement, c'est à dire lors de l'évacuation des charges mises en œuvre lors de la période de conduction précédente. Le courant momentanément issu de la diode peut être très supérieur au courant de la charge (dans le cas des diodes bipolaires en commutation rapide par exemple, c'est le pic de recouvrement fig. 33b).

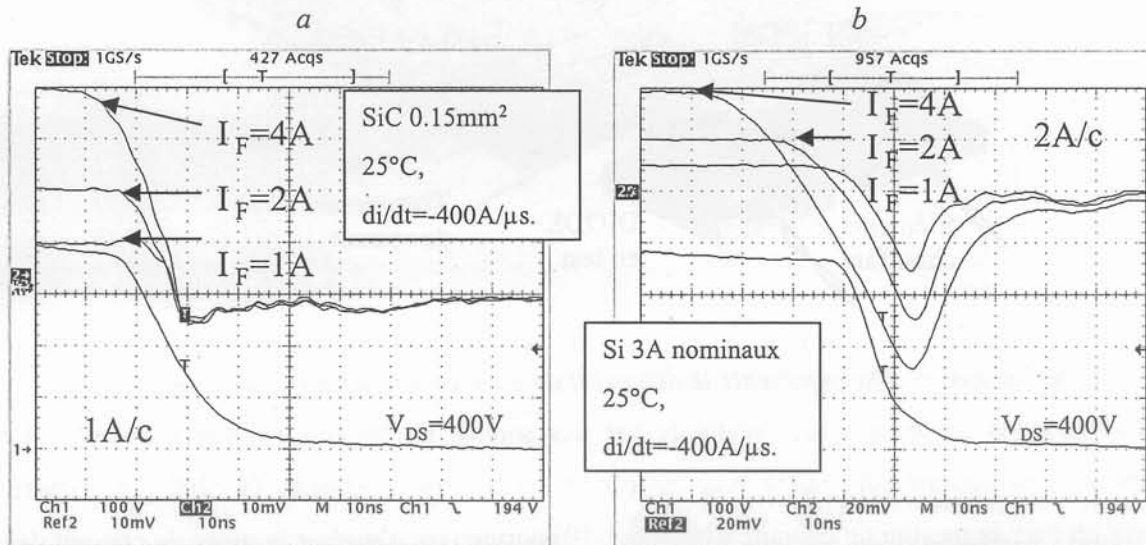


fig. 33 comparaison de la commutation OFF d'une diode Schottky SiC $600\text{V}/0,15\text{mm}^2$ et d'une diode bipolaire rapide en Silicium $3\text{A}/1,2\text{mm}^2$, pour différents niveaux de courant sous 400V. (Retard des courants de 15ns par rapport à la tension dû à la sonde de courant).

Les mesures effectuées sur les autres échantillons de diodes Schottky SiC confirment les résultats obtenus sur l'échantillon représenté fig. 33a.

On constate qualitativement à la commutation OFF, sur la fig. 33a:

- (a) Un très faible pic de courant inverse (I_{RM}) sur les diodes Schottky SiC,
- (b) Une invariance des formes d'onde avec le niveau de courant commuté,
- (c) Une invariance de la charge recouvrée Q_R avec le courant et la vitesse de commutation,
- (d) Un retour du courant à zéro très *soft* comparé aux diodes rapides bipolaires en Silicium,
- (e) De faibles oscillations à la commutation des diodes Schottky SiC, contrairement aux diodes Schottky Silicium basse tension.
- (f) Une invariance des formes d'onde en commutation des diodes SiC avec la température, visible sur les études en température non représentées ici.

L'étude théorique statique effectuée précédemment a mis en évidence le caractère ohmique du fonctionnement des diodes Schottky, et l'absence d'injection de porteurs minoritaires et autres phénomènes bipolaires. Le comportement de la diode Schottky en commutation s'explique donc par le caractère exclusivement capacitif de la diode Schottky.

3.3.1.3. Résultats expérimentaux à la mise en conduction de la diode

De la même façon, la mise en conduction de la diode a été étudiée dans différentes conditions de température, de vitesse de commutation et de niveau de courant. Cette fois, le rôle de la diode est secondaire, puisque la majeure partie de cette commutation ne met en œuvre que le MOSFET, la diode n'intervenant qu'en fin de commutation. On retrouve à la commutation ON de la diode la charge recouvrée à la commutation OFF des diodes Schottky SiC (fig. 34).

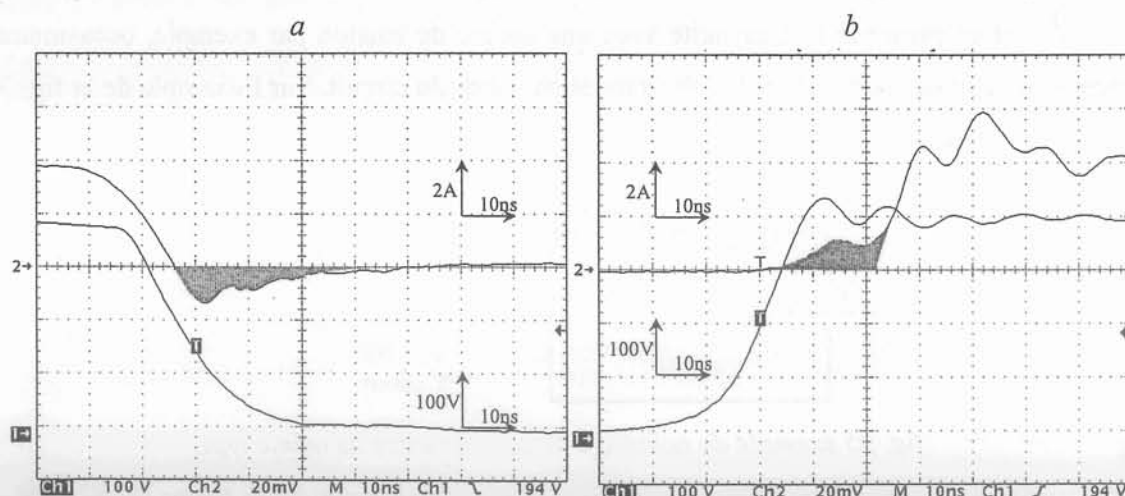


fig. 34 Comparaison des commutations OFF (a) et ON (b) d'une diode Schottky SiC $0,43\text{mm}^2$. On constate l'égalité des aires, donc des charges Q_R mises en œuvre pendant la commutation. (Les courants sont en retard de 15ns sur les tensions).

En effet, pendant la descente de la tension aux bornes de la diode (passage de la pleine tension inverse à 0 de la diode), la capacité de la diode se décharge. La présence d'une variation de tension aux bornes de cette capacité se traduit par un courant dans la diode en polarisation inverse. L'égalité des aires entre la commutation OFF (fig. 34a) et la commutation ON (fig. 34b) montre le comportement réactif, c'est à dire sans pertes, de la diode Schottky à la commutation (respectivement décharge, puis charge de la capacité de la diode).

3.3.2. Modélisation analytique de la cellule de commutation

Dans le paragraphe précédent nous avons eu un aperçu expérimental du comportement en commutation de la diode Schottky SiC dans la cellule complète. Mais la description de la loi de commande est insuffisante pour déterminer les formes d'onde en commutation. Afin d'analyser le rôle joué par l'interrupteur, par la diode et éventuellement par le circuit, nous étudierons dans un premier temps la cellule de commutation à partir des modèles analytiques simples issus de la littérature et de l'analyse précédente de la diode.

3.3.2.1. Modèle du MOSFET

La cellule de commutation est l'origine de pertes en commutation dues à la présence simultanée de courant et de tension pendant la commutation. D'autres phénomènes comme les charges stockées et leur recouvrement, ou les circuits d'aide à la commutation peuvent augmenter sensiblement les pertes et diminuer le rendement du convertisseur.

Un cas particulier de ces pertes en commutation est l'échange d'énergie entre sources de même type : sources de type tension ou sources de type courant. Les commutations mettant directement en présence une capacité avec une source de tension par exemple, occasionnent nécessairement des pertes dans les résistances parasites du circuit. Sur l'exemple de la fig. 35, on étudie la répartition des pertes lors d'une commutation de deux sources de même type :

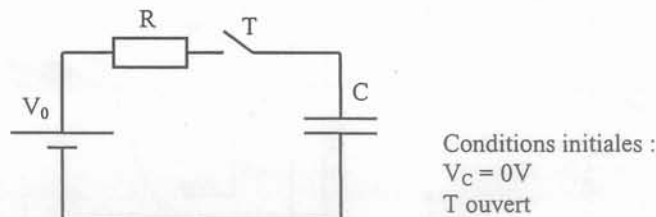


fig. 35 exemple de couplage de deux sources de même type.

En écrivant les équations qui régissent les formes d'onde en fonction du temps de V_R et V_C et en imposant à $t=0$ la fermeture de l'interrupteur T, on a immédiatement (eq. 51):

$$V_R(t) = V_0 \cdot \exp\left(\frac{-t}{R \cdot C}\right) \quad \text{et} \quad V_C(t) = V_0 \left(1 - \exp\left(\frac{-t}{R \cdot C}\right)\right) \quad \text{eq. 51}$$

D'où l'énergie apportée à la résistance E_R et celle stockée par le condensateur E_C à $t = \infty$:

$$E_R = \int_0^{+\infty} \frac{V_R^2}{R} dt = \frac{1}{2} \cdot C \cdot V_0^2 \quad \text{et} \quad E_C = \frac{1}{2} \cdot C \cdot V_0^2 \quad \text{eq. 52}$$

En pratique, un système de conversion d'énergie faisant appel à des transferts d'énergie entre sources du même type est intrinsèquement dissipatif, le cas simpliste montré ici indique que la moitié de l'énergie transférée par la source a été dissipée dans la résistance, et ce quelle que soit sa valeur. L'autre moitié est stockée dans le condensateur.

Dans le cas d'une commutation de diodes Schottky, on a constaté que le comportement en inverse de la diode s'apparentait à celui d'une capacité variable, de valeur $C(V)$ donnée par l'eq. 13. De la même façon, le comportement en commutation d'un MOSFET, qui est aussi un composant à porteurs majoritaires, peut être décrit entièrement à partir des capacités statiques et dynamiques (*i.e.* dues aux zones de charges d'espace mobiles) intrinsèques au semiconducteur. La commutation MOSFET/diode Schottky, par la nature capacitive des composants, est un cas de commutation de sources de même type.

On présente ci-dessous le modèle classique d'un MOSFET, dit modèle à 3 capacités (fig. 36).

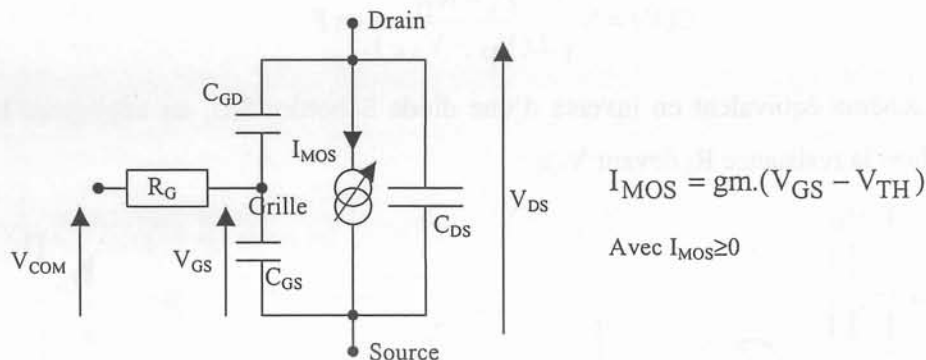


fig. 36 Modèle de MOSFET « 3 capacités ». Les capacités réelles, non linéaires, correspondent à des zones de charge d'espace mobiles en série avec des capacités d'oxyde.

Dans le modèle simple à 3 capacités, le courant statique circulant dans le MOSFET est contrôlé par la tension V_{GS} . On modélise le comportement statique du MOSFET par une source de courant commandée, afin de traduire la résistance variable $R_{DS(ON)}$ du MOSFET. La tension V_{DS} aux bornes du MOSFET est imposée par le circuit extérieur. Le comportement dynamique du MOSFET, et ses pertes en commutation sont en partie dus aux 3 capacités variables intrinsèques au composant, que sont C_{GS} , C_{DS} et C_{GD} .

En conclusion, le choix du MOSFET repose à la fois sur sa résistance à l'état passant (qui joue un faible rôle dans le cadre de la commutation) et sur ses capacités propres. A ce sujet, et afin d'obtenir une diminution des capacités (nuisibles à la commutation), diverses géométries de MOSFET sont utilisées par les fabricants de composant. (Les appellations commerciales les plus connues sont la famille *CoolMOS*[®] d'*Infineon*, *MDMESH*[®] de *STMicroelectronics*, *GenFet*[®] de *General Semiconductor* ou *TRENCHMOS*[®] de *International Rectifier* entre autres).

Le choix technologique s'est porté sur des composants permettant d'atteindre les vitesses de commutation souhaitées ($>1000\text{A}/\mu\text{s}$), les références IRFP460LC, IRGBC40GLC et STP9NB50 ont été utilisées dans cette étude.

La description des capacités, dans la mesure où elles sont variables, pose un problème important dans ce type de modèle. On consultera par exemple les travaux de [LEM-97].

3.3.2.2. Modélisation dynamique de la diode Schottky SiC

Avec la description proposée dans la première partie, on est en mesure de fournir un modèle simple de diode Schottky, basé sur les grandeurs physiques de la diode. Le comportement dynamique de la diode étant décrit par sa capacité en inverse, on peut déterminer d'après l'eq. 13 cette capacité dans le cas d'une diode de surface active S :

$$C(V) = S \cdot \sqrt{\frac{\epsilon_S \cdot e \cdot N_D}{2 \cdot (V_D - V_{AK})}} \text{ en F} \quad \text{eq. 53}$$

D'où le schéma équivalent en inverse d'une diode Schottky SiC, en négligeant la chute de tension dans la résistance R_I devant V_{AK} :

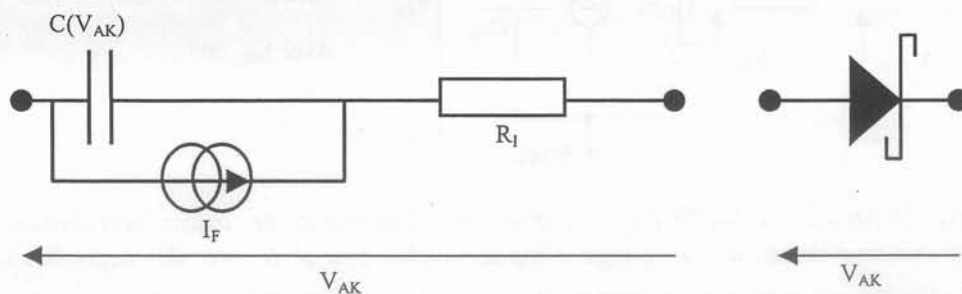


fig. 37 Schéma équivalent d'une diode Schottky de puissance en inverse.

avec I_F le courant de fuite en inverse, et R_I la résistance équivalente formée de la résistance de contact R_C , la résistance du substrat R_S et la résistance R_v la partie non déplétée. Cette dernière résistance est variable avec la tension inverse appliquée, puisque l'extension de la

ZCE varie avec la tension suivant l'eq. 12. Dans le cas d'une ZCE non tronquée ou pour les faibles tensions inverses, cette résistance est donnée d'après l'eq. 27 par :

$$R_v(V_{AK}) = \frac{R_{ON}}{S} \cdot \frac{W_v - W(V_{AK})}{W_v} \text{ en ohms.} \quad \text{eq. 54}$$

Dans le cas d'une jonction tronquée, pour des tensions inverses telles que la zone v est complètement déplétée, la résistance R_v s'annule. Bien que la zone de charge d'espace continue à s'étendre dans le substrat, l'extension est minime compte tenu du fort dopage de cette couche, la résistance R_s est donc peu affectée.

Le modèle statique direct est fourni par l'eq. 50 et la fig. 24. Il doit être complété pour les faibles tensions par la capacité dynamique décrite plus haut (eq. 53). En effet tant que la tension appliquée à la diode est inférieure à V_D , il existe une ZCE sous la jonction, donc une capacité mesurable. Physiquement, le courant thermoélectronique, complété par le courant tunnel en polarisation inverse, correspond au courant de fuite de cette capacité. La description du comportement de la diode n'est pas affectée par le changement de polarité, et le modèle fig. 37 reste valide quel que soit $V_{AK} < V_D$.

Pour $V_{AK} \geq V_D$, la capacité n'a plus d'existence physique car la ZCE a disparu, et on retrouve pour décrire le comportement dynamique direct de la diode le modèle décrit fig. 24.

3.3.2.3. Modélisation de la cellule de commutation idéale

Afin d'obtenir une interprétation qualitative des échanges d'énergie pendant la commutation, on modélise la cellule de commutation en simplifiant à l'extrême les deux modèles présentés ci-dessus. La résolution analytique rigoureuse des équations de la cellule de commutation n'étant pas réalisable à cause de la complexité des capacités fortement non linéaires, une première approche du problème consiste à considérer les capacités comme étant constantes, et à analyser leur rôle lors des commutations. On se donne les modèles suivants :

- un modèle de MOS simplifié utilisé comportant une capacité constante C_{DS} , une source de courant commandée décrite par l'équation suivante, comme présentée fig. 36:

$$\text{Pour } V_{GS} \leq V_{TH} : I_{MOS} = 0 \quad \forall V_{DS} \quad \text{eq. 55}$$

$$\text{Pour } V_{GS} \geq V_{TH} : I_{MOS} = g_m \cdot (V_{GS} - V_{TH}) \text{ si } V_{DS} > 0 \quad \text{eq. 56}$$

$$\text{Pour } V_{GS} \geq V_{TH} : I_{MOS} = I_{DRAIN} \text{ si } V_{DS} = 0 \quad \text{eq. 57}$$

- la diode Schottky SiC décrite à l'aide d'une diode idéale D (qui n'a pas de chute de tension directe, pas de résistance à l'état passant et pas de fuites en inverse) et par une capacité constante C_D en parallèle sur cette diode idéale.

- Enfin, le circuit extérieur se résumant à une source de tension V_S (représentant la source d'alimentation), une source de courant I_C constante (représentant la charge) et un générateur idéal délivrant des créneaux U_{COM} pour commander le MOS, à l'exclusion de composants parasites comme les inductances, les mutuelles et les capacités parasites du circuit.

La cellule de commutation obtenue est représentée fig. 38:

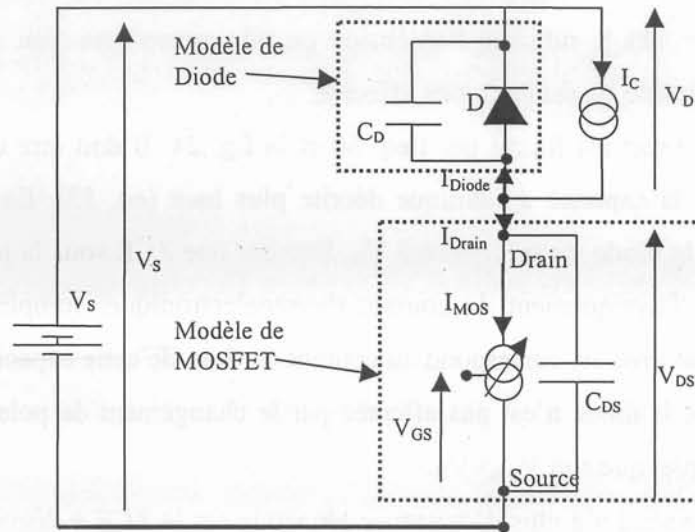


fig. 38 Schéma équivalent simplifié de la cellule de commutation MOSFET/diode Schottky
 Sur ce modèle de cellule de commutation, on peut résoudre analytiquement les équations du circuit afin de déterminer les formes d'onde théoriques de cette cellule.

1. Phase de fermeture du MOSFET/ouverture de la diode :

Conditions initiales : la diode est en situation de roue-librage, la tension à ses bornes est nulle. La source de courant du MOSFET conduit un courant nul car la tension de commande est nulle (situation donnée par l'eq. 55), et la capacité C_{DS} est chargée à $+V_S$.

A $t=0$: passage de V_{GS} de 0 à $+V_{COM} > V_{TH}$ (fermeture du MOS). On a alors passage de $I_{MOS}=0$ à $I_{MOS}=g_m.(V_{COM}-V_{TH}) \gg I_C$ suivant l'eq. 56 et :

$$I_{MOS} = I_C + C_D \cdot \frac{dV_D}{dt} - C_{DS} \cdot \frac{dV_{DS}}{dt} \quad \text{eq. 58}$$

$$\frac{dV_{DS}}{dt} = \frac{I_C - g_m.(V_{COM} - V_{TH})}{C_D + C_{DS}} \quad \text{eq. 59}$$

Cette phase s'arrête quand V_{DS} atteint 0V, on passe alors à l'eq. 57 et $I_{MOS}=I_C$.

2. Phase d'ouverture du MOSFET/fermeture de la diode :

Conditions initiales : le MOS conduit le courant I_C dans la configuration de l'eq. 57, avec $V_{GS}=V_{COM}>V_{TH}$. La diode est polarisée en inverse, sa capacité est chargée.

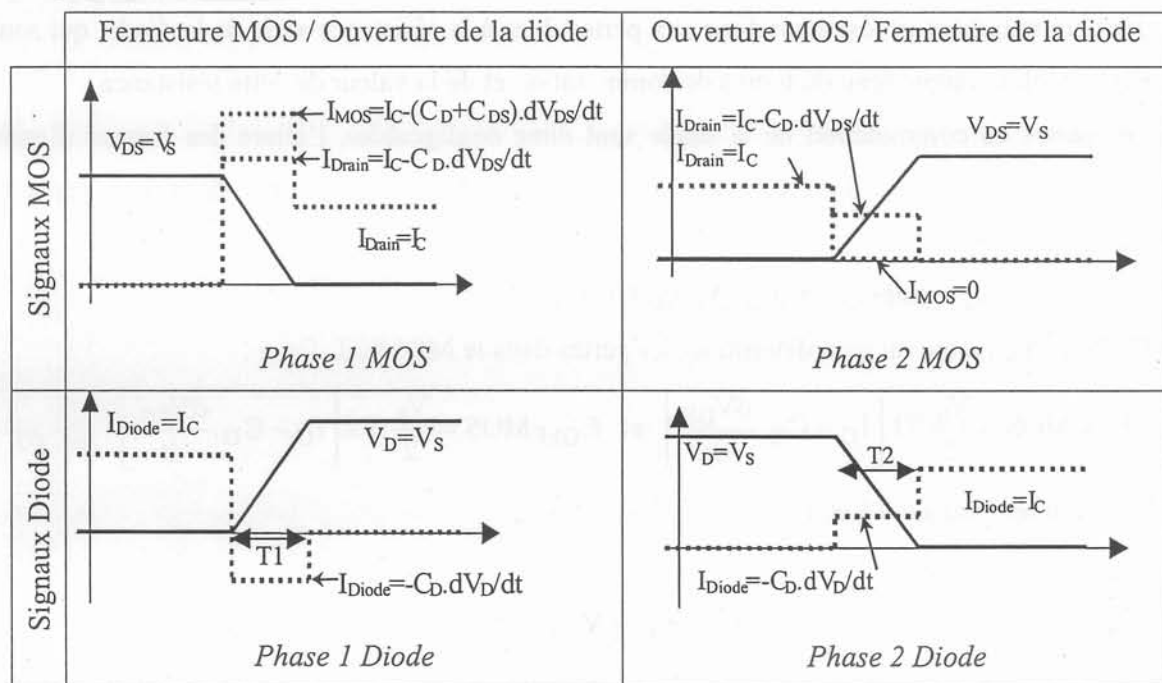
A $t=0$, la tension de commande V_{GS} passe de V_{COM} à 0, la source de courant passe directement de $I_{MOS}=I_C$ à 0, c'est-à-dire de la configuration de l'eq. 57 à celle de l'eq. 55. On a alors un circuit de deux capacités C_D et C_{DS} et une diode, connecté à la charge débitant I_C , et :

$$I_C = C_{DS} \cdot \frac{dV_{DS}}{dt} - C_D \cdot \frac{dV_D}{dt} \quad eq. 60$$

$$\frac{dV_{DS}}{dt} = \frac{I_C}{C_D + C_{DS}} \quad eq. 61$$

Cette phase s'arrête quand $V_{DS}=V_S$, qui correspond à la mise en conduction de la diode de roue-libre.

On peut alors déterminer les formes d'onde à la commutation :



tab. 6 Formes d'onde idéalisées de la commutation MOS – Diode Schottky

3. Pertes en commutation dans la diode :

L'énergie dissipée lors des commutations de la diode est obtenue en faisant la somme algébrique sur les deux phases des énergies de chaque phase, de durées respectives $T1$ et $T2$.

On a pour $T1$ et $T2$, compte tenu de l'absence de rétroaction puissance-commande :

$$T1 = \frac{V_S \cdot (C_D + C_{DS})}{gm \cdot (V_{COM} - V_{TH}) - I_C} \quad \text{et} \quad T2 = \frac{V_S \cdot (C_D + C_{DS})}{I_C} \quad eq. 62$$

A l'aide de l'eq. 59 et des conditions sur V_{GS} , on peut déterminer les énergies de commutation de la diode :

$$E_{OFFDiode} = \frac{V_S}{2} \cdot T1 \cdot C_D \cdot \frac{dV_{DS}}{dt} \quad \text{et} \quad E_{ONDiode} = \frac{V_S}{2} \cdot T2 \cdot C_D \cdot \frac{dV_{DS}}{dt} \quad \text{eq. 63}$$

D'où, en remplaçant T1 et T2 :

$$E_{OFFDiode} = -\frac{V_S^2}{2} \cdot C_D \quad \text{et} \quad E_{ONDiode} = \frac{V_S^2}{2} \cdot C_D \quad \text{eq. 64}$$

Le bilan des pertes en commutation pour la diode est donc nul sur une période, les pertes se résument donc pour cette diode idéale aux pertes en conduction. Ce résultat, dans la mesure où la diode est modélisée par un composant idéal (diode) et un composant purement réactif (C_D) était prévisible. D'un point de vue énergétique et sous réserve de négliger les courants de fuite en inverse, la diode réelle se comporte comme une capacité variable et une faible résistance série en inverse, conformément au schéma fig. 37. Les pertes propres à la diode lors des commutations se résument donc aux pertes dues à la résistance série de la diode, qui sont négligeables compte tenu du temps de commutation et de la valeur de cette résistance.

Les pertes en commutation de la diode sont donc négligeables, l'allure des formes d'onde montrant qu'il s'agit d'un échange d'énergie non dissipatif, comme dans une capacité classique.

4. Pertes en commutation dans le MOSFET :

De la même façon, on peut déterminer les pertes dans le MOSFET. On a :

$$E_{ONMOS} = \frac{V_S}{2} \cdot T1 \cdot \left[I_C - C_D \cdot \frac{dV_{DS}}{dt} \right] \quad \text{et} \quad E_{OFFMOS} = \frac{V_S}{2} \cdot T2 \cdot \left[I_C - C_D \cdot \frac{dV_{DS}}{dt} \right] \quad \text{eq. 65}$$

D'où, en remplaçant T1 et T2 :

$$E_{ONMOS} = \frac{V_S^2 \cdot (C_D + C_{DS}) \cdot I_C}{2 \cdot (g_m \cdot (V_{COM} - V_{TH}) - I_C)} + \frac{V_S^2 \cdot C_D}{2} \quad \text{et} \quad \text{eq. 66}$$

$$E_{OFFMOS} = \frac{V_S^2 \cdot (C_D + C_{DS})}{2} - \frac{V_S^2 \cdot C_D}{2}$$

Le bilan énergétique pour le MOSFET en commutation vaut:

$$E_{ONMOS} + E_{OFFMOS} = \frac{V_S^2}{2} \cdot (C_D + C_{DS}) \cdot \left[1 + \frac{I_C}{g_m \cdot (V_{COM} - V_{TH}) - I_C} \right] \quad \text{eq. 67}$$

On constate que la capacité de la diode Schottky SiC se trouve d'un point de vue dynamique virtuellement en parallèle sur le MOS, entre drain et source. Cette capacité augmente les pertes en commutation du MOS, en allongeant le temps de commutation. L'analyse des

signaux théoriques issus de ce modèle confirme le rôle de la capacité de la diode dans les pertes en commutation.

5. Conclusion sur les pertes en commutation de la cellule complète

La diode Schottky SiC idéale ne présente pas de pertes en commutation. Son dimensionnement n'est donc imposé que par ses pertes directes, qui sont fortement liées à des considérations thermiques d'emballage et de refroidissement. En revanche, la limitation des pertes du MOSFET associé passe par une minimisation de la capacité de la diode. Cette capacité est variable, et dépend de la structure de la diode et de ses propriétés physiques, comme le montre l'éq. 13.

L'éq. 67 peut s'écrire, moyennant de considérer $g_m.(V_{COM}-V_{TH}) \gg I_C$ (cas des interrupteurs rapides par exemple) :

$$E_{ONMOS} + E_{OFFMOS} \approx \frac{V_S^2}{2} \cdot (C_D + C_{DS}) \quad \text{eq. 68}$$

Cette relation met en évidence le rôle des capacités propres du MOSFET dans les commutations, et l'intérêt des composants à faibles capacités parasites.

Toutefois, les capacités réelles des composants sont variables avec la tension à leurs bornes, et la plupart du temps fortement non linéaires. Il s'agit donc, pour traiter convenablement le problème, d'obtenir les formes d'onde réelles et d'en déduire les pertes d'après un modèle physique validé par l'expérience.

Si cette partie a démontré le rôle de la diode dans les pertes en commutation du MOS, en revanche le niveau de finesse de la modélisation présentée, qui permet une relativement bonne compréhension des phénomènes lors des phases transitoires, n'autorise pas une analyse quantitative du comportement en commutation. En particulier les non-linéarités des capacités des semiconducteurs, les composants parasites divers du circuit réel, les imprécisions des descriptions des parties « actives » des interrupteurs (sources de courant, états passants) rendent impossible la résolution analytique du problème.

Le problème que présente la mise en équation globale du système peut être résolu par la mise en œuvre de méthodes de résolution numériques, afin de disposer d'un outil de simulation capable de prévoir les formes d'onde de la cellule de commutation MOS / Diode, de déterminer les paramètres importants de dimensionnement, de discerner les phénomènes réels des aléas de mesure, ou encore d'obtenir des informations sur le comportement CEM de la cellule de commutation.

3.4. Modélisation numérique de la cellule de commutation

L'objectif de cette partie est de proposer un modèle numérique d'une cellule de commutation hybride, c'est-à-dire composée d'un MOSFET en Silicium et d'une diode Schottky en SiC. Le cahier des charges de cette modélisation est :

- de fournir des formes d'onde aussi proches que possible de la réalité, afin de déterminer le rôle des paramètres du circuit, d'optimiser les choix technologiques.
- En se basant sur les caractérisations électriques et géométriques des composants et de leur boîtier, de recourir à un modèle aussi physique que possible afin d'obtenir une bonne lisibilité, et une implémentation aisée.
- De pouvoir utiliser un modèle aussi exhaustif et modulaire que possible, afin de pouvoir accepter des simplifications, ou la suppression d'éléments du second ordre.
- D'être rapide et robuste évidemment, ces dernières propriétés étant parfois contradictoires...
- Enfin, de pouvoir appeler et être appelé par d'autres applications, ou par un algorithme d'optimisation par exemple.

3.4.1. Etat de l'art et solution retenue

Plusieurs outils sont disponibles pour simuler des structures ou des cellules de commutation, présentant des niveaux de modélisation plus ou moins fins. Compte tenu du champ d'investigation concerné, des logiciels « métier » comme PSPICE[®] ou SABER[®] modélisant à la fois le composant et son fonctionnement au sein d'un convertisseur sont les outils de référence du domaine. Pour des raisons pratiques, seul PSPICE était disponible lors du choix de l'environnement de simulation. D'autres applications, intégrées dans des environnements dédiés au calcul numérique, traitent aussi de cellule de commutation. Ce fut au Laboratoire l'objet des travaux de thèse de [AKH-1], [JEA-1], dans l'environnement MATLAB[®]. Le simulateur obtenu, qui a donné de très bons résultats sur les cellules de commutations MOSFET+diode bipolaire, utilise une base de données afin de traiter les non-linéarités, et des basculements de modèles suivant l'état d'avancement de la commutation.

Compte tenu des performances respectives des plates-formes PSPICE et MATLAB et de la définition du cahier des charges décrit ci-dessus, on peut estimer l'adéquation des différentes solutions au problème traité. La comparaison des deux plates-formes décrites ci-dessous, et une première présentation de la solution retenue, sont présentées tab. 7.

PSPICE	Code MATLAB
<p>Description de l'environnement :</p> <p>La description de la cellule de commutation est graphique, l'approche est de type circuit, avec génération d'une <i>netlist</i> répertoriant les connexions et les équipotentielles. Des équations simples et des modèles préexistants peuvent être utilisés et donnent rapidement un aperçu des formes d'onde.</p>	<p>Description de l'environnement :</p> <p>La philosophie est mathématique, c'est-à-dire que la description du circuit se fait via une mise en équation du système dans un programme. L'environnement est très ouvert, et le niveau de descriptions aussi complexe que souhaité, via des fonctions d'interpolation issues de relevés expérimentaux.</p>
<p>Evaluation des atouts/manques :</p> <ul style="list-style-type: none"> ⊕ Convivialité, rapidité de résultats, ⊕ Passage rapide à l'étude d'un convertisseur complet, système très évolutif, ⊕ Dans l'application, bonne validité des résultats car composants à porteurs majoritaires (PSPICE ne gère pas les recouvrements et autres phénomènes temporels bipolaires), ⊖ Pas de latitude sur la méthode numérique utilisée, ⊖ Pas d'interfaçage pour le traitement des données, ⊖ Pas de modèle non linéaire pour les MOS type Trench. 	<p>Evaluation des atouts/manques :</p> <ul style="list-style-type: none"> ⊕ Simulation très performante, très bonne fidélité des résultats à l'expérience, ⊕ Toute latitude pour modifier les modèles, car maîtrise totale des méthodes et du code, ⊕ Interfaçage quasiment illimité, ⊖ Peu évolutif et peu lisible car codé directement, ⊖ Simulation de système complet très complexe, ⊖ Instabilité lors de l'évolution de la simulation due au basculement des modèles suivant la phase de la commutation.
<p>Solution retenue : MATLAB-SIMULINK©</p> <ul style="list-style-type: none"> - Utilisation de la plate-forme MATLAB-SIMULINK, proposant un environnement graphique convivial destiné à la programmation, et disposant de fonctions mathématiques et d'algorithmes de résolution numérique évolués, - Description des grandeurs physiques, à l'aide de fonctions continues sur tout le domaine d'existence des grandeurs d'entrée. Cette propriété de continuité est capitale pour la convergence des simulations. Il faut donc s'abstenir des commutateurs brutaux (conditions de signes, valeurs absolues, limiteurs, comparateurs), - Progression autonome du modèle physique continu, à partir de l'instant de départ et des conditions initiales. 	

tab. 7 : Tableau comparatif des différentes plates-formes de simulation évaluées.

Les composants semiconducteurs sont fortement non-linéaires, mais la non-linéarité peut ne pas être trop handicapante pour la résolution, suivant la description retenue. Par contre les grandeurs à leurs bornes sont continues quoique souvent d'évolution rapide.

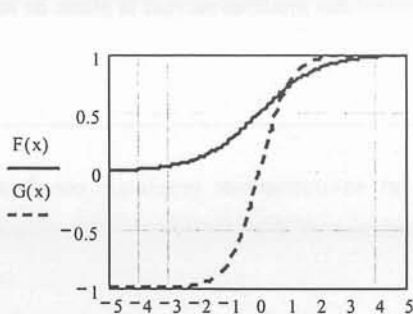
3.4.2. Description des composants

3.4.2.1. Fonctions d'interpolation des paramètres du modèle

Comme précisé tab. 7, la stabilité de la simulation dépend fortement du choix des modèles et de leur raccordement lors des changements de phase de fonctionnement. D'autre part, un jeu d'équations tel que les conditions donnant $I_{MOS}(V_{GS})$ (cf. eq. 55 à eq. 57) présente à la fois des points anguleux éloignés de la réalité et une simplification abusive du modèle, dans ce dernier cas la source de courant I_{MOS} étant liée en réalité à V_{DS} .

Afin de décrire les principales grandeurs non linéaires caractéristiques des composants, la modélisation mise en œuvre recourt à la famille des fonctions sigmoïdes. Ces fonctions sont monotones, dérivables et bornées. Ce type de fonction combine l'avantage de l'effet de seuil (utilisé pour inhiber une partie du modèle dans la zone où une autre partie fonctionne) et de la dérivabilité. Les fonctions sigmoïdes sont donc très utilisées (car très stables) en algorithmique, ainsi que dans les réseaux neuronaux.

Deux exemples sont donnés ici :



$$\text{Sigmoïde exponentielle : } F(x) = \frac{1}{1 + \exp^{-x}} \quad \text{eq. 69}$$

$$\text{Sigmoïde tangentielle : } G(x) = \tanh(x) \quad \text{eq. 70}$$

← fig. 39 représentation de deux fonctions sigmoïdes utilisées dans la suite pour décrire le comportement réel des composants.

3.4.2.2. Description de la diode Schottky réelle

Description en inverse:

On se ramène pour cette phase à la description présentée fig. 37, dans laquelle on néglige le courant de fuite en inverse et la variation de la résistance de la zone épitaxiée avec la tension inverse. Le claquage en tension n'est pas non plus pris en compte, cet événement ne devant pas intervenir dans le fonctionnement normal de la diode. L'adjonction des inductances, mutuelles et capacités parasites fera l'objet d'un paragraphe à part. D'après l'eq. 13, on a en inverse :

$$I(t) = \frac{dQ(V_{AK}(t))}{dt} = S \cdot \sqrt{\frac{\epsilon_S \cdot e \cdot N_D}{2 \cdot (V_D - V_{AK})}} \times \frac{dV_{AK}(t)}{dt} \quad \text{eq. 71}$$

avec S la surface de la diode. Cette relation donne le comportement dynamique inverse de la jonction. Afin d'assurer la continuité du modèle avec le sens direct, et pour pallier la difficulté conceptuelle que constitue la « disparition » de la capacité physique pour $V_{AK} \geq V_D$, on utilise une fonction sigmoïde, qui permet de définir la capacité de la diode quelle que soit la tension à ses bornes. On a alors, $\forall V_{AK} \in \mathcal{R}$:

$$I(t) = \frac{dQ(V_{AK}(t))}{dt} = S \cdot \sqrt{\frac{\epsilon_S \cdot e \cdot N_D}{2 \cdot \ln(1 + \alpha + e^{V_D - V_{AK}(t)})}} \times \frac{dV_{AK}(t)}{dt} \quad \text{eq. 72}$$

avec α un coefficient arbitraire strictement positif, destiné à borner le dénominateur. On compare ci-dessous (fig. 40) les résultats obtenus pour cette modélisation ($\alpha=1$) avec les mesures pour différentes diodes.

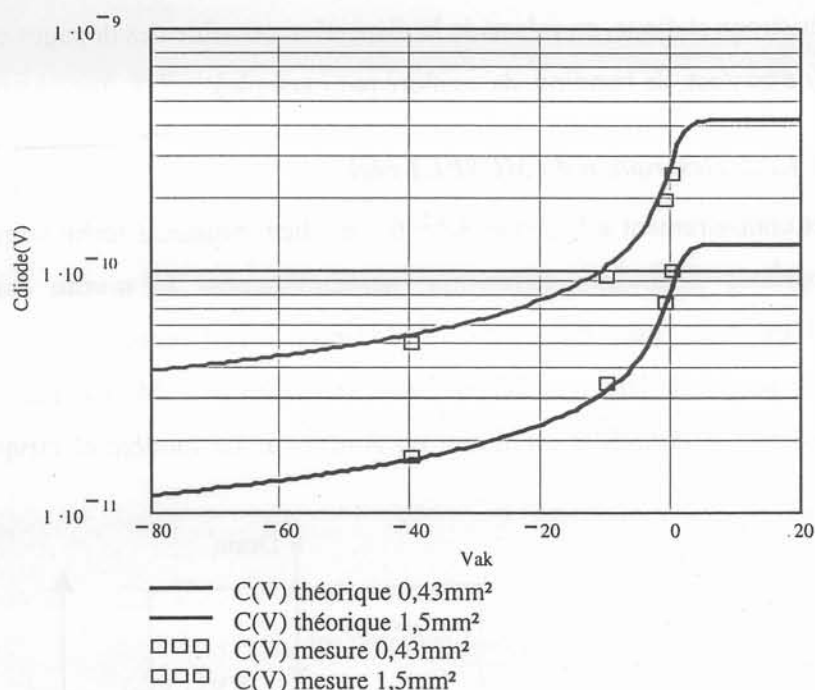


fig. 40 Capacité inverse (mesure et modélisation utilisée) de 2 diodes SiC (g1), avec $\alpha=1$. Ces capacités mesurées sont déterminées au pont d'impédance (HP4194A), à l'aide d'une polarisation statique (-40V max.) et d'une excitation en petit signaux à 1MHz. Ces mesures ne permettent pas d'accéder au terme réel de l'impédance inverse de la diode (résistance série). Cette résistance série en inverse est donnée par la résistance du substrat et la partie variable due à la zone de charge d'espace, d'après l'eq. 54. Cette détermination est importante pour obtenir des formes d'onde proches de celles observées par la mesure, car la résistance série inverse participe à l'amortissement des oscillations lors des commutations.

Description en direct:

La description de l'état passant des diodes Schottky SiC est donné par l'eq. 50, cette caractérisation majoritairement utilisée dans la littérature donnant de bons résultats en général. En fixant la température de fonctionnement de la diode, l'expression de la tension directe aux bornes de la diode en fonction du courant est donnée par:

$$V(I, T) = \frac{n.k.T}{e} \cdot \ln\left(\frac{I}{S.R^*.T^2}\right) + n.\phi_B + I.R(T) \quad \text{eq. 73}$$

avec n le facteur d'idéalité de la jonction, S la surface de la diode, R^* la constante de Richardson, ϕ_B la hauteur de barrière Schottky, et $R(T)$ la résistance série de la diode, intégrant la résistance de la zone épitaxiée, la résistance du substrat et la résistance de contact. Cette résistance est préférentiellement obtenue par mesure directe de la diode, grâce au tracé de la caractéristique statique, en raison de la dispersion possible des dopages et des différentes résistances (de contact, de bonding, de soudure par exemple).

3.4.2.3. Description du MOSFET réel

Cette fois, et contrairement à la diode Schottky étudiée, plusieurs technologies coexistent et ont des propriétés électriques différentes, particulièrement au niveau des capacités. La modélisation proposée peut bien entendu s'adapter à différents types de MOSFET. La caractérisation proposée dans la suite porte sur le MOSFET STMicroelectronics réf. 9NB50 (500V - « 9A »). Le *datasheet* est fourni en Annexe I. Le modèle électrique retenu est le suivant :

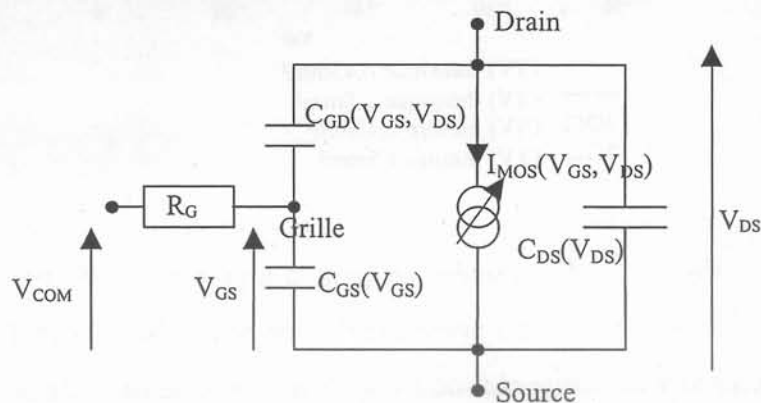


fig. 41 Modèle du MOSFET simulé

Description de la source de courant I_{MOS} :

La caractéristique statique d'un MOS de puissance est donnée par un réseau de courbes $I_{MOS} = I_D(V_{DS}, V_{GS})$ à une température donnée. Une description simple de la source de courant est donnée par le jeu d'équations (eq. 55 à eq. 57).

La caractéristique réelle comprend au moins trois zones distinctes, si l'on se contente d'un régime de fonctionnement de l'interrupteur dans le 1^{er} quadrant (*i.e.* $V_{DS} > 0$, $I_{MOS} > 0$ dans le sens indiqué sur la fig. 41). On a :

- Une première zone (①) est dite ohmique. Elle est caractérisée par sa pente $1/R_{DS(ON)}$. Plus cette pente est proche de la verticale et plus le MOS possède un bon état passant. Cette résistance $R_{DS(ON)}$ est la limite en conduction du MOS, et dépend fortement de la température (elle double environ entre 25 et 125°C). Cela signifie que quelle que soit la commande du MOS, la chute de tension directe V_{DS} - donc les pertes en conduction - est limitée par cette asymptote. Cette zone est négligée dans le premier modèle qui ne décrit donc pas l'état passant.
- Une seconde zone (②) correspond à la zone de transition où, suivant la tension de grille, la caractéristique $I_D(V_{DS})$ « décroche » de l'asymptote $1/R_{DS(ON)}$. Cette zone se termine lorsque cette caractéristique devient horizontale.
- Une troisième zone (③) est la zone dite de plateau, où le courant du MOS ne varie plus en fonction de V_{DS} . C'est seulement cette dernière zone qui est décrite lors de la description de I_{MOS} par l'eq. 56, moyennant des conditions sur les valeurs de V_{GS} .

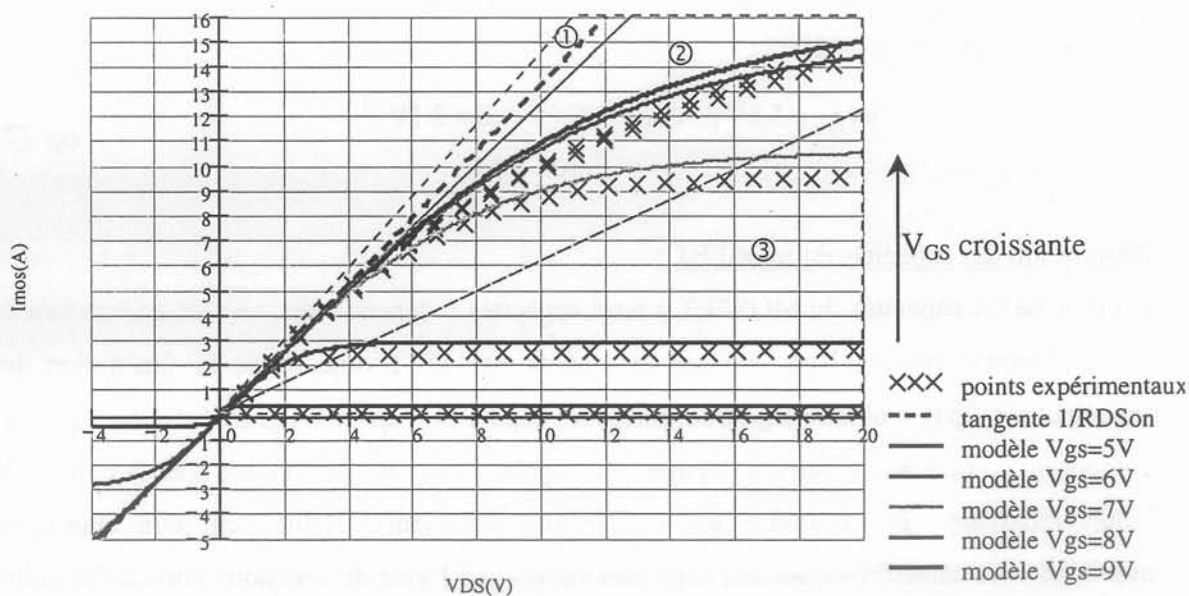


fig. 42 Caractéristique directe du MOSFET 9NB50 à 25°C.

La fonction numérique retenue permet de décrire l'état passant inverse commandé du MOSFET (3^{ème} quadrant), le mode non commandé (diode *body*) n'étant pas modélisé.

L'analyse de la courbe fig. 42 montre que chaque courbe se déduit de la précédente par homothétie de centre (0,0). D'autre part, on constate que pour un V_{GS} donné, la courbe

$I_{DS}(V_{DS})$ peut être approchée par une fonction sigmoïde tangentielle (eq. 70). Une telle courbe peut se mettre sous la forme :

$$I_{MOS}(V_{DS}, V_{GS}) = \frac{V_S(V_{GS})}{R_{DSON}} \cdot \tanh\left(\frac{V_{DS}}{V_S(V_{GS})}\right) \quad \text{eq. 74}$$

avec R_{DSON} la résistance série intrinsèque du MOSFET lorsque sa grille est commandée, et $V_S(V_{GS})$ une tension donnant la variation de I_{MOS} en fonction de la tension de grille. Cette fonction $V_S(V_{GS})$ s'apparente aux unités près à la transconductance g_m caractéristique de la fonction de transfert du MOSFET. On a, à l'aide d'une fonction sigmoïde exponentielle :

$$V_S(V_{GS}) = \left[\frac{1 + e^{S \cdot (V_{GS} - V_{TH1})}}{1 + e^{S \cdot (V_{GS} - V_{TH2})}} - 1 \right] \cdot 1V \quad \text{eq. 75}$$

avec V_{TH1} la tension de seuil de V_{GS} (différente de la valeur technologique V_{TH} du *datasheet*), V_{TH2} la tension de grille pour laquelle on calcule habituellement la transconductance g_m , et S un paramètre (en V^{-1}) réglant la pente de la fonction $V_S(V_{GS})$. On peut évaluer le coefficient g_m de la modélisation effectuée par la relation :

$$g_m = \left. \frac{dI_{MOS}(25V, V_{GS})}{dV_{GS}} \right|_{V_{GS}=V_{TH2}} \quad \text{eq. 76}$$

On a pour ce MOSFET, à 25°C :

$$\begin{aligned} V_{TH1} &= 5,5V ; \quad V_{TH2} = 6,7V ; \quad S = 2.1V^{-1} \\ g_m &= 8S \quad \text{pour } I_{MOS} = 8A ; \end{aligned} \quad \text{eq. 77}$$

Description des capacités du MOSFET :

On ramène les capacités du MOSFET à trois capacités indépendantes, variant en fonction de deux potentiels indépendants, suivant le schéma fig. 41. L'objectif de la description des capacités n'est pas d'obtenir rigoureusement les capacités d'après les grandeurs physiques du composant comme ses différents dopages ou sa géométrie, car ces données sont la plupart du temps inconnues. En revanche, un modèle comportemental stable peut être obtenu en approchant les caractéristiques des capacités variables à l'aide de fonctions voisines de celles que donnent les analyses faites précédemment, sur les ZCE par exemple. Une vue en coupe d'une cellule de MOSFET de type VDMOS (*vertically diffused MOS*), montrant les différentes capacités et les potentiels indépendants du MOS est présentée. Sur cette représentation d'une seule cellule apparaît les différentes zones constitutives du composant : le canal du MOSFET (modélisé par la source de courant commandée I_{MOS}) se développe sous la grille à la surface de la zone P^+ , par inversion due à l'effet de champ ; la tenue en tension

statique est assurée par la zone N⁻ (zone épitaxiée), partiellement déplétée sur la fig. 43; enfin la grille est noyée dans l'oxyde SiO₂ destiné à l'isoler électriquement du reste du composant, l'effet capacitif qui en résulte est assez important.

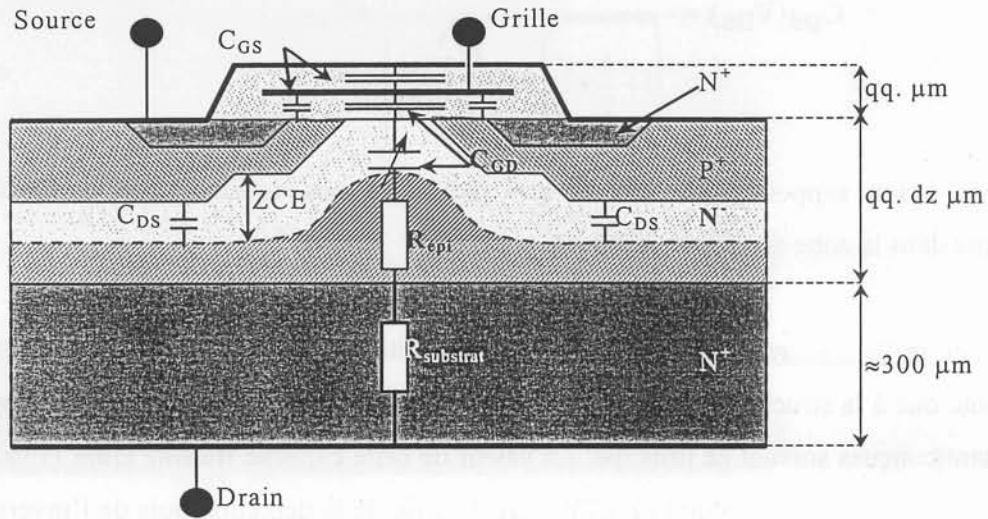
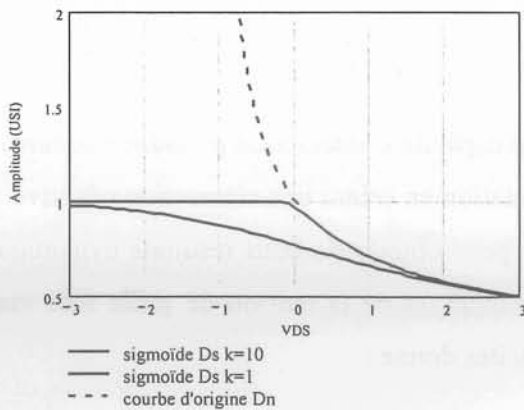


fig. 43 Coupe d'une cellule de VDMOS, représentant les différents potentiels et capacités. Ces capacités doivent être multipliées par le nombre de cellule en parallèle

C_{DS} est la capacité entre drain et source, donc aux bornes du circuit de puissance. Elle varie de façon non-linéaire, car elle est liée au drain du MOS donc à la ZCE de puissance modulée en tension. S'y ajoute la capacité statique C_{DSstat} due à la topologie du circuit. On obtient en première approximation :

$$C_{DS}(V_{DS}) = \frac{C_{DS0}}{\sqrt{1 + \frac{V_{DS}}{V_{DS0}}}} + C_{DSstat} \tag{eq. 78}$$

avec C_{DS0} donnant la capacité à 0 volts, et V_{DS0} ajustant la pente de la caractéristique avec la tension. Afin de définir la capacité dans tout le domaine de variation de V_{DS} , on utilise une fonction sigmoïde au dénominateur, décrite par l'eq. 79. On obtient :



$$D_s(V_{DS}) = \frac{1}{\sqrt{1 + \frac{1}{k} \times \ln \left[1 + e^{(k \cdot \frac{V_{DS}}{IV})} \right]}} \tag{eq. 79}$$

Fonction d'origine :

$$D_n(V_{DS}) = \frac{1}{\sqrt{1 + \frac{V_{DS}}{V_{DS0}}}} \tag{eq. 80}$$

avec k le coefficient ajustant « l'effet de seuil » de la fonction, capital pour la stabilité de la simulation. On en déduit la fonction utilisée pour décrire la capacité C_{DS} du MOSFET :

$$C_{DS}(V_{DS}) = \frac{C_{DS0}}{\sqrt{1 + \frac{1}{k} \times \ln \left[1 + e^{\left(k \cdot \frac{V_{DS}}{1V} \right)} \right]}} + C_{DSstat} \quad \text{eq. 81}$$

Cette expression suppose pour utiliser une racine au dénominateur que le dopage est homogène dans la zone de charge d'espace.

La capacité grille - source C_{GS} est la plus forte capacité du MOS. Elle a une valeur statique importante due à la structure même du MOS (métal - oxyde - semiconducteur), les capacités MOS étant conçues suivant ce principe. La valeur de cette capacité transite entre la valeur au seuil $C(V_{TH})$ et la valeur à saturation $C(V_{GSSat})$, à cause de la déplétion puis de l'inversion du canal du MOS dans cette phase. La valeur de C_{GS} évolue alors entre deux asymptotes C_{GS0} et C_{GSSat} , avec $C_{GS0} < C_{GSSat}$. En réalité, cette capacité présente aussi un saut dans les valeurs négatives de V_{GS} . On ne tient cependant pas compte ici de ce phénomène qui joue en dehors de l'aire de fonctionnement concernée ici. On retrouve pour décrire cette capacité des fonctions sigmoïdes exponentielles:

$$C_{GS}(V_{GS}) = C_{GS0} \times \frac{1 + e^{(V_{GS} - V_{TH1} - V_N) \cdot 1V^{-1}}}{1 + e^{(V_{GS} - V_{TH2} + V_N) \cdot 1V^{-1}}} + C_{GSstat} \quad \text{eq. 82}$$

$$\text{avec } V_N = 1V \cdot \ln \left(\frac{C_{GS0}}{C_{GSSat}} \right) + V_{TH2} - V_{TH1}$$

où V_{TH1} et V_{TH2} sont les valeurs de seuil définies dans la description de $I_{MOS}(V_{GS}, V_{DS})$ (eq. 75), C_{GS0} la valeur de la capacité à 0V, V_N le paramètre permettant d'ajuster la valeur finale de $C_{GS}(V_{GS})$ et C_{GSSat} la valeur de la capacité statique additionnelle, le plus souvent négligeable devant C_{GS0} .

C_{DG} est la capacité entre grille et drain. C'est une capacité d'interaction puissance/commande gênante en dynamique, car elle ralentit la commutation en créant une rétroaction négative. La description de cette capacité est très importante pour obtenir de bons résultats dynamiques. Elle dépend de la ZCE du MOS lorsqu'il est bloqué, et de la tension de grille fixe via la capacité d'oxyde. La mise en série des deux capacités donne :

$$C_{GD}(V_{DS}) = \frac{C_{OX} \cdot C_{ZCE}(V_{DS})}{C_{OX} + C_{ZCE}(V_{DS})} + C_{GSstat} \quad eq. 83$$

avec C_{ZCE} de la même forme que $C_{DS}(V_{DS})$:

$$C_{ZCE}(V_{DS}) = \frac{C_{ZCE0}}{\sqrt{S + \frac{1}{k} \times \ln \left[1 + e^{\left(k \cdot \frac{(V_{DS} - V_{DS0})}{1V} \right)} \right]}} \quad eq. 84$$

L'expression de l'eq. 81 sous-entend que le potentiel sous la grille et le potentiel de source sont identiques. En réalité, les deux valeurs sont voisines (quelques volts), et la ZCE s'annule pour une tension V_{DS0} de quelques volts. S est un paramètre diminuant l'influence de C_{ZCE} dans l'association série avec C_{OX} .

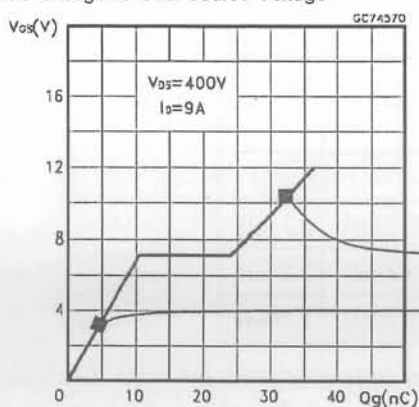
Représentation des capacités du MOSFET 9NB50 :

La caractérisation classique du MOSFET telle qu'elle est faite dans les *datasheets* fait apparaître trois capacités indépendantes C_{ISS} , C_{OSS} et C_{RSS} , qui sont les capacités d'entrée (*Input*), de sortie (*Output*) et de rétroaction (*Reverse* ou *Reverse Transfer*). Ces trois capacités, accessibles par la mesure, sont une combinaison linéaire des trois capacités intrinsèques du MOSFET C_{GS} , C_{GD} et C_{DS} , suivant la relation de passage :

$$\begin{aligned} C_{ISS} &= C_{GS} + C_{GD} \\ C_{OSS} &= C_{DS} + C_{GD} \\ C_{RSS} &\approx C_{GD} \end{aligned} \quad \Leftrightarrow \quad \begin{aligned} C_{GS} &= C_{ISS} - C_{RSS} \\ C_{DS} &= C_{OSS} - C_{RSS} \\ C_{GD} &\approx C_{RSS} \end{aligned} \quad eq. 85$$

Capacité de grille C_{GS} : On utilise les données du constructeur pour déterminer les différents paramètres du MOSFET. On détermine les plateaux C_{GS0} et C_{GSSat} de la capacité C_{GS} à l'aide de la caractéristique de la charge de grille en fonction de la tension de grille :

Gate Charge vs Gate-source Voltage



$$dQ_G(V_{GS}) = C(V_{GS}) \cdot dV_{GS} \quad eq. 86$$

$$C_{GSSat} = 2,5nF \text{ pour } V_{GS} > V_{GSSat}$$

$$C_{GS0} = 1,25nF \text{ pour } V_{GS} < V_{TH1}$$

La description des composants « actifs » (diode + MOSFET) ayant été présentée précédemment, il reste à décrire le circuit et les composants parasites, sous une forme intégrable dans la simulation MATLAB-SIMULINK. La topologie de la maille de commutation étant figée (à l'exception de la capacité de découplage), une simulation a permis de connaître les composants parasites (inductances, capacités, mutuelles inductances) de la cellule de commutation. Cette simulation a été réalisée sous InCa2D pour déterminer la partie inductive du circuit. Les capacités parasites du boîtier ont été déterminées à l'aide de Flux3D. InCa traite des géométries de circuit en trois dimensions, et donne une représentation à l'aide d'un schéma équivalent d'éléments partiels (résistance, inductance et mutuelle partielles) du circuit global (méthode *PEEC* pour *Partial Element Equivalent Circuit*). On peut donc obtenir à l'aide de ce simulateur une représentation intégrable dans MATLAB-SIMULINK du circuit électrique de la cellule de commutation.

Les inductances et capacités déterminées expérimentalement à l'aide du pont d'impédance HP4194A sur un boîtier vide de composant valident les grandeurs obtenues en simulation. Les mutuelles inductances sont extraites de la simulation.

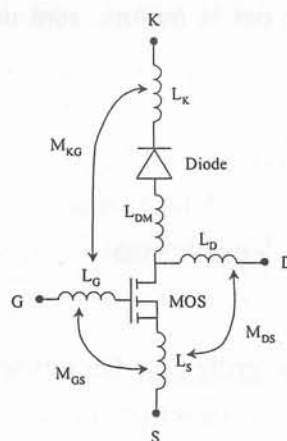
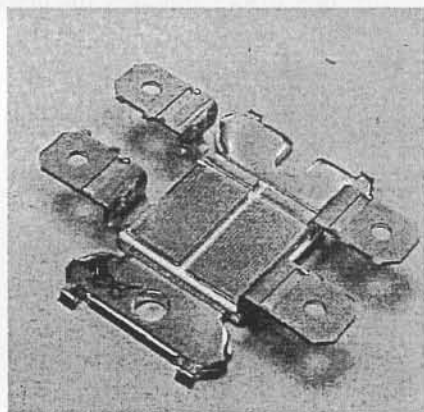


fig. 46 Boîtier ISOTOP[®] vide, et schéma équivalent du câblage de la cellule de commutation. Seules 3 mutuelles sont représentées, intégrant les effets des bondings.

	L_K	L_{DM}	L_D	L_G	L_S
L_K	8.53nH	1.61nH	1.2nH	-	-
L_{DM}	1.61nH	8.45nH	1.61nH	-	-
L_D	1.2nH	1.61nH	8.53nH	0.15nH	0.14nH
L_G	-	-	0.15nH	3.3nH	2.29nH
L_S	-	-	0.14nH	2.29nH	2.76nH

tab. 9 Valeurs des inductances (en gras) et des mutuelles obtenues sous InCa2D. Les valeurs manquantes correspondent à des couplages négligeables

3.4.3. Simulation de la cellule de commutation

A partir de la modélisation fine des composants et du circuit extérieur, on peut déterminer par la simulation le comportement en commutation (et en conduction) de la cellule de commutation, ainsi que le niveau de pertes, et obtenir des informations sur la signature CEM. Ces simulations ont été effectuées dans l'environnement MATLAB via l'interface graphique SIMULINK. La philosophie d'implantation du modèle diffère de l'implantation « de type PSPICE » dans la mesure où les connexions entre éléments du modèles sont unidirectionnelles : une sortie (une tension, un courant, une valeur de composant calculée par exemple) transmet la valeur à une ou plusieurs entrées. Il ne s'agit donc pas nécessairement d'équipotentiels, comme dans PSPICE par exemple, mais plutôt de passages de paramètres et de variables entre fonctions. On décrit fig. 47 le schéma interne du bloc « diode SiC », avec ses entrées et ses sorties :

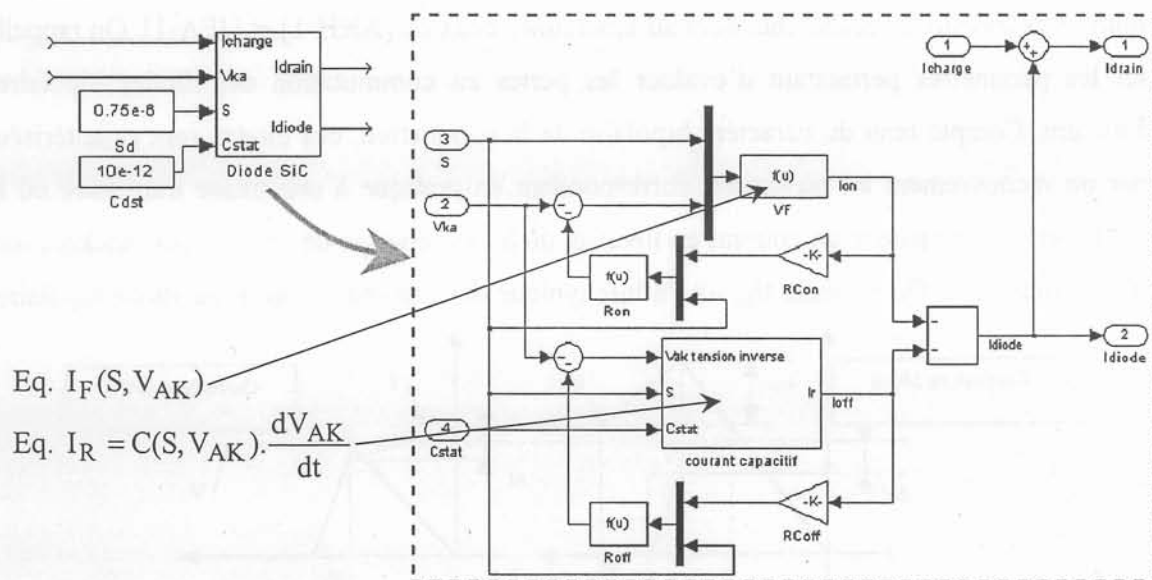


fig. 47 Schéma SIMULINK de la diode Schottky SiC. On distingue les blocs régissant le comportement direct (en haut, nommés VF, Ron, RCon pour R_{contact}) et ceux donnant la caractéristique inverse (partie inférieure, courant capacitif, Roff et RCoff).

Les nombreux rebouclages visibles sur le schéma expliquent le recours aux méthodes numériques pour résoudre l'état électrique de la cellule complète en fonction du temps, et la sensibilité de la simulation au pas de calcul et à la méthode choisie. La validation expérimentale est proposée en Annexe II, sur une topologie de hacheur série. L'intégralité du circuit a été modélisée à l'aide de composants passifs et intégrée dans MATLAB-Simulink.

Ce simulateur permet en particulier de déterminer les pertes en commutation du MOSFET, en fonction des paramètres du circuit extérieur (surface de la diode, commande du MOS). Les données obtenues sont exploitées dans la partie suivante.

3.5. Comparaison des performances du SiC dans la cellule de commutation avec l'état de l'art du Silicium

La comparaison des performances statiques des deux technologies ayant déjà été abordée (chap. 3.1.3), il s'agit ici de comparer les performances dynamiques, c'est-à-dire en régime de commutation. Deux approches sont possibles et seront successivement abordées :

- D'une part, la comparaison peut être menée au niveau de la fonction diode proprement dite, c'est-à-dire en comparant les performances en termes de pertes des deux filières,
- D'autre part l'impact sur le système global, c'est-à-dire ici la cellule de commutation, peut être évalué afin de déterminer d'un point de vue système la rentabilité d'une diode SiC.

3.5.1. Comportement des diodes bipolaires en commutation

Le sujet est largement traité dans la littérature antérieure [ARN-1], et a fait l'objet de nombreux travaux de recherche, dont au laboratoire ceux de [AKH-1] et [JEA-1]. On rappelle ici les paramètres permettant d'évaluer les pertes en commutation des diodes bipolaires Silicium. Compte tenu du caractère bipolaire de la conduction, ces diodes sont caractérisées par un recouvrement à l'ouverture, correspondant en pratique à une phase transitoire où le composant laisse passer un courant en inverse, dû à l'évacuation de ses charges stockées lors de la conduction. On présente fig. 48 l'allure typique des commutations d'une diode bipolaire.

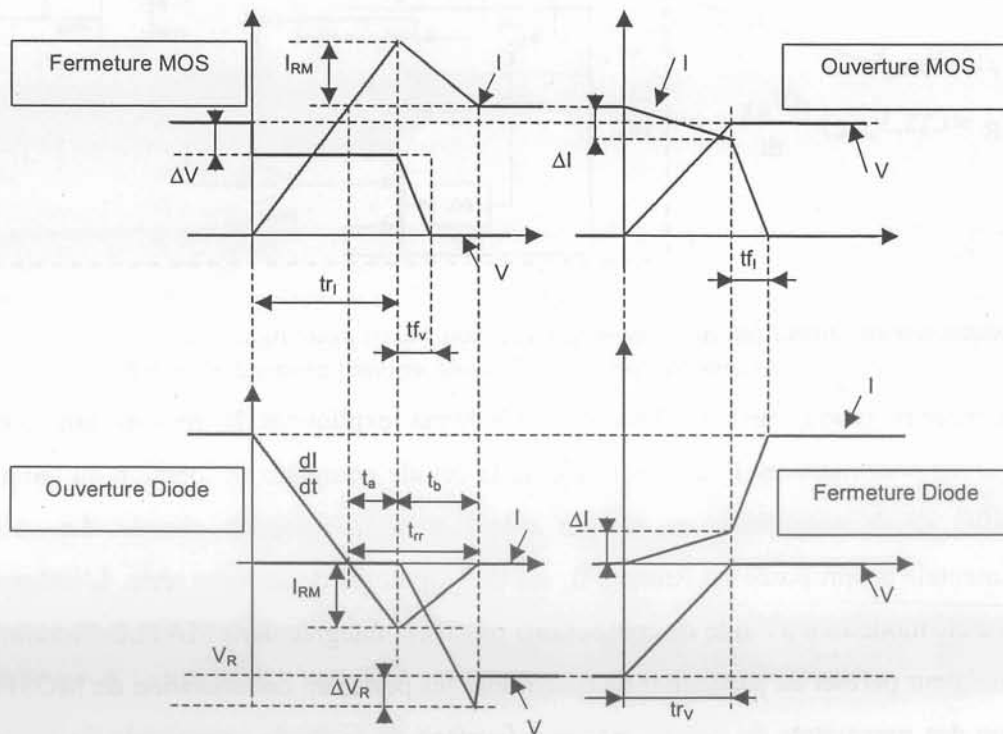


fig. 48 Formes d'onde idéalisées d'une commutation MOS + diode bipolaire.

Les pertes sont obtenues en sommant le produit courant×tension sur une période de découpage. La structure d'évaluation est là encore le hacheur série présenté précédemment.

Dans le cas de la diode bipolaire, la capacité de jonction est faible devant les charges stockées lors de conduction et recouvrées à l'ouverture de la diode. On négligera donc l'échange d'énergie réactive dû à cette capacité, hypothèse qui permet de ne calculer les pertes en commutation qu'à partir des signaux apparaissant lors de la phase d'ouverture. Les grandeurs apparaissant lors de cette phase sont :

- la pente du courant notée dI/dt et imposée par le circuit extérieur, le plus souvent par le MOSFET et son circuit de grille,
- le pic de courant inverse I_{RM} et la durée t_a entre le passage par 0 du courant et I_{RM} ,
- le retour du courant de I_{RM} à 0 pendant la durée t_b ,
- la tension inverse V_R imposée à la diode par l'interrupteur et la surtension ΔV_R due aux inductances de mailles du circuit, négligée ici.

A partir de ces différentes grandeurs, on définit :

- le temps de recouvrement $t_{rr}=t_a+t_b$,
- le paramètre de *softness*, caractérisant la douceur du recouvrement et donné par $S_{off}=t_b/t_a$.

De ce paramètre dépendent indirectement les oscillations à la commutation.

Ces différentes grandeurs sont très sensibles à la température de jonction T_J et au courant direct I_F , dont l'augmentation dégrade fortement la commutation des diodes.

Pour une diode bipolaire donnée, l'énergie de commutation est donnée par :

$$E_{COMD} = \int_0^{t_b} I_{RM} \cdot \left(1 - \frac{t}{t_b}\right) V_R \cdot \frac{t}{t_b} dt \text{ avec } t_b = \frac{t_{rr}}{1 + S_{off}} \text{ soit} \quad eq. 89$$

$$E_{COMD} = \frac{V_S \cdot I_{RM}^2 \cdot S_{off}}{6 \cdot dI/dt}$$

avec dI/dt la vitesse du courant à la fermeture du MOS, en A/s. De la même façon, on déduit les pertes du MOSFET associé :

$$E_{COMM} = \frac{(I_F + I_{RM})^2 \cdot V_S \cdot (t_{rr} - t_b)}{2 \cdot I_{RM}} + \int_0^{t_b} \left(I_F + I_{RM} \cdot \left(1 - \frac{t}{t_b}\right) \right) V_S \cdot \left(1 - \frac{t}{t_b}\right) dt \text{ soit} \quad eq. 90$$

$$E_{COMM} = \frac{V_S \cdot I_{RM}^2 \cdot (3 + 2 \cdot S_{off})}{6 \cdot dI/dt} + \frac{V_S \cdot I_{RM} \cdot I_F \cdot (2 + S_{off})}{2 \cdot dI/dt} + \frac{V_R \cdot I_F^2}{2 \cdot dI/dt}$$

On en déduit les énergies de commutation de la diode et de la fermeture du MOSFET associé, pour trois types de diodes bipolaires 8A, en fonction de la vitesse de commutation. Le courant

commuté est de 4A, la température de jonction vaut 125°C, la tension est de 400V. D'autre part, la simulation donne les pertes du MOSFET pour une diode SiC de 0,75mm² (fig. 49b). Les pertes en conduction des différentes diodes sont données pour 4A, à 125°C, et pour un rapport cyclique α de conduction du MOSFET.

STTA806D (fig. 26)	STTH8R06	STTH806TTI (fig. 26)	SiC 2 ^{nde} gén. 0,75mm ²
$P_{COND}=3,24.(1-\alpha)$	$P_{COND}=4,5.(1-\alpha)$	$P_{COND}=6,48.(1-\alpha)$	$P_{COND}=6,2.(1-\alpha)$

tab. 10 Pertes statiques suivant le type de diode, à 125°C et 4A

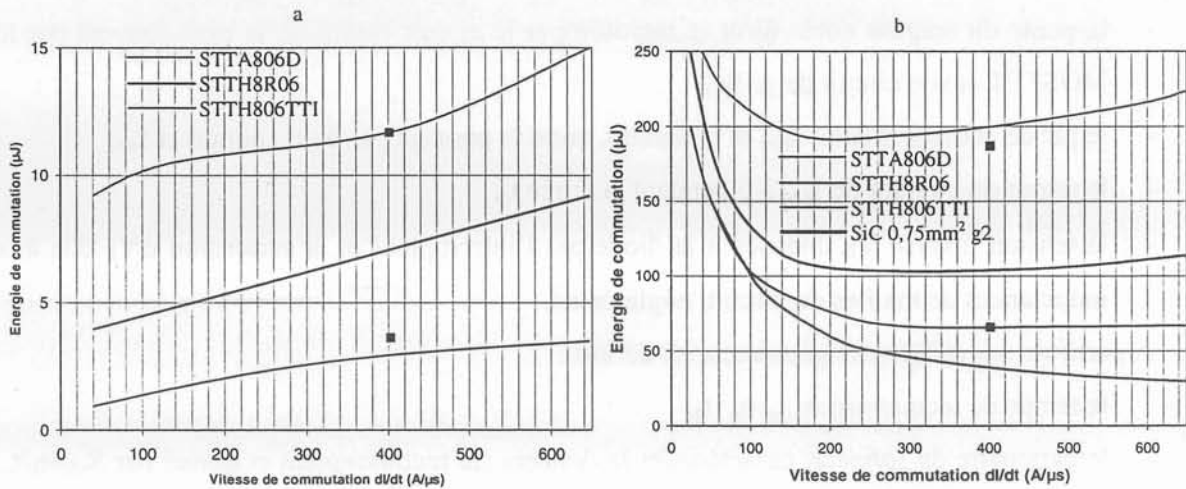


fig. 49 Energie de commutation d'une diode bipolaire (a) et du MOS associé (b) en fonction de la vitesse de commutation (di/dt) à la fermeture du MOSFET. (D'après Datasheet ST. Carrés : points expérimentaux).

A l'aide des données de la fig. 49a et du tab. 10, on peut déduire les pertes propres des diodes en fonction de la fréquence de découpage. On obtient, en sommant les pertes en statique et les pertes en commutation, et avec un rapport cyclique de 50% :

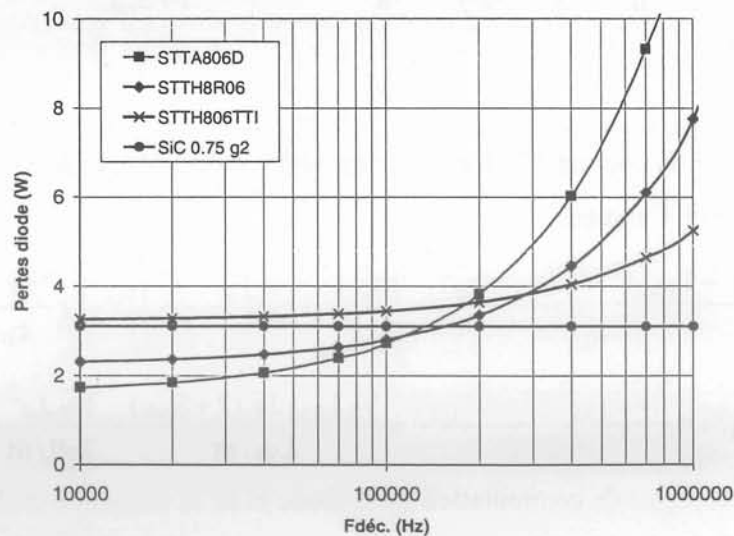


fig. 50 Pertes des diodes bipolaires (D'après Datasheet ST) et Schottky SiC en fonction de la fréquence de découpage. $I_F=4A$, $T_J=125^\circ C$, $V_R=400V$, $di/dt=200A/\mu s$, $\alpha=50\%$.

Ce dernier graphe confirme que l'absence de pertes propres en commutation favorise la diode Schottky SiC pour les fréquences de découpage élevées. En revanche, le bon état passant des diodes bipolaires les favorisent à basse fréquence de découpage. L'augmentation de la vitesse de commutation aggrave sensiblement les pertes des diodes bipolaires, comme l'indique la fig. 49a.

3.5.2. Impact de la diode sur le rendement de la cellule de commutation

Dans les mêmes conditions, on peut déterminer les pertes reportées sur le MOSFET, et dues à la diode : dans le cas des diodes bipolaires, l'accélération de la vitesse de commutation n'améliore plus les pertes du MOS à partir d'une certaine vitesse (200 à 300A/μs env., cf. fig. 49b), compte tenu du recouvrement de la diode qui augmente simultanément. De plus, l'augmentation de la température des diodes bipolaires dégrade fortement leurs performances dynamiques et les pertes reportées sur le MOS.

En revanche, dans le cas des diodes Schottky SiC, les pertes en commutation diminuent sensiblement quand on augmente la vitesse de commutation, et sont insensibles à la température. On présente fig. 51 les pertes en commutation d'un MOSFET ($R_{DS(ON)}=0,4\Omega$ à 125°C soit $P_{ON}=R_{DS(ON)} \cdot I_F^2 \cdot \alpha=3,2W$) associé à différentes diodes, en fonction de la fréquence de découpage de la cellule de commutation.

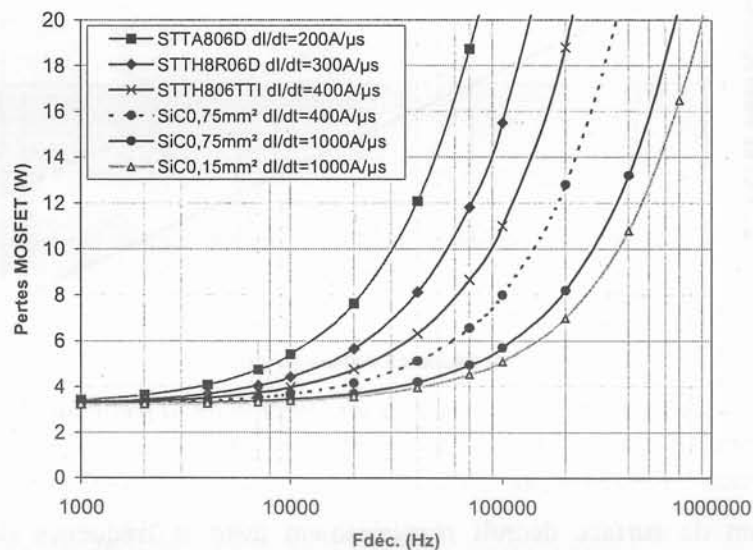


fig. 51 Pertes du MOSFET en fonction de la fréquence de découpage, à la vitesse de commutation « optimale » pour les diodes bipolaires (D'après Datasheet ST) et Schottky SiC (simulation). $I_F=4A$, $T_J=125^\circ C$, $\alpha=50\%$, $dI/dt=1000A/\mu s$, $R_{DS(ON)}=0,4\Omega$.

On constate que les diodes bipolaires limitent les performances intrinsèques d'un interrupteur rapide comme un MOSFET, dans la mesure où l'optimum de pertes du système MOS+Diode se situe bien en deçà des performances théoriques maximales du MOSFET. La commutation y

est délibérément ralentie pour limiter le recouvrement et le surplus de pertes reportées sur le MOSFET.

Paradoxalement, l'utilisation de diodes Schottky SiC de petites tailles permet de diminuer sensiblement les pertes en commutation, en limitant la capacité de la diode donc les pertes reportées sur le MOS. Le gain de pertes apporté par une diode Schottky SiC peut être considérable, suivant la fréquence de découpage de l'application. Les pertes du MOSFET sont donc améliorées quand on réduit la surface de la diode, au détriment des pertes statiques de celle-ci. Dans le cas d'une diode bipolaire, l'augmentation de la surface est par contre favorable aux pertes globales du système.

On conçoit donc qu'il existe un optimum de surface de SiC à mettre en œuvre pour optimiser les pertes du système MOS+diode. Cet optimum dépend des principaux paramètres de l'application : la fréquence de découpage, la température des composants, le courant direct, le rapport cyclique. Quant à la vitesse de commutation, le graphe fig. 49b a montré qu'elle devait être la plus rapide possible. La fig. 52 donne l'optimum de surface (dans le cas du hacheur série) de SiC à mettre en œuvre pour minimiser les pertes de l'application.

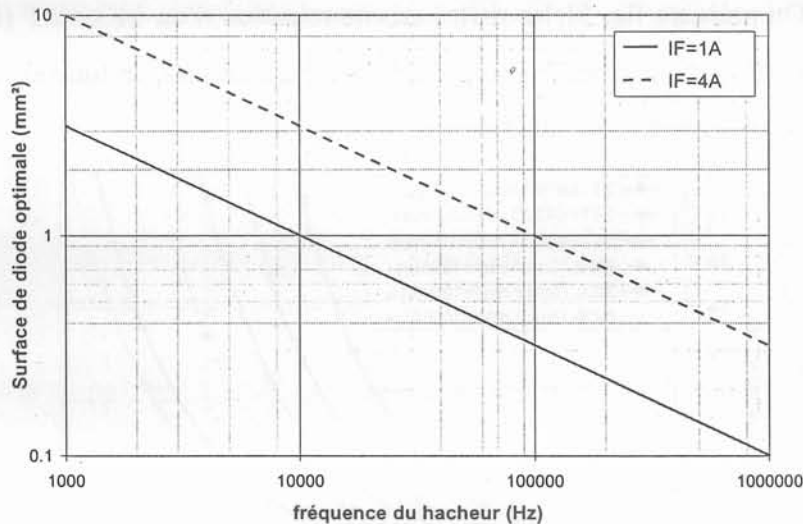


fig. 52 Optimum de surface de diode SiC g2 en fonction de la fréquence de découpage du hacheur, pour minimiser les pertes de la cellule de commutation MOS+Diode. Conditions de simulation : $T_J=125^\circ C$, $\alpha=50\%$, $dI/dt=1000A/\mu s$, $R_{DS\ ON}=0,4\Omega$, $I_F=1A$ et $4A$.

Enfin, l'optimum de surface décroît régulièrement avec la fréquence de découpage. La puissance moyenne véhiculée par le convertisseur étant constante par ailleurs, c'est donc la densité de puissance conduite par la diode de surface optimale qui s'accroît régulièrement avec la fréquence. Le problème du dimensionnement n'est alors plus uniquement électrique, il est aussi thermique : quelle est la densité de puissance admissible par le composant, pour garantir un fonctionnement correct de l'application ?

Le dimensionnement thermique de la diode SiC est donc un critère essentiel pour l'application, qui met en œuvre des propriétés intéressantes de ce matériau, comme sa conductivité thermique ou sa très haute tenue en température.

4. Etude électrothermique de la diode Schottky SiC-4H

Les composants de l'EP ont pour vocation la commutation et la conduction d'énergie, par opposition aux composants de l'électronique de signal qui eux assurent des transferts de signaux bas niveau, ou information. Compte tenu des propriétés actuelles de ces composants, ce transfert d'énergie est la cause de pertes, siégeant pour la plupart au sein même du semi-conducteur. La puce semiconductrice, à la base du composant, réagit différemment à cette dissipation de puissance selon la densité de puissance qui la traverse, et l'équipement qu'on lui adjoint pour dissiper ces pertes. L'ensemble ainsi obtenu (puce, boîtier et équipement de refroidissement) constitue un interrupteur de puissance à semiconducteur, utilisable pour réaliser un convertisseur d'électronique de puissance. Cette description reste assez générale pour couvrir la plage des quelques watts délivrés par une alimentation de téléphone portable aux MW des gros convertisseurs utilisés pour les réseaux de distribution.

La puissance dissipée par un semiconducteur peut se traduire par un simple échauffement du composant, par une modification irréversible du composant ou de ses connexions, voire une destruction mécanique : si la tenue en tension est l'une des grandeurs caractéristiques d'un composant d'électronique de puissance, le calibre en courant n'est pas une valeur intrinsèque, mais dépend grandement du dispositif de refroidissement associé au composant. C'est pourquoi il est important d'estimer l'impact de l'échauffement et la densité de puissance admissible, et ce en fonction du régime de fonctionnement qui peut être permanent et prévisible ou accidentel, pour déterminer la gamme en courant du composant.

Le cas du Carbure de Silicium est particulièrement intéressant, car il repousse les limites usuelles du silicium, en terme de température particulièrement. Mais le comportement « absolu » des dispositifs réalisés en SiC ne différera pas du comportement du même dispositif réalisé en Silicium, si ce n'est par un décalage de certaines propriétés, découlant des caractéristiques du matériau. Ainsi, si la plupart des paramètres du Si ne sont plus valables en SiC, un composant en Si est *a priori* transposable en SiC, ses performances dépendant alors des choix et des possibilités technologiques du moment.

Du point de vue du concepteur, l'apparition d'un matériau semiconducteur tel que le SiC permet de modifier les zones usuelles d'application de tel ou tel composant, ou simplement de repousser les limites d'application des composants à semiconducteur. Ainsi, les performances thermiques de ce matériau permettent d'envisager des composants utilisés à plus haute température (600°C par exemple pour une diode PN, [NEU-1]) que dans le cas du Silicium (200°C en pratique). C'est entre autres le gap du matériau (cf. tab. 1) qui limite ici

l'apparition de porteurs dus à la génération thermique (cf. fig. 17). Cette propriété appelle un développement quant à son utilisation pratique et son impact sur le dimensionnement.

L'objet de ce chapitre est d'analyser les performances en température de la diode Schottky réalisée en SiC, ainsi que d'évaluer la densité de puissance « raisonnable » pour tirer profit au mieux de ces propriétés.

4.1. Etude théorique en régime de conduction

On a vu précédemment que les commutations des diodes Schottky SiC étaient sans pertes, à l'exception de celles dues aux résistances série intrinsèques à la diode. Les pertes en inverse étant négligeables, ce sont donc les pertes en direct qui représente le facteur de dimensionnement à prendre en compte pour déterminer le niveau de courant admissible.

4.1.1. Description du composant – définition de la source de dissipation

L'analyse thermique de ce nouveau composant passe par une étude de la structure même du dispositif, et des différentes couches constitutives. La structure de la diode est donnée fig. 5. Les caractéristiques géométriques et celles du matériau conditionnent le comportement et les performances thermiques du dispositif : l'analyse de la structure de la diode renseigne sur la disposition et la répartition des sources de dissipation. En pratique le comportement en direct de la diode Schottky peut être décrit par la mise en série des différentes zones qui la constituent, comme indiqué par l'eq. 50. Cette équation est rappelée ci dessous :

$$V = V_F + V_S = \frac{n.k.T}{e} \cdot \ln\left(\frac{I}{S.R \cdot T^2}\right) + n.\phi_B + \left(\frac{W_V}{e.N_V.\mu_V} + \frac{W_S}{e.N_S.\mu_S} + R_C\right) \frac{I}{S} \quad (eq. 50)$$

Cette équation comporte plusieurs termes :

- les deux premiers termes, regroupés dans le terme V_F , décrivent le comportement de la jonction Schottky à la base de l'effet diode du composant. Leur variation en fonction de la température est décrite par le premier terme, qui décroît avec la température, comme dans le cas des diodes bipolaires. Cette propriété améliore la chute de tension en direct donc les pertes lorsque la température augmente.
- le terme ohmique est composé de la résistance série de la zone épitaxiée, de la résistance série du substrat et des résistances de contact. La résistance d'un semiconducteur dépend très largement de la température, du niveau de courant et de phénomènes plus complexes tels que l'injection de porteurs par exemple. Rappelons que dans le cas de la diode

Schottky, il n'y a pas d'injection de porteurs par la jonction, la conduction est purement ohmique.

La résistivité du matériau semiconducteur n'est pas constante, puisqu'elle se trouve liée à la température par la variation de la mobilité des porteurs dans le cristal. Dans la mesure où tous les porteurs sont ionisés (à l'ambiante sur SiC-4H dopé azote par exemple) la résistivité du matériau augmente globalement avec la température. De façon simpliste on peut dire que le comportement de ces diodes est plutôt de type barrière à bas niveau de courant, et plutôt de type ohmique à fort niveau, comme le montre la fig. 25.

4.1.2. Comportement en température du composant – associations

Le comportement et la stabilité en température de la diode employée dépend de la densité de courant à laquelle on l'utilise, et donc du calibre en courant.

Soient dP la variation des pertes de la diode (en Watt) en fonction de la température, dT la variation de la température supposée homogène de la diode (entendu le semi-conducteur) et R_{TH} la résistance thermique dynamique décrivant la qualité de l'échange entre la diode et l'ambient, on obtient la condition de stabilité du système *diode* \Leftrightarrow *ambient* :

$$\frac{dP}{dT} \leq \frac{1}{R_{TH}(T)} \quad \text{eq. 91}$$

La fonction $P(T)$ dépend des caractéristiques en température de la diode $I \times V(T)$. Le non-respect de cette condition de stabilité entraîne la destruction du dispositif par emballement thermique, comme on pourra le voir par la suite. Cependant cette condition de stabilité pour le dispositif complet masque la variation en température propre à chaque couche de semiconducteur, telle que décrite par l'eq. 50. On peut envisager un emballement thermique de l'une des couches alors que la diode complète semble avoir un comportement stable : les différentes sources de dissipation qui constituent la diode sont réparties dans le volume du dispositif, il est donc nécessaire d'étudier la diode en volume. D'autre part, la partie active du dispositif ne constitue qu'une partie du cristal mis en œuvre : le cristal non utilisé sur le bord de la diode joue un rôle important en thermique, car il peut participer à la baisse de l'impédance thermique du dispositif par effet d'épanouissement du flux thermique (*spreading*), mais aussi augmenter cette impédance thermique si son épaisseur est trop importante. Cependant, et au moins pour les gros dispositifs (i.e. pour les dispositifs dont les dimensions de surface sont grandes devant l'épaisseur), on pourra négliger dans un premier temps ces phénomènes d'épanouissement du flux de chaleur, ce qui permet de traiter les

phénomènes en 1D, à partir d'un modèle de résistances thermiques et de sources dépendantes de la température.

On donne sur le schéma suivant un exemple de modélisation thermique 1D de la diode en polarisation directe, à l'aide de l'analogie classique de la thermique 1D avec un circuit électrique (fig. 53)

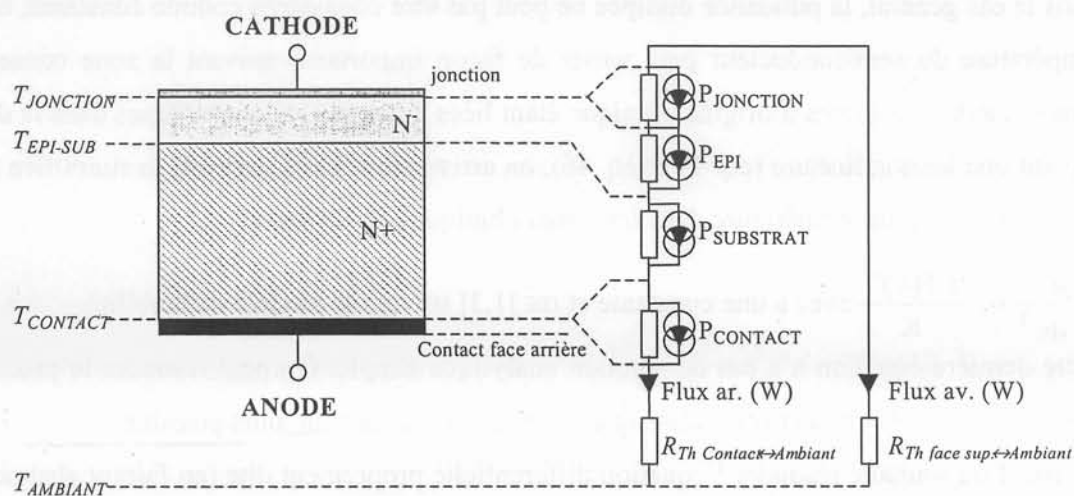


fig. 53 Modèle de diode en 1D: à gauche les températures des différentes interfaces, à droite le schéma équivalent électrique de la conduction de la chaleur dans la diode. Il y a couplage entre les sources de puissance P et la température absolue de la zone concernée.

4.1.2.1. Obtention du champ de température dans la diode

On souhaite obtenir le champ de température dans la diode en fonction du niveau de courant et des conditions d'échange thermique de l'assemblage *diode + radiateur*. En régime de conduction, on utilise la Loi de Fourier pour décrire les échanges thermiques à travers les matériaux solides connus. L'équation générale est :

$$\frac{\partial^2 T}{\partial x^2} + \frac{\partial^2 T}{\partial y^2} + \frac{\partial^2 T}{\partial z^2} = -\frac{P(T)}{K} + \frac{\rho \times C}{K} \times \frac{\partial T}{\partial t} \quad \text{eq. 92}$$

avec K la conductivité thermique du milieu, $P(T)$ la puissance volumique (W/m^3), ρ la masse volumique et C la chaleur massique du milieu. Soit en 1D et en régime permanent :

$$\frac{d^2 T}{dx^2} = -\frac{P(T)}{K} \quad \text{eq. 93}$$

Les pertes en fonction de la température sont liées au courant circulant dans la diode et à la résistivité du substrat. Dans le cas de la diode Schottky SiC qui nous intéresse, et en supposant que l'élévation de température reste faible dans la diode, on résout de façon analytique l'eq. 93 pour chaque zone de la diode en considérant les pertes volumiques constantes, d'où :

$$T(x) = a.x^2 + b.x + T_0 \quad \text{eq. 94}$$

Cette approximation est valable quand le niveau de puissance dissipée est faible. Elle permet par exemple d'avoir une idée des pertes, ou de la température de jonction, connaissant la température de l'ambiante.

Dans le cas général, la puissance dissipée ne peut pas être considérée comme constante, car la température du semiconducteur peut varier de façon importante suivant la zone concernée dans la diode : les pertes d'origine ohmique étant liées à la mobilité des porteurs dans la diode suivant une loi non linéaire (eq. 44 et eq. 46), on arrive alors à une expression simplifiée pour décrire le champ de température dans les zones ohmiques, de la forme :

$$\frac{d^2T}{dx^2} = -\frac{a.T(x)^\alpha}{K} \quad \text{avec } a \text{ une constante et } \alpha \in]1,3] \text{ suivant le modèle de mobilité} \quad \text{eq. 95}$$

Cette dernière équation n'a pas de solution analytique simple. On peut résoudre le problème grâce aux méthodes numériques classiques. Deux démarches sont alors possibles :

- soit l'on souhaite résoudre l'équation différentielle proprement dite (en faisant abstraction de l'intégralité du système physique), auquel cas des méthodes de résolution numérique classiques (*Euler*, *Runge-Kutta* par exemple) conviennent. On réinjecte alors la solution trouvée à l'échelle du semiconducteur dans le système complet (diffuseur, radiateur...);
- soit l'on préfère une résolution du système complet, sans séparer les différents domaines suivant s'ils sont dissipateurs ou non, linéaires ou non par exemple. C'est la solution mise en œuvre dans les simulateurs comme FLO THERM par exemple. C'est aussi la solution que l'on retiendra ici.

4.1.2.2. Résolution numérique du problème électrothermique : justification

Afin de justifier l'étape de simulation, on étudie une modélisation 1D simple, par volumes finis, qui prend en compte ou non la variation de la mobilité avec la température. Cette étude a été réalisée avec le logiciel de calcul MATHCAD, suivant un calcul itératif décrit dans la suite. On compare en Annexe III, pour différentes conditions d'échange en face arrière, la chute de tension directe dans la diode (en volt), la température de jonction maximale et la température de la face arrière du SiC (correspondant à la brasure).

On constate que le niveau de courant admissible dans la diode est très dépendant du coefficient d'échange h . Ce coefficient représente la performance du dispositif d'évacuation de la chaleur en face arrière. [RAE-1] donne une conclusion similaire sur l'influence du coefficient d'échange convectif sur la résistance thermique totale d'un composant. D'autre part, la température de jonction est rapidement assez différente de la température de la face de

la brasure dans le cas de forts niveaux de courant, ce qui rend la prise en compte de l'évolution de la mobilité nécessaire dans ce cas. Le niveau de courant risque sinon d'être largement surestimé.

Lors du tracé des caractéristiques statiques à forte densité de courant sur le traceur Tektronix371A, l'impulsion de test est apparue suffisamment longue (250 μ s à une fréquence de répétition de 100Hz) pour que la température de jonction évolue sensiblement lors du test et dégrade l'état passant, de façon visible sur les graphes. Un calcul rapide effectué dans la diode a montré que l'échauffement de la diode n'était pas négligeable lors des tests à forte densité de courant.

D'autre part, la conductivité thermique du semiconducteur diminue avec la température, ce qui pénalise encore le comportement thermique du composant par auto-échauffement. [JOS-1] donne une expression pour le polytype 6H, valable aussi pour le 4H et de la forme :

$$k(T) = 4,52 \cdot 10^5 \cdot T^{-1,29} \text{ en } W \cdot m^{-1} \cdot K^{-1} \quad \text{eq. 96}$$

La description de ce phénomène complique encore l'étude thermique analytique du dispositif, ce qui justifie le recours à la simulation.

Une représentation à une seule cellule permet de donner un aperçu de la condition d'existence d'un point de fonctionnement statique stable, et détaillée en Annexe IV. En conclusion de cette étude très simplifiée, plus la température de jonction est élevée et le courant important, plus l'erreur sur la tension directe et sur les pertes est importante, et joue défavorablement sur le calibre en courant du composant. C'est pourquoi, pour décrire convenablement l'état thermique du composant, il est nécessaire d'étendre la zone prise en compte par la simulation. On modélisera donc la diode en volume, mais aussi le dispositif d'épanouissement et la condition d'échange avec l'ambiante.

4.1.2.3. Résolution numérique en pseudo-3D

L'objectif de cette partie est de présenter une modélisation technologique de l'ensemble *diode* + *boîtier* prenant en compte les propriétés et les dimensions des différents matériaux. L'implantation de ce modèle a été réalisée sous MATHCAD, puis sous MATLAB pour des raisons de rapidité, en utilisant une modélisation par volumes finis, en appliquant à chaque petit élément de volume les lois de la thermique. La description de cette méthode est décrite dans la suite. Cet algorithme permet de ramener des équations différentielles non-linéaires (eq. 95) à des équations linéaires simples pouvant être résolues facilement par des moyens informatiques.

4.1.2.4. Discrétisation du milieu - maillages

Après avoir décrit le système et ses propriétés physiques, on discrétise l'espace (en le maillant). La résolution est alors itérative (par balayage d'indices). Pour chaque maille, on exprime la grandeur physique considérée en fonction des valeurs des mailles immédiatement voisines. Dans le cas de la recherche de la température en régime de conduction pure (pas de convection, de déplacement de matière ni de rayonnement), on obtient une relation similaire à celle de Millman utilisée en électricité. Sur la maille de coordonnées (m,n) dans l'espace en 2 dimensions, le schéma équivalent est donné par la fig. 54.

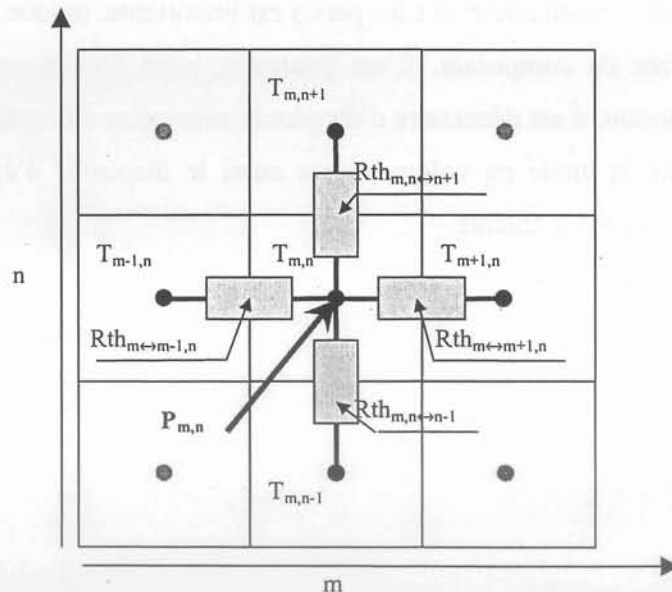


fig. 54 Maillage en 2D et circuit équivalent à base de résistances thermiques. La puissance et la température sont injectées ponctuellement au centre de la maille. On ne prend pas en compte la conduction sur les mailles diagonales.

Les résistances thermiques R_{th} tiennent compte intrinsèquement des caractéristiques physiques et géométriques de chaque maille, et peuvent ou non dépendre des températures

pondérées des deux mailles adjacentes qu'elles relient, dans le cas d'une conductivité thermique variable avec la température. Ces résistances sont définies pour chaque maille et pour chacune des 2 (en 1D), 4 (en 2D) ou 6 (en 3D) directions de propagation possibles : entre la maille (m,n) et (m+1,n) par exemple, la résistance thermique $R_{th_{m \leftrightarrow m+1,n}}$ est donnée par :

$$R_{th_{m \leftrightarrow m+1,n}} = \frac{\ell_{m \uparrow,n}}{K_{m,n} \times S_{m \leftrightarrow m+1,n}} + \frac{\ell_{m+1 \downarrow,n}}{K_{m+1,n} \times S_{m \leftrightarrow m+1,n}} + \frac{1}{h_{m \leftrightarrow m+1,n} \times S_{m \leftrightarrow m+1,n}} \quad eq. 97$$

avec $\ell_{m \uparrow,n}$ la distance entre le centre de la maille (m,n) et la surface séparant la maille (m,n) et la maille (m+1,n) soit dans le sens des m croissants d'où la flèche, $\ell_{m+1 \downarrow,n}$ la distance entre le centre de la maille (m+1,n) et la surface séparant la maille (m,n) et la maille (m+1,n), $K_{m,n}$ la conductivité thermique du matériau constituant la cellule (m,n), $S_{m \leftrightarrow m+1,n}$ la surface séparant la maille (m,n) de la maille (m+1,n) $h_{m \leftrightarrow m+1,n}$ le coefficient d'échange caractérisant la surface de séparation des deux mailles dans le cas d'une interface, ou d'une soudure par exemple. Le coefficient $K_{m,n}$ peut être variable avec la température $T_{m,n}$, suivant l'expression donnée par l'eq. 96.

Cette modélisation est basée sur des volumes dans lesquels la température est par définition supposée homogène. La puissance volumique injectée dans chaque maille est elle aussi appliquée au centre de la maille, ce qui permet l'analogie avec un circuit électrique discret. D'où l'importance du maillage et de sa finesse pour décrire correctement le champ de température considéré : les forts gradients de température nécessitent comme toujours des maillages plus serrés. Ceci s'applique particulièrement à proximité des sources (chaudes ou froides) où le maillage « carré » rend les écoulements anisotropes, si le nombre de mailles est trop faible entre la source de puissance et le point de mesure.

En fonction des conditions initiales et des conditions aux limites, on peut donc déterminer la température dans chaque maille par itérations successives. En faisant l'analogie avec l'expression électrique de Millman, la température dans chaque maille en fonction des voisines est donnée (en 2D) par :

$$T_{m,n} = \frac{\frac{T_{m-1,n}}{R_{th_{m \leftrightarrow m-1,n}}} + \frac{T_{m+1,n}}{R_{th_{m \leftrightarrow m+1,n}}} + \frac{T_{m,n-1}}{R_{th_{m,n \leftrightarrow n-1}}} + \frac{T_{m,n+1}}{R_{th_{m,n \leftrightarrow n+1}}} + P_{m,n}}{\frac{1}{R_{th_{m \leftrightarrow m-1,n}}} + \frac{1}{R_{th_{m \leftrightarrow m+1,n}}} + \frac{1}{R_{th_{m,n \leftrightarrow n-1}}} + \frac{1}{R_{th_{m,n \leftrightarrow n+1}}}} \quad eq. 98$$

On en déduit la boucle de résolution proprement dite, détaillée ici pour une résolution en 2D. On itère cette boucle autant de fois que nécessaire pour remplir le critère de convergence

choisi (résidu de flux inférieur à un ε , variation entre deux pas consécutifs inférieure à un ε par exemple).

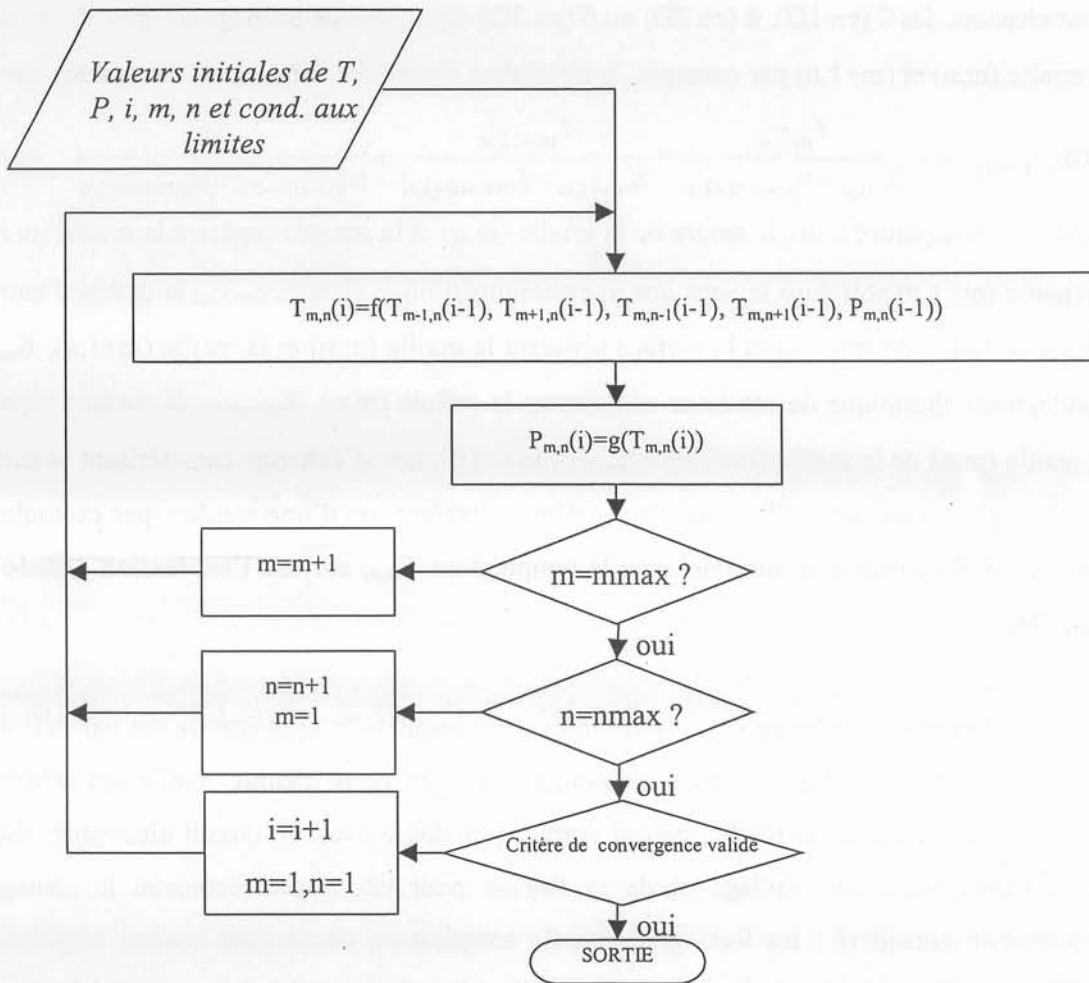


fig. 55 Algorithme général de résolution de l'écoulement en 2D, avec P variable, par une méthode itérative sur chaque maille

Dans cette boucle, on recalcule la nouvelle puissance dissipée par la source (le semiconducteur) en fonction du champ de température calculé immédiatement avant. La puissance dépendant de la température est donc réajustée à chaque pas.

4.1.2.5. Méthode de résolution - performances

Cette méthode de balayage des mailles donne de bons résultats en terme de convergence et de simplicité de mise en œuvre. En particulier, cette méthode gère très bien les coefficients de conductivité thermique variables avec la température, les puissances variables, les interfaces ou tout autre phénomène non linéaire. Elle s'apparente à la méthode de Gauss-Siedel [NOU-1], dans laquelle la valeur calculée à la maille $n-1$ est réinjectée dans le calcul de la maille n . Cependant, la description du système diffère ici : en particulier, on ne fait jamais apparaître de matrice *impédance thermique*, méthode réputée pour la contrainte forte sur l'espace mémoire.

D'autre part, la convergence est beaucoup plus rapide que dans le cas de méthode itératives comme celle de Jacobi par exemple, car on réinjecte au fur et à mesure les résultats du calcul d'une maille sur la maille suivante. Un autre point particulièrement intéressant est la condition de convergence du système: Le système converge si la matrice *admittance thermique* du système vérifie la condition :

$$\forall i \in [1, n], |Y_{i,i}| \geq \sum_{j \neq i, j=1}^n |Y_{i,j}| \quad \text{eq. 99}$$

Cette condition est toujours vérifiée dans le cas du système thermique décrit, l'application même de la relation de Millman garantissant l'égalité de la relation.

Du point de vue des performances de vitesse de résolution, ces méthodes restent peu performantes si l'on ne tire pas parti des caractéristiques de convergence du système. On peut en particulier aider la convergence en ajoutant la différentielle de la température de chaque maille au calcul de la valeur suivante, pondérée par un coefficient de relaxation λ :

$$T_{m,n}^{i+1} \leftarrow T_{m,n}^i + \lambda.(T_{m,n}^{i+1} - T_{m,n}^i) \quad \text{avec } 0 < \lambda < 2 \quad \text{eq. 100}$$

Ce coefficient ajuste la partie dérivée du « correcteur ». Il aide à la stabilité du système pour $\lambda < 1$ et accélère la convergence pour $\lambda > 1$. Sa détermination a été faite de façon empirique, les meilleurs résultats ont été obtenus pour $\lambda \approx 1,95$ dans le cas d'une conductivité thermique constante. Compte tenu de l'algorithme retenu (fig. 55), cette correction peut être apportée soit lors du calcul de la valeur suivante (*i.e.* dans la boucle principale), soit à la fin du balayage des valeurs de T. L'algorithme MATLAB comportant cette modification est présenté en Annexe V.

Les tests comparatifs ont été menés en 2D, sur une coupe de diode Silicium jointe à un répartiteur Cuivre. La puissance est constante, FLOTHERM ne prenant pas actuellement en compte les puissances variables suivant des lois en T^α . La géométrie et le maillage sont donnés fig. 56. Il s'agit d'une demi-coupe d'un système *diode + diffuseur*, de troisième dimension infinie. Le champ de température obtenu pour chaque logiciel est montré fig. 57 et fig. 58 respectivement pour FLOTHERM et MATLAB avec les différentes méthodes décrites ci-dessus. On résume dans le tab. 11 les performances numériques des différentes méthodes de résolutions.

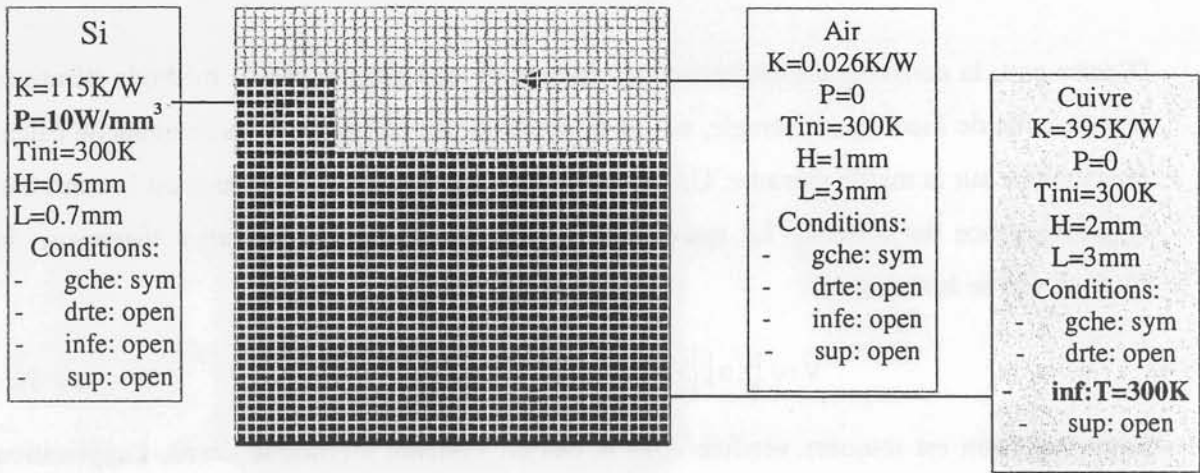


fig. 56 Représentation de l'assemblage simulé: le maillage 2D comprend dans tous les cas étudiés 50x50 mailles, les propriétés des matériaux sont mentionnées dans le schéma.

Logiciel & méthode (P3/1.1GHz/256Mo-WinNT4)	λ relaxation	Temps (s)	T _{jmax} (K)
FLOTHERM Volumes finis, Gauss-Siedel, in.it=1	-	24	323.1
FLOTHERM Volumes finis, Gauss-Siedel, in.it=100	-	<1	323.1
MATLAB Volumes finis, Gauss-Siedel	1	300	325.2
MATLAB Volumes finis, Gauss-Siedel	1.95	21	325.2
MATLAB Volumes finis, Gauss-Siedel codé en C	1.95	0.5	325.2

tab. 11 : performances numériques de FLOTHERM3.1 et MATLAB.R12 pour une résolution de conduction 2D, suivant le réglage des paramètres de simulation.

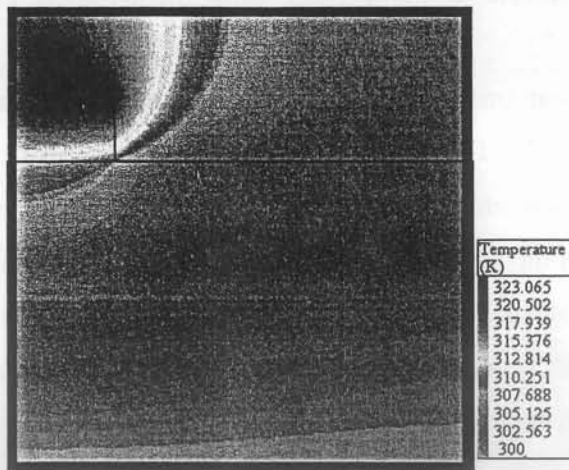


fig. 57 Champ de température 2D dans une diode dissipant 10W.mm⁻³. Résolution sous FLOTHERM 3.1

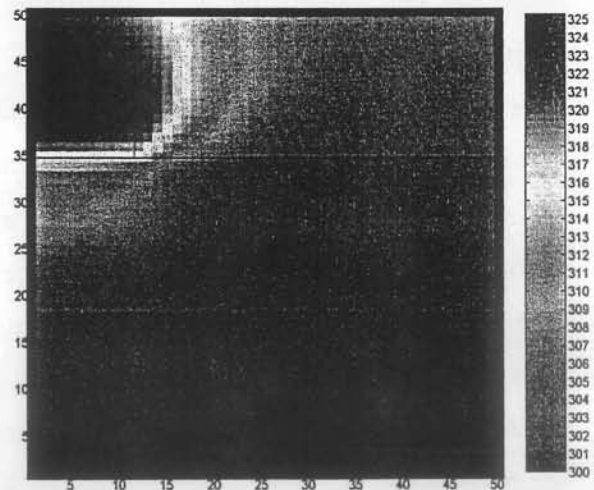


fig. 58 Champ de température 2D dans une diode dissipant 10W.mm⁻³. Résolution sous MATLAB

L'analyse des résultats montre que :

FLOTHERM possède un avantage en terme de temps de calcul : L'algorithme est semblable à celui implanté sous MATLAB, cependant le langage et le niveau de code sont optimisés pour la vitesse de résolution. La résolution en moins d'une seconde de FLOTHERM fait appel à des itérations masquées (*in.it.* ou *inner iterations*=100 dans le tab. 11) qui restent à bas niveau logiciel, contrairement à la remontée à chaque pas de calcul du résultat et son affichage, qui multiplie par plus de 25 le temps de calcul lorsqu'on règle *in.it.*=1. Si on dispose d'un code compilé bas niveau sous MATLAB, on peut très nettement améliorer la vitesse, dans un rapport 50 environ. A cette fin, l'algorithme (fig. 55) a été implanté en C et compilé, puis est appelé sous MATLAB. Les performances de cette association sont indiquées tab. 11 dernière ligne. Le cœur du code (la répétition du balayage des indices) est alors en C, et le code MATLAB sert à l'interface et à la définition des caractéristiques du système. C'est cette version qui sera utilisée dans la suite.

La précision du résultat est aussi bonne sous FLOTHERM que sous MATLAB. La différence de température maximale correspond en fait à une description différente du système : dans FLOTHERM, le maillage est décrit après la géométrie. On donne la densité de puissance du matériau, le résultat est alors constant quel que soit le maillage. Dans l'approche faite sous MATLAB, l'espace est d'abord subdivisé en mailles, à chaque maille sont ensuite affectées ses propriétés. Suivant le nombre total de mailles, la puissance dissipée peut varier légèrement. Il en résulte que le volume simulé peut être différent du volume réel. Cependant cet inconvénient peut-être assez facilement levé, en soignant l'étape de maillage. Les champs de température sont toutefois très voisins, cette conclusion était prévisible compte tenu de l'utilisation du même type d'algorithme.

Cette phase d'étude permet de valider l'approche sous MATLAB, puisque l'on obtient des résultats similaires avec les deux logiciels d'un point de vue des résultats numériques et du champ de température, ainsi que de la vitesse de calcul.

Les fonctionnalités nouvelles apportées par l'implantation dans MATLAB consistent en :

- une symétrie de révolution de la diode (qui se traduit par une variation de la surface d'échange latérale de chaque maille avec le rayon, la résolution restant en 2D),
- une prise en compte de la variation de la conductivité thermique du SiC avec la température, suivant l'éq. 96,
- une prise en compte de la variation de la mobilité avec la température, qui joue sur la résistivité du semiconducteur et donc sur la puissance volumique dissipée,

- une prise en compte de la variation de la chute de tension directe de la barrière avec la température, qui joue (favorablement) sur les pertes directes.

Cependant, on ne tiendra pas compte dans la simulation de la répartition du courant réel dans la diode : on fait l'hypothèse que le courant est vertical dans la diode, c'est-à-dire qu'il n'y a pas de rééquilibrage du courant, des zones chaudes (à forte résistivité) vers les zones froides. On surestime donc l'effet de l'emballlement thermique. Cependant, la comparaison des mesures avec la simulation et l'allure des isothermes dans la diode justifient cette hypothèse.

Résolution du système réel

Une description assez fine du semiconducteur est nécessaire pour analyser l'auto-échauffement du système réel : il s'agit en particulier de bien connaître les relations donnant la puissance dissipée par unité de volume en fonction de la température. La dépendance de la mobilité avec la température, ainsi que la résistivité du substrat sont les deux paramètres critiques dans la caractérisation du sens direct.

On rappelle dans le tableau ci-dessous (tab. 12) les propriétés électrothermiques des différentes zones, telles qu'elles sont prises en compte dans le simulateur. Dans la simulation :

- les métallisations et les contacts ohmiques sont considérés comme idéaux (pas de chute de tension), ils remplissent donc le rôle d'équipotentiels d'amenée et de reprise du courant, et ne jouent a priori aucun rôle sur la répartition du courant.
- la jonction Schottky est à l'origine d'une chute de tension dépendante de la température : son impact en thermique sera donc assimilé à un injecteur de puissance surfacique,
- les zones épitaxiée et de substrat seront considérées comme des domaines homogènes de résistivité variable suivant la température et le dopage, c'est principalement dans ces zones que l'élévation de température peut conduire à un emballlement thermique.

<i>Zone</i>	<i>K(W/m.K)</i>	<i>Propriétés électriques</i>	<i>Dopage</i>	<i>Epais.</i>
Jonction Schottky	-	$V(J, T) = \frac{n.k.T}{e} \ln \left[\frac{J}{R^* \cdot T^2} \right] + n \cdot \Phi_B$ (eq. 48)	-	0 μm
Zone épitaxiée	Variable (eq. 96)	$R_{ON}(T) = \frac{W}{e \cdot Nd \cdot \mu(T)}$ (eq. 27) ($\Omega \cdot \text{m}^2$)	1,9.10 ¹⁶	6 μm
Zone substrat			2,2.10 ¹⁸	400 μm
Métallisation inférieure	30	$\rho=0$ ($\Omega \cdot \text{m}$)	-	25 μm

tab. 12 Valeurs de simulation de la diode Schottky SiC (design2), cf. tab. 4

4.1.3. Résultats de simulation

Le système simulé comprend la diode et sa brasure, le diffuseur en cuivre, le boîtier en résine époxy et l'air ambiant. La simulation est de type pseudo-3D, c'est-à-dire en 2D axisymétrique. La température de refroidisseur est imposée par la face inférieure du diffuseur. On obtient sur l'interface de sortie (fig. 59) 4 graphiques numérotés ① à ④, pour une simulation d'une diode de $0,75\text{mm}^2$ soumise à un courant $J_F=10\text{A.mm}^{-2}$:

- en ① une représentation du système simulé et du maillage associé. Les différentes couleurs désignent des matériaux différents (brun = Cuivre, orange = SiC, vert = Epoxy, bleu = air). Le pas de maillage est variable, suivant la finesse du résultat souhaitée et le facteur de forme des différentes zones : la brasure SiC - Cuivre ainsi que la zone épitaxiée occupent nécessairement une maille de hauteur, ce qui donne à ces endroits la taille de la maille.
- en ② le graphe donnant la somme quadratique de la différence du champ de température entre deux itérations en fonction du nombre d'itérations externes. Ce critère de convergence est donné par :

$$p(i) = \frac{n_{\max} \cdot m_{\max}}{\varepsilon} \cdot \sqrt{\sum_{n,m} [T_i(m,n) - T_{i-1}(m,n)]^2} \quad \text{eq. 101}$$

avec i l'indice de l'itération et ε un paramètre arbitraire (fixé à 1 dans la suite)

- en ③ et ④ le champ de température (en °Kelvin) localisé dans la section de la diode et dans l'ensemble de la section du système.

D'autre part, le programme retourne d'autres paramètres au choix comme le temps de simulation, la valeur maximale de la température ou la puissance totale dissipée dans le semiconducteur.

On constate sur le graphe ③ en particulier le rôle joué par l'interface SiC - Cuivre (ordonnée $=2 \cdot 10^{-3}$), réalisée en pratique par une brasure Sn - Pb (et relativement nuisible d'un point de vue thermique). Cette interface sera réexaminée dans la suite. Compte tenu de leurs propriétés thermiques, la puissance évacuée dans l'air via l'Epoxy reste faible.

Le phénomène d'auto-échauffement, mis en évidence à l'analyse des équations donnant la mobilité (eq. 44 et eq. 46) ou la résistance thermique du SiC (eq. 96), peut être quantifié et donner ainsi les conditions limites d'utilisation des diodes Schottky SiC modélisées.

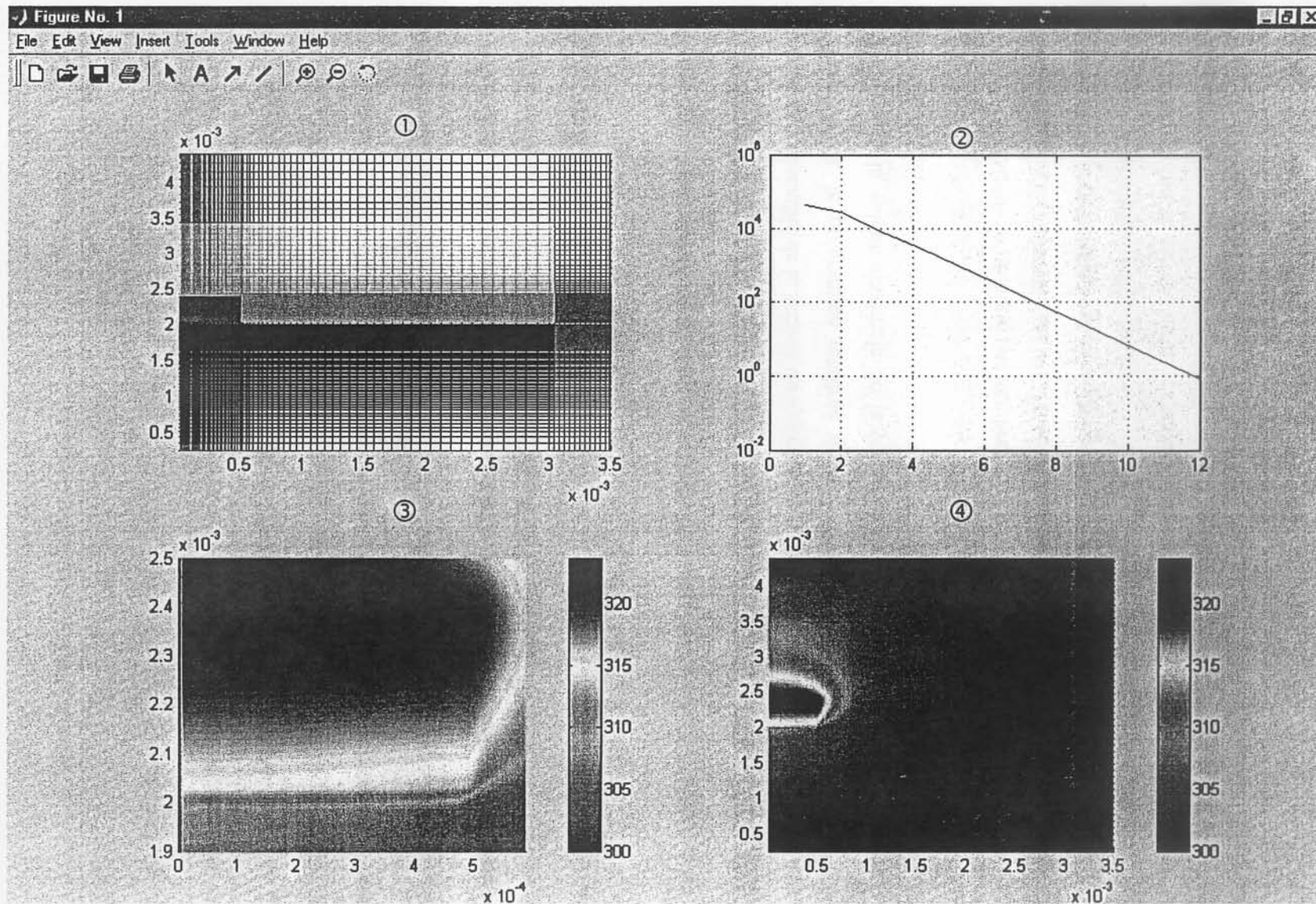


fig. 59 Interface de sortie du simulateur implanté sous MATLAB, et les différentes fenêtres de sortie mises à jour au cours de la simulation.

4.1.4. Validation expérimentale du modèle thermique

La validation expérimentale d'un modèle thermique pose toujours un problème délicat, compte tenu de la taille du dispositif et de la nature volumique de la grandeur à mesurer. Dans le cas des mesures de thermique en électronique de puissance, le recours à une mesure indirecte de la température par le biais d'un paramètre électrique thermosensible (*PTS*) est la technique la plus courante. Cette technique exige de disposer d'un paramètre électrique variant avec la température, aisé à mesurer et si possible bijectif. Une limitation immédiate de cette technique est le fait que la grandeur électrique mesurée varie en fonction de la température moyenne de sa zone sensible et non d'une température ponctuelle. Une simulation du volume du composant est alors indispensable pour obtenir une bonne représentation du champ de température.

Dans le cas de la diode Schottky SiC, la nature même de son fonctionnement en diode de roue libre induit que le courant direct traversant la diode est imposé. Le paramètre thermosensible est donc naturellement la tension directe V_{AK} . Cette tension directe est accessible soit par la mesure directe à l'aide du traceur de caractéristique Tektronix 371A. Mais elle peut aussi être déduite de la puissance dissipée P_{TOT} dans la diode dans la simulation MATLAB :

$$V_{AK} = \frac{P_{TOT}}{J.S} \text{ avec } S \text{ surface de la diode} \quad \text{eq. 102}$$

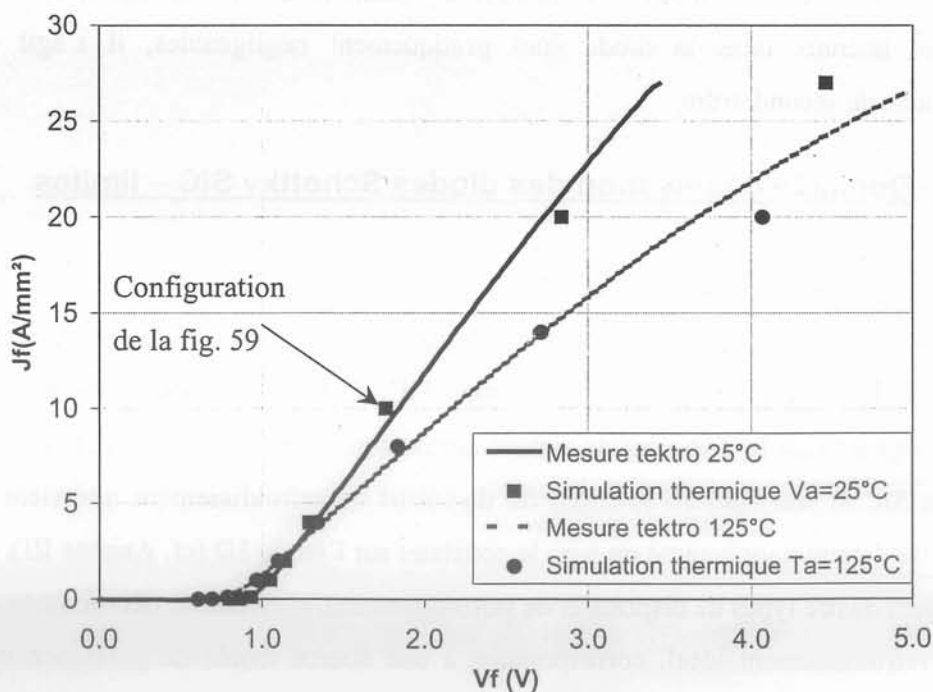


fig. 60 Comparaison de la caractéristique directe des diodes Schottky SiC $0,75\text{mm}^2$ à 25°C et 125°C de température de boîtier, et celle obtenue par simulation électrothermique.

La validation de la simulation électrothermique consiste à comparer les tensions obtenues expérimentalement (traceur) et la simulation, en gardant à l'esprit que le régime permanent thermique n'est pas atteint lors de la caractérisation sur le banc de test à fort niveau. Les résultats de simulation sont comparés à la caractéristique directe expérimentale fig. 60.

A la lecture du graphe, on constate que le modèle suit correctement la courbe expérimentale pour les faibles courants : en effet, la température maximale de la diode (au centre sous la jonction) est alors très voisine de la température du boîtier, l'impact du couplage électrothermique est alors négligeable. Dans ce cas, la température au bout de $250\mu\text{s}$ est peu différente de celle en régime permanent sous le même courant. Pour des courants supérieurs, l'auto-échauffement devient significatif et la température du point chaud est assez différente suivant que l'on est en régime impulsionnel ou permanent. La courbe de la caractéristique statique expérimentale s'incline elle aussi aux forts courants, trahissant une dégradation de l'état passant due à l'auto-échauffement. Le point correspondant à l'équilibre électrothermique est donné par la simulation, dont quelques points ont été représentés.

Ce simulateur est donc à même de donner le comportement statique direct des diodes SiC en fonction de l'environnement (radiateur, température de l'ambiante, diffuseur), et de définir les limites technologiques du montage de la diode SiC suivant la configuration décrite.

D'autre part, cette simulation valide l'hypothèse d'une répartition assez uniforme du courant dans la diode : la répartition des isothermes, relativement horizontales, montre que les échanges latéraux dans la diode sont pratiquement négligeables, il s'agit donc d'un phénomène de second ordre.

4.2. Domaine d'utilisation des diodes Schottky SiC – limites

4.2.1. Simulations électrothermiques suivant le refroidissement

A l'aide du modèle thermique décrit ci-dessus, on est en mesure de déterminer l'aire de fonctionnement limite des diodes Schottky SiC. Cette aire varie dans des proportions importantes suivant le dispositif de refroidissement associé. L'espace simulé correspond à la puce de SiC et son boîtier : le choix du dispositif de refroidissement intervient comme un paramètre déterminant comme on a pu le constater sur l'étude 1D (cf. Annexe III).

On traitera quatre types de dispositifs de refroidissement, d'efficacité décroissante :

- (a) un refroidissement idéal, correspondant à une source froide de puissance infinie et de température donnée,
- (b) un refroidissement de type radiateur à eau ($T_{\text{max}} = 100^{\circ}\text{C}$), couvrant les applications automobiles,

- (c) un refroidissement à air de type radiateur à ailettes, commun dans les alimentations secteur par exemple,
- (d) enfin un refroidissement à air de type convection naturelle, correspondant au boîtier seul dans l'espace.

Configuration (a) :

La source froide étant de puissance infinie, la puissance dissipée peut être très importante, la limite n'étant imposée que par la résistance thermique de l'assemblage *diode + diffuseur*. Les conductivités thermiques du SiC et du Cuivre font que la puissance dissipée par la diode est très importante pour une élévation de température acceptable. On représente fig. 61 la température maximale de la diode en fonction de la densité de courant, pour une diode SiC de $0,75\text{mm}^2$, suivant la température de la source froide idéale.

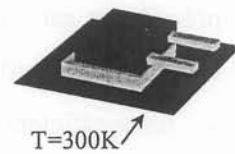
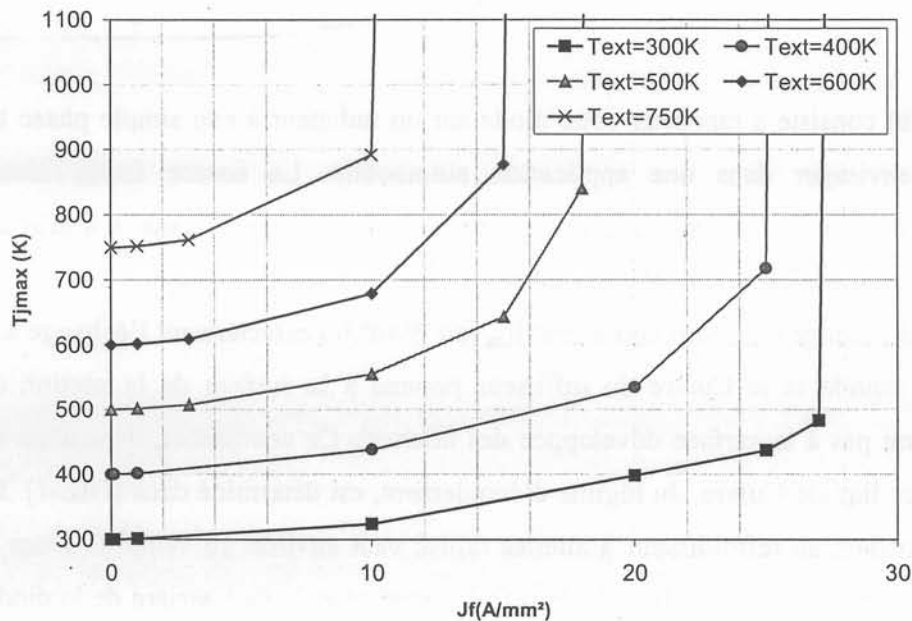


fig. 61 Température maximale sous la jonction pour une source froide de puissance infinie, en fonction de la densité de courant pour différentes températures de source froide. L'emballement thermique correspond aux segments verticaux sur le graphe.

Sur la fig. 61, on constate que la densité de courant admissible est très importante, même pour une température de fonctionnement élevée. L'emballement thermique apparaît même à basse température, compte tenu de la puissance dissipée par la diode dans cette configuration.

La résistance thermique équivalente de l'assemblage, qui varie avec la température et le niveau de courant, est donnée fig. 62. On constate une dégradation de la résistance thermique avec la température, due à la variation de la conductivité thermique du SiC décrite eq. 96. Sa valeur est proche des valeurs des constructeurs pour une puce de même surface.

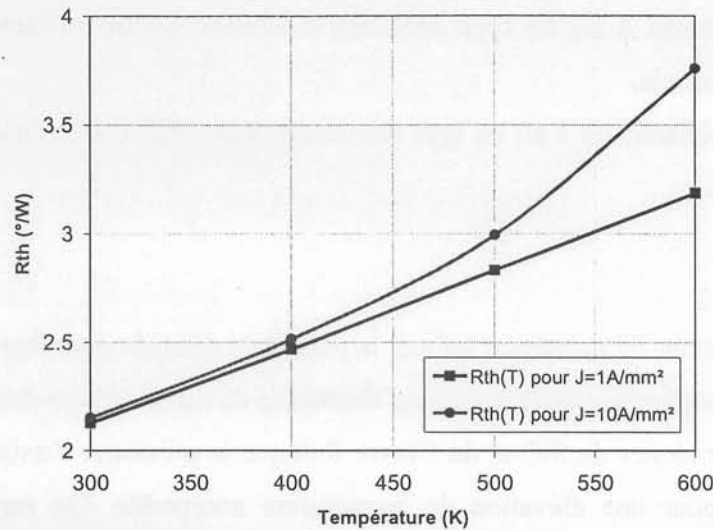


fig. 62 Résistance thermique équivalente de l'assemblage idéal diode SiC 0.75mm^2 + diffuseur, suivant la température ambiante et le niveau de courant.

Configuration (b) :

La configuration (b) consiste à rapporter cette diode sur un radiateur à eau simple phase tel qu'on pourrait l'envisager dans une application automobile. La source froide idéale précédente est ici remplacée par un fluide caloporteur circulant dans des canaux à ailettes. Cette source froide possède les propriétés suivantes :

- un coefficient d'échange convectif équivalent h_{eq} (en $\text{W}/\text{m}^2.\text{K}$) caractérisant l'échange à la paroi entre le liquide et le Cuivre du diffuseur ramené à la surface de la section du diffuseur (et non pas à la surface développée des ailettes). Ce coefficient, dépendant de l'état d'interface liquide-Cuivre, du régime d'écoulement, est déterminé dans [GIL-1]. La valeur correspondant au refroidisseur à ailettes utilisé vaut environ $10^5\text{W}/\text{m}^2.\text{K}$. Dans le cas d'une interface plane entre le liquide de refroidissement et la face arrière de la diode, le coefficient d'échange est ramené à $10^4\text{W}/\text{m}^2.\text{K}$.
- une température $T_F=400\text{K}$ (eau pressurisée de circuit de refroidissement automobile).

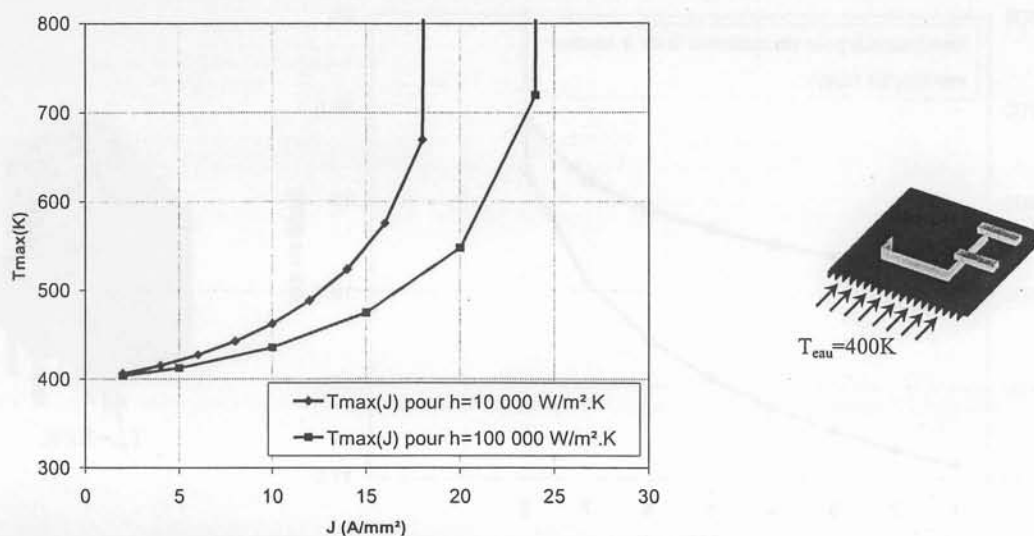


fig. 63 Température maximale sous la jonction pour une source froide de type fluide caloporteur, en fonction de la densité de courant pour différentes températures de source froide. $h = 10^5 \text{ W/m}^2.K$ correspond au cas du radiateur à ailettes. (Diode SiC $0,75 \text{ mm}^2$).

De la même façon, on déduit de cette simulation la résistance thermique de l'ensemble

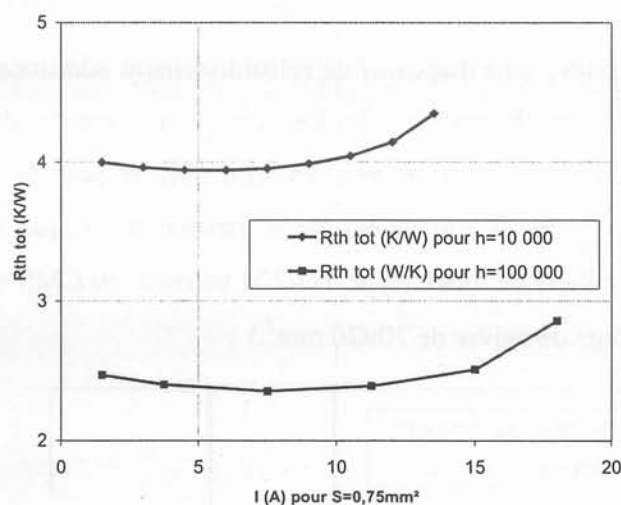


fig. 64 Résistance thermique équivalente de l'assemblage diode SiC $0,75 \text{ mm}^2$ + diffuseur sur deux types de radiateur à eau, suivant le niveau de courant. La résistance thermique diminue à faible niveau à cause du coefficient négatif de la caractéristique directe $V_F(I_F, T)$.

Configuration (c) :

Cette fois, on adjoint à la diode un radiateur à ailettes à air, de résistance thermique propre de 10°C/W . L'ambiante est fixée à $300K$. Cette configuration est commune dans les alimentations à découpage par exemple, où un tel radiateur représente un volume d'aluminium de $5 \times 5 \times 1 \text{ cm}^3$. La densité de courant utile fournie par la diode est cette fois-ci nettement diminuée par rapport aux deux applications précédentes.

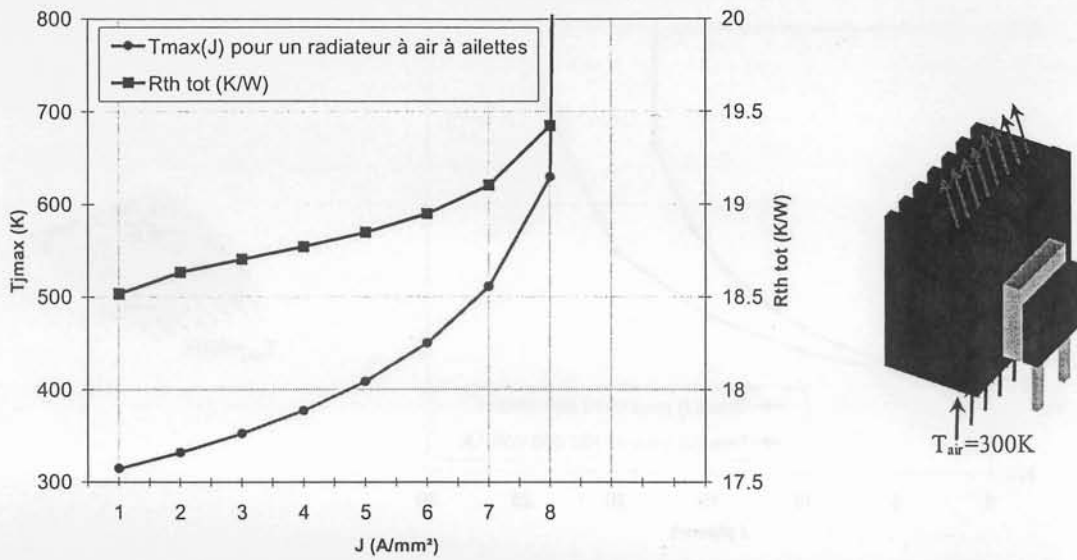


fig. 65 Température maximale sous la jonction pour une source froide de radiateur à air, en fonction de la densité de courant dans la diode. (Diode SiC 0,75mm²).

Configuration (d) :

La diode est utilisée seule, sans dispositif de refroidissement additionnel autre que l'échange avec l'air. La résistance thermique adoptée, qui tient compte de l'échange convectif prépondérant dans cette configuration, vaut environ 50K/W pour le système complet, avec une diode SiC de 0,75mm². Cette valeur de résistance thermique est cohérente avec les valeurs usuelles des boîtiers de diode (type TO-220 vertical, ou CMS soudée horizontalement sur le PCB sur une plage de cuivre de 20×20 mm².)

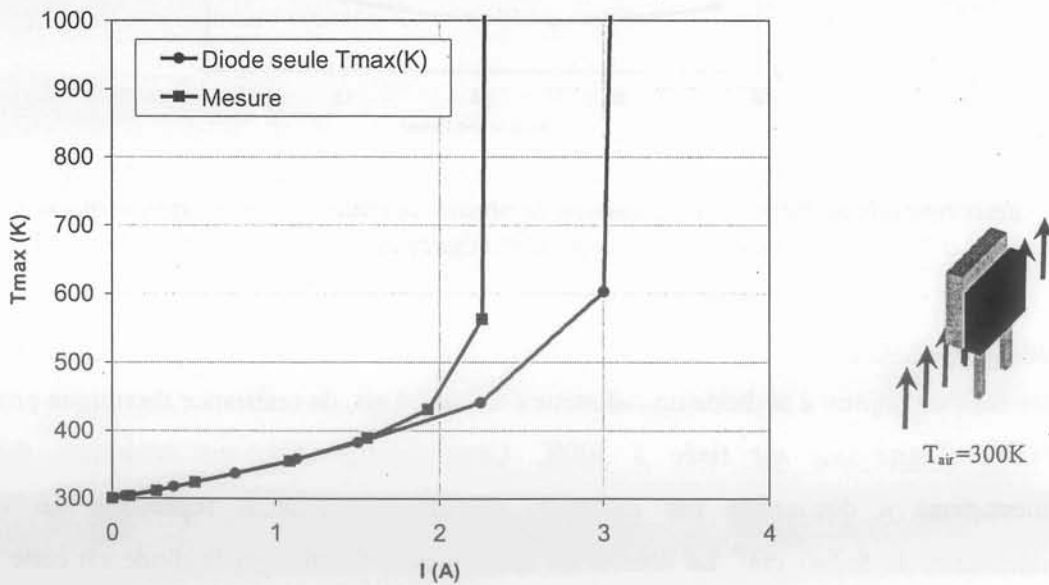


fig. 66 Température maximale sous la jonction pour une diode seule dans l'air, en fonction du courant dans la diode. (Diode SiC 0,75mm²). Mesure et simulation.

Pour les faibles températures ($T < 400K$), le modèle de diode fournit des valeurs correctes. On constate cependant que la simulation surestime la densité de courant admissible par la diode

pour les hautes températures. Le point d'emballlement thermique varie toutefois de façon importante suivant la diode utilisée : suivant le dopage, qui fluctue légèrement d'une diode à l'autre, la résistance de la zone épitaxiée (donc les pertes) peut varier sensiblement, et modifier le point d'emballlement. C'est pour les fortes résistances thermiques (donc les mauvaises conditions d'échange) que ce phénomène est le plus sensible, suivant le critère donné par l'éq. 91.

Cette partie confirme le rôle incontournable du dimensionnement thermique dans l'utilisation rationnelle de ces composants : la densité de courant utile, c'est-à-dire celle qui correspond à une utilisation sûre de la diode, peut varier d'un facteur 10 suivant la chaîne thermique associée à ce composant. Cette conclusion nous amène à définir le calibre en courant de cette diode : si l'on considère comme acceptable, pour une résistance thermique totale donnée, une densité de courant égale à la moitié de la densité conduisant à l'emballlement, on obtient le graphe suivant (fig. 67), fixant la limite de courant suivant le refroidissement adopté :

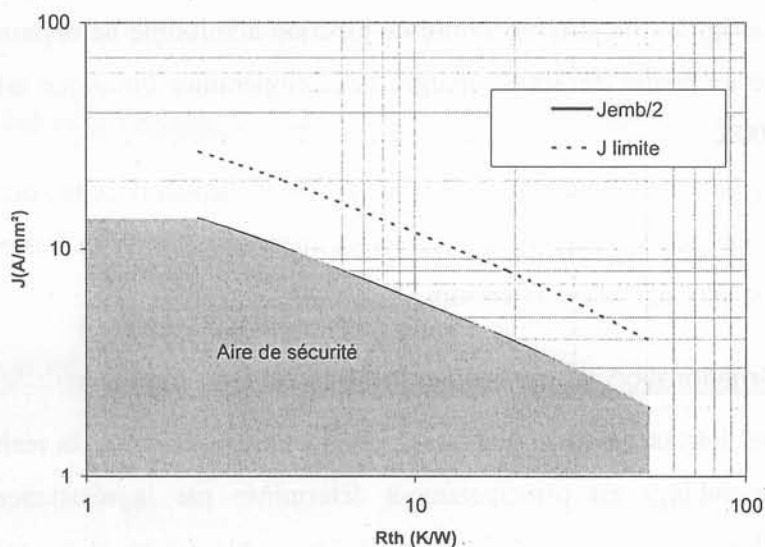


fig. 67 Densité de courant admissible en fonction de la résistance thermique de l'assemblage pour une diode SiC $0,75\text{mm}^2$. La température ambiante vaut 300K.

4.2.2. La diode Schottky SiC comme composant haute température

Par haute température, on entend un fonctionnement dans la gamme des 500K à 800K. Les applications principales étaient jusqu'à présent des marchés de niches. Les applications spatiales et militaires, certains capteurs (têtes de forage, chambres de combustion pour l'aérospatial et les turbines) constituaient les principales demandes de composants haute température. Aujourd'hui, l'industrie automobile est demandeuse de composants susceptibles de résister à des environnements sévères comme les hautes températures (*harsh environment*). Des essais ont déjà été effectués jusqu'à 900K ([NEU-1]), et ont montré un fonctionnement correct du matériau dans le cas d'une diode bipolaire 600V/4A.

Le fonctionnement à haute température sous-entend :

- la mise en œuvre d'un boîtier haute température (céramique AlN/Al₂O₃, plastique spécial), de brasures, métallisations, contacts ohmiques et *bonding* adéquats. La mise en boîtier en particulier constitue encore un obstacle majeur à la mise sur le marché de composants haute température dans les applications grand public.
- dans le cas des composants majoritaires, une densité de courant utile fortement dégradée à haute température, l'emballement thermique intervenant pour des courants plus faibles quand l'ambiante croît (fig. 61). La résistance thermique jonction↔ambiante doit être la plus faible possible, afin de repousser le plus haut possible en courant l'apparition de l'emballement décrit par l'éq. 91.

Le dernier point, est une limite technologique : malgré une température de jonction admissible très supérieure à celle de la technologie Silicium, la température de fonctionnement d'un composant SiC peut être limitée par la résistance thermique du refroidisseur. Ce phénomène est visible sur la fig. 66, où la température de jonction admissible ne dépasse pas 600K pour une température ambiante de 300K, malgré une température théorique admissible du SiC supérieure à 1000K.

On ne peut donc pas simplement compenser un mauvais dispositif de refroidissement par une température de jonction plus élevée : la résistance thermique totale de l'assemblage est aussi déterminante que la température extérieure.

4.2.3. Amélioration de la résistance thermique de la diode

Le SiC possédant intrinsèquement une bonne conductivité thermique, la résistance thermique globale de l'assemblage est principalement déterminée par la résistance thermique des interfaces, qui dégrade fortement l'efficacité de l'ensemble. Le montage en boîtier classique fait apparaître deux interfaces à faible conductivité thermique, comme indiqué fig. 68.

Suivant le refroidissement associé à la diode, l'épanouissement du flux de chaleur au passage des interfaces modifie la résistance thermique totale de l'assemblage : dans le cas d'une interface faiblement conductrice de la chaleur, on peut optimiser la structure pour utiliser une partie du SiC latéral, non-électriquement active, afin d'épanouir le flux thermique avant de franchir l'interface SiC-Cuivre [RAE-1]. On présente fig. 69 la résistance thermique totale de l'ensemble diode + diffuseur Cuivre pour un interface de conductivité $K_{SiC-Cu}=5W/m.K$ et d'épaisseur 25 μm . Les paramètres de la simulation sont :

- la largeur ℓ de SiC supplémentaire autour de la diode, qui joue un rôle de diffuseur (*spreader*) pour épanouir le flux avant de franchir l'interface, de 0 à 520 μm ,

- l'épaisseur ep du substrat de la diode en SiC, de $100\mu\text{m}$ à $600\mu\text{m}$, qui tient compte de l'augmentation de la puissance dissipée par conduction.

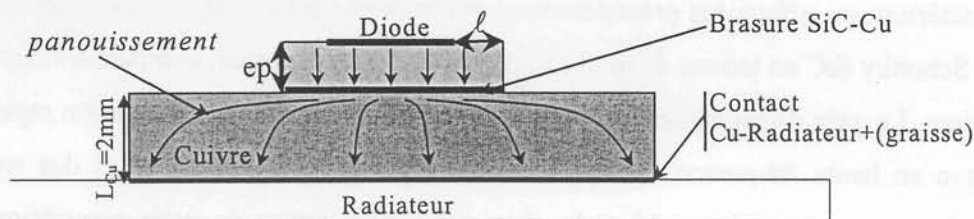


fig. 68 schéma de l'assemblage thermique des diodes Schottky SiC, faisant apparaître les interfaces.

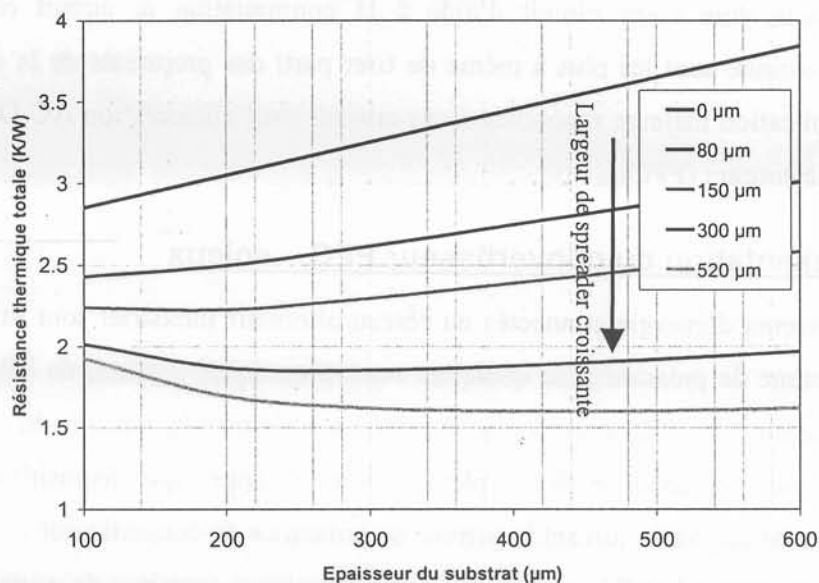


fig. 69 Valeur de la résistance thermique globale d'une diode SiC $0,75\text{mm}^2$ en fonction de l'épaisseur du substrat, pour différentes largeurs de spreader. $h_{\text{Cu-Rad}}=4.10^5\text{W/m}^2.\text{K}$

La simulation révèle, pour certaines valeurs de la conductivité aux interfaces, la présence d'un optimal de résistance thermique de l'assemblage. Dans le cas présenté fig. 69, l'optimal de largeur de *spreader* correspond grossièrement à la valeur de l'épaisseur du substrat : on peut avoir dans certains cas une diminution de la résistance thermique totale quand le substrat s'épaissit, lorsque l'effet d'épanouissement procuré par le *spreader* est prépondérant face à l'augmentation de la résistance thermique et des pertes due à un substrat plus épais.

A l'issue de cette partie, et compte tenu de la sensibilité de la température de jonction aux différentes interfaces de l'assemblage, la simulation s'avère indispensable pour traiter les phénomènes tridimensionnels mis en jeu dans l'échange thermique entre la diode et son milieu, et particulièrement l'épanouissement. D'autre part, suivant la qualité des interfaces (assez peu reproductibles par ailleurs), la température extrême de la diode peut varier dans des proportions importantes. Les résultats obtenus précédemment, illustrant quelques cas typiques d'assemblages, permettent d'avoir une assez bonne idée de la densité de puissance utile d'une diode Schottky SiC suivant le type de refroidissement adopté.

5. Application de la diode SiC dans un convertisseur

Les caractérisations effectuées précédemment ont montré l'intérêt de l'association MOSFET – Diode Schottky SiC en termes de pertes et de surface de composant, comparé à l'état de l'art du Silicium. Le gain de rendement est significatif dans le cas de la commutation rapide et du découpage en haute fréquence. Compte tenu de ces dernières propriétés et des tenues en tension des composants disponibles, le champ de prédilection de cette association est le domaine des alimentations à découpage raccordées au réseau. Les interrupteurs fonctionnant en commutation dure (sans circuit d'aide à la commutation ni circuit résonant) et en conduction continue sont les plus à même de tirer parti des propriétés de la diode Schottky SiC. Une application majeure répondant à ces critères est l'alimentation AC-DC à absorption sinusoïdale de courant (PFC).

5.1. Présentation du convertisseur PFC – enjeux

Les convertisseurs d'énergie connectés au réseau alternatif industriel sont utilisés dans une très large gamme de puissance, de quelques watts à quelques dizaines de kW. La topologie des convertisseurs AC-DC, c'est-à-dire destinés à redresser la tension du secteur afin de disposer d'une source continue, fait la plupart du temps appel à un dispositif redresseur dont la réalisation pratique varie suivant la gamme de puissance du convertisseur :

- Les convertisseurs de faible puissance (jusqu'à quelques centaines de watts), pour lesquels le coût est la plupart du temps le facteur déterminant, font le plus souvent appel à un pont de diode suivi d'un condensateur. Cette solution est à faible coût car exclusivement à base de composants passifs, mais présente l'inconvénient d'un mauvais facteur de puissance (contenu harmonique du courant absorbé important par rapport au fondamental à 50Hz).
- A plus forte puissance (de quelques centaines de watts à quelques kilowatts), les topologies de redresseurs à diodes et capacité en tête sont remplacées par des convertisseurs à absorption sinusoïdale de courant, présentant l'avantage d'un facteur de puissance proche de 1, mais faisant cette fois appel à des interrupteurs commandés. Leur fonctionnement, basé sur le découpage de grandeurs électriques, rejette en haute fréquence (de 20kHz à plusieurs dizaines voire centaines de MHz) les perturbations électromagnétiques conduites (*i.e.* mesurables sur le réseau) et rayonnées (à proximité du convertisseur).
- Enfin, en forte puissance (au delà de quelques kilowatts), on retrouve des topologies à pont et pont mixte (diode et thyristors par exemple), dont le facteur de puissance et le contenu harmonique sont moins bons que dans le cas des alimentations à absorption

sinusoïdale commandés en MLI (Modulation de Largeur d'Impulsion, *PWM*) réservés aux puissances plus faibles.

La gamme de puissance de quelques dizaines de watts à quelques kilowatts constitue une partie importante des alimentations secteur. En particulier, le redresseur à PFC (*Power Factor Corrector*) s'impose peu à peu dans le marché des alimentations à découpage de quelques centaines de watts, destinées aux produits tels que les ordinateurs personnels et les serveurs informatiques, les onduleurs *UPS* et autres alimentations à tension d'entrée universelle (88-264V_{AC} 50-60Hz) [HUB-1]. Lorsque la puissance dépasse quelques centaines de Watts, ces convertisseurs à absorption sinusoïdale de courant connectés sur le réseau monophasé ont une topologie de hacheur parallèle, telle que présentée fig. 70. Leur alimentation de type courant, due à l'inductance d'entrée du hacheur, permet d'adapter la tension de sortie suivant la loi de commande du convertisseur. De cette façon, on réalise simplement une alimentation dont la tension de sortie continue est indépendante de la valeur efficace de la tension d'alimentation.

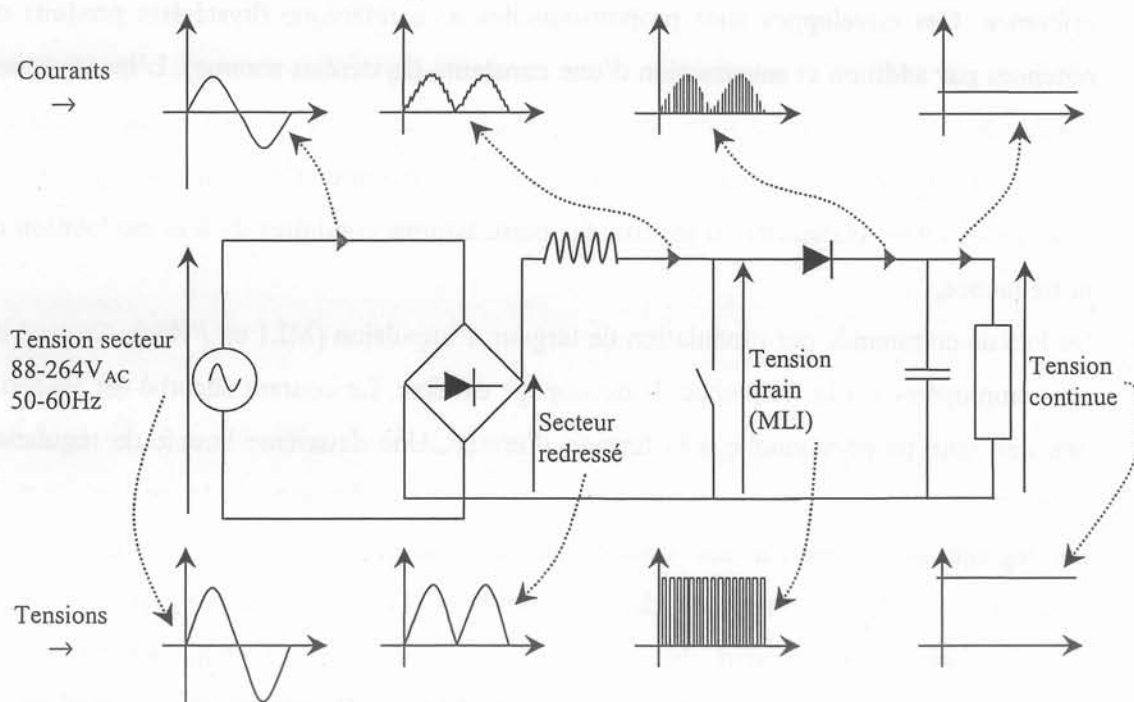


fig. 70 Schéma simplifié du redresseur à PFC monophasé. Cette topologie est la plus couramment employée dans les alimentations secteur de quelques centaines de watts.

L'obtention d'un courant d'allure sinusoïdale se fait au moyen d'un découpage de la tension de drain de l'interrupteur, par une loi de commande adaptée. Ce découpage conduit d'une part à un échauffement des interrupteurs (MOSFET, diode et composants passifs) dû au transfert d'énergie et aux commutations, d'autre part à des perturbations rejetées dans l'environnement et réglementées par les normes de compatibilité électromagnétique (CEM).

L'enjeu de ce type de convertisseur est donc de limiter au maximum les pertes et le volume du convertisseur, tout en respectant les normes de CEM critiques dans ce type de convertisseur directement relié au réseau.

5.2. Fonctionnement du convertisseur – loi de commande

Le facteur de puissance voisin de 1 s'obtient en faisant absorber au convertisseur un courant proportionnel à la tension d'entrée, c'est-à-dire de même type que celui absorbé par une résistance pure équivalente. Pour ce faire, plusieurs loi de commandes sont envisageables, afin de contenir le courant absorbé dans l'inductance à l'intérieur d'une enveloppe proportionnelle à la tension d'entrée. On distingue en conduction continue :

- les lois de commande du type hystérésis (mode glissant), pour lesquelles la fréquence de découpage et le rapport cyclique sont libres. L'asservissement est obtenu par comparaison du courant absorbé par le convertisseur à une enveloppe proportionnelle à la tension. La fenêtre dans laquelle évolue le courant est obtenue en créant deux enveloppes encadrant la référence. Ces enveloppes sont proportionnelles à la référence (hystérésis produit) ou obtenues par addition et soustraction d'une constante (hystérésis somme). L'inconvénient majeur de cette loi de commande est la fréquence de découpage qui peut évoluer dans des proportions importantes et accroître les pertes en commutation. En contrepartie, on observe un relatif étalement du spectre des perturbations conduites dû à la modulation de la fréquence,
- les lois de commande par modulation de largeur d'impulsion (MLI ou *PWM*). Ce sont les plus employées, car la fréquence de découpage est fixe. Le courant absorbé est asservi à une consigne proportionnelle à la tension d'entrée. Une deuxième boucle de régulation asservit la tension de sortie continue à une valeur fixe quelle que soit la tension d'entrée. Le réglage du correcteur est délicat, en pratique les constructeurs proposent des procédures de dimensionnement de leurs produits ([TEX-1], [STM-1], [INF-1]). Ces produits intègrent la plupart du temps les correcteurs, l'oscillateur, des circuits de protection et le circuit de commande rapproché de l'interrupteur. Le schéma de commande d'un PFC en MLI est présenté fig. 71.

Les formes temporelle et fréquentielle (spectre) théoriques du courant absorbé par le convertisseur pour ces deux types de commandes sont présentés en Annexe VI. Les niveaux maximaux des perturbations dans le cas de la commande MLI sont sensiblement plus hauts que pour la commande par hystérésis, mais les niveaux moyens sont assez semblables. L'avantage de la commande par hystérésis en termes de CEM n'est toutefois pas évident, compte tenu de la difficulté de maîtriser les modes propres (résonances) des composants

parasites du circuit sur une très large bande de fréquence. L'étude suivante portera sur ce dernier type de PFC (à commande MLI, en commutation dure et en conduction continue) qui est de loin le plus répandu. Il se caractérise par une fréquence de découpage fixe, la période de découpage commençant dans cette application par la fermeture du MOSFET.

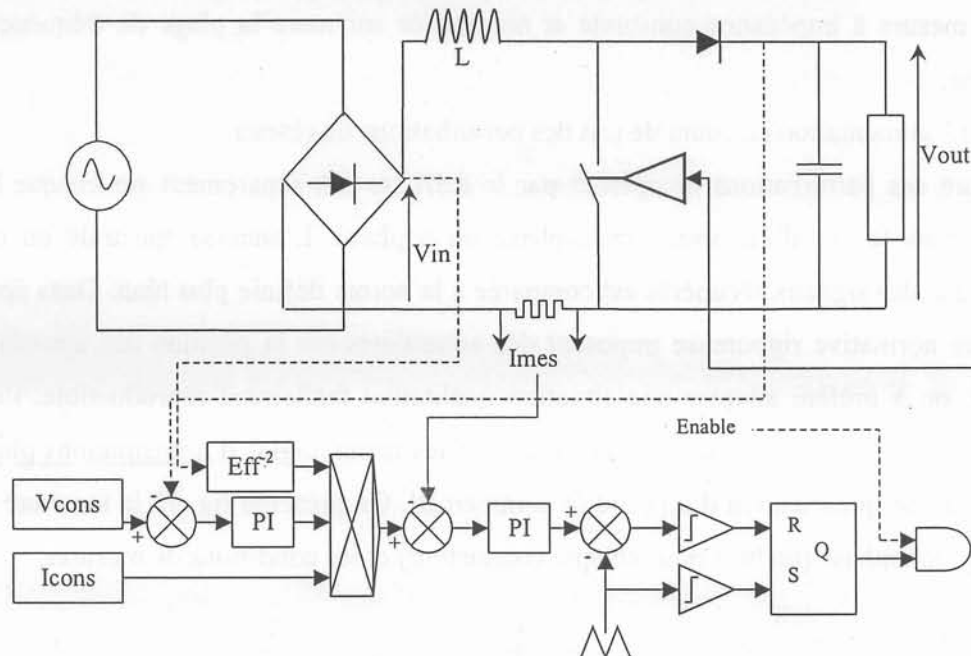


fig. 71 Schéma de la commande du PFC à commande MLI, tel qu'il est implanté dans la plupart des produits industriels.

5.3. Contraintes normatives

Comme tout convertisseur relié au réseau, le pré-régulateur à absorption sinusoïdale (dorénavant appelé *PFC*) est soumis aux contraintes normatives liées à la catégorie d'application qu'il équipe. En particulier, pour les normes CEM conduites, on distingue :

- la norme basse fréquence (EN 61000-3-2), régissant le contenu harmonique du courant absorbé par l'alimentation jusqu'à l'harmonique 40. C'est principalement pour satisfaire cette norme que l'on utilise des circuits PFC. Cette norme est applicable sur tout appareil électrique de moins de 16A/phase et de plus de 75W, depuis le 1^{er} janvier 2001.
- la norme haute fréquence conduite (EN 55011/EN55022), imposant les niveaux de perturbations renvoyées sur le réseau dans la gamme 150kHz – 30MHz. C'est principalement cette norme qui est critique dans les alimentations à PFC, à cause du principe de découpage à haute fréquence. Sa mesure fait appel à un analyseur de spectre, donnant l'amplitude crête d'un groupe de raies étalées sur une bande de fréquence de 9kHz sur une période donnée. Son unité est le dB μ V.

La mesure de ces perturbations HF fait appel à un Réseau Stabilisateur d'Impédance de Ligne (RSIL) destiné à :

- transmettre la puissance du réseau vers l'alimentation en cours de test,
- assurer un rebouclage des perturbations conduites émises par l'alimentation en permettant leur mesure à impédance constante et normalisée sur toute la plage de fréquence de la norme,
- isoler l'alimentation en cours de test des perturbations du réseau.

La mesure des perturbations récupérées par le RSIL se fait séparément sur chaque bras de mesure, dans le cas d'un réseau monophasé ou triphasé. L'analyse spectrale du contenu harmonique des signaux récupérés est comparée à la norme définie plus haut. Dans notre cas, la mesure normative rigoureuse imposant des contraintes sur la position des appareils dans l'espace, on a préféré adopter une situation qualitative facilement reproductible, l'objectif étant d'effectuer des comparaisons entre différentes technologies d'alimentations plutôt que de réaliser une qualification d'un produit commercial. On présente fig. 72 la structure interne du RSIL monophasé (un bras pour chaque conducteur) et les conditions de mesures.

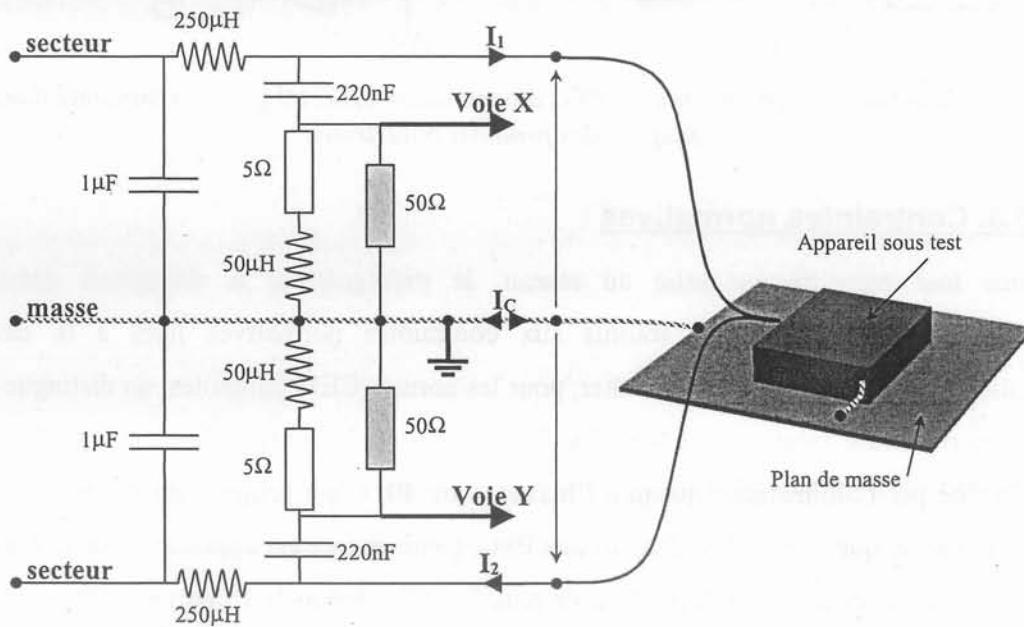


fig. 72 RSIL et conditions de mesure normative retenue.

Les courants HF se rebouclent sur chacun des deux bras via le filtre passe-haut constitué de la capacité 220nF et de la résistance de 50Ω, l'impédance de la structure vis-à-vis des courants HF valant alors environ 50Ω. La somme des trois courants (I_1 , I_2 et I_C dirigés tous sortant du RSIL ou tous entrant) étant nulle à tout instant, le RSIL recycle à la fois les courants de mode différentiel et de mode commun, qui ne sont pas séparés explicitement lors de la mesure normative. On compare successivement les signaux X et Y à la norme présentée fig. 73.

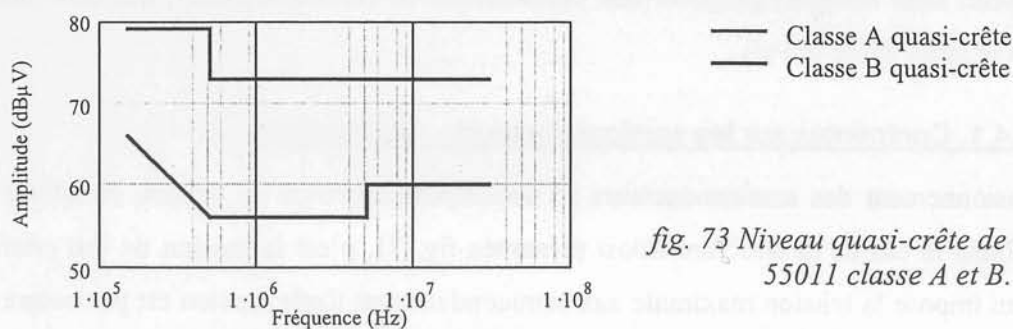


fig. 73 Niveau quasi-crête de la norme 55011 classe A et B.

5.4. Impact d'une diode Schottky SiC dans un convertisseur PFC «Si»

L'objectif de cette partie est d'évaluer l'impact de la substitution d'une diode bipolaire en Silicium par une diode Schottky en SiC, dans un convertisseur PFC industriel.

On distingue trois niveaux d'analyse possible compte tenu de l'application visée. Par ordre de difficulté, on pourra :

- évaluer l'avantage d'une diode SiC remplaçant une diode bipolaire en Silicium dans un convertisseur prévu à l'origine pour fonctionner avec une diode bipolaire. C'est ce que nous appellerons une substitution *pin-to-pin*,
- substituer la diode SiC dans un convertisseur PFC et modifier l'environnement proche de la diode SiC (c'est-à-dire la cellule de commutation et son routage, le dispositif de refroidissement, ou la commande du MOSFET associé).
- dimensionner un convertisseur PFC, en laissant libre le choix des composants, des conditions de fonctionnement, du filtrage. Cependant le *design* et l'optimisation d'un PFC constituent un travail conséquent, qui ne sera pas proposé ici dans sa globalité. Comme tout dimensionnement de convertisseur, cette étape comporte des phases de dimensionnement pragmatiques de certains éléments issues de relations simples (cas de la tenue en tension des semiconducteurs par exemple). D'autres phases nécessitent une évaluation préalable de l'ensemble du convertisseur (dimensionnement de l'inductance du *Boost* par exemple). D'autres enfin requièrent une culture technologique et un savoir-faire expert car difficile à mettre en équation, comme dans le cas du dimensionnement du filtrage CEM ou du routage par exemple.

Compte tenu de la puissance informatique disponible aujourd'hui, le dimensionnement et surtout l'optimisation globale des convertisseurs sont devenus une activité stratégique dans le monde de la recherche et de la technologie (PFC *Boost* [BUS-1], PFC *Flyback* [LAR-1], DC-DC [JOU-1]). C'est pourquoi on fournira des éléments permettant de connaître et d'intégrer la technologie Schottky SiC dans une démarche de dimensionnement et d'optimisation d'un

convertisseur, sans toutefois proposer une optimisation de ce convertisseur, qui déborderait largement le cadre de ce travail.

5.4.1. Contraintes sur les semiconducteurs - Optimisation

Le dimensionnement des semiconducteurs se décompose en tenue en tension et calibre en courant. Dans le cas de la structure *Boost* présentée fig. 71, c'est la tension du bus continu (sortie) qui impose la tension maximale aux semiconducteurs. Cette tension est par nature du convertisseur supérieure à la tension crête d'entrée. Le dimensionnement en courant de chaque semiconducteur (MOS et Diode) varie suivant le rapport cyclique, les tensions d'entrée et de sortie du convertisseur et la puissance qui transite. Le circuit de commande présenté fig. 71 compare à une dent de scie la valeur continue du rapport cyclique $\alpha(t)$. Cette valeur est donnée par [FER-1] :

$$\alpha(t) = 1 - \frac{V_{IN}}{V_{OUT}} \left(|\sin(\omega.t)| - \frac{2.P.L.\omega}{V_{IN}^2} |\cos(\omega.t)| \right) \quad eq. 103$$

avec V_{IN} la valeur maximale de la tension d'entrée, V_{OUT} la tension de sortie redressée, ω la pulsation du réseau, P la puissance de sortie et L l'inductance du *Boost*. Le second terme de la parenthèse qui correspond à la régulation sur la puissance de sortie est le plus souvent négligeable.

Les courants moyens dans les semiconducteurs (D=Diode et M=MOSFET) valent :

$$I_{D_{MOY}} = \frac{P}{V_{OUT}} \quad I_{M_{MOY}} = \frac{P}{V_{OUT}} \left(\frac{4.V_{OUT}}{\pi.V_{IN}} - 1 \right) \quad eq. 104$$

La détermination des courants efficaces se fait par intégration sur la période du réseau redressé (10ms pour $f_{RES}=50Hz$). Moyennant l'hypothèse d'un courant constant dans l'inductance sur une période de découpage HF, on a :

$$I_{D_{EFF}} = \frac{P.\sqrt{2}}{V_{IN}} \sqrt{\frac{8.V_{IN}}{3.\pi.V_{OUT}}} \quad I_{M_{EFF}} = \frac{P.\sqrt{2}}{V_{IN}} \sqrt{1 - \frac{8.V_{IN}}{3.\pi.V_{OUT}}} \quad eq. 105$$

Ce dimensionnement permet de déterminer, suivant le cahier des charges, les contraintes statiques maximales sur le convertisseur.

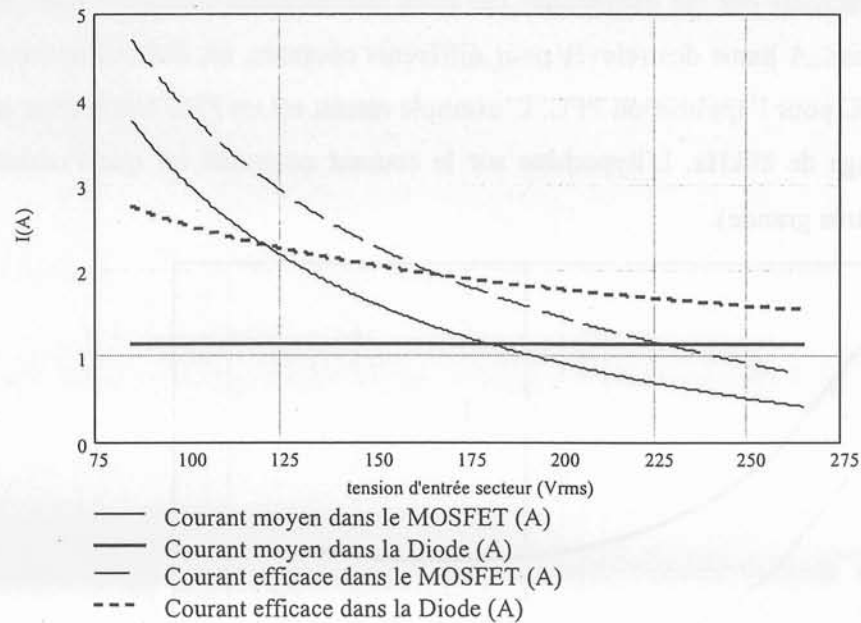


fig. 74 Contraintes en courant moyen et efficace sur les semiconducteurs, suivant V_{IN} , pour un PFC de 460W. La tension du bus continu de sortie vaut 400V.

La contrainte maximale en terme de courant et donc de pertes, tant pour la diode que pour le MOSFET associé se situe pour les basses tensions d'entrées : la vocation de ce type d'alimentation étant de couvrir toute la gamme de tensions utilisées dans le monde, la tension minimale efficace, compte tenu des tolérances sur le réseau peut descendre jusqu'à $88V_{AC}$. D'autre part, la tension efficace maximale pouvant monter à $264V_{AC}$, la tension de sortie continue peut atteindre $375V_{DC}$. Le bus continu de sortie est donc en permanence à cette tension ($375V_{DC}$ à $400V_{DC}$), pour les tensions efficaces d'entrée de $88V_{AC}$ à $264V_{AC}$. La tenue en tension des semiconducteurs est ainsi choisie à 500V ou 600V.

Le dimensionnement de la diode Schottky SiC est obtenu en fonction de sa surface et de la température de fonctionnement avec l'eq. 50. Pour un régime de fonctionnement donné, on a :

$$P_D = V_D \cdot I_D = V_F(I_{MOY}, T, S) \cdot I_{MOY} + \frac{R_{ON}(T)}{S} \cdot I_{EFF}^2 \quad eq. 106$$

avec V_F la chute de tension de barrière dans la diode et V_S la chute de tension due à la partie ohmique. De la même façon, on a pour le MOSFET :

$$P_M = R_{DSON}(T) \cdot I_{EFF}^2 \quad eq. 107$$

Les pertes en commutation du MOSFET sont obtenues en sommant les pertes sur chaque période de découpage HF, avec les mêmes hypothèses que pour le calcul du courant efficace. A partir du modèle électrique présenté chapitre 3.4, on peut déduire pour différents niveaux de courant et différentes surface de diode Schottky l'énergie dissipée par le MOS lors d'une commutation. Le MOSFET modélisé est ici un IRFP460LC, la cellule de commutation a été simplifiée compte tenu de la faible sensibilité des pertes aux composants parasites : seules les

capacités parasites ont été maintenues car elles interviennent fortement dans les durées des commutations. A partir des relevés pour différents courants, on déduit l'optimum de surface de diode SiC pour l'application PFC. L'exemple retenu est un PFC 460W avec une fréquence de découpage de 80kHz. L'hypothèse sur le courant commuté est que l'ondulation HF est nulle ($\Leftrightarrow L$ très grande).

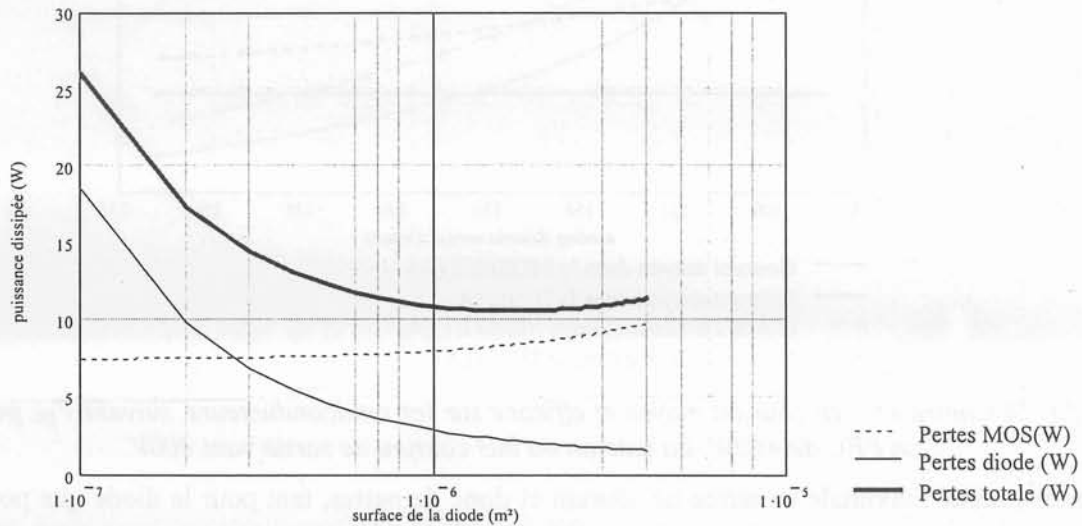


fig. 75 Pertes Diode+2xIRF460LC en mode PFC en commutation dure, pour : $V_{IN}=90V_{RMS}$, $V_{OUT}=400V_{DC}$, $P_{OUT}=460W$, $F_{DEC}=80kHz$, MOSFET : IRF460LC ($R_{DSON}=0,2\Omega$ pris à $75^\circ C$) et $R_g=10\Omega$. L'optimum de surface pour la diode se situe autour de $1mm^2$.

Compte tenu de la sensibilité de l'optimum à la surface de la diode, le choix de la diode se portera naturellement sur une surface minimale, afin de limiter les pertes sur le MOS, tout en minimisant le coût en SiC. Une diode SiC de $0,75mm^2$ à $1mm^2$ constituerait un bon choix pour cette application (PFC $88V_{AC}$ - $264V_{AC}$ / 80kHz / 460W).

5.4.2. Comparaison des performances Bipolaire Si / Schottky SiC

La démarche expérimentale consiste à remplacer dans un convertisseur PFC la diode bipolaire Si de référence (STTA806D) par d'autres produits bipolaires Silicium plus performants et par une diode Schottky SiC choisie d'après les critères du paragraphe précédent. Le convertisseur est alors testé dans les mêmes conditions, les mesures portant sur la température des composants (MOS et diode) et le spectre CEM conduit.

5.4.2.1. Comportement thermique

Les conditions expérimentales retenues sont celles qui mettent le plus à l'épreuve l'efficacité du dispositif de refroidissement : puissance de sortie maximale, tension d'entrée minimale. On présente tab. 13 les mesures thermiques effectuées sur le PFC. (Les températures de jonctions sont déduites des températures données par des sondes fixées sous les composants).

diode	Temp. ambiante	diode		MOSFET		Pertes Totales
		T_j	$P(W)$	T_j	$P(W)$	$P(W)$
STTA806D	23,4°C	62°C	3,2	84°C	15	18,2
STTH8R06	24,6°C	62°C	4	73°C	11,3	15,3
STTH806TTI	24,2°C	64°C	4,7	69°C	10	14,7
SiC 0,75mm ²	24,3°C	66°C	5,4	67°C	9,4	14,8

tab. 13 température diode et MOSFET d'un PFC pour : $V_{IN}=90V_{RMS}$, $V_{OUT}=400V_{DC}$, $P_{OUT}=460W$, $F_{DEC}=80kHz$, MOSFET : 3xIRF460LC, $R_{GOF}=2,2\Omega$, $R_{GON}=32\Omega$.

L'avantage en terme de pertes était prévisible compte tenu des études préalables (fig. 49b et fig. 51 dans le cas d'un hacheur série par exemple). La surface de semiconducteur mise en jeu dans le cas de la diode SiC est très faible comparée à la technologie bipolaire Silicium (particulièrement en technologie Tandem[®] au suffixe TTI), pour un niveau de pertes tout à fait comparable. Le coût final de la diode Schottky étant très lié au coût du matériau et au rendement de fabrication, cet avantage est crucial pour la pérennité de cette technologie.

D'autre part, la résistance de grille à la fermeture des MOSFET est importante, et ralentit la commutation ON. Le recouvrement de la diode bipolaire est diminué, ce qui atténue aussi les perturbations conduites, mais désavantage la diode SiC pour laquelle une commutation rapide est toujours préférable (fig. 49b).

Enfin, on ne retrouve pas tout à fait les pertes prévues par la fig. 75 : Bien que l'on utilise 3 MOSFET en parallèle, la vitesse de commutation augmente les pertes. D'autre part la puissance du convertisseur et les courants efficaces réels sont sensiblement supérieurs.

5.4.2.2. Comportement électrique et CEM

La comparaison des spectres CEM des différentes diodes dans la bande B (150kHz-30MHz) correspondant à la norme conduite HF se fait dans les mêmes conditions que pour la mesure des pertes, c'est-à-dire dans la configuration la plus éprouvante pour la CEM du convertisseur (courant absorbé sur le réseau et ondulation dans l'inductance principale maximaux). Les spectres pour les différentes diodes sont présentés fig. 76.

On constate que la partie du spectre correspondant aux fréquences inférieures à 5MHz ne présentent pas de différences significatives suivant le type de diode utilisé. La commutation proprement dite fait apparaître des raies au delà de 5MHz, visibles sur la décomposition harmonique d'une commutation ([TEC-1]). Au delà de cette fréquence, la cellule de commutation injecte des perturbations différentes suivant le type de diode. On distingue les diodes *SOFT* au recouvrement relativement lent, et les diodes *SNAP-OFF* (pic à 20MHz de la STTH8R06) avec un recouvrement plus brutal, générateur de perturbations plus importantes à

plus hautes fréquences. La diode SiC présente un comportement très doux (recouvrement en $1/\sqrt{V}$) et donc très intéressant en terme de CEM tout en étant non-dissipatif pour la diode.

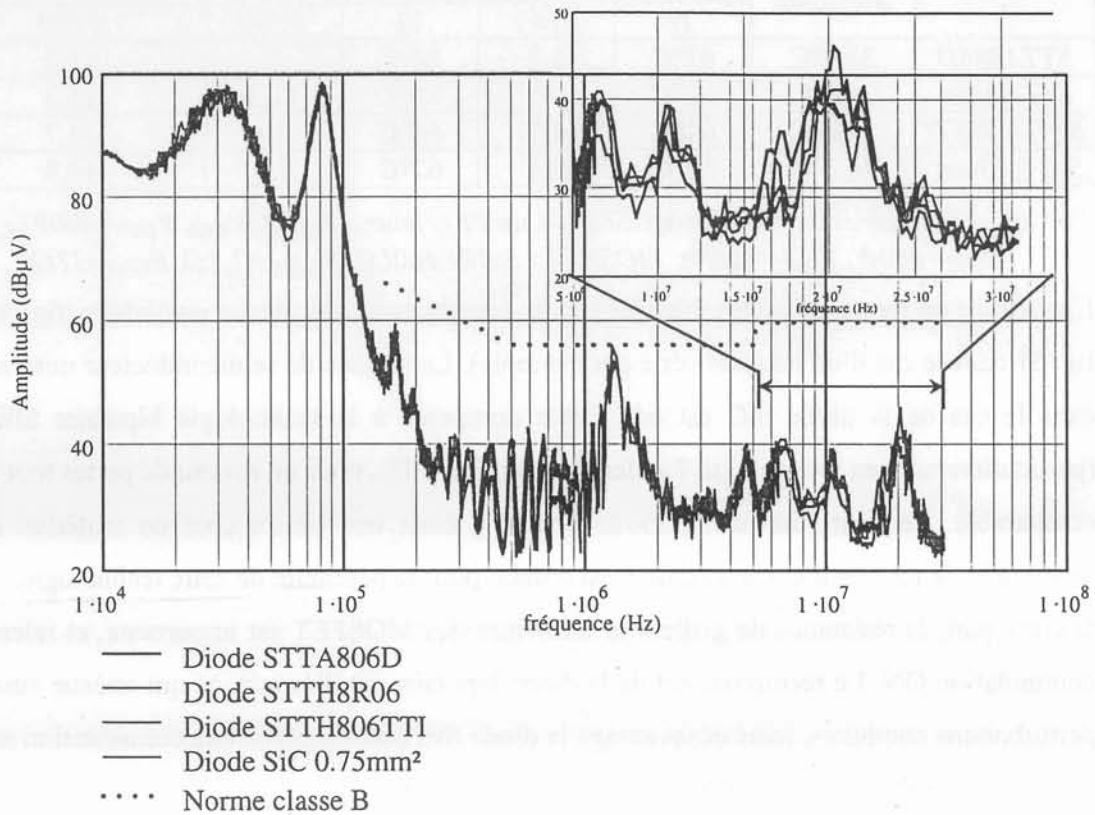


fig. 76 Spectre CEM avec différentes diodes (sélection du maximum de chacune des phases).
Conditions de fonctionnement du tab. 13.

Dans tous les cas, la norme de classe B (fig. 73) est respectée sur toute la plage 150kHz-30MHz, pour toutes les diodes testées. Les différences restent toutefois assez mineures suivant le type de diode, plutôt à l'avantage du SiC.

5.4.2.3. Conclusion sur le remplacement pin-to-pin

Compte tenu des résultats thermiques et électriques présentés ci-dessus, la diode Schottky SiC présente des performances supérieures à l'état de l'art de la filière bipolaire Silicium. Cependant, si l'intérêt du SiC en substitution des diodes classiques en Silicium est indéniable, en revanche le surcoût représenté par la diode, dû en particulier au coût de la filière matériau, ne justifie pas un remplacement de la diode pour ses seules performances.

C'est donc à l'échelle du convertisseur qu'il faut rechercher l'avantage de cette technologie, afin de justifier le cas échéant un surcoût lié à ce composant.

5.4.3. Modification des composants de la cellule de commutation du PFC

5.4.3.1. Amélioration de la thermique du convertisseur

Le niveau de pertes bien plus faible obtenu avec la diode SiC autorise une diminution immédiate du dispositif de refroidissement, voire une suppression du radiateur et du ventilateur comme ont pu le montrer d'autres réalisations [INF-1].

D'un point de vue fonctionnel le faible niveau de pertes de l'association MOS + diode SiC dans cette application peut se traduire par une diminution de la surface des MOS associés. C'est cette voie que l'on évalue ici, la suppression du ventilateur du convertisseur n'est pas envisageable car d'autres étages du convertisseur nécessitent une convection forcée. Dans les mêmes conditions que celles décrites tab. 13, le nombre initial de MOSFET de l'étage PFC, connectés en parallèle, peut être diminué. Les résultats expérimentaux des différentes modifications sont présentés tab. 14 :

Cellule de commutation	T_{ambiante}	diode		MOSFET	
		T_j	$P(W)$	T_j	$P(W)$
STTA806D 3MOS (Config. de réf.)	23,4°C	62°C	3,2	84°C	15
STTH806TTI 2 MOS $R_G=2,2\Omega$	24°C	64°C	5,3	64°C	8,7
SiC 0,75mm ² 2 MOS $R_G=2,2\Omega$	23,6°C	63°C	5,3	62°C	8,5
STTH806TTI 2 MOS $R_G=2,2\Omega$	52°C	91°C	4,7	96°C	10
SiC 0,75mm ² 2 MOS $R_G=2,2\Omega$	52°C	98°C	6,3	94°C	9
SiC 0,75mm ² 1 MOS SPW20N60S5	25°C	87°C	5,9	120°C	22,8

tab. 14 température diode et MOSFET d'un PFC pour : $V_{IN}=90V_{RMS}$, $V_{OUT}=400V_{DC}$,
 $P_{OUT}=460W$, $F_{DEC}=80kHz$, suivant la cellule de commutation.

On constate qu'une diminution du nombre de MOSFET, associée à l'utilisation d'une diode Schottky SiC ou d'une diode Tandem, permettent de faire fonctionner le convertisseur dans des conditions thermiques équivalentes.

Le fonctionnement à haute température ambiante (>50°C, cf. tab. 14) reste possible avec une réduction du nombre d'interrupteur sans élévation critique de la température de jonction des MOSFET. Le dernier essai (fonctionnement à un seul MOSFET), malgré une forte élévation de la température de jonction, confirme le gain de surface possible dans cette application.

Ces mesures confirment l'intérêt d'une commutation rapide (fort di/dt) de l'interrupteur pour diminuer le niveau des pertes, obtenue en diminuant la résistance de grille. Cet avantage est cependant contradictoire avec les contraintes CEM, car l'amplitude des harmoniques des fréquences apparaissant lors de la commutation s'accroît quand la vitesse augmente [TEC-1].

5.4.3.2. Impact sur la CEM

La diminution de la surface active des interrupteurs possède un effet plutôt bénéfique sur les performances CEM du convertisseur, par diminution des couplages et des éléments générant des perturbations (potentiels de drain des MOSFET en particulier). L'impact en CEM se trouve moins favorable si cette diminution du nombre d'interrupteur s'accompagne d'une diminution de la résistance de grille afin d'améliorer le niveau des pertes. Cependant le spectre normatif 150kHz-30MHz ne présente pas de différences significatives avec celui présenté fig. 76. En effet la cellule de commutation du convertisseur se comporte comme une source de tension perturbatrice, le recouvrement traditionnel des diodes Si n'y jouant qu'un rôle au deuxième ordre au travers des composants parasites. L'absence de recouvrement de la diode SiC n'est pas un argument de CEM déterminant. En revanche, en dehors de la norme conduite (*i.e.* au delà de 30MHz), le spectre conduit se trouve légèrement dégradé par l'accélération des commutations et l'apparition de modes propres dus aux composants parasites de la cellule excités par les fronts rapides.

Dans le cas de la diode SiC, ces modes propres apparaissent haut en fréquence (100MHz et plus pour la commutation ON du MOS / OFF de la diode), mais sont relativement aigus. La cause est double :

- la commutation ON du MOS / OFF de la diode se trouve synchronisée sur la fréquence de découpage, donc le "recouvrement" de la diode et les oscillations qui en résultent ne profitent d'aucun étalement de spectre par la MLI comme c'est le cas dans la commutation OFF du MOS / ON de la diode. Cependant les diodes bipolaires Silicium sont aussi dans ce cas.
- les mesures et la modélisation de la cellule de commutation (paragraphe 3.3.1.2 et 3.4) ont montré que dans le cas de la cellule de commutation MOSFET + Diode SiC, la nature des composants (à porteurs majoritaires) rendent indépendantes de la température et du niveau de courant les formes d'onde en commutation à l'origine des perturbations. Ainsi, à chaque commutation, la perturbation générée par la cellule se répète quasiment à l'identique, sans étalement des fréquences des oscillations parasites (acuité du pic I_D TON fig. 77).

Ces deux effets conjugués font apparaître un faisceau de raies en haute fréquence (fig. 77), que l'on peut corrélérer aux formes d'onde en commutation. On retrouve dans ce spectre les oscillations caractéristiques de la cellule de commutation et de ses composants parasites, plus ou moins bien filtrées par le circuit du PFC et le RSIL.

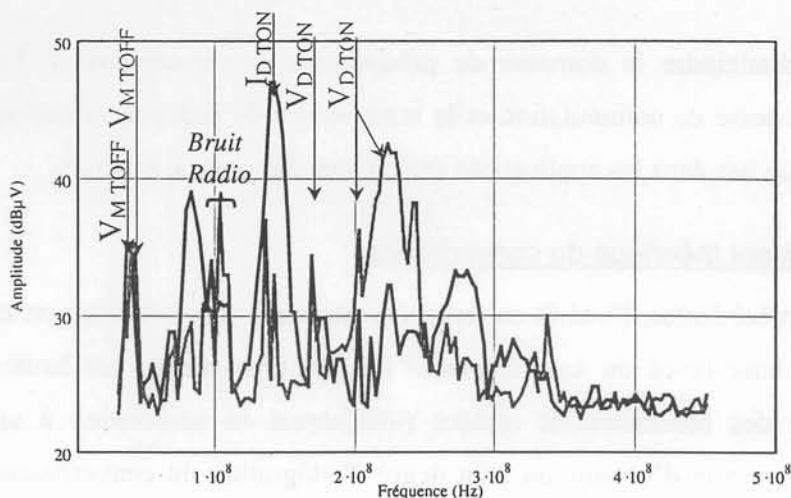


fig. 77 Spectre CEM conduit HF (diode SiC $0,75\text{mm}^2$ et STTH806TTI), 2MOSFET IRFP460LC, $R_G=2,2\Omega$. La mesure à l'aide du RSIL permet une comparaison qualitative des perturbations HF, et une identification des raies aux formes d'onde.

— Diode SiC 0.75mm^2
 - - Diode STTH806TTI

5.4.3.3. conclusion sur la modification de la cellule de commutation

Le remplacement de la diode par une diode Schottky SiC ou STTH806TTI permet de supprimer immédiatement un MOSFET et de gagner simultanément sur les pertes globales du convertisseur. Néanmoins, l'apport de la technologie Schottky SiC dans cette application reste faible comparée à la solution très performante de la diode Tandem STTH806TTI. Plusieurs facteurs expliquent le faible écart de performance des deux familles :

- D'une part, la température de fonctionnement du convertisseur est suffisamment basse pour ne pas pénaliser le composant bipolaire en commutation : le recouvrement de la diode Tandem reste alors faible, et peu sollicitant pour le MOSFET associé.
- D'autre part la vitesse de commutation, malgré la résistance de grille réduite à 2.2Ω , reste de l'ordre de $500\text{A}/\mu\text{s}$, tandis que la diode SiC est favorisée pour des vitesses plus élevées. De même, la fréquence de 80kHz du convertisseur est un peu basse pour tirer parti au mieux de la diode Schottky et des très faibles pertes reportées sur le MOSFET.
- Enfin, compte tenu du régime de fonctionnement "extrême" du convertisseur, la majorité des pertes reste localisée dans les MOSFET. La diode Schottky permet d'alléger la contrainte sur les MOSFET, mais leur pertes à l'état passant ($R_{DS\text{ON}} \cdot I_{\text{EFF}}^2$) restent prépondérantes dans ce type de convertisseur, particulièrement aux faibles tensions d'entrée.

On retrouve des conclusions similaires dans certaines publications traitant d'applications du SiC ([ELA-1]).

5.5. Vers un dimensionnement global du convertisseur autour du SiC

Les chapitres précédents ont démontré l'avantage des diodes SiC, en particulier en ce qui concerne les pertes en commutation, la surface active de matériau nécessaire ou le comportement thermique. En revanche ni la substitution directe ni l'adaptation de la cellule de

commutation n'ont permis d'atteindre le domaine de prédilection de ce composant. La fréquence de découpage, la vitesse de commutation et la température de fonctionnement se sont révélés manifestement trop bas dans les applications dimensionnées pour le Silicium.

5.5.1. Dimensionnement théorique du convertisseur

Compte tenu des remarques précédentes, l'intérêt en termes de structure de ces diodes est le domaine de la haute température (avec ou sans dispositif de refroidissement), des hautes fréquences de découpage et des commutations rapides (idéalement en association à un MOSFET à faibles charges), en vue d'obtenir un haut degré d'intégration du convertisseur [SHE-1]. L'augmentation de la fréquence de découpage, si elle présente un défi technologique pour tout les éléments du convertisseur en aggravant les pertes et les problèmes de CEM, paraît incontournable pour diminuer le volume et la masse des convertisseurs, donc leur coût à long terme.

On propose ici une réflexion sur le dimensionnement d'un convertisseur PFC *Boost* de même topologie que précédemment, dont le point de fonctionnement de la cellule de commutation (fréquence et dispositif de refroidissement) est choisi en fonction du domaine de performances accessible par l'association d'une Schottky SiC et d'un MOSFET rapide. Les différents traits caractéristiques de ce convertisseur sont abordés successivement.

5.5.1.1. Cellule de commutation

La première conséquence d'une éventuelle augmentation de la fréquence de découpage est une diminution de la surface de la diode en vue d'optimiser les pertes du système, conformément à la tendance montrée par la fig. 52. Pour une fréquence de découpage de 150kHz, l'optimum de surface de diode se situe là aussi vers 1mm^2 . Dans la configuration $V_{IN}=110V_{AC}$, $F_{DEC}=150\text{kHz}$ et $P_{OUT}=460W$, la même simulation que celle de la fig. 75, basée sur les équations des pertes statiques des composants (eq. 104 à eq. 107) prévoit des pertes minimales de 4W pour une Schottky SiC de $0,75\text{mm}^2$ et de 10W pour 2 MOSFET IRF460LC en parallèle, les composants étant considérés à 65°C . Ces pertes optimisées passent à 5W et 12W respectivement si la température de jonction atteint 125°C .

Cellule de commutation à 150kHz		T. ambiante	diode		MOSFET		Total
			Tj	P(W)	Tj	P(W)	P(W)
STTH806TTI	2 MOS $R_G=2,2\Omega$	24°C	72°C	6,2	75°C	11,3	17,5
SiC $0,75\text{mm}^2$			67°C	5,6	70°C	10,2	15,8

tab. 15 température diode et MOSFET d'un PFC pour : $V_{IN}=110V_{RMS}$, $V_{OUT}=400V_{DC}$,
 $P_{OUT}=460W$, $F_{DEC}=150\text{kHz}$

5.5.1.2. Choix des composants passifs

D'un point de vue topologique, la structure *Boost* met en œuvre principalement une inductance de stockage destinée à lisser le courant HF absorbé par le convertisseur, et une capacité de stockage en sortie du convertisseur qui lisse la tension et limite l'ondulation à 100Hz due au secteur redressé. Si la capacité pose peu de problèmes technologiques aujourd'hui, en revanche l'inductance de lissage en entrée, de forte valeur, est critique vis à vis du coût final de la fonction PFC.

Les caractéristiques du PFC déterminent les contraintes sur cette inductance, en particulier :

- le courant efficace d'entrée, qui conditionne le choix du fil donc pour partie le type de noyau magnétique à utiliser,
- le courant crête, qui fixe la valeur maximale de l'induction dans le matériau magnétique,
- la fréquence de découpage du convertisseur, qui est à l'origine des pertes dans le matériau magnétique (pertes fer) et dans les conducteurs par effet de peau.

D'autre part, la valeur de l'inductance et la structure même du composant conditionnent respectivement l'ondulation de courant et la qualité du filtrage dégradée par les effets parasites (capacités inter-enroulements).

L'ondulation du courant due au découpage (I_{LHF}) dans l'inductance est donnée par [FER-1]:

$$\Delta I_{LHF}(t) = \frac{V_{IN}(t)}{L} \cdot \frac{\alpha(t)}{f_{DEC}} \quad \text{soit} \quad \Delta I_{LHF} \max = \frac{V_{OUT}}{4.L.f_{DEC}} \quad \text{eq. 108}$$

Cette ondulation HF a un impact important en CEM, toutefois l'augmentation de la valeur de l'inductance qui au premier abord diminuerait les problèmes de CEM en abaissant ΔI_{LHF} se traduit par des problèmes technologiques d'augmentation des capacités parasites associées et donc d'une diminution de l'efficacité du filtrage des harmoniques de la fréquence de découpage. Le compromis est donc à trouver entre le dimensionnement de cette inductance et les problèmes de CEM, en gardant à l'esprit le coût des sauts technologiques à mettre en œuvre pour adapter le matériau magnétique aux performances requises, principalement en termes de pertes.

Les solutions technologiques pour réaliser des inductances de puissance à ces fréquences se divisent en deux types de produits :

- les matériaux magnétiques à perméabilité élevées, de type ferrites (3F3, 3F4). L'inductance de forte valeur est alors réalisée par la création d'un entrefer, le noyau magnétique en deux parties (de type ETD, RM par exemple) est assemblé a posteriori en ménageant l'entrefer. L'induction à saturation est assez faible (200mT ou moins) et ils

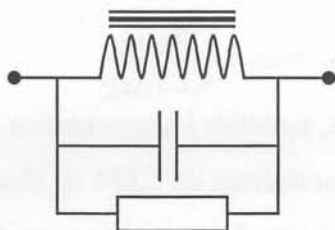
supportent assez mal les hautes températures, en revanche leur pertes sont assez faibles. Les fuites dues à l'entrefer peuvent augmenter sensiblement les pertes des conducteurs.

- Les matériaux magnétiques à faible perméabilité (ou entrefer réparti), de type poudres de Fer. Cette dénomination englobe une vaste gamme d'alliages, aux performances parfois remarquables (inductions à saturation autour du Tesla, très bonne tenue en température). Ils se présentent le plus souvent sous forme de tores, isolés ou non. La forme torique pose des problèmes technologiques de réalisation des enroulements, mais est indispensable pour contenir les lignes de champ. Leur perméabilité relative descend jusqu'à quelques dizaines.

Les convertisseurs PFC utilisent de plus en plus ce dernier type d'inductances, à base de Fer-Nickel, à faible perméabilité ($\mu_R=25$ à 125) et hautes performances thermiques (très bonne stabilité des caractéristiques et faible dégradation des pertes matériau avec la température).

Pour tenir compte du comportement en fréquence de ce type de composant, la modélisation usuelle, qui fait abstraction des effets non linéaires tels que l'effet de peau ou la saturation du matériau magnétique, est constituée d'un circuit RLC parallèle.

On présente fig. 78 un exemple de réalisation ferrite pour un PFC 250W:



$L_{\text{EQU}}=164\mu\text{H}$
$C_{\text{EQU}}=19\text{pF}$
$R_{\text{EQU}}=41\text{k}\Omega$
Résonance à 2,84MHz
Validité du modèle: DC-40MHz

fig. 78 Modèle simplifié des composants bobinés (Noyau 3F3/ETD34/entrefer 1mm/40 tours)

5.5.2. Filtrage et contrainte de CEM

La fonction d'absorption sinusoïdale de courant étant assurée par la topologie, la loi de commande et les composants passifs de stockage, la dernière contrainte porte sur le respect des normes de CEM. La cellule de commutation se comporte comme un générateur de perturbations à large bande, le spectre du courant dans l'inductance étant présenté en Annexe VI. Les imperfections des composants, les surfaces en regard soumises à des variations rapides de potentiels, les circuits de commande ou encore les mutuelles inductances des conducteurs offrent des chemins de propagations privilégiés pour ces perturbations, qui se rebouclent finalement dans le RSIL.

Du point de vue de la CEM, on peut représenter le convertisseur à l'aide de trois éléments caractéristiques :

- Une Source de perturbation (en l'occurrence la cellule de commutation),
- Un Chemin de propagation (l'ensemble des composants, parasites ou non, qui relie cette source de perturbation au réseau),
- Un récepteur, ou Victime, qui est constitué du RSIL (fig. 72) et plus particulièrement de l'analyseur de spectre destiné à la mesure normative.

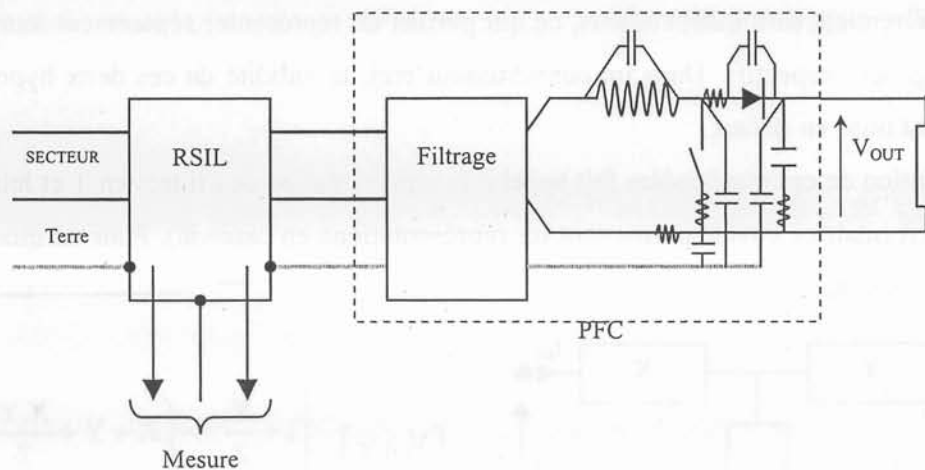


fig. 79 Convertisseur PFC et cellule de commutation vus sous une approche de CEM. On a représenté quelques-uns de ses composants parasites.

La résolution des problèmes de CEM passe donc par une connaissance approfondie de la source de perturbations (la cellule de commutation) et des chemins de propagation de ces perturbations.

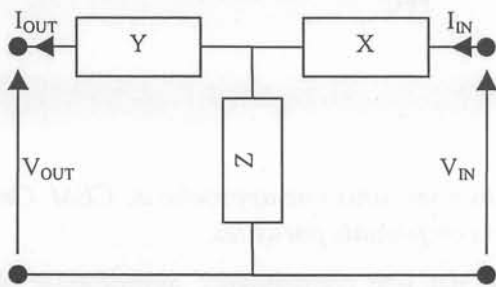
La résolution du problème de CEM d'un tel convertisseur n'est pas immédiate. Dans le cas de la structure *Boost*, les niveaux de perturbation de mode différentiel (et souvent de mode commun) du convertisseur sont très supérieurs à la norme si on les considère avant filtrage. Afin de disposer d'une modélisation simple, on ne considèrera ici que les perturbations de mode différentiel, c'est-à-dire directement reliées à la loi de commande et à la source de perturbations créée par le découpage du courant d'entrée. En effet les courants de mode commun, la plupart du temps dus aux dissymétries du circuit, à l'environnement mécanique des composants, à leurs positions respectives, ou encore au routage sont particulièrement ardues à déterminer et à traiter empiriquement, bien que la modélisation que l'on présente ici puisse dans certaines conditions s'y prêter. Cependant, le filtrage présenté ne les prendra pas en considération.

5.5.2.1. Modélisation du filtre d'entrée par quadripôles

L'objectif de cette modélisation du filtre d'entrée est de proposer une évaluation de son volume en fonction de la fréquence de découpage. Une rapide optimisation du filtrage du mode différentiel généré par la cellule de commutation est présentée à l'aide d'une description de l'entrée par des quadripôles sous leur forme de matrice chaîne.

L'hypothèse de base de cette représentation est la linéarité des composants, y compris des composants magnétiques. On suppose d'autre part que les courants de mode commun et de mode différentiels sont indépendants, ce qui permet de représenter séparément leurs chemins de propagation respectifs. Dans un convertisseur réel, la validité de ces deux hypothèses est rapidement mise en défaut.

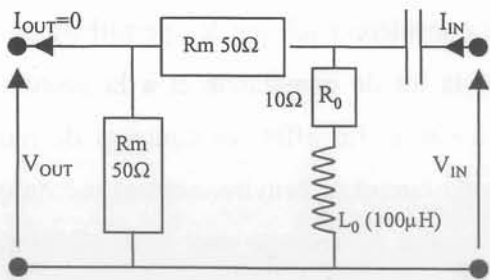
La description de ces quadripôles fait appel à la représentation des filtres en T et leur fonction de transfert (matrice chaîne permettant les représentations en cascade). Pour un quadripôle en T quelconque, on a :



$$\begin{bmatrix} V_{OUT} \\ I_{OUT} \end{bmatrix} = \begin{bmatrix} 1 + \frac{Y}{Z} & -\left(X + Y + \frac{X \cdot Y}{Z}\right) \\ -\frac{1}{Z} & 1 + \frac{X}{Z} \end{bmatrix} \begin{bmatrix} V_{IN} \\ I_{IN} \end{bmatrix}$$

fig. 80 Représentation d'un quadripôle en T et sa fonction de transfert sous forme matricielle. X, Y et Z représentent les impédances complexes des branches du filtre.

De la même façon, on peut représenter le RSIL vu du mode différentiel, c'est-à-dire en annulant virtuellement le courant circulant dans le conducteur de terre. Le schéma équivalent fig. 81 est:



$$\begin{bmatrix} V_{OUT} \\ 0 \end{bmatrix} = \begin{bmatrix} 1 & -R_m \\ -\frac{1}{R_m} & 2 \end{bmatrix} \times \dots$$

$$\begin{bmatrix} 1 & \frac{-1}{p \cdot C_0} \\ \frac{-1}{R_0 + p \cdot L_0} & 1 + \frac{1}{p \cdot C_0 \cdot (R_0 + p \cdot L_0)} \end{bmatrix} \begin{bmatrix} V_{IN} \\ I_{IN} \end{bmatrix}$$

fig. 81 Représentation HF du RSIL en mode différentiel seul, obtenu en connectant en cascade deux filtres à deux éléments. On a négligé l'impédance du secteur devant les résistances de 50Ω. On remarque le courant de sortie nul.

Cette représentation permet de synthétiser n'importe quel filtre ou élément du circuit, et d'obtenir ensuite le schéma équivalent complet en multipliant les matrices de transfert des quadripôles successifs. La représentation du mode différentiel seul donne (fig. 82):

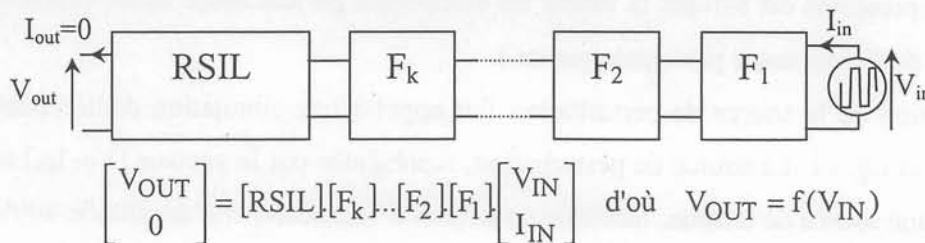
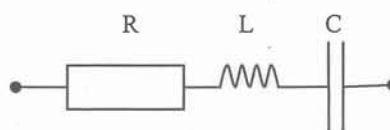
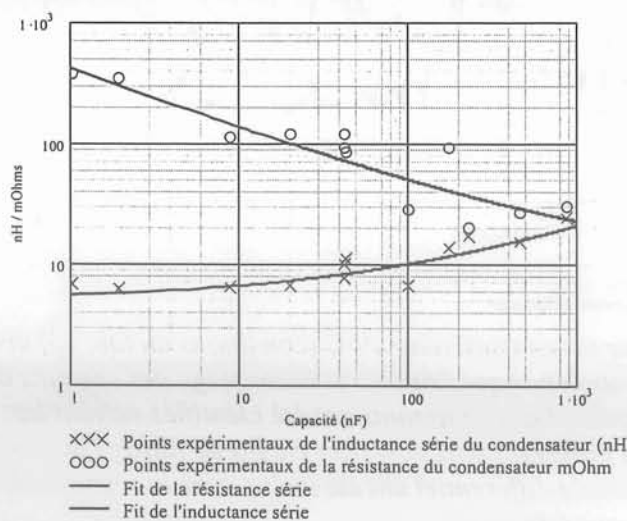


fig. 82 Représentation du chemin de mode différentiel du circuit. On obtient explicitement la fonction de transfert V_{out}/V_{in} en fonction des grandeurs du circuit.

5.5.2.2. Description des composants utilisés pour le filtrage

De la même façon que l'on a décrit précédemment l'inductance de stockage, les inductances de mode différentiel constitutives du filtre de CEM sont soumises au compromis valeur de L /fréquence de coupure haute dû au capacités parasites des enroulements. L'hypothèse de linéarité implique que l'on ne tienne pas compte des propriétés du matériau magnétique. Le schéma équivalent retenu est celui donné fig. 78. Afin de simplifier la recherche de l'optimal, on linéarise le schéma équivalent de sorte à obtenir une fonction de L , la capacité parasite valant $100\text{nF}/\text{H}$.

Les capacités de filtrage ont fait l'objet d'une étude spécifique à partir d'échantillons représentatifs de produits utilisés pour ces filtres, dans la gamme 1nF - 1000nF . Le schéma équivalent est là aussi un circuit RLC, cette fois de type série. Le domaine de validité de la modélisation couvre la plage de la norme conduite pour les valeurs de C inférieures à $1\mu\text{F}$.



$$R(C) = \frac{0,4}{\sqrt{C \cdot 10^9}} + 0,01$$

$$L(C) = 5 \cdot 10^{-9} + \sqrt{\frac{C}{4 \cdot 10^{-9}}}$$

fig. 83 Schéma équivalent des condensateurs utilisés pour le filtrage d'entrée du PFC

L'objectif de ces représentations de composants passifs n'est pas de prédire le comportement réel d'un convertisseur, mais bien de dimensionner le filtre de mode différentiel en utilisant des composants technologiquement réalisables. En effet la limite de validité des modèles de composant présentés est suivant la valeur du composant parfois assez faible ($F_{MAX} \approx 100$ MHz dans le cas de l'inductance principale par ex.).

La description de la source de perturbation fait appel à une simulation dédiée basée sur le schéma de la fig. 71. La source de perturbation, représentée par le vecteur $[V_{IN} I_{IN}]$ sur la fig. 82, est ici une source de tension, modulée en largeur d'impulsion et d'amplitude 400V. L'effet de la commande sur l'étalement des raies est alors pris en compte pour disposer des amplitudes correctes.

Cette modélisation simple n'a pas vocation à traiter le problème CEM du convertisseur réel. Toutefois, on retrouve dans le domaine de validité du modèle le comportement CEM en mode différentiel du PFC réel. On présente fig. 88 une comparaison du spectre obtenu sur le convertisseur réel disposant de plusieurs étages de filtres de mode différentiel et de mode commun imbriqués, avec la modélisation par quadripôles du même convertisseur suivant le principe présenté ci-dessus.

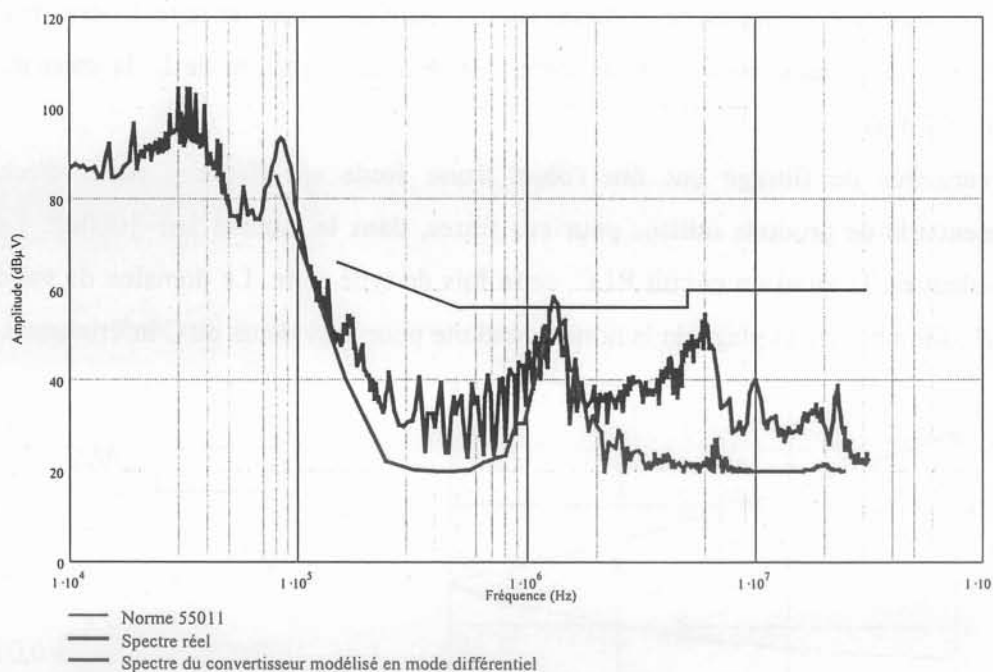


fig. 84 Illustration du spectre relevé sur un convertisseur PFC (conditions du tab. 13) et du spectre obtenu à l'aide de la modélisation par quadripôles et découplage des chemins de propagation de ce même convertisseur. Les composants ont été identifiés suivant les modèles de capacités et d'inductance présentés plus haut. Les étages de filtrage du mode commun qui peuvent jouer un rôle en mode différentiel ont été inclus dans la représentation quadripolaire.

5.5.2.3. Optimisation du volume du filtre de mode différentiel

Pour différentes fréquences de découpage, on détermine par la simulation les composants constitutifs de l'étage d'entrée du convertisseur, afin de passer la norme conduite avec un écart supérieur à 5dB sur l'intégralité du spectre. Le filtre typique est représenté ci-dessous, avec ses composants laissés libres (en rouge) :

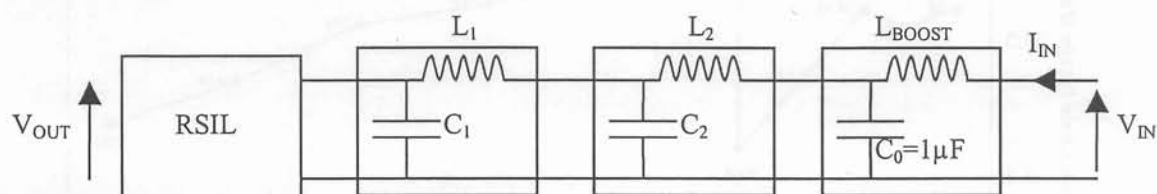


fig. 85 Structure du filtre de mode différentiel du convertisseur à optimiser.

Chaque composant est choisi parmi les valeurs du tab. 16. Le volume du filtrage (incluant l'inductance principale L_{BOOST} et la capacité C_0) dépend des valeurs des composants. On extrapole les différents volumes à partir des composants réels. Le paramètre de fréquence de découpage n'a toutefois pas été pris en compte pour déterminer le volume des composants, celle-ci aggravant surtout les pertes des composants magnétiques.

Composant	Valeurs possibles	Volume (cm^3)
L_1, L_2	1, 4, 16, 64, 256 et 1024 μH	$V_L(L)=0,5.L^{0,4}$ (L en μH)
C_1, C_2	1, 4, 16, 64, 256 et 1024 nF	$V_C(C)=2.\log(C)+1$ (C en nF)
L_{BOOST}	100, 200, 300, 400 et 500 μH	$V_B(L_B)=L/25$ (L en μH)

tab. 16 Valeurs des composants parcourues par la simulation, et leurs volumes respectifs.

L'optimisation du volume de l'étage d'entrée pour différentes fréquences de découpage est donnée fig. 86. Malgré 5 valeurs possibles, le volume optimal du filtre est obtenu avec une inductance L_{BOOST} de 100 μH sur toute la plage de fréquence étudiée (20kHz-520kHz). La contrainte étant forte sur son volume et la conduction discontinue à basse fréquence de découpage ayant été négligée, l'optimum choisi systématiquement cette valeur.

On observe une diminution régulière de la taille du filtre de 75kHz à 149kHz puis la norme commençant à 150kHz contraint fortement le filtre : son volume marque un saut au passage de la norme, pour décroître à nouveau. A titre indicatif la configuration optimale est donnée tab. 17, pour une fréquence de découpage juste inférieure à 150kHz.

F_{DEC}	$C1$	$L1$	$C2$	$L2$	L_{BOOST}	Vol (cm^3)
149kHz	16nF	1 μH	16nF	256 μH	100 μH	16

tab. 17 Valeurs du filtre optimisé pour le mode différentiel

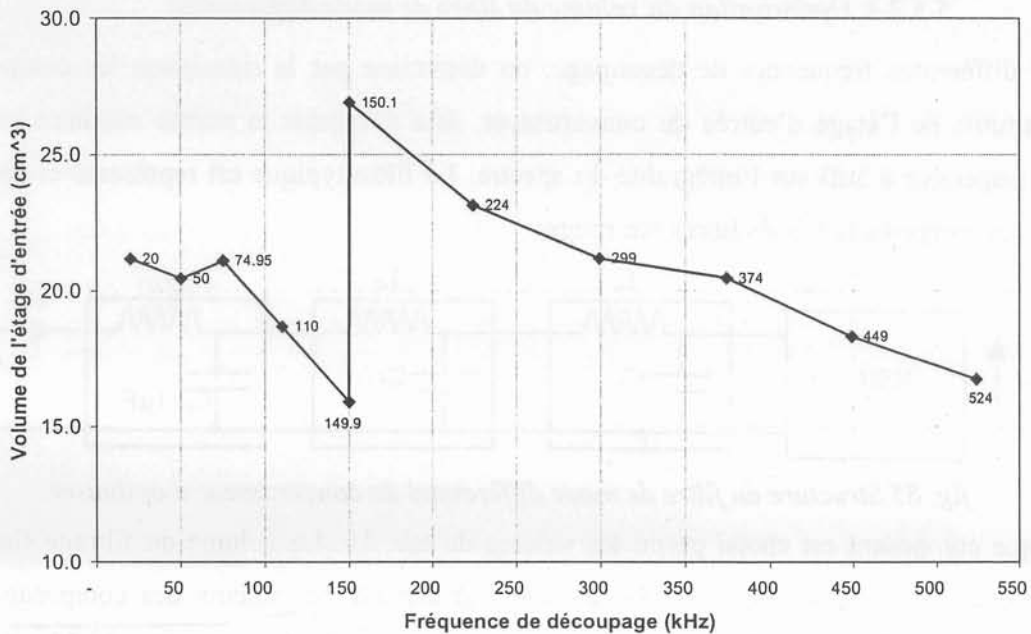


fig. 86 Volumes optimaux de l'étage d'entrée du convertisseur en fonction de la fréquence de découpage, obtenus par simulation. La fréquence est rappelée sur la courbe.

5.6. Conclusion sur l'utilisation du SiC dans le PFC Boost

Dans l'application PFC, la diode utilisée dans la cellule de commutation est à l'origine de pertes et de perturbations nuisant aux performances CEM. Cependant, suivant la configuration du convertisseur (tension d'entrée, fréquence de découpage et température de fonctionnement), il semble que la diode ne soit plus un élément critique compte tenu de l'état de l'art de la filière Silicium, en particulier avec l'apparition de diodes bipolaires en série (Tandem[®]). D'autre part, la configuration même du convertisseur (cellule de type hacheur parallèle) masque partiellement l'intérêt de l'absence de recouvrement dans les performances en CEM.

La diode Schottky SiC permet cependant d'améliorer le rendement du convertisseur (cf. tab. 15) dans certaines configurations. En particulier, elle offre les meilleures performances en terme de pertes dans la configuration où le volume du filtre d'entrée est minimal (fig. 86). Cet avantage se double d'une surface active de matériau qui, là encore, se révèle être beaucoup plus faible que les produits équivalents en technologie bipolaire Silicium. Le coût final de la technologie Schottky SiC, déterminé par le prix des matières premières et des étapes technologiques, conditionnera donc fortement la viabilité de cette filière.

Conclusion

La caractérisation fonctionnelle de la filière "diode Schottky SiC" qui a fait l'objet de ce travail a montré que cette technologie présentait des performances électriques remarquables, pour la plupart supérieures aux caractéristiques des composants bipolaires en Silicium, malgré une maturité technologique bien plus faible que pour la filière Silicium.

La nature même de la diode Schottky, à porteurs majoritaires, explique la qualité intrinsèque des composants réalisés. Elle permet une absence de recouvrement à la commutation, qui est un avantage déterminant dans les applications de puissance à commutation dure. Seule la capacité de jonction de la diode qui intervient dans la commutation est susceptible de provoquer des pertes sur l'interrupteur associé.

On a montré d'une part que les pertes en commutation de la diode sont nulles, puisque ce caractère capacitif correspond à un échange d'énergie à chaque commutation et non à une dissipation. D'autre part, on a pu constater que la cellule de commutation complète est avantagée en terme de pertes par une vitesse de commutation plus rapide, en particulier dans le cas d'une association d'une diode Schottky SiC et d'un transistor MOSFET (lui aussi à porteurs majoritaires). Ces deux points ont permis de démontrer l'existence d'un optimum de surface de diode Schottky SiC à associer au MOSFET suivant l'application, afin de minimiser les pertes totales des semiconducteurs.

Cet optimum de surface de diode est singulièrement bas, comparé à l'état de l'art des diodes bipolaires en Silicium, voire aux premières applications des diodes Schottky SiC. Or seule une rationalisation rigoureuse de la surface active de matériau afin de contenir le coût de la puce actuellement très supérieur au prix de revient du Silicium équivalent, peut conforter la viabilité économique de ces composants. Cette particularité, capitale d'un point de vue fonctionnel, pose le problème de la densité de courant utilisable avec ces diodes, et les questions thermiques et électrothermiques sous-jacentes.

Une analyse fine de la structure de la diode Schottky SiC et de son environnement thermique immédiat a montré la possibilité d'un emballage thermique direct pouvant conduire à la destruction du composant. En contrepartie, la nature majoritaire de ce composant autorise une mise en parallèle simple sans dispositif d'équilibrage externe ni d'appariement thermique ou électrique des composants. Ce phénomène trouve son origine non seulement dans la chute de la mobilité avec l'élévation de la température de jonction, mais aussi à cause de la dégradation de la conductivité thermique du SiC avec la température. Dès lors, si la température de jonction se présente comme un facteur aggravant dans le déclenchement de l'emballage

thermique, c'est plus encore la résistance thermique de la diode complète qui conditionne le phénomène. En conclusion le champ d'application du SiC en haute température doit être accompagné d'une prise en compte rigoureuse des contraintes thermiques.

Enfin d'un point de vue de l'application du SiC dans un convertisseur PFC présentée en dernière partie, la diode Schottky a montré un fonctionnement supérieur à l'état de l'art des diodes bipolaires en Silicium tout en autorisant une réduction de volume de la structure. Cependant, l'application immédiatement dérivée de celle utilisant les diodes Silicium n'a pas permis de creuser significativement l'écart entre les deux technologies, en particulier à cause d'une part d'un régime de fonctionnement défavorable lié à la plage de tension d'entrée, et d'autre part de contraintes thermiques faibles dues à un surdimensionnement sensible du convertisseur de référence.

La description mathématique du filtrage du mode différentiel d'entrée et la recherche de son dimensionnement optimal, associée à la modélisation électrique de la cellule de commutation, permet d'envisager une optimisation globale du convertisseur, prenant en compte les composants passifs, la thermique et les contraintes normatives.

Les différentes étapes de ce travail ont comme dénominateur commun d'avoir fait appel, à des degrés divers mais toujours essentiels, à la simulation. On a présenté successivement trois simulations composées "sur mesure" autour de la cellule de commutation, du comportement électrothermique de la diode et du filtrage CEM du convertisseur. Devant les difficultés voire les impossibilités de mesures (dans le cas de la thermique par exemple), la réalisation de simulateurs simples dont on maîtrise totalement le codage et pouvant être intégrés rapidement dans des environnements de simulation et d'optimisation plus complexes offrent un outil incomparable de dimensionnement et de réflexion, rendu accessible par les puissances informatiques croissantes. C'est sans doute un des traits majeurs appelé à se développer dans les disciplines technologiques multiphysiques telles que l'électronique de puissance.

Enfin, il serait intéressant à court terme d'évaluer les performances des diodes Schottky SiC dans d'autres applications comme les onduleurs MLI, les résultats obtenus sur la structure hacheur laissant présager une amélioration sensible des pertes dans la cellule de commutation. Les redresseurs haute tension HF constituent aussi une gamme d'application accessible à ces composants. A plus long terme, une réflexion sur d'autres composants en SiC, en particulier des composants commandés, constitue une piste de recherche privilégiée concernant ce matériau.



STB9NB50

N-CHANNEL 500V - 0.75 Ω - 8.6A D²PAK

STripFET™ POWER MOSFET

TYPE	V _{DS}	R _{DS(on)}	I _D
STB9NB50	500V	<0.25 Ω	8.6A

- TYPICAL R_{DS(on)} = 0.75 Ω
- EXTREMELY HIGH dv/dt CAPABILITY
- 100% AVALANCHE TESTED
- REPEITITIVE AVALANCHE DATA AT 100°C
- VERY LOW INTRINSIC CAPACITANCE
- GATE CHARGE MINIMIZED
- LOW LEAKAGE CURRENT
- APPLICATION ORIENTED
- FOR THROUGH-HOLE VERSION CONTACT SALES OFFICE

DESCRIPTION

The Power Mosfet is the latest development of STMicroelectronics unique "Single Feature Silicon" silicon-based process. The resulting transistor shows extremely high packing density by low on-resistance, rugged avalanche characteristics and less critical alignment steps, therefore a remarkable manufacturing reproducibility.

APPLICATIONS

- HIGH CURRENT, HIGH SPEED SWITCHING
- SWITCH-MODE POWER SUPPLY (SMPS)
- DC-AC CONVERTER FOR WELDING EQUIPMENT AND UNINTERRUPTABLE POWER SUPPLY (UPS)

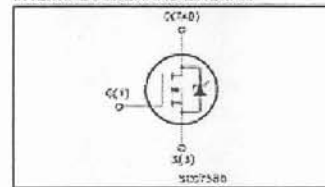
ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{DS}	Drain-source Voltage (V _{GS} = 0)	500	V
V _{DSM}	Drain-source Voltage (R _{DS} = 20 m Ω)	500	V
V _{GS}	Gate-source Voltage	± 20	V
I _D	Drain Current (continuous) at T _C = 25°C	8.6	A
I _D	Drain Current (continuous) at T _C = 100°C	5.4	A
I _{DM} (*)	Drain Current (pulsed)	31.4	A
P _{tot}	Total Dissipation at T _C = 25°C	125	W
	Dissipating Factor	1.0	W/°C
dv/dt (p)	Peak Diode Reverse voltage slope	4.5	V/ns
T _{stg}	Storage Temperature	-55 to 150	°C
T _J	Max. Operating Junction Temperature	150	°C

(*) Power and thermal limits are dependent on pulse width and duty cycle.



INTERNAL SCHEMATIC DIAGRAM



THERMAL DATA

Parameter	Thermal Resistance Junction-Case	Max	1	°C/W
R _{th(jc)}	Thermal Resistance Junction-ambient	Max	62.5	°C/W
R _{th(ja)}	Thermal Resistance Case-drink	Typ	0.5	°C/W
T _J	Maximum Lead Temperature For Soldering Purpose		300	°C

AVALANCHE CHARACTERISTICS

Symbol	Parameter	Max Value	Unit
I _{AS}	Avalanche Current, Repetitive or Not-Repative (pulse width limited by T _J max)	8.6	A
E _{AS}	Single Pulse Avalanche Energy (stating T _J = 25°C, I _b = I _{AS} , V _{DS} = 50 V)	520	mJ

ELECTRICAL CHARACTERISTICS (T_{case} = 25°C unless otherwise specified)

OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{BR(ss)}	Drain-source Breakdown Voltage	I _b = 250 μ A, V _{GS} = 0	500			V
I _{ZSO}	Zero Gate-Voltage Drain Current (V _{GS} = 0)	V _{DS} = Max Rating, T _C = 125°C		1	50	μ A
I _{ZSD}	Gate-body Leakage Current (V _{GS} = 0)	V _{DS} = ± 30 V			± 100	nA

ON(*)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{GS(th)}	Gate Threshold Voltage	V _{DS} = V _{GS} , I _b = 250 μ A	3	4	5	V
R _{DS(on)}	Static Drain-source On Resistance	V _{GS} = 10 V, I _b = 4.3 A		0.75	11.16	Ω
I _{D(on)}	On State Drain Current	V _{GS} > I _{D(on)} \times R _{DS(on)} , V _{DS} = 10 V	8.6			A

DYNAMIC

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
f _{sw} (*)	Forward Transconductance	V _{GS} = I _{D(on)} \times R _{DS(on)} , I _b = 4.3 A	4.5	5.7		S
C _{iss}	Input Capacitance	V _{DS} = 25V f = 1 MHz, V _{GS} = 0		1250	1625	pF
C _{oss}	Output Capacitance			1.75	236	pF
C _{rss}	Reverse Transfer Capacitance			20	27	pF

ELECTRICAL CHARACTERISTICS (continued)

SWITCHING ON

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(on)}$ t_r	Turn-on Delay Time Rise Time	$V_{GS} = 25V$ $R_G = 4.7 \Omega$ (See test circuit, Figure 3)		10 11	30 15	ns
Q_g	Total Gate Charge	$V_{DS} = 400V$ $I_D = 2.5A$ $V_{GS} = 10V$		30	45	nC
Q_{gs}	Gate-Source Charge			10.6		nC
Q_{gd}	Gate-Drain Charge			13.7		nC

SWITCHING OFF

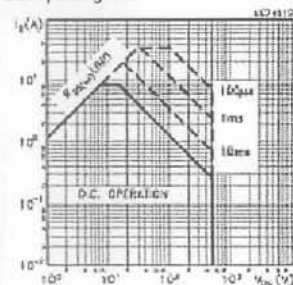
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(off)}$ t_f	On-voltage Rise Time Fall Time	$V_{GS} = 400V$ $I_D = 8.6A$ $R_G = 4.7 \Omega$ $V_{DS} = 10V$ (See test circuit, Figure 5)		11.5 11	17 16	ns
t_s	Cross-over Time			20	28	ns

SOURCE DRAIN DIODE

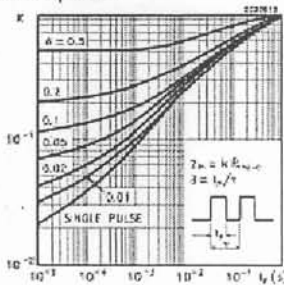
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{SD}	Steady-state Current				8.6	A
$I_{SM}(t)$	Source-drain Current (pulse)				24.4	A
$V_{GS}(F)$	Forward On Voltage	$I_{SD} = 2.5A$ $V_{DS} = 0$			1.6	V
t_r t_{rr} I_{RRM}	Reverse Recovery Time Reverse Recovery Charge Reverse Recovery Current	$I_{SD} = 8.6A$ $dI/dt = 100A/\mu s$ $V_{GS} = 100V$ $T_J = 150^\circ C$ (See test circuit, Figure 3)		420 3.5 16.5		ns μC A

(1) Pulse: Rise/Fall time = 30ns, duty cycle 1.5%
(2) Pulse width limited by safe operating area

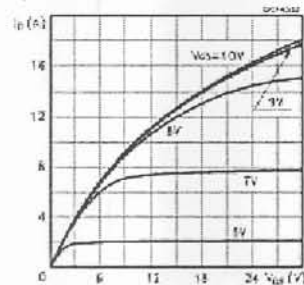
Safe Operating Area



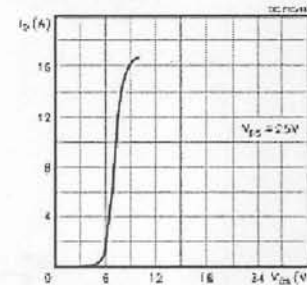
Thermal Impedance



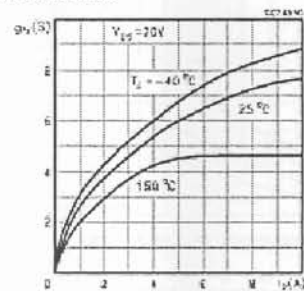
Output Characteristics



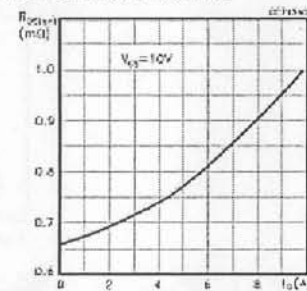
Transfer Characteristics



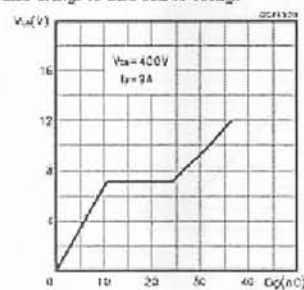
Transconductance



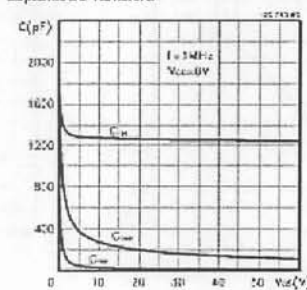
Static Drain-source On Resistance



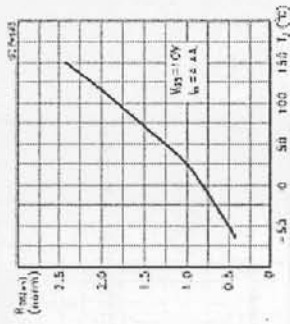
Gate Charge vs Gate-source Voltage



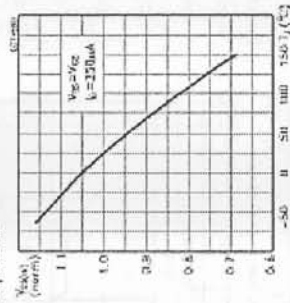
Capacitance Variations



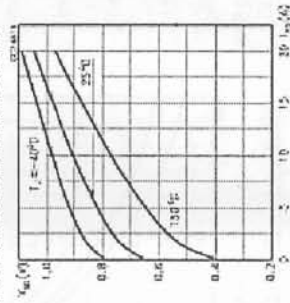
Normalized On Resistance vs Temperature



Normalized Gate Threshold Voltage vs Temperature



Source-drain Diode Forward Characteristics



Annexe II. Commutations diode-MOS : simulations et mesures

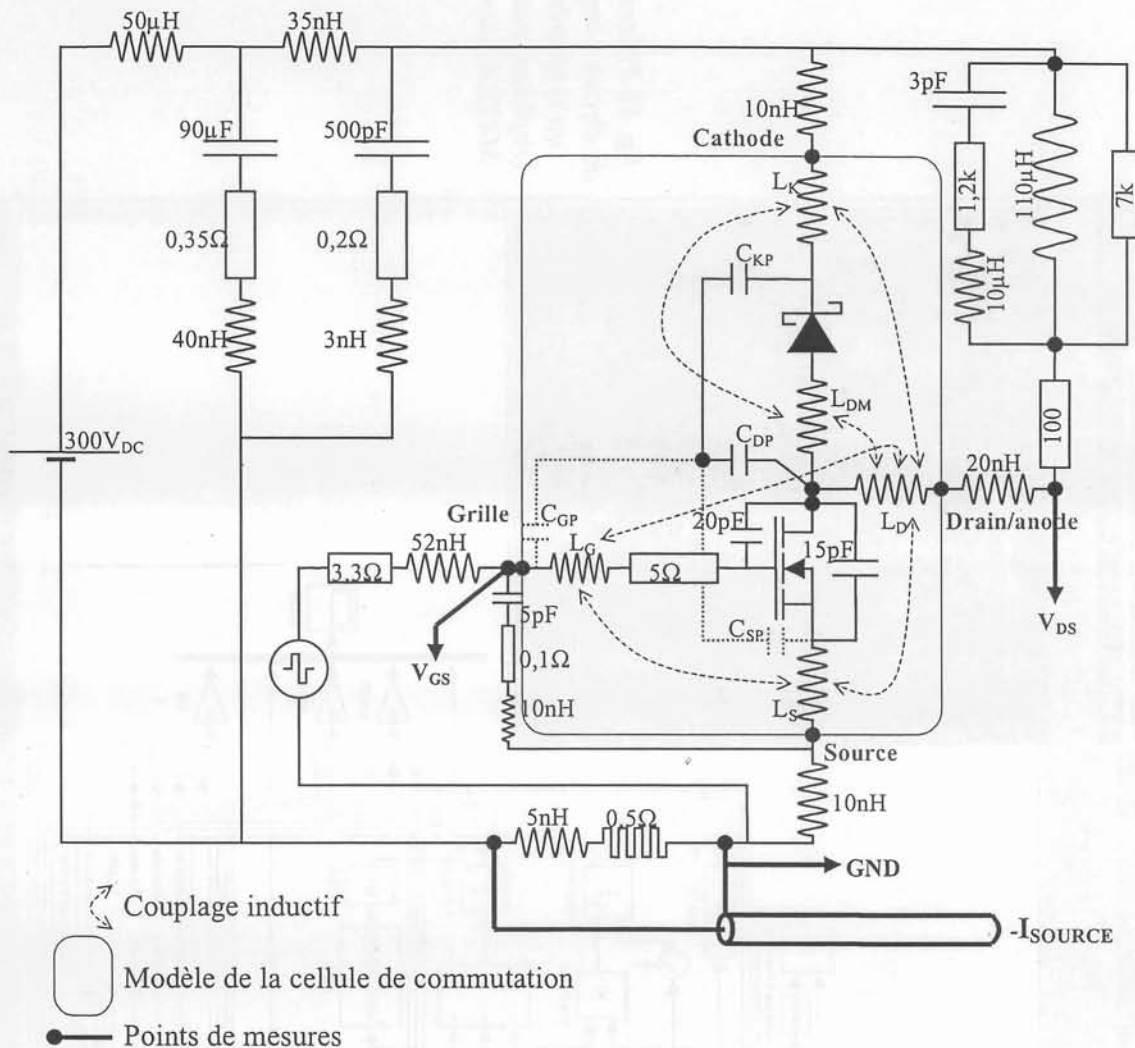


fig. 87 Circuit simulé sous MATLAB-Simulink : structure hacheur série. Les modèles utilisés pour décrire les composants MOSFET et diode sont décrits chapitre 3.4.2.

Compte tenu de la nature inductive du shunt de mesure de courant, les courants relevés par ce moyen voient leurs composantes hautes fréquences amplifiées par rapport aux composantes basses fréquence et continues. L'adéquation de la simulation avec la mesure effectuée par ce moyen permet d'accéder aux formes d'onde théoriques aux bornes des composants. On présente ci-après les formes d'onde obtenues en commutation ON et OFF par la mesure (fig. 89 et fig. 91) et par la simulation (fig. 90 et fig. 92) aux points de mesure spécifiés fig. 87.

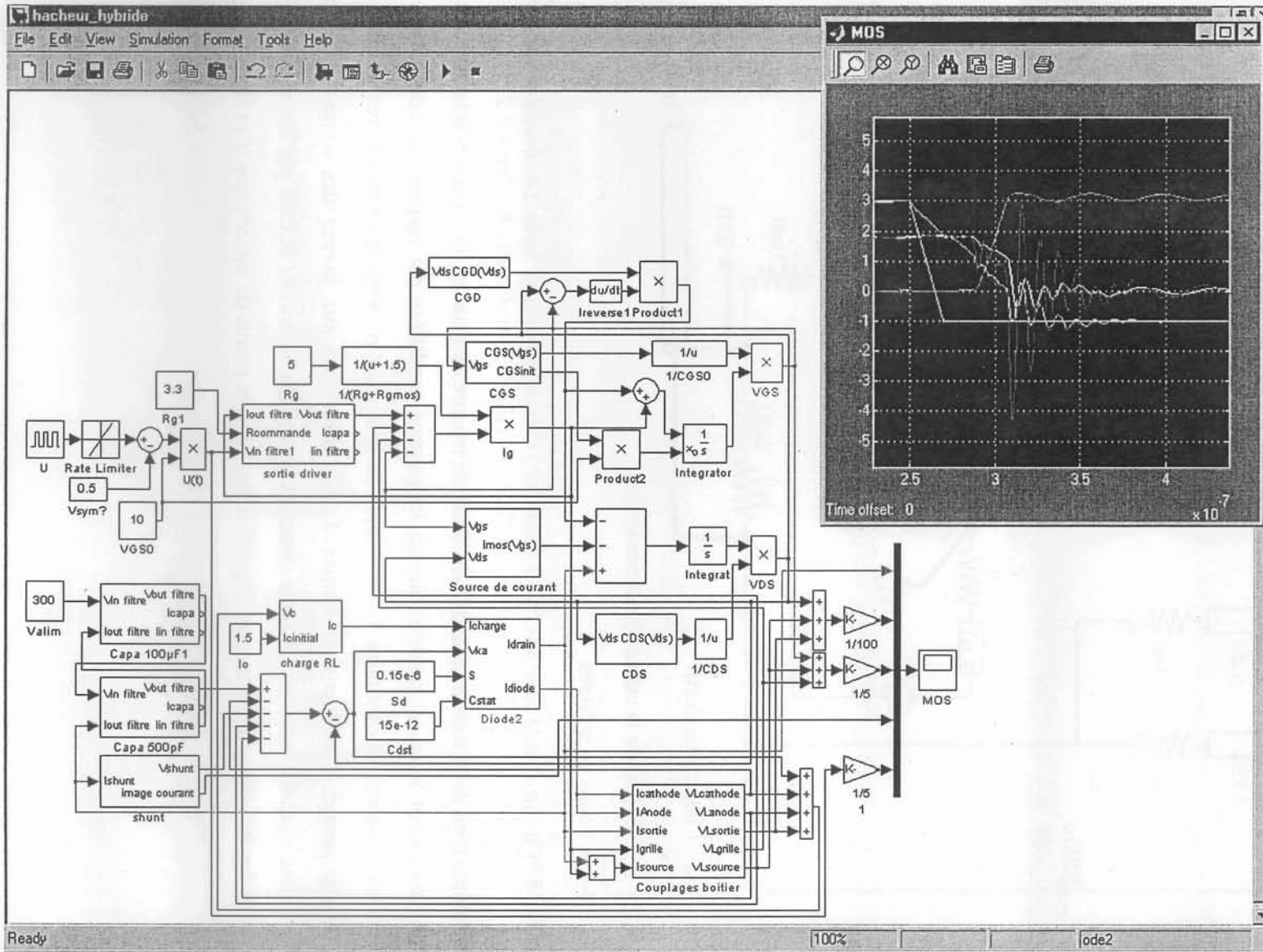


fig. 88 Présentation du circuit complet, tel qu'il se présente graphiquement dans MATLAB-Simulink

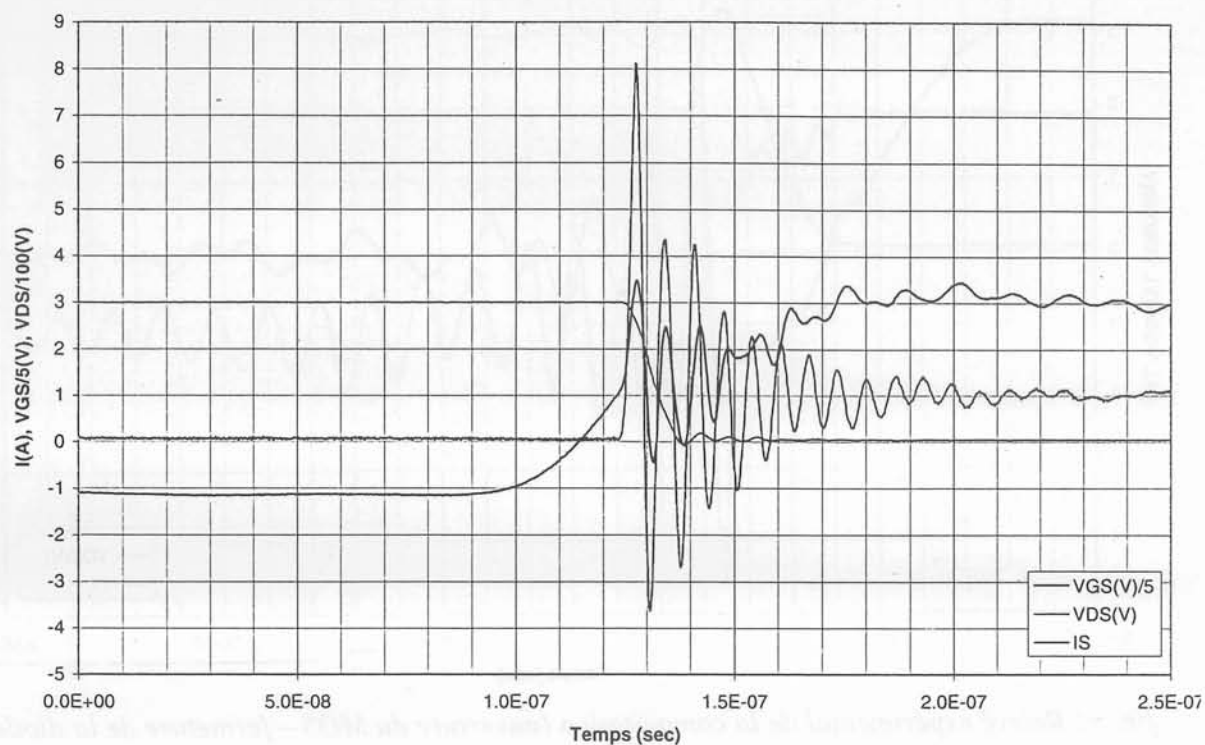


fig. 89 Relevé expérimental de la commutation (fermeture du MOS – ouverture de la diode) sous 300V, $I \approx 1A$, pour le circuit décrit précédemment. IS = courant du Shunt.

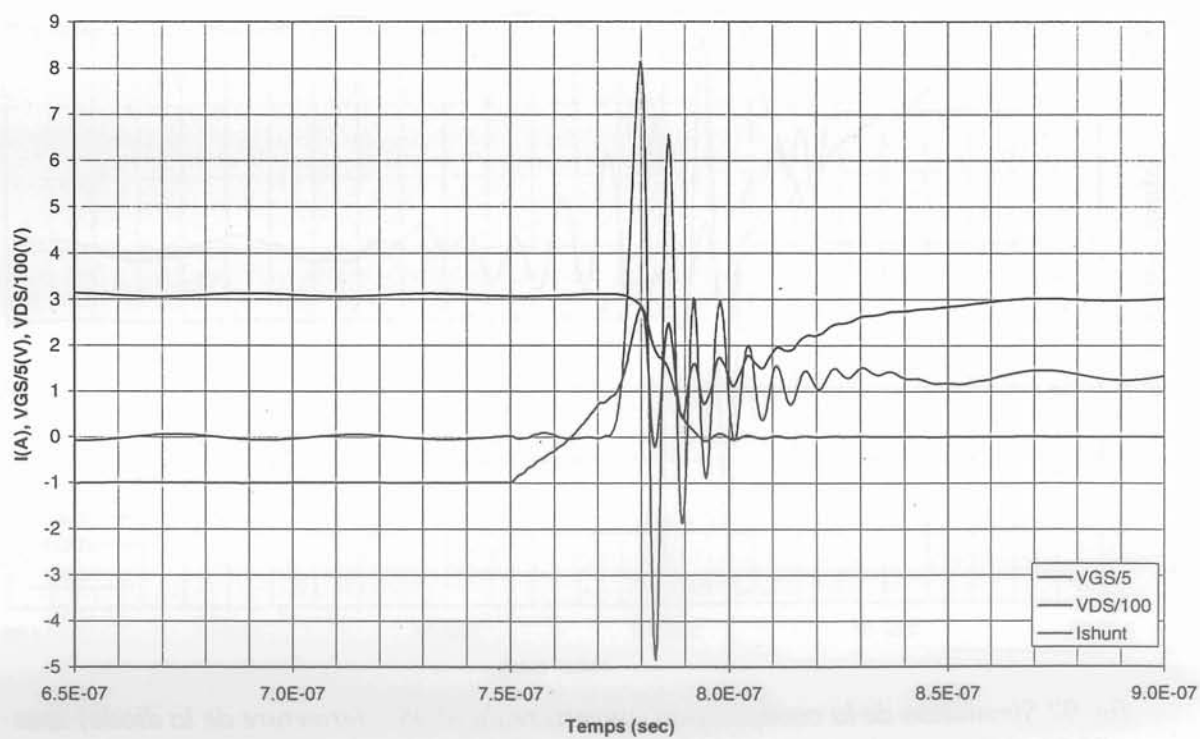


fig. 90 Simulation de la commutation (fermeture du MOS – ouverture de la diode) sous 300V, $I \approx 1A$, pour le circuit simulé décrit précédemment. Ishunt = courant du Shunt.

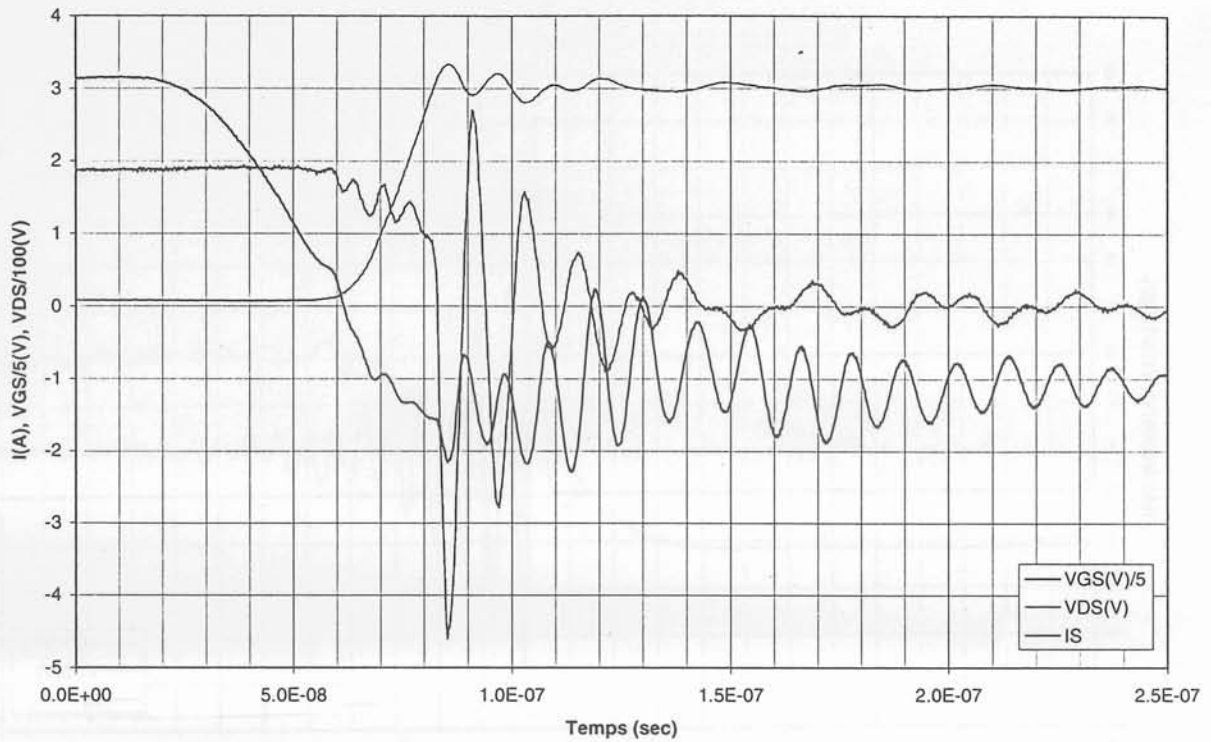


fig. 91 Relevé expérimental de la commutation (ouverture du MOS – fermeture de la diode) sous 300V, $I \approx 1A$, pour le circuit décrit précédemment. IS = courant du Shunt.

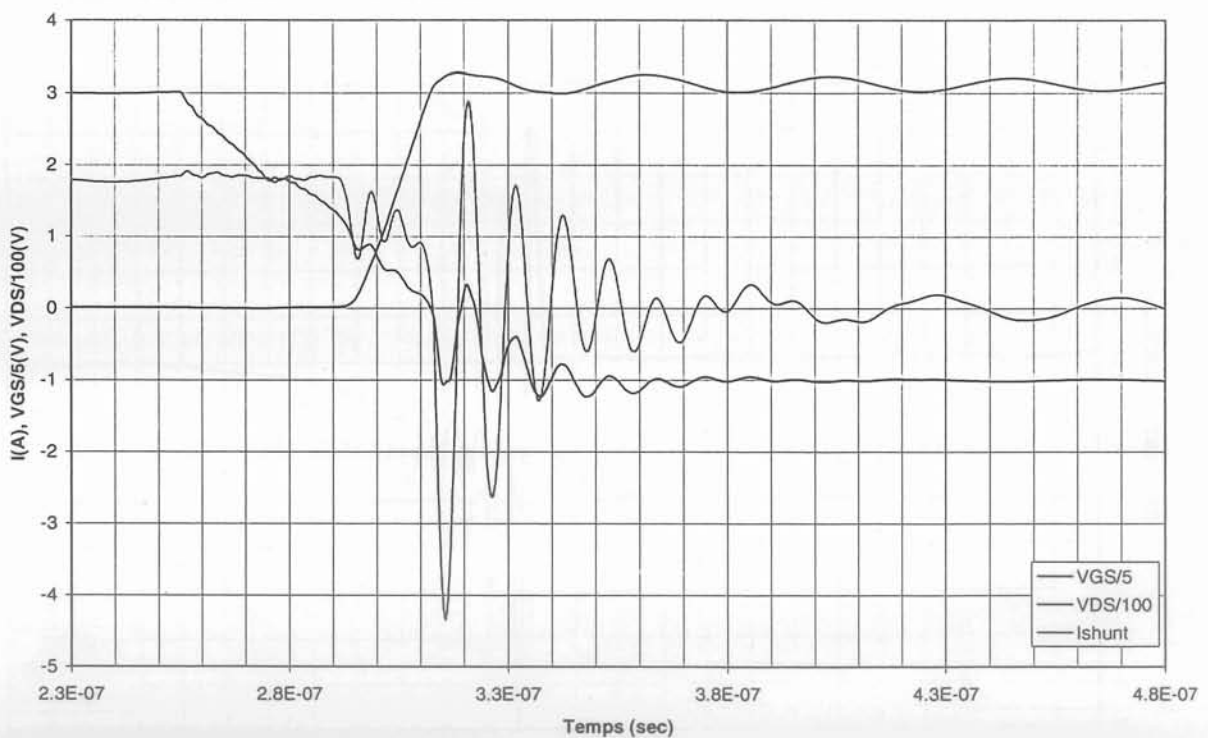


fig. 92 Simulation de la commutation (ouverture du MOS – fermeture de la diode) sous 300V, $I \approx 1A$, pour le circuit simulé décrit précédemment. Ishunt = courant du Shunt.

Annexe III. Etude thermique 1D d'une Schottky SiC simplifiée

On compare dans les tableaux suivants pour différents types d'échange en face arrière, caractérisés par la température de l'ambiante et l'impédance d'entrée thermique de la source froide (coefficient d'échange h) la chute de tension directe dans la diode en V, la température de jonction et la température de la face arrière du SiC correspondant à la brasure. La mobilité est tantôt fixe et égale à la mobilité à la température de la face arrière du SiC, tantôt variable à l'intérieur du SiC, et donnée par l'expression simplifiée :

$$\mu(T) = \mu_0 \left(\frac{T}{300} \right)^2 \quad \text{eq. 109}$$

	$\mu \text{ cst} = \mu (T_{base})$			$\mu \text{ variable}$			Ecart (%)		
	0.5	1	2	0.5	1	2	0.5	1	2
$I (A)$	0.5	1	2	0.5	1	2	0.00	0.00	-0.49
$V_F (V)$	1.44	1.56	2.05	1.44	1.56	2.06	0.00	0.00	-0.18
$T_J (K)$	348	402	553	348	402	554	0.00	0.00	-0.09
$T_{base} (K)$	347.5	401	550.5	347.5	401	551	0.00	0.00	-0.09

$$T_{amb}=300K, h=10^4 \text{ W/m}^2.K, S=1.5\text{mm}^2$$

	$\mu \text{ cst} = \mu (T_{base})$			$\mu \text{ variable}$			Ecart (%)		
	1	8	10	1	8	10	1	8	10
$I (A)$	1	8	10	1	8	10	0.00	-4.35	-11.29
$V_F (V)$	1.49	3.22	4.87	1.49	3.36	5.42	0.00	-1.30	-4.11
$T_J (K)$	310	461	584	310	467	608	0.00	-1.12	-3.94
$T_{base} (K)$	310	447	559	310	452	581	0.00	-1.12	-3.94

$$T_{amb}=300K, h=10^5 \text{ W/m}^2.K, S=1.5\text{mm}^2$$

	$\mu \text{ cst} = \mu (T_{base})$			$\mu \text{ variable}$			Ecart (%)		
	2	15	20	2	15	20	2	15	20
$I (A)$	2	15	20	2	15	20	0.00	-9.91	-22.01
$V_F (V)$	1.60	3.33	4.27	1.60	3.66	5.21	0.00	-1.40	-4.58
$T_J (K)$	304	356	393	304	361	411	0.00	-0.91	-2.59
$T_{base} (K)$	302	328	347	302	331	356	0.00	-0.91	-2.59

$$T_{amb}=300K, h=10^6 \text{ W/m}^2.K, S=1.5\text{mm}^2$$

	$\mu \text{ cst} = \mu (T_{base})$			$\mu \text{ variable}$			Ecart (%)		
	1	10	15	1	10	15	1	10	15
$I (A)$	1	10	15	1	10	15	0.00	-4.66	-12.92
$V_F (V)$	1.56	3.43	4.72	1.56	3.59	5.33	0.00	-0.46	-1.89
$T_J (K)$	402	438	476	402	440	485	0.00	-0.24	-0.91
$T_{base} (K)$	401	419	439	401	420	443	0.00	-0.24	-0.91

$$T_{amb}=400K, h=10^6 \text{ W/m}^2.K, S=1.5\text{mm}^2$$

Annexe IV. Résolution d'un système thermique non-linéaire.

Une représentation à une seule cellule permet de donner un aperçu de la condition d'existence d'un point de fonctionnement statique stable (fig. 93). Soit, pour un matériau semiconducteur traversé par un courant I_0 , à la température initiale T_0 et relié par une résistance thermique fixe R_{TH0} au milieu extérieur à T_0 . La puissance dissipée par le bloc de semiconducteur est donnée par :

$$P(T) = P_0 \cdot \left(\frac{T}{300} \right)^\alpha \text{ en W.m}^{-2} \text{ et } \alpha \approx 2,5 \text{ par exemple} \quad \text{eq. 110}$$

On a pour déterminer la température finale du bloc la relation de récurrence suivante :

$$T_{n+1} = R_{TH0} \cdot P(T_n) + T_0 \quad \text{eq. 111}$$

Cette relation peut être résolue directement par une méthode numérique (type quasi-Newton par exemple), le point de fonctionnement en température est alors donné directement en fonction de la température extérieure, de la résistance thermique et de la puissance surfacique injectée dans la diode (fig. 94). Une autre solution, ne faisant pas intervenir de méthode numérique, consiste à résoudre par itération successive la suite décrite par l'eq. 111. Une suite convergente est représentée fig. 95.

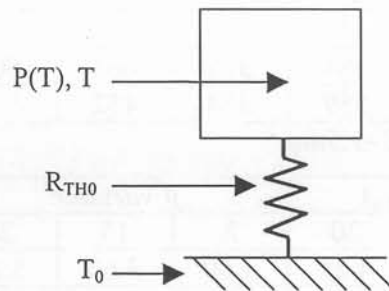


fig. 93 Représentation du système étudié.

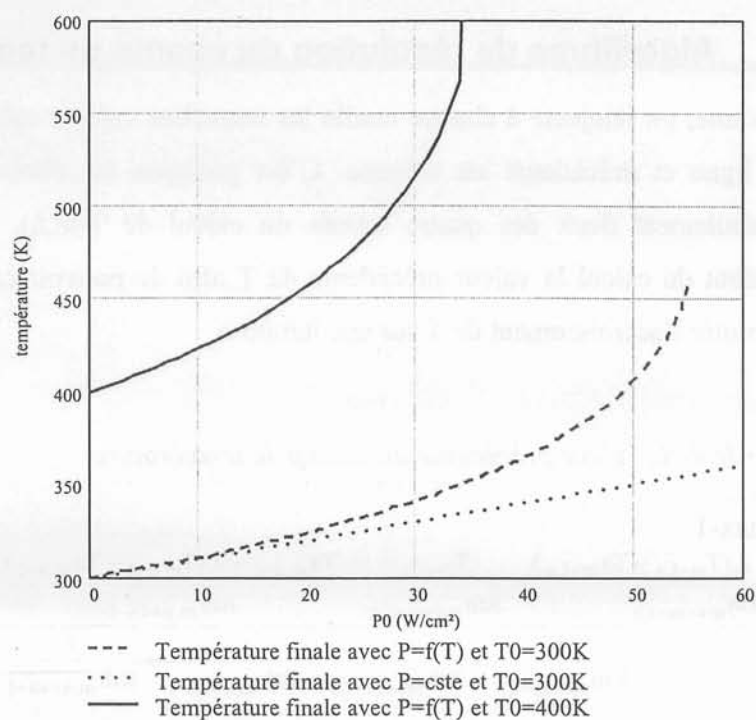


fig. 94 Température de fonctionnement du bloc de semiconducteur en fonction de la puissance injectée et de la température extérieure, pour une résistance thermique $R_{TH0}=1^{\circ}C.cm^2.W^{-1}$

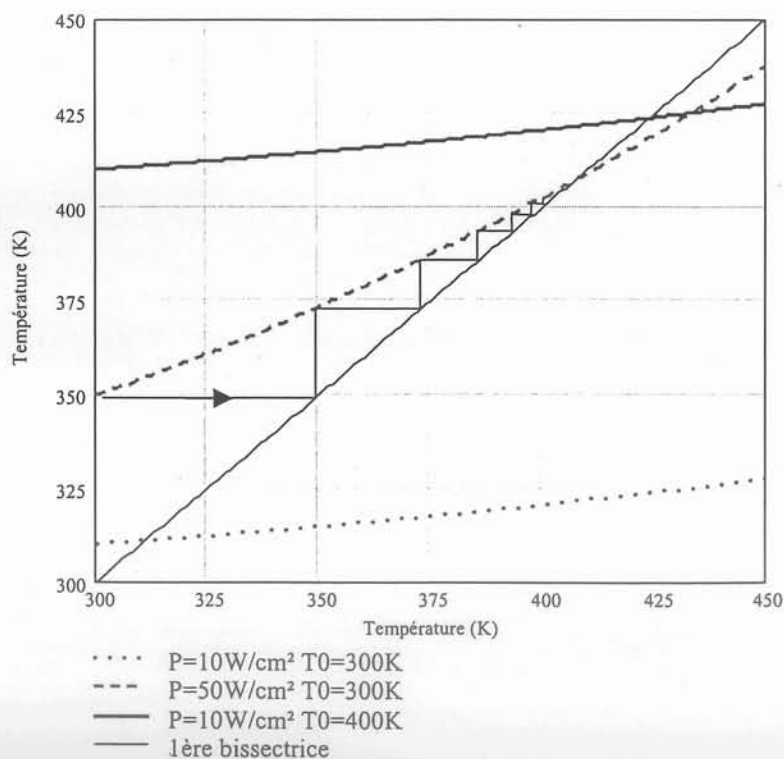


fig. 95 Température finale en fonction de la puissance injectée et de la température extérieure. La résolution graphique permet de déterminer le point de fonctionnement stable, s'il existe.

Annexe V. Algorithme de résolution du champ de température

Dans cet algorithme, on réinjecte à chaque maille les nouvelles valeurs calculées à la maille précédente en ligne et précédente en colonne. C'est pourquoi on retrouve la correction appliquée sur seulement deux des quatre termes du calcul de $T(m,n)$. D'autre part, on mémorise au début du calcul la valeur précédente de T afin de pouvoir calculer la dérivée numérique, ou plutôt l'accroissement de T sur une itération.

for i=1:it

Ta=T; Sauvegarde de la valeur précédente du champ de température

for n=2:nmax-1,

for m=2:mmax-1

$$T_{m,n} = \frac{\frac{T_{a_{m-1,n}} + \lambda(T_{m-1,n} - T_{a_{m-1,n}})}{R_{th_{m \leftrightarrow m-1,n}}} + \frac{T_{m+1,n}}{R_{th_{m \leftrightarrow m+1,n}}} + \frac{T_{a_{m,n-1}} + \lambda(T_{m,n-1} - T_{a_{m,n-1}})}{R_{th_{m,n \leftrightarrow n-1}}} + \frac{T_{m,n+1}}{R_{th_{m,n \leftrightarrow n+1}}} + P_{m,n}}{\frac{1}{R_{th_{m \leftrightarrow m-1,n}}} + \frac{1}{R_{th_{m \leftrightarrow m+1,n}}} + \frac{1}{R_{th_{m,n \leftrightarrow n-1}}} + \frac{1}{R_{th_{m,n \leftrightarrow n+1}}}}$$

$P_{m,n} = f(T_{m,n})$;

end

end

T=Ta+λ.(T-Ta); Création de la nouvelle condition initiale de T , proportionnelle dérivée

end

Annexe VI. Forme théorique du courant absorbé par un PFC avant filtrage d'entrée

On présente ici le courant absorbé par un PFC sans dispositif de filtrage, suivant la loi de commande (MLI asservie ou commande par hystérésis somme), en utilisant le modèle moyen du convertisseur. Les paramètres de la simulation sont :

	PFC MLI	PFC Hystérésis
V_{IN}	88V _{ACeff} 50Hz	
V_{OUT}	400V _{DC}	
P_{OUT}	400W	
R_{CHARGE}	400Ω	
C_{OUT}	330μF	
L_{BOOST}	500μH	
F_{DEC}	73kHz	-
ΔI_{IN}	-	±1A

tab. 18 conditions de simulation du PFC suivant la loi de commande

L'amplitude maximale de l'ondulation du courant dans l'inductance est voisine de 2A dans les deux cas.

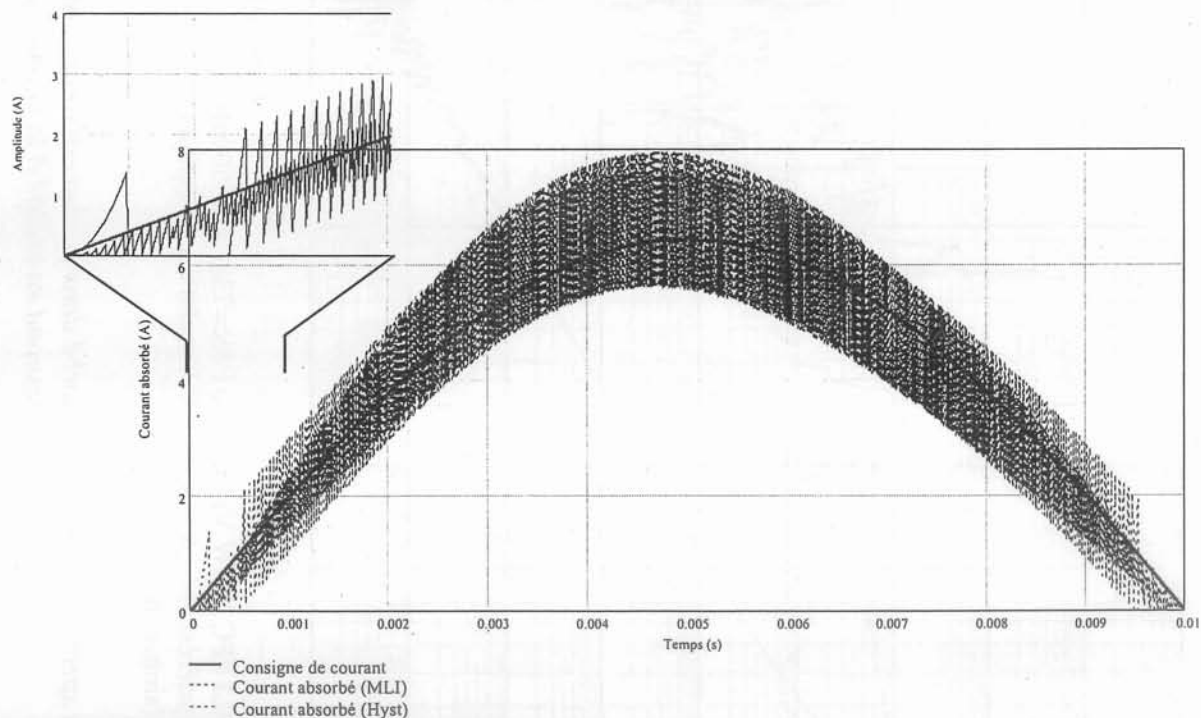


fig. 96 Allure du courant absorbé dans le convertisseur en fonction de la loi de commande. On remarque les problèmes intrinsèques de suivi de la consigne au départ de l'arche de sinusoïde et de la présence d'harmonique paire due à l'ondulation à 100Hz de la sortie.

Le découpage à fréquence fixe (MLI) fait ressortir du spectre les multiples de la fréquence de découpage, tandis que la commande par hystérésis étale le spectre. Le niveau moyen reste cependant assez proche.

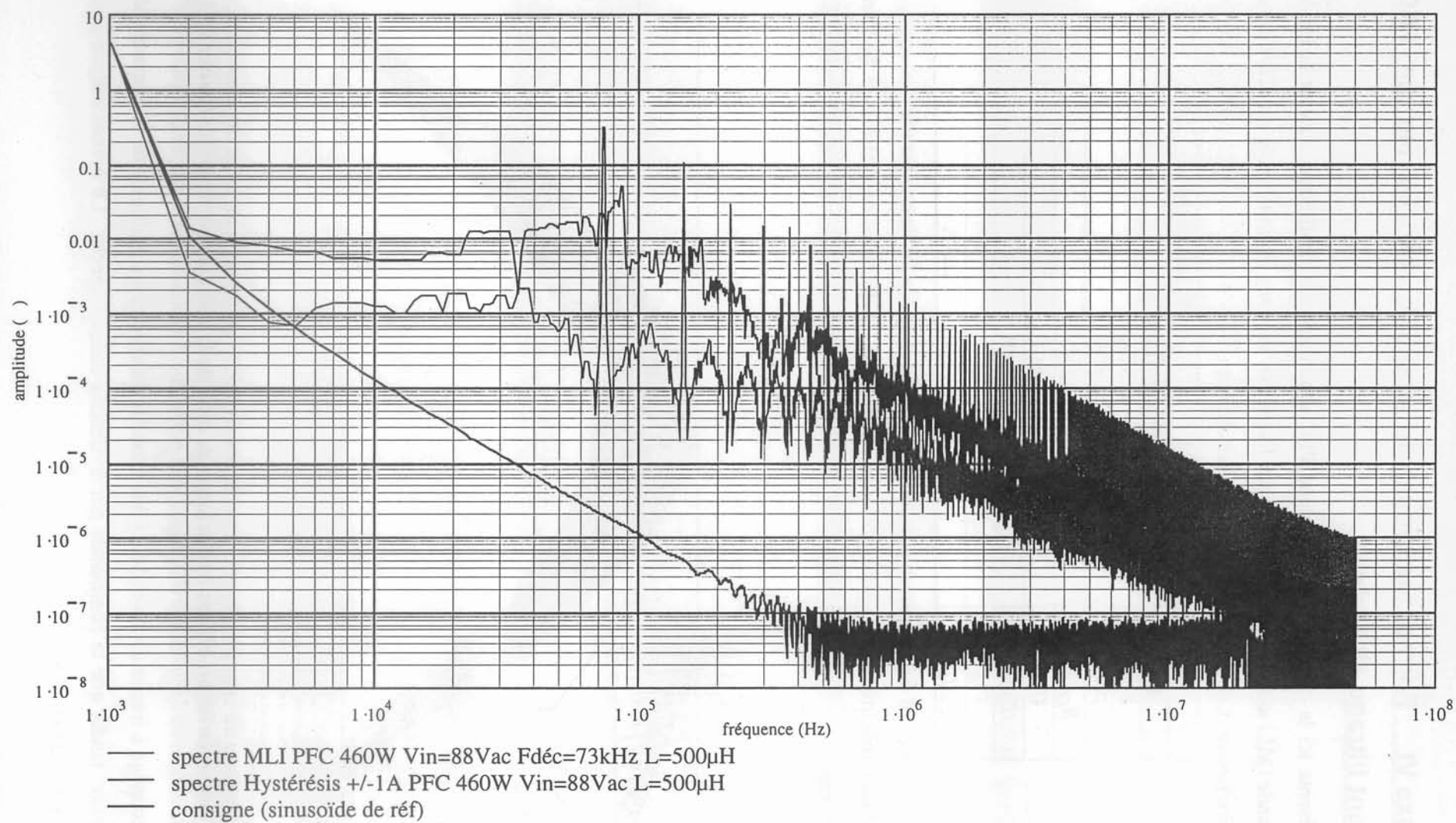


fig. 97 Représentation des spectres du courant absorbé dans le convertisseur suivant la loi de commande, obtenus en simulation. La valeur à 1kHz correspond en réalité à la valeur moyenne du courant.

Bibliographie

- [BHA-1] *Comparison of 6H-SiC, 3C-SiC, and Si for power devices*, BHATNAGAR, M.; BALIGA, B.J., *Electron Devices*, IEEE Transactions on , Volume: 40 Issue: 3 , March 1993, Page(s): 645-655.
- [ROY-1] *Self-heating effects in silicon carbide MESFETs*, ROYET, A.S.; OUISSE, T.; CABON, B.; NOBLANC, O.; ARNODO, C.; BRYLINSKI, C., *Electron Devices*, IEEE Transactions on , Volume: 47 Issue: 11 , November 2000, Page(s): 2221 – 2227.
- [LEL-1] *Darstellung von Einkristallen von Silicium carbid und Beherrschung von Art und Menge der eingebautem Verunreinigungen*, J. A. LELY, *Ber. Deut. Keram. Ges.*, vol. 32, pp. 229-236, August 1955.
- [TAI-1] *Investigation of growth processes of ingots of silicon carbide single crystals*, Yu. M. TAIROV and V. F. TSVETKOV, *Journal of Crystal Growth*, 43:209-212, 1978.
- [TAI-2] *General principles of growing large-size single crystals of various silicon carbide polytypes*, Yu. M. TAIROV and V. F. TSVETKOV, *Journal of Crystal Growth*, 52:146-150, 1981.
- [SIN-1] *Semiconductor Devices: Basic Principles*, Jasprit SINGH, John Wiley & Sons, Inc Edition (ISBN: 0-471-36245-X), et site Internet de l'auteur : <http://www.eecs.umich.edu/~singh/semi.html>.
- [MAT-1] *Physique des semi-conducteurs et des composants électroniques*, Henri MATHIEU, 5e éd., Masson, 2001.
- [BOI-1] *De l'atome au circuit intégré*, Bernard BOITTIAUX, Atelier de Recherches Pédagogiques de l'EUDIL, <http://www.eudil.fr>.
- [LEE-1] *Schottky diode formation and characterization of titanium tungsten to n- and p-type 4H silicon carbide*, S.-K. LEE, C.-M. ZETTERLING, M. ÖSTLING, *Journal of Applied Physics*, June 1, 2000, Volume 87, Issue 11 pp. 8039-8044.
- [ITO-2] *Excellent reverse blocking characteristics of high-voltage 4H-SiC Schottky rectifiers with boron-implanted edge termination*. ITOH, A.; KIMOTO, T.; MATSUNAMI, H., *IEEE Electron Device Letters* , March 1996, Volume: 17, Issue: 3, pp. 139-141.
- [DEF-1] *Electrical characterization of inhomogeneous Ti/4H-SiC Schottky contacts*, DEFIVES D., NOBLANC O., DUA C., BRYLINSKI C., BARTHULA M., MEYER F., *Material Science and Engineering*, 1999, B61-62, pp. 395-401.
- [CRE-1] *Données Cree, Inc*, <http://www.cree.com>. SiC materials product specification.
- [KON-1] *Temperature dependence of avalanche breakdown for epitaxial diodes in 4H silicon carbide*, A. O. KONSTANTINOV, N. NORDELL, Q. WAHAB, U.

LINDEFELT, Applied Physics Letters, September 1998, volume 73, number 13, pp. 1850-1852.

- [ZHE-1] *Effects of barrier height fluctuations and electron tunneling on the reverse characteristics of 6H-SiC Schottky contacts*, L. ZHENG, R. P. JOSHI, C. FAZI, Journal of Applied Physics, 1999, Volume 85, Issue 7, pp. 3701-3707.
- [ITO-3] *Efficient power Schottky rectifiers of 4H-SiC*, ITOH, A.; KIMOTO, T.; MATSUNAMI, H. Power Semiconductor Devices and ICs, 1995. ISPSD'95., Proceedings of the 7th International Symposium on , 1995 Page(s): 101 -106.
- [DEF-2] *Barrier inhomogeneities and electrical characteristics of Ti/4H-SiC Schottky rectifiers*, DEFIVES, D.; NOBLANC, O.; DUA, C.; BRYLINSKI, C.; BARTHULA, M.; AUBRY-FORTUNA, V.; MEYER, F., Electron Devices, IEEE Transactions on , Volume: 46 Issue: 3 , March 1999, Page(s): 449 -455.
- [ITO-1] *Analysis of Schottky barrier heights of Metal/SiC contacts and its possible application to high voltage rectifying devices*, A. ITOH, H. MATSUNAMI, Phys. Stat. Sol., 1997, vol 162, pp. 389-408.
- [MUR-1] *Etude des états localisés aux interfaces métal-Silicium : Au/Si ; Ag/Si ; Ni/Si*, P. MURET, Thèse de Doctorat de l'USM-INPG soutenue le 17 septembre 1985.
- [SCH-1] *Semiconductor Material and Device Characterization*, D. K. SCHRODER, John Wiley & Sons, Inc Edition, 1990, (ISBN 0-471-51104-8).
- [BEN-1] *Interpretation of Forward Bias Behavior of Schottky Barrier*, R. J. BENNETT, IEEE Trans. On Electron Device, April 1987, ED-34, pp. 935-937.
- [BAL-1] *High voltage silicon carbide devices*, BALIGA, B. J., Mat. Res. Soc. Symp. Proc. 512: pp.77-88, 1998.
- [BAL-2] *Power Semiconductor Devices*, BALIGA, B. J., PWS Publishing Co., Boston, 1996. 624 pages (ISBN 0-534-94098-6).
- [ALL-1] *Recent progress in SiC microwave MESFET*, ALLEN, SHEPPARD, PRIBBLE, SADLER, ALCORN, RING, PALMOUR, Mat. Sci. Res. Soc. Sym. Proc., Vol 572. (Données Cree).
- [MUE-1] *Saturated Electron Drift Velocity in 6H Silicon Carbide*, W.V. MUENCH AND E. PETTENPAUL, Journal of Applied Physics, Vol. 48, No. 4823, 1977.
- [KHA-1] *Measurements of Electron Drift Velocity in 4H- and 6H-SiC*, I.A. KHAN AND J.A. COOPER, JR., International Conference on Silicon Carbide and III-V Nitride, Stockholm, Sweden, August 31-September 5, 1997.
- [MAS-1] *Modelling of carrier mobility against carrier concentration in Arsenic-, Phosphorus- and Boron doped Silicon*, G. MASETTI, M. SEVERI, S. SOLMI, IEEE Trans. on Electron Devices, vol. ED-30, 1983, pp.764-769.

-
- [CAU-1] *Carrier Mobilities in Silicon Empirically Related to Doping and Field*, D.M. CAUGHEY and R.E. THOMAS, Proc. IEEE 55, Dec. 1967, pp.2192-2193.
- [NAL-1] *Comparison of static, switching and thermal behavior between a 1500 V silicon and silicon carbide bipolar diodes*, NALLET, F.; PLANSON, D.; ISOIRD, K.; LOCATELLI, M.L.; CHANTE, J.P., Semiconductor Conference, 1999. CAS '99 Proceedings. 1999 International, Volume: 1, Page(s): 195 -198 vol.1.
- [ROS-1] *Electron mobility models for 4H, 6H, and 3C SiC*, ROSCHKE, M.; SCHWIERZ, F., Electron Devices, IEEE Transactions on , Volume: 48 Issue: 7 , July 2001, Page(s): 1442 -1447.
- [NGO-1] *Tenue en tension de diode de puissance en technologie planar*, Le Thuy NGO, thèse de doctorat INPG, soutenue le 17 novembre 1997.
- [BIL-1] *Réalisation de diodes Schottky haute tension sur SiC*, T. BILLON, H. LAHRECHE, C. JAUSSAUD, T. OUISSE, EPF96, Grenoble, sept. 1996, pp. 133-138.
- [ARN-1] *Dispositifs de l'électronique de puissance*, JACQUES ARNOULD, PIERRE MERLE, chez HERMES, 1992, (ISBN :2-86601-306-9).
- [TAR-1] *Design rules for field plate edge termination in SiC schottky diodes*, TARPLEE, M.C.; MADANGARLI, V.P.; QUINCHUN ZHANG; SUDARSHAN, T.S. Electron Devices, IEEE Transactions on, Volume: 48, Issue: 12 , Dec 2001, Page(s): 2659 -2664.
- [TSU-1] *Fabrication of 3,4kV High Voltage N-type Schottky Barrier Diodes Using Thick Epitaxial Layer*, T. TSUJI, H. FUJISAWA, S. OGINO, H. TSUCHIDA, I. KAMATA, T. JIKIMOTO, K. IZUMI, Mat. Sci. Res. Soc. Sym. Proc., Vol 640., Dec. 2000.
- [MOR-1] *Static and dynamic characterization of large-area high-current-density SiC Schottky diodes*, MORISETTE, D.T., COOPER, J.A., MELLOCH, M.R., SHENOY, P.M.; ZAFRANI, M., GLADISH, J., JR.; DOLNY, G.M, Electron Devices, IEEE Transactions on , Volume: 48 Issue: 2 , Feb 2001, Page(s): 349 - 352.
- [OTT-1] *Réalisation de jonctions pn dans le SiC-6H par implantation ionique d'aluminium*, L. OTTAVIANI, Thèse : INSA LYON, soutenue le 05 mai 1999, 236 p. Site : <http://csidoc.insa-lyon.fr/these/1999/ottaviani>.
- [KNI-1] *Low temperature annealing of 4H-SiC Schottky diode edge terminations formed by 30keV Ar+ implantation*, A.P. KNIGHTS, M.A. LOURENÇO, K.P. HOMEWOOD, D.J. MORRISON, N.G. WRIGHT, S. ORTOLLAND, C.M. JOHNSON, A.G. O'NEILL AND P.G. COLEMAN, Journal of Applied Physics, in press -to appear April 2000.
- [COL-1] *Diode Schottky SiC 8A/600V : Réalisation, Caractérisation électrique et évaluation en fiabilité*, E. COLLARD, A. LHORTE, T. BILLON, F. TEMPLIER, EPF2000, 29 nov. - 1^{er} déc. 2000 Lille.

-
- [SZE-1] *Modern Semiconductor Device Physics*, S. M. SZE, John Wiley & Sons, Oct 1997, (ISBN: 0-471-15237-4).
- [ITO-4] *High Performance of High-Voltage 4H-SiC Schottky Barrier Diodes*, A. Itoh, T. Kimoto, H. Matsunami, IEEE Electron Device Letters, Vol.16, No.6, June 1995 pp.280-282.
- [SCH-2] *Design considerations and experimental analysis of high-voltage SiC Schottky barrier rectifiers*, SCHOEN, K.P.; WOODALL, J.M.; COOPER, J.A.; MELLOCH, M.R. Electron Devices, IEEE Transactions on , Volume: 45 Issue: 7, July 1998, Page(s): 1595 -1604.
- [TEK-1] *Operator Manual Sony/Tektronix 371A Programmable High Power Curve Tracer*, Sony/Tektronix Corporation, 1990 ou datasheet en ligne: http://www.tek.com/Measurement/Products/catalog/371a/eng/76W_10757_1.pdf
- [PHL-1] *A New High Voltage Schottky Diode based on Silicon Carbide (SiC)*, PHLIPPEN F., BURGER B., EPE'2001, Graz, Autriche, 27-28 août 2001.
- [BLA-1] *Modélisation et caractérisation d'une cellule de commutation Diode/MOSFET de puissance : Réalisation d'un outil de simulation*, F. BLANC, Y. SOUCHARD, Rapport interne L.E.G.-E.N.S.I.E.G., mars 2002.
- [LEM-97] *Experimental characterization of insulated gate power components : Capacitive aspects*, LEMBEYE Y., SCHANEN J.L., KERADEC J-P., IEEE-IAS'97, 5-9 October, New Orleans.
- [AKH-1] *Modèle de cellule de commutation pour les études de pertes et de performances CEM (Comptabilité ElectroMagnétique)*, M. AKBHARI, Thèse de doctorat LEG, 15 février 2000.
- [JEA-1] *Le transistor MOSFET en commutation : Application aux associations série et parallèle de composants à grille isolée*. P.-O. JEANNIN, Thèse de Doctorat de l'INPG soutenue le 29 mai 2001.
- [NEU-1] *High-Temperature Integrated Electronics and Sensors (HTIES) Program*, NASA Lewis, PHILIP G. NEUDECK. Diode PN 150V/4A sous 600°C, 1995.
- [RAE-1] *Méthodologie de conception des modules de puissance : Etude électrothermique de l'association parallèle*, S. RAEL, Thèse de Doctorat de l'INPG soutenue le 30 mai 1996.
- [JOS-1] *Analysis of the temperature dependent thermal conductivity of silicon carbide for high temperature applications*, R. P. JOSHI, P. G. NEUDECK, C. FAZI, Journal of Applied Physics, July 1, 2000, Volume 88, Issue 1, pp. 265-269.
- [NOU-1] *Méthodes de calcul numérique*, J.P. NOUGIER, MASSON 3^{ème} édition, pp.34 et suivantes.

-
- [GIL-1] *Etude et réalisation d'une fonction interrupteur en technologie hybride à haute intégration*, C. GILLOT, Thèse de Doctorat de l'INPG soutenue le 29 septembre 2000.
- [HUB-1] *Manufacturing and cost analysis of Power-Factor-Correction Circuits*, L. HUBER; M. JOVANOVIĆ; B. SHARIFIPOUR; J.S. HUANG; P. LIAO, APEC1998
- [TEX-1] Produits *Texas Instruments* <http://www.ti.com> Contrôleurs de PFC : Produits de la famille UC3854A et B (<http://www-s.ti.com/sc/ds/uc3854b.pdf>).
- [STM-1] Produits *STMicroelectronics* <http://us.st.com/stonline/index.shtml>, Contrôleur de PFC de la famille L4981.
- [INF-1] Produits *Infineon* <http://www.infineon.com>, Contrôleurs de PFC de la famille TDA4863 et TDA16888.
- [BUS-1] *Application of Optimization Techniques to the design of a boost Power Factor Correction Converter*, S. BUSQUETS-MONGE, Master of Science CPES Virginia Tech, 02/07/2001.
- [LAR-1] *Optimisation d'un Flyback*, C. LAROUCI, Thèse de Doctorat de l'INPG soutenue le 13 mai 2002.
- [JOU-1] *Stratégie de prédimensionnement de convertisseur statique : application à une alimentation 42V-14V réversible pour l'automobile*, L. JOURDAN, Thèse de Doctorat de l'UJF soutenue le 15 juillet 2002.
- [FER-1] *Alimentations à découpage - Convertisseurs à résonance*, J.-P. FERRIEUX, F. FOREST, DUNOD 3e édition, 1999.
- [INF-1] *Application Note: 200W SMPS Demonstration Board*, M. SCHERF, I. ZVEREV, Infineon Technologies AG, AN-CoolMOS-06, Version 1.2, Nov. 2001.
- [TEC-1] *CEM en électronique de puissance. Sources de perturbations, couplages, SEM*, F. COSTA; G. ROJAT, Techniques de l'Ingénieur, traité Génie électrique, D3 290.
- [ELA-1] *A comparative evaluation of new silicon carbide diodes and state-of-the-art silicon diodes for power electronic applications*, ELASSER, A.; KHERALUWALA, M.; GHEZZO, M.; STEIGERWALD, R.; KRISHNAMURTHY, N.; KRETCHMER, J.; CHOW, T.P., Industry Applications Conference, 1999. 34th IAS Annual Meeting. Conference Record of the 1999 IEEE, Volume: 1, 1999, Page(s): 341 -345 vol.1.
- [SHE-1] *Design and technology of compact high-power converters*, SHENAI, K.; NEUDECK, P.G.; SCHWARZE, G., IEEE Aerospace and Electronics Systems Magazine, Volume: 16, Issue: 3, March 2001 Page(s): 27 -31.

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

[REDACTED]

