



**HAL**  
open science

# Analyse de défaillances de circuits VLSI par testeur à faisceau d'électrons

Denis Savart

► **To cite this version:**

Denis Savart. Analyse de défaillances de circuits VLSI par testeur à faisceau d'électrons. Modélisation et simulation. Institut National Polytechnique de Grenoble - INPG, 1990. Français. NNT: . tel-00337865

**HAL Id: tel-00337865**

**<https://theses.hal.science/tel-00337865>**

Submitted on 10 Nov 2008

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THESE

présentée par

**Denis SAVART**

pour obtenir le titre de **DOCTEUR**

de l'**INSTITUT NATIONAL POLYTECHNIQUE DE GRENOBLE**  
(arrêté ministériel du 5 juillet 1984)

(Spécialité : **Microélectronique**)

.....

**ANALYSE DE DEFAILLANCES  
DE CIRCUITS INTEGRES VLSI  
PAR TESTEUR A FAISCEAU D'ELECTRONS**

.....

Date de soutenance : 27 juin 1990

Composition du jury :

Messieurs	Pierre	GENTIL	<i>Président</i>
	Jean-philippe	COLLIN	
	Bernard	COURTOIS	
	Bernard	PISTOULET	<i>Rapporteur</i>
	Yves-Jacques	VERNAY	<i>Rapporteur</i>

Thèse préparée au sein du laboratoire TIM3



# INSTITUT NATIONAL POLYTECHNIQUE DE GRENOBLE

46 avenue Felix Viallet  
38031 GRENOBLE cedex

Tél. : 76.57.45.00

Année universitaire 1989

**Président de l'Institut :**  
Monsieur Georges LESPINARD

## Professeurs des Universités

BARIBAUD Michel	ENSERG	JAUSSAUD Pierre	ENSIEG
BARRAUD Alain	ENSIEG	JOST Rémy	ENSPG
BAUDELET Bernard	ENSPG	JOUBERT Jean-Claude	ENSPG
BEAUFILS Jean-Pierre	INPG	JOURDAIN Geneviève	ENSIEG
BLIMAN Samuel	ENSERG	LACOUME Jean-Louis	ENSIEG
BOIS Philippe	ENSHMG	LADET Pierre	ENSIEG
BONNETAIN Lucien	ENSEEG	LESIEUR Marcel	ENSHMG
BONNET Guy	ENSPG	LESPINARD Georges	ENSHMG
BRISSONNEAU Pierre	ENSIEG	LONGEQUEUE Jean-Pierre	ENSPG
BRUNET Yves	IUFA	LORET Benjamin	ENSHMG
CAILLERIE Denis	ENSHMG	LOUCHET François	ENSEEG
CAVAIGNAC Jean-François	ENSPG	LUCAZEAU Guy	ENSEEG
CHARTIER Germain	ENSPG	MASSE Philippe	ENSIEG
CHENEVIER Pierre	ENSERG	MASSELOT Christian	ENSIEG
CHERADAME Hervé	UFR PGP	MAZARE Guy	ENSIMAG
CHERUY Arlette	ENSIEG	MOHIR Roger	ENSIMAG
CHOVET Alain	ENSERG	MOREAU René	ENSHMG
COHEN Joseph	ENSERG	MORET Roger	ENSIEG
COLINET Catherine	ENSEEG	MOSSIERE Jacques	ENSIMAG
CORNUT Bruno	ENSIEG	OBLED Charles	ENSHMG
COULOMB Jean-Louis	ENSIEG	OZIL Patrick	ENSEEG
COUMES André	ENSERG	PA ULEAU Yves	ENSEEG
CROWLEY James	ENSIMAG	PERRET Robert	ENSIEG
DARVE Félix	ENSHMG	PIAU Jean-Michel	ENSHMG
DELLA-DORA Jean	ENSIMAG	PIC Etienne	ENSERG
DEPEY Maurice	ENSERG	PLATEAU Brigitte	ENSIMAG
DEPORTES Jacques	ENSPG	POUPOT Christian	ENSERG
DEROO Daniel	ENSEEG	RAMEAU Jean-Jacques	ENSEEG
DESRE Pierre	ENSEEG	REINISCH Raymond	ENSPG
DOLMAZON Jean-Marc	ENSERG	RENAUD Maurice	UFR PGP
DURAND Francis	ENSEEG	ROBERT André	UFR PGP
DURAND Jean-Louis	ENSPG	ROBERT François	ENSIMAG
FAUTRELLE Yves	ENSHMG	SABONNADIÈRE Jean-Claude	ENSIEG
FOGGIA Albert	ENSIEG	SAUCIER Gabrièle	ENSIMAG
FONLUPT Jean	ENSIMAG	SCHLENKER Claire	ENSPG
FOULARD Claude	ENSIEG	SCHLENKER Michel	ENSPG
GANDINI Alessandro	UFR PGP	SERMET Pierre	ENSERG
GAUBERT Claude	ENSPG	SILVY Jacques	UFR PGP
GENTIL Pierre	ENSERG	SIRIEYS Pierre	ENSHMG
GENTIL Sylviane	ENSIEG	SOHM Jean-Claude	ENSEEG
GREVEN Hélène	IUFA	SOLER Jean-Louis	ENSIMAG
GUEGUEN Claude	ENSIEG	SOUQUET Jean-Louis	ENSEEG
GUERIN Bernard	ENSERG	TROMPETTE Philippe	ENSHMG
GUYOT Pierre	ENSEEG	VINCENT Henri	ENSPG
IVANES Marcel	ENSIEG	ZADWORNÝ François	ENSERG

## Personnes ayant obtenu le diplôme d'HABILITATION A DIRIGER DES RECHERCHES

BECKER Monique  
BINDER Zdenek  
CHASSERY Jean-Marc  
CHOLLET Jean-Pierre  
COEY John  
COLINET Catherine  
COMMAULT Christian  
CORNUJOLS Gérard  
COULOMB Jean- Louis  
COURNIL M.  
DALARD Francis  
DANES Florin  
DEROO Daniel  
DIARD Jean-Paul  
DION Jean-Michel  
DUGARD Luc  
DURAND Madeleine  
DURAND Robert  
GALERIE Alain  
GAUTHIER Jean-Paul  
GENTIL Sylviane

GHIBAUDO Gérard  
HAMAR Sylvaine  
HAMAR Roger  
LACHENAL D.  
LADET Pierre  
LATOMBE Claudine  
LE HUY H.  
LE GORREC Bernard  
MADAR Roland  
MEUNIER G.  
MULLER Jean  
NGUYEN TRONG Bernadette  
NIEZ J.J.  
PASTUREL Alain  
PLA Fernand  
ROGNON J.P.  
ROUGER Jean  
TCHUENTE Maurice  
VINCENT Henri  
YAVARI A.R.

### Chercheurs du C.N.R.S

#### DIRECTEURS DE RECHERCHE CLASSE 0

LANDEAU	Ioan
NAYROLLES	Bernard

#### Directeurs de recherche 1ère Classe

ANSARA Ibrahim  
CARRE René  
FRUCHART Robert  
HOPFINGER Emile

JORRAND Philippe  
KRAKOWIAK Sacha  
LEPROVOST Christian  
VACHAUD Georges  
VERJUS Jean-Pierre

#### Directeurs de recherche 2ème Classe

ALEMANY Antoine  
ALLIBERT Colette  
ALLIBERT Michel  
ARMAND Michel  
AUDIER Marc  
BERNARD Claude  
BINDER Gilbert  
BONNET Roland  
BORNARD Guy  
CAILLET Marcel  
CALMET Jacques  
CHATILLON Chritiant  
CLERMONT Jean-Robert  
COURTOIS Bernard  
DAVID René  
DION Jean-Michel  
DRIOLE Jean  
DURAND Robert  
ESCUDIER Pierre  
EUSTATHOPOULOS Nicolas  
GARNIER Marcel  
GUELIN Pierre

JOUD Jean-Charles  
KAMARINOS Georges  
KLEITZ Michel  
KOFMAN Walter  
LEJEUNE Gérard  
MADAR Roland  
MERMET Jean  
MICHEL Jean-Marie  
MEUNIER Jacques  
PEUZIN Jean-Claude  
PIAU Monique  
RENOUARD Dominique  
SENATEUR Jean-Pierre  
SIFAKIS Joseph  
SIMON Jean-Paul  
SUERY Michel  
TEODOSIU Christian  
VAUCLIN Michel  
VENNEREAU Pierre  
WACK Bernard  
YONNET Jean-Paul

HOLLARD Daniel	Hématologie	C.H.R.G.
LATREILLE René	Chirurgie Thoracique et Cardiovasculaire	C.H.R.G.
LE NOC Pierre	Bactériologie-Virologie	C.H.R.G.
MALINAS Yves	Gynécologie et Obstétrique	C.H.R.G.
MALLION Jean-Michel	Médecine du Travail	C.H.R.G.
MICOUD Max	Clinique Médicale et Maladies Infectieuses	C.H.R.G.
MOURIQUAND Claude	Histologie	Faculté La Merci
PARAMELLE Bernard	Pneumologie	C.H.R.G.
PERRET Jean	Neurologie	C.H.R.G.
RACHAIL Michel	Hépto-Gastro-Entérologie	C.H.R.G.
DE ROUGEMONT Jacques	Neurochirurgie	C.H.R.G.
SARRAZIN Roger	Clinique Chirurgicale	C.H.R.G.
STIEGLITZ Paul	Anesthésiologie	C.H.R.G.
TANCHE Maurice	Physiologie	Faculté La Merci
VIGNAIS Pierre	Biochimie	Faculté La Merci

### PROFESSEURS 2ème CLASSE

BACHELOT Yvan	Endocrinologie	C.H.R.G.
BARGE Michel	Neurochirurgie	C.H.R.G.
BENABID Alim Louis	Biophysique	Faculté La Merci
BENSA Jean-Claude	Immunologie	Hopital Sud
BERNARD Pierre	Gynécologie-Obstétrique	C.H.R.G.
BESSARD Germain	Pharmacologie	ABIDJAN
BOLLA Michel	Radiothérapie	C.H.R.G.
BOST Michel	Pédiatrie	C.H.R.G.
BOUCHARLAT Jacques	Psychiatrie Adultes	Hopital Sud
BRAMBILLA Christian	Pneumologie	C.H.R.G.
CHIROSEL Jean-Paul	Anatomie-Neurochirurgie	C.H.R.G.
COMET Michel	Biophysique	Faculté La Merci
CONTAMIN Charles	Chirurgie Thoracique et Cardiovasculaire	C.H.R.G.
CORDONNIER Daniel	Néphrologie	C.H.R.G.
COULOMB Max	Radiologie	C.H.R.G.
CROUZET Guy	Radiologie	C.H.R.G.
DEBRU Jean-Luc	Médecine Interne et Toxicologie	C.H.R.G.
DEMONGEOT Jacques	Biostatistiques et Informatique Médicale	Faculté La Merci
DUPRE Alain	Chirurgie Générale	C.H.R.G.
DYON Jean-François	Chirurgie Infantile	C.H.R.G.
ETERRADOSSI Jacqueline	Physiologie	Faculté La Merci
FAURE Claude	Anatomie et Organogénèse	C.H.R.G.
FAURE Gilbert	Urologie	C.H.R.G.
FOURNET Jacques	Hépto-Gastro-Entérologie	C.H.R.G.
FRANCO Alain	Médecine Interne	C.H.R.G.
GIRARDET Pierre	Anesthésiologie	C.H.R.G.
GUIDICELLI Henri	Chirurgie Générale et Vasculaire	C.H.R.G.
GUIGNIER Michel	Thérapeutique et Réanimation Médicale	C.H.R.G.
HADJIAN Arthur	Biochimie	Faculté La Merci
HALIMI Serge	Endocrinologie et Maladies Métaboliques	C.H.R.G.
HOSTEIN Jean	Hépto-Gastro-Entérologie	C.H.R.G.
HUGONOT Robert	Médecine Interne	C.H.R.G.
JALBERT Pierre	Histologie-Cytogénétique	C.H.R.G.
JUNIEN-LAVILLAULOY Claude	O.R.L.	C.H.R.G.
KOLODIE Lucien	Hématologie Biologique	C.H.R.G.
LETOUBLON Christian	Chirurgie Générale	C.H.R.G.
MACHECOURT Jacques	Cardiologie et Maladies Vasculaires	C.H.R.G.
MAGNIN Robert	Hygiène	C.H.R.G.
MASSOT Christian	Médecine Interne	C.H.R.G.

MOUILLON Michel  
PELLAT Jacques  
PHELIP Xavier  
RACINET Claude  
RAMBAUD Pierre  
RAPHAEL Bernard  
SCHAERER René  
SEIGNEURIN Jean-Marie  
SELE Bernard  
SOTTO Jean-Jacques  
STOEBNER Pierre  
VROUSOS Constantin

Ophthalmologie  
Neurologie  
Rhumatologie  
Gynécologie-Obstétrique  
Pédiatrie  
Stomatologie  
Cancérologie  
Bactériologie-Virologie  
Cytogénétique  
Hématologie  
Anatomie Pathologique  
Radiothérapie

C.H.R.G.  
C.H.R.G.  
C.H.R.G.  
Hopital Sud  
C.H.R.G.  
C.H.R.G.  
C.H.R.G.  
Faculté La Merci  
Faculté La Merci  
C.H.R.G.  
C.H.R.G.  
C.H.R.G.

## SOMMAIRE

<b><u>INTRODUCTION</u></b>	21
<b><u>CHAPITRE 1 Les instruments de test par microanalyse</u></b>	25
<b><u>Introduction</u></b>	27
<b><u>Impact sur l'analyse</u></b>	28
<b><u>Les besoins et le contexte de l'analyse</u></b>	29
Circuits prototypes	30
Circuits défaillants	30
<b><u>Les outils d'analyse</u></b>	31
Les techniques	32
Situation du Testeur par Faisceau d'Electrons	33
Evolutions de la microanalyse	34
<b><u>Conclusion</u></b>	35
<b><u>CHAPITRE 2 Le Testeur par Faisceau d'Electrons</u></b>	37
<b><u>Historique</u></b>	39
<b><u>Constitution d'un TFE</u></b>	40
La colonne	40
Le détecteur	41
La stroboscopie par pulsation de faisceau	44
L'ensemble extracteur/spectromètre	46
Contrôle de la position du faisceau sur le circuit	48
Traitement du signal	49
Environnement du testeur	50
<b><u>Les techniques de test</u></b>	51
Classification	51
Description des techniques de test	52
Contraste de potentiel statique	52
Codage en tension ou "Voltage Coding"	53
Stroboscope directe	53
Mesure quantitative ou "Waveform Measurement"	54
Carte d'état logique ou "Logic State Mapping"	54
Relevé spectral ou "Frequency Tracing"	55
Relevé d'état logique ou "Logic State Tracing"	56
Contraste de phase ou "PDVC"	57
<b><u>Conclusion</u></b>	58
<b><u>CHAPITRE 3 L'analyse de défaillances</u></b>	61
<b><u>Motivations</u></b>	63
But	63
Contexte	64
<b><u>Méthodes</u></b>	65
La comparaison de circuits	65
Localisation par comparaisons successives	66
"Dynamic Fault Imaging"	68
Méthode mixte	70
<b><u>Problèmes spécifiques</u></b>	71
Besoin pratique: le diagnostic	71
Définition des outils de base	72



Besoins d'automatismes	72
Interfaçage et support des méthode	73
Moyens pratiques	74
<b><u>Bilan</u></b>	75
<b><u>CHAPITRE 4 L'imagerie</u></b>	77
<b><u>L'image et le TFE</u></b>	79
Introduction	79
La comparaison d'images	80
<b><u>Nature de l'image TFE</u></b>	80
Qualité	80
Morphologie	82
Taille	82
Positionnement	84
Acquisition	85
Vitesse	91
Fiabilité	93
<b><u>Gestion des images</u></b>	94
Définition d'une base de données image	94
Structure	95
Utilisation	96
<b><u>Traitements d'images</u></b>	98
Formalisation	98
Nature des traitements, contraintes	100
Algorithmes	101
Recalage spectral	101
Recalage spatial	104
Corrélation	105
Binarisation	115
Elimination d'artéfacts, extraction des contours	122
Différences	125
Vision globale du processus de comparaison	127
<b><u>Conclusion</u></b>	128
<b><u>CHAPITRE 5 Expérimentations</u></b>	129
<b><u>Equipements expérimentaux</u></b>	131
JEOL, ROMUALD, TESSIE et IBM6150	131
Le MEB	132
ROMUALD	133
TESSIE	139
IBM 6150	141
Limitation de l'équipement	142
LINTECH, VICOM	143
LINTECH	144
VICOM	145
Limitations	146
<b><u>Implantation des logiciels</u></b>	147
ROMUALD, JEOL et TESSIE	147
VICOM LINTECH	149
<b><u>Résultats et performances</u></b>	151
ROMUALD JEOL	151
AS82P	151
I8088	153

LINTECH VICOM	157
<u>Conclusion</u>	160
<b><u>CHAPITRE 6 Evolutions et perspectives</u></b>	163
<b><u>Possibilités techniques actuelles</u></b>	165
Technologie	165
Domaine applicatif	166
<b><u>Liens avec l'extérieur</u></b>	167
Nature des liens	167
Echanges algorithmiques de haut niveau	168
Test fonctionnel	168
Liens algorithmiques	169
<b><u>Le TFE de 3<sup>ème</sup> génération</u></b>	170
Principe	170
Exemple : l'aide à la décision	172
<b><u>Bilan</u></b>	174
<b><u>CONCLUSION</u></b>	175
<b><u>BIBLIOGRAPHIE</u></b>	179
<b><u>ANNEXE 1</u></b>	185
<b><u>ANNEXE 2</u></b>	189

**Personnalités agréées à titre permanent à diriger  
des travaux de recherche  
(décision du conseil scientifique)**

**E.N.S.E.E.G**

HAMMOU Abdelkader  
MARTIN-GARIN Régina  
SARRAZIN Pierre  
SIMON Jean-Paul

**E.N.S.E.R.G**

BOREL Joseph

**E.N.S.I.E.G**

DESCHIZEAUX Pierre  
GLANGEAUD François  
PERARD Jacques  
REINISCH Raymond

**E.N.S.H.M.G**

ROWE Alain

**E.N.S.I.M.A.G**

COURTIN Jacques

**C.E.N.G**

CADET Jean  
COEURE Philippe  
DELHAYE Jean-Marc  
DUPUY Michel  
JOUVE Hubert  
NICOLAU Yvan  
NIFENECKER Hervé  
PERROUD Paul  
PEUZIN Jean-Claude  
TAIEB Maurice  
VINCENDON Marc

**Laboratoires extérieurs :**

**C.N.E.T**

DEVINE Rodericq  
GERBER Roland  
MERCKEL Gérard  
PAULEAU Yves

**Situation particulière**

**PROFESSEURS D'UNIVERSITE**

**DETACHEMENT**

ENSIMAG	LATOMBE	J..Claude	Détachement	21/10/1989
ENSHMG	PIERRARD	J.Marie	Détachement	30/04/1989
ENSIMAG	VEILLON	Gérard	Détachement	30/09/1990
ENSIMAG	VERJUS	J.Pierre	Détachement	30/09/1989
ENSPG	BLOCH	Daniel	Recteur à c/	21/12/1988

**SURNOMBRE**

INPG	CHIAVERINA	Jean	30/09/1989
ENSHMG	BOUVARD	Maurice	30/09/1991
ENSEEG	PARIAUD	J.Charles	30/09/1991

# INSTITUT NATIONAL POLYTECHNIQUE DE GRENOBLE

46 avenue Felix Viallet  
38031 GRENOBLE cedex

Tél. : 76.57.45.00

Année universitaire 1989

**Président de l'Institut :**  
Monsieur Georges LESPINARD

## Professeurs des Universités

BARIBAUD Michel	ENSERG	JAUSSAUD Pierre	ENSIEG
BARRAUD Alain	ENSIEG	JOST Rémy	ENSPG
BAUDELET Bernard	ENSPG	JOUBERT Jean-Claude	ENSPG
BEAUFILS Jean-Pierre	INPG	JOURDAIN Geneviève	ENSIEG
BLIMAN Samuel	ENSERG	LACOUME Jean-Louis	ENSIEG
BOIS Philippe	ENSHMG	LADET Pierre	ENSIEG
BONNETAIN Lucien	ENSEEG	LESIEUR Marcel	ENSHMG
BONNET Guy	ENSPG	LESPINARD Georges	ENSHMG
BRISSONNEAU Pierre	ENSIEG	LONGEQUEUE Jean-Pierre	ENSPG
BRUNET Yves	IUFA	LORET Benjamin	ENSHMG
CAILLERIE Denis	ENSHMG	LOUCHET François	ENSEEG
CAVAIGNAC Jean-François	ENSPG	LUCAZEAU Guy	ENSEEG
CHARTIER Germain	ENSPG	MASSE Philippe	ENSIEG
CHENEVIER Pierre	ENSERG	MASSELOT Christian	ENSIEG
CHERADAME Hervé	UFR PGP	MAZARE Guy	ENSIMAG
CHERUY Arlette	ENSIEG	MOHR Roger	ENSIMAG
CHOVET Alain	ENSERG	MOREAU René	ENSHMG
COHEN Joseph	ENSERG	MORET Roger	ENSIEG
COLINET Catherine	ENSEEG	MOSSIERE Jacques	ENSIMAG
CORNUT Bruno	ENSIEG	OBLED Charles	ENSHMG
COULOMB Jean-Louis	ENSIEG	OZIL Patrick	FENSEEG
COUMES André	ENSERG	PA ULEAU Yves	ENSEEG
CROWLEY James	ENSIMAG	PERRET Robert	ENSIEG
DARVE Félix	ENSHMG	PIAU Jean-Michel	ENSHMG
DELLA-DORA Jean	ENSIMAG	PIC Etienne	ENSERG
DEPEY Maurice	ENSERG	PLATEAU Brigitte	ENSIMAG
DEPORTES Jacques	ENSPG	POUPOT Christian	ENSERG
DEROO Daniel	ENSEEG	RAMEAU Jean-Jacques	ENSEEG
DESRE Pierre	ENSEEG	REINISCH Raymond	ENSPG
DOLMAZON Jean-Marc	ENSERG	RENAUD Maurice	UFR PGP
DURAND Francis	ENSEEG	ROBERT André	UFR PGP
DURAND Jean-Louis	ENSPG	ROBERT François	ENSIMAG
FAUTRELLE Yves	ENSHMG	SABONNADIÈRE Jean-Claude	ENSIEG
FOGGIA Albert	ENSIEG	SAUCIER Gabrièle	ENSIMAG
FONLUPT Jean	ENSIMAG	SCHLENKER Claire	ENSPG
FOULARD Claude	ENSIEG	SCHLENKER Michel	ENSPG
GANDINI Alessandro	UFR PGP	SERMET Pierre	ENSERG
GAUBERT Claude	ENSPG	SILVY Jacques	UFR PGP
GENTIL Pierre	ENSERG	SIRIEYS Pierre	ENSHMG
GENTIL Sylviane	ENSIEG	SOHM Jean-Claude	ENSEEG
GREVEN Hélène	IUFA	SOLER Jean-Louis	ENSIMAG
GUEGUEN Claude	ENSIEG	SOUQUET Jean-Louis	ENSEEG
GUERIN Bernard	ENSERG	TROMPETTE Philippe	ENSHMG
GUYOT Pierre	ENSEEG	VINCENT Henri	ENSPG
IVANES Marcel	ENSIEG	ZADWORNÝ François	ENSERG

JOSELEAU Jean Paul  
 KAHANE André, détaché  
 KAHANE Josette  
 KRAKOWIAK Sacha  
 LAJZEROWICZ Jeanine  
 LAJZEROWICZ Joseph  
 LAURENT Pierre-Jean  
 LEBRETON Alain  
 DE LEIRIS Joël  
 LHOMME Jean  
 LLIBOUTRY Louis  
 LOISEAUX Jean-Marie  
 LONGEQUEUE Nicole  
 LUNA Domingo  
 MACHE Régis  
 MASCLE Georges  
 MAYNARD Roger  
 OMONT Alain  
 OZENDA Paul  
 PANNETIER Jean  
 PAYAN Jean-Jacques  
 PEBAY-PEYROULA Jean-Claude  
 PERRIER Guy  
 PIERRE Jean Louis  
 RENARD Michel  
 RIEDTMANN Christine  
 RINAUDO Marguerite  
 ROSSI André  
 SAXOD Raymond  
 SENDEL Philippe  
 SERGERAERT Francis  
 SOUCHIER Bernard  
 SOUTIF Michel  
 STUTZ Pierre  
 TRILLING Laurent  
 VAN CUTSEM Bernard  
 VIALON Pierre

Biochimie  
 Physique  
 Physique  
 Mathématiques Appliquées  
 Physique  
 Physique  
 Mathématiques Appliquées  
 Mathématiques Appliquées  
 Biologie  
 Chimie  
 Géophysique  
 Sciences Nucléaires I.S.N.  
 Physique  
 Mathématiques Pures  
 Physiologie Végétale  
 Géologie  
 Physique du Solide  
 Astrophysique  
 Botanique (Biologie Végétale)  
 Chimie  
 Mathématiques Pures  
 Physique  
 Géophysique  
 Chimie Organique  
 Thermodynamique  
 Mathématiques  
 Chimie CERMAV  
 Biologie  
 Biologie Animale  
 Biologie Animale  
 Mathématiques Pures  
 Biologie  
 Physique  
 Mécanique  
 Mathématiques Appliquées  
 Mathématiques Appliquées  
 Géologie

### PROFESSEURS de 2<sup>ème</sup> Classe

ARMAND Gilbert  
 ATTANE Pierre  
 BARET Paul  
 BERTIN José  
 BLANCHI J.Pierre  
 BLOCK Marc  
 BLUM Jacques  
 BOITET Christian  
 BORNAREL Jean  
 BORRIONE Dominique  
 BOUVET Jean  
 BROSSARD Jean  
 BRUANDET J.François  
 BRUGAL Gérard  
 BRUN Gilbert  
 CASTAING Bernard  
 CERFF Rudiger  
 CHIARAMELLA Yves  
 CHOLLET Jean Pierre  
 COLOMBEAU Jean François  
 COURT Jean  
 CUNIN Pierre Yves  
 DAVID Jean

Géographie  
 Mécanique  
 Chimie  
 Mathématiques  
 STAPS  
 Biologie  
 Mathématiques Appliquées  
 Mathématiques Appliquées  
 Physique  
 Automatique informatique  
 Biologie  
 Mathématiques  
 Physique  
 Biologie  
 Biologie  
 Physique  
 Biologie  
 Mathématiques Appliquées  
 Mécanique  
 Mathématiques (ENSL)  
 Chimie  
 Informatique  
 Géographie

CHILO Jean	Physique IUT 1
CHOUTEAU Gérard	Physique IUT 1
CONTE René	Physique IUT 1
FOSTER Panayotis	Chimie IUT 1
GOSSE Jean-Pierre	EEA.IUT 1
GROS Yves	Physique IUT 1
HAMAR Roger	Chimie IUT 1
KUHN Gérard, (Détaché)	Physique IUT 1
LEVIEL Jean Louis	Physique IUT 1
MAZUER Jean	Physique IUT 1
MICHOULIER Jean	Physique IUT 1
MONLLOR Christian	EEA.IUT 1
PERRAUD Robert	Chimie IUT 1
PIERRE Gérard	Chimie IUT 1
TERRIEZ Jean-Michel	Génie Mécanique IUT 1
TOUZAIN Philippe	Chimie IUT 1
TURGEMAN Sylvain	Génie civil
VINCENDON Marc	Chimie IUT 1
ZIGONE Michel	Physique IUT 1

## PROFESSEURS DE PHARMACIE

AGNIUS-DELORD Claudine	Physique	Faculté La Tronche
ALARY Josette	Chimie Analytique	Faculté La Tronche
BERIEL Hélène	Physiologie et Pharmacologie	Faculté La Tronche
CUSSAC Max	Chimie Thérapeutique	Faculté La Tronche
DEMENGE Pierre	Pharmacodynamie	Faculté La Tronche
FAVIER Alain	Biochimie	C.H.R.G.
JEANNIN Charles	Pharmacie Galénique	Faculté Meylan
LATURAZE Jean	Biochimie	Faculté La Tronche
LUU DUC Cuong	Chimie Générale	Faculté La Tronche
MARIOTTE Anne-Marie	Pharmacognosie	Faculté La Tronche
MARZIN Daniel	Toxicologie	Faculté Meylan
RENAUDET Jacqueline	Bactériologie	Faculté La Tronche
ROCHAT Jacques	Hygiène et Hydrologie	Faculté La Tronche
SEIGLE-MURANDI Françoise	Botanique et Cryptogamie	Faculté Meylan
VERAIN Alice	Pharmacie Galénique	Faculté Meylan

## MEMBRES DU CORPS ENSEIGNANT DE MEDECINE

### PROFESSEURS CLASSE EXEPTIONNELLE ET 1ère CLASSE

AMBLARD Pierre	Dermatologie	C.H.R.G.
AMBROISE-THOMAS Pierre	Parasitologie	C.H.R.G.
BEAUDOING André	Pédiatrie-Puericulture	C.H.R.G.
BEZEZ Henri	Orthopédie-Traumatologie	Hopital SUD
BONNET Jean-Louis	Ophtalmologie	C.H.R.G.
BOUCHET Yves	Anatomie	Faculté La Merci
BUTEL Jean	Chirurgie Générale et Digestive	C.H.R.G.
CHAMBAZ Edmond	Orthopédie-Traumatologie	C.H.R.G.
CHAMPETIER Jean	Biochimie	C.H.R.G.
CHARACHON Robert	Anatomie-Topographique et Appliquée	C.H.R.G.
COLOMB Maurice	O.R.L.	C.H.R.G.
COUDERC Pierre	Immunologie	Hopital sud
DELORMAS Pierre	Anatomie-Pathologique	C.H.R.G.
DENIS Bernard	Pneumophysiologie	C.H.R.G.
GAVEND Michel	Cardiologie	C.H.R.G.
	Pharmacologie	Faculté La Merci

DHOUAILLY Danielle	Biologie
DUFRESNOY Alain	Mathématiques Pures
GASPARD François	Physique
GIDON Maurice	Géologie
GIGNOUX Claude	Sciences Nucléaires
GILLARD Roland	Mathématiques Pures
GIORNI Alain	Sciences Nucléaires
GONZALEZ SPRINBERG Gérardo	Mathématiques Pures
GUIGO Maryse	Géographie
GUMUCHAIN Hervé	Géographie
HACQUES Gérard	Mathématiques Appliquées
HERBIN Jacky	Géographie
HERAULT Jeanny	Physique
HERINO Roland	Physique
JARDON Pierre	Chimie
KERCKHOVE Claude	Géologie
MANDARON Paul	Biologie
MARTINEZ Francis	Mathématiques Appliquées
MOREL Alain	Géographie
NEMOZ Alain	Thermodynamique CNRS - CRTBT
NGUYEN HUY Xuong	Informatique
OUDET Bruno	Mathématiques Appliquées
PAUTOU Guy	Biologie
PECHER Arnaud	Géologie
PELMONT Jean	Biochimie
PELLETIER Guy	Astrophysique
PERRIN Claude	Sciences Nucléaires I.S.N.
PIBOULE Michel	Géologie
RAYNAUD Hervé	Mathématiques Appliquées
REGNARD Jean René	Physique
RICHARD Jean-Marc	Physique
RIEDTMANN Christine	Mathématiques Pures
ROBERT Danielle	Chimie
ROBERT Gilles	Mathématiques Pures
ROBERT Jean-Bernard	Chimie Physique
SARROT-REYNAULD Jean	Géologie
SAYETAT Françoise	Physique
SERVE Denis	Chimie
STOECKEL Frédéric	Physique
SCHOLL Pierre-Claude	Mathématiques Appliquées
SUBRA Robert	Chimie
VALLADE Marcel	Physique
VIDAL Michel	Chimie Organique
VINCENT Gilbert	Physique
VIVIAN Robert	Géographie
VOTTERO Philippe	Chimie

## MEMBRES DU CORPS ENSEIGNANT DE L' IUT 1

### PROFESSEURS de 1<sup>ère</sup> Classe

BUISSON Roger	Physique IUT 1
CHEHIKIAN Alain	E.E.A. I.U.T.1
DODU Jacques	Mécanique Appliquée IUT 1
NEGRE Robert	Génie Civil IUT 1
NOUGARET Marcel	Automatique IUT 1
PERARD Jacques	EEA. IUT 1

### PROFESSEURS de 2<sup>ème</sup> classe

BEE Marc	Physique IUT 1
BOUTHINON Michel	EEA. IUT 1
CHAMBON René	Génie Mécanique IUT 1
CHENAVAS Jean	Physique IUT 1

## **Avant-propos**

Je tiens à remercier:

Monsieur Pierre GENTIL, Directeur du Centre Interuniversitaire de Micro Electronique de Grenoble, pour m'avoir fait l'honneur de présider le jury de cette thèse.

Monsieur Bernard COURTOIS, chargé de recherche au CNRS et Directeur du laboratoire TIM3, pour son accueil au sein de l'équipe d'Architecture des Ordinateurs.

Monsieur Jean-Philippe COLLIN, Ingénieur et Chef du service "test sans contact" du laboratoire COMPEC d'IBM Bordeaux, partenaire principal dans le contrat passé entre IBM France et TIM3, à la base même du financement de ces travaux. Il m'a accueilli pendant sept mois au sein de son équipe, pendant la phase de mise au point et je lui en suis très reconnaissant.

Monsieur Bernard PISTOULET, Professeur en micro électronique à l'ISIM et appartenant au LAMM de Montpellier, pour avoir accepté la lourde tâche d'être rapporteur du jury de cette thèse.

Monsieur Yves-Jacques VERNAY, Ingénieur et Chef de groupe du Centre Norbert Segard, CNET à Meylan, pour ses remarques constructives et pour avoir accepté d'être rapporteur de cette thèse.

Monsieur Jacques LAURENT, Docteur de l'INPG, qui a permis la bonne marche des travaux autour du microscope électronique, par sa bonne humeur et ses compétences techniques inégalées. Sans lui, le "quatrième étage" de l'INPG n'aurait pas sa réputation actuelle.

Mes collègues et amis de l'équipe d'architecture des ordinateurs, notamment Isabelle GUIGUET, Meryem MARZOUKI, Dominique MICOLLET, Didier CONARD ; sans oublier Pierre JUTIER de l'INSERM, pour m'avoir fait découvrir les moult facettes de la machine ROMUALD, ni Lydie SANZ pour avoir assuré la plus grande partie de la frappe de cette thèse.





# **INTRODUCTION**



### **Le test par faisceau d'électrons : une réalité industrielle.**

L'avènement des testeurs par faisceau d'électrons depuis quelques années provoque un bouleversement dans le monde de la microanalyse des circuits intégrés VLSI (Very Large Scale Integration), grâce à ses performances et à la commodité de représentation des résultats (images). A tel point que de quelques prototypes en laboratoire au début de la décennie, l'utilisation des testeurs par faisceau d'électrons est devenue aujourd'hui pratique courante dans l'industrie, le marché de cette gamme d'appareils ayant pris un essor considérable.

Cette évolution est en fait une conséquence directe de la croissance incessante de la complexité des circuits intégrés dont la surface ne cesse de croître alors que la taille des motifs élémentaires décroît parallèlement aux progrès de la technologie du silicium. L'accessibilité de certains points au coeur du circuit pour le test, rendue nécessaire par le nombre important de transistors, devient pourtant très délicate à cause de la petitesse de ces mêmes transistors, ce qui cause de nombreux soucis aux concepteurs, et encore bien plus aux analystes chargés du test. De plus, la quantité d'informations à gérer et à manipuler lors du test ou de la conception est telle qu'elles ne sont pas globalement assimilables à l'échelle humaine.

Des systèmes d'assistance plus ou moins automatiques et de haut niveau pour le test apparaissent rapidement nécessaires, et les testeurs par faisceau d'électrons répondent relativement bien aux demandes actuelles. Cette croissance du marché peut être mise en parallèle avec le développement des systèmes de CAO (Conception Assistée par Ordinateur) dans les deux dernières décennies, dont le besoin s'était fait sentir pour gérer efficacement l'ensemble des données que constitue l'élaboration d'un circuit intégré.

Nous allons tenter de montrer au long de ce mémoire l'importance que revêt l'exploitation par ordinateur des informations extraites à l'aide d'un testeur par faisceau d'électrons (essentiellement sous forme d'images), compte tenu de la technologie actuelle. Cette étude a pour but d'étendre les possibilités d'un tel outil, et de l'ouvrir vers de nouvelles applications.

Nous allons étudier plus particulièrement le cas de l'analyse de défaillances de circuits de type microprocesseur ou processeur, en détaillant les problèmes rencontrés et les solutions proposées, pour aboutir à la

réalisation d'un certain nombre d'outils de base d'exploitation de l'image provenant du testeur par faisceau d'électrons (gestion et traitement d'images).

Une généralisation du principe de fonctionnement de ces outils permettra enfin d'étendre leur utilisation à d'autres applications de plus haut niveau.

## **CHAPITRE 1**

### **Les instruments de test par microanalyse**



## **1 INTRODUCTION.**

Les progrès réalisés dans le domaine de la conception des circuits intégrés VLSI mènent véritablement à une gageure et à un défi permanent au réalisme, tant croît la surface en terme de nombre d'éléments constitutifs ; alors que parallèlement la technologie évolue et devient toujours plus performante, autorisant une diminution de la taille de chaque transistor.

Cette progression technologique restera possible tant que le fonctionnement de chaque élément de base pourra être décrit macroscopiquement, les limites quantiques liées à la structure de la matière laissant encore une marge considérable. Toutes les barrières au niveau d'un processus intermédiaire de fabrication du circuit (par exemple la longueur d'onde de la lumière pour le masquage) pourront toujours être levées soit par une amélioration des équipements, soit par une utilisation de nouveaux procédés et de nouvelles méthodes (l'implantation ionique peut remplacer certaines étapes de masquage).

Toutefois, les problèmes les plus importants qui se posent actuellement aux concepteurs sont moins d'ordre technologique que liés plus particulièrement à la fonctionnalité du circuit, que l'on peut évaluer en terme de complexité. [SEQ83] la décompose en deux ordres : explicite et implicite.

La complexité explicite ou apparente est linéairement liée à la quantité d'informations nécessaire pour décrire correctement un circuit, c'est-à-dire le nombre de mots dans un langage donné pour expliciter tout le contenu du circuit. Cette évaluation n'est pas proportionnelle à la taille ou la surface du circuit, car elle tient compte des régularités de structure. Ainsi une mémoire DRAM de 1 mégabit, qui contient donc plus de 1.000.000 de transistors, est moins complexe en ce sens qu'un microprocesseur du type MC68000 qui contient moins de 100.000 transistors.

Par contre, la complexité implicite représente la difficulté qui découle des liaisons et relations entre les différentes sous-parties du circuit, dont la maîtrise est nécessaire à la bonne compréhension du comportement de l'ensemble. La complexité d'un ensemble est alors supérieure à la simple addition des complexités des éléments qui composent cet ensemble. Cette complexité représente plus, en fait, la manière dont un ensemble réalise une



fonction. Elle concerne plus précisément le concepteur du circuit qui doit définir correctement et parfaitement la fonctionnalité de chaque sous-partie, puis de l'ensemble (hiérarchisation des problèmes en différents niveaux).

## **2 IMPACT SUR L'ANALYSE.**

Parallèlement à la difficulté croissante de conception de tels circuits, l'évolution de la complexité de la phase de test en terme d'analyse devient de plus en plus critique. Les deux formes de difficultés essentielles liées à l'analyse des circuits intégrés ou **microanalyse**, découlent directement des deux complexités, implicite et explicite, propres au circuit.

La complexité explicite, liée à la structure du circuit, pose le problème de son accessibilité interne. En effet, dans le cas des circuits à structure plus légère (MSI, LSI d'il y a un peu plus d'une décennie) les fonctions étaient réalisées par un assemblage de circuits différents sur une carte électronique, ce qui laissait de vastes possibilités de contrôle et de vérification en de nombreux points jugés stratégiques mais non visibles dans la globalité de la fonction (bus internes, bits de conditionnement...). Mais les circuits VLSI permettent de réaliser des fonctions parfois très complexes sans adjoindre de composants externes, car ils possèdent la structure et la fonctionnalité d'un ensemble d'éléments de base. La conséquence évidente d'une telle structure est que le nombre de points d'observation intermédiaires accessibles de l'extérieur diminue considérablement, voire devient nul. Des outils spécifiques apparaissent alors indispensables pour palier cette première difficulté.

La complexité implicite, liée à la structure des relations internes au sein d'un circuit, présente des difficultés dans la gestion des informations touchant l'analyse, tant sur le plan des méthodes à appliquer pour mener à bien le processus de test, que sur le plan de l'exploitation des résultats. En effet, les circuits actuels résultent d'une quantité énorme d'informations, qui ne sont plus assimilables à l'échelle humaine. Seul un système performant possédant des outils et des automatismes de base permettrait de seconder l'opérateur dans sa tâche.

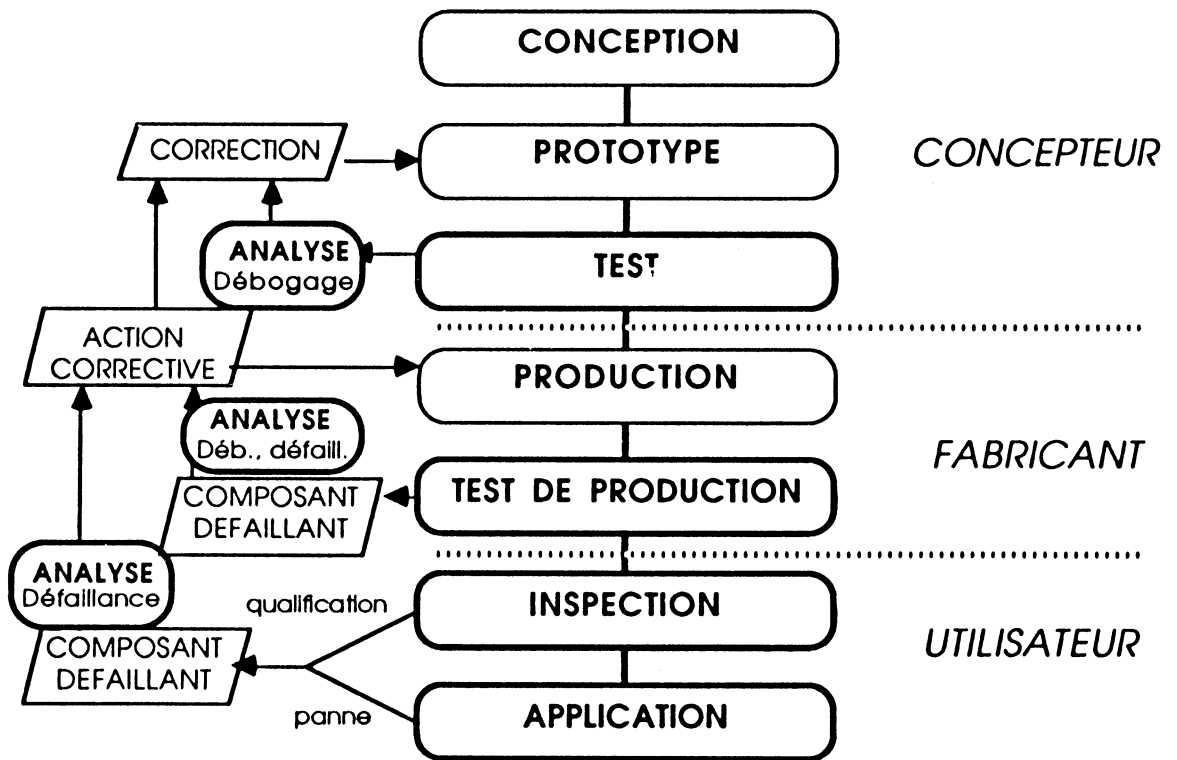
### 3 LES BESOINS ET LE CONTEXTE DE L'ANALYSE.

Le but pratique de telles analyses est de pouvoir établir de façon la plus sûre un diagnostic dans un délai de réponse compatible avec les impératifs de production et en optimisant dans la mesure du possible le prix de revient. La priorité reste toutefois axée sur la qualité des résultats.

Deux grandes classes d'analyses peuvent être distinguées selon l'origine des circuits et le contexte d'analyse

- Dans la phase de conception, l'analyse a pour but de déboguer les circuits prototypes afin de les corriger.

- Dans le cycle normal de vie d'un composant, l'analyse permet de comprendre les mécanismes engendrant certaines pannes, cause de défaillances inopportunes.



**Figure 1.1: Situation de l'analyse.**

### 3.1 Circuits prototypes.

La conception actuelle des circuits VLSI est rendue possible grâce à une batterie d'outils de CAO, pour une maîtrise parfaite par l'homme. A chaque étape de la réalisation, le concepteur utilise des outils et des méthodes de contrôles tels que :

- simulateurs logiques et électriques,
- extracteurs de schémas électriques et logiques,
- vérificateurs de règles de dessin,
- caractérisation des matériaux,
- testeurs lourds sur prototypes.

Toutefois, toutes ces vérifications ne suffisent pas pour détecter et surtout localiser toutes les erreurs internes (la phase de simulation n'est qu'une modélisation de la réalité et les testeurs électriques ne peuvent observer que le fonctionnement externe du circuit) et pour vérifier le comportement interne réel des composants. Un instrument apparaît vite nécessaire pour l'observation des éléments internes du circuit. De plus, cet outil doit être capable d'intégrer toutes les informations intermédiaires de contrôle afin de les comparer aux mesures réelles sur le circuit, et pouvoir ainsi établir un diagnostic précis avec un nombre d'opérations et de manipulations réduit.

### 3.2 Circuits défaillants.

Dans la vie normale d'un circuit intégré, industrialisé et commercialisé depuis un certain temps, il surgit parfois des pannes provenant de défaillances qu'il faut déterminer et analyser afin de prendre des mesures correctives pour diminuer ces défauts par la suite. Ces problèmes se rencontrent plus particulièrement chez l'utilisateur de composants, pour qui ces défaillances ne sont pas tolérables. C'est à ce niveau qu'intervient l'**analyse de défaillances**.

Contrairement au cas précédent, l'analyste ne dispose plus des données de conception. Les seules informations dont il dispose a priori sont la notice du constructeur et la manière dont s'est manifestée la défaillance (environnement du circuit et vecteur de test). Toutefois, dans ce cas, les circuits ont été débogués, et il est toujours possible de s'en procurer d'autres afin de disposer d'une base de comparaison.

Mais dans cette situation, l'observation des connexions externes en cas de défaillance n'apporte absolument aucune information utile, si ce n'est quelques soupçons (en supputant la structure du circuit), à moins de travailler en "reverse engineering" (reconstitution du schéma électrique à partir de l'observation visuelle du circuit), ce qui est très long et coûteux pour des résultats souvent approximatifs.

La nécessité d'un outil d'investigation plus poussé se fait alors sentir, capable d'effectuer des mesures directement au cœur d'un circuit inconnu, et de gérer efficacement l'ensemble des informations afin de localiser dans un premier temps les transistors mis en cause. La reconstitution des mécanismes ayant engendré la panne peut dans un second temps avoir lieu, mais cette tâche incombe à un analyste expérimenté (tâche typiquement humaine).

C'est dans ce cadre précis que se situe l'analyse de défaillances telle qu'elle sera détaillée au chapitre 3.

#### **4 LES OUTILS D'ANALYSE.**

En bref, les équipements nécessaires à l'analyse doivent répondre à deux critères fondamentaux :

- accessibilité totale au cœur du circuit (aspect physique de l'outil),
- gestion des informations provenant des observations et des mesures (aspect logiciel de l'outil).

L'approche jusque là traditionnelle par l'intermédiaire de micropointes permet certes d'observer certaines connexions mais les perturbations qu'elles provoquent à cause de leur capacité parasite nuisent au bon fonctionnement du circuit et polluent les mesures. De plus, la taille de ces micropointes ne diminue plus guère (limite mécanique) alors que la largeur des connexions continue de s'amenuiser, et le nombre de points observés simultanément reste faible (4 à 5 au maximum sur une même région) devant la quantité d'informations nécessaire au test (un déplacement de pointe est long est très délicat).

La solution unanimement adoptée réside dans les techniques de test sans contact ([LAU85], [COL87], [COL88], [HEN87], [KOP87] et plus généralement [GRE87]), d'une part par ses possibilités matérielles de sonder rapidement n'importe quel point sans perturber le circuit, et d'autre part la

représentation des résultats sous forme d'images ou de graphiques.

#### 4.1 Les techniques.

Actuellement, trois grandes techniques de test sans contact sont dénombrées :

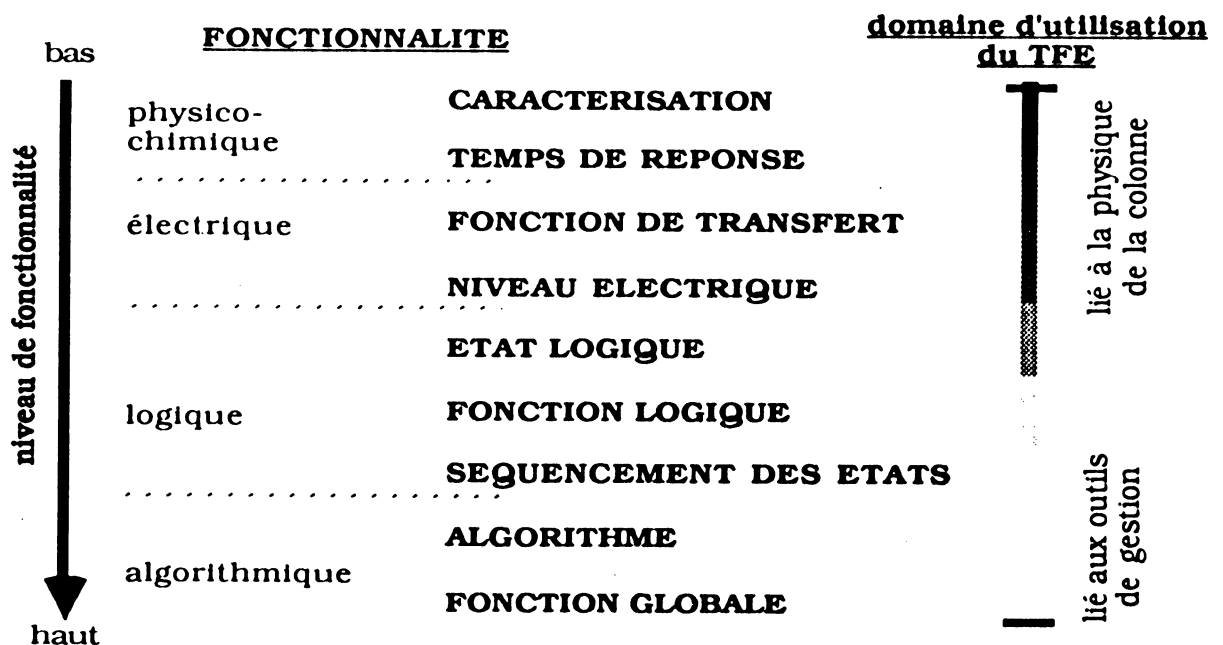
- Test par faisceau laser. Le laser utilisé comme sonde peut avoir deux effets :
  - stimulation, excitation en un point bien déterminé, pouvant provoquer un auto-amorçage [AUV87] ("latch-up") et donc localiser certaines zones sensibles à ce phénomène ; ou une émission de photoélectrons [COL88] analysés à l'aide d'un spectromètre (dans ce cas, la mise en œuvre est similaire à celle du testeur par faisceau d'électrons),
  - influence d'un champ électrique sur le faisceau laser [MOU87], [HEN87] ("laser probing"). Ces techniques sont très riches et très prometteuses de par la richesse des phénomènes d'interaction laser/semi-conducteur [ZIE87]. Des équipements laser sont commercialisés actuellement, pour un prix et une souplesse de mise en œuvre intéressants. Ils sont fournis sans système de haut niveau, ce qui interdit une gestion efficace des résultats. Ils sont donc réservés à des spécialistes confirmés du test et de l'analyse par faisceau laser, et ayant une parfaite maîtrise de la technologie optique. De plus, cette technique est limitée par la réduction à un seul point d'observation (cas identique à celui des micropointes).
- Test par cristaux liquides. On utilise les propriétés d'orientation des cristaux liquides soumis à un champ électrique. Des cristaux liquides nématiques ou smectiques C sont déposés entre la surface active du circuit et une contre-électrode transparente correctement polarisée. Les champs électriques des conducteurs en surface modifient l'orientation locale des cristaux liquides. Une observation en lumière polarisée, sensible à l'orientation des cristaux, met en évidence les variations de potentiel sur la surface du circuit [DUP85], [PIC89]. Cette technique est encore jeune, et des progrès dans la synthèse des cristaux liquides et dans la réalisation des contre-électrodes sont encore à réaliser avant une quelconque exploitation commerciale. L'intérêt principal de cette technique réside dans la souplesse et la rapidité de mise en place pour

obtenir une vision globale du fonctionnement du circuit en observant directement les états logiques [PIC89].

- **Test par faisceau d'électrons.** Le test par faisceau d'électrons fait l'objet plus particulier de cette thèse. Les techniques et les méthodologies s'y rapportant sont largement décrites au chapitre 2. Le **TFE** (Testeur par Faisceau d'Electrons) est actuellement la solution la plus retenue en environnement industriel ([CON87], [BOU87], [GRE87]), mais le prix et la lourdeur de cet équipement en font un outil de pointe, réservé aux cas extrêmes, où des techniques plus simples ont échouées. Cette lourdeur incite par ailleurs à développer des outils de gestion au sein du système même. Son principal atout réside dans sa capacité de résoudre les problèmes liés à l'observabilité du comportement interne des circuits. Sa capacité à fournir un grand nombre d'informations rend possible les liaisons vers les systèmes de conception assistée par ordinateur (CAO) (cas des systèmes commercialisés). Certains développements concernant la contrôlabilité par EBIC ("Electron Beam Induced Current") [MIC88] sont en cours, mais la lourdeur de la technologie associée à ce phénomène l'empêche de sortir du cadre expérimental.

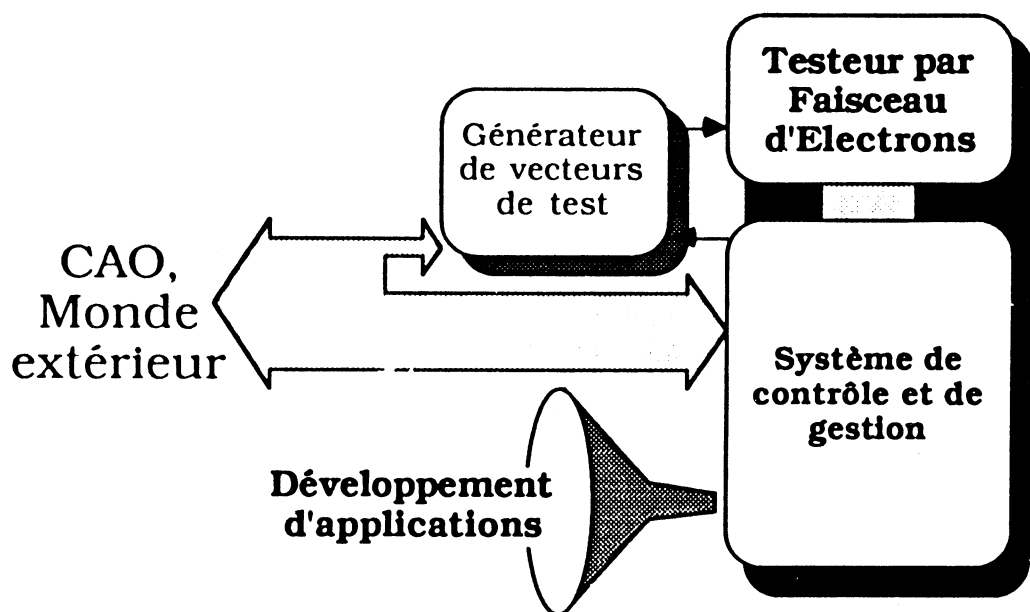
#### 4.2 Situation du testeur par faisceau d'électrons.

Les avantages certains du TFE en font un outil puissant qui trouve ses applications à tous les niveaux de la fonctionnalité du circuit (figure 1.2).



**Figure 1.2: Situation du TFE.**

De plus, la position très particulière du TFE intimement lié à un générateur de vecteurs de test, qui active le circuit sous test, et capable d'intégrer des données extérieures, telles que données de CAO, contribue à former un système très ouvert au sein du test, et donc très extensible, autorisant le développement de nombreuses méthodes à partir du même équipement (essentiellement développement logiciel : figure 1.3).

**Figure 1.3: Environnement du TFE**

### 4.3 Evolutions de la microanalyse.

Le choix de techniques de test sans contact semble aujourd'hui indispensable pour faire face aux difficultés d'analyse des circuits VLSI. Ces techniques sont encore très jeunes comparées aux outils développés pour la conception de tels circuits ; et sont donc encore rares et souvent à l'état expérimental. Toutefois, depuis peu, certains industriels proposent sur leur catalogue des testeurs par faisceau d'électrons prêts à l'emploi. Bien que ce type d'équipement soit très lourd et très coûteux, cela laisse envisager des possibilités plus étendues que les techniques laser et cristaux liquides, en l'état actuel de la technologie. Industriellement, les résultats obtenus par

cette technique semblent donc être à la hauteur des espérances que les microanalystes attendent, bien que toutes les tâches d'une analyse ne puissent pas encore être réalisées de façon automatique par les équipements proposés. Il faut toutefois signaler que les techniques de test par faisceaux d'électrons sont plus anciennes et bénéficient d'une plus grande expérience. Aussi ne serait-il pas surprenant de voir apparaître sur le marché des testeurs laser ou à cristaux liquides au cours de la décennie prochaine, ou d'assister à la naissance de nouvelles techniques de microanalyse faisant appel à d'autres phénomènes physiques.

## **5 CONCLUSION ; L'ANALYSE DE DEFAILLANCES.**

Les avantages des techniques de test sans contact, et plus particulièrement des TFE, ne sont plus à démontrer. Toutefois, à l'heure actuelle, les TFE sont des instruments de mesure, destinés à évaluer et à quantifier certaines grandeurs caractéristiques du composant à analyser (tensions, temps de propagation, états logiques...), mais sont utilisables à tous les niveaux de la microanalyse (conception, fabrication et utilisation).

L'analyse de défaillances de circuits inconnus, thème de base de cette thèse, est plus particulièrement effectuée chez l'utilisateur final du composant, aussi bien dans la phase de qualification que dans l'analyse des pannes survenues dans le cycle normal de vie du composant.

Pour mener à bien l'analyse de défaillances à l'aide d'un TFE, nous allons détailler l'outil et les méthodes nécessaires (chapitre 2 et 3), puis les problèmes et les solutions à envisager (chapitre 4). L'assemblage spécifique d'une méthodologie d'analyse de défaillances sur un TFE aboutit à la réalisation d'une application automatique qui donne rapidement des résultats concrets et qui facilite la tâche de l'analyste : élaborer un diagnostic.

Cette application permet d'utiliser le TFE à un niveau fonctionnel plus élevé que le simple instrument de mesure, et laisse présager le développement d'applications de même nature dans la plupart des autres domaines de la microanalyse : conception et fabrication (chapitre 6).





## **CHAPITRE 2**

### **Le Testeur par Faisceau d'Electrons**



## **1 HISTORIQUE.**

Le terme de test par faisceau d'électrons utilisé actuellement fait référence à toutes les techniques de mesure ou de représentation spatiale de caractéristiques électriques telles que tension, courant, fréquence, état logique, etc... à l'aide d'une sonde constituée d'un faisceau d'électrons, ainsi que toutes les méthodologies qui s'y rattachent.

Le phénomène physique à la base de cette technique de test est l'influence du champ électrique créé à un instant donné par un circuit à observer sur le comportement des électrons secondaires réémis par l'impact des électrons de la sonde sur ce circuit au même instant (au retard dû au temps de propagation des électrons près). Le contraste de potentiel en est l'application la plus connue (le principe est présenté dans les paragraphes suivants). Cette technique date de 1957 [WOL86], [LUK87] et a été utilisée au départ comme une technique particulière de la microscopie électronique à balayage, mais le test par faisceau d'électrons doit être considéré actuellement comme une technique tout à fait indépendante.

L'historique du test par faisceau d'électrons peut se résumer sous la forme chronologique suivante:

- 1935 mise au point du MEB (Microscope Electronique à Balayage).
- 1957 découverte du phénomène de contraste de potentiel
- 1968 stroboscopie de faisceau [PLO68]
- 1974 "Selective Voltage Contrast" (contraste de potentiel sélectif) [PIW74]
- 1975 "Voltage Coding" [LUK75]
- 1976 développement et mise au point du spectromètre: utilisation en dynamique pour des chronogrammes (capteur de tension)
- 1980 première utilisation d'un microprocesseur pour le contrôle du circuit sous test [BIN80]
- 1981 "Phase Dependant Contrast Voltage " [YOU81], étude poussée des effets de champs locaux [FUJ81]
- 1981-82 "Logic State Mapping" [OST82]
- 1982 analyse de défaillances par comparaison de circuits [BAI82]
- 1984 "Dynamic Fault Imaging" [MAY84]
- 1984 démarrage du projet ADVICE [COC87]
- 1985 "Frequency Mapping & Tracing" [BRU85]

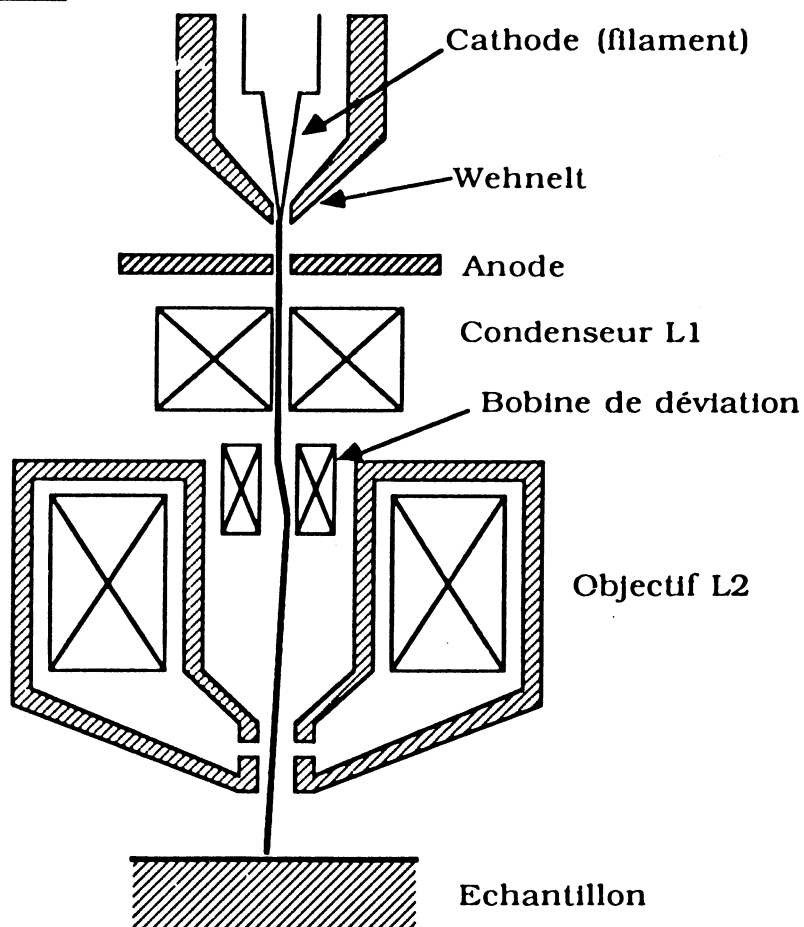
1987 liens testeur-CAO (commercial [CON87], haut niveau [GUI87], [MEL88])

De ce résumé se dégagent 3 grandes vagues d'évolution:

- #1935-57 Développement et mise au point du MEB et des techniques associées.
- #1957-80 Développement et mise au point de technologies propres aux TFE.
- #1980-88 Développement de techniques et de méthodes de test par faisceau d'électrons. Orientation vers des outils de haut niveau intégrant l'environnement de CAO et de test.

## 2 CONSTITUTION D'UN TESTEUR PAR FAISCEAU D'ELECTRONS.

### 2.1 La colonne.



**Figure 2.1:** Colonne du MEB.

La colonne constitue le "cœur" du testeur et n'en reste pas moins très semblable à celle d'un MEB. Ces organes principaux sont présentés sur la figure 1.1.

Sous vide, un filament en tungstène (peu coûteux mais peu émissif) ou un monocristal taillé en pointe de  $\text{LaB}_6$  (Hexaborure de Lanthane : coûteux et fragile mais plus émissif et donnant de meilleures images) est chargé d'émettre des électrons par chauffage intense. Ces électrons émis sont confinés par un wehnelt puis accélérés par une anode avant de se focaliser sur l'objet à observer par un jeu de lentilles magnétiques L1 et L2 (faisceau primaire). Un jeu annexe de bobines placées selon 2 axes perpendiculaires permet de dévier légèrement la position du faisceau de manière à contrôler exactement l'emplacement du spot, et ainsi génère un balayage de l'échantillon de type XY.

Le faisceau ainsi formé peut s'apparenter à une microsonde mais présente par sa nature les avantages suivants :

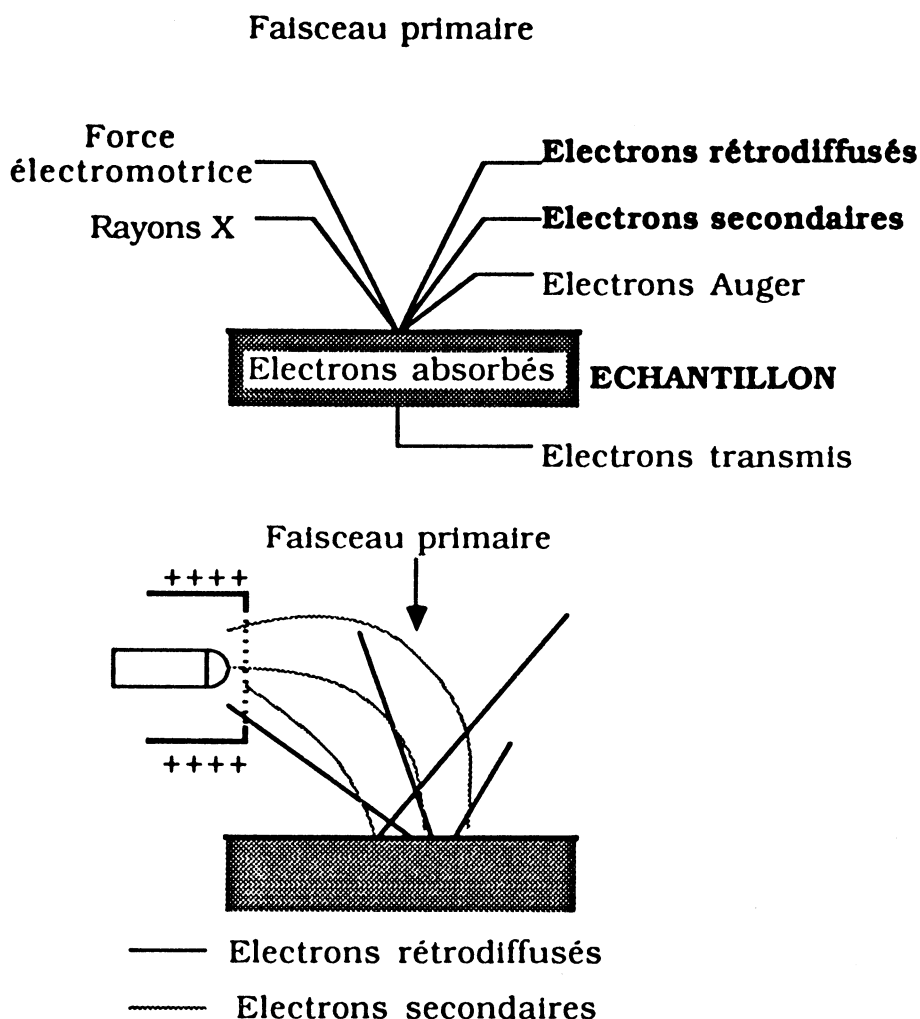
- capacité parasite  $10^{+4}$  fois plus faible qu'une micropointe mécanique ( $10^{-5}$  pF contre  $10^{-1}$  pF),
- diamètre au point d'impact inférieur ( $< 0,1$  micron contre quelques dixièmes de micron),
- mobilité très grande, ce qui permet un flux de mesures important.

Toutefois, l'utilisation d'un faisceau d'électrons exige certaines conditions particulières d'utilisation:

- fonctionnement sous vide, ce qui rend l'accessibilité mécanique et électrique du composant sous test très délicate (déplacement en cours de test et problème de connectique),
- la faible énergie d'excitation des électrons primaires nécessaire pour ne pas détériorer le circuit affaiblit fortement le signal utile et dégrade le rapport signal/bruit.

## 2.2 Le détecteur.

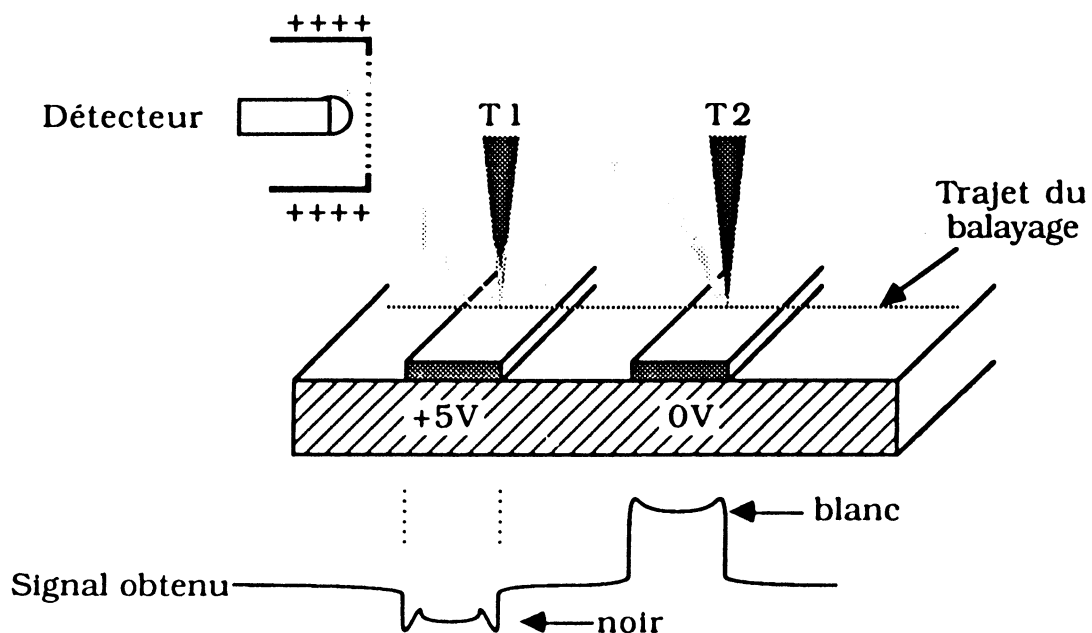
Le détecteur est l'organe qui, placé près de l'échantillon à observer, permet de recueillir les électrons réémis après l'impact du faisceau. La figure 2.2 résume les effets de cet impact.



**Figure 2.2** *Impact du faisceau sur un échantillon*

Tous les électrons de faible énergie (< 50 eV : secondaires et Auger) ainsi que ceux de forte énergie en incidence directe (rétrodiffusés), agissent sur ce type de détecteur (Everhardt & Thornley).

Les électrons Auger étant peu nombreux et de très faible énergie (quelques eV), le signal recueilli provient des électrons rétrodiffusés, qui donnent une image du matériau (masse atomique), et des électrons secondaires qui contribuent également d'une part à la représentation de la topographie de l'échantillon (effet de contraste), et d'autre part permettent de visualiser la tension électrique de l'échantillon au point d'impact grâce au phénomène du contraste de potentiel (figure 2.3).



**Figure 2.3: Phénomène de contraste de potentiel**

En effet, ces électrons secondaires sont sensibles aux champs électriques : un conducteur sur l'échantillon porté à un potentiel négatif ou nul crée un champ d'extraction en surface qui accélère ces électrons, tandis que, positif, il génère un champ d'attraction qui les piège. Le signal en sortie du détecteur, après amplification, croît lorsque le potentiel du conducteur diminue.

Ce phénomène permet donc de visualiser directement le niveau électrique de la surface du circuit, tant pour les conducteurs supérieurs que pour les conducteurs enterrés qui créent, lors de variations de potentiel, des charges de surface sur l'oxyde agissant également sur les électrons secondaires [EVE64].

Ce type de détecteur utilisé en microscopie électronique répond bien aux exigences des utilisateurs qui demandent essentiellement une bonne restitution topographique et n'utilisent pas le contraste de potentiel.

Par contre, dans le cadre du test par faisceau d'électrons, le contraste de potentiel constitue l'information utile et plusieurs inconvénients a priori en découlent :

- présence d'électrons autres que secondaires sous influence : superposition du relief et du contraste de potentiel. Cela implique :
  - \* une richesse de l'image pour l'observateur humain,



- \* une surabondance d'informations pour le traitement d'images ;
- le champ provoquant le contraste n'est pas parfaitement localisé sur le conducteur, les bords en sont donc altérés, surtout dans le cas de très petites dimensions (1 micron) : effet de proximité ;
- signal recueilli faible en raison de la faible énergie du faisceau primaire ;
- le niveau de sortie du signal n'est pas directement proportionnel au potentiel du conducteur (mesures quantitatives a priori difficiles) .

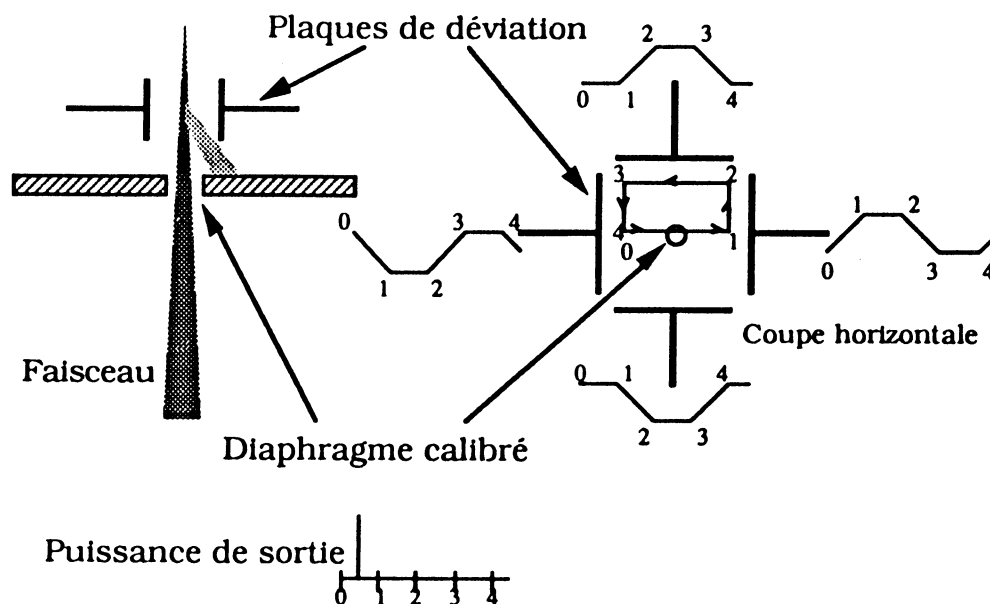
Par conséquent, il sera nécessaire d'adapter au mieux les performances de l'ensemble de détection d'un TFE pour exploiter correctement le phénomène de contraste de potentiel (voir paragraphe 2.4).

### 2.3 La stroboscopie par pulsation de faisceau.

La stroboscopie de faisceau fut le premier aménagement et la première innovation spécifique au testeur par faisceau d'électrons apparu en 1968 [PLO68] et permettant d'obtenir un faisceau pulsé. Originellement utilisée sur des signaux simples, cette technique a très vite évolué vers la méthode dite "Beam Blanking" permettant d'échantillonner dans le temps l'état électrique du point d'incidence [FEU82].

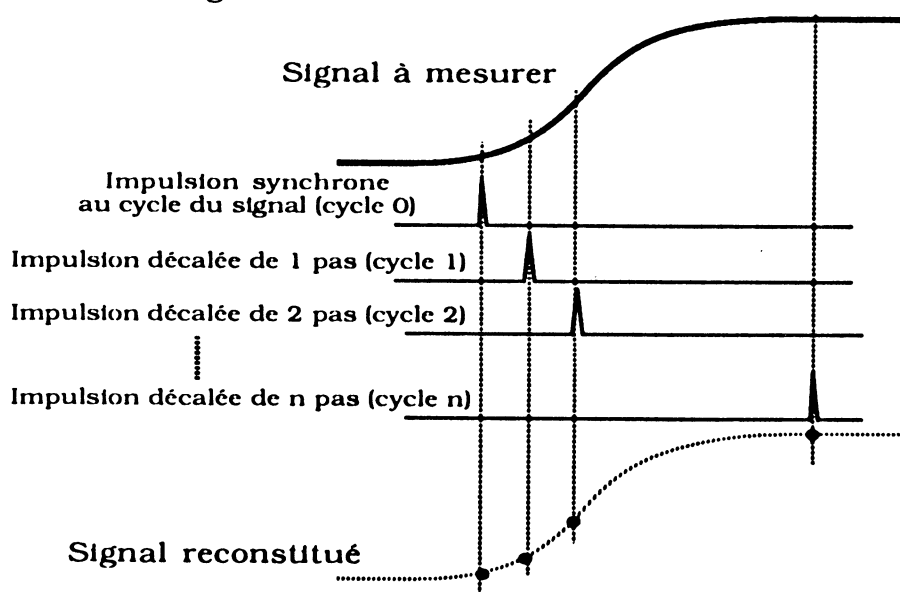
Deux couples de plaques disposées orthogonalement au-dessus d'un diaphragme calibré de petit diamètre, permettent de dévier électrostatiquement le faisceau primaire de l'axe électro-optique de la colonne. En appliquant des signaux contenant des rampes linéaires convenablement établies, on peut faire passer le faisceau en face de l'orifice pendant un temps très court correspondant à l'impulsion d'échantillonnage.

Le principe physique est résumé sur la figure 2.4.



**Figure 2.4** *Principe de la pulsation de faisceau.*

Le phénomène de stroboscopie que l'on obtient sur l'image en sortie semble alors "figer" l'état du circuit observé à un instant précis au cours d'un cycle de test répétitif, bien que ce cycle se déroule à vitesse normale, en le synchronisant avec les impulsions de faisceau. De plus, en déphasant pas à pas ces 2 signaux au cours du temps, le cycle complet est reconstitué entièrement. On peut également échantillonner plusieurs points au sein d'un même cycle afin de réduire le temps d'acquisition d'un signal (technique de multi-échantillonnage).



**Figure 2.5** *Principe de l'échantillonnage.*

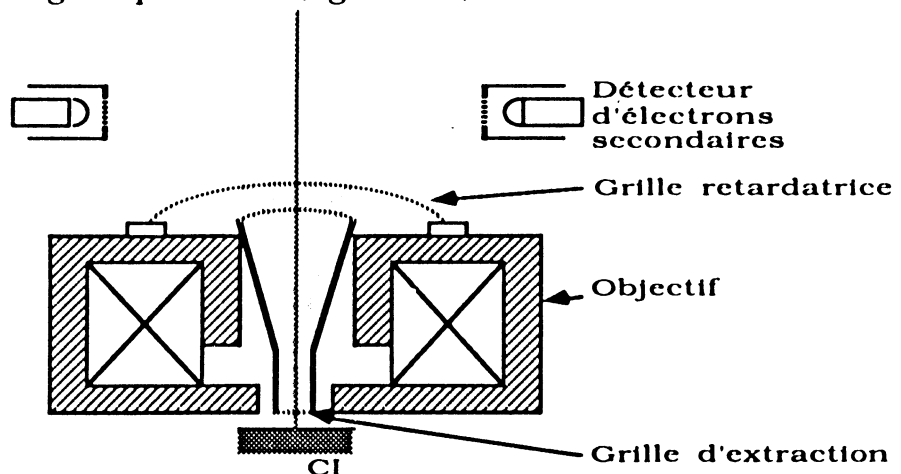
Cette méthode peut également être réalisée en utilisant un échantillonneur-bloqueur sur le signal de sortie, ou en pulsant le faisceau en appliquant une impulsion électrique sur le wehnelt du canon, mais, dans ces deux cas, la période d'échantillonnage minimale atteinte et le signal est de mauvaise qualité.

En effet, les performances actuelles autorisent des impulsions pouvant atteindre 100 à 50 ps, ce qui permet d'observer aisément des transitions logiques au sein d'un circuit standard.

L'aspect le plus délicat de ce principe réside dans la faiblesse du signal lorsque le rapport cyclique ("duty cycle" = Temps d'impulsion/Temps de cycle) complet devient très faible ( $10^{-5}$ ,  $10^{-6}$  sont des valeurs extrêmes qu'il est parfois nécessaire d'assurer), l'intensité moyenne du faisceau étant proportionnelle à ce rapport. Le recours à des techniques d'intégration du signal sur plusieurs cycles est alors indispensable.

#### 2.4 Ensemble extracteur-spectromètre (capteur de tension).

La nécessité de faire des mesures quantitatives précises des tensions (valeurs, temps et formes) associée à celle de réduire les inconvénients du détecteur utilisé seul, ont conduit les chercheurs à développer de 1970 à 1977 des dispositifs spécifiques sur la colonne [FEU82] [KUD72] [GOP77] intercalés entre l'échantillon et le détecteur proprement dit. L'ensemble de ces développements conduit à la forme quasi standard [GRE87] composée d'une grille extractrice et d'un spectromètre à grille retardatrice, situés dans la lentille magnétique finale (figure 2.6).

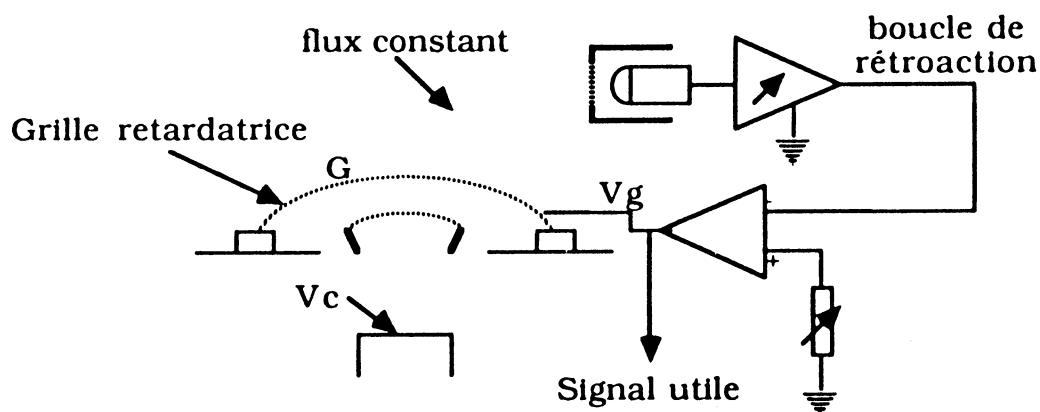


**Figure 2.6** Système d'extraction.

Le positionnement du détecteur en amont de la lentille finale permet de focaliser grossièrement les électrons secondaires et de les conduire ainsi en totalité vers le détecteur.

L'extracteur, porté à un potentiel élevé, se charge d'attirer les électrons secondaires afin d'en capter le plus grand nombre. De plus, cette grille, placée très près de l'échantillon, modifie la répartition des champs électriques en surface et contribue à atténuer l'effet de proximité souvent gênant [FUJ81].

La grille retardatrice, associée au détecteur, permet la mesure quantitative des tensions du conducteur sous la sonde, l'ensemble formant alors un "capteur de tension" (figure 2.7).



**Figure 2.7** *Mesure de tension par capteur de tension à spectromètre*

Les électrons arrivant sur la grille G ne pourront être collectés par le détecteur que si leur énergie  $E$  est supérieure à un certain seuil  $E_s = e(V_c - V_g)$ . La rétroaction assure un nombre constant d'électrons susceptibles de franchir ce seuil.  $V_c - V_g$  est donc maintenu constant. Le signal utile, après recalibrage, est identique au signal à mesurer.

Il est à noter que l'utilisation du capteur de tension, dans le cadre de mesures purement quantitatives, se limite à des points fixes et ne sera pas associé à un balayage de type vidéo, une image n'ayant qu'un intérêt qualitatif. Le résultat s'exploite plutôt sous forme de chronogrammes, de façon similaire à un oscilloscope. L'utilisation en imagerie s'effectue en boucle ouverte (sans rétroaction).

Associée à la stroboscopie de faisceau, la bande passante physique de la boucle fermée de l'ordre de quelques dizaines de kHz suffit pour obtenir une

bande passante apparente atteignant plusieurs GHz (liée à la largeur de l'impulsion du faisceau).

### 2.5 Contrôle de la position du faisceau sur le circuit.

La plupart des microscopes électroniques présentent deux composantes de positionnement:

- balayage magnétique (contrôle manuel en: XY, X, point fixe),
- déplacement manuel du composant dans la chambre.

Ces deux modes sont présents dans un testeur par faisceau d'électrons (TFE) mais les exigences en terme de précision, fidélité et souplesse se sont accrues. En effet, les capteurs de tension modernes exigent une position précise de la sonde, et la croissance incessante de la taille des circuits intégrés VLSI rend les repérages au sein du circuit difficiles [DEN88] :

- contrôle complet du positionnement magnétique du faisceau. En plus du balayage classique, un positionnement très précis sous forme de coordonnées est nécessaire (extraction de chronogrammes). La solution couramment choisie est de piloter les bobines de déviation par un processeur dédié, lui-même contrôlé par un module informatique externe (Générateur de Balayage Numérique GBN). La vitesse de positionnement du faisceau permet de séquencer rapidement l'observation de plusieurs points, ou de générer un balayage de forme quelconque (rotation électronique par exemple) voire de multiplexer balayage et observation ponctuelle.
- Positionnement mécanique rigoureux du composant sous la sonde. Le déplacement du circuit est nécessaire car l'angle de vision de la sonde ne permet de couvrir plus de quelques mm<sup>2</sup>, ce qui ne suffit pas toujours pour les circuits intégrés actuels. La précision est nécessaire dans le cas où le circuit possède un référentiel (choix de zones prédéfinies, liens avec les dessins des masques fournis par la CAO). Ce positionnement est assuré par une platine motorisée. Cette platine se trouve également pilotée par un processeur (possibilité de programmer des séquences ou des vecteurs).

Quant à la précision, les limitations proviennent de l'hystérésis des bobines de déviation pour le positionnement magnétique (soit 0,1 micron environ), et des jeux, frottements et rigidités mécaniques pour la platine, ce qui ne permet guère d'espérer mieux que 0,5 à 1 micron (des systèmes

d'asservissement exploitant l'interférométrie laser permettent toutefois d'améliorer ce chiffre). Cette précision doit être rapprochée de la dimension minimale des motifs élémentaires des circuits à observer, qui descend couramment aujourd'hui en dessous du micron.

## 2.6 Traitement du signal.

En microscopie, le signal de sortie du détecteur est essentiellement utilisé en tant que signal vidéo, directement ou légèrement filtré. Le moniteur de visualisation dispose d'un balayage parfaitement couplé avec celui de la colonne.

Dans un testeur par faisceau d'électrons, un paramètre supplémentaire apparaît : le temps dans la séquence de test. On observe en fait un ensemble de points à un instant donné pour une phase donnée du cycle de test. Le signal de sortie n'est plus "linéaire" et contient différents types d'informations : topographie du point où se trouve la sonde au moment du balayage et contraste de potentiel dans le cycle de test pour le même instant, le tout soumis aux contraintes fréquentielles des impulsions de faisceau en stroboscopie.

Une unité de traitement du signal, installée entre la sortie de détecteur et la visualisation, extrait alors les informations utiles à partir du signal brut. Elle se compose d'une part d'une unité électronique permettant les traitements vidéo simples :

- échantillonnage blocage (obligatoire en stroboscopie),
- filtrage passe-bas, passe-haut, passe-bande,
- amplificateurs et inverseurs vidéo, multiplexeurs ;

et d'autre part d'une unité numérique qui, après conversion analogique-numérique du signal, accumule un grand nombre d'informations dans le temps et les ressort en tenant compte des valeurs précédentes.

Cette unité permet des traitements plus sophistiqués, autorisant les procédés de filtrage spatial, intégration (moyennage, filtre récursif...) et accumulation pour aboutir à un résultat facilement exploitable (image vidéo en balayage ou série de points formant un chronogramme).

C'est également grâce à cet ensemble que certaines techniques de test sont élaborées, en synchronisant convenablement la stroboscopie, la séquence de test et le balayage. Ces techniques font l'objet du chapitre 3.

L'extraction d'informations de plus haut niveau comme les états logiques

d'un conducteur ou la position exacte d'une connexion à partir de l'image, ne pourra s'effectuer que grâce à un véritable système de traitement d'images qui récupère les données numériques depuis l'unité de traitement du signal, une fois convenablement acquises et prétraitées. Ces mêmes informations pourront également être extraites à partir d'un chronogramme qui est une forme particulière d'image monodimensionnelle (l'image est une fonction de  $(X,Y)$  à  $T$  donné, un chronogramme est une fonction de  $(T)$  à  $X,Y$  donné).

## 2.7 Environnement du testeur.

Les différents modes de fonctionnement du TFE augmentent considérablement le nombre de paramètres de réglage de l'ensemble, déjà considérable dans le cas d'un microscope à balayage classique. De plus, la précision de positionnement et la nécessité d'effectuer des mesures quantitatives ont motivé le développement de processus chargés de piloter de façon automatique ses différents organes. Il est nécessaire pour cela qu'ils soient tous contrôlés par un ordinateur chargé de transmettre les valeurs des paramètres sous forme numérique (commandabilité).

Cet ordinateur se chargera également de contrôler les processus de traitement du signal et de l'information.

Le circuit sous test doit être alimenté et doit être fonctionnel dans la chambre. Un générateur de vecteurs de test (en général un générateur de mots muni d'une tête de test) pilotera la séquence de test. Un lien électrique doit également exister entre le testeur par faisceau d'électrons et ce générateur afin de synchroniser parfaitement la séquence de test et la stroboscopie, le balayage ou l'unité de traitement du signal.

Quant à l'utilisateur, pour mener à bien le test, il doit parfois se référer à des informations supplémentaires (ce n'est pas le cas de l'analyse de défaillances considérée au chapitre 3) telles que données de CAO, résultats de simulations électriques ou logiques, vecteurs de test spécifiques ([MEL88], [GUI87], [COL88]). Ce même ordinateur, véritable et unique interface vers l'utilisateur, constitue une passerelle efficace et souple avec le monde extérieur.

Ainsi, la quantité d'éléments à gérer par l'utilisateur est très importante et il devient rapidement fastidieux de manipuler l'ensemble, les risques d'erreurs augmentant considérablement par ailleurs.

L'adjonction d'outils logiciels permettant une aide efficace à l'utilisateur par l'automatisation de certaines tâches répétitives, ou des algorithmes d'aide à la décision permet alors d'alléger, tout en améliorant la qualité des résultats, la tâche de l'utilisateur qui peut ainsi se consacrer à des travaux de plus haut niveau [MAR88].

### **3 LES TECHNIQUES DE TEST**

#### **3.1 Classification.**

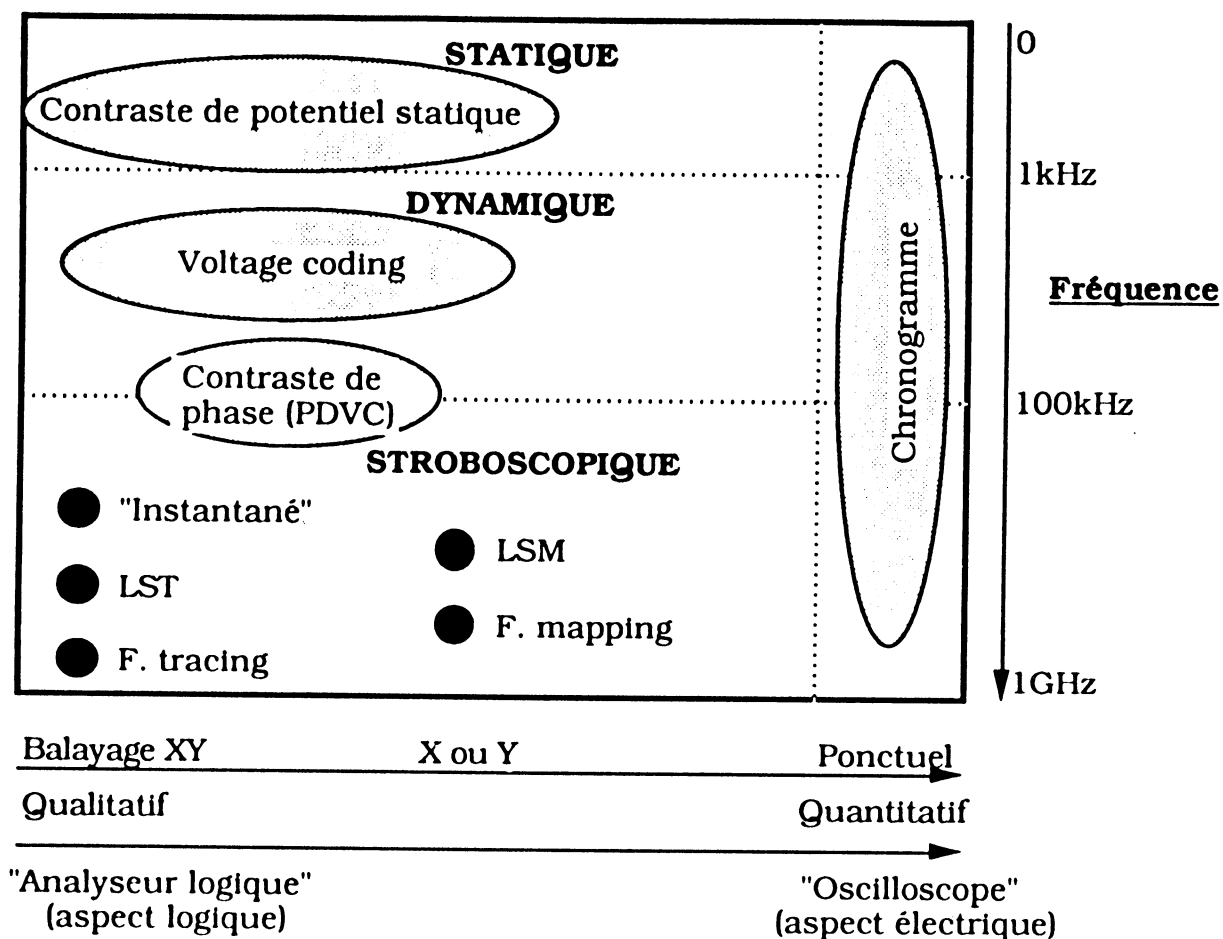
Les différentes combinaisons des principaux paramètres des éléments de base d'un testeur par faisceau d'électrons constituent un ensemble de techniques de test qui chacune met en évidence un type d'information particulière, selon le phénomène que l'utilisateur désire observer.

Ces paramètres essentiels sont :

- balayage :
  - \* XY, observation d'une zone, le résultat est obligatoirement une image,
  - \* X ou Y, observation d'une ligne, le résultat est soit une pseudo-image soit une courbe de profil,
  - \* ponctuel, observation d'un point, le résultat est dans tous les cas un chronogramme ;
- mode et combinaison du traitement du signal ;
- synchronisation entre séquence de test et balayage ;
- synchronisation entre séquence de test et stroboscope.

La figure 2.8 résume les possibilités d'assemblage des paramètres, en leur associant des méthodes spécifiques.





**Figure 2.8** Classification des techniques de test sur TFE.

## 3.2 Description des techniques de test.

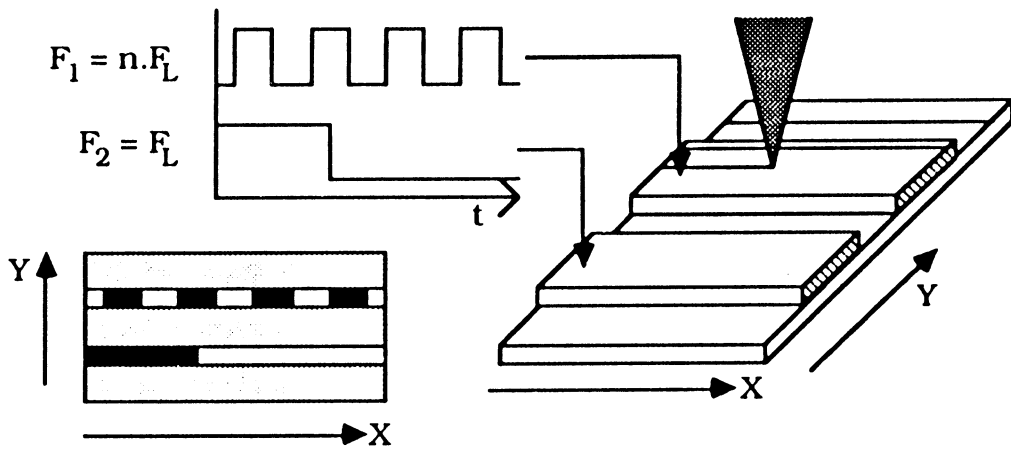
### 3.2.1 Contraste de potentiel statique.

Il s'agit de la première méthode à avoir été implantée. Elle est simple et purement qualitative, et utilise le phénomène de contraste de potentiel sur un circuit alimenté en continu ou à très faible vitesse (compatible avec la vision humaine).

Les conducteurs dont la tension varie très rapidement devant la vitesse de balayage donnent un gris plus ou moins uniforme et très peu lisible. Le faisceau est continu, le balayage quelconque et la séquence de test totalement indépendante.

### 3.2.2 Codage en tension ou "Voltage Coding" [LUK75].

Toujours avec un faisceau continu, le balayage uni ou bi-dimensionnel est synchronisé parfaitement (fréquence de balayage sous-multiple exact de la fréquence de test) avec la séquence de test. Par exemple, pour une horloge de test de 700 Hz, on synchronise le balayage de trame à 50 Hz, un conducteur relié à cette horloge présente ainsi  $700/50 = 14$  alternances noir/blanc stables sur l'image.



**Figure 2.9** "Voltage coding"

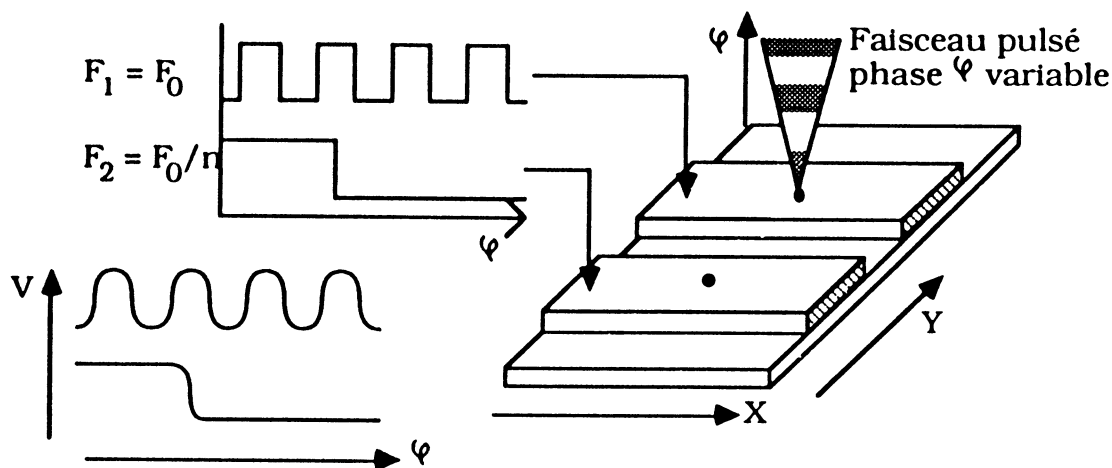
### 3.2.3 Stroboscopie directe.

La stroboscopie consiste à échantillonner l'état du circuit à un instant précis dans un cycle de test répétitif, par une impulsion du faisceau primaire [PLO68]. Utilisée en balayage lent (lent devant la vitesse de répétition des impulsions), la méthode donne une image stable. Le signal de sortie doit alors être échantillonné en phase comme dans toute utilisation des impulsions de faisceau.

Cette méthode permet d'observer les circuits en fonctionnement rapide et est indispensable pour l'observation des circuits dynamiques qui ne supportent pas un fonctionnement statique (principe en figure 2.4).

### 3.2.4 Mesure quantitative de signal ou "Waveform Measurement".

La mesure quantitative de signal consiste à extraire le relevé précis du chronogramme en un point donné fixe en utilisant le détecteur de tension associé à la pulsation de faisceau.

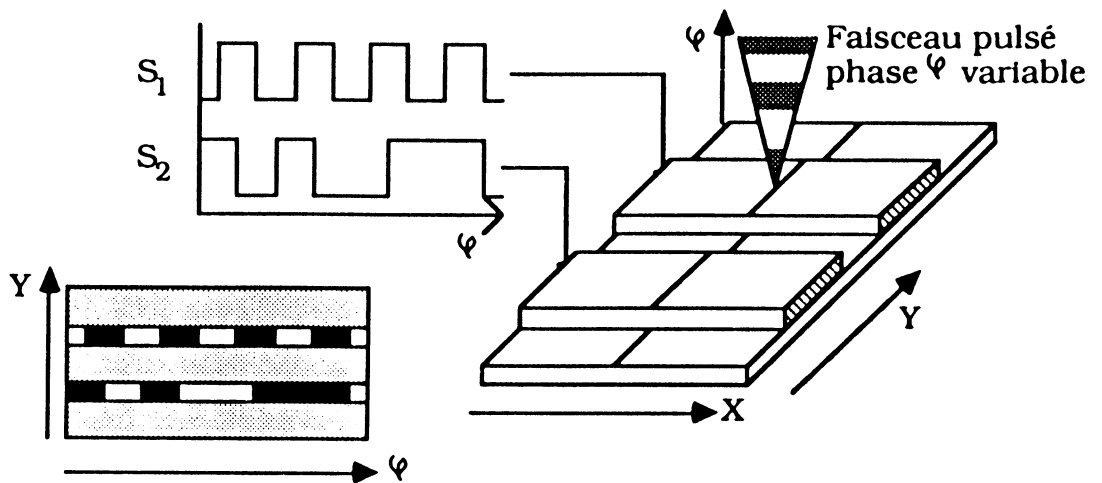


**Figure 2.10** "Waveform Measurement"

La mesure de tension est quantitative et s'effectue à un instant précis dans le cycle de test. La phase de la pulsation du faisceau dans le cycle d'observation augmente d'une valeur élémentaire à chaque mesure, jusqu'à observer le cycle complet d'analyse.

### 3.2.5 Carte d'état logique ou "Logic State Mapping".

La carte d'état logique permet de visualiser les variations d'états logiques en fonction du temps, ceci sur des conducteurs perpendiculaires à la ligne de balayage Y. Comme dans le cas de la mesure quantitative, le faisceau primaire est pulsé et la phase va lentement varier à chaque balayage de manière à parcourir le cycle à analyser. Sur l'écran de contrôle, le balayage en X persiste en synchronisme avec la variation de phase, et représente en fait la phase dans le cycle de test [WOL86].



**Figure 2.11** *"Logic State Mapping"*

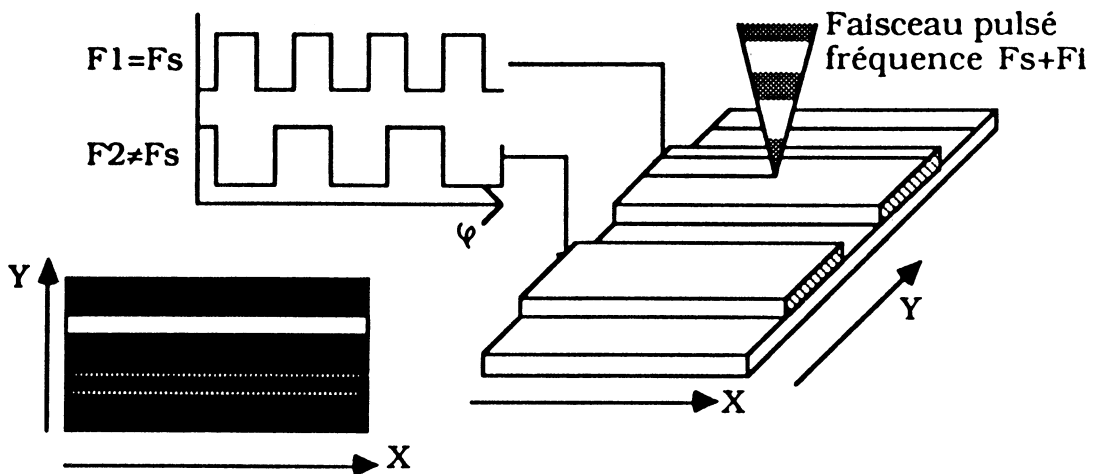
Cette méthode s'emploie préférentiellement pour l'observation des données logiques sur un bus ou sur toute connexion où circulent des données, en fonction du temps (similaire à un analyseur logique).

L'utilisation avec un balayage XY est également possible. Dans ce cas, l'image superpose le relief topographique et l'information logique temporelle.

### 3.2.6 Relevé spectral ou "Frequency Tracing".

Le relevé spectral permet de visualiser les conducteurs dont la variation de tension est de fréquence fixe donnée  $F_s$  [BRU85]. Le principe consiste à pulser le faisceau primaire à la fréquence  $F_s$  recherchée, décalée de  $F_i$ , valeur arbitraire de fréquence intermédiaire fixée. Lors du balayage, il se présente une intermodulation entre la fréquence  $F_s + f_i$  du faisceau, et la fréquence  $F$  du conducteur à observer. Si  $F = F_s$ , le signal en sortie du détecteur présente une composante spectrale en  $F_i$  non nulle, et nulle si  $F \neq F_s$ .

Un système de démodulation de type superhétérodyne placé dans la chaîne de traitement du signal permet de recueillir un signal d'autant plus grand que  $F$  est proche de  $F_s$ . L'image résultante présente alors une vue du circuit dont seuls les conducteurs de fréquence  $F_s$  seront visibles.



**Figure 2.12 "Frequency Tracing"**

Il est également à noter que contrairement aux techniques présentées précédemment, la synchronisation faisceau pulsé et vecteur de test n'est pas nécessaire, de par la nature même du procédé (fréquence de pulsation imposée). Le temps de mesure est par conséquent très diminué car, en mesure synchronisée, ce temps est proportionnel au rapport cyclique (temps de cycle/durée d'impulsion) à qualité égale.

### 3.2.8 Relevé d'état logique ou "Logic State Tracing".

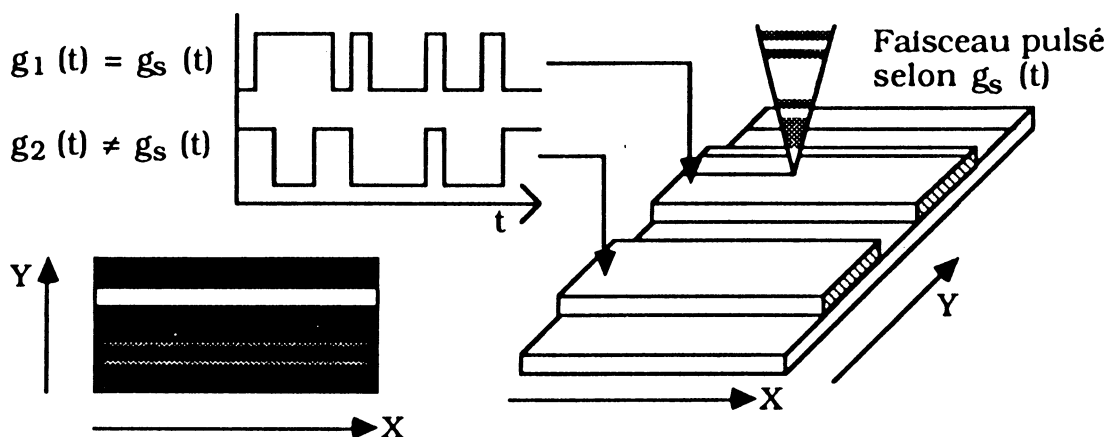
Le principe du relevé d'état logique consiste à extraire les conducteurs dont les niveaux logiques se succèdent selon une séquence bien déterminée et connue par avance [BRU86]. Une fonction de corrélation permet de représenter l'écart entre la séquence attendue et la séquence réelle sur le conducteur:

$$C(\Delta) = \int_{-\infty}^{\infty} g(t)g_s(t+\Delta)dt$$

avec  $g$ : signal réel

$g_s$ : séquence attendue.

Un maximum de cette fonction indique une similitude de ces 2 signaux. La corrélation est effectuée ici en modulant directement le faisceau par  $g_s$ . Le signal de sortie est alors proportionnel à  $g \cdot g_s$ . Un intégrateur est placé dans la chaîne de traitement du signal, et un seuillage donnera le maximum. Seuls les conducteurs dont le signal  $g$  est très voisin de  $g_s$  sont visibles.



**Figure 2.13 "Logic State Tracing"**

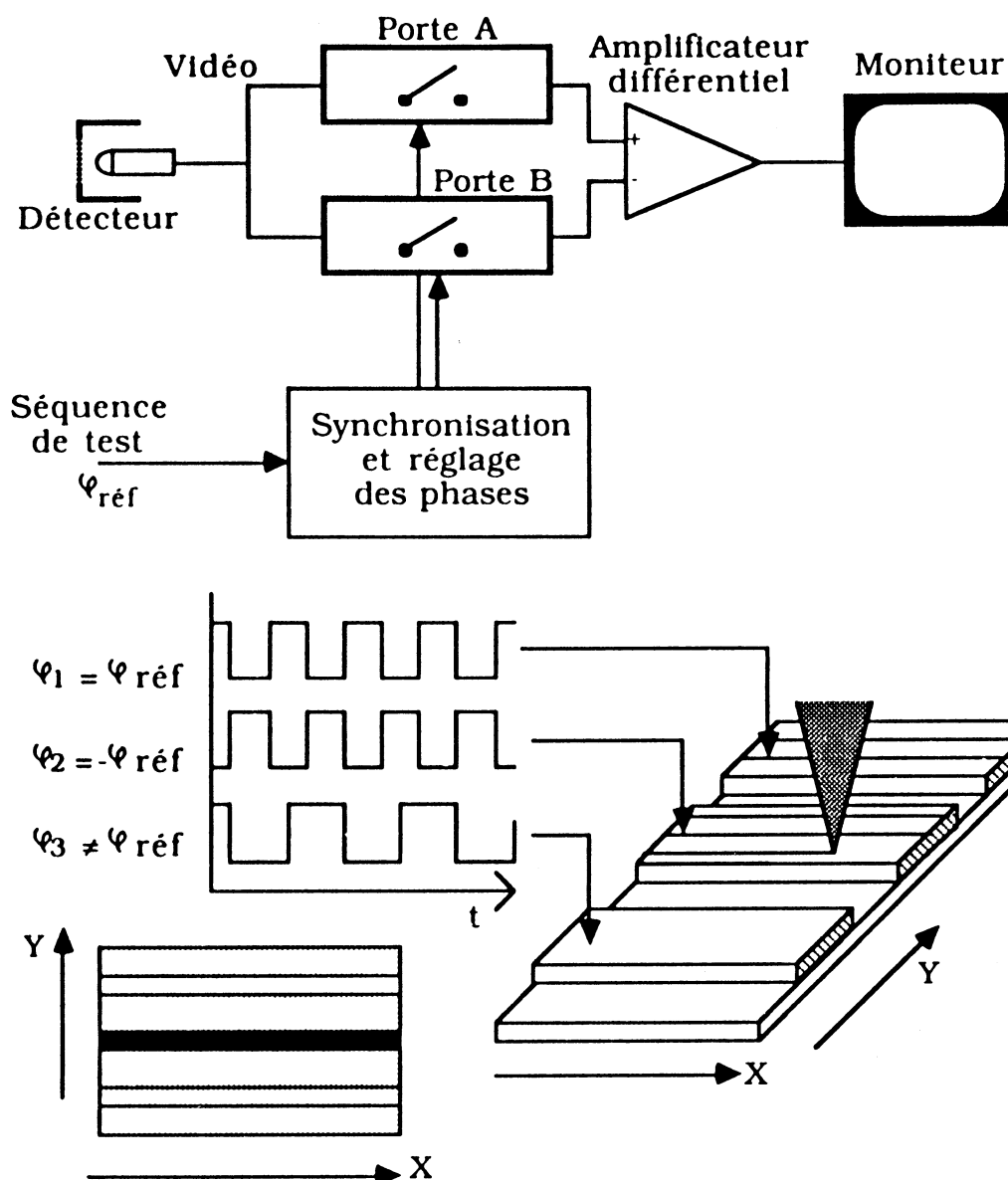
### 3.2.9 Contraste de phase ou "PDVC".

L'image résultante du TFE est la superposition d'une information concernant la topographie du circuit et d'une information électrique (concernant son état logique) ; l'information utile concerne essentiellement le potentiel de surface. Une première approche est apparue [PIW74] pour tenter de supprimer l'information topographique des images, et éventuellement les contrastes de potentiel non significatifs.

Le principe consiste donc à soustraire deux signaux presque similaires, échantillonnés à partir du détecteur à des instants différents, et contenant en commun le relief topographique et les états électriques stables. Les zones à états variables en fonction du temps seront mis en évidence, ils apparaissent franchement blancs ou noirs, sur un fond uniforme.

C'est sur ce principe qu'est fondé le "PDVC: Phase Dependent Voltage Contrast" (contraste de potentiel dépendent de la phase, ou contraste de phase) [YOU81]. L'échantillonnage du signal s'effectue à deux moments très particuliers de la séquence de test, l'image résultante ne visualisant que les variations logiques entre ces deux phases (blanc : en phase ; noir : en opposition de phase ; gris : stable).

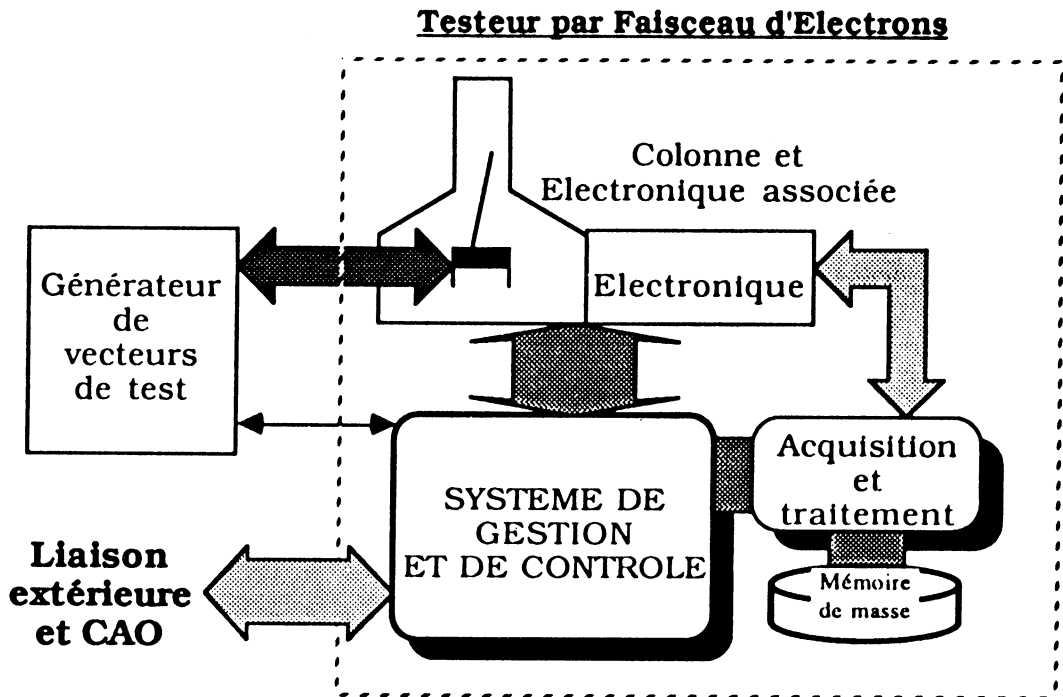
Il s'agit d'une technique relativement simple à mettre en œuvre, permettant d'observer le fonctionnement dynamique des circuits sans être en mode stroboscopique. De plus, le contenu de l'image résultante étant très synthétique et visuel, elle apporte une aide considérable pour se repérer au sein d'un circuit inconnu.



**Figure 2.14** *Contraste de phase*

#### **4 CONCLUSION**

Le TFE est souvent vu dans le monde du test en général comme un MEB amélioré ; or les conditions de travail n'ont rien de similaire (si ce n'est le vide et le faisceau d'électrons). L'environnement en fonctionnement est plus lourd sur un TFE que sur un MEB. La figure 2.15 présente un TFE et l'environnement minimum nécessaire à son fonctionnement.



**Figure 2.15: TFE et environnement.**

Les systèmes commercialisés actuellement tiennent compte de cette architecture, il existe donc sur le marché des TFE et des MEB.

La commercialisation récente de ces nouveaux outils a définitivement marqué la séparation de ces deux techniques utilisant les interactions faisceau d'électrons / matière comme principe de base.





## **CHAPITRE 3**

### **L'analyse de défaillances**



## **1 MOTIVATIONS**

### **1.1. Buts.**

L'analyse de défaillances a pour but de déterminer et d'identifier les défauts technologiques et les fonctionnements marginaux d'un circuit intégré. Ce travail est une tâche très délicate, confiée en général à un spécialiste en microélectronique. Son expérience et son savoir humain, alliés à un outil performant tel que le TFE, constituent toute la compétence d'un laboratoire d'analyse. Celle-ci est nécessaire actuellement pour répondre efficacement à certains impératifs de production dans un cadre industriel. Toutefois, une analyse demande encore beaucoup de facteurs humains ( l'"intuition" intervient encore largement dans une analyse) qui sont généralement induits par des analyses similaires précédemment établies venant corroborer certains résultats de l'analyse en cours : c'est ce que l'on appelle l'expérience.

L'intégration devient aujourd'hui telle qu'il est urgent de définir et d'élaborer de nouveaux outils capables d'apporter des méthodes plus rigoureuses. L'analyste se chargera d'un certain nombre de tâches fastidieuses de manière à minimiser les risques d'erreur et d'effectuer un travail de plus haut niveau en privilégiant une vision macroscopique du circuit, similaire à celle que peut avoir l'utilisateur de ce circuit.

Une analyse de défaillances passe obligatoirement par quatre étapes [COL87] qui répondent chacune à une question fondamentale :

- quel est le problème (caractérisation électrique précise du défaut) ?
- où (localisation physique sur le circuit) ?
- comment (caractérisation physique précise) ?
- pourquoi (explication du mode de défaillance) ?

Vu par l'analyste, la première étape est explicitée "naturellement" lorsqu'un défaut a été constaté au cours d'un test électrique antécédent.

La localisation est ensuite le problème le plus épineux. C'est lors de cette phase que l'"intuition" et l'expérience de l'analyste sont très déterminant pour la réussite ou la rapidité de l'analyse. Cette phase est donc l'une des premières à implanter sur le TFE pour amoindrir, voire éliminer, l'aspect empirique de la localisation.

Quand l'élément fautif est déterminé, la troisième phase consiste à

préciser exactement la cause du défaut. Dans ce cas l'analyste se trouve face à un groupe peu important de composants. Une caractérisation plus conventionnelle (examen optique, caractérisation électrique, ...) permet alors de préciser l'origine du problème et de modéliser électriquement le défaut.

La quatrième phase implique une grande connaissance de l'environnement et de l'historique de la fabrication du circuit. Modéliser l'origine du défaut y fait constamment référence. Cette tâche, typiquement humaine et non fastidieuse, liée à la technologie des matériaux, restera donc l'affaire de l'analyste.

## 1.2 Contexte.

L'analyste n'est pas le concepteur. Il n'a pas connaissance de la structure ou de la description interne du circuit. Même au sein d'une entreprise, l'information ne circule souvent que partiellement, selon les besoins. Les conditions dans lesquelles la défaillance est survenue constituent la première information essentielle. Le manuel d'utilisation du circuit fourni par le constructeur est une première base de travail importante. L'analyste s'y réfère dans un premier temps pour recréer les conditions électriques de la panne. Il essaie de déterminer l'instant précis où la défaillance se manifeste. Un ou plusieurs vecteurs de test très courts et cycliques peuvent alors être utilisés pour le conditionnement du circuit placé dans le TFE.

Mais une image du circuit en fonctionnement est très riche, voire trop. Des méthodes visuelles et universelles de localisation n'existent pas.

Pourtant, la localisation exige au moins une information sur la structure du circuit. Toute méthodologie ne peut fonctionner sans cela. Une information implicite sur la structure interne du circuit est cependant disponible à l'utilisateur : le circuit physique lui-même grâce à la gravure, mais elle n'est pas référencée (pas de "netlist"). En effet, une défaillance provoque une panne : à une excitation externe donnée correspond un état électrique interne qui est différent de celui d'un circuit en bon état. La comparaison entre le circuit défaillant et un circuit en bon état met ainsi l'accent sur les zones aux potentiels différents. Le défaut est forcément inclus parmi l'ensemble de ces zones.

## **2 METHODES.**

### **2.1 Comparaison de circuits.**

Les méthodes et les outils de localisation automatique sont basés sur la comparaison entre le circuit à analyser et un autre circuit en bon état et de même conception (en pratique, on choisira de préférence des circuits provenant du même lot). Soit  $I_r$  l'image du circuit de référence :

$$I_r = R_r + E_r$$

$R_r$  : image du relief topographique du circuit.

$E_r$  : image de l'état électrique par contraste de potentiel.

Pour le circuit défaillant :

$$I_f = R_f + E_f$$

avec  $R_f = R_r$  les circuits sont de conception identiques.

$E_f = E_r + \Delta$  les circuits sont dans le même état sauf dans les zones où la défaillance provoque des pannes.

Donc  $I_f - I_r = \Delta$ .

Le résultat présenté sous forme d'image, est alors plus synthétique et dépouillé de tout élément relatif à la topographie. Mais l'information contenue dans cette image est encore trop riche. En effet, les erreurs proviennent d'une part de la défaillance elle-même, et d'autre part de la propagation logique de cette erreur au travers du circuit. Une quantité importante d'erreurs en résultent donc, qui viennent brouiller le résultat. Les méthodes qui suivent ont pour but de récupérer l'information essentielle : le lieu du défaut. Elles constituent le cadre bien précis de cette thèse.

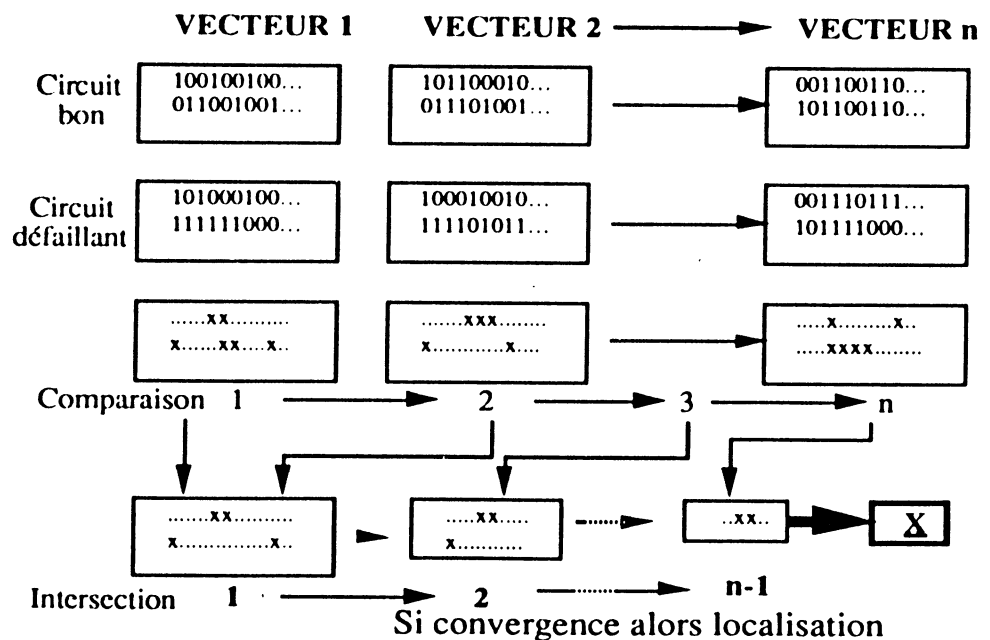
L'application de ces méthodes suppose tout d'abord que le défaut est unique. Le cas de défaillances multiples peut être envisagé en choisissant des vecteurs de test distincts, permettant de manifester une seule défaillance à la fois. Cela permet de se ramener au cas à une défaillance, mais ce n'est possible que si les défaillances sont fonctionnellement indépendantes [BER85].

Ces méthodes s'intéressent ensuite plus particulièrement aux circuits de type microprocesseurs ou processeurs à structure non régulière mais programmables et parfaitement contrôlables. De plus, la défaillance à analyser ne doit pas bloquer le fonctionnement complet du circuit. Par exemple, un microprocesseur dont le circuit d'horloge, l'alimentation ou

l'initialisation ne fonctionne pas, ne peut pas être testé selon ce principe. Ce dernier type de panne limite suffisamment le domaine d'investigation pour être déterminée plus simplement ; le circuit en panne doit avoir un minimum de fonctionnalité pour être testé sur le TFE.

## 2.2 Méthode de localisation par intersections successives.

La méthode de localisation par intersections successives est proposée par [BAI82] et reprise par [BER85]. Elle est fondée sur l'idée simple suivante : pour un vecteur de test donné, les différences entre le circuit réputé bon et le circuit défaillant proviennent de l'erreur due au défaut et de sa propagation logique. Le défaut, lui, est indépendant du contexte. La propagation de l'erreur de départ dépend par contre de l'état du circuit au moment où la défaillance se manifeste. S'il est possible de disposer d'un choix convenable de vecteurs de test manifestant la défaillance et propageant l'erreur de manière différente, [BAI82] remarque que le défaut provient obligatoirement de l'ensemble commun des zones où des erreurs se sont présentées pour chaque vecteur. La méthode consiste alors à ne conserver que les différences communes à chaque nouveau vecteur appliqué. De proche en proche, l'élimination de ces différences non communes tend à affiner la zone incriminée. La figure 3.1 résume cet algorithme.

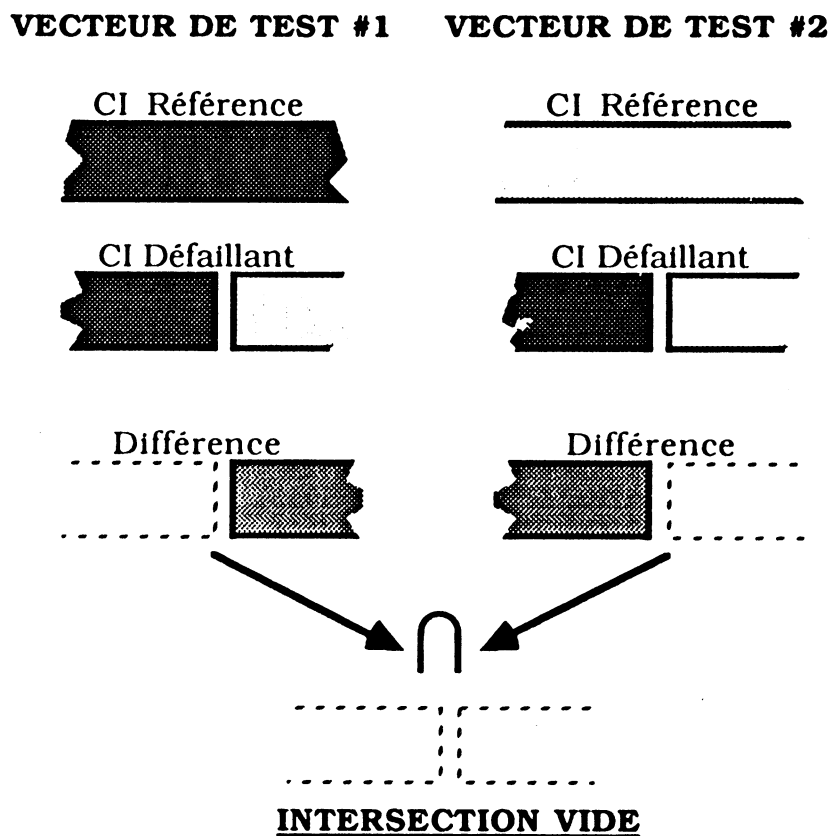


**Figure 3.1:** Méthode de localisation par intersections successives.

Si le résultat final n'est pas unique, on peut espérer obtenir une série exhaustive et réduite de zones suspectes. Une observation plus fine sur chacune de ces zones est alors envisageable.

Toutefois, la méthode comporte certaines limitations. La première concerne la localisation exacte du défaut. Le résultat final visualise en fait un conducteur présentant toujours des différences avec le circuit de référence. Le défaut peut ne pas provenir directement de ce conducteur. Il provient du voisinage proche. Une investigation plus fine mais très exhaustive doit alors être menée (manuellement en général).

Ensuite, des cas particuliers de défaillances peuvent mettre en échec cette méthode. Par exemple, la figure 3.2 présente une coupure sur un conducteur.



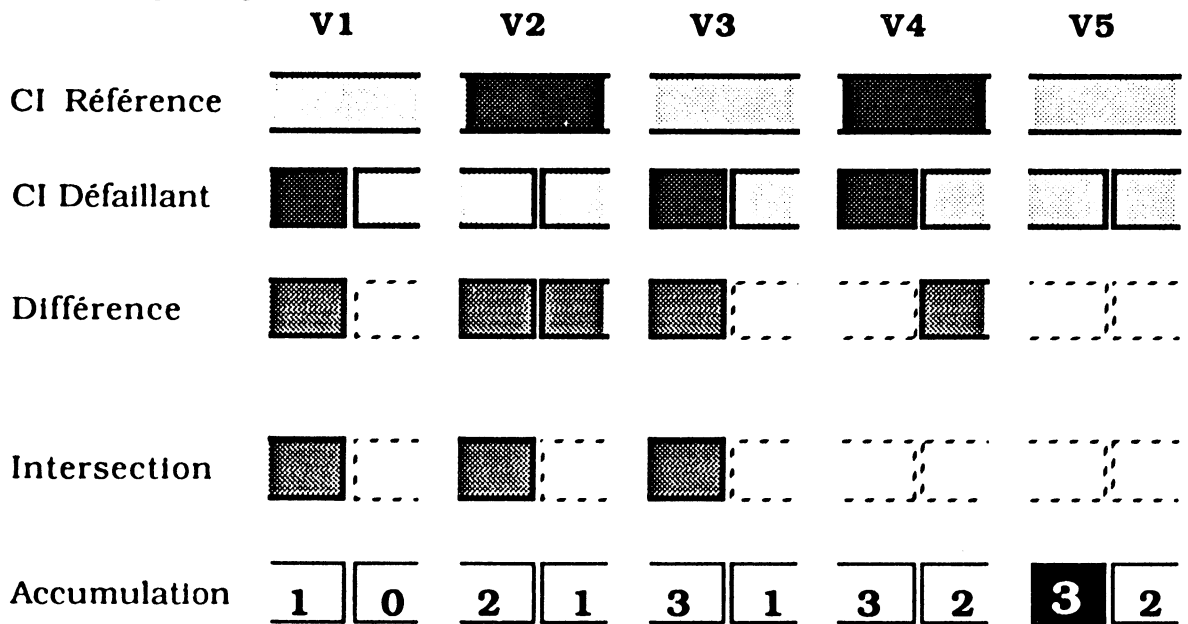
**Figure 3.2:** *Cas de mise en échec de la méthode.*

L'opérateur intersection sous-entendu dans [BAI82] consiste à effectuer un ET logique entre les différences. De plus, si un vecteur ne manifestant pas directement la défaillance s'interpose dans la série de vecteurs,



l'intersection du résultat (vide dans ce cas) avec les résultats antérieurs provoque la perte totale des résultats antécédents.

Pour un processus automatique, ces cas sont critiques. Nous proposons le choix d'un nouveau mode d'intersection non destructif, qui constitue alors un remède efficace. L'opération d'addition le permet : cela revient à intégrer les différences sur les différents vecteurs. La figure 3.3 reprend le cas précédent pour plusieurs vecteurs.



**Figure 3.3 : Intégration des différences.**

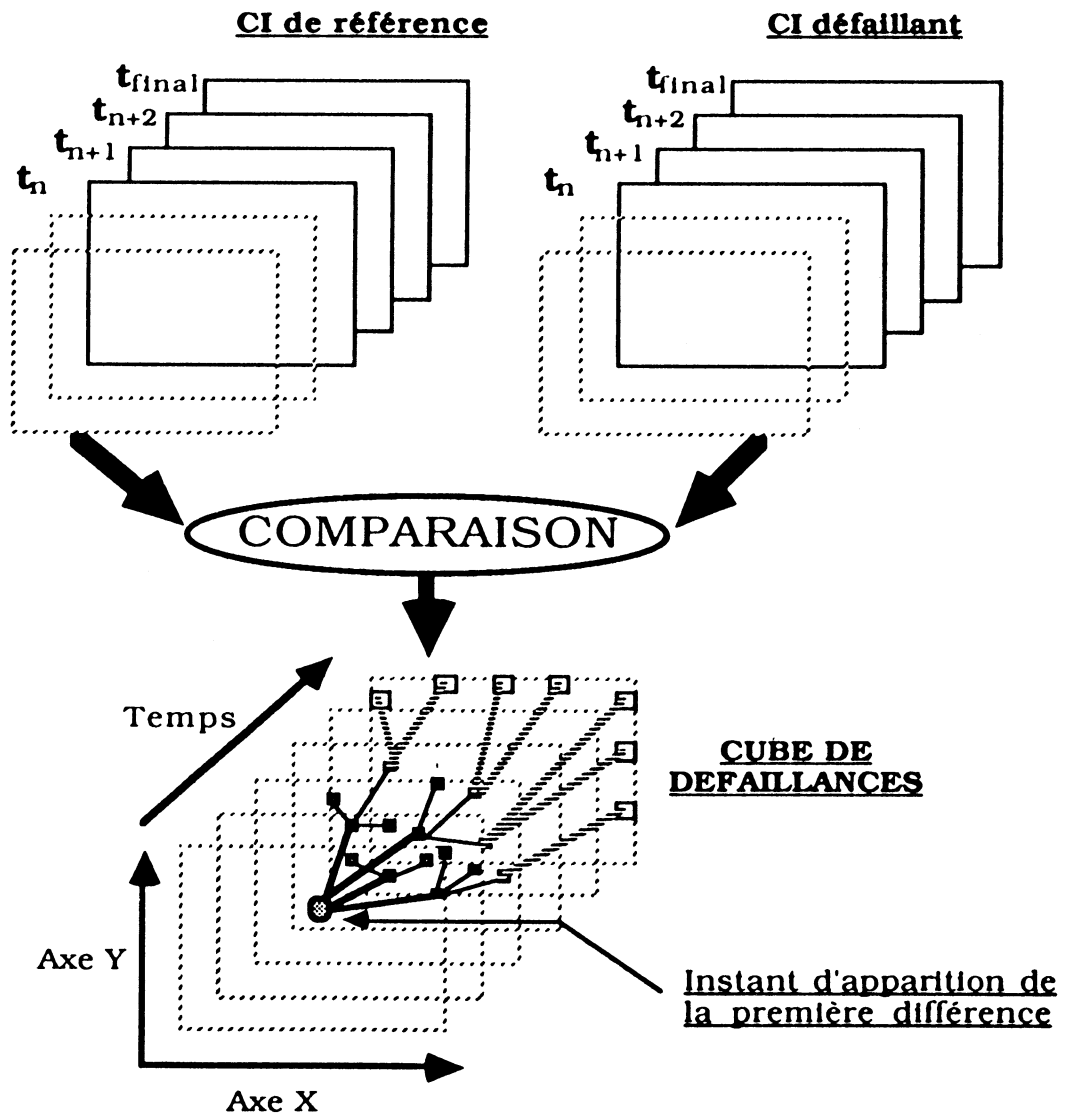
Le résultat se présente plutôt sous forme d'une représentation statistique d'apparition d'erreurs. Les maximums correspondent alors aux zones susceptibles de contenir le défaut. De plus, ces résultats sont quantitatifs et cette "carte" des erreurs ainsi établie autorise une analyse plus fine. D'autres maximums locaux pourraient révéler d'autres défauts, ou, si l'analyse du plus grand maximum ne donne rien, il est encore possible d'étendre l'analyse fine aux valeurs juste inférieures à ce maximum (maximum - 1, -2 ...).

### 2.3 Visualisation dynamique de fautes ou "Dynamic Fault Imaging" (DFI).

Une autre méthode, la visualisation dynamique de fautes, présentée par [MAY84], se propose d'étudier l'instant précis où se manifeste la défaillance. La propagation logique de l'erreur due au défaut jusqu'aux plots de sortie

constitue l'information gênante. [MAY84] suggère donc d'observer le circuit juste après que la défaillance ne se manifeste mais juste avant que l'erreur ne se propage logiquement. Les performances du TFE sont suffisantes pour autoriser un échantillonnage très bref à un instant bien précis. La durée de l'impulsion d'échantillonnage peut être rendue inférieure à 100 ps, alors que la propagation logique d'un signal par une porte logique dure typiquement guère moins de 500 ps dans les technologies les plus courantes.

Contrairement à la méthode précédente, un seul vecteur de test cyclique manifestant la défaillance suffit. Les différents états sont saisis selon le temps au sein du cycle. Les mêmes saisies sont effectuées sur le circuit en état de bon fonctionnement. La différence entre ces états constitue alors le "cube de défaillance". Ce principe est présenté en figure 3.4.



**Figure 3.4:** Principe de la DFI.

A partir du début du cycle de test, les images sont saisies à intervalle temporel fixé très court pour distinguer la propagation logique des états au sein du circuit. La quantité d'images ainsi engendrées et à manipuler croît très rapidement avant la manifestation du défaut.

Cette analyse très fine permet en outre de visualiser la manière dont se propage l'erreur jusqu'aux plots de sortie. Mais le plus grand intérêt de cette technique est qu'elle ne nécessite qu'un seul vecteur de test. Ce cas correspond bien à la réalité. En effet, le laboratoire d'analyse reçoit le composant défaillant après les test électriques. La plupart de ces testeurs de production sont très rapides et par optimisation stoppent la séquence de test en indiquant cet unique vecteur de test.

Mais la méthode, telle qu'elle est utilisée par [MAY84], ne possède pas de stratégie systématique. La gestion et le choix des instants d'échantillonnage et des images à observer sont effectués manuellement par l'opérateur.

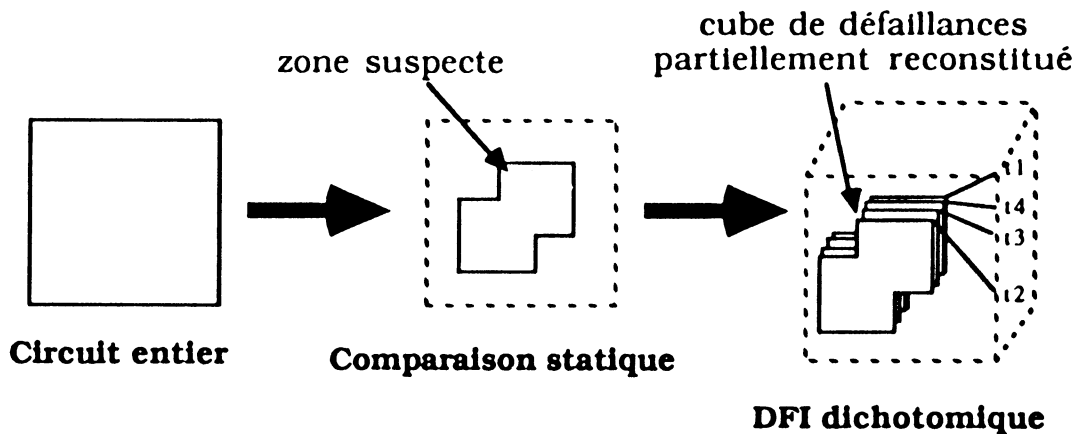
#### 2.4 Méthode mixte.

Une gestion efficace et automatique des techniques présentées précédemment peut s'avérer très efficace. Le coût en temps par analyse constitue le critère le plus contraignant, surtout en ce qui concerne la DFI. En effet, pour un endroit donné, cette dernière technique peut demander le découpage du cycle de test en plusieurs centaines d'états suffisamment fins. Le traitement systématique de toutes les images correspondantes n'est alors pas envisageable. Seule une analyse dichotomique du cycle complet permet d'aboutir rapidement à un résultat. Le cube de défaillance n'est alors reconstitué que partiellement. Le nombre de comparaisons atteint quand même la dizaine (pour  $2^{10} = 1024$  états élémentaires dans le cycle de test, la dichotomie s'effectue en 10 pas). Cela suppose également que le défaut se situe dans la zone observée. Seule une analyse complète sur tout le circuit permet une localisation précise par cette méthode.

Le nombre de traitements nécessaires pour la méthode par intersections successives dépend du nombre de vecteurs disponibles. En général, ces derniers sont peu nombreux car le défaut concerne une instruction ou un mode particulier de fonctionnement du circuit. Les combinaisons d'utilisation de cette instruction ou de ce mode sont donc très exhaustifs (3 à 8 sont des valeurs courantes). Par contre, la localisation physique est

inconnue. Le traitement est systématique sur l'ensemble du circuit. Mais dès la première comparaison, les zones susceptibles d'inclure le défaut sont localisées. Ces zones s'affinent ensuite rapidement.

Une stratégie mixte consiste alors à déterminer grossièrement dans un premier temps les zones suspectes en mode statique, puis finement le défaut par DFI. Une gestion efficace est alors nécessaire pour mener à bien ce processus (figure 3.5).



**Figure 3.5: Méthode mixte.**

### **3 PROBLEMES SPECIFIQUES.**

#### **3.1. Besoin pratique: le diagnostic.**

Le diagnostic constitue l'aboutissement final de l'analyse. Pour l'établir correctement, l'analyste s'appuie sur les résultats de localisation. Quand il dispose des zones potentiellement défaillantes, il détermine l'élément physique précis mis en cause. La localisation met simplement en évidence un petit groupe de connexions avoisinantes. Il s'agit donc d'examiner finement ces connexions pour rechercher tout court-circuit, coupure ou malfaçon ; ou d'observer les transistors ou éléments électroniques desservis par ces connexions. En effet, le défaut physique ne provient pas forcément de la connexion douteuse, mais se situe nécessairement dans son environnement direct, tant au niveau physique (défauts d'isolation, impuretés...) qu'au niveau électrique des composants voisins (claquage de jonction, caractéristiques limites...). Une caractérisation électrique et logique du défaut permet alors d'explicitier précisément les erreurs en sortie

du circuit si la structure est suffisamment connue.

C'est alors qu'intervient l'expérience de l'analyste qui doit expliciter et éventuellement modéliser l'origine du défaut. La connaissance du processus de fabrication ou des conditions d'utilisation du circuit est indispensable pour reconstituer l'historique de la formation du défaut. En effet, il est important de savoir si le défaut provient d'un fonctionnement trop "limite" dans l'utilisation normale, d'une fabrication marginale, ou d'une conception susceptible de privilégier ce type de défaut.

C'est à ce niveau que l'élaboration du diagnostic peut avoir des répercussions très importantes. Si le défaut se reproduit plusieurs fois sur le même type de circuit, c'est l'analyste qui aura le plus grand poids dans l'évaluation de la responsabilité du défaut à attribuer au concepteur, au fabricant, au conditionnement ou à l'utilisateur du circuit. Politiquement, il n'a donc pas le droit de se tromper en tant qu'expert. Sa crédibilité en dépend.

Etant donné l'importance du verdict, les outils qu'utilisera l'analyste doivent être très fiables et donner des résultats les plus précis possibles tout en restant simples et facilement exploitables. Les différentes méthodes de localisation des défauts, dont les résultats servent de base pour l'élaboration du diagnostic, doivent donc s'appuyer sur des outils de comparaison fiables, non seulement sur le résultat, mais aussi sur l'évaluation de la qualité du résultat. Cette évaluation constitue une contrainte importante lors de l'élaboration dans le cadre de cette thèse des logiciels, et permet de construire des critères de réussites des différents traitements nécessaires à la comparaison.

### 3.2 Définition des outils de base.

#### 3.2.1 Besoins d'automatismes.

La localisation de la connexion défaillante ou proche du défaut parmi plusieurs dizaines voire centaines de milliers de connexions n'est pas une tâche d'envergure humaine. Les méthodes présentées précédemment apportent une certaine réponse à l'ampleur de la tâche, mais leurs applications concrètes risquent de s'avérer fastidieuses si l'analyste opère manuellement. Le nombre d'images à manipuler grandit rapidement pour un même circuit, et le risque d'erreur n'en est que plus important, sans

évoquer les problèmes propres à la comparaison de chaque couple d'images (tous ces problèmes seront traités dans le chapitre suivant). De plus, la nature morphologiquement simple des images à comparer autorise l'utilisation d'automatismes capables de traiter et de gérer entièrement les images sans intervention humaine.

Un premier jeu d'outils va permettre de réaliser la fonction essentielle des méthodes de localisation : la comparaison de deux images simples. Il s'agit d'un ensemble de traitements d'images qui extrait l'image des différences à partir d'un couple d'images brutes. La notion de critère de réussite est des plus importante à ce niveau, car ce traitement est destiné à être inséré dans une chaîne entièrement automatique, sur des images dont le contenu a un caractère non contrôlable. L'image résultat doit être accompagnée de l'évaluation de sa qualité, afin de reprendre éventuellement certains traitements via d'autres algorithmes, voire au pire de faire intervenir l'opérateur en cas d'échec complet (alarme). En aucun cas, une image erronée ne doit se glisser au travers de ce traitement, et risquer d'influer sur la qualité du résultat final.

Un second jeu d'outils doit permettre de piloter entièrement le TFE, dont le positionnement de la sonde par rapport au circuit (balayage et déplacement mécanique). Le support des méthodes de localisation étant essentiellement informatique, le TFE doit être muni d'interfaces autorisant le pilotage depuis l'ordinateur hôte. Il en est de même pour le pilotage du générateur de vecteurs de test.

Des outils de plus haut niveau vont alors permettre de séquencer correctement les différents traitements et de gérer dynamiquement les espaces de mémoire disque nécessaires à la manipulation de gros circuits.

Tout cet ensemble constitue globalement le noyau indispensable à l'automatisation du processus de localisation et se fonde principalement sur le concept de l'image (développé au chapitre suivant).

### 3.2.2 Interfaçage et support des méthodes.

Outre les fonctions automatiques de base, le logiciel doit être prévu pour autoriser la manipulation aisée des résultats de comparaison, ainsi que les résultats des différentes analyses sur un ou plusieurs circuits.

Un système de gestion de base de données d'images aide à de telles manipulations. De plus, une base de données permet une accessibilité plus

simple, donc plus grande, à toute la masse d'information que représente chaque circuit. L'interfaçage avec l'utilisateur en sera facilité, et contribue à une plus grande simplification de la présentation des résultats.

Une base de données permet à l'utilisateur d'accéder aux différents niveaux hiérarchiques des images : depuis l'image unique pour un examen local minutieux jusqu'à la représentation globale d'un circuit sous différentes conditions.

La structure de cette base doit également permettre une mise en œuvre aisée des divers processus de localisation. Ces processus sont basés sur deux facteurs indépendants : le conditionnement extérieur (intersections successives) et le temps (DFI). Cette structure intègre donc ces deux facteurs en tant que dimensions distinctes et indépendantes (orthogonales), en plus de la hiérarchisation des images.

L'ensemble des outils développés, répondant à l'ensemble de ces contraintes et hiérarchiquement situé en amont du noyau des automatismes définis précédemment constitue un système de gestion de base de données images. C'est à ce niveau que l'opérateur manipule les données images et commande le processus de localisation.

Un petit jeu d'outils supplémentaires greffé à la base de données, mais non indispensable à la localisation, à vocation ergonomique serait souhaitable pour permettre la visualisation simple et aisée d'un ou plusieurs éléments de la base avec possibilité de les sélectionner et de les trier (ces outils ont été créés et sont décrits au chapitre 4).

### 3.3 Moyens pratiques.

Les différents processus de localisation et les outils associés sont destinés par vocation à être implantés sur le système de gestion et de contrôle du TFE. Il se présente concrètement sous la forme d'un mini-ordinateur du type station de travail, intimement lié aux différents organes du TFE, soit directement, soit par l'intermédiaire de processeurs spécialisés.

Dans la plupart des TFE de conception récente (après 1987), ce système est capable par définition de contrôler tous les paramètres essentiels à la bonne conduite des processus automatiques.

Pour supporter les différents algorithmes de traitement et la gestion de la base de données images, ce système doit être d'application générale et

très ouvert (système d'exploitation universel à vocation scientifique). Les ordinateurs dont sont munis les TFE actuels répondent bien à ces critères.

Quant au processus de comparaison, basé sur des traitements d'images, ils demandent un système plus spécifique. Le caractère universel des ordinateurs choisis sur les TFE autorise leur utilisation en imagerie, mais les performances globales risquent d'être très médiocres, comme sur tout système non dédié à l'imagerie.

De plus, les informations à manipuler sous forme d'images risquant d'être très volumineuses, le système doit posséder une mémoire de masse suffisante pour supporter les processus de localisation sur un gros circuit, et une rapidité d'accès compatible avec les temps de traitement.

Le point le plus négatif actuellement réside dans les liaisons ordinateur hôte - générateur électrique où aucun système actuel ne prévoit de possibilités de modification des vecteurs de test du circuit en fonction des résultats intermédiaires de l'analyse en cours. La diversité des générateurs de vecteurs de test ou des testeurs électriques, la complexité et l'absence totale de normes de communication sur les équipements actuels sont à l'origine de leur séparation fonctionnelle du TFE. Un protocole de communication doit être établi et installé pour chaque couple TFE - générateur de vecteurs de test ; ceci rend difficile, voire impossible, la généralisation de procédures concernant le générateur depuis l'ordinateur hôte du TFE.

#### **4 BILAN**

Les différents processus de localisation automatique développés dans ce chapitre vont dans le même sens que la tendance actuelle de développement des équipements de TFE, à savoir une évolution des méthodes applicatives sans remettre en cause le fonctionnement physique du TFE. Par contre, ces applications tendent à montrer a priori que des efforts sont à fournir de la part des concepteurs de testeurs, particulièrement la standardisation des données et des formats de test, et des protocoles de communication. Les possibilités de communication et l'ouverture vers l'extérieur de ces générateurs constituent un critère important de choix quand il s'agit de le coupler à un TFE.

L'évolution des techniques et des méthodes de test, en particulier les méthodes décrites ici, tendent à montrer qu'un TFE isolé de tout système



de contrôle est complètement inefficace. Ses performances s'évaluent dès aujourd'hui autant en terme de performance technique pure qu'en termes de possibilité de communication et d'ouverture vers des applications de plus haut niveau (CAO, simulation ...). Les systèmes de test par faisceau d'électrons deviendront alors de plus en plus complets (matériel et logiciel) et allégeront la tâche de l'utilisateur.

## **CHAPITRE 4**

### **L'imagerie**



## 1 L'IMAGERIE ET LE TFE.

### 1.1 Introduction.

Par sa nature et sa constitution, le TFE fournit un signal électrique, provenant du détecteur. Ce signal, unique (un seul faisceau), évolue en fonction du temps et représente différentes informations selon le mode d'utilisation du TFE. En mode chronogramme, par exemple, ce signal représente, après traitement, la tension de la connexion observée en fonction du temps, à une homothétie près. En mode stroboscopique "instantané", le niveau du signal représente la superposition du contraste topographique et du contraste de potentiel ; et le temps représente la position du faisceau (balayage linéaire du type vidéo). Il apparaît donc évident de considérer toutes les représentations possibles que constitue ce signal, sous le concept commun de l'image, de dimension 1 ou 2. L'image de dimension 1 se visualisera plutôt sous la forme d'un graphe, et celle de dimension 2 par des niveaux de couleur sur un plan (l'image au sens trivial du terme).

L'image présente le grand avantage d'être très conviviale et très représentative pour un observateur humain. Il s'agit en effet de la forme la plus dense de présentation des résultats qu'il soit possible d'évaluer. Toutefois, pour la mise en place de processus automatiques, cette image ne constitue qu'un résultat intermédiaire brut et qui se trouve être le seul disponible pour l'automate de traitement. C'est donc à partir de la seule image que le processus doit tirer toutes les informations dont il a besoin.

Dans le cadre des algorithmes décrits au chapitre précédent, nous ne nous intéresserons qu'aux images de dimension 2, acquises en mode purement statique ou instantané stroboscopique, c'est-à-dire sans ajout d'artifice par des modes de fonctionnement particuliers.

Après avoir posé les problèmes liés à la nature des images obtenues à partir d'un TFE, nous définirons le moyen de les gérer efficacement en vue de la bonne conduite des algorithmes proposés. Nous verrons ensuite plus concrètement et en détail les différents traitements à appliquer pour mener à bien la comparaison de ces images.

## 1.2 la comparaison d'images.

Les algorithmes présentés précédemment visent globalement à effectuer de façon entièrement automatique la comparaison des images provenant de 2 circuits différents par soustraction. Les principaux problèmes rencontrés sont de 3 ordres :

- Dans un premier temps, le système doit être capable de gérer le processus d'acquisition sur un circuit entier, alors que la fenêtre d'observation ne permet pas de l'observer sur une seule image. Il est donc nécessaire de diviser en la découpant l'image globale du circuit et par conséquent de gérer correctement les images et le positionnement mécanique sous l'objectif. La base de donnée permettra de supporter plus aisément cette gestion.

- Ensuite, pour un couple d'images simples à soustraire, un recalage spatial s'impose car le positionnement mécanique indispensable pour placer chacun des composants sous la seule fenêtre d'observation n'est pas de précision suffisante devant la taille des connexions des circuits.

- Finalement, après recalage, les deux images à soustraire ne présentent pas toujours une dynamique équivalente. Un recalage spectral des 2 histogrammes permet alors de soustraire directement ces images. Le résultat présentera alors des zones sombres correspondant aux motifs identiques sur les 2 images, et des zones claires pour les motifs différents et donc très visibles.

## 2 NATURE DE L'IMAGE TFE.

L'image disponible à la sortie du TFE présente une structure particulière. Sa nature présente des caractéristiques bien spécifiques, auxquelles il faut adapter les algorithmes de traitement d'images.

### 2.1 Qualité.

Le signal en sortie du détecteur est très bruité, l'image l'est également. La faible énergie du faisceau primaire en est la cause essentielle, le flux d'électrons secondaires étant très faible. Pour un faisceau continu et en balayage lent, sur une colonne moderne, le rapport signal sur bruit atteint environ 25-30 dB (soit 4-5 bits significatifs après numérisation). En mode

stroboscopique (faisceau pulsé), ce rapport est directement lié au rapport cyclique durée d'impulsion sur durée du cycle (sur un balayage, il peut prendre aisément des valeurs inférieures à 1). Dans ce cas, un système d'intégration et d'accumulation des images permet de récupérer un rapport S/B (signal sur bruit) correct pour le traitement (25-30 dB) au détriment bien entendu du temps d'acquisition de cette image. Pour mémoire, une image qui paraît à l'œil propre et sans bruit doit présenter un rapport S/B supérieur à 40-50 dB. Dans la suite, les images prises en compte devront présenter un rapport S/B supérieur à 25 dB pour pouvoir être traitées. Un filtrage de type passe bas ou médian sera appliqué avant traitement.

La qualité de l'image peut également être évaluée grâce à son histogramme, qui représente les pixels dénombrés en fonction de leur niveau de gris (ou couleur). Il caractérise bien la répartition statistiques des gris sur l'image, du noir (0 %) au blanc (100 %) ; un pic représente une couleur légèrement dominante sur l'image, un creux, une absence de couleur et un plat, une répartition uniforme des couleurs. De plus, le profil de cet histogramme renseigne dans une certaine mesure sur la qualité de l'image. Une image de bon piqué présentant des motifs uniformes verra son histogramme hérissé de pics très fins et très hauts. Une image floue présentera un profil d'histogramme très arrondi et continu avec des maxima plus tassés. Pour une image bruitée, ce contour sera plus irrégulier et les maxima plus difficilement repérables. Enfin, pour une image saturée (niveau du signal vidéo analogique au-delà ou en deçà des limites du convertisseur analogique-numérique ou du capteur), un pic très important est présent pour le noir absolu ou le blanc absolu. Toute l'information se trouve alors comprimée dans ce pic, et est alors perdue. Ce phénomène de saturation, à éviter absolument, se produit lorsque le contraste ou la luminance du signal sont mal réglés au départ ou lors d'une dérive des paramètres au cours du temps (vieillesse du composant, du filament...). Ce défaut est difficile à appréhender à l'œil qui ne permet pas de distinguer facilement une saturation à moins qu'elle ne soit extrême (l'œil appréhende l'image morphologiquement, ce qui lui permet de bien s'affranchir des problèmes de bruit ou de saturation). Seul l'histogramme permet un contrôle efficace.

En règle générale, contraste et luminance seront réglés de façon à ce que l'image résultante présente sur son histogramme une dynamique égale à la moitié de la dynamique possible, centrée sur le gris médian (minimum à 25 %, maximum à 75 %).

## 2.2 Morphologie.

Une image représentant une portion de circuit intégré alimenté et en fonctionnement est très caractéristique. En effet, elle présente de nombreux rectangles et polygones, soit noirs ou très foncés, soit blancs ou très clairs, sur un fond plus ou moins gris uniformes (ce point est détaillé pour le recalage spectral, § 4.3.1 de ce chapitre, page 101), parsemés de quelques irrégularités. Il s'agit en fait des connexions visibles par l'effet de contraste de potentiel sur un fond de silice qui n'est pas parfaitement plan, les différences de marche dues aux couches enterrées créant un relief en général légèrement visible et souvent gênant (apparition de contours parasites).

En mode statique, seule la couche superficielle forme l'image. Par contre, en mode stroboscopique, les connexions enterrées présentant une phase constante par rapport à l'échantillonnage contribuent à ajouter des polygones noirs ou blancs sur l'image. Mais la structure générale de l'image reste identique, la densité d'information étant légèrement plus grande dans le second cas.

En plus, une telle image privilégie les 2 directions orthogonales du circuit. Il paraît donc opportun d'aligner ces 2 directions selon la verticale et l'horizontale afin de faciliter les traitements d'images ayant pour but d'extraire des informations topographiques par analyse morphologique.

Lors de l'acquisition, il est donc nécessaire de vérifier le bon alignement des images par une initialisation préalable du système de positionnement. En outre, cet alignement permet de s'affranchir du problème qui peut résulter d'un décalage angulaire entre les 2 images à comparer.

## 2.3 Taille.

L'image se présente sous forme numérique au sein d'un système de traitement d'image. Sa taille en pixels est liée directement aux possibilités matérielles de ce système. Les plus courants ont une taille allant de 256 à 1024 pixels de côté. Certaines sont reconfigurables de 16 à 4096 pixels de côté.

A priori, cette taille semble sans grande importance, et pourrait être choisie arbitrairement selon le matériel disponible. Pourtant, certaines contraintes empêchent de s'écarter trop d'une certaine fourchette de valeurs.

La première remarque concerne la taille minimale que doit présenter le plus petit élément morphologique à prendre en compte. Cet élément est appelé par la suite le motif élémentaire ou simplement le **motif**. Il s'agit en général de la plus petite dimension que l'on rencontre dans un circuit, et qui soit visible sur l'image. Dans le cas de l'observation en stroboscopie, où les couches enterrées sont visibles, ce motif est de la largeur d'une connexion en polysilicium ou d'une grille de transistor. En statique, seules les connexions de surface seront prises en compte.

Selon le théorème de Shannon, chaque motif ne peut mesurer moins de 1 pixel. Etant donné le bruit, 3 pixels par motif sont nécessaires afin que son état logique soit déterminé statistiquement. De plus, la présence du relief topographique perturbe l'information. Cela se traduit par la présence d'un pseudo-contour occupant environ 1 pixel de part et d'autre du motif. La dimension minimale est donc de 5 pixels par motif. Pour des raisons de commodité et de sûreté dans la phase expérimentale, cette valeur se trouve portée à 8 pixels. Cette valeur servira de référence pour le développement des traitements prototypes.

Limite inférieure : pour une taille de motif donné, le nombre de motifs doit être suffisant pour permettre des traitements faisant appel à des calculs statistiques sur ces motifs. Quelques dizaines semblent convenir. En deçà, le facteur de qualité des traitements risque de devenir difficile à évaluer.

Ainsi, pour 8 pixels par motif, l'image minimale aura une taille au moins égale à 100 pixels.

Limite supérieure : pour mener à bien la comparaison de 2 images, il faut amener ces 2 images en coïncidence parfaite. L'écart angulaire constitue un obstacle difficile à corriger automatiquement, alors que les systèmes de balayages numériques des TFE permettent une bonne précision angulaire. Un réglage initial sur chaque circuit s'avère suffisant pour toute l'opération. L'écart angulaire entre les 2 images doit être tel que l'écart d'un bord à l'autre de l'image ne doit pas excéder 1/2 motif, soit  $\pm 2$  pixels. Une précision de  $\pm 0,05$  degré donne une taille maximale de 1000 pixels. Au-delà, la précision du balayage n'est plus suffisante et demande des corrections en rotation de l'image par logiciel, cet inconvénient n'étant pas compensé par le gain qu'apporte le gain de surface d'une image.

La plupart des systèmes de traitement d'image semblent convenir pour cette tâche.

De plus, pour une technologie donnée, un motif élémentaire est de taille donnée et est représenté sur 8 pixels. Le nombre de motifs par dimension



d'image est constant et égal à :  $N_{\text{motif}} = \text{Taille}_{\text{im}}/8$  (soit 64 motifs linéaires pour une image 512 x 512). La dimension sur le circuit d'une image est alors imposée par la technologie. Cela revient à imposer le réglage du grandissement selon la technologie observée.

$$G = \frac{Np}{m} \text{ avec } \begin{array}{l} N = \text{nombre de pixels par motif (ici } N = 8) \\ p = \text{taille d'un pixel sur l'image servant de référence pour} \\ \text{la définition du grandissement.} \\ m = \text{taille d'un motif sur le circuit} \end{array}$$

En pratique,  $p$  est déterminé expérimentalement au départ, et  $m$  mesuré directement sur le circuit. En outre, on remarque que  $G$  est indépendant du nombre de pixels par image.

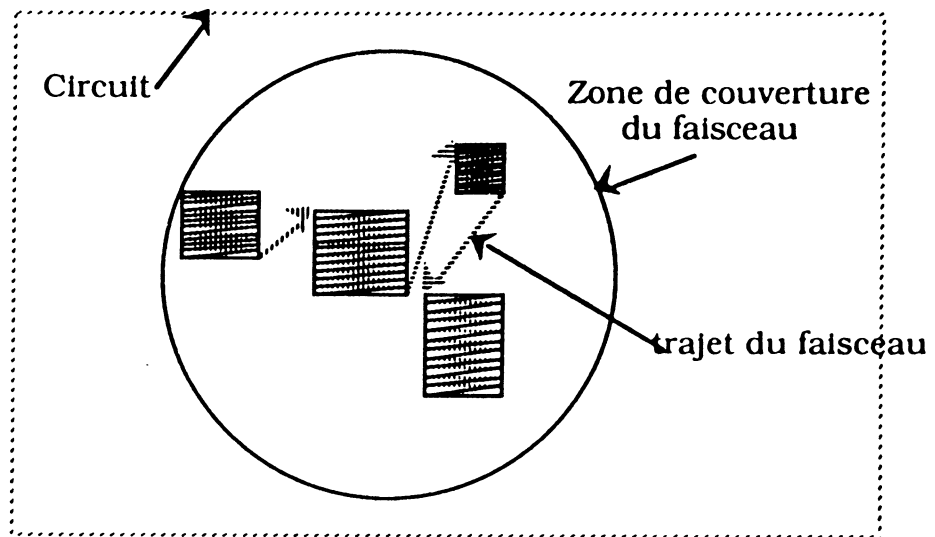
## 2.4 Positionnement.

La surface de la fenêtre d'observation sous la colonne est limitée à quelques  $\text{mm}^2$ , alors que des circuits peuvent aisément dépasser cette surface. L'usage d'une platine permettant le déplacement du composant dans la chambre (ou même de la colonne par rapport à la chambre) est donc indispensable. De plus, pour l'automatisation, la motorisation de cette platine, et son interfaçage à l'ordinateur de contrôle, deviennent obligatoires. Outre le déplacement au sein d'un même composant, elle permet également le passage du premier au second composant à comparer. Etant donné les problèmes inhérents aux liaisons mécaniques moteur-platine (jeu, élasticités, frottements...), la précision de positionnement ne permet guère d'espérer mieux que 0,5 micron. Comparée à la dimension des motifs au sein des circuits VLSI, cette précision reste insuffisante pour une parfaite superposition des images des 2 circuits, mais suffisante pour éviter les ambiguïtés dues aux éléments répétitifs du circuit, car ceux-ci mesurent au moins plusieurs motifs élémentaires ; ainsi pour une technologie dense (inférieure au micron), cette dimension ne peut guère descendre à moins de quelques microns.

De plus, le grandissement étant imposé, la taille d'une image est souvent bien inférieure au diamètre de la fenêtre d'observation et l'amplitude du balayage permet d'atteindre n'importe quel point de cette fenêtre.

Un système **Générateur de Balayage Numérique** (GBN) permet de contrôler complètement la position du faisceau ainsi que la zone balayée au sein de la

fenêtre. La précision du GBN est bien supérieure à celle de la platine. La seule limite provient de l'hystérésis des bobines de déviation qui restreint cette précision à environ 1 dixième de micron. De plus, le temps de passage d'une zone à une autre est négligeable devant le délai dû au même déplacement mécanique par la platine. Le GBN permet d'éviter ces déplacements mécaniques sur le même circuit au sein de la fenêtre (figure 4.1)



**Figure 4.1:** *principe du Générateur de Balayage Numérique*

Une gestion efficace répartissant correctement la tâche du déplacement entre platine mécanique et GBN optimise efficacement le problème du déplacement du composant.

Mais pour que la gestion soit parfaite, il est nécessaire de calibrer correctement la correspondance entre les référentiels mécanique et logique du GBN. Or, si le référentiel mécanique est stable et figé, le référentiel logique dépend de la distance composant-objectif, car le balayage magnétique imprime une déviation angulaire précise et non une position. Un étalonnage doit être effectué pour chaque nouveau composant. De plus, l'inclinaison inévitable par rapport au plan perpendiculaire à l'axe optique du circuit altère ce calibrage.

## 2.5 Acquisition.

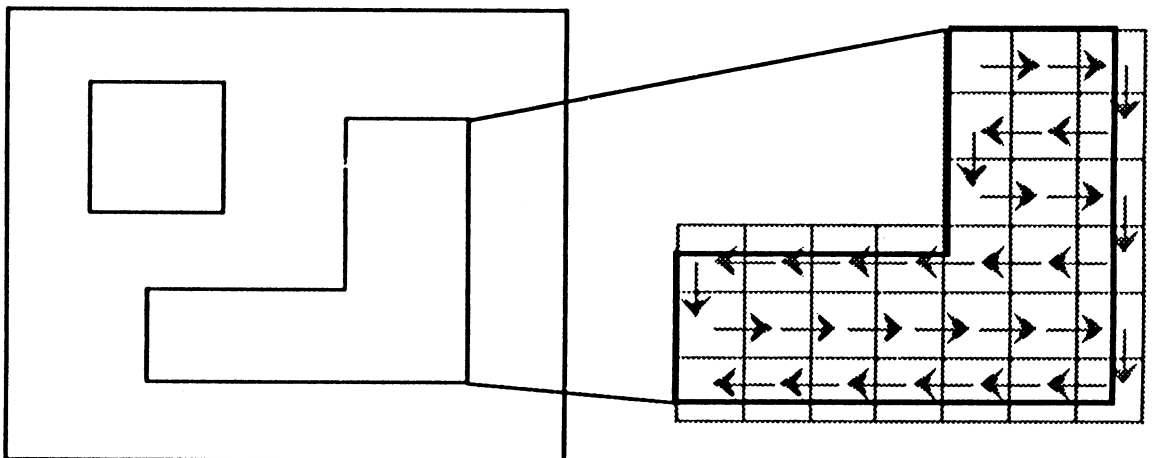
Les TFE actuels prévoient d'origine l'acquisition d'une image, c'est-à-dire la conversion analogique-numérique du signal vidéo et la mémorisation dans un plan mémoire à une cadence parfaitement synchronisée au balayage. Or,

pour mener à bien les algorithmes de comparaison, nous avons défini la notion de zones à comparer. Les zones sont de tailles quelconques, mais peuvent atteindre la taille du circuit complet. La taille d'une seule image est donnée par le grandissement imposé, et, en général, ne couvre qu'une faible part du composant. Il est donc nécessaire de découper les zones en images. Comme il est possible d'avoir à manipuler plusieurs zones au sein d'un même circuit, il faut également gérer le découpage du circuit en zones.

Le découpage s'effectue alors en 2 temps :

- l'utilisateur définit au départ les zones suspectes qu'il veut analyser. Par défaut, le circuit entier sera choisi ;

- pour chaque zone, le système la divise en images de manière automatique, connaissant les dimensions de la zone et de l'image de base (figure 4.2).

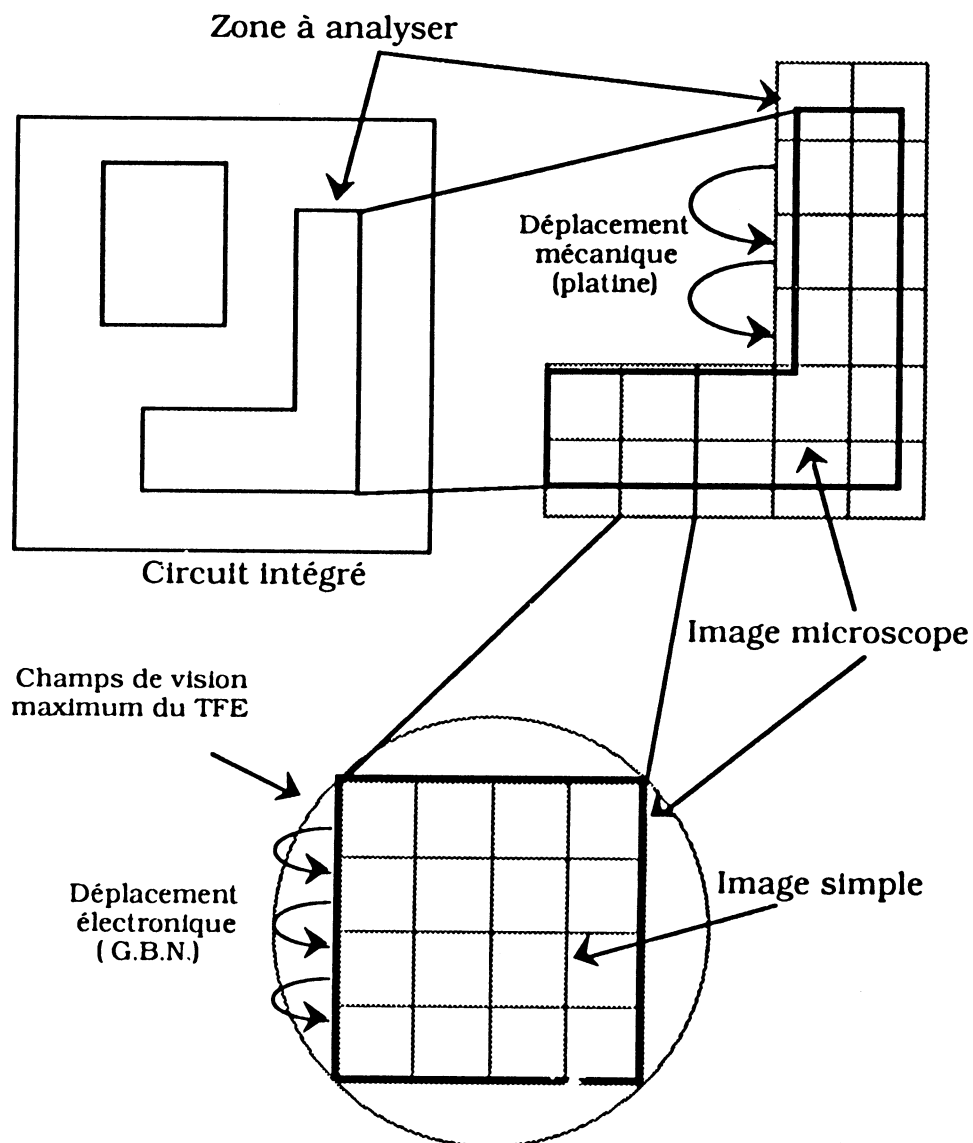


**Figure 4.2:** *découpage d'une zone en images.*

Dans ce cas, le déplacement d'une image à la suivante s'effectue grâce à la platine mécanique.

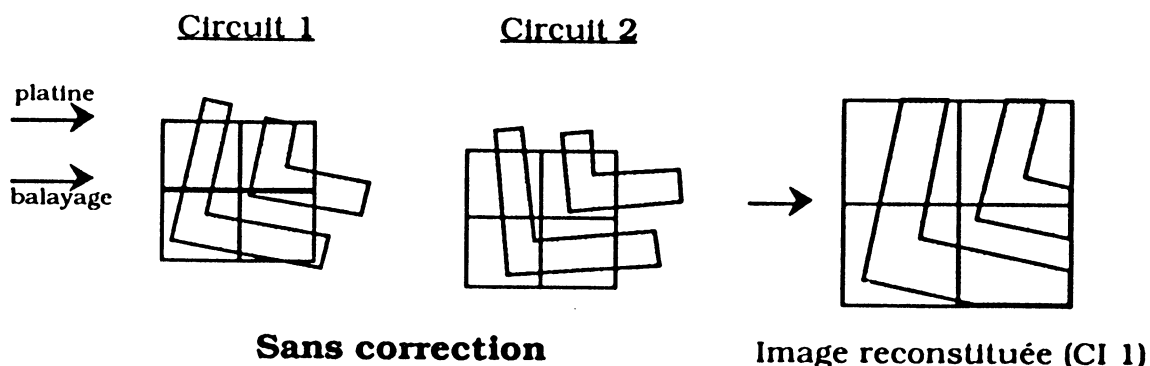
S'il est possible d'utiliser un GBN, le découpage s'effectuera en 3 temps (figure 4.3) :

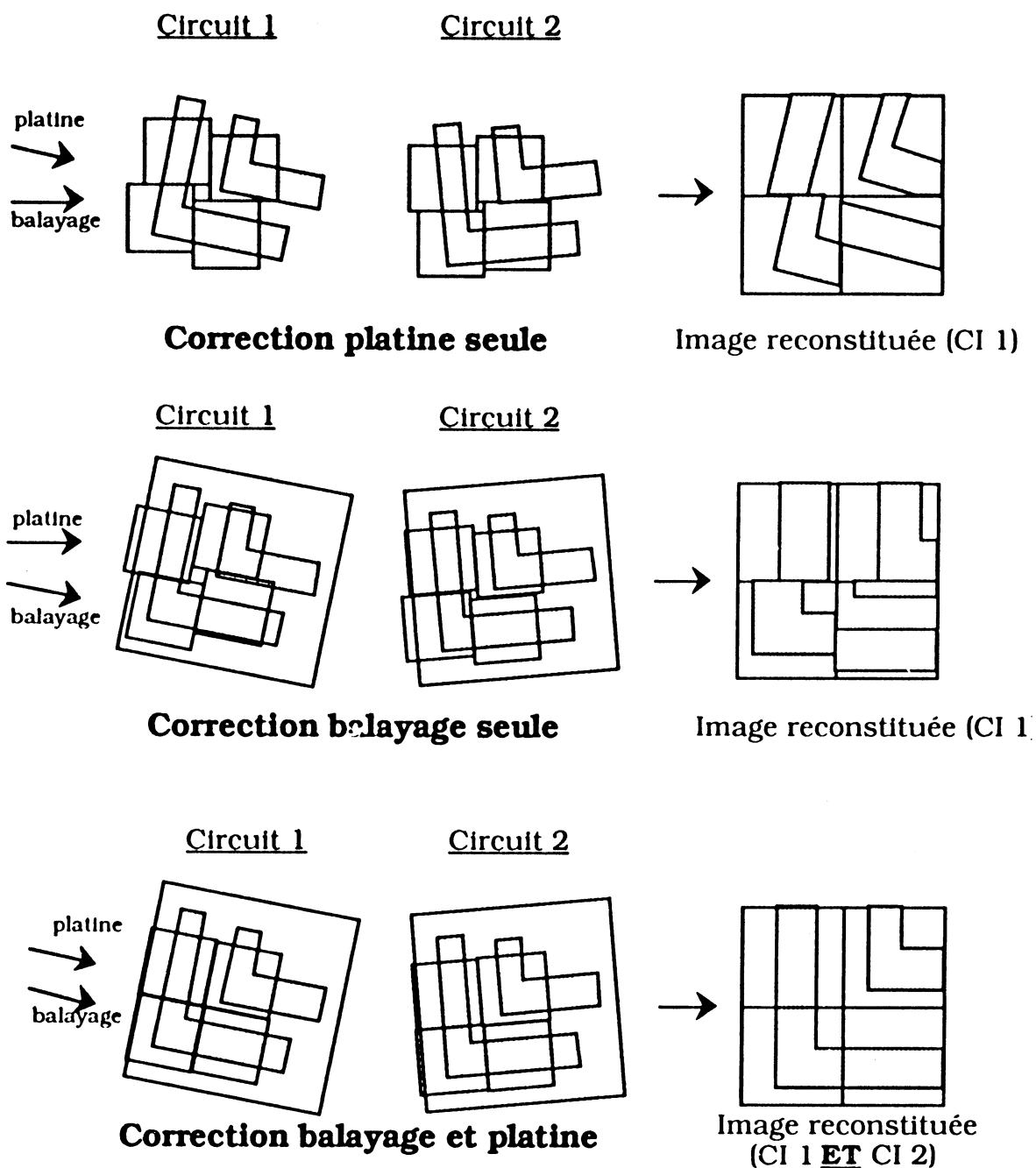
- découpage du circuit en zones
- découpage des zones en fenêtres qui seront nommées "images microscope"
- découpage de chaque image microscope en images simples.



**Figure 4.3: Découpage avec GBN.**

Grâce à la platine motorisée, le balayage mécanique d'une zone ne pose pas de problèmes particuliers. Toutefois, il est impératif qu'il soit totalement similaire pour les 2 circuits. Or, ceux-ci ne sont pas toujours parfaitement alignés et une correction angulaire s'impose.





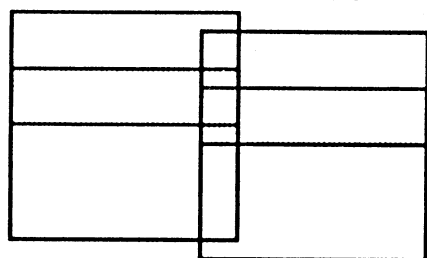
**Figure 4.4: Défauts de mésalignement à l'acquisition.**

La figure 4.4 résume les défauts d'un mésalignement circuit-balayage-platine.

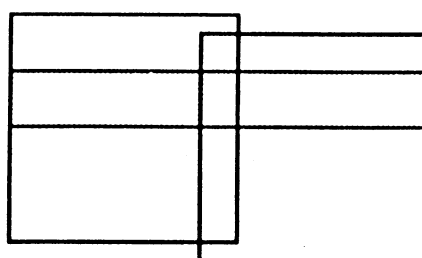
En plus des corrections à apporter sur le balayage mécanique et magnétique, il est nécessaire de définir les modes de raccordement entre les images microscope, qui comprennent 2 composantes :

- raccordement avec ou sans recouvrement ;
- raccordement continu ou indépendant.

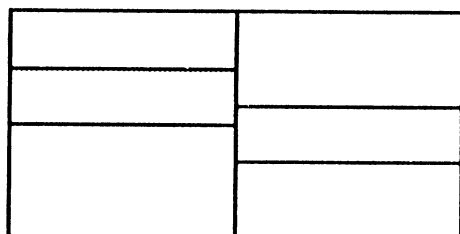
La figure 4.5 résume ces cas.



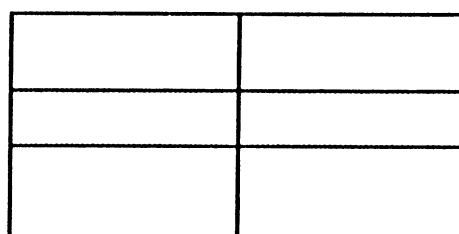
Raccordement  
recouvrant et indépendant



Raccordement  
recouvrant et continu



Raccordement  
contigu et indépendant



Raccordement  
contigu et continu

**Figure 4.5: Raccordements.**

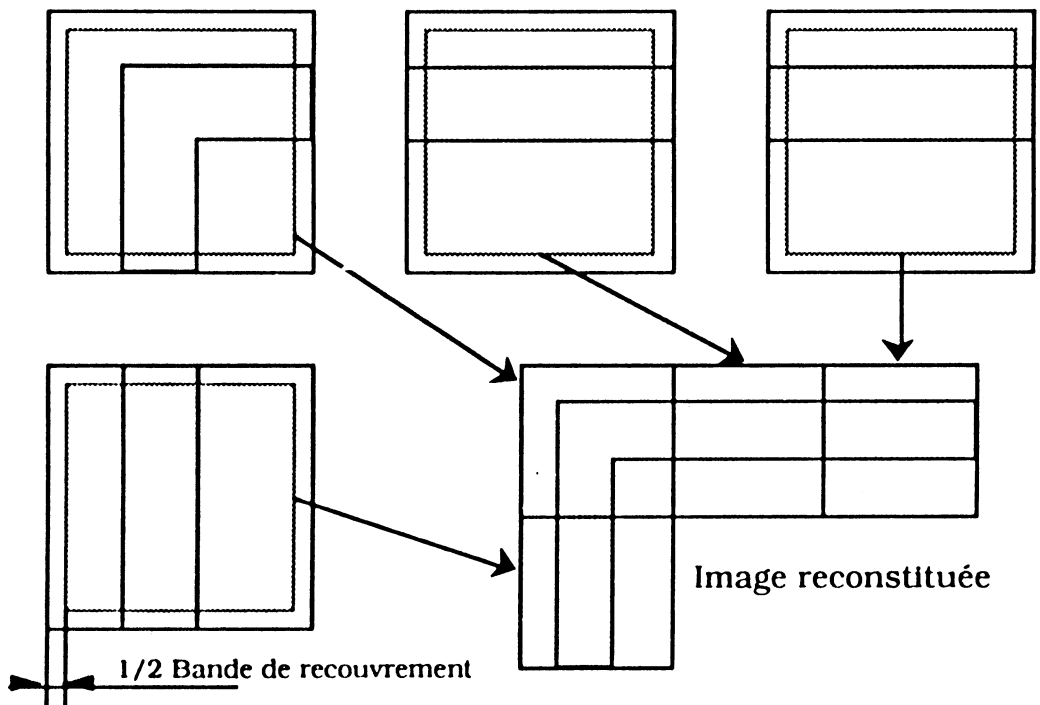
Un raccordement contigu et indépendant présente des lacunes dans le contenu de l'information car des bandes entières d'image peuvent manquer lors du passage d'une image à sa voisine. Cette solution ne peut donc être retenue.

Un raccordement continu semble une solution naturelle, élégante de surcroît s'il est contigu, mais présente l'inconvénient majeur d'exiger un processus de recalage spatial sur chaque bord afin de compenser l'imprécision mécanique de la platine. Techniquement, cette solution est difficilement réalisable, car un recalage spatial doit s'effectuer sur une zone pleine, et non sur une bande ou sur une bordure.

Le choix se portera donc sur un raccordement avec recouvrement et indépendant. Le recouvrement assure de ne perdre aucune information, et l'indépendance fait gagner de la souplesse à la structure générale de l'image. Chaque traitement effectué sur une image est ainsi totalement indépendant du processus voisin. La valeur du recouvrement est choisie de manière à ne perdre aucune information lors du recalage spatial d'une image, c'est-à-dire en fonction de la précision mécanique de la platine. En pratique, cette valeur est choisie au moins à égale 10 fois la précision, soit  $10 \mu$  pour  $1 \mu$  de

précision. Cette marge est nécessaire pour pouvoir compenser les cumuls d'imprécision tout au long du circuit, provenant de la phase d'initialisation, toujours manuelle.

Cette solution de raccordement indépendant ne permet pas une reconstitution aisée de l'image complète du circuit. Les bandes de recouvrement constituent une redondance d'information. Toutefois, il faut savoir qu'une image reconstituée n'est qu'un artifice qui permet d'observer à l'œil l'ensemble du circuit et ne constitue pas un support de travail vital, mais juste une appréciation générale. Les images seront simplement dépouillées d'une bande de largeur égale à la moitié de la bande de recouvrement, sans assurer la continuité parfaite (figure 4.6 ).



**Figure 4.6: Reconstitution d'une zone.**

L'opération d'acquisition proprement dite consiste à mémoriser le signal vidéo afin de reconstituer l'image au sein d'un plan mémoire du système de traitement d'images. Cette opération s'effectue en synchronisme parfait avec le balayage du faisceau, au rythme de l'horloge d'échantillonnage appelée horloge pixel. Pour un balayage donné, sa fréquence détermine directement le nombre de pixels acquis par ligne, alors que le nombre de lignes est rigoureusement égal au nombre de lignes du balayage. Cette horloge sera donc choisie de façon à ce qu'un pixel soit carré lorsqu'il est reporté sur le circuit, c'est-à-dire qu'un motif carré sur le circuit soit représenté par un motif ayant

autant de pixels en largeur qu'en hauteur. Sa représentation sur un moniteur dépendra bien entendu exclusivement du balayage interne du moniteur, et ne sera pas forcément carré. Seules comptent ses proportions au sein de la mémoire. Une représentation carrée sur un moniteur ne signifie donc pas que le motif soit carré en mémoire.

Cette précaution est conseillée, afin d'obtenir un isomorphisme parfait entre un repère orthonormé du circuit et le repère orthonormé que constituent les coordonnées en pixels X, Y de l'image numérique. Cela permet d'éviter les distorsions angulaires pour un motif incliné. Une inclinaison à 45° ne serait pas correctement restituée si l'horloge était mal choisie. De même, un cercle apparaîtrait sous forme d'ellipse. Mais le plus grand intérêt réside dans la meilleure optimisation de la place mémoire. En effet, si un motif carré est représenté en mémoire sous forme rectangulaire, le choix du grandissement sera choisi de façon à ce que le plus petit côté mesure au moins 8 pixels, ce qui amène inutilement le grand côté à une dimension supérieure et engendre des pertes de place.

## 2.6 Vitesse de traitement.

La comparaison automatique de 2 images est une suite de traitements effectués par le processeur d'images. Lorsqu'il s'agit simplement de 2 images, le temps de traitement restera toujours court à l'œil. Par contre, lorsqu'il s'agit de comparer 2 circuits entiers, constitués parfois de plusieurs centaines d'images (par exemple un MC68000 se décompose en 400 images), le temps de traitement de l'ensemble doit être faible devant le temps d'une analyse, c'est-à-dire, pour donner un ordre de grandeur, moins d'une journée. L'opération complète est constituée de la succession des phases élémentaires suivantes :

- déplacement du circuit sous l'objectif
- application d'un vecteur de test
- acquisition de l'image
- traitement ramené à cette image.

Le temps complet de comparaison s'exprime par la relation

$$T = T_{\text{init}} + [2x(T_{\text{déplacement}} + T_{\text{vecteur}} + T_{\text{acqui}}) + T_{\text{traitement}}] \times \text{nb}_{\text{image/circuit}} \times \text{nb}_{\text{vecteur}} .$$

La phase d'initialisation n'est effectuée qu'une seule fois au début et sa durée importe moins. Hormis le traitement, la phase élémentaire la plus



longue et la plus contraignante se situe dans l'étape d'acquisition. En effet, l'image doit être parfaitement constituée selon la qualité requise pour la figer. Il s'agit du temps nécessaire pour former correctement un point, multiplié par le nombre de points dans une image. Le temps élémentaire par point dépend des conditions de fonctionnement de la colonne selon la formule de Gopinath (rappelé par [COL 88]) :

$$T = K \zeta \frac{1}{I_{fc} V_{resol}^2}$$

avec:

**K** constante dépendant du détecteur,

$\zeta$  = rapport cyclique de stroboscopie (période/largeur d'impulsion),

$I_{fc}$  : courant de faisceau primaire,

$V_{resol}^2$  = résolution en tension à laquelle on veut aboutir.

Cette formule est en fait valable dans le cas de l'utilisation du capteur de tension (avec spectromètre). Dans notre cas, on retiendra simplement que  $T / \zeta = T_{statique} = \text{constante}$ , c'est-à-dire que pour des conditions générales équivalentes, le temps élémentaire par point sera proportionnel au rapport cyclique de stroboscopie. Ainsi, pour une étude en dynamique sur un microprocesseur dont le cycle de test dure 10  $\mu$ s, utilisé avec une impulsion d'échantillonnage de 10 ns, le temps d'acquisition de l'image durera 2000 fois plus longtemps que pour une observation statique, à qualité égale.

Dans la pratique, pour un TFE moderne et bien optimisé, ce temps d'acquisition varie en moyenne de 1 à 30 s centré autour de 5 à 10 s. Pour un MC68000, c'est à dire 400 images, il faut compter environ 1 heure pour chaque circuit et chaque vecteur de test. En comparaison, le déplacement mécanique est réalisé en 1 à 3 secondes par image, et le temps d'application du vecteur de test quasi négligeable car purement électrique.

Finalement, la contrainte que l'on se donne consiste à obtenir des temps de traitement compatibles avec les temps d'acquisition. Une limite arbitraire de 10 s est donc fixée.

Outre le choix du système de traitement d'images, cette barrière impose certaines restrictions sur le choix de la nature des traitements d'images. Si une opération de filtrage standard s'effectue en quelques dizaines de millisecondes, une transformation de Fourier demande par contre plusieurs secondes à elle seule. Ce point est développé au paragraphe IV.

Sur un circuit complet, le temps total d'acquisition plus le traitement pour

un vecteur de test s'effectuent en quelques heures.

Si le nombre de vecteurs de test reste raisonnable ( $< 5$ ), l'analyse par comparaison peut-être réalisée en 24 heures.

## 2.7 Fiabilité.

Ce point constitue la clef de voûte de l'ensemble du processus de comparaison de circuits. En effet, quel que soit le résultat rendu, celui-ci doit être très sûr et l'utilisateur ne doit pas le remettre en cause. Ainsi, une image finale de comparaison est prise comme telle, une indication d'erreur doit signaler exactement à l'opérateur tous les problèmes rencontrés. En réalité, il s'agit plus d'un bilan que d'un résultat au sens opératoire du terme.

Les échecs toujours possibles du processus de comparaison d'images, s'ils ne proviennent pas des méthodes et des traitements proprement dits, sont dus essentiellement à la nature des images du circuit ou du circuit lui-même.

Mise à part la mauvaise qualité du rapport signal sur bruit, ce sont les défauts d'ordre morphologique qui sont à l'origine de cas échecs, en empêchant un repérage correct de positionnement pour le recalage spatial :

- Un défaut (poussière, charge d'oxyde...) de grande dimension par rapport au motif élémentaire empêche totalement, par définition, de reconnaître un quelconque motif.

- Décalage supérieur au décalage maximum théorique. Bien que les traitements de recalage tiennent compte d'une grande dispersion et soient capables de rattraper des écarts plus importants que l'imprécision mécanique, il est toutefois possible d'une image soit anormalement décalée, suite à certains défauts mécaniques très ponctuels (poussières et transmission élastique, chocs extérieurs...). Différentes expériences menées sur certains équipements ont montré que ce problème peut être contourné par un étalonnage rigoureux de la platine. Ceci peut également se produire si la phase d'initialisation manuelle n'est pas menée suffisamment précisément (surtout le recalage angulaire).

- Motifs répétitifs non standards. A priori, le processus suppose avoir affaire à des images dont la morphologie repose sur des motifs à structure horizontale ou verticale. Or, certains circuits peuvent présenter des motifs différents ou inclinés, répétitifs de surcroît. Une image centrée sur ce type de zone ne présente donc pas de motifs conformes au modèle choisi.

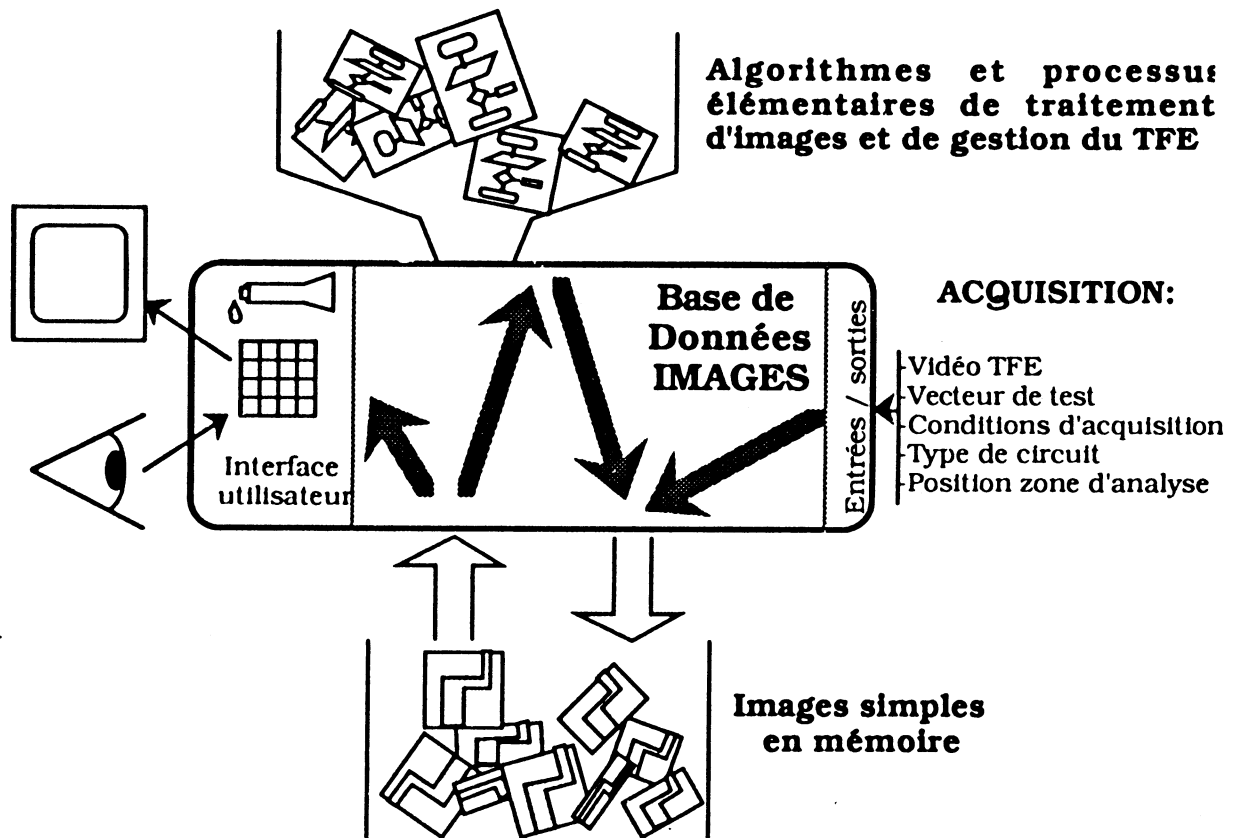
Dans chacun de ces cas, le processus devra être en mesure de signaler dans un premier temps le mauvais fonctionnement des traitements et

d'indiquer dans un second temps la nature de l'erreur à l'opérateur afin qu'il puisse remédier manuellement à ce problème local.

### 3 GESTION DES IMAGES.

#### 3.1 Définition d'une base de données images.

Comme explicité au chapitre 3, une base de données d'images constitue le meilleur lien entre l'utilisateur et la masse énorme d'information que représentent les images. Elle permet de faire le lien entre ces images et les méthodes de localisation automatique (figure 4.7).



**Figure 4.7: Base de données**

Sa principale fonction consiste à créer un lien solide entre les différentes images microscope obtenues par découpage d'une zone du circuit tout en gardant une structure souple. Ainsi, l'utilisateur n'aura pas à connaître le mode de découpage ni les problèmes de limitation de la taille d'une image. Seule lui sera visible la notion de zones, dont la taille pourra être absolument quelconque, allant jusqu'au circuit en entier.

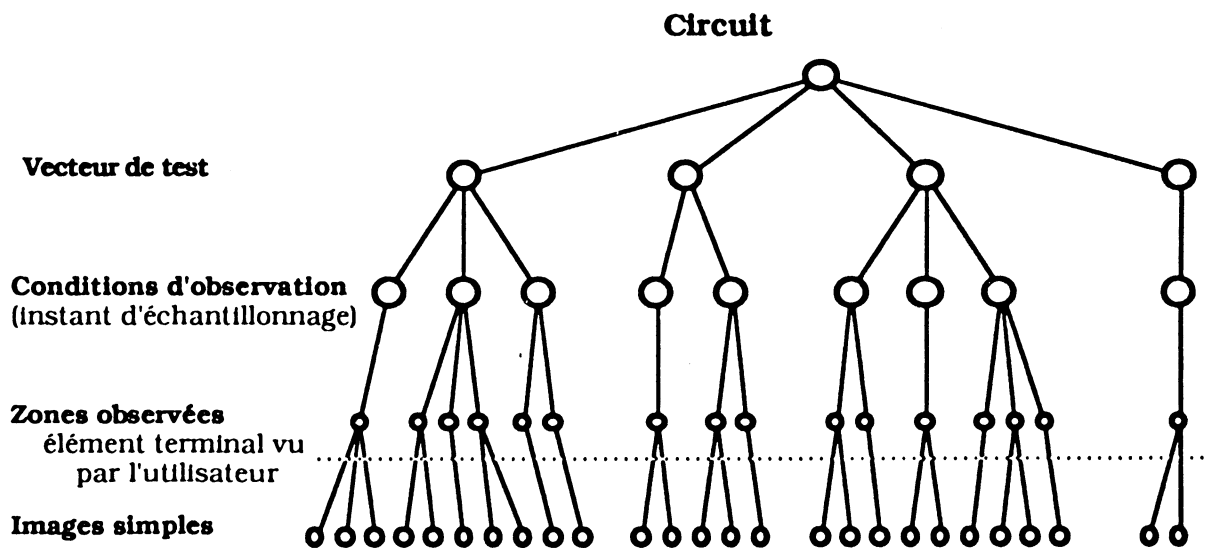
De plus, les méthodes de localisation automatique imposent deux dimensions supplémentaires : les vecteurs de test (localisation par intersections successives) et les conditions d'acquisitions (instant d'échantillonnage pour le DFI).

### 3.2 Structure.

Par définition, l'image constitue l'élément terminal de la base de données d'images. Elle possède une structure générale classique en arborescence. Chaque niveau de nœud correspond à une dimension. Trois dimensions sont dénombrées, en plus des éléments terminaux images.

- vecteur de test
- conditions d'observation
- zones observées.

Toutefois, l'ordre de ces niveaux n'est pas quelconque. En effet, les vecteurs de test constituent des données qui ne sont pas directement propres au TFE. Ce niveau est donc placé le plus haut dans l'arborescence car moins facilement contrôlable depuis le système de gestion. Ensuite viennent les conditions d'observation, propres aux réglages du TFE. Enfin, les zones à traiter pour des conditions d'observation précises et un vecteur de test donné. Cette structure est représentée sur la figure 4.8.

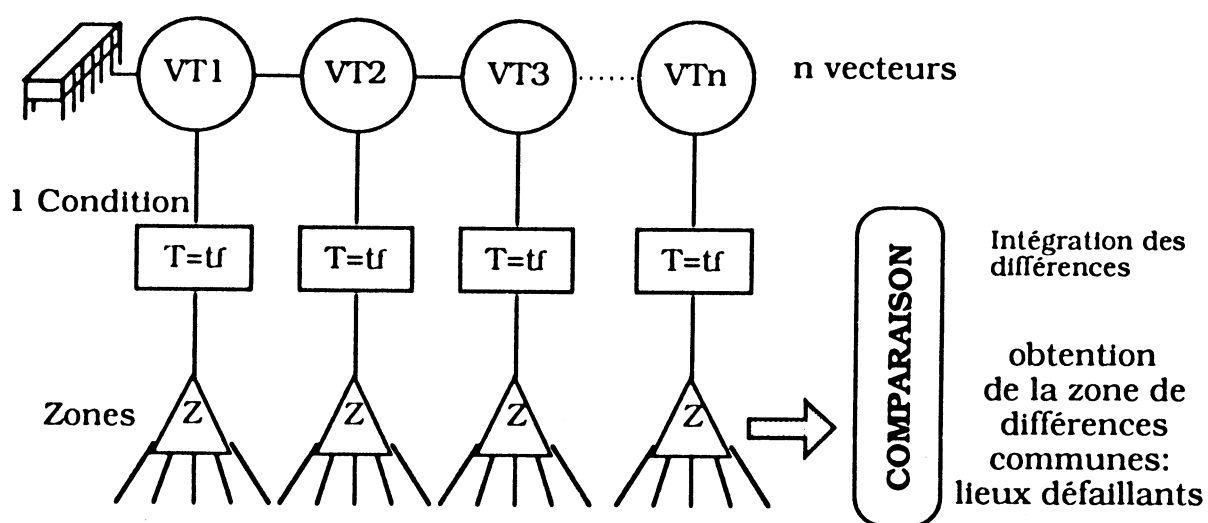


**Figure 4.8: Structure de la base de données.**

### 3.3 Utilisation.

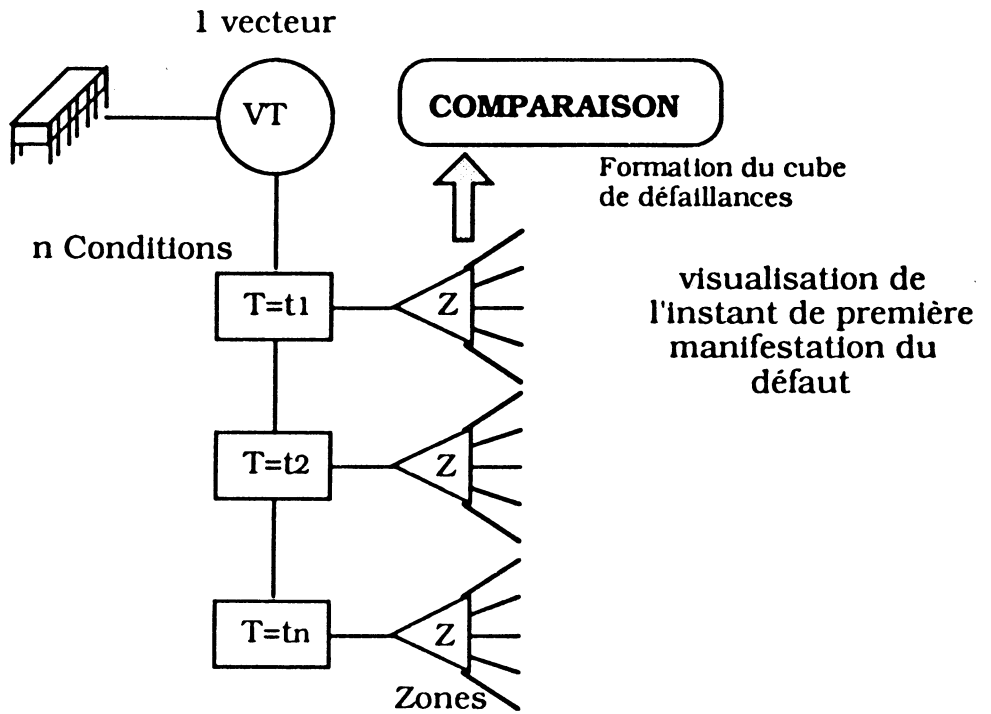
Outre la possibilité de sélectionner et de trier les zones, cette structure permet aisément de procéder à la localisation automatique.

Dans le cas de la localisation par intersections successives, le circuit est saisi à l'état final d'un cycle, pour différents vecteurs de test. La structure obtenue est présentée sur la figure 4.9 dans le cas d'une seule zone analysée.



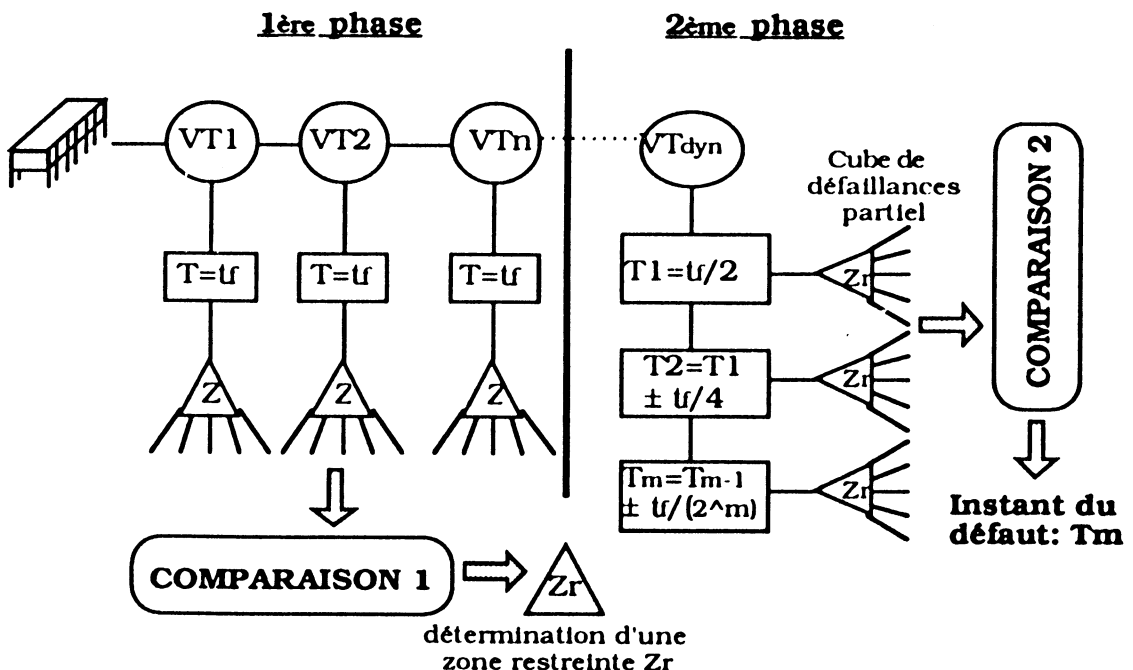
**Figure 4.9:** Structure associée à plusieurs vecteurs.

Dans le cas du DFI, le circuit est saisi à des instants différents pour le même vecteur de test. La structure obtenue est présentée sur la figure 4.10 toujours pour une seule zone analysée.



**Figure 4.10: Structure associée à un vecteur unique.**

Dans le cas de la méthode mixte, le processus est effectué en 2 temps : localisation de zones suspectes restreintes, puis localisation dynamique dichotomique. La structure finale après les 2 phases se présente comme indiqué sur la figure 4.11 pour une zone correspondant a priori au circuit entier.



**Figure 4.11: Structure associée à la méthode mixte.**

Le caractère universel de cette structure semble donc parfaitement convenir à l'application globale de localisation automatique, et plus généralement, au support de tout principe basé sur l'exploitation de l'image par TFE.

## 4 TRAITEMENT D'IMAGES.

### 4.1 Formalisation.

D'un point de vue mathématique, une image est définie comme la représentation fonctionnelle d'une scène à analyser [CHA 86]. Une image peut donc s'exprimer sous la forme d'une application de  $\mathbb{R}^2$  dans  $\mathbb{R}$  qui à chaque point  $P$  de coordonnées  $(x,y)$  associe un niveau de gris correspondant à l'intensité lumineuse. Nous ne considérons ici que les images "noir et blanc", la chrominance étant un concept intimement lié à l'œil, et qui ne concerne pas le TFE. De plus, le fait qu'il s'agit d'un phénomène purement physique borne cette fonction sur un intervalle fini. Dans le cas du balayage, tel qu'il existe en vidéo, une des 2 coordonnées de position est discrétisée : la trame ;

$$f = \mathbb{R} \times \mathbb{Z} \Rightarrow \mathbb{R}.$$

La prise en compte d'une image par un système informatique rajoute une étape supplémentaire : la numérisation. Le signal est échantillonné dans le temps puis converti en une valeur discrète. C'est à ce moment qu'apparaît la notion de pixel.

$$f = \mathbb{Z} \times \mathbb{Z} \rightarrow \mathbb{N}$$

Cette définition tend naturellement à utiliser les notions de la théorie des distributions.

L'image peut alors se représenter sous la forme d'une matrice finie de points  $\mathbf{A}$ , chacun représenté par son niveau de gris, et de dimension  $N \times M$  avec  $\mathbf{A}(i,j) = f(i \Delta x, j \Delta y)$  ( $\Delta x, \Delta y =$  pas élémentaires selon les zones).

De manière générale, un traitement d'image va consister à appliquer un ou plusieurs algorithmes sur chacun des points de l'image, par l'intermédiaire d'opérateurs, afin d'extraire certaines informations de cette image. Le résultat peut être une seconde image, dérivée de la première, ou une liste d'informations quantifiées à partir de l'image primaire.

Les traitements peuvent être classés en 2 grandes familles :

- les transformations mathématiques (Fourier, Hough, Walsh-Hadamard...)
- les traitements de nature algorithmique simple (conditionnels).

La première méthode utilisant les transformations permet le passage d'une représentation à une autre.

La transformation la plus utilisée est la transformation de Fourier et plus particulièrement sa forme discrète (pour une image carrée).

$$F(k,l) = \sum_{n=0}^{N-1} \sum_{m=0}^{N-1} f(n,m) W^{kn+lm}$$

(W sert à définir la base des fonctions trigonométriques  $W^k$ ).

$k = 0 \rightarrow N-1$  et  $l = 0 \rightarrow N-1$

Sous forme matricielle, elle peut s'exprimer sous la forme :  $F = WfW$  avec

$$W = \begin{pmatrix} 1 & 1 & 1 & \dots & \dots & 1 \\ 1 & w & w^2 & \dots & w^{N-2} & w^{N-1} \\ 1 & w^2 & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 1 & w^{N-1} & \dots & \dots & \dots & w^{(N-1)^2} \end{pmatrix}$$

Ce type de traitement présente l'avantage d'être réversible, c'est-à-dire qu'à partir de l'image transformée, il est possible de reconstituer l'image d'origine. Il n'y a donc aucune perte d'information. De plus, le résultat n'est plus une représentation spatiale, mais synthétique d'une information représentative de l'image, chaque transformation faisant ressortir une information spécifique (Fourier : fréquence, Hough = segments de droites...). Toutefois, le résultat reste une image, et l'extraction de l'information quantitative désirée demande à procéder encore à d'autres traitements (plus ou moins complexes) de cette image.

Le nombre d'opérations élémentaires pour mener à bien une transformation se trouve être relativement élevé par rapport au nombre de points. Ainsi, une transformation de Fourier demande  $N^4$  opérations sur valeurs complexes pour une image de  $N \times N$  points. En utilisant l'algorithme de transformation rapide, ce nombre est ramené à  $2 N^2 \log_2 N$  par image, soit encore  $2 \log_2 N$  opérations par point.



Dans le cas des traitements algorithmiques, les calculs effectués sur chaque point sont conditionnels, c'est-à-dire que le choix des opérateurs dépend de la valeur du point traité (ou des points voisins). Cela revient en fait à ne traiter que certains points et non pas l'image en totalité. Le nombre d'opérations élémentaires dépend donc de l'image. L'avantage immédiat réside alors dans la rapidité d'exécution par rapport à une transformation. Mais contrairement aux transformations, il y a perte de la quantité d'information de l'image initiale (l'image n'est pas traitée en totalité). De plus, chaque application demande un algorithme spécifique, parfois lourd à développer et long à mettre au point.

## 4.2 Nature des traitements.

Dans notre cas, les traitements d'images vont permettre de résoudre les problèmes suivants :

- recalage spectral,
- recalage spatial,
- comparaison par soustraction.

Le recalage spectrale agit essentiellement sur la dynamique de l'image, c'est-à-dire sur les deux histogrammes des images à recaler. Le plus simple et le plus efficace consiste à normaliser les deux histogrammes en leur donnant une répartition uniforme de référence : l'égalisation d'histogramme. Le traitement de la première image est indépendant du traitement de la seconde. De plus, l'image résultante devient normalisée et quasi indépendante des dispersions dues aux légères dérives de contraste et de luminance du signal vidéo. Ce traitement est systématique et sans erreur.

Le recalage spatial constitue l'étape la plus longue et la plus complexe. Dans un cadre purement automatique, il est nécessaire d'extraire des informations relatives à la position des deux images. Il va donc s'agir d'un processus de corrélation. L'utilisation des transformations mathématiques n'est pas envisagée ici, car d'une part le temps d'extraction demandé risque d'être supérieur à la contrainte fixée d'une dizaine de secondes, et d'autre part les transformations existantes ne fournissent pas directement les informations relatives à la position. De plus, la corrélation a pour but d'extraire la valeur exacte du décalage à partir des deux images brutes. Il n'est donc pas impératif de conserver toute les informations, mais il faut au contraire confiner ces informations jusqu'à l'obtention du décalage. L'image,

telle qu'elle existe, est, sous sa forme originale, la plus susceptible de fournir cette information. Des algorithmes spécifiques et adaptés à la morphologie des circuits intégrés seront utilisés à ces fins. Le processus n'est pas systématique car le contenu de l'image influe énormément sur les résultats. En plus de la valeur du résultat, il est nécessaire de pouvoir évaluer la qualité du résultat. Cela se traduit par l'évaluation d'une ou de plusieurs valeurs représentatives qui sont comparées à des références déterminées expérimentalement afin d'établir un critère de réussite, pour chacune des étapes délicates du processus. Ces critères permettent le cas échéant de modifier le séquençement en choisissant d'autres traitements qui pourront peut-être donner de meilleurs résultats sur l'image, tout en tenant informé l'utilisateur.

La comparaison proprement dite va donc s'effectuer après le recalage spatial par une simple opération de soustraction. Un traitement permettant d'améliorer la qualité du résultat peut s'envisager d'une part afin d'améliorer le confort visuel de l'utilisateur, et d'autre part afin de laisser la possibilité de récupérer plus simplement ce résultat par d'autres processus. Ces opérations sont systématiques, conventionnelles et sans possibilité d'erreur.

### 4.3 Algorithmes.

#### 4.3.1 Recalage spectral.

Le recalage spectral est un traitement basé sur l'égalisation d'histogramme. L'histogramme d'une image fournit une information globale sur la répartition des niveaux de gris. Il est représenté par une fonction définie sur l'ensemble des niveaux de gris à valeurs discrètes. La valeur associée à un niveau de gris représente le nombre de points de l'image ayant cette valeur pour niveau de gris.

L'égalisation consiste à répartir les niveaux de gris de façon à obtenir une distribution uniforme.

En effet, en passant par des variables continues, et en posant  $\mathbf{R} \in [0, 1]$ , représentant les niveaux de gris de l'image à égaliser, et  $\mathbf{S}$  les niveaux de l'image résultante, on définit la transformation  $\mathbf{T} = \mathbf{R} \rightarrow \mathbf{S} = \mathbf{T}(\mathbf{u})$  définie sur  $[0, 1]$  (0 = noir, 1 = blanc).

$\mathbf{R}$  et  $\mathbf{S}$  peuvent être représentés par leur fonction densité de probabilité  $\mathbf{p}_\mathbf{R}$  et  $\mathbf{p}_\mathbf{S}$  respectivement.

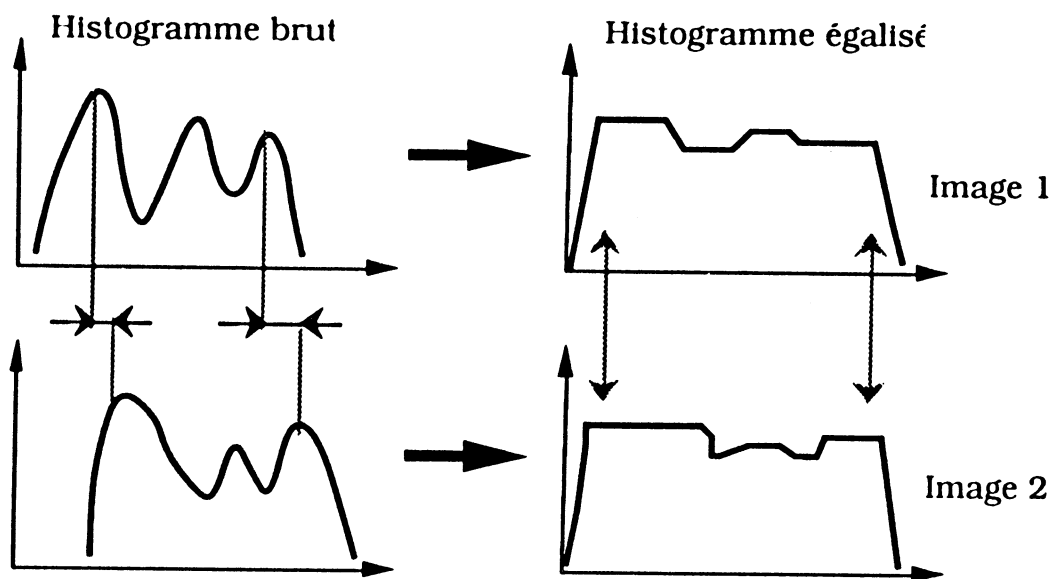
$$\left( \text{avec } p_r(x) = \frac{d(\text{prob}(v \leq x))}{dx} \right)$$

L'égalisation peut être définie par la relation suivante [CHA 86] :

$$p_s(y) = [p_r(x) dx/dy]_{x=T^{-1}y}$$

On démontre alors aisément que  $p_s(y) = 1$  pour  $0 \leq y \leq 1$ .

Dans notre cas, cela se traduit de la manière suivante : l'image brute d'un circuit intégré contient des connexions (gris foncé : 1 logique ; gris clair : 0 logique) sur un fond plus ou moins gris uniforme. Si l'ordre des couleurs est respecté sur l'histogramme, leur répartition est quelconque et différente de surcroît sur les deux images à recaler. L'égalisation va en fait assurer que les connexions à 1 sont bien noires, à 0, bien blanches sur un fond gris neutre bien réparti et centré, pour les deux images (cette modélisation simpliste ne correspond pas exactement à la réalité; le nombre de pics de l'histogramme réel est souvent différent de 3. Voir § 4.3.2.2). La correspondance avec le 0 et le 1 logiques est donc bien assurée (figure 4.12).



**Figure 4.12: Egalisation d'histogramme.**

Dans le cas discret, nous avons

$$p_r(r_i) = n_i/N \text{ avec } 0 \leq r_i \leq 1 \quad i = 0 \text{ à } G-1, \quad r_i = i/G-1$$

$G$  = nombre de niveaux de gris,

$p_r(r_i)$  = probabilité correspondant au  $i^{\text{ème}}$  niveau,

$n_i$  = nombre de points de niveau  $i$ ,

$N$  = nombre total de points dans l'image.

La transformation d'égalisation d'histogramme s'exprime alors par :

$$S_k = T(r_k) = \sum n_i / N$$

L'algorithme développé est le suivant :

soit  $H[i]$  l'histogramme de l'image brute,  $0 \leq i \leq G-1$

$L$  = tableau de l'histogramme égalisé.

```

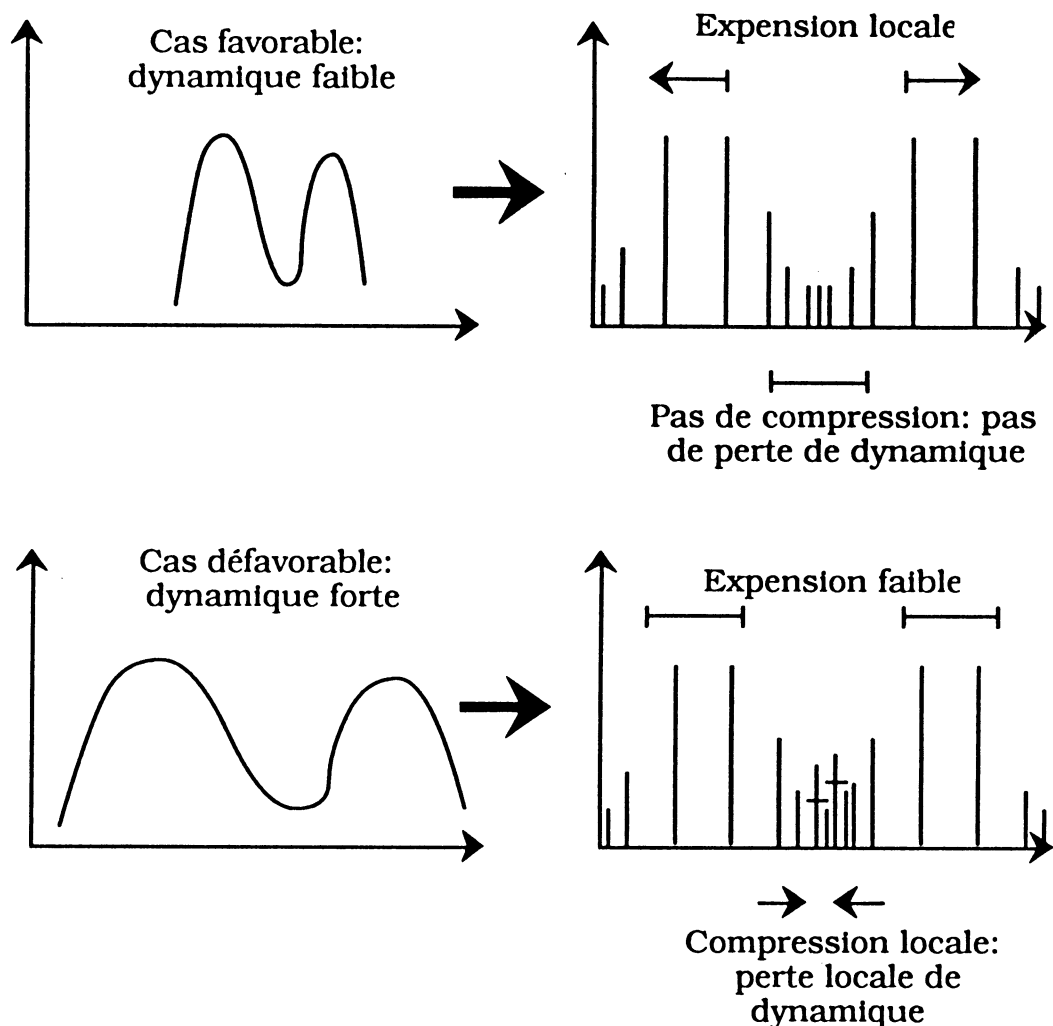
S = 0
De i = 0 à G-1
début
    S = S + H[i]
    L[i] = S x G
                N
fin

```

$L$  peut alors être utilisé directement en temps que LUT ("Look Up Table", table de correspondance) afin de transformer l'image brute en image égalisée.

Toutefois, il faut signaler une légère différence entre le cas continu (théorique mathématique) et le cas discret. Dans le cas continu, l'histogramme égalisé est parfaitement uniforme. Par contre, si l'histogramme réel est discret, il n'est pas possible d'avoir un histogramme parfaitement continu. Cela peut se traduire par une légère perte d'information.

En effet, si dans les parties de l'histogramme présentant un maximum, les valeurs sont "expansées", ce qui crée des "trous", les zones de minimums peuvent être "compressées", c'est-à-dire qu'il y a fusion de certaines valeurs, ce qui contribue à réduire localement la dynamique, soit perdre de l'information (figure 4.13).



**Figure 4.13: Perte de dynamique utile.**

Pour cette raison, cette opération ne sera effectuée que juste avant la soustraction.

#### 4.3.2 Recalage spatial.

La corrélation, qui est à la base du processus de recalage spatial, va consister à extraire des informations concernant la topologie et la position globale de l'image par rapport au référentiel lié au circuit. En confrontant les informations des deux images, il est possible d'extraire la valeur exacte du léger décalage, dû à l'imprécision mécanique de la platine, entre les deux images du circuit. Ce décalage est constitué d'un écart horizontal (appelé  $\Delta X$ ) et d'un écart vertical (appelé  $\Delta Y$ ). Une première remarque à faire concerne la réduction importante d'information puisque le processus va partir de deux images (soit  $2 \times 256$  octets pour des images  $512 \times 512$ ) pour aboutir à deux

valeurs simples (soit deux octets). Donc, l'utilisation de traitements engendrant une certaine perte d'information n'est absolument pas à proscrire. De plus, ce degré de liberté supplémentaire autorise l'utilisation de critères de corrélation plus draconiens.

Le recalage s'effectue en deux grandes phases :

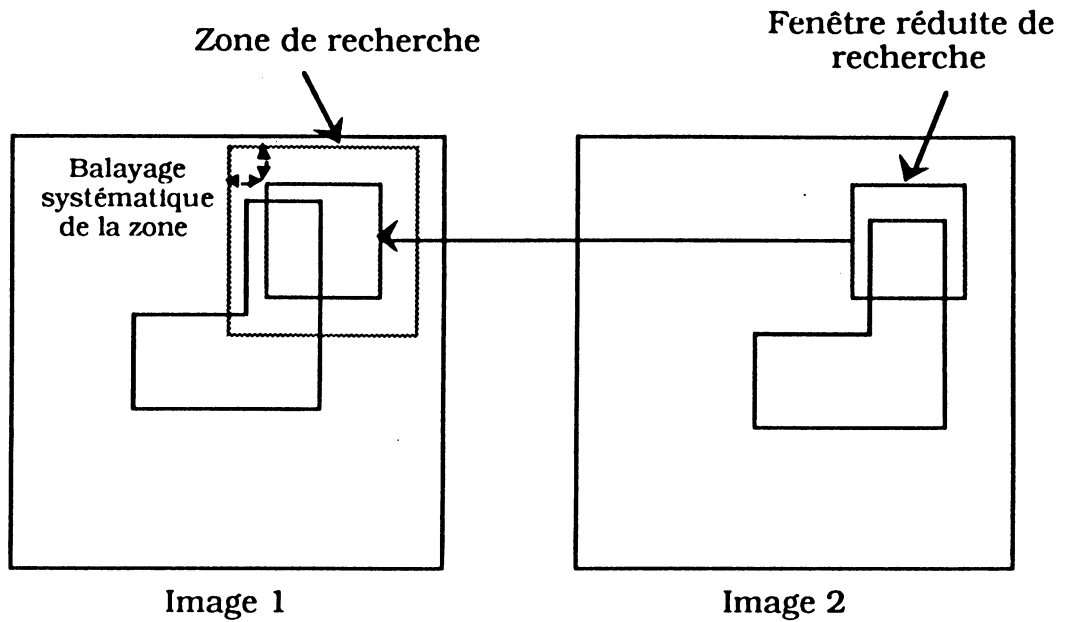
- Mise en forme de l'image brute en image plus synthétique, exempte de bruit et de toute information ne concernant pas directement la position des motifs dans l'image.

- Extraction des valeurs de décalage en comparant les deux images mises en forme.

Le choix du mode de mise en forme et des algorithmes correspondants dépend principalement du choix du mode de corrélation. La connaissance de la morphologie et de la structure générale d'une image de circuit VLSI peut favoriser l'utilisation de certains algorithmes.

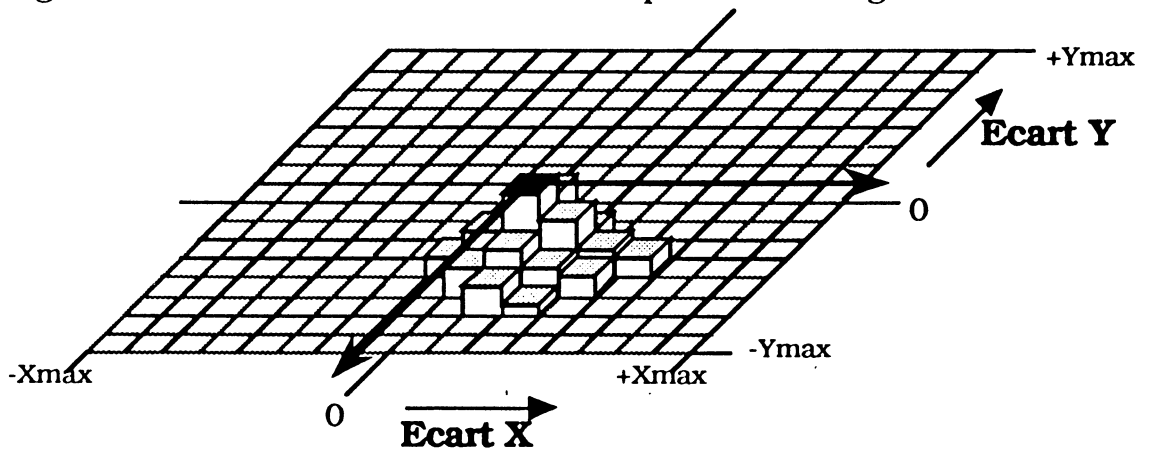
#### 4.3.2.1 Corrélation.

Une première méthode manuelle de corrélation, développée par [BER 85], consistait à superposer les deux contours des deux images afin d'évaluer visuellement le décalage. Un recalage manuel permettait de superposer parfaitement les deux contours, en agissant de proche en proche. Le traitement devant être entièrement automatique, une première idée réalisée par [TRE86] consistait à superposer les deux contours et compter le nombre de points de contour commun, pour toutes les positions possibles de décalage, pixel par pixel, la recherche étant bornée par l'écart maximum possible. Ainsi, pour un écart maximum de  $\pm 5$  pixels, il y avait 121 ( $121 = (2 \times 5 + 1)^2$ ) translations, superpositions et comptages. Le nombre est porté à 1089 pour une recherche à  $\pm 16$  pixels. Le temps d'exécution risquant d'être trop important, [TRE86] propose de réduire la zone d'investigation à une petite fenêtre afin de limiter le temps de recherche. Le principe est résumé sur la figure 4.14.



**Figure 4.14:** *Fenêtre de recherche.*

Pour chacune des positions de la fenêtre dans la zone de recherche, le nombre de points de contour communs est compté. Un tableau à deux dimension est alors construit, contenant le nombre de points de contour communs en fonction des décalages effectués sur la fenêtre réduite par rapport à la zone de recherche. Ce tableau se présente sous la forme d'un histogramme en trois dimensions comme présenté en figure 4.15.



**Figure 4.15:** *Histogramme 3D.*

Le maximum de ce tableau donne l'écart le plus probable, c'est-à-dire lorsque les contours de la fenêtre coïncident parfaitement avec les contours dans la zone de recherche.

Toutefois, si les résultats en terme de fiabilité sont assez bons (70 à 80 %)

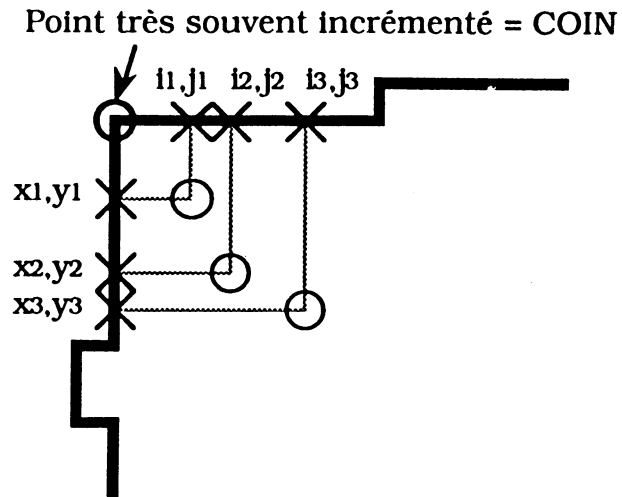
et le temps d'exécution compatible avec les exigences (en nombre d'opérations élémentaires), le plus gros problème réside dans le choix de la fenêtre de corrélation. La taille peut facilement être fixée empiriquement (par exemple 4 motifs soit 32 pixels), mais la position de cette fenêtre reste problématique. Une fenêtre convenable doit être représentative du circuit, c'est-à-dire contenant le plus de formes et de profils possibles. Les coins semblent être ceux qui donnent les résultats les plus fiables.

La bonne application de ce traitement demande alors un pré-traitement susceptible de déterminer les coins. [BAL 82] présente la transformation de Hough, destinée en général à reconnaître un motif déterminé au sein d'une image quelconque. Une adaptation de l'algorithme de calcul proposé par [BAL 82] permet de l'utiliser pour la reconnaissance des coins. Le principe de l'algorithme transformé pour les coins formé par une horizontale et une verticale (conforme à la morphologie des images de VLSI) est le suivant (appliqué sur les contours de l'image, superposée à l'image pleine, afin de pouvoir distinguer l'intérieur de l'extérieur du motif):

- RAZ d'un plan image qui deviendra le plan transformé
- pour chaque point de contour  $M (i, j)$ 
  - début
  - pour chaque point de contour  $N (x, y)$ 
    - début
    - déterminer les 2 points  $P Q$ , formant la diagonale opposée du rectangle dont la 1ère diagonale est  $M, N$  ( soit  $P(i, y)$  et  $Q(x, j)$  ).
    - incrémenter la valeur des points  $P$  et  $Q$  dans le plan transformé.
    - fin
- fin.

Visuellement, l'image transformée présentera une accumulation sur chacun des coins de l'image des contours (figure 4.16).





**Figure 4.16:** *Transformation de Hough adapté au coins.*

La détermination précise des coins est alors effectuée en extrayant les maximums locaux de l'image transformée, en relevant leurs coordonnées. Le choix d'une zone présentant une grande densité de coins peut alors être facilement envisagé, afin d'appliquer le processus de corrélation.

Toutefois, cette opération est une transformation mathématique et le temps d'exécution reste très long, bien que le nombre d'opérations soit proportionnel au carré du nombre de points de contour qui ne représente que quelques pourcents de la surface totale de l'image (12,5 % maximum pour des motifs de 8 pixels de large et un contour d'un pixel d'épaisseur).

Mais la remarque la plus essentielle concerne le bon fondement de la succession de ces deux traitements recherche de coins et corrélation. En effet, le fait d'avoir accès à l'ensemble des coins des deux images à corréler fournit une information essentielle sur la topométrie du circuit et qui est à elle seule, suffisante pour effectuer le recalage en établissant une bonne correspondance entre chaque coin et son équivalent sur l'autre image. Donc, si le procédé de recherche des coins est efficace, il est possible de s'abstenir d'effectuer une corrélation par balayage systématique et d'alléger le traitement.

Le choix final que nous avons élaboré s'est donc porté sur cette solution : recherche des coins et corrélation des coins. La lenteur de la transformation de Hough a motivé la modification de l'algorithme afin de l'orienter vers une solution plus optimale. Le procédé que nous avons finalement mis au point est le suivant :

- Pour chaque point de contour, il s'agit d'explorer les 2 directions

principales horizontale et verticale.

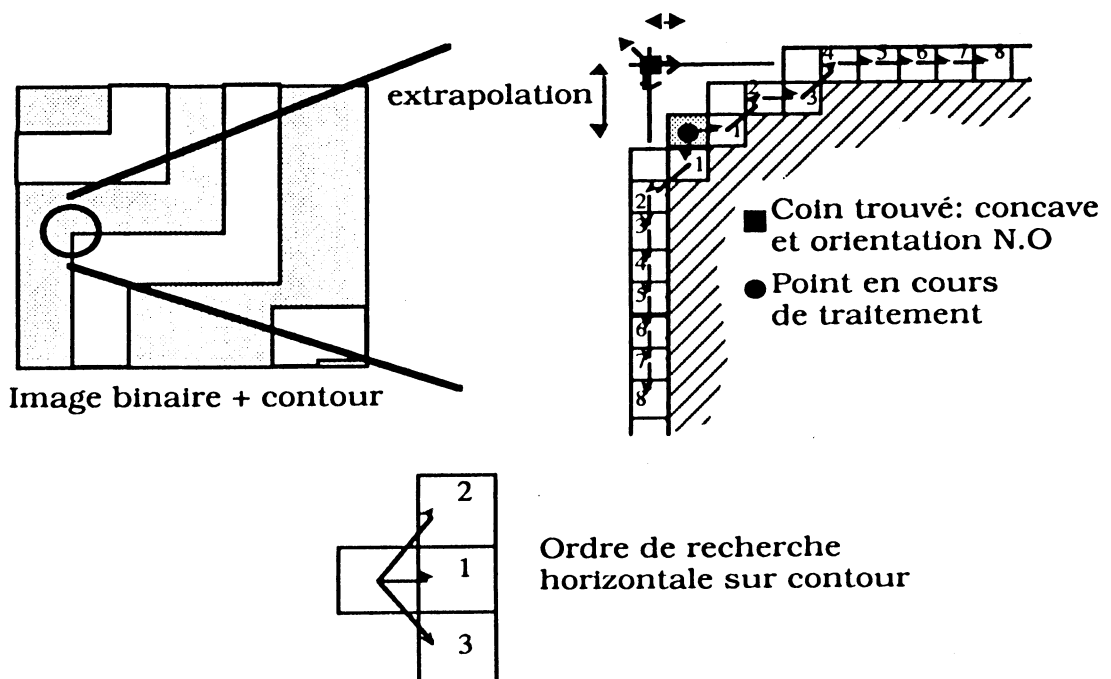
- Si à partir de ce point, la longueur des segments de contour est au moins égale à la taille d'un motif (8 dans notre cas expérimental) selon les 2 directions, ce point est un coin potentiel.

- Le sens de parcours des segments horizontaux et verticaux donne l'orientation du coin : nord-est, nord-ouest, sud-est, sud-ouest.

Si, en plus des contours, l'image pleine est disponible, il est possible de déterminer la courbure du coin : concave ou convexe.

- De plus, les coins réels ne sont pas forcément parfaitement anguleux, mais en général légèrement arrondis. Dans ce cas, la poursuite dynamique d'un segment ne se fera pas parfaitement selon l'horizontale ou la verticale, mais avec une tolérance de  $\pm 1$  pixel latéralement, pour chaque progression d'un pixel dans la direction principale de recherche. Les écarts cumulés entre le point de départ et le dernier point du segment permettent de calculer l'écart majeur et ainsi de reconstituer le coin virtuel exact, intersection des extrapolations des segments, représentant le coin qui aurait été trouvé si le motif était parfait.

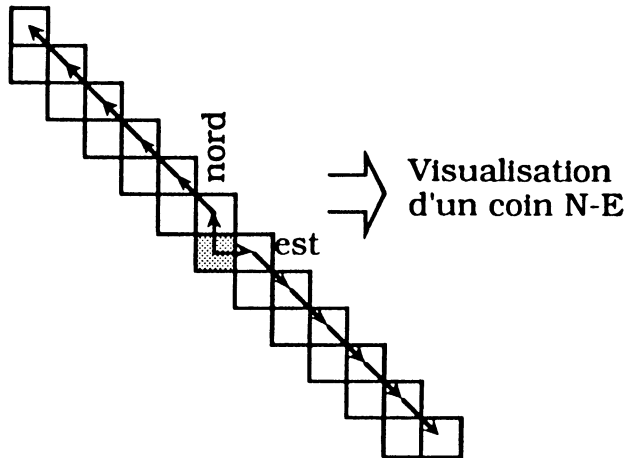
L'algorithme est repris sur la figure 4.17, plus représentative qu'une description de l'organigramme détaillé.



Si 1 est pt contour, 1 devient point courant  
 sinon si 2 est pt contour, 2 devient point courant, offset ++  
 sinon si 3 est pt contour, 3 devient point courant, offset --  
 sinon, arrêt = ce n'est pas un coin  
 si nb de point parcouru  $\geq$ , taille motif, => segment valide.

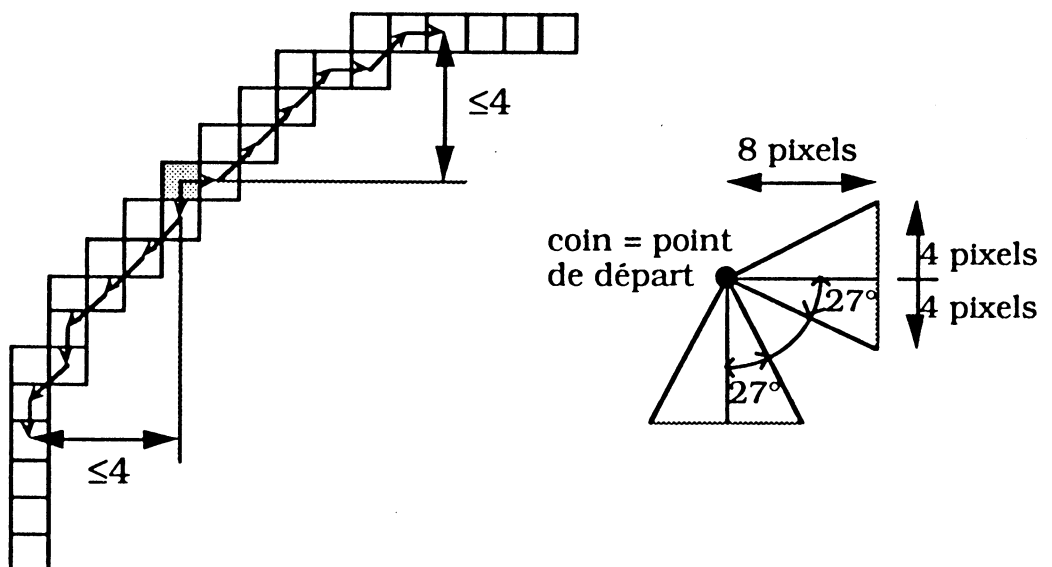
**Figure 4.17: Recherche optimisée de coins.**

Les coins retenus doivent en plus être de véritables coins, c'est à dire présenter une nette variation de direction. En effet, tel quel, cet algorithme peut se laisser tromper par des contours en diagonale, inclinés à 45° (figure 4.18).



**Figure 4.18: Cas des contours inclinés.**

Un critère de sélection supplémentaire évite de retenir ces cas ambigus : l'écart entre le coin potentiel et chacun des segments ne doit pas dépasser un certain maximum. Le maximum a été fixé arbitrairement à 1/2 motif, soit 4 pixels dans notre cas. Cela permet d'éviter les diagonales à 45°, mais de traiter correctement les coins arrondis, dont le rayon de courbure peut atteindre un motif (7 pixels).



**Figure 4.19: Critère de sélection d'un coin.**

Plus précisément, on tient compte de l'aire formée par le contour réel et la direction parfaite de recherche, qui ne doit pas dépasser la valeur équivalente au triangle rectangle formé par la direction idéale et l'écart maximum de 1/2 motif (figure 4.19). Cette aire est calculée en sommant les écarts entre le coin potentiel et chacun des points parcourus et ne doit donc pas excéder 1/2 Motif x 1/2 Motif soit ici 16 pixels. De plus, sa valeur réelle divisée par 1/2 Motif (4) donne la valeur de la correction à appliquer dans la direction donnée permettant de reconstruire le coin virtuel (valeur moyenne exacte extrapolée à l'extrémité du segment de recherche).

Finalement, le résultat est constitué d'une liste détaillée des coins trouvés comprenant pour chacun :

- sa position (X, Y du coin virtuel),
- son orientation (NE, NO, SE, SO),
- sa courbure (concave, convexe) .

Une simplification permet d'éliminer la redondance d'information. En effet, pour plusieurs coins potentiels provenant du même motif-coin, il se peut que les coins virtuels trouvés soient identiques ou très proches (moins de deux pixels d'écart).

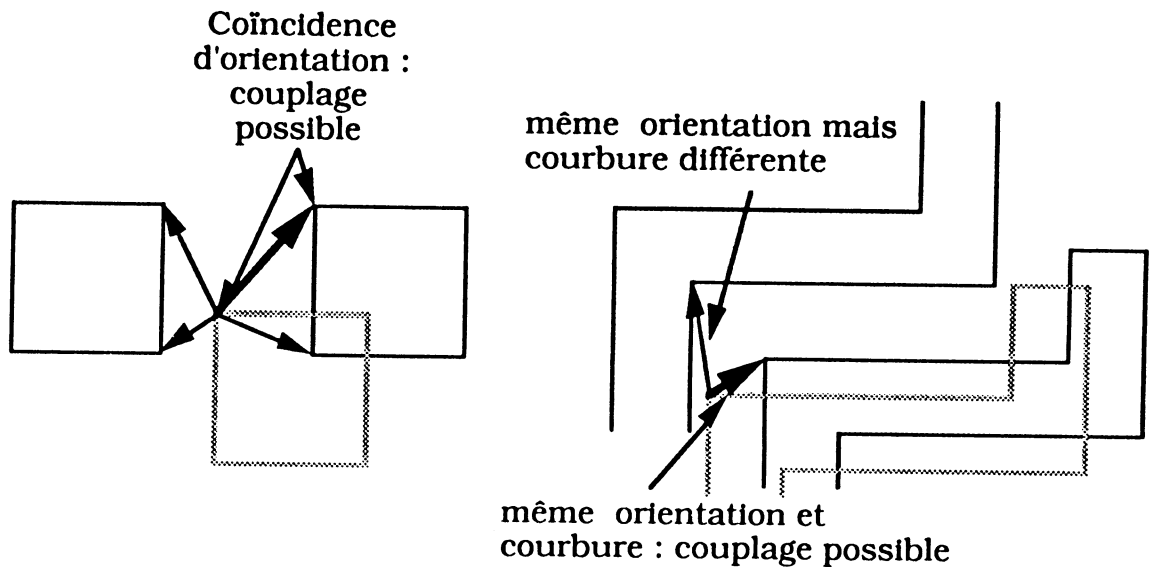
Un parcours de la liste permet de retrouver les coins très proches les uns des autres, et de ne conserver que le coin virtuel ayant le plus grand nombre de représentants dans une zone carrée de 4 x 4 pixels. La méthode consiste à rechercher pour un coin donné tous les coins ayant une distance par rapport au coin de départ inférieure ou égale à 2, en définissant la distance par

$$d = \max(|x_1 - x_2|, |y_1 - y_2|).$$

La longueur de cette liste dépend bien sûr de l'image. Ce même traitement est alors appliqué sur la seconde image. Une seconde liste est recueillie.

La véritable corrélation s'effectue à partir de ces deux listes. Le principe consiste à coupler chacun des coins d'une liste avec son homologue potentiel de la seconde liste. Le premier critère de couplage concerne la distance entre les coins à coupler. Pour chaque coin de la première liste, tous les coins de la seconde liste sont examinés. La distance ( $d = \max(|x_2 - x_1|, |y_2 - y_1|)$ ) doit être inférieure au décalage maximum entre les 2 images. Par raison de sécurité, ce maximum est porté à  $\pm 2$  fois la taille du motif soit  $\pm 16$  pixels, bien que  $\pm 1$  motif suffise en théorie, la précision

mécanique étant prévue pour cette contrainte. Cette grande latitude de recherche risque de poser quelques problèmes d'ambiguïté lorsque plusieurs coins sont regroupés dans une même zone d'investigation. Les ambiguïtés peuvent être levées grâce à la connaissance de la courbure et de l'orientation. En effet, ne pourront être couplés que les coins parfaitement homologues, c'est-à-dire ayant même orientation et même courbure. La figure 4.20 résume ces ambiguïtés en cas de motifs répétitifs et comment les lever.



**Figure 4.20:** *Cas des motifs répétitifs.*

Les couples de coins vont permettre de construire un histogramme en trois dimensions, identique à celui construit dans le cas de la corrélation par balayage systématique. En effet, chaque couple contient l'écart  $\Delta X$  et  $\Delta Y$  entre les coins, et la position correspondante du tableau est incrémentée.

Ce tableau, similaire à une image, mais de dimension moindre, peut encore contenir des "parasites" tels que pics isolés, trous etc... L'extraction directe du maximum de cette image présente encore des risques d'erreur. Un filtrage simple de cette image permet d'atténuer les défauts. Un moyennage sur un voisinage  $3 \times 3$  ou  $5 \times 5$  permet de prendre en compte toutes les informations, et d'atténuer les aspérités isolées, sans atténuer la zone de plus grande densité, où se trouve le maximum. Il faut noter également que ces traitements, similaires à ceux effectués sur une image, restent très rapides car le nombre de points est très réduit (environ 200 à 1000 fois plus faible qu'une image complète). Aucune optimisation ou simplification de ces traitements n'est à envisager, car le gain qui en

résulterait serait insignifiant. L'extraction finale du maximum donne alors le décalage  $\Delta X$ ,  $\Delta Y$  entre les deux images. Une simple translation informatique de  $-\Delta X$ ,  $-\Delta Y$  de l'image du second circuit permet d'obtenir deux images parfaitement superposables.

Le critère de réussite du processus de corrélation est conceptuellement très simple : les deux images doivent effectivement être parfaitement superposables.

Dans notre cas, cela se réduit à savoir si les valeurs de décalage sont correctes ou non. S'il n'est pas possible de le savoir précisément, à moins de connaître le décalage réel, ce qui forme un cercle vicieux, il est possible par contre de vérifier la cohérence des résultats entre eux mêmes. Trois points sont concernés :

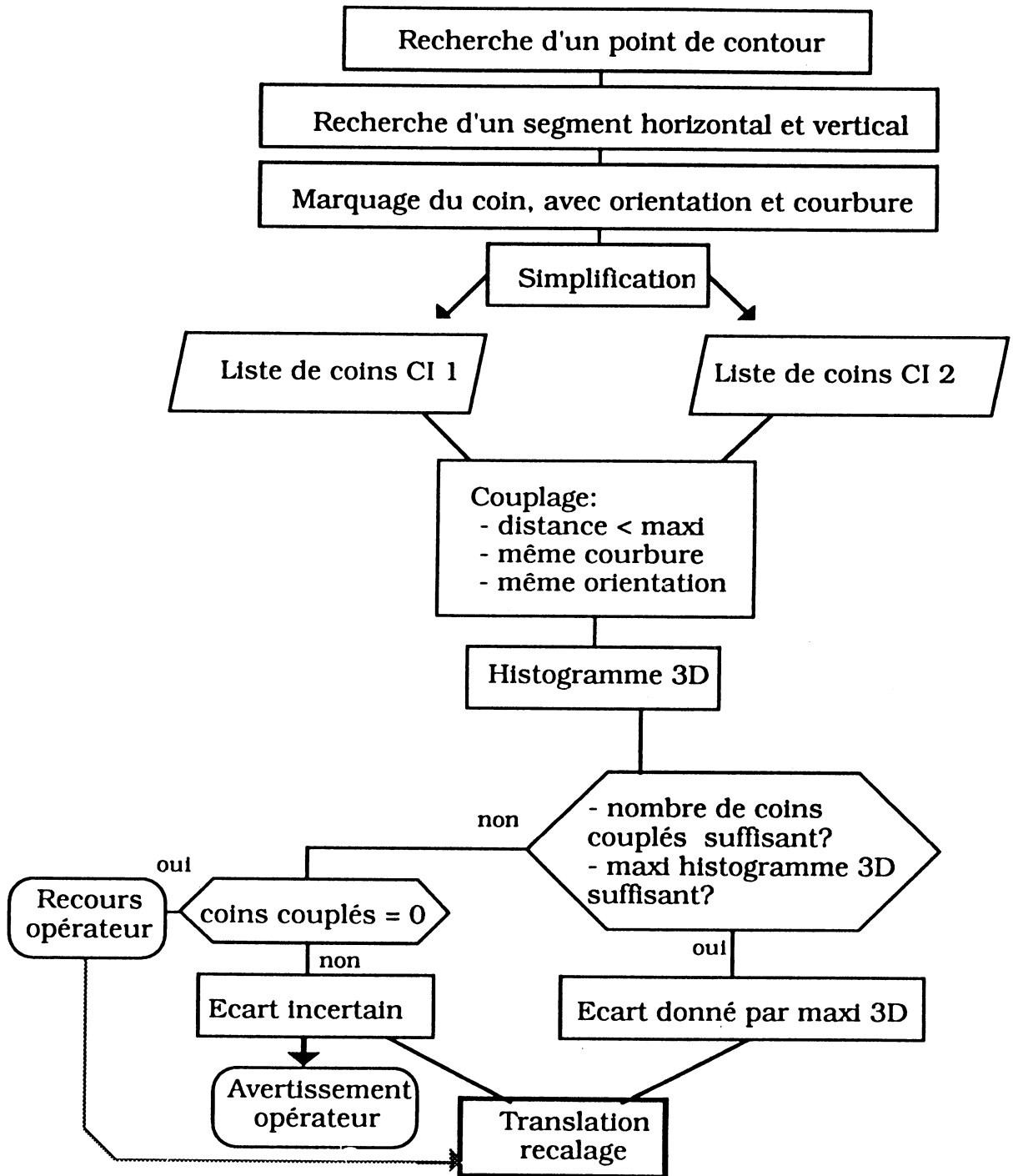
- nombre de coins trouvés sur chacune des images,
- nombre de coins couplés,
- valeur du maximum de l'histogramme 3D.

Le nombre de coins trouvés sur chaque image permet de s'assurer que les images possèdent "suffisamment" de motifs. Bien que subjective, cette notion de "suffisance" se traduit par une valeur de seuil arbitraire, ajustée par les différentes expérimentations qui ont abouti au nombre de 10 coins pour une image 512 x 512 (soit 64 x 64 motifs de 8 pixels). Toutefois, la corrélation est capable de donner un résultat correct à partir d'un seul coin, et seule une mise en garde est signalée à l'utilisateur ("warning", alarme).

Le nombre de coins couplés permet de s'assurer que les deux images sont à peu près semblables. Cette valeur est à rapporter au nombre de coins trouvés sur chaque image, ce qui nous donne un pourcentage de couplage. Un pourcentage inférieur à un seuil critique signifie que les deux images possèdent des motifs différents ou trop éloignés. D'abord l'empirisme puis l'expérience ont permis de déterminer une valeur de 25 %. Toutefois, pour les mêmes raisons que précédemment, un simple avertissement est donné. Le maximum de l'histogramme 3D formé à partir des coins couplés doit également être "suffisant" relativement au nombre de coins couplés. En effet, un écart en rotation trop important ou un décalage très important sur des motifs répétitifs provoque une grande dispersion des pics sur l'histogramme 3D, et par conséquent pas de maximum très remarquable. C'est à ce niveau que les risques d'erreurs grossières sur la valeur du décalage peuvent empirer le décalage initial. Le seuil critique déterminé par expérience prend une valeur de 9. A ce stade, si le critère (ou l'un des critères précédents) n'est pas

satisfait, l'opérateur doit être sollicité afin de confirmer le décalage final trouvé, ou de déterminer ce décalage si aucun coin n'a pu être couplé.

La figure 4.21 résume le processus complet :



**Figure 4.21:** *Résumé du processus complet de recalage.*

#### 4.3.2.2 Binarisation.

Le bon fonctionnement du processus de corrélation dépend bien entendu de la bonne qualité des contours de motifs extraits de l'image brute. L'algorithme retenu pour la recherche des coins impose certaines contraintes sur ces contours :

- contours parfaitement continus, sans coupure. Ceci est nécessaire afin que la poursuite dynamique de segments soit possible ;

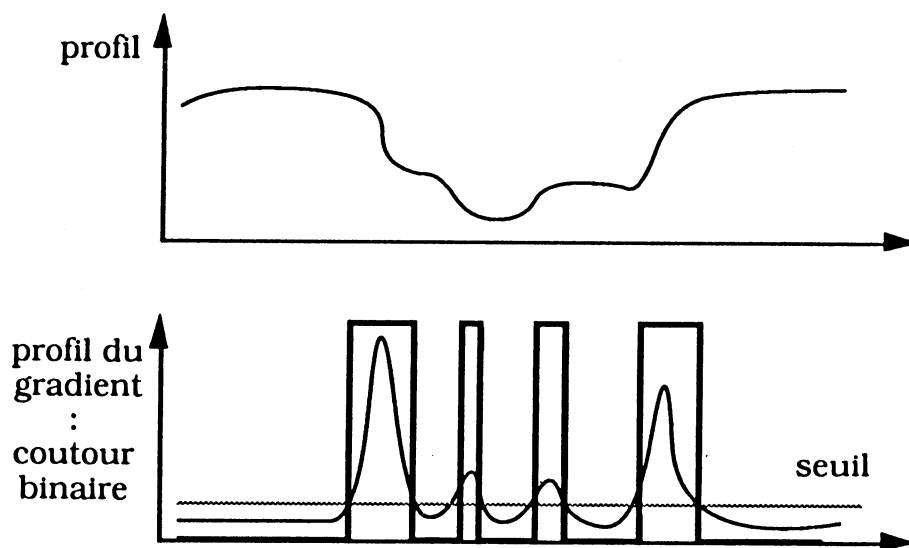
- contours exempts d'aspérités et d'artefacts isolés. Tous ces défauts peuvent générer la reconnaissance de coins parasites ou la perte de véritables coins ;

- en plus du contour, l'image avant corrélation doit conserver ses motifs pleins, afin de déterminer la courbure réelle des coins (concavité ou convexité).

[BER 85] propose l'extraction de contour suivante : après filtrage du type médian de l'image brute, le gradient de Sobel est calculé de façon classique

par le masque  $\begin{matrix} | & 1 & 2 & 1 & | \\ | & -2 & 0 & 2 & | \\ | & 1 & -2 & 1 & | \end{matrix}$ . Le résultat est seuillé manuellement afin d'extraire

des contours francs (figure 4.22).



**Figure 4.22:** *Extraction de contour selon [BER85].*

Mais cette méthode ne satisfait aucune des contraintes nécessaires à la bonne recherche des coins.

La parfaite continuité des contours ne peut s'obtenir aisément que par deux techniques :

- Poursuite dynamique sur le gradient (de type Laplacien). Mais cela exige



des algorithmes assez lourds étant donné l'environnement très bruité et entaché d'artefacts nombreux.

- Extraction des contours d'une image ramenée à un nombre très faible de couleurs, où chaque couleur est associée à un type précis de motif. La nature des images en contraste de potentiel et la relative simplicité de mise en œuvre a orienté le choix vers cette technique. En effet, nos images présentent globalement 4 niveaux de gris, correspondant (en allant du noir au blanc) à l'état 1, au fond en silice, à l'aluminium non alimenté ou en haute impédance puis à l'état 0.

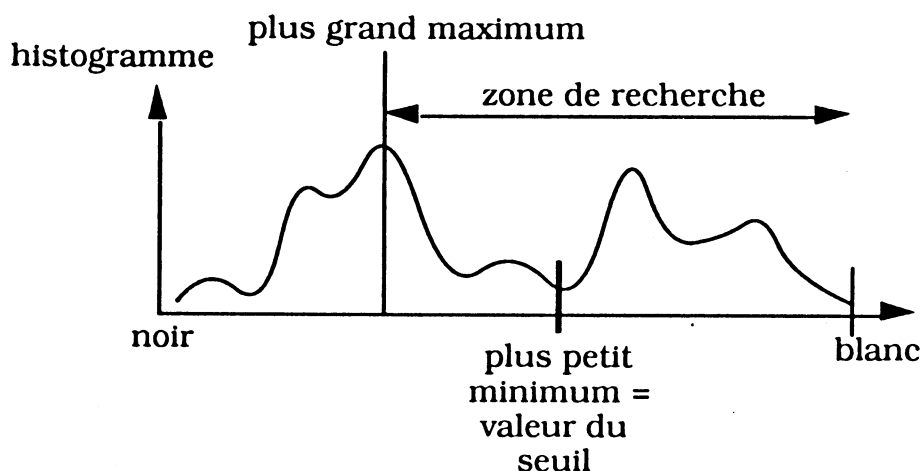
Toutefois, sur les images réelles, il devient difficile de distinguer aisément le fond représentant la silice de l'aluminium neutre. Au mieux, on peut donc espérer obtenir 3 niveaux correspondant au 0 logique, au 1 et au reste. Dans le cas de circuits légèrement contaminés, la dynamique totale du signal diminue sensiblement, surtout dans le noir (état 1), et la présence du signal topographique qui décale les contours de motif vers le blanc, a contribué à ne pas tenir compte du tout des motifs noirs. L'image est alors simplement binarisée, afin de séparer les connexions blanches du reste. La première critique en ce qui concerne ce choix, réside dans la perte d'information importante qui en résulte. Mais le but du traitement, la recherche de coins en vue du recalage, autorise une grande perte pouvant atteindre les 50 % (statistiquement autant de blanc que de noir) ; le traitement concerne toujours la moitié d'un grand nombre de coins mais est capable de fonctionner sur peu de coins.

Le principe général de la binarisation consiste essentiellement à déterminer une valeur de seuil ; tous les points ayant une valeur inférieure devenant noirs, et blancs sinon. Les principaux algorithmes décrits dans la littérature ([KAP85], [BAL82], [CHA86]) fonctionnent sur le même principe général consistant à évaluer deux grandeurs calculées sur l'image et représentatives des éléments à distinguer (notion de classe). Cela se traduit par l'équation  $f(x < \text{seuil}) = f(x \geq \text{seuil})$ .  $f$  peut représenter l'entropie de l'image [KAP 85] ou le nombre de points de l'histogramme par exemple. Ces méthodes sont employées essentiellement sur des images de type optique de contenu non maîtrisé, pseudo aléatoire. La structure de nos images est par contre bien connue et des algorithmes spécifiques liés à leur nature sont développés, qui permettront en plus d'obtenir un critère de réussite quantifiable, moins facilement réalisable par les méthodes conventionnelles.

[BER 85] a proposé une binarisation, dérivée de méthodes classiques à partir de l'histogramme de l'image. Elle consistait à remarquer que

l'histogramme théorique d'une image de circuit se décompose selon les trois parties essentielles noir-gris-blanc correspondant chacune à un pic. Les creux entre chaque pic donnent alors les deux seuils de trinarisation. Pour la binarisation, seul le seuil de plus grande valeur est conservé. Mais [BER 85] signale lui-même que, dans la pratique, le nombre de pics est très souvent différent de 3 (1 ou  $\geq 4$ ) à cause de la mauvaise qualité moyenne de l'image. Il n'est donc pas aisé de choisir le bon seuil.

Un premier algorithme a été développé à partir des travaux de [BER 85] sur l'histogramme. La première phase consiste à améliorer son profil afin d'éliminer les "faux extremum" ou extremum locaux non représentatifs. Un simple filtrage passe bas par moyennage (moyenne pondérée sur cinq valeurs voisines d'histogramme) donne un histogramme sans aspérité parasite, mais conservant sa forme générale. Le seuil choisi est alors donné par la valeur correspondant au plus petit minimum non nul situé au-delà du maximum. La figure 4.23 résume ce principe.



**Figure 4.23:** *Binarisation par histogramme.*

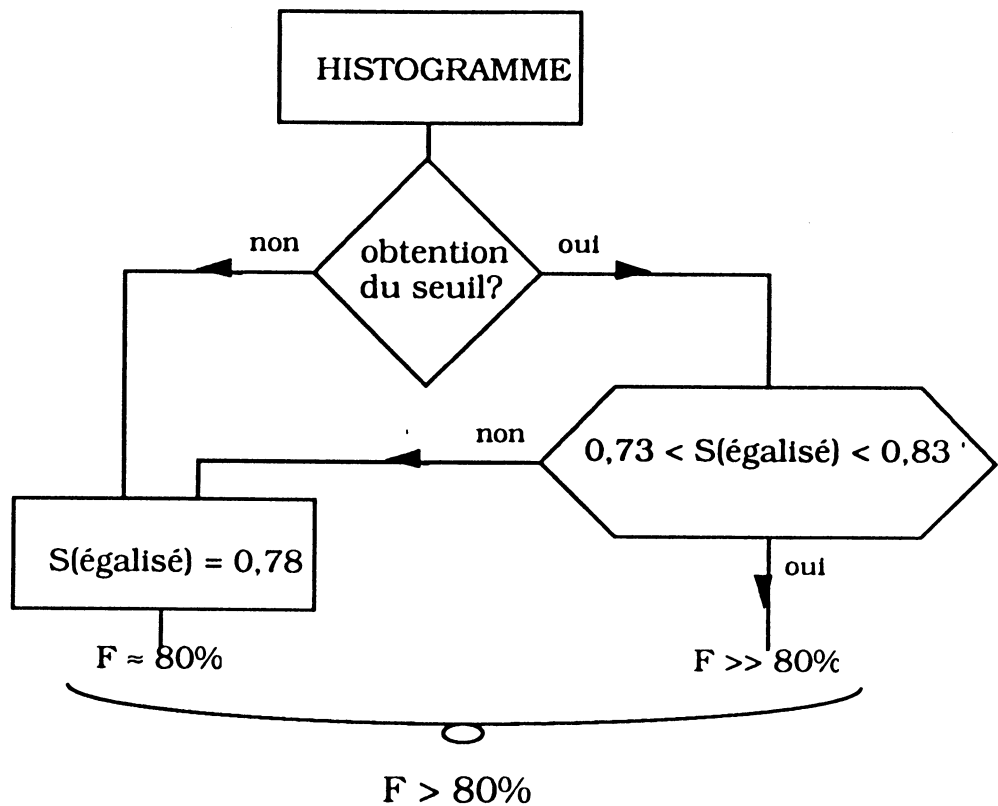
L'idée de base consiste à supposer que le plus grand maximum représente la grande quantité de gris que constitue le fond de l'image. Le plus petit minimum qui suit correspond alors à la séparation entre ce gris et le blanc des connexions.

Le calcul proprement dit se résume à deux recherches d'extremums absolus sur l'histogramme qui est représenté sur un tableau de valeurs.

Par sa nature même, cet algorithme ne donne pas toujours de résultat, notamment si l'histogramme ne possède pas de minimum après le maximum, ou un seul pic.

A priori, le seul critère de réussite à tirer de cet algorithme proprement dit consiste à savoir si un seuil a pu être déterminé ou non. Dans la négative, il est possible d'affirmer que le processus a échoué. Dans l'affirmative, rien ne peut signaler que le seuil trouvé est correct. Il est nécessaire de recourir à un artifice afin de vérifier la bonne cohérence de la valeur de ce seuil : l'égalisation d'histogramme. En effet, une propriété intéressante de cette transformation réside dans le lien qui unit directement la valeur du niveau de gris et la surface occupée par les points de cette couleur. Par exemple, en prenant une échelle 0-1 pour les niveaux de gris, la surface totale des points de gris inférieur à 0,3 occupe exactement 30 % de la surface totale de l'image égalisée. La valeur du seuil rapportée sur l'image égalisée, donnera donc directement le pourcentage du fond gris, qui deviendra noir, par rapport à la surface totale de l'image. Il faut remarquer que le pourcentage de surface occupée par des connexions à l'état 0 (blanches) est sensiblement constant si l'image est suffisamment grande. Ainsi, les manipulations expérimentales, effectuées sur plusieurs centaines d'images 512 x 512 de 8088, plusieurs dizaines d'images de circuit CMOS AS85P réalisés dans le cadre du CMP (Circuit Multi Projet) et de circuits logiques divers nous ont donné un pourcentage constant de  $22 \% \pm 5$  avec une certitude supérieure à 80 % [SAV88]. On peut effectuer un calcul grossier et sommaire sur la base des règles de conception microélectronique. La distance minimale entre 2 conducteurs aluminium est du même ordre de grandeur que la largeur du conducteur. La surface du circuit est donc occupée au plus à 50 % par des conducteurs en aluminium (couche supérieure). Statistiquement, une connexion prise au hasard a la même probabilité d'être à 1 qu'à 0. On trouve donc une occupation maximale de la surface du circuit de 25 % de connexions à 0 (blanches), résultat à rapprocher des 22 % donnés par la pratique. Ce chiffre dépend énormément du matériel employé, notamment de la colonne et du détecteur, ainsi que des conditions d'observation (statique dans notre cas). Ce matériel très spécifique sera plus longuement décrit au chapitre V.

Le critère de réussite consiste alors à vérifier que la valeur du seuil, rapportée à l'image égalisée, appartient bien à la fourchette 73-83 % ( $100 - 22 \pm 5$ ). Bien entendu, ce critère n'est fiable qu'à 80 % et s'avère malheureusement insuffisant. Toutefois, en cas d'échec, une solution efficace consiste à fixer arbitrairement le seuil à 0,78 ( $(100 - 22)/100$ ) sur l'image égalisée. Par ce truchement, dans tous les cas, la valeur déterminée du seuil sera fiable au moins à 80 % (figure 4.24).



**Figure 4.24:** Application des critères de réussite.

[DEN 88] propose une autre méthode basée sur l'étude d'un profil d'image, et non plus sur histogramme. L'idée consiste à extraire les deux profils correspondants aux deux diagonales de l'image. La nature de nos image à motifs principalement verticaux et horizontaux donne des profils qui ont de très grandes probabilités de couper des motifs.

Le principe du calcul du seuil à partir du profil d'une diagonale est le suivant :

Soit  $\mathbf{p}$  le tableau contenant le profil.

- calcul du gradient du profil  $\mathbf{gr}[i] = |\mathbf{p}[i-1] - \mathbf{p}[i+1]|$
- calcul de la moyenne et de l'écart-type du gradient

$$\mathbf{M} = \sum_i \mathbf{gr}(i) / n \quad 0 \leq i \leq n$$

$$\mathbf{Et} = \sqrt{(\sum_i \mathbf{gr}^2(i) - \mathbf{M})}$$

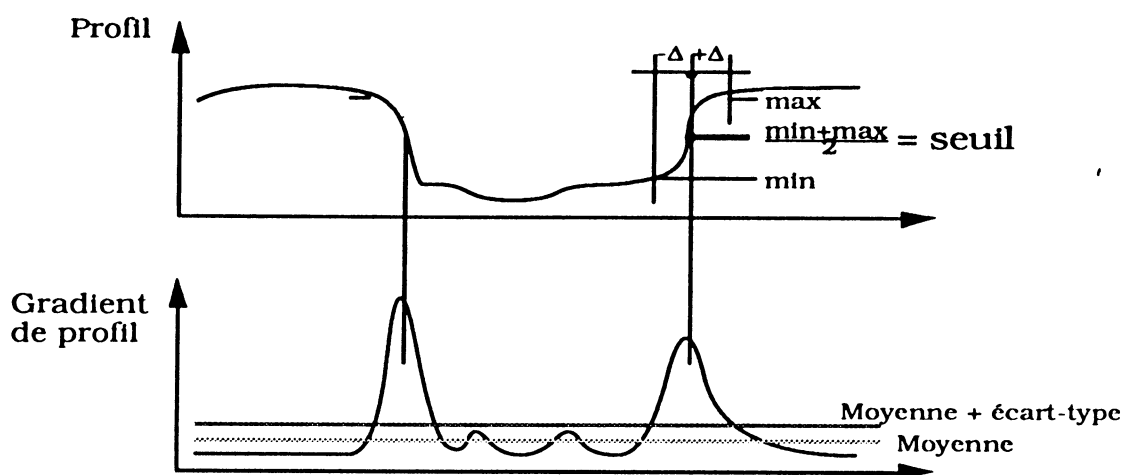
- calcul du seuil dans toutes les zones de profil à fort gradient :

si  $gr[i] > M + Et$  (il en existe toujours au moins 1)

$$seuil_j = [(max(p[i-\Delta], \dots, p[i+\Delta]) + (min(p[i-\Delta], \dots, p[i+\Delta]))]/2$$

- calcul du seuil image : moyenne des seuils précédents

$$seuil = \sum_j seuil_j / \sum_j$$



**Figure 4.25:** *Calcul des seuils.*

L'image est ensuite binarisée : si la valeur du point est supérieure au seuil, il devient blanc, et noir sinon. Cette méthode est bien adaptée à la nature de nos images, dont les profils présentent systématiquement des paliers. De plus, la sélection des niveaux blancs se fait "naturellement" par ce procédé, car la dynamique des niveaux noirs est faible et les contours peu francs, les gradients correspondants ne sont pas prépondérants.

Outre un fonctionnement approprié à nos images, ce procédé présente l'avantage de disposer de valeurs intermédiaires de calcul qui sont utilisées pour les critères de réussite :

- l'écart-type représente la "dispersion" du gradient par rapport à la moyenne. Un écart type trop faible indique un gradient trop uniforme, donc un profil non représentatif. L'expérience menée sur des images de différentes qualités montre qu'une valeur de 5 était un minimum (pour 256 niveaux de gris) ;

- le nombre de zones de profil à fort gradient donne le double du nombre de motifs "coupés" par le profil. Une valeur de 4 (soit 2 motifs) est un minimum.

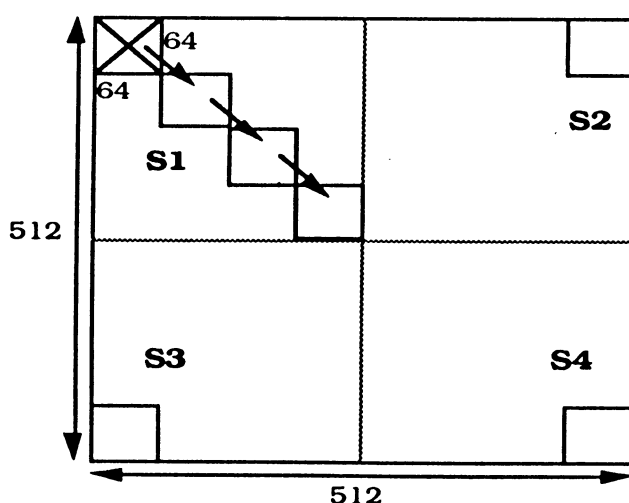
La réalisation pratique de cet algorithme nous a menés à revoir légèrement le principe de la binarisation, car les images disponibles sur l'équipement

expérimental n'étaient pas uniformes, c'est-à-dire qu'elles présentaient une variation du niveau de gris moyen ("luminance" vidéo) d'une extrémité à l'autre de la fenêtre d'observation. Le choix d'un seuil unique pour toute l'image donne un résultat qui n'est valable que dans la région de calcul du seuil. Sa valeur ne convenait pas sur toute l'image. Cette contrainte a amené l'amélioration du procédé, en réduisant beaucoup la zone d'investigation, et en calculant plusieurs seuils répartis sur les 4 angles de l'image. La taille de ces zones est suffisamment petite pour qu'on puisse négliger la variation de luminance, mais suffisamment grande pour englober plusieurs motifs. La valeur du seuil des zones intermédiaires est interpolée linéairement à partir des quatre seuils de base.

Outre la réponse au problème d'homogénéité de l'image, l'introduction du multi-seuillage présente deux grands avantages concernant l'amélioration de la fiabilité :

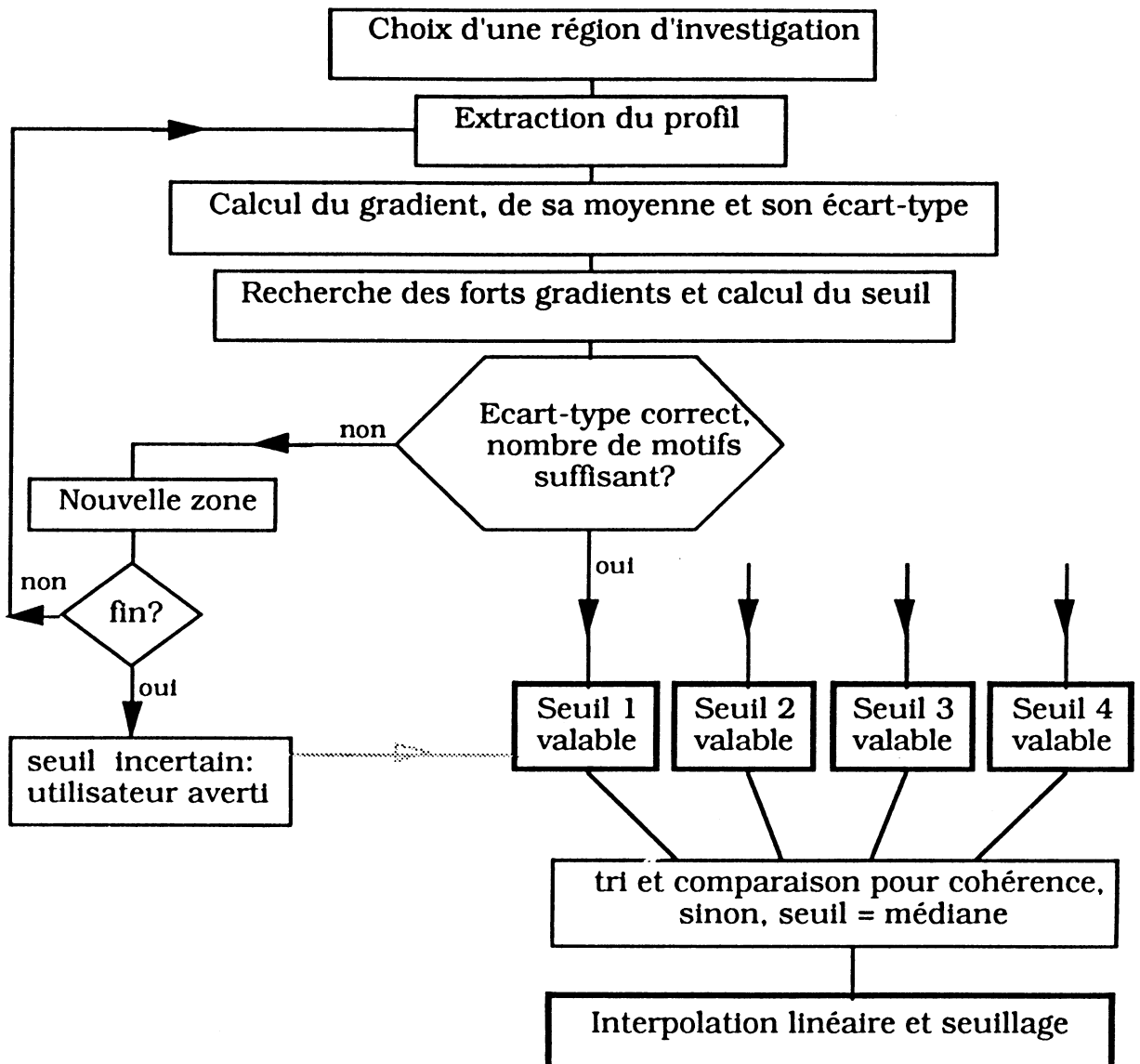
- La faible taille des zones d'investigation permet d'en choisir d'autres lorsque les premiers critères de réussite ne sont pas satisfaisants. Si toutefois aucune des zones disponibles n'a satisfait les critères, la dernière valeur de seuil calculée est conservée, accompagnée d'un message d'avertissement à l'opérateur (même en cas d'échec, le calcul donnera toujours une valeur). La figure 4.26 résume le multiseuillage.

- Quatre valeurs de seuil sont disponibles et, malgré de légères variations, elles doivent être cohérentes entre elles. Une valeur médiane est calculée (moyenne des deux valeurs non extrêmes) et si l'une des quatre valeurs s'en écarte trop, elle se trouve remplacée par cette médiane. L'écart maximum est fixé à 15 dans notre cas (sur 256 niveaux de gris).



**Figure 4.26: Multiseuillage.**

La figure 4.27 reprend le processus de binarisation complet.



**Figure 4.27: Résumé du processus de binarisation.**

#### 4.3.2.3 Elimination d'artefacts, extraction des contours.

L'image binarisée n'est pas exempte de bruit et de parasites qui se trouvent accentués par la binarisation. Le bon déroulement de la corrélation demande une bonne continuité des contours exempts d'aspérités (ou fortement atténués).

L'élimination d'artefacts consiste à supprimer les petits groupes de points blancs sur le fond noir, et les petits groupes de points noirs parmi les motifs binaires blancs. La parfaite connaissance de la taille des motifs en pixels nous

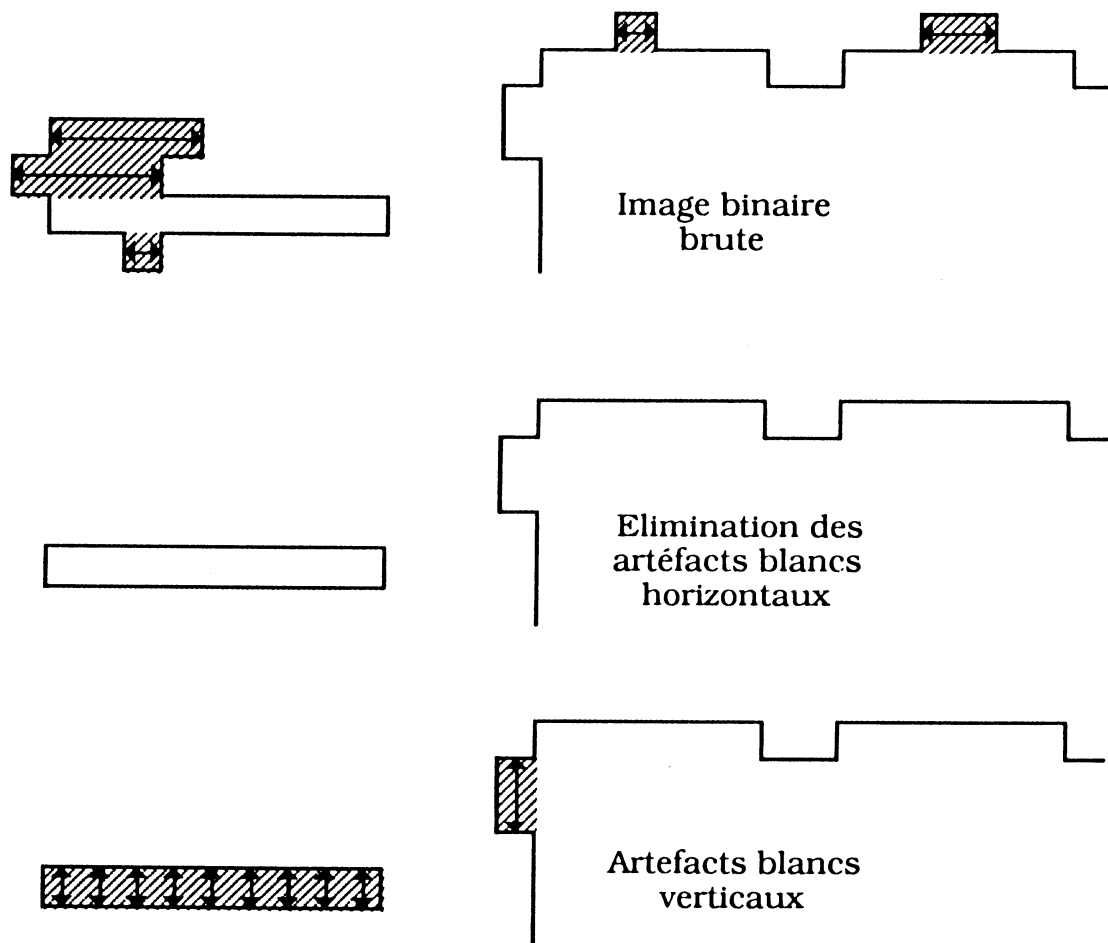
permet de contrôler aisément les dimensions minimales des groupes à conserver.

L'amélioration du profil consiste à écrêter dans le blanc et le noir les bords horizontaux et verticaux des motifs, l'horizontale et la verticale étant les deux directions privilégiées de l'image.

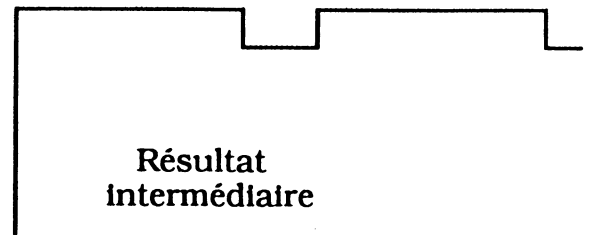
Ces deux opérations sont effectuées par le même processus, très simple et très efficace suivant :

- sur chaque horizontale, recherche de segments blancs de longueur inférieure à une certaine valeur  $M$ ,
- remplacement de ce segment par du noir,
- le même algorithme est alors appliqué selon l'axe vertical.

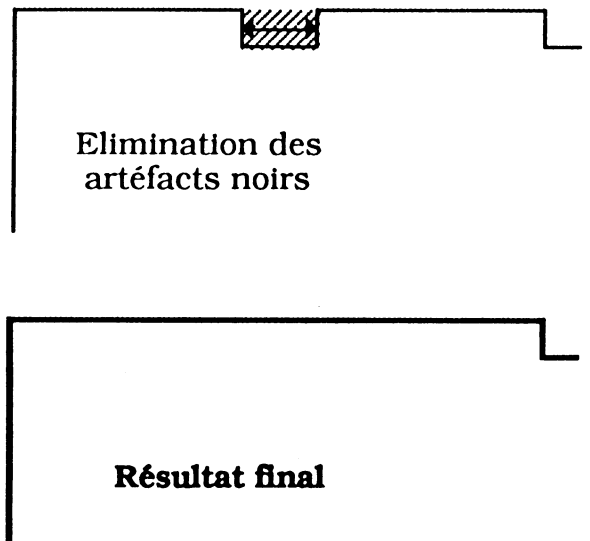
Cette étape est illustrée sur la figure 4.28 pour  $M=5$ .







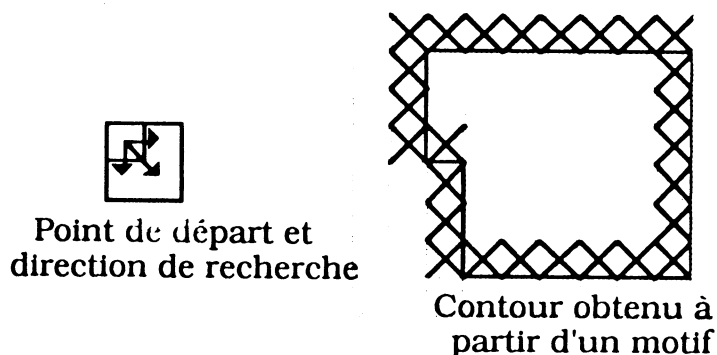
A ce stade, les artefacts blancs et les aspérités convexes sur les motifs sont éliminés. Les deux opérations précédentes sont alors de nouveau appliquées, mais en considérant les motifs noirs sur fond blanc. Outre une amélioration du contour, cette deuxième phase permet de restaurer les défauts légers éventuellement introduits par une élimination parfois trop radicale sur des segments peu denses.



**Figure 4.28:** *Élimination d'artefacts.*

La valeur de  $M$  dépend bien entendu de la taille des motifs en pixels. Elle doit être légèrement inférieure, afin de ne pas éliminer entièrement les connexions, dont la largeur peut légèrement fluctuer, et donc être confondues avec des artefacts. Pour un motif de 8 pixels,  $M$  est fixé à 5 (statistiquement, une connexion peut présenter par endroit une largeur de 6 pixels, mais jamais moins de 5). Cette valeur serait ramenée à 3 pour 5 pixels de motif.

L'extraction du contour proprement dit s'effectue par une simple étude sur un voisinage  $2 \times 2$  de chacun des points de l'image binarisée et lissée. Si l'un des trois voisins est différent du point courant, celui-ci est mis à blanc. La figure 4.29 résume le principe.



**Figure 4.29: Extraction des contours.**

Le contour obtenu est alors parfaitement continu, et exempt d'aspérités.

L'image binarisée est superposée aux contours, afin que le processus de recherche de coins puisse déterminer la courbure des coins.

#### 4.3.2.4 Différences.

Après recalage spatial et spectral, les deux images à comparer sont arithmétiquement soustraites en valeur absolue. Le résultat présente en blanc les motifs différents, sur un fond sombre. Toutefois, le bruit est très important mais l'œil permet de bien interpréter le résultat.

Pourtant, dans le but de pouvoir déterminer la présence ou non de différences, il est nécessaire dans un premier temps d'améliorer la présentation des différences. Cette phase introduit déjà les traitements nécessaires au rebouclage automatique des informations.

L'amélioration d'image s'effectue par le biais d'opérations morphologiques, à cause de la nature potentiellement binaire des informations (différences ou non), présentées en niveaux de gris.

Les opérateurs morphologiques de base sont l'érosion et la dilatation, qui, associées, permettent d'obtenir des ouvertures et des fermetures [VIC 88]. Les érosions et dilatations sont très utilisées sur des images binaires, et sont extrapolées dans notre cas aux images chromatiques (par opposition à binaire). Le principe est le suivant :

- définition du masque de voisinage 3 x 3.

par exemple  $\begin{array}{|c|c|c|} \hline 0 & 1 & 0 \\ \hline 1 & 1 & 1 \\ \hline 0 & 1 & 0 \\ \hline \end{array}$  . Pour un point donné, central sur ce masque, il

indique les voisins qui sont pris en compte et leurs coefficients de

pondération. Ici, les points considérés comportent le point courant et les quatre voisins immédiats à l'horizontale et à la verticale ;

- recherche du maximum pour une dilatation ou du minimum pour une érosion sur le voisinage défini ;

- remplacement du point courant par l'extrême des voisins.

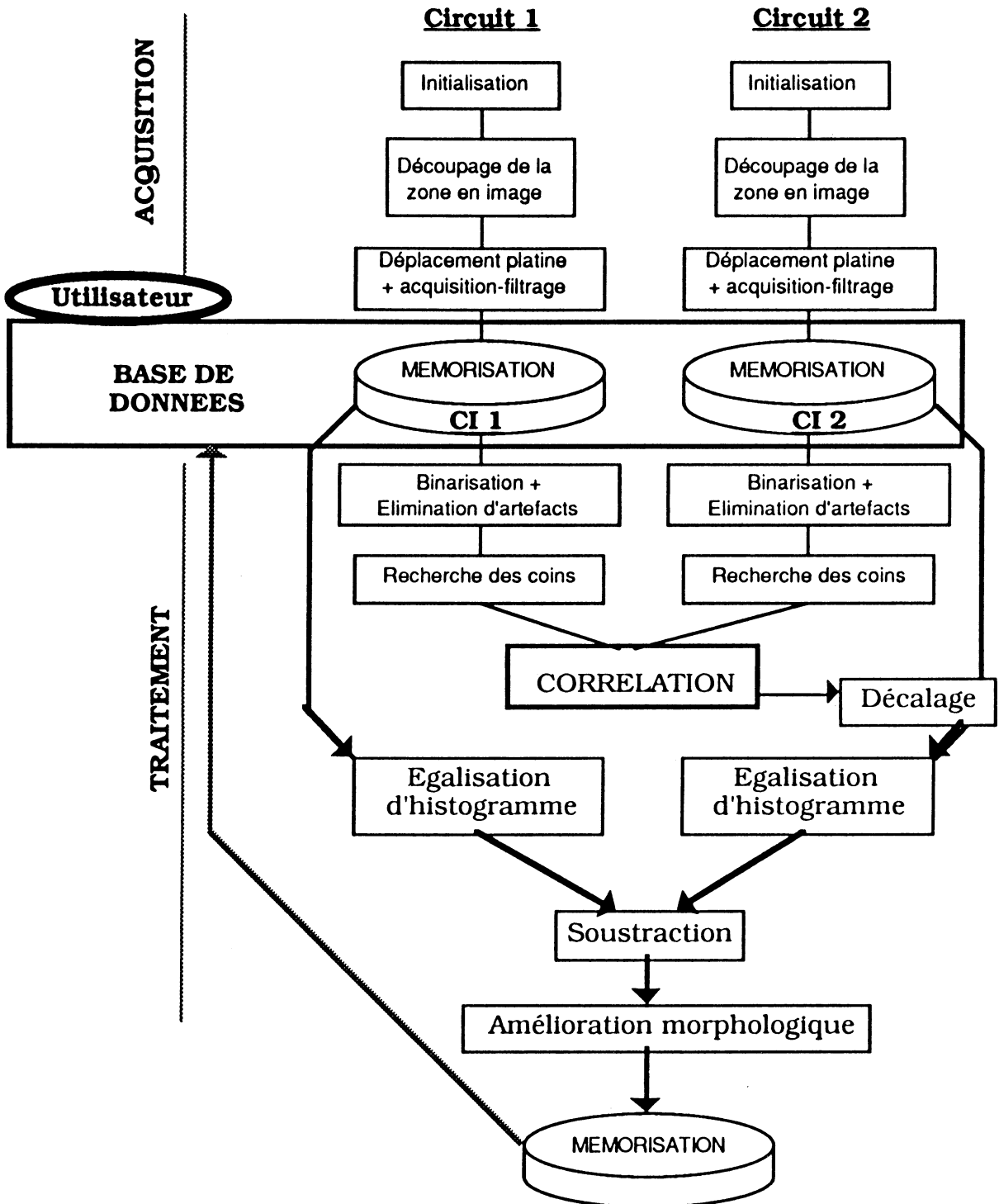
Visiblement, l'érosion se traduit par la disparition des points clairs isolés et une réduction d'un pixel sur les bords des motifs. Une dilatation a l'effet contraire, disparition des points noirs et épaissement des bords d'un pixel. Globalement, l'association des deux n'affecte pas les dimensions générales, et le fait de ne pas remplacer des points par des valeurs calculées par interpolation, mais des valeurs de points du voisinage contribue à conserver le contraste et la netteté des motifs (un filtrage passe bas se contente d'adoucir les aspérités, et atténue donc les contours).

Une ouverture d'ordre N consiste à appliquer N érosions successives sur l'image de base puis N dilatations.

Les érosions éliminent les petits artefacts et créent des coupures sur des motifs blancs fins, qui ne sont pas compensées par les dilatations. Ces coupures justifient le nom d'ouverture. Au contraire, une fermeture se voit appliquer les dilatations avant les érosions, et "comble" les fines séparations entre deux motifs proches, que les érosions ne sépareront plus, d'où le nom de fermeture.

Dans notre cas, le choix se porte sur l'ouverture, qui éliminera toutes les aspérités du fond bruité, et augmentera le contraste de l'image.

#### 4.4 Vision globale du processus de comparaison de deux zones.



**Figure 4.30: Processus global.**

La figure 4.30 résume le processus global de comparaison, indépendamment de l'algorithme de localisation utilisé. Celui-ci est déterminé par d'une part le mode de fonctionnement du TFE au moment de l'acquisition, et d'autre part l'utilisation de l'image des différences :

- méthode statique : ces images sont accumulées,
- DFI : sélection parmi la série d'images de la première présentant la première différence,
- mixte : après délimitation de la zone suspecte sur l'image de différence en mode statique, fonctionnement en DFI dichotomique.

## **5 CONCLUSION**

Le développement des algorithmes de localisation automatique, essentiellement basé sur les traitements d'image, montre l'importance de ces derniers. Les traitements les plus délicats sont la binarisation et la corrélation; ils ont été particulièrement développés et optimisés pour notre application.

L'aspect automatique du processus impose alors certaines lourdeurs dans les traitements qui de surcroît sont nombreux. Le respect des contraintes de temps d'exécution (de l'ordre de 10 s) n'est alors envisageable que si le système de traitement d'information possède un système spécialisé pour le traitement d'image.

Les procédures de traitement d'images décrites dans ce chapitre répondent aux différentes contraintes posées par le TFE, et tiennent bien compte de l'ensemble des paramètres pratiques liés à l'analyse de défaillance.

## **CHAPITRE 5**

### **Expérimentations**



## **1 EQUIPEMENTS EXPERIMENTAUX**

Les différents algorithmes de traitement des informations présentés dans les chapitres précédents, tels qu'ils existent aujourd'hui, ont été développés en deux phases successives, sur deux équipements différents :

- Un ensemble microscope électronique à balayage JEOL, système de saisie et traitement d'image maison appelé ROMUALD, générateur de vecteurs de test TESSIE et mini-ordinateur de gestion et contrôle IBM 6150, situés au Laboratoire TIM3/IMAG à GRENOBLE.

- Un ensemble TFE LINTECH/PHILIPS, système de traitement d'images et de gestion VICOM et générateur de vecteurs de test HP, situés au Laboratoire d'analyse de COMPEC IBM près de BORDEAUX.

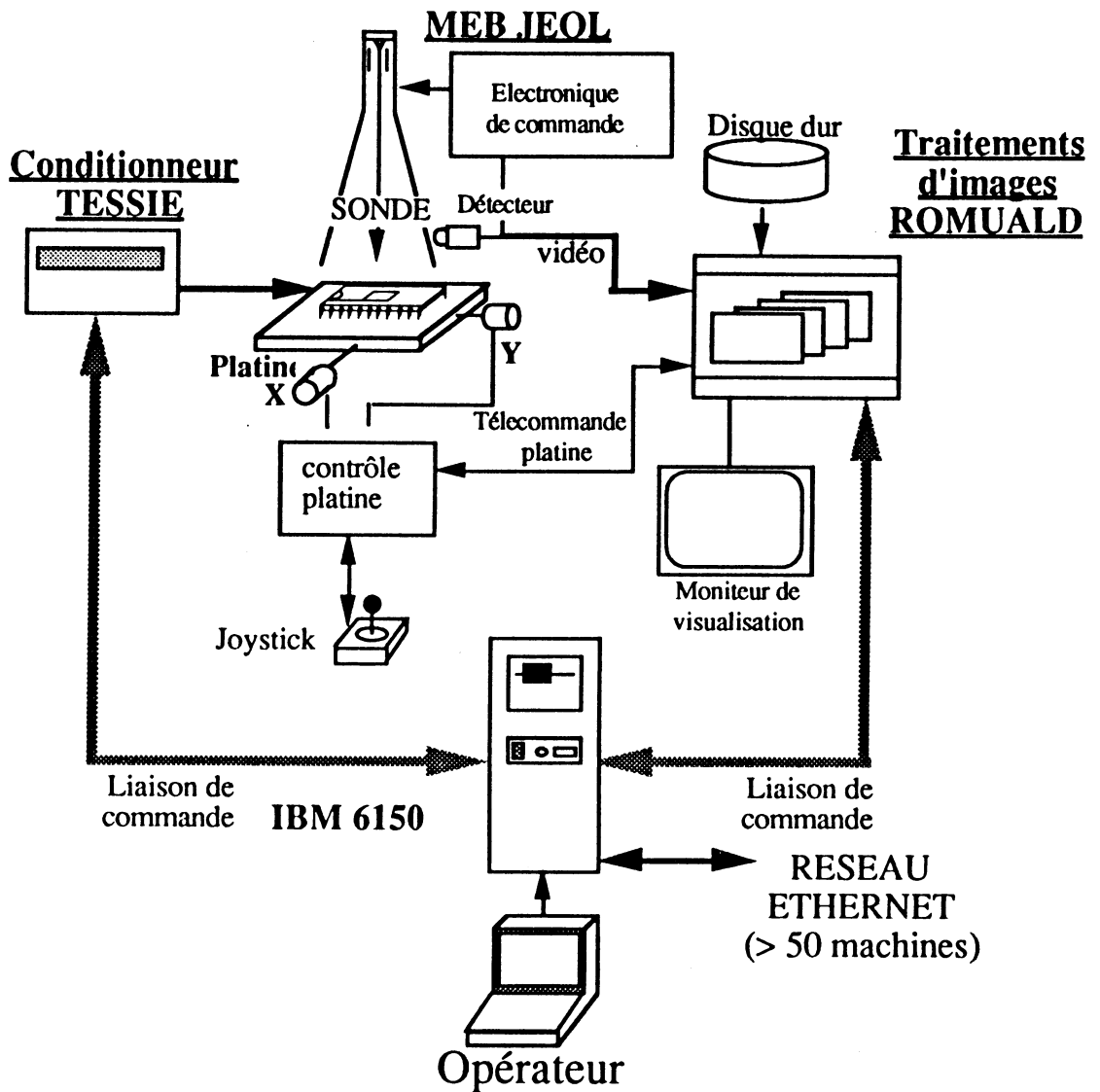
Pour chacun de ces équipements, nous allons détailler ses caractéristiques, performances et limitations.

### **1.1 JEOL, ROMUALD, TESSIE ET IBM 6150.**

Il s'agit d'un ensemble qui fut élaboré dès 1982, à partir d'un microscope à balayage conventionnel JEOL35 associé à un système de saisie et de traitement d'images nommé ROMUALD et un générateur de vecteurs de test nommé TESSIE. A cette époque, les équipements industriels complets n'existaient pas sur le marché. En conséquence l'équipe d'Architecture des Ordinateurs de TIM3, face aux problèmes de test des circuits VLSI, a décidé d'étudier (conception et mise au point) un TFE à partir d'un MEB "conventionnel" modifié et en construisant les machines ROMUALD et TESSIE.

Une simple liaison RS232 permet les échanges d'informations à partir de ROMUALD. L'adjonction d'une platine motorisée sur le JEOL en 1986 et d'un ordinateur de contrôle et de gestion de type IBM 6150 en 1987, intimement lié à TESSIE et ROMUALD, a permis d'obtenir la configuration présentée en figure 5.1





**Figure 5.1 :** *Vision globale de la configuration JEOL, ROMUALD, TESSIE et IBM 6150.*

### 1.1.1 Le MEB.

La colonne du JEOL 35 est équipée d'un simple détecteur de type Everhard et Thornley ne disposant pas de capteur de tension. La gamme d'énergie du faisceau primaire s'étend de 1 à 30 keV par pas de 1 keV. Les seuls énergies utilisables en test de circuits intégrés sont donc 1 ou 2 keV. Etant donné l'utilisation d'un filament en tungstène et d'un détecteur peu adapté aux faibles énergies, le bruit des images obtenues à 1 keV est beaucoup trop important pour une quelconque utilisation. A 2 keV, le signal est acceptable, et c'est donc à cette énergie que toutes les expérimentations sont menées. La colonne ne dispose pas de système de blocage du faisceau ("beam

blanking"), l'observation ne peut s'effectuer qu'en mode statique (pas de stroboscopie). Le balayage de l'échantillon est continu, assuré par une circuiterie purement analogique. Si son amplitude et sa vitesse sont réglables manuellement, il n'existe aucune possibilité de pilotage extérieur ou informatique (pas de GBN = Générateur de Balayage Numérique). La chambre est conçue pour recevoir de petits échantillons, l'amplitude de déplacement de la platine porte-objet est très restreinte, les deux composants à comparer ne peuvent pas se trouver simultanément dans la chambre. La distance moyenne séparant les deux puces est supérieure à l'amplitude maximale de la platine. Toute l'électronique de contrôle de la colonne est à réglage manuel et donc non pilotable par l'ordinateur de contrôle. Les réglages de la colonne se font manuellement dans la phase d'initialisation, avant l'acquisition.

Au départ entièrement manuelle, la platine porte-objet vit ses axes X et Y motorisés par [FRA 86]. Le système de commande des moteurs est piloté par un processeur qui peut être télécommandé par l'intermédiaire d'une liaison de type RS232. La platine possède deux autres axes de mouvement : l'altitude Z et la rotation  $\Theta$ . Ces deux derniers paramètres sont fixés manuellement pendant l'initialisation. Le pilotage informatique des données permet cependant le balayage mécanique automatique d'une zone complète. Le signal vidéo disponible en sortie du JEOL est converti et mémorisé par ROMUALD.

### 1.1.2 ROMUALD.

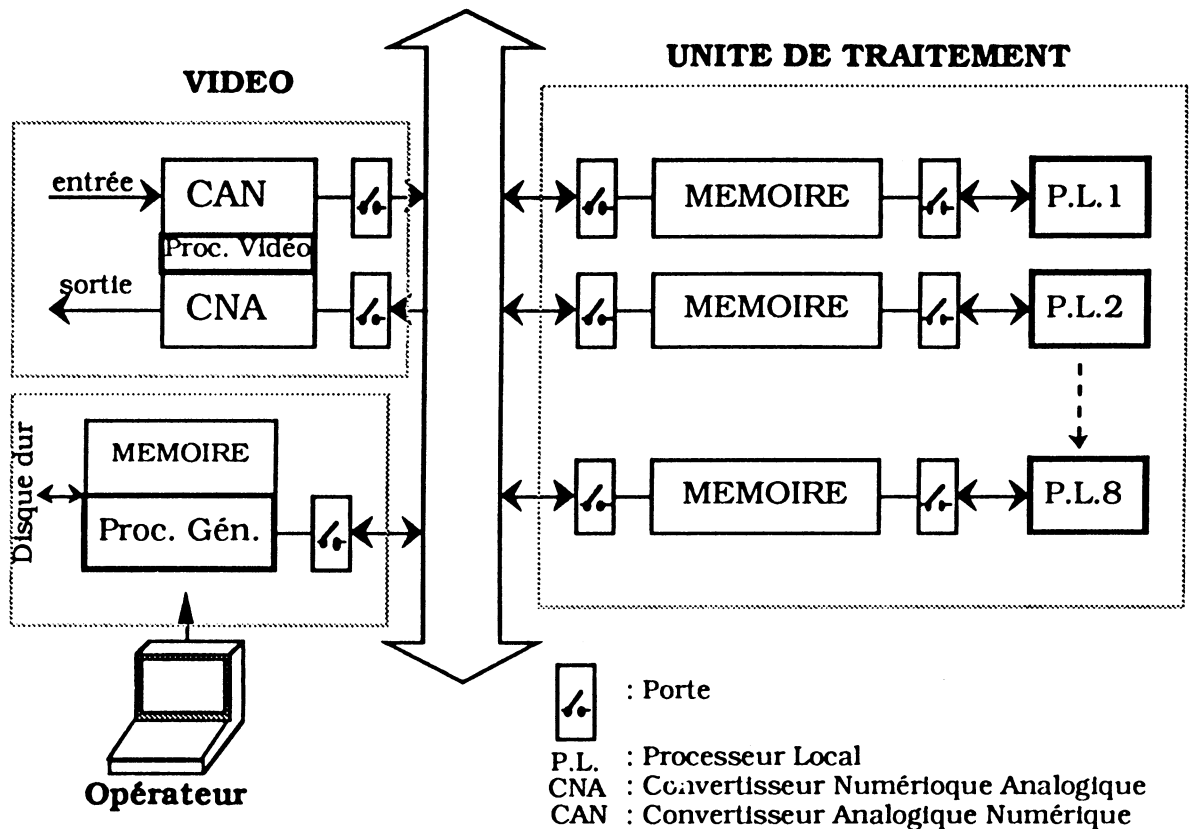
ROMUALD est un ordinateur de saisie et de traitement d'images à structure multi-processeurs. Il a été développé au CICG en collaboration avec l'INSERM et breveté en 1982 [RUB 83]. Sa structure est organisée en plusieurs unités :

- une unité d'acquisition, qui numérise le signal vidéo et assure le transfert des données en mémoire,
- une unité d'affichage qui convertit les données en mémoire en signal vidéo pour la visualisation des images,
- 8 unités de traitement identiques, chacune organisée autour d'un microprocesseur Z8002, appelées Processeurs Locaux (PL), chargés chacun de traiter en parallèle une partie de l'image,
- une unité de contrôle et de commande, centrée sur un Z8001, appelée Processeur Général (PG),
- une mémoire centrale propre au processeur général et 8 mémoires

images, à double accès commandé par des portiers (interrupteurs), partagées chacune entre un processeur local et le bus commun central de la machine,

- une mémoire de masse basée sur un disque dur à transfert optimisé.

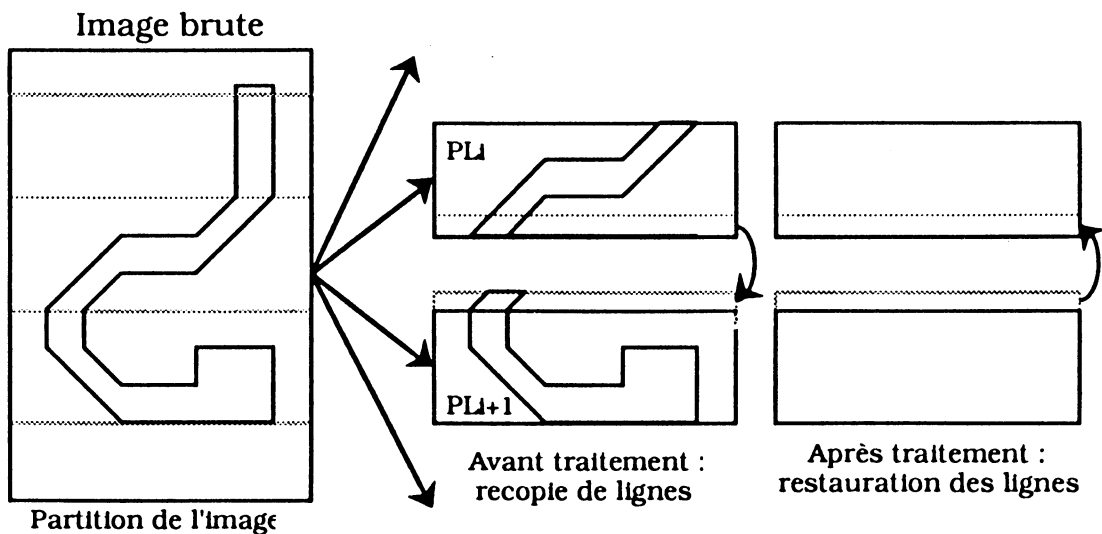
La figure 5.2 résume cette structure.



**Figure 5.2 :** *Structure de ROMUALD.*

Cette structure de la mémoire image entraîne un découpage de l'image en 8 "tranches", chacune associée à un processeur local. Le programme de traitement se trouve recopié 8 fois (une par PL), chaque PL étant autonome avec son code programme et sa partie cohérente d'image. Le traitement de l'image voit sa vitesse multipliée pratiquement par 8.

Pour éviter les problèmes de frontière entre chaque partie, dans les traitements de voisinage, le PG recopie quelques lignes en bas de l'image de chaque PL au dessus de l'image du PL suivant (figure 5.3). Le nombre de lignes recopiées dépend du traitement. Le transfert inverse est effectué après traitement.



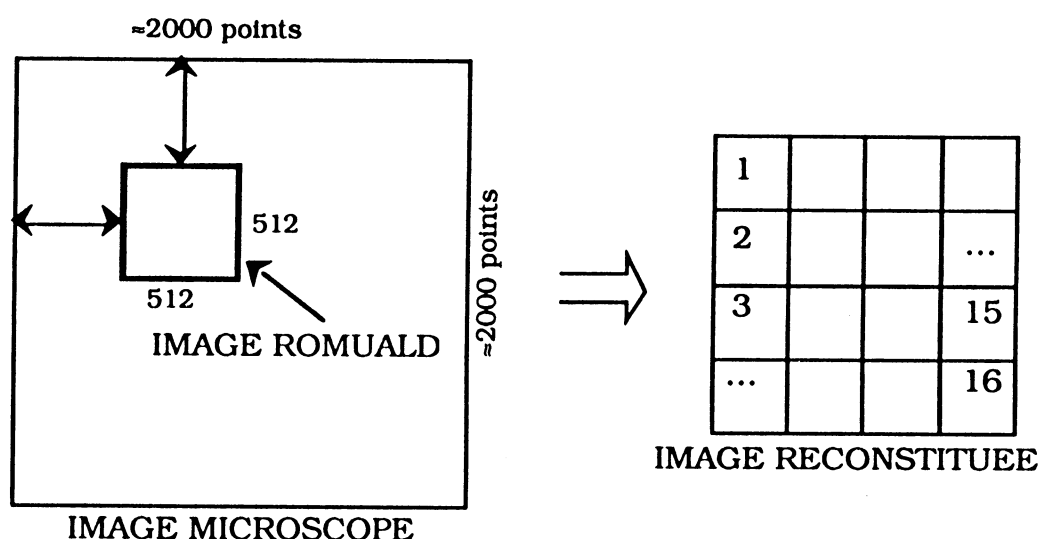
**Figure 5.3 :** *Recopie des zones frontières inter PL.*

Chaque processeur local dispose de 32 k-octets de mémoire programme et 32 k-octets de mémoire image, ce qui représente au total 256 k-octets image, soit une image de 512 x 512 pixels sur 256 niveaux de gris (1 octet par point). Une seconde zone image de 256 k-octets est disponibles sur la mémoire du processeur général, ce qui permet de stocker une seconde image. En réduisant la dynamique de 8 à 6 bits par point, une troisième image peut être compactée dans la zone de mémoire programme des PL. Le disque dur a une capacité d'environ 150 M-octets ce qui autorise un stockage de 576 images, rangées de façon continue sur les secteurs du disque. Cette continuité permet d'atteindre une vitesse de transfert disque-mémoire à peine plus lente qu'un transfert mémoire-mémoire (0,7 s en lecture ou écriture par image contre 0,5 inter-mémoire).

La liaison principale RS232 de ROMUALD permet de recevoir des données et des instructions. Il est donc parfaitement pilotable dans le cadre d'un processus automatique. Il peut être considéré comme un coprocesseur d'image.

ROMUALD ne possède pas de système d'exploitation. Un moniteur écrit en assembleur permet par des commandes simples un fonctionnement minimal de la machine : visualisation, édition, transfert des données mémoires, entrées-sorties des données vidéo, accès au disque dur. Un ensemble de traitements d'images de base (histogramme, filtrage, opérations logiques...) ont été mis au point et sont résidents en moniteur. La connexion sur un ordinateur hôte sur lequel un assembleur Z8001-Z8002 est disponible permet d'y développer les applications spécifiques à la comparaison.

Le système d'acquisition de ROMUALD possède une spécificité, qui est à la base même de sa conception : le zoom d'acquisition. En effet, la taille des images est figée à 512 x 512 pixels, or le microscope JEOL est capable de générer des images de format supérieur grâce à la finesse du spot (jusqu'à 2000 lignes d'une image carrée, soit 2000 x 2000 pixels). En choisissant correctement la synchronisation de l'acquisition, une image 512 x 512 (appelée image ROMUALD) peut être saisie à l'intérieur d'une image microscope, comme indiqué sur la figure 5.4.

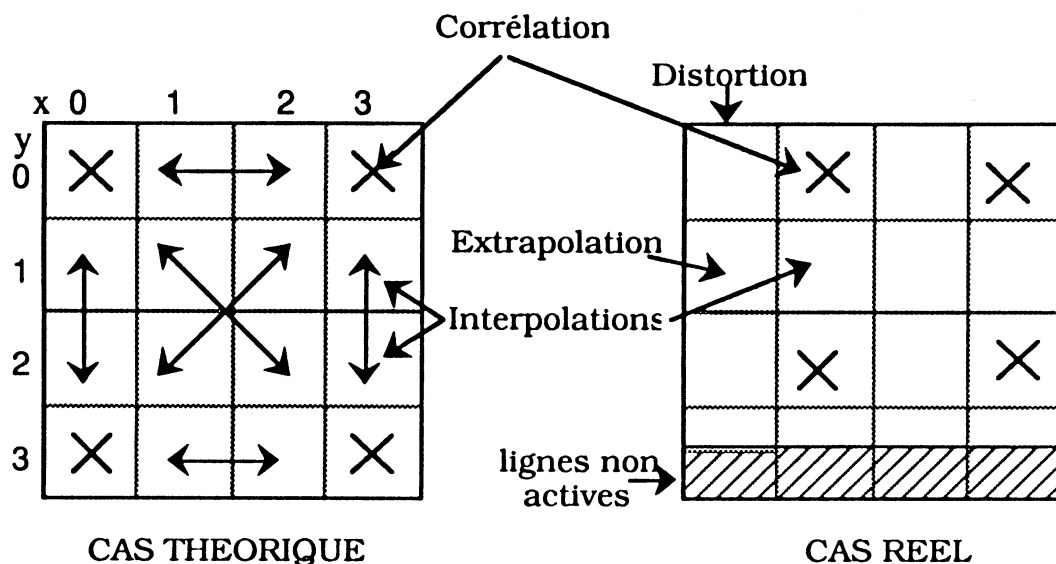


**Figure 5.4 : Zoom d'acquisition.**

Le système permet de saisir sans déplacement mécanique à partir d'une seule image microscope 16 images ROMUALD, parfaitement contiguës et sans raccord. Le déplacement de la platine et les traitements s'effectuent alors comme si nous étions en présence d'une image de 2000 x 2000 pixels. Virtuellement, l'utilisation d'un tel système est équivalente à celle d'un Générateur de Balayage Numérique. Le nombre de corrélations à effectuer en vue de la comparaison sur de telles images est moindre que pour des images isolées. En effet, les 16 images ROMUALD étant parfaitement continues, un seul processus de corrélation par image de coin (1, 4, 13 et 16 en figure 5.4) suffit à déterminer par interpolation les valeurs de décalage de toutes les images (figure 5.5).

En réalité la taille de l'image microscope est exactement de 1784 lignes de 2048 pixels. Les 264 lignes manquantes sont localisées sur la rangée inférieure des images ROMUALD. De plus, les distorsions de balayages sont

importantes en début de ligne, aussi par prudence, les images de la colonne de gauche ne sont pas prises en compte pour la corrélation (figure 5.5).



**Figure 5.5 :** *Interpolation de corrélation.*

Du fait de la structure très particulière de ROMUALD, et de l'absence de langage spécifique, les applications sont entièrement développées en assembleur. La lourdeur de mise au point, surtout dans les phases expérimentales, et la difficulté de conserver une forme claire à un programme répondant à un algorithme donné, ont motivé le développement d'un mini langage de programmation en vue du traitement d'images sur ROMUALD et du compilateur associé, appelé CATI (Compilateur Appliqué au Traitement d'Images). Le langage est simplifié à l'extrême, mais très proche de la machine. Développé grâce au compilateur de compilateur YACC ("Yet Another Compiler Compiler" disponible sous Unix), sa grammaire est basée sur quelques principes fondamentaux pour le traitement d'images (sur une seule image) :

- Notion de point courant. Une seule instruction permet d'initialiser et de déclencher un balayage informatique variable d'un certain nombre de lignes images, avec une variable unique désignant le point en cours de traitement.

- Notion de voisinage. Il s'agit de variables désignant les voisins du point courant. Les deux paramètres associés au voisin indiquent son ordre, c'est-à-dire sa position par rapport au point courant ( $\Delta X$  et  $\Delta Y$ ).

- Notions algorithmiques :

- boucles FOR-NEXT,

- test IF-THEN-ELSE,
- sous-programmes CALL-RETURN.

- Opérations logiques : addition, soustraction et logiques : ou, ou-exclusif, inversion. L'écriture des opérations s'effectue en Logique Polonaise Inversée.

Le nombre des variables est limité à 6 et leur nom imposé, chacune d'entre elle correspondant à un registre interne du microprocesseur. Elles sont donc globales, et les procédures non récursives. Comme en langage C, les variables peuvent être des valeurs ou des pointeurs (notion de tableau de valeurs, ou pointeurs image). Bien qu'incomplet, ce compilateur permet de s'affranchir de toutes les tâches fastidieuses telles que boucles, test, calculs logiques, etc..., de manière à éviter les erreurs de bas niveau, fréquentes en assembleur (erreurs de comptage, bits, branchement etc...) et à simplifier l'écriture de programmes parallèles, car CATI se charge également de la répartition des tâches PL et PG. Un exemple de programme écrit en langage CATI est présenté ci-dessous :

```

BEGIN                * début du programme : FILTRAGE PASSE HAUT*
OVER 10              * recopie par le PG de 10 lignes d'un PL sur le suivant *
LOOP (0, 63)         * boucle du point courant sur les 64 lignes du PL *
    (VS (0, 9) VS (0, 7) + VS (0, 5) + VS (0, 3) + VS (0, 1) +
    VS (2, 9) + VS (2, 7) + VS (2, 5) + VS (2, 3) + VS (2, 1) +
    VS (4, 9) + VS (4, 7) + VS (4, 5) + VS (4, 3) + VS (4, 1) +
    VS (6, 9) + VS (6, 7) + VS (6, 5) + VS (6, 3) + VS (6, 1) +
    VS (8, 9) + VS (8, 7) + VS (8, 5) + VS (8, 3) + VS (8, 1) +
    ) BB              * addition de 25 voisins particuliers dans la variable BB *
    "2                * opération en assembleur à insérer dans le programme PL *
    DIV RR8, #25      * division par 25 du registre RR8 correspondant à BB *
    "                 * fin de la partie assembleur *
    (PT BB - 128 +) PT * extraction de la composante HF par soustraction du point
                       courant et le la moyenne des 25 points (BB), et rangement à
                       la place du point courant *
ENDLOOP              * fin de la boucle principale *
END                  * fin du programme *

```

### 1.1.3 TESSIE.

TESSIE est un outil permettant de générer à la fréquence désirée, les vecteurs de test nécessaires d'une part à l'analyse logique ou fonctionnelle

d'un circuit intégré, et d'autre part à l'activation de la défaillance à localiser lorsque le circuit à analyser se trouve dans la chambre du TFE. Cet outil a été développé au sein du Laboratoire TIM3 [BAU85].

Sa structure interne est organisée autour de plusieurs points :

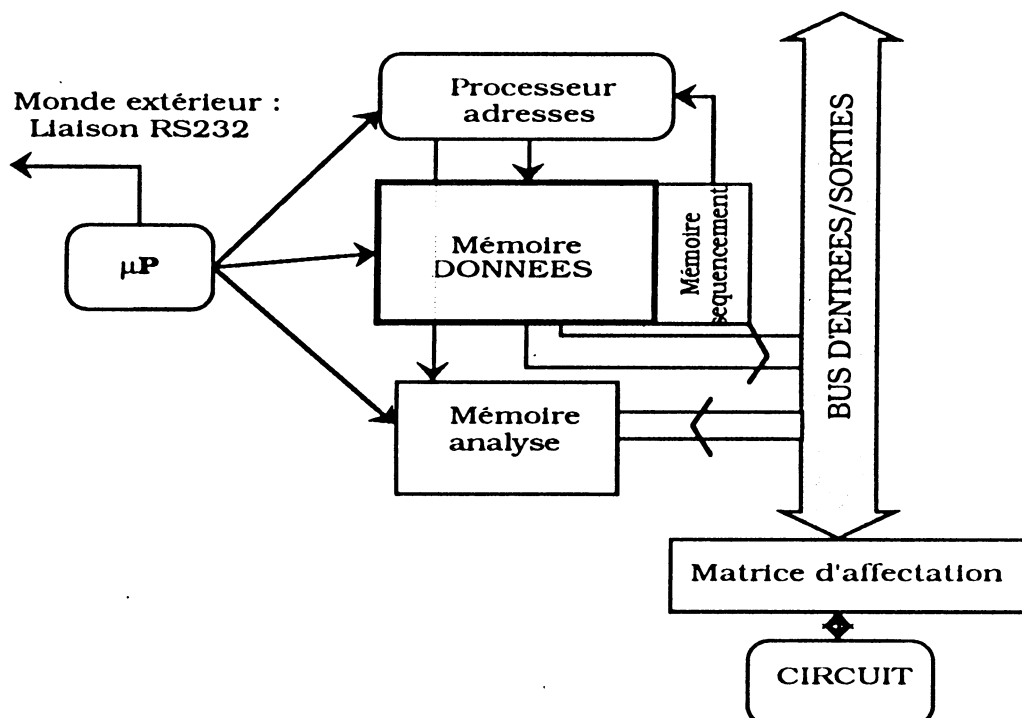
- Une mémoire d'état associée à un processeur d'adresses. Les données de la mémoire sont envoyées vers la sortie selon une séquence définie dans un champ spécifique de cette même mémoire, la vitesse du processeur, donc des sorties, étant programmable.

- Une mémoire d'analyse, synchronisée avec le processeur d'adresses, est chargée de recueillir les sorties provenant du circuit à analyser. TESSIE fonctionne alors en analyseur logique.

- Une matrice d'entrées/sorties permet de définir l'affectation électrique de chacune des broches du circuit à analyser. L'utilisateur peut choisir entre donnée (Entrée, Sortie ou Entrée/Sortie), alimentation (+ ou masse), horloge (deux phases possibles). Une synchronisation externe existe pour la commutation des broches E/S ("Output Enable").

- Un microprocesseur est chargé de contrôler et commander le processeur d'adresses et les mémoires, ainsi que d'effectuer les liaisons avec l'extérieur. L'opérateur peut travailler depuis une console. Le système peut aussi être piloté par un ordinateur hôte, via une liaison RS232.

La figure 5.6 résume cette structure.



**Figure 5.6 :** Structure de TESSIE.



La version actuelle de TESSIE permet de piloter jusqu'à 256 broches simultanément, c'est-à-dire soit un circuit de 256 broches, soit deux circuits de 128 broches. La vitesse maximale de sortie des vecteurs est de 4 MHz (pas de minimum). 4096 mots de 256 bits utiles sont mémorisés. Le déroulement de sortie des vecteurs peut être choisi entre plusieurs modes :

- "pas-à-pas", une commande externe déclenchant le passage au pas suivant,
- synchronisation par une horloge extérieure,
- déroulement en "analyse de défaillances" par comparaison logique des valeurs en sortie des circuits.

Cette dernière opération consiste à remplir la mémoire d'analyse par les résultats du premier circuit. La même séquence de test est appliquée au second circuit et les sorties sont comparées en temps réel aux données mémorisées. La moindre différence sur un seul bit provoque l'arrêt de la séquence. Ce mode est un outil d'aide au test fonctionnel.

TESSIE permet donc une synchronisation aisée entre le circuit et le TFE (stroboscopie). Mais ces possibilités ne pourront pas être utilisées sur le JEOL, purement statique.

Le processeur d'adresses autorise plusieurs modes de séquençement :

- séquence "linéaire",
- séquence avec bouclage (saut),
- séquence avec appel de routines.

Dans le cas de l'analyse de défaillance, le processus de localisation implique une utilisation de TESSIE en générateur de vecteurs de test. L'aspect analyseur n'est pas nécessaire pour cette étape. Par contre, cette fonction pourra être utilisée dans l'étape préliminaire de caractérisation logique du défaut, par une analyse de type fonctionnelle (décrit au chapitre 6).

Les possibilités de téléchargement et de télécommande de TESSIE permettent de l'intégrer aisément dans le processus d'analyse automatique.

#### 1.1.4 IBM 6150.

L'IBM 6150 est un mini-ordinateur du type station de travail, muni actuellement d'un microprocesseur à architecture RISC, de 8 méga-octets de mémoire vive et 140 méga-octets de capacité de disque dur. Il dispose d'un système d'exploitation nommé AIX (Compatible UNIX System V), d'une

connexion ETHERNET, lui permettant de s'intégrer au réseau de l'INPG sous le nom de Vénéon\*, et qui lui donne accès à plus d'une centaine de machines différentes. Cette machine constitue la clé de voûte du processus de localisation. Dans l'optique de servir de système de gestion et de contrôle, elle a été munie de 10 ports d'entrées/sorties RS232, qui lui donnent la possibilité de piloter simultanément et directement ROMUALD et TESSIE. Son rôle essentiel est de coordonner les étapes effectuées par les différents organes :

- mise en place des vecteurs et lancement de TESSIE,
- positionnement correct du composant dans la chambre par la platine du JEOL,
- synchronisation et acquisition de l'image par ROMUALD.

Les commandes du JEOL étant manuelles, certains réglages importants pour le bon fonctionnement du processus sont calculés et indiqués à l'opérateur :

- le grossissement (lié à la taille du motif),
- l'intensité et le contraste du signal de sortie en fonction de la saturation du signal, constatée sur histogramme.

Le séquençement des opérations s'effectue donc par l'intermédiaire de l'IBM 6150, qui ne voit à aucun moment le résultat réel des opérations, mis à part la signalisation de la fin correcte d'un ordre d'exécution. Tous les organes, sauf le JEOL, manuel, sont manipulés alors depuis une console principale. Les résultats du processus peuvent être observés sous forme d'images sur le moniteur de ROMUALD.

### 1.1.5 Limitations de l'équipement.

Certaines performances des organes de cette configuration ne permettent pas de réaliser entièrement le processus de localisation. Cet équipement constitue en fait un véritable prototype présentant la fonctionnalité désirée, dont les résultats permettent plus de prouver la faisabilité des algorithmes que leur utilisation industrielle.

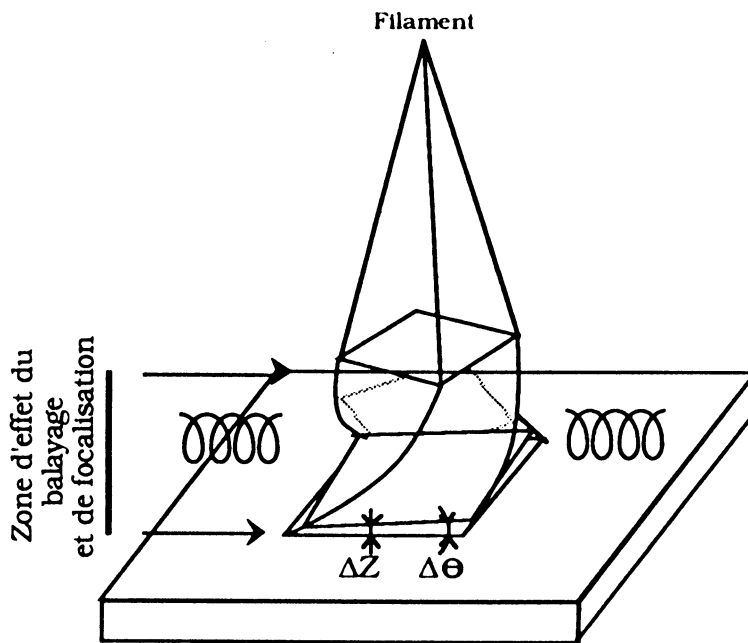
*\* pour faciliter l'identification, la plupart des équipes choisissent le nom de leurs machines selon un thème particulier. L'équipe d'architecture des ordinateurs de TIM3 a choisi des noms de cours d'eau. Le Vénéon est une rivière prenant sa source au glacier de la Pilatte dans le Parc des Ecrins et se jette dans la Romanche en desservant notamment La Bérarde (paradis des alpinistes).*

Ces limitations et leur remède partiel sont les suivants :

- la taille de la chambre du JEOL ne permet pas d'y placer les deux composants à comparer. Le processus va donc s'effectuer en deux temps, un pour le premier circuit, un pour le second, entrecoupé par un changement manuel du composant dans la chambre.

- La colonne du JEOL n'est pas munie de système de pulsations de faisceau, et oblige l'observation statique des circuits. Par conséquent, la méthode de localisation dynamique "DFI" n'est pas opérationnelle sur cet équipement. De plus, l'observation est limitée aux circuits statiques, susceptibles de "figer" un état donné ; à moins d'appliquer des vecteurs de test susceptibles de bloquer le séquençement à un moment quelconque en assurant le rafraîchissement pour les circuits dynamiques.

- Le balayage du faisceau est assuré par une carte électronique analogique, fonctionnant à partir de signaux en dent de scie indépendants. Il n'y a donc pas de GBN (Générateur de Balayage Numérique). La position du faisceau n'est pas directement contrôlable et, pour un réglage en façade avant du JEOL donné, reste identique. Le réglage en "rotation" n'est pas électronique. Par contre, ce réglage s'effectue indirectement grâce à la trajectoire hélicoïdale des électrons dans le canon. En effet, si les axes du champ magnétique du balayage et de la focalisation sont figés, les électrons du faisceau primaire subissent une force de Lorentz perpendiculaire à la trajectoire qui crée un léger mouvement de rotation. En choisissant correctement l'altitude Z du circuit, il est possible de retomber dans un plan où le balayage est parfaitement aligné sur les 2 axes principaux (fig 5.7). Un seul circuit étant placé dans la chambre à un instant donné, il n'y a donc pas de problème de décalage angulaire entre les 2 composants.



**Figure 5.7 :** *Effet de déplacement hélicoïdal du faisceau.*

- La faible capacité mémoire de ROMUALD (deux images) et l'absence de système d'exploitation (code assembleur pur) n'ont pas permis de développer aisément les interfaces utilisateur, surtout concernant l'imagerie.

## 1.2 LINTECH, VICOM.

Le LINTECH appartient à la première génération des TFE, construit à partir de l'électronique d'un microscope électronique PHILIPS. Il fut acquis en 1982 par IBM Compec, et doté d'un système de traitement d'image VICOM. Depuis 1988, un générateur de vecteurs de test, construit à partir d'une tête de test Hewlett Packard et d'un banc de générateurs et d'analyseurs de mots, est en mesure de conditionner le circuit dans la chambre. Mais cet équipement est totalement autonome et ne dispose pas encore de possibilité de communication ni de mémorisation de masse. Pour ces raisons matérielles, il n'a pas été intégré dans le processus général.

### 1.2.1 LINTECH.

Le LINTECH est un des premiers véritables TFE, apparu sur le marché au début des années 1980, muni d'une colonne optimisée et d'un banc informatisé chargé de la contrôler par l'intermédiaire du banc électronique

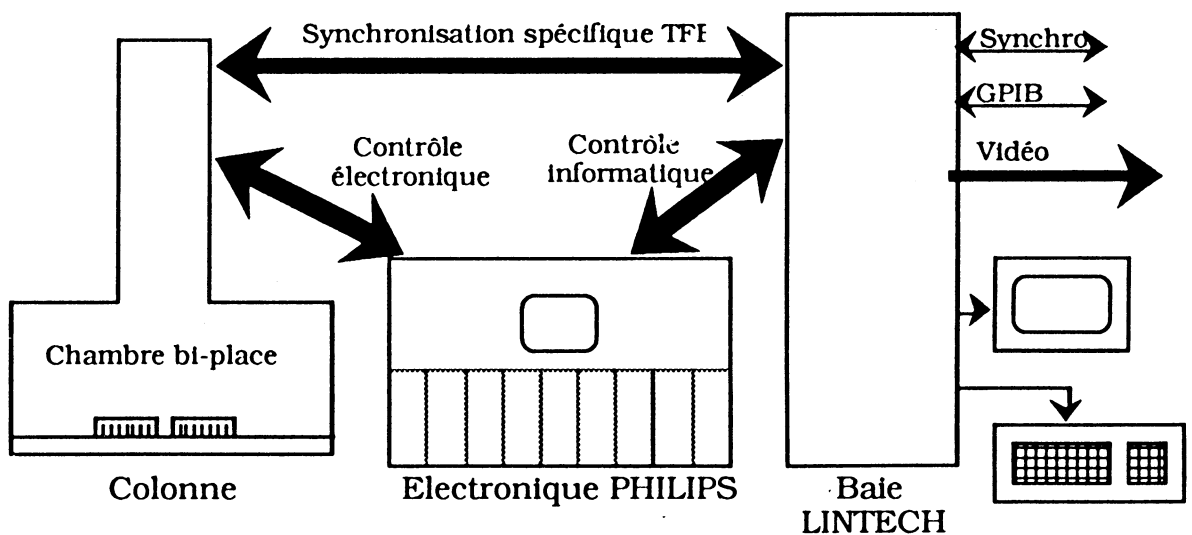
d'un microscope PHILIPS. La colonne dispose d'un capteur de tension, d'un générateur de balayage numérique et d'un système de stroboscope fonctionnant jusqu'à 0,1 ns.

Un convertisseur et un intégrateur numérique sont chargés d'acquérir et de former une image vidéo. La capacité de la chambre est suffisante pour recevoir deux circuits de grande dimension. La platine mécanique est motorisée et informatisée.

Bien que complet, cet ensemble ressemble fort à un prototype, les divers éléments (colonne, banc électronique et banc informatique) n'étant pas totalement solidaires, ce qui pose parfois certains problèmes de maintenance.

L'ensemble des paramètres peut être piloté par l'intermédiaire d'un bus du type GP-IB, sauf la platine motorisée. Le réglage en rotation de l'image s'effectue par pas de seulement 1°, et s'effectue pendant la phase d'initialisation.

Le système dispose d'un clavier et d'un écran, permettant un contrôle et une visualisation de tous ses paramètres. La figure 5.8 présente la structure matérielle du LINTECH.



**Figure 5.8 :** *Structure du TFE LINTECH.*

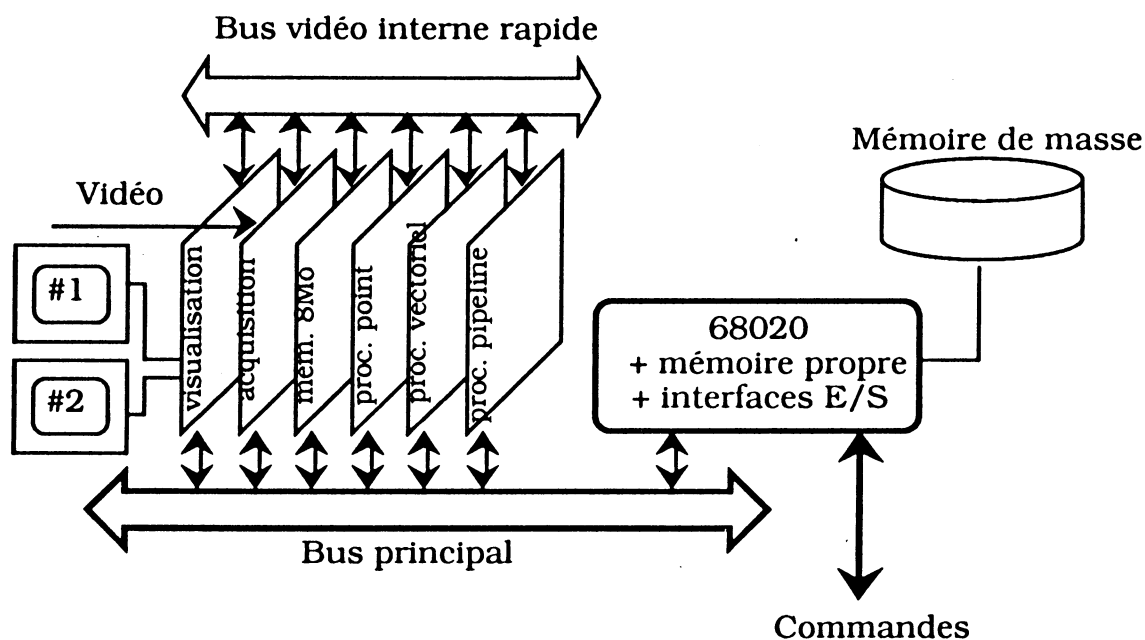
### 1.2.2 VICOM.

Le VICOM est un système complet de traitement d'images. Sa structure se compose de 2 unités principales :

- une unité de traitement d'images munie de cartes spécialisées travaillant à haute vitesse. Un bus de communication spécifique très rapide lui est associé,

- une unité de commande et de gestion fonctionnant à partir d'un 68020. Le bus de fonctionnement communique également avec toutes les cartes images, et sert de lien entre les deux unités. Le système d'exploitation est UNOS (compatible UNIX system V) et une importante bibliothèque de routines de base permet de commander simplement les cartes images. La mémoire de masse est d'environ 500 Mo et contient toutes les images acquises.

La figure 5.9 résume cette structure.



**Figure 5.9 :** Structure du VICOM.

La mise à disposition d'un système d'exploitation performant et d'une capacité mémoire importante autorise l'utilisation du VICOM pour les traitements d'images, ainsi que pour le développement du processus complet de comparaison, y compris le pilotage du LINTECH et le support du

gestionnaire de base de données, en vue de l'interfaçage avec l'utilisateur.

Le lien LINTECH-VICOM est assuré d'une part par une liaison du type GP-IB dans le sens LINTECH-VICOM et d'autre part un cordon vidéo pour la saisie. La carte d'acquisition admet deux formats vidéo :

- CCIR 625 lignes 50 Hz (RS 170). Le format obtenu est de 512 x 512 pixels (carte VAD : "Video Acquisition Digitizer"). Au moment de l'acquisition, l'image a été intégrée en balayage lent par le processeur vidéo du LINTECH et reconvertie à ce format. Le préprocesseur du LINTECH permet de traiter une image pendant l'acquisition et l'intégration de l'image suivante. La phase d'acquisition peut alors être réalisée en **temps masqué**.

- Quelconque, grâce à l'adjonction d'un ensemble de synchronisation permettant l'acquisition en balayage lent (carte MAD : "Multi Acquisition Digitizer"). Une mesure des rampes de balayage permet de reconstituer l'horloge pixel, et de convertir le signal de façon à obtenir une image 512 x 512 pixels. Ce mode d'acquisition ne fonctionne malheureusement qu'en balayage analogique, et non en balayage numérique pour des raisons de conception matérielle des synchronisations.

Le fonctionnement des différentes cartes de traitement peut être assez complexe, car le nombre de registres et de tables internes est assez grand. Mais une librairie complète en Pascal et très large en C permet d'accéder aux routines de base, en prenant en charge la bonne programmation des cartes, sous une forme très conviviale. La partie traitement d'images du processus de comparaison automatique utilisera au maximum ces routines, lorsque ce sera possible, afin d'optimiser les temps d'exécution. Les traitements n'utilisant pas ces cartes solliciteront l'unité centrale du VICOM (MC68020).

### 1.2.3 Limitations.

La plus grande limitation de ce système concerne la précision et la commande de la platine mécanique. En effet, malgré le regroupement des différents organes du LINTECH autour d'un bus commun, connecté au bus GP-IB, aucun ordre envoyé à la platine n'est pris en compte. Le pilotage s'effectue exclusivement à l'aide du clavier principal. Sa précision n'est de surcroît pas satisfaisante pour une utilisation en mode automatique, les coordonnées affichées présentant des anomalies en fin de déplacement.

La seconde limitation concerne l'ensemble générateur de vecteurs de test. A la date de mise en œuvre du processus, ce dernier ne disposait d'aucun

système centralisé de pilotage ni de mémorisation de masse. Les différents organes de cet ensemble sont pilotables par une interface GP-IB, mais doivent tous être programmés individuellement. Un micro ordinateur de type personnel (en cours d'installation), sera chargé de centraliser les commandes et les données. En attendant, le circuit observé est conditionné au strict minimum permettant de visualiser des états représentatifs.

## **2 IMPLANTATION DES LOGICIELS.**

### **2.1 Sur ROMUALD, JEOL et TESSIE.**

Les logiciels implantés se décomposent en deux grandes parties :

- Un ensemble de traitements d'images permettant de comparer deux images sur ROMUALD.

- Un logiciel de gestion et de commande permettant de séquencer correctement l'envoi d'ordres à TESSIE, le déplacement platine et les traitements d'images.

Tous les traitements implantés dans leur version finale sur ROMUALD ont été écrits en assembleur Z8000, et se présentent sous la forme d'une série de routines élémentaires permettant de traiter une image ROMUALD et une seule. Ces routines sont :

- acquisition d'une image 512 x 512 parmi les 16 possibles du zoom d'acquisition,
- filtrage médian,
- binarisation automatique sur histogramme,
- égalisation d'histogrammes,
- élimination d'artefacts (horizontaux et verticaux ; blancs et noirs),
- extraction de contours,
- recherche de coins et construction de l'histogramme 3D et calcul du décalage,
- décalage d'une image,
- soustraction de 2 images.

De plus, pour des raisons historiques, le logiciel de pilotage de la platine est implanté sur ROMUALD [TRE86]. Une routine supplémentaire permet de visualiser simultanément 4 x 4 soit 16 images, par compression et juxtaposition parfaite.



Les algorithmes implantés sur ROMUALD ont constitué la première étape de leur expérimentation et ne sont pas aussi complets que ceux qui sont décrits au chapitre précédent. Les différences concernent les points suivants :

- la binarisation est effectuée à partir de l'histogramme. Si la valeur du seuil n'est pas jugée suffisante, ce seuil est fixé après égalisation. A la sortie de la routine, aucun critère de réussite n'apparaît.

- La recherche des coins est plus primaire : la position de chaque coin n'est pas extrapolée, le coin virtuel n'est pas reconstitué. Seul le premier coin réel de chaque motif est retenu. L'orientation et la convexité ne sont pas retenus. La distance maximale de recherche est limitée à moins de 2 motifs, soit 15 pixels.

Le logiciel implanté sur l'IBM 6150 développé en C gère l'ensemble du processus. Il s'effectue en 3 temps :

- acquisition et prétraitement sur le 1<sup>er</sup> circuit,
- acquisition et prétraitement sur le 2<sup>ème</sup> circuit,
- comparaison et visualisation du résultat.

Avant tout, une initialisation est nécessaire, concernant plusieurs points :

- description de la taille globale du circuit et de la taille d'un motif (en  $\mu\text{m}$ ), description des zones à analyser (en mm) dans un fichier topologique ;
- description des vecteurs de test à appliquer pour sensibiliser le défaut (limité à un seul en expérimentation) ;

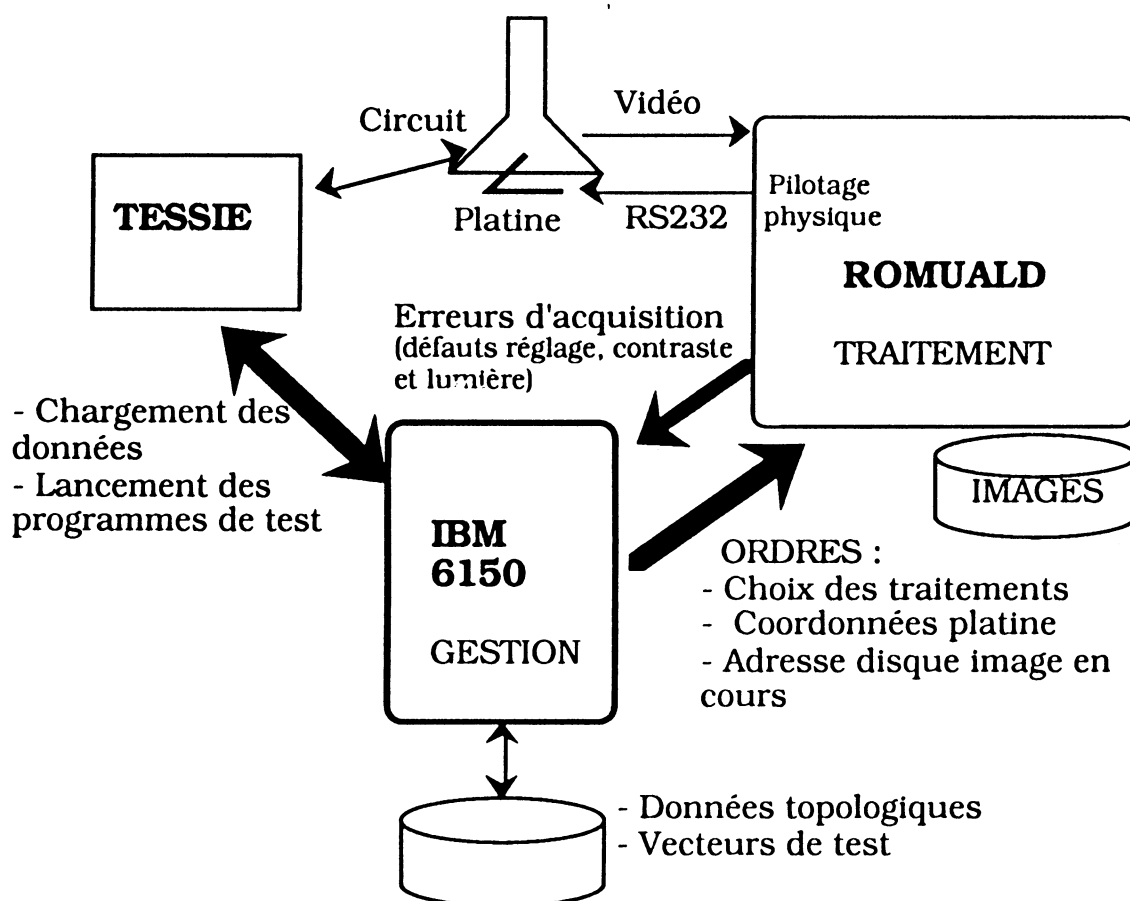
- réglage de la platine et de la position initiale du circuit à l'origine de son repère, avec réglage fin de l'orientation du circuit et du balayage.

A partir de cela, le grossissement exact à régler manuellement est calculé et indiqué à l'opérateur par la console. Le vecteur de test est chargé sur TESSIE. La platine est ensuite commandée et placée sur la première image de la première zone à analyser. Le vecteur est lancé et les 16 images ROMUALD sont alors saisies sur cette image microscope. Chaque image ROMUALD est immédiatement filtrée (filtre médian), on calcule l'histogramme afin de déterminer le seuil et la table d'égalisation. L'image égalisée est mémorisée avec son seuil de binarisation. Une erreur est renvoyée en cas de mauvais réglage du contraste ou de la lumière. Après les 16 images ROMUALD de l'image microscope, la platine est positionnée sur la seconde image microscope et ainsi de suite.

A la fin de ce 1<sup>er</sup> circuit, l'opérateur vient le remplacer par le second qu'il positionne précisément selon le même repère que le premier.

L'ensemble des images des deux circuits est mémorisé sur le disque ROMUALD. Les adresses sont incrémentées au fur et à mesure de l'acquisition par l'IBM 6150.

La figure 5.10 résume les protocoles de communication entre les deux parties du logiciel.



**Figure 5.10 : Communications inter-logiciels.**

## 2.2 Sur VICOM et LINTECH.

Les limitations dues à la platine mécanique et à la commandabilité du générateur de vecteurs de test ne permettent pas de développer le processus complet. Les développements réalisés sur cet équipement se sont donc plutôt orientés d'une part vers un perfectionnement des traitements d'image en vue de fiabiliser les algorithmes et d'autre part vers l'élaboration d'un interfaçage

efficace avec l'utilisateur par l'intermédiaire d'une base de données images.

L'ensemble des traitements et des manipulations se trouve réuni au sein d'un même logiciel développé en langage C sur le VICOM. Un mini gestionnaire de menus permet à l'opérateur de sélectionner les opérations qu'il désire effectuer. Ces menus ont été créés afin de conserver une grande banalisation du format d'appel de la plupart des routines, afin d'assurer une grande portabilité sur toute nouvelle machine adaptée à l'utilisation de menus.

Toutes ces routines se classent donc en deux grandes catégories :

- routines de gestion de la base de données images,
- routines de traitement par comparaison.

Comme décrite au chapitre 4, la structure de la base de données est en arborescence classique à cinq niveaux, partant du type de circuit analysé jusqu'à l'image simple (le nœud de départ, trois niveaux correspondant au mode de fonctionnement de l'analyse en cours et un niveau d'éléments terminaux image). Au départ, l'utilisateur choisit dans la base une ou plusieurs zones à analyser sur le circuit concerné. En cas de nouvelle analyse, l'option création permet de créer les nouvelles branches de l'arborescence. Des opérateurs binaires de tri simples (et, ou, sauf, +, -) permettent de choisir n'importe quelle série de zones d'observation, sous diverses conditions. Il faut noter qu'une zone peut-être de taille quelconque. Au moment de sa création, l'opérateur définit sa taille en mm, le découpage en images reste automatique. L'opérateur n'aura alors plus à s'occuper du nombre d'images nécessaires à cette zone, cette notion d'image bornée à  $n \times n$  pixels disparaît totalement à l'usage. La taille maximale d'une zone devient simplement liée à la capacité maximale du disque image. Cette sélection de zones peut, selon l'opérateur, être effacée, acquise, visualisée ou traitée. Ce dernier cas n'étant possible que si deux acquisitions provenant des mêmes zones des deux circuits à comparer ont été préalablement effectuées. Etant donné l'incapacité du système à commander la platine, l'acquisition s'effectue alors image par image, l'opérateur étant chargé de déplacer la platine sur chacune des images à saisir. La première détermine la position globale de la zone. Les suivantes sont repérées grâce à une bande latérale gauche et une bande supérieure d'une cinquantaine de pixels de large, provenant des images précédemment acquises, et visualisées en superposition sur l'image en cours de saisie, afin de les faire coïncider parfaitement en vue d'obtenir une continuité parfaite. Chaque couple d'image constituant les deux zones se trouve donc en coïncidence à la précision de la platine près.

La visualisation consiste à rechercher toutes les images de chacune des zones sélectionnées, et à les afficher en réduction et juxtaposées, afin de reconstituer complètement chaque zone sur une seule image 512 x 512, format du VICOM.

Le traitement d'une zone consiste à comparer chaque paire d'images de cette zone afin d'obtenir une troisième série d'images de cette même zone : les différences. Les algorithmes sont similaires à ceux qu'on emploie sur ROMUALD, avec toutefois des améliorations notables : ce sont ceux qui ont été décrits au chapitre IV :

- filtrage passe bas,
- binarisation par gradient,
- élimination d'artefacts,
- extraction de contours,
- recherche des coins,
- couplage des coins et corrélation,
- translation,
- égalisation d'histogramme,
- soustraction,
- ouverture morphologique.

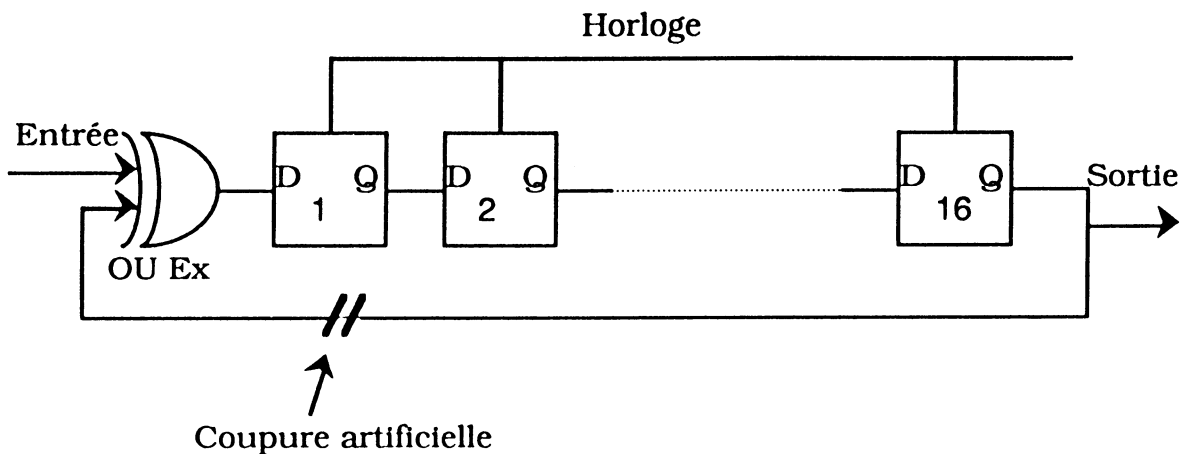
### **3 RESULTATS ET PERFORMANCES.**

#### **3.1 ROMUALD + JEOL.**

##### **3.1.1 AS82P.**

Une première série de comparaisons a été effectuée sur un circuit MOS AS82P, réalisé dans le cadre du CMP (Circuit Multi Projet, organisé au sein du laboratoire TIM3), grâce aux logiciels développés sur ROMUALD. Le but essentiel de cette manipulation était de démontrer la validité de la méthode de localisation par intersections successives. Pour cela, le circuit, dont la structure et le fonctionnement interne détaillé est connu, a été volontairement partiellement détérioré : pour cela, on a créé une défaillance fonctionnelle en coupant une connexion en aluminium de niveau supérieur à l'aide d'une micropointe mécanique. Il s'agit d'un circuit permettant l'analyse de signature d'une séquence de données afin d'élaborer un moyen de test

rapide bon/pas bon pour des circuits séquentiels de type microprocesseur. Ce circuit permet de générer une signature logique à partir d'un flux de données sur 8 bits, grâce à 8 bancs de 16 registres à décalage rebouclés sur eux-mêmes. Leur structure ainsi que la défaillance introduite sont présentées sur la figure 5.11.



**Figure 5.11 :** *Structure d'un registre de l'AS82P.*

Pour mettre en évidence cette coupure, on a déterminé et appliqué trois vecteurs de test simples :

- 1 - entrée à 0 suivi d'un coup d'horloge,
- 2 - entrée à 1 suivi de 16 coups d'horloge,
- 3 - entrée à 0 suivi de 16 coups d'horloge.

Le circuit étant connu, la zone analysée a été restreinte à ce banc de registres à décalages. Deux images 512 x 512 ROMUALD ont suffi.

Le circuit étant totalement statique, on a simplement arrêté l'horloge à la fin de chaque vecteur pour acquérir les deux images en mode statique.

Chaque vecteur a permis d'obtenir une image des différences. Un ET logique entre ces 3 images a alors mis en évidence une partie de la connexion coupée, constituant la seule différence commune. Les cas particuliers présentés au chapitre 3 (§ 2.2) ne s'étant heureusement pas présentés, l'utilisation d'un simple ET logique a permis d'obtenir le résultat escompté.

Cette expérience a été menée pendant l'été 1987. A cette époque, les procédures de comparaison n'étaient pas entièrement automatiques, et une intervention manuelle était indispensable. Toutefois, le résultat final a permis

de montrer que cette méthode de localisation était valide et concluante, bien que le cas fût très simple.

Des photographies résumant les différentes étapes de comparaison sont présentées en annexe 1.

### 3.1.2 I8088.

Une seconde série d'expériences a été menée par la suite sur un microprocesseur INTEL 8088. Le but essentiel a été d'éprouver la faisabilité de l'automatisation de la procédure complète de comparaison à partir des premiers prototypes d'algorithme. Pour cela, deux circuits en bon état ont été intégralement saisis pour deux états logiques différents, puis comparés ; le tout entièrement automatiquement. Trois étapes ont été nécessaires :

- acquisition du 1<sup>er</sup> circuit,
- acquisition du 2<sup>ème</sup> circuit,
- comparaison.

Afin de faciliter l'acquisition et de simplifier le balayage mécanique, on a aligné parfaitement le circuit par rapport aux axes de la platine, en pivotant le socle porte-objet. La taille des motifs élémentaires du I8088 étant de 4  $\mu$ m (largeur d'une piste aluminium supérieure), et la taille du circuit de 4 x 4 mm (sans les plots d'entrées/sorties), l'image complète du circuit présente une dimension équivalente à environ 1000 x 1000 motifs. Grâce au zoom d'acquisition, le circuit a été divisé en seulement 4 x 4 images microscopes de 4 x 4 images ROMUALD, soit 256 images 512 x 512. L'écart en rotation doit être inférieur à 4 pixels (1/2 motif de 8 pixels) sur les 16 x 512 = 8192 pixels du circuit, soit 0,01°.

Bien que délicat, ce réglage, purement mécanique, a pu être réalisé sans grand difficulté. Le balayage a été ensuite aligné sur le circuit.

Puis le circuit a été placé manuellement sur la première image à saisir. Le premier vecteur de test a alors été appliqué. La procédure automatique de saisie s'est alors chargée de mémoriser les images acquises et de déplacer la platine entre chaque image microscope, entièrement automatiquement.

L'acquisition du second circuit a alors nécessité les mêmes réglages préalables. De plus, le grossissement a dû être affiné par rapport au premier, car l'altitude n'étant pas rigoureusement identique (rotation de faisceau différente), le grossissement présentait un écart non négligeable, non compensable simplement par logiciel. Le second circuit a ainsi pu être

totalemment mémorisé automatiquement, pour un vecteur de test différent du premier circuit.

Au total, 2 x 256 images 512 x 512 ont été mémorisées sur le disque dur, soit 128 M-octets.

La procédure automatique de comparaison a alors été appliquée à ces 512 images ROMUALD. La corrélation a été appliquée sur seulement 4 images ROMUALD sur les 16 qui constituent chaque image microscope. La continuité parfaite assurée par le zoom d'acquisition assure également la continuité des écarts entre les images ROMUALD. Les valeurs de décalages des images ROMUALD non corrélées ont été calculées par interpolation linéaire à partir des premiers décalages calculés. Les corrélations ne sont donc effectuées que sur les images de coin (voir figure 5.5).

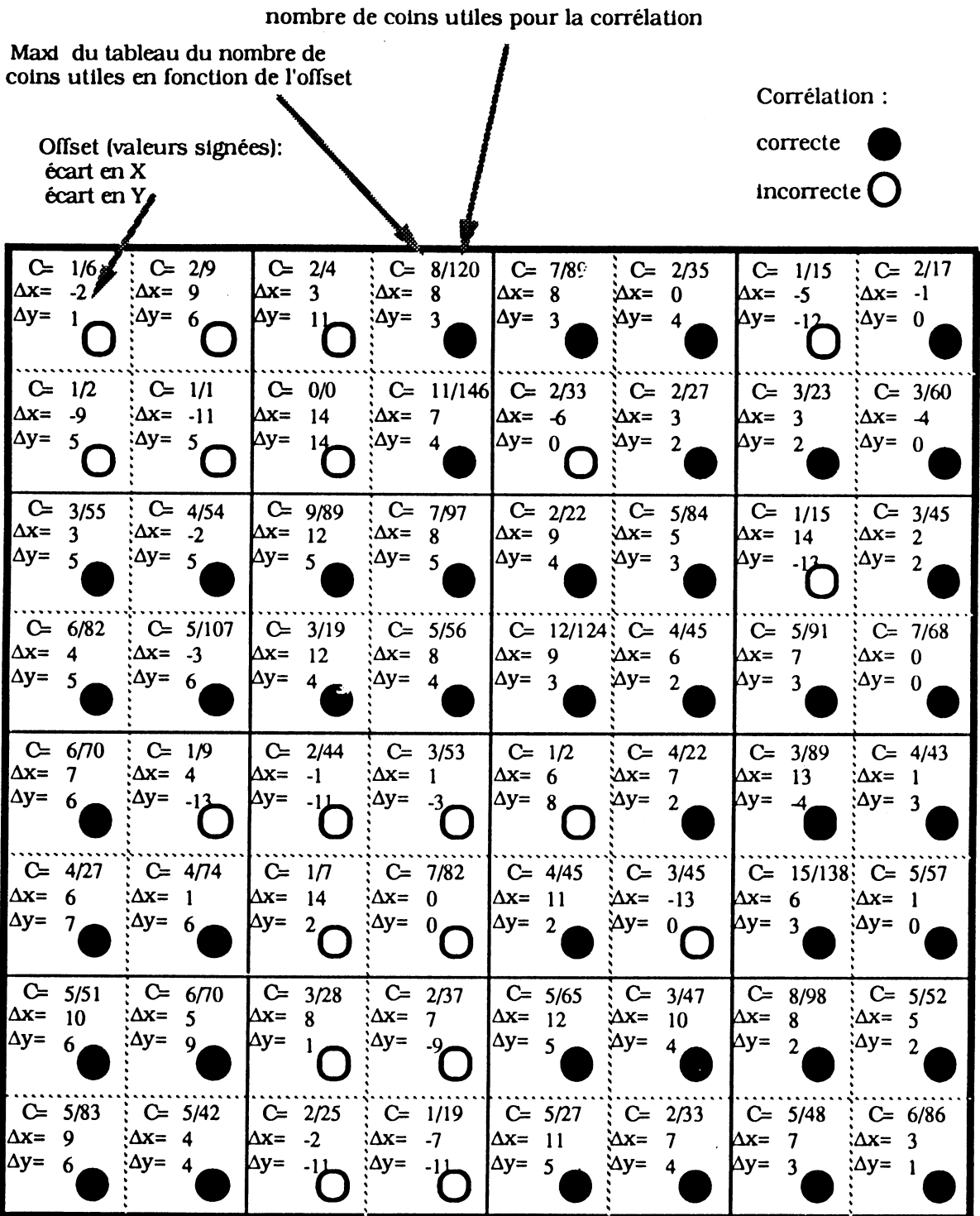
Les résultats complets de corrélation sont présentés en figure 5.12 (voir page suivante). Chaque carré représente une image microscope, et se décompose en 4 régions désignant les processus de corrélation sur les images de coin.

Les différents échecs qui ont été constatés ont deux causes essentielles :

- Les zones trop répétitives et ne présentant que des lignes horizontales n'ont pas permis de trouver les coins. La corrélation n'a donc pas donné de résultats valables (voir nombre de coins).

- La présence d'une zone d'usure mécanique anormale du train d'engrenage de la platine a provoqué un débordement de capacité du calcul des écarts (supérieur à 15 pixels) qui sont donc erronés.

Les écarts qui n'ont pu être déterminés sur certaines images isolées ont pu être compensés par la connaissance des écarts des images voisines (calcul de la moyenne). L'ensemble des images ROMUALD de l'image microscope correspondante a pu être normalement corrélée, donc comparée.



**Figure 5.12 : Résultats de corrélation.**

Bien que présentant quelques lacunes de fiabilité, ces travaux ont en fait



permis d'établir finement les critères de réussites et d'élaborer des choix plus sévères de sélection et de calcul des écarts pour aboutir finalement aux algorithmes décrit en chapitre IV. La binarisation a été par ailleurs totalement reprise par la suite.

Les temps de traitement et les résultats obtenus avec les algorithmes sont les suivants :

<b>Processus</b>	<b>Temps d'exécution</b>	<b>Remarques</b>
Saisie	≈28 s	dépend du balayage
Filtrage médian	7 s	
Lissage	3 s	
Egalisation	0,4 s	
Transfert disque	0,4 s	
Binarisation auto	0,1 s	
Artefacts	2 s	
Contours	1,3 s	
Rech. coins	0,2 s	
Corrélation	1,5 s	dépend surtout des coins choisis
Translation	50 s	(soit 3,1 s par image avec accès disque sur 16 images)
Comparaison	1,5 s	

Les temps d'exécution des phases essentielles pour 1 image ROMUALD sont :

- "**Saisie**" : 1 saisie + 1 filtre médian + 1 filtre moyenne + 1 égalisation + stockage disque => **39 s**.

- "**Corrélation**" : 2 rappels disque + 2 binarisations + 2 extractions + 2 recherches de coins + 1 corrélation + 8 transferts internes d'images => **15,3 s**.

- "**Comparaison**" : 1/16 translation + 2 rappels disque + comparaison + stockage disque => **6,3 s**.

Ce qui donne pour une image microscope entière :

2 x 16 saisies + 4 corrélations + 16 comparaisons => 1565 s ≈ **26 mn**.

La contrainte temporelle la plus forte sur cet équipement est le temps de saisie microscope (28 s par image ROMUALD ). Le temps total de traitement informatique pur se monte à 700 s ≈ **11mn40** .

Ce processus concerne la comparaison de deux circuits pour un vecteur

sur une image microscope. Pour N vecteurs, le temps devient: N saisies + 1 corrélation + N comparaisons soit  $N \times 1500 + 60 \text{ s}$  (saisie comprise).

Ce résultat est à multiplier par le nombre d'images nécessaires pour couvrir une zone du circuit à analyser.

Voici quelques exemples pour des circuits courants:

Circuit	Technologie	surface	transistors	im. microscope
MC6800	6 $\mu$ (motif $\approx$ 8 $\mu$ )	9 mm <sup>2</sup>	7 000	4 (2 pour 5 pixels/motif)
18088	3 $\mu$ (motif $\approx$ 4 $\mu$ )	16 mm <sup>2</sup>	29 000	16 (6)
MC68000	2 $\mu$ (motif $\approx$ 3 $\mu$ )	42 mm <sup>2</sup>	68 000	40 (20)

Ainsi, l'analyse complète d'un 8088 découpé en 16 images microscope et pour trois vecteurs de test peut être entièrement réalisée au cours d'une journée en **8 heures** de traitement pur (plus la saisie).

### 3.2 LINTECH - VICOM.

Les résultats établis par les premières expérimentations sur l'équipement Jeol-Romuald ont permis de mettre en évidence tous les problèmes spécifiques à la comparaison d'images, d'établir l'importance relative de chacun des paramètres intermédiaires obtenus au cours du processus et d'affiner les critères de réussites en évaluant correctement les algorithmes grâce au nombre important de comparaisons effectuées sur divers types d'images.

Parallèlement, certaines expériences avaient été menées auparavant au laboratoire IBM Compec pour aboutir à certains résultats préliminaires [DEN88].

La confrontation des deux expériences (IBM et TIM3) a alors permis, vers fin 1988 - début 1989, d'établir la version finale des algorithmes décrits au chapitre 4 afin d'obtenir une fiabilité maximum. Au meilleur choix des algorithmes de comparaison, se sont greffés la structure de base de données d'images et l'ensemble des procédures de gestion correspondantes, entièrement conçues et réalisées en tenant compte des contraintes des utilisateurs potentiels et de l'environnement matériel. Les expérimentations, bien que moins nombreuses que dans le cas précédant, ont permis de montrer la nette supériorité des procédures de comparaison sur le plan de la fiabilité, pour un temps d'exécution encore à peu près identique.

Le circuit de base qui a servi à la manipulation est un Intel 8088. Deux exemplaires de la même série sont disposés simultanément dans la chambre. Diverses images correspondant à plusieurs vecteurs de test ont permis la mise au point finale des procédures. Une expérience finale illustre ces résultats. Une zone arbitraire de 6 images 512 x 512 a été choisie au sein de la zone du circuit servant au décodage des instructions. Un vecteur de test répétitif et bref, également arbitraire, mais sollicitant cette zone, a été appliqué sur les deux circuits. La zone du premier circuit a été saisie, en stroboscopie, synchronisée sur l'état haut de l'horloge, avec un rapport cyclique de  $10^{-1}$ . Le temps d'acquisition a été choisi de façon à juste satisfaire les conditions de rapport signal sur bruit (20 dB) soit 5 s/image environ. La même zone du second circuit a été saisie pour des conditions totalement identiques, mis à part la synchronisation de la stroboscopie, prise sur l'autre état de l'horloge, c'est-à-dire l'état bas. Le recalage initial et les déplacements platine se sont effectués manuellement.

La procédure automatique a alors été appliquée sur ces 2 x 6 images. Aucune défaillance n'a pu être constatée. Mis à part quelques messages d'avertissement signalant l'atteinte des valeurs limites des critères de réussite, aucune des images saisies au hasard dans le périmètre du circuit n'a pu mettre en défaut la procédure automatique.

Le résultat de comparaison représente en fait les différences de phases entre les deux états de l'horloge. Ces différences sont à rapprocher de l'image obtenue par contraste de phase sur les deux phases de l'horloge. L'annexe 2 présente des photographies de cette expérience, en détaillant toutes les étapes de traitement et les résultats finaux.

Les temps d'exécution obtenus sont alors les suivants :

<b>Processus</b>	<b>Temps d'exécution</b>	<b>Remarques</b>
Saisie	≈ 5 s	dépend du balayage
Filtrage *	0,05 s	
Egalisation *	0,1 s	
Transfert disque #	2 s	mémoire de masse du microprocesseur (pas de disque vidéo spécifique)

Binarisation auto #*	<b>1,8</b>	s	
Artefacts #	<b>6,2</b>	s	
Contours *	<b>0,12</b>	s	
Rech. coins + corr. #	<b>3</b>	s	
Comparaison *	<b>0,26</b>	s	
Amél. du résultat *	<b>1,6</b>	s	facultatif actuellement (ouverture morphologique)

\* Traitement effectué par les cartes de traitement spécialisées rapides

# Traitement effectué par le microprocesseur 68020, lorsque les cartes vidéo disponibles sur le VICOM ne permettent pas leur utilisation pour ces algorithmes.

Les temps d'exécution des phases essentielles pour une image ROMUALD sont :

- "**Saisie**" : 1 saisie + 1 filtre + 1 égalisation + stockage disque  
=> ≈ **2,5 s** (pour une saisie en temps masqué).
- "**Corrélation**" : 2 rappels disque + 2 binarisations + 2 extractions + 2 recherches de coins + 1 corrélation  
=> ≈ **26,5 s**.
- "**Comparaison**" : 1 comparaison + 1 amélioration + 1 stockage disque  
=> ≈ **4 s**.

Ce qui donne pour une image microscope (= une image VICOM ) :

2 saisies + 1 corrélations + 1 comparaisons => **33 s**. A titre de comparaison, il faut 16 images pour couvrir une surface équivalente à celle d'une image ROMUALD. 16 traitements demandent alors **8 mn 48 s**.

Le temps de traitement pour un I8088 complet demande alors **2 h 20 mn**.

#### **4 CONCLUSION.**

Les différents problèmes qui sont apparus au fur et à mesure des manipulations ont soulevé des points précis qui, bien que secondaires en microscopie électronique conventionnelle ou dans la technologie des TFE, sont prépondérants dans le cadre d'un processus automatique. Citons particulièrement :

- la platine mécanique motorisée et sa précision,
- le pilotage informatique de cette platine,
- la disposition initiale du composant dans la chambre (rotation)
- la présence d'un système de GBN et le facteur de grandissement,
- l'auto-réglage et l'auto-alignement de la colonne au cours du traitement,
- et surtout la possibilité de piloter tous les paramètres du TFE par l'ordinateur hôte.

Les constructeurs de TFE ont maintenant en grande partie intégré des solutions concernant ces divers points.

De plus, malgré l'obsolescence des équipements expérimentaux au regard de la technologie actuelle, les différentes manipulations ont permis de réaliser un ensemble d'outils informatiques traitant des images de circuits intégrés et d'en tirer des résultats tangibles et significatifs. Ces outils de base concernent directement l'extraction d'informations sur l'image TFE, et n'existent pas encore dans les équipements modernes. Le premier but essentiel de ces travaux est donc atteint : démontrer la possibilité d'exploiter les informations de l'image TFE.

Le temps d'exécution d'un processus complet semble toutefois encore important subjectivement, mais reste faible par rapport au temps nécessaire à une analyse manuelle. La technologie actuelle permet de réduire sensiblement les temps de traitement d'image, en choisissant des systèmes de traitement spécialisés rapides, de façon à ramener le temps de traitement d'image sous le temps d'acquisition de cette même image. Mais les limitations physiques dues au rapport signal/bruit imposent un temps minimum pour l'acquisition et donc pour le processus. La réduction efficace du temps global ne pourra être obtenue que par une diminution du nombre d'images à traiter, par une amélioration des algorithmes chargés de sélectionner les zones à analyser. Le chapitre suivant présente quelques idées permettant d'améliorer ces traitements.

Quant à la méthodologie de localisation, une première expérience a permis de la valider en retrouvant un défaut réel sur un circuit (AS82P), et la suite des expériences a étendu la validité du principe de comparaison sur des circuits plus complexes (I8088). Le second but de ces travaux est également atteint : démontrer la possibilité d'exploiter le principe de comparaison automatique.



**CHAPITRE 6**  
**Evolutions et perspectives**





## **1 POSSIBILITES TECHNIQUES ACTUELLES.**

### **1.1 Technologie.**

Depuis la découverte des phénomènes propres aux TFE, la technologie n'a cessé d'évoluer vers une forme quasi normalisée chez la plupart des constructeurs. Cela signifie d'une part que la structure du système a atteint une bonne mise au point, mais également d'autre part une stagnation de l'évolution. Les progrès à réaliser aujourd'hui en matière de dispositifs liés à la physique du TFE (faisceau d'électrons et électrons secondaires) ne seront plus aussi bouleversants que ceux qui ont été réalisés à la fin de la dernière décennie et au début de cette décennie. Ces progrès concerneront donc essentiellement les performances particulières de certains organes (source d'électrons, objectifs, détecteurs, ...) dans des proportions finies et limitées à quelques unités. La forme et la qualité finale des résultats restera donc sous la présentation et l'aspect actuels.

Nous pouvons donc affirmer que technologiquement les TFE sont parfaitement au point, et les constructeurs, qui en sont bien conscients, peuvent se permettre de produire en série des équipements viables (ce qui n'était pas encore le cas voici cinq ans). D'une part, il faut également préciser que ces mêmes constructeurs suivent de très près les travaux effectués au sein des laboratoires de recherche et sont les premiers à appliquer concrètement les résultats de façon industrielle, ce qui amoindrit considérablement l'écart classique recherche - industrie des autres domaines scientifiques (compter cinq ans environ contre dix ans en moyenne). D'autre part, ils contribuent largement à l'évolution de la technologie par l'intermédiaire de laboratoires de développement propres à chaque constructeur, malgré les investissements énormes que nécessite la lourdeur d'un équipement moyen.

Tous ces efforts montrent en fait l'intérêt et les enjeux que représentent les problèmes de test et d'observabilité interne des circuits VLSI pour les fondeurs et les utilisateurs de ces circuits. Le TFE semble donc être le dernier recours que possèdent les analystes parmi tous les outils existants.

## 1.2 Domaine d'applications.

Si la technologie et la structure d'un équipement moderne sont bien connus et classiques aujourd'hui, les modes d'utilisation sont divers et les applications extrêmement nombreuses. Cette quantité contribue à la richesse d'un tel équipement. L'utilisateur normal se trouve face à une grande liberté d'emploi de son TFE mais paie souvent cette liberté par une certaine lourdeur dans l'enchaînement des différentes opérations afin d'aboutir à ses fins. Une solide connaissance des principes physiques du TFE est toujours nécessaire à sa manipulation.

Toutefois, un utilisateur situé dans un contexte bien précis se trouve souvent face à des besoins propres et il utilise son TFE selon des procédures qu'il a lui-même déterminées expérimentalement ; celles-ci constituent autant d'"outils" que de cas courants qu'il est amené à traiter. C'est ce qui constitue la compétence de l'utilisateur de TFE, qui est aussi analyste.

Mais bien souvent, de nombreuses étapes communes et formalisables se retrouvent chez la plupart des utilisateurs, et peuvent constituer des outils à part entière lorsqu'ils sont intégrés à un TFE, d'autant plus efficaces qu'ils sont automatiques ou lorsqu'ils guident l'utilisateur dans ses manipulations.

La localisation automatique de défaillances entre parfaitement dans ce cadre. De plus en plus, l'utilisateur cherchera de tels outils, dont les procédures sont pratiquement impossibles à réaliser "à la main" par l'opérateur sans support informatique de gestion des opérations. L'informatique adjointe au TFE a fait apparaître de nouvelles perspectives d'utilisation et des applications innombrables (au sens étymologique du terme). L'ordinateur constitue alors une dimension supplémentaire dans le domaine applicatif.

Mais, à l'heure actuelle, ces possibilités sont largement sous-utilisées et les principales évolutions vont essentiellement concerner ce domaine, l'utilisateur devenant de plus en plus exigeant au vu des performances générales de son équipement.

## **2 LIENS AVEC L'EXTERIEUR.**

### **2.1 Nature des liens.**

Lorsqu'un analyste désire élaborer un diagnostic de son circuit, il ne lui suffit pas en général de disposer seulement du circuit incriminé, mais aussi d'un environnement lui permettant de le maîtriser parfaitement. Ce contexte de travail se divise en deux classes distinctes, correspondant chacune aux besoins essentiels de l'analyse.

Dans un premier temps, l'analyste réunit toutes les informations liées à la structure et aux fonctions internes du circuit. Lorsque cela lui est possible (cas du fondeur), il obtient tous les renseignements nécessaires grâce aux données CAO dont le concepteur dispose. Certains constructeurs de TFE proposent aujourd'hui des outils permettant de lier la description précise du circuit (dessin des masques) et le circuit physique proprement dit [CON87]. Ce lien se résume en fait à un asservissement de la platine mécanique à la position de la zone courante sur le dessin des masques, effectué par l'ordinateur hôte. L'opérateur visualise alors simultanément le circuit et la zone du masque correspondant avec le nom des connexions, mais, dans tous les cas, l'ordinateur reste totalement "aveugle" et ne gère aucune information sur l'image.

Dans un second temps, l'analyste conditionne son circuit de façon à mettre en évidence la défaillance recherchée, grâce à des vecteurs de test significatifs, soit récupérés des lignes de test en production industrielle, soit élaborés finement par ses propres soins.

L'élaboration de ces vecteurs caractérisant au mieux un défaut fonctionnel constitue un domaine très délicat et fait actuellement l'objet de nombreuses recherches. Toutefois, les résultats ne peuvent être exploités que manuellement car, actuellement, aucun générateur de vecteurs de test n'est capable de communiquer avec l'ordinateur hôte du TFE, par un manque total de protocole normalisé de communication. Chaque couple TFE-conditionneur (générateur ou testeur électrique de type industriel) est encore un cas particulier, demandant un lien spécifique et donc son développement particulier.

Les données sont en fait chargées ou transférées manuellement une fois pour toute la manipulation et l'analyse. Les liens physiques existant entre le TFE et le conditionneur sont en fait purement électriques et sont constitués

de signaux de synchronisation entre la séquence de test et la stroboscopie du TFE.

La première nécessité consiste à normaliser les protocoles de communication conditionneur-TFE de façon d'une part à centraliser toutes les informations sur l'ordinateur hôte du TFE, et d'autre part à établir des algorithmes plus intelligents d'analyse en modifiant dynamiquement au cours d'une manipulation les vecteurs de test, selon les résultats intermédiaires obtenus pendant le processus. Cette évolution vise en fait à automatiser le processus d'analyse entier, en minimisant le nombre de données et d'opérations intermédiaires.

## 2.2 Echanges algorithmiques de haut niveau.

### 2.2.1 Test fonctionnel.

Dans le cadre d'un utilisateur de TFE ayant accès aux données CAO de conception du circuit en cours d'analyse, ces informations peuvent d'une part aider à la "navigation" au sein de la structure du circuit et d'autre part permettre de générer des résultats de simulation qui, comparés aux données réelles extraites du circuit, aboutissent à des conclusions pertinentes sur le défaut. [MAR88] présente un exemple concret de réalisation d'un tel outil, utilisé en phase de débogage des circuits intégrés.

Mais dans le cadre qui nous intéresse plus particulièrement, c'est-à-dire les cas des circuits à structure inconnue, les données CAO sont absentes. L'élaboration des vecteurs de test spécifiques est obtenue essentiellement par une analyse fonctionnelle du circuit. Bien que, dans la pratique actuelle, cette phase d'analyse ne soit pas formalisée, une approche par le test fonctionnel semble actuellement apporter une réponse adaptée à ce contexte.

En effet, le circuit n'est pas considéré en temps qu'assemblage de cellules électriques élémentaires, mais comme un assemblage de blocs fonctionnels, correspondant à la description du manuel utilisateur du circuit. Chaque instruction, chaque registre et chaque transfert de données (interne ou externe) constitue un bloc fonctionnel particulier.

La tâche essentielle de l'ordinateur consiste alors à réaliser une "passerelle" entre l'aspect fonctionnel du circuit qui constitue en réalité la forme du dialogue opérateur-ordinateur, et l'aspect topologique que renferment les images en contraste de potentiel.

De plus, quelle que soit l'approche effectuée pour analyser un circuit, l'ensemble des données fonctionnelles constitue des données toujours disponibles à un utilisateur de circuit, sans aucune implication dans la structure ou la technologie interne. Le confinement de l'ensemble de toutes les connaissances touchant un circuit aboutit obligatoirement à cette approche fonctionnelle.

Bien qu'apparemment élégante, cette approche nécessite une certaine expérience et une maîtrise profonde des modélisations fonctionnelles. [VEL85] donne une vision pratique et pragmatique d'une approche fonctionnelle.

L'utilisation du test fonctionnel au sein du TFE constitue une branche récente en recherche. [MAI88] résume simplement les principaux aspects du test fonctionnel appliqué aux microprocesseurs, et adaptés aux TFE .

### 2.2.2 Liens algorithmiques.

Indépendamment du test fonctionnel, les liens testeurs électriques-TFE sont en général limités par la nature et le fonctionnement du testeur électrique. La première étape nécessaire pour améliorer les échanges consiste à disposer de testeurs "algorithmiques" : au lieu de simplement envoyer des séquences de test en observant les réponses du circuit, le choix des sous-séquences de test s'adapte à la nature des réponses du circuit, de façon à cerner plus finement les vecteurs sensibilisant la défaillance, et à obtenir les vecteurs les plus représentatifs de ce défaut. L'algorithme peut se présenter sous la forme simpliste suivante :

```

réponsei = call( séquencei)
if( réponsei ≠ référencei)
    then call( sous-séquence i1, i2 ...)
    else ...
réponsei+1 = call( séquencei+1)
...

```

Les réponses sont surtout d'ordre électrique et observées sur les sorties du circuit. Le TFE introduit une dimension supplémentaire dans cette approche, en s'intéressant également aux réponses internes du circuit.

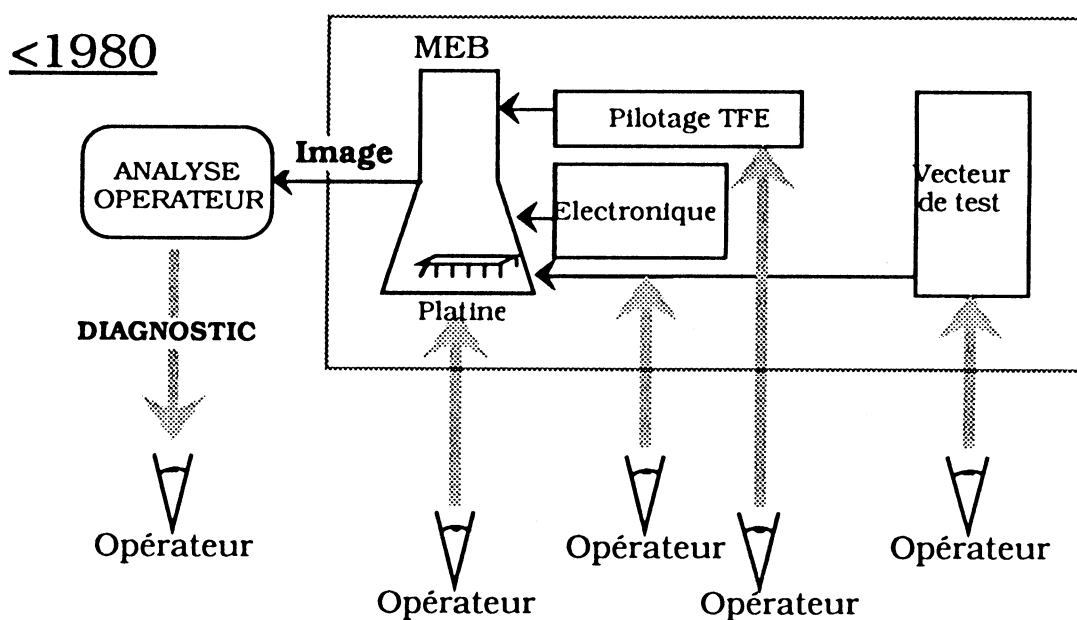
Cette intégration de testeur électrique au TFE permet d'introduire une

évolution prochaine et une orientation des TFE vers les TFE de 3<sup>ème</sup> génération.

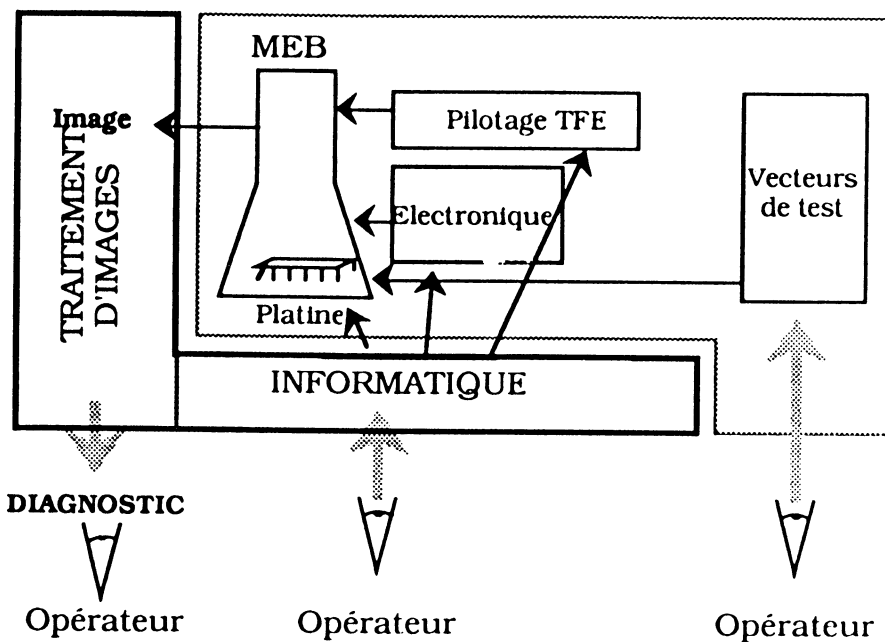
### 3 LE TFE DE 3<sup>ème</sup> GENERATION.

#### 3.1 Principe.

Les TFE actuels sont dotés de dispositifs suffisamment au point aujourd'hui pour envisager l'adjonction d'une couche supplémentaire permettant la "rétroaction" de résultats d'analyse vers les modes de fonctionnement du TFE et le conditionnement du circuit. La figure 6.1 présente l'évolution des différentes générations de TFE d'un point de vue fonctionnel.



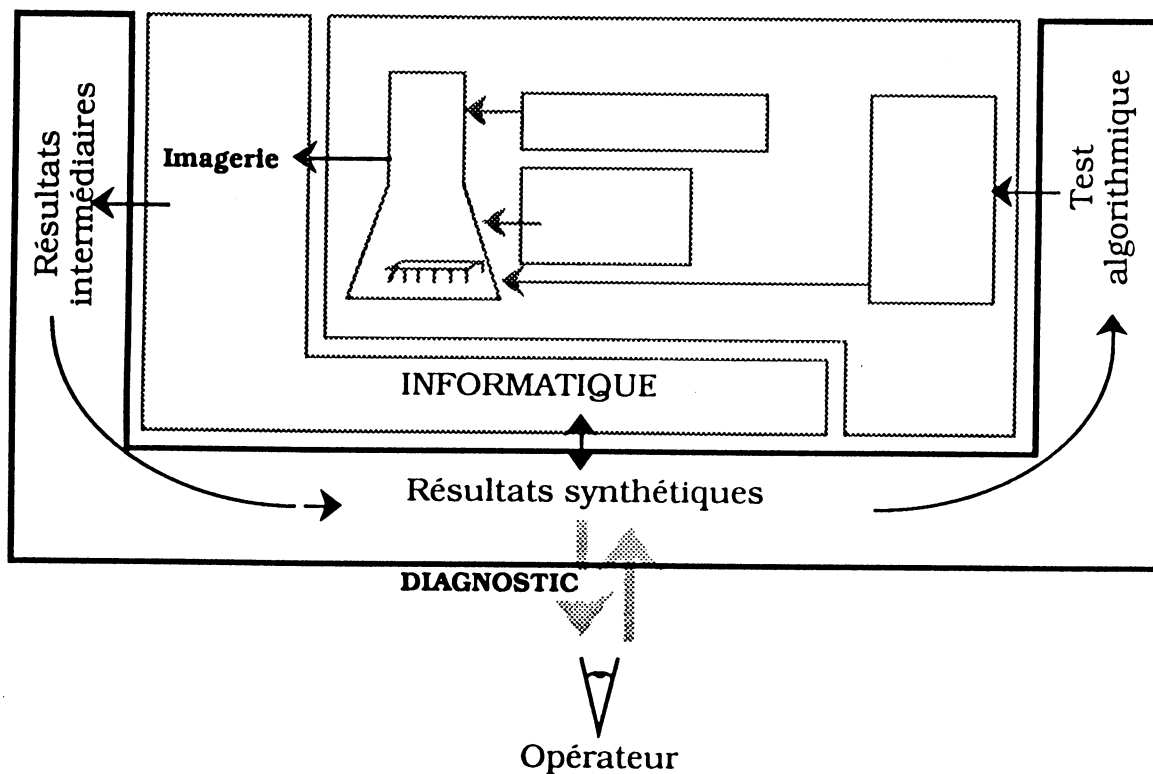
1980-90



**Figure 6.1 :** Première et seconde génération de TFE

Le développement d'outils d'aide à l'analyse permet alors d'envisager l'évolution vers un degré supérieur (figure 6.2).

>1990



**Figure 6.2 :** TFE de 3<sup>ème</sup> génération.



Cette évolution est réalisée à partir des outils informatiques de base tels que ceux que nous avons décrits tout au long de cette thèse, et ont comme support le système informatique du TFE. Il s'agit de regrouper et de centraliser l'ensemble des données (résultats et commandes) concernant une analyse au sein d'un processus principal, afin de les gérer et de les superviser, de la génération des vecteurs de test à l'élaboration du diagnostic, tout en restant à un haut niveau algorithmique.

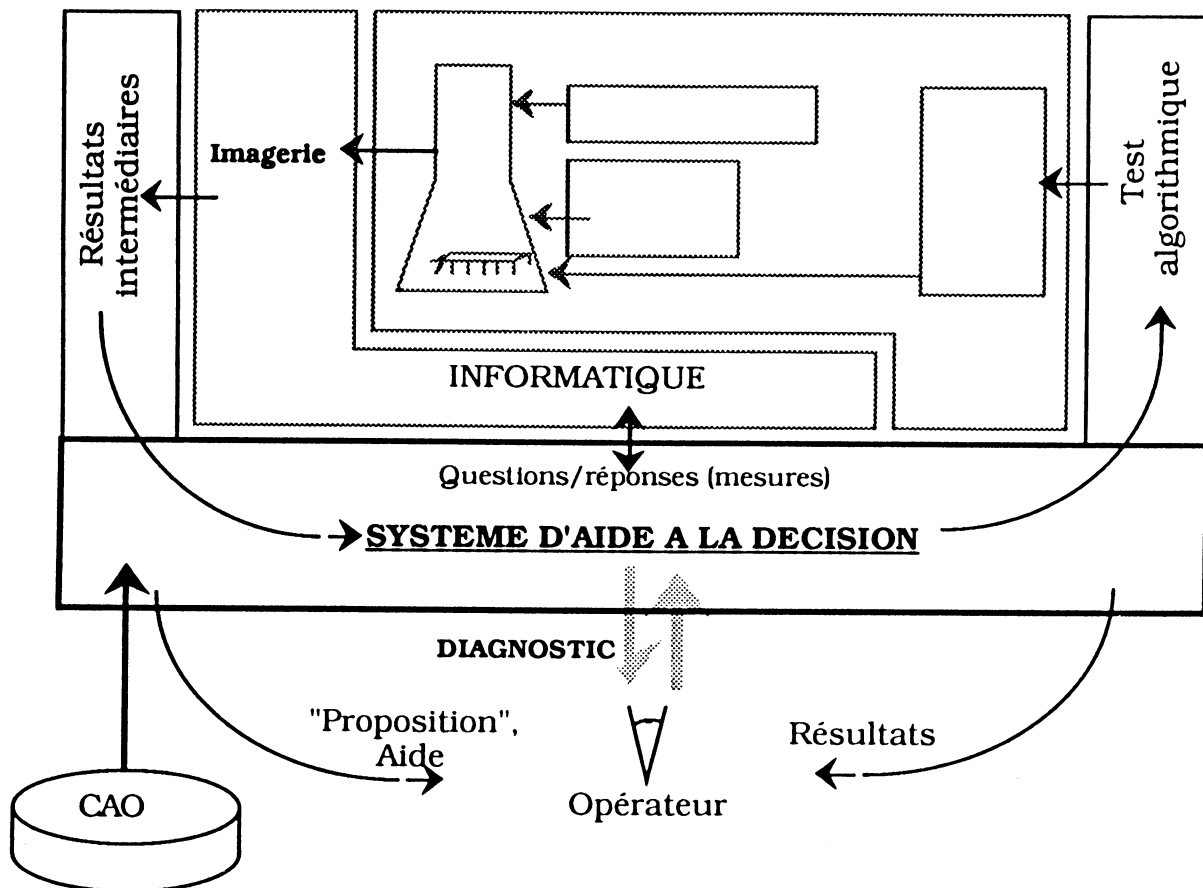
Une conséquence de cette forme d'évolution est d'éloigner sensiblement l'utilisateur des résultats intermédiaires des processus d'analyses, et également de l'ensemble des phénomènes physiques de base du TFE. L'aspect "physicien" de l'opérateur tend à s'atténuer, voire disparaître ; ceci correspond à une amélioration de l'efficacité des méthodes de travail sur TFE, par l'atténuation aux yeux de l'opérateur de tous les résultats intermédiaires de traitement. L'analyste ne raisonne plus qu'en termes fonctionnels (défauts, erreurs...) et non plus en termes physiques (potentiel, diagramme d'état...).

Tous ces outils restent toutefois "opératoires" car les résultats sont synthétiques mais directement liés à la demande expresse de l'utilisateur : leur rôle est essentiellement "passif". L'élaboration des méthodes d'analyse et l'ensemble des décisions en vue du diagnostic reste entièrement à la charge de l'analyste.

### 3.2 Exemple : l'aide à la décision.

L'aide à la décision ne constitue pas une application directement liée à l'analyse de défaillances, mais permet de donner un exemple d'application de très haut niveau, dont certains traitements de base sont similaires à ceux qu'utilisent les processus de comparaison automatique (extraction de points de repères au sein d'une image).

Cette étape de l'évolution peut apporter une autre forme d'aide pour l'utilisateur : l'aide à la décision et à l'élaboration du diagnostic. L'outil informatique sera alors chargé de "proposer" des éléments de réponse ou des choix d'algorithmes adaptés au cas en cours, à certains moments particuliers de l'analyse, à partir des informations partielles disponibles à ce moment (données CAO s'il y a lieu et résultats intermédiaires précédents) et de l'expérience acquise au cours du temps par les analyses antérieures et mémorisées. Son rôle peut être qualifié "d'actif" (structure en figure 6.3).



**Figure 6.3:** *Systeme d'aide à la décision.*

Certains travaux de recherche vont dans ce sens. [MAR88] présente un exemple d'outils nommé "PESTICIDE" d'aide à la localisation de défauts à partir de résultats de simulation obtenus grâce aux données CAO.

Cette application est spécialement conçue pour être interfacée à un TFE, les résultats de simulation pouvant être comparés ensuite aux états logiques sur le circuit. Le nœud de cette application, un système expert, calcule et surtout propose l'analyse réelle de connexions lorsque celles-ci sont considérées comme stratégiques pour l'analyse en cours. Un tel outil nécessite, pour une connexion donnée du circuit, d'une part des informations relatives à son adresse logique dans les fichiers CAO, afin de calculer son état logique, et d'autre part sa position réelle par rapport aux coordonnées platine et GBN afin de mesurer son état réel. Ceci n'est réalisable en pratique que lorsqu'un lien précis est réalisé entre les données CAO (dessin des masques)

et les images réelles. L'outil qui établit cette correspondance est très similaire à l'outil de comparaison automatique d'images (à base de traitements d'images).

Ceci justifie le niveau hiérarchique des outils, et les différents traitements d'images constituent bien le niveau de base sur lequel reposent la plupart des applications liées au TFE.

#### **4 BILAN.**

Le milieu des années 1980 a vu l'apparition de TFE entièrement informatisés dont tous les organes vitaux sont programmables. Cette étape importante a ouvert la porte à de nouvelles applications spécialisées et automatiques et les travaux réalisés dans le cadre de cette thèse constituent une simple couche d'interface entre le résultat brut de l'image et les données plus synthétiques que constituent des lieux et des états logiques particuliers de différences dues à une défaillance. L'étape suivante utilisera ces résultats, que l'on pourra qualifier d'intermédiaires ou même de bas niveau dans un cadre futuriste, pour l'élaboration intelligente totalement ou partiellement automatisé d'un diagnostic précis.

Le TFE peut être considéré maintenant comme un périphérique doté d'une intelligence locale capable de délivrer des résultats de mesures sous forme de données synthétiques, sans intervention directe de l'opérateur dans les traitements. Il peut donc parfaitement s'intégrer dans un environnement de test plus important et constituer un maillon dans la chaîne d'élaboration du diagnostic. Cette "chaîne" reste encore à établir et doit faire l'objet d'un consensus général avant de pouvoir se concrétiser.

## **CONCLUSION**



Les efforts menés par les grands fabricants de Testeurs par Faisceau d'Electrons ont porté leurs fruits car la commercialisation des systèmes actuels répond à certaines exigences des analystes. Ces outils ont changé certaines habitudes et ont facilité leur approche par de nouveaux utilisateurs moins spécialisés, grâce à une ergonomie d'utilisation efficace. En effet les principales lourdeurs dans le maniement d'un ensemble aussi complexe que le TFE sont levées grâce à l'automatisation et à l'informatisation de nombreuses petites tâches propres à son fonctionnement physique ( pilotage de la platine, réglage du faisceau, mode de balayage ...).

La technologie de la physique du TFE peut être considérée comme au point depuis quelques années, les limites étant plus d'ordre physique que technique. Le plus grand regret des utilisateurs dans ce domaine concerne la phase de préparation de l'échantillon qui reste encore délicate (ouverture et dépassivation), surtout lorsque l'échantillon à analyser est unique et fragile.

Toutefois, compte tenu de cette technologie, nous avons mis en évidence toutes les étapes fondamentales nécessaires à l'automatisation complète sur un TFE des méthodes d'analyse de défaillances présentées au chapitre 3 et basées sur la comparaison de circuits. La première conclusion de cette étude concerne la nécessité d'adjoindre un processeur rapide de traitement d'images intimement lié à l'ordinateur hôte du TFE, afin d'accomplir les traitements en un temps compatible avec le temps d'acquisition d'une image (environ 10 secondes).

L'ensemble des problèmes liés à la nature et la structure des images de TFE sont décrits au chapitre 4. Nous y proposons des algorithmes spécifiques afin de les résoudre et de mener à bien la phase de comparaison automatique. L'utilisation intensive de l'image et la limitation du champs d'observation du TFE nous a également poussé à développer le concept nouveau de gestion hiérarchisée de l'image par l'intermédiaire d'une base de données.

La réalisation des premiers algorithmes de traitement au sein du laboratoire TIM3/INPG puis du premier prototype opérationnel de comparaison automatique au sein du laboratoire COMPEC/IBM a permis de valider au travers des expérimentations décrites au chapitre 5, d'une part le principe de localisation de défaillances par comparaison successives, et d'autre part les algorithmes de comparaison automatique.

L'utilisation de ces méthodes d'exploitation de l'image peuvent être également généralisés pour l'extraction d'informations pertinentes au sein de

processus automatiques autres que la comparaison automatique (comparaison avec dessin CAO, extraction d'éléments de topologie du circuit ...). L'existence de TFE muni d'ordinateurs de pilotage autorise aisément le développement de ces outils sans remise en cause fondamentale de la technologie.

Si l'intérêt de la gestion informatique du TFE n'est plus à démontrer, nous pensons que l'efficacité et le rendement en terme de productivité ne pourront être améliorés que lorsque les outils informatiques intégreront des algorithmes de test complets facilitant l'élaboration du diagnostic. En effet, le TFE représente un investissement relativement lourd qui ne le met pas à la portée de tous les laboratoires d'analyse, et dont l'investissement doit être justifié par un nombre "suffisant" de cas à étudier.

L'apport de ces nouveaux outils informatiques peut également changer l'approche traditionnelle de l'usage du TFE. Actuellement, son utilisation est réservée à l'étape ultime de l'analyse, lorsque les autres méthodes d'investigation moins coûteuses en temps n'ont pas abouti. Une plus grande rentabilité de l'outil permet alors d'envisager son usage pour des cas plus "ordinaires" (en éliminant bien sûr les cas simplistes) et de réduire ainsi encore davantage son coût de revient.

## **BIBLIOGRAPHIE**





- [AUV87] G.AUVERT "**Laser beam testing of finished integrated circuits.**", 1st Conf. on Electron and Optical Beam Testing. GRENOBLE, décembre 1987.
- [BAI82] G.BAILLE, B.COURTOIS, J.LAURENT "**Analyse de Défaillances de VLSI par microscopie électronique.**", congrès AFCET, LILLE, novembre 1982.
- [BAL82] D.H.BALLARD, C.M.BROWN "**Computer Vision.**", Mac Graw Hill 1982.
- [BAU85] F.BAUDRAND "**Présentation de TESSIE : Testeur de Circuits Intégrés.**", rapport de contrat DAI, Laboratoire TIM3, IMAG, GRENOBLE, février 1985.
- [BER85] L.BERGHER "**Analyse de Défaillance de Circuit VLSI par Microscopie Electronique à balayage.**", Thèse Docteur-Ingénieur, INPG GRENOBLE FRANCE, 1985.
- [BIN80] J.B.BINDELL, J.N.McGINN "**Voltage Contrast SEM Observations with Microprocessor controlled Device Timing.**", IEEE 1980.
- [BOU87] G.BOURGEON "**Electron beam tester a tool for VLSI components analysis.**", 1st Conf. on Electron and Optical Beam Testing. GRENOBLE, décembre 1987.
- [BRU84] H.D. BRUST & F.FOX "**Frequency tracing and mapping in theory and practice.**", Microcircuit Engineering North Holland 1984.
- [BRU85] H.D.BRUST, F.FOX, E.WOLFGANG "**Frequency Tracing and Mapping Novel Electron Beam Testing Methods.**", Microcircuit Engineering. Academic Press, 1985.
- [BRU86] H.D. BRUST & F.FOX "**A high frequency logic-state tracing method.**", Microcircuit Engineering Interlaken SWITZERLAND, 1986.
- [CHA86] J.M.CHASSERY "**Introduction à l'analyse d'images.**", Cours ENSIMAG 3<sup>ème</sup> année, INPG.
- [COC87] M. COCITO, M. MELGARA "**ADVICE : a European effort towards automatic E-Beam testing.**", 1st Conf. on Electron and Optical Beam Testing. GRENOBLE, décembre 1987.
- [COL87] J.P.COLLIN, J.L.PELISSIER "**An industrial experience of integrated circuit failure analysis using E.beam testing.**", 1st Conf. on Electron and Optical Beam Testing, GRENOBLE, décembre 1987.
- [COL88] J.P.COLLIN "**Electron and Optical Beam Testing of Integrated Circuits.**", Workshop Meudon BIADS, 1988.
- [CON87] S.CONCINA, N.RICHARDSON "**IDS 5000 an integrated diagnostic system for VLSI.**", 1st Conf. on Electron and Optical Beam Testing. GRENOBLE, décembre 1987.
- [DEN88] J.P.COLLIN, P.DENIS "**Dynamic Fault Imaging.**", Part 1 & Part 2. Technical Report IBM Compec 47088 & 47089, décembre 1988.
- [DUP85] G.DUPUY "**Application des cristaux liquides à l'analyse fonctionnelle et de défaillances des composants électroniques VLSI.**", Thèse de 3<sup>ème</sup> cycle Université de BORDEAUX 1, 1985.
- [EVE64] T.E.EVERHART, O.C.WELLS, R.K.MATTA "**Evaluation of Passivated Integrated Circuits using the Scanning Electron Microscope.**", Journal of the Electrochemical Society No 8 Vol 111, 1964.
- [FEU78] H.P.FEUERBAUM, D.KANTZ, E.WOLFGANG, E.KUBALEK "**Quantitative Measurement with High Time Resolution of**

- Internal Waveforms on MOS RAM's Using a Modified Scanning Electron Microscope.**", IEEE Journal of Solid-state Circuits. Vol sc13, 1978.
- [FEU82] H.P. FEUERBAUM **"E.beam testing methods and applications.**", Microcircuit Engineering Grenoble FRANCE, octobre 1982
- [FRA86] R.FRANCHINO, P.LE NEVE, E.TRESSALET **"Analyse de Défaillances de Circuits Intégrés par Faisceaux d'Electrons.**", rapport de stage ENSERG, juin 1986.
- [FRO88] J.FROSIEN, E.KEHBERG, M.STURM, H.P.FEUERBAUM **"Electron Beam Testing of Submicron Structures.**", Journal of the Electrochemical Society, 1988.
- [FUJ81] H.FUJIOKA, K.NAKAMAE, K.URA **"Local Field Effects on Voltage Measurement using a Retarding Field Analyser in the Scanning Electron Microscopy.**", Scanning Electron Microscopy, 1981.
- [FUJ87] H.FUJIOKA, K.URA **"Electron beam testing in Japan.**", 1st Conf. on Electron and Optical Beam Testing. GRENOBLE, décembre 1987.
- [GOP77] A.GOPINATH, W.J.TEE **"A New Electron Energy Analyser for Voltage Measurement in the SEM.**", Journal of Physics Vol 10, 1977.
- [GOR86] S. GORLICH, K.D. HERRMANN, W. REINERS, E.KUBALEK **"Capacitive Coupling Voltage Contrast.**", Duisburg University Duisburg WEST GERMANY, 1986.
- [GRE87] Proceedings of the **"First European Conference on Electron and Optical Beam Testing of Integrated Circuits.**", Microelectronic Engineering Vol.7 Nb.2-4 North-Holland, décembre 1987.
- [GUI87] I. GUIGUET, M. MARZOUKI, J. LAURENT, B. COURTOIS **"An Integrated Debugging System Based on E-Beam Test.**", TIM3 IMAG INPG Grenoble FRANCE, 1987.
- [HEN87] F.J.HENLEY, D.B.McDONALD **"Systems Solutions based on Electro-Optic Sampling to High Speed IC Test Problems.**", SPIE Vol.795 Characterization of Very High Speed Semiconductor Devices & Integrated Circuits, 1987.
- [KAP85] J.N.KAPUR, P.K.SAHOO, A.K.C.WONG **"A New Method for Grey-Level Picture Thresholding Using the Entropy of the Histogram.**", Computer Vision, Graphics, and Image Processing 29. Academic Press, 1985.
- [KIN82] R.KINCH, C.POTTLE **"Automatic Test Generation for Electron-Beam Testing of VLSI Circuits.**", IEEE, 1982.
- [KIN86] R.KING, J.HIATT **"A Practical VLSI Characterization and Failure Analsis System for the IC USER.**", IEEE Reliability Physics Symposium, 1986.
- [KOP87] G.V.KOPCSAY, G.ARJAVALINGAM, A.DEUTSCH **"Measurement Considerations for Future High Speed Computer Packaging.**", SPIE Vol.795 Characterization of Very High Speed Semiconductor Devices & Integrated Circuits, 1987.
- [KUD72] P.E.KUDIRKA, C.K.CRAWFORD **"Potential Measurement and Stabilization of an Isolated Target using Electron Beams.**", Solid-State Electronics, 1972.
- [LAU85] J. LAURENT **"Analyse du comportement interne des Circuit Intégrés VLSI par Microscopie Electronique à balayage.**", Laboratoire TIM3 IMAG INPG Grenoble FRANCE, 1985.
- [LIS83] B.LISCHKE, J.FROSIEN, R.SCHMITT **"Electron-Optical Instrumentation for Dynamic E-Beam Testing of**

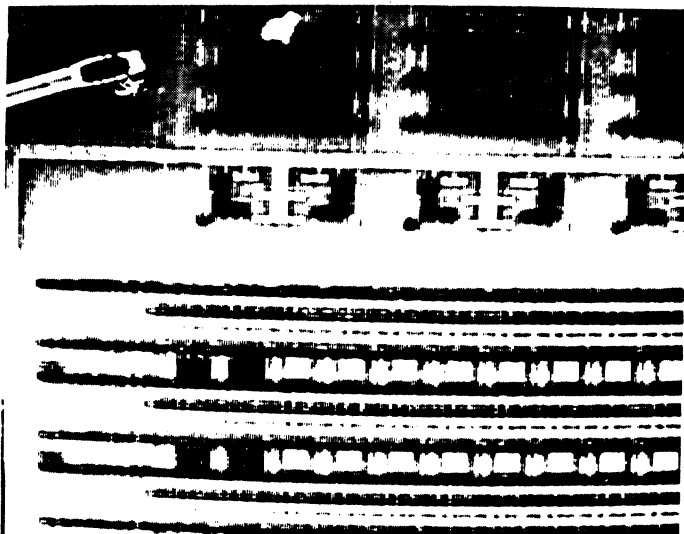
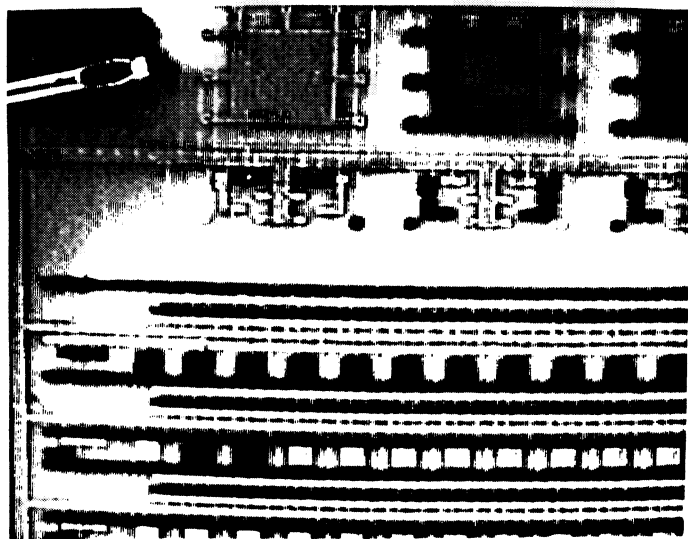
- Integrated Circuits.**", Microcircuit Engineering, 1983.
- [LUK75] G.V.LUKIANOFF, T.R.TOUW "**Voltage Coding Temporal versus Spatial Frequencies.**", Scanning Electron Microscope Symposium IITRI, CHICAGO USA, avril 1975.
- [LUK87] G.V.LUKIANOFF; "**History of scanning electron beam testing development.**", 1st Conf. on Electron and Optical Beam Testing. GRENOBLE, décembre 1987.
- [MAI88] A.MAINDIAUX "**Test Fonctionnel de Microprocesseurs.**", Rapport de stage Ingénieur Civil Electricien. TIM3 INPG GRENOBLE, 1988.
- [MAR88] M.MARZOUKI, B.COURTOIS "**PESTICIDE a Prolog-written Expert System as a Tool for Integrated Circuits Debugging.**", Rapport de recherche IMAG, 1988.
- [MAY84] T.C. MAY, G.L. SCOTT, E.S. MEIERAN, P. WINER, V.R. RAO "**Dynamic fault imaging of VLSI random logic devices.**" IEEE International Reliability Physics Symposium, avril 1984.
- [MEL88] M. MELGARA, M. BATTU, P. GARINO, F.BOLAND, J.DOWE, M. MARZOUKI, Y.J. VERNAY "**Automatic location of IC design errors using an electron beam system.**" International Test Conference, WASHINGTON, septembre 1988.
- [MOU87] G.MOUROU "**High speed circuit testing using ultrafast optical techniques.**", 1st Conf. on Electron and Optical Beam Testing. GRENOBLE, décembre 1987.
- [MIC87] D. MICOLLET "**Electronic Beam Sensitive Devices for Controlability.**", TIM3 IMAG INPG Internal Report Grenoble FRANCE, 1987
- [OST82] M.OSTROW, E.MENZEL, E.POSTULKA, S.GORLICH, E.KUBALEK "**IC-Internal Electron Beam Logic State Analsis.**", Scanning Electron Microscopy, 1982.
- [PAB87] S.V.PABBISSETTY, K.GAVISSETTY, S.VAUGHAN, K.S.WILLS "**Electron Beam Testing and its Applications to VLSI Technology.**", SPIE Vol.795 Characterization of Very High Speed Semiconductor Devices & Integrated Circuits, 1987.
- [PEL87] J.L.PELISSIER "**Automatisation d'une station de test par faisceau d'électrons. Localisation dynamique de fautes.**", Thèse de doctorat Université de MONTPELLIER, décembre 1987.
- [PIC89] B.PICART, L.DUGOUJON, O.PETIT, C.DESTRADE, C.LEON, H.T.NGUYEN, J.P.MARCE ROU "**Visualization of VLSI Integrated Circuits by means of Ferroelectric Liquid Crystals.**", SPIE Los Angeles, 1989.
- [PIW74] B.PIWCZYK, W.SIU "**Specialized Scanning Electron Microscopy Voltage Contrast Techniques for LSI Failure Analysis.**", IEEE Reliability Physics Symposium, 1974.
- [PLO68] G.S.PLOWS, W.C.NIXON "**Stroboscopic Scanning Electron Microscopy.**", Journal of Scientific Instruments Series 2 Vol 1, 1968.
- [RUB83] C.RUBAT DU MERAC, P.JUTIER, J.LAURENT, B.COURTOIS "**A new domain for image analysis: VLSI circuits testing, with Romuald, specialized in parallel image processing.**", Pattern Recognition Letters 1 p 347-357 North Holland, juillet 1983.
- [SAV87] D.SAVART, J.LAURENT "**Nouvelles méthodologie de test de CI VLSI. Présentation d'outils et leurs applications.**", IV JORNADAS DE DISEÑO LOGICO, BARCELONE, 21-23 avril 1987.
- [SEQ83] C.H.SEQUIN "**Managing VLSI Complexity : an Outlook.**", Proceedings of the IEEE, Vol 71 No 1, 1983.

- [VEL85] R.VELAZCO "**Fault localization when testing complex circuits**" IEE Proceedings, pt.g., N°5, octobre 1985 .
- [WOL86] E. WOLFGANG "**Electron Beam Testing.**", Automation'86 High Technology Computer Conference Proceeding. Houston TEXAS, mars 1986.
- [YOU81] D.YOUNKIN "**Phase Dependent Voltage Contrast - An Inexpensive SEM Addition for VLSI Analysis.**", IEEE Reliability Physics Symposium, 1981.
- [ZIE87] E. ZIEGLER, H.P.FEUERBAUM "**IC Testing using Optical Beam Induced Currents generated by a Laser Scan Microscope.**", 1st Conf. on Electron and Optical Beam Testing. GRENOBLE, décembre 1987.

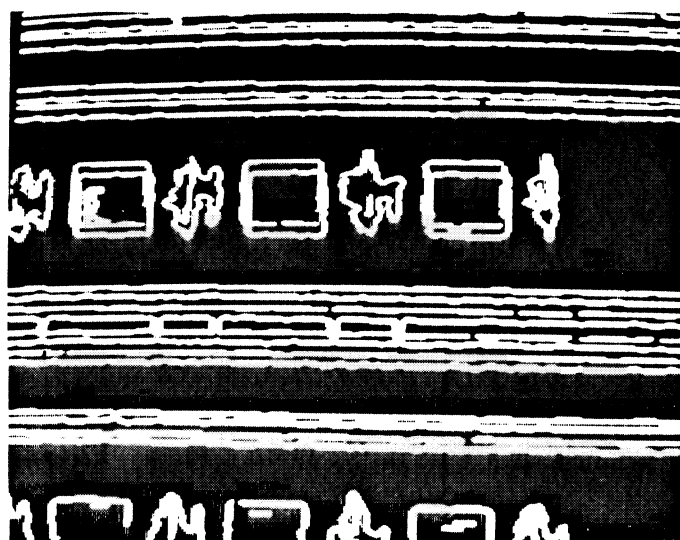
## **ANNEXE 1**



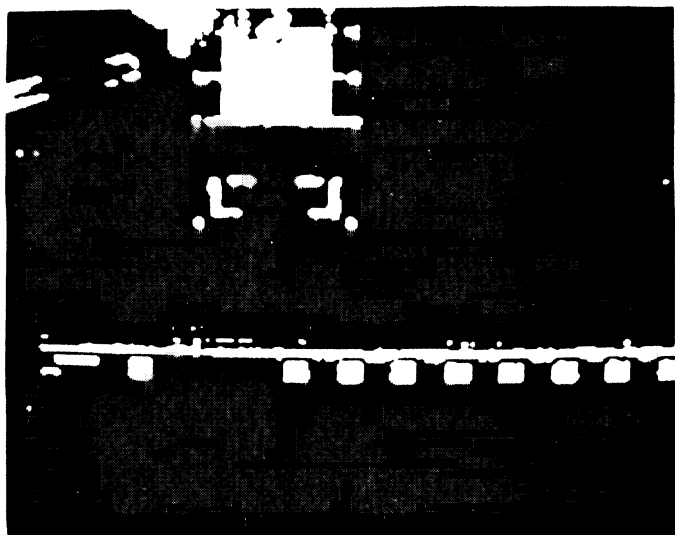
**MP82AS1: COMPARAISONS SUR 3 VECTEURS (cf chapitre 5)**



**PHOTO 1 et 2: Images brutes des 2 circuits.**

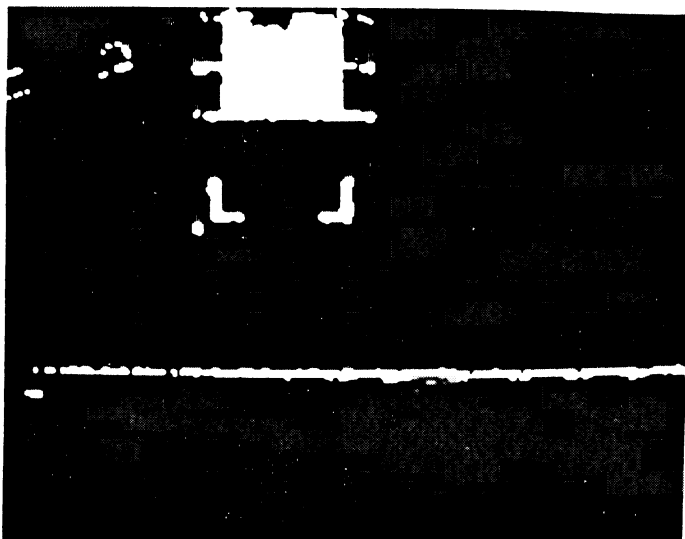


**PHOTO 3: Vue des contours.**

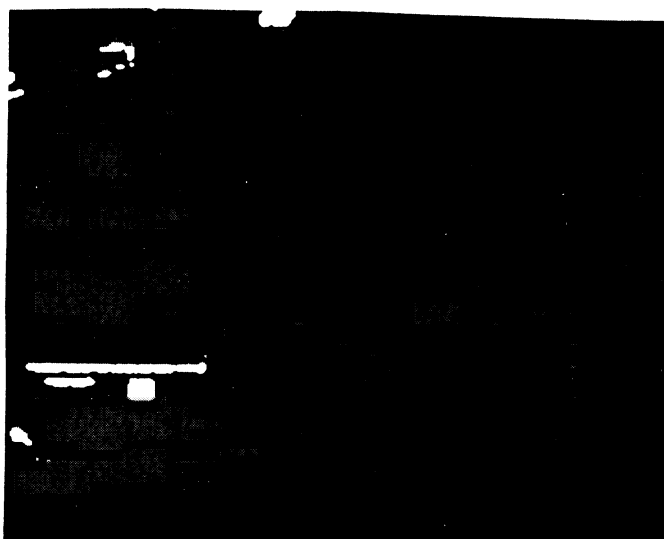


**PHOTO 4: 1ère comparaison.**

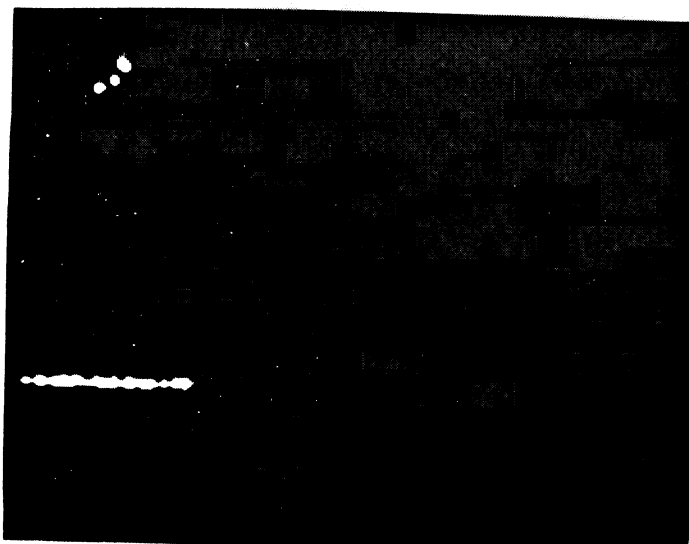




**PHOTO 5: Comparaison 2ième vecteur.**



**PHOTO 6: ...3ième vecteur.**



**PHOTO 7: Intersection des différences.**

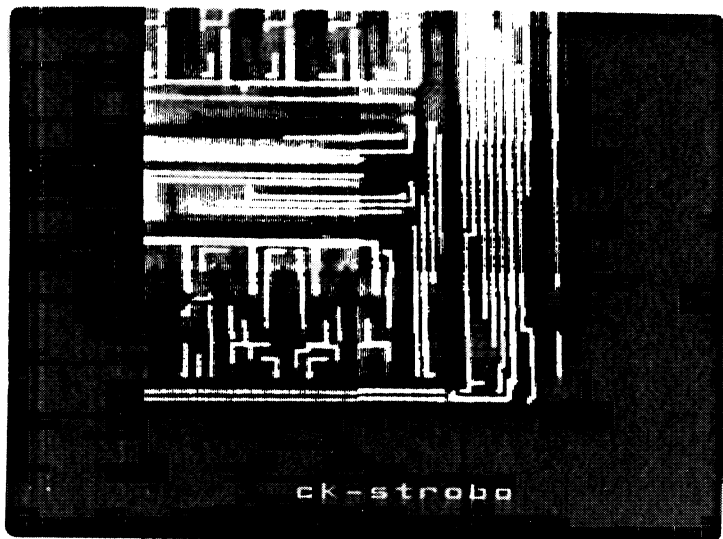


**PHOTO 8: Vue du défaut.**

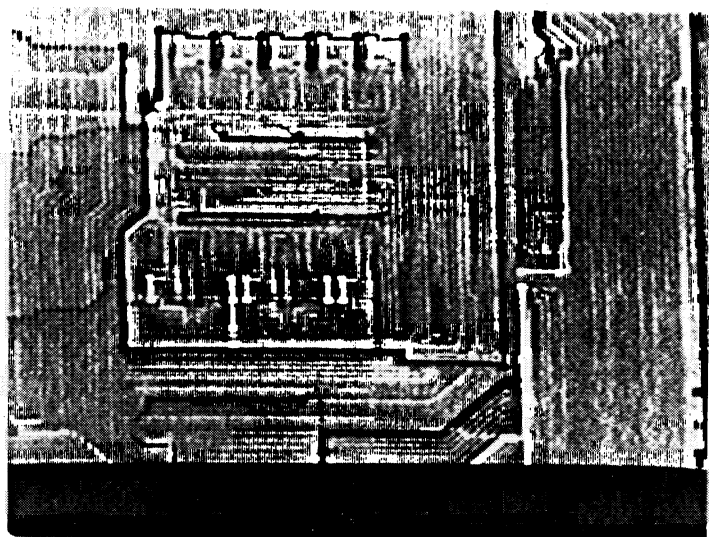
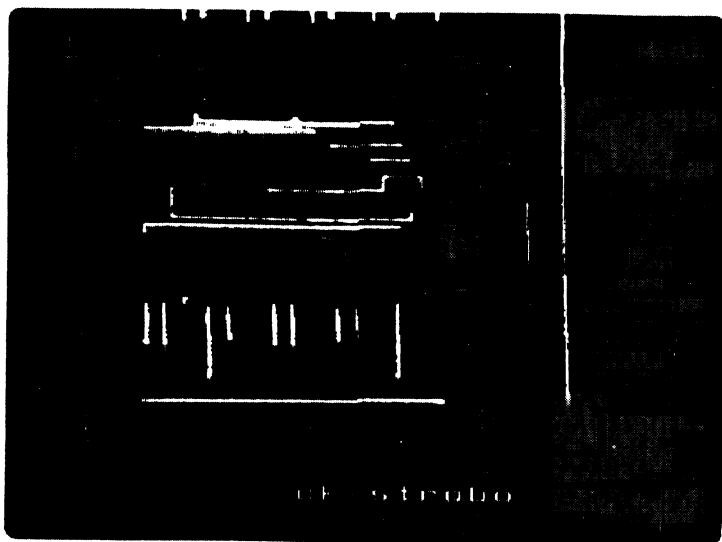
## **ANNEXE 2**



**INTEL 8088: COMPARAISON SUR 2 PHASES (cf chapitre 5)**



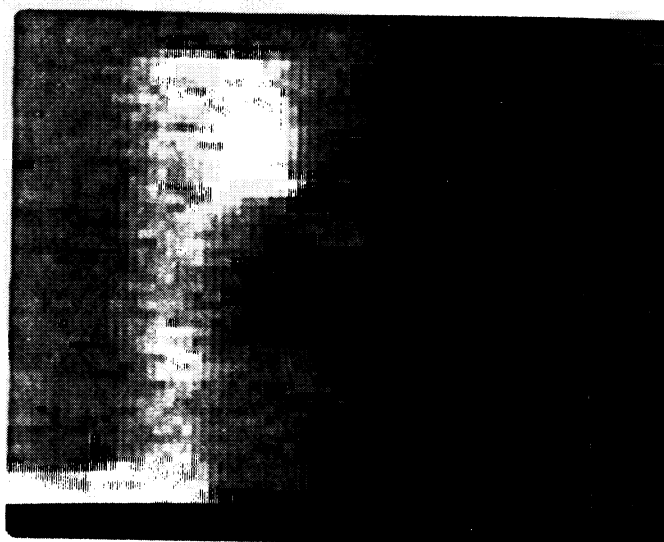
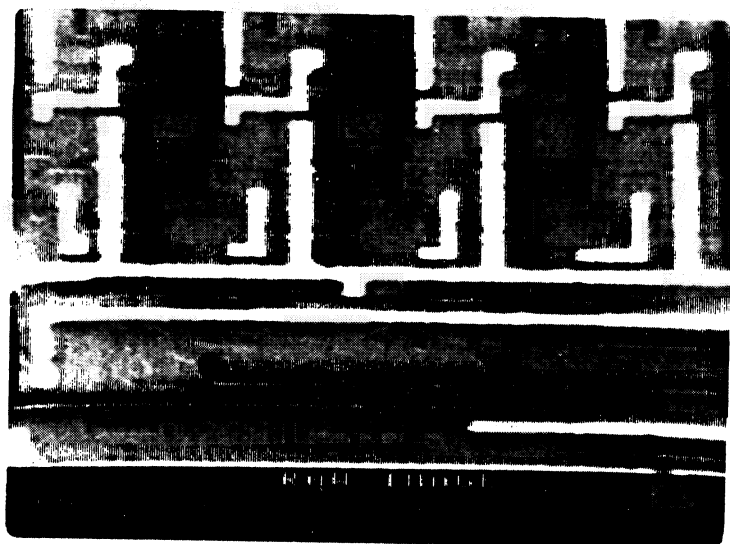
**PHOTO 1 : Vision globale des 2 images des 2 zones à comparer.**



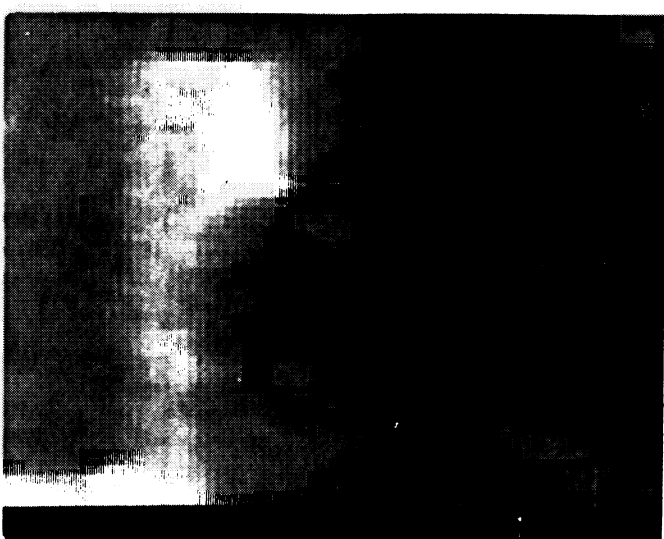
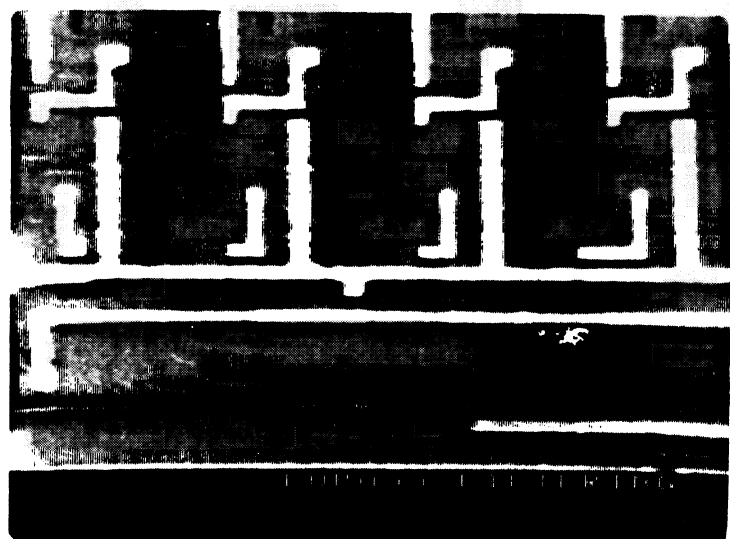
**PHOTO 2 : Visualisation des différences (gauche) et vue en PDVC (droite).**

**CIRCUIT 1: référence**

Remarque préliminaire: l'ensemble des photographies qui suivent présente toujours à gauche l'image entière, telle qu'elle est vue sur l'écran de contrôle, et à droite une partie agrandie de cette image (zoom X6) afin de mieux détailler les procédures de traitement élémentaires. Pour les deux circuits, elles représentent les mêmes images des mêmes zones observées et les agrandissements sont toujours effectués sur la même partie de l'image.



**PHOTO 3 : Image brute après acquisition.**



**PHOTO 4 : Image filtrée.**

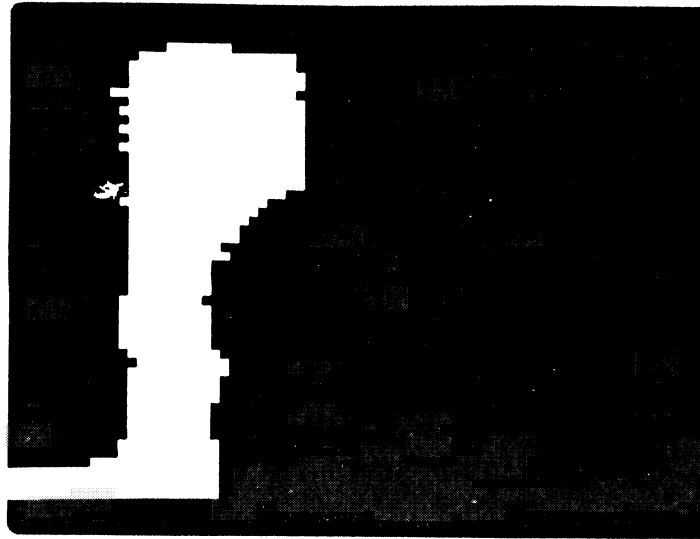
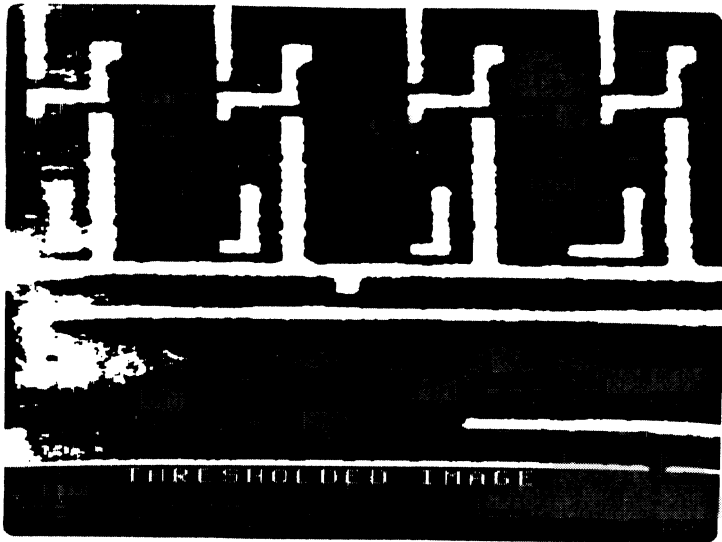


PHOTO 5 : Image binarisée.

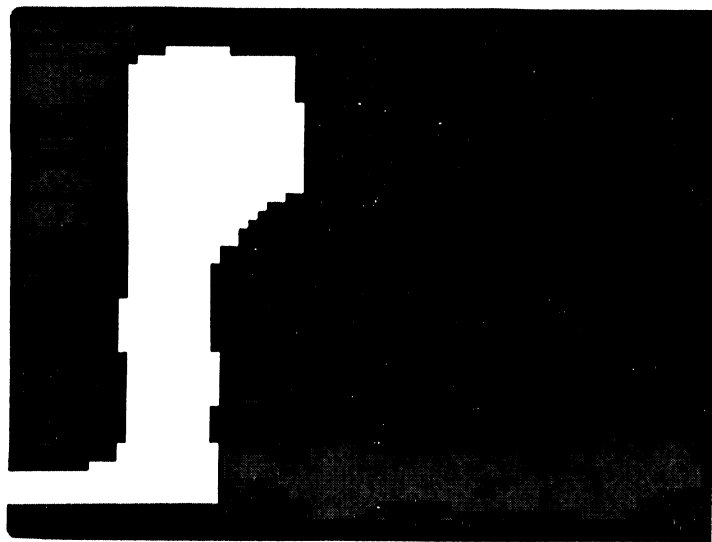
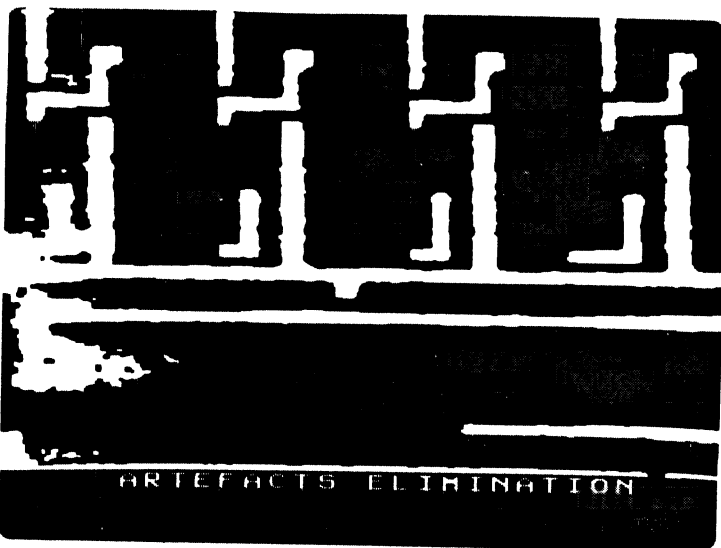
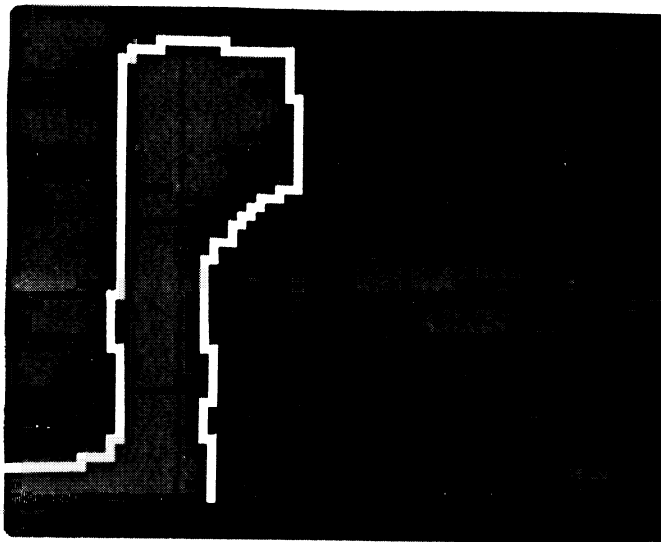
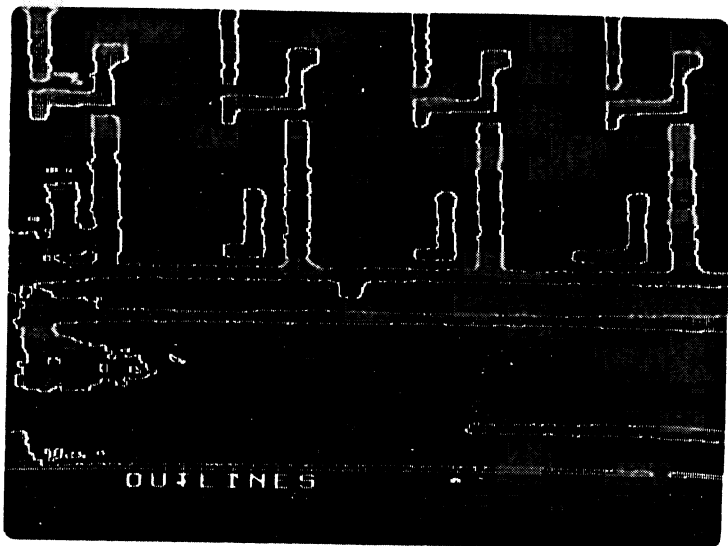
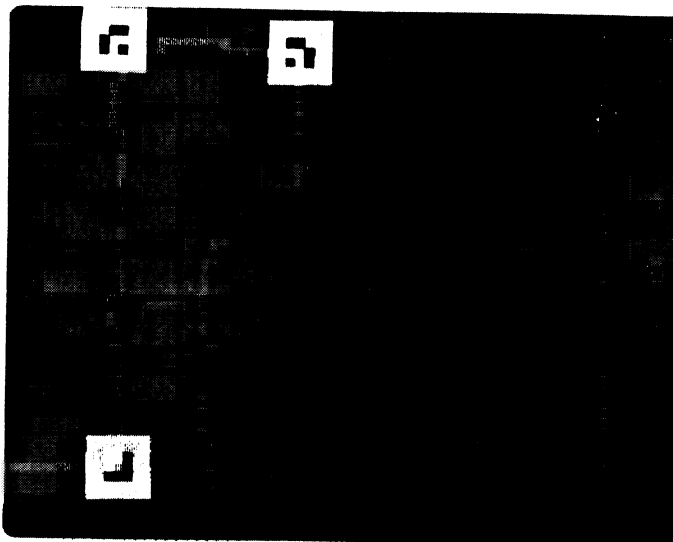
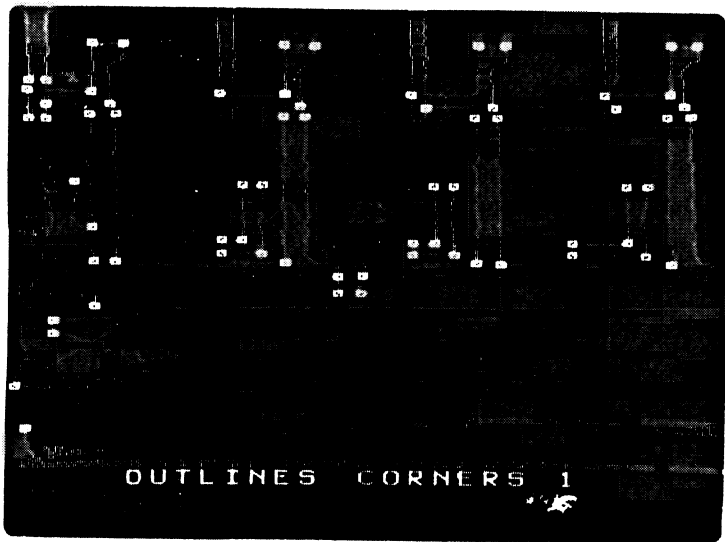


PHOTO 6 : Elimination d'artefacts.

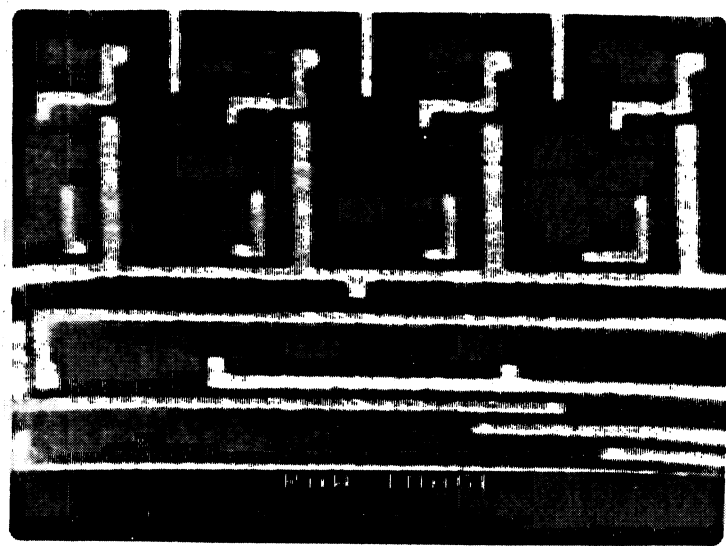


**PHOTO 7 : Extraction des contours.**

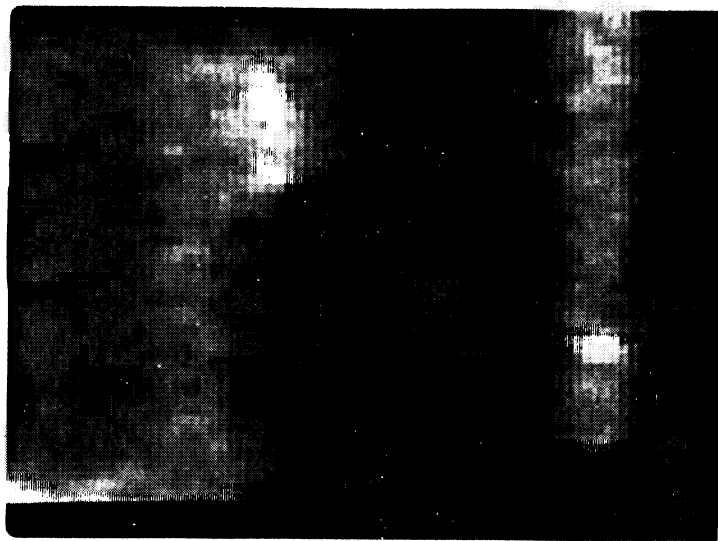
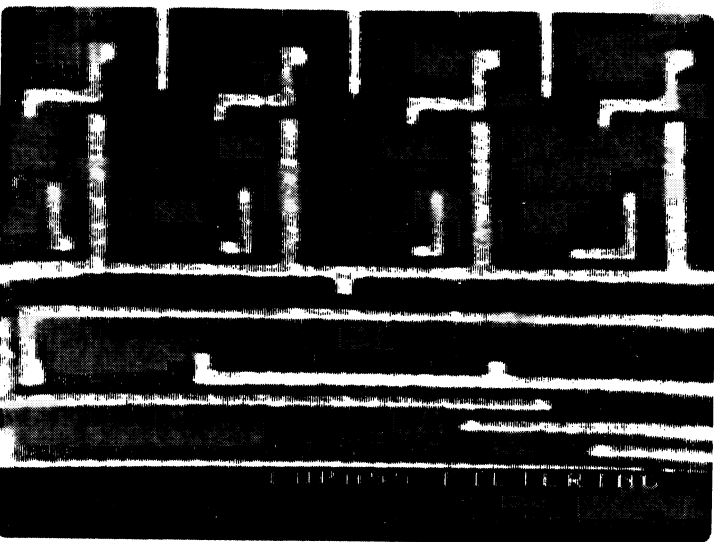


**PHOTO 8 : Extraction des coins.**

**CIRCUIT 2: circuit à comparer.**

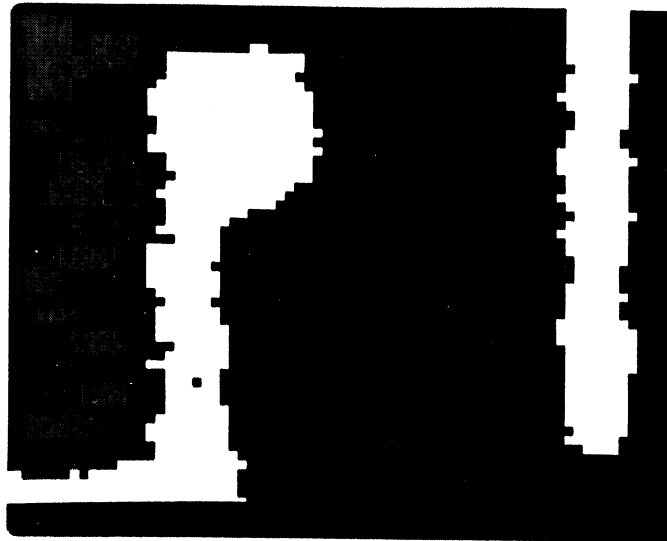
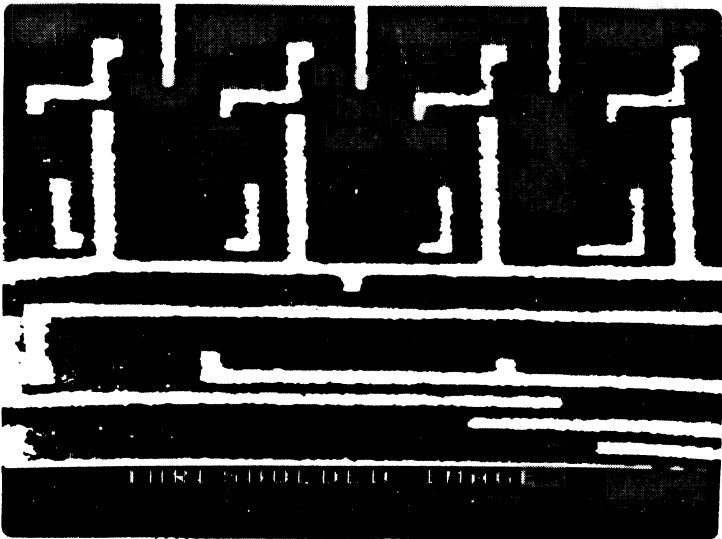


**PHOTO 9 : Image brute après acquisition.**

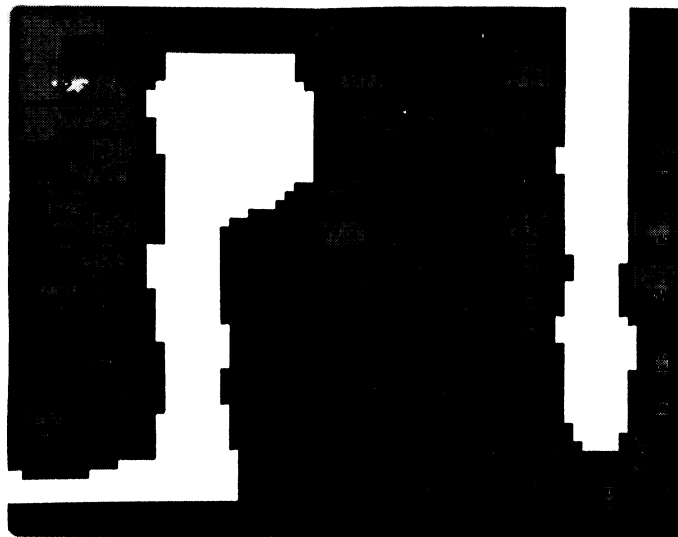
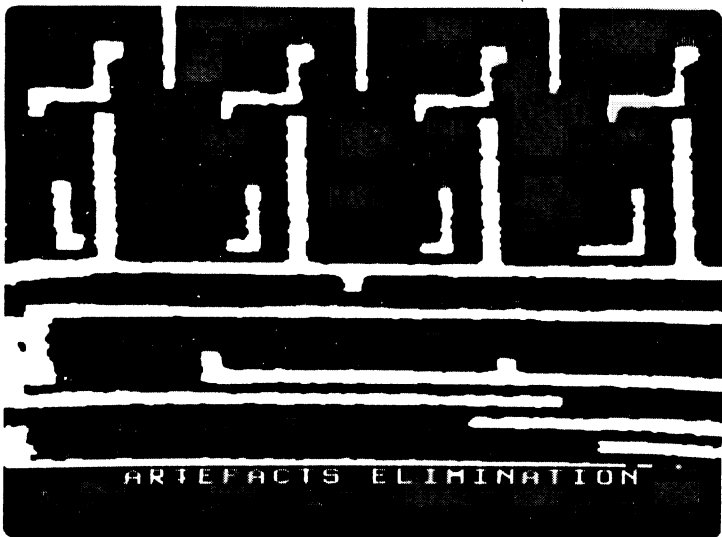


**PHOTO 10 : Image filtrée.**

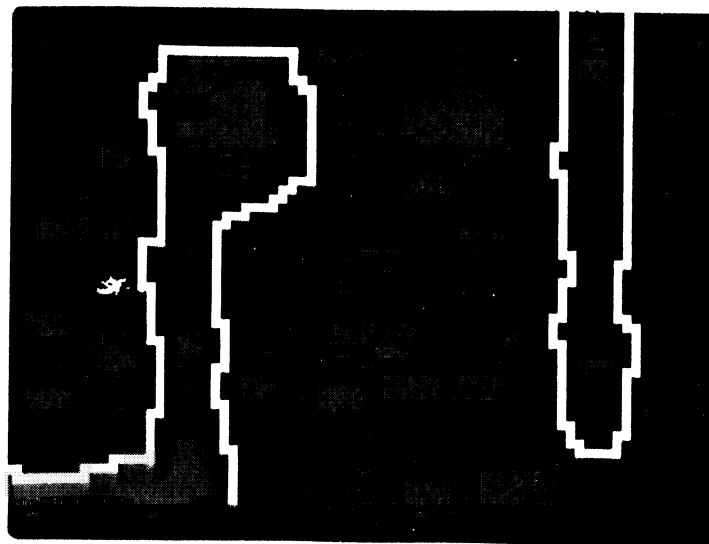
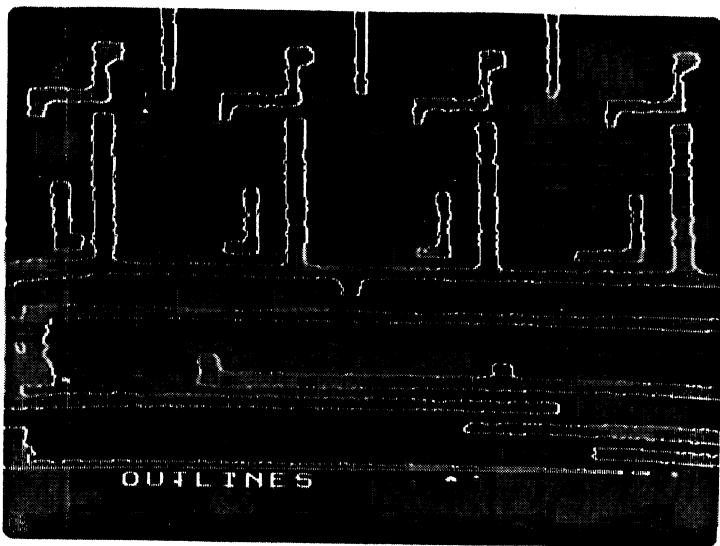




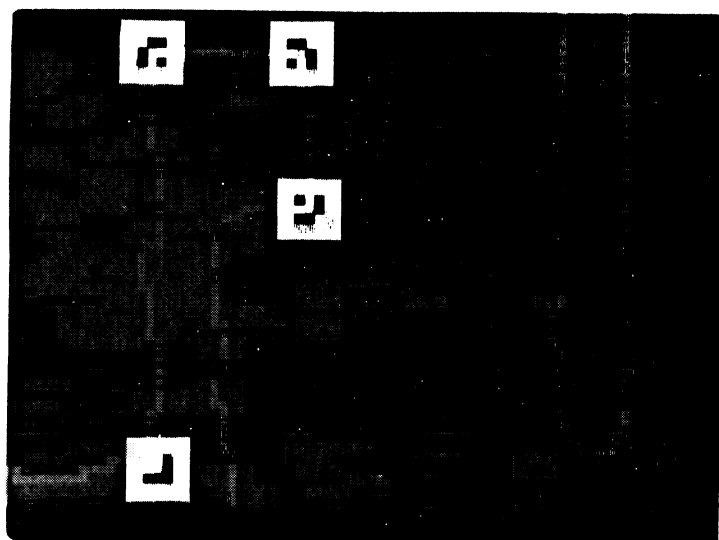
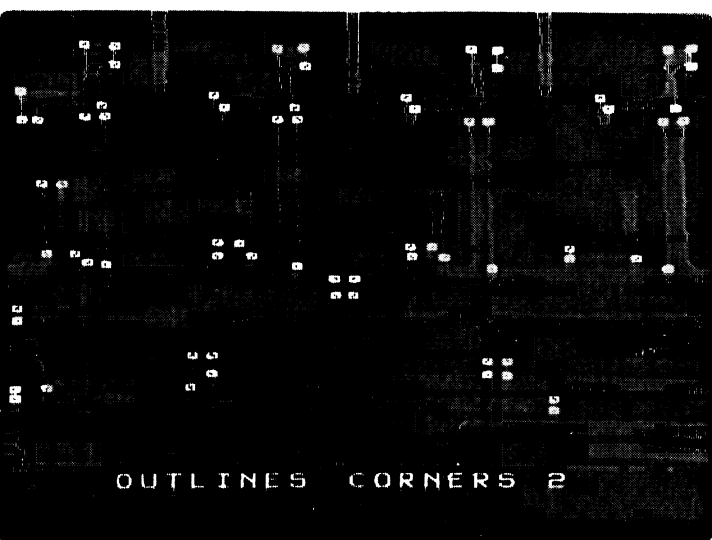
**PHOTO 11 : Image binarisée.**



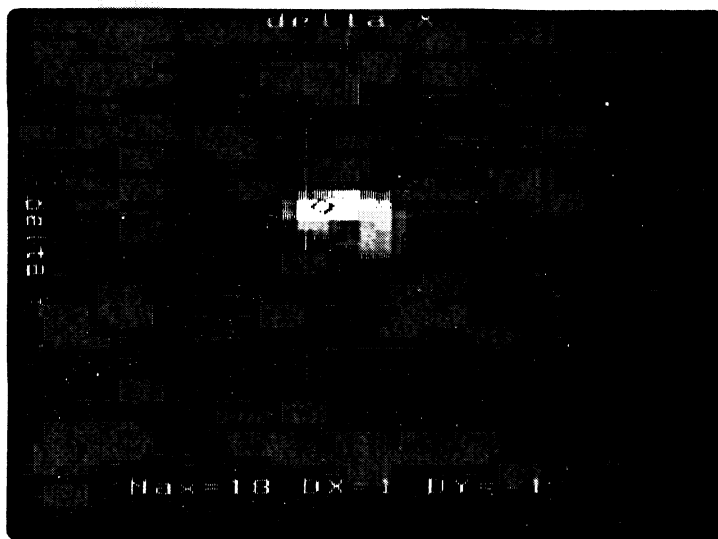
**PHOTO 12 : Elimination d'artefacts.**



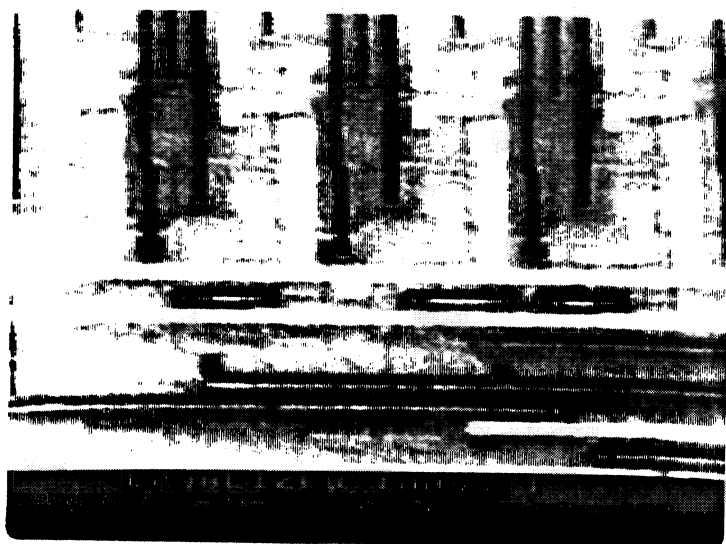
**PHOTO 13 ; Extraction des contours.**



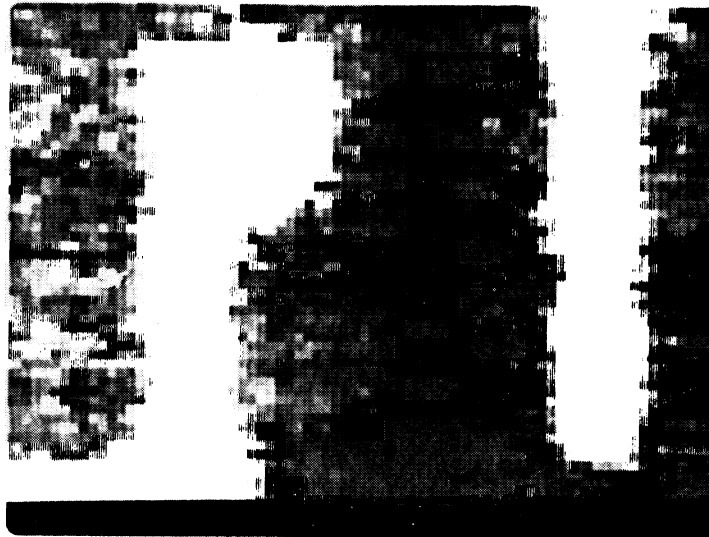
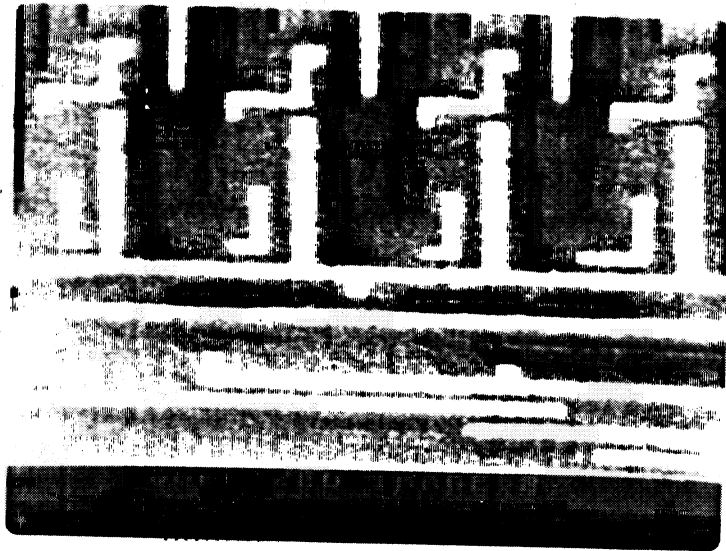
**PHOTO 14 ; Extraction des coins.**

**TRAITEMENTS COMMUNS.**

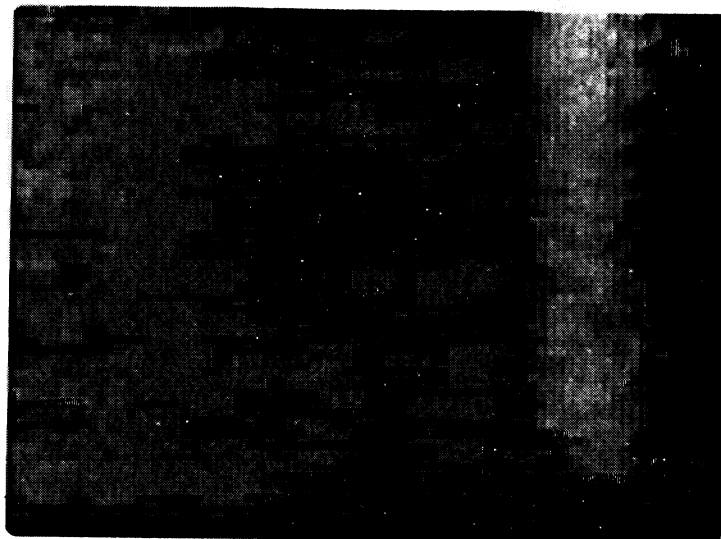
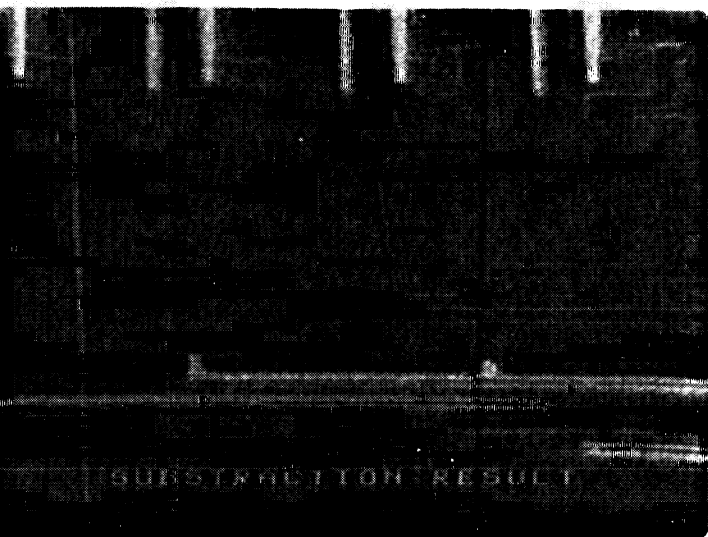
**PHOTO 15 :** *Histogramme 3D de corrélation.*



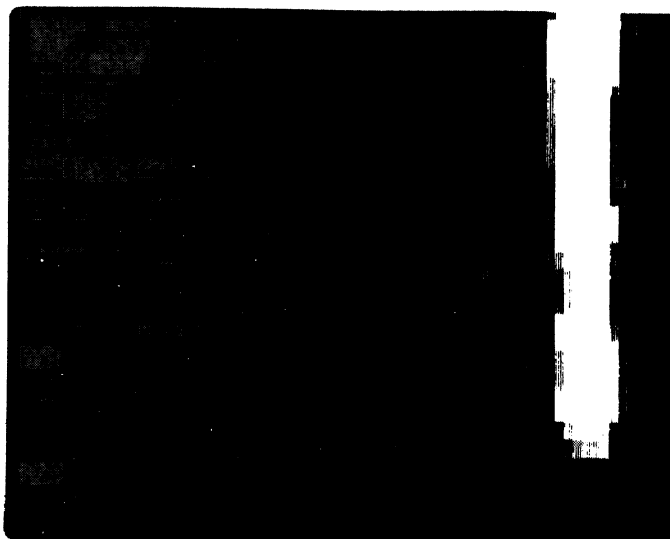
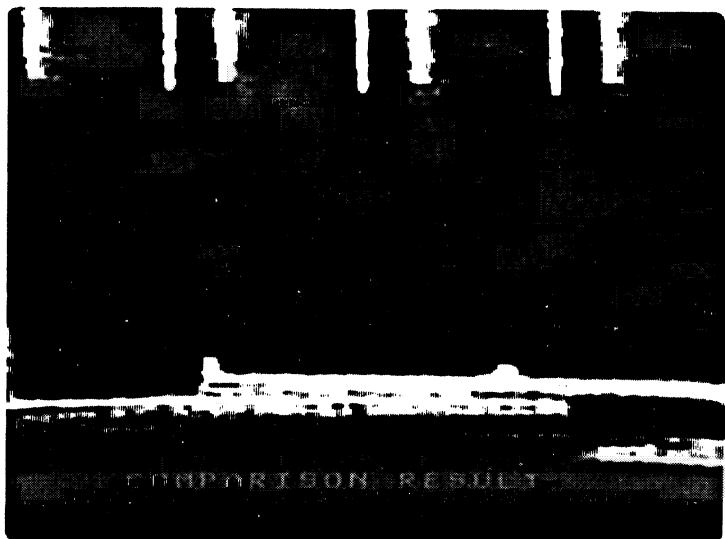
**PHOTO 16 :** *Egalisation circuit 1.*



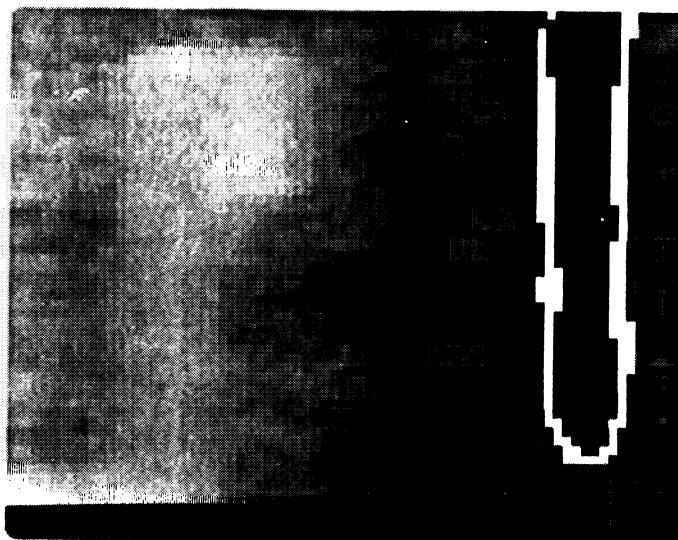
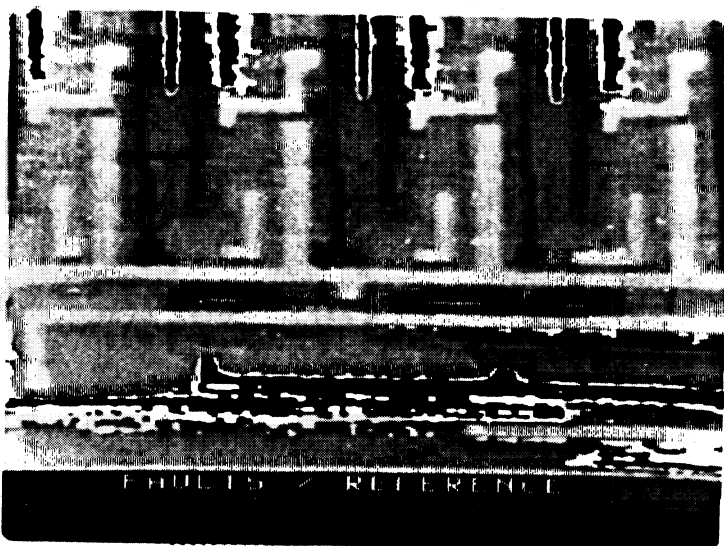
**PHOTO 17 : Egalisation circuit 2.**



**PHOTO 18 : Soustraction brute.**



**PHOTO 19 : Traitement morphologique.**



**PHOTO 20 : Différences vues sur référence.**

A U T O R I S A T I O N de S O U T E N A N C E

VU les dispositions de l'Arrêté du 23 novembre 1988 relatif aux Etudes doctorales

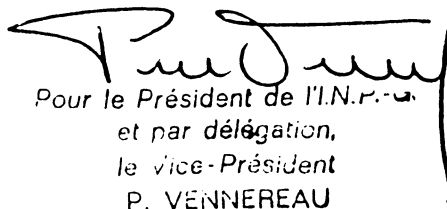
VU les rapports de présentation de

- Monsieur Bernard PISTOULET
- Monsieur Yves-Jacques VERNAY

Monsieur SAVART Denis

est autorisé(e) à présenter une thèse en soutenance en vue de l'obtention du diplôme de DOCTEUR de L'INSTITUT NATIONAL POLYTECHNIQUE DE GRENOBLE, spécialité "Microélectronique"

Fait à Grenoble, le 11 Juin 1990

  
Pour le Président de l'I.N.P.G.  
et par délégation,  
le vice-Président  
P. VENNEREAU









## Résumé

Cette thèse concerne l'analyse de défaillances de circuits VLSI et plus particulièrement la localisation automatique de défauts sur des circuits à structure non connue à l'aide d'un testeur par faisceau d'électrons. La première partie décrit le problème du point de vue de l'analyste et conclut sur la nécessité de l'emploi des techniques de test sans contact et plus particulièrement du testeur par faisceau d'électrons. La seconde partie décrit la méthode employée pour localiser une défaillance au sein d'un circuits intégré, fondée sur la comparaison de l'image en contraste de potentiel du circuit défaillant avec l'image d'un circuit identique réputé bon. Les problèmes liés à l'automatisation complète de la phase de comparaison sont ensuite détaillés et des solutions sont apportées. Les algorithmes de traitement des images sont décrits en détail ; certains ayant été spécialement développés pour la nature spécifique des images de circuits intégrés (binarisation et corrélation par recherche des coins). La troisième partie décrit les deux phases expérimentales effectuées sur deux équipements différents et permet de montrer la faisabilité de la méthode de comparaison et surtout la fiabilité du processus automatique. La dernière partie conclut par la nécessité de développer les applications informatisées autour de l'outil testeur par faisceau d'électrons.

**Mots-clefs** : analyse de défaillances, circuits intégrés, test sans contact, test par faisceaux d'électrons, traitement d'images.

## Abstract

This thesis deals with failure analysis of VLSI circuits, and especially automatic fault localization on unknown circuits, using an electron beam tester. The first part describes the point of view of the analyst and leads us to choose contactless technics and electron beam testing. The second part describes the method used to locate a failure inside an integrated circuit, by comparing the failed circuit potential contrast image with the image of a golden device. Automation problems are then analyzed and solutions are proposed. Image processing algorithms are fully described ; some of them have been specially designed for integrated circuit image structure (thresholding and corner correlation). The third part describes both experimental phases carried out on two different test equipments, and shows the practicability and reliability of the comparison method. The last part brings to the necessity to work out high level tools on electron beam tester computer.

**Key-words** : failure analysis, integrated circuits, contactless testing, electron beam testing, image processing.