



HAL
open science

Architecture de réception RF très faible coût et très faible puissance. Application aux réseaux de capteurs et au standard Zigbee

Manuel Camus

► To cite this version:

Manuel Camus. Architecture de réception RF très faible coût et très faible puissance. Application aux réseaux de capteurs et au standard Zigbee. Micro et nanotechnologies/Microélectronique. Université Paul Sabatier - Toulouse III, 2008. Français. NNT: . tel-00309926

HAL Id: tel-00309926

<https://theses.hal.science/tel-00309926>

Submitted on 7 Aug 2008

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par *L'Université Toulouse III - Paul Sabatier*
Discipline ou spécialité : *Micro et NanoTechnologies*

Présentée et soutenue par *Manuel CAMUS*

Le *29 Février 2008*

Titre :

*Architecture de réception RF très faible coût et très faible puissance.
Application aux réseaux de capteurs et au standard ZigBee.*

JURY

J. Graffeuil : Président
T. Parra : Directeur de thèse
H. Barthélemy: Rapporteur
F. Danneville: Rapporteur
L. Garia : Examineur
D. Morche: Examineur

Ecole doctorale : *GEET*
Unité de recherche : *LAAS-CNRS*
Directeur(s) de Thèse : *Thierry Parra*
Rapporteurs : *François Danneville, Hervé Barthélemy*



THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par *L'Université Toulouse III - Paul Sabatier*
Discipline ou spécialité : *Micro et NanoTechnologies*

Présentée et soutenue par *Manuel CAMUS*

Le *29 Février 2008*

Titre :

*Architecture de réception RF très faible coût et très faible puissance.
Application aux réseaux de capteurs et au standard ZigBee.*

JURY

*J. Graffeuil : Président
T. Parra : Directeur de thèse
H. Barthélemy: Rapporteur
F. Danneville: Rapporteur
L. Garia : Examineur
D. Morche: Examineur*

Ecole doctorale : *GEET*
Unité de recherche : *LAAS-CNRS*
Directeur(s) de Thèse : *Thierry Parra*
Rapporteurs : *François Danneville, Hervé Barthélemy*

Remerciements

Le travail présenté dans ce mémoire a été effectué au sein de STMicroelectronics Grenoble et Crolles. Je tiens à remercier Monsieur **Serge Ramet** pour la confiance qu'il m'a témoignée en m'accueillant dans son service.

Je remercie vivement **Luc Garcia** qui m'a encadré pendant ces trois ans au sein de STMicroelectronics. Il a su m'apporter ses conseils, ses compétences techniques tout au long de mon parcours. Il a toujours su me faire confiance et être disponible malgré de nombreux changements d'équipe et d'orientation.

Je tiens aussi à remercier **Thiery Parra** qui a dirigé cette thèse. Tout au long de ces trois années, il a su orienter mes recherches et m'apporter ses précieux conseils de rédaction.

Je remercie les rapporteurs de cette thèse **François Danneville** et **Hervé Barthélemy** pour la rapidité avec laquelle ils ont lu mon manuscrit et l'intérêt qu'ils ont porté à mon travail. Merci également aux autres membres du jury qui ont accepté de juger ce travail : **Jacques Graffeuil** et **Dominique Morche**.

Le travail présenté ici est le fruit d'un travail d'équipe. J'ai pour cela pleinement profité de l'aide technique de **Benoit Butaye**. Un grand merci aussi à **Valérie Carra** et **Gerald Chiron** pour leur participation à la réalisation du layout des circuits. Je n'oublierai pas non plus l'aide reçue du personnel du laboratoire RF de ST crolles : **Julien** et **Caroline**.

Enfin, une pensée pour tous mes collègues avec qui j'ai partagé un café, un repas, un verre pendant ces trois années : **Seb, Fabien, Frank, Fabrice, Manu, François, Audrey, Cédric, Flavia, Alexis, Gerald**,... sans oublier ceux de ST crolles : **Bruno, Vincent, Julien, Marie, Seb, Malal**,...

AUTEUR : Manuel CAMUS

TITRE : Architecture de réception RF très faible coût et très faible puissance. Application aux réseaux de capteurs et au standard ZigBee.

DIRECTEUR DE THESE : Thiery PARRA

LIEU ET DATE DE SOUTENANCE : LAAS-CNRS le 29 Février 2008

RESUME :

Le travail présenté ici s'inscrit dans la perspective du développement de modules électroniques à très faible coût et à très faible consommation pour les réseaux de capteurs sans fils (WSN). Il traite de la conception et du test d'une chaîne de réception RF compatible avec la norme IEEE 802.15.4 pour la bande ISM 2.4GHz. L'interface RF objet de notre étude inclue toutes les fonctions depuis l'antenne jusqu'au 1^{er} étage du filtre analogique en bande de base, à partir duquel le gain devient suffisant pour masquer le bruit introduit par le reste de la chaîne de réception.

Ce mémoire articulé autour de quatre chapitres, décrit toutes les étapes depuis la définition des spécifications de la chaîne de réception jusqu'à la présentation de ses performances, en passant par l'étude de son architecture et la conception de ses différents étages.

Suite à l'étude de l'impact des interféreurs IEEE 802.15.4 et IEEE 802.11b présents dans la bande ISM 2.4GHz, une architecture utilisant une fréquence intermédiaire de 6MHz a été retenue. En outre, pour pouvoir répondre aux spécifications fixées, cette architecture est composée de plusieurs étages innovants ou originaux tels qu'un balun intégré trois accès, un amplificateur faible bruit sans inductance, un mélangeur passif piloté par un signal local (OL) à très faible rapport cyclique ainsi qu'un filtre bande de base optimisé en bruit et en linéarité. Intégré dans une technologie CMOS 90nm, ce récepteur occupe une surface de 0.07mm², ou 0.23mm² en incluant le balun intégré, qui représente une réduction de 70% par rapport à l'état de l'art des puces compatibles avec le standard IEEE 802.15.4. En prenant en compte la consommation dynamique de toute la chaîne de mise en forme du signal OL, la tête de réception précédemment décrite consomme seulement 4mA sous une tension d'alimentation de 1.35V. Enfin, en incluant le balun intégré, le gain est de 35dBv/dBm, le facteur de bruit de 7.5dB, l'IIP3 de -10dBm et la réjection d'image supérieure à 32dB. Ces performances placent ce récepteur parmi les récepteurs RF les plus performants pour cette application. Les nombreux principes mis en œuvre sont par ailleurs transposables à d'autres bandes de fréquences et à d'autres standards de communication.

TITRE et résumé en anglais [au recto de la dernière page](#)

MOTS-CLES : Récepteur faible coût, Récepteur faible consommation, Réseau de capteurs, Standard ZigBee, Standard IEEE 802.15.4, Coexistence, Structure « low-IF », Filtre d'antenne (SAW ou BAW), Balun, Balun intégré, Amplificateur faible bruit (LNA), Récepteur non adapté, Mélangeur passif/actif, Signal LO a faible rapport cyclique, diviseur par deux, Réjection d'image, filtre de canal, filtre polyphase.

DISCIPLINE ADMINISTRATIVE : Micro et NanoTechnologies

LABORATOIRE : LAAS-CNRS 7 Avenue du Colonel Roche - 31077 Toulouse cedex 4 – France

TABLE DES MATIERES

INTRODUCTION GENERALE..... 1

CHAPITRE I : INTRODUCTION AUX RESEAUX DE CAPTEURS, PRESENTATION DU STANDARD ZIGBEE ET DEFINITION DE L'AXE DE L'ETUDE

1	INTRODUCTION :	7
2	PRESENTATION DES RESEAUX DE CAPTEURS (WSN)	7
2.1	Introduction:.....	7
2.2	Applications :	8
2.3	Couche Réseau et Notion d'auto organisation:	9
2.4	Couche de liaison:	10
2.5	Conclusion:	11
3	PRESENTATION DES STANDARDS ZIGBEE ET IEEE 802.15.4	12
3.1	Introduction :.....	12
3.2	Description de la Couche Physique (PHY) dans la bande ISM 2,4GHz.	13
3.3	Spécifications de la couche PHY 802.15.4	15
3.4	Conclusion	17
4	NOTION DE COEXISTENCE DANS LA BANDE ISM 2.4GHZ	18
4.1	Présentation du problème :	18
4.2	Etude de la coexistence avec le standard IEEE 802.11b :.....	19
4.3	Bilan.....	20
5	ETAT DE L'ART DES SOLUTIONS ZIGBEE ET DEFINITION DU CADRE ET DES SPECIFICATIONS DU TRAVAIL DE RECHERCHE	21
5.1	Présentation d'un circuit compatible ZigBee :	21
5.2	Etat de l'art des solutions ZigBee :	22
5.3	Définition du cadre et des spécifications fixées pour le travail de recherche:	22
6	CHOIX ET PRESENTATION DE LA TECHNOLOGIE	24
6.1	Choix de la technologie :	24
6.2	Présentation de la technologie CMOS 90nm	24
6.2.1	Niveaux métalliques :	25
6.2.2	Transistors MOS :	25
6.2.3	Composants passifs :	26
7	CONCLUSION	28
	BIBLIOGRAPHIE	29

CHAPITRE II : ETUDE ET CHOIX DE L'ARCHITECTURE DE RECEPTION

1	INTRODUCTION	33
2	CHOIX GENERAL DE L'ARCHITECTURE DE RECEPTION	33
2.1	Récepteur hétérodyne	34
2.2	Récepteur à conversion directe	35
2.3	Récepteur « Low-IF ».....	36

2.4	Bilan et choix de la structure.....	39
3	CHOIX DE LA FREQUENCE INTERMEDIAIRE	40
3.1	Hypothèses de l'étude.....	40
3.2	Etude des interféreurs du standard IEEE 802.15.4	41
3.2.1	Fréquence intermédiaire de 1.5MHz	42
3.2.2	Fréquence intermédiaire de 2MHz	43
3.2.3	Fréquence intermédiaire de 4MHz	44
3.2.4	Fréquence intermédiaire de 6MHz	44
3.2.5	Bilan	45
3.3	Etude des interféreurs du standard IEEE 802.11b	45
3.3.1	Fréquence intermédiaire de 1.5MHz	46
3.3.2	Fréquence intermédiaire de 6MHz	46
3.3.3	Bilan	47
4	PRESENTATION DE L'ARCHITECTURE RETENUE	48
4.1	Interface RX/TX.....	48
4.2	Suppression du filtre d'antenne	49
4.3	Amplificateur faible bruit	51
4.4	Mélangeur	51
4.5	Conclusion	53
5	SPECIFICATIONS PRELIMINAIRES POUR CHAQUE ETAGE	53
5.1	Budget de consommation	53
5.2	Cahier des charges pour chaque fonction du récepteur.....	54
5.2.1	Facteur de bruit global de la chaîne de réception.....	54
5.2.2	Budget de gain et de NF	54
5.2.3	Spécifications de linéarité	56
5.2.4	Spécifications du signal OL	56
6	CONCLUSION	57
	BIBLIOGRAPHIE	58

CHAPITRE III : INNOVATIONS PROPOSEES SUR DES BLOCS SPECIFIQUES : BALUN, LNA ET MELANGEUR

1	INTRODUCTION	63
2	LNA HAUTE IMPEDANCE	63
2.1	Structures possibles de LNA	63
2.1.1	Structure 1: Source commune cascodée.....	64
2.1.2	Solution 2 : Structure à grille commune.....	65
2.1.3	Bilan	68
2.2	LNA non adapté	68
2.3	Impact de la ligne de transmission dans le cas d'un récepteur non adapté	72
2.4	Présentation des performances du LNA retenu.....	75
2.5	Bilan	77
3	ETUDE DU BALUN.....	77

3.1	Introduction.....	77
3.2	Choix du type de Balun.....	77
3.2.1	Balun externe à composants discrets.....	77
3.2.2	Balun externe	79
3.2.3	Balun intégré	79
3.3	Choix du rapport de transformation du balun	83
3.4	Spécifications du Balun 3 accès.....	84
3.5	Réalisation du Balun 3 Accès.....	85
3.6	Résultats de simulation en puissance du Balun 3 accès.....	87
3.7	Fonctionnement du Balun chargé par une forte impédance	87
3.8	Bilan.....	89
4	MELANGEUR SOUS FAIBLE TENSION D’ALIMENTATION.....	90
4.1	Introduction.....	90
4.2	Mélangeur passif ou Mélangeur actif	90
4.2.1	Mélangeur actif (Mélangeur de Gilbert)	90
4.2.2	Mélangeur passif CMOS	92
4.3	Mélangeur passif en tension	94
4.4	Améliorations proposées pour le mélangeur passif.....	98
4.4.1	Solution 1 : Augmentation du r_{ON}	98
4.4.2	Solution 2 : Réduction du rapport cyclique de la LO	99
4.4.3	Comparaison des différentes solutions.....	101
4.5	Bilan.....	101
5	CONCLUSION	102
	BIBLIOGRAPHIE	103

CHAPITRE IV : CONCEPTION ET VALIDATION DE LA CHAINE DE RECEPTION

1	INTRODUCTION	107
2	CONCEPTION DE LA CHAINE DE RECEPTION	107
2.1	Rappel de l’architecture	107
2.2	LNA (Amplificateur faible bruit)	108
2.2.1	Polarisation.....	108
2.2.1	Dimensionnement du LNA	112
2.2.2	Dessin des masques du LNA	115
2.2.3	Présentation des performances du LNA.....	115
2.3	Buffer Post-LNA	116
2.3.1	Principe.....	116
2.3.2	Polarisation.....	117
2.3.3	Interconnexion avec le mélangeur	118
2.3.4	Présentation du dessin des masques	118
2.3.5	Présentation des performances	119
2.4	Conception de la voie LO.....	119
2.4.1	Génération du signal carré à rapport cyclique 1/4.....	120
2.4.2	Conception du diviseur par deux.....	121
2.4.3	Réalisation du dessin des masques	123

2.4.4	Présentation des performances de la chaîne LO.....	123
2.5	Mélangeur passif	124
2.5.1	Polarisation.....	124
2.5.2	Conception et dessin des masques	125
2.5.3	Performances du mélangeur	125
2.6	Filtre de canal (ou PMA pour Post Mixer amplifier).....	126
2.6.1	Choix de la structure du PMA.....	126
2.6.2	Conception du filtre passe bas	128
2.6.3	Conception du filtre complexe	128
2.6.4	Dessin des masques.....	133
2.6.5	Performances	134
3	CHAINE DE RECEPTION COMPLETE.....	134
3.1	Dessin des masques.....	134
3.2	Performances globales	135
4	VALIDATION EXPERIMENTALE	135
4.1	Description de la méthode de validation	136
4.2	Caractérisation des Balun intégrés.....	137
4.2.1	Principe de mesure.....	137
4.2.2	Résultats de mesure	137
4.2.3	Bilan.....	138
4.3	Principe de mesure des puces 1 et 2.....	139
4.3.1	Méthode de mesure.....	139
4.3.2	Réalisation des cartes de test.....	139
4.4	Résultats de mesure du récepteur utilisant un balun 50/200Ω et un mélangeur piloté par une LO à rapport cyclique 1/4.....	140
4.4.1	Consommation en courant.....	140
4.4.2	Réponse réelle du balun intégré	141
4.4.3	Chaîne de réception complète	142
4.4.4	Résultats statistiques.....	147
4.5	Comparaison des deux modes de pilotage du mélangeur	148
4.5.1	Consommation en courant.....	149
4.5.2	Gain et sensibilité	149
4.5.3	Linéarité.....	149
4.6	Bilan.....	150
5	CONCLUSION	151
	BIBLIOGRAPHIE	153

CONCLUSION GENERALE.....155

ANNEXE : Suppression du filtre d'antenne dans le cas du standard GSM-EDGE

INTRODUCTION GENERALE:

Le domaine des réseaux de capteurs sans fils, aussi dénommés par le sigle WSN (pour « Wireless Sensor Network »), est en pleine expansion. Il possède de nombreuses applications telles que des applications militaires, la surveillance de l'environnement, les bâtiments et structures intelligents, le suivi de biens ou de personnes, etc... Ces applications, bien que très différentes, présentent le besoin commun d'être constituées de réseaux composés de nœuds à faible débit, à très faible coût et à très faible consommation. La demande de circuits émetteurs/récepteurs vérifiant ces contraintes est par conséquent de plus en plus importante. Dans cette optique, le standard ZigBee a été introduit. Il ajoute aux couches physiques et de liaison définies par la norme IEEE 802.15.4, les couches réseaux et applications.

Dans la majorité des applications WSN, les circuits émetteurs/récepteurs doivent être capables de fonctionner durant une période supérieure à dix ans en étant alimenté sur simple pile. Les applications auxquelles ils sont destinés ont un très faible rapport cyclique d'utilisation. Il est donc essentiel de réduire à la fois leur consommation en mode de fonctionnement mais aussi en mode de veille. Pour ce dernier mode, la consommation de l'ensemble du circuit doit être inférieure à $1\mu\text{A}$. Cette spécification nécessite, entre autre, l'utilisation d'une technologie de réalisation à faibles courants de fuite. De plus, un nombre minimal de composants externes ainsi qu'une surface de silicium très faible sont les points clés pour réduire le coût de tels circuits.

Le travail présenté dans ce mémoire s'inscrit dans ce contexte et a pour objectif de concevoir une chaîne de réception RF à très faible coût, à très faible consommation de puissance et compatible avec le standard IEEE 802.15.4 dans la bande ISM 2.4GHz. Il décrit toutes les étapes depuis la définition des spécifications de la chaîne de réception jusqu'à la présentation de ses performances, en passant par son étude d'architecture et la conception de ses différents étages.

Le premier chapitre est présenté sous la forme d'une introduction globale au problème. Dans un premier temps, nous présentons les réseaux de capteurs sans fils ainsi que les standards ZigBee et IEEE 802.15.4. Dans une deuxième partie, nous évoquons les conséquences de la coexistence du standard IEEE 802.15.4 avec les autres standards présents dans la bande ISM 2.4GHz. Nous définissons ensuite plus précisément le cadre de l'étude ainsi que les spécifications globales à atteindre. Enfin, dans la dernière partie, nous justifions l'utilisation d'une technologie CMOS de longueur de grille 90nm.

Le deuxième chapitre traite du choix de l'architecture de réception. Nous justifions, tout d'abord, l'utilisation d'une structure à faible fréquence intermédiaire avant de démontrer, à l'aide d'une analyse mathématique, l'intérêt d'utiliser une fréquence intermédiaire d'une valeur de 6MHz. En effet, cette valeur permet une réjection optimale des interféreurs IEEE 802.15.4 et IEEE 802.11b. Ensuite, nous décrivons plus en détail le choix de l'architecture et nous fixons les spécifications nécessaires à la conception des différents étages.

Le chapitre trois décrit les améliorations proposées pour les principaux étages de l'architecture de réception. Dans un premier temps, nous justifions l'utilisation d'un amplificateur faible bruit sans

inductance et non adapté. Puis, nous présentons les avantages à utiliser un balun intégré composé de trois accès. Ce type de balun permet, en effet, une optimisation de la sensibilité du récepteur et de la puissance d'émission de l'émetteur. Enfin, nous décrivons les avantages apportés par l'utilisation d'un mélangeur passif chargé par une forte impédance et piloté par un signal de commande à faible rapport cyclique.

Le quatrième et dernier chapitre détaille la chaîne de réception complète. Une première partie présente la conception au niveau transistor et le dessin des masques de tous les étages qui composent le récepteur : le LNA, le mélangeur, le buffer faisant l'interface entre les deux, le diviseur par deux permettant de générer les signaux de commande OL du mélangeur en quadrature et le filtre analogique complexe en bande de base du premier ordre. La seconde partie détaille la méthode de validation expérimentale mise en place, puis rend compte de toutes les caractérisations réalisées. Les résultats de mesures vérifient bien les spécifications fixées. Enfin, nous démontrons que les performances obtenues sont supérieures aux performances des solutions compatibles avec le standard ZigBee se plaçant à l'état de l'art. Nous pouvons ainsi conclure à la validité de notre conception et au bien-fondé des choix réalisés.

CHAPITRE I :

INTRODUCTION AUX RESEAUX DE CAPTEURS,
PRESENTATION DU STANDARD ZIGBEE ET
DEFINITION DE L'AXE DE L'ETUDE

1 INTRODUCTION

Aujourd'hui, de nombreuses applications de connexions sans fils aussi bien dans les domaines industriels que personnels requièrent des transmissions à faibles débits organisées sous forme de réseaux. Ces applications sont regroupées sous le terme de réseaux de capteurs ou sous le sigle WSN (« Wireless Sensor Network »). Ils constituent un domaine en pleine expansion possédant de nombreuses applications potentielles et ayant des contraintes relativement différentes des systèmes de communications sans fils classiques.

Ce chapitre d'introduction va permettre de fixer les bases de ce travail de recherche de façon à comprendre tous les choix qui y seront effectués et détaillés dans les chapitres suivants. Pour cela, une première partie introduira la notion de réseaux de capteurs en présentant ses différences par rapport aux réseaux cellulaires et en précisant leurs principales caractéristiques. La seconde partie détaillera le standard ZigBee, un des premiers standards destiné aux réseaux de capteurs à avoir été normalisé. C'est sur celui-ci que s'est basé notre travail de recherche. La troisième partie traitera du problème de sa coexistence avec les autres standards présents dans la bande ISM 2.4GHz tels que le Bluetooth ou le WLAN. La quatrième partie permettra de fixer les bornes de l'étude ainsi que les spécifications visées. Enfin la dernière partie expliquera le choix de la technologie et présentera ses principales caractéristiques.

2 PRESENTATION DES RESEAUX DE CAPTEURS (WSN)

2.1 Introduction

Contrairement aux réseaux de type cellulaire, les réseaux de capteurs sont construits sur la base de réseaux maillés [1]. C'est-à-dire qu'ils n'utilisent pas nécessairement une configuration en étoile où chaque nœud se trouve en dessous d'un coordinateur. Dans ce type de réseau, il n'y a pas d'infrastructure fixe comme c'est le cas pour les stations de base des réseaux cellulaires, par exemple. Ici chaque nœud peut prendre part au routage de l'information. La Figure 1(a) représente un exemple très simple de topologie possible: la topologie plate. Il est aussi possible d'utiliser une topologie hiérarchique où des groupes de nœuds élisent un maître (« Cluster Head ») qui est le seul à pouvoir communiquer avec chacun des maîtres des autres groupes (Figure 1(b)).

Un réseau maillé est caractérisé par une dynamique très importante. Les nœuds peuvent être mobiles et suivre un cycle allant de la naissance jusqu'à la mort. Les liens entre les nœuds ne sont donc pas une garantie sur toute la durée de vie du réseau.

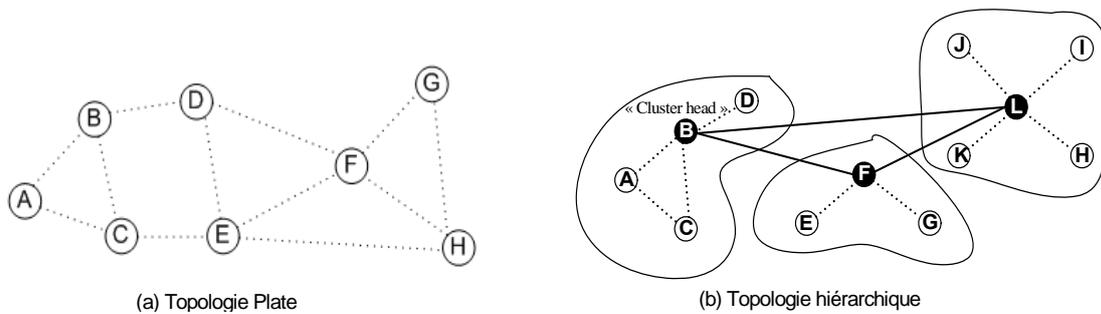


Figure 1: Exemple de Topologie de réseaux WSN

Un tel réseau doit donc être capable de se réorganiser lui-même, en changeant de topologie, par exemple, pour être capable dès l'initiation de se mettre en place et de fonctionner de manière complètement autonome. Les principales caractéristiques des réseaux de capteurs sont les suivantes :

- Une application connue au départ, entraînant un déploiement optimal du réseau selon les contraintes de cette application.
- Le nombre de nœuds constituant le réseau peut être très important et avec une densité variable au gré des apparitions et disparitions.
- Une énergie disponible pour chaque nœud finie. C'est-à-dire un nœud difficilement rechargeable voir même non rechargeable du tout.

Le but de ce paragraphe, après avoir présenté les applications possibles des réseaux de capteurs, est de faire une rapide présentation de ces réseaux en évoquant leur couche réseaux et la notion d'auto-organisation et leur couche de liaison permettant de gérer les conditions d'accès au réseau. La couche physique sera elle évoquée plus précisément pour le standard IEEE 802.15.4 dans le paragraphe 0.

2.2 Applications

Les applications des réseaux de capteurs sont nombreuses. En voici une liste non exhaustive:

- Applications militaires : Comme pour beaucoup d'autres domaines, ce sont historiquement les militaires qui se sont intéressés les premiers aux WSNs. Utiles pour des communications entre militaire ou pour la surveillance d'une zone par exemple.
- Surveillance de l'environnement : on peut citer quelques exemples tels que la surveillance des feux de forêts, la surveillance du degré de maturité des récoltes (raisin), la mesure de la qualité de l'eau ou de l'air etc.
- Une autre grande application souvent évoquée concerne les bâtiments et structures intelligentes où les réseaux WSNs peuvent être utiles pour des contrôles de sureté tels que le contrôle antisismique ou de déformation d'une structure. Ils ont également des applications domotiques telles la régulation de la lumière, de la température et de la ventilation dans un bâtiment (cf. Figure 2).



Figure 2: Exemple d'application des réseaux WSNs

- Enfin nous pouvons également citer, les applications concernant le suivi de biens ou de personnes comme le suivi du positionnement sur une chaîne de production ou l'assistance à domicile de personnes à autonomie réduite.

Toutes ces applications ont en commun plusieurs points qui caractérisent les réseaux WSNs :

- Nœuds à faible débit, autonomes et capables de communiquer sur une distance pouvant être supérieure à la dizaine de mètres.
- Nœuds à faible consommation d'énergie
- Nœuds en quantité importante et de densité variable.

2.3 Couche Réseau et Notion d'auto organisation

La couche réseau ne faisant pas directement partie de ce travail de recherche, nous allons seulement l'évoquer brièvement en abordant une notion très importante pour les réseaux WSN, la notion d'auto-organisation. Le but étant de donner une vision de la complexité de cette couche qui demande une réelle expertise.

L'auto-organisation est indispensable dans le cas de très gros réseaux où la gestion centralisée par un seul nœud n'est pas possible. Elle serait rendue trop complexe et pas assez dynamique à cause d'une surcharge trop importante de l'administrateur. De plus avec cette méthode, toute configuration manuelle ou toute administration devient inutile ce qui dans certaines applications est très appréciable (exemple de la surveillance d'une forêt par un réseau de capteurs largué par avion).

Individuellement, chaque nœud possède une vue locale, peut communiquer avec ses voisins et est capable d'actions dites de bas niveau. Globalement l'ensemble doit pouvoir résoudre une tâche complexe, en agissant de manière coordonnée tout en étant adaptable, robuste et de dimension ajustable. Un banc de poisson est un exemple de système auto-organisé (Figure 3) [2] très explicite:

- Adaptable : Il s'adapte à tout changement de situation, de façon à toujours être le plus efficace possible. Il doit donc être mobile (dynamiquement configurable).
- Robuste : il continue à fonctionner malgré la perte fréquente d'un de ses éléments.
- « Scalable »: Il est capable d'adapter sa taille et sa forme aux circonstances pour pouvoir continuer à fonctionner avec un nombre d'entités très élevé

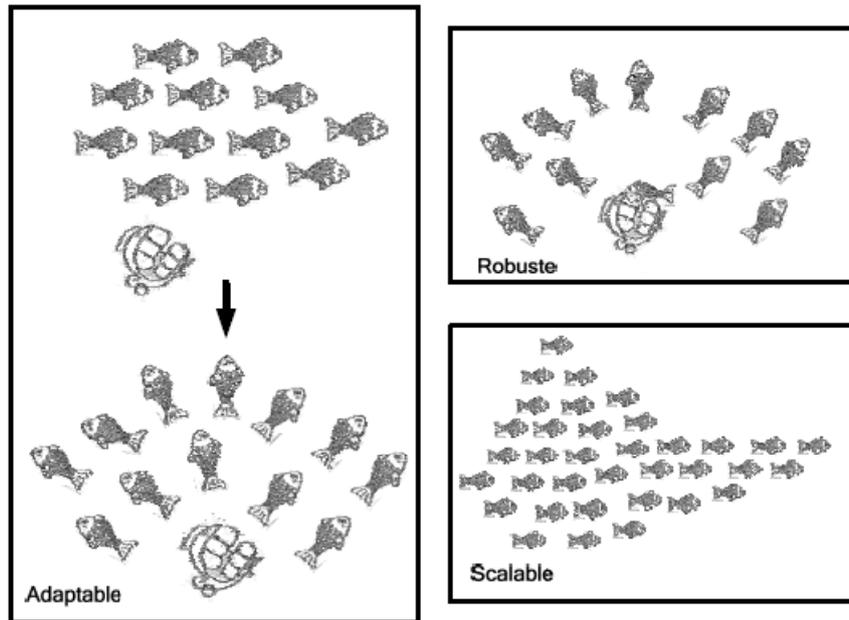


Figure 3: Exemple de système auto-organisé, un banc de poisson

2.4 Couche de liaison

La couche de liaison (encore dénommée MAC pour Medium access control), permet de définir les règles d'accès au canal [3]. Dans ce paragraphe, une brève introduction de cette couche est présentée. Ses objectifs principaux sont de réduire les collisions, de réduire le délai d'accès au réseau et de garantir une équité entre les nœuds. Elle est très importante pour les réseaux de capteur car elle va participer dans une large mesure à la consommation d'énergie du réseau. Bien sur, et comme dans beaucoup d'autres domaines tels que la conception niveau transistor qui nous intéressera par la suite, il y a toujours un compromis entre le niveau de performances, ici celles du protocole, et la consommation.

Le protocole le plus simple est le protocole ALOHA [4]. Son principe est basé sur le fait qu'un nœud est autorisé à prendre le canal dès qu'il est prêt à envoyer un paquet. La simplicité de ce protocole a un prix : les collisions sont importantes et la capacité du canal est de la sorte réduite à 18% de sa capacité maximale.

La nécessité d'organiser le canal avec un protocole plus contraignant est donc évidente. Le protocole CSMA [5] présente une amélioration importante des performances. Il effectue une écoute préalable du canal avant de transmettre un paquet de données. Ainsi la capacité du canal peut atteindre les 80%. Par contre lorsque tous les nœuds ne sont pas à portée les uns des autres, il reste un risque de collision avec notamment une sensibilité au problème du nœud caché comme illustré

sur la Figure 4. B ne peut pas entendre A, il peut donc émettre en même temps et ainsi provoquer une collision sur C.

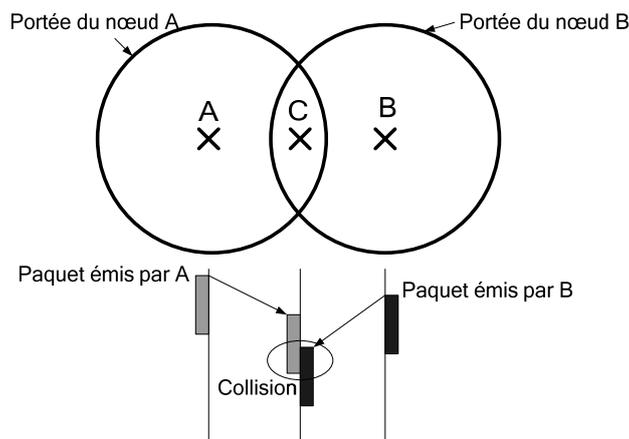


Figure 4: Problème du nœud caché

Pour éviter ce problème, le protocole MACA (« Multiple acces Collision Avoidance »), connu aussi sous le nom de CSMA-CA [6], a été conçu. Le principe de base consiste à ce que dès qu'un nœud, par exemple A, détecte un canal libre, il envoie un paquet de réservation de canal RTS (« Ready to Send ») auquel le destinataire C répond par un accord pour recevoir CTS (« Clear to Sent »). Ainsi, B entend le CTS de C qu'il n'a pas encore sollicité et ne transmet pas son paquet, évitant ainsi une collision. Ce protocole est ainsi plus robuste et plus flexible. En contre partie, il nécessite une dépense d'énergie plus importante, en raison notamment de l'écoute passive (idle) qui nécessite une alimentation du nœud sur de larges durées. La mise en veille de la partie radio est donc un point crucial pour réaliser une économie d'énergie. De nouveaux protocoles beaucoup plus efficaces vis-à-vis de la consommation énergétique sont en train de faire leur apparition. Ils mettent en œuvre des périodes de sommeil pour les nœuds, les deux principaux exemples sont les protocoles S-MAC [7] et WiseMAC [8].

2.5 Conclusion

Les réseaux de capteurs possèdent un large domaine d'applications, synonyme de futurs marchés lucratifs. Ils possèdent leurs propres caractéristiques et leurs propres contraintes. Ils nécessitent donc de relever de nombreux challenges techniques, le plus important étant celui de l'optimisation de l'énergie des nœuds. Le premier standard concernant les réseaux de capteurs à avoir été normalisé est le ZigBee, basé sur la norme IEEE 802.15.4 [9]. C'est une norme pour les Wireless PAN (Personnal Area Network) dont le domaine de la domotique constitue la principale application. Une introduction de ce standard sur lequel s'est basé notre travail de recherche est proposée dans le paragraphe suivant.

3 PRESENTATION DES STANDARDS ZIGBEE ET IEEE 802.15.4

3.1 Introduction

Les contraintes des réseaux de capteurs définies dans le paragraphe précédent, et en particulier celle portant sur la consommation, montrent clairement que les standards sans fils classiques tels que Bluetooth [10] ou WLAN [11] ne sont pas adaptés pour être utilisés dans ce type de réseaux. Le premier standard à avoir été normalisé et prenant en compte ces nouvelles contraintes liées aux réseaux WSN est le standard ZigBee. La Figure 5 présente la position de divers standards sur une échelle de portée et de débit, afin de mieux situer les contraintes du standard ZigBee.

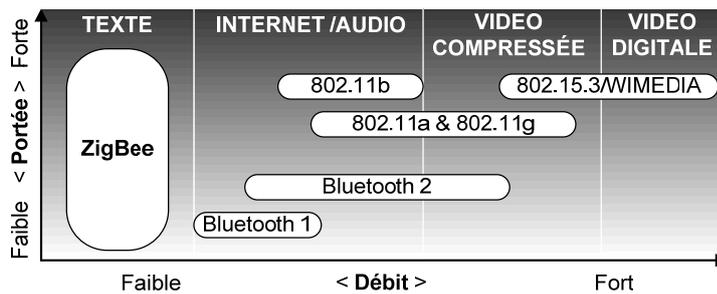


Figure 5: Le ZigBee par rapport aux autres standards

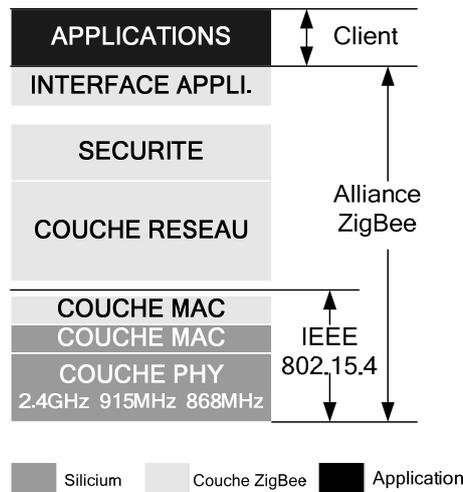


Figure 6: Différence entre l’alliance ZigBee et le standard IEEE 802.15.4

Un amalgame est souvent réalisé entre standard ZigBee [12] et standard IEEE 802.15.4 [9], qui s’appliquent pourtant à des niveaux différents. La distinction est illustrée par la Figure 6 : le standard ZigBee est une alliance qui profite de la couche physique de radiocommunications définie par le standard IEEE 802.15.4. Le standard ZigBee rajoute une couche réseau.

La Figure 7 présente l’historique des standards ZigBee et IEEE 802.15.4. La première réflexion date de 1999 et la première proposition de 2000. La proposition à l’organisme IEEE a été faite en 2001 et, après plusieurs révisions la version, finale du standard IEEE 802.15.4 a été adoptée en mai 2003 [9]. De son côté le standard ZigBee à crée une alliance en 2002.

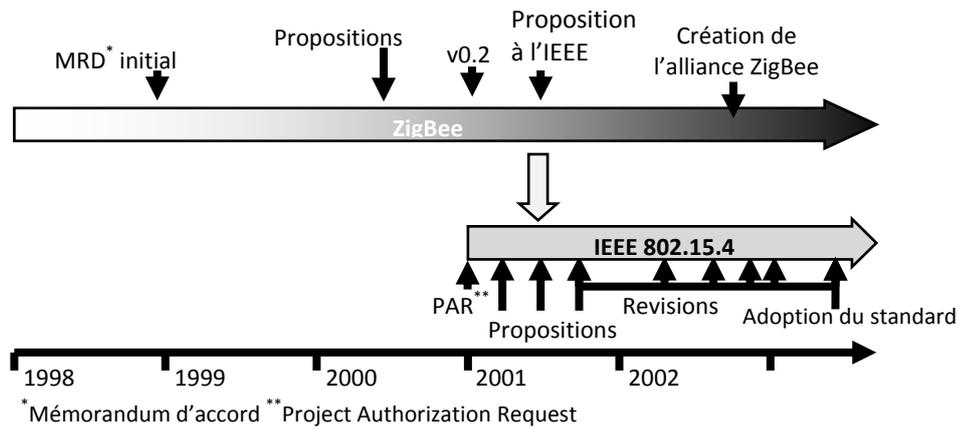


Figure 7: Historique de la norme ZigBee et 802.15.4

Le standard IEEE 802.15.4 est un protocole de paquet dont les principales caractéristiques sont les suivantes :

- La couche physique est simple (cf. paragraphe suivant)
- Un réseau ZigBee possède un coordinateur (nœud puissant) et des nœuds esclaves disposés selon des topologies variables, en étoile ou non, plates ou hiérarchiques.
- La couche MAC est également simple, l'accès des nœuds au canal étant géré à l'aide du protocole CSMA-CA (cf. paragraphe 2.4)
- Le débit binaire est faible, de 20 à 250kbits/s suivant la bande de fréquence utilisée.
- La portée se situe entre 10 et 100m, dans les bandes de fréquence ISM 800/900MHz et 2.4GHz.
- Ce protocole est défini pour une durée de vie de batterie maximale, chaque capteur devant fonctionner sur une alimentation par pile pendant une durée minimum de 10 ans.

Le TABLEAU I compare les paramètres qui viennent d'être décrits avec ceux des standards Wifi et Bluetooth.

TABLEAU I
COMPARAISON AVEC D'AUTRES STANDARDS

Caractéristiques	IEEE 802.11b WLAN	IEEE 802.15.1 Bluetooth 1	ZigBee
Durée de vie de la batterie	Heures	Jours	Années
Complexité	Très Grande	Grande	Faible
Nombre de nœuds	32	7	64000
Distance	100m	10m	10m-300m
Extensibilité	Oui (« Roaming »)	Non	Oui
Débit binaire	11Mbits/s	1Mbits/s	250Kbits/s

3.2 Description de la Couche Physique (PHY) dans la bande ISM 2,4GHz

Le standard IEEE 802.15.4 spécifie la couche physique (PHY) dans les bandes ISM 868MHz, 915MHz et 2.4GHz avec un débit respectif de 20, 50 et 250kbits/s. Le nombre de canaux disponible étant plus important dans la bande 2.4GHz, c'est elle qui est la plus utilisée. Ce travail de recherche

s'est donc concentré sur cette bande de fréquence dont les bornes basses et hautes sont respectivement 2,405GHz et 2,48GHz.

Un codage des bits par étalement de spectre est utilisé avant la modulation sur fréquence porteuse [13]. Cette technique d'étalement permet de faire fonctionner la transmission avec un rapport signal à bruit (SNR) plus important que ceux des systèmes à bande étroite (Figure 12), au prix d'une bande passante plus importante. La technique utilisée par le standard 802.15.4 consiste à faire correspondre à chaque groupe de 4 bits un code d'étalement de 32 bits (appelés chips dans le cas d'un codage par étalement de spectre) fixé par le standard. Le débit brut dans l'air étant de 250kbit/s, le débit chip obtenu est de 2Mchips/s. Les chips sont ensuite modulés sur la fréquence porteuse à l'aide d'une O-QPSK pour Offset Quaternary Phase Shift Keying [14] où les chips paires sont envoyés sur la voie I et les chips impaires sur la voie Q, chaque chip étant répété deux fois sur chaque voie (Figure 8). Un exemple de cette modulation est présenté sur la Figure 9. Il montre les signaux I et Q après modulation pour une trame de chips composée de 110110001 ainsi que le diagramme de phase correspondant.

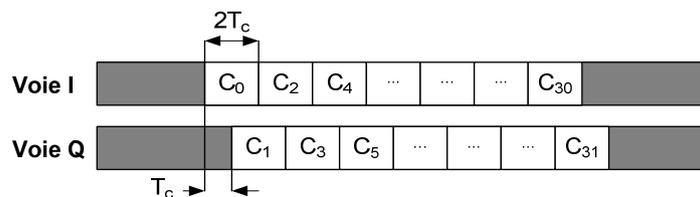


Figure 8: Répartition des chips sur les voies I et Q

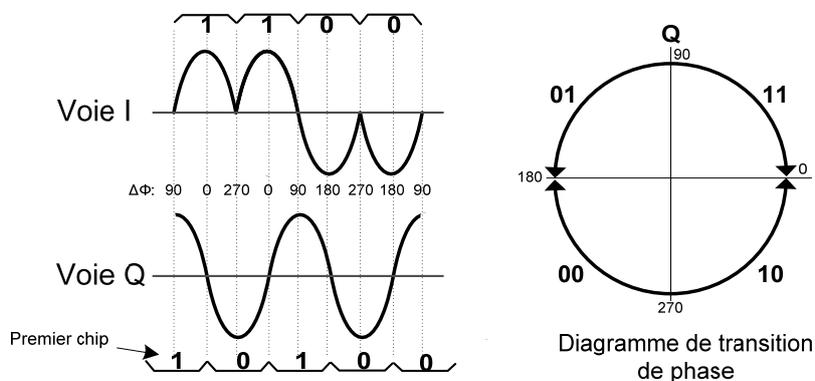


Figure 9: Exemple de la modulation O-QPSK pour la trame de chips 1 10 11 00 01

La modulation OQPSK est équivalente à une modulation MSK pour Minimum Shift Keying [15] dont l'indice de modulation serait égal à 0.5. C'est une modulation à enveloppe constante, facilitant ainsi la conception de la chaîne de transmission ainsi que celle de la chaîne de réception, en réduisant notamment les contraintes de linéarité. En effet, en l'absence de modulation d'amplitude, le signal est en mesure de supporter des phénomènes de compression tant que ces phénomènes n'introduisent pas d'erreur dans la modulation de phase.

Une modélisation système de cette modulation a été réalisée avec le logiciel ADS. Le spectre obtenu présente un lobe principal occupant une bande de fréquence de 3MHz (Figure 10). Les

« trous » dans le spectre sont dus au fait que seulement 16 codes orthogonaux de 32 chips sont utilisés.

Dans la bande disponible entre 2.405GHz et 2.48GHz, le standard ZigBee défini donc 16 canaux avec un espacement inter-canal de 5MHz (Figure 11). Ils sont numérotés de 11 à 26, les dix premiers correspondant aux canaux disponibles dans les bandes de fréquence 868 et 915 MHz.

Enfin précisons que ce standard fonctionne en mode « half-duplex » pour lequel il ne peut y avoir simultanément réception et transmission de données, contrairement à ce qui est réalisé dans le mode « full-duplex».

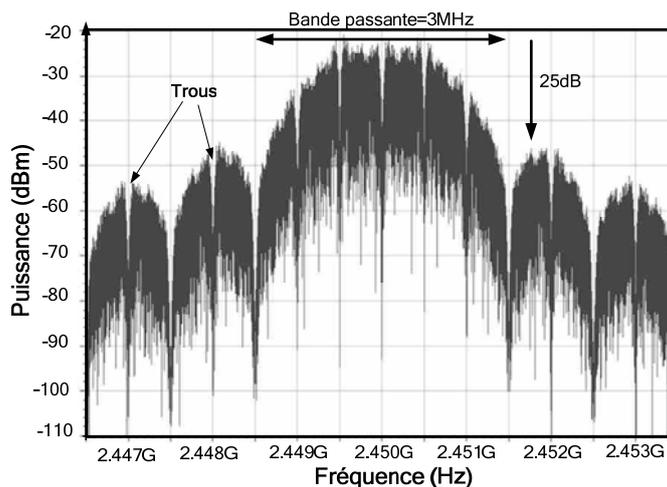


Figure 10: Spectre de la modulation IEEE 802.15.4

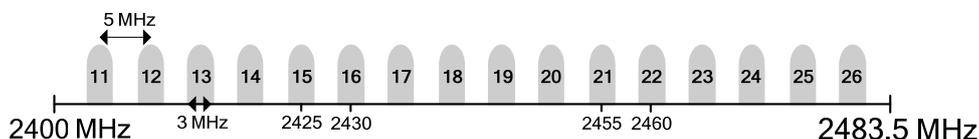


Figure 11: Répartition des canaux IEEE 802.15.4

Les principales caractéristiques de la couche physique 802.15.4 que nous venons de présenter dans ce paragraphe sont résumées dans le TABLEAU II.

TABLEAU II
RESUME DE LA COUCHE PHYSIQUE 802.15.4

Paramètres	Valeurs	Unités
Débit binaire	250	kbits/s
Bande de fréquence étudiée	2.45	GHz
Bande totale	83.5	MHz
Nombre de canaux	16	-
Bande de canal	3	MHz
Espacement inter-canal	5	MHz
Modulation	O-QPSK	-

3.3 Spécifications de la couche PHY 802.15.4

Ce paragraphe présente les spécifications définies par la norme IEEE 802.15.4 (cf. TABLEAU III). Ces spécifications sont peu nombreuses et relativement simples en comparaison des spécifications

des standards de communication plus conventionnels. Pour obtenir un ordre de grandeur de leur complexité, il est intéressant de calculer par exemple le facteur de bruit (NF pour Noise Figure) correspondant à une sensibilité de -85dBm.

TABLEAU III
SPECIFICATIONS DU STANDARD IEEE 802.15.4

	<i>Spécifications</i>	<i>Valeurs</i>	Unités
Récepteur	Sensibilité @ 1% PER (Packet error rate)	-85	dBm
	Niveau de réception Maximum	-20	dBm
	Rejection du canal adjacent	0	dB
	Rejection du canal alterné	30	dB
Emetteur	Puissance d'émission maximum	-3	dBm
	EVM (Amplitude de l'erreur vectorielle)	<35	%

Par définition, la sensibilité d'un récepteur correspond à la puissance minimale à l'antenne permettant d'obtenir une valeur définie du taux d'erreur binaire (BER pour Bit Error Rate) après démodulation. Cette sensibilité est exprimée en dBm et est déterminée à partir du facteur de bruit du récepteur pour une source de bruit à la température de référence T_0 :

$$\text{Sensibilité}(dBm) = 10\log(kT_0B) + SNR(dB) + NF(dB) + 30 \quad (\text{Équation 1})$$

où B représente la bande de bruit effective du récepteur, donc la bande passante du signal utile. Cette expression pour $T_0=300K$ devient :

$$\text{Sensibilité}(dBm) = -174 + 10\log(B) + SNR(dB) + NF(dB) \quad (\text{Équation 2})$$

Pour le standard 802.15.4, B est égale à 3MHz (Figure 10). Pour calculer le NF, il nous reste à déterminer la valeur du rapport signal à bruit (SNR pour Signal to Noise Ratio) permettant d'obtenir un PER (Packet Error Eate) de 1%. La courbe de la Figure 12 disponible dans l'annexe E du standard IEEE 802.15.4 [16], présente le BER en fonction du SNR. Il faut donc convertir le PER de 1% en BER (Bit error rate). Un paquet ZigBee étant composé de 26 octets, il correspond donc à 52 symboles de $n=4$ bits. Ce qui permet d'obtenir le SER (symbol error rate) en fonction du PER :

$$SER = \frac{PER}{\text{Symboles/paquet}} = \frac{1\%}{52} = 1.9 \cdot 10^{-4} \quad (\text{Équation 3})$$

Ensuite, la conversion du SER en BER doit tenir compte qu'une erreur symbole ne correspond pas forcément à une erreur bit unique. En effet cette erreur peut être due à une erreur intervenue sur n bits. En moyenne on approxime une erreur symbole par $\frac{n}{2}$ erreurs bit, ce qui donne un BER d'environ 1.10^{-4} et donc un SNR nécessaire d'environ 0dB d'après la Figure 12. A partir de l'équation 2, nous sommes maintenant capables de déterminer le NF du récepteur. Tous calculs fait, il doit être

égal à 24dB. Cette valeur est très élevée, si elle est comparée aux récepteurs de type GSM où un NF de 8 à 9dB est nécessaire.

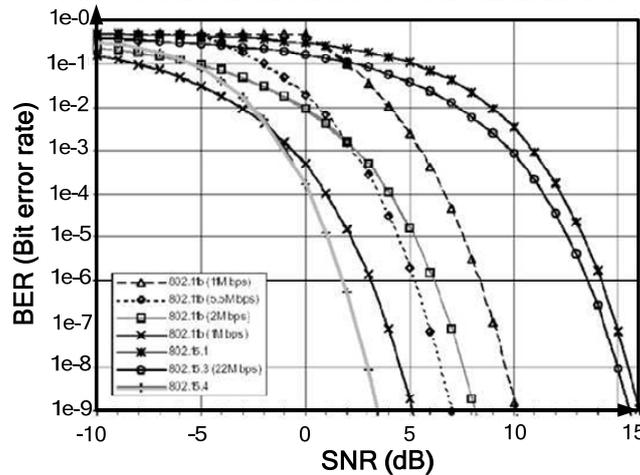


Figure 12: Comparaison des SNR

De même que pour la sensibilité, les autres spécifications telles que la réjection des canaux adjacents et l'EVM sont aussi assez simples à tenir. Par définition le canal adjacent et celui se trouvant juste à coté du canal utile, les autres canaux étant appelés canaux alternés. L'amplitude de l'erreur vectorielle (EVM) caractérise l'écart entre la position idéale et la position réelle sur le diagramme de phase I-Q (Figure 13).

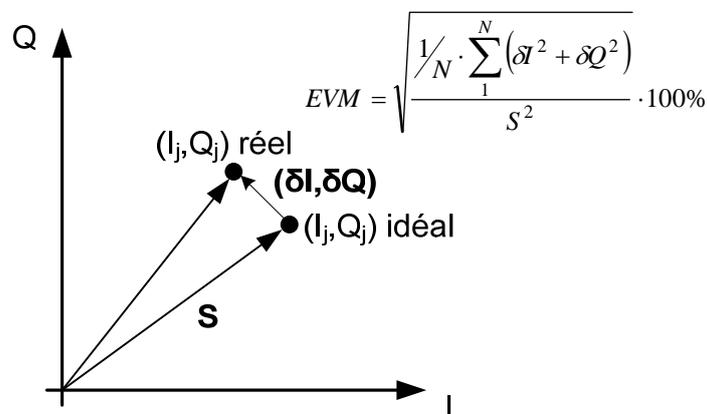


Figure 13: Définition de l'EVM

3.4 Conclusion

Ce paragraphe nous a permis d'introduire le standard IEEE 802.15.4, avec en particulier sa couche physique sur laquelle s'est appuyée la suite de l'étude. Les spécifications fixées par la norme IEEE 802.15.4 sont jugées insuffisantes par les sociétés fournissant des produits dans ce secteur. Les performances visées pour ce travail de recherche sont beaucoup plus agressives. Tout d'abord, ce standard se trouvant dans la bande ISM 2.4GHz, la coexistence avec les autres standards de cette même bande doit être prise en compte. Cette étude sera détaillée dans le paragraphe 4. Enfin une étude de l'état de l'art des solutions compatible ZigBee (cf. paragraphe 5.2) nous montrera que les

spécifications à viser sont systématiquement durcies par les industriels, elles sont donc basées plus sur le système de concurrence que sur la norme IEEE 802.15.4 en elle-même.

4 NOTION DE COEXISTENCE DANS LA BANDE ISM 2.4GHZ

Le standard ZigBee se trouvant dans une bande ISM (Industriel, Scientifique, et Médical) il est soumis au problème de coexistence. Dans ce paragraphe, nous allons introduire ce problème, en présentant dans une première partie les différents standards présents dans la bande ISM 2.4GHz avant d'étudier plus en détail dans une deuxième partie le cas du standard WLAN qui est de loin le plus contraignant.

4.1 Présentation du problème

La bande ISM 2.4GHz est une bande libre, non soumise à des réglementations nationales et qui peuvent être utilisées librement (gratuitement et sans autorisation) pour des applications industrielles, scientifiques et médicales. Les seules obligations à observer sont la puissance d'émission et les excursions en fréquence, ou la perturbation des fréquences voisines. En contre - partie et par voie de conséquence elle est assez encombrée [17]. Les principaux standards présents dans cette bande sont les suivants :

- IEEE 802.11b : WLAN
- IEEE 802.15.1 : Bluetooth
- IEEE 802.15.3 : WPAN haut débit.

Le TABLEAU IV résume pour chacun d'entre eux, les principales caractéristiques affectant la coexistence, en incluant le standard IEEE 802.15.4.

TABLEAU IV
PRINCIPALES CARACTERISTIQUES DES STANDARDS PRESENTS DANS LA BANDE ISM 2.4GHZ

Standard	Sensibilité	Puissance d'émission	Bande- passante
WLAN	-76dBm	14dBm	22MHz
Bluetooth	-70dBm	0dBm	1MHz
WPAN	-75dBm	8dBm	15MHz
ZigBee (IEEE 802.15.4)	-85dBm	0dBm	3MHz

Le problème de coexistence n'est pas directement spécifié dans la norme IEEE 802.15.4. Il fait uniquement l'objet d'une recommandation annexe. Cependant, le nombre de connexions WLAN et Bluetooth étant en forte expansion, il devient prioritaire d'étudier ce problème.

Un circuit ZigBee possède un très faible rapport cyclique d'utilisation, on peut donc facilement conclure que son impact sur les autres standards va être assez limité. L'inverse n'est bien sur pas vrai et le but de ce paragraphe est d'analyser l'impact des autres standards sur les performances d'un

système ZigBee. L'analyse est basée sur l'annexe E du standard 802.15.4 [16]. Tous les standards ne vont pas être abordés, mais nous nous concentrerons sur la coexistence avec le standard IEEE 802.11b. C'est en effet ce standard qui de par sa largeur de bande et de par son importante présence semble le plus gênant [18].

4.2 Etude de la coexistence avec le standard IEEE 802.11b

Le standard IEEE 802.11b possède une bande passante totale de 22Mz beaucoup plus large que celle du standard IEEE 802.15.4. Il peut donc être considéré comme du bruit blanc.

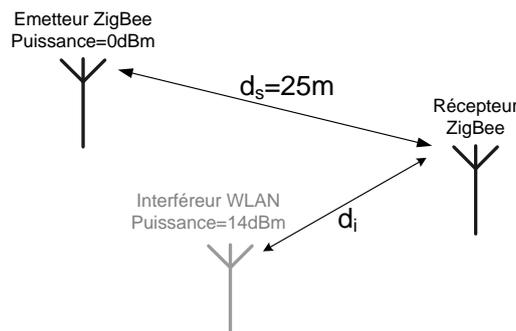


Figure 14: Impact d'un interféreur WLAN

Au cours de cette analyse nous déterminerons la distance minimale (d_i) entre un récepteur ZigBee et un interféreur WLAN afin que ce dernier n'affecte pas les performances du récepteur. Les conditions de cette étude sont décrites sur la Figure 14 où un récepteur ZigBee reçoit un signal utile à un niveau de -75dBm (10dB au dessus de la sensibilité) en présence d'un interféreur WLAN. Dans ces conditions et en utilisant le modèle de propagation défini par l'équation 4, nous pouvons déterminer que l'émetteur ZigBee émettant une puissance de 0dBm se trouve à 25m.

$$\text{Pour } d < 8m, d = 10^{\left(\frac{P_T - P_R - 40.2}{20}\right)} \quad \text{Pour } d > 8m, d = 8 \cdot 10^{\left(\frac{P_T - P_R - 58.5}{33}\right)} \quad (\text{Équation 4})$$

Le spectre d'émission du WLAN (Figure 15) est aussi un paramètre important à prendre en compte. Il possède trois niveaux de puissance différents suivant l'écart de fréquence. A partir de ces éléments, nous sommes en mesure de déterminer la distance minimale de l'interférieur WLAN, en fonction de la position de l'émetteur ZigBee dans le spectre du WLAN.

Les résultats de calcul prenant en compte le modèle de propagation défini par l'équation 4 ainsi que le spectre d'émission du WLAN nous donnent le PER (Packet Error Rate) en fonction de la distance de l'interférieur WLAN [16]. Les trois courbes obtenues pour les trois écarts de fréquence sont présentées sur la Figure 16.

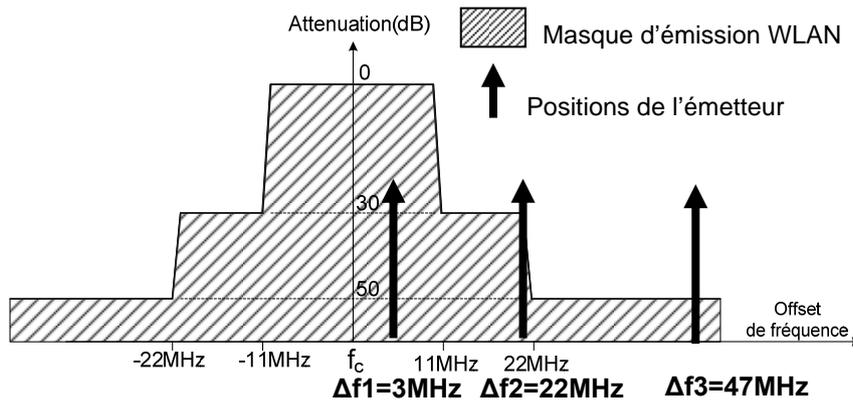


Figure 15: Spectre d'émission WLAN et position de l'émetteur ZigBee

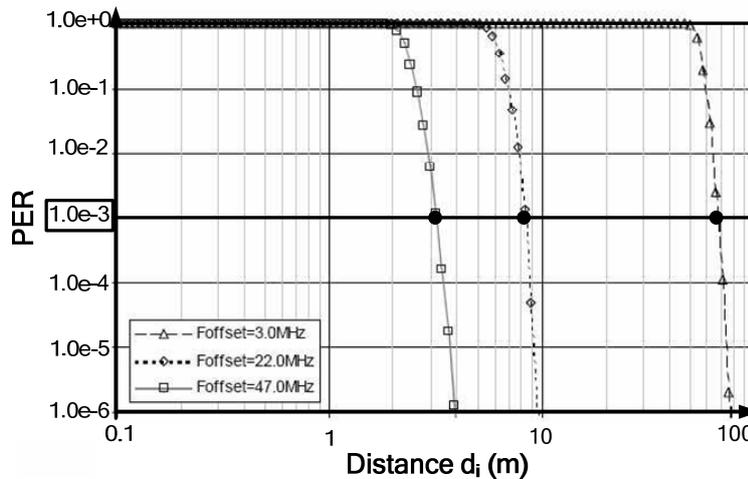


Figure 16: Impact d'un interféreur WLAN sur le PER

Le TABLEAU V résume l'ensemble des valeurs des distances minimales de l'interféreur WLAN en fonction de l'écart de fréquence, nécessaire pour conserver un PER inférieur à 1%. Une première conclusion évidente à la vue de ces résultats est que si le signal ZigBee se trouve dans la bande de fréquence du WLAN, la démodulation n'est quasiment pas possible à moins que l'interféreur WLAN soit extrêmement éloigné. Par contre lorsqu'il se trouve en dehors de la bande de l'interféreur (offset>11MHz), les distances deviennent plus raisonnables et plus conformes à l'échelle d'un domicile contenant WLAN et ZigBee.

TABLEAU V
COEXISTENCE ZIGBEE WLAN

Offset de fréquence	Distance Minimale
F=3MHz	60m
F=22MHz	8m
F=47MHz	3m

4.3 Bilan

Nous venons de voir qu'il était très important que le signal IEEE 802.15.4 se trouve en dehors de la bande principale d'un émetteur WLAN. C'est pourquoi, la capacité à détecter l'occupation d'un

canal pour ensuite réaliser un éventuel alignement est crucial pour réduire le problème de coexistence. La couche réseau du ZigBee permet de réaliser cet alignement.

Dans le cas du « non-overlapping » IEEE 802.11b, trois canaux fixes lui sont affectés. Les canaux 1, 7 et 13 dans la norme européenne et les canaux 1, 6 et 11 dans la norme nord-américaine. Ainsi dans le cas européen, quatre canaux ZigBee (15, 16, 21 & 22) tombent en dehors des canaux du WLAN comme le montre la Figure 17. Pour la configuration Nord-américaine, ce sont les canaux 15, 20, 25 et 26. Cette configuration, en mode « non-overlapping », constituera la base pour le choix de la fréquence intermédiaire de la chaîne de réception, point qui sera abordé dans le chapitre II.

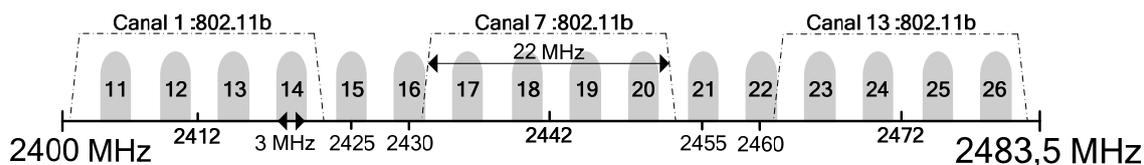


Figure 17: Répartition des canaux IEEE 802.15.4 et IEEE 802.11b

5 ETAT DE L'ART DES SOLUTIONS ZIGBEE ET DEFINITION DU CADRE ET DES SPECIFICATIONS DU TRAVAIL DE RECHERCHE

Comme nous l'avons vu dans le paragraphe 3.3, le standard IEEE 802.15.4 possède des spécifications assez relâchées. Pour avoir une idée plus précise des spécifications à viser pour un futur produit, il apparaît plus intéressant de faire l'état de l'art des circuits compatibles ZigBee déjà existants. Dans un premier temps nous présenterons les caractéristiques importantes d'un circuit ZigBee. Ce travail nous permettra finalement de fixer les bornes de l'étude et les spécifications à tenir.

5.1 Présentation d'un circuit compatible ZigBee :

Pour être compatible ZigBee, un nœud doit posséder une interface de communication radio, un microcontrôleur et de la mémoire [19]. Avec l'avancé des technologies CMOS, il devient maintenant possible d'intégrer toutes ces parties sur une seule puce sous la forme d'une puce multifonction. Outre son faible coût, la principale caractéristique de ce système est de pouvoir fonctionner en étant alimenté sur une simple pile pendant une durée supérieure à dix ans. Ce point constitue la principale différence avec les systèmes standards de communications sans fils (WLAN, Bluetooth,...) qui eux sont prévus pour fonctionner sur batterie rechargeable. La consommation de puissance en mode de fonctionnement doit donc être la plus faible possible, surtout en mode de réception, mode qui est actif beaucoup plus souvent que celui d'émission (le canal nécessitant une écoute fréquente). Cependant, le rapport cyclique d'utilisation effective du circuit restant très faible, la consommation de puissance en mode « stand by » est toute aussi importante. Pour donner un ordre de grandeur, un circuit ZigBee complet doit consommer moins de 1 μ A en mode de veille. Cela nécessite des

courants de fuite très faibles et par conséquent ce paramètre conditionne largement le choix de la technologie de réalisation. Pour satisfaire les particularités et les contraintes de ce nouveau standard, de nouvelles techniques plus innovantes et plus risquées doivent être utilisées tant au niveau de la couche réseau, qu'au niveau de la couche physique, notamment pour l'interface de radiocommunication. La conception de cette dernière ayant constitué le but de ce travail de recherche, nous focaliserons la suite de notre exposé sur cette fonctionnalité.

5.2 Etat de l'art des solutions ZigBee

Le standard ZigBee étant relativement récent, peu de produits et de travaux de recherche complets étaient référencés lors du début du travail de recherche. D'ailleurs, c'est toujours le cas. Le TABLEAU VI fait la synthèse de ces circuits, en résumant les principales caractéristiques de leur interface radio. Les performances atteintes sont déjà bien supérieures à celles fixées par la norme IEEE 802.15.4. Par exemple la sensibilité est d'environ 10dB meilleure. Par contre les produits présentés dans ce tableau sont les premiers compatibles ZigBee et leur consommation en courant n'est pas encore bien optimisée et reste trop importante.

TABLEAU VI
ETAT DE L'ART DES PRODUITS COMPATIBLES ZIGBEE DISPONIBLES LORS DU DEBUT DE L'ETUDE

<i>Référence</i>	<i>Ember EM250 [20]</i>	<i>Chipcon CC2420 [21]</i>	<i>Motorola MC13192 [22]</i>	<i>Norme IEEE 802.15.4</i>
Sensibilité	-94dBm	-94dBm	-92dBm	-85dBm
Réjections des canaux adjacents				
+/-5MHz	30dB	39dB	25dB	0dB
+/-10MHz	40dB	55dB	41dB	30dB
Consommation RX	22.5mA	19.7mA	37mA	-
Puissance d'émission	4dBm max	0dBm Typ	4dBm max	-3dBm
EVM	25%	20%	20%	<35%
Consommation TX	23.5mA	17.4mA	30mA	-
Surface	10mm ²	9mm ²	5mm ²	-
Technologie	CMOS 0,18 μm	CMOS 0,18 μm	CMOS 0,18 μm	-

5.3 Définition du cadre et des spécifications fixées pour le travail de recherche

L'étude de l'architecture et la conception de la totalité de la partie radio n'étant pas envisageable, le travail de recherche s'est donc concentré sur la partie réception RF, la plus exigeante et la plus contraignante, notamment en terme de consommation. Cependant, avec les nouvelles architectures de réception CMOS à faible tension d'alimentation, il n'est pas possible de valider des solutions RF sans prendre en compte le premier étage de gain après le mélangeur (PMA pour Post

Mixer Amplifier). En effet, d'une part le gain disponible à son entrée restant faible, sa contribution en bruit n'est pas négligeable, et d'autre part, son impédance d'entrée influe beaucoup sur le fonctionnement de la partie RF, comme nous le verrons par la suite. Par contre en sortie de cet étage d'amplification, le gain de la chaîne devient suffisant pour masquer le bruit des étages suivants. L'étude s'est donc concentrée sur les fonctions présentes depuis l'entrée du récepteur (hors antenne) jusqu'à l'amplificateur post mélangeur (PMA). Ce dernier réalise aussi un premier filtrage en bande de base (filtrage du 1^{er} ordre).

Les points essentiels retenus pour l'optimisation de la nouvelle chaîne de réception sont dans l'ordre d'importance : la réduction de coût, la réduction de puissance et l'obtention de performances identiques, voire supérieures, à l'état de l'art. La réduction du coût implique une limitation du nombre des composants externes (filtres, balun, inductances,...) et une réduction de la surface de silicium nécessaire à l'intégration de la puce. Une attention particulière a été portée sur la robustesse aux interféreurs IEEE 802.11b (WLAN), dont la coexistence avec le ZigBee a été présentée au paragraphe 4. Nous avons ainsi pu fixer les spécifications à atteindre pour la tête RF du récepteur. Elles sont résumées dans la TABLEAU VII.

TABLEAU VII
SPECIFICATIONS VISEES POUR LE RECEPTEUR DE L'ETUDE

Spécifications	Valeurs	Unités
Sensibilité	<-100	dBm
IIP3	>-12	dBm
ICP1	>-25	dBm
Rejection des canaux adjacents	30	dB
Réjection des canaux « alternates »	40	dB
Réjection des interféreurs WLAN	30	dB
Consommation de courant	<5	mA
Surface	<0.1	mm ²

La spécification du point d'interception d'ordre 3 (IIP3) n'est pas basée sur les canaux ZigBee adjacents. Si c'était le cas, le niveau d'IIP3 à respecter serait inférieur à -20dBm. Dans notre cas, on souhaite une robustesse aux interféreurs WLAN la plus grande possible. Le test d'IIP3 est donc défini dans cette configuration, avec un signal utile ainsi que deux tons espacés de 13MHz et 26MHz de ce signal et avec une puissance de -40dBm. (13MHz d'écart de fréquence correspondant à la distance en fréquence entre le canal 1 IEEE 802.11b et le canal 15 IEEE 802.15.4 comme présenté sur la Figure 17).

Enfin la spécification de la puissance d'émission de l'émetteur est fixée à +10dBm. Bien que ne concernant pas directement cette étude, nous verrons que sa valeur a une influence sur la conception de la chaîne de réception.

6 CHOIX ET PRESENTATION DE LA TECHNOLOGIE

6.1 Choix de la technologie

Même si ce travail de recherche ne porte que sur la conception de la tête RF du récepteur, il ne faut pas perdre de vue que l'objectif reste son intégration dans un produit compatible ZigBee. Il est donc nécessaire de prendre en compte toutes les contraintes que cela engendre. La première et la plus importante, concerne le fait que le circuit final doit être une puce multifonction comprenant non seulement la partie Emission/Réception, mais aussi la mémoire flash et le microcontrôleur. Une technologie CMOS s'impose donc pour laquelle il reste à faire le choix de la longueur de grille. En effet, nous pouvons disposer de technologies associées à des longueurs de grilles variant de 180nm jusqu'au 45nm.

Pour ce choix, d'autres aspects interviennent. Il y a tout d'abord la question du coût. Il n'est pas effectivement envisageable d'utiliser une technologie dernier cri dont le coût actuel serait prohibitif pour un circuit ZigBee. De plus, comme nous l'avons vu, se pose aussi la question des courants de fuite qui doivent être des plus faibles pour maintenir une consommation de courant en mode « off » inférieure à 1 μ A. Ces deux aspects montrent clairement que les technologies 45nm et 65nm sont difficilement utilisables. La technologie 130nm semble présenter un bon compromis entre performance, coût et courants de fuite. Cependant, au sein de STMicroelectronics la technologie 130nm n'est pas utilisable car elle ne permet pas l'intégration de mémoire flash. Il reste ainsi deux choix possibles : la technologie CMOS 0.18 μ m ou la technologie CMOS 90nm. Nous avons retenu la technologie CMOS 90nm afin de diminuer la consommation de la partie digitale et d'améliorer les performances RF.

6.2 Présentation de la technologie CMOS 90nm

La technologie CMOS de 90nm de longueurs de grilles développée par STMicroelectronics [23], dispose de deux options. Une l'option « low power (LP) » d'épaisseur d'oxyde de grille égale à 21Å, fonctionnant sous une tension typique de 1.2V, et une option « general purpose (GP) » dont l'oxyde de grille est plus fin et fonctionnant sous une tension de 1V. L'option GP apparaît plus adaptée à la réalisation de circuits purement numériques. Elle dispose, en effet, de transistors plus rapides mais avec des courants de fuite trop élevés. L'option LP correspond mieux aux circuits analogiques et mixtes. C'est cette dernière qui a donc été retenue. En utilisant cette option, les transistors MOS ont la possibilité d'être alimenté en « sur tension ». Nous avons donc choisi, pour faciliter la conception, d'utiliser cette possibilité en alimentant tous les blocs avec une tension d'alimentation de 1.35V. La fonctionnalité et les performances du circuit devant être garanties avec une variation de $\pm 10\%$ de la valeur de cette tension.

6.2.1 Niveaux métalliques

Comme toutes les filières silicium, cette technologie intègre un nombre important de niveaux métalliques. Ici, nous disposons de sept niveaux réalisés à l'aide d'un alliage à base de cuivre. Les deux niveaux de métallisation supérieurs sont de forte épaisseur et offre ainsi une faible résistivité. Leur éloignement limite également le couplage avec le substrat. L'option retenue intègre un niveau supplémentaire appelé « AluCap » (Figure 18). Les niveaux métalliques supérieurs ayant les plus faibles pertes, ils sont préférentiellement utilisés pour la réalisation des inductances.

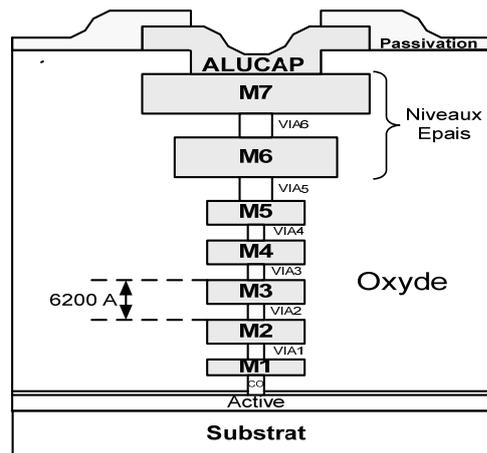


Figure 18: Niveaux métalliques de la filière CMOS 90nm de STMicroelectronics

Nous allons maintenant évoquer les principales caractéristiques des composants actifs (transistors MOS) et des composants passifs disponibles dans cette technologie et que nous utiliserons par la suite.

6.2.2 Transistors MOS

Les transistors MOS disponibles en technologie CMOS 90nm, ont une longueur minimale de grille de $0.1\mu\text{m}$. Ils sont de deux types : le transistor SVT (standard V_{TH}) et le transistor HVT (High V_{TH}). Comme son nom l'indique, le transistor HVT est caractérisé par une tension de seuil (V_{TH}) plus élevée. Le TABLEAU VIII résume les principales caractéristiques de ces deux transistors, dans le cas de la technologie typique et pour des transistors de dimension $W=1\mu\text{m}$ et $L=0.1\mu\text{m}$.

Les notations et conventions utilisées pour le transistor ainsi que ses grandeurs de commande sont présentées sur la Figure 19.

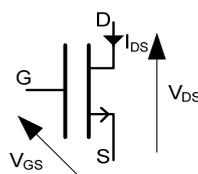


Figure 19: Transistor MOS : Notations et conventions

Le transistor HVT possède une valeur de fréquence de transition (F_T) plus faible. Cependant les courants de fuite qu'il présente sont aussi plus faibles. Il apparaît donc bien adapté à la réalisation

des circuits digitaux demandant peu de vitesse. Le transistor SVT, dont la tension de seuil est de plus faible valeur, convient mieux à la réalisation des fonctions RF et analogiques fonctionnant sous faible tension d'alimentation. Pour notre étude, le transistor SVT a donc été utilisé dans toutes les fonctions analogiques principales tandis que le transistor HVT est implémenté uniquement dans des circuits de polarisation.

TABLEAU VIII
CARACTERISTIQUES DES TRANSISTORS MOS [24].

	NMOS SVT	PMOS SVT	NMOS HVT	PMOS HVT	Unités
V_{THLIN}	375	387	478	504	mV
I_{ON}	5.35e-1	2.21e-1	4e-1	1.6e-1	mA
I_{OFF}	2.93e-7	3.05e-7	1.05e-8	1.04e-8	mA
F_T	137	59.6	119	49.1	GHz

V_{THLIN} : V_{TH} (« threshold voltage ») dans la région linéaire ($V_{DS}=0.25V$ et $I_{ds}=40*W/L$ nA)

I_{ON} : I_{ds} avec $V_{DS}=1.2V$ et $V_{GS}=1.2V$

I_{OFF} : I_{ds} avec $V_{DS}=1.2V$ et $V_{GS}=0V$

F_T : Fréquence de transition, pour laquelle le gain en courant $I_D/I_G=1$

Le bruit des transistors est un paramètre déterminant pour les circuits analogiques radiofréquences. La Figure 20 représente le bruit simulé d'un transistor NMOS SVT et le compare avec celui d'un transistor PMOS SVT dans la condition où les deux transistors sont parcourus par un même courant de $100\mu A$ et possèdent des dimensions identiques ($10\mu m/0.1\mu m$). Pour notre application, il est intéressant d'effectuer cette comparaison à une fréquence de quelques MHz qui sera celle utilisée comme fréquence intermédiaire pour notre récepteur (cf. chapitre II). A cette fréquence, le transistor PMOS (bruit= $22nV/\sqrt{Hz}$) apparaît moins bruyant que le NMOS (bruit= $55nV/\sqrt{Hz}$). Ce résultat prouve que pour des structures fonctionnant en bande de base et qui ne nécessitent pas de F_T élevé, il est plus intéressant d'utiliser des transistors PMOS. C'est le cas notamment pour les étages différentiels des amplificateurs opérationnels.

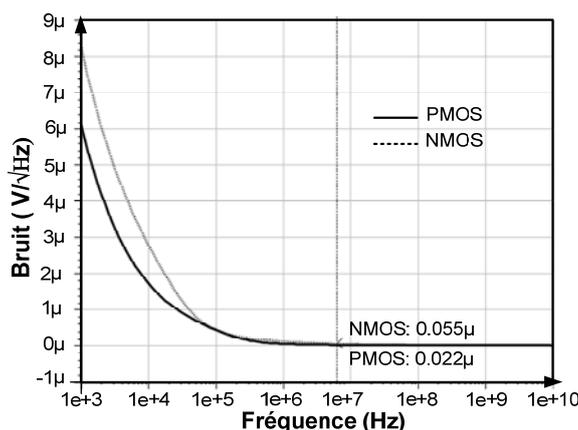


Figure 20: Comparaison du bruit des NMOS et PMOS

6.2.3 Composants passifs

Les composants passifs qui seront utilisés pour la conception de la chaîne de réception sont uniquement les résistances et les capacités. En effet en égard aux spécifications de surface et de coût, l'utilisation d'inductance a été écartée.

6.2.3.1 Résistances

Plusieurs types de résistances sont disponibles dans la technologie CMOS 90nm. Elles sont présentées dans le TABLEAU IX. Elles sont de deux types: de type implanté (Source/Drain N ou P) ou bien de type polysilicium (Poly N+ ou P+). Il est souvent préférable d'utiliser un seul de type de résistance pour tout le circuit pour pouvoir utiliser les effets d'indexation.

TABLEAU IX
RESISTANCES DISPONIBLES

Type	Min (Ohm/sq)	Typ (Ohm/sq)	Max (Ohm/sq)	Mismatch (%.µm)
Source/Drain N+	70	100	130	1.30
Source/drain P+	120	150	180	0.57
Poly P+	380	440	500	1.54
Poly N+	80	110	140	4.20

Pour la conception de la tête RF, de fortes valeurs seront nécessaires, supérieures à 100kΩ pour le PMA notamment. Il est donc intéressant d'utiliser la résistance présentant la plus forte résistivité (Poly P+). De plus c'est elle qui présente les plus faibles variations de valeurs en fonction des dispersions du procédé technologique. Son choix s'est donc naturellement imposé.

6.2.3.2 Capacités

Les capacités MIM (Métal-isolant-Métal) couramment utilisées dans les circuits radiofréquences n'ont ici pas été retenues. En effet, leur réalisation nécessite deux masques supplémentaires. Ce qui pour une question de coût n'est pas acceptable. Dans ces conditions, il reste trois types de capacité disponibles: la capacité polysilicium (réalisée avec une épaisseur d'oxyde de 50Å), la capacité MOM (Métal-oxyde-Métal) inter-digitée, la capacité MOMRF adaptée aux circuits RF grâce à sa faible capacité parasite par rapport au substrat. Les densités de ces capacités sont résumées dans le TABLEAU X.

TABLEAU X
CAPACITES DISPONIBLES EN CMOS 90NM

Type	Densité fF/µm ²
Capacité polysilicium	6
MOM	1.2
MOMRF	2

La capacité polysilicium est intéressante en raison de sa densité, mais elle présente cependant une valeur de capacité non linéaire ainsi qu'une résistance série importante. Pour avoir une densité suffisante, la capacité MOM est constituée des niveaux de métaux 1 à 6. Elle résulte donc en une capacité parasite avec le substrat importante. La capacité MOM RF a été spécialement développée pour fonctionner en hautes fréquences. Elle utilise les métaux fins allant du métal 2 au métal 5. Le métal 1 n'est pas utilisé pour réduire la capacité parasite par rapport au substrat. Pour compenser la diminution du nombre de niveaux de métaux, et garder cependant une bonne densité, l'orientation

des doigts est alternée entre chaque niveau de façon à profiter aussi de la capacité verticale (Figure 21).

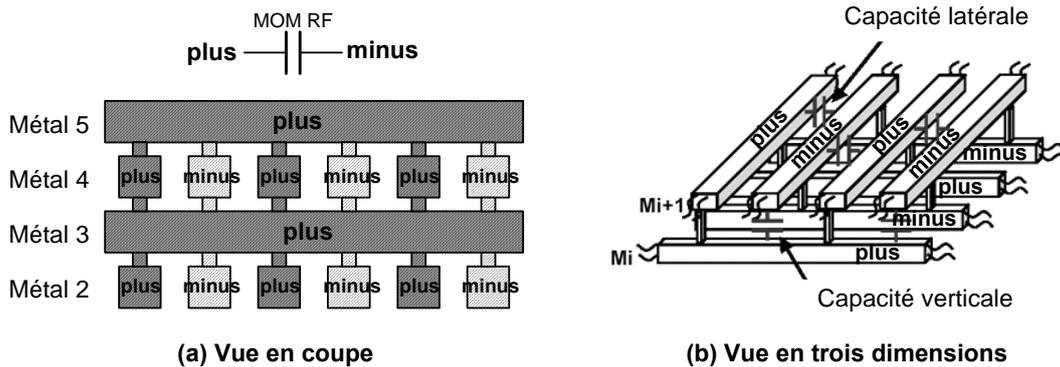


Figure 21: Dessin des masques de la capacité MOM RF

Le seul inconvénient de cette capacité est qu'elle possède des variations technologiques un peu plus importantes ($\approx \pm 20\%$). Cependant, en maintenant une densité importante et en limitant le couplage avec le substrat, son choix s'impose dans toutes les fonctions RF et dans tous les blocs nécessitant une capacité linéaire. Par contre, les capacités de découplages utilisées dans les circuits de polarisation seront, pour diminuer la surface, des capacités polysilicium.

7 CONCLUSION

Ce premier chapitre a permis d'introduire la notion de réseaux de capteurs, domaine en pleine expansion en raison de la multiplicité des applications auxquelles il peut conduire. Le ZigBee est un des premiers standards de ce domaine à avoir été normalisé. Il définit les couches réseaux et applications en se basant sur la norme IEEE 802.15.4 pour les couches physiques (PHY) et de liaison (MAC). Nous avons vu que les spécifications imposées par la couche PHY de la norme IEEE 802.15.4 étaient assez simples. Cependant, une étude des problèmes de coexistence dans la bande ISM 2.4GHz ainsi qu'une étude de l'état de l'art des solutions compatibles ZigBee nous ont conduit à des spécifications se rapprochant finalement des solutions cellulaires.

Au cours de ce chapitre, les bornes de l'étude ont également été fixées. Elles impliquent la conception d'un système intégrant toutes les fonctions depuis la sortie de l'antenne jusqu'au premier étage du filtre en bande de base. L'objectif de ce travail de recherche est donc de réaliser une tête RF de réception ayant un très faible coût, une très faible consommation, et dont les performances RF restent des plus élevées.

Enfin, le choix de la technologie CMOS 90nm de STMicroelectronics a été expliqué et ses principaux composants ont été décrits.

A partir des études préliminaires présentées dans ce chapitre d'introduction, nous sommes maintenant en mesure d'aborder la première partie de l'étude : le choix de l'architecture.

Bibliographie

1. **Miscopein, Benoît.** *Communications radio mobiles des interfaces radio avancées pour le futur.* Cours dispensé par EEATS Grenoble. Avril 2007.
2. **Bettstetter, Christian.** *Self-Organization in Communication Networks. Invited guest lecture at University of Passau.* June 2006.
3. **Krisnamurthy, Peashant et Pahlavan, Kaveh.** *Principles of Wireless Networks.* s.l. : Prentice Hall, December 2002.
4. **Abramson, N. et F.Kuo.** The ALOHA system. *IEEE Transaction on Information Theory.* March 1973, Volume 21.
5. **Kleinrock, L. et Tobagi, F.** Packet switching radio channels: Part 1 Carrier Sense Multiple Access modes and their throughput-delay characteristics. *IEEE Transactions on Communications vol COM-23.* Decembre 1975, pp. 1400-1416.
6. **Brenner, Pablo (Breegecom wireless communication).** *A Technical Tutorial on the IEEE 802.11 Protocol.* 1997.
7. **Ye, W., Heidemann, J. et Estrin, D.** An Energy-efficient MAC Protocol for Wireless Sensor Networks. *IEEE Computer and Communications societies.* June 2002, volume 3, pages 1567-1576 .
8. **El-Hoiydi, A., et al.** WiseMAC, an Ultra Low Power MAC Protocol for the WiseNet Wireless Sensor Network. *MICS 2003 Scientific Conference Monte Verita.* 13-15 Octobre 2003.
9. **IEEE Computer Society.** IEEE Std 802.15.4-2003 wireless medium access control and physical layer specifications for low-rate wireless personal area networks (Définition du Standard). 2003.
10. **IEEE 802.15.1.** *Part 15.1: Wireless medium access control (MAC) and physical layer (PHY) specifications for wireless personal area networks (WPANs).* 2005.
11. **IEEE 802.11.** *Wireless LAN Medium Access Control(MAC) and Physical Layer(PHY) specifications.* 1999.
12. **ZigBee Alliance.** *ZigBee Specification v1.0 (Définition du Standard ZigBee).* 2004.
13. **GRUET, Christophe (Nortel Networks).** *Interface Radio UMTS, Formation inter-entreprise STMicroelectronics.* 2005.
14. **Baudoin, Geneviève et all.** *Radiocommunications numériques /1, principes, modélisation et simulation.* s.l. : Dunod, 2002.
15. **Notor, John, Caviglia, Anthony et Levy, Gary.** *CMOS RFIC Architectures for IEEE 802.15.4 Networks (Cadence Design Systems, Inc.)* 2003.
16. **IEEE computer society.** IEEE Standard 802.15.4-2003, Annexe E "Coexistence with other IEEE standards and proposed standards". 2003.
17. **Biggs, M., Henley, A. et Clarkson, T.** Occupancy analysis of the 2.4GHz ISM band. *IEE Proc.-Commun.* October 2004, Volume 151, p481-488.

18. **K.Shuaib, et al.** Co-existence of ZigBee and WLAN, A performance study. *Wireless Telecommunications Symposium WTS'06*. 2006, p1-6.
19. **Gutierrez, Losé A. et all.** IEEE 802.15.4: A Developing Standard for Low-Pwer Low-Cost Wireless Personal Area Networks. *IEEE Network Magazine*. September/October 2001, Vol. pp. 12-19.
20. **Ember.** EM250 Single-Chip ZigBee/802.15.4 Solution. Datasheet Constructeur. 2005.
21. **Chipcon (Texas instruments).** CC2420 2.4GHz IEEE 802.15.4/ZigBee-ready RF Transceiver. Datasheet Constructeur. 2006.
22. **Freescale Semiconductor.** MC13192 2.4GHz Low Power Transceiver for The IEEE 802.15.4 standard. Datasheet Constructeur. 2007.
23. **STMicroelectronics.** CMOS090_LP Design Rules Manual. 2005.
24. **STMicroelectronics.** CMOS090_LP Device Models Description for Circuit Simulation. 2005.

CHAPITRE II :

*ETUDE ET CHOIX DE L'ARCHITECTURE DE
RECEPTION*

1 INTRODUCTION

Le premier chapitre a permis de définir les grands axes de l'étude ainsi que les spécifications devant être atteintes par le récepteur. Nous sommes maintenant en mesure d'aborder la première partie de la réalisation de la chaîne de réception : la détermination d'une architecture optimisée, parfaitement adaptée à l'application ZigBee. Cette étape est indispensable avant de commencer la conception au niveau transistors des différents étages. Elle doit conduire au choix d'une architecture capable de répondre aux contraintes fixées dans le chapitre I, et de fixer un budget préliminaire sur chacun des blocs la composant.

Dans la première partie de ce chapitre, nous détaillerons les différents types d'architecture envisageables et les raisons qui nous ont conduit à utiliser une architecture du type « low-IF ». La deuxième partie sera consacrée à l'explication du choix de la fréquence intermédiaire à partir de l'étude de l'impact des interféreurs ZigBee et WLAN sur les performances du récepteur. La troisième partie rentrera plus en détail dans le choix adopté et présentera l'architecture retenue. Enfin la dernière partie permettra de définir un budget préliminaire en termes de performances et de consommation pour les différentes fonctions intégrées dans la chaîne de réception.

2 CHOIX GENERAL DE L'ARCHITECTURE DE RECEPTION

Un système de radiocommunication utilise les propriétés de propagation des ondes radiofréquences (RF) pour transmettre une information. La fréquence du signal contenant l'information est donc convertie en haute fréquence (up-conversion) à l'émission. A la réception, il est alors nécessaire d'abaisser la fréquence du signal reçu pour passer d'une fréquence RF à une fréquence intermédiaire (IF) plus faible (down-conversion) afin de faciliter le traitement devant aboutir à l'extraction de l'information. Les catégories de récepteurs sont distinguées suivant la façon dont cet abaissement de fréquence est réalisé. Si la fréquence intermédiaire résultante n'est pas nulle, on parle de récepteur hétérodyne. Dans le cas contraire, on parle de conversion directe. D'un point de vue analogique, dès que cette « down-conversion » n'est pas réalisée vers la fréquence nulle, le problème des fréquences négatives (ou fréquences images) apparaît. Dans ces conditions, différentes fréquences RF peuvent être converties à la même fréquence IF que la fréquence utile. Les signaux à ces fréquences ne contenant aucune information, ils constituent du bruit et leur conversion dégrade la qualité du signal utile. L'optimisation des performances de la liaison nécessite donc que le récepteur soit à réjection d'image.

Le choix de l'architecture est déterminant pour le bon déroulement de la phase de conception. Un mauvais choix initial peut déboucher sur des difficultés de conception supplémentaires, voire sur l'impossibilité d'atteindre les spécifications. Ce choix dépend de nombreux paramètres, parmi lesquels :

- Paramètres économiques : Solution faible coût, niveau de performances,...
- Paramètres technologiques : sensibilité de la technologie au bruit en $1/f$...
- Paramètres électriques : Type de modulation utilisée...

Dans la suite du paragraphe nous allons décrire les différents types de récepteurs en précisant à chaque fois les avantages et inconvénients qui découlent de leur principe. Cette analyse permettra d'aboutir au choix de la solution présentant le meilleur compromis pour satisfaire aux contraintes fixées par l'application.

2.1 Récepteur hétérodyne

Un récepteur hétérodyne translate la fréquence radiofréquence en une fréquence plus faible mais restant supérieure à la dizaine de MHz. Le canal utile est ensuite sélectionné dans cette nouvelle bande de fréquence, ce qui permet l'utilisation d'un filtre à facteur de qualité plus faible que dans le cas où cette sélection serait réalisée à la fréquence RF. Les principales étapes de cette transposition de fréquence dont la structure est présentée sur la Figure 1 sont les suivantes (certaines peuvent être facultatives) :

- Réjection des interféreurs se trouvant en dehors de la bande à l'aide d'un filtre SAW (« Surface acoustic Wave ») ou BAW (« Bulk acoustic wave ») (cf. paragraphe 4.2)
- Amplification du signal par un amplificateur faible bruit ou LNA (Low Noise Amplifier).
- Filtrage de la fréquence image pour éviter, en sortie du mélangeur, la superposition de parasites avec le signal utile.
- Mélange avec la fréquence LO pour passer en fréquence intermédiaire IF plus faible.
- Filtrage de canal: il permet de supprimer les signaux en dehors du canal utile pour réduire les contraintes de linéarité sur les étages suivants.
- Second mélange : Cette deuxième opération de mélange permet de transposer la fréquence en bande de base, pour ainsi effectuer le filtrage complet du canal et réaliser la démodulation, le plus souvent numérique.

Certaines architectures de réception, pour des raisons de compromis au niveau du filtrage et de la sélectivité utilisent même deux mélanges hétérodynes.

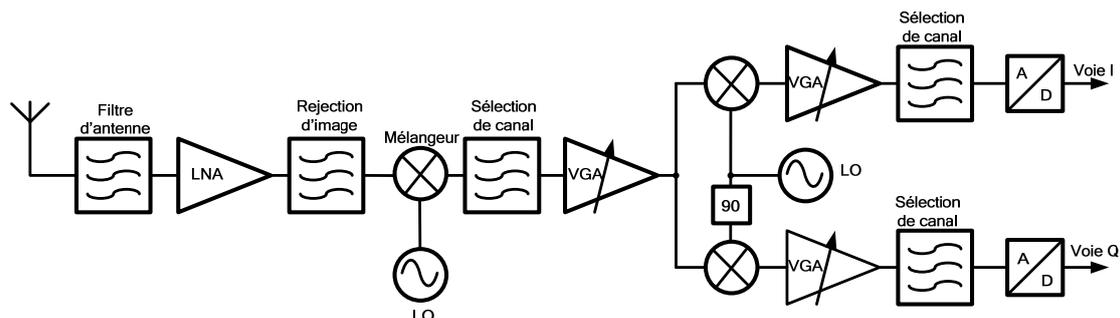


Figure 1: Récepteur hétérodyne

Cette solution a le mérite d'être connue depuis très longtemps, elle permet d'atteindre une forte sélectivité ainsi qu'une forte sensibilité [1]. En effet, puisqu'elle n'est pas sensible aux bruits basses fréquences comme le bruit en $1/f$, elle est naturellement très performante au niveau du rapport signal sur bruit. Par contre une fréquence intermédiaire élevée entraîne une consommation de courant importante. Cette structure, n'est donc pas optimale pour des standards à faible consommation. De plus, elle nécessite de nombreux éléments externes tels que des filtres et des oscillateurs locaux, ce qui la rend également coûteuse.

Pour résumer, ce type de récepteur n'est donc pas adapté aux standards faibles coûts et faibles puissances.

2.2 Récepteur à conversion directe

Comme nous venons de le voir, les principaux obstacles à l'utilisation de la conversion hétérodyne sont : son très faible niveau d'intégration, son coût et sa consommation de puissance importante.

Considérons maintenant la structure à conversion directe, encore appelée structure homodyne [2] [3]. En mettant en œuvre une fréquence de l'oscillateur local égale à celle de la fréquence porteuse RF, la fréquence intermédiaire devient alors nulle. La complexité du filtrage nécessaire à la sélection du canal est dans ces conditions bien réduite. Cependant, la portion du canal translattée dans les fréquences négatives devient l'image de l'autre partie du canal qui est elle translattée dans les fréquences positives. Un traitement complexe est nécessaire pour reconstituer le signal. Sans ce traitement, il y aurait repliement des fréquences négatives sur les fréquences positives. L'architecture utilisant une telle conversion est décrite sur la Figure 2.

En raison de la valeur nulle de la fréquence intermédiaire, la sélection du canal peut être réalisée par un unique et simple filtre passe bas. De plus, cette structure n'utilise qu'un seul oscillateur local et la réjection d'image entre le LNA et le mélangeur n'est plus nécessaire, ce qui permet encore la suppression d'un filtre. De ce qui précède, nous pouvons conclure que cette structure est beaucoup plus simple que celle de l'architecture hétérodyne et qu'elle possède un très fort niveau d'intégration, en ne nécessitant que peu de composants externes. De plus contrairement à l'architecture hétérodyne, elle peut être très large bande.

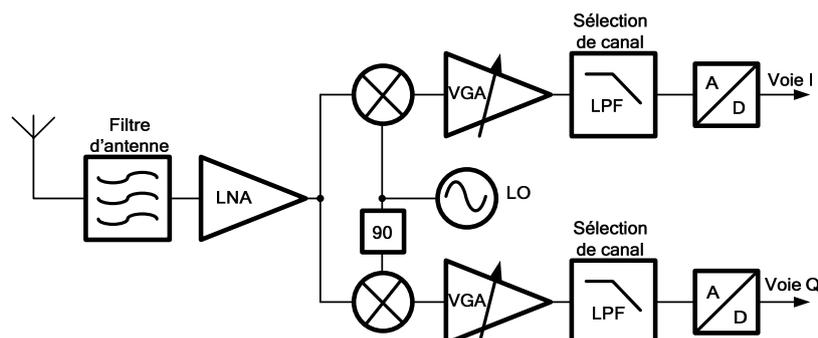


Figure 2: Récepteur homodyne

En contre partie, deux inconvénients majeurs viennent limiter ses performances : sa sensibilité au bruit en $1/f$ et l'existence d'un signal continu (offset DC) liée, entre autre, à la présence d'une fraction du signal OL à l'entrée du récepteur et du mélangeur (en raison de l'impossibilité d'obtenir une isolation parfaite).

- Le spectre du signal IF se situant directement autour de la fréquence nulle en sortie du mélangeur, le bruit en $1/f$ du mélangeur se retrouve dans la bande utile. Il sera donc très visible même pour un spectre de modulation d'une largeur de 3MHz, comme dans le cas du standard ZigBee (Figure 3).

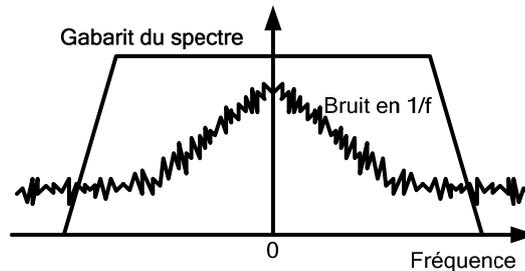


Figure 3: Sensibilité au bruit en $1/f$ d'une structure « Zero IF »

- Le signal LO étant à la même fréquence que le signal RF, sa fuite vers l'entrée du récepteur conduit à la présence d'un signal assimilable à un interféreur. Ce signal peut aussi se retrouver à l'entrée du mélangeur et se mélanger avec lui-même pour donner une composante DC. Ce problème se trouve généralement désigné par le terme « self-mixing » (Figure 4). Les étages suivants présentant dans la plupart des applications un gain supérieur à 40dB, seuls quelques mV de signal continu peuvent suffire à saturer la chaîne de réception. Ce signal peut être supprimé par l'intermédiaire d'un filtre passe haut placé en sortie du mélangeur. Cependant, ce filtre est très coûteux en terme de surface à cause de la valeur importante nécessaire pour la (les) capacité (s) et il effectue forcément aussi un filtrage du signal utile.

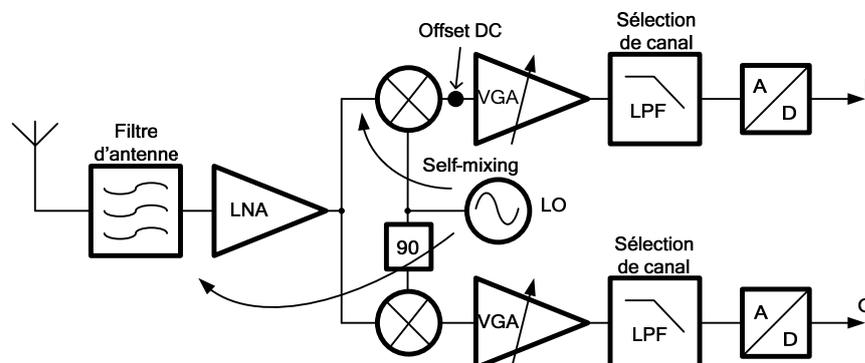


Figure 4: Impact des fuites LO dans un récepteur homodyne

2.3 Récepteur « Low-IF »

Une alternative de récepteur qui combine à la fois les avantages de l'architecture hétérodyne et ceux de l'architecture à conversion directe, est l'architecture à faible valeur de la fréquence IF,

appelée architecture « low-IF » [4]. Dans ce cas, la fréquence intermédiaire n'est plus supérieure à la centaine de MHz comme pour la structure hétérodyne, mais suivant le type de modulation et l'écart entre les canaux, elle peut être de quelques kHz jusqu'à seulement quelques MHz. Ainsi la fréquence image est filtrée après translation.

Le canal traité ne se situant plus aux alentours de la fréquence nulle, il n'y a plus de problème de composante DC. De même, l'influence du bruit en $1/f$ est réduite de façon plus ou moins importante suivant la valeur de la fréquence intermédiaire utilisée (relativement à la fréquence de coupure du bruit en $1/f$ liée à la technologie) et la valeur de la bande passante du canal. De plus cette solution permet d'atteindre un niveau d'intégration assez élevé si on le compare à celui de la structure hétérodyne, même si, avec une fréquence intermédiaire non nulle, le problème de la réjection du signal d'image reste présent. Le filtre réalisant la sélection de canal en sortie du mélangeur ne peut plus être un simple filtre passe bas comme dans le cas de la structure à conversion directe. La Figure 5 décrit le schéma bloc de cette architecture, le seul changement par rapport à celui de la conversion directe consiste à remplacer le filtre passe bas par un filtre complexe appelé aussi filtre polyphase. Ce dernier possède la capacité de faire la distinction entre les fréquences positives et les fréquences négatives. La fréquence image peut ainsi être réduite avant le passage du signal en réel. La difficulté avec ce type de récepteur réside dans le fait que la suppression de la fréquence image par le filtre polyphase ne peut être parfaite que si, à son entrée, les voies I et Q sont parfaitement équilibrées en phase et en amplitude [5].

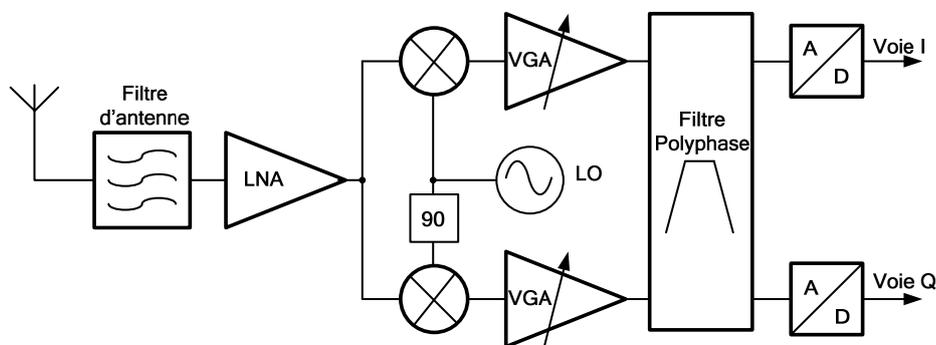


Figure 5: Récepteur "low-IF"

Or principalement à cause des dispersions technologiques intervenant dans la réalisation des transistors et des composants passifs, un équilibre parfait entre les voies I et Q est impossible. Une des composantes de ce déséquilibre est aléatoire et seule l'utilisation de composants de dimensions importantes permet de le réduire, mais en aucun cas de le supprimer. De même, le dessin des masques doit veiller à conserver la plus grande symétrie possible entre les voies, afin de ne pas rajouter de déséquilibres.

Au niveau de la réponse fréquentielle du filtre, la conséquence d'un tel déséquilibre est une diminution de la réjection des fréquences négative. Ceci est illustré sur la Figure 6 où la réponse idéale, en grisée, réalise un filtrage Δf de la fréquence image ($-IF$). Par contre, en présence d'un

déséquilibre entre les voies I et Q, le filtrage de la fréquence image est réduit et la réponse (en blanc sur la figure) vient se superposer à la réponse idéale. On appelle IRR (Image Rejection Ratio) le rapport entre le niveau de filtrage de la fréquence utile et celui de la fréquence image.

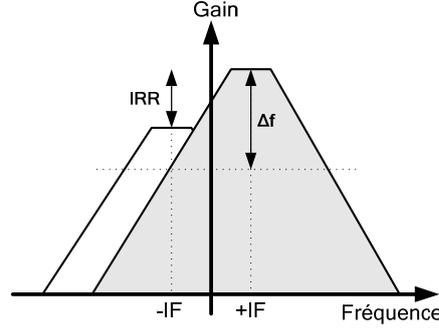


Figure 6: Réponse fréquentielle d'un filtre complexe

La valeur de la réjection d'image (IRR) peut être calculée en fonction du déséquilibre de gain (α_A) et de phase (ϕ_A) des voies I et Q. Commençons par exprimer le signal IQ complexe idéal sous la forme:

$$I + jQ = e^{j\omega t} \quad (\text{Équation 1})$$

En présence d'un déséquilibre de phase et de gain entre les voies I et Q, le signal réel (S) reçu en bande de base peut être exprimé sous la forme :

$$S = I \left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} + jQ \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \quad (\text{Équation 2})$$

où α_A est le déséquilibre de gain en pourcentage et ϕ_A est le déséquilibre de phase en degré.

En ajoutant et en retranchant respectivement les termes $jQ \left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}}$ et $I \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}}$ à l'équation 2, et en utilisant l'équation 1, on obtient l'équation suivante:

$$S = e^{j\omega t} \cdot \left[\left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} + \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \right] - jQ \left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} - I \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \quad (\text{Équation 3})$$

Pour la suite, on pose $A = e^{j\omega t} \cdot \left[\left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} + \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \right]$

Ensuite de la même façon, en ajoutant et retranchant respectivement les termes $I \left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}}$ et $jQ \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}}$ à l'équation 3 et en utilisant une nouvelle fois l'équation 1, on obtient:

$$S = A + e^{-j\omega t} \left[\left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} - \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \right] - I \left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} - jQ \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \quad (\text{Équation 4})$$

Où on pose $B = e^{-j\omega t} \left[\left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} - \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \right]$, pour obtenir :

$$S = A + B - S \quad (\text{Équation 5})$$

Ainsi, nous pouvons calculer la valeur finale de $S = \frac{A+B}{2}$ en fonction de α_A et ϕ_A :

$$S = \frac{e^{j\omega t}}{2} \cdot \left[\left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} + \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \right] + \frac{e^{-j\omega t}}{2} \left[\left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} - \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \right] \quad (\text{Équation 6})$$

En considérant le signal en fréquence positive $e^{j\omega t}$ et son image en fréquence négative $e^{-j\omega t}$, on

$$\text{pose } A_{sig} = \left[\left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} + \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \right] \quad \text{et} \quad A_{ima} = \left[\left(1 + \frac{\alpha_A}{2}\right) e^{\frac{j\phi_A}{2}} - \left(1 - \frac{\alpha_A}{2}\right) e^{-\frac{j\phi_A}{2}} \right]$$

Ainsi en définissant la réjection d'image comme le rapport des amplitudes des signaux aux fréquences négatives et des signaux aux fréquences positives nous obtenons :

$$IRR_{lin} = \frac{|A_{imag}|}{|A_{sig}|} = \frac{|2j \cdot \sin(\frac{\phi_A}{2}) + \alpha \cdot \cos(\frac{\phi_A}{2})|}{|2 \cdot \cos(\frac{\phi_A}{2}) + j\alpha \cdot \sin(\frac{\phi_A}{2})|} = \frac{\sqrt{-4 \cdot \sin(\frac{\phi_A}{2})^2 + \alpha^2 \cdot \cos(\frac{\phi_A}{2})^2}}{\sqrt{4 \cdot \cos(\frac{\phi_A}{2})^2 - \alpha^2 \cdot \sin(\frac{\phi_A}{2})^2}} \quad (\text{Équation 7})$$

En exprimant cette valeur en décibel, on obtient l'équation 8 finale, exprimant la réjection du signal d'image en fonction de l'erreur de gain en % et de l'erreur de phase en degré.

$$IRR_{dB} = 20 \log(IRR_{lin}) = 10 \log \left(\frac{|A_{imag}|}{|A_{sig}|} \right)^2 = 10 \log \left(\frac{2 - 2 \cos \phi_A + \frac{\alpha_A^2}{2} (1 + \cos \phi_A)}{2 + 2 \cos \phi_A + \frac{\alpha_A^2}{2} (1 - \cos \phi_A)} \right) \quad (\text{Équation 8})$$

Grâce à cette équation, nous pouvons tracer les courbes de réjection du signal d'image en fonction de ϕ_A et α_A (cf. Figure 7). Ces courbes sont nécessaires pour fixer les spécifications des maxima des déséquilibres de gain et de phase admissibles, en fonction de la valeur de la réjection du signal d'image à atteindre. A partir des courbes de la Figure 7, nous pouvons noter qu'avec un récepteur de type « low IF », il est très difficile d'aboutir à des réjections supérieures à 50dB voire même au-delà des 40dB.

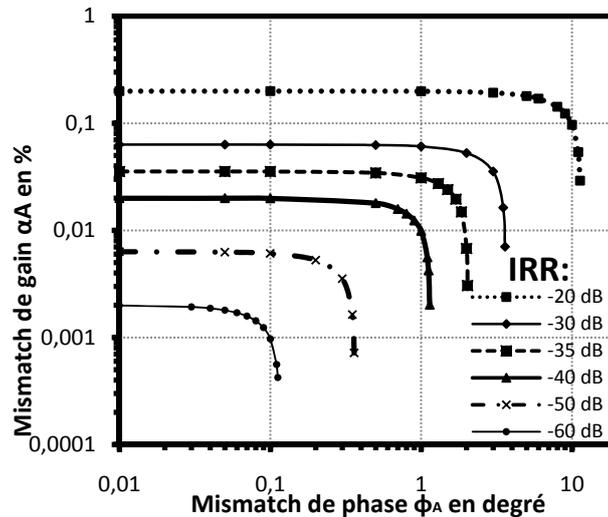


Figure 7: IRR en fonction de l'erreur de phase et de gain

2.4 Bilan et choix de la structure

Au cours de ce paragraphe, nous venons de montrer, que la structure hétérodyne était l'architecture qui présentait les meilleures performances. Néanmoins, son utilisation n'est pas

envisageable pour des applications faibles coûts et faibles puissances de type ZigBee. Les structures zéro IF ou faible IF peuvent toutes les deux convenir. Cependant le niveau de bruit en $1/f$ de la technologie CMOS0 90nm (cf. chapitre 1) et les problèmes d'offset DC rendent difficile l'utilisation de la structure zéro IF, même si d'un point de vue de la consommation de puissance elle semble être optimale. La solution présentant le meilleur compromis entre simplicité et performance est l'architecture « low-IF ». Notre choix s'est donc porté sur cette dernière structure, pour laquelle il nous reste maintenant à fixer la valeur de la fréquence intermédiaire.

3 CHOIX DE LA FREQUENCE INTERMEDIAIRE

Le choix de la fréquence intermédiaire est tout aussi déterminant que celui de l'architecture. En effet la valeur de cette fréquence peut influencer fortement sur la réjection des interféreurs, la réjection du signal d'image, la consommation, etc... Pour notre étude, la réjection des interféreurs du standard IEEE 802.11b sera le paramètre déterminant.

Beaucoup de paramètres rentrent en jeu dans cette analyse dont, entre autre, l'ordre du filtre de canal, le mode de fonctionnement de la partie de la chaîne de réception réalisant le traitement bande de base (saturée ou linéaire) ainsi que la fréquence d'échantillonnage du convertisseur analogique numérique (ADC). Des hypothèses ont ainsi dû être effectuées. Elles seront détaillées dans la première partie de ce paragraphe, en préambule à la présentation des conditions de l'étude et des résultats obtenus, en distinguant l'impact des interféreurs IEEE 802.15.4 de celui des interféreurs IEEE 802.11b. Cette étude a été réalisée par calcul mathématique à l'aide du logiciel MathCad.

3.1 Hypothèses de l'étude

Voici les hypothèses sur la suite de la chaîne de réception nécessaires au dimensionnement de la partie haute fréquence du récepteur (front-end) :

- L'ordre du filtre de canal est fixé entre 1 et 3. Au-delà, le filtre deviendrait trop coûteux pour notre application. Le gabarit du filtre retenu pour le calcul est de type « Tchebitchev » [6] avec une bande passante totale de 3MHz.
- Les quatre fréquences intermédiaires pour lesquelles l'étude a été réalisée sont 1.5MHz, 2MHz, 4MHz et 6MHz. Au-delà de 6MHz, la consommation des étages de traitement de la IF deviendrait prohibitive et en dessous de 1.5MHz, nous atteindrions les limites du fonctionnement « low-IF ».
- Le reste de la chaîne de réception est supposé avoir un fonctionnement linéaire jusqu'au convertisseur analogique numérique (ADC).

- La fréquence d'échantillonnage du convertisseur (ADC) est fixée à 24MHz. Cette valeur est déterminée par la partie numérique constituant le récepteur et conçue par ailleurs.

Ces hypothèses vont être utilisées pour réaliser le choix de la fréquence intermédiaire ainsi que l'ordre du filtre de canal. Cette étude sera constituée de deux étapes. Dans un premier temps nous allons considérer un filtre de canal idéal, et à partir de la prise en compte des canaux adjacents IEEE 802.15.4, nous allons éliminer les solutions incompatibles avec les spécifications de ces canaux. Dans un deuxième temps, nous rajouterons les interféreurs du standard IEEE 802.11b en utilisant, cette fois, un filtre de canal possédant une réjection du signal d'image limitée. Nous pourrons alors extraire la solution la plus adaptée à l'application parmi les solutions retenues à l'issue de la première étape.

3.2 Etude des interféreurs du standard IEEE 802.15.4

Dans cette première partie de l'analyse, nous ne considérons que les interféreurs du standard IEEE 802.15.4. D'après les spécifications définies au chapitre I, le canal adjacent se trouve 30dB au dessus du canal utile et les canaux suivants (« canaux alternates ») 40dB au dessus. Le spectre d'entrée dans le cas d'une fréquence intermédiaire de 1.5MHz est représenté sur la Figure 8 où seul le premier lobe de la modulation ZigBee est pris en compte.

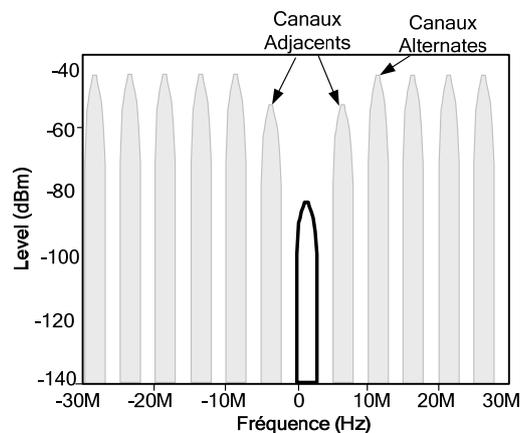


Figure 8: Spectre d'entrée pour une fréquence IF de 1.5MHz

Les opérations mathématiques utilisées pour la modélisation du comportement de la chaîne de réception sont les suivantes :

- Un filtrage complexe de type Tchebychev : les réponses fréquentielles du filtre pour ses différents ordres sont représentées sur la Figure 9. La réjection du signal image est dans un premier temps totale.
- Repliement des fréquences négatives sur les fréquences positives. Cette étape modélise le passage d'un signal complexe à un signal réel.
- Echantillonnage de l'ADC à 24MHz. Le spectre est recopié autour des harmoniques de 24MHz.

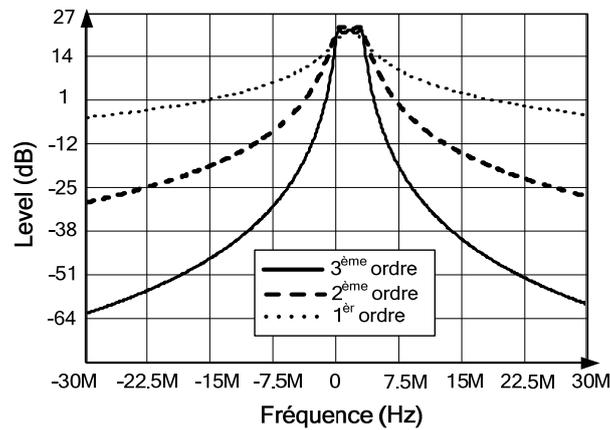


Figure 9: Gabarits des Filtres complexes utilisés

Les résultats obtenus vont être détaillés pour toutes les combinaisons possibles d'ordre du filtre et de valeur de la fréquence intermédiaire.

3.2.1 Fréquence intermédiaire de 1.5MHz

Le spectre de sortie obtenu avec un filtre de canal du 1^{er} ordre est représenté sur la Figure 10. Pour exemple, nous avons reporté sur cette figure toutes les résultantes spectrales du calcul. Dans la suite de la présentation, tous ces effets seront combinés pour ne former qu'un seul spectre parasite. Pour la fréquence intermédiaire de 1.5MHz, la Figure 11 représente les spectres de sortie obtenus pour les différents ordres du filtre de canal.

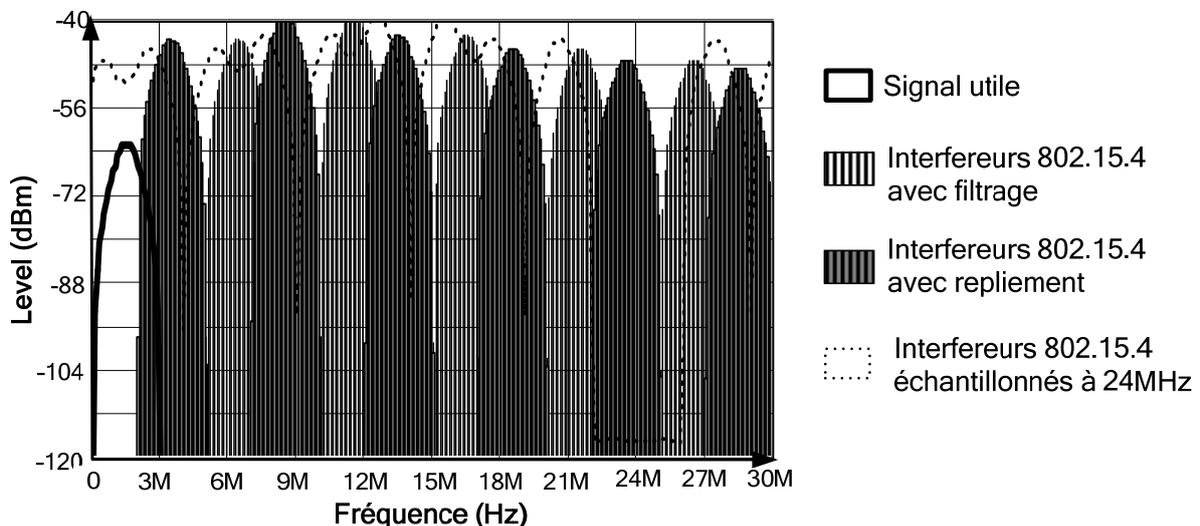


Figure 10: Effet des différentes étapes du calcul sur le spectre de sortie

Pour pouvoir analyser visuellement ces résultats, le rapport signal sur interféreur (SIR) doit être connu. Au cours du chapitre I, nous avons vu que le rapport signal sur bruit (SNR) à l'entrée du démodulateur devait être de 0dB. Ainsi, en présence d'un interféreur et pour garder une marge de fonctionnement suffisante pour le démodulateur, nous nous sommes fixés un SIR de 4dB.

Les résultats de la Figure 11 permettent de conclure qu'en utilisant une fréquence intermédiaire de 1.5MHz, un filtre du 2^{ème} ordre est suffisant pour rejeter suffisamment les interféreurs IEEE

802.15.4 et pour respecter les 4dB de SIR. Cependant la marge étant très réduite, il est préférable d'utiliser un filtre de canal du troisième ordre.

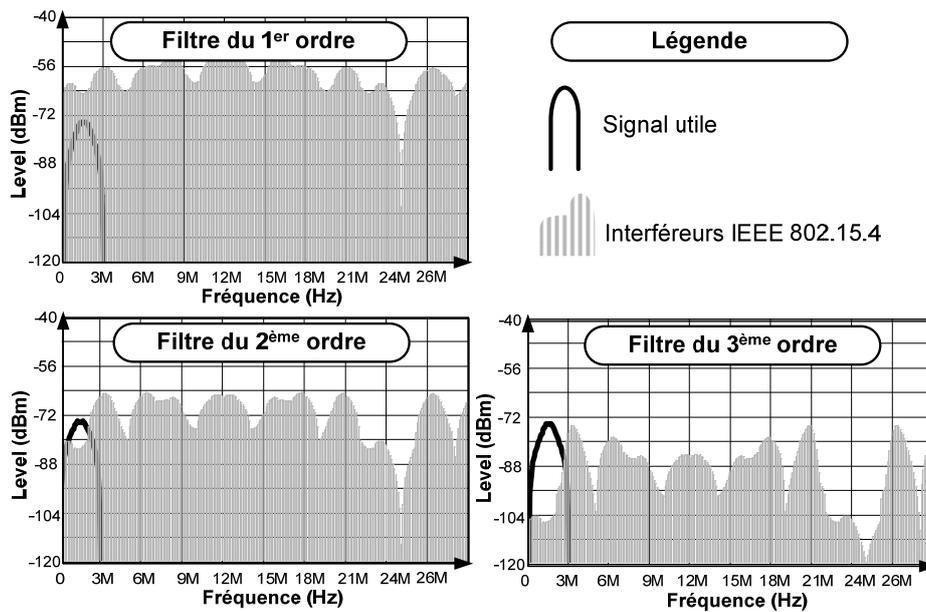


Figure 11: Spectres de sortie pour une fréquence Intermédiaire de 1.5MHz

3.2.2 Fréquence intermédiaire de 2MHz

De la même façon que précédemment, les résultats pour une fréquence intermédiaire de 2MHz sont représentés sur la Figure 12. Ils montrent que cette fréquence est beaucoup moins favorable. Il est dans ce cas impossible d'utiliser un filtre de canal du 2^{ème} ordre. Un 3^{ème} ordre serait même presque insuffisant pour rejeter suffisamment les interféreurs IEEE 802.15.4. Pour résumer, cette solution n'est pas adaptée à notre application.

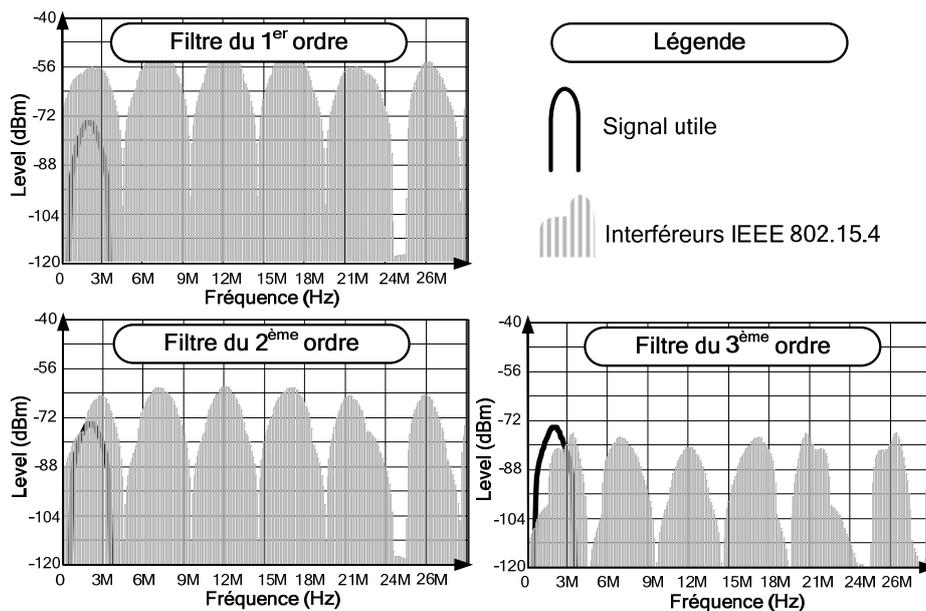


Figure 12: Spectres de sortie pour une fréquence intermédiaire de 2MHz

3.2.3 Fréquence intermédiaire de 4MHz

Continuons notre analyse avec une fréquence intermédiaire de 4MHz. Les résultats sont représentés sur la Figure 13. Ils sont sensiblement identiques à ceux obtenus avec une IF de 1.5MHz. Mais en regardant en détail, nous observons qu'ils sont souvent un peu en retrait.

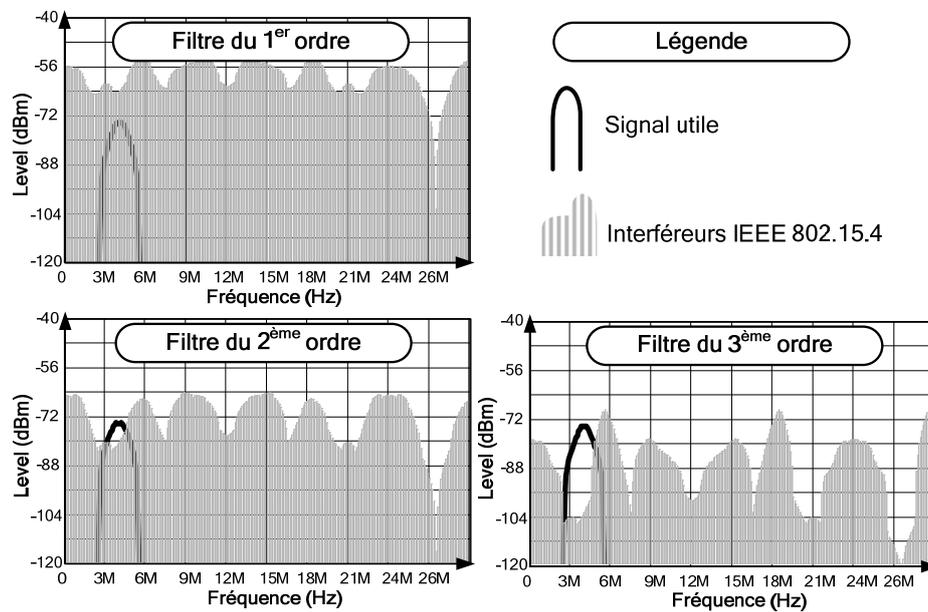


Figure 13: Spectres de sortie pour une fréquence intermédiaire de 4MHz

3.2.4 Fréquence intermédiaire de 6MHz

Enfin la dernière fréquence intermédiaire analysée est 6MHz. Les résultats sont représentés sur la Figure 14. L'utilisation de cette fréquence apparaît être une solution performante. Son ratio optimal avec la fréquence d'échantillonnage de l'ADC de 24MHz permet de limiter le repliement des interféreurs sur le signal utile.

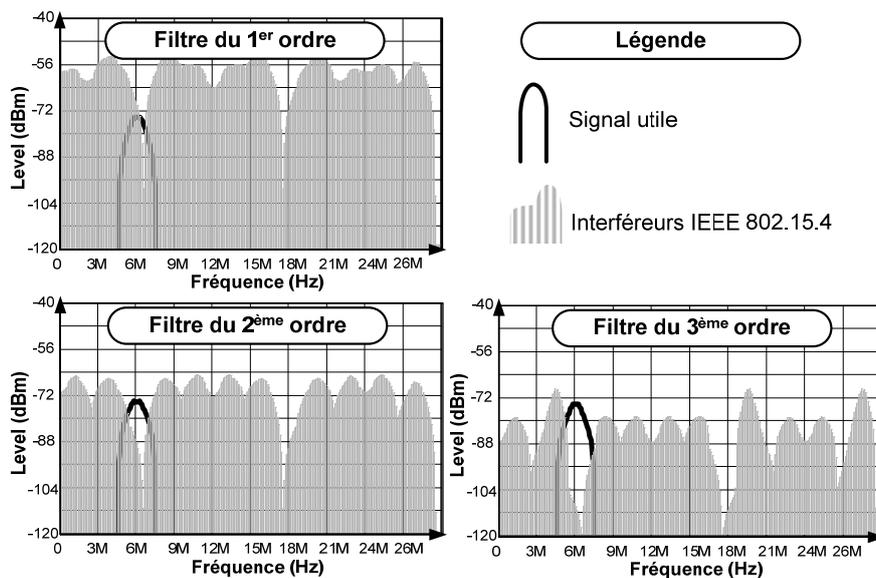


Figure 14: Spectres de sortie pour une fréquence intermédiaire de 6MHz

3.2.5 Bilan

Au cours de cette première analyse, nous venons de montrer que quelle que soit la fréquence intermédiaire, un filtre de canal du 3ème ordre semble nécessaire. Avec les fréquences intermédiaires de 1.5MHz et de 6MHz, un filtre du 2ème ordre pourrait être suffisant. Mais la marge par rapport au SIR étant déjà très faible théoriquement, il n'est pas possible d'envisager une implémentation réelle. L'élimination de la solution utilisant une fréquence intermédiaire de 2MHz est l'autre conclusion qui se dégage de cette étude. Les autres solutions sont envisageables. Cependant, pour le reste de l'étude qui va consister à introduire les interféreurs IEEE 802.11b et une réjection d'image finie pour le filtre de canal, nous avons retenu les deux valeurs présentant les meilleurs résultats. C'est-à-dire les valeurs de la fréquence IF de 1.5MHz et de 6MHz, associées à un filtre de canal du troisième ordre. Ces deux solutions ont des fréquences IF extrêmes. De ce fait, il est donc encore plus intéressant de les comparer.

3.3 Etude des interféreurs du standard IEEE 802.11b

Les interféreurs du standard IEEE 802.11b présentent des bandes fréquentielles très larges par rapport à la bande du signal utile ZigBee. Ils sont donc beaucoup plus contraignants que les interféreurs IEEE 802.15.4 qui viennent d'être considérés. D'après les spécifications définies au chapitre I, le récepteur doit pouvoir décoder l'information (garder un rapport SIR supérieur à 4dB) en présence d'interféreurs 802.15.4 dont le niveau se situe 30dB au dessus du niveau du signal utile.

Cette étude est réalisée dans le cas précis du standard IEEE 802.11b sans recouvrement (« non-overlappé ») où seuls 3 canaux fixes sont utilisés [7]. L'exemple pris est celui de la configuration européenne qui utilise les canaux 1, 7 et 13. Les canaux IEEE 802.15.4 utilisables sont alors dans ce cas, les canaux 15, 16, 21 et 22 (cf. chapitre I). La disposition des canaux 15 et 16 étant strictement identique à celle des 21 et 22 par rapport à la fréquence utile du signal Zigbee, nous rapporterons que sur le premier cas. La Figure 15 représente le spectre d'entrée pour les deux canaux, respectivement 15 et 16.

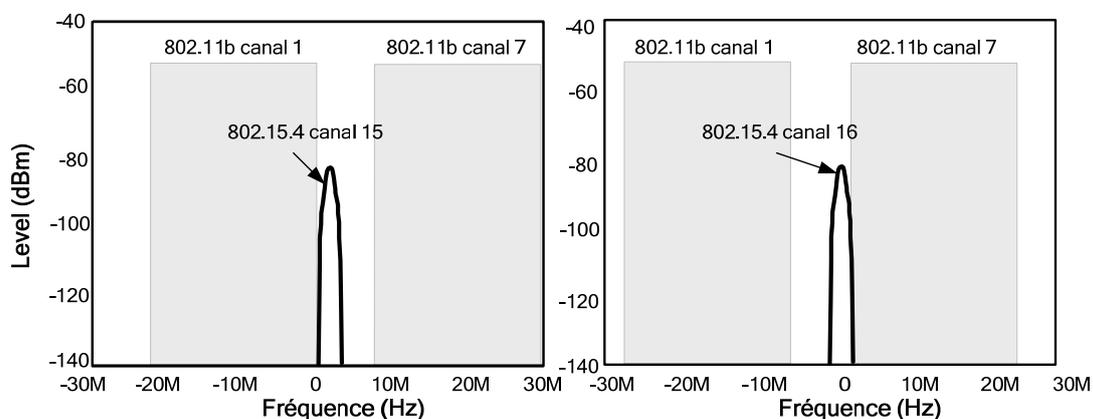


Figure 15: Spectres d'entrée avec interféreurs IEEE 802.11b

Le filtre utilisé pour la suite de l'analyse est un filtre du 3^{ème} ordre, pour lequel nous considérons deux valeurs différentes de la réjection d'image (IRR) : 40dB et 30dB. Ces valeurs ont été choisies relativement à ce qui peut être attendu d'une technologie intégrée monolithique. Les gabarits de ces filtres sont présentés sur la Figure 16. La première constatation qui peut être réalisée est que la valeur de l'IRR a un impact important dans le cas d'une fréquence IF à 6MHz alors que cet impact est quasiment nul pour la fréquence IF de 1.5MHz. Les mêmes étapes de calcul que celles décrites dans le paragraphe 3.2 vont maintenant être appliquées en considérant les interféreurs IEEE 802.11b.

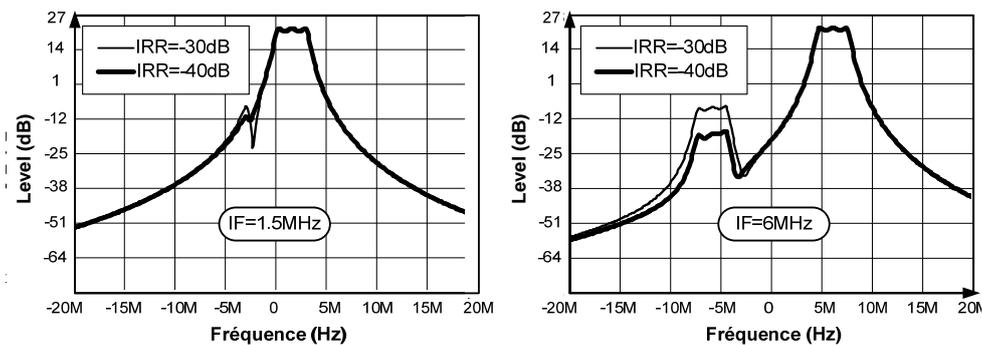


Figure 16: Gabarits du filtre du troisième ordre pour une IF de 1.5MHz et 6MHz

3.3.1 Fréquence intermédiaire de 1.5MHz

Comme nous venons de le montrer, avec une fréquence intermédiaire de 1.5MHz, le gabarit du filtre ne dépend pratiquement pas de la valeur de la réjection du signal image. Un seul résultat est donc présenté (Figure 17) utilisant une IRR de 40dB. Pour le canal 15, les interféreurs du standard IEEE 802.11b couvrent complètement le signal utile, ce qui empêchera la démodulation. A l'inverse le canal 16 est lui parfaitement disponible, les interféreurs étant rejetés par rapport au signal utile.

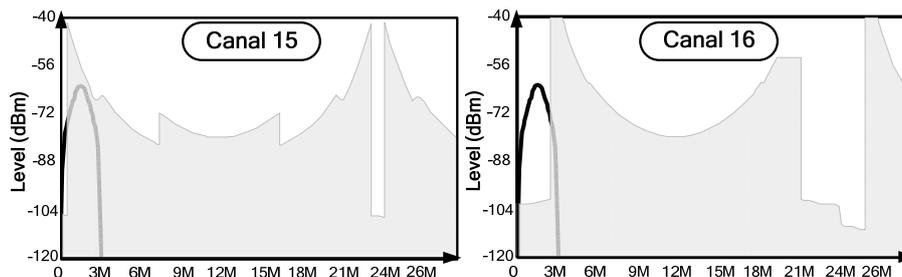


Figure 17: Spectres de sortie pour une fréquence intermédiaire de 1.5MHz

3.3.2 Fréquence intermédiaire de 6MHz

Avec cette fréquence, l'impact de la réjection d'image du filtre de canal devient important (Figure 16). La Figure 18 présente donc les résultats pour les deux valeurs de la réjection (30dB et 40dB). Ces résultats montrent que les interféreurs IEEE 802.11b sont de niveaux équivalents pour les deux canaux disponibles (15 ou 16). Cependant, ces niveaux dépendent de la valeur de la réjection d'image du filtre de canal. En effet, avec une IRR de 40dB, les interféreurs sont rejetés 10dB en dessous du signal utile alors que 30dB de réjection ne sont pas suffisants.

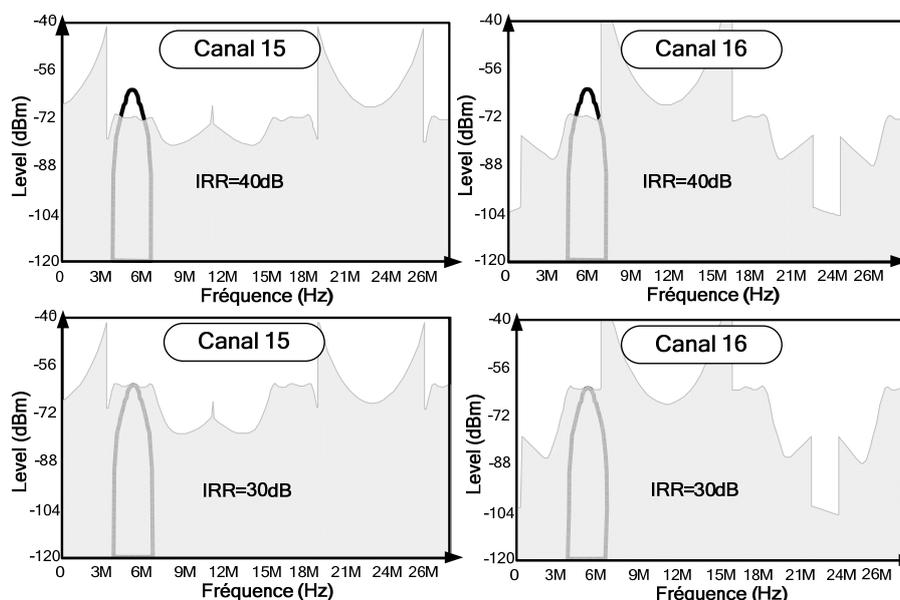


Figure 18: Spectres de sortie pour une fréquence intermédiaire de 6MHz

3.3.3 Bilan

L'analyse qui vient d'être effectuée permet de dégager deux conclusions :

- L'utilisation d'une fréquence intermédiaire de 1.5MHz rend le canal 15 du standard IEEE 802.15.4 inutilisable en présence des canaux 1 et 7 du standard IEEE 802.11b. Le canal 16 est par contre disponible et nécessite un filtre de canal du 3^{ème} ordre sans aucune contrainte de réjection d'image.
- L'utilisation d'une fréquence intermédiaire de 6MHz permet l'utilisation des canaux 15 et 16 du standard IEEE 802.15.4. Mais pour cela, il est nécessaire d'utiliser un filtre de canal du 3^{ème} ordre dont la réjection d'image est supérieure à 34dB.

Pour aboutir au meilleur choix, la grande complémentarité qui semble se dégager de ces deux solutions nécessite un complément d'analyse. La réduction de 2 à 4 du nombre de canaux ZigBee utilisables lorsque les trois canaux 1,7 et 13 du standard IEEE 802.11b sont utilisés (avec un niveau 30dB supérieur à celui du signal utile) est le handicap principal de la solution utilisant une IF à 1.5MHz. Pour palier à ce problème, il est possible d'implémenter une architecture qui ait la capacité d'inverser la conversion de fréquence (LO-RF au lieu de RF-LO) lorsque le canal 15 doit être utilisé. Dans ce cas, nous nous retrouverons exactement dans la configuration du canal 16, canal utilisable sans aucune restriction en présence des interféreurs WLAN. Malheureusement, cette astuce n'est possible que dans la configuration européenne « non-overlappée » du standard IEEE 802.11b. En effet, dans la configuration nord-américaine (Figure 19), le canal ZigBee 15 est isolé. Or ce principe n'est utilisable que si deux canaux consécutifs IEEE 802.15.4 se trouvent en dehors des canaux IEEE 802.11b. Dans cette configuration, seuls les canaux 25 et 26 répondent à cette contrainte. Au delà de la réduction du nombre de canaux utilisables, la solution utilisant une fréquence intermédiaire de 1.5MHz présente d'autres inconvénients. Elle est d'une part plus sensible au bruit en 1/f, même si l'impact de ce bruit reste faible dans une bande de fréquence de 3MHz. Mais surtout, les filtres passe

haut nécessaires à la suppression de la composante DC s'accompagnent de contraintes difficiles à satisfaire. En effet, pour ne pas dégrader le signal utile, leur pole doit se situer suffisamment bas en fréquence. La surface de capacité ainsi que le temps d'établissement du signal lors des changements de gain de la chaîne de réception (changements nécessaires suivant le niveau de puissance du signal d'entrée, pour éviter la saturation de la chaîne) deviennent alors extrêmement pénalisants.

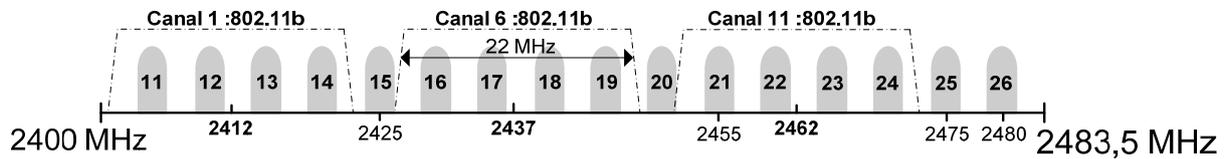


Figure 19: Répartition des canaux 802.15.4 et 802.11b dans la configuration Nord-Américaine

La solution utilisant une fréquence intermédiaire de 6MHz apparaît donc être la mieux adaptée car elle permet d'allier simultanément réjection des interféreurs IEEE 802.15.4 et IEEE 802.11b ainsi qu'une implémentation suffisamment simple. Un récepteur basé sur une fréquence IF de 6MHz a donc été retenu, malgré le surcroît de consommation qui résultera des étages de la chaîne de réception fonctionnant à cette fréquence (filtre de canal, amplificateurs, convertisseur A/D). Enfin, l'utilisation de cette fréquence nécessite une réjection du signal d'image de 34dB.

4 PRESENTATION DE L'ARCHITECTURE RETENUE

Au cours de la première partie de ce chapitre, nous avons justifié le choix d'utiliser une architecture utilisant une fréquence intermédiaire de 6MHz. Ce paragraphe, va détailler plus précisément la structure retenue à partir de la description des différentes fonctions la composant. Une première partie présentera l'interface entre le récepteur et l'émetteur. La deuxième partie fera une parenthèse en traitant du problème de la suppression du filtre d'antenne dans le cas du standard GSM. Enfin dans une troisième partie, nous présenterons la méthode retenue pour générer les signaux en quadrature en sortie du mélangeur. Ces signaux sont nécessaires pour utiliser ensuite un filtre complexe à réjection d'image.

4.1 Interface RX/TX

Généralement dans les circuits sans fils émetteur/récepteur, il est classique d'utiliser un commutateur d'antenne permettant de réaliser la commutation entre la chaîne d'émission et la chaîne de réception [8] [9] [10]. Ce composant est un élément externe. Il est donc coûteux, il diminue les densités d'intégration du système et il présente généralement des pertes pénalisantes pour les performances du récepteur. Son utilisation est nécessaire pour des solutions robustes mais n'est pas souhaitable pour des solutions à très bas coût.

Sans ce commutateur et en utilisant une seule antenne, l'entrée du LNA et la sortie de l'amplificateur de puissance ou PA (Power Amplifier) doivent être connectées à l'intérieur du circuit intégré. Le même plot RF est donc utilisé à la fois pour l'émetteur et pour le récepteur (Figure 20). Le standard IEEE 802.15.4 fonctionnant en mode « half-duplex », chaque étage (LNA ou PA) peut donc présenter une haute impédance lorsqu'il est éteint. Cela permet de ne pas impacter les performances de l'étage se trouvant en mode de fonctionnement. Le reste de l'interface avec l'extérieur est ensuite identique pour la partie émission et pour la partie réception. Ainsi, nous utilisons une seule antenne, (c'est le plus souvent le cas pour toutes les architectures qui intègrent un commutateur d'antenne), mais aussi un seul filtre d'antenne ou un seul balun suivant le besoin.

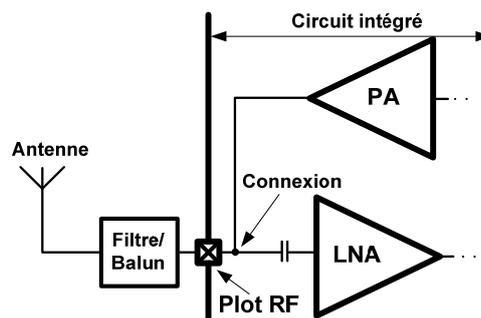


Figure 20 : Interface RX/TX

4.2 Suppression du filtre d'antenne

Un filtre d'antenne (Figure 1 et Figure 2) est utilisé dans les architectures de réception sans fils de type GSM, 3G, WLAN, etc. Il permet de réaliser le premier filtrage des interféreurs hors bande et ainsi de réduire le besoin de linéarité du récepteur. Il doit être très sélectif (facteur de qualité supérieur à 1000). Deux types de filtres sont en concurrence pour cette application : les filtres SAW (Surface Acoustic Wave) et les filtres BAW (Bulk Acoustic Wave). Leur principe de fonctionnement est basé sur l'utilisation de résonateurs (Figure 21) caractérisés par une réponse fréquentielle présentant une fréquence de résonance (f_p) et une fréquence d'antirésonance (f_r) [11].

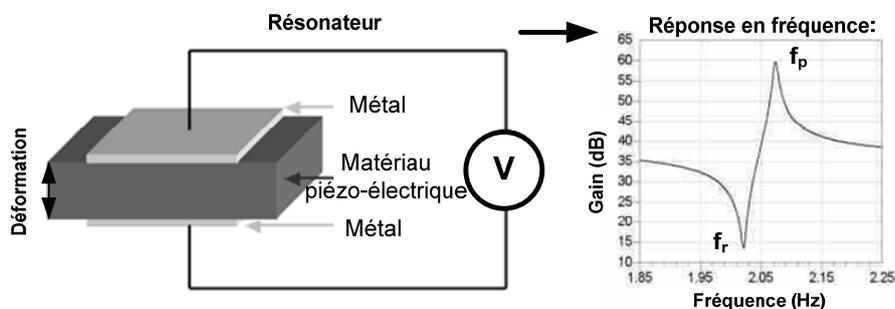


Figure 21: Principe de fonctionnement d'un résonateur

La fonction bande passante (Figure 22(b)) est ensuite réalisée en connectant ces résonateurs en utilisant un montage de type filtre « Ladder » (Figure 22(a)) [12].

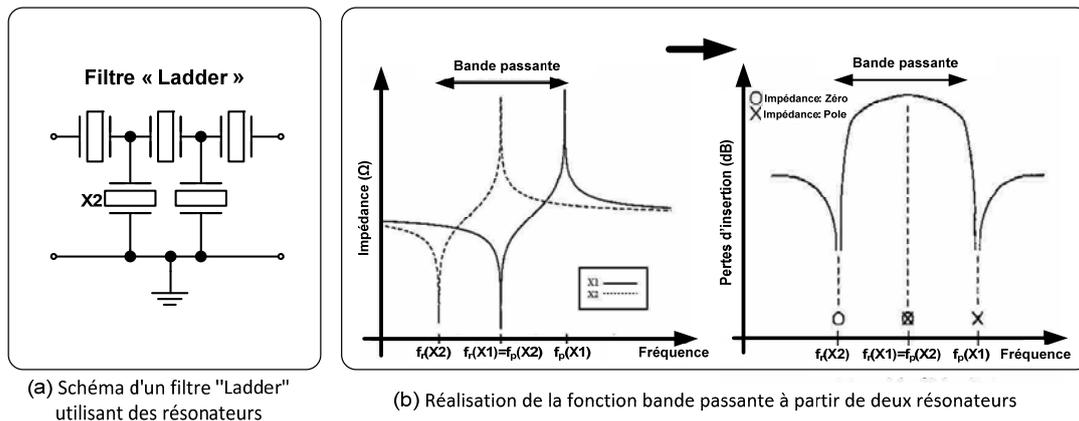


Figure 22: Réalisation de filtres RF sélectifs

La façon dont est réalisé le résonateur différencie les filtres SAW des filtres BAW. Le filtre SAW [12] utilise un résonateur à onde acoustique de surface (Figure 23(a)) alors que le filtre BAW [12] utilise un résonateur à onde acoustique de volume (Figure 23 (b)).

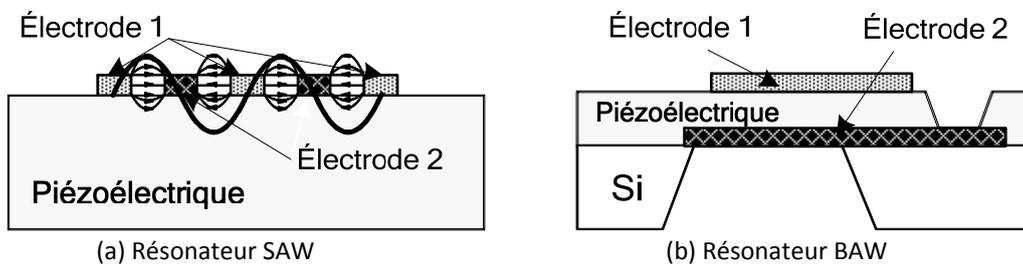


Figure 23: Vue en coupe d'un résonateur SAW et BAW

Ces composants nécessitent l'utilisation de matériaux particuliers tels que le SiN ou l'AlN. Ils ne peuvent donc pas être réalisés avec une technologie CMOS sur silicium. Ils restent donc des composants externes très coûteux (une intégration à posteriori du type « above IC » est envisageable pour un réaliser un filtre BAW, mais elle nécessite un nombre conséquent de masques supplémentaires) et leur suppression est un challenge technique important. Dans ce cadre, en marge de notre travail pour le standard ZigBee, nous avons montré que pour le standard GSM-EDGE la suppression du filtre d'antenne pouvait être envisagée (cf. annexe en fin de rapport).

Pour revenir au récepteur pour le standard ZigBee, contrairement au standard GSM [13] où le niveau des interférences est précisément considéré en fonction de leur écart de fréquence par rapport au signal utile, la norme IEEE 802.15.4 ne spécifie pas de gabarit pour les interférences. Dans ces conditions, le niveau maximum des interférences a été défini au chapitre I et correspond au niveau de -25dBm. Comme il semble relativement facile de concevoir une chaîne de réception ayant un point de compression supérieur à ce niveau, un filtrage d'antenne n'apparaît donc pas nécessaire. Cependant pour des applications futures qui souhaiteraient intégrer un circuit ZigBee à l'intérieur d'un téléphone cellulaire par exemple, il faudrait reconsidérer le problème. En effet, un filtre deviendrait dans ce cas sûrement nécessaire pour filtrer les fréquences des standards cellulaires. Mais nous viserions alors des applications privilégiant la performance au détriment du coût, ce qui ne rentre pas dans le cadre de l'étude présentée ici.

4.3 Amplificateur faible bruit

Les inductances actuellement disponibles dans la technologie CMOS 90nm ont des dimensions qui ne sont pas compatibles avec la spécification de surface fixée lors du chapitre I. Le LNA doit donc être réalisé sans inductance. Cependant, si dans le futur, des inductances privilégiant une faible surface plutôt qu'un fort facteur de qualité étaient disponibles, un comparatif coût/performance plus approfondi devra être réalisé avant d'écarter ce type de solution.

Autre point, dans le cas d'une puce multifonction, le bruit d'alimentation est important. Il est du principalement à la partie numérique. Ainsi, pour avoir une réjection du bruit la meilleure possible, il est préférable d'utiliser un LNA à entrée différentielle. Un balun doit donc être utilisé.

4.4 Mélangeur

Pour pouvoir filtrer les fréquences négatives en utilisant un filtre complexe ou polyphase, des signaux en quadrature (I et Q) doivent être disponibles en sortie du mélangeur. Pour leur génération, deux solutions sont possibles. Soit elle est réalisée sur la LO à l'aide du diviseur par deux (Figure 24) [14], soit les signaux I et Q sont générés en sortie du LNA sur le signal RF à l'aide d'un filtre polyphase passif (Figure 25) [15].

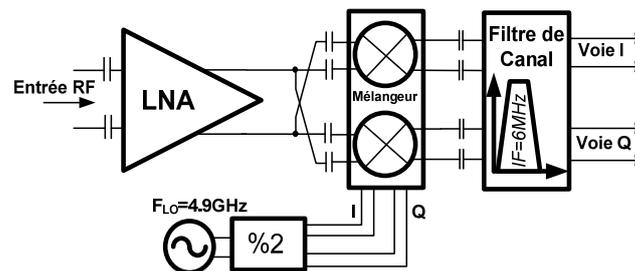


Figure 24: Architecture avec génération des signaux en quadrature sur la LO

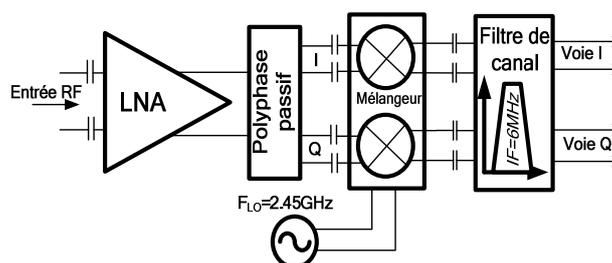


Figure 25: Architecture avec génération des signaux en quadrature sur la RF

Chacune de ces deux solutions possède ses avantages et ses inconvénients. La première nécessite l'utilisation d'un diviseur par deux, coûteux en consommation de courant. La deuxième utilise uniquement un filtre polyphase passif (Figure 26(a)) [16] qui n'entraîne aucune consommation supplémentaire, mais en contre partie, l'utilisation d'un filtre à un seul étage ne permet pas d'obtenir des signaux en quadrature sur une plage de fréquence suffisante (Figure 27(a)). L'utilisation d'un

deuxième étage est donc indispensable pour couvrir une bande plus large et ainsi être moins sensible aux variations technologiques.

En utilisant deux étages (Figure 26(b)), deux ratios d'impédances dégradent le gain : R_{IN}/R_1 et R_1/R_2 . Pour que cette dégradation soit la plus faible possible, il convient de respecter la condition $R_2 \gg R_1 \gg R_{IN}$. Si R_{IN} est très faible ($R_{IN} < 10\Omega$), en utilisant un rapport dix entre les résistances, nous obtenons des pertes en tension de 1.8dB. (Figure 27(b)). Notons, que cette même valeur de gain peut être atteinte avec une résistance R_{IN} élevée mais que cette solution implique des valeurs de R_1 et R_2 trop importantes et difficilement compatibles. En effet, dans ces conditions, leur bruit impacte de façon conséquente le facteur de bruit du récepteur et les valeurs nécessaires des capacités (C_1 et C_2) deviennent trop faible devant celles des capacités parasites des interconnexions.

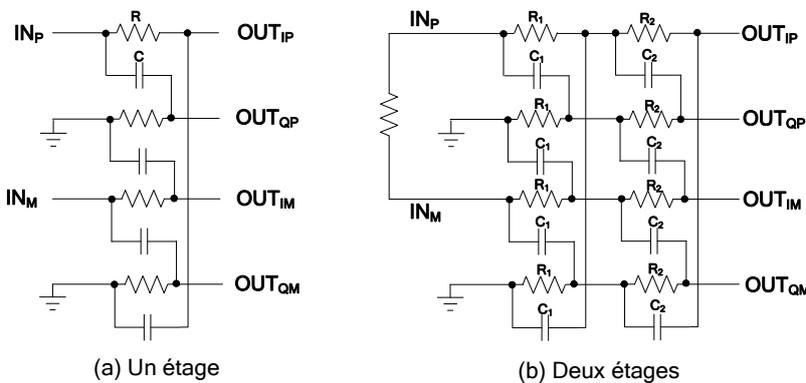


Figure 26: Filtrage polyphase passif

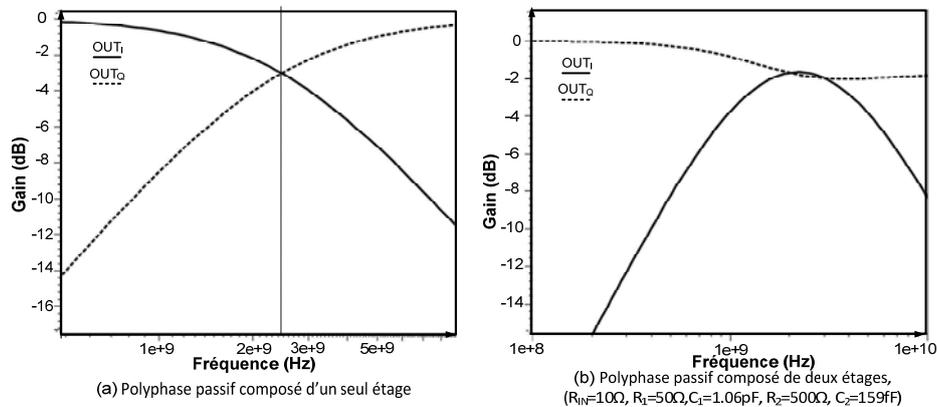


Figure 27: Réponses fréquentielles de filtres polyphases passifs

Pour résumer, bien qu'avantageuse au niveau de la consommation, la solution utilisant un filtre polyphase passif pour générer les signaux en quadrature sur la RF nécessite de pouvoir disposer d'un LNA à faible impédance de sortie. Compte tenu de l'impossibilité d'utiliser des inductances pour réaliser son impédance de charge, il est difficile d'obtenir cette faible impédance. Il serait possible d'ajouter un étage buffer pour abaisser cette impédance mais la consommation de courant occasionnée deviendrait supérieure à celle d'un diviseur par deux rendant cette solution inintéressante. Ainsi, dans le cas de l'architecture de réception que nous traitons ici, il est donc préférable de réaliser cette quadrature sur le signal LO en utilisant un diviseur par deux intégré sur la branche de mise en forme de ce signal (Figure 24).

4.5 Conclusion

L'étude ayant fait l'objet de ce paragraphe nous permet d'aboutir à une première version du récepteur capable de satisfaire aux contraintes fixées dans le chapitre I. Représentée sur la Figure 28, cette architecture est composée d'un balun permettant de faire la conversion « single-ended » vers différentiel, d'un LNA sans inductance dont les entrées sont directement connectées au PA, d'un diviseur par deux sur la voie LO permettant de générer les signaux en quadrature nécessaires en sortie du mélangeur. Le mélangeur permet de passer de la fréquence RF à une fréquence intermédiaire de 6MHz. Enfin le dernier étage est un filtre de canal polyphase, réalisant le filtrage de la fréquence image.

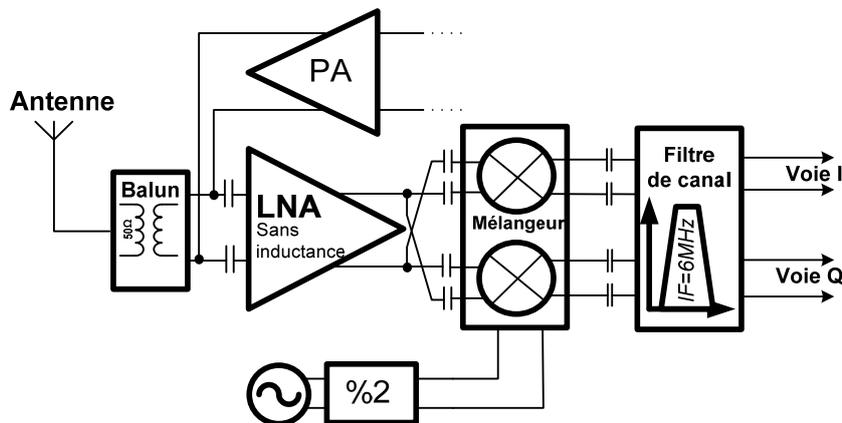


Figure 28: Architecture de réception retenue

5 SPECIFICATIONS PRELIMINAIRES POUR CHAQUE ETAGE

Maintenant que l'architecture est définie dans ses grandes lignes, il reste à extraire les spécifications pour les différents étages. Ceci constitue l'objectif de ce paragraphe qui détaille dans une première partie le budget de consommation et qui présente, dans une seconde partie, les performances à atteindre pour chacune des fonctions.

5.1 Budget de consommation

La consommation totale fixée dans le chapitre I est de 5mA. La répartition entre les différents étages (TABLEAU I) a pu être réalisée en faisant le point sur les solutions de l'état de l'art et en se servant de l'expérience de conception acquise sur les différents étages lors de l'étude préliminaire.

Une marge de 1mA a été initialement prise de façon à autoriser quelques dépassements qui s'avèreraient nécessaires en cours de la conception. L'objectif est de maintenir au final une consommation inférieure à 5mA, et ce même en prenant en compte les circuits de polarisation.

TABLEAU I
DETAIL DU BUDGET DE CONSOMMATION

Bloc	Valeurs	Unités
LNA	1.5	mA
Mélangeur	0.5	mA
Diviseur par deux	1	mA
Filtre de canal du 1 ^{er} ordre	1	mA
Total	4	mA

5.2 Cahier des charges pour chaque fonction du récepteur

5.2.1 Facteur de bruit global de la chaîne de réception

L'unique spécification disponible jusqu'à présent correspond à la sensibilité à l'entrée du récepteur (-100dBm). Pour la convertir en une valeur utilisable pour le dimensionnement du récepteur, nous utilisons la méthode décrite au paragraphe 3.3 du chapitre I. Une sensibilité de -100dBm conduit à une valeur du facteur de bruit (NF) global de 9.2dB.

En faisant l'hypothèse que le gain en sortie du premier étage du filtre de canal est suffisant pour limiter à 1dB la dégradation du NF pour le reste de la chaîne de réception, nous obtenons une spécification de NF à 8.2dB pour notre chaîne de réception.

5.2.2 Budget de gain et de NF

Le niveau de précision atteint jusqu'ici sur l'architecture n'est pas suffisant pour différencier et spécifier le niveau de gain et de bruit de chaque étage. Par contre, il est intéressant et possible de faire une première distinction entre la partie RF (LNA-Mélangeur) et la partie bande de base (Filtre de canal). Pour cela et en prenant en compte les contraintes de consommation, voici les hypothèses effectuées à partir d'une première évaluation:

- Les pertes de la ligne et du balun sont estimées à 2dB
- Le facteur de bruit du LNA et du mélangeur est fixé à 4dB.
- Le gain du filtre de canal est fixé à 20dB avec un bruit équivalent à l'entrée de 12nV/VHz.

A partir de ces hypothèses, nous pouvons déterminer le niveau de gain nécessaire pour la partie RF (LNA-Mélangeur). Ce paramètre est déterminant et va orienter fortement la conception des différents étages. Pour cela, l'analyse a été réalisée grâce à l'élaboration d'une feuille de calcul utilisant le logiciel Excel (cf. TABLEAU II).

TABLEAU II
SPECIFICATION DU GAIN ET DU BRUIT DES DIFFERENTS ETAGES

	Antenne (a)	Pertes d'entrée (b)	LNA Mixer (c)	Filtre 1er ordre (d)	Unités
Gain en tension (1)	0	-2	22	20	dB
Gain total en tension depuis l'antenne (2)	0	0	-2	20	dB
Gain total en tension depuis l'antenne (linéaire) (3)	1,00	1,00	0,79	10,00	
Bruit en tension d'entrée d'étage (réf. Etage) (4)	0,00	0,53	1,10	12	nV/√Hz
Bruit en tension d'entrée d'étage (réf. Antenne) (5)	0,00	0,53	1,38	1,20	nV/√Hz
Bruit cumulé référencé à l'antenne (6)	0,91	0,91	1,05	1,74	nV/√Hz
Bruit cumulé en inverse référencé à l'antenne (7)	2,11	2,11	2,05	1,51	nV/√Hz

Détail des lignes du TABLEAU II :

(1) Gain (dB) de chaque étage. Le gain du LNA-Mélangeur est le paramètre à déterminer. Dans l'exemple il a été fixé à 22dB.

(2) Gain (dB) cumulé depuis l'antenne en entrée des étages. Par exemple, le gain depuis l'antenne à l'entrée du LNA-Mixer est de -2dB=0dB(gain de l'antenne) + -2dB(Pertes d'entrée).

(3) Gain linéaire cumulé depuis l'antenne en entrée des étages.

(4) Bruit en tension équivalent à l'entrée de chaque étage. Les 1.1nV pour le LNA-Mélangeur correspondent aux 4dB de NF visés (plus précisément, nous avons considéré ici NF= 3.6dB).

(5) Le bruit en tension à l'entrée de chaque étage est référencé par rapport à l'antenne. Pour cela, la ligne 4 est divisée par la ligne 3.

(6) Le bruit thermique d'entrée étant le bruit de l'antenne, il correspond à la valeur $4KTR$, où K est la constante de Boltzmann et T la température en Degré Kelvin (300K). Converti en nV/√Hz nous obtenons un bruit de : $2 \cdot \sqrt{KTR} \cdot 10^9 = 0.91nV / \sqrt{Hz}$. Le bruit cumulé est la somme quadratique des bruits de chaque étage référencés par rapport à l'antenne et du bruit thermique d'entrée. Ainsi, par exemple : $6c = \sqrt{(5a)^2 + (5b)^2 + (6b)^2} = 1.05 nV/\sqrt{Hz}$.

(7) Ici, contrairement à la ligne (6), la somme quadratique est inversée. Par exemple : $7a = \sqrt{(5a)^2 + (5b)^2 + (5c)^2 + (5b)^2} = 2.11 nV/\sqrt{Hz}$. Ainsi la case 7a représente le bruit total de la chaîne de réception ramené à l'antenne. Elle nous permet d'obtenir le facteur de bruit de la chaîne de réception en divisant se bruit par le bruit thermique d'antenne : $NF = 10 \log \left(\frac{(7a)^2}{(6a)^2} \right) = 7.3dB$.

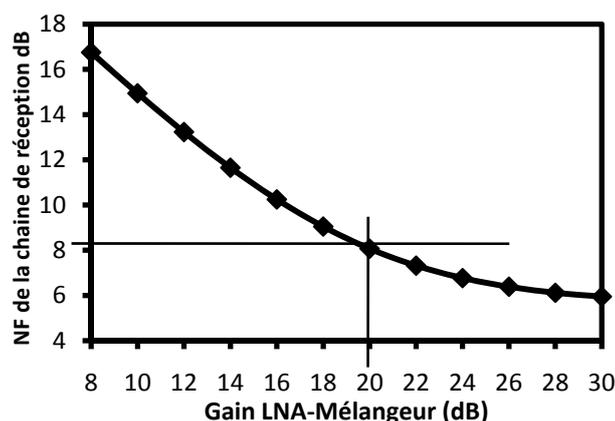


Figure 29: Facteur de bruit de la chaîne de réception en fonction du gain du LNA-Mélangeur

En faisant varier le gain de l'étage LNA-Mélangeur, nous pouvons tracer le facteur de bruit de la chaîne de réception (Figure 29). Pour respecter un facteur de bruit de 8.2dB, le gain du LNA-Mélangeur doit donc être supérieur à 20dB. En prenant une marge de 1dB sur ce facteur de bruit, marge réaliste compte tenu des hypothèses, le gain à viser est plutôt de 22dB.

Le TABLEAU III résume les spécifications de gain et de bruit définies et obtenues au cours de l'analyse présentée dans ce paragraphe. Concernant le gain, ajoutons que pour être capable de supporter un signal d'un niveau très élevé (supérieur à 0dBm), le LNA doit disposer d'un mode faible gain. Pour ce faire, nous prévoyons l'implémentation commandée d'une atténuation de 20dB. De plus, pour maintenir une bonne linéarité quel que soit le niveau du signal RF, le filtre de canal doit aussi présenter des pas de control de gain. Nous avons choisi d'implémenter trois pas de 6dB.

TABLEAU III
DETAIL DU BUDGET DE GAIN ET DE BRUIT

Etage	Gain	Bruit
Balun	-2dB	NF=2dB
LNA-Mixer	22dB	NF=3.6dB
Filtre de canal du 1 ^{er} ordre	20dB	Bruit d'entrée :12nV/vHz
Total	40dB	NF=7.3dB

5.2.3 Spécifications de linéarité

D'après les développements du chapitre I, la valeur du point d'interception d'ordre 3 (IIP3) à atteindre est de -12dBm. Cette valeur ne sera pas limitée par le LNA qui avec des structures classiques CMOS, peut atteindre un IIP3 supérieur à 0dBm. La limitation proviendra donc principalement de l'étage qui suit, c'est-à-dire un buffer éventuellement intercalé entre le LNA et le mélangeur ou bien le mélangeur. Le Filtre de canal ne doit non plus entraîner une dégradation supplémentaire importante.

Le point de compression est défini par le niveau maximum des interféreurs. Ce niveau a été fixé à -25dBm. Mais ici l'IIP3 étant spécifié à -12dBm, cette valeur va donc conduire à fixer la spécification sur le point de compression 10dB en dessous de cette valeur.

TABLEAU IV
SPECIFICATIONS DE LINEARITE

Paramètres	Valeurs	Unités
IIP3	-12	dBm
ICP1	-22	dBm

5.2.4 Spécifications du signal OL

Le niveau des interféreurs étant au maximum 40dB au dessus du signal utile, le bruit de phase de la LO n'aura quasiment aucune influence sur le facteur de bruit de la chaîne de réception. Cet écart est, par exemple, très éloigné des 99dB obtenus dans le cas d'un récepteur GSM sans filtre d'antenne (cf. Annexe).

La spécification la plus importante est ici relative aux déséquilibres entre les voies en quadratures. La réjection d'image étant spécifiée à 34dB (cf. paragraphe 3.3.3), la Figure 7 nous permet de fixer les déséquilibres maxima de phase et de gain (cf. TABLEAU V)

TABLEAU V
SPECIFICATIONS DU DIVISEUR PAR 2

Paramètres	Valeur	Unité
Bruit de phase à 1MHz	-130	dBc
Bruit de phase à 10MHz	-140	dBc
Déséquilibre de phase	2	° à 3σ
Déséquilibre d'amplitude	1	% à 3σ

6 Conclusion

L'étude au niveau architecture présentée dans ce chapitre à permis de poser les bases de notre travail de recherche. L'analyse, à partir des données fournies par la norme IEEE 802.15.4, nous a conduit tout d'abord, à choisir une structure de type faible IF. La valeur de la fréquence intermédiaire a ensuite été fixée à 6MHz grâce à l'analyse de l'impact des interféreurs IEEE 802.15.4 et IEEE 802.11b. Ensuite une architecture plus détaillée a été présentée. Ses caractéristiques principales sont l'absence de filtre d'antenne, seul un balun d'entrée est utilisé, d'un LNA pour lequel les spécifications de coût interdisent l'usage d'inductance, et enfin, d'un mélangeur utilisant des signaux en quadratures générés à l'aide d'un diviseur par deux sur le signal de l'oscillateur local. Enfin dans la dernière partie de ce chapitre, nous avons détaillés les spécifications de consommation et de performances pour chacune des fonctions. Nous disposons à ce stade de tous les éléments nécessaires à la conception au niveau transistor des différents étages du récepteur ZigBee.

Bibliographie

1. **Mahdavi, S. and Abidi, A. A.** Fully integrated 2.2mW CMOs front-end for a 900MHz wireless transceiver. *IEEE J. Solid-state Circuits*, vol. 37, no. 5. May 2002, pp. 662-669.
2. **Razavi, B.** Design consideration for direct conversion receivers. *IEEE Transaction Circuits Syst. II, Analog Digital Signal Process*, vol. 44, no. 1, pp. 428-435. June 1997.
3. **Abidi, A. A.** Direct Conversion radio transceivers for digital communications. *IEEE J. Solid-State Circuits*, vol. 30, no. 12, pp. 1399-1410. December 1995.
4. **Mirabbasi, S. and Martin, K.** Classical and modern receiver architecture. *IEEE Commun. Mag.*, vol.43, no. 6, pp. 43-51. Nov./Dec. 2005.
5. **Mahattanakul, J.** The effect of I/Q imbalance and complex filter component mismatch in low-IF receivers. *IEEE Trans. Circuits Syst. I*, vol. 53, no. 2, pp. 247-253. February 2006.
6. **Denis, Prêtre.** Filtres actifs. *Cours dispensé à ARC Ingénierie*. Septembre 2004.
7. **IEEE Computer Society.** IEEE Standard 802.15.4-2003, Annexe E Coexistence with other IEEE Standards and proposed Standards. 2003.
8. **Tosaka, Hiroyuki and all.** An Antenna Switch MMIC Using E/D Mode p-HEMT for GSM/DCS/PCS/WCDMA Bands Application. *IEEE MTT-S Digest*. 2003.
9. **Watanabe, Takahiro, et al.** Antenna Switch Duplexer For Dualband Phone(GSM/DCS) Using LTCC Multilayer Technology. *IEEE MTT-S Digest*. 1999.
10. **Beffa, F., Vogt, R. and Bächtold, W.** A 2.4-GHz Distributed Antenna Switch for Bluetooth Transceivers. *IEEE Microwave and Wireless components letters*, vol. 15, no. 1. January 2005.
11. **Muller, Jean-Philippe.** Les oscillateurs sinusoïdaux. <http://www.ta-formation.com/modules.html>. Juillet 2001.
12. **Kerhervé, E., et al.** Les technologies BAW: évolution et applications au travers des projets européens STREP-IST. *GDR Ondes Besançon*. Novembre 2005.
13. **ETSI.** Digital cellular telecommunications system Radio transmission and reception (Définition du Standard GSM 05.05 version 8.5.1 Release 1999).
14. **Poobuapheun, Nuntachai, et al.** A 1.5-V 0.7-2.5-GHz CMOS Quadrature Demodulator for Multiband Direct-Conversion Receivers. *IEEE Journal of Solid-State Circuits*, vol. 42, no. 8. August 2007.
15. **Kluge, Wolfram, et al.** A fully integrated 2.4-GHz IEEE 802.15.4-Compliant Transceiver for ZigBee Applications. *IEEE Journal of Solid-State Circuits*, vol.41, no. 12. December 2006.
16. **Bor, Jenn-Chyou.** What are Polyphase Filters? http://larc.ee.nthu.edu.tw/~jcbor/CircuitLab/CirLab_Proj4_PPF35.pdf. May 2004.
17. **Valla, Mario, et al.** A 72mW CMOS 802.11a Direct Conversion Front-End with 3.5-dB NF and 200kHz 1/f Noise Corner. *IEEE Journal of Solid-State circuit*, vol. 40, no. 4. April 2005.

18. **Baudoin, Geneviève and all.** *Radiocommunications numériques/1 Principes, modélisation et Simulation.* s.l. : Dunod, 2002.

19. **Le Guillou, Yann and all.** Highly Integrated Direct conversion Receiver for GSM/GPRS/EDGE with On-Chip 84-dB Dynamic Range Continuous-Time $\Sigma\Delta$ ADC. *IEEE Journal of Solid-State Circuits*, vol. 40, no. 2. February 2005.

20. **Huijsing, Johan.** Low voltage Opam Cells. *Formation dispensée par l'EPFL Low-Power/Low voltage Analog IC Design.* 1996.

CHAPITRE III :

INNOVATIONS PROPOSEES SUR DES BLOCS
SPECIFIQUES : BALUN, LNA ET MELANGEUR

1 INTRODUCTION

Avant d'aborder la conception complète de la chaîne de réception, ce qui sera fait dans le dernier chapitre, nous allons, au cours de ce troisième chapitre, étudier les étages particuliers (LNA, Balun et mélangeur) pour lesquels une configuration spécifique a été développée. A partir de comparaisons entre différentes structures, nous extrairons pour chacun de ces blocs la solution la plus proche de la solution optimale pour notre application. L'aspect intégration de ces blocs au sein du circuit complet compatible avec le standard ZigBee constituera un point important.

La première partie de ce chapitre traite de l'amplificateur faible bruit. Nous présentons différentes architectures et nous expliquons le choix d'utiliser une structure sans adaptation d'impédance. La seconde partie détaille les différents types de balun permettant une conversion du signal d'antenne référencé (ou encore de type « single-ended ») en signal différentiel. Enfin, nous finissons par l'étude du mélangeur pour lequel nous proposons une solution inspirée du mélange par échantillonnage permettant d'obtenir un mélangeur passif quasiment sans pertes.

2 LNA HAUTE IMPEDANCE

Comme précisé lors de l'étude d'architecture développée au chapitre II, l'amplificateur faible bruit ne doit pas intégrer d'inductance. De ce fait, il sera large bande et ne pourra pas être utilisé comme premier filtrage des interféreurs lointains. Cependant, la spécification du niveau des interféreurs étant relâchée, un tel filtrage ne s'avère pas nécessaire.

Dans ce paragraphe, nous allons décrire les structures envisageables pour réaliser un LNA compatible avec les spécifications fixées dans le chapitre II, l'objectif étant d'expliquer la solution retenue qui consiste à utiliser un LNA haute impédance, sans adaptation d'impédance en entrée.

2.1 Structures possibles de LNA

Le budget de consommation du LNA fixé au cours de l'étude d'architecture est de 1.5mA. Une telle valeur de courant rend difficile l'utilisation d'une topologie à deux étages, pour laquelle seules des techniques de « current re-use » [1], [2] permettant à l'aide d'inductances d'utiliser le même courant de polarisation pour plusieurs étages, pourraient convenir. Mais encore une fois, l'utilisation d'inductance n'est pas ici envisageable.

Les solutions simples pouvant satisfaire les spécifications de notre application sont les structures à source et à grille commune [3] utilisant une charge résistive. Nous allons étudier et comparer leurs performances en tenant compte de la capacité de charge présentée par l'étage suivant, évaluée à 30fF. Dans cette première partie de l'analyse, une adaptation d'impédance est réalisée sur une impédance différentielle allant de 100Ω à 200Ω.

2.1.1 Structure 1: Source commune cascadée

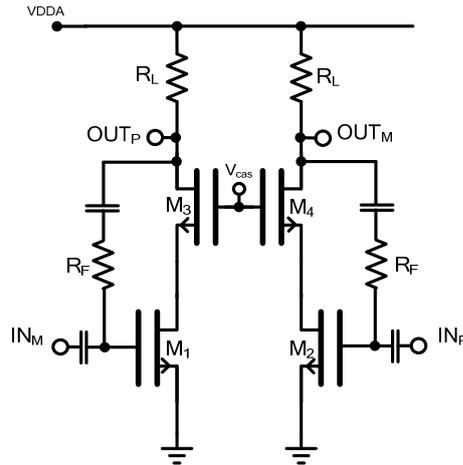


Figure 1: Schéma du LNA à source commune et à contre réaction résistive

Le schéma de la première solution utilisant une architecture source commune est présenté sur la Figure 1. La contre réaction résistive réalisée avec R_F , permet de synthétiser l'impédance nécessaire à l'adaptation. Dans les technologies CMOS submicroniques récentes, l'impédance de sortie des transistors (r_0) est assez faible (de $1\text{k}\Omega$ à $10\text{k}\Omega$). Un étage cascode est par conséquent nécessaire pour augmenter cette valeur et ainsi obtenir un gain en tension suffisant. Ce gain est dans le cas idéal ($R_F \gg R_L$ et $r_0 \gg R_L$) égal au produit de la transconductance g_m des transistors d'entrée (M_1 et M_2) par la résistance de charge R_L . Cependant, pour atteindre l'impédance d'entrée voulue, R_F ne peut pas être négligée devant R_L . Le gain réel est donc donné par l'équation 1 et la valeur de l'impédance d'entrée par l'équation 2.

$$\text{Gain} = A = \frac{\frac{R_L}{R_F} - g_m \cdot R_L}{1 + \frac{R_L}{R_F}} \quad (\text{Équation 1})$$

$$Z_{IN} = \frac{R_F + R_L}{1 + g_m \cdot R_L} \quad (\text{Équation 2})$$

D'après l'équation 2, plus l'impédance d'adaptation Z_{IN} est élevée, plus la résistance de contre réaction R_F doit être de forte valeur, ce qui de plus dégrade moins le gain. Pour cette structure, il est donc préférable de réaliser l'adaptation sur l'impédance la plus élevée (200Ω). Avec la méthode de synthèse d'impédance proposée, il est possible de présenter la bonne partie réelle mais il est plus difficile de réaliser la compensation complète de la partie imaginaire. La topologie proposée devra, si nécessaire, être complétée par un réseau d'adaptation externe au circuit intégré.

Une conception rapide utilisant cette architecture à source commune a été réalisée. Les valeurs retenues pour le dimensionnement des composants sont les suivantes:

- $R_L = 800\Omega$
- $R_F = 800\Omega$
- Dimensions du transistor M_1 : $W_1 = 300\mu\text{m}$ et $L_1 = 0.1\mu\text{m}$

La réponse fréquentielle du gain en tension entre l'entrée et la sortie du LNA ainsi que celle du S11 sont représentées sur la Figure 2. L'impédance réelle synthétisée par le réseau de contre réaction est de 200Ω, mais l'adaptation est réalisée au détriment de la valeur du gain à 2.45GHz.

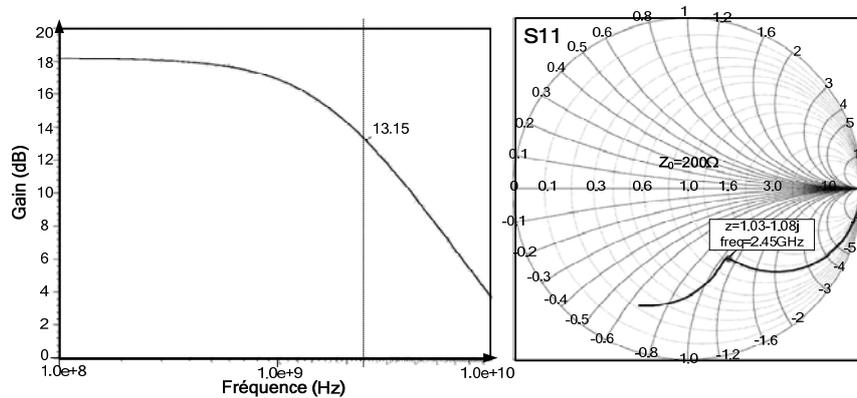


Figure 2: Gain et impédance d'entrée de la solution 1

Le TABLEAU I résume les performances de cette première solution à la fréquence de 2.45GHz. Le facteur de bruit est élevé à cause du bruit de la résistance de contre réaction. Cette résistance dégrade aussi le gain. Pour résumer, cette solution a des performances trop limitées pour pouvoir être utilisée dans notre application.

TABLEAU I
PERFORMANCES DE LA SOLUTION 1

<i>paramètres</i>	<i>Valeurs</i>	<i>Unités</i>
Gain	13.15	dB
Gain par rapport à la puissance d'entrée en dBm	11.4	dB
NF	4	dB
Impédance d'entrée (série)	207-j216	Ω
Consommation	1.5	mA

2.1.2 *Solution 2 : Structure à grille commune*

Une autre structure, fréquemment utilisée pour la conception de LNA, est la structure grille commune (Figure 3). Bien qu'intrinsèquement plus bruyante que celle à source commune, elle est régulièrement utilisée car elle facilite une adaptation d'impédance large bande en d'entrée. L'impédance qu'elle présente est en effet donnée par l'équation 3.

$$Z_{IN} = \frac{R_L + r_0}{1 + gm_1 \cdot r_0} \text{ (Équation 3)}$$

Cette impédance est inversement proportionnelle à la transconductance du transistor d'entrée. Il est donc plus facile de réaliser l'adaptation sur une faible impédance tout en gardant une valeur de gm et donc du gain suffisante:

$$Gain = \frac{1 + gm_1 \cdot r_0}{1 + \frac{r_0}{R_L}} \text{ (Équation 4)}$$

De la même façon que pour la structure à source commune, une conception simple a été réalisée. La valeur de l'impédance différentielle d'entrée visée est, pour la raison qui vient d'être évoquée, de 100Ω . Les valeurs retenues pour le dimensionnement des composants sont les suivantes:

- $R_L=600\Omega$
- Dimensions du transistor M1 : $W_1=300\mu\text{m}$, $L_1=0.1\mu\text{m}$

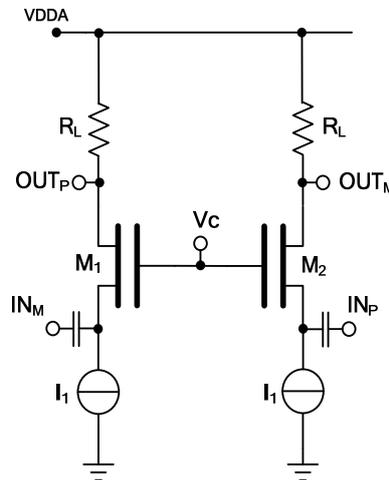


Figure 3: Structure de LNA à grille commune

Le gain en tension entre l'entrée et la sortie du LNA ainsi que le S11 sont représentés sur la Figure 4 et le TABLEAU II résume les principales performances de cette solution à 2.45GHz.

TABLEAU II
PERFORMANCES DE LA SOLUTION 2

<i>paramètres</i>	<i>Valeurs</i>	<i>Unités</i>
Gain	11.15	dB
Gain par rapport à la puissance d'entrée en dBm	5.43	dB
NF	3.75	dB
Impédance d'entrée (série)	106-j63	Ω
Consommation	1.5	mA

Le facteur de bruit obtenu est meilleur que celui de la solution 1. Par contre cette solution présente un gain de trop faible valeur par rapport au cahier des charges.

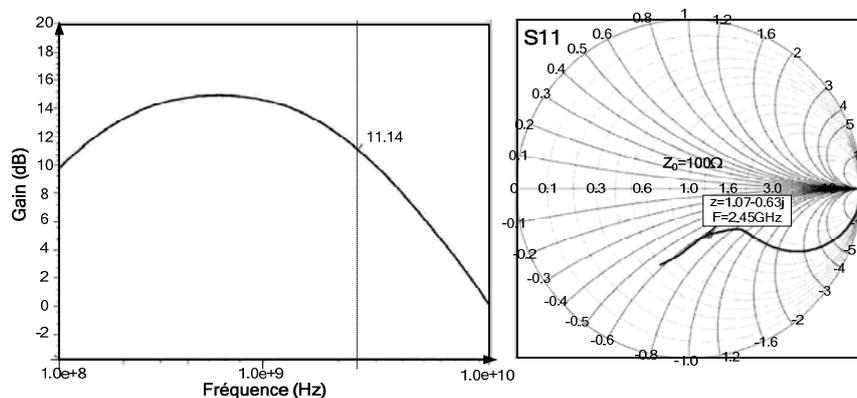


Figure 4: Gain et impédance d'entrée de la solution 2

Une amélioration permettant d’augmenter le gain de cette structure, consiste à ajouter une entrée supplémentaire sur la grille des transistors connectés en grille commune (Figure 5). Ainsi, nous pouvons théoriquement viser une amélioration de 6dB du gain.

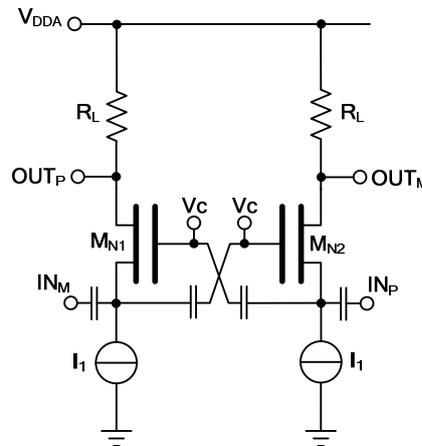


Figure 5: Schéma amélioré de la structure à grille commune, solution 2b

En utilisant le même dimensionnement que celui de la solution 2, le gain en tension obtenu entre l’entrée et la sortie du LNA ainsi que le S11 sont représentés sur la Figure 6. Les performances à 2.45GHz sont résumées dans le TABLEAU III.

TABLEAU III
PERFORMANCES DE LA SOLUTION 2B

<i>paramètres</i>	<i>Valeurs</i>	<i>Unités</i>
Gain	17.9	dB
Gain par rapport à la puissance d’entrée en dBm	12.5	dBm
Facteur de bruit	3	dB
Impédance d’entrée (série)	108-71j	Ω
Consommation	1.4	mA

L’impédance d’entrée est très peu impactée par la modification. Par contre, comme prévu, le gain est amélioré d’environ 6dB. Les performances obtenues sont donc maintenant globalement supérieures à celles de la solution 1. Malheureusement, du fait de l’impédance d’adaptation fixée à 100 Ω , le gain en tension par rapport à la puissance reçue par l’antenne de 12.5dBv est trop faible.

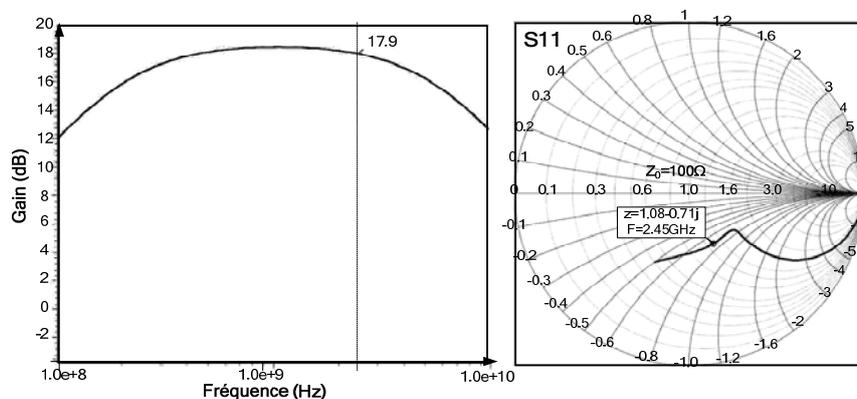


Figure 6: Gain et impédance d’entrée de la solution 2b

2.1.3 Bilan

Les solutions étudiées jusqu'ici ont montré des performances insuffisantes en terme de gain par rapport à la puissance d'entrée. Pour chaque cas, la limitation des performances est provoquée par le besoin d'adapter le LNA sur une impédance de 100Ω ou 200Ω . Cette adaptation à l'entrée du récepteur est généralement et historiquement réalisée par volonté de maximiser la puissance disponible à l'entrée du récepteur. Mais clairement, le niveau de tension à l'entrée du LNA nous intéresse bien plus que le niveau de puissance. La notion d'adaptation d'impédance peut donc se discuter ici. Elle est nécessaire dans le cas où sont utilisés des filtres d'antenne (SAW ou BAW) qui demandent une impédance de charge précise (50 , 100 , 150 , ou 200Ω) pour avoir la réponse fréquentielle souhaitée [4]. Cependant, pour notre application, ce type de filtre n'est pas nécessaire (chapitre II). Il peut donc s'avérer plus intéressant d'envisager une solution non adaptée.

2.2 LNA non adapté

En choisissant de ne pas réaliser d'adaptation d'impédance à l'entrée du LNA, beaucoup de contraintes sur la conception sont atténuées. Mais au-delà, cela permet surtout la suppression de la division de tension entre l'impédance de l'antenne et celle d'entrée du LNA qui résulte de l'adaptation d'impédance. La Figure 7 représente un modèle simple de l'interface composée de l'antenne et de l'impédance du LNA. Dans le cas de l'adaptation ($Z_{LNA}=Z_G$) $V_{LNA} = \frac{V_G}{2}$ alors que si $Z_{LNA} \gg Z_G$ $V_{LNA}=V_G$.

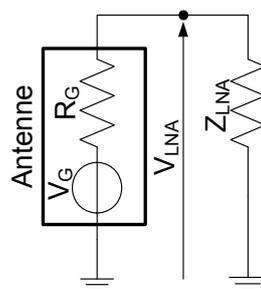


Figure 7: Schéma équivalent du Front end

En utilisant un récepteur haute impédance, la puissance reçue par l'antenne est complètement réfléchie sans être transmise au récepteur. Si le plan d'entrée du récepteur correspond à la seule rupture d'impédance sur la ligne, cette puissance est directement convertie en tension dont le niveau est doublé par rapport à celui d'une solution adaptée. Le niveau de bruit thermique étant de la même façon doublé, le rapport signal à bruit en entrée du LNA reste inchangé. Par contre, le niveau de signal étant plus élevé, le bruit des étages avais aura une moindre contribution, ce principe améliore donc nettement le facteur de bruit global de la chaîne de réception.

Nous allons confirmer ce raisonnement qualitatif par le calcul dans un cas simple où seul un LNA composé d'un transistor connecté en source commune et chargé par une résistance R_L est considéré.

Le schéma équivalent petit signal est présenté sur la Figure 8 où le modèle du transistor est simplifié au maximum [5]. L'impédance de sortie est infinie et seul le bruit de grenaille est considéré.

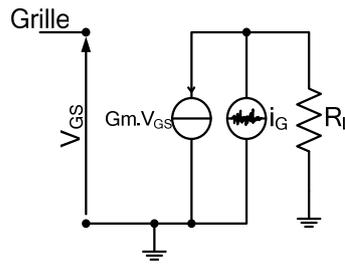


Figure 8: Schéma équivalent petit signal d'un transistor source commune

Le calcul du facteur de bruit qui suit est réalisé dans trois configurations. Dans la première, le LNA est adapté à l'aide d'une résistance parallèle en entrée. Dans la seconde, l'adaptation est réalisée par une résistance de contre réaction. Enfin dans la dernière configuration, aucune adaptation n'est mise en œuvre.

- Solution 1: Adaptation par résistance parallèle en entrée (Figure 9)

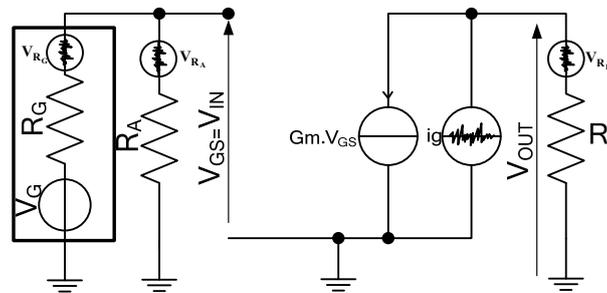


Figure 9: Schéma équivalent d'un LNA adapté par une résistance d'entrée en parallèle

Le gain est égal à : $\frac{V_{OUT}}{V_{IN}} = -gm \cdot R_L$

Pour déterminer le facteur de bruit, nous allons calculer la contribution de chaque source de bruit en sortie :

- Contribution de R_G : $V_{GS} = V_{R_G} \cdot \frac{R_A}{R_A + R_G}$

En considérant l'adaptation ($R_A = R_G$) : $V_{GS} = \frac{V_G}{2}$, donc $V_{OUT}(V_{R_G}) = \frac{-gm \cdot R_L \cdot V_{R_G}}{2}$

- Contribution de R_A :

De la même façon, $V_{OUT}(V_{R_A}) = \frac{-gm \cdot R_L \cdot V_{R_A}}{2}$

- Contribution de i_G en sortie : $V_{OUT}(i_G) = -R_L \cdot i_G$

- Contribution de R_L en sortie : $V_{OUT}(V_{R_L}) = V_{R_L}$

Par définition, le facteur de bruit est égal au rapport entre la somme de toutes les contributions de bruit sur la contribution du bruit de l'antenne. Pour cette première solution nous obtenons donc:

$$NF_1 = \frac{V_{OUT}(V_{R_G})^2 + V_{OUT}(i_G)^2 + V_{OUT}(V_{R_A})^2 + V_{OUT}(V_{R_L})^2}{V_{OUT}(V_{R_G})^2}$$

$$NF_1 = 1 + \frac{4 \cdot (V_{R_L}^2 + R_L \cdot i_G^2) + (gm \cdot R_L)^2 \cdot V_{OUT}(V_{R_A})^2}{(gm \cdot R_L)^2 \cdot V_{OUT}(V_{R_G})^2}$$

- Solution 2: Adaptation par contre réaction résistive (Figure 10)

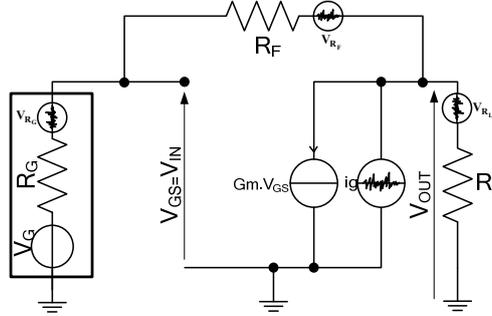


Figure 10: Schéma équivalent d'un LNA adapté par contre réaction résistive

Les calculs sont cette fois-ci un peu plus compliqués.

Le gain est égal à : $A = \frac{\frac{R_L}{R_F} - gm \cdot R_L}{1 + \frac{R_L}{R_F}}$

Et l'impédance d'entrée s'exprime par $Z_{IN} = \frac{R_F + R_L}{1 + gm \cdot R_L}$

Si maintenant nous calculons la contribution de chaque source de bruit en sortie:

- Contribution du bruit de R_G (V_{R_G}): $V_{GS} = V_{R_G} \cdot \frac{Z_{IN}}{Z_{IN} + R_G}$
 Dans les conditions d'adaptation, $Z_{IN} = R_G$ donc $V_{GS} = \frac{V_{R_G}}{2}$

Ainsi : $V_{OUT}(V_{R_G}) = A \cdot \frac{V_{R_G}}{2}$

- Contribution de I_G :

Dans les conditions d'adaptation, $R_G = Z_{IN} = \frac{R_F + R_L}{1 + gm \cdot R_L}$,

$$V_{OUT}(i_G) = \frac{-R_L \cdot i_G}{\left(1 + \frac{2R_L + R_F - R_G}{R_G + R_L}\right)} = \frac{-R_L \cdot i_G}{(1+B)}$$

- Contribution de R_F (V_{R_F}): $V_{OUT}(V_{R_F}) = \frac{V_{R_F}}{1 + \frac{R_G + R_F}{2R_L + R_F - R_G}} = \frac{V_{R_F}}{1 + \frac{1}{B}}$

- Contribution de R_L (V_{R_L}): $V_{OUT}(V_{R_L}) = \frac{V_{R_L}}{\left(1 + \frac{2R_L + R_F - R_G}{R_G + R_L}\right)} = \frac{V_{R_L}}{(1+B)}$

Le facteur de bruit est donc égal à :

$$NF_2 = \frac{V_{OUT}(V_{R_G})^2 + V_{OUT}(i_G)^2 + V_{OUT}(V_{R_F})^2 + V_{OUT}(V_{R_L})^2}{V_{OUT}(V_{R_G})^2}$$

$$NF_2 = 1 + \frac{4}{(1+B)^2} \cdot \frac{[(R_L \cdot i_G)^2 + (B \cdot V_{RF})^2 + V_{RL}^2]}{(A \cdot V_{RG})^2}$$

- Solution 3: Sans adaptation (Figure 11)

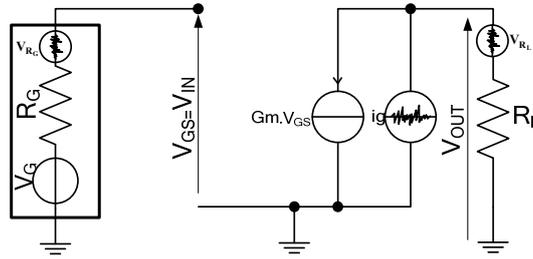


Figure 11: Schéma équivalent d'un LNA non adapté

Le gain en tension est identique à celui de la solution 1: $\frac{V_{OUT}}{V_{IN}} = -gm \cdot R_L$
 Le calcul de la contribution de chaque source de bruit est ici très simple :

- Contribution de R_G : $V_{OUT}(V_{RG}) = -gm \cdot R_L \cdot V_{RG}$
- Contribution de i_G en sortie : $V_{OUT}(i_G) = -R_L \cdot i_G$
- Contribution de R_L en sortie : $V_{OUT}(V_{RL}) = V_{RL}$

Le facteur de bruit est donc:

$$NF_3 = \frac{V_{OUT}(V_{RG})^2 + V_{OUT}(i_G)^2 + V_{OUT}(V_{RL})^2}{V_{OUT}(V_{RG})^2}$$

$$NF_3 = 1 + \frac{(R_L \cdot i_G)^2 + V_{RL}^2}{(gm \cdot R_L \cdot V_{RG})^2}$$

Les trois résultats précédents pour le calcul de NF ne sont pas facilement comparables. Aussi, nous avons tracé les trois expressions obtenues en fonction du bruit i_G du transistor (Figure 12). La configuration utilisée se rapproche de notre application : $g_m=15mS$, $R_L=800\Omega$ et $R_G=100\Omega$.

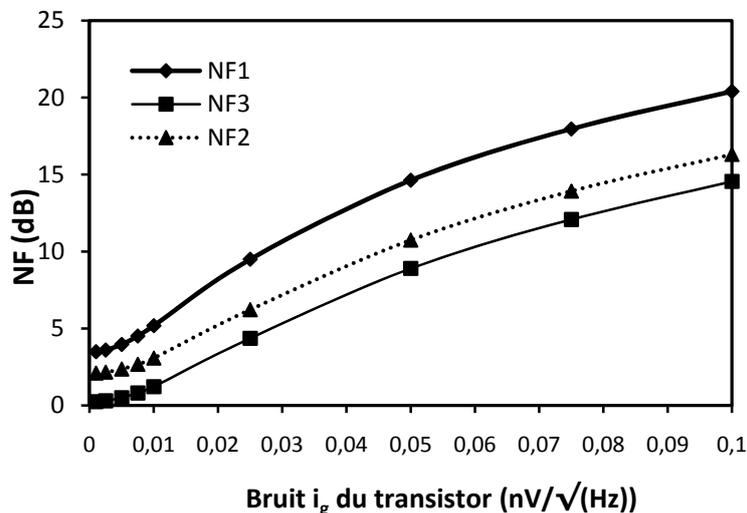


Figure 12: NF en fonction de i_G pour les trois configurations de LNA étudiées

Les courbes obtenues confirment le raisonnement initial ($NF_1 > NF_2 > NF_3$). La solution non adaptée possède un facteur de bruit en sortie du LNA nettement plus faible que les deux autres solutions. Cette solution présentant également un gain supérieur et diminuant les contraintes de conception, elle apparaît donc la plus avantageuse.

Cependant, jusqu'à présent, tout le raisonnement a été effectué en considérant une connexion directe entre l'antenne et le LNA. Pour valider définitivement le principe de la non-adaptation du LNA, il est donc encore nécessaire de prendre en compte l'effet d'une ligne de transmission.

2.3 Impact de la ligne de transmission dans le cas d'un récepteur non adapté

Sans adaptation entre la ligne et le LNA, des phénomènes de réflexion vont apparaître. Il faut donc s'assurer que le niveau de tension à l'entrée du LNA ne va pas être dépendant de la longueur de ligne. Des configurations présentant un zéro de tension à l'entrée du LNA pourraient en effet apparaître dans ce cas. Pour cela, nous allons calculer le niveau théorique de tension présent en divers points de la ligne et en particulier à l'entrée du LNA [6]. Pour ce calcul, la ligne est supposée sans rupture d'impédance. Le schéma de l'interconnexion entre l'antenne et le LNA utilisé est présenté sur la Figure 13. L'antenne est modélisée par un générateur de tension V_G et une impédance Z_G . Z_0 est l'impédance caractéristique de la ligne et Z_{LNA} est l'impédance présentée par le LNA. Enfin ρ_{LNA} et ρ_{in} sont respectivement les coefficients de réflexion au niveau du LNA et de l'antenne.

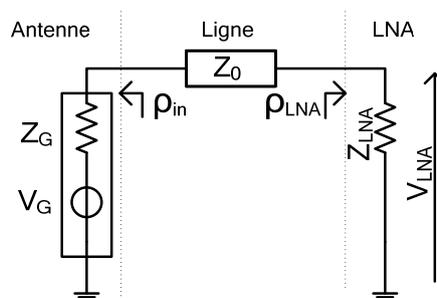


Figure 13: Schéma équivalent de l'interconnexion entre l'antenne et le LNA

Supposons que nous sommes en régime harmonique, c'est-à-dire avec une tension variant sinusoïdalement dans le temps (t) et en tout lieu (z) de la ligne :

$$v(z, t) = \sqrt{2} \cdot V_{eff}(z) \cdot \cos(\omega t + \varphi(z)) \quad (\text{Équation 5})$$

Pour simplifier les calculs, définissons le phaseur de tension de la façon suivante :

$$\underline{V}(z) = V_{eff}(z) \cdot e^{j\varphi(z)} \quad (\text{Équation 6})$$

Cette notion permet, en régime harmonique, de s'affranchir de la variable temporelle. Pour une ligne quelconque, l'expression de la tension suivant z devient donc la suivante :

$$\underline{V(z)} = \underline{V_1} \cdot e^{-\gamma z} + \underline{V_2} \cdot e^{\gamma z} \quad (\text{Équation 7})$$

C'est la somme d'une onde progressive et d'une onde réfléchi, γ étant le coefficient de propagation. Le coefficient de réflexion $\rho(z)$, défini comme le rapport entre le phaseur de tension de l'onde réfléchi divisé par celui de l'onde progressive, permet de simplifier l'équation 7 et conduit à l'expression :

$$\underline{V(z)} = \underline{V_1} \cdot e^{-\gamma z} (1 + \rho(z)) \quad (\text{Équation 8})$$

A partir de l'équation 8, nous obtenons le module de la tension présente à l'entrée du LNA :

$$|V_{LNA}| = |V_1| \cdot |1 + \rho_{LNA}| \quad (\text{Équation 9})$$

Pour calculer ce module, il faut maintenant déterminer V_1 . Pour cela reprenons l'équation 8 dans le cas où $z=0$.

$$V_1 = \frac{V_{IN}}{1 + \rho_{IN}} \quad (\text{Équation 10})$$

La tension V_{IN} est ensuite calculée en fonction de V_G , en considérant le pont diviseur de tension présent au niveau de l'antenne:

$$V_{IN} = V_G \cdot \frac{Z_{IN}}{Z_G + Z_{IN}} \quad (\text{Équation 11})$$

La relation en un point de la ligne entre l'impédance et le coefficient de réflexion est définie de la façon suivante:

$$Z_A = \frac{1 + \rho_A}{1 - \rho_A} \quad (\text{Équation 12})$$

En l'appliquant au niveau de l'antenne et à partir de l'équation 11, nous déduisons V_{IN} :

$$V_{IN} = V_G \cdot \frac{1 + \rho_{IN}}{1 + \frac{Z_G}{Z_0} + \rho_{IN} \cdot \left(1 - \frac{Z_G}{Z_0}\right)} \quad (\text{Équation 13})$$

Cette expression nous permet d'obtenir la valeur de V_1 (équation 14) puis l'expression complète du module de la tension à l'entrée du LNA (équation 15).

$$V_1 = \frac{V_G}{1 + \frac{Z_G}{Z_0} + \rho_{IN} \cdot \left(1 - \frac{Z_G}{Z_0}\right)} \quad (\text{Équation 14})$$

$$|V_{LNA}| = \left| \frac{V_G}{1 + \frac{Z_G}{Z_0} + \rho_{IN} \cdot \left(1 - \frac{Z_G}{Z_0}\right)} \right| \cdot |1 + \rho_{LNA}| \quad (\text{Équation 15})$$

Cette expression générale peut être simplifiée dans le cas particulier où il y a adaptation entre l'antenne et la ligne ($Z_G=Z_0$) :

$$|V_{LNA}| = \left| \frac{V_G}{2} \right| \cdot |1 + \rho_{LNA}| \quad (\text{Équation 16})$$

Le coefficient de réflexion $\rho_{LNA} = \frac{Z_{LNA}-Z_0}{Z_{LNA}+Z_0}$ est indépendant de la longueur de ligne. Ceci prouve que quelle que soit la relation d'impédance entre la ligne et le LNA et dans le cas d'une antenne adaptée à la ligne et d'une ligne parfaite, l'amplitude de la tension à l'entrée du LNA n'est pas dépendante de la longueur de ligne.

Dans le cas d'un récepteur haute impédance ($Z_{LNA} \gg Z_0$), nous retrouvons le résultat donnant un niveau de tension à l'entrée du LNA deux fois plus important ($|V_{LNA}| \approx |V_G|$) que celui obtenu lorsque le récepteur est adapté ($\rho_{LNA}=0$) où $|V_{LNA}| \approx \frac{|V_G|}{2}$.

A partir du calcul de la valeur de V_1 , nous pouvons maintenant tracer l'amplitude de la tension le long de la ligne. Pour cela, prenons la configuration suivante:

- $Z_G=100\Omega$, $Z_0=100\Omega$ & $Z_{LNA}=180-j1200$
- La Longueur d'onde est égale à $\lambda = \frac{V_{ph}}{f}$, où f est la fréquence et V_{ph} la vitesse de phase $V_{ph} = \frac{c}{\sqrt{\epsilon_f}}$. Avec $\epsilon_{eff}=3.3$, $c=3.10^8$ m/s et $f=2.45$ GHz, nous obtenons $\lambda=0.067$ m
- Le coefficient de propagation s'exprime par $\gamma = \alpha + j\beta$ avec α représentant les pertes de la ligne (supposées nulles ici) et β représentant le déphasage linéique égal à $\frac{2\pi}{\lambda}$. A partir de la valeur de λ calculée précédemment, $\beta= 93,2j$.

Les équations 8 et 14 nous permettent, dans ces conditions, de tracer l'amplitude de la tension présente entre l'antenne et le LNA pour quatre longueurs de ligne différentes : L=1mm, L=10mm, L=50mm et L=100mm (Figure 14).

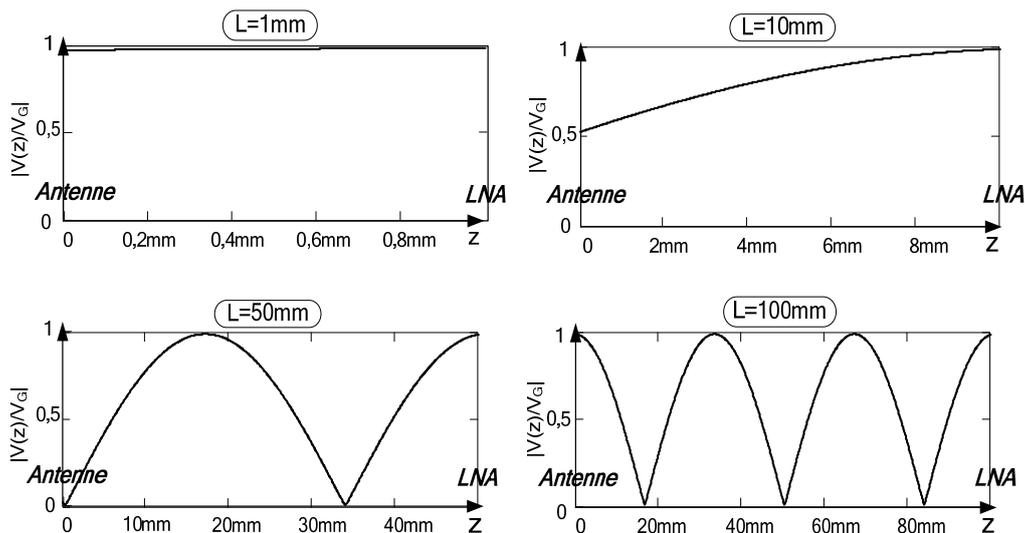


Figure 14: Amplitude de la tension présente sur la ligne entre l'antenne et le LNA.

Ces courbes confirment que la tension reste identique et maximale à l'entrée du LNA, quelle que soit la longueur de la ligne. Par contre, le niveau de tension au niveau de l'antenne varie, mais cela n'a aucune influence sur les performances du récepteur.

Ces résultats sont obtenus en considérant une adaptation parfaite entre l'antenne et la ligne. Or, même en prenant d'infimes précautions, l'impédance de l'antenne va varier, notamment suivant sa localisation. En effet, elle peut être par exemple modifiée par la présence proche d'un plan métallique. Il est donc nécessaire d'étudier le cas où Z_G n'est pas égale à Z_0 . Pour cela, reprenons le même exemple que précédemment mais en changeant cette fois la valeur de Z_G . La Figure 15 représente le niveau de tension calculé à l'entrée du LNA en fonction de la longueur de ligne pour deux valeurs de Z_G (120Ω et 200Ω).

Dans ces conditions, l'amplitude de la tension à l'entrée du LNA est modifiée par la longueur de ligne. Ses variations augmentent avec la désadaptation entre l'impédance de l'antenne et celle de la ligne. Par contre, résultat intéressant, quelle que soit le ratio d'impédance entre Z_G et Z_0 , les pics de tension à l'entrée du LNA se produisent toujours pour la même longueur de ligne. Afin de s'affranchir des variations d'impédance d'antenne, on choisira donc d'utiliser une longueur de ligne permettant de se trouver sur un de ces pics.

En prenant certaines précautions, telles qu'évoquées dans ce paragraphe, nous pouvons donc conclure que l'utilisation d'un LNA non adapté et haute impédance est une solution très avantageuse. Nous l'avons donc retenue, et c'est elle que nous intégrerons dans notre chaîne de réception.

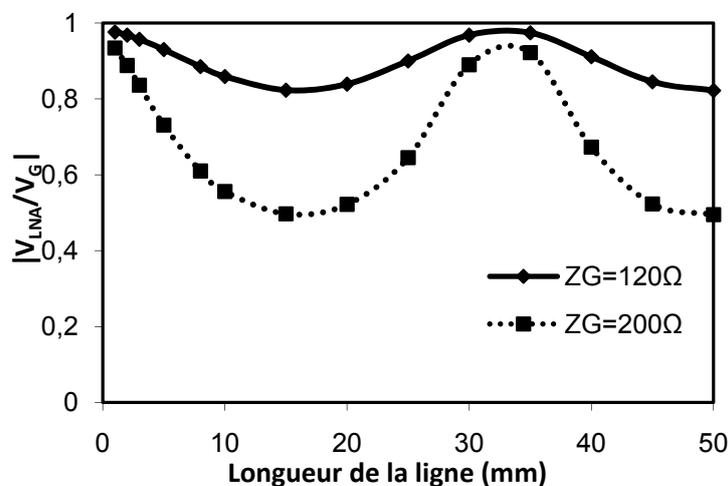


Figure 15: Tension à l'entrée du LNA en fonction de la longueur de la ligne pour $Z_G=120\Omega$ et $Z_G=200\Omega$

2.4 Présentation des performances du LNA retenu

La solution choisie utilise la structure de la solution 1 présentée au § 2.1.1, sans le réseau de contre réaction. Ce dernier était uniquement nécessaire pour l'adaptation d'impédance. Ainsi le gain n'est plus affecté par ce réseau et la structure du LNA devient très simple (Figure 16). Les valeurs retenues pour le dimensionnement des composants sont les suivantes :

- $R_L=800\Omega$
- Dimensions du transistor M1: $W_1=80\mu\text{m}$, $L_1=0.1\mu\text{m}$

Les dimensions fixées pour les transistors sont relativement faibles. Ce choix est guidé par la nécessité de présenter une impédance d'entrée le plus grande possible afin de maximiser le niveau de tension à l'entrée du LNA en minimisant l'effet du pont diviseur d'impédance.

Les réponses fréquentielles du gain en tension et de la réflexion S11 sont représentées sur la Figure 17. Le TABLEAU IV résume les performances de cette solution à 2.45GHz. Ces performances apparaissent globalement inférieures à celles de la solution 2b (§ 2.1.2). Du fait des petites dimensions du transistor d'entrée, le facteur de bruit est un peu plus élevé. Cependant, la consommation de courant est un peu plus faible, mais surtout, du fait de sa haute impédance d'entrée, cette solution présente un gain par rapport à la puissance reçue supérieur de 4.5dB à celui de la solution 2b. Cette nette amélioration est capitale pour l'optimisation du facteur de bruit global de la chaîne de réception.

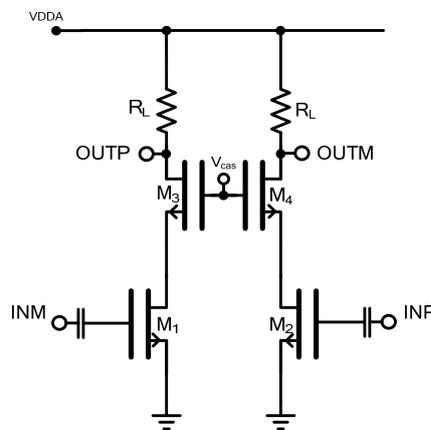


Figure 16: Architecture de LNA retenue

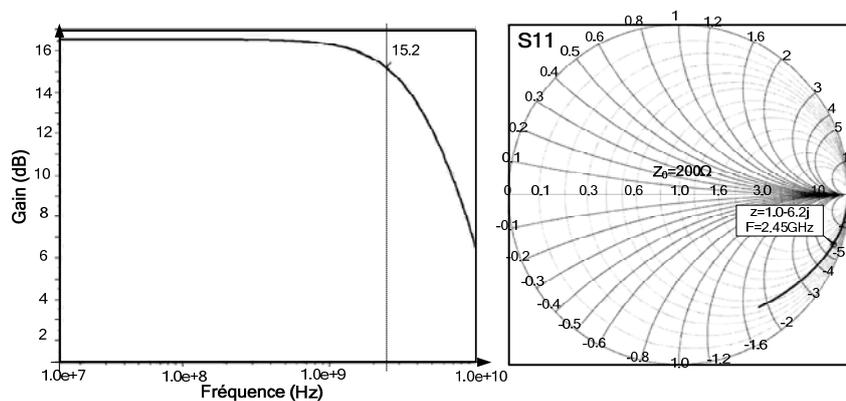


Figure 17: Gain et impédance d'entrée de la solution retenue

TABLEAU IV
PERFORMANCES DE LA SOLUTION RETENUE

<i>paramètres</i>	<i>Valeurs</i>	<i>Unités</i>
Gain	15.2	dB
Gain par rapport à la puissance d'entrée en dBm	17	dB
NF	3.5	dB
Impédance d'entrée (série)	200-j1240	Ω
Consommation	1.35	mA

2.5 Bilan

Dans ce paragraphe, nous avons justifié l'utilisation d'un LNA haute impédance. Cette solution s'éloigne des solutions classiques qui mettent le plus souvent en œuvre une adaptation d'impédance, mais les contraintes en bruit et en consommation nous y ont conduits. En utilisant ce principe nous obtenons le meilleur compromis entre bruit, gain et consommation. Nous avons également démontré que cette solution était robuste vis-à-vis de l'interconnexion entre l'antenne et le LNA. Les premières performances obtenues à partir d'une rapide conception du LNA ont été présentées. La conception plus détaillée et plus affinée de cet étage ainsi que ses performances finales seront présentées dans le chapitre IV.

Le paragraphe qui va suivre va nous permettre d'évoquer le balun. Son étude est présentée après celle du LNA, car le choix d'utiliser un LNA haute impédance n'est pas anodin sur son comportement et ses performances.

3 ETUDE DU BALUN

3.1 Introduction

Un balun est nécessaire à l'entrée de notre récepteur pour passer d'un mode référencé « single » à la sortie de l'antenne à un mode différentiel à l'entrée du LNA. Ce balun réalise l'interface avec l'antenne aussi bien pour la partie émission que pour la partie réception (cf. Chapitre II). Il doit donc être compatible avec les spécifications des deux branches.

Le but du paragraphe suivant va être de déterminer dans un premier temps le type de balun correspondant le mieux à notre application (externe ou intégré) et dans un deuxième temps de présenter les principales caractéristiques ainsi que les principales performances de la solution retenue.

3.2 Choix du type de Balun

Trois types de balun sont principalement envisageables à une fréquence de 2.45GHz. En effet, ce dispositif peut être implémenté dans le boîtier à partir de composants externes discrets (inductances et capacités) ou bien encore sous forme de balun externe, ou enfin directement intégré sur silicium.

3.2.1 Balun externe à composants discrets

Un tel balun est réalisé à l'aide de deux inductances et de deux capacités (Figure 18), pour former un balun LC-CL [7]. Le ratio entre L et C fixe le ratio de transformation entre Z_{IN} et Z_{OUT} :

$$Z_{OUT} = \frac{L}{C} \cdot \frac{1}{Z_{IN}}. \text{ La fréquence centrale est déterminée par la fréquence de coupure } f = \frac{1}{2\pi \cdot \sqrt{LC}}.$$

Pour l'analyse de ses performances, nous avons fixé le rapport de transformation à 4 (50Ω/200Ω) et la fréquence centrale à 2.45GHz en choisissant L=6.8nH et C=0.6pF.

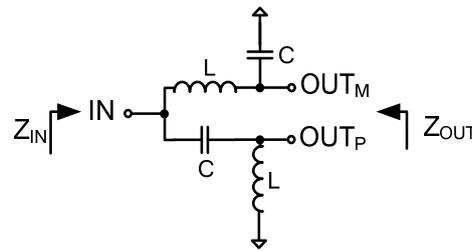


Figure 18: Schéma du Balun discret LC-CL

Les performances de ce balun sont présentées sur la Figure 19 où nous avons tracé :

- Les paramètres S différentiels
- Le taux de réjection de mode commun (TRMC), défini comme étant égale à $20 \log \left| \frac{S_{21} - S_{23}}{S_{21} + S_{23}} \right|$ [8]. Il traduit le déséquilibre de phase et de gain entre les deux sorties différentielles (OUT_M et OUT_P)
- L'amplitude et la phase des sorties OUT_M et OUT_P.

Ces résultats montrent qu'un balun constitué de composants discrets à forts facteurs de qualité n'a idéalement pas de pertes. Elles apparaîtront avec les interconnexions présentes sur le circuit imprimé. Néanmoins, son inconvénient majeur est qu'il ne peut être considéré que comme un balun à deux sorties référencées à la masse en opposition de phase. Il n'est donc pas purement différentiel et sa réjection de mode commun n'est satisfaisante que proche de sa fréquence de résonance. Cette caractéristique ne lui permet pas d'avoir une réjection suffisante de l'harmonique 2 en émission pour pouvoir respecter le gabarit du spectre d'émission.

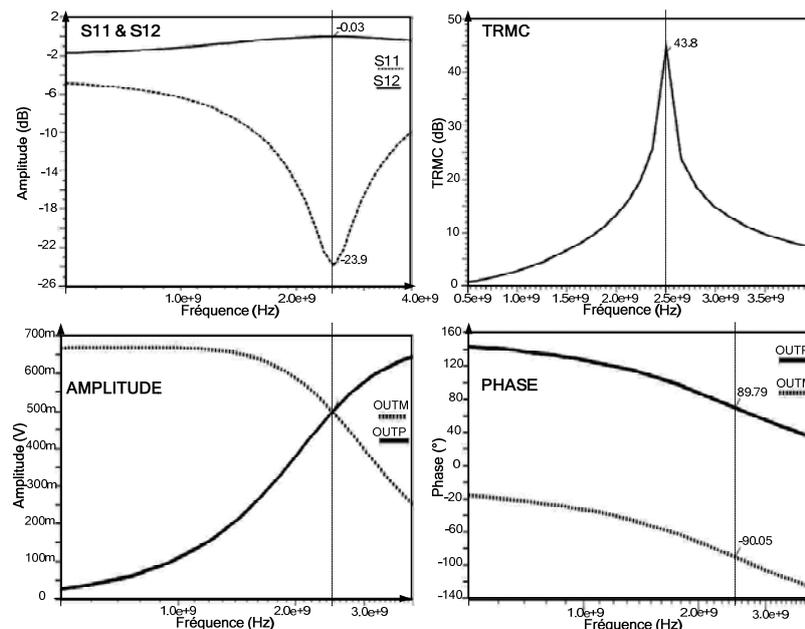


Figure 19: Performances du Balun discret LC-CL

3.2.2 Balun externe

Un balun externe possède généralement de très bonnes performances. Il permet une bonne réjection de l'harmonique 2. Pour exemple, les performances d'un Balun Anaren 50/200Ω [9] sont représentées sur la Figure 20. Ses pertes d'insertion sont très faibles (<0.6dB) et il présente une très bonne rejection du mode commun quelle que soit la fréquence. Par contre, il a un énorme inconvénient : c'est son prix. Ce dernier n'est en effet pas du tout compatible avec la contrainte faible coût de notre application.

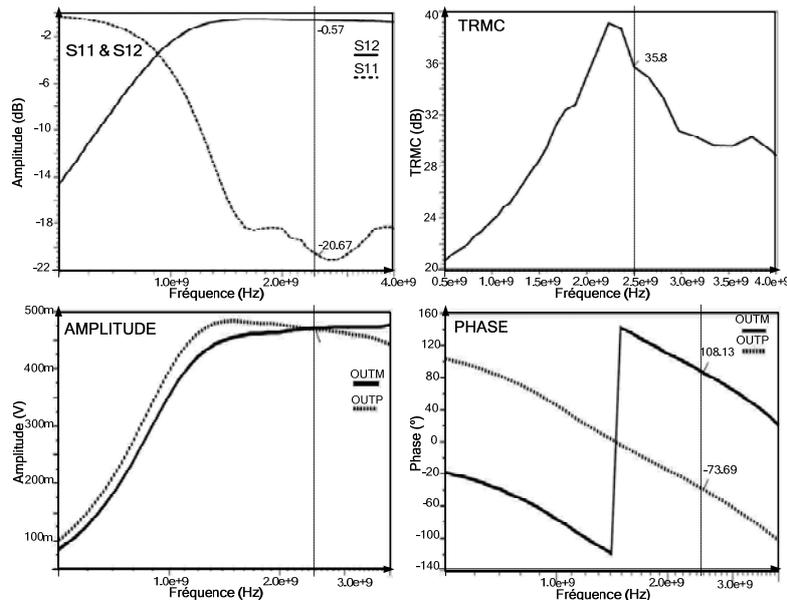


Figure 20: Performances d'un Balun externe Anaren

3.2.3 Balun intégré

L'utilisation d'un balun intégré conduit au meilleur compromis entre coût et performances. Son principe est basé sur l'inductance mutuelle pour le couplage entre deux ou plusieurs enroulements sans perte de puissance [10]. Un schéma électrique simple est représenté sur la Figure 21. Le flux magnétique produit par le courant i_p circulant à travers l'inductance primaire (L_p) induit un courant i_s sur l'inductance du secondaire (L_s)

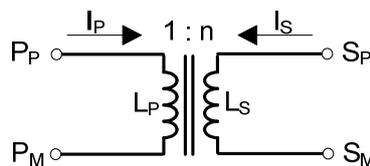


Figure 21: Schéma symbolique d'un balun monolithique

3.2.3.1 Réalisation physique

Physiquement, le balun est intégré sur silicium à l'aide d'inductances. L'intégration est réalisée en utilisant les niveaux métalliques faiblement résistifs de la technologie. Deux méthodes de réalisation

se distinguent : la première utilise des conducteurs enroulés dans un même plan (Figure 22(a)), alors que la seconde est basée sur des conducteurs superposés (Figure 22(b)). La première solution présente l'avantage de mettre en œuvre des enroulements parfaitement symétriques, contrairement à la seconde dont le principal avantage résulte de sa surface plus faible. La tendance des technologies silicium actuelles étant de proposer des diélectriques de faible permittivité de plus en plus épais ainsi que des niveaux de métaux épais de plus en plus nombreux, les performances des baluns à conducteurs superposés vont en s'améliorant. C'est donc cette solution qui a été retenue.

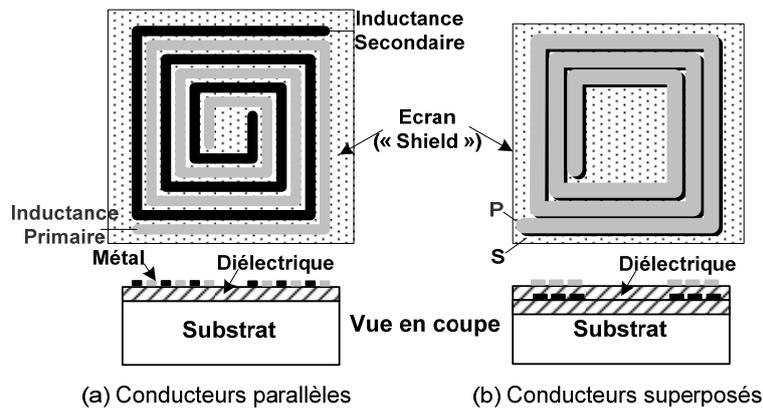


Figure 22: Configurations de balun intégrés monolithiques

3.2.3.2 Caractéristiques et modèles électriques

Les principales caractéristiques électriques d'un balun auxquelles va s'intéresser la conception sont le rapport n entre le nombre de tours des inductances et le coefficient de couplage magnétique k_m . Dans un balun idéal, la transformation de courant et de tension est liée au rapport de transformation n par l'équation: $n = \frac{V_S}{V_P} = \frac{I_P}{I_S} = \sqrt{\frac{L_P}{L_S}}$ où les notations sont celles définies sur la Figure 21. Le couplage magnétique est défini comme : $k_m = \frac{M}{\sqrt{L_P \cdot L_S}}$ où M est l'inductance mutuelle entre les enroulements primaire et secondaire. Si le couplage magnétique entre les enroulements est parfait, k_m est égal à 1. Les propriétés magnétiques des diélectriques mis en œuvre par la technologie sont assimilables à celles de l'air, et donc k_m est toujours inférieur à 1 (entre 0.7 et 0.9) du fait du confinement réduit du flux magnétique.

Le modèle de balun directement obtenu à partir des équations traduisant le couplage magnétique entre les boucles de courants est présenté sur la Figure 23(a). Les inductances L_P et L_S représentent les inductances propres des enroulements primaire et secondaire et le couplage mutuel est modélisé par des sources de courants contrôlés et dépendantes de l'inductance mutuelle M . En transformant ce modèle par développement des valeurs de ses sources de courant et en utilisant le théorème de Thévenin pour le secondaire, nous obtenons le modèle à sources duales de la Figure 23(b) [10]. Dans ce modèle, la tension V_p contrôlant la source de tension du secondaire augmente avec le courant traversant l'inductance $k_m L_P$. Nous obtenons donc une transformation idéale de la tension interne. La tension au niveau des terminaux d'entrée et de sortie est par contre modifiée par

la valeur des inductances de fuite L_{KP} et L_{KS} disposées en série avec les enroulements primaire et secondaire. Dans ce modèle les inductances de fuite sont identiquement réparties entre le primaire et le secondaire mais d'autres représentations sont possibles. Enfin le modèle en T (Figure 23(c)) est le plus simple. Il traduit le couplage mutuel à l'aide de seulement trois inductances. Cependant, ce dernier modèle n'est pas valable en continu puisqu'il ne traduit aucune isolation entre le primaire et le secondaire.

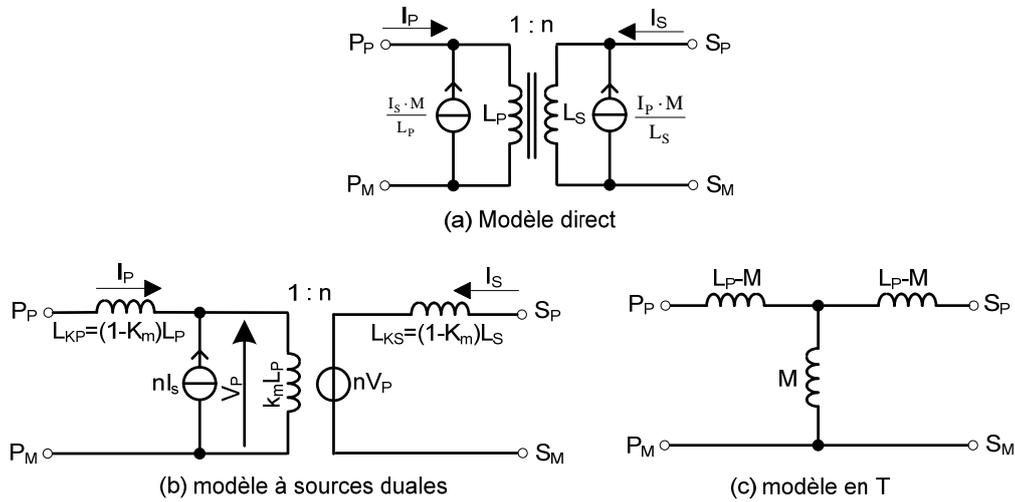


Figure 23: Modèles traduisant le couplage magnétique d'un balun 1:n

Enfin pour obtenir le modèle complet, nous devons ajouter les éléments parasites introduits par une ligne Microstrip. Ils sont représentés sur la Figure 24 et peuvent se résumer à une résistance série r , représentant les pertes ohmiques, et une impédance parasite par rapport au substrat Z_{Si} . Nous devons également tenir compte des capacités de couplage entre les enroulements (C_p , C_0 et C_x). Le modèle complet ainsi obtenu est présenté sur la Figure 25 [10].

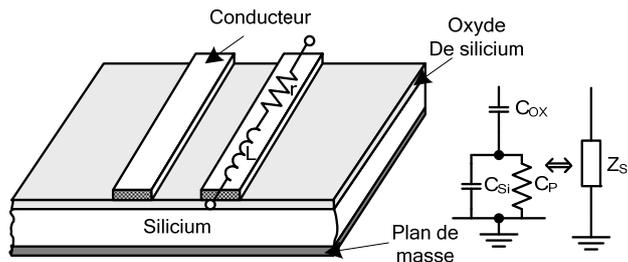


Figure 24: Eléments parasites d'une ligne Microstrip

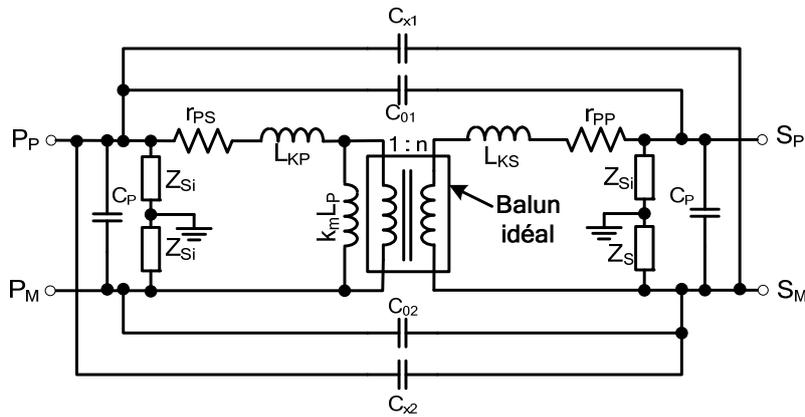


Figure 25: Modèle complet du balun intégré

3.2.3.3 Réglage de la résonance du balun

Des capacités placées en parallèle avec les enroulements primaire et secondaire permettent d'accorder la fréquence du balun et de réduire ses pertes. Pour justifier ce point, considérons le modèle en T du balun et limitons ses éléments parasites à une résistance (r_{si}) et une capacité (C_p ou C_s) en dérivation (Figure 26). La capacité parasite ainsi que l'inductance de fuite forment un réseau d'adaptation en L au niveau de chacun des accès. Ainsi, en choisissant correctement la valeur des capacités d'accord, l'impédance au nœud interne du balun devient équivalente à un circuit R-C en parallèle. Lorsque la valeur totale de la capacité C en dérivation résonne avec l'inductance magnétique (M), les deux accès du balun sont adaptés et les pertes de transmission liées aux fuites sont minimisées. Par contre, les pertes ohmiques des enroulements ne sont pas réduites.

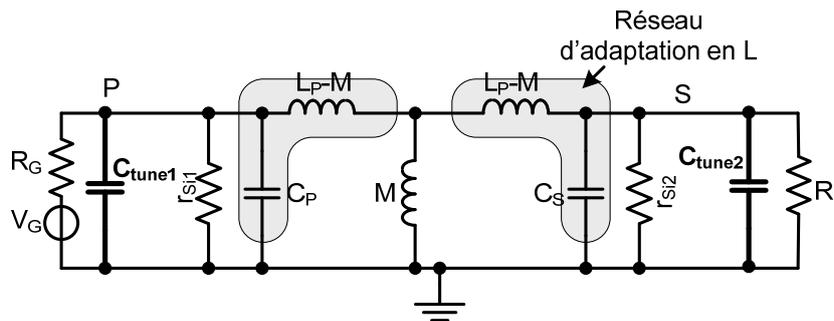


Figure 26: Modèle simplifié du balun illustrant l'accord sur les deux ports avec les capacités C_{tune1} et C_{tune2}

Dans le cas d'un fonctionnement « single-ended » vers différentiel et dans le cas d'une intégration dans un émetteur/récepteur, les capacités d'accord pour l'accès différentiel sont la capacité d'entrée du LNA et la capacité de sortie du PA (C_{P2}) plus une capacité RFMOM (C_2) ajustable. De la même façon, côté « single » nous retrouvons une capacité (C_{P1}) qui correspond à la capacité parasite du plot RF plus une capacité RFMOM (C_1) ajustable (Figure 27).

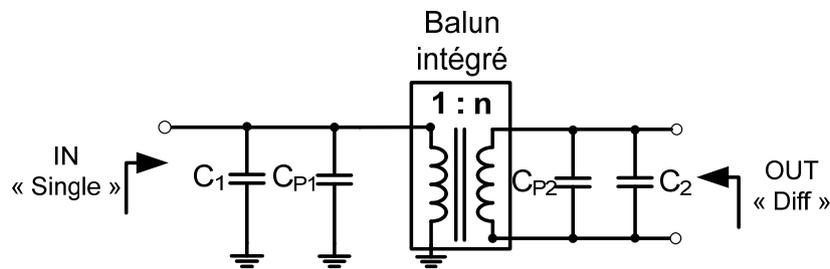


Figure 27: Accord du Balun intégré dans notre configuration

Le faible facteur de qualité des inductances réalisées dans les technologies CMOS sur substrat ($Q < 20$) se traduit par des pertes plus importantes que pour un balun externe. Par contre, avec des dimensions inférieures à 0.25mm^2 et l'absence d'étapes de report, son coût de mise en œuvre est nettement plus faible. Cette solution a donc été privilégiée pour notre étude. De plus, comme nous allons le voir dans le paragraphe suivant, elle permet d'atteindre le meilleur compromis entre les performances de la chaîne d'émission et celles de la chaîne de réception.

3.3 Choix du rapport de transformation du balun

Pour pouvoir être compatible avec la majorité des antennes, l'impédance single d'entrée doit être de 50Ω . Le rapport de transformation du balun est par contre libre et à définir. Ce choix est important car il a un impact aussi bien sur la puissance d'émission de l'émetteur que sur la sensibilité du récepteur. Classiquement en radiofréquences, les impédances différentielles utilisées sont de 100Ω , de 150Ω ou de 200Ω . D'un point de vue du récepteur, il est préférable d'utiliser une impédance élevée, la limite étant constituée par la sensibilité aux capacités parasites. Par exemple, dans le cas d'un récepteur haute impédance, plus le rapport de transformation est important, plus le gain en tension à l'entrée du LNA est élevée, et plus le facteur de bruit de la chaîne de réception est amélioré. Par contre, suivant le niveau de puissance à émettre, cette augmentation n'est souvent pas souhaitable pour l'émetteur. Elle peut, en effet, entraîner une excursion de tension en sortie du PA qui soit limitée par la tension d'alimentation. Pour illustrer ce point, faisons le calcul pour des valeurs de l'impédance différentielle de 100Ω et de 200Ω , en nous plaçant dans le cas de notre application pour laquelle la spécification de puissance d'émission est de $+10\text{dBm}$. En considérant que le balun introduit 2dB de pertes, cela signifie que la puissance de sortie de l'amplificateur de puissance doit être de $+12\text{dBm}$. En considérant par ailleurs que la conversion des tensions en puissances s'exprime par :

$$P(\text{dBm}) = 10 \cdot \log\left(\frac{V_{\text{rms}}^2}{R} \cdot 10^3\right) \quad (\text{Équation 17})$$

Cela conduit, pour un Balun 50/200Ω, à une valeur de la tension maximale nécessaire $V_{\text{peak_diff}}=2.5\text{V}$ et pour un Balun 50/100Ω $V_{\text{peak_diff}}=1.76\text{V}$. Avec une tension d'alimentation maximale de 1.2V, il n'est donc pas possible d'atteindre une puissance de 10dBm en utilisant un balun 50/200Ω. Pour avoir une marge raisonnable, il est nécessaire d'utiliser un balun 50/100Ω dont le point milieu est connecté à la tension d'alimentation. Le compromis entre puissance d'émission et sensibilité du récepteur est donc bien présent dans notre application. Il peut être levé en utilisant un balun intégré disposant d'une sortie intermédiaire sur l'inductance secondaire. De cette façon, nous obtenons un balun trois accès équivalent à un balun 50/100Ω pour l'émetteur et à un balun 50/200Ω pour le récepteur. Il permet l'optimisation simultanée de la sensibilité de la réception et du niveau de puissance à l'émission.

En utilisant cette configuration, une attention particulière doit être portée à l'excursion de tension en entrée du récepteur lorsque l'amplificateur de puissance émet 12dBm sur 100Ω. En effet le récepteur voit cette puissance sur 200Ω (ce qui correspond à une excursion en tension de 1.25Vp single) ce qui peut être destructeur pour les transistors d'entrée du LNA. La formule donnant la tension maximale admise par une grille de transistor MOS est disponible dans le manuel définissant les règles de conception DRM (« Design Rules Manual ») de la technologie. Elle dépend de la taille du transistor, de sa durée de vie ainsi que de son nombre de défauts acceptables. Pour une taille de transistor de 80μm/0.1μm, le calcul donne une tension de 2.05V. Cette valeur laisse suffisamment de marge par rapport à 1.25V. Elle n'est cependant pas superflue car le niveau de tension peut aussi augmenter avec l'impédance de l'antenne. Il atteint par exemple 2V pour une impédance d'antenne de 500Ω.

A l'exception de ce point qui nécessite de vérifier que le récepteur est bien en mesure de supporter les niveaux de l'émission, l'utilisation d'un balun trois accès est très avantageuse et ne se traduit par aucun surcoût lors de la réalisation. Le schéma électrique équivalent est présenté sur la Figure 28.

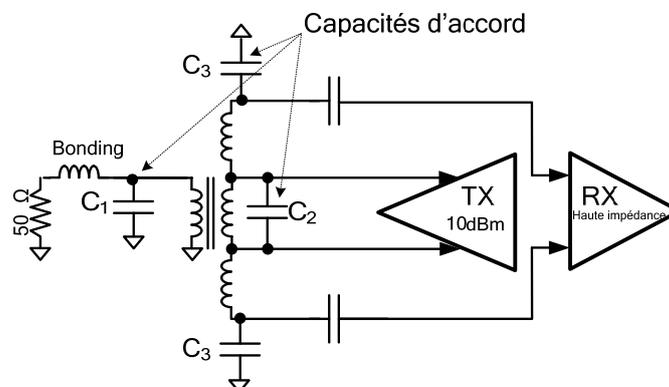


Figure 28: Configuration RX/TX utilisant un balun trois accès

Les capacités d'accord pour le centrage de la fréquence sont nécessaires pour compenser les inductances de fuite, de la même façon que pour un balun deux accès. Les valeurs minimales de ces

capacités sont fixées par les capacités d'entrée et de sortie du LNA et du PA et par la capacité parasite du plot RF. Elles vont limiter la valeur des inductances primaire et secondaire du balun. En effet, plus ces inductances sont grandes, plus les inductances de fuite sont élevées et plus les capacités de compensation doivent être faibles. Il est donc important de réduire au maximum les capacités parasites (liées au LNA et au PA) pour ne pas être limité lors de la conception du balun. Notons qu'une valeur d'inductance plus importante permet souvent de réduire les pertes du balun.

3.4 Spécifications du Balun 3 accès

Les spécifications fixées pour la réalisation du balun à trois accès sont résumées dans le TABLEAU V. Il s'agit des paramètres S , des capacités minimales sur chaque accès et de la surface.

Les capacités ont été spécifiées avant la réalisation complète du circuit RF. Des estimations ont donc du être réalisées. La capacité minimale de l'accès 1 est fixée par la capacité parasite du PAD RF, estimée à 300fF. La capacité minimale de l'accès 2 correspond à la capacité de sortie du PA, pour laquelle une première évaluation donne une valeur de 400fF différentielle. Enfin, celle de l'accès 3 correspond à la capacité d'entrée du LNA, fixée à 70fF à partir de la conception présentée dans le paragraphe 2.4.

TABLEAU V
SPECIFICATIONS DU BALUN 3 ACCES

<i>paramètres</i>	<i>Valeurs</i>	<i>Unités</i>
Pertes	< 2	dB
S11 (50 Ω)	< -10	dB
S22 (100 Ω)	< -10	dB
S33 (200 Ω)	< -10	dB
Capacité minimale de l'accès 1	300f	F
Capacité minimale de l'accès 2	400f	F
Capacité minimale de l'accès 3	70f	F
Surface	< 0.25	mm ²

Les spécifications de pertes et de surface ont été déterminées à partir de l'analyse des précédents balun intégrés réalisés dans les technologies CMOS de STMicroelectronics.

3.5 Réalisation du Balun 3 Accès

Les spécifications ainsi définies ont été transmises aux personnes compétentes au sein de STMicroelectronics pour la réalisation de ce type de baluns. Elles ont réalisés le dimensionnement et le dessin des masques (Figure 29) à l'aide du logiciel 3D HFSS et nous ont livré un fichier de paramètres S avec un modèle électrique équivalent.

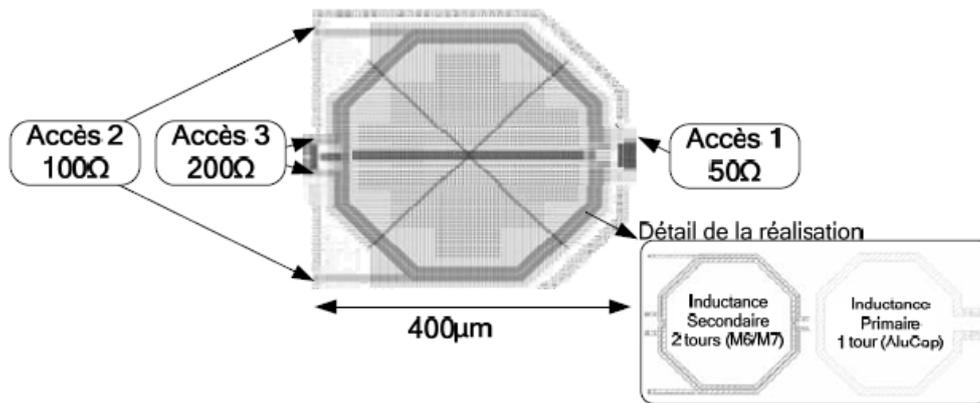


Figure 29: Dessin des masques du balun 3 accès

L'inductance primaire est égale à 0.84nH . Elle est réalisée en utilisant le niveau le plus élevé de la technologie : niveau Alucap (Figure 29). L'inductance du secondaire a une valeur totale de 3.3nH et est réalisée en deux tours avec les niveaux de métaux épais 6 et 7. Ce rapport d'inductances entre le primaire et le secondaire fixe le rapport de transformation maximal du balun, ici $50\Omega/200\Omega$. Le rapport $50\Omega/100\Omega$ est lui réalisé en prenant une sortie intermédiaire de l'inductance du secondaire pour disposer d'une inductance résultante de 1.74nH .

Le fichier des paramètres S livré ne contient pas les capacités d'accord. Il faut les rajouter et les ajuster de façon à centrer le balun à sa bonne fréquence. Le TABLEAU VI résume les valeurs des capacités nécessaires pour le centrage à 2.45GHz . Pour cette première réalisation une marge importante a été prise, si bien que les valeurs obtenues respectent largement les spécifications fixées dans le TABLEAU V. Pour une prochaine réalisation des spécifications plus agressives et une marge plus faible pourraient être utilisées au niveau des capacités d'accord. Cela permettrait une meilleure optimisation des performances du balun.

TABLEAU VI
CAPACITES D'ACCORD NECESSAIRES POUR LE BALUN 3 ACCES

	<i>Valeurs</i>	<i>Unités</i>
Capacité du primaire	1.6	pF
Capacité du secondaire sur l'accès 100Ω	0.6	pF
Capacité du secondaire sur l'accès 200Ω	0.55	pF

La Figure 30 représente les paramètres S simulés à partir du modèle fourni dans la configuration $50/200\Omega$ avec et sans les capacités d'accord définies dans le TABLEAU VI. La fréquence centrale obtenue est de 2.37GHz . Ce léger décentrage par rapport à la fréquence de 2.45GHz vient de l'utilisation du modèle électrique pour la conception et la simulation. Modèle qui est un peu décalé par rapport au fichier de paramètres S. Néanmoins ce décalage étant connu, il n'est pas gênant pour la suite de l'étude.

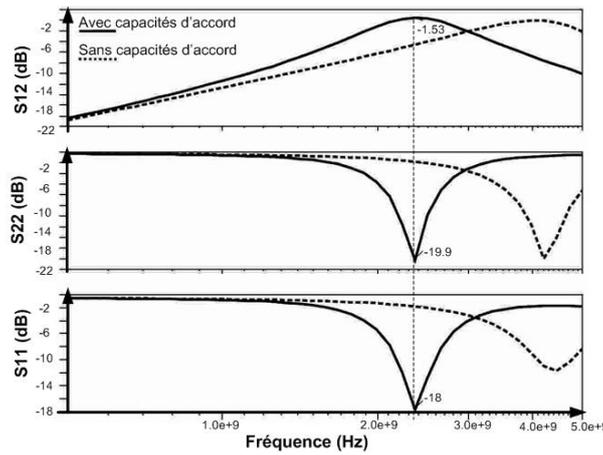


Figure 30: Paramètres S simulés du balun 50/200Ω avec et sans les capacités d'accord définies dans le Tableau VI

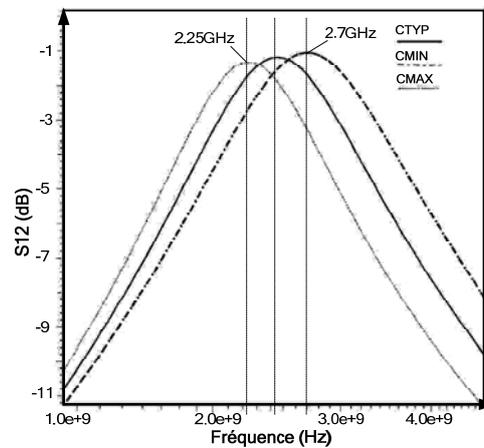


Figure 31: Réponse du Balun 50/200Ω en fonction des variations technologiques des capacités RFMON d'accord définies dans le Tableau VI

La fréquence centrale du balun étant fixée par la résonance entre les inductances et les capacités, elle sera sensible aux variations du procédé technologique. Par exemple, si nous considérons les variations maximales des capacités RFMOM (cf. chapitre I), la fréquence centrale du balun peut varier de 2.25GHz à 2.7GHz (Figure 31). La bande passante du balun est trop étroite pour pouvoir accepter une telle variation. Pour cette étude, aucun calibrage des capacités d'accord n'a été implémenté, mais ce calibrage sera nécessaire pour l'industrialisation du circuit.

3.6 Résultats de simulation en puissance du Balun 3 accès

Le TABLEAU VII résume les performances simulées à partir du fichier paramètres S du Balun accordé avec les valeurs de capacités décrites dans le Tableau VI. L'interconnexion présente sur la sortie intermédiaire de l'inductance du secondaire (Figure 29) n'a pas été prise en compte lors de la modélisation avec le logiciel HFSS. L'accès 2 présente donc une impédance de 80Ω au lieu de 100Ω. Les résultats fréquentiels du balun 50/200Ω sont tracés sur la Figure 32. L'adaptation et les pertes sont satisfaisantes. Cela reste un modèle, les sorties différentielles sont donc parfaitement équilibrées.

TABLEAU VII
PERFORMANCES EN PUISSANCE DU BALUN 3 ACCES

Balun	Values	Units
S11 port 50Ω	-17.5	dB
S22 port 80Ω	-18.9	dB
S33 port 200Ω	-20.4	dB
S21	-1.72	dB
S31	-1.52	dB
Surface	0.16	mm ²

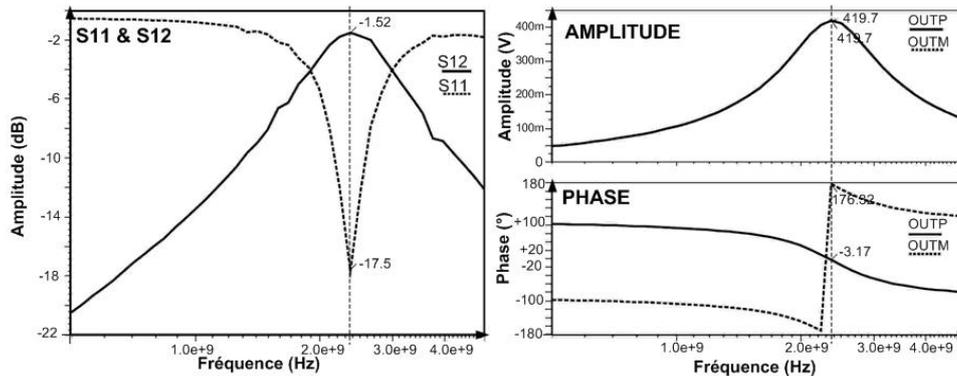


Figure 32: Performances fréquentielles du balun intégré 50/200Ω

3.7 Fonctionnement du Balun chargé par une forte impédance

Comme expliqué dans le paragraphe 2.4, nous avons retenu une topologie à haute impédance d'entrée pour le LNA. Intégré au sein de notre application, le balun sera donc chargé par une forte impédance (environ 10kΩ). Sans adaptation de puissance, il fonctionne simplement en transformateur de tension où seule la valeur de la tension sur le secondaire est d'intérêt. Son gain est fixé par son rapport de transformation. Idéalement un Balun 50/200Ω possède un gain en tension de 6dB et un Balun 50/100Ω de 3dB. Dans ces conditions, il est intéressant de calculer le niveau de tension disponible à l'entrée du récepteur en fonction de la puissance reçue par l'antenne.

- Configuration 1 : Antenne adaptée:

Cette configuration est décrite sur la Figure 33. L'antenne est considérée équivalente à une source de tension en série avec une résistance. Dans les conditions d'adaptation, c'est-à-dire $R_S=Z_L$, la puissance délivrée par l'antenne se retrouve sur le nœud A. Ainsi, on peut déduire V_{IN} en fonction de la puissance P_{IN} délivrable par l'antenne : $V_{IN} = \sqrt{2} \cdot \sqrt{P_{IN}(watts)} \cdot R_S$. Par exemple, pour une puissance de -100dBm sur 50Ω, le niveau de tension V_{IN} est égal à -110dBv.

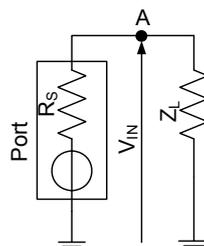


Figure 33: Schéma équivalent de l'interface RF

• Configuration 2 : Antenne chargée par une forte impédance:

Si la valeur de Z_L est très supérieure à celle de R_S , alors il n’y a pas d’adaptation d’impédance et il y a suppression du pont diviseur résistif par deux. La tension V_{IN} est donc doublée par rapport au calcul précédent : $V_{IN} = 2 \cdot \sqrt{2} \cdot \sqrt{P_{IN}(watts) \cdot R_S}$. Toujours avec une puissance de -100dBm délivrable sur 50Ω , V_{IN} devient égale à -104dBv.

• Configuration 3 : Ajout du balun intégré (Figure 34):

Dans ce cas, le gain entre V_{OUT} et V_{IN} est fixé par le rapport d’impédance du balun. Il est indépendant des pertes en puissance présentées par le balun. Par contre, le niveau de tension V_{IN} va être réduit par l’impédance parallèle équivalente R_p présentée par le balun à l’antenne. Cette impédance est fonction de l’impédance de charge Z_L et des résistances séries de perte r_{pp} et r_{ps} (Figure 25). L’impédance Z_L subit la transformation du balun et est vue comme une impédance Z_L' . La résistance de perte série r_{pp} est équivalente à une résistance parallèle (r_{pp}') dont la valeur dépend de la valeur de l’inductance du primaire et du coefficient de couplage. C’est la même chose pour la résistance série du secondaire r_{ps} qui subit de plus la transformation du balun. L’impédance R_p résulte donc de la mise en parallèles des trois impédances R_L' , r_{pp}' et r_{ps}' .

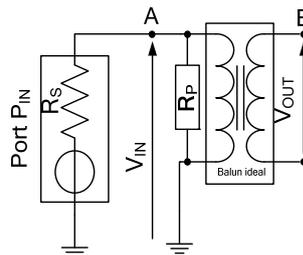


Figure 34: Schéma équivalent du Front End avec Balun

La valeur de la tension d’entrée V_{IN} en fonction de la puissance d’entrée délivrable par l’antenne P_{IN} est donc égale à : $V_{IN} = 2 \cdot \sqrt{2} \cdot \sqrt{P_{IN}(watts) \cdot R_S} \cdot \frac{R_P}{R_S + R_P}$.

En tenant compte du rapport de transformation du balun, nous déduisons la valeur de la tension à sa sortie et donc à l’entrée du LNA:

$$V_{OUT} = \sqrt{\frac{R_{OUT_diff}}{R_{IN_Single}}} \cdot 2 \cdot \sqrt{2} \cdot \sqrt{P_{IN}(watts) \cdot R_S} \cdot \frac{R_P}{R_S + R_P} \quad (\text{Équation 18})$$

Toujours pour le même exemple, en disposant d’une puissance de -100dBm sur l’antenne et avec un balun $50/200\Omega$ pour lequel R_p est de l’ordre de 158Ω (estimation simulée à partir du fichier paramètre S), le niveau de tension V_{OUT} à l’entrée du LNA est égal à -100.35dBv. Par rapport à un balun idéal où R_p est infini, ce niveau est réduit de 2.35dB.

Les pertes en tension obtenues ne sont donc pas identiques aux pertes en puissance ($S_{12}=-1.5dB$). Mais ce sont bien celles-ci qui fixent le niveau de tension à l’entrée du LNA et qu’il faut considérer. Pour optimiser les performances du balun dans un mode de fonctionnement non

adapté, la conception doit donc être réalisée dans l'optique d'une augmentation de son impédance parallèle d'entrée lorsqu'il est chargé par une forte impédance.

Les performances du balun chargé par une impédance différentielle de $10k\Omega$ sont résumées dans le TABLEAU VIII. Par rapport au cas du balun idéal, le balun $50/200\Omega$ présente 2.35dB de pertes en tension, ces dernières étant de 2.64dB pour le balun $50/80\Omega$. Ces résultats correspondent à la première réalisation pour laquelle nous avons optimisé les pertes en puissance et non le fonctionnement chargé par une haute impédance. En tenant compte des résultats présentés ici, une meilleure optimisation est sûrement possible pour augmenter l'impédance parallèle et ainsi réduire les pertes en tension.

TABLEAU VIII
GAIN EN TENSION DU BALUN 3 ACCES CHARGE PAR UNE IMPEDANCE DE $10k\Omega$

<i>Paramètres</i>	<i>Valeurs</i>	<i>Unités</i>
Gain Balun idéal 50/200Ω	6	dB
Gain Balun réel 50/200Ω à 2.37GHz	3.65	dB
Gain Balun idéal sans pertes 50/80Ω	2.04	dB
Gain Balun réel 50/80Ω à 2.37GHz	-0.6	dB

3.8 Bilan

L'étude du balun présentée dans ce paragraphe a permis de mettre en évidence plusieurs points importants. Tout d'abord, le choix d'utiliser un balun intégré présente le meilleur compromis entre coût et performances. Cette solution permet surtout la réalisation d'un balun 3 accès optimisant à la fois la sensibilité du récepteur et la puissance d'émission de l'émetteur.

Une réalisation obtenue avec le logiciel HFSS a été présentée. Chargé par une forte impédance, le balun présente des pertes en tension de 2.35dB sur la sortie 200Ω . Ces performances sont satisfaisantes pour une première réalisation mais pourront être améliorées en tenant compte des résultats obtenus lors de cette étude, résultats qui sont les suivants:

- Il est nécessaire, pour l'industrialisation, d'implémenter la calibration d'une capacité d'accord du balun.
- Les capacités minimales présentes sur chaque accès doivent être précisément estimées, afin de pouvoir optimiser les valeurs des inductances du balun. L'objectif de l'optimisation est de rechercher une impédance parallèle d'entrée la plus élevée possible lorsque le balun est chargé par une forte impédance.

4 Mélangeur sous faible tension d'alimentation

4.1 Introduction

La fonction de mélange est essentielle dans tous les récepteurs radiofréquences. Elle permet de translater fréquentiellement les signaux d'entrée avant de réaliser la sélection de canal. Pour effectuer cette opération, trois types classiques de mélangeurs se dégagent: un mélangeur actif, un mélangeur passif en courant et un mélangeur passif en tension. Ils vont être étudiés et comparés dans la première partie de ce paragraphe dans le but de justifier la configuration retenue. Dans la deuxième partie, nous proposerons une innovation permettant d'améliorer de façon conséquente la fonction de mélange utilisée pour notre application.

4.2 Mélangeur passif ou Mélangeur actif

Le mélangeur actif est depuis toujours le plus utilisé dans les structures de réception radiofréquences et hyperfréquences. Cependant, ces dernières années, avec l'apparition des technologies purement CMOS fonctionnant sous faible tension d'alimentation, le mélangeur passif prend de plus en plus d'importance dans toutes les applications radiofréquences.

De façon générale nous pouvons dire que le gain et le besoin d'une faible excursion du signal de commande sont les avantages principaux d'un mélangeur actif alors qu'un mélangeur passif sera plus avantageux de par son faible bruit en $1/f$ et sa bonne linéarité [11], [12]. Le but de ce paragraphe ne va pas être d'énumérer les avantages et les inconvénients de l'un par rapport à l'autre dans un cas général, mais de justifier la configuration optimale pour notre application.

4.2.1 Mélangeur actif (Mélangeur de Gilbert)

Quand on parle de mélangeur actif, la structure de base est celle du mélangeur de Gilbert [3]. Le schéma simplifié d'une telle architecture est représenté sur la Figure 35.

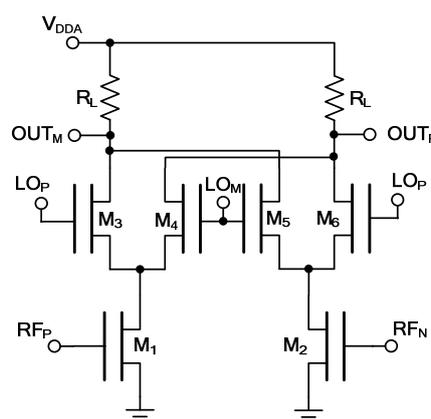


Figure 35: Schéma du mélangeur actif de Gilbert

Pour notre application, utilisant une fréquence intermédiaire de 6MHz et une bande passante totale de 3MHz, la sensibilité au bruit en $1/f$ est limitée. De plus les spécifications de linéarité n'étant pas trop élevées, un mélangeur actif peut tout à fait être envisagé.

La séparation des voies I et Q, nécessaire pour effectuer une réjection d'image, est facilement réalisable en connectant deux structures identiques à celle de la Figure 35 en sortie du LNA.

Configuré pour notre application, le principal inconvénient de ce mélangeur est sa dynamique de sortie limitée par la faible tension d'alimentation. Pour mettre en évidence ce problème, nous allons proposer un dimensionnement rapide à partir des spécifications définies au cours du chapitre II et que nous rappelons ici :

- Point de compression à 1dB : -22dBm
- Gain en sortie mélangeur : 18dBv/dBm
- Consommation de courant : 500 μ A

Les deux premiers points fixent la dynamique de sortie du mélangeur à -4dBv. Cette valeur correspond à une tension référencée à la masse de 315mV, qui conduit à une valeur de la tension de polarisation en sortie du mélangeur de : $V(\text{OUT}_M) = V_{\text{DDA}} - 0.315 \approx 1\text{V}$. Le budget de courant de 500 μ A (voies I et Q) implique, en prenant une marge, un courant de 100 μ A par branche de sortie. La résistance de charge peut donc être calculée: $R_L = \frac{0.315}{100\mu} = 3.5k\Omega$.

Le gain de 17dBv/dBm présenté par le LNA décrit dans le paragraphe 2.4 fixe le gain du mélangeur entre 1dB et 2-3dB, suivant la dégradation provoquée par l'interconnexion entre les deux étages. Néanmoins, même avec cette incertitude, nous constatons que le gain du mélangeur doit rester limité. Les transistors d'entrée (M_1 et M_2) doivent donc présenter une transconductance g_m faible. A partir du niveau du courant de polarisation défini précédemment et de la contrainte qu'une faible capacité de charge doit être présentée au LNA, les dimensions adoptées pour ces deux transistors sont les suivantes : $W=2\mu\text{m}$ et $L=0.2\mu\text{m}$

Si nous considérons une connexion directe avec le LNA, le dimensionnement du mélangeur ainsi effectué permet d'obtenir les performances décrites dans le TABLEAU IX. Ces dernières montrent que l'intérêt d'utiliser un mélangeur actif est ici très limité. En effet, respecter le point de compression spécifié impose une faible valeur du gain de conversion (<2dB) et donc une contrainte sur le dimensionnement des transistors d'entrée (M_1 et M_2) non optimales pour le bruit et le déséquilibre I-Q. Dans ces conditions, une configuration passive pour le mélangeur peut s'avérer plus intéressante.

TABLEAU IX
PERFORMANCES DE LA SOLUTION LNA ET MELANGEUR ACTIF

<i>paramètres</i>	<i>Valeurs</i>	<i>Unités</i>
Gain du mélangeur	1.6	dBv/dBv
Gain total	18	dBv/dBm
NF total	5.4	dB
ICP1	-23	dBm
IIP3	-13	dBm
Déséquilibre de gain à 3σ	2.5	%

4.2.2 Mélangeur passif CMOS

Les avantages classiquement avancés d'un mélangeur passif sont son fonctionnement à faible consommation (pas de courant de polarisation), son faible bruit en $1/f$ et sa bonne linéarité. En contre partie, il présente des pertes de conversion qui sont souvent supérieures à 4dB [3]. Viser un gain de 1 ou 2 dB semble difficile, mais nous allons voir qu'il existe des solutions permettant de s'en rapprocher.

Un mélangeur passif doublement équilibré est composé uniquement de quatre transistors (Figure 36) fonctionnant en interrupteur (« ON/OFF »). Deux modes de fonctionnement sont possibles, soit en mode courant, soit en mode tension. Ce mode de fonctionnement est déterminé par le rapport des impédances de source, présentée par l'étage amont (LNA), et de charge, impédance d'entrée de l'amplificateur FI ou du filtre de canal.

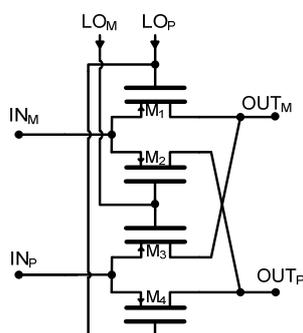


Figure 36: Schéma électrique d'un mélangeur passif

4.2.2.1 Mélangeur passif en courant

Pour fonctionner en convoyeur de courant, le mélangeur passif doit être chargé par une très faible impédance [13]. Une architecture simple permettant de réaliser un récepteur utilisant un tel mélangeur est décrite sur la Figure 37. Le LNA fonctionne en transconductance, son courant de sortie est aiguillé et converti en bande de base par un mélangeur passif chargé par une masse virtuelle. La reconstruction en tension se fait ensuite à l'aide de la résistance R_{PMA} de l'étage d'amplification qui suit le mélangeur (ou PMA pour Post Mixer Amplifier).

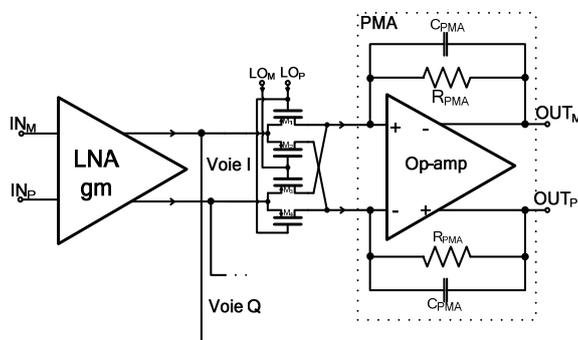


Figure 37: Architecture de réception utilisant un mélangeur passif en courant

L'étude d'architecture effectuée au chapitre II ainsi que l'étude du LNA réalisée dans ce chapitre s'écartent sensiblement de ce type de solution. Cette structure pourrait par contre convenir à la chaîne de réception GSM sans filtre d'antenne présentée dans l'annexe.

Les points s’opposant à son utilisation dans une architecture faible coût et faible puissance sont:

- La séparation des voies I et Q en sortie du LNA se faisant en courant, celle-ci s’accompagne de 6dB de perte sur chaque voie. Ce point est assez pénalisant car il devient difficile de masquer le bruit du reste de la chaîne et particulièrement celui du PMA. Pour éviter ce problème, il faudrait utiliser deux transconducteurs au niveau du LNA.
- Pour compenser ces pertes de 6dB, la transconductance du LNA doit être plus importante. Dans ces conditions, le courant de polarisation du LNA doit être suffisamment élevé pour pouvoir supporter l’excursion de courant nécessaire pour une puissance de -20dBm reçue par l’antenne.
- Pour aiguiller le courant, les interrupteurs constituant le mélangeur doivent avoir une résistance à l’état passant r_{on} faible. Pour cela leurs dimensions doivent être importantes. Par voie de conséquence la consommation des voies LO va augmenter.
- Enfin, le dernier point a déjà été évoqué dans le chapitre II. Il s’agit de la contribution importante du bruit du PMA sur le facteur de bruit global de la chaîne. En effet, à partir du schéma de principe du PMA présenté sur la Figure 38(a), le gain courant-tension est égal à : $Gain = \frac{V_{OUT}}{I_{Mix}} = -R_{PMA}$.

Maintenant, si nous supposons que l’amplificateur est bruyant et qu’une partie de son bruit équivaut à une source de tension en entrée (V_{noise}), alors ce bruit subit aussi une amplification (14) dont le gain s’exprime par :

$$Gain_{Noise} = \frac{V_{OUT}}{V_{noise}} = -\frac{2 \cdot R_{PMA}}{R_{OUT_Mix}} \quad (\text{Équation 19})$$

Ainsi, plus le rapport entre R_{PMA} et R_{OUT_Mix} est élevé, plus le bruit de l’amplificateur opérationnel est amplifié. Ce rapport ne peut être minimisé que par une valeur de R_{OUT_Mix} suffisante. Or, la valeur de cette dernière impédance résulte de deux contributions (Figure 38(b)) : d’une part, de l’impédance de sortie du LNA à la fréquence RF qui est convertie directement en bande de base en sortie du mélangeur, et d’autre part, de la résistance équivalente des capacités parasites (C_{Par_Mix}) commutées à l’entrée du mélangeur :

$$R_{OUT_Mix} \approx R_{OUT_LNA} // \frac{1}{2 \cdot f_{LO} \cdot C_{Par_Mix}} \quad (\text{Équation 20})$$

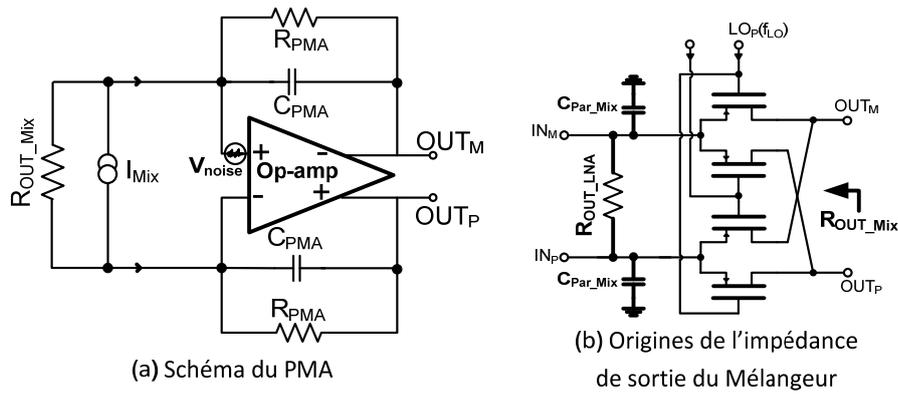


Figure 38: Description du problème du bruit du PMA

Ainsi, pour augmenter R_{OUT_Mix} , il est nécessaire de réduire C_{Par_Mix} en réduisant la taille des interrupteurs. Un compromis apparaît donc avec la nécessité de réduire la résistance r_{ON} des interrupteurs.

Pour résumer, le principal avantage de cette structure réside dans sa très bonne linéarité. En effet, la commutation des interrupteurs du mélangeur ne dépend pas du niveau du signal RF. Par contre, elle présente de nombreux inconvénients, tel que nous venons de l'exposer. Pour notre application, les spécifications de linéarité étant moins contraignantes que celles de consommation et de sensibilité, nous avons donc écarté cette solution et nous nous sommes orientés vers une structure de mélangeur passif en tension.

4.3 Mélangeur passif en tension

Pour fonctionner dans un mode en tension, le mélangeur doit être chargé par une impédance élevée par rapport à l'impédance présente sur son entrée. A l'exception de ce point, le schéma électrique reste identique à celui d'un mélangeur passif en courant (Figure 39). Il est composé de quatre transistors fonctionnant en interrupteurs et caractérisés par leur résistance à l'état passant : r_{ON} .

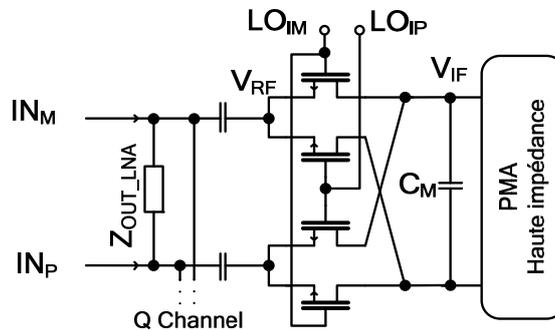


Figure 39: Schéma du mélangeur passif en tension

La capacité de charge C_M permet de réaliser un filtre passe bas avec l'impédance de sortie de l'étage précédant le mélangeur (Z_{OUT_LNA}). Ce premier filtrage des interféreurs lointains permet de réduire la dynamique des étages suivants. Dans un mode de fonctionnement en tension, la valeur de r_{ON} est moins déterminante pour la valeur du gain et les transistors peuvent ainsi être de petites dimensions. Par contre, il faut s'assurer de leur commutation complète dans tout les cas du procédé

technologique, de température et de tension d'alimentation. Pour cela, la tension maximale du signal LO (V_{LO}) doit être supérieure à la somme de la tension de polarisation de la source et du drain des transistors (V_{CM}), de l'excursion de tension du signal RF (V_{RF}), et de la tension $V_{GS}(ON)$ nécessaire à la conduction des transistors ($V_{LO} > V_{CM} + V_{RF} + V_{GS}(ON)$) (Figure 40). Lors de la conception, une attention particulière doit donc être portée sur ce point.

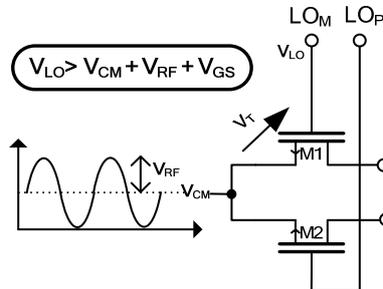


Figure 40: Condition de commutation des interrupteurs

Par ailleurs, un mélangeur passif commandé classiquement par un signal LO carré de rapport cyclique 1/2 présente des pertes [3], [14]. Le signal de sortie sans filtrage correspond au signal RF redressé. Son niveau DC ou «low IF» (V_{IF}) correspond à la moyenne d'une sinusoïde pendant une demi-période :

$$V_{IF} = V_{RF} \cdot \frac{2}{T} \int_0^{T/2} \sin\left(\frac{2\pi}{T} \cdot t\right) dt = V_{RF} \cdot \frac{2}{\pi} \quad (\text{Équation 21})$$

Les signaux aux accès du mélangeur sont présentés sur la Figure 41 dans le cas général, et sur la Figure 42 dans le cas où les signaux RF et LO sont à la même fréquence et en phase.

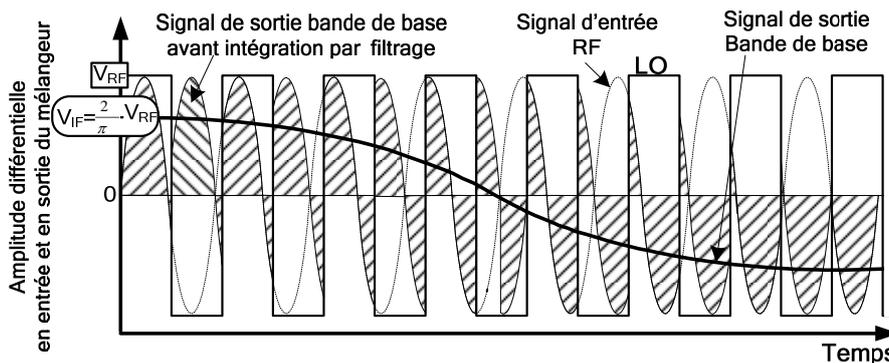


Figure 41: Signaux transitoires du mélangeur dans le cas d'un signal LO de rapport cyclique 1/2 avec $f_{RF} \neq f_{LO}$

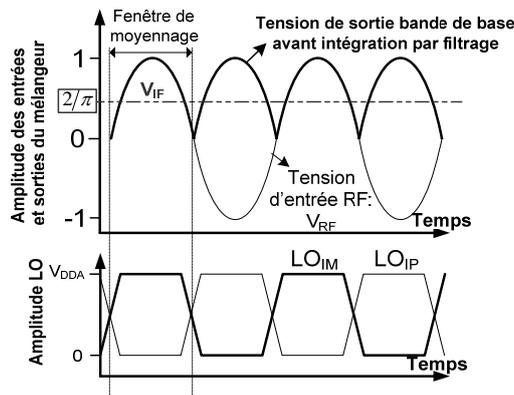


Figure 42: Signaux transitoires du mélangeur dans le cas d'un signal LO de rapport cyclique 1/2 ayant la même fréquence et la même phase que le signal RF.

Le gain en tension d'un mélangeur classiquement contrôlé par un signal LO de rapport cyclique 1/2 est donc au maximum de $\frac{2}{\pi}$, ce qui correspond à 4dB de pertes. Nous verrons dans la suite de ce paragraphe qu'il est possible de réduire ces pertes. Cependant, même si nous parvenons à supprimer complètement les pertes, cela restera insuffisant pour respecter la spécification de gain en sortie du mélangeur définie au chapitre II. En effet, nous avons vu qu'il fallait un gain d'environ 2dB entre la sortie du LNA et celle du mélangeur. Un étage tampon (ou buffer) sera donc être ajouté entre le LNA et le mélangeur pour les interfacier correctement et pour réaliser le gain nécessaire.

La conception de cet étage tampon sera complètement détaillée dans le chapitre suivant. Dans cette partie, nous allons uniquement le considérer comme un bloc haut niveau dans le but d'analyser les performances du mélangeur.

Contrairement à la solution utilisant un mélangeur passif en courant, la séparation des voies RF pour la mise en forme des voies I et Q n'a ici théoriquement pas d'impact sur le gain de chaque voie. Pour réaliser la séparation des voies I et Q, deux architectures sont possibles. La première utilise deux buffers distincts (Figure 43(a)), alors que la seconde réalise une séparation directe par capacités de liaison séries (Figure 43(b)).

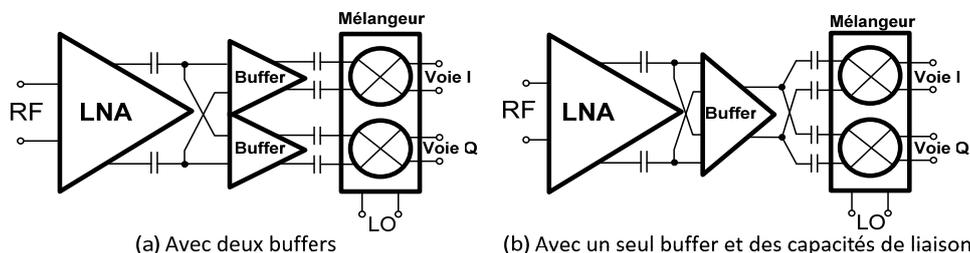


Figure 43: Séparation des voies I et Q

La solution utilisant deux buffers est la plus triviale. Elle permet d'isoler complètement les voies I et Q en entrée du mélangeur. Cependant, les conditions de charge qu'elle impose au LNA peuvent constituer un inconvénient majeur comme nous allons l'expliquer maintenant.

Le LNA retenu possède une forte impédance de sortie (environ 800Ω). Il est donc très sensible aux capacités présentées par sa charge. Pour présenter une influence minimum sur la bande passante du LNA, l'étage buffer doit présenter la plus faible capacité possible. Pour ce faire, il doit

être implémenté à partir de transistors de petites dimensions. Compte tenu des imprécisions technologiques importantes qui résultent de ces conditions, l'utilisation de deux buffers pour la séparation des voies I et Q va entraîner un déséquilibre de gain élevé entre les voies I et Q en sortie du mélangeur. Il sera alors extrêmement difficile de respecter la spécification sur le niveau de réjection d'image.

Les contraintes liées à notre application imposent donc l'utilisation d'un seul buffer en sortie de LNA. Or cette solution n'entraîne pas d'isolation entre les voies I et Q à l'entrée du mélangeur. Suivant les valeurs de l'impédance de sortie du buffer, de r_{ON} et de la charge du mélangeur, l'impact entre les deux voies peut devenir très gênant et réduire le gain de façon importante. La Figure 44 illustre ce problème, sur laquelle le buffer est modélisé par une source de courant en parallèle avec une impédance de sortie R_{BUFF} , le mélangeur par la résistance série r_{ON} des interrupteurs, et la charge du mélangeur par une résistance R_{OUT} en parallèle avec la capacité C_M de filtrage.

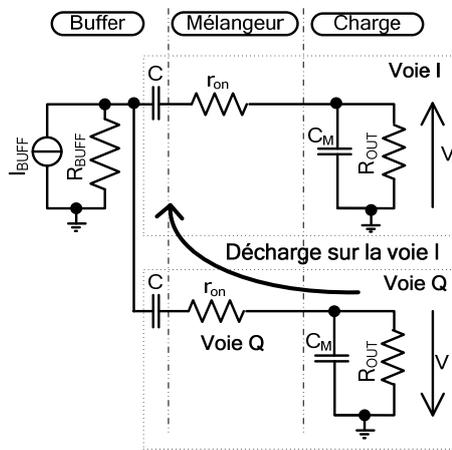


Figure 44: Schéma équivalent du mélangeur, Impact de la voie Q sur la voie I

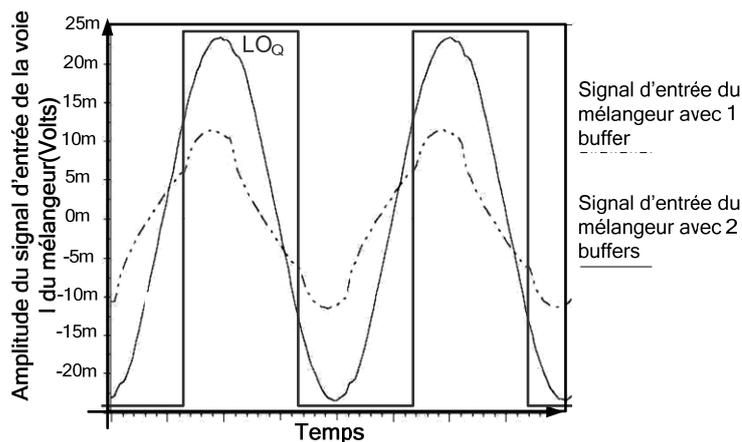


Figure 45: Effet transitoire à l'entrée du mélangeur passif

Par exemple, lorsque la voie I est passante (LO_{IM} est égale à V_{DDA}) une tension positive est établie sur la charge de sortie C_M . Au moment de la demi-période du signal LO, il y a commutation de la voie Q (LO_{QM} devient égale à V_{DDA}). Cette commutation provoque une décharge qui modifie le niveau d'entrée du mélangeur la résistance R_{BUFF} n'étant pas nulle. Le niveau de tension en sortie de la voie I du mélangeur est donc dégradé. La Figure 45 montre cette dégradation en comparant les signaux

transitoires en entrée du mélangeur lorsqu'un seul buffer réalise l'interface entre le LNA et le mélangeur, ou bien lorsque deux buffers réalisent la séparation entre les voies I et Q.

Cet effet transitoire est d'autant plus important que la valeur de la résistance de sortie du buffer (R_{BUFF}) est grande devant r_{ON} . Avec un dimensionnement correspondant à notre application ($R_{IN}=500\Omega$, $r_{ON}=200\Omega$ et $R_{OUT}=100k\Omega$), la différence de gain en tension entre une solution utilisant un buffer et une solution utilisant deux buffers est de 4dB environ.

En tenant compte des 4dB de pertes intrinsèques du mélangeur commandé par un signal LO à rapport cyclique 1/2, nous obtenons des pertes totales de 8dB entre la sortie du buffer et la sortie du mélangeur. Ces pertes sont beaucoup trop importantes et ne pourront pas être compensées par le gain du buffer. Des solutions ont du être étudiées pour pallier à ce problème.

4.4 Améliorations proposées pour le mélangeur passif

4.4.1 Solution 1 : Augmentation du r_{ON}

Comme nous venons de le voir dans le paragraphe précédent, l'intensité de l'interaction entre les voies I et Q dépend du ratio entre R_{BUFF} et r_{ON} . La réduction de l'impédance de sortie du buffer R_{BUFF} étant limitée par les aspects de consommation, celle-ci est difficilement envisageable. La seule possibilité pour diminuer ce ratio est donc d'augmenter r_{ON} . Pour cela, il est possible de réduire la taille des transistors du mélangeur. Cependant un r_{ON} de 200Ω est déjà obtenu avec de faibles dimensions ($W=5\mu m$). Réduire d'avantage les dimensions des transistors provoquera des défauts d'équilibrage des voies I et Q. Une solution consiste alors à ajouter directement une résistance en série (R_M) avec la résistance r_{ON} du transistor (Figure 46).

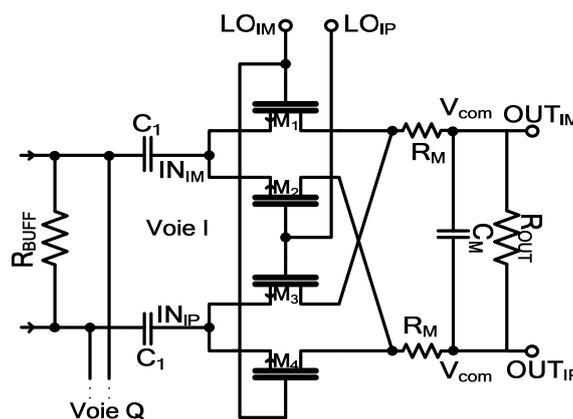


Figure 46: Mélangeur avec augmentation du r_{ON}

Cependant, cette résistance R_M est bruyante. L'augmentation de sa valeur est donc limitée par la dégradation du facteur de bruit de la chaîne de réception. La Figure 47 représente le gain et le NF de la chaîne LNA-Buffer-Mélangeur en fonction de la valeur de cette résistance. On relève que sur le gain nous obtenons une amélioration maximale de 3.5dB. On n'atteint pas les 4 dB d'amélioration en raison du pont diviseur qui entre r_{ON} et R_{OUT} . De plus, le facteur de bruit augmente comme prévu avec

la valeur de la résistance. Pour trouver la valeur optimale, il est nécessaire d'ajouter le bruit du filtre de canal. En utilisant, la feuille de calcul Excel décrite dans le chapitre II, nous obtenons une valeur optimale de 1kΩ.

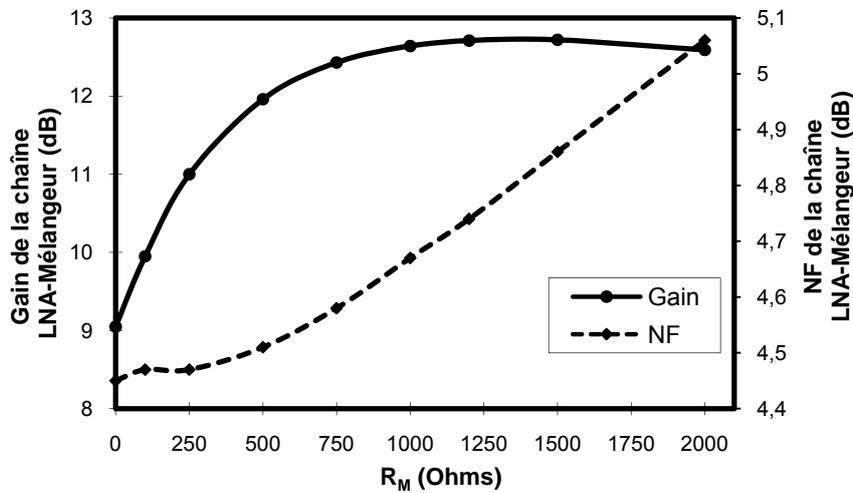


Figure 47: Impact de la résistance r_{ON} sur le gain et le bruit du mélangeur

Pour résumer, cette solution présente une amélioration du gain importante, mais elle n'est pas complète et n'est pas suffisante pour respecter les spécifications.

4.4.2 Solution 2 : Réduction du rapport cyclique de la LO

La solution permettant de lever tous les compromis consiste à commander le mélangeur passif par un signal LO à rapport cyclique inférieur à 1/4 [15]. Ce principe présente deux avantages :

- Le premier est la suppression de l'impact entre les voies I et Q. En utilisant cette forme de LO, il n'y a plus de commutation de la voie Q lorsque la voie I est passante.
- De plus, si la tension présente en sortie du mélangeur est maintenue lorsque le signal LO n'est plus actif (son niveau de tension est nul), les pertes intrinsèques du mélangeur sont réduites. Dans ces conditions, le fonctionnement du mélangeur se rapproche de celui d'un échantillonneur bloqueur (Figure 48) où la tension crête de sortie atteint la tension crête du signal d'entrée RF. Pour exemple les signaux transitoires à l'entrée et la sortie du mélangeur sont tracés dans le cas d'un signal LO à rapport cyclique 1/4 dans les mêmes conditions que celles de la Figure 42, c'est à dire pour des signaux RF et LO à la même fréquence et en phase (Figure 49(a)). Dans ce cas, le gain théorique est égal à 0.804 (ou -1.9dB) :

$$V_{IF} = V_{RF} \frac{2}{T} \left[\int_0^{T/8} \sin\left(\frac{2\pi T}{T} t\right) dt + \int_{T/8}^{3T/8} \sin\left(\frac{2\pi}{T}\right) dt + \int_{3T/8}^{T/2} \sin\left(\frac{2\pi 3T}{T} t\right) dt \right] = V_{RF} \left(\frac{\sqrt{2}}{\pi} + \frac{\sqrt{2}}{4} \right) = 0.804 V_{RF}$$

Dans le cas où il n'y aurait pas maintien de la tension, le niveau de tension en sortie du mélangeur retomberait à zéro lorsque la voie concernée serait bloquée (Figure 49(b)) et les pertes

(-6.9dB) seraient alors plus importantes qu'avec un signal LO à rapport cyclique 1/2. Dans notre application, la tension de sortie est maintenue grâce à la capacité C_M servant aussi de filtre passe bas.

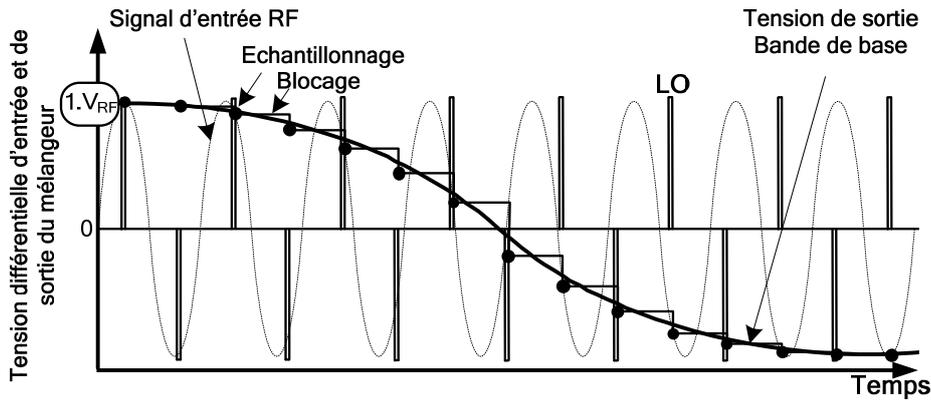


Figure 48: Signaux transitoires du mélangeur dans le cas d'une LO à rapport cyclique 1/20 ($f_{RF} \neq f_{LO}$)

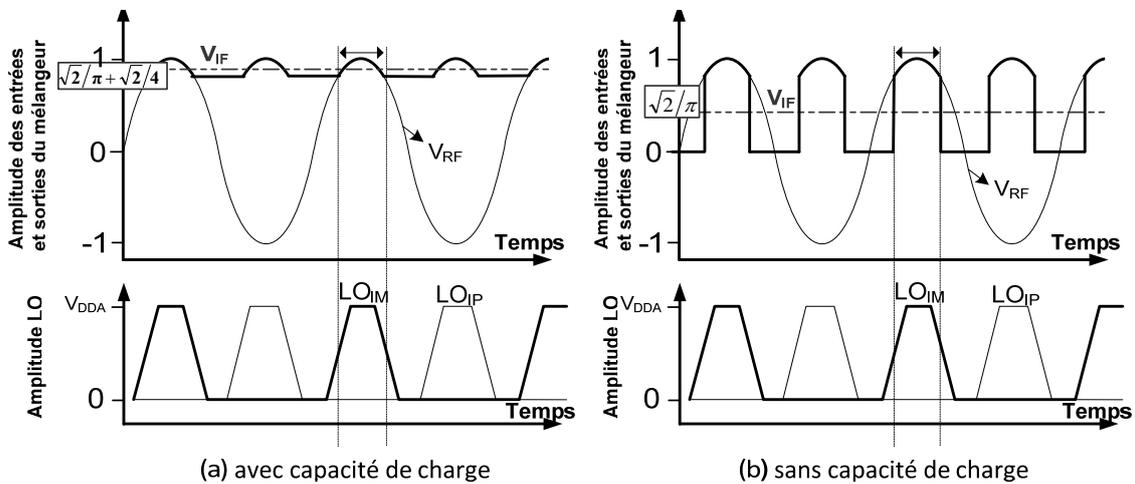


Figure 49: Signaux transitoires du mélangeur dans le cas d'une LO à rapport cyclique 1/4 ayant la même fréquence et la même phase que le signal RF

Il avait déjà été envisagé [16] de réduire les pertes d'un mélangeur passif fonctionnant en tension, en augmentant les temps de montée et de descente de la commande LO. Il est même apparu que la valeur la plus élevée du gain est même obtenue en utilisant une commande sinusoïdale. Cependant, la linéarité était dans ce cas fortement dégradée. Elle dépend en effet du temps pendant lequel l'impédance des interrupteurs varie. En réduisant simplement le rapport cyclique, les temps de montée et de descente restent identiques, la linéarité du mélangeur est donc inchangée.

Enfin, la bande de bruit étant inférieure à la fréquence d'échantillonnage du signal LO, il n'y a pas de recouvrement et le niveau de bruit est inchangé.

La réduction de la fréquence maximale de fonctionnement est le seul inconvénient à utiliser une telle forme de signal par rapport à une LO classique. Mais pour une fréquence de 2.45GHz et avec une technologie CMOS 90nm, cela ne pose pas de problème particulier.

4.4.3 Comparaison des différentes solutions

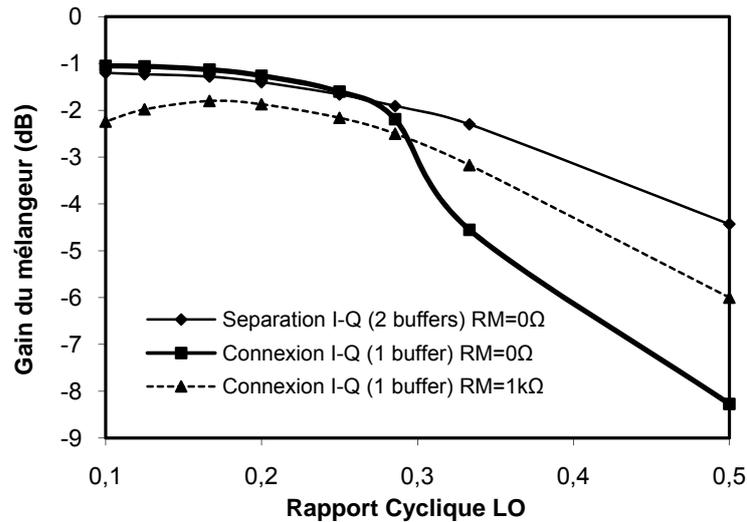


Figure 50: Gain du mélangeur passif en fonction du rapport cyclique de la LO.

Les courbes tracées sur la Figure 50 permettent de faire le bilan de performance des solutions présentées dans ce paragraphe. Elles représentent la variation du gain en tension du mélangeur en fonction du rapport cyclique du signal LO dans les trois configurations:

- La première utilise un mélangeur passif classique ($R_M=0$) avec séparation des voies I et Q avant l'entrée du mélangeur (deux buffers sont utilisés). Dans ce cas, le gain est proche de -4dB pour un rapport cyclique de 0.5. En réduisant ce rapport cyclique, il atteint les -1dB pour un rapport cyclique très faible.
- La deuxième configuration utilise une connexion directe entre les voies I et Q (un seul buffer) sans aucune modification du mélangeur (on a toujours $R_M=0$). Son gain est proche des -8dB pour un rapport cyclique 1/2. Comme nous l'avons vu, les effets transitoires viennent en effet se rajouter aux pertes intrinsèques. Par contre, dès que le rapport cyclique devient inférieur à 1/4, ces effets sont supprimés et la courbe de gain rejoint la première.
- Enfin la dernière configuration utilise aussi une connexion directe entre les voies I et Q mais ici la résistance à l'état passant r_{ON} est augmentée à l'aide d'une résistance série R_M de 1k Ω . Comme expliqué précédemment, pour un rapport cyclique de 1/2, cette modification permet de réduire les pertes liées aux effets transitoires. Par contre, à partir d'un rapport cyclique inférieur à 1/4, cette solution n'est plus efficace. La résistance série R_M n'a plus d'intérêt et elle limite même l'augmentation du gain.

4.5 Bilan

Les résultats de l'étude du mélangeur présentée au cours de ce paragraphe nous permettent de justifier l'utilisation originale d'un mélangeur passif fonctionnant en tension et commandé par un signal LO de rapport cyclique inférieur à 1/4. Cette configuration, qui se rapproche du mélangeur à échantillonnage, conduit à une réduction des pertes d'environ 7dB, sans dégradation de la linéarité

et du bruit. Elle a fait l'objet d'un dépôt de brevet. Les performances complètes de ce mélangeur seront détaillées dans le dernier chapitre de ce manuscrit. Elles concerneront le circuit réel qui sera intégré dans la chaîne de réception.

5 CONCLUSION

Ce chapitre a été consacré à l'exposé du détail de la conception des trois blocs dont l'utilisation proposée est originale ou innovante. Nous y avons présenté l'intégration d'un balun qui conduit au meilleur compromis entre coût et performances. Avec ses trois accès, il permet de plus d'optimiser à la fois la sensibilité du récepteur et la puissance d'émission de l'émetteur. Nous avons ensuite démontré qu'un LNA à haute impédance d'entrée, et donc sans adaptation de puissance, permet d'augmenter le niveau de tension disponible à son entrée, entraînant ainsi une réduction du facteur de bruit global de la chaîne de réception. Enfin, à partir de l'utilisation d'une commande originale dont le rapport cyclique est inférieur à $1/4$, nous présentons un mélangeur passif en mode de fonctionnement en tension dont les performances montrent une réduction importante des pertes de conversion.

Ces trois points nous permettent d'améliorer significativement les performances sans quasiment aucune contre-partie, c'est à dire sans augmentation de la consommation et sans augmentation de la surface. Nous allons maintenant appliquer ces principes à la conception complète de la chaîne de réception. Ce travail fait l'objet du dernier chapitre du manuscrit que nous allons maintenant développer.

Bibliographie

1. **Kluge, Wolfram, et al.** A Fully Integrated 2.4-GHz IEEE 802.15.4-Compliant Transceiver for ZigBee Applications. *IEEE Journal of Solid-State Circuits* . December vol. 41, no. 12, December 2006.
2. **Taeksang, Song, et al.** A Low-Power 2.4GHz Current-Reused Receiver Front-End and Frequency Source for Wireless Sensor Network. *IEEE Journal of Solid-State Circuits* . vol. 42, no. 5, May 2007.
3. **Lee, Thomas H.** *The Design of CMOS Radio-Frequency Integrated Circuits*. s.l. : Cambridge University Press, 1998.
4. **P.V., Wright.** A review of SAW resonator filter technology. *IEEE Ultrasonic Symposium*. 1992.
5. **Paul R., Gray, et al.** *Analysis and Design of Analog Integrated Circuits*. s.l. : Wiley, 2001.
6. **Prêtre, Denis.** Transmission sur lignes. *Cours ARC Ingénierie*. 2004.
7. **Bruno, LAGOGUEZ et Matthieu, LECUYER.** Etude d'un Balun bi-mode 900MHz-1800MHz. *Rapport de stage ESIEE* . 1995.
8. **Christophe, Viallon.** Optimisation de structures différentielles en technologie SiGe pour Applications en bande Millimétrique. Application à la conception d'un Mélangeur doublement équilibré en bande K. *Thèse soutenue le 19 Décembre 2003, UPS*. 2003.
9. **Anaren.** Model BD2425J50200A00 Ultra Low Profile 0805 Balun 50 to 200 Balanced (Datasheet Constructeur). Rev. A.
10. **John R., Long.** Monolithic Transformers for Silicon RF IC design. *IEEE Journal of Solid-State Circuits*. vol.35, no. 9, September 2000.
11. **K., Vladimir, et al.** A direct conversion CMOS front-end for 2.4GHz band of IEEE 802.15.4 standard. *in Proc. IEEE Asian Solid-State Circuits Conf.* Nov. 2005, pp.449-451.
12. **Sining, Zhou et Mau-Chung Frank, Chang.** A CMOS passive mixer with low flicker noise for low-power direct-conversion receiver. *IEEE journal of Solid-State Circuits*. vol. 40, no.5, May 2005.
13. **J-H. Conan, Zhan, Brent R., Carlton et Stewart S., Taylor.** Low-Cost Direct Conversion RF Front-Ends in Deep Submicron CMOS. *IEEE Radio Frequency Integrated Circuits Symposium*. 2007.
14. **Mario, Valla, et al.** A 72-mW CMOS 802.11a direct Conversion Front-End with 3.5-dB NF and 200-kHz 1/f Noise Corner. *IEEE journal of Solid-State Circuits*. vol. 40, no. 4, April 2005.
15. **Benoit, Butaye et Manuel, CAMUS.** *New RF sampling mixer with enhanced gain and good linearity. Brevet, référence: FR 06 10288* 2006.
16. **Arvin R., Shahami, Derek K., Shaeffer et Thomas H., Lee.** A 12-mW Wide Dynamic Range CMOS Front-End for a Portable GPS Receiver. *IEEE Journal of Solid-State Circuits*. vol. 32, no. 12, December 1997.

CHAPITRE IV :

CONCEPTION ET VALIDATION DE LA CHAINE DE
RECEPTION

1 Introduction

Ce dernier chapitre traite de la conception et du test de l'interface RF complète de la chaîne de réception compatible ZigBee, en vue de valider les principes émis tout au long des chapitres précédents. Pour cela nous nous sommes basés sur l'étude d'architecture présentée au cours du chapitre II et sur l'étude des blocs spécifiques, objet du chapitre III précédent. L'objectif est d'aboutir à une chaîne de réception RF qui soit en termes de performance et de fonctionnalité très proche d'une solution implementable dans un produit compatible avec le standard ZigBee, dont les spécifications ont été développées au chapitre I.

La première partie de ce chapitre fera un rapide rappel de l'architecture retenue avant de détailler sa conception complète étage par étage. Cette partie sera l'occasion de justifier le plus grand nombre des choix de conception effectués. La seconde partie présentera les performances simulées pour la chaîne complète avant d'aborder dans une troisième et dernière partie la validation de la chaîne ainsi conçue. C'est dans cette dernière partie que nous détaillerons la méthode de validation utilisée ainsi que les résultats de mesure obtenus.

2 Conception de la chaîne de réception

2.1 Rappel de l'architecture

L'architecture de réception établie à partir de l'étude présentée au chapitre II est rappelée sur la Figure 1. Elle est composée des blocs suivants:

- Un balun intégré trois accès ayant un ratio de 4 pour le récepteur ($50/200\Omega$) et de 2 pour l'émetteur ($50/100\Omega$). Le détail de la conception et l'analyse de ce bloc ont été présentés dans le chapitre III. Aucun développement supplémentaire n'est nécessaire pour l'intégrer dans la chaîne de réception finale.
- Un LNA s'affranchissant de toute inductance, notamment de contre-réaction, occupant une très faible surface et possédant la particularité d'être à haute impédance d'entrée. Le choix de son architecture a été expliqué dans le chapitre précédent. Nous allons ici détailler sa conception complète incluant le circuit de polarisation.
- Un étage buffer faisant l'interface entre le LNA et le mélangeur passif. Cet étage est apparu nécessaire pour que le gain du LNA ne soit pas dégradé par les variations d'impédance présentées par le mélangeur. Il contribue aussi, de façon importante, en tant qu'étage de gain pour atteindre les spécifications définies dans le chapitre II. Dans ce chapitre la conception de cet étage est entièrement détaillée.

- Un mélangeur passif composé de quatre transistors fonctionnant en interrupteur. Leur grille est commandée par un signal LO mis en forme à l'aide d'un diviseur par deux, servant à générer les signaux en quadrature, et de portes NOR pour obtenir un rapport cyclique inférieur à 1/4. La conception de la chaîne LO sera également détaillée au cours de ce chapitre.
- Un amplificateur post-mélangeur. Cet étage fait office de filtre de canal du 1^{er} ordre. Jusqu'ici, il n'a fait l'objet d'aucune analyse. Le choix de son architecture et le détail de sa conception seront donc décrits.

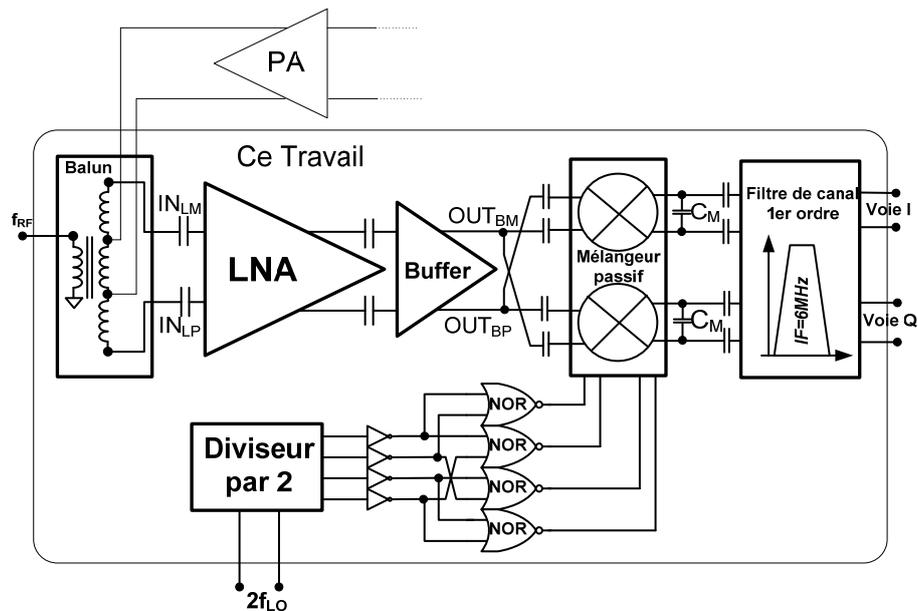


Figure 1: Architecture de la chaîne de réception

2.2 LNA (Amplificateur faible bruit)

2.2.1 Polarisation

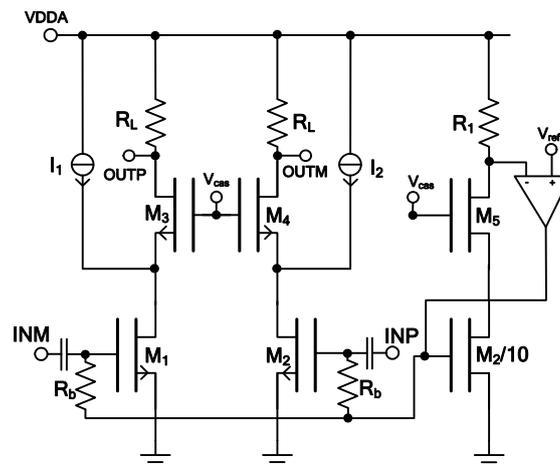


Figure 2: Schéma électrique du LNA réalisé

La structure retenue à la suite de l'étude présentée dans le chapitre III est une structure pseudo différentielle, basée sur un montage cascode et dont les charges sont résistives. Nous allons détailler

sa conception en insistant sur le choix et la réalisation de sa polarisation. Le schéma simplifié du LNA est présenté sur la Figure 2. En simplifiant, le gain basse fréquence de cet amplificateur est égal à :

$$GAIN_{LNA} = -gm_1 \cdot (R_L // r_o) \approx -gm_1 \cdot R_L \quad (\text{Équation 1})$$

Comme le montre l'équation 1, ce gain dépend largement de la valeur de la résistance de charge R_L . Cette résistance fixe également le point de polarisation de sortie des transistors. Afin de décorrélérer ces deux paramètres, et ainsi obtenir un degré de liberté plus important sur le choix de la valeur de R_L , des sources de courant I_1 et I_2 ont été ajoutées. De cette façon, le courant traversant les résistances de charge peut être réduit. Il est ainsi possible d'augmenter la valeur de R_L sans modifier le mode commun de sortie. Ces sources de courant peuvent être connectées à deux endroits différents. Soit directement en sortie (Figure 3(a)), cette solution présentant l'avantage de maintenir le courant des transistors supérieurs de l'empilement cascode. Par contre, étant sur un point de haute impédance, cette connexion dégrade le gain par l'ajout d'une capacité parasite élevée. Avec la seconde solution (Figure 3 (b)), la connexion est réalisée sur un point de plus faible impédance. Le gain du LNA n'est donc pas impacté, mais le courant traversant l'étage cascode étant réduit, il faut faire attention à ce qu'il reste suffisant pour ne pas impacter son effet cascode.

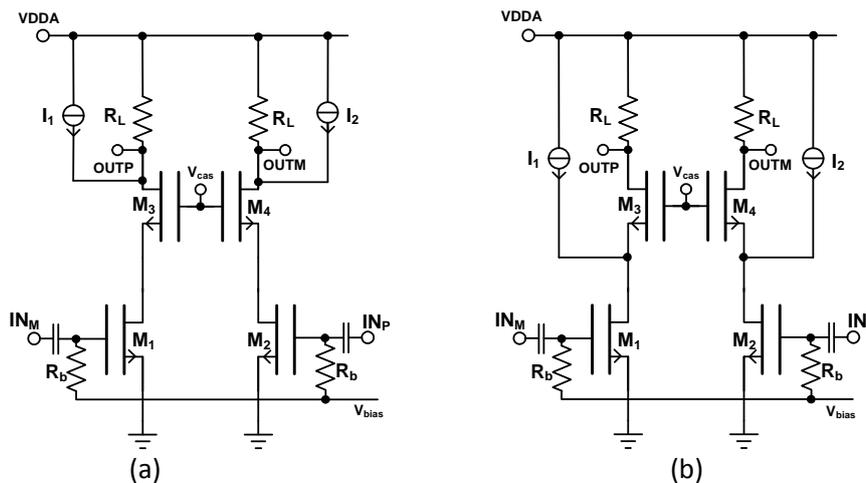


Figure 3: Solutions permettant la réduction du courant dans les charges de sortie

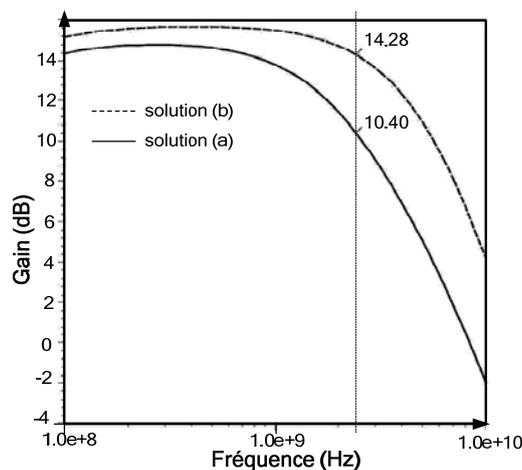


Figure 4: Gain des deux solutions de polarisation

La comparaison des performances obtenues par ces deux solutions est présentée sur la Figure 4, où le gain du LNA est tracé dans les deux cas avec un courant $I_1=I_2=300\mu\text{A}$. La solution (b) apparaît nettement meilleure, et nous l'avons donc retenue.

Outre le mode commun de sortie, l'autre point important pour le bon fonctionnement du LNA est la polarisation de son étage d'entrée. La solution classique consiste à utiliser une simple structure fonctionnant par recopie de courant (Figure 5) [1].

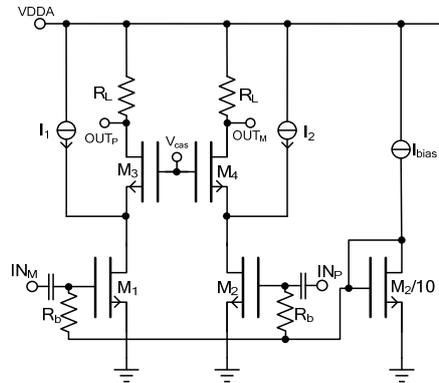


Figure 5: Solution classique de polarisation de l'étage d'entrée du LNA

Cependant, pour la technologie CMOS 90nm, comme pour toutes les technologies submicroniques récentes, les transistors présentent un « Effet-Early » important. Or pour avoir une fréquence de transition élevée, les transistors d'entrée du LNA (transistors M_1 et M_2) sont à longueur de grille minimale ($W=80\mu\text{m}$ et $L=0.1\mu\text{m}$) ce qui implique une variation importante de leur courant de drain en fonction de leur tension drain-source (1.01mA/V). Cette variation n'est pas acceptable pour un circuit visant une intégration dans un produit. En effet, la tension de drain va varier en fonction du procédé technologique et de la tension d'alimentation, notamment. Une autre solution de polarisation a donc dû être envisagée. Elle consiste à ajuster la tension de grille des transistors d'entrée du LNA à l'aide d'une boucle de contrôle (Figure 6(a)).

La branche de recopie du courant, composée des transistors M_6 et M_5 , est réalisée en utilisant un ratio de dix sur le courant par rapport aux transistors du LNA. La tension générée aux bornes de la résistance R_1 est comparée à une tension de référence. A la suite de cette comparaison, la tension de grille des transistors M_1 , M_2 et M_6 est ajustée de façon à fixer les courants de drain à la valeur recherchée. Le circuit complet, comprenant la génération de la tension de référence et le comparateur, est présenté sur la Figure 6(b).

La Figure 7 montre la performance de ce système de polarisation et la compare à la performance du système classique présenté sur la Figure 5. Le courant de polarisation du transistor d'entrée du LNA est tracé en fonction de la plage de tension d'alimentation ($1.2\text{V} - 1.5\text{V}$). La transconductance des transistors M_1 et M_2 étant proportionnelle à leur courant de polarisation, la variation du courant de polarisation se traduit directement en variation de Gain. Ainsi, sans boucle de contrôle cette variation est de 2.55dB alors qu'elle est réduite à 0.27dB en utilisant la boucle. L'utilisation du système de polarisation de la Figure 6 s'avère donc indispensable.

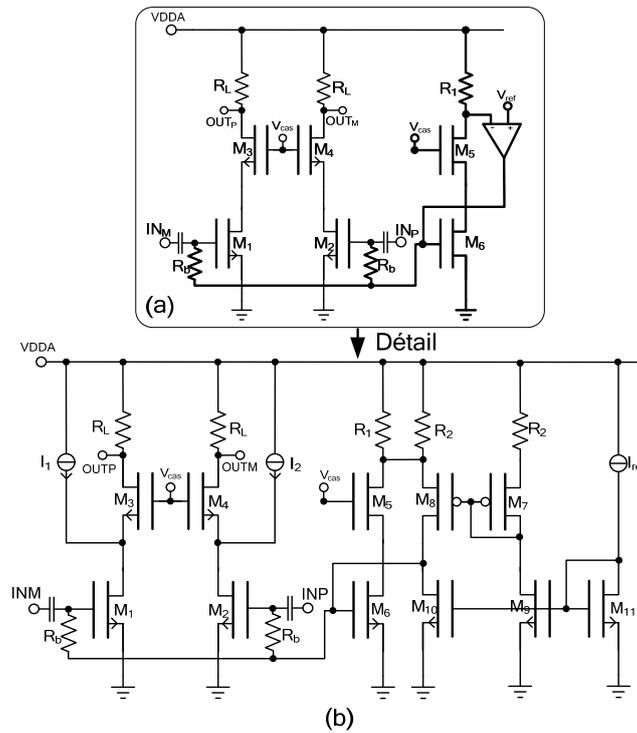


Figure 6: Schéma électrique complet du LNA avec son circuit de polarisation

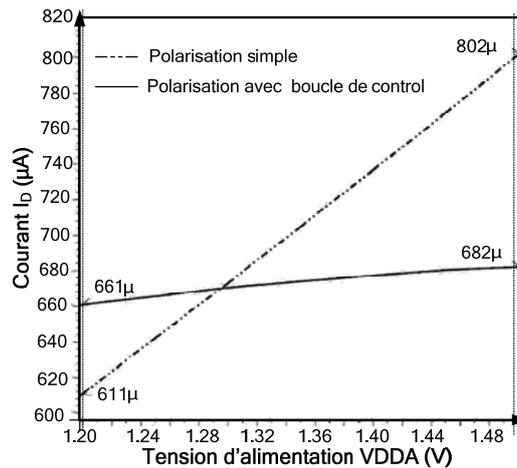


Figure 7: Variation du courant de polarisation du LNA en fonction de la tension d'alimentation

La génération du courant de référence I_{ref} (Figure 6) est le dernier point à détailler. D'après l'équation 1, le gain du LNA étant proportionnel à $g_m.R_L$, un courant de référence proportionnel à la température et inversement proportionnel à la résistance est nécessaire afin de garantir la stabilité des performances du LNA.

Ce courant est généré à l'aide d'une structure PTAT (« Proportional To Absolute Temperature ») dont le schéma développé, est présenté sur la Figure 8. Il est composé de la fonction centrale PTAT [2] qui génère un courant $I \approx \frac{VT \cdot \ln(n)}{R_1}$ où $VT = \frac{K \cdot T}{q} = 25,8mV$, d'un amplificateur de contrôle permettant de maintenir une tension de drain identique pour les transistors M_1 et M_{1b} et d'un circuit de démarrage pour éviter le point de fonctionnement correspondant à un courant de sortie nul. Cette structure étant classique nous n'allons pas rentrer plus dans le détail de sa conception.

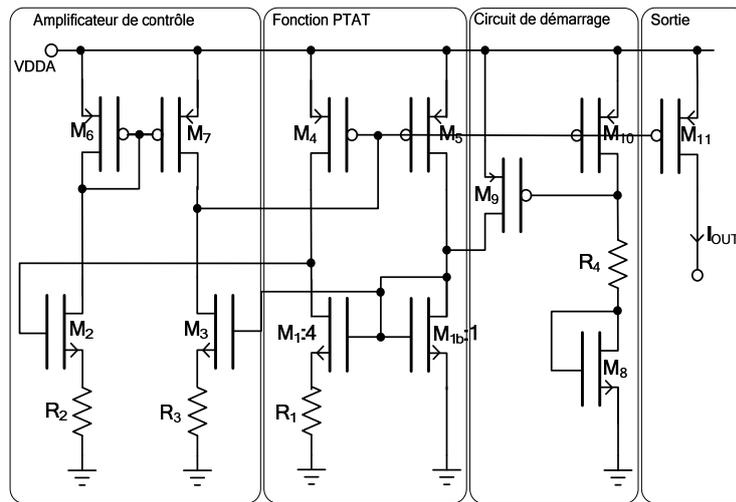


Figure 8: Schéma électrique du circuit PTAT

2.2.1 Dimensionnement du LNA

Les points de la conception du LNA qui restent à aborder sont, bien évidemment, le dimensionnement des transistors, mais aussi sa connexion avec les autres étages de la chaîne de réception et son mode de fonctionnement faible gain.

Le compromis gain/fréquence de coupure et les contraintes sur l'impédance d'entrée déterminent les dimensions des transistors d'entrée. En effet, plus ces dimensions sont importantes et plus la capacité C_{GS} des transistors est forte, réduisant ainsi l'impédance parallèle équivalente d'entrée. Cette réduction de l'impédance d'entrée en deçà d'une certaine valeur a pour conséquence de réduire le niveau de tension à l'entrée du LNA. La Figure 9 présente la variation du gain et de la capacité d'entrée du LNA à la fréquence de 2,45GHz en fonction de la largeur des transistors de M_1 et M_2 . Ces résultats montrent qu'au-delà de $100\mu\text{m}$, l'augmentation de W est inutile. Nous avons donc retenu $W=80\mu\text{m}$.

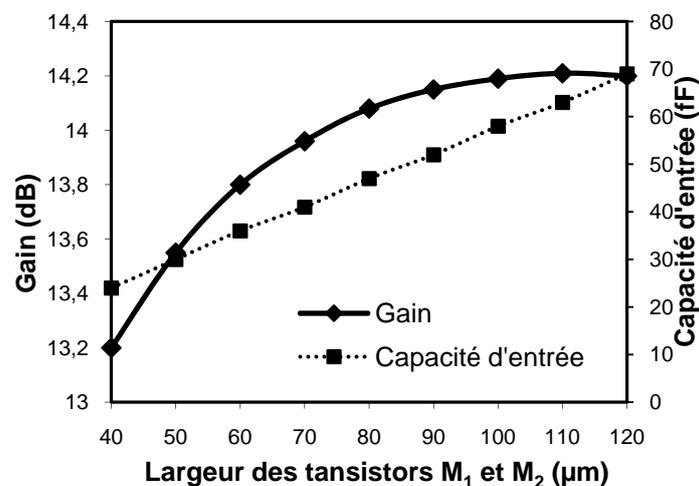


Figure 9: Gain et capacité d'entrée du LNA en fonction de la taille du transistor d'entrée

La valeur de la résistance de charge est également issue d'un compromis entre le gain basse fréquence et la bande passante du LNA. Plus la résistance R_L augmente plus le point de sortie est

sensible aux capacités parasites. Pour déterminer la valeur optimale de cette résistance, nous avons simplement tracé le gain du LNA en fonction de R_L (Figure 10). Bien sur, pour cette simulation, une capacité de charge équivalente, résultant de la capacité présentée par l'étage suivant et des capacités parasites liées aux interconnexions, doit être considérée (30fF). A partir de ces résultats, nous avons retenu une valeur de 800Ω pour R_L .

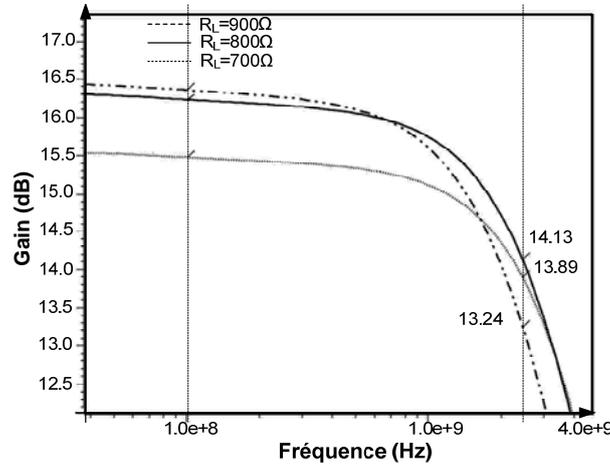


Figure 10: Gain du LNA en fonction de sa résistance de charge

Le LNA est ensuite connecté au balun, en entrée, et au buffer, en sortie. Pour décorrélérer les tensions de polarisation de ces différents blocs, des capacités de liaison doivent être insérées (Figure 11). La capacité d'entrée C_1 ne doit pas être de trop faible valeur pour ne pas atténuer le signal RF mais, pour une question de surface et de capacité parasite, elle ne doit pas non plus être de trop forte valeur. Nous avons choisi $C_1=3\text{pF}$. La capacité de sortie C_2 doit être la plus faible possible, également pour une question de surface mais surtout pour réduire sa capacité parasite par rapport au substrat, et ainsi ne pas diminuer la bande passante du LNA. La réduction de la valeur de cette capacité est limitée par le pont diviseur capacitif constitué avec la capacité d'entrée de l'étage suivant. Cette dernière capacité étant de 30fF, en prenant $C_2=300\text{fF}$ cela fait un ratio dix suffisant entraînant des pertes limitées à 0.8dB.

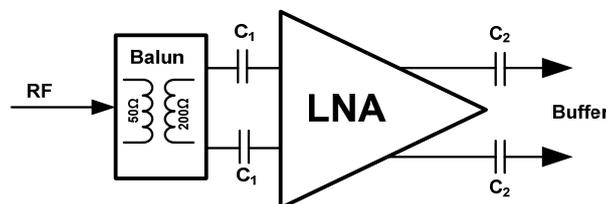


Figure 11: Interconnexion entre le LNA et les autres blocs.

Enfin le récepteur doit être capable de supporter un signal de 0dBm à son entrée sans atteindre son régime de compression. Pour cela un mode faible gain, permettant une réduction de 20dB du signal RF, est nécessaire (cf. chapitre II). Une puissance de 0dBm reçue par l'antenne (Hypothèse : gain d'antenne=0dB) implique une excursion de tension d'environ 0,5V à l'entrée du LNA. Cette excursion, entraînerait une perturbation importante du circuit de polarisation du LNA. Il est donc

nécessaire d'effectuer la réduction du gain dès l'entrée. Pour cela, deux possibilités peuvent être considérées (Figure 12) :

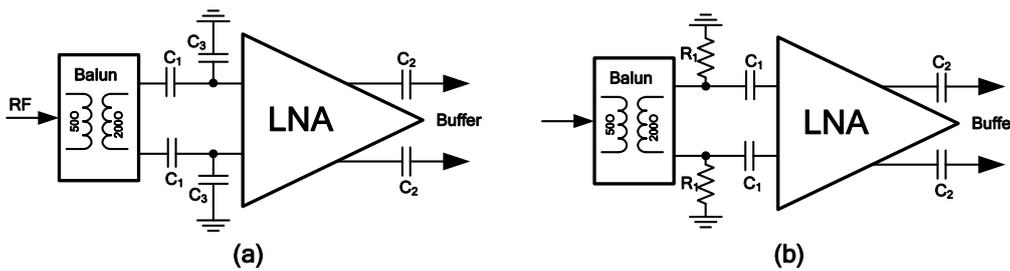


Figure 12:Principes de réalisation du mode faible gain du LNA

- La première solution (Figure 12(a)) utilise un pont diviseur capacitif. L'atténuation nécessaire implique cependant une capacité (C_3) trop élevée. Ceci, outre la surface, n'est pas non plus acceptable pour le dimensionnement du balun intégré (cf. chapitre III).
- La deuxième solution (Figure 12(b)) consiste à placer une résistance sur l'entrée pour, cette fois ci, réaliser un pont diviseur résistif avec l'impédance du balun. Ainsi, si nous considérons l'impédance de 100Ω du balun, une résistance R_1 de 10Ω est nécessaire pour réaliser une atténuation de 20dB. Cette faible valeur de résistance est réalisable en utilisant le r_{ON} d'un transistor (Figure 13).

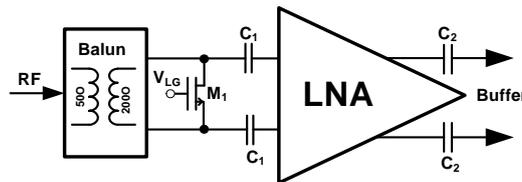


Figure 13: Réalisation du mode faible gain à l'aide d'un interrupteur présent en sortie du balun

Nous avons, vu au cours de l'étude du balun dans le chapitre III, qu'une très forte excursion de tension était présente en entrée du récepteur lorsque le PA émettait une puissance de 10dBm. Or, les diodes du transistor connecté en interrupteur, risquent alors de rentrer en conduction et de perturber ainsi le fonctionnement de l'émetteur. Une solution permettant d'éviter ce problème consiste à mettre l'interrupteur faible gain sur l'accès 100Ω du balun (Figure 14) sur lequel l'excursion en tension est plus faible. Pour réaliser la résistance de 10Ω nécessaire à l'atténuation de 20dB, il faut un transistor de développement relativement important. Sa capacité parasite devra donc être prise en compte lors de la conception du balun.

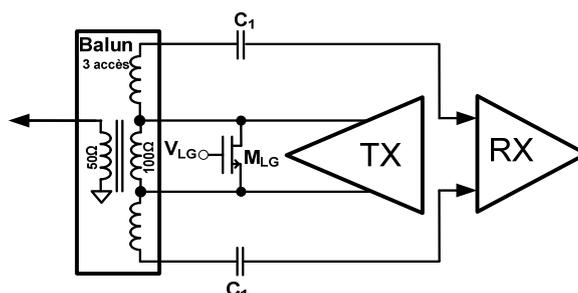


Figure 14: Réalisation du mode faible gain du LNA

Cette fonction faible gain, dont le principe vient d'être présenté, n'a pas été implémentée par manque de temps. Nous avons simplement étudié le principe sans le valider.

2.2.2 Dessin des masques du LNA

Nous l'avons déjà évoqué, mais précisons une nouvelle fois que la sortie du LNA est haute impédance. Elle est donc très sensible aux capacités parasites. Le dessin des masques a donc été réalisé avec le souci de réduire le plus possible ces capacités. Le dessin des masques complet du LNA, incluant son circuit de polarisation, est présenté sur la Figure 15. Il occupe une surface très faible ($70\mu\text{m} \times 90\mu\text{m}$) du fait de l'absence d'inductance.

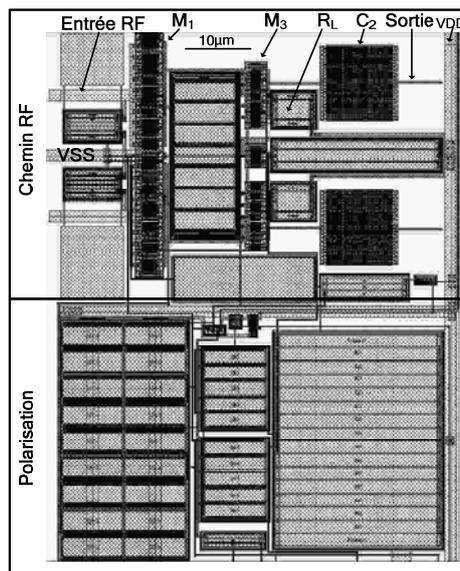


Figure 15: Dessin des masques du LNA

2.2.3 Présentation des performances du LNA

A partir de la conception et du dessin des masques présentés précédemment, nous sommes maintenant en mesure de présenter les performances complètes du LNA. Ces performances simulées prennent en compte tous les éléments parasites liés au dessin des masques, mais n'incluent pas le balun d'entrée. Elles sont résumées dans le TABLEAU I à la fréquence de 2,45GHz. Les performances fréquentielles (Gain et S_{11}) sont présentées sur la Figure 16.

TABLEAU I
PERFORMANCES FINALES DU LNA

<i>Paramètres</i>	<i>Valeurs</i>	<i>Unités</i>
Gain en tension/tension d'entrée	13.8	dBv/dBv
Gain en tension/puissance d'entrée	15.6	dBv/dBm
NF	3.6	dB
Impédance d'entrée	180-j1204	Ω
Consommation totale	1.61	mA

Le gain en tension du LNA est de 13.8dB. D'après les spécifications fixées dans le chapitre II, le gain de la chaîne LNA-Mélangeur doit atteindre 22dB. En ajoutant au gain du LNA, les 6dB introduits

par le balun 50/200Ω, nous obtenons un gain total de 20dB. Sachant par ailleurs que le gain du mélangeur passif sera proche de -1dB (cf. chapitre III), 3 à 4dB de gain supplémentaires sont donc nécessaires pour atteindre la spécification. Ce gain va être réalisé par le buffer intégré entre le LNA et le mélangeur.

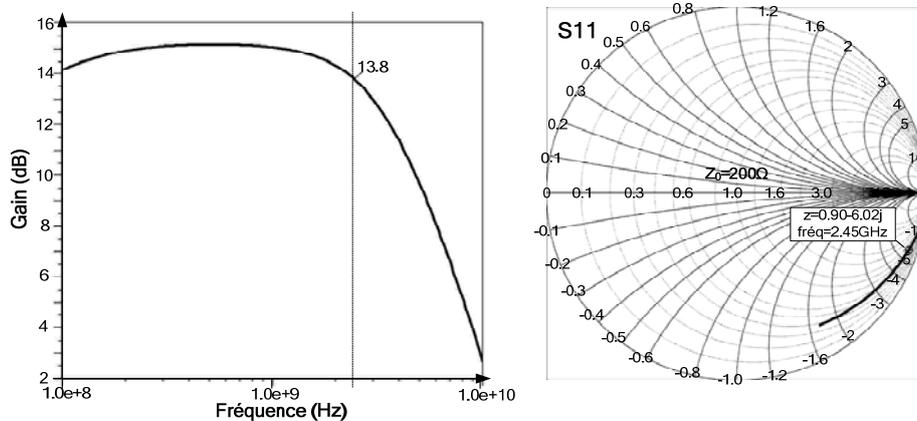


Figure 16: Performances fréquentielles du LNA final

2.3 Buffer Post-LNA

2.3.1 Principe

L'objectif de cet étage est de réaliser l'interface entre le LNA et le Mélangeur. Il doit être non seulement linéaire mais il doit aussi présenter un gain de 4dB afin que le bruit des étages avants en bande de base soit suffisamment masqué. Une possibilité serait d'utiliser un deuxième étage d'amplification [3] mais cette solution serait beaucoup trop coûteuse en terme de consommation de courant. Quant au simple buffer drain commun, il présente trop de pertes et n'est pas assez linéaire. La solution qui a donc été envisagée consiste à compléter la structure drain commun par un étage source commune (Figure 17). Cette nouvelle structure permet une amélioration de la linéarité et produit le gain nécessaire avec une très faible consommation. Notons de plus, que cet étage doit présenter une valeur de la capacité d'entrée la plus faible possible pour ne pas dégrader le gain du LNA.

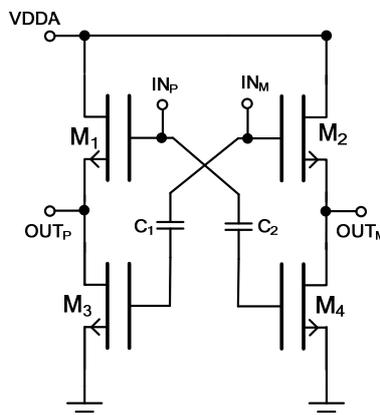


Figure 17: Schéma électrique du buffer post-LNA

La compensation de la variation du courant du transistor $M_1(M_2)$ par celui du transistor $M_3(M_4)$ améliore la linéarité. Cette compensation est parfaite lorsque les transconductances de M_1 et M_3 sont identiques ($g_{m1}=g_{m3}$). Cette condition n'est cependant pas en accord avec la nécessité d'obtenir du gain. En effet, le gain de ce buffer est donné par l'équation 2 où g_m représente la transconductance des transistors, g_{mb} leur transconductance par rapport au substrat, r_0 leur impédance de sortie et Z_L l'impédance charge.

$$GAIN_{Buffer} = \frac{g_{m1}+g_{m3}}{g_{m1}+g_{mb1}+\frac{1}{r_{01}}+\frac{1}{r_{03}}+\frac{1}{Z_L}} \quad (\text{Équation 2})$$

En première approximation, ce gain peut donc être considéré comme étant fonction du rapport entre g_{m3} et g_{m1} . Pour avoir un gain supérieur à 1 il faut donc respecter la condition $g_{m3}>g_{m1}$. Il y a donc un compromis sur ce bloc entre le gain et la linéarité (pour rappel, la condition de linéarité est $g_{m3}=g_{m1}$). Il est donc difficile de maintenir une très bonne linéarité tout en visant un gain de 4dB.

D'autre part, l'inconvénient de ce type de structure par rapport à une simple structure à drain commun est sa plus forte capacité d'entrée. En effet, par exemple, sur l'entrée IN_M se retrouvent en plus la capacité C_1 en série avec la capacité C_{GS} du transistor M_3 . Cette constatation conduit à l'utilisation d'un petit transistor M_3 pour réduire sa capacité C_{GS} , et par conséquent il faut également utiliser un petit transistor M_1 afin de maintenir le rapport des transconductances permettant d'atteindre le gain souhaité. Les dimensions retenues sont $W=16\mu\text{m}/L=0,25\mu\text{m}$ pour M_1 et $W=16\mu\text{m}/L=0,1\mu\text{m}$ pour M_3 . Le gain théorique basse fréquence est dans ces conditions environ égal à 5.5dB. L'impédance de sortie Z_{OUT} de cet étage est donnée par la formule $Z_{OUT} = \left(\frac{1}{g_{m1}+g_{mb1}+1/r_{01}} \right) // r_{03}$. Avec le dimensionnement retenu pour les transistors et un courant de polarisation fixé à 200 μA par branche, Z_{OUT} est environ égale à 450 Ω , ce qui reste trop élevé pour être insensible aux capacités parasites.

2.3.2 Polarisation

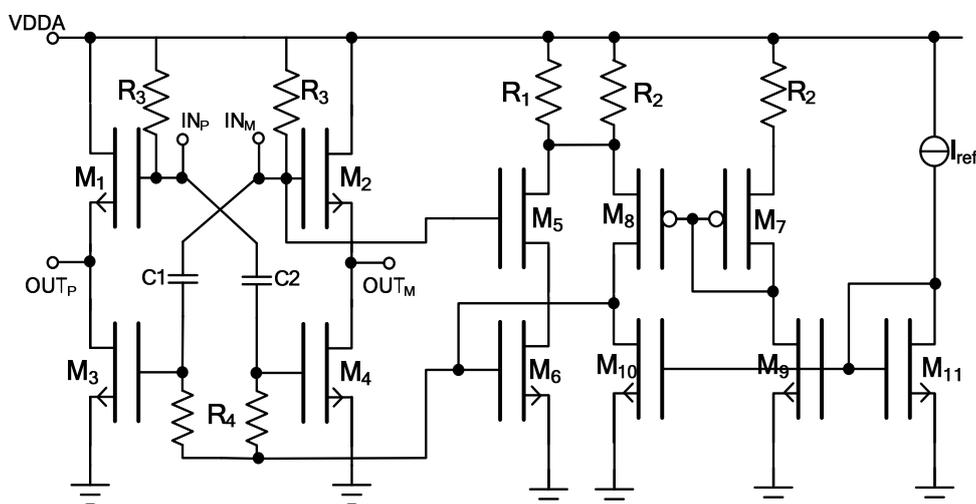


Figure 18: Schéma complet du buffer incluant sa polarisation

Le schéma électrique complet du buffer incluant le circuit de polarisation est présenté sur la Figure 18. La polarisation de la grille des transistors d'entrée (M_1 et M_2) se fait directement à VDDA par l'intermédiaire d'une résistance de forte valeur (R_3). Celle des transistors M_3 et M_4 utilise le même principe que celui des transistors d'entrée du LNA (cf. §2.2.1), toujours dans l'objectif de réduire la sensibilité à la tension d'alimentation.

2.3.3 Interconnexion avec le mélangeur

L'interconnexion avec le mélangeur est réalisée à l'aide de capacités de liaison C_{LM} (Figure 19). Elles permettent de dissocier la tension de polarisation de sortie du buffer de celle des transistors du mélangeur mais également de réaliser la séparation entre les voies I et Q. Pour leur dimensionnement, l'impédance de sortie du buffer étant relativement élevée, nous retrouvons les contraintes considérées pour la sortie du LNA. Nous avons également utilisé des capacités d'une valeur de 300fF.

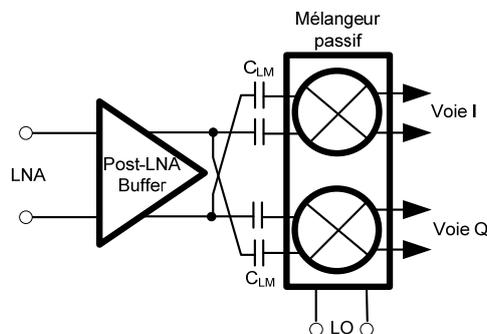


Figure 19: Interconnexion entre le buffer et le mélangeur

2.3.4 Présentation du dessin des masques

Compte tenu que le buffer doit présenter une capacité de faible valeur au LNA et du fait que son impédance de sortie soit également relativement élevée, le dessin des masques doit minimiser toutes les capacités parasites des interconnexions. Une optimisation importante a donc été nécessaire. La version finale, obtenue après plusieurs tentatives, est présentée sur la Figure 20.

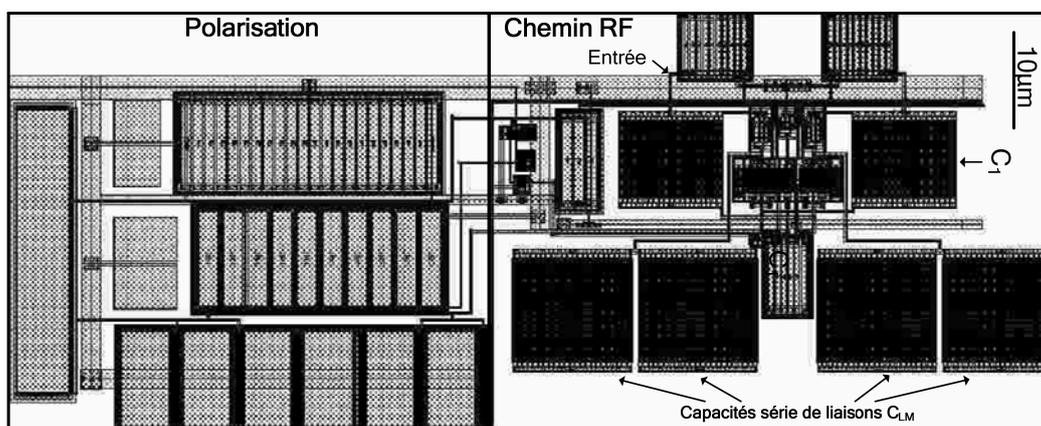


Figure 20: Dessin des masques du buffer

2.3.5 Présentation des performances

TABLEAU II
PERFORMANCES DU BUFFER DE SORTIE DU LNA

	paramètres	Valeurs	Unités
Buffer seul	Gain en tension	2.8	dBv/dBv
	Capacité d'entrée (Single)	20f	F
	Impédance de sortie (Single)	450	Ω
	Consommation totale	0.54	mA
LNA et Buffer	Gain en tension/tension d'entrée	16.3	dBv/dBv
	Gain en tension/puissance d'entrée	18.3	dBv/dBm
	NF	4.1	dB
	IIP3	-11	dBm
	ICP1	-21	dBm

Le TABLEAU II résume les performances pour le buffer seul et pour la chaîne LNA-buffer à la fréquence de 2.45GHz. Ces performances prennent en compte l'impédance de charge présentée par le mélangeur passif ainsi que les éléments parasites liés aux interconnexions. Enfin la Figure 21 présente la variation fréquentielle du gain de la chaîne LNA-Buffer. A la fréquence de 2,45GHz et dans le cas typique du procédé technologique, nous sommes proches de la fréquence de coupure.

Pour résumer, les performances sont satisfaisantes. Elles permettent d'atteindre le gain et le facteur de bruit spécifiés tout en gardant une bonne linéarité.

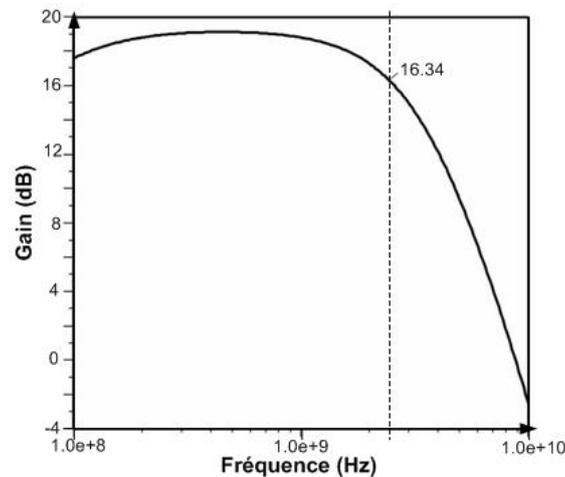


Figure 21: Réponse fréquentielle de la chaîne LNA-buffer

2.4 Conception de la voie LO

Le fonctionnement et le choix du mélangeur ont été expliqués au chapitre III. Comme nous l'avons décrit alors, ce mélangeur nécessite un signal d'OL carré spécifique entre la masse et l'alimentation. Dans ce paragraphe, nous allons donc nous intéresser aux fonctions pour la mise en forme de ce signal OL de commande du mélangeur. Dans une première partie, nous présenterons la méthode utilisée pour générer un signal LO à faible rapport cyclique. La deuxième partie détaillera la conception du diviseur par 2. Enfin, le dessin des masques et les performances de la chaîne LO complète seront présentés dans les deux dernières parties.

2.4.1 Génération du signal carré à rapport cyclique 1/4

A partir des signaux différentiels et en quadrature disponibles en sortie du diviseur par 2, plusieurs solutions ont été envisagées pour réaliser un rapport cyclique inférieur à 1/4.

- La première solution permet de réaliser un rapport cyclique variable. Pour cela des retards sont ajoutés en sortie du diviseur par 2. L'utilisation d'une porte XOR entre le signal retardé et le signal non retardé permet d'obtenir un rapport cyclique plus faible (Figure 22). Cette solution est cependant difficile à mettre en œuvre et à régler et elle s'avère coûteuse en consommation. Elle permet par contre d'obtenir un rapport cyclique variable.

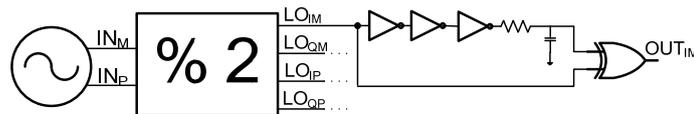


Figure 22: Réalisation du signal LO à rapport cyclique variable

- La seconde solution, plus facile à mettre en œuvre, permet d'aboutir à un signal LO présentant un rapport cyclique fixe de 1/4. Pour cela, il suffit d'utiliser quatre portes NAND ou quatre portes NOR entre les signaux I et Q (Figure 23). L'utilisation de portes NAND nécessite l'ajout d'un inverseur en sortie, ce qui n'est pas forcément contraignant dans le cas où un buffer est nécessaire entre les portes logiques et les grilles des transistors du mélangeur. Dans notre application, pour minimiser au maximum la consommation du chemin LO, nous n'avons pas souhaité ajouter cet étage inverseur. La solution utilisant des portes NOR attaquant directement le mélangeur a donc été retenue. L'oscillogramme de son fonctionnement est représenté sur la Figure 24.

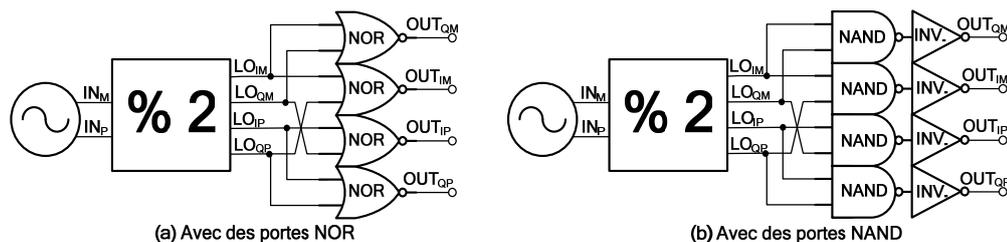


Figure 23: Réalisation du signal LO à rapport cyclique de 1/4

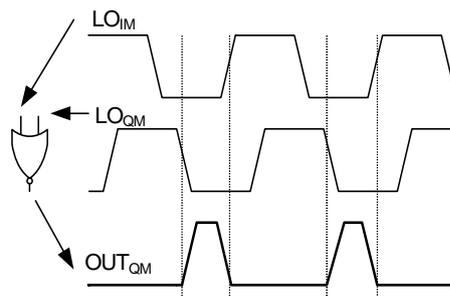


Figure 24: Oscillogramme de la génération par des portes NOR d'un signal LO de rapport cyclique 1/4

Un étage buffer entre le diviseur par deux et les portes NOR (Figure 25) est nécessaire pour assurer la bonne commutation des portes logiques. En effet, avec des temps de montée et de descente trop importants en sortie du diviseur, les portes NOR n'auraient pas le temps de commuter complètement. L'ajout de buffers est un gage de sécurité mais les signaux de sortie peuvent dans certaines conditions avoir une forme plutôt triangulaire (Figure 26). Une attention toute particulière doit donc être portée à la valeur maximale V_p . Elle doit, dans tous les cas du procédé technologique, de température et de tension d'alimentation, rester supérieure à la tension nécessaire pour faire commuter les interrupteurs, $V_p > V_{CM} + V_T$ (cf. chapitre III).

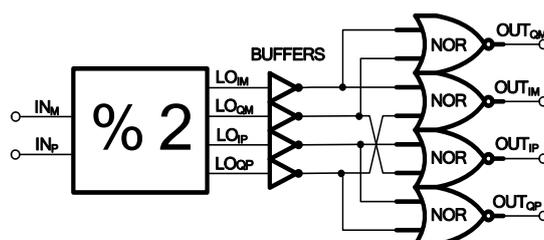


Figure 25: Schéma complet de la branche LO

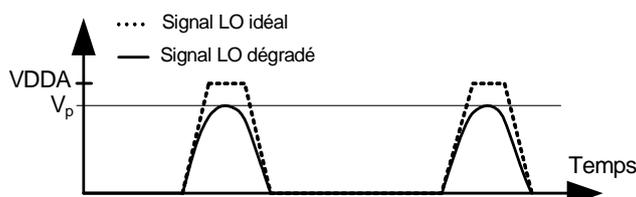


Figure 26: Signaux transitoires en sortie des portes NOR

2.4.2 Conception du diviseur par deux

Le diviseur par deux est nécessaire pour générer les signaux en quadrature. Classiquement, il est réalisé avec deux bascules D rebouclées [4] comme indiqué sur la Figure 27.

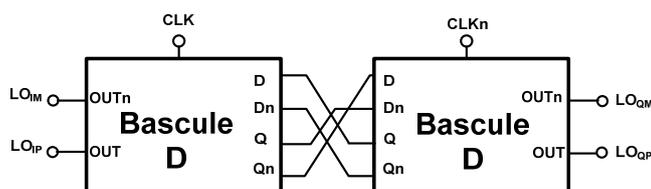


Figure 27: Schéma du diviseur par deux

Pour la réalisation des bascules D plusieurs solutions sont envisageables. La première consiste à utiliser des bascules CML [5]. Même si ce type de bascules est très performant, il n'est pas optimal en terme de consommation. Une solution beaucoup plus économique, permettant une réduction de consommation importante a été utilisée (Figure 28). C'est une structure développée et brevetée par STMicroelectronics [6]. C'est une bascule D dynamique, sans courant de polarisation, dans laquelle le nombre des interrupteurs de commande est réduit. Elle a un fonctionnement purement différentiel. Elle est composée de deux inverseurs (MN_1/MP_1 et MN_2/MP_2), d'une cellule mémoire (MP_3 et MP_4) et elle est pilotée par seulement deux interrupteurs (MN_3 et MN_4).

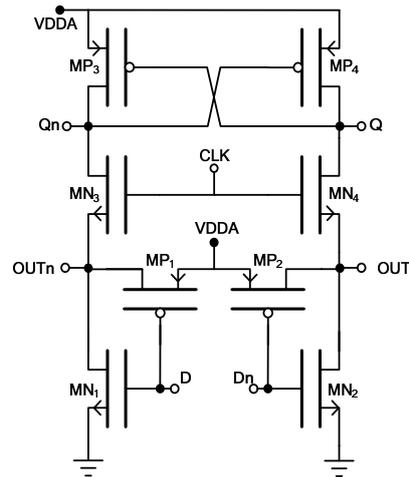


Figure 28: Schéma électrique de la bascule D intégrée

N'ayant pas participé au développement de cette structure, nous n'allons pas entrer plus dans le détail de son fonctionnement. Le point important sur lequel nous sommes intervenus est son dimensionnement pour la rendre compatible avec notre application et pour obtenir une consommation de courant minimale. La réduction de la taille des transistors est alors apparue la seule solution pour minimiser la consommation dynamique. Cette réduction est possible mais cependant limitée par deux points:

- D'une part, les transistors doivent rester capables de piloter l'étage suivant ainsi que les capacités de routage.
- D'autre part, à cause des variations du procédé technologique, la réduction des dimensions augmente le phénomène de déséquilibre entre les transistors, ce qui augmente le déséquilibre entre les voies I et Q en sortie du diviseur. Un compromis important apparaît donc entre consommation et réjection d'image.

Dans la technologie CMOS 90nm, la meilleure configuration consiste à utiliser une dimension unique pour tous les transistors composants la bascule. Pour déterminer la taille optimale, nous avons tracé la variation de l'erreur de phase entre les voies I et Q en fonction de la consommation dynamique du diviseur par deux (Figure 29). Cette courbe montre qu'une largeur W de $2\mu\text{m}$ présente un bon compromis entre erreur de phase et consommation de courant.

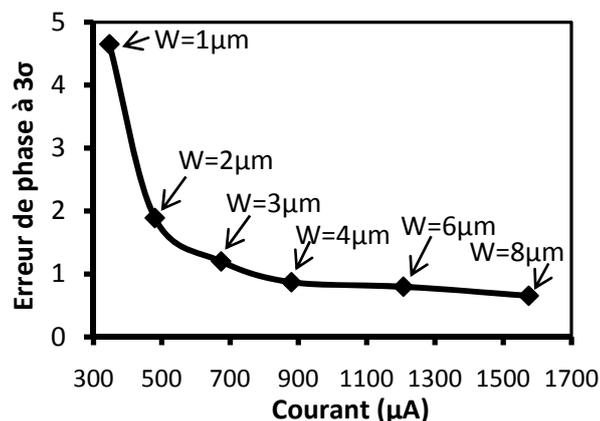


Figure 29: Variation de l'erreur de phase en fonction de la consommation du diviseur par 2

2.4.3 Réalisation du dessin des masques

La nécessité de réduire la consommation dynamique implique l'utilisation de transistors de petite taille sur toute la chaîne LO décrite sur la Figure 25. Par conséquent, la sensibilité aux capacités des interconnexions est très importante. L'optimisation du dessin des masques a donc été laborieuse et a nécessité de nombreuses simulations prenant en compte les éléments parasites (PLS pour Post-Layout-Simulation). La solution retenue est présentée sur la Figure 30. Les alimentations sont amenées par des lignes en métal 6 et les interconnexions entre cellules utilisent les niveaux métalliques les moins élevés pour limiter les capacités parasites latérales des connexions inter-métaux.

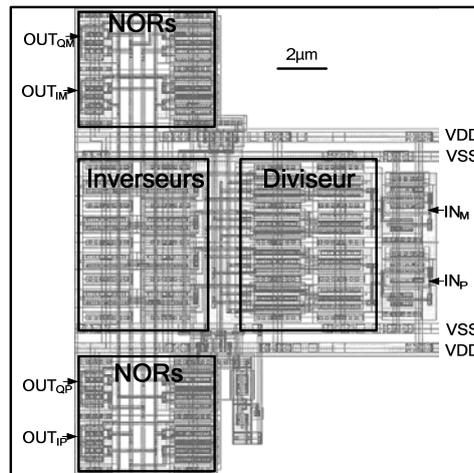


Figure 30: Dessin des masques de la branche LO

2.4.4 Présentation des performances de la chaîne LO

La Figure 31 présente les signaux de la sortie de la chaîne LO dans le cas typique et dans le pire cas ($V_{DDA}=1.21V$, $T=100^{\circ}C$ et V_T des transistors élevé). Comme prévu, le signal LO n'a pas une forme vraiment carrée. Dans le 2^{ème} cas, le pic n'atteint pas la tension d'alimentation mais la marge est encore suffisante pour assurer la commutation des interrupteurs.

La consommation dynamique obtenue pour l'alimentation de la chaîne LO est de 1mA dans le cas typique. Elle correspond donc aux spécifications du chapitre II.

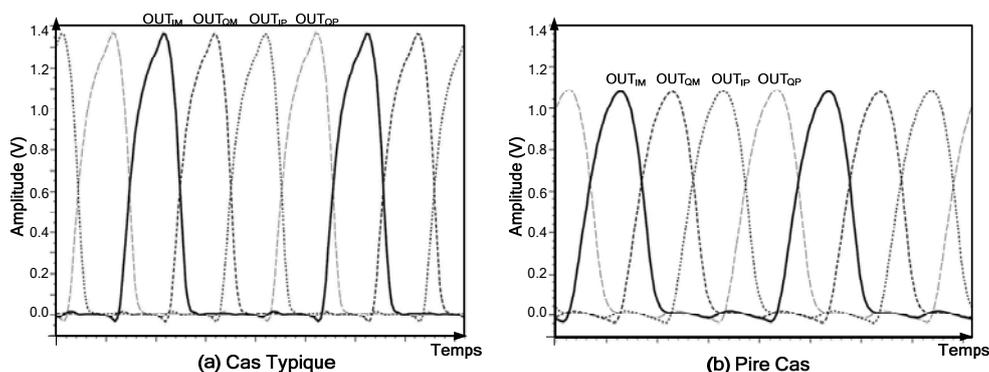


Figure 31: Signaux transitoires obtenus en sortie des portes NOR

Parmi les autres caractéristiques de cette chaîne LO, le bruit de phase (Figure 32), présente des niveaux satisfaisants. De plus, pour le déséquilibre de phase, caractéristique la plus critique pour le récepteur, une simulation monte-carlo donne un déséquilibre de 1.6° à 3σ . Cette valeur du déséquilibre est conforme aux spécifications définies au chapitre II.

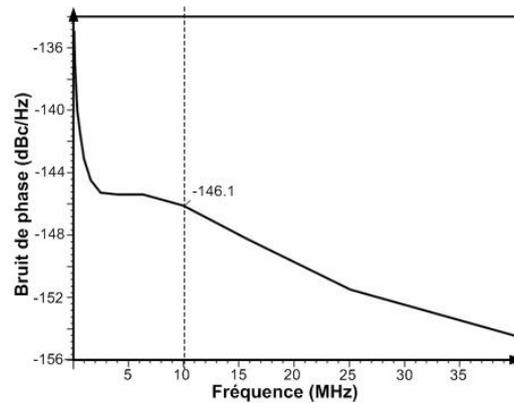


Figure 32: Bruit de phase simulé de la chaîne LO

2.5 Mélangeur passif

Le fonctionnement du mélangeur a été détaillé au cours du chapitre III. Nous allons simplement ici présenter son dessin des masques ainsi que ses performances lorsqu'il est placé dans la chaîne de réception développée jusqu'ici.

2.5.1 Polarisation

La tension maximale du signal de commande OL V_p (Figure 26) étant dépendante de la tension d'alimentation, la tension de polarisation du mélangeur doit être également indexée sur la tension d'alimentation pour pouvoir respecter la condition de commutation quelle que soit la tension d'alimentation. Pour cela, il est fixé à l'aide d'un pont diviseur résistif placé entre l'alimentation et la masse.

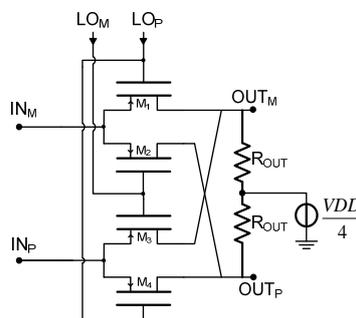


Figure 33: Polarisation du mélangeur passif

Il est plus simple de respecter la condition $V_p > V_{CM} + VT$ lorsque la tension de polarisation V_{CM} est faible. Malheureusement, en deçà d'un certain point, sa réduction n'est plus possible. C'est en effet V_{CM} qui fixe l'excursion de sortie du mélangeur et donc le point de compression de la chaîne de réception. Nous l'avons vu lors de l'étude du mélangeur actif au chapitre III, la sortie du mélangeur

doit être capable de supporter une excursion de 315mV en mode single. Pour cela, nous devons fixer la tension de polarisation typique à $\frac{V_{DDA}}{4}$ à l'aide de résistances de fortes valeurs $R_{OUT}=50k\Omega$ (Figure 33).

2.5.2 Conception et dessin des masques

Les dimensions choisies pour les interrupteurs composant le mélangeur passif sont $W=5\mu m$ et $L=0.1\mu m$. Elle résulte d'un compromis entre faibles capacités parasites et déséquilibre entre les voies I et Q.

Le dessin des masques est présenté sur la Figure 34. Pour avoir une symétrie optimale, une structure croisée (« Cross-Quad ») a été utilisée où chaque transistor est séparé en deux, par exemple M_1 en M_1' et M_1'' . Toujours par soucis de minimiser les capacités parasites, les interconnexions sont réduites au maximum.

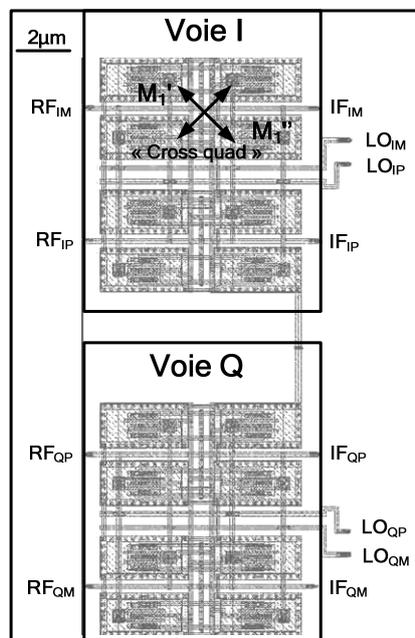


Figure 34: Dessin des masques du mélangeur

2.5.3 Performances du mélangeur

Les performances simulées de la chaîne LNA-buffer-Mélangeur sont résumées dans le TABLEAU III pour une fréquence RF de 2.456GHz et pour une fréquence LO de 2.45GHz. Il est à noter que le mélangeur ne dégrade pas le facteur de bruit et l'IIP3. Ses pertes sont de l'ordre de 1dB, traduisant un rapport cyclique réel inférieur à 1/4. Ces résultats confirment l'étude menée au cours du chapitre III.

Pour comparaison, la même chaîne est simulée avec une LO classique à rapport cyclique 1/2. Pour cela, les portes NOR sont simplement supprimées et une résistance de 1kΩ est ajoutée en série avec les transistors du mélangeur comme expliqué dans le chapitre III. Conformément aux prévisions, le gain du mélangeur est inférieur de 5.6dB. Par ailleurs, le NF est un peu dégradé par le bruit de la

résistance ajoutée, la linéarité est elle aussi un peu moins bonne, mais par contre, la consommation est légèrement réduite du fait de la suppression des portes NOR.

TABLEAU III
PERFORMANCES DE LA CHAÎNE LNA-BUFFER-MELANGEUR

	Paramètres	Valeurs	Unités
LO à rapport cyclique 1/4	Gain (/puissance d'entrée)	17.7	dBv/dBm
	NF	4.10	dB
	IIP3	-11	dBm
	ICP1	-21	dBm
	Consommation	3.17	mA
LO à rapport cyclique 1/2	Gain (/puissance d'entrée)	12.1	dBv/dBm
	NF	4.55	dB
	IIP3	-12.3	dBm
	ICP1	-18	dBm
	Consommation	2.93	mA

Globalement, il apparaît que la solution utilisant un signal LO à rapport cyclique 1/4 est nettement meilleure. C'est cette solution qui a donc été privilégiée. Cependant pour comparaison et pour vérifier le principe, les deux solutions seront implémentées sur silicium.

2.6 Filtre de canal (ou PMA pour Post Mixer amplifier)

Le filtre de canal est limité pour cette première réalisation à un filtre du premier ordre. Il a pour but de faire, d'une part, la sélection du canal, en filtrant les interférences, et d'autre part, d'apporter un complément de gain suffisant (20dB) pour masquer le bruit des étages suivants. Dans la première partie de ce paragraphe nous détaillerons le choix de sa structure. La deuxième partie donnera le détail de sa conception, avant de présenter le dessin des masques et les performances obtenues, dans les deux dernières parties.

2.6.1 Choix de la structure du PMA

Pour fonctionner comme un convoyeur de tension, le mélangeur doit être chargé par une impédance de forte valeur. Par conséquent, la première spécification du filtre de canal est une impédance d'entrée élevée, c'est à dire au moins 10 fois supérieure à celle de sortie du buffer. La valeur de l'impédance d'entrée du filtre doit donc être supérieure à 9k Ω en mode différentiel. De plus les spécifications définies au chapitre II ont fixé un bruit d'entrée de 12nV/ $\sqrt{\text{Hz}}$, ce qui représente une valeur relativement faible. Enfin, ce bloc ne doit pas dégrader l'IIP3. Tous ces points doivent être atteints avec une consommation limitée à 1mA pour les voies I et Q.

Les deux solutions classiquement utilisées pour réaliser l'étage de filtrage et de gain en sortie du mélangeur sont représentées sur la Figure 35.

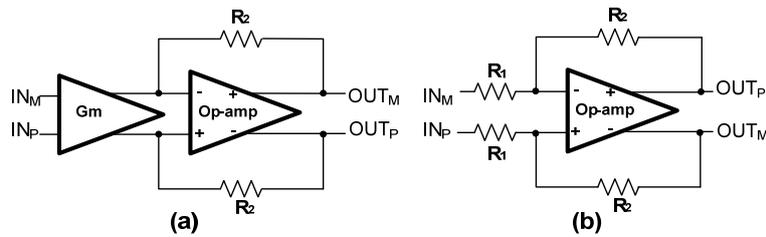


Figure 35: Schémas électriques possibles pour l'intégration du PMA

La première structure, Figure 35(a), est une structure faible bruit à forte impédance d'entrée. Par contre, un étage transconducteur (g_m) classique n'est pas linéaire. L'augmentation de sa linéarité implique un trop fort accroissement de sa consommation de courant pour rendre cette topologie compatible avec notre application.

La deuxième solution (Figure 35(b)) est plus linéaire si le produit gain-bande de l'amplificateur opérationnel est suffisant. Par contre, elle conduit à un compromis entre la valeur de l'impédance d'entrée et le niveau de bruit. La Figure 36 représente, dans le cas d'un amplificateur opérationnel idéal (non bruyant), la variation du bruit d'entrée de ce PMA en fonction de sa résistance d'entrée. Il apparaît que pour avoir un niveau de bruit inférieur à $10\text{nV}/\sqrt{\text{Hz}}$ (ce qui laisse déjà peu de marge pour le bruit de l'amplificateur opérationnel) la résistance d'entrée doit être inférieure à $6\text{k}\Omega$. Nous sommes alors bien en dessous de la valeur visée de $9\text{k}\Omega$. Cette structure n'est donc également pas utilisable.

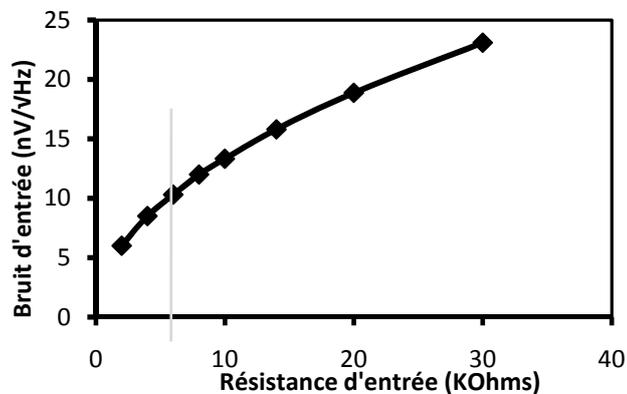


Figure 36: Bruit d'entrée de la structure (b) de la Figure 35 en fonction de son impédance d'entrée.

La solution plus originale que nous avons développée est présentée sur la Figure 37. Chaque amplificateur à sorties différentielles est remplacé par deux amplificateurs à sorties simples, la contre réaction se faisant en interne via les résistances R_1 et R_2 . Ce PMA possède donc une impédance d'entrée élevée qui est fixée entre autre par les résistances de polarisation R_b . Les résistances permettant de fixer la valeur du gain et de réaliser le filtrage (R_1 et R_2) n'ont plus d'influence sur cette impédance. Elles peuvent donc être réduites pour ne pas dégrader le bruit. Le filtrage est réalisé à l'aide de la capacité C_1 . Enfin, la tension de mode commun de sortie est fixée à V_{CM} à l'aide des résistances R_{CM} et de l'amplificateur AO_{p2} . Comme on le voit, cette dernière topologie de PMA présente le meilleur compromis entre bruit, linéarité et impédance d'entrée.

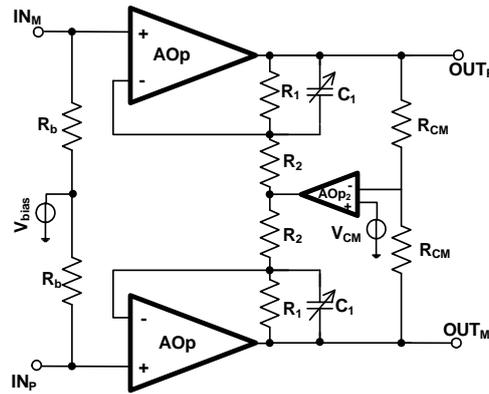


Figure 37: Schéma du PMA retenu

2.6.2 Conception du filtre passe bas

Le gain basse fréquence du PMA ainsi conçu est égal à : $G = 1 + \frac{R_1}{R_2}$. Un ratio de 8 entre R_1 et R_2 permet d'atteindre une valeur de gain de 19dB. La fonction de transfert du filtre ainsi obtenue est celle de l'équation 3 dont le tracé en fonction de la fréquence est donné par la Figure 38.

$$H(f) = 9 \cdot \frac{1 + j \cdot \frac{R_1 \cdot C_1 \cdot \omega}{9}}{1 + j \cdot R_1 \cdot C_1 \cdot \omega} \quad (\text{Équation 3})$$

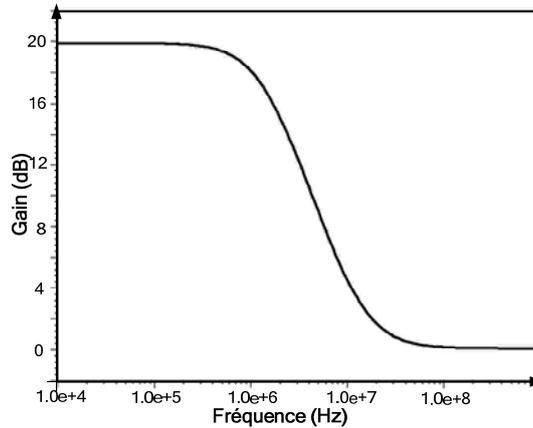


Figure 38: Réponse fréquentielle du PMA

A haute fréquence $H(f)$ tend vers 1. Cette limitation dans le filtrage est compensée par la réponse du filtre passe-bas présent en sortie du mélangeur, dont la fréquence de coupure a été fixée à 20MHz.

2.6.3 Conception du filtre complexe

L'objectif d'un filtre complexe est d'effectuer une distinction entre les fréquences positives et les fréquences négatives d'un signal [7]. Cette fonction peut être réalisée à l'aide d'un filtre passe-bande obtenu par transformation fréquentielle linéaire d'un filtre passe-bas :

$$j\omega \rightarrow j\omega_c \left(\frac{\omega}{\omega_c} - \frac{\omega_c}{\omega} \right) \quad (\text{Équation 4})$$

Dans ce cas, le filtre passe bande correspond à la fonction de transfert du filtre passe-bas centrée autour de ω_c . La Figure 39 donne un exemple de cette transformation linéaire. Cette transformation introduit des coefficients complexes dans la fonction polynomiale qui ne peuvent être réalisés qu'à partir d'un filtre complexe. Le filtre passe-bas du premier ordre sera transformé en filtre passe-bande du second ordre :

$$H_{lp}(j\omega) = \frac{1}{1+j\omega RC} \rightarrow H_{bp}(j\omega) = \frac{1}{1+(j\omega-j\omega_c)RC} \quad (\text{Équation 5})$$

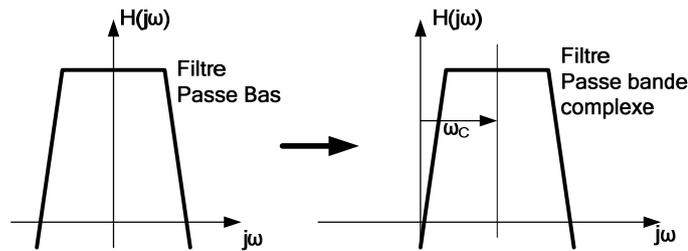


Figure 39: Transformation linéaire d'un filtre passe-bas en filtre passe-bande complexe.

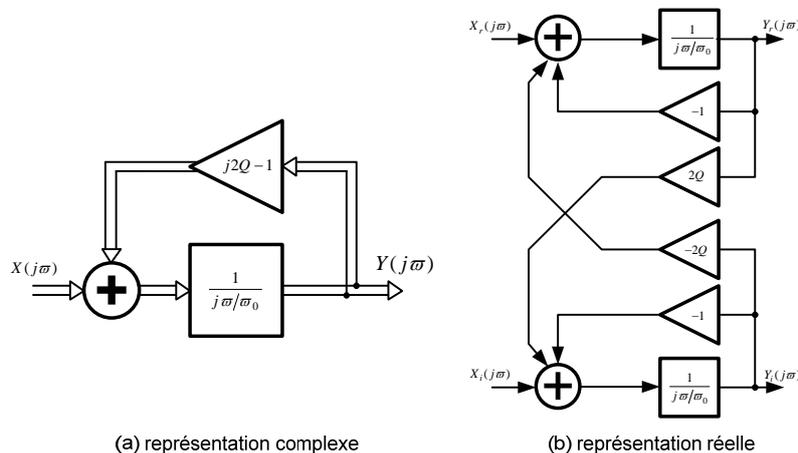
La méthode la plus efficace pour réaliser cette transformation consiste à réaliser la synthèse directe de la fonction de transfert [7] en utilisant l'équation :

$$H_{bp}(j\omega) = \frac{Y(j\omega)}{X(j\omega)} = \frac{1}{1-j2Q+j\frac{\omega}{\omega_0}} \quad \text{avec } \omega_0 = \frac{1}{RC} \text{ et } Q = \frac{\omega_c}{2\omega_0} \quad (\text{Équation 6})$$

Dans cette équation ω_0 représente la bande passante du filtre passe-bas d'origine et Q représente le facteur de qualité du filtre passe-bande. Ce dernier paramètre est défini comme le rapport entre la fréquence centrale et la bande passante. Cette dernière équation peut être réécrite sous la forme :

$$\frac{\omega}{\omega_0} \cdot Y(j\omega) = X(j\omega) + (j2Q - 1) \cdot Y(j\omega) \quad (\text{Équation 7})$$

Ainsi le filtre complexe peut être synthétisé au moyen d'un intégrateur et d'un amplificateur complexe. Il est représenté sur la Figure 40(a) où la convention de Lee a été utilisée pour représenter un signal complexe (Une double ligne terminée par une simple flèche).



(a) représentation complexe

(b) représentation réelle

Figure 40: Synthèse direct d'un filtre passe bande

Cette représentation complexe peut être développée en utilisant des signaux réels (Figure 40(b)). Ainsi, la réalisation d'un filtre passe-bande complexe est possible à partir de seulement deux intégrateurs.

Dans notre application, l'intégrateur correspond au filtre passe bas présenté sur la Figure 37. Le module réalisant le gain de $2Q = \frac{\omega}{\omega_0}$, est mis en œuvre à partir d'une résistance R_p (Figure 41) dont la valeur doit être égale à $R_p = R_1 \cdot \frac{\omega}{\omega_0}$. La fréquence de coupure ω_0 est fixée par la bande passante de la modulation, c'est à dire 1.5MHz. La valeur de ω_c correspond à la pulsation du signal FI dont la fréquence a été fixée à 6MHz (cf. chapitre II). Ces considérations conduisent à : $R_p=4R_1$.

La valeur de la résistance R_p n'est donc pas très élevée et Il convient d'en tenir compte pour le calcul du gain du filtre complexe qui devient : $G_{bp} = 1 + \frac{R_1}{R_2 // R_p}$. Ainsi en choisissant $R_1=40k\Omega$, nous obtenons $C_1=2.65pF$, $R_p=10k\Omega$ et $R_2=10k\Omega$.

Pour ce qui est maintenant de l'amplificateur opérationnel, une structure classique est utilisée [8]. Elle est composée d'une paire différentielle en entrée et d'un étage « Miller » en sortie (Figure 41). Les transistors PMOS étant moins bruyant que les NMOS (cf. chapitre I), leur choix s'est imposé pour la paire différentielle d'entrée. La principale difficulté de conception rencontrée pour ce bloc repose sur son produit gain/bande, qui doit être suffisamment important pour ne pas dégrader la réponse idéale du filtre passe-bande. La Figure 42(a) représente la réponse du filtre complexe, configuré avec les valeurs des composants précédemment définies, pour différents produits gain/bande de l'amplificateur opérationnel. Elle nous indique que le produit gain/bande doit rester supérieur à 500MHz, pour ne pas avoir une trop grande dispersion de la fréquence centrale du filtre.

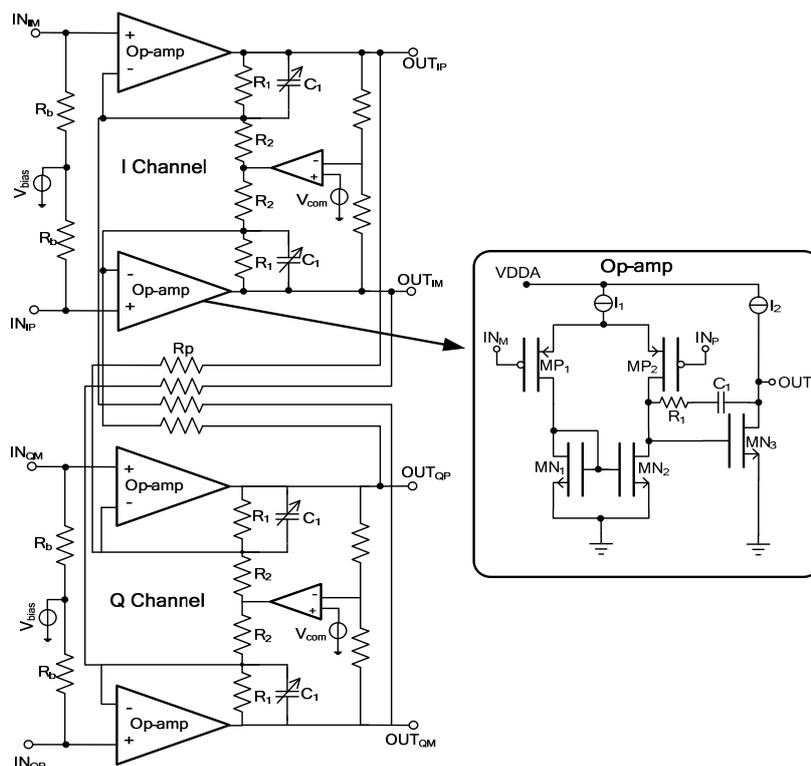


Figure 41: Schéma complet du filtre complexe

Ainsi, l'objectif principal de la conception de l'amplificateur opérationnel a été d'obtenir un produit gain/bande le plus élevé possible au dessus de 500MHz tout en maintenant une consommation de courant inférieure à 1mA. La réponse en boucle ouverte obtenue après optimisation est présentée sur la Figure 42(b). Le produit gain/bande obtenu est de 700MHz pour une consommation de 800µA et une stabilité garantie pour une capacité de charge de 0.1pF.

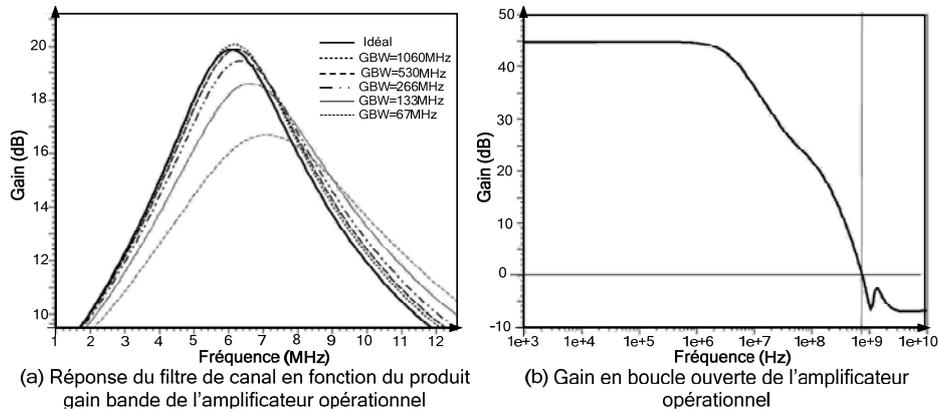


Figure 42: Impact du produit gain/bande de l'amplificateur opérationnel

Le dispositif pour le contrôle du mode commun en sortie du filtre est réalisé à l'aide d'un amplificateur opérationnel du même type que celui de la Figure 42(b). Son dimensionnement et sa consommation sont cependant différents car la contrainte sur le produit gain/bande est, ici, bien plus relâchée.

Enfin, la dernière fonctionnalité du PMA que nous avons implémenté est le contrôle de gain (AGC). Il permet de réduire le gain du PMA en présence de signaux de forte amplitude en entrée du récepteur, et ainsi d'éviter les phénomènes de compression. Sur les 19dB de gain total du filtre, trois pas de 6dB ont été implémentés. Traditionnellement, ces pas sont réalisés en contrôlant la valeur de la résistance R_2 . Cependant, dans notre cas, la faible valeur de R_p va limiter le gain minimal à $1 + \frac{R_1}{R_p}$. Pour contourner ce problème, le dispositif fixant les pas de gain a été placé en entrée du filtre et est constitué d'un pont diviseur résistif. L'implémentation à cet endroit présente un second avantage : elle permet de réduire la dynamique maximale des signaux présents à l'entrée du PMA. L'implémentation du circuit de contrôle de gain, qui réalise aussi l'interface entre le mélangeur et le PMA, est décrite sur la Figure 43.

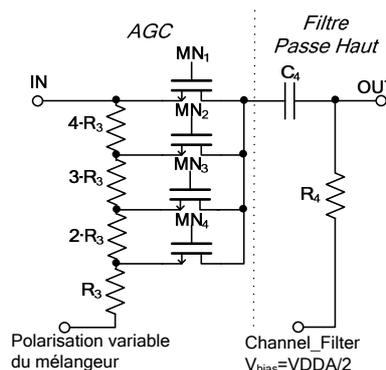


Figure 43: Interface entre le mélangeur et le PMA

Le dispositif AGC est suivi d'un filtre passe-haut (R_4C_4). Ce filtre permet de découpler le mode commun du mélangeur de celui d'entrée du PMA. Ce découplage est ici obligatoire, même si en pratique il eut été préférable d'utiliser le même mode commun. En effet, un fonctionnement optimal du mélangeur nécessite un faible mode commun ($VDD/4$), alors que le PMA doit posséder un mode commun de sortie à $VDD/2$ pour permettre une excursion de tension maximale. Or, il n'est pas acceptable que les modes communs d'entrée et de sortie du PMA diffèrent pour des raisons de consommation : une différence de $VDD/4$ entre les deux modes communs équivaut à une différence de potentiel de 337mV aux bornes de la résistance R_p de 10k Ω . Il en résulte donc un courant de 34 μ A qui est à comparer aux 100 μ A fixés pour l'étage de sortie de l'amplificateur opérationnel. La fréquence de coupure de ce filtre passe-haut est égale à $\frac{1}{2\pi R_4 C_4}$. Le dimensionnement des composants est un compromis entre la surface, les pertes et le bruit introduit. Nous avons retenu $R_4=200k\Omega$ et $C_4=2pF$, pour une fréquence de coupure de 400MHz.

La fréquence de coupure et la fréquence centrale de la réponse du PMA dépendent du produit R_1C_1 . Or dans la technologie choisie, les variations des valeurs des résistances avec les dispersions du procédé sont de $\pm 14\%$ et celles des capacités MOMRF sont d'environ $\pm 20\%$. A partir des valeurs de R_1 et de C_1 précédemment déterminées, ces variations produisent une variation maximale du produit RC de 75% ($(RC)_{\min}=7.09e^{-8}$ et $(RC)_{\max}=1.5e^{-7}$). Un dispositif de calibrage doit donc être implémenté pour compenser ces variations, le but étant d'aboutir à une variation maximale de la fréquence intermédiaire ne dépassant pas 300kHz. Ainsi la valeur de la fréquence de coupure, fixée idéalement à 1.5MHz, ne pourra pas être inférieure à 1.2MHz et le lobe principal de la modulation ne sera ainsi pas trop dégradé. A partir de la variation du produit RC, nous pouvons déterminer la variation totale de la fréquence de coupure (F_c):

$$\Delta RC_{total} = 7.91e^{-8} \rightarrow \Delta F_{c total} = 1.184e^6 Hz$$

En choisissant un calibrage sur 5bits, la variation maximale de F_c devient :

$$\Delta F_c = \frac{\Delta F_{c total}}{2 \cdot (2^5 + 1)} = 17.5 kHz$$

A partir de cette valeur, nous déduisons la variation maximale de la fréquence intermédiaire (F_i) après calibrage : $\Delta F_i = 5 \cdot \Delta F_c = 87.5 kHz$. Ainsi, la marge restante de 200kHz demeure suffisante pour compenser la variation provoquée par le déséquilibre des composants et par la dispersion du produit gain/bande de l'amplificateur opérationnel. Ces 5 bits de calibrage nécessitent une capacité unitaire de 66fF.

2.6.4 Dessin des masques

Le filtre de canal fonctionne à une fréquence centrale de 6MHz. Le dimensionnement des interconnexions s'accompagne de beaucoup moins de contraintes que pour la partie radiofréquence. De plus, les courants étant assez faibles, il n'y a pas de problème d'électro-migration qui contraigne le dimensionnement des connexions métalliques. La seule véritable contrainte pour le dessin des masques de cet étage se résume donc au respect de la symétrie entre les voies I et Q et entre les amplificateurs opérationnels.

Pour finaliser le dessin des masques, il reste deux points que nous n'avons pas encore évoqués : le dimensionnement des résistances et la réalisation de la capacité de calibrage.

- La plus faible valeur de résistance utilisée dans le filtre de canal est de 10kΩ. C'est donc elle qui va constituer la base pour toutes les autres résistances. Il faut la dimensionner de façon à satisfaire les contraintes de déséquilibre I-Q. En effet, pour viser une réjection d'image de 40dB sur ce bloc, il faut une variation de gain et donc une précision sur la valeur de la résistance, qui soit inférieure à 1% à 3σ (cf. figure 7 du chapitre II). Cette variation nous permet de déterminer les dimensions de la résistance.
- Le deuxième point concerne la réalisation de la capacité de calibrage et la disposition des différents poids. Toutes les capacités, sont réalisées à partir de la capacité unitaire (C=66fF). La répartition des différents bits est effectuée autour de cette capacité de façon à limiter les effets de gradient technologique et pour équilibrer les capacités parasites. La capacité de pieds, correspondant à la capacité minimale nécessaire pour le calibrage, est elle disposée à côté (Figure 44(a)).

Le dessin des masques complet du filtre de canal a ensuite été réalisé (cf. Figure 44(b)), avec pour objectif de respecter un facteur de forme en accord avec celui de la partie RF.

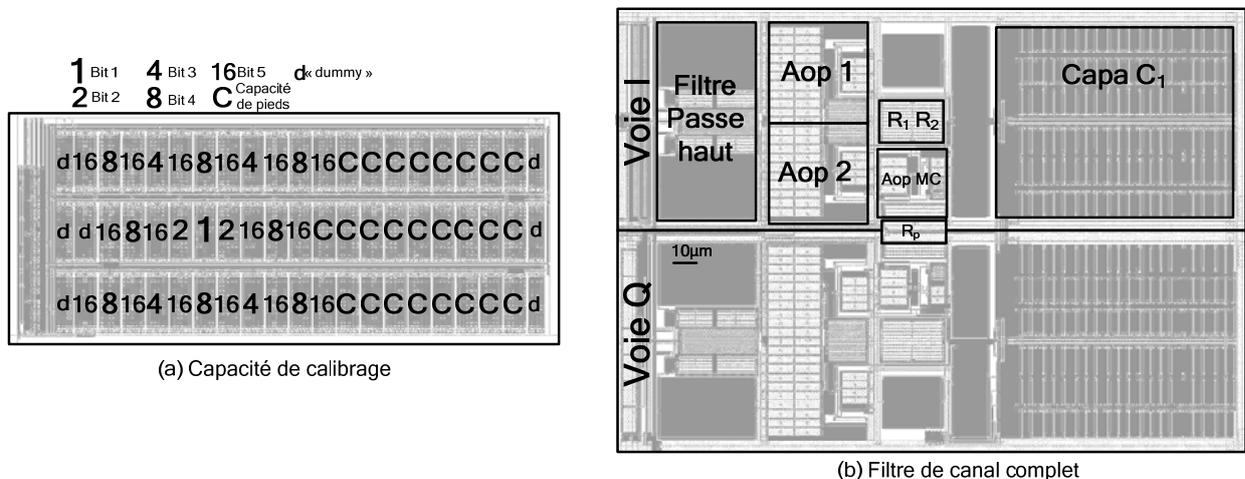


Figure 44: Dessins des masques du PMA

2.6.5 Performances

Les performances du filtre de canal seul sont présentées dans ce paragraphe. Elles sont obtenues à partir de simulations PLS, incluant les éléments parasites. La Figure 45 présente la réponse fréquentielle du filtre de canal compensé par le calibrage pour le cas typique du procédé technologique et dans les cas à produit RC minimum et maximum. Elle confirme le bon fonctionnement de la fonction de calibrage. Cette figure représente aussi les courbes de gain obtenues suivant le code de gain utilisé. Enfin les autres paramètres importants de cet étage sont résumés dans le TABLEAU IV. Le bruit d'entrée est inférieur à 12nV/√Hz et le déséquilibre entre les voies I et Q est très faible.

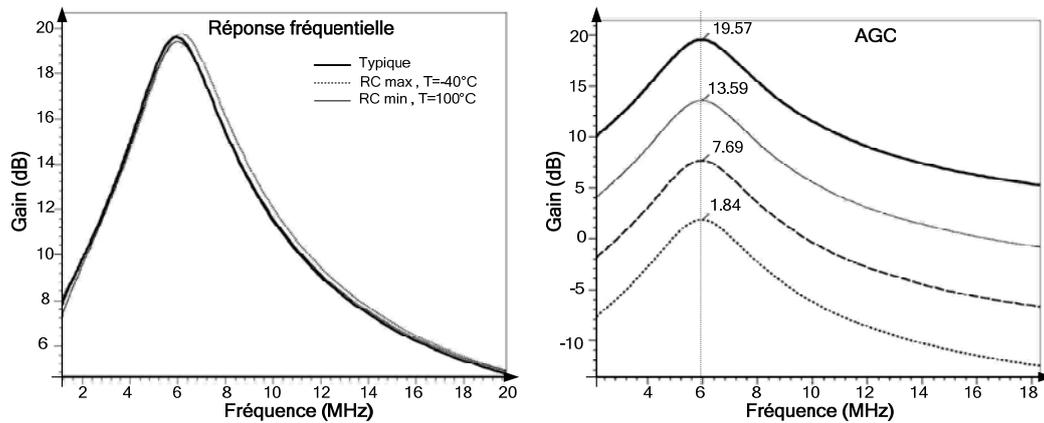


Figure 45: Performances simulées du filtre de canal

TABLEAU IV
PERFORMANCES DU FILTRE DE CANAL

	Valeurs	Unités
Bruit de sortie	108	nV/√Hz
Bruit d'entrée	12	nV/√Hz
Déséquilibre IQ de gain	0.3	% at 3σ
Déséquilibre IQ de phase	0.05	° at 3σ
Ecart DC de sortie	15	mV at 3σ
Variation du mode commun	1.8	% at 3σ

3 Chaîne de réception complète

3.1 Dessin des masques

La Figure 46 représente le dessin des masques de la chaîne de réception complète, allant du LNA jusqu'au filtre de canal en bande de base et en incluant la branche de mise en forme du signal OL. La surface obtenue est de 0.07mm². Elle est très faible et bien inférieure à la spécification, c'est la grande originalité de ce récepteur.

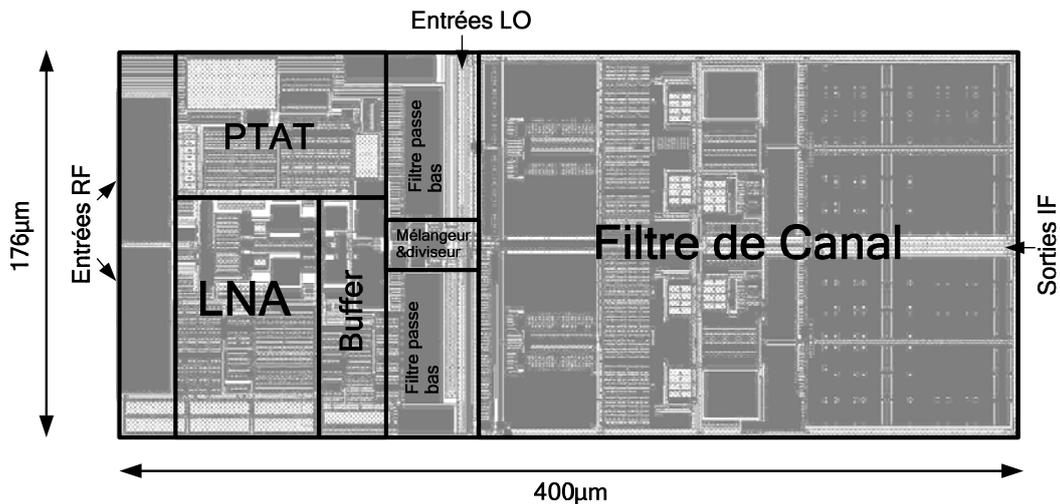


Figure 46: Dessin des masques de la chaîne de réception complète

3.2 Performances globales

Les résultats de simulations prenant en compte tous les éléments parasites du dessin des masques sont résumés dans le TABLEAU V. Ils sont présentés avec et sans balun intégré. Ils sont parfaitement en accord avec les spécifications de consommation, de surface et de performances définies dans le chapitre II. Il reste maintenant à les confirmer par mesure. Pour cela, la méthode de validation retenue et les résultats de mesure vont être présentés dans la dernière partie de ce rapport.

TABLEAU V
PERFORMANCES DE LA CHAÎNE LNA-MIXER-PMA

	Paramètres	Valeurs	Spécifications	Unités
Sans Balun	NF	5.45	6.1	dB
	Gain	37.35	-	dBv/dBm
	IIP3	-13	-14	dBm
	ICP1	-21	-24	dBm
	Rejection d'image	34	34	dBc
	Consommation de courant	3.95	<5	mA
	Surface	0.07	<0.1	mm ²
Avec Balun 50/200Ω	NF	7.68	8.2	dB
	Gain	34.75	-	dBv/dBm
	IIP3	-11	-12	dBm
	ICP1	-19	-22	dBm
	Réjection d'image	34	34	dBc
	Consommation de courant	3.95	<5	mA
	Surface*	0.23	<0.4	mm ²

4 Validation expérimentale

Dans ce paragraphe, nous allons tout d'abord présenter la méthode retenue pour la validation globale du récepteur conçu. La seconde partie détaillera ensuite la caractérisation du balun intégré seul. Enfin, la dernière partie présentera les résultats obtenus sur la chaîne de

réception complète, et se terminera par une comparaison avec les récepteurs récemment publiés et compatibles avec le standard ZigBee.

4.1 Description de la méthode de validation

Pour pouvoir être testée seule, la chaîne de réception décrite dans le paragraphe précédent nécessite des buffers pour les signaux LO et les signaux de sortie IF. Concernant le signal LO, il s'agit d'un buffer de remise en forme permettant de compenser l'éventuel défaut d'amplitude et l'éventuel déséquilibre sur l'entrée différentielle. Pour cela une simple paire différentielle suivit d'un étage inverseur est utilisée. Pour le signal de sortie IF, un buffer capable de supporter une forte capacité est nécessaire. En effet, le filtre de canal est prévu pour supporter uniquement la capacité de charge du bloc intégré du démodulateur, c'est-à dire une capacité de l'ordre de 100fF. Ce buffer de sortie est un étage d'amplification différentiel à gain unitaire. Ces deux blocs n'ayant pas d'intérêt pour ce travail de recherche, nous n'allons pas entrer plus dans le détail de leurs caractéristiques.

Pour disposer d'un large éventail de possibilités au niveau des mesures et pour être capable d'analyser et de comprendre les différents résultats, plusieurs solutions ont été implémentées sur silicium. Trois puces différentes ont ainsi été réalisées. Les deux premières permettent de tester différentes versions de la chaîne de réception et la troisième permet de faire le test sous pointe des baluns intégrés.

- **Puce 1 & 2** (Figure 47): La puce 1 contient deux récepteurs, chacun utilisant un mélangeur piloté par un signal LO à rapport cyclique 1/4 (RX1). Un des récepteurs est à entrée différentielle et l'autre à entrée single avec un balun intégré 50/200Ω. La puce 2 est identique dans sa réalisation à la puce 1 mais un des récepteurs utilise un mélangeur à LO classique (RX2), alors que le second intègre le balun 50/100Ω.

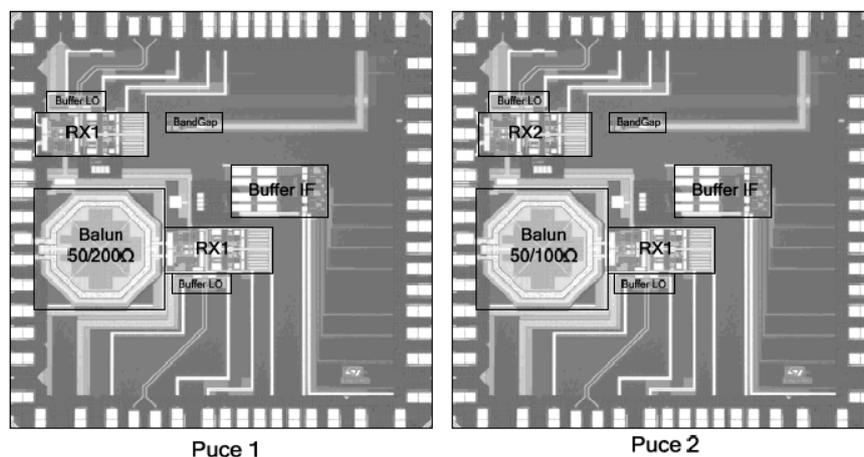


Figure 47: Microphotographies des puces 1 & 2

- **Puce 3** (Figure 48) : La troisième puce est complètement différente des deux premières. Elle contient uniquement les différentes versions du balun intégré et les motifs de caractérisation permettant d'effectuer des mesures sous pointes.

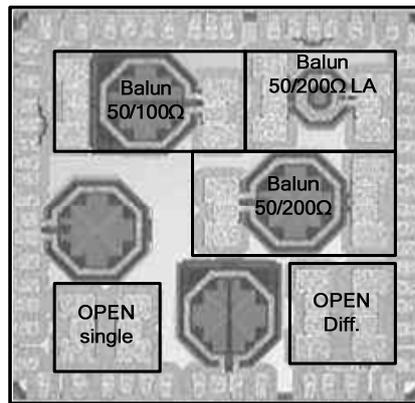


Figure 48: Microphotographie de la puce 3

4.2 Caractérisation des Balun intégrés

4.2.1 Principe de mesure

Les mesures sont effectuées sous pointes. Ce paragraphe décrit succinctement la méthode utilisée. Pour plus d'information, se reporter à [9]. Deux types de pointes sont nécessaires:

- Une pointe single pour l'accès 50Ω du balun, de configuration Masse-Signal-Masse (ou GSG pour « Ground-Signal-Ground ») avec un écartement (ou pitch) de 100μm.
- Une pointe différentielle pour les accès 100Ω et 200Ω, de configuration GSSG avec également un écartement de 100μm. Cette pointe a été préférée à une pointe GSGSG uniquement pour des questions de place disponible sur le silicium.

Sur la Figure 48, nous retrouvons la disposition des motifs de calibrage « OPEN ». Ils permettent de supprimer l'effet de la capacité parasite des plots RF. Les autres standards de calibrage qui ont été utilisés ont été pris sur des kits commerciaux. La procédure de calibrage automatique de l'appareil de mesure est ensuite utilisée pour calibrer chaque paramètre. Les mesures effectuées sont des mesures trois ports, nous obtenons ainsi une matrice de paramètres S (extension s3p pour le format Touchstone).

4.2.2 Résultats de mesure

La Figure 49 présente les résultats mesurés du paramètre S21 pour les sorties 100Ω et 200Ω, résultats superposés à ceux obtenus par simulation électromagnétique 3D réalisée à l'aide du simulateur HFSS. Pour la sortie 200Ω, les deux courbes sont semblables. Par contre, pour la sortie 100Ω, nous observons un décalage fréquentiel. Il s'explique par la non-prise en compte par la simulation de l'interconnexion entre l'accès 100Ω et les capacités MOM. Or cette interconnexion possède une longueur de 150μm (cf. chapitre III), ce qui provoque un couplage négatif avec l'inductance et réduit ainsi sa valeur.

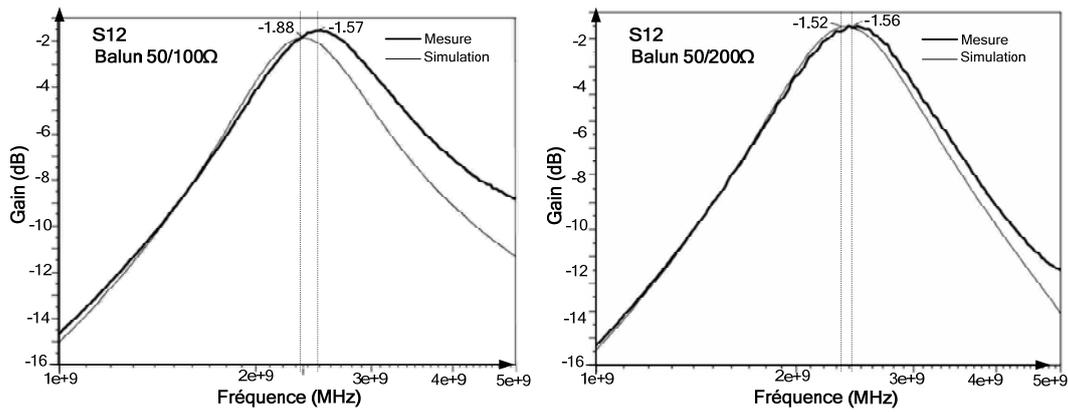


Figure 49: Résultats de mesure (S12) du Balun 3 accès

Pour pouvoir comparer les performances des différents baluns, il est nécessaire qu'ils aient tous la même fréquence centrale. En effet, la fréquence propre de résonance des inductances étant au dessus de leur fréquence de fonctionnement, le contributeur majeur des pertes est le facteur de qualité des inductances: $Q = \frac{L \cdot \omega}{r}$. En augmentant la fréquence de résonance, les pertes sont donc réduites. Le TABLEAU VI résume les performances principales du balun trois accès, recentrées à la fréquence de 2.45GHz (mesures et simulations) en jouant sur la valeur des capacités d'accord. Les paramètres précisés dans ce tableau sont les impédances d'entrée et de sortie, les pertes en puissance et le gain en tension lorsque le balun est chargé par une forte impédance.

TABLEAU VI
PERFORMANCES MESUREES DU BALUN 3 ACCES

	Paramètres	Modèle	Mesure	Unités
Balun 50/100Ω	Impédance d'entrée	50	45.35	Ω
	Impédance de sortie	67.5	78	Ω
	S12	-1.83	-1.68	dB
	Gain en tension	-0.7	0.3	dB
Balun 50/200Ω	Impédance d'entrée	39	40	Ω
	Impédance de sortie	168	172	Ω
	S12	-1.46	-1.46	dB
	Gain en tension	3.8	3.86	dB

4.2.3 Bilan

Les résultats de mesure présentés dans ce paragraphe confirment la bonne fiabilité du modèle électromagnétique obtenu à partir du logiciel 3D HFSS. Lorsque tous les éléments du balun ont été pris en compte, comme c'est le cas pour le balun à sortie 200Ω, les mesures correspondent parfaitement à la modélisation.

Au niveau performances, les résultats sont encourageants. Dans notre application, nous avons fixé des contraintes sur la valeur minimale des capacités d'accord (cf. chapitre III). Pour cette

première réalisation, une marge assez importante a été prise. Il sera possible de la réduire pour la conception d'une nouvelle version, et ainsi améliorer le gain en tension.

Un balun faible surface (LA) a été développé sans modèle et implémenté directement sur silicium (Figure 48). Il présente des performances intéressantes. Il est en effet quatre fois plus compact que le balun initial pour des pertes en tension seulement 0.4dB plus importantes. Le compromis entre surface et performance semble donc lui conférer un net avantage. Une conception plus approfondie lui permettrait de convenir parfaitement pour une intégration dans le produit final.

4.3 Principe de mesure des puces 1 et 2

4.3.1 Méthode de mesure

Dans l'objectif d'être le plus proche possible de l'environnement d'un produit, l'intégration de la puce dans un boîtier a été retenue pour la validation. En contre partie et contrairement à une méthode de mesure sous pointe, cette méthode introduit des éléments parasites supplémentaires conséquents souvent mal modélisés et qu'il est nécessaire de prendre en compte. Ces éléments sont ceux du boîtier et ceux de la carte de test. Le boîtier utilisé est un boîtier QFN 48. Pour pouvoir tester plusieurs puces nous n'avons pas choisi d'utiliser de support de connexion (« socket »). Il est en effet coûteux et ajoute des éléments parasites supplémentaires importants. Nous avons préféré souder les boîtiers sur les cartes RF. Ces cartes doivent être de petites dimensions et peu complexes pour pouvoir être réalisées en de nombreux exemplaires. La programmation de la puce ainsi que l'amenée des polarisations se fait à l'aide une carte mère unique, sur laquelle la carte RF vient s'emboîter.

4.3.2 Réalisation des cartes de test

Comme décrit précédemment, chaque puce contient deux récepteurs : l'un présente une entrée différentielle, et l'autre intègre un balun et est donc avec une entrée single. Ne connaissant pas au départ la configuration optimale, la carte RF a été réalisée pour être configurable de la façon la plus flexible possible. Par exemple, les entrées RF et LO sont prévues comme entrées purement différentielles (deux connecteurs SMA) mais également comme entrées single en utilisant un balun discret externe. De nombreuses empreintes pour d'éventuels composants d'adaptation ont également été prévues. Les alimentations et les bits de contrôle sont amenés à l'aide de deux connecteurs 34 broches.

La carte RF a été réalisée sur un circuit imprimé quatre couches utilisant un substrat FR4 d'une épaisseur totale de 1.6mm. Des lignes coplanaires 50 Ohms single, 100 Ohms et 200 Ohms différentielles ont été dessinées à l'aide du logiciel Protel. La face avant de la carte ainsi dessinée est présentée sur la Figure 50(a).

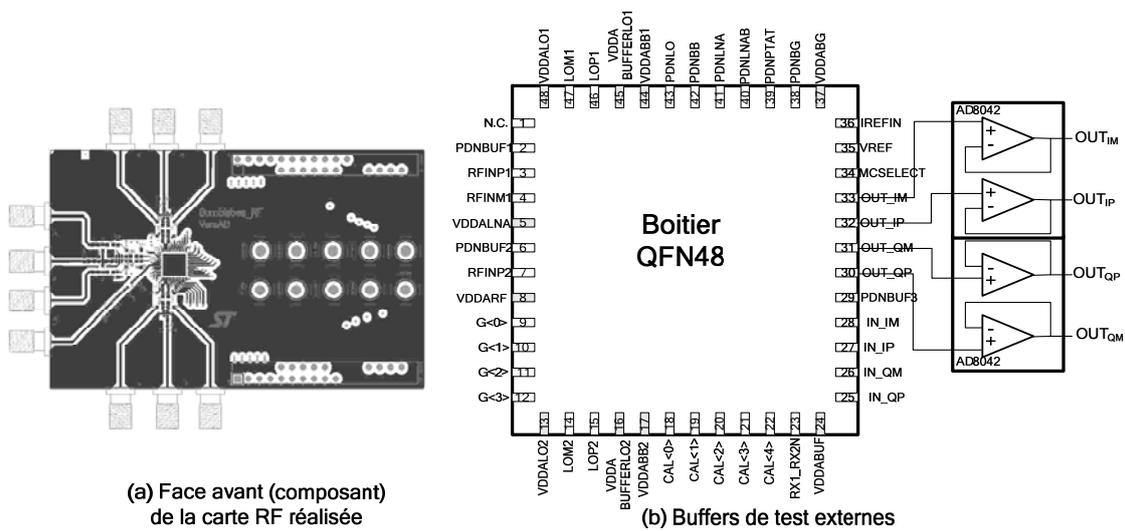


Figure 50: Carte de test

La carte RF est alimentée par une carte mère qui intègre les alimentations, les interrupteurs pour les bits de programmation ainsi que des buffers pour la sortie des puces. Ces buffers sont nécessaires car les sorties du circuit intégrés ne sont pas capables de supporter la charge de 50 Ohms présentée par les appareils de mesure. Ils sont réalisés à l'aide d'amplificateurs opérationnels (AD8042 [10]) connectés en suiveurs (Figure 50(b)).

4.4 Résultats de mesure du récepteur utilisant un balun 50/200Ω et un mélangeur piloté par une LO à rapport cyclique 1/4

Après analyse des premiers résultats, il est apparu que la solution utilisant un balun externe était difficilement exploitable. En effet, les performances du balun externe ne sont pas connues précisément et la réalisation de la ligne différentielle 200Ω est imprécise. Nous avons donc privilégié la solution utilisant le balun intégré et la ligne 50Ω, ces éléments pouvant être caractérisés individuellement. Nous allons maintenant présenter les performances des quatre premières puces mesurées (A, B, C et D) dans cette configuration.

4.4.1 Consommation en courant

TABLEAU VII
MESURES DE LA CONSOMMATION DES DIFFERENT ETAGES

Etage	Puce A	Puce B	Puce C	Puce D	Moyenne	Simulation	Unités
LNA	1.57	1.489	1.488	1.451	1.50	1.56	mA
Buffer	0.479	0.521	0.493	0.529	0.505	0.54	mA
PTAT	0.049	0.047	0.046	0.047	0.047	0.051	mA
Diviseur/chemin LO	1.020	1.025	1.048	1.051	1.04	0.97	mA
Filtre de Canal	0.835	0.874	0.827	0.849	0.848	0.856	mA
Band Gap	0.09	0.088	0.068	0.087	0.083	0.088	mA
Total	4.043	4.044	3.974	4.011	4.023	4.065	mA

La consommation du circuit est le premier paramètre accessible. C'est une mesure simple qui donne un aperçu rapide de la fonctionnalité ou non du circuit. Un mode « OFF » ayant été implémenté sur chaque étage, il est facile de détailler la consommation pour chaque étage. Les résultats présentés dans le TABLEAU VII montrent une consommation mesurée très proche de celle simulée. C'est un point très encourageant.

4.4.2 Réponse réelle du balun intégré

La fréquence centrale du balun intégré est, comme nous l'avons vu au chapitre III, dépendante de la charge présentée sur ses différents accès. En raison de son intégration dans la chaîne de réception, de nombreux éléments parasites doivent donc être évalués pour connaître sa réponse réelle et ainsi pouvoir effectuer une comparaison pertinente entre simulation et mesure. Ces éléments parasites sont ceux de l'interconnexion au sein de la puce, du boîtier et de la ligne 50Ω présente sur la carte de test entre l'antenne et le circuit.

- Les éléments parasites dus à l'interconnexion sont:
 - La capacité parasite du Plot RF (valeur estimée à 400fF)
 - L'impédance d'entrée réelle du LNA (valeur simulée : 67fF en parallèle avec 7kΩ)
 - la capacité parasite liée à l'interconnexion avec le LNA (estimée à 100fF)

La nouvelle réponse du gain en tension du balun, prenant en compte ces éléments, est tracée sur la Figure 52(a) où fréquence centrale et le gain ont été réduits par ces éléments.

- Le boîtier :

La Figure 51 représente le modèle du boîtier utilisé pour l'entrée RF [11]. Le nouveau gain du balun est présenté sur la Figure 52(b). Cette fois, et principalement grâce à l'inductance du fil microsoudé («bonding»), le gain est amélioré (3.71dB) et la fréquence centrale augmentée à 2.27GHz.

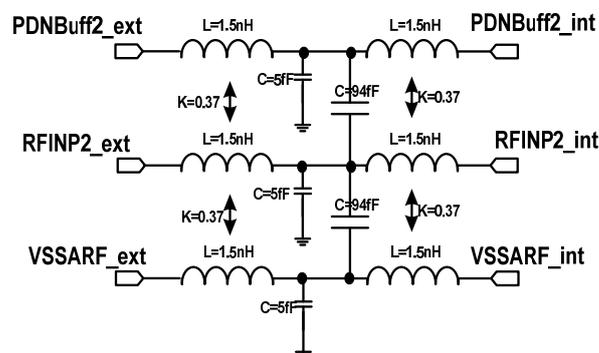


Figure 51: Modèle électrique du boîtier pour l'entrée RF

- La ligne:

La ligne a été caractérisée seule à l'aide d'un analyseur vectoriel. La matrice S obtenue est introduite en simulation ce qui permet d'obtenir la réponse réelle du balun. Cette réponse, prenant également en compte les pertes de la ligne, est présentée sur la Figure 52(c). La

fréquence centrale est de 2.2GHz avec un gain de 2.94dB. Pour conclure, comme on le relève à partir des courbes de la Figure 52, le gain du balun dans son environnement est 0.9dB inférieur au gain du balun seul à 2.45GHz. Ainsi, dans la suite du paragraphe nous utiliserons cette réponse pour la présentation de tous les résultats de simulation. Cela permettra une comparaison précise avec les mesures.

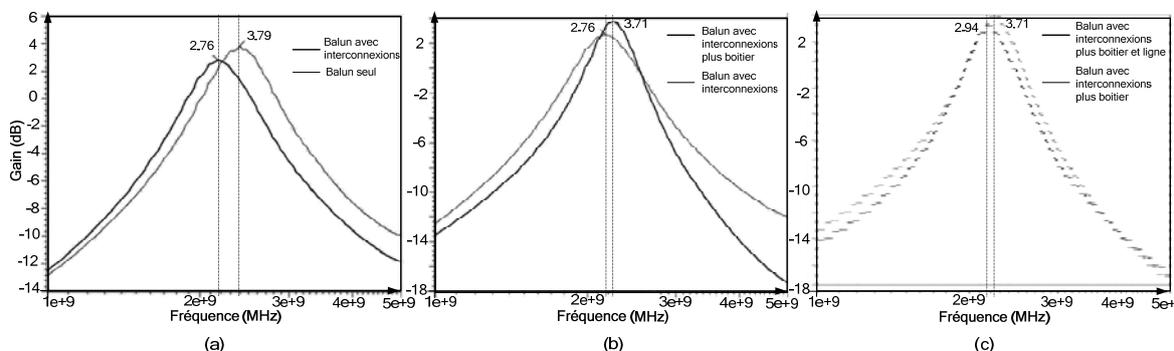


Figure 52: Réponse fréquentielle du balun

4.4.3 Chaîne de réception complète

4.4.3.1 Réponse fréquentielle

D'après l'étude du balun qui vient d'être décrite, la fréquence centrale du récepteur doit se situer autour de 2,2GHz. Cette valeur est confirmée par la mesure de la réponse du récepteur (Figure 53). Pour l'obtenir, nous faisons varier simultanément la fréquence RF et la fréquence LO, de façon à maintenir la fréquence de sortie constante (6MHz).

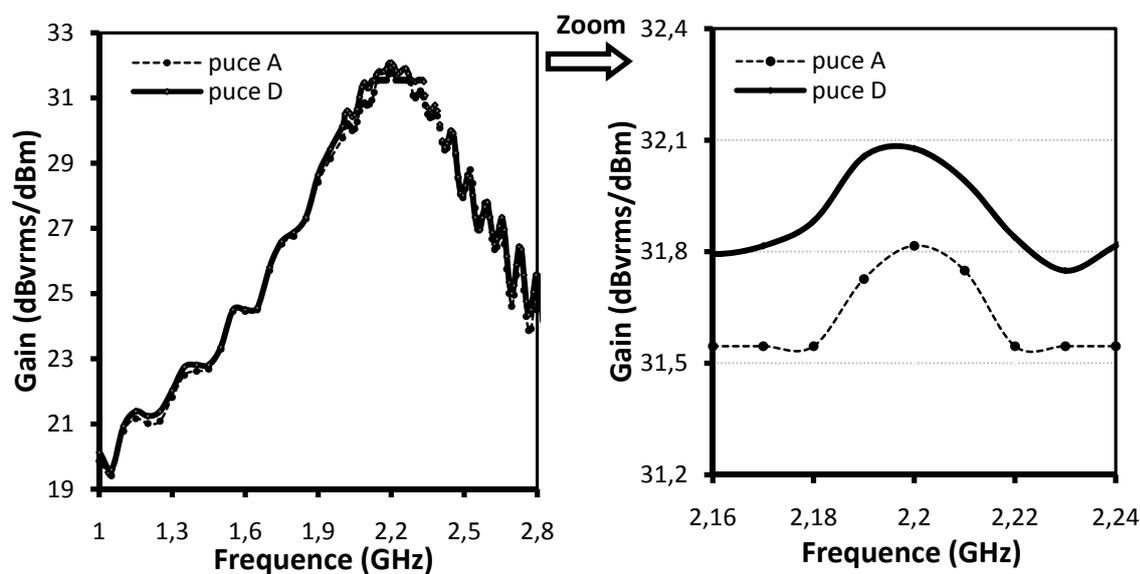


Figure 53: Réponse fréquentielle du récepteur

Sur cette réponse, nous observons des variations de gain. Elles sont liées aux effets d'onde stationnaire présents sur la ligne. Cependant, dans la bande d'intérêt du ZigBee (80MHz), cette variation inférieure à 0.4dB, reste tout à fait acceptable.

Les mesures qui vont être présentées par la suite seront donc relevées à la fréquence de 2.2GHz. Le code de commande pour le calibrage de la fréquence centrale du filtre de canal sera ajusté pour chaque puce de façon à centrer la réponse bande de base à 6MHz. La valeur de ce code sera affichée sous la forme CF: XXXXX. Les X représentant les 5 bits du calibrage, celui de gauche étant celui de poids faible.

4.4.3.2 Gain

Le gain est mesuré en sortie du buffer de test à la fréquence de 6MHz et à l'aide d'un analyseur de spectre. Les résultats obtenus sur les quatre puces sont résumés dans le TABLEAU VIII.

TABLEAU VIII
MESURE DU GAIN DE LA CHAÎNE DE RECEPTION

Gain	Puce A CF:11110	Puce B CF:11110	Puce C CF:10110	Puce D CF:11110	Simulation CF:00110	Unités
Voie I	31,73	31,48	31,90	32,02	32,5	dBV _{rms} /dBm
Voie Q	31,71	31,24	31,94	32,06	32,5	dBV _{rms} /dBm

La valeur mesurée du gain est en moyenne 0.7dB en dessous de la valeur simulée. Cette différence demeure très faible, compte tenu des nombreuses incertitudes, comme par exemple les incertitudes associées au procédé technologique des composants ou à la réponse du balun.

La puce B présente une différence relativement élevée entre le gain des voies I et Q. Elle est la conséquence d'un déséquilibre de phase et d'amplitude entre les sorties en quadrature du mélangeur. Cet effet sera détaillé par la suite lors de la mesure de la réjection d'image.

Enfin la variation du gain en fonction de la valeur de la tension d'alimentation est présentée sur la Figure 54. La mesure présente un décalage constant de 0.7dB par rapport à la simulation. Cela traduit le bon fonctionnement et la bonne robustesse du récepteur sur toute la gamme d'alimentation spécifiée.

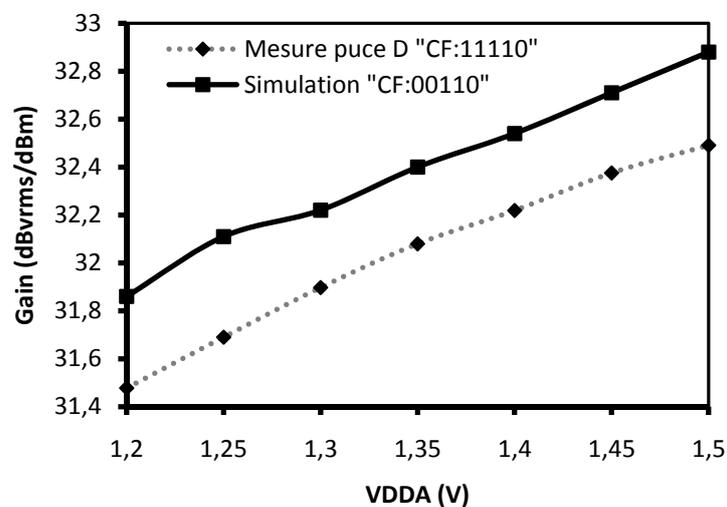


Figure 54: Variation du gain du récepteur en fonction de la tension d'alimentation

4.4.3.3 Sensibilité

La sensibilité est également mesurée à l'aide d'un analyseur de spectre. Pour cela, nous mesurons, en sortie, la différence (ΔP) entre le niveau de bruit et le niveau du signal. C'est une mesure en un point pour laquelle il faut tenir compte de la résolution de bande de l'analyseur de spectre. Cette méthode conduit à une incertitude de mesure d'environ 0.5dB. La sensibilité est déduite de cette mesure grâce à l'équation 8, où P_{IN} représente la puissance d'entrée, BW la bande du signal (3MHz), RBW la résolution de bande de l'analyseur de spectre et SNR le rapport signal à bruit nécessaire à l'entrée du démodulateur (SNR=0dB cf. chapitre I). Le facteur de bruit (NF) de la chaîne de réception peut ensuite être déduit à partir de l'équation 9.

$$Sensibilité = P_{IN} - \Delta P + 10 \cdot \log\left(\frac{BW}{RBW}\right) + SNR \quad (\text{Équation 8})$$

$$NF = Sensibilité + 174 - 10 \cdot \log(BW) \quad (\text{Équation 9})$$

Le TABLEAU IX résume la sensibilité et le NF mesurés pour les quatre puces. Les résultats montrent une sensibilité inférieure à -100dBm. Cette valeur de sensibilité est en moyenne 0,6dB plus importante que celle simulée, résultat en accord avec la différence de gain mesurée précédemment.

TABLEAU IX
MESURE DE LA SENSIBILITE DE LA CHAINE DE RECEPTION

	Puce A CF:11110	Puce B CF:11110	Puce C CF:10110	Puce D CF:11110	Simulation CF:00110	Unités
Sensibilité	-100.2	-100	-100.2	-100.4	-100.85	dBm
NF	9	9.2	9	8.8	8.35	dB

4.4.3.4 Linéarité

Le point de compression est mesuré dans la bande et en mode faible gain du filtre de canal. La mesure d'IIP3 est, elle, effectuée et présentée pour les deux modes extrêmes de gain du filtre (Figure 55). Le TABLEAU X résume les résultats de linéarité (ICP1 et IIP3) pour les puces A et D.

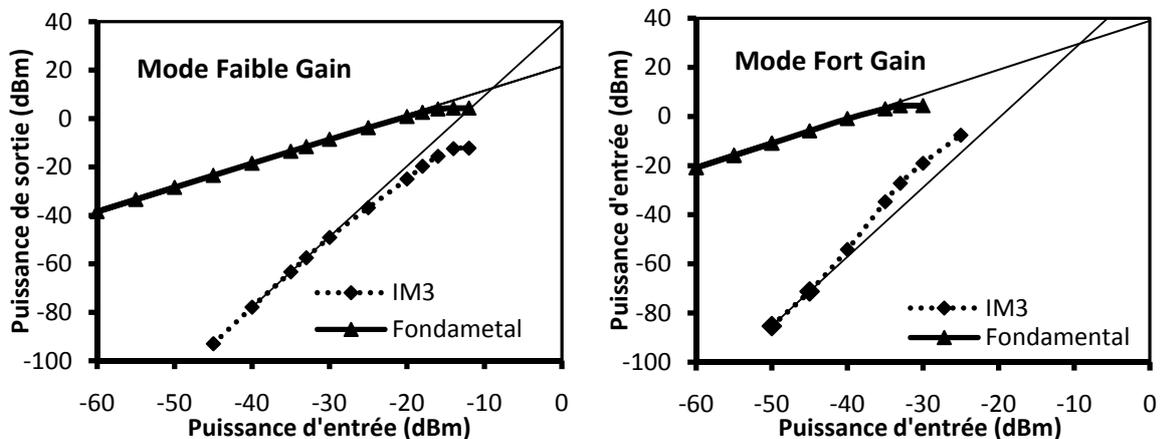


Figure 55: Mesure de la linéarité de la Puce D

TABLEAU X
MESURE DE LINEARITE DE LA CHAÎNE DE RECEPTION

Paramètres	Puce A	Puce D	Simulation	Unités
ICP1	-18	-18.5	-19	dBm
IIP3 faible gain ($P_{IN}=-40\text{dBm}$)	-9.5	-10	-11.5	dBm
IIP3 fort gain ($P_{IN}=-50\text{dBm}$)	-13	-12.8	-13	dBm

Ces résultats sont conformes à la simulation et aux spécifications et confirment les bonnes performances en linéarité de la solution utilisant un signal LO à faible rapport cyclique

4.4.3.5 Réponse du filtre de canal

La réponse du filtre de canal (Figure 56) est obtenue en faisant varier la fréquence RF tout en gardant la fréquence LO constante. Pour comparaison, les quatre puces sont programmées avec le même code de commande du filtre de canal (CF:00110).

On observe que la fréquence centrale du filtre de canal varie légèrement selon la puce. Le calibrage par ajustement du code de programmation apparaît donc justifié. A hautes fréquences (inférieures à -10MHz ou supérieures à 10MHz), le gain mesuré est un peu plus élevé que celui simulé. Cet effet s'explique par une augmentation du gain des buffers de test provoquée par la capacité importante présentée lors de la mesure.

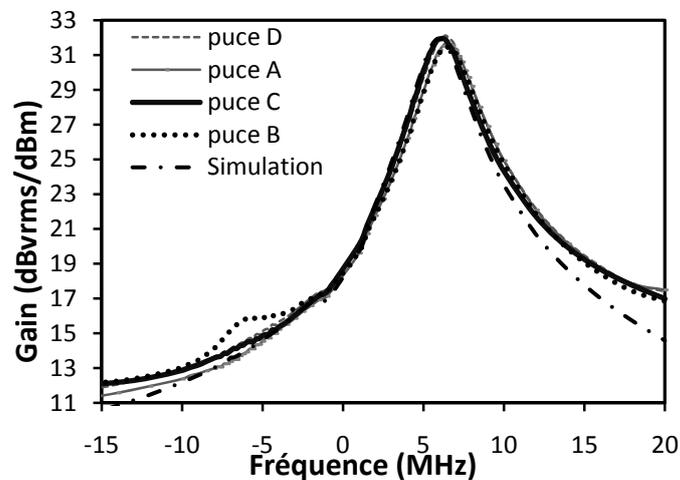


Figure 56: Réponse du filtre de canal

De manière un peu marginale, la puce B présente un pic de gain à -6MHz. Il traduit une réjection d'image plus faible. Pour évaluer précisément sa valeur, nous avons tracé la réponse fréquentielle du filtre de canal pour les voies I et Q (cf. Figure 57) obtenue en s'affranchissant de l'impact des buffers. Pour cela, nous avons réalisé une caractérisation relative du filtre de canal, en faisant la différence entre la mesure de la chaîne complète et la mesure de cette même chaîne sans le filtre de canal (nous avons implémenté un mode de test au niveau du récepteur permettant de court-circuiter cette étage).

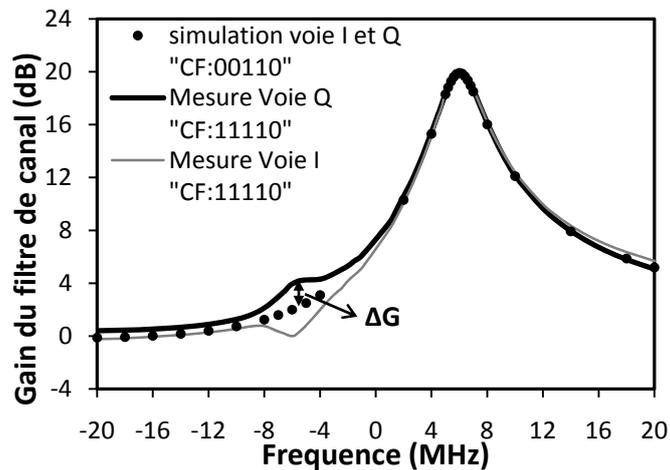


Figure 57: Réponse du filtre de canal de la puce B

La différence de gain observée entre les voies I et Q se traduit par un déséquilibre entre les entrées du filtre de canal. D'après les résultats de simulation, ce déséquilibre est principalement du à celui de la chaîne LO (cf. §2.4.4) Connaissant l'atténuation idéale du filtre à -6MHz (18dB), la valeur de la réjection d'image (IRR) est déduite à partir de l'écart ΔG mesuré:

$$IRR(dB) = 20 \cdot \log \left(10^{\left(\frac{-18 + \Delta G}{20} \right)} - 10^{\frac{-18}{20}} \right) \quad (\text{Équation 10})$$

L'écart ΔG mesuré sur la puce B est de 1.75dB. Il correspond donc à une réjection d'image de 31dB en pratique. Cette valeur est inférieure aux 34dB prévus par la simulation Monte-Carlo à 3σ . Cette différence nécessitera une analyse plus précise. Nous tenterons d'identifier une origine probable de ce léger dysfonctionnement à partir des résultats obtenus sur un plus grand nombre de puces (cf. paragraphe 4.4.4.3).

4.4.3.6 Calibrage du filtre de canal

Le fonctionnement du calibrage du filtre de canal est testé en traçant la réponse en fréquence du filtre de canal pour le code central et les codes extrêmes du calibrage. Les résultats expérimentaux obtenus sur la puce D sont présentés sur la Figure 58, et comparés aux résultats de simulation. C'est aussi une mesure relative pour laquelle le code de calibrage du filtre de canal est ajusté afin de faire correspondre mesure et simulation. Le décalage entre les codes utilisés pour la simulation et les codes fixés pour la mesure est faible dans les trois cas, prouvant un fonctionnement correct du calibrage. L'écart diminue avec l'augmentation de la fréquence centrale. Cela tend à prouver que le produit RC réel est un peu plus faible que prévu dans le cas typique lors de la simulation.

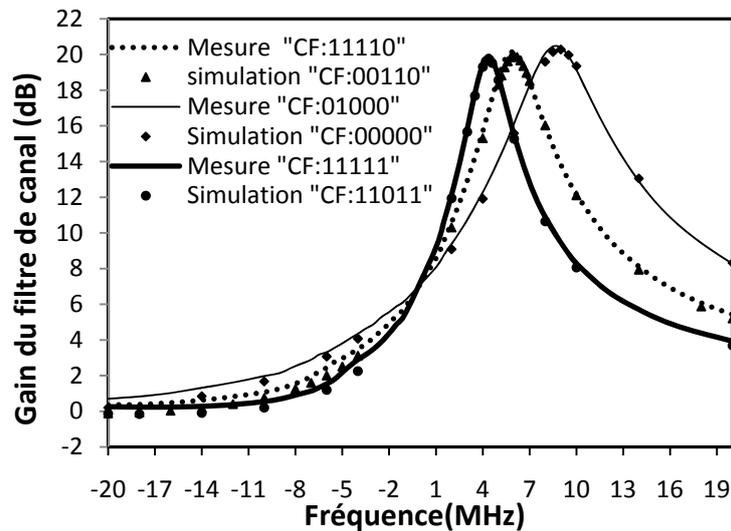


Figure 58: Calibration du filtre de canal

4.4.3.7 Contrôle de gain du filtre de canal (AGC)

Les différentes réponses en bande de base du récepteur en fonction de la programmation de la commande de gain (AGC) du filtre de canal sont tracées sur la Figure 59. La comparaison avec les résultats de simulation prouve le bon fonctionnement de cette fonction.

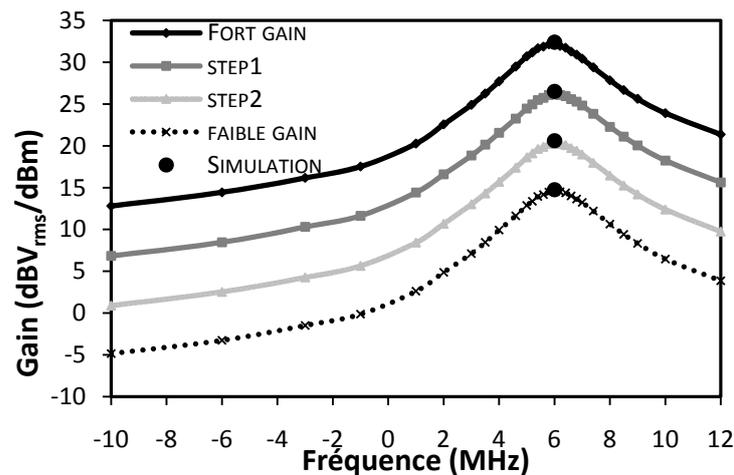


Figure 59: Mesure de l'AGC du filtre de canal (puce D)

4.4.4 Résultats statistiques

La première campagne de mesure a été effectuée sur les quatre premières puces soudées sur une carte de test RF. Par la suite, neuf puces supplémentaires ont été disponibles (désignées par les lettres de F à N). Elles ont permis de faire une première étude statistique pour évaluer la dispersion des performances.

4.4.4.1 Consommation de courant

La consommation mesurée sur les différentes puces est présentée dans le TABLEAU XI, à partir duquel on peut conclure à la relativement faible dispersion. Seules trois puces (J,L et M) présentent une consommation du LNA plus faible que la moyenne.

TABLEAU XI
MESURES DE LA CONSOMMATION DES DIFFÉRENTS ÉTAGES

Étages	A	B	C	D	F	G	H	I	J	K	L	M	N	Unités
LNA	1.57	1.49	1.49	1.45	1.37	1.43	1.57	1.43	1.28	1.56	1.23	1.3	1.48	mA
Buffer	0.48	0.52	0.49	0.53	0.46	0.52	0.49	0.46	0.53	0.45	0.44	0.50	0.49	mA
PTAT	0.05	0.05	0.05	0.05	0.05	0.05	0.05	0.05	0.05	0.04	0.05	0.04	0.04	mA
Chemin LO	1.02	1.02	1.05	1.05	1.11	1.06	0.9	1.05	1.03	1.10	1.10	1.08	1.14	mA
Filtre de canal	0.83	0.87	0.82	0.85	0.85	0.77	0.83	0.84	0.78	0.79	0.78	0.74	0.78	mA
Band Gap	0.09	0.09	0.07	0.09	0.09	0.09	0.09	0.08	0.09	0.09	0.09	0.08	0.09	mA
Total	4.0	4.04	3.97	4.01	4.01	3.93	3.97	3.91	3.76	4.03	3.68	3.76	4.02	mA

4.4.4.2 Gain et Sensibilité

Le TABLEAU XII résume, pour l'ensemble des puces, les performances de gain et de sensibilité mesurées. Le gain moyen est de 31.6dBV_{rms}/dBm et la sensibilité moyenne de -100.1dBm. La dispersion autour de ces valeurs est relativement faible. Les trois puces qui présentaient une consommation du LNA légèrement inférieure à la moyenne sortent ici encore du lot.

TABLEAU XII
MESURES DU GAIN ET DE LA SENSIBILITÉ DU RÉCEPTEUR

	A*	B*	C**	D*	F*	G*	H*	I**	J*	K*	L**	M**	N*	Unités
Gain I	31,7	31,5	31,9	32,0	31,4	31,4	32,7	31,8	30,9	32,0	30,6	31,2	32,5	dBV _{rms} /dBm
Gain Q	31,7	31,2	31,9	32,1	31,2	31,4	31,9	31,7	30,7	32,0	30,5	31,3	32,3	dBV _{rms} /dbm
Sensibilité	-100.2	-100	-100.2	-100.4	-100	-100.1	-100.2	-100.4	-99.7	-100.5	-99.5	-99.9	-100.1	dBm

* CF: 11110, ** CF: 10110

4.4.4.3 Réjection d'image

Le TABLEAU XIII, présente l'écart de gain ΔG mesuré entre les voies I et Q à la fréquence de -6MHz ainsi que la réjection d'image (IRR) déduite à partir de la formule (9). La valeur moyenne est centrée autour de 0 (valeurs de ΔG positives et négatives) prouvant qu'il n'y a pas d'erreur systématique importante entre les voies I et Q. Les puces B et M présentent les réjections d'image les plus faibles. Elles sont inférieures à la valeur de 34dB simulée à 3σ . La principale explication possible pour cette légère différence est la dispersion non modélisée de la valeur des capacités MOMRF présentes dans les différents étages de filtrage.

TABLEAU XIII
MESURE DE LA RÉJECTION D'IMAGE

Paramètres	A	B	C	D	F	G	I	J	K	L	M	N	Unités
ΔG	0.05	1.75	0.25	-0.15	1.0	0.1	-0.45	0.65	-0.55	1	-1.65	1.2	dB
IRR	65	32	48	52	36	56	44	40	41	36	32	35	dB

4.5 Comparaison des deux modes de pilotage du mélangeur

Dans ce paragraphe, nous proposons de comparer les performances d'un récepteur lorsque le mélangeur est classiquement piloté par un signal OL de rapport cyclique 1/2 (RX2), avec ces mêmes performances lorsque le mélangeur est piloté, de façon plus originale, par un signal OL de rapport cyclique 1/4 (RX1). Cette comparaison, possible uniquement sur le récepteur utilisant un balun

externe, permettra de valider définitivement le principe du mélangeur piloté par une OL de rapport cyclique 1/4.

4.5.1 Consommation en courant

Une seule puce contenant le RX2 a été mesurée (puce E) mais les résultats de consommation, conformes à la simulation, présentés dans le TABLEAU XIV montrent que cette puce est parfaitement fonctionnelle. Dans ce tableau sont aussi indiquées les consommations des deux puces contenant le RX1 et qui vont servir de comparaison dans ce paragraphe.

TABLEAU XIV
MESURES DE LA CONSOMMATION DES DIFFÉRENTS ÉTAGES

Étage	RX2	RX2	RX1	RX1	RX1	Unités
	Puce E	Simulation	Puce B	Puce D	Simulation	
LNA	1.49	1.56	1.386	1.466	1.56	mA
Buffer	0.551	0.54	0.489	0.474	0.54	mA
PTAT	0.047	0.051	0.046	0.047	0.051	mA
Diviseur/chemin LO	0.78	0.75	1.127	1.034	0.97	mA
Filtre de Canal	0.889	0.856	0.869	0.859	0.856	mA
Band Gap	0.085	0.088	0.089	0.086	0.088	mA
Total	3.842	3.845	4.006	3.966	4.065	mA

4.5.2 Gain et sensibilité

Le TABLEAU XV résume les valeurs de gain et de sensibilité mesurées dans chacun des deux cas de pilotage du mélangeur. L'écart de gain mesuré de 5.1dB correspond au résultat donné par la simulation (5.5dB). L'écart en bruit expérimental (3dB) est également très proche de l'écart obtenu par la simulation (2.7dB). Ces résultats confirment l'intérêt du pilotage du mélangeur par un signal OL de rapport cyclique 1/4.

TABLEAU XV
MESURE DU GAIN ET DE LA SENSIBILITÉ (RX1 ET RX2)

	RX2 : Puce E CF: 11110	RX1 : Puce B CF: 11110	RX1 : Puce D CF: 11110	Unités
Gain Voie I	28.0	33.1	33.2	dBV _{rms} /dBm
Sensibilité (NF)	-98.1 (11.1)	-101 (8.1)	-101.1 (8.1)	dBm

4.5.3 Linéarité

Lors des simulations, il est également apparu que la solution basée sur un faible rapport cyclique de l'OL pouvait aussi légèrement améliorer la linéarité. Nous nous proposons ici de vérifier ce point expérimentalement.

Pour réaliser une comparaison pertinente entre les deux solutions, l'IIP3 est mesuré dans le mode faible gain du filtre de canal. En effet, de cette façon la linéarité du filtre de canal n'intervient pas dans la comparaison. Les résultats obtenus sont reportés dans le TABLEAU XVI et sur la Figure 60.

Ils confirment que la solution utilisant un mélangeur piloté par un signal OL de rapport cyclique 1/4 ne dégrade pas la linéarité. Elle apparaît même légèrement améliorée, confirmant ainsi la simulation.

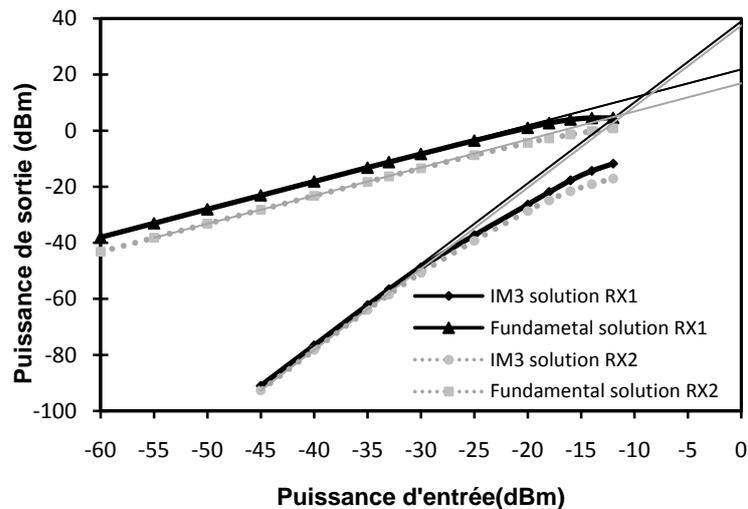


Figure 60: Comparaison de l'IIP3 du RX1 et du RX2

TABLEAU XVI
COMPARAISON DE LA LINEARITE DU RX1 ET DU RX2

Paramètres CF calibrage	RX2 : Puce E CF:11110	RX1 : Puce B CF:11110	Unités
ICP1	-20	-19	dBm
IIP3	-12.5	-10.8	dBm

4.6 Bilan

Toutes les caractérisations expérimentales présentées dans cette partie ont confirmé les résultats de simulation.

Notamment, l'intérêt de la solution utilisant un mélangeur piloté par un signal d'OL de rapport cyclique 1/4 est validé. Pour être complet, deux points restent à analyser pour définitivement pouvoir implémenter cette chaîne de réception dans le circuit final. Le premier concerne la dispersion du courant du LNA légèrement plus importante en mesure qu'en simulation. Le deuxième concerne le déséquilibre I-Q en sortie du mélangeur qui est aussi un peu plus élevé que prévu.

Les caractéristiques expérimentales complètes, mesurées sur la version du récepteur retenue, sont résumées dans le TABLEAU XVII. Nous les exprimons cette fois-ci au niveau des accès de la puce : l'influence de tous les éléments de test, et notamment des buffers de test, est supprimée par épluchage (ou « de-embedding »). Elles peuvent donc être comparées aux spécifications fixées. Ces résultats sont très bons. Seule la réjection d'image est un peu en dessous de la valeur spécifiée.

TABLEAU XVII
RESULTATS DE MESURES COMPLETS AUX ACCES DE LA PUCE

Paramètres	Valeurs	Spécifications	Unités
NF	7.5	8.2	dB
Gain	32	-	dBV _{rms} /dBm
IIP3	-10	-12	dBm
ICP1	-19	-25	dBm
Réjection d'image	32	34	dB
Consommation de courant	3.97	<5	mA
Surface (sans le balun intégré)	0.07	<1	mm ²

Enfin le TABLEAU XVIII présente une comparaison de cette solution par rapport aux solutions correspondant à l'état de l'art. Pour cela, nous présentons les performances de notre chaîne de réception sans le balun intégré. Ce tableau montre les très bonnes performances de notre solution et confirme les choix réalisés au cours de la conception. Sur les plans de la consommation de puissance et de la surface de silicium cette solution est particulièrement performantes, avec respectivement des réductions d'au moins 30 % et 70%.

TABLEAU XVIII
COMPARAISON PAR RAPPORT A L'ETAT DE L'ART

Paramètres	Cette solution	[12]	[13]	[14]	Unités
NF	6	<10	5.7	7.3	dB
Gain	37	-	-	40	dBv/dBm
IIP3	-12	-15	-16	-8	dBm
ICP1	-21	-	-	-18	dBm
Réjection d'image	32	>35	34	-	dB
Consommation de puissance	5.4	9	8.1	6.3*	mW
Surface	0.07	0.5	0.3	1.8	mm ²

* Consommation n'incluant pas celle du diviseur par 2 et des buffers LO

5 Conclusion

Les améliorations proposées dans le chapitre III ont été appliquées à la conception de la chaîne de réception d'une puce visant une compatibilité avec le standard ZigBee. Cette conception est détaillée dans la première partie de ce chapitre, en justifiant les choix effectués au niveau de chacune des fonctions. Nous présentons ensuite les résultats de simulation de la chaîne complète.

Après avoir expliqué la méthode de validation expérimentale utilisée, nous détaillons les résultats des mesures réalisées sur plusieurs puces. Ces caractérisations permettent de confirmer les résultats de simulation. Le principe du mélangeur piloté par un signal OL à faible rapport cyclique est définitivement validé à partir d'une comparaison expérimentale avec la solution classiquement adoptée.

Pour résumer, les performances obtenues vérifient les spécifications définies au chapitre I. Seule la réjection d'image est un peu plus faible. Quelques rapides réajustements permettront donc l'implémentation de cette chaîne dans un produit industriel compatible avec le standard ZigBee.

Enfin, pour terminer, une comparaison avec les performances des solutions compatibles ZigBee les plus récentes montre que notre solution apparaît bien meilleure aussi bien en termes de coût et de consommation de puissance et que souvent même, en terme de performances.

Bibliographie

1. **Thomas H., Lee.** *The Design of CMOS Radio-Frequency Integrated Circuits*. s.l. : Cambridge University Press, 1998.
2. **Eric A., Vittoz and Olivier, NEYROUD.** A Low-Voltage CMOS Bandgap Reference. *IEEE Journal of Solid-State Circuits*. Vol. SC-14, No. 3, June 1979.
3. **See Taur, Lee and Solti, Peng.** A GSM Receiver Front-End in 65nm Digital CMOS Process. *IEEE 2005 Custom integrated Circuits conference*. 2005.
4. **Behzad, Razavi.** *RF Microelectronics*. s.l. : Prentice hall communications Engineering and emerging technology series.
5. **Nuntachai, Poobuapheun, Wei-Hung, chen and Zdravko, Boos, Ali M., Niknejad.** A 1.5-V 0.7-2.5GHz CMOS Quadrature Demodulator for Multiband Direct-Conversion Receivers. *IEEE journal of Solid-State Circuits*. vol. 42, no. 8, August 2007.
6. **Mathilde, Sie (STMicroelectronics).** *D-Latch for high frequency circuit*. Brevet, Référence : FR 06 03137 2006.
7. **Jan, Crols and Steyaert, Michiel.** *CMOS Wireless Transceiver Design*. s.l. : Kluwer Academic Publishers.
8. **johan, Huijsing.** Low-Voltage Opamp Cels. *Cours dispensé à l'EPFL*. Juin 1996.
9. **Christophe, Viallon.** Optimisation de structures différentielles en technologie SiGe pour applications en bande millimétrique. Application à la conception d'un mélangeur doublement équilibré en bande K. *Thèse soutenue le 19 Décembre 2003, UPS*.
10. **Analog Device.** *AD8042 Dual 160MHz Rail-to-Rail Amplifier (Datasheet Constructeur)*. 2004.
11. **ST Microelectronics.** *VFQFPN44 7*7 Package electrical model documentation (Document Interne STMicroelectronics)*. 2000.
12. **I., Nam, et al.** A 2.4GHz low-Power Low-IF Receiver and Direct-conversion Transmitter in 0.18- μm CMOS for IEEE 802.15.4 WPAN Applications. *IEEE Transactions on Microwave theory and technique*. vol. 55, no. 4, April 2007.
13. **Wolfram, Kluge, et al.** A fully integrated 2.4GHz IEEE 802.15.4-Compliant transceiver for ZigBee Applications. *IEEE J.Solid-State Circuits*. vol. 41, no.12, December 2006.
14. **T-K., Nguyen, et al.** A Low-Power RF Direct-Conversion Receiver/transmitter for 2.4-GHz-Band IEEE 802.15.4 Standard in 0.18- μm CMOS Technology. *IEEE Transactions on Microwave theory and techniques*. vol. 54, no. 12, December 2006. .

CONCLUSION GENERALE:

En raison de l'augmentation du nombre d'applications envisageant l'utilisation de réseaux de capteurs, le besoin de disposer de circuits émetteurs/récepteurs à très faible coût et à très faible consommation d'énergie devient de plus en plus important. C'est dans ce contexte que le standard IEEE 802.15.4 a été également introduit. Il définit la couche physique et de liaison du standard ZigBee qui fait partie des standards de communication sans fils WPAN optimisés pour les réseaux de capteurs.

Notre travail de recherche apporte une contribution à cette problématique. Il a porté sur la réalisation d'une chaîne de réception RF compatible avec la norme IEEE 802.15.4 dans la bande ISM 2.4GHz. Cette tête de réception RF inclue toutes les fonctions depuis l'antenne jusqu'au 1^{er} ordre du filtre de canal en bande de base, ainsi que les fonctions nécessaires à la mise en forme du signal d'oscillateur local (OL).

Le premier chapitre de ce rapport introduit le cadre de l'étude. Dans un premier temps, les réseaux de capteurs sont brièvement décrits en évoquant leurs applications, leurs couches réseau et de liaison. Les standards IEEE 802.15.4 et ZigBee sont ensuite détaillés, et nous utilisons l'occasion pour les différencier et pour insister sur la couche physique du standard IEEE 802.15.4 sur laquelle s'est appuyée notre étude. Dans un deuxième temps, le problème de coexistence avec les autres standards de la bande ISM 2.4GHz est évoqué. Il permet de mettre en évidence l'impact important du standard IEEE 802.11b. A partir de l'étude du standard IEEE 802.15.4 nous montrons que les contraintes auxquelles il conduit sont assez relâchées. C'est donc principalement le système de concurrence qui nous a conduit à définir une grande partie des spécifications pour la chaîne de réception. Nous avons choisi d'être très agressif sur la réduction du coût et de la consommation de puissance tout en essayant de maintenir, voire même de dépasser, les performances correspondant à l'état de l'art. Enfin, les contraintes d'intégration et de consommation nous permettent de justifier le choix de la technologie CMOS 90nm de STMicroelectronics.

Le deuxième chapitre s'intéresse ensuite à l'étude de l'architecture. En premier lieu, le bon compromis entre coût et performances nous conduit au choix d'une structure « low-IF ». Puis, l'analyse mathématique des conséquences de la présence des interféreurs IEEE 802.15.4 et IEEE 802.11b sur le plan de fréquences nous permet de démontrer tout l'intérêt d'utiliser une fréquence intermédiaire de 6MHz. La deuxième partie de ce chapitre détaille l'architecture retenue. Celle-ci n'intègre ni commutateur d'antenne, ni filtre d'antenne, le niveau des interféreurs apparaissant suffisamment faible. Pour le reste, elle est composée d'un balun commun à la chaîne d'émission et à celle de réception, d'un amplificateur faible bruit sans inductance, d'un mélangeur à réjection d'image pour lequel la génération des signaux en quadrature est effectuée à l'aide d'un diviseur par deux sur le signal OL, et, enfin, d'un filtre complexe du premier ordre en bande de base. A partir de ce qui précède, nous sommes alors en mesure d'établir, dans la dernière partie de ce chapitre, les spécifications de consommation et de performances pour chacune des fonctions. Ces spécifications constituent la base pour toute la suite de notre travail.

Le troisième chapitre présente une étude des étages les plus critiques qui composent la tête de réception RF : le balun d'entrée, l'amplificateur faible bruit (LNA) et le mélangeur. Pour chacun de ces différents étages, nous présentons une étude détaillée des solutions possibles, sur laquelle reposent les choix que nous proposons. Le premier de ces choix consiste à n'utiliser aucune inductance pour construire la topologie du LNA. Nous démontrons qu'alors, en abandonnant le principe de l'adaptation de puissance au profit de l'attaque en tension, une amélioration conséquente de la sensibilité du récepteur peut être obtenue. Ensuite, nous montrons qu'un balun intégré présente le meilleur compromis entre coût et performances. Grâce à une configuration particulière à trois accès, il permet de dissocier l'impédance différentielle présentée au récepteur de celle de charge de l'émetteur. Ce principe autorise ainsi l'optimisation simultanée de la sensibilité du récepteur et de la puissance d'émission. Enfin, pour le mélangeur, une comparaison entre différents types (actif, passif en courant ou en tension) montre que le mélangeur passif fonctionnant en tension est optimal pour notre application. Par rapport à une solution classiquement mise en œuvre, il est piloté par un signal de commande à rapport cyclique inférieur à 1/4 qui le rapproche d'un fonctionnement du type échantillonneur bloqueur. Cette innovation, objet du dépôt d'un brevet, permet de réduire les pertes intrinsèques du mélangeur ainsi que les pertes liées aux interconnexions entre les voies I et Q, conduisant à une amélioration du gain de 8dB.

Finalement, la chaîne de réception complète est décrite dans le quatrième et dernier chapitre. Dans un premier temps, nous reportons l'intégration de tous les étages qui la composent, parmi lesquels on retrouve le LNA et le mélangeur abordés au précédent chapitre. La génération et la mise en forme des composantes en quadrature du signal OL sont réalisées à l'aide d'un diviseur par deux et de portes logiques NOR. Un buffer permet de faire l'interface entre le LNA et le mélangeur. Enfin, un filtre analogique complexe du premier ordre permet de sélectionner le canal et d'aboutir à la valeur du gain nécessaire pour masquer le bruit du reste de la chaîne. Le récepteur occupe une surface de 0.07mm², ou 0.23mm² en incluant le balun intégré, ce qui représente une réduction de 70% par rapport aux meilleures solutions de l'état de l'art compatibles avec le standard IEEE 802.15.4. Dans la deuxième partie, nous décrivons la méthode adoptée pour les caractérisations expérimentales, basée sur plusieurs circuits de test. Elle permet d'évaluer et de valider les différents principes proposés. Enfin les résultats de mesures sont présentés dans la dernière partie. En prenant en compte la consommation dynamique de la branche de conditionnement du signal de commande OL (diviseur par deux ainsi que portes NOR), la tête de réception consomme seulement 4mA sous une tension d'alimentation de 1.35V, ce qui représente une réduction de l'ordre de 30 % par rapport à la concurrence. En incluant le balun intégré, le gain est de 35dBv/dBm, le facteur de bruit de 7.5dB et le point d'interception d'ordre 3 en entrée de -10dBm. Ces résultats vérifient complètement les spécifications et confirment les simulations.

L'ensemble des performances mesurées place le récepteur présenté au cours de ce travail de recherche parmi les plus performants dans son domaine d'application. Les nombreux principes

innovants mis en œuvre sont ainsi validés. De plus, il convient de noter pour finir que tous ces principes peuvent être facilement transposés à d'autres standards de communication et dans d'autres bandes de fréquences.

ANNEXE:

SUPPRESSION DU FILTRE D'ANTENNE DANS LE
CAS DU STANDARD GSM-EDGE

Dans la norme GSM, le niveau des interféreurs est précis, en fonction de leur écart de fréquence par rapport au signal utile. Parmi les quatre bandes de réceptions GSM (GSM 800, EGSM 900, DCS1800 et PCS1900), les interféreurs autour de la bande EGSM900 (Figure 1) sont les plus contraignants. Dans cette configuration, un interféreur d'une puissance de 0dBm peut se trouver à seulement 10MHz de la bande de réception. C'est donc ce pire cas qui a été considéré pour l'étude. L'objectif est de concevoir une chaîne de réception sans filtre d'antenne, capable de vérifier les spécifications de la norme GSM en présence d'un interféreur ayant un niveau de 0dBm à 10MHz du signal utile. Ce niveau de puissance est très supérieur aux valeurs habituelles. En effet, généralement l'utilisation d'un filtre d'antenne rend prédominants les interféreurs dans la bande dont le niveau n'excède pas les -20dBm.

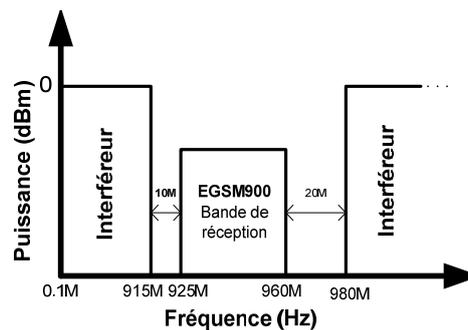


Figure 1: Spécifications des interféreurs hors bande pour la norme EGSM900

La tension d'alimentation des technologies submicroniques CMOS récentes reste limitée à de faibles valeurs (typiquement inférieures à 1.5V). Dans ces conditions, il est difficile pour le LNA d'avoir un gain en tension suffisant sans subir la compression d'alimentation provoquée par l'absence de filtrage des interféreurs hors bande. L'utilisation d'un filtrage intégré passif en amont du LNA pourrait être une solution intéressante pour réduire le niveau de ces interféreurs. Mais un filtrage RF à 10MHz présentant peu de pertes d'insertion dans la bande d'intérêt implique des valeurs de composants passifs (inductances et capacités) ainsi que des facteurs de qualités très éloignés de ce qu'il est actuellement possible de réaliser en composants passifs intégrés. L'intégration sur substrat peu résistifs comme le verre présente les mêmes difficultés. Par ailleurs, les filtres actifs ne sont pas non plus en mesure de convenir, compte tenu de la difficulté de contrôler leur linéarité.

Comme nous venons de le voir, une conversion en tension en sortie du LNA est difficilement envisageable. Il est préférable d'opter pour un fonctionnement en courant. En utilisant cette méthode, le niveau de compression n'est plus déterminé par la tension d'alimentation fixe, mais par le courant de polarisation pouvant, lui, être ajusté. Ce principe ne va pas dans le sens d'une réduction de la consommation, mais il peut être envisagé à partir de l'utilisation d'une polarisation du LNA ajustable suivant le niveau de l'interféreur. La méthode de détection d'un interféreur de forte puissance n'a pas été étudiée. Mais il est possible d'implémenter un tel système qui augmenterait temporairement le niveau du courant de polarisation en présence d'un interféreur (Figure 2).

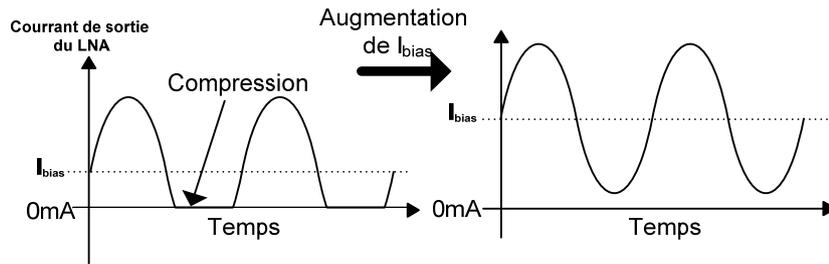


Figure 2: Suppression de la compression par augmentation du courant de polarisation du LNA

En considérant un mode de fonctionnement en courant pour le récepteur, la conversion en tension, nécessaire à l'attaque du démodulateur, ne peut être réalisée qu'après un premier filtrage des interférences. La norme GSM [chapitre 2 [13]] spécifie des niveaux d'interférences trop importants pour utiliser une architecture low-IF, nous avons donc opté pour une architecture zéro IF. La structure retenue est présentée sur la Figure 3. Elle utilise un LNA fonctionnant en transconductance avec deux modes de polarisation en courant, en fonction du niveau des interférences. Elle utilise également un mélangeur passif fonctionnant en courant [chapitre 2 [17]] et un amplificateur post-mélangeur ou PMA (Post-Mixer-Amplifier) ayant une faible impédance d'entrée, réalisant le filtrage et la conversion en tension.

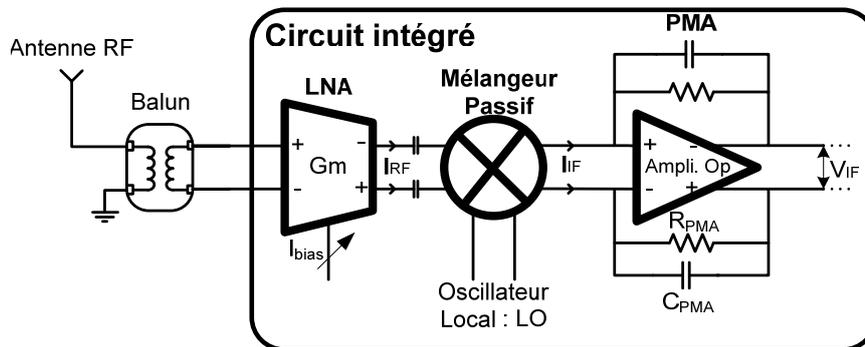


Figure 3: Architecture de réception permettant la suppression du filtre d'antenne

Revenons un peu plus en détail dans la conception des différents étages de cette architecture :

- **L'amplificateur faible bruit (LNA) :**

Sa fonction principale est une transconductance, réalisée à l'aide d'un transistor. Le choix de sa charge de sortie est un peu plus complexe. L'utilisation d'une inductance est nécessaire pour présenter une impédance parallèle nulle en DC et élevée à la fréquence RF. Grâce à la résonance avec une capacité C_1 disposée en série avec la sortie (Figure 4(a)) le gain est amélioré. Si la résistance r_0 est élevée, il est égale à :

$$Gain = \frac{I_{OUT}}{V_{IN}} = gm \cdot \frac{-L_1 C_1 \omega^2}{1 - L_1 C_1 \omega^2}$$

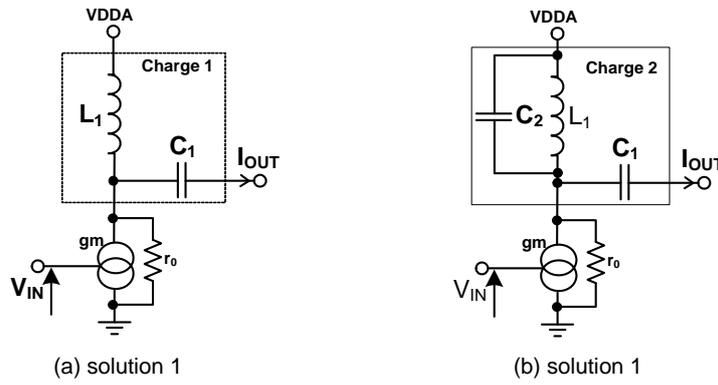


Figure 4 : Différentes solutions de structure de LNA

La structure de LNA proposée sur la Figure 4(a) est parfaitement adaptée pour optimiser les performances du LNA seul. Par contre, elle ne l'est plus dès que l'on considère la chaîne complète de réception. En effet, l'architecture de réception choisie impose, comme nous le verrons dans l'étude du mélangeur passif fonctionnant en courant (cf. Chapitre 3, paragraphe 4.2.2.1), de présenter au PMA une impédance élevée [chapitre 2 [17]]. Ceci pour limiter l'amplification du bruit d'entrée du PMA (amplification proportionnelle au ratio $\frac{R_{PMA}}{Z_{OUT_MIXER}}$). Or l'impédance de sortie du mélangeur (Z_{OUT_MIXER}) et en partie fixée par l'impédance de sortie du LNA (Z_{OUT_LNA}). Cette dernière étant égale à $Z_{OUT_LNA} = \frac{1-L_1C_1\omega^2}{jC_1\omega} // r_0$ avec la solution (a), elle est nulle à la fréquence de résonance. Dans ces conditions, le bruit du PMA est amplifié d'une façon tellement élevée, qu'augmenter sa consommation ne suffit pas pour pouvoir réduire suffisamment l'influence de son bruit sur le facteur de bruit total de la chaîne de réception.

La structure imaginée pour pallier à ce problème consiste à ajouter une capacité C_2 en parallèle avec l'inductance de charge L_1 (Figure 4(b)). De cette façon, l'impédance de sortie présente une fréquence de résonance permettant d'augmenter sa valeur. Par contre, cette fréquence $\left(\frac{1}{\sqrt{L_1 \cdot C_1}}\right)$ n'est pas identique à la fréquence de résonance $\left(\frac{1}{\sqrt{L_1 \cdot (C_1 + C_2)}}\right)$ du gain en courant:

$$\text{Gain en courant} = \frac{I_{OUT}}{V_{IN}} = gm \cdot \frac{-L_1 C_1 \omega^2}{1 - L_1 (C_1 + C_2) \omega^2} \quad Z_{OUT_LNA} = \frac{jL_1 \omega}{1 - L_1 C_1 \omega^2} // r_0 + \frac{1}{jC_2 \omega}$$

Le compromis entre ces deux grandeurs est détaillé sur la Figure 5 qui représente le gain en courant et l'impédance de sortie de la solution (b) pour trois ratios différents entre C_1 et C_2 . Plus la valeur de la capacité C_1 est élevée meilleur est le gain mais plus la fréquence de résonance de l'impédance de sortie est décalée. Nous avons opté pour les valeurs suivantes : $C_1=2\text{pF}$ et $C_2=9\text{pF}$.

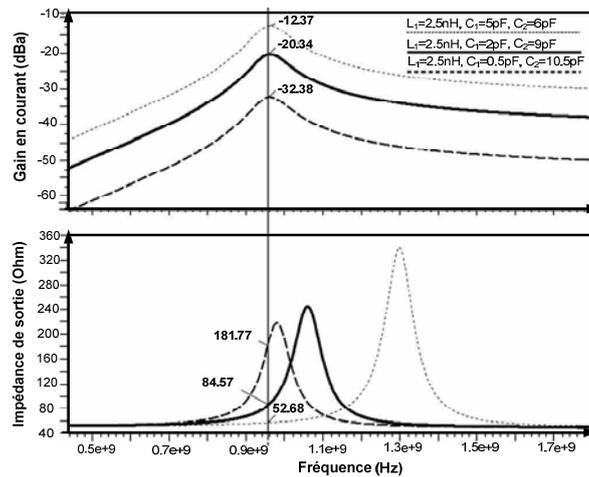


Figure 5: Gain et impédance de sortie de la structure (b)

Au-delà de ce compromis, l'inconvénient d'avoir une impédance de sortie plus élevée est l'augmentation de la conversion en tension en sortie du LNA et donc du phénomène de compression. Il n'est ainsi plus possible d'atteindre un point de compression d'entrée de 0dBm. Cependant, cette conversion en tension présente un avantage. En effet, il est maintenant possible de réaliser une synthèse d'impédance par contre réaction résistive de l'entrée vers la sortie [chapitre 2 [19]]. Cette synthèse permet de réaliser l'adaptation d'impédance en entrée du LNA sur une impédance allant de 100Ω à 200Ω même si sans filtre d'antenne cette adaptation n'est pas forcément nécessaire (cf. chapitre 3).

Le schéma du LNA ainsi obtenu est présenté sur la Figure 6. La séparation en deux des sorties est nécessaire pour attaquer les voies I et Q du mélangeur.

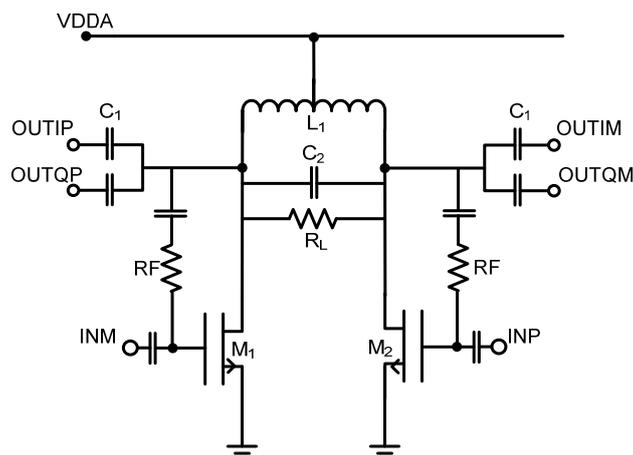


Figure 6: Schéma électrique du LNA réalisé

- **Le Mélangeur :**

Le mélangeur est de type passif. Il est composé de quatre transistors fonctionnant en interrupteur. Il convertit la fréquence du courant de sortie du LNA en une fréquence autour du signal continu en entrée du PMA. La taille de ses transistors doit être suffisamment importante pour réduire leur résistance série r_{ON} et pour réduire leur sensibilité au bruit en $1/f$ en présence de signal

de forts niveaux. Il en résulte une augmentation de la capacité de grille qui doit être limitée pour minimiser la consommation des étages de mise en forme du signal LO.

- **Amplificateur post-mélangeur (PMA) :**

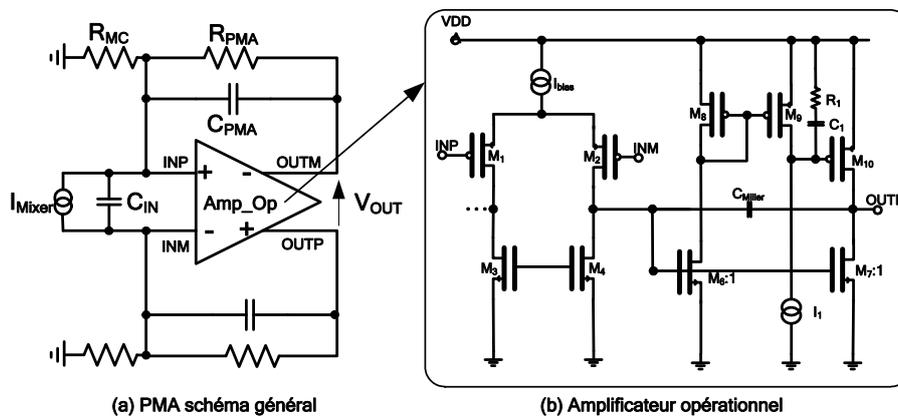


Figure 7: Schéma électrique du PMA

Pour réaliser un transfert de courant optimum entre l'entrée et la sortie du Mélangeur, le PMA doit présenter une très faible impédance d'entrée. Il doit aussi réaliser le filtrage et la conversion en tension. Son schéma général est présenté sur la Figure 7(a) et la Figure 7(b) expose celui de l'amplificateur opérationnel utilisé pour sa réalisation. La structure du PMA est classique, la résistance R_{MC} servant uniquement à ajuster le mode commun d'entrée de l'amplificateur opérationnel. L'amplificateur opérationnel est composé de deux étages. Son étage de sortie est du type « classe AB » [chapitre 2 [20]]. Il est nécessaire pour supporter sans consommation trop importante, l'excursion en courant imposée par le niveau de l'interféréur en sortie du mélangeur.

- **Oscillateur local (LO) :**

Comme la charge du LNA que nous avons déjà vue, le bruit de phase de la LO constitue un point délicat pour cette structure. En effet, du fait de l'écart de niveau important entre le signal utile et l'interféréur, ce bruit va être converti autour du signal utile avec un niveau suffisamment élevé pour provoquer une dégradation du facteur de bruit total de la chaîne de réception. Le calcul qui suit va permettre de déterminer le niveau de bruit de phase maximum à 10MHz qui doit être atteint pour que cette dégradation reste acceptable.

Comme le niveau du signal utile doit pouvoir être de -99dBm en présence d'interféréurs à 10MHz [chapitre 2 [13]], d'amplitude 0dBm, le bruit de phase de la LO doit donc être inférieur (après intégration dans la bande de fréquence GSM de 200kHz) à : $-99-10\log(200k)=-152\text{dBc/Hz}$. De plus, il convient de tenir compte du rapport signal sur bruit nécessaire pour le démodulateur GSM (9dB) ainsi que d'une marge (3dB) pour s'assurer que ce bruit ne va pas compter pour plus de moitié dans le budget total du NF. Tout cela conduit à un niveau maximum pour le bruit de phase LO à 10MHz de -164dBc/Hz . Cette valeur calculée est très faible et sera donc difficile à atteindre.

- **Impact de la compression:**

Le standard GSM utilise une modulation à enveloppe constante. Il ne va donc pas être perturbé par les phénomènes de compression. Ce n'est pas le cas pour le standard EDGE qui utilise une modulation dont l'enveloppe n'est pas constante [chapitre 2 [18]]. La trajectoire de phase ne reste donc pas sur le cercle I-Q (Figure 8).

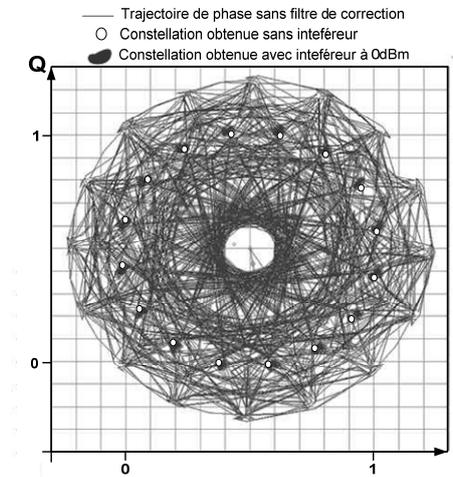


Figure 8: Impact d'un interféreur 0dBm sur la constellation EDGE en sortie du récepteur

Les phénomènes de compression vont dégrader la constellation et par conséquent la sensibilité du récepteur. Pour vérifier l'impact d'un interféreur de 0dBm sur la réponse de notre structure, nous avons modélisé une modulation EDGE et appliqué les signaux obtenus à l'entrée du récepteur. La constellation obtenue en sortie du récepteur est tracée sur la Figure 8 sans interféreurs et en présence de l'interféreur de 0dBm. Dans le second cas, nous observons des points un peu plus dispersés. Sans analyse de BER (« Bit error rate »), il est difficile d'évaluer précisément l'impact réel de cette dispersion sur la sensibilité du récepteur. Cependant, nous pouvons simplement constater visuellement qu'il reste faible.

- **Performances globales de la chaîne de réception :**

Les performances de la chaîne complète sont résumées dans le TABLEAU I. Sans bruit de phase de la LO, le facteur de bruit vérifie largement les spécifications. Par contre, il est fortement dégradé avec un bruit de phase qui est pourtant 3dB au dessous du niveau théorique calculé. Cette dégradation plus importante que prévue reste un point à éclaircir.

TABLEAU I
RESULTATS DE SIMULATION DU RECEPTEUR GSM SANS FILTRE D'ANTENNE

	Courant LNA : 18mA	Courant LNA : 40mA	Spécification GSM	Unités
S11 (150Ω Diff.)	-8	-8	-8	dB
Gain	28	-	-	dBv/dBm
NF	4.2	-	5.3	dB
Gain avec interféreur	-	27.5	-	dBv/dBm
NF avec interféreur *	-	5.4	8.3	dB
NF avec interféreur **	-	7.3	8.3	dB

* sans bruit de phase sur la LO

** Bruit de phase de la LO: -167dBc/Hz à 10MHz

- **Conclusion:**

L'étude présentée au cours de ce paragraphe a permis de montrer qu'il n'était pas complètement inenvisageable de supprimer le filtre d'antenne dans le cas d'un récepteur GSM. Des points difficiles sont apparus tels que l'impact du bruit du PMA et l'impact du bruit de phase de la LO. Cependant les résultats de simulations sont encourageants. Il serait donc intéressant de valider cette architecture en effectuant une étude plus approfondie du problème de bruit de phase de la LO et en réalisant une intégration sur silicium.

PUBLICATIONS:

Manuel Camus, Benoit Butaye, Luc Garcia, Mathilde Sie, Bruno Pellat, Thierry Parra, « A 5.4mW/0.07mm² 2.4GHz Front-end Receiver in 90nm CMOS for IEEE 802.15.4 WPAN » IEEE Journal of Solid-State Circuits. Publication prévue en juin 2008.

Manuel Camus, Benoit Butaye, Luc Garcia, Thierry Parra, «A CMOS Low Loss / High Linearity Passive Mixer for 2.45GHz Low Power Applications » IEEE Microwave and Wireless Components Letters (1ere version soumise le 27/07/07).

B. Butaye, M. Camus “New RF sampling mixer with enhanced gain and good linearity” patent, FR 06 10288.

Manuel Camus, Benoit Butaye, Luc Garcia, Mathilde Sie, Bruno Pellat, Thierry Parra, « A 5.4mW/0.07mm² 2.4GHz Front-end Receiver in 90nm CMOS for IEEE 802.15.4 WPAN », International Solid-State Circuits Conference (ISSCC), San Francisco, Février 2008.

Manuel Camus, Benoit Butaye, Luc Garcia, Thierry Parra, « Architecture de réception RF très faible puissance et très faible coût, appliquée au standard ZigBee », XVèmes Journées Nationales Microondes, Toulouse, Mai 2007.

Manuel Camus, Luc Garcia, Thierry Parra, « Récepteur radiofréquence à surface et à consommation de puissance minimales compatible avec le standard IEEE 802.15.4 », colloque sur le Traitement Analogique de l'Information, du Signal et de ses Applications (TAISA), Lyon, Octobre 2007.

TITLE: Very low cost and very low power RF front-end Receiver. Application to the wireless sensors networks and to the ZigBee standard.

SUMMARY :

The work presented here concerns the development of very low cost and very low power transceiver for wireless sensors networks (WSN). It covers the design and the validation of a RF receiver compliant with the standard IEEE 802.15.4 defined in the 2.4GHz ISM bandwidth. The RF front-end receiver includes all the functions from the antenna to the first stage of the analog baseband filter, from which the gain is sufficient to mask the noise of the back-end receiver stages.

This report composed of four chapters, describes all steps from the specification definition to the performance presentation through the architecture study and the different stages design.

Following the study of the impact of IEEE 802.15.4 and IEEE 802.11b interferers existing in the 2.4GHz ISM bandwidth, an architecture using an intermediary frequency of 6MHz was chosen. Besides, to meet the specifications, this architecture is composed by several innovative or original stages like an integrated three ports balun, an inductorless low noise amplifier, a passive mixer driving by a local signal (LO) with a small duty cycle along with a baseband filter optimized in noise and linearity. When integrated in a 90nm CMOS technology, the receiver front-end exhibits an area of only 0.07mm², or 0.23mm² when including the input integrated balun. This represents an area reduction of 70% compared to state of the art IEEE 802.15.4 compliant receivers. The overall chip consumes 4mA from a single 1.35V supply voltage and it achieves a 35dB conversion gain from input power in dBm to output voltage in dBv_{pk}, a 7.5dB NF value, -10dBm of IIP3 and more than 32dB of image rejection. These performances situate this receiver among the most competitive low cost and low power RF receivers. All the principles carry out in this work are furthermore transposable to other frequencies and to other transmission standards.
