



**HAL**  
open science

**Etude, conception, et réalisation d'un capteur d'image  
APS en technologie standard CMOS pour des  
applications faible flux de type viseur d'étoiles = Study,  
conception and fabrication of an APS image sensor in  
standard CMOS technology for low light level  
applications such as star trackers**

J. Goy

► **To cite this version:**

J. Goy. Etude, conception, et réalisation d'un capteur d'image APS en technologie standard CMOS pour des applications faible flux de type viseur d'étoiles = Study, conception and fabrication of an APS image sensor in standard CMOS technology for low light level applications such as star trackers. Autre [cs.OH]. Institut National Polytechnique de Grenoble - INPG, 2002. Français. NNT : . tel-00002934

**HAL Id: tel-00002934**

**<https://theses.hal.science/tel-00002934>**

Submitted on 3 Jun 2003

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

# THÈSE

présentée par

**Jérôme Goy**

en vue d'obtenir le titre de

**DOCTEUR DE L'INSTITUT NATIONAL POLYTECHNIQUE DE GRENOBLE**

(arrêté ministériel du 30 mars 1992)

Spécialité : **Microélectronique**

---

## **Etude, conception, et réalisation d'un capteur d'image APS en technologie standard CMOS pour des applications faible flux de type viseur d'étoiles**

---

Date de soutenance : à déterminer

Bernard Courtois	Directeur de thèse
Nadine Guillemot	Présidente du jury
Michel De La Bachelerie	Rapporteur
François Bailleu	Rapporteur
Jean-Michel Karam	Examineur
Francis Presseccq	Examineur
Yves Kocher	Examineur

Thèse préparée au sein du Laboratoire TIMA-CMP  
46, Avenue Félix Viallet, 38031 Grenoble

# Remerciements

Je tiens en premier lieu à remercier mon directeur de thèse, Monsieur Bernard Courtois, pour m'avoir accueilli dans son laboratoire et m'avoir fait découvrir le monde de la recherche scientifique. Monsieur Bernard Courtois m'a beaucoup encouragé à publier mes travaux et a fait beaucoup pour promouvoir mes recherches dans le monde scientifique.

Je remercie tout particulièrement Monsieur Jean-Michel Karam, qui fut mon responsable pendant ma thèse et avec qui je poursuis actuellement une carrière industrielle, d'avoir cru en moi, de m'avoir soutenu et aidé techniquement et moralement, et d'avoir su trouver parmi ses relations les personnes les plus à même de répondre à mes besoins et qui soient susceptibles de financer mes travaux. La personnalité très forte de Monsieur Jean-Michel Karam, la qualité de son rôle de chef du groupe microsystemes, ainsi que son savoir-faire dans le monde des affaires font qu'il restera pour moi comme l'exemple à suivre de la réussite professionnelle.

Je remercie Monsieur Francis Pressecq, du Centre National d'Etudes Spatiales, de m'avoir permis de réaliser les tests optiques dans son laboratoire, et d'avoir grandement contribué à promouvoir mes travaux.

Je remercie Messieurs Yves Kocher, Pierre Turon, et Dominique Hervé, de la société Sodern, pour l'intérêt qu'ils ont porté à mes recherches, pour leur soutien et leurs conseils dans le domaine des capteurs d'images spatiaux qu'ils connaissent bien.

Je remercie Monsieur Robin Rolland, du Centre Inter-universitaire de Micro-Electronique, de m'avoir grandement aidé pour le choix et la fourniture de matériel de mesure pendant les tests que j'ai effectués pendant ma troisième année, ainsi que Monsieur Alexandre Chagoya, avec qui j'ai noué de très bons rapports professionnels pour tout ce qui touche aux logiciels de simulation et de conception de circuits électroniques.

Je remercie tout particulièrement ma famille pour leur soutien et leur écoute lors des périodes difficiles, bien que le domaine dans lequel je travaille ne leur soit pas du tout familier.

Enfin, je remercie toutes les personnes qui ont travaillé dans mon entourage au sein du laboratoire TIMA-CMP, notamment Zein Juneidi, Sébastien Colin, André Bianchi, Ahmed Khalid et Grégory Di Pendina, pour l'ambiance de travail qu'ils ont su mettre pendant ces années de recherche.

# Table des matières

<b>CHAPITRE 1 PRESENTATION DES APS CONTEXTE DE L'ETUDE</b> .....	<b>1</b>
<b>1.1 INTRODUCTION : LES CAPTEURS D'IMAGES</b> .....	<b>2</b>
1.1.1 <i>Présentation des APS</i> .....	2
A) Contexte de l'étude .....	2
B) Mode de fonctionnement des capteurs d'images CMOS .....	3
1.1.2 <i>Comparaison entre APS et CCD</i> .....	5
<b>1.2 PARAMETRES CARACTERISTIQUES ET DEFINITIONS</b> .....	<b>9</b>
1.2.1 <i>Paramètres géométriques</i> .....	9
A) La résolution du capteur .....	9
B) La taille des pixels .....	9
C) Le facteur de remplissage .....	9
1.2.2 <i>Paramètres liés au photosite</i> .....	10
A) Le rendement quantique .....	10
B) Le courant d'obscurité .....	10
C) La capacité parasite de la photodiode .....	11
1.2.3 <i>Paramètres électriques</i> .....	11
A) La vitesse de lecture .....	11
B) Le facteur de conversion .....	11
C) L'anti-éblouissement .....	12
1.2.4 <i>Bruit et non-uniformités</i> .....	12
<b>CHAPITRE 2 ETAT DE L'ART</b> .....	<b>13</b>
<b>2.1 PRINCIPAUX TYPES DE CIRCUITS APS REALISES</b> .....	<b>14</b>
2.1.1 <i>Pixel à 4 transistors avec limitation du temps d'intégration</i> .....	14
A) Principe de fonctionnement .....	14
B) Caractéristiques de cette architecture, problèmes .....	16
2.1.2 <i>Méthode de la résistance de forte valeur, pixel non intégrant</i> .....	21
A) Principe de fonctionnement .....	21
B) Caractéristiques de cette architecture, problèmes .....	22
2.1.3 <i>Méthode de la réduction de la taille de la photodiode</i> .....	24
A) Principe de fonctionnement .....	24
B) Caractéristiques de cette architecture, problèmes .....	25
<b>2.2 TECHNIQUES DE REDUCTION DU BRUIT DANS UN CAPTEUR APS</b> .....	<b>27</b>
2.2.1 <i>Double Echantillonnage Corrélé (Correlated Double Sampling, CDS)</i> .....	27
A) Principe .....	27
B) Application, limitations .....	28
2.2.2 <i>Double Echantillonnage Non Corrélé (Non-Correlated Double Sampling, NCDS)</i> .....	29
A) Principe .....	29
B) Application, limitations .....	29
2.2.3 <i>Double Echantillonnage Delta (Double Delta Sampling, DDS)</i> .....	30
A) Principe .....	30
B) Application, limitations .....	34
<b>2.3 LES PIXELS COULEURS</b> .....	<b>35</b>
2.3.1 <i>Matrice de filtres couleur</i> .....	35
2.3.2 <i>Matrices dédiées pour chaque composante de couleur</i> .....	36
2.3.3 <i>Photodiodes sensibles à la longueur d'onde</i> .....	36
<b>CHAPITRE 3 ETUDE DES DISPOSITIFS PHOTOSENSIBLES : LA PHOTODIODE</b> .....	<b>38</b>
<b>3.1 INTRODUCTION</b> .....	<b>39</b>
<b>3.2 PRINCIPE DE FONCTIONNEMENT DE LA PHOTODIODE</b> .....	<b>42</b>
3.2.1 <i>Le coefficient d'absorption de la lumière par le silicium</i> .....	43
3.2.2 <i>Le taux de création de paires électrons-trous</i> .....	45
3.2.3 <i>Le rendement quantique</i> .....	47

<b>3.3 SIMULATION ET CALCUL DES PARAMETRES CARACTERISTIQUES DE LA PHOTODIODE .....</b>	<b>51</b>
3.3.1 <i>Logiciel de calcul et de gestion des données.....</i>	51
3.3.2 <i>Rendement quantique des trois types de photodiodes.....</i>	53
3.3.3 <i>Capacité parasite de la jonction PN.....</i>	56
3.3.4 <i>Courant d'obscurité.....</i>	58
<b>3.4 MESURE EXPERIMENTALE DU RENDEMENT QUANTIQUE DES PHOTODIODES.....</b>	<b>59</b>
3.4.1 <i>Description du circuit intégré.....</i>	59
3.4.2 <i>Calibration de la source de lumière.....</i>	60
3.4.3 <i>Méthode de mesure.....</i>	62
3.4.4 <i>Mesure des rendements quantiques.....</i>	63
3.4.5 <i>Mesure des capacités parasites et des courants d'obscurité.....</i>	64
<b>3.5 MESURE EXPERIMENTALE DES CAPACITES ET DES COURANTS D'OBSCURITE DES PHOTODIODES .....</b>	<b>65</b>
3.5.1 <i>Description du circuit intégré.....</i>	65
3.5.2 <i>Méthode de mesure.....</i>	66
3.5.3 <i>Mesure des capacités des diodes.....</i>	67
A) <i>Capacités statiques.....</i>	67
B) <i>Variation des capacités en fonction de la tension à leur bornes.....</i>	68
3.5.4 <i>Mesure des courants d'obscurité.....</i>	68
3.5.5 <i>Comparaison des rendements quantiques.....</i>	69
<b>3.6 CONCLUSIONS.....</b>	<b>70</b>
<b>CHAPITRE 4 REALISATION ET TESTS D'UN CAPTEUR D'IMAGE APS 256 × 256 PIXELS.....</b>	<b>71</b>
<b>4.1 INTRODUCTION .....</b>	<b>72</b>
<b>4.2 REALISATION DU CIRCUIT .....</b>	<b>74</b>
4.2.1 <i>Electronique de commande.....</i>	74
A) <i>Principe.....</i>	74
B) <i>Réalisation.....</i>	76
C) <i>Lecture automatique ou manuelle des pixels.....</i>	78
4.2.2 <i>Décodeurs de ligne et génération des signaux R, L, S.....</i>	78
A) <i>Décodeurs.....</i>	78
B) <i>Génération des signaux R, L, S.....</i>	79
4.2.3 <i>Pixels APS.....</i>	80
A) <i>Pixel standard avec photodiode à caisson N.....</i>	80
B) <i>Pixel standard à photogrille.....</i>	82
C) <i>Pixel à amplification différentielle.....</i>	84
D) <i>Pixel à amplification par inverseur CMOS.....</i>	88
4.2.4 <i>Amplificateurs de colonne.....</i>	91
4.2.5 <i>Multiplexage et sortie.....</i>	92
<b>4.3 TESTS.....</b>	<b>93</b>
4.3.1 <i>Capture d'une image.....</i>	93
A) <i>Chaîne d'acquisition du signal.....</i>	93
B) <i>Problème lié au transistor de limitation du temps d'intégration.....</i>	93
C) <i>Traitement de l'image pour réduire les non-uniformités.....</i>	95
4.3.2 <i>Non-uniformités de l'image.....</i>	97
A) <i>Non-uniformités de l'ensemble constitué par le transistor de transconductance et les amplificateurs de colonne.....</i>	100
B) <i>Non-uniformités d'offset et de gain de chaque pixel.....</i>	102
C) <i>Non-uniformités du pixel à amplification par inverseur CMOS.....</i>	104
4.3.3 <i>Bruit de lecture.....</i>	107
A) <i>Méthode de mesure.....</i>	107
B) <i>Cas particulier de la photogrille : utilisation de la technique du double échantillonnage corrélé.....</i>	108
4.3.4 <i>Facteur de conversion.....</i>	109
4.3.5 <i>Courant d'obscurité.....</i>	111
4.3.6 <i>Linéarité et dynamique.....</i>	111
4.3.7 <i>Vitesse de lecture.....</i>	112
4.3.8 <i>Résultats des tests.....</i>	113
4.3.9 <i>Observations et conclusions.....</i>	115
A) <i>Améliorations possibles.....</i>	115
B) <i>Choix du type de pixel le plus approprié pour notre application.....</i>	117

# Table des illustrations

Figure 1.1	Vue en coupe d'un viseur d'étoiles .....	2
Figure 1.2	Vue en coupe d'un CCD. La technologie nécessite l'utilisation d'au moins deux grilles en polysilicium distinctes .....	3
Figure 1.3	Lecture d'une matrice CCD .....	4
Figure 1.4	Lecture d'une ligne d'une matrice APS .....	5
Figure 1.5	Limitation de la vitesse de lecture due aux taux de transfert de charges .....	6
Tableau 1.6	Comparaison des caractéristiques moyennes de chaque technologie .....	7
Figure 1.7	Evolution du marché des capteurs d'images .....	8
Figure 1.8	Evolution des règles de dessin .....	9
Figure 1.9	Utilisation de microlentilles .....	10
Figure 1.10	Utilisation d'une structure d'anti-éblouissement vertical .....	12
Figure 2.1	Schématique d'un pixel APS 4 transistors, avec ses capacités parasites .....	14
Figure 2.2	Lecture de la matrice par sélection de lignes .....	15
Figure 2.3	Simulation d'un pixel APS 4 transistors .....	15
Figure 2.4	Variante de l'architecture à 4 transistors, avec point de polarisation faible ( $V_d = V_{pix} = V_{reset} \cong 1V$ ) .....	18
Figure 2.5	Illustration des transferts de charges lors de l'ouverture du transistor de limitation .....	19
Figure 2.6	Schématique d'un pixel à résistance de forte valeur implantation par un transistor en région de sous-seuil .....	21
Figure 2.7	Réponse du pixel à résistance de forte valeur .....	22
Figure 2.8	Principe de la conduction des charges vers la photodiode intégrante .....	24
Figure 2.9	Masques des pixels .....	24
Figure 2.10	Problème de dispersion des charges dans la surface du capteur .....	25
Figure 2.11	Double échantillonnage corrélé, CDS .....	27
Figure 2.12	Utilisation du CDS avec des matrices de photoMOS .....	28
Figure 2.13	Double échantillonnage non corrélé, NCDS .....	29
Figure 2.14	Amplificateur de colonne à miroir de courant .....	30
Figure 2.15	Double Echantillonnage Delta pour améliorer la qualité de la correspondance entre amplificateurs de colonne et pixels .....	31
Figure 2.16	Réalisation d'un CDS ou NCDS en sortie de la matrice .....	32
Figure 2.17	Réalisation d'un CDS ou NCDS à l'intérieur de chaque amplificateur de colonne .....	33
Figure 2.18	Double Echantillonnage Delta pour réduire le bruit induit par la chaîne à Double Echantillonnage Corrélé ou Non-Corrélé .....	34
Figure 2.19	Matrice de filtres RVB pour pixels couleurs : motif de Bayer .....	35
Figure 2.20	Effet de Moiré .....	35
Figure 2.21	Effet de Moiré en pratique .....	36
Figure 2.22	Utilisation de trois matrices pour chaque composante de couleur .....	36
Figure 2.23	Photodiode sensible à la longueur d'onde de la lumière incidente .....	37
Figure 3.1	Capteurs photosensibles réalisables en technologie standard CMOS .....	39
Figure 3.2	Principe de fonctionnement du photoMOS .....	39
Figure 3.3	Variation de la profondeur de la zone dépeuplée en fonction de la tension de grille .....	40
Figure 3.4	Trois types de phototransistors .....	41
Tableau 3.5	Comparaison de caractéristiques entre les phototransistors et la photodiode .....	41
Figure 3.6	Domaines d'utilisation de la photodiode .....	42
Figure 3.7	Absorption de la lumière dans un matériau .....	43
Figure 3.8	Coefficient d'absorption de la lumière par le silicium intrinsèque .....	44
Figure 3.9	Absorption de la lumière dans le silicium dopé .....	45
Figure 3.10	Taux de création de paires supplémentaires d' $e^-/h^+$ par des photons de grande énergie .....	46
Figure 3.11	Rendement de création de paires $e^-/h^+$ par photon, en fonction de la concentration en porteurs libres du silicium .....	46
Figure 3.12	Illustration de la succession des coefficients d'absorption dans la jonction PN .....	47
Figure 3.13	Phénomènes contribuant au courant photonique dans une photodiode .....	48
Figure 3.14	Durée de vie des porteurs libres .....	50
Figure 3.15	Mobilité des porteurs libres .....	50
Figure 3.16	Organigramme du logiciel de calcul .....	51
Figure 3.17	Exemple de fonctionnement du logiciel de calcul .....	52
Figure 3.18	Rendements des trois régions de la jonction PN .....	53
Figure 3.19	Influence de la profondeur de la zone de charge d'espace sur le rendement quantique .....	54
Figure 3.20	Influence de la largeur de la zone de charge d'espace sur le rendement quantique .....	54
Figure 3.21	Rendement quantique des trois photodiodes réalisables en technologie CMOS standard .....	55
Figure 3.22	Variation de la capacité parasite d'une jonction PN en fonction du dopage $N_D$ .....	56
Figure 3.23	Variation des capacités parasites des trois photodiodes en fonction de la tension à leur bornes $A_d = 30\mu m \times 20\mu m$ .....	57
Tableau 3.24	Comparaison des capacités parasites de chaque photodiode .....	57
Figure 3.25	Variation du courant d'obscurité des trois photodiodes en fonction de la température $A_d = 30\mu m \times 20\mu m$ .....	58
Figure 3.26	Circuit de caractérisation des photodiodes .....	59
Figure 3.27	Banc de mesure .....	60
Tableau 3.28	Flux de lumière utilisés pour la mesure du rendement quantique .....	61
Figure 3.29	Image obtenue par la caméra CCD de calibration de la source lumineuse .....	62
Figure 3.30	Schéma de mesure du courant de diode .....	62
Figure 3.31	Mesure de la valeur de la capacité d'intégration .....	63

Tableau 3.32 Rendements quantiques mesurés.....	63
Figure 3.33 Rendements quantiques mesurés en fonction de la longueur d'onde.....	64
Figure 3.34 Matrices de photodiodes .....	65
Figure 3.35 Circuit de caractérisation des capacités parasites et des courants d'obscurité des photodiodes.....	66
Figure 3.36 Schéma de mesure des capacités parasites et des courants d'obscurité.....	66
Tableau 3.37 Mesures relevées.....	67
Tableau 3.38 Comparaison des capacités des trois types de photodiodes et du photoMOS .....	67
Figure 3.39 Variation des capacités en fonction de la tension à leur bornes .....	68
Tableau 3.40 Mesures relevées.....	69
Tableau 3.41 Comparaison des courants d'obscurité des trois types de photodiodes et du photoMOS.....	69
Tableau 3.42 Comparaison des rendements quantiques .....	69
Figure 4.1 Schéma-bloc du circuit.....	72
Figure 4.2 Layout du circuit / entrées-sorties .....	73
Figure 4.3 Signaux de commande des lignes.....	74
Figure 4.4 Illustration de l'action du compteur d'adresse sur le décodage des lignes .....	75
Figure 4.5 Séquence de lecture à 5 phases.....	75
Figure 4.6 programmation des retards des compteurs .....	77
Figure 4.7 simulation de l'électronique de contrôle.....	77
Figure 4.8 Décodeur de ligne .....	78
Figure 4.9 Génération des signaux R, L, S .....	79
Figure 4.10 Layout de la génération des signaux R, L, S .....	79
Figure 4.11 Schématique du pixel standard 4 transistors .....	80
Figure 4.12 Layout du pixel standard à limitation.....	81
Figure 4.13 Schématique du pixel standard à photogrille.....	82
Figure 4.14 Layout du pixel standard à photogrille.....	83
Figure 4.15 Schématique du pixel à amplification différentielle.....	84
Figure 4.16 Anti-éblouissement réglable.....	85
Figure 4.17 Pixel à amplification différentielle à 5 transistors .....	86
Figure 4.18 Layout du pixel à amplification différentielle à 5 transistors .....	87
Figure 4.19 Schématique du pixel à amplification par inverseur CMOS .....	88
Figure 4.20 Simulation de la séquence de lecture du pixel amplificateur par inverseur CMOS.....	89
Figure 4.21 Layout du pixel à amplificateur par inverseur CMOS.....	90
Figure 4.22 Schématique de l'amplificateur de colonne .....	91
Figure 4.23 multiplexage des sorties .....	92
Figure 4.24 Chaîne d'acquisition du signal utilisée pour le test du circuit APS.....	93
Figure 4.25 Signal délivré par un pixel standard à photodiode en caisson N.....	94
Figure 4.26 Variation du temps d'intégration de la lumière.....	94
Figure 4.27 Illustration du problème de la variation du temps d'intégration dû au multiplexage de la lecture des pixels d'une même ligne .....	95
Figure 4.28 Image noire et image blanche.....	96
Figure 4.29 Image blanche après soustraction des offsets .....	96
Figure 4.30 Image blanche après soustraction des offsets et correction du temps d'intégration de chaque pixel.....	96
Figure 4.31 Image d'origine / Image brute délivrée par le capteur / Image après traitement.....	97
Figure 4.32 Illustration des différences de réponses entre deux pixels.....	97
Figure 4.33 Origine des non-uniformités.....	98
Figure 4.34 Bruit spatial ( <i>Fixed Pattern Noise</i> ) créé par la reproduction de la tension du pixel.....	100
Figure 4.35 Distinction entre les non-uniformités de colonne et de pixel .....	101
Figure 4.36 Tension de sortie du CAN pour chaque pixel et pour différentes valeur de la tension $V_{reset}$ .....	102
Figure 4.37 Méthode de calcul de l'offset et du gain de chaque pixel.....	103
Figure 4.38 Image des offsets et du gain de chaque pixel.....	103
Figure 4.39 Problème de saturation du pixel à amplification par inverseur CMOS dû à une chute de tension de l'alimentation VDD.....	104
Figure 4.40 Architecture du pixel à amplification par inverseur CMOS avec sortie en tension .....	105
Figure 4.41 Méthode de calcul du palier de reset, de l'offset et du gain de chaque pixel .....	105
Figure 4.42 Paliers de remise à zéro des pixels à amplification par inverseur CMOS.....	106
Figure 4.43 Origine du bruit de lecture .....	107
Figure 4.44 Observation du bruit de lecture des pixels : lecture d'une fenêtre de $2 \times 3$ pixels .....	108
Figure 4.45 Signal de sortie du pixel standard à photogrille .....	108
Figure 4.46 Mesure du bruit de lecture lors de l'utilisation du CDS.....	109
Figure 4.47 Calcul du facteur de conversion de l'architecture à pixel standard, diode standard à caisson N.....	110
Figure 4.48 Allure des tensions de sortie du pixel standard à caisson N (gauche) et du pixel à amplification par inverseur CMOS (droite).....	111
Figure 4.49 Variation de la tension de sortie à une fréquence de lecture des pixels de 10kHz (gauche) et 100kHz (droite) .....	112
Tableau 4.50 Résultats des tests des 3 types de pixels APS réalisés.....	114
Figure 4.51 Comparaison des deux types de lecture possibles .....	116

# Chapitre 1

## Présentation des APS Contexte de l'étude



## 1.1 Introduction : les capteurs d'images

### 1.1.1 Présentation des APS

#### A) Contexte de l'étude

Les capteurs d'image électroniques, apparus avec la naissance des CCD (de l'anglais "*charge coupled devices*") en 1969, n'ont pas cessé de se perfectionner depuis lors, et ont maintenant atteint des performances et un coût tels qu'il sont présents dans n'importe quel domaine, depuis les jouets électroniques grand public capables de percevoir leur environnement, jusqu'à la biologie, où des micro-caméras permettent d'explorer l'intérieur du corps humain.

Les capteurs d'images sont surtout mis en évidence ces dernières années avec l'expansion des appareils photos numériques, et la miniaturisation des caméras vidéos. Ce dernier secteur très actif amène de nombreuses recherches sur la réduction des coûts et l'augmentation de la résolution des circuits.

Dans le domaine spatial, les CCD embarqués à bord des satellites ont remplacé les tubes à électrons, plus coûteux et plus complexes, dans l'observation du ciel et de la terre. Ils permettent entre autres de connaître la position et l'orientation du satellite, en cartographiant la voûte céleste et en la comparant avec des positions d'étoiles contenues en mémoire. L'ensemble constitué du capteur et de l'optique qui lui est associée est appelé un "viseur d'étoiles".

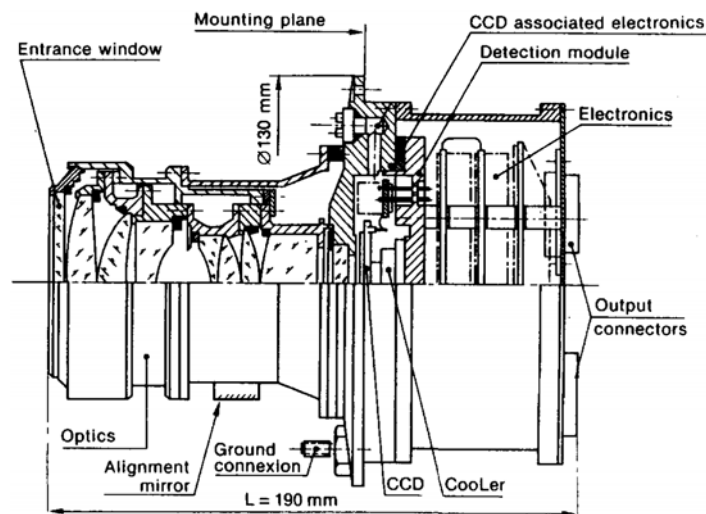


Figure 1.1 Vue en coupe d'un viseur d'étoiles

Le CCD, dont les caractéristiques déterminent en grande partie la qualité du viseur, est couplé à un refroidisseur à effet Peltier permettant d'abaisser sa température à  $-15^{\circ}\text{C}$ , afin de diminuer son courant d'obscurité. Il est relié à une électronique de commande et de détection du signal. L'ensemble doit être endurci aux radiations pour supporter les contraintes liées à une utilisation prolongée dans l'espace.

Bien que les CCD actuels soient capables d'atteindre des performances allant jusqu'à la détection du photon (ou de l'électron), ils ont maintenant atteint un niveau de complexité qui repousse au maximum les possibilités de la technologie, et sont à présent fortement concurrencés par une nouvelle génération de capteurs d'images utilisant la technologie CMOS traditionnelle<sup>[1]</sup>. Ces derniers sont moins coûteux, et offrent en outre des fonctionnalités supplémentaires, telles que le fenêtrage, ou l'intégration de la conversion analogique-numérique sur le circuit.

L'objectif de cette étude est l'analyse des possibilités offertes par les capteurs CMOS de remplacer les CCD dans les viseurs d'étoiles. Les restrictions liées à cette utilisation concernent principalement le bruit de lecture, qui reste très inférieur pour les CCD (de l'ordre de quelques électrons). Dans ce but, nous avons analysé plusieurs types de photodiodes réalisables en technologie CMOS standard, ainsi que différentes architectures de pixel, afin de déterminer la plus adaptée pour une application faible flux.

## B) Mode de fonctionnement des capteurs d'images CMOS

La détection du signal des capteurs CMOS repose sur le même principe que les CCD : on crée sous la surface du silicium une région appauvrie en porteurs libres, dans lequel se trouve un champ électrostatique interne. La lumière incidente apporte dans cette zone l'énergie suffisante pour permettre le passage d'un électron dans sa bande de conduction ( $EG > 1.12\text{eV}$  pour le silicium). La paire électron-trou ainsi créée est alors séparée par le champ électrique interne, ce qui produit un courant que l'on appellera 'courant photonique'.

La différence entre les capteurs CMOS et les CCD repose sur la manière de conduire ce courant d'un pixel à un autre, jusqu'à l'électronique chargée de l'amplifier. Dans les CCD, la région appauvrie est créée par une grille en polysilicium polarisée qui repousse les charges libres du substrat. La profondeur de la zone de charge d'espace ainsi formée peut être contrôlée par la tension appliquée sur la grille. De cette manière, les charges sont déplacées d'un pixel vers le pixel voisin en créant des puits de potentiel successifs.

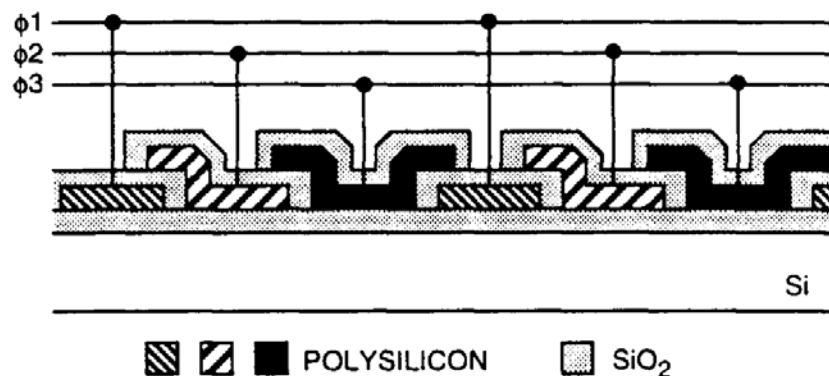


Figure 1.2 Vue en coupe d'un CCD.

**La technologie nécessite l'utilisation d'au moins deux grilles en polysilicium distinctes, ce qui est incompatible avec la technologie standard CMOS**

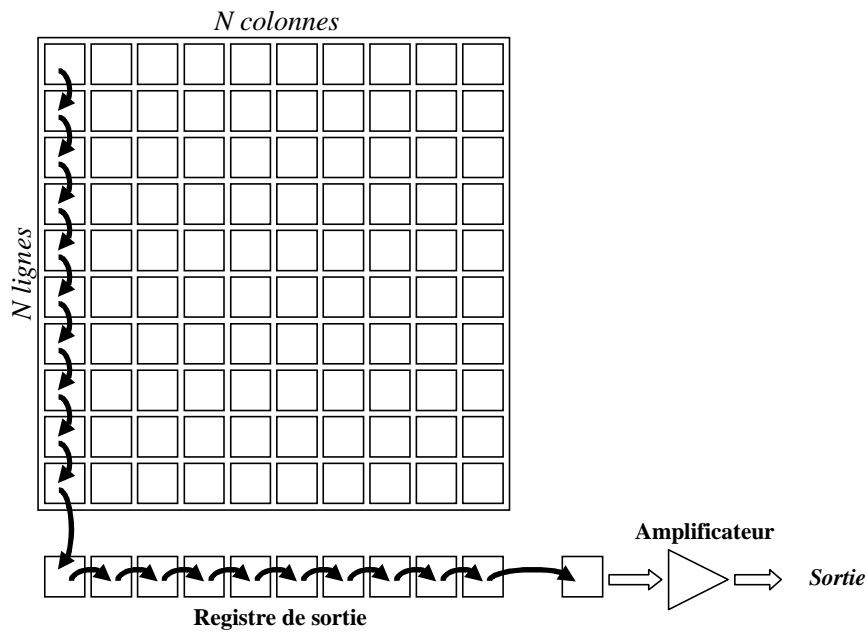


Figure 1.3 Lecture d'une matrice CCD

On voit que la principale limitation de cette technologie est liée au taux de transfert de charges (ou CTE : Charge Transfer Efficiency) d'un pixel à son voisin. Pour les meilleurs CCD actuels, la CTE est de l'ordre de 0.99999. La fraction de signal résultant de la lecture d'un pixel situé à l'extrémité de la matrice est de :

$$\eta = \text{CTE}^{2N} \quad (1.1)$$

$\eta$  : rendement du signal capté en sortie  
 $N$  : résolution de la matrice  
 CTE : taux de transfert de charges

Cette restriction du taux de transfert de charges limite la taille de la matrice, sa vitesse de lecture, et rend le circuit sensible aux radiations.

La méthode de lecture des capteurs d'image CMOS repose sur la transmission du signal par des lignes de métal parcourant la matrice, selon le principe des mémoires. L'information est directement recueillie par l'électronique sans transiter par d'autres pixels, ce qui fait que cette technologie ne subit pas les inconvénients des CCD.

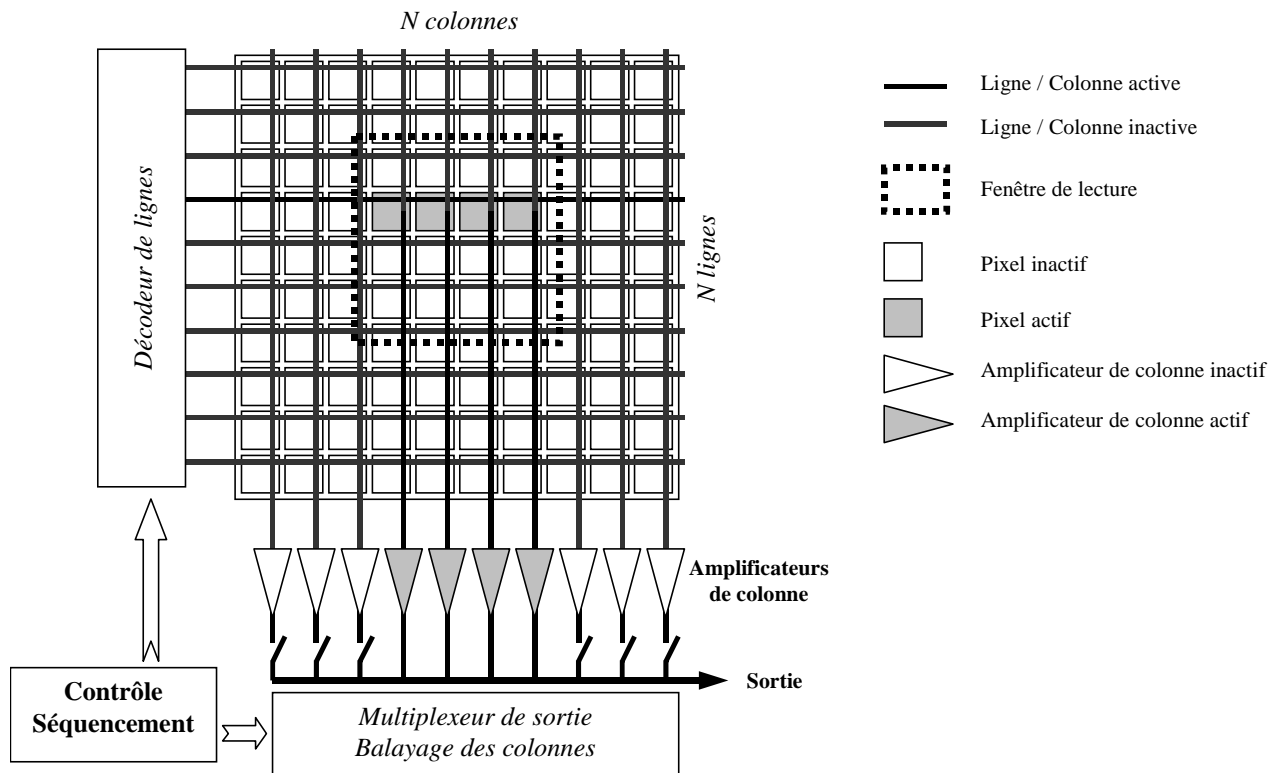


Figure 1.4 Lecture d'une ligne d'une matrice APS

**Pendant une période  $T_{\text{ligne}}$ , le multiplexeur de sortie balaye successivement les tensions délivrées par les amplificateurs de colonne de la fenêtre de lecture choisie.  
A la fin du balayage des colonnes, le décodeur de lignes active la ligne suivante.**

Des transistors présents dans chaque pixel commandent l'intégration de la lumière, sélectionnent le pixel, et amplifient le signal avant de le transmettre dans les colonnes. C'est pourquoi ces circuits sont appelés 'capteurs à pixels actifs' ou APS (Active Pixel Sensor).

### 1.1.2 Comparaison entre APS et CCD

Ce point a déjà été évoqué dans la publication [2], qui est devenue une référence dans le domaine des APS. On se contentera ici de résumer les principales différences entre ces deux technologies.

#### Coût

En premier lieu, la caractéristique qui fait que les APS sont devenus des concurrents sérieux pour les CCD est le fait qu'ils sont le plus souvent fabriqués dans une technologie standard, compatible avec le procédé CMOS. Cet atout rend les capteurs CMOS beaucoup moins chers que les CCD, et son intérêt est d'autant plus grand que la taille du circuit est importante. D'autre part, ils bénéficient ainsi des avancées considérables de la technologie sur la réduction des règles de dessin, et par là même sur la réduction de la taille des pixels.

## Intégration de l'électronique

La plupart des circuits APS fabriqués de nos jours intègrent des fonctions élaborées telles que le contrôle de la lecture d'une trame, le fenêtrage, l'anti-éblouissement, ou la conversion analogique-numérique. Ces fonctions nécessitent l'emploi d'une puce annexe dans le cas des CCD, qui ne peuvent avoir de transistors sur le circuit d'imagerie.

## Sensibilité aux radiations

Ce point constitue une limitation fondamentale de l'utilisation de CCD dans des viseurs d'étoiles, car les radiations créent des pièges à électrons dans le substrat du capteur, affectant ainsi la CTE. Les radiations sont également un point critique pour les APS, car elles augmentent significativement le courant d'obscurité, mais dans ce cas, le signal capté en sortie ne transite que par un seul pixel, et est donc beaucoup moins dégradé.

## Vitesse de lecture, résolution

Ces deux derniers points sont directement liés à la valeur du taux de transfert de charges, qui augmente exponentiellement avec le temps de transfert, comme illustré ci-dessous<sup>[3]</sup>.

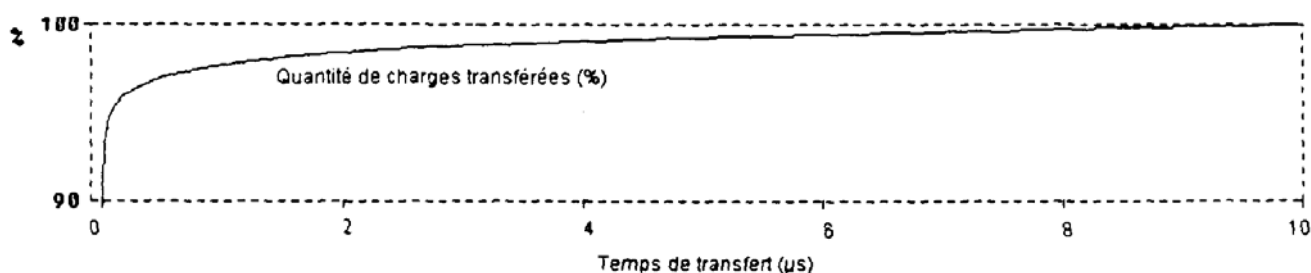


Figure 1.5 Limitation de la vitesse de lecture due aux taux de transfert de charges

## Facteur de remplissage

D'un autre côté, les capteurs d'image CMOS souffrent encore de l'intégration de transistors dans le pixel, qui affecte le facteur de remplissage, celui-ci étant proche de 100% chez les CCD.

Depuis l'apparition des APS, vers 1995, la taille des pixels n'a pas cessé de diminuer conjointement avec la taille des transistors, ce qui fait que le facteur de remplissage n'a pas beaucoup progressé et reste autour de 30-40%.

## Non-uniformités de la matrice

Bien que peu évoqués dans la littérature, les non-uniformités (ou 'bruit spatial') des capteurs CMOS sont un problème préoccupant pour certaines applications scientifiques exigeantes, comme c'est le cas de cette étude. Contre cela, peu de solutions existent, car les transistors du pixel sont généralement dessinés aux dimensions minimum de la technologie, et souffrent donc de variations spatiales de leurs caractéristiques, dont principalement la tension de seuil (non-uniformité des offsets du capteur) et le facteur de gain (non-uniformité de la sensibilité).

Ce rapport présentera une étude des non-uniformités des APS, de leur cause, et de quelques propositions pour y remédier.

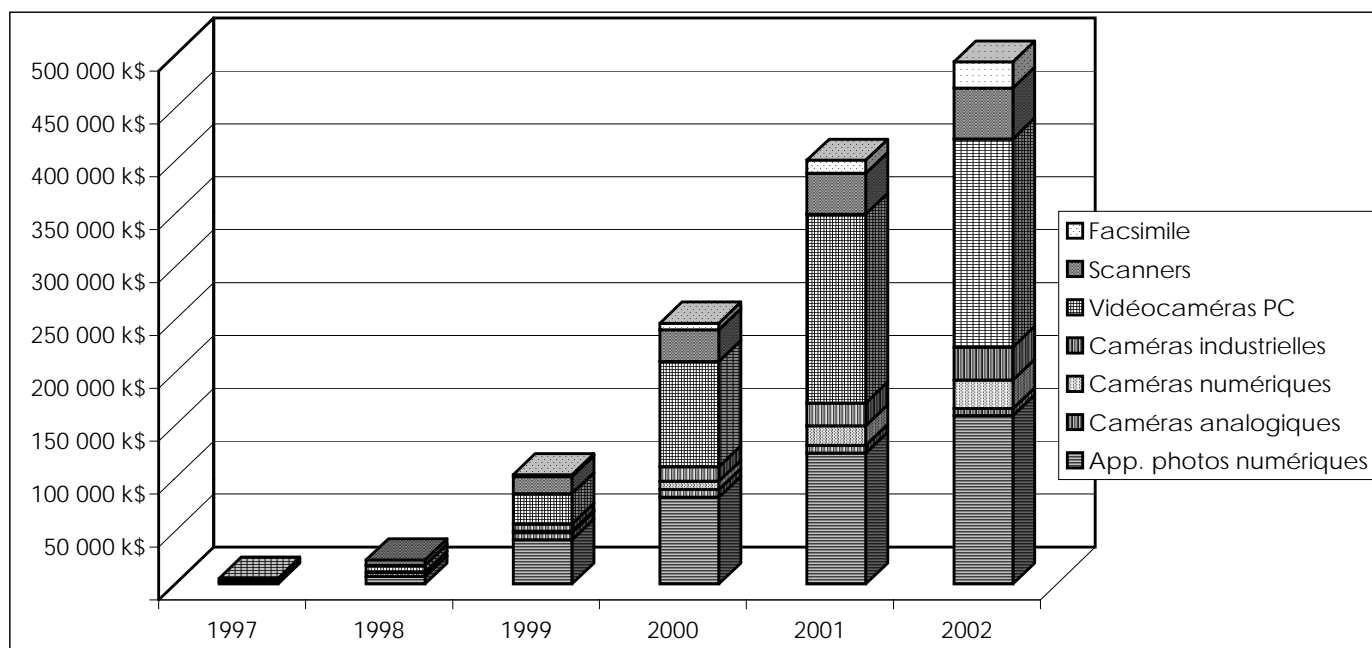
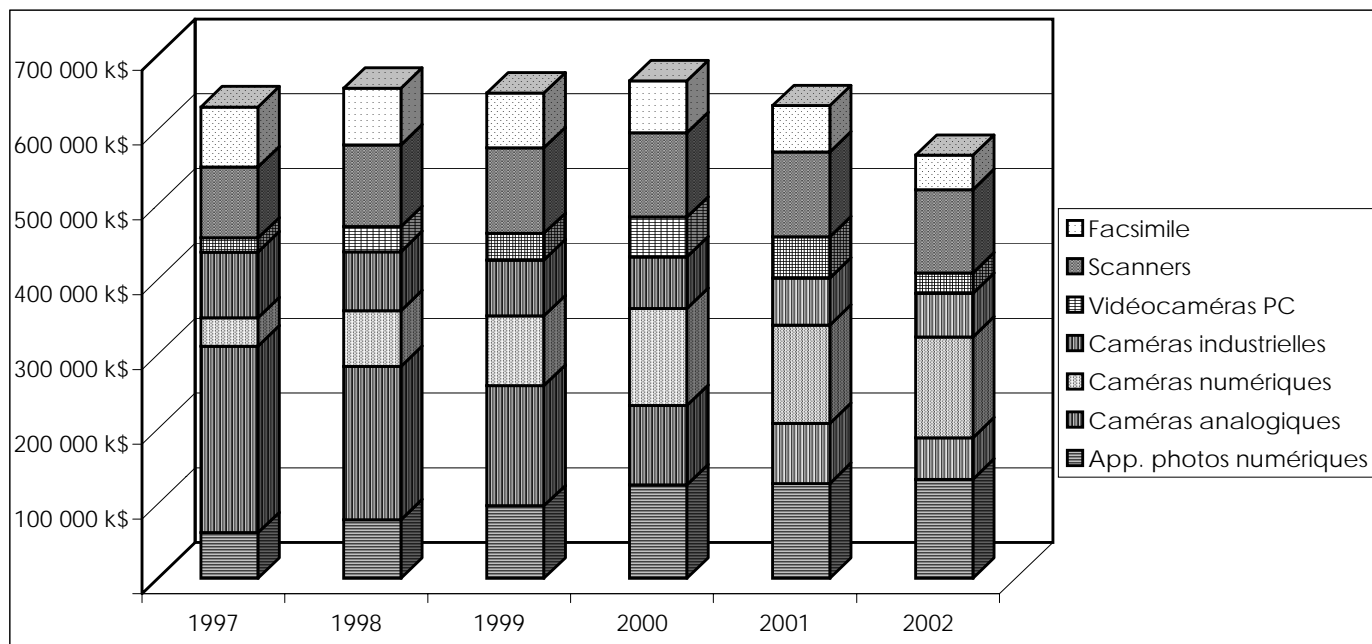
## Bruit de lecture

Plusieurs études ont été menées sur ce sujet<sup>[4][5][6]</sup>, et s'accordent sur le point que le bruit de lecture des capteurs CMOS est très supérieur à celui des CCD, en grande partie en raison de la nécessité de repolariser la photodiode sous une tension stable (tension de Reset) après la phase d'intégration de la lumière. Cette 'remise à zéro' ne peut se faire qu'en utilisant un transistor placé en série avec la capacité de la photodiode, créant ainsi un bruit 'shot' égal à  $KT/C$ . Le bruit équivalent du pixel se trouve alors être de l'ordre de plusieurs dizaines d'électrons, bien supérieur au bruit des CCD fabriqués de nos jours.

On observe actuellement que les dispositifs à base d'imagerie se tournent de plus en plus vers les APS, et cette tendance ne fera que se confirmer à l'avenir.

	<i>CCD</i>	<i>APS</i>
<i>Résolution moyenne</i>	1024 × 1024	1024 × 1024
<i>Taille du pixel</i>	9µm × 9µm	7µm × 7µm
<i>Facteur de remplissage</i>	70-100%	50-70%
<i>Rendement quantique</i>	35-70%	20-50%
<i>Facteur de conversion</i>	10-20µV	5-20µV
<i>Courant d'obscurité</i>	2-15 pA/cm <sup>2</sup>	100-1000 pA/cm <sup>2</sup>
<i>Bruit de lecture</i>	7-15 e-	20-50 e-
<i>Vitesse de lecture</i>	1-150 MHz	10-700 MHz
<i>Dynamique</i>	70-85 dB	50-75 dB
<i>Anti-éblouissement</i>	non	oui
<i>Fenêtrage</i>	non	oui
<i>Conversion A/N</i>	non	8-10 bits

Tableau 1.6 Comparaison des caractéristiques moyennes de chaque technologie



Source : Cahners In-Stat Group 1998

**Figure 1.7 Evolution du marché des capteurs d'images**  
 haut : CCD  
 bas : APS

## 1.2 Paramètres caractéristiques et définitions

### 1.2.1 Paramètres géométriques

#### A) La résolution du capteur

Tout système d'imagerie se caractérise principalement par la résolution de l'image obtenue. Dans ce domaine, les APS atteignent aujourd'hui les CCD (résolution maximum de 4Mpix environ), malgré les nombreuses améliorations apportées à ces derniers. On voit actuellement couramment des capteurs de quelques millions de pixels, et cette tendance ne fera que se confirmer à l'avenir, car les capteurs CMOS, contrairement aux CCD, ne sont limités que par des paramètres électriques (consommation, vitesse de la conversion analogique-numérique, ...) qui s'améliorent avec les réductions des règles de dessin.

#### B) La taille des pixels

Une fois encore, les avancées de la densité d'intégration de l'électronique bénéficient aux capteurs CMOS. Bien que la taille des pixels soit un paramètre moins crucial que la résolution, puisque la taille des circuits intégrés augmente, elle permet de réduire le coût du circuit, et donc facilite la fabrication et la diffusion en grande série.

Il est à noter que la réduction des règles de dessin ne pénalise pas la fabrication des capteurs d'images CMOS. Au contraire, des dimensions plus fines permettent d'obtenir des capacités parasites réduites qui améliorent grandement les performances statiques (gain, bruit) et dynamiques (vitesse de lecture).

#### C) Le facteur de remplissage

On appelle facteur de remplissage le rapport entre la surface du pixel utilisée pour la détection de la lumière (principalement la surface de la photodiode) et la taille du pixel. Ce facteur est de l'ordre de 30 à 70% pour les circuits actuels. Dans certains cas particuliers, on pourra considérer que les charges générées dans la zone active du pixel, c'est à dire entre les transistors, contribuent au courant photonique, soit parce qu'elles diffusent vers la photodiode, soit parce qu'elles modifient les caractéristiques électriques des transistors qui les entourent.

Dans la suite de ce rapport, on ne considérera comme zone active que la surface de la photodiode, l'influence de la réponse de la partie électronique étant difficile à déterminer avec précision.

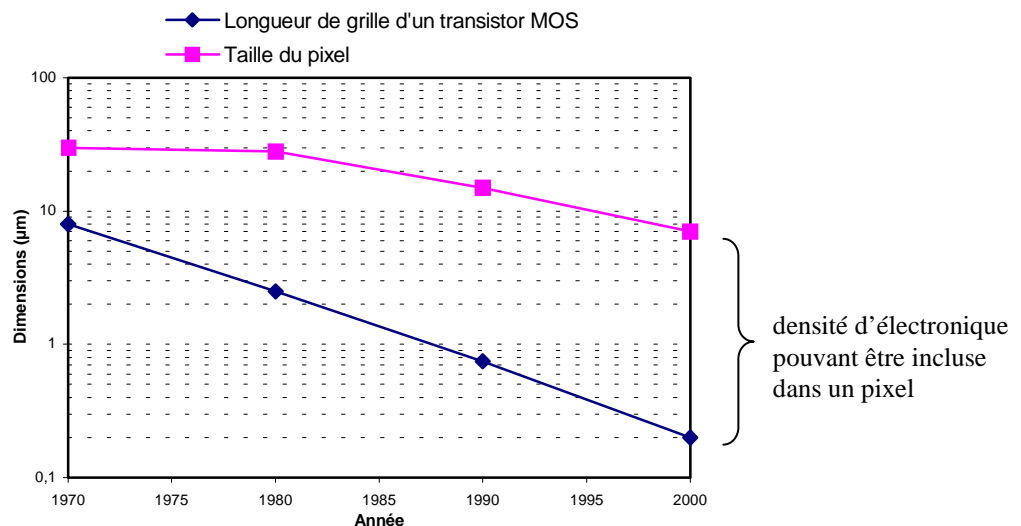


Figure 1.8 Evolution des règles de dessin



On peut avoir recours à une matrice de microlentilles pour améliorer le facteur de remplissage du circuit. Celles-ci sont de même taille qu'un pixel, et sont utilisées pour concentrer le faisceau lumineux vers la partie sensible du capteur. On peut atteindre ainsi des facteurs de remplissage équivalents proches de 100%.

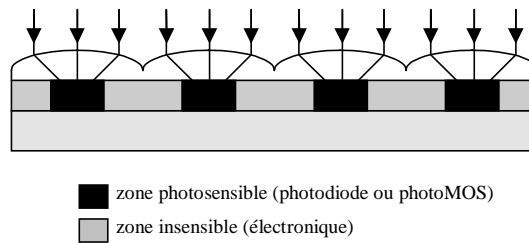


Figure 1.9 Utilisation de microlentilles

## 1.2.2 Paramètres liés au photosite

### A) Le rendement quantique

Le rendement quantique représente le pourcentage de photons qui contribuent au courant photonique dans la diode, par la création d'une paire électron-trou. Dans le cas idéal, chaque photon reçu par la diode dont l'énergie est supérieure au gap du silicium (1.12eV, soit une longueur d'onde de la lumière incidente de moins de 1100nm) crée une paire électron-trou. Dans la pratique, le rendement quantique est limité :

- par le coefficient de réflexion de la surface du silicium, qui peut être corrigé par un traitement surfacique approprié
- par la largeur de la zone de charge d'espace, où se situe la majeure partie de la détection de la lumière
- par les recombinaisons en surface et en profondeur des charges

Il conviendra de distinguer le rendement quantique pur de la diode (aux alentours de 50-60%), du rendement quantique effectif du pixel, qui prend en compte le facteur de remplissage.

$$\eta_{\text{eff}} = \eta \times F_R \quad (1.2)$$

$\eta_{\text{eff}}$  : rendement effectif du pixel

$\eta$  : rendement quantique de la photodiode

$F_R$  : facteur de remplissage du pixel

Le rendement quantique dépend fortement de la longueur d'onde de la lumière incidente. Il n'y a donc pas de sens à annoncer une valeur de rendement quantique sans préciser pour quelle longueur d'onde (ou plage de longueurs d'onde) cette valeur est valable. On donne généralement dans les spécifications d'un circuit d'imagerie la valeur maximale possible du rendement.

### B) Le courant d'obscurité

Le courant d'obscurité représente le courant mesuré par le pixel en l'absence de toute illumination. Il est principalement dû au courant de saturation inverse de la photodiode, les courants de fuite des transistors étant négligeables.

Comme dans le cas d'une diode classique, on lui distinguera une composante périmétrique et une composante surfacique, et il sera fortement dépendant de la température (doublement de sa valeur tous les 7°C environ). Pour le réduire, on utilise parfois un système de refroidissement par effet Peltier, notamment dans le cas des viseurs d'étoiles, où la valeur du courant d'obscurité est un paramètre crucial.

Lors de l'irradiation du circuit, le courant d'obscurité augmente significativement, et celui-ci sera donc une contrainte majeure pour l'utilisation des capteurs d'images CMOS dans des applications spatiales.

### C) La capacité parasite de la photodiode

Bien qu'elle ne soit pas une spécification propre du capteur, la capacité parasite de la photodiode est très importante pour la valeur du facteur de conversion (dans le cas d'un pixel intégrant) et pour le bruit lié à la remise à zéro du pixel, comme on le verra par la suite.

On cherchera dans tous les cas à obtenir une capacité parasite de photodiode la plus faible possible, ce qui sera facilité par la réduction de la taille des pixels, au fur et à mesure de leur évolution.

## 1.2.3 Paramètres électriques

### A) La vitesse de lecture

On distinguera dans la suite de ce rapport la vitesse de lecture des pixels, d'une ligne, et d'une trame. Bien que la vitesse de lecture des pixels soit sensiblement constante pour un circuit (de l'ordre de quelques Mpix/s pour les capteurs d'image actuels, certains atteignant plusieurs centaines de Mpix/s), la vitesse de trame (ou le taux de rafraîchissement de l'image) dépend de la résolution de la fenêtre lue. Dans le cas des CCD, la question n'est pas fondamentale, puisque cette taille est fixe. Il peut toutefois y avoir une ambiguïté en ce qui concerne les APS, puisque l'utilisation du fenêtrage augmentera considérablement la vitesse de trame.

Dans le cas des viseurs d'étoiles en particulier, la fenêtre de lecture sera de l'ordre de  $10 \times 10$  pixels. On obtient ainsi des vitesses de lecture de trame de quelques dixièmes de millisecondes.

La vitesse de lecture d'une image peut donc dépendre de trois éléments :

- le pixel, qui travaille à la fréquence de lecture d'une trame
- les drivers et les amplificateurs de colonne, qui génèrent ou acquièrent un signal modulé à la fréquence ligne
- le multiplexeur de sortie du circuit, et les convertisseurs analogique-numérique, qui travaillent à la fréquence pixel.

Généralement, la vitesse du circuit sera limitée en sortie par le multiplexeur et / ou les convertisseurs. Cependant, dans le cas de fenêtres de lecture de petites dimensions, il faudra surveiller la fréquence de fonctionnement de l'amplificateur de colonne.

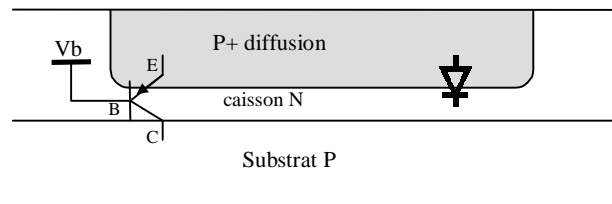
### B) Le facteur de conversion

Il exprime le gain du pixel, soit la différence de niveau relevé en sortie pour chaque électron généré dans le photosite. L'augmentation du facteur de conversion permet en outre de réduire le bruit de lecture, comme on le verra par la suite.

### C) L'anti-éblouissement

Cette propriété est fondamentale pour les systèmes d'imagerie, car elle consiste à empêcher un pixel qui subit une trop forte illumination de parasiter ses pixels voisins. En effet, les charges créées par la lumière sont parfois accumulées dans le substrat et peuvent se propager dans le capteur si elles sont trop nombreuses, modifiant ainsi le rendement quantique des pixels voisins.

Pour éviter cela, on peut soit utiliser une structure de photosite qui empêche les charges de se propager (par exemple en isolant les pixels entre eux par des caissons successifs), ou bien prévoir un transistor d'évacuation des charges qui devient passant lorsque le potentiel en surface du photosite dépasse un certain seuil. Ce transistor peut être de structure latérale ou verticale.



**Figure 1.10 Utilisation d'une structure d'anti-éblouissement vertical**

La structure de détection est une photodiode (jonction P+/Nwell) et non pas un phototransistor, car sa base est forcée à  $V_b$ . Lorsque le potentiel de la diffusion P est supérieur à  $V_b + 0.7V$ , le transistor bipolaire PNP devient passant et évacue les charges superflues.

#### 1.2.4 Bruit et non-uniformités

On distinguera dans la suite de ce rapport le bruit temporel, qui résulte de la différence de niveau entre deux échantillons successifs d'un même pixel, sous illumination constante, et le bruit spatial, qui représente les non-uniformités du circuit.

Le **bruit temporel** est dû aux densités spectrales de bruit des différents éléments du pixel, qui s'ajoutent aux variations des offsets lors de la lecture. On distingue :

- le bruit 'shot', créé par les courants présents dans la photodiode
- le bruit en  $1/f$  de la photodiode et de l'électronique du pixel
- le bruit photonique provenant de la variation de lumière reçue par le capteur

Une étude détaillée des bruits temporels sera vue plus loin dans ce chapitre. Nous reprendrons les nombreuses études menées dans ce domaine sur les capteurs CMOS, en explicitant les conditions particulières pour lesquelles chaque type de bruit domine, ainsi que les techniques pour les réduire : Double Echantillonnage Corrélé (Correlated Double Sampling, CDS), Double Echantillonnage Non Corrélé (Non-Correlated Double Sampling, NCDS), Double Echantillonnage Delta (Double Delta Sampling, DDS).

Le **bruit spatial (ou Fixed Pattern Noise, FPN)** est fortement dépendant de la technologie de fabrication employée, et il est difficilement prévisible et corrigible. Dans les circuits intégrés CMOS analogiques, on choisit de préférence des transistors de grandes dimensions, qui sont moins sensibles aux variations de longueur de grille. Cette technique pourra être utilisée pour le dessin des amplificateurs de colonne, mais pas en ce qui concerne les pixels, qui utilisent des transistors aux dimensions minimales.

En ce qui concerne le bruit spatial issu des pixels, on appellera **DSNU (Dark Signal Non-Uniformities)** les non-uniformités de l'image obtenue en obscurité, et **PRNU (Pixel Response Non-Uniformities)** les non-uniformités d'une image sous illumination homogène, après correction des DSNU.

# **Chapitre 2**

## **Etat de l'art**

## 2.1 Principaux types de circuits APS réalisés

### 2.1.1 Pixel à 4 transistors avec limitation du temps d'intégration

#### A) Principe de fonctionnement

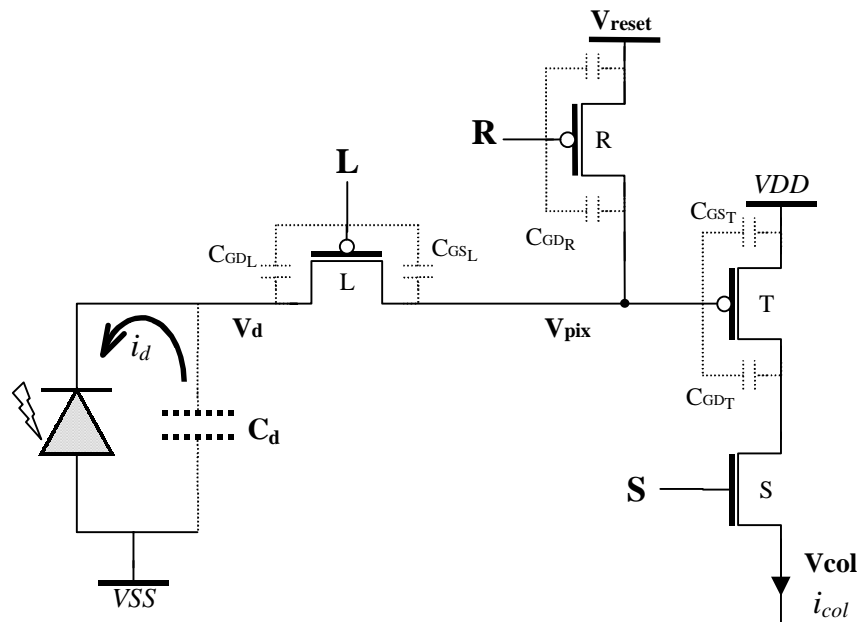


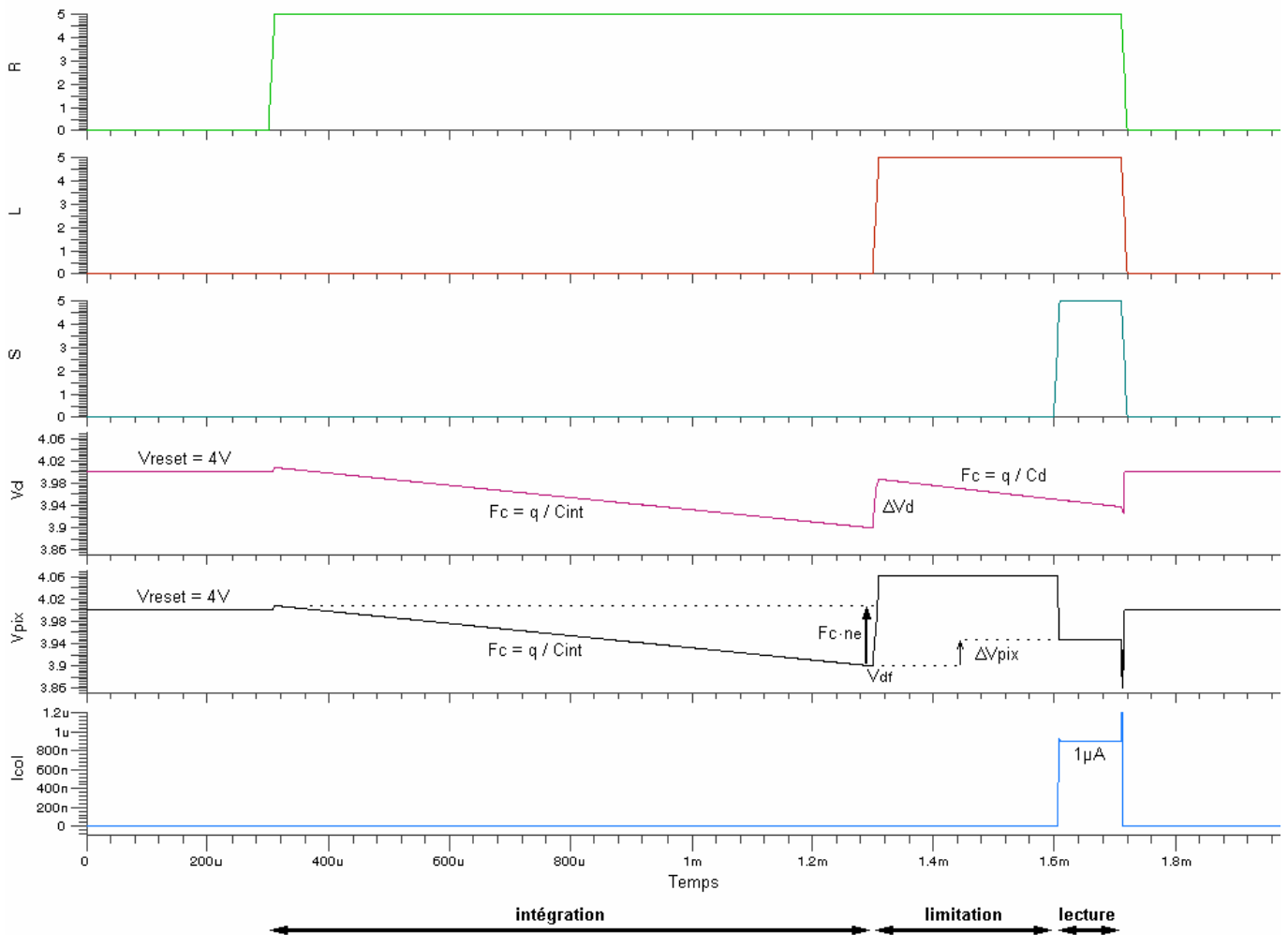
Figure 2.1 Schématique d'un pixel APS 4 transistors, avec ses capacités parasites

Ce type de pixel est le plus communément employé pour la réalisation de matrices images APS<sup>[7][8][9]</sup>, car il est d'une conception simple et stable. Le transistor de limitation de l'intégration (contrôle du temps d'obturation), L, et le transistor de reset, R, sont commandés en interrupteurs. Un troisième transistor T permet d'isoler le signal sensible issu de la diode ( $V_d$ ,  $V_{pix}$ ), des colonnes de la matrice, dont la capacité parasite s'ajouterait sans cela à la capacité de la diode, dégradant ainsi considérablement les performances du capteur. Enfin, un transistor de sélection de la ligne, S, réalise un multiplexage du signal de long de la matrice de capteurs.

La phase de lecture se compose de quatre phases :

- fermeture des transistors R et L : la tension  $V_{reset}$  est appliquée aux bornes de la diode, neutralisant les charges accumulées dans celle-ci pendant la lecture de la trame précédente.
- ouverture du transistor de Reset, le transistor de limitation étant toujours fermé. Le courant généré par la photodiode ne pouvant être évacué par les transistors, il reste confiné aux bornes de la diode et s'intègre dans la capacité parasite de celle-ci.
- en fin d'intégration, le transistor L s'ouvre, gelant ainsi le signal  $V_{pix}$  sur la grille du transistor T, grâce aux capacités parasites  $CG_{SL}$ ,  $CG_{DR}$  et  $CG_{ST}$ .
- la lecture du pixel est réalisée en basculant le transistor de sélection pour tous les pixels d'une même ligne. La tension  $V_{pix}$  module ainsi le courant dans la colonne, qui sera lu par l'amplificateur situé en bout de chaque colonne.

(a) (b)  
**Figure 2.2 Lecture de la matrice par sélection de lignes**  
 (a) : au niveau pixel / transistor  
 (b) : au niveau système



**Figure 2.3 Simulation d'un pixel APS 4 transistors**

## B) Caractéristiques de cette architecture, problèmes

### a. Facteur de conversion

Ce pixel est de type intégrant, car il utilise la capacité parasite de la photodiode (à laquelle s'ajoutent les capacités parasites des transistors) pour stocker les charges issues de l'illumination.

Son facteur de conversion est donc :

$$F_c = \frac{q}{C_{\text{int}}} \cong \frac{q}{C_d + C_{\text{GD}_L} + C_{\text{GS}_L} + C_{\text{GD}_R} + C_{\text{GS}_T}} \quad (2.1)$$

- $F_c$  : facteur de conversion du pixel (V)  
 $q$  : charge d'un électron =  $1.602 \cdot 10^{-19}$  C  
 $C_{\text{int}}$  : capacité équivalente utilisée pour l'intégration du signal (F)  
 $C_d$  : capacité de la jonction de la diode (F)  
 $C_{\text{GD}_L}$  : capacité grille-drain du transistor L (F)  
 $C_{\text{GS}_L}$  : capacité grille-source du transistor L (F)  
 $C_{\text{GD}_R}$  : capacité grille-drain du transistor R (F)  
 $C_{\text{GS}_T}$  : capacité grille-source du transistor T (F)

Avec :

$$C_d = \frac{A_d \cdot \epsilon_{\text{si}}}{X_{\text{dep}}} = \frac{A_d \cdot \epsilon_{\text{si}}}{\sqrt{2 \cdot \frac{\epsilon_{\text{si}}}{q} \cdot \left( V_i + V_d - \frac{2kT}{q} \right) \cdot \left( \frac{1}{N_A} + \frac{1}{N_D} \right)}} \quad \text{ou} \quad C_d = \frac{A_d \cdot C_{\text{surf}} + P_d \cdot C_{\text{peri}}}{\sqrt{1 + \frac{V_d}{\phi_d}}} \quad (2.2) \quad (2.3)$$

- $A_d$  : aire de la diode (m<sup>2</sup>)  
 $P_d$  : périmètre de la diode (m)  
 $\epsilon_{\text{si}}$  : permittivité du silicium =  $1.04 \cdot 10^{-10}$  F/m à 300°K  
 $X_{\text{dep}}$  : largeur de la zone de charge d'espace (m)  
 $k$  : constante de Boltzmann =  $1.3806 \cdot 10^{-23}$  J/K  
 $T$  : température absolue (K)  
 $V_i$  : tension interne de la diode (V)  
 $V_d$  : tension inverse appliquée aux bornes de la diode (V)  
 $N_A$  : dopage de la zone P (m<sup>-3</sup>)  
 $N_D$  : dopage de la zone N (m<sup>-3</sup>)  
 $C_{\text{surf}}$  : composante surfacique de la capacité de diode sous tension nulle (F/m<sup>2</sup>)  
 $C_{\text{peri}}$  : composante périmétrique de la capacité de diode sous tension nulle (F/m)  
 $\phi_d$  : potentiel de jonction (V)

$V_i$  est donné par :

$$V_i = \frac{kT}{q} \cdot \ln \left( \frac{N_A \cdot N_D}{n_i^2} \right) \quad (2.4)$$

- $n_i$  : concentration de porteurs intrinsèque du silicium =  $1.45 \cdot 10^{-10}$  cm<sup>-3</sup> à 300°K

Dans le cas d'un pixel de  $30\mu\text{m} \times 30\mu\text{m}$ , on obtient des valeurs de l'ordre de la centaine de femto-Farad, soit un facteur de conversion d'environ  $1.6\mu\text{V}/e^-$ .

## b. Facteur de remplissage

Si on se place dans une utilisation faible flux, on pourra considérer que le signal utile,  $V_d$ , varie faiblement autour de sa valeur nominale,  $V_{reset}$ .

$$V_{df} = V_{reset} - F_c \cdot n_e \quad (2.5)$$

$V_{df}$  : tension de la diode en fin d'intégration (V) (voir figure 2.3)

$n_e$  : nombre d'électrons générés par la photodiode pendant l'intégration

Le choix de la tension  $V_{reset}$  est donc critique, puisque c'est cette tension qui réglera la grandeur du courant de colonne,  $i_{col}$ .

$$i_{col} = \frac{K_p}{2} \frac{W_T}{L_T} \cdot (VDD - V_{pix} - |V_T|)^2 = \frac{K_p}{2} \frac{W_T}{L_T} \cdot (VDD - V_{df} - \Delta V_{pix} - |V_T|)^2 \quad (2.6)$$

$i_{col}$  : courant consommé dans une colonne de la matrice pendant la phase de lecture (A)

$K_p$  : facteur de gain du transistor T ( $A/V^2$ )

$W_T$  : largeur de grille du transistor T (m)

$L_T$  : longueur de grille du transistor T (m)

$V_T$  : tension de seuil du transistor T (V)

$\Delta V_{pix}$  : variation de la tension  $V_{pix}$  due à l'ouverture des transistors L et S (V) (voir figure 2.3)

Si le courant de colonne est trop faible, il risque d'être dissipé dans les colonnes et sera plus difficilement détectable en sortie. Dans le cas contraire, il représentera une grande part de la consommation du capteur, puisqu'il se retrouve dans chaque colonne de la matrice.

$$P_{col} = VDD \cdot n_x \cdot i_{col} = VDD \cdot n_x \cdot \frac{K_p}{2} \frac{W_T}{L_T} \cdot (VDD - V_{reset} + F_c \cdot n_e - \Delta V_{pix} - |V_T|)^2 \quad (2.7)$$

$P_{col}$  : puissance dissipée dans les colonnes du circuit lors de la lecture (W)

$n_x$  : nombre de colonnes de la matrice

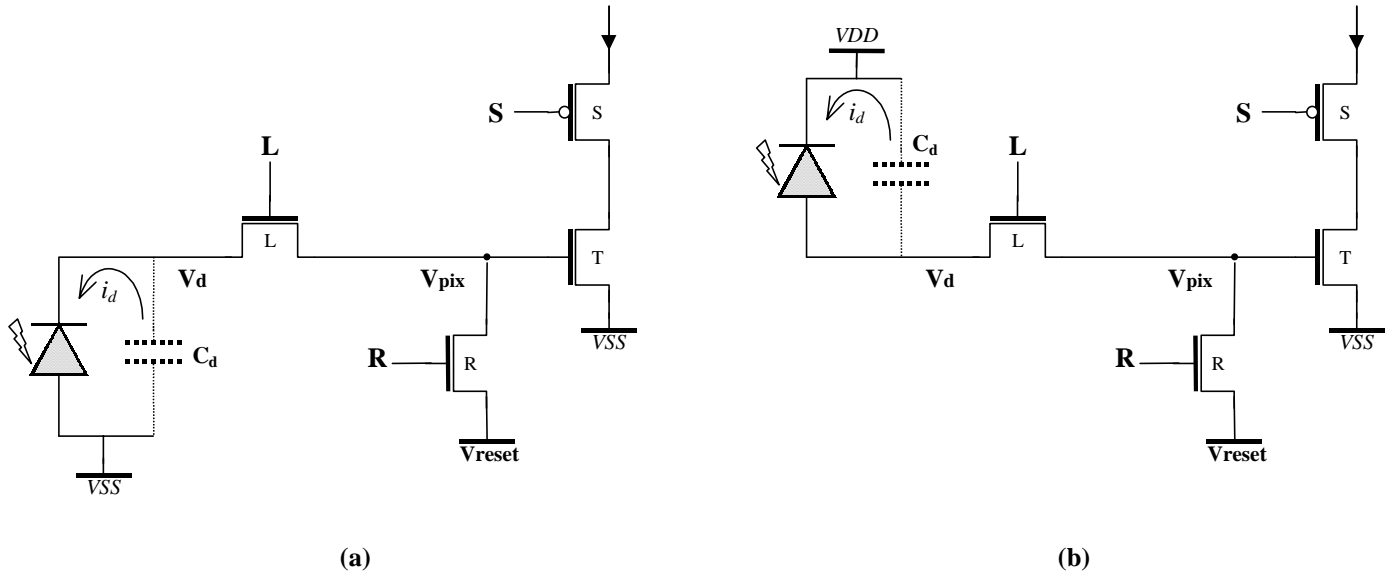
Il est à noter ici qu'une majorité des études et des réalisations de capteurs CMOS APS se basent sur une tension  $V_{reset}$  égale à VDD. Cela a pour conséquence que lors de faibles illuminations, le transistor T est polarisé dans sa région de sous-seuil, et que les courants de colonne sont très faibles. Il est donc beaucoup plus difficile de détecter de petits signaux.

Pour obtenir des courants de colonnes de l'ordre du micro-Ampère, ( $P_{col} \approx mW$ ), on se fixera  $V_{reset} \cong 4V$ .

Du fait de cette polarisation, et pour diminuer la résistance série des transistors L et R, on utilisera des transistors de type P, qui sont préférables aux transistors N lorsque le point de fonctionnement est élevé, comme c'est le cas ici. En revanche, ces transistors nécessitent l'utilisation d'un caisson N de grande dimension, ce qui dégrade significativement le facteur de remplissage du pixel.

Une variante de cette architecture pourrait consister à symétriser chaque transistor, ainsi que leur point de polarisation.





**Figure 2.4** Variantes de l'architecture à 4 transistors, avec point de polarisation faible ( $V_d = V_{pix} = V_{reset} \cong 1V$ )  
 (a) : avec photodiode à la masse  
 (b) : avec photodiode à VDD

Le premier cas de figure utilise une photodiode N polarisée en faible inversion. Lors de l'intégration du signal, la tension à ses bornes va diminuer et risque de s'inverser, polarisant ainsi la diode en direct. Ce cas de figure pourra donc être employé, mais uniquement pour des faibles flux.

Le deuxième cas requiert de polariser les deux bornes de la diode, et complique sa conception (utilisation de photodiodes P, qui occupent une surface plus grande). On perd ainsi sur le facteur de remplissage au lieu d'en gagner.

### c. Linéarité

La capacité de jonction utilisée pour l'intégration du signal varie selon la tension appliquée à ses bornes. On a ainsi un effet de non-linéarité lors de fortes expositions.

En combinant les équations (2.1), (2.3), et (2.5), on obtient :

$$dV_d(t) \cong \frac{q}{C_d(V_d(t))} \cdot dn_e = \frac{q}{A_d \cdot C_{surf} + P_d \cdot C_{peri}} \cdot \sqrt{1 + \frac{V_d(t)}{\phi_d}} \cdot \frac{n_e}{T_{int}} \cdot dt \quad (2.8)$$

$dV_d(t)$  : variation de la tension  $V_d(t)$  pendant un temps  $dt$

$dn_e$  : nombre d'électrons générés par la photodiode pendant un temps  $dt$

En résolvant l'équation, on trouve :

$$V_d(t) = V_{reset} + \left( F_c \cdot \frac{n_e}{T_{int}} \right) \cdot t + \left( \frac{q^2 \cdot n_e^2}{4 \cdot T_{int}^2 \cdot (A_d \cdot C_{surf} + P_d \cdot C_{peri})^2 \cdot \phi_d} \right) \cdot t^2 \quad (2.9)$$

$T_{int}$  : temps d'intégration (s)

Le troisième terme de l'équation exprime la non-linéarité de la photodiode.

### d. Offset en fin d'intégration

Les capacités grille-source et grille-drain du transistor L sont chargées en fin d'intégration à la tension

$$V_{GS_L} = V_{GD_L} = V_{L_L} - V_{reset} + F_c \cdot n_e \quad (2.10)$$

$V_{GS_L}$  : tension grille-source du transistor L (V)

$V_{GD_L}$  : tension grille-drain du transistor L (V)

$V_{L_L}$  : tension de commande de la grille du transistor L à l'état bas (V)

Lors du basculement de ce transistor, en fin d'intégration, cette charge va se transmettre dans la capacité parasite de la diode d'une part, et dans la capacité parasite du nœud  $V_{pix}$  d'autre part. La différence de tension dépendra du point à partir duquel le transistor est ouvert.

On notera ce point  $V_{LT}$

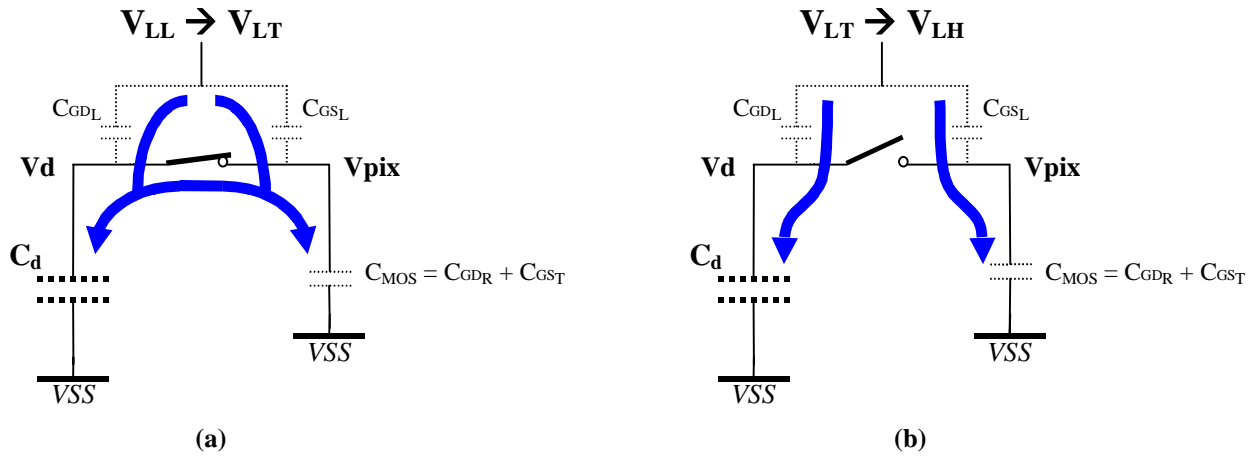


Figure 2.5 Illustration des transferts de charges lors de l'ouverture du transistor de limitation

(a) : 1<sup>ère</sup> phase : transistor L fermé ( $V_L < V_{LT}$ )

(b) : 2<sup>ème</sup> phase : transistor L ouvert ( $V_L > V_{LT}$ )

Soit :

$$\Delta V_d = \underbrace{(V_{LT} - V_{L_L}) \cdot \left( \frac{C_{GSL} + C_{GDL}}{C_{GSL} + C_{GDL} + C_d + C_{MOS}} \right)}_{1^{ère} \text{ phase}} + \underbrace{(V_{L_H} - V_{LT}) \cdot \left( \frac{C_{GDL}}{C_{GDL} + C_d} \right)}_{2^{ème} \text{ phase}} \quad (2.11)$$

$$\Delta V_{pix} = (V_{LT} - V_{L_L}) \cdot \left( \frac{C_{GSL} + C_{GDL}}{C_{GSL} + C_{GDL} + C_d + C_{MOS}} \right) + (V_{L_H} - V_{LT}) \cdot \left( \frac{C_{GSL}}{C_{GSL} + C_{MOS}} \right) \quad (2.12)$$

$\Delta V_d$  : offset sur le nœud  $V_d$  créé à l'ouverture du transistor L (voir figure 2.3)

$\Delta V_{pix}$  : offset sur le nœud  $V_{pix}$  créé à l'ouverture du transistor L (voir figure 2.3)

$V_{L_L}$  : tension de commande de la grille du transistor L à l'état bas (V)

$V_{L_H}$  : tension de commande de la grille du transistor L à l'état haut (V)

$V_{LT}$  : tension de commande de la grille du transistor L pour laquelle ce transistor s'ouvre (V)

Les capacités étant fixées, on cherchera à réduire les termes  $(V_{LT} - V_{LL})$  et  $(V_{LH} - V_{LT})$ , ce qui revient à fixer les tensions de commande de grille du transistor L les plus proches possible des niveaux de saturation et de blocage.

Dans le deuxième terme des équations (2.11) et (2.12), la capacité  $C_d$  est très supérieure à  $C_{MOS}$ , et on aura donc un offset moins important sur le nœud  $V_d$  que sur le nœud  $V_{pix}$ .

### e. Bruit de lecture

Pour finir, le paramètre le plus significatif d'un pixel APS est son bruit de lecture. En dehors du bruit présent pendant l'intégration de la lumière, qui est un bruit grenaille dû au courant généré par la photodiode et qui ne peut pas être corrigé, le bruit de lecture est dominé par le bruit grenaille provoqué par le transistor de remise à zéro de la valeur du pixel<sup>[6]</sup>.

Si on considère que le temps de Reset du pixel est suffisant pour atteindre un niveau stable, on a une densité de bruit issue de la photodiode de :

$$\sigma = \sqrt{\frac{k \cdot T}{C_{int}}} \quad (2.13)$$

$\sigma$  : bruit de lecture dû à la remise à zéro du pixel par le transistor R ( $V_{rms}$ )

$k$  : constante de Boltzmann =  $1.3806 \cdot 10^{-23}$  J/K

$T$  : température absolue (K)

Pour exprimer ce bruit en terme d'électrons équivalents générés par la photodiode, il faudra le diviser par le facteur de conversion, soit :

$$\sigma = \sqrt{\frac{k \cdot T}{C_{int}}} \cdot \frac{C_{int}}{q} = \frac{\sqrt{k \cdot T \cdot C_{int}}}{q} \quad (2.14)$$

$\sigma$  : bruit de lecture dû à la remise à zéro du pixel par le transistor R ( $e^-_{rms}$ )

Soit 127 électrons rms à  $T = 300^\circ\text{K}$  pour une capacité typique d'une centaine de femto-Farad.

***Cette valeur est trop importante dans notre cas et devra être réduite.***

On voit donc ici qu'un point fondamental est la valeur de la capacité d'intégration  $C_{int}$ , puisque celle-ci va jouer sur le facteur de conversion, et par là même sur le bruit de lecture du pixel.

La difficulté majeure rencontrée lors de la conception d'un pixel APS est ainsi la réduction de la capacité parasite de la photodiode. Ceci peut se faire soit en agissant sur la technologie, soit en modifiant la structure du pixel. Dans notre cas, on a choisi d'utiliser une technologie standard, à la fois pour réduire le coût de fabrication du capteur, et pour faciliter sa production en série.

Nous allons maintenant étudier les autres architectures de pixel qui permettent de diminuer le bruit de lecture.

## 2.1.2 Méthode de la résistance de forte valeur, pixel non intégrant

### A) Principe de fonctionnement

Cette approche est fondamentalement différente de celle utilisée généralement dans les capteurs d'images CMOS, puisqu'elle ne repose pas sur l'intégration du courant photonique dans une capacité. Le courant issu de la photodiode est transformé en tension en utilisant une résistance de forte valeur, comme montré ci-dessous. Pour ce faire, il faut pouvoir créer une résistance de l'ordre du Giga-Ohm, qui est obtenue en polarisant un transistor MOS dans sa région de sous-seuil<sup>[10][11]</sup>.

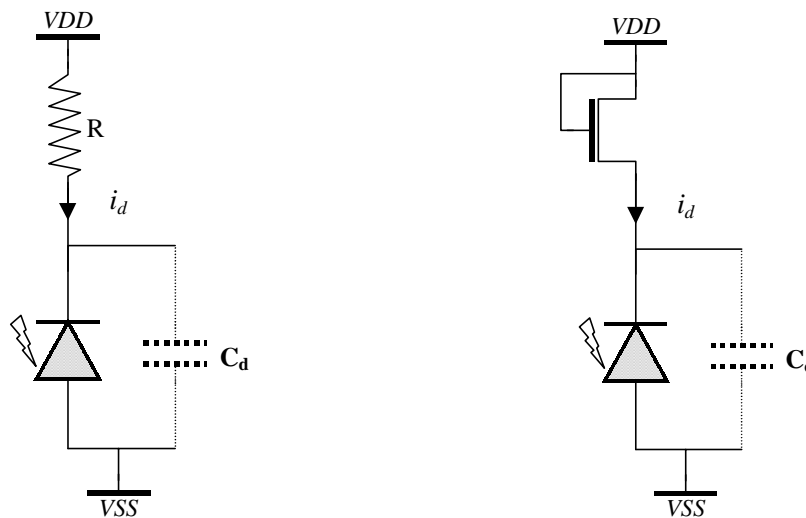


Figure 2.6 Schématisation d'un pixel à résistance de forte valeur implantation par un transistor en région de sous-seuil

On a en sortie une tension qui est fonction du courant de diode par la formule :

$$V_{\text{pix}} = VDD - \frac{n k T}{q} \cdot \ln\left(\frac{i_d}{I_{\text{DO}}} \cdot \frac{W}{L}\right) \quad (2.15)$$

$V_{\text{pix}}$  : tension délivrée par le pixel (V)

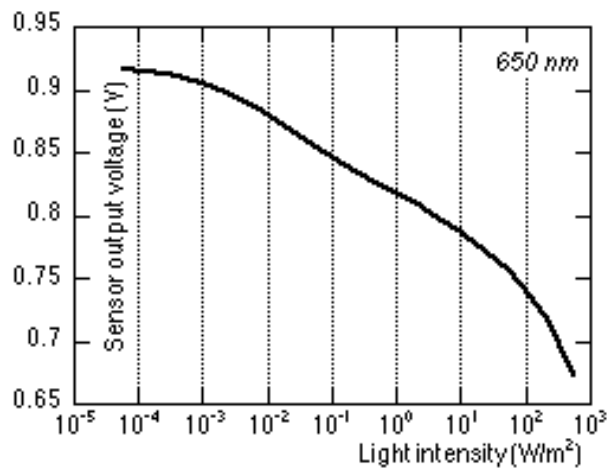
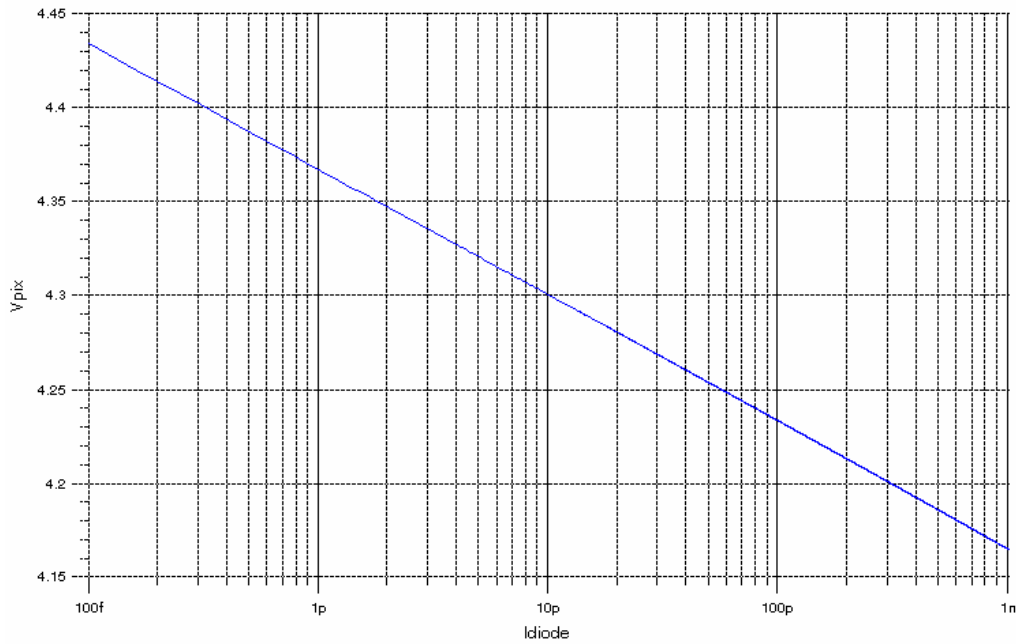
$i_d$  : courant délivré par la photodiode (A)

$I_{\text{DO}}$  : courant de référence dépendant de la technologie, de la tension  $V_{\text{SB}}$  du transistor, et de  $V_T$  (A)

$n$  : facteur de pente de la région de sous-seuil

$W$  : largeur de grille du transistor (m)

$L$  : longueur de grille du transistor (m)



**Figure 2.7 Réponse du pixel à résistance de forte valeur**  
 haut : simulation effectuée sur l'architecture de la figure 2.6  
 bas : résultats expérimentaux

## B) Caractéristiques de cette architecture, problèmes

### a. Réponse logarithmique

Comme montré dans la formule précédente, la tension  $V_{pix}$  n'est pas proportionnelle au courant de diode, mais au logarithme de celui-ci. Ceci n'est pas un inconvénient majeur si on prend soin de corriger cette réponse en sortie du circuit. Au contraire, ce principe peut s'avérer fort utile pour des applications faibles flux, puisque la sensibilité du capteur augmente lors de faibles niveaux de lumière. Il faudra cependant veiller à ce que le transistor soit en permanence dans sa région de sous-seuil, faute de quoi la tension de sortie deviendra proportionnelle à la racine carrée du courant de diode. (cf figure 2.7, pour une illumination supérieure à 10 W/m<sup>2</sup>)

### **b. Facteur de remplissage**

Un atout de cette structure, outre le fait de ne pas intégrer le signal et donc de ne pas avoir de bruit de Reset, est sa simplicité de réalisation. La commande du pixel ne nécessite en effet pas de signal Reset, ni de signal de fin d'intégration, et sa lecture peut être réalisée en utilisant un transistor de transconductance et un transistor de sélection de ligne, selon le principe développé précédemment. On atteint ainsi de bonnes performances sur le facteur de remplissage du pixel (en conservant une taille de pixel constante), ou sur la résolution du capteur, si on réduit la taille du pixel en proportion.

### **c. Accès aléatoire aux pixels**

La suppression de l'intégration de la lumière permet en outre une lecture en temps réel de la valeur du courant de diode. Il n'y a ainsi pas de début ni de fin d'intégration, et on peut à tout moment connaître l'exposition de n'importe quel pixel de la matrice. Cet avantage sera certainement très utile pour des applications multimédia, mais n'est pas fondamental dans le cas qui nous intéresse.

### **d. Variation spatiale du signal**

Bien que ces trois premières caractéristiques ne soient pas dommageables pour la fabrication d'un capteur d'image, la variation spatiale des réponses est un point beaucoup plus critique. En effet, la formule (2.15) montre que la sensibilité du pixel dépend essentiellement des caractéristiques du MOS qui varient significativement selon la température, la géométrie de la grille (souvent dessinée aux dimensions minimales), et les dopages qui changent avec l'irradiation du capteur.

Les concepteurs de cette architecture de pixel recommandent d'utiliser en parallèle de la matrice de capteur une mémoire de même taille servant à stocker les non-uniformités de chaque pixel afin de les corriger en sortie du circuit. Cette solution s'avère relativement complexe à mettre en œuvre, (consommation, densité d'intégration, fiabilité...) et pour cette raison, ce type d'architecture sera rejeté dans notre cas.

D'une manière générale, il y aura un compromis à faire entre la réduction de la valeur de la capacité d'intégration (ou de l'élément d'amplification, comme ici du MOS) et la variation spatiale de ses caractéristiques, qui deviendra de plus en plus critique quand les dimensions approchent les minima de la technologie.

### 2.1.3 Méthode de la réduction de la taille de la photodiode

#### A) Principe de fonctionnement

Comme on l'a vu, l'inconvénient majeur de l'architecture standard à 4 transistors est le bruit du pixel, directement lié à la valeur de sa capacité  $C_{int}$ . Cette capacité étant proportionnelle à la surface de la diode (et à son périmètre), on cherche à obtenir une diode la plus petite possible, sans pour autant nuire au facteur de remplissage.

Une approche originale a été développée par la société FillFactory. Il s'agit de contrôler le dopage du substrat du capteur afin de rediriger les charges vers l'élément sensible. On peut ainsi considérer que la plus grande partie des paires électrons-trous créées par la lumière contribuent au courant photonique.

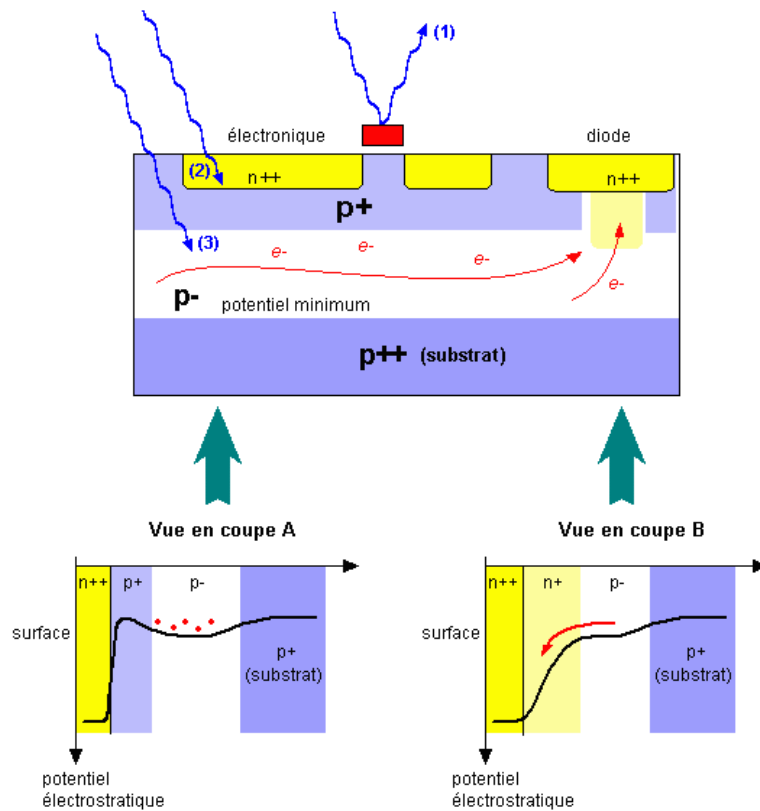


Figure 2.8 Principe de la conduction des charges vers la photodiode intégrante

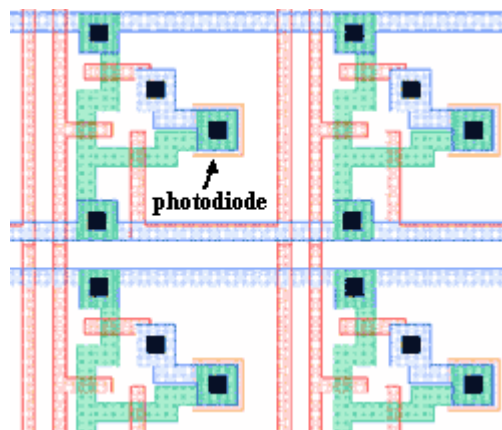


Figure 2.9 Masques des pixels

La différence de dopage entre les différentes couches crée un puits de potentiel sous l'électronique du pixel, qui sert à stocker les électrons. Ceux-ci se déplacent alors par diffusion dans toute la surface du circuit et sont captés par la diode la plus proche.

## B) Caractéristiques de cette architecture, problèmes

### a. Facteur de remplissage

Le facteur de remplissage n'est pas en réalité de 100%, car il est limité :

- par la réflexion de la lumière incidente sur les lignes de métal de l'électronique, et l'intégration des charges dans les zones de diffusion des transistors MOS (cf figure 2.8, (1) et (2)).

Cette limitation fait que le facteur de remplissage se rapproche de celui atteint par un pixel classique, dont la photodiode occuperait toute la surface laissée libre par l'électronique.

- par les recombinaisons des charges présentes dans le puits de potentiel.

Puisque les taux de recombinaison des charges dans le puits de potentiel sont difficilement quantifiables, seule une caractérisation expérimentale de ce pixel permettra de valider cette théorie. Le facteur de remplissage effectif du pixel sera obtenu en mesurant le rendement quantique du pixel, et en ayant préalablement calibré le rendement quantique de la photodiode, selon la formule (1.2).

### b. Précision de la détection

Les électrons générés par la lumière vont être attirés par l'une des quatre diodes qui les entoure, mais il est difficile de prévoir exactement leur déplacement. Ainsi, il est possible qu'une charge parcoure une distance relativement grande avant d'être captée. De ce fait, on considèrera qu'un pixel sera en réalité constitué de quatre photodiodes et de leur électronique correspondante, selon le schéma ci-dessous :

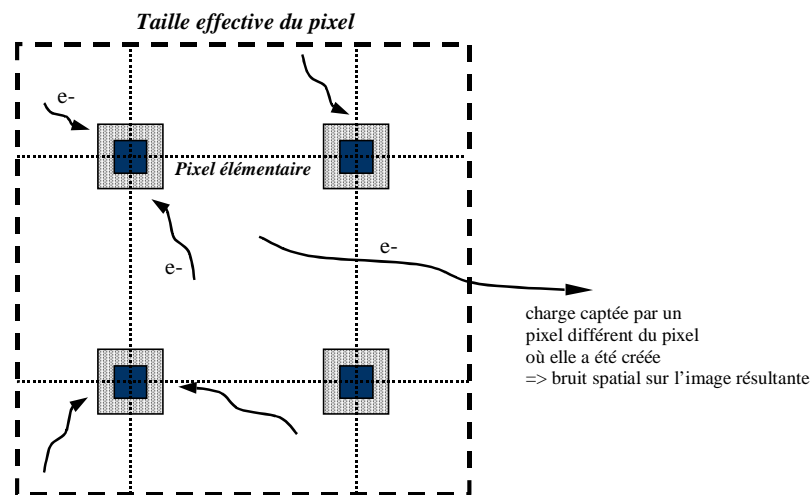


Figure 2.10 Problème de dispersion des charges dans la surface du capteur

La précision de la détection étant fondamentale pour l'application qui nous intéresse (détection du barycentre d'une étoile), ce point sera particulièrement délicat. En revanche, cette architecture permet de réaliser un effet de 'binning' en lisant séparément chacune des quatre diodes élémentaires constituant chaque pixel, ce qui augmente la résolution de l'image, et réduit ainsi cet inconvénient.



### **c. Variation spatiale des réponses**

Comme vu dans la partie 2.1.2 B) d. , la diminution de la taille de la photodiode peut entraîner des problèmes de bruit spatial, dû au fait que les variations de géométries d'une diode à l'autre deviennent plus significatives.

### **d. Utilisation d'une technologie spécifique**

Le dernier point caractéristique de cette architecture est qu'elle nécessite l'emploi d'une technologie de fabrication qui permette la superposition des couches de différents dopages P dans le substrat. On ne pourra probablement pas utiliser pour cela la transition créée par la couche épitaxiale, celle-ci étant trop profonde et donc moins sensible à la lumière (profondeur de pénétration de quelques  $\mu\text{m}$ ).

Cette spécificité supprime ainsi le principal atout des capteurs d'images CMOS, qui est lié au fait qu'ils peuvent être réalisés sur une chaîne de circuits intégrés standard, réduisant ainsi considérablement le coût et la simplicité de fabrication. Dans notre cas, l'objectif est de ne pas apporter la moindre modification au procédé de fabrication, et cela passe donc par une étude des caractéristiques d'une technologie donnée, et des limites qu'elle peut avoir sur le rendement quantique et le gain du pixel. Cette étude fera l'objet du chapitre suivant de ce rapport.

## 2.2 Techniques de réduction du bruit dans un capteur APS

Dans la partie précédente, nous avons étudié les principaux types de pixels CMOS fabriqués aujourd'hui, ainsi que leurs limitations. Bien que des approches originales aient été développées, l'architecture communément employée, qui intègre le courant photonique dans la capacité parasite de la photodiode, reste la plus stable et la plus fiable. Cependant, comme on l'a vu, le principal inconvénient de cette architecture est son bruit de lecture, dû en majeure partie à la remise à zéro du pixel par le transistor de Reset.

Pour y remédier, plusieurs techniques sont maintenant couramment utilisées dans la conception de capteurs CMOS. Il ne s'agit plus cette fois de réduire la valeur du bruit de Reset, mais de limiter son influence sur la lecture du signal.

### 2.2.1 Double Echantillonnage Corrélé (Correlated Double Sampling, CDS)

#### A) Principe

Ce procédé consiste à réaliser deux lectures successives d'un même pixel, pendant une même lecture de trame.

- une lecture du niveau de Reset, après l'ouverture du transistor R
- une lecture du niveau du signal, après intégration

La soustraction de ces deux niveaux supprime le bruit lié à la remise à zéro du pixel, comme illustré ci-dessous.

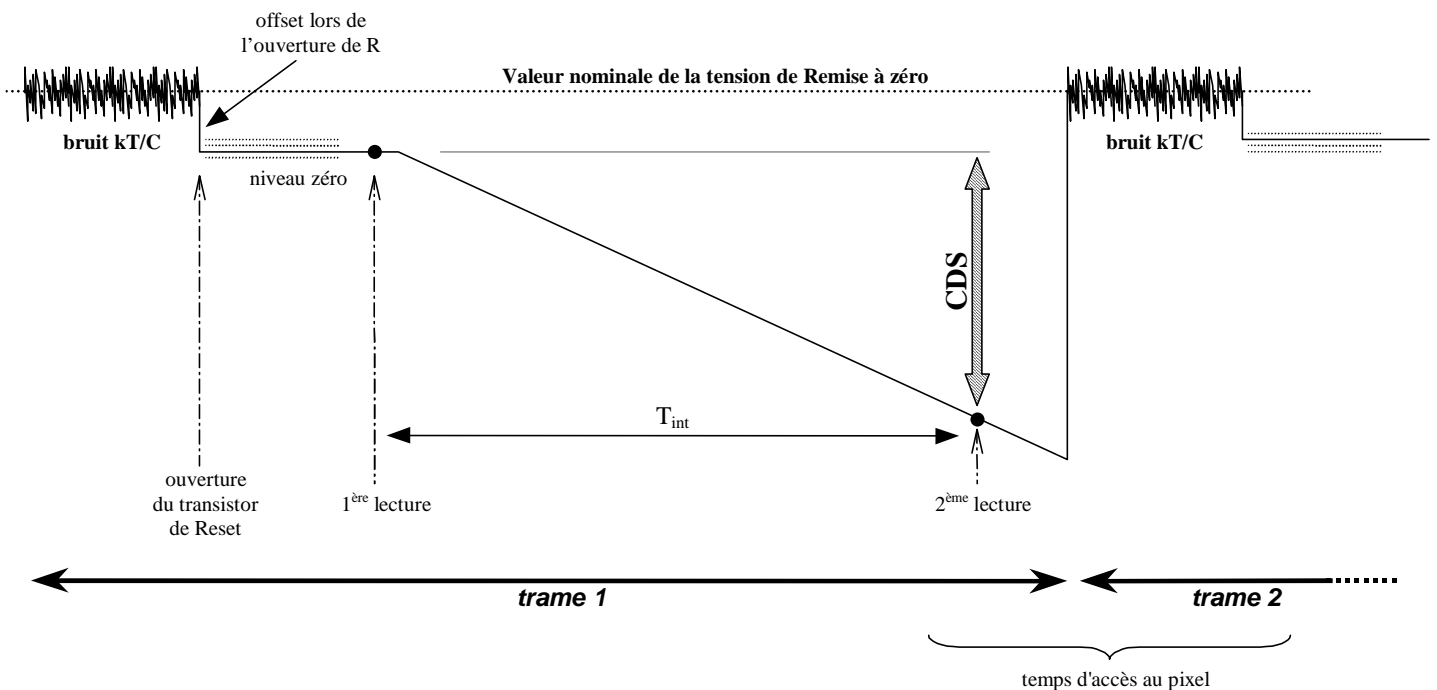


Figure 2.11 Double échantillonnage corrélé, CDS

Cette technique est basée sur le fait que le bruit de lecture en  $\sqrt{kT/C_{int}}$  n'est présent que pendant les temps où le transistor R est fermé. A l'ouverture de celui-ci, la tension de bruit, qui oscille autour de sa valeur nominale  $V_{reset}$ , est "gelée" aux bornes de la capacité d'intégration (appelé 'niveau zéro' dans la figure précédente). On a donc après l'ouverture un niveau de tension *stable*, dont la valeur *moyenne* est égale à  $(V_{reset} - offset)$ , et dont l'écart-type d'une trame à une autre est égale à  $\sqrt{kT/C_{int}}$ .

En l'absence de CDS, la valeur du signal après l'intégration de la lumière dépendra directement de la valeur de ce palier. La lecture du pixel aura donc elle aussi un écart-type de  $\sqrt{kT/C_{int}}$  d'une trame à une autre.

la méthode du CDS, en soustrayant ces deux tensions, élimine complètement le bruit de Remise à zéro du pixel. On obtient ainsi directement le taux d'illumination du pixel.

On peut remarquer ici que le CDS supprime également l'offset qui apparaît à l'ouverture du transistor R.

**B) Application, limitations**

Bien que très efficace, cette technique ne peut pas être utilisée dans la majorité des cas, en raison de la complexité de sa mise en œuvre. En effet, pendant le temps d'intégration  $T_{int}$ , le circuit de lecture a parcouru la matrice entière, et il faut donc que lors de la deuxième lecture d'un pixel, après intégration, il puisse retrouver la valeur de Reset qu'avait ce pixel, afin de faire la soustraction des niveaux.

Pour cela, il faudrait pouvoir stocker les niveaux de Reset de chaque pixel de la matrice. On peut par exemple concevoir une matrice de points mémoire analogiques de même taille que le capteur, mais cette solution paraît coûteuse en terme de surface et complexe à mettre en œuvre.

En revanche, la technique du CDS est particulièrement adaptée aux photoMOS, dont le principe de fonctionnement repose sur l'intégration des charges sous une grille en polysilicium, puis sur leur transfert quasi instantané vers le circuit de lecture.

La rapidité de ce transfert permet d'avoir successivement les deux niveaux de tension nécessaires pour le CDS.

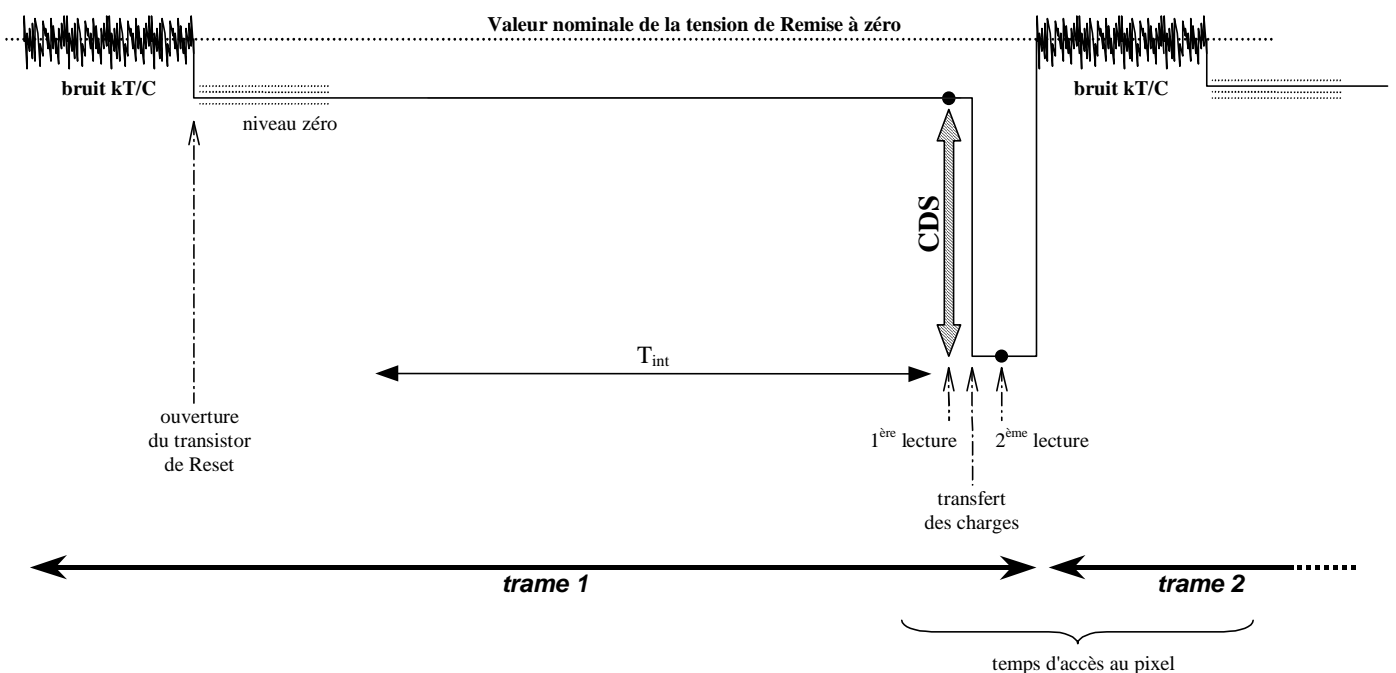


Figure 2.12 Utilisation du CDS avec des matrices de photoMOS

## 2.2.2 Double Echantillonnage Non Corrélé (Non-Correlated Double Sampling, NCDS)

### A) Principe

Le Double Echantillonnage Non Corrélé est une alternative au CDS qui peut être plus facilement utilisable avec des circuits à photodiodes. Il consiste à soustraire de la valeur lue en fin d'intégration le niveau de Reset de la trame suivante.

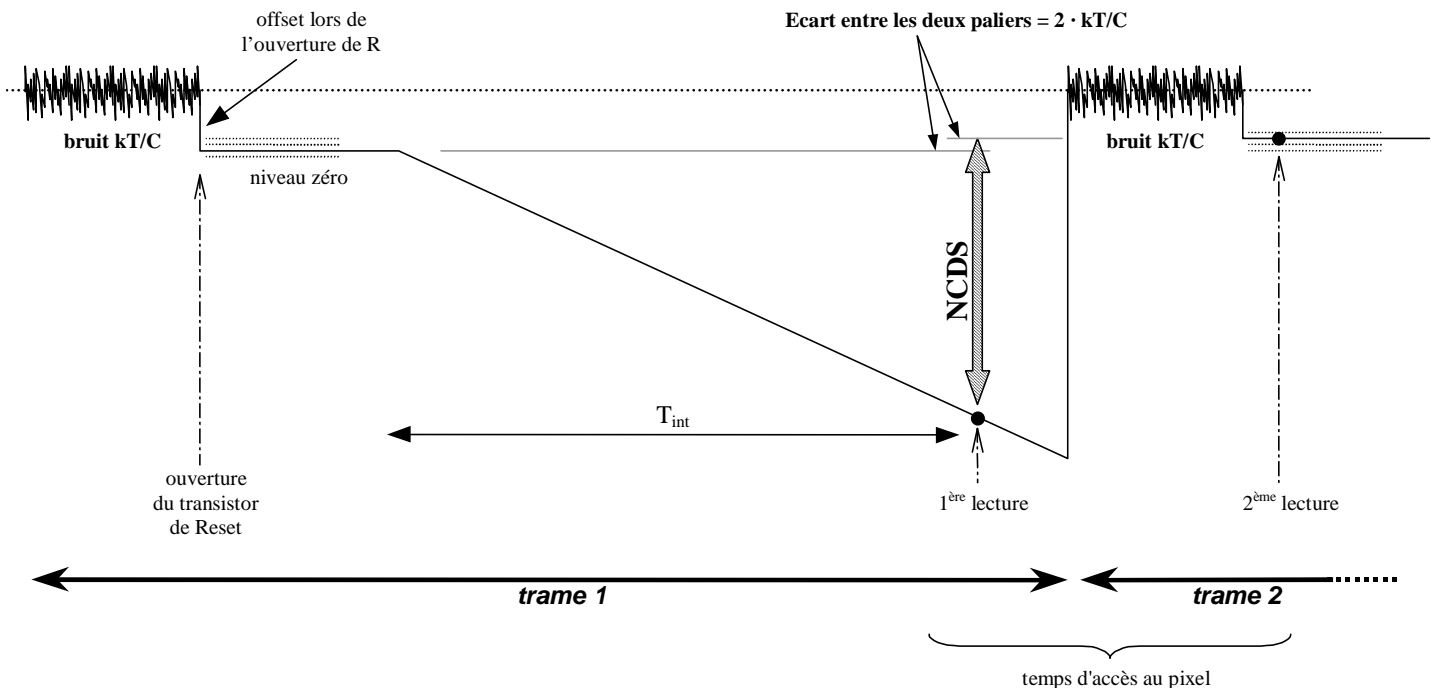


Figure 2.13 Double échantillonnage non corrélé, NCDS

Le NCDS soustrait deux niveaux de tension qui ont lieu pendant le temps où le pixel est accédé. Il n'y a donc pas de stockage de tension, et sa mise en œuvre s'en trouve ainsi grandement simplifiée.

### B) Application, limitations

Le palier de Reset n'est pas lié au niveau d'illumination lu, mais à celui de la trame suivante. On a ainsi l'effet inverse de celui désiré : puisque les deux tensions ne sont pas corrélées, on double en valeur quadratique le bruit de Reset du pixel au lieu de le supprimer.

Cette technique ne sera utile que pour supprimer l'offset lié à l'ouverture du transistor R et les offsets de la chaîne d'acquisition, mais ne pourra être employée que si le bruit de lecture est très faible.

## 2.2.3 Double Echantillonnage Delta (Double Delta Sampling, DDS)

### A) Principe

Le Double Echantillonnage Delta est une technique destinée à réduire la dispersion de caractéristiques des amplificateurs de colonne. En effet, on verra par la suite que ceux-ci à l'origine de la majeure partie du bruit spatial.

Le Double Echantillonnage Delta consiste à utiliser deux structures identiques qui sont traitées de la même manière, et à mesurer la dispersion du signal en sortie. Il peut être utilisé ainsi soit pour améliorer la correspondance entre les amplificateurs de colonne et les pixels, soit pour augmenter les performances de la chaîne à Double Echantillonnage Corrélé.

#### a. Amélioration de la correspondance entre les amplificateurs de colonne et les pixels

Comme on l'a vu dans les exemples précédents, les architectures de pixels ont le plus souvent un transistor de transconductance qui permet de convertir la tension de la photodiode en un courant le long des colonnes de la matrice.

Le rôle fondamental des amplificateurs de colonne est alors de reconverter ce courant en tension afin de reconstituer le signal du pixel. Cela se fait grâce à un miroir de courant, et à un transistor de transconductance de même taille que celui présent dans les pixels, et qui est utilisé comme miroir.

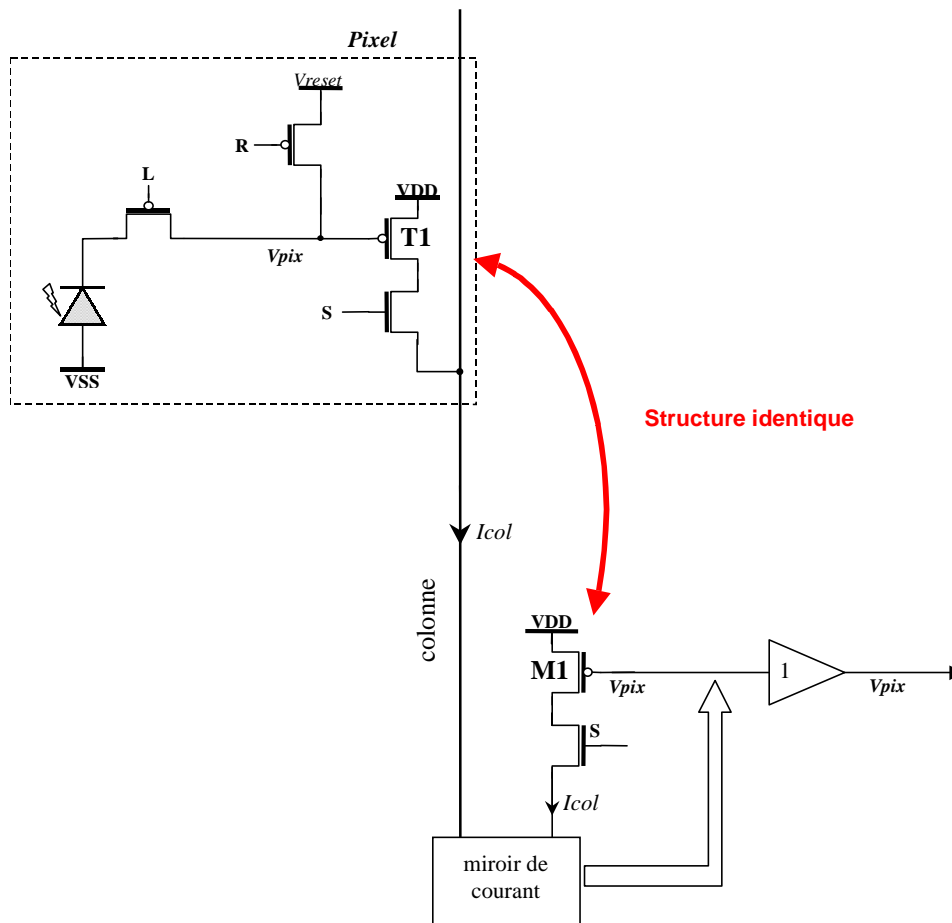
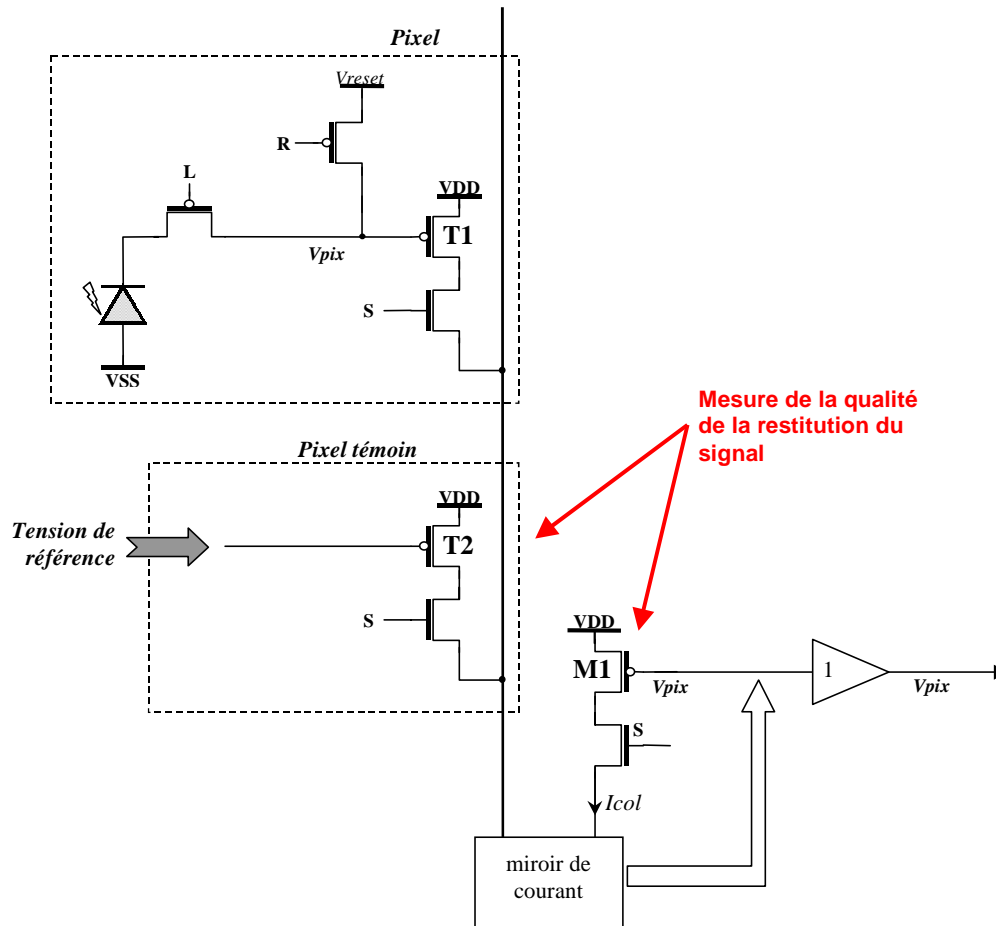


Figure 2.14 Amplificateur de colonne à miroir de courant

Le principal problème lié à cette structure, est que les deux transistors de transconductance T1 et M1 sont de taille minimale, et peuvent être séparés par une distance égale à la taille de la matrice de capteurs. Il est alors très difficile de les faire se correspondre.

Dans ce cas, la technique du DDS peut être employée grâce à un pixel témoin dont la structure reprend le plus fidèlement possible celle des pixels de la matrice.



**Figure 2.15 Double Echantillonnage Delta pour améliorer la qualité de la correspondance entre amplificateurs de colonne et pixels**

Le niveau relevé en sortie lorsque la tension est appliquée sur le pixel témoin, sera utilisé comme référence de signal pour la mesure.

Le DDS permet ainsi de calibrer l'offset induit par le miroir de courant et par la dispersion des caractéristiques de M1.

Il est à noter que cette technique ne sera utile que si l'on a pas employé de CDS ni de NCDS, car dans ces deux cas de figure l'offset de la chaîne d'acquisition est déjà corrigé.

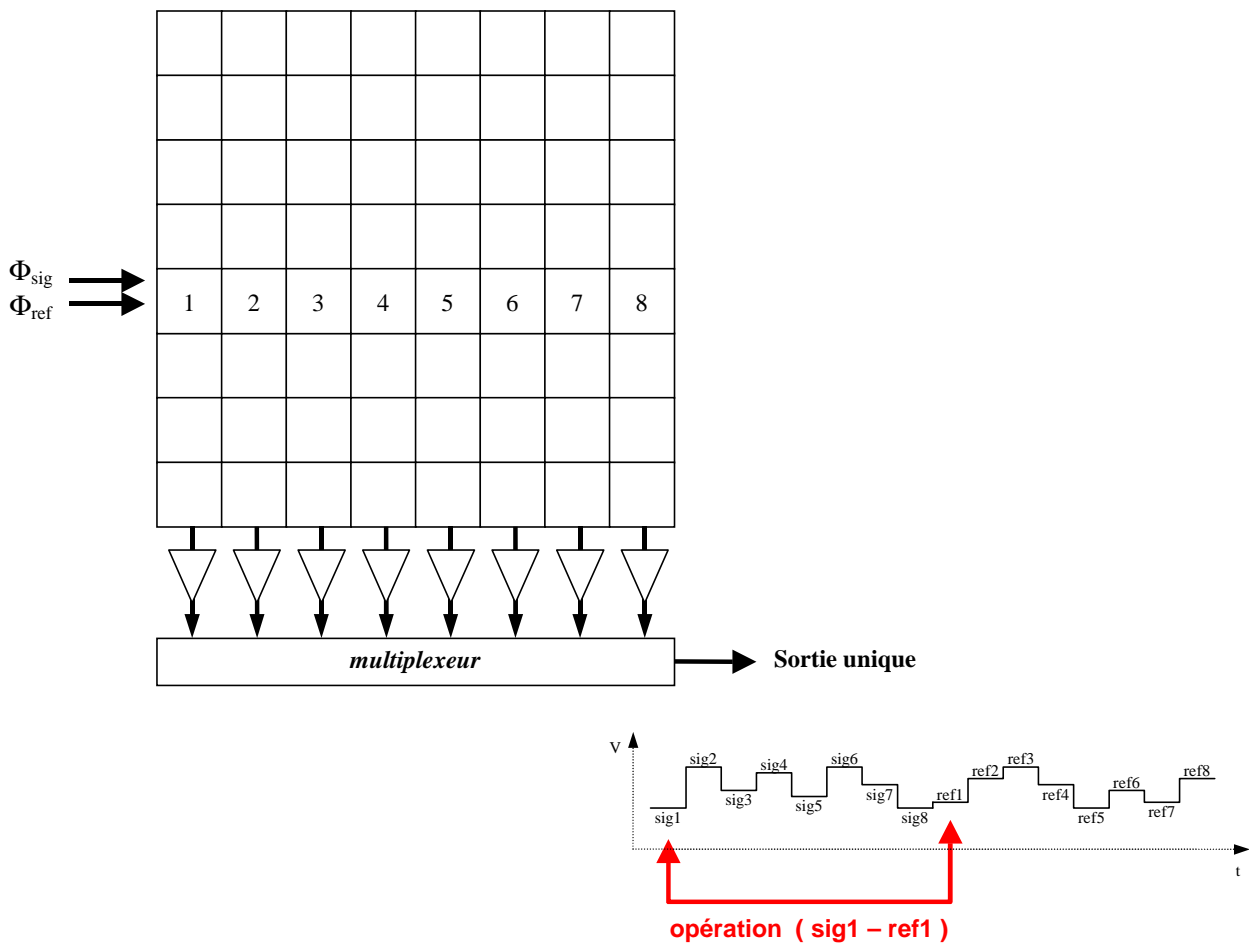
**b. Utilisation du DDS dans une chaîne à Double Echantillonnage Corrélé ou Non-Corrélé**

Les chaînes à Double Echantillonnage Corrélé ou Non-Corrélé nécessitent le stockage de deux niveaux de tension pour chaque pixel.

On peut réaliser cette opération soit à l'intérieur de chaque amplificateur de colonne, soit en sortie de la matrice.

Nous allons étudier les différences entre ces deux techniques.

Echantillonnage et soustraction des niveaux en sortie de la matrice



**Figure 2.16** Réalisation d'un CDS ou NCDS en sortie de la matrice

Dans une première phase  $\Phi_{sig}$ , le niveau de signal de chaque pixel se retrouve en sortie des amplificateurs de colonne. Le multiplexeur balaye alors ces valeurs.

On applique ensuite une phase  $\Phi_{ref}$  qui nous donne le niveau de référence de chaque pixel. Ces niveaux sont également parcourus par le multiplexeur de sortie.

La tension de sortie ainsi obtenue (illustrée ci-dessus) est difficilement exploitable, puisqu'il faut alors soustraire pour chaque pixel son niveau de référence de son niveau de signal, qui ne sont pas successifs.

*Echantillonnage des niveaux à l'intérieur de chaque amplificateur de colonne*

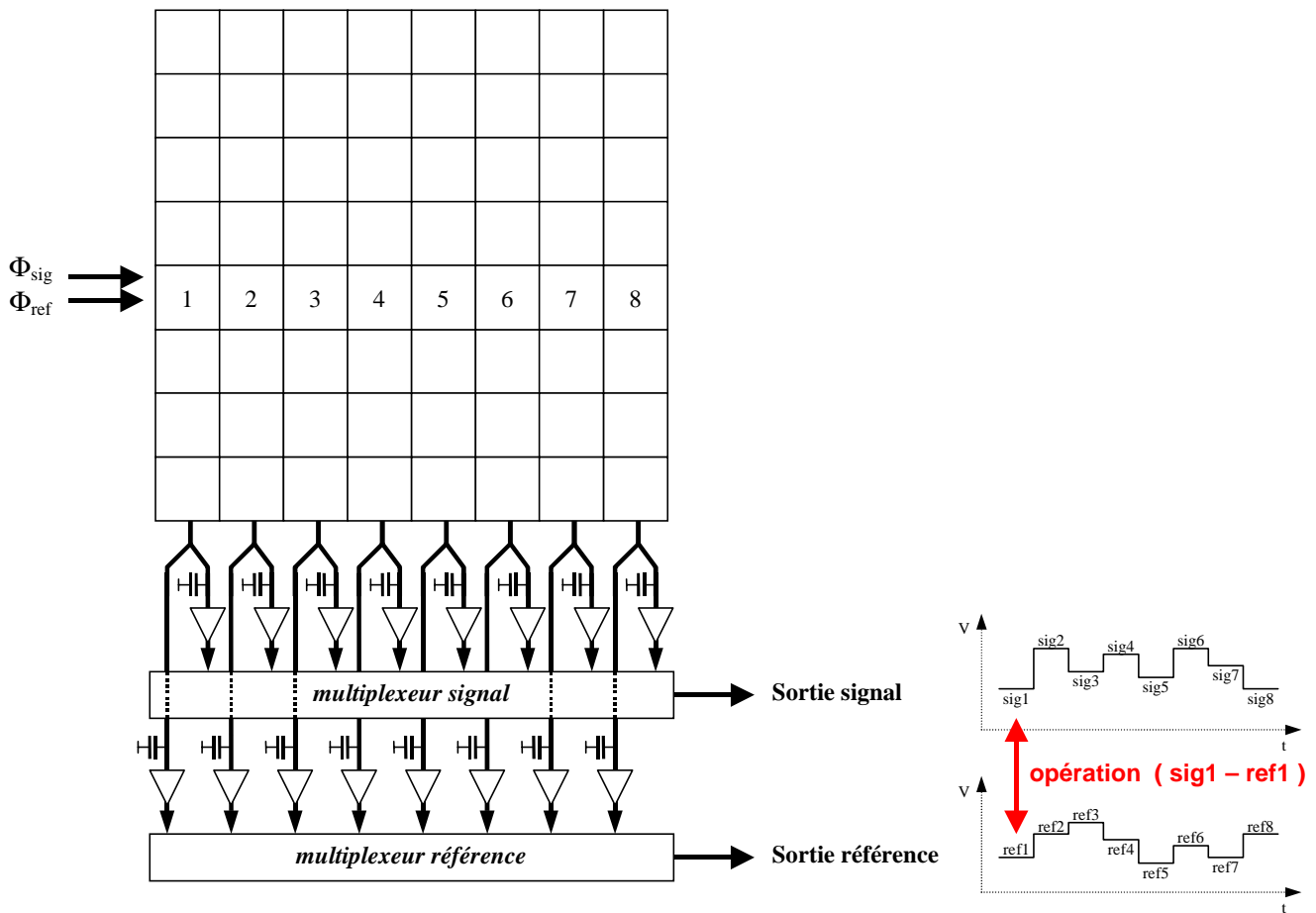


Figure 2.17 Réalisation d'un CDS ou NCDS à l'intérieur de chaque amplificateur de colonne

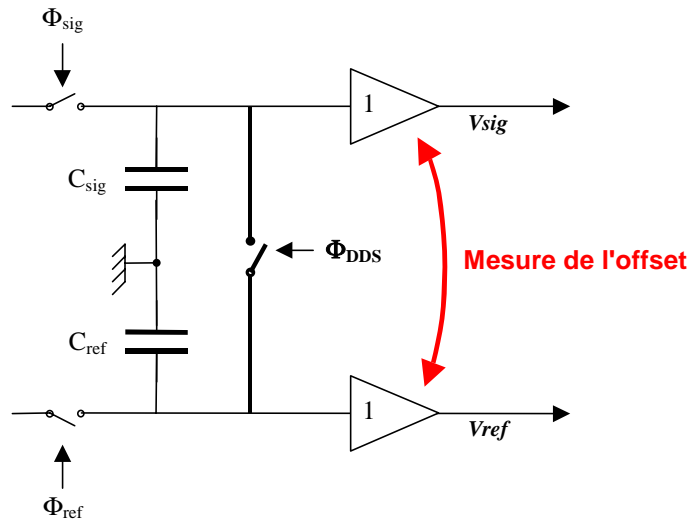
Les deux niveaux de tension sont stockés dans deux capacités différentes présentes dans chaque amplificateur de colonne. On a en sortie deux tensions correspondant l'une au signal lu, l'autre au niveau de référence. On peut alors plus facilement réaliser la soustraction des deux niveaux de sortie, puisque ceux-ci sont présents simultanément.

On voit donc que si l'on veut recourir à la technique du CDS ou du NCDS, il sera nécessaire de prévoir un double système d'échantillonneur-bloqueur dans chaque amplificateur de colonne.

Les dispersions de caractéristiques d'un échantillonneur à l'autre peuvent s'avérer critiques pour l'homogénéité du circuit.

Le Double Echantillonnage Delta est alors utilisé pour court-circuiter les deux capacités et obtenir ainsi un niveau de référence de l'offset induit par les échantillonneurs.





**Figure 2.18 Double Echantillonnage Delta pour réduire le bruit induit par la chaîne à Double Echantillonnage Corrélé ou Non-Corrélé**

## B) Application, limitations

La technique du Double Echantillonnage Delta ne doit pas être confondue avec les deux précédentes, car elle ne s'applique pas pour réduire le bruit de reset du pixel, mais seulement pour corriger les offsets induits dans les amplificateurs de colonnes.

Elle ne corrige pas non plus les non-uniformités des *gains* des amplificateurs de colonne.

Contrairement au CDS et au NCDS, elle corrige le bruit *spatial* (dispersion des caractéristiques sur la matrice de capteurs) et non le bruit *temporel*.

## 2.3 Les pixels couleurs

Bien que l'objectif de cette thèse soit la réalisation d'une matrice APS en noir et blanc, il est utile de rappeler les techniques utilisées couramment pour la fabrication de pixels couleurs. On peut ainsi s'assurer que le capteur fabriqué sera compatible avec elles.

### 2.3.1 Matrice de filtres couleur

Le procédé le plus couramment employée pour les systèmes d'imagerie couleur, qu'il s'agisse de capteurs CCD ou de capteurs CMOS, consiste à superposer au capteur monochrome une mosaïque de filtres rouges, verts, et bleus (ou *Color Filter Array*, CFA), selon le schéma ci-dessous.

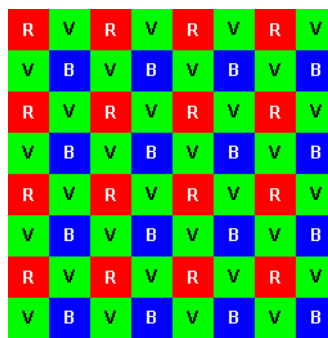


Figure 2.19 Matrice de filtres RVB pour pixels couleurs : motif de Bayer

Selon cette technique, le quart des pixels est utilisé pour capter la composante rouge de l'image, un autre quart délivre l'image bleue, et la moitié restante des pixels détecte l'image verte.

Dans chaque teinte (rouge, vert, et bleu), la valeur des pixels manquants est reconstituée par un algorithme d'interpolation basé sur l'image partielle obtenue<sup>[12]</sup>.

L'inconvénient lié à cette technique est la perte d'information liée au fait que chaque pixel est dédié à une composante de couleur unique, et que l'image obtenue dans chaque teinte est partielle.

Un autre problème peut apparaître lorsque l'image captée possède un motif dont la taille est sensiblement la même que le motif RVB de la matrice. On voit alors apparaître des couleurs sur l'image captée qui n'étaient pas présentes sur l'image d'origine. C'est le phénomène de Moiré.

Par exemple, supposons que le sujet à photographier possède un motif d'alternance de points noirs et blancs d'une taille proche de celle des pixels. L'image résultante pourra être vert claire, comme illustré ci-dessous.

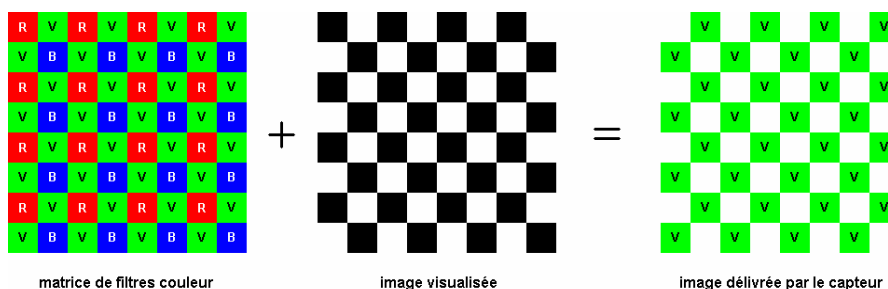


Figure 2.20 Effet de Moiré

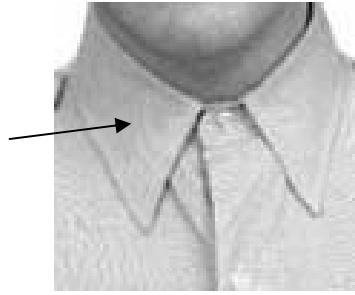


Figure 2.21 Effet de Moiré en pratique

### 2.3.2 Matrices dédiées pour chaque composante de couleur

Une alternative à l'utilisation d'une matrice de filtres RVB est de recourir à trois matrices de pixels pour chacune des trois composantes de couleur. Les images sont séparées grâce à un prisme.

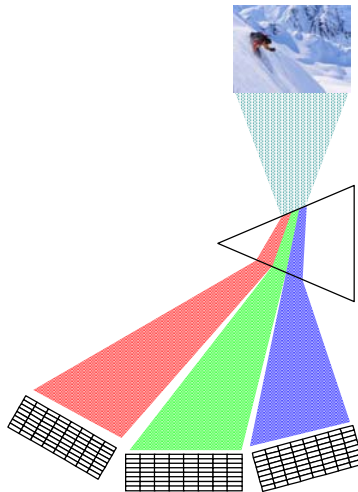


Figure 2.22 Utilisation de trois matrices pour chaque composante de couleur

Cette technique supprime le phénomène de Moiré et améliore la résolution de l'image, puisqu'elle ne nécessite pas d'interpolation, mais en revanche elle requiert trois circuits, ce qui augmente sensiblement son coût de revient.

### 2.3.3 Photodiodes sensibles à la longueur d'onde

L'utilisation de plusieurs jonctions de profondeurs différentes permet de reconnaître la longueur d'onde de la lumière incidente, en plus de son intensité. On parle alors de détecteurs BDJ<sup>[13][14]</sup> (de l'anglais *Buried Double Junction*).

La profondeur de pénétration de la lumière dans le silicium dépend de sa longueur d'onde, les longueurs d'onde faibles (bleu) étant absorbées en surface, et les grandes longueurs d'onde (rouge) étant absorbées en profondeur. L'utilisation de plusieurs jonctions PN de différentes profondeurs permet donc de reconnaître la longueur d'onde de la lumière incidente, en plus de l'intensité de celle-ci.

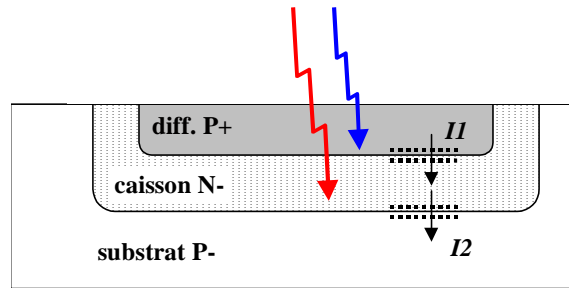


Figure 2.23 Photodiode sensible à la longueur d'onde de la lumière incidente

Dans le cas d'un procédé de fabrication standard (contrainte que l'on s'est fixée pour le cadre de cette thèse), les deux jonctions qui peuvent être superposées sont :

- une jonction entre une zone de diffusion P dans un caisson N *courant I1*
- une jonction entre le caisson N et le substrat de type P *courant I2*

Partant de ces deux courants, il est possible de connaître:

- l'intensité de la lumière incidente
- la longueur d'onde de la lumière incidente **si celle-ci est monochromatique.**

Dans le cas d'une lumière incidente constituée de plusieurs longueurs d'ondes (comme la lumière blanche), il nous manque une grandeur pour évaluer les trois paramètres fondamentaux :

- intensité
- teinte
- saturation

ou bien la valeur des trois composantes :

- rouge
- vert
- bleu

Il faudrait pour cela pouvoir connaître un troisième courant  $I_3$ , ce qui implique l'utilisation d'une troisième jonction PN (*Buried Triple Junction*, BTJ) qui est incompatible avec une technologie standard CMOS.

De plus, cette technologie est encore très délicate à mettre en œuvre en raison de sa forte dépendance vis-à-vis du coefficient d'absorption du silicium, ainsi que de la variation spatiale des profondeurs des jonctions.

Pour ces raisons, ce type de photodiode ne pourra pas être employé à l'heure actuelle pour la réalisation de capteurs APS couleur.

# **Chapitre 3**

## **Etude des dispositifs photosensibles :**

### **La photodiode**

### 3.1 Introduction

On a vu dans le chapitre 2 que l'amélioration des caractéristiques du pixel APS passe par un choix et une caractérisation des différents types de capteurs photosensibles réalisables en technologie CMOS.

Pour la fabrication du circuit, nous avons choisi la technologie fournie par Austria Mikro Systeme, car elle possède les avantages suivants:

- bonne tenue aux radiations
- possibilité de prototypage et de faible volumes de production
- bonnes caractéristiques pour la fabrication de circuits analogiques et mixtes

Dans cette technologie, il est possible de réaliser trois types de photodiodes, et un phototransistor MOS.

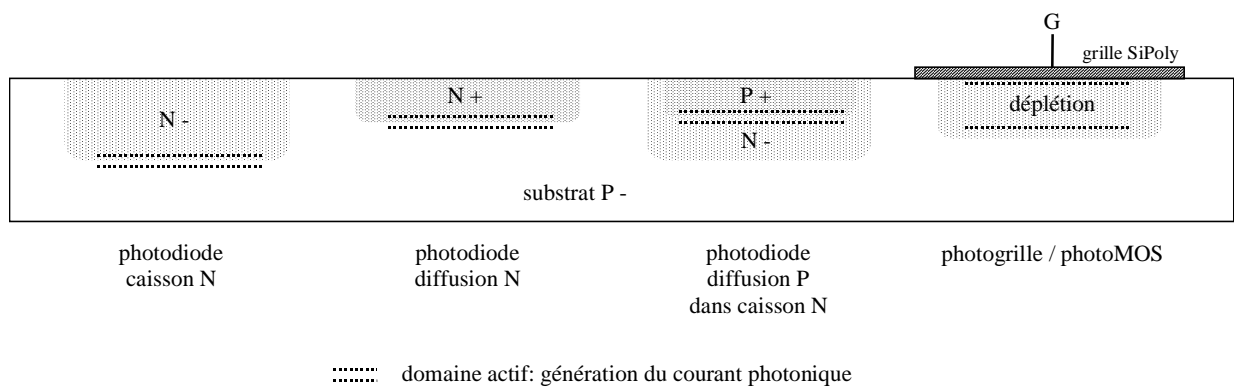


Figure 3.1 Capteurs photosensibles réalisables en technologie standard CMOS

Les trois photodiodes sont constituées d'une simple jonction PN dont le champ électrique interne est utilisé pour séparer les paires électron-trou créées par la lumière incidente.

La photogrille, ou photoMOS, est basée sur le même principe, mais la jonction PN n'est cette fois pas créée par des couches de dopages implantés, mais par une grille en polysilicium.

Lorsque la grille est soumise à une tension élevée, une zone d'inversion se crée en dessous d'elle, dont la largeur dépend de la tension appliquée. C'est le champ électrique présent dans cette zone d'inversion qui est utilisé pour séparer les paires électron-trou.

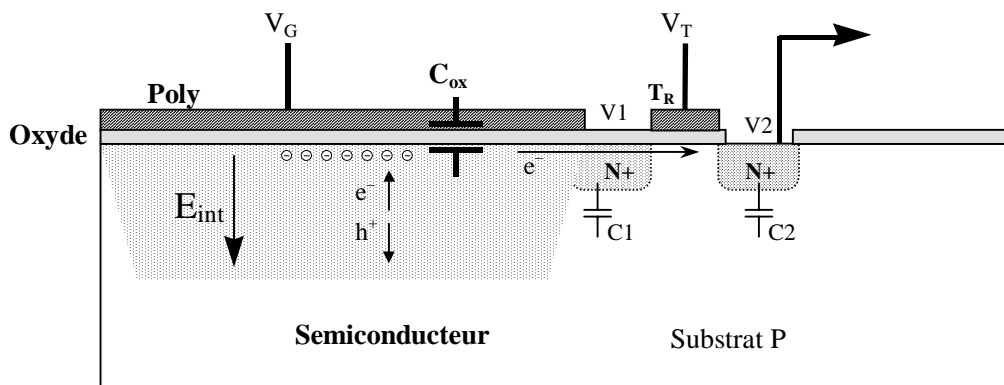


Figure 3.2 Principe de fonctionnement du photoMOS

La tension  $V_T$  est maintenue constante, à environ 3V.

La source du transistor  $T_R$  est montée en diode flottante. Elle possède une capacité parasite entre la diffusion et le substrat notée  $C1$ . Le drain possède une capacité parasite  $C2$ .

– Lorsque la tension de grille  $V_G$  passe à l'état haut (+5V), le potentiel  $V1$  de la région située sous la grille augmente. Il se retrouve alors au dessus de la tension de grille  $V_T$  : le transistor de transfert  $T_R$  est donc bloqué, et la photogrille est ainsi isolée du signal de sortie, qui est maintenu stable par la capacité  $C2$ .

Il se forme une zone d'inversion sous le photoMOS, et les électrons générés par la lumière sont alors stockés sous la grille.

– En fin d'intégration, la tension de grille  $V_T$  passe à l'état bas (0V), ce qui fait baisser brusquement la tension  $V1$  en dessous du potentiel  $V_T$ . Le transistor de transfert  $T_R$  est alors passant. Les charges créées par la lumière vont ainsi transiter sous ce transistor jusqu'à la capacité parasite  $C2$ , ce qui a pour effet d'abaisser le potentiel de celle-ci. C'est cette chute de potentiel qui sera mesurée en sortie.

Le transfert de charges se poursuit jusqu'à ce que la tension  $V1$  remonte à la limite de conduction du transistor  $T_R$ .

La profondeur de la zone dépeuplée créée sous la grille est donnée par la formule :

$$X_{\text{depMOS}} = \frac{\epsilon_{\text{Si}}}{C_{\text{ox}}} \cdot \left[ \sqrt{1 + \frac{2 \cdot V_G \cdot C_{\text{ox}}^2}{q \cdot \epsilon_{\text{Si}} \cdot N_A}} - 1 \right]^2 \tag{3.1}$$

$X_{\text{depMOS}}$  : profondeur de la zone dépeuplée d'une structure MOS (m)

$\epsilon_{\text{Si}}$  : permittivité du silicium =  $1.04 \cdot 10^{-10}$  F/m à 300°K

$C_{\text{ox}}$  : capacité par unité de surface de l'oxyde de grille ( $\text{F/m}^2$ )

$V_G$  : tension appliquée sur la grille (V)

$N_A$  : dopage du substrat ( $\text{m}^{-3}$ )

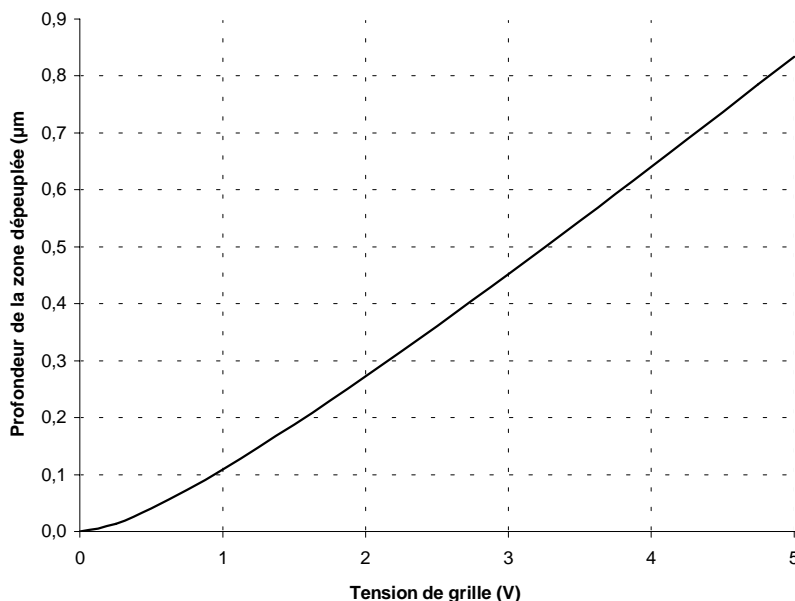


Figure 3.3 Variation de la profondeur de la zone dépeuplée en fonction de la tension de grille

Un troisième type de capteur photosensible est le phototransistor (à ne pas confondre avec le photoMOS). Celui-ci amplifie le courant photonique selon le même principe que le transistor bipolaire, car il est constitué d'un empilement de couches NPN ou PNP. Le courant généré dans la base est alors amplifié d'un coefficient  $\beta$ .

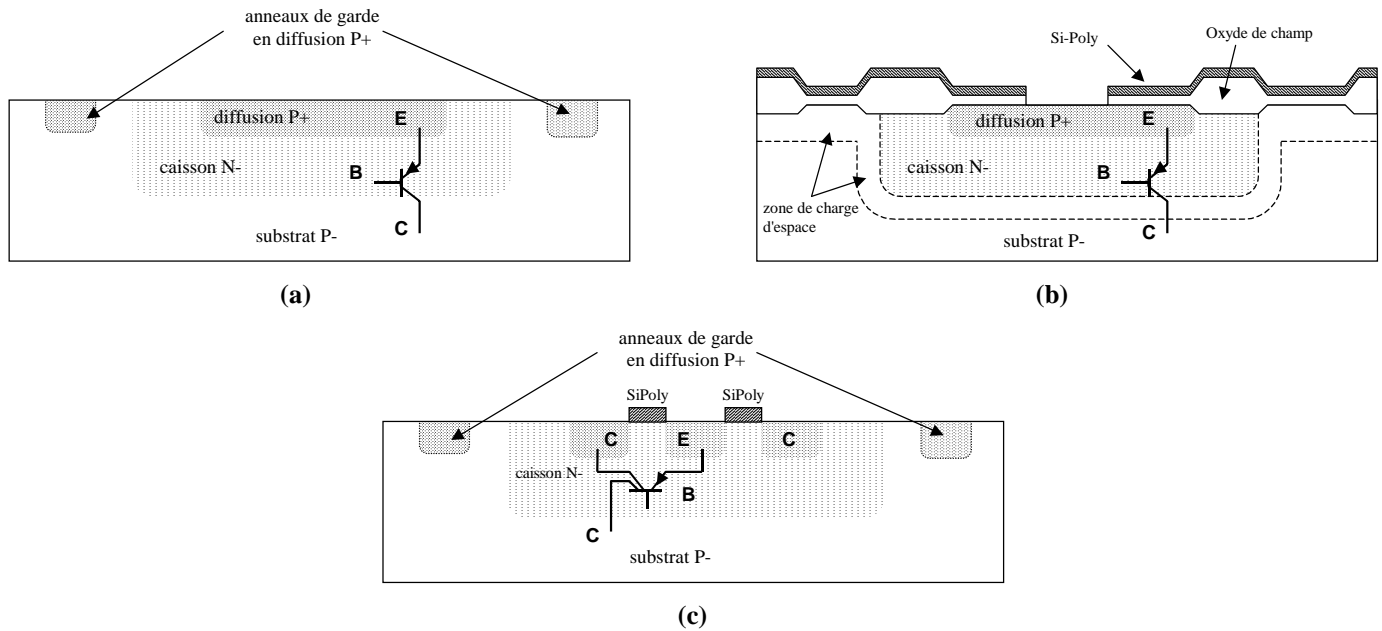


Figure 3.4 Trois types de phototransistors

- (a) Phototransistor vertical
- (b) Phototransistor vertical avec zone de champ
- (c) Phototransistor latéral avec/sans anneau de garde

Les études portant sur les phototransistors<sup>[15]</sup> montrent que ceux-ci peuvent atteindre des rendements quantiques considérables ( $\beta$  de l'ordre de 100 à 800 fois le rendement de la photodiode) mais qu'en contrepartie ils souffrent d'un très fort courant d'obscurité et d'une mauvaise uniformité des réponses.

Ces deux derniers paramètres étant cruciaux pour notre application, nous avons choisi de rejeter les phototransistors dans la suite de cette étude.

	<i>Rendement quantique</i>	<i>Courant d'obscurité</i>	<i>Uniformité des réponses</i>
<i>Phototransistor latéral</i>	39700 %	131 nA/cm <sup>2</sup>	3.26 %
<i>Phototransistor latéral avec anneau de garde</i>	12600 %	94 nA/cm <sup>2</sup>	4.11 %
<i>Phototransistor vertical</i>	5300 %	25 nA/cm <sup>2</sup>	3.92 %
<i>Phototransistor vertical avec zone de champ</i>	13600 %	56 nA/cm <sup>2</sup>	2.96 %
<i>Photodiode</i>	$\cong 50$ %	$\cong 1$ nA/cm <sup>2</sup>	$\cong 0.50$ %

Tableau 3.5 Comparaison de caractéristiques entre les phototransistors et la photodiode



### 3.2 Principe de fonctionnement de la photodiode

La photodiode n'a rien dans sa conception de particulier par rapport à une diode classique. Il est ainsi possible de produire des photodiodes à partir de n'importe quelle technologie, pour peu qu'on prenne soin de les dessiner de taille suffisante, et de ne pas les recouvrir de métal.

On peut cependant recourir à des procédés de fabrication spécifiques pour augmenter les performances d'une diode; notamment en élargissant la largeur de la zone de charge d'espace. On a alors une diode PIN (Positif - Intrinsèque - Négatif), dont le rendement est supérieur à celui d'une diode classique, et dont la capacité parasite est réduite.

En l'absence de lumière, une photodiode se comporte comme n'importe quelle autre diode, son courant variant exponentiellement par rapport à la tension à ses bornes.

$$I_{\text{dark}} = I_S \cdot (e^{qV/kT} - 1) \tag{3.2}$$

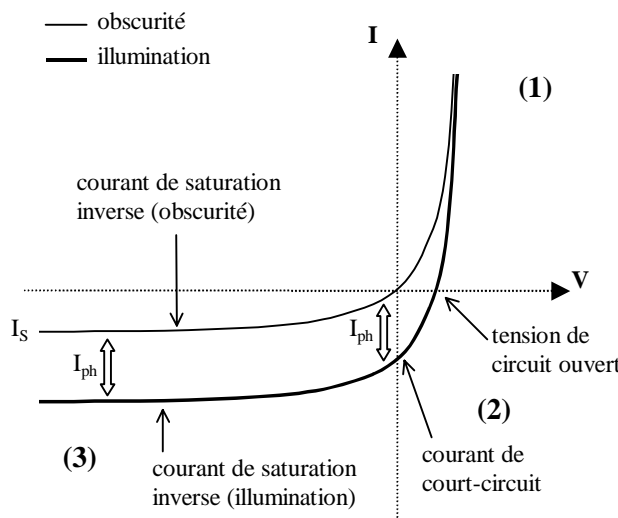
- $I_{\text{dark}}$  : courant d'obscurité de la diode (A)
- $I_S$  : courant de saturation inverse de la diode (A)
- $V$  : tension aux bornes de la diode (V)

La lumière incidente crée des paires électron-trou qui vont superposer au courant d'obscurité un courant que l'on appellera "courant photonique",  $I_{\text{ph}}$ .

$$I = I_{\text{dark}} + I_{\text{ph}} = I_S \cdot (e^{qV/kT} - 1) + q \cdot \eta \cdot A_d \cdot \phi \tag{3.3}$$

- $I$  : courant de la photodiode sous illumination (A)
- $\phi$  : flux de lumière incident ( $s^{-1} \cdot m^{-2}$ )

On a ainsi plusieurs domaines d'utilisation possible de la photodiode :



**Figure 3.6 Domaines d'utilisation de la photodiode**  
 (1) : mode direct  
 (2) : mode générateur de courant / tension  
 (3) : mode inverse

On utilise très peu le mode direct, puisque la différence des caractéristiques entre l'obscurité et l'illumination est très peu marquée.

Le mode générateur de courant / tension peut être utilisé par exemple pour la fabrication de piles photovoltaïques.

On se basera ici sur le troisième domaine d'utilisation, le mode inverse, qui est le domaine où la mesure de l'illumination reçue par la diode est la plus aisée. Dans ce mode, le courant est très peu fonction de la tension aux bornes de la diode, et sa valeur est directement proportionnelle à l'intensité de la lumière incidente. Les principaux problèmes de cette utilisation sont liés au fait que les courants à mesurer sont très faibles (de l'ordre du pico-Ampère, voire du femto-Ampère), et que le courant d'obscurité de la diode perturbe la mesure.

Nous allons maintenant caractériser les différents phénomènes qui se déroulent lors de l'illumination d'une jonction PN. Ceux-ci sont :

- l'absorption de la lumière dans le silicium
- le taux de création de paires électrons-trous par chaque photon absorbé
- la capacité de la jonction PN à séparer les paires électrons-trous créées, ce qui induit le courant photonique

### 3.2.1 Le coefficient d'absorption de la lumière par le silicium

Le coefficient d'absorption représente la fraction du flux lumineux incident qui sera absorbée par le silicium, par unité de profondeur.

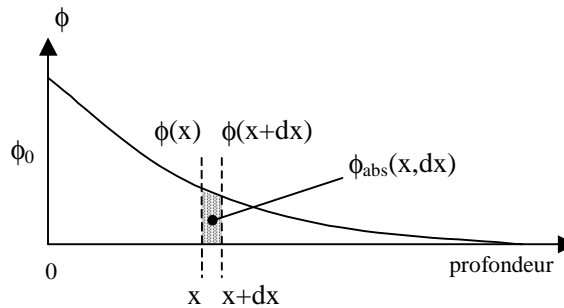


Figure 3.7 Absorption de la lumière dans un matériau

A l'intérieur d'une région étroite notée ( x, x+dx ), une proportion  $\alpha \cdot dx$  du flux lumineux  $\phi(x)$  qui sera parvenu à cette profondeur sera absorbée.

$$\phi_{\text{abs}}(x, dx) = \alpha \cdot dx \cdot \phi(x) \tag{3.4}$$

$\phi_{\text{abs}}(x, dx)$  : flux lumineux absorbé à une profondeur x, et sur une largeur dx ( $s^{-1} \cdot m^{-2}$ )

$\phi(x)$  : flux lumineux présent à une profondeur x ( $s^{-1} \cdot m^{-2}$ )

$\phi_0$  : flux lumineux sous la surface (x = 0) ( $s^{-1} \cdot m^{-2}$ )

$\alpha$  : coefficient d'absorption de la lumière ( $m^{-1}$ )

En conséquence, le flux lumineux  $\phi(x+dx)$  qui se retrouve à la profondeur x+dx sera égal à :

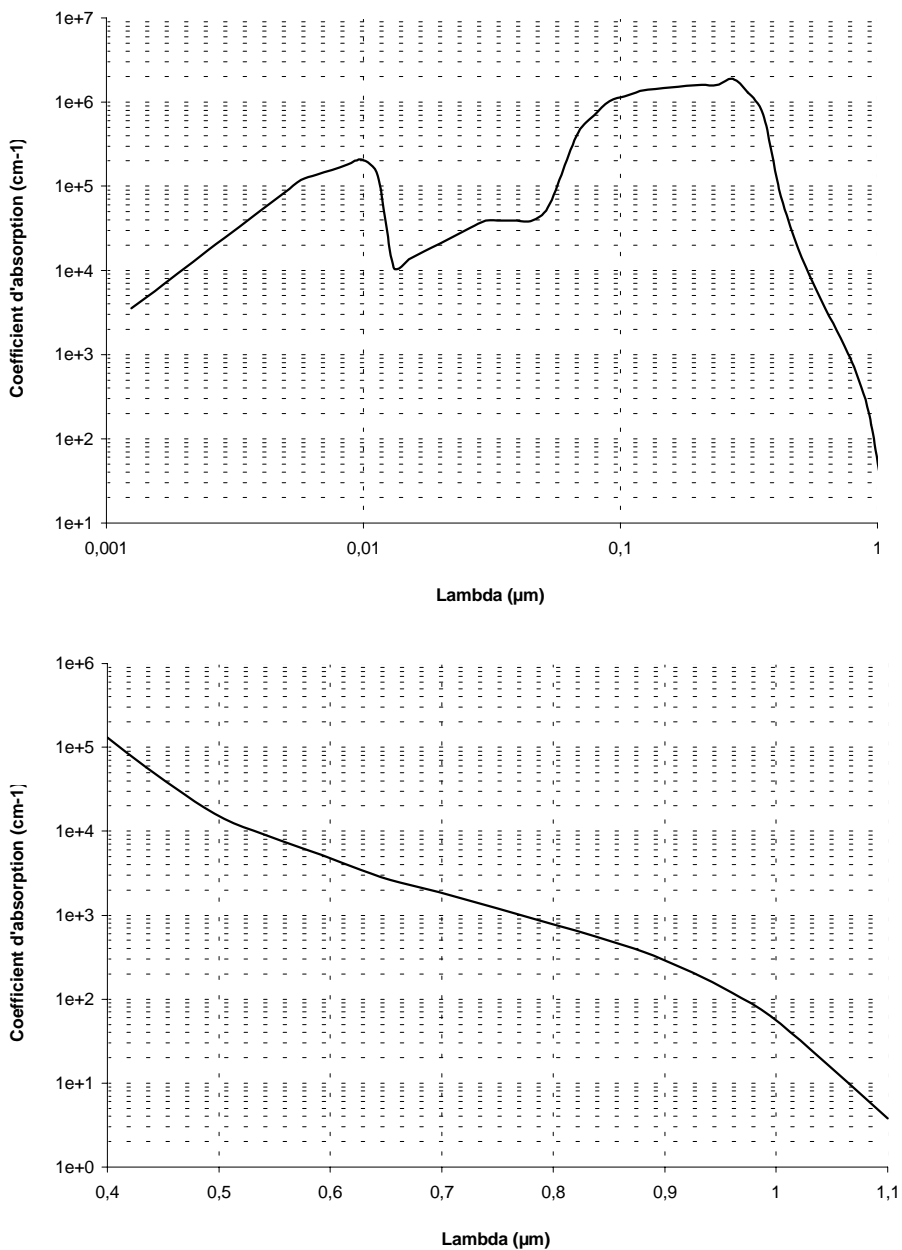
$$\phi(x + dx) = \phi(x) - \phi_{\text{abs}}(x, dx) = \phi(x) - \alpha \cdot dx \cdot \phi(x) = \phi(x) \cdot (1 - \alpha \cdot dx) \tag{3.5}$$

En résolvant cette équation, on trouve :

$$\phi(x) = \phi_0 \cdot e^{-\alpha x} \tag{3.6}$$

L'absorption de la lumière dans un matériau suit donc une loi exponentielle.

Les figures suivantes illustrent la valeur du coefficient d'absorption du silicium en fonction de la longueur d'onde de la lumière incidente<sup>[16]</sup>.



**Figure 3.8 Coefficient d'absorption de la lumière par le silicium intrinsèque  
 haut : dans l'ultraviolet  
 bas : dans le visible et le proche infrarouge**

### 3.2.2 Le taux de création de paires électrons-trous

Les graphes précédents ne sont valables que pour le silicium intrinsèque. Dans le cas du silicium dopé, il faudra tenir compte d'une composante d'absorption liée au fait que certains photons sont absorbés sans créer de paire électron-trou.

Cette composante est proportionnelle à la concentration de porteurs libres dans le silicium, et varie en fonction de l'énergie lumineuse selon la formule (valable à température ambiante) :

$$\alpha_0 = 7,4 \cdot 10^{-22} \times \left( \frac{q \cdot \lambda}{h \cdot c} \right)^2 \times n_d \tag{3.7}$$

$\alpha_0$  : coefficient d'absorption des photons qui ne créent pas de paire électron-trou ( $m^{-1}$ )

$\lambda$  : longueur d'onde de la lumière incidente (m)

$h$  : constante de Planck =  $6.625 \cdot 10^{-34}$  J·s

$c$  : vitesse de la lumière =  $3 \cdot 10^8$  m/s

$n_d$  : concentration de porteurs libres ( $m^{-3}$ )

Ainsi, dans les formules (3.4), (3.5), et (3.6), il convient de remplacer la valeur de  $\alpha$  par  $(\alpha + \alpha_0)$ , où  $\alpha$  représente le coefficient d'absorption des photons créant une paire électron-trou, et  $\alpha_0$  le coefficient d'absorption des photons ne créant pas de paire électron-trou.

La figure 3.7 devient donc :

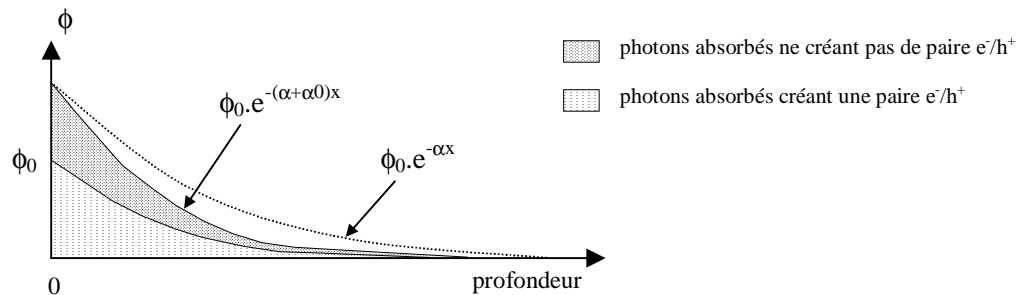


Figure 3.9 Absorption de la lumière dans le silicium dopé

En plus de ce phénomène, il peut se produire dans le cas de particules de grande énergie, soit de faible longueur d'onde, une création de paires supplémentaires de porteurs libres par un effet de cascade d'ionisations.

On notera cet effet  $(1+\beta)$ ,  $\beta$  représentant le taux de création de paires supplémentaires de porteurs libres.

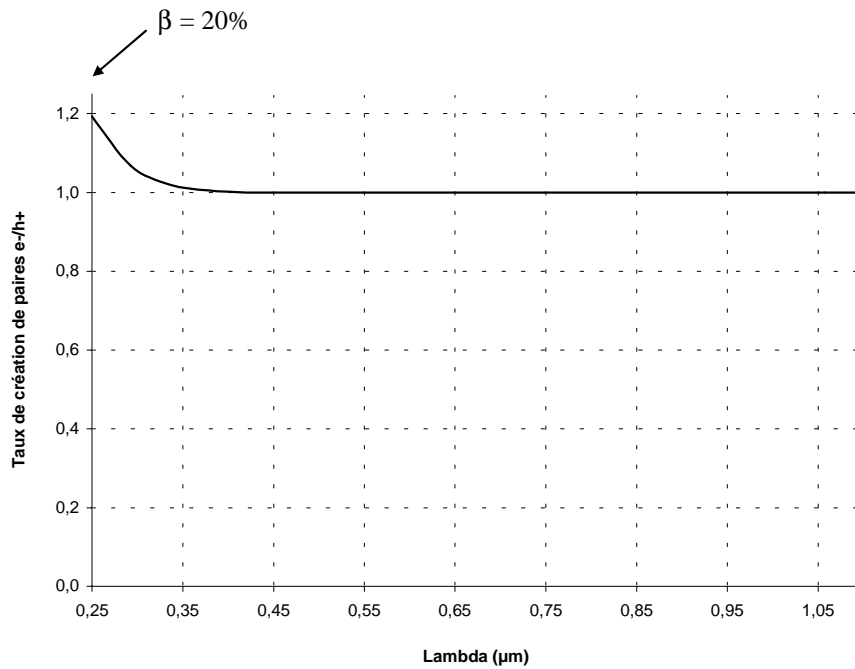


Figure 3.10 Taux de création de paires supplémentaires d'e-/h+ par des photons de grande énergie

On note que cet effet n'est significatif que pour  $\lambda < 0.35\mu\text{m}$  et qu'il est négligeable dans le visible, domaine qui nous intéresse ici.

La combinaison de ces deux effets nous permet de formuler le rendement de création de paires de porteurs libres par photon :

$$\eta_{\text{cr}} = (1 + \beta) \times \left( \frac{\alpha}{\alpha + \alpha_0} \right) \tag{3.8}$$

$\eta_{\text{cr}}$  : rendement de création de paire e-/h+ par photon absorbé

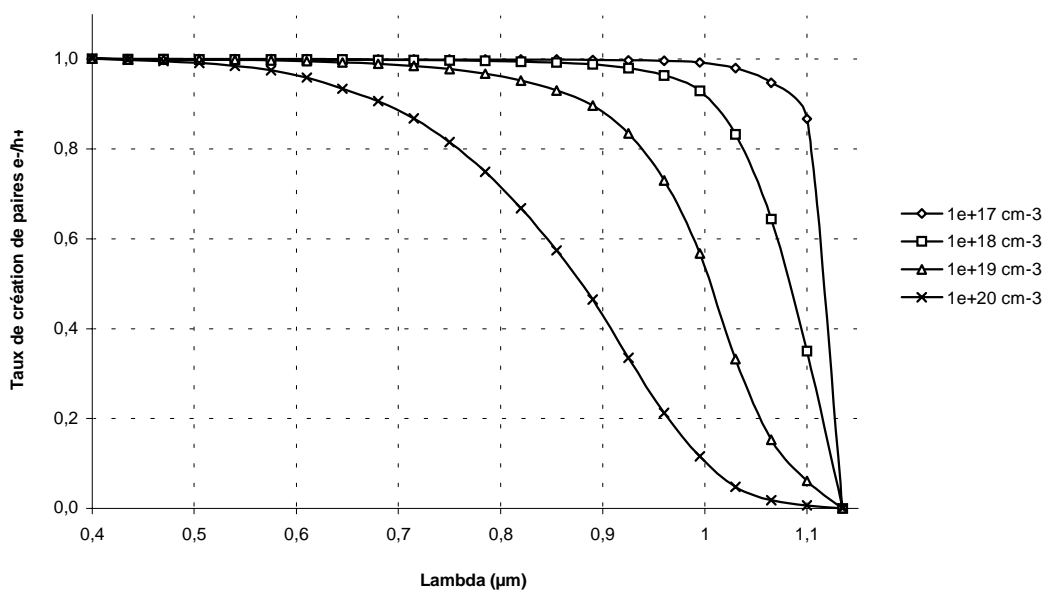


Figure 3.11 Rendement de création de paires e-/h+ par photon, en fonction de la concentration en porteurs libres du silicium

Lorsque l'énergie des photons reçus devient inférieure à la bande de valence du silicium ( $E_g = 1.12\text{eV}$ , soit  $\lambda > 1.1\mu\text{m}$ ), ceux-ci ne peuvent plus créer de porteurs libres, et le rendement  $\eta_{cr}$  devient nul.

Les capteurs photosensibles à base de silicium ne pourront donc être sensible qu'au proche infrarouge. Pour des longueurs d'ondes plus grandes, il faudra recourir à d'autres matériaux (SiGe, InSb ...).

### 3.2.3 Le rendement quantique

Le rendement quantique représente la capacité de la structure à séparer les paires électrons-trous créées par les photons, afin qu'elles contribuent au courant de la photodiode. On utilise pour cela le champ électrique d'une jonction PN.

On prend comme exemple ici le cas d'une jonction entre une zone de diffusion N et le substrat de type P. Cette jonction est constituée de trois zones de dopages différents:

- la diffusion N, fortement dopée ( $10^{20}$  atomes/cm<sup>3</sup>)
- la zone de charge d'espace, dépourvue de porteurs libres
- le substrat P, faiblement dopé ( $10^{17}$  atomes/cm<sup>3</sup>)

Comme on l'a vu dans la partie précédente, la concentration des porteurs libres détermine la valeur du coefficient d'absorption. On a donc ainsi une succession de trois coefficients d'absorption différents.

On note :

- $x_N$  : largeur de la zone N (sans prendre en compte la largeur de la ZCE) (m)
- $x_P$  : largeur de la zone P (sans prendre en compte la largeur de la ZCE) (m)
- $w$  : largeur de la ZCE (m)
- $\alpha$  : coefficient d'absorption de la ZCE (considéré comme du silicium intrinsèque) ( $\text{m}^{-1}$ )
- $\alpha_N$  : coefficient d'absorption de la zone N =  $\alpha + \alpha_{0N}$  ( $\text{m}^{-1}$ )
- $\alpha_P$  : coefficient d'absorption de la zone P =  $\alpha + \alpha_{0P}$  ( $\text{m}^{-1}$ )
- $\phi_0$  : flux en surface ( $\text{s}^{-1} \cdot \text{m}^{-2}$ )
- $\phi_1$  : flux pénétrant dans la ZCE ( $\text{s}^{-1} \cdot \text{m}^{-2}$ )
- $\phi_2$  : flux pénétrant dans la zone P ( $\text{s}^{-1} \cdot \text{m}^{-2}$ )

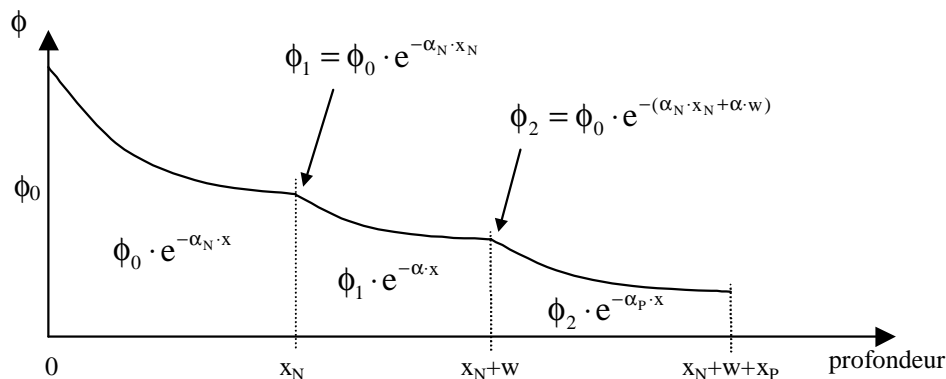


Figure 3.12 Illustration de la succession des coefficients d'absorption dans la jonction PN

A l'intérieur de la zone de charge d'espace de la jonction, on peut considérer que tous les porteurs libres créés sont séparés. On a donc un rendement quantique directement proportionnel au flux absorbé dans cette région.

Dans les zones N et P, la création d'électrons et de trous va déséquilibrer la relation entre porteurs minoritaires et majoritaires, et de ce fait les porteurs minoritaires de chaque région vont diffuser vers le bas. On a donc une composante du courant photonique qui sera due aux trous dans la zone N, et aux électrons dans la zone P. Cette diffusion sera fortement dépendante de la durée de vie  $\tau$  des porteurs minoritaires de chaque région.

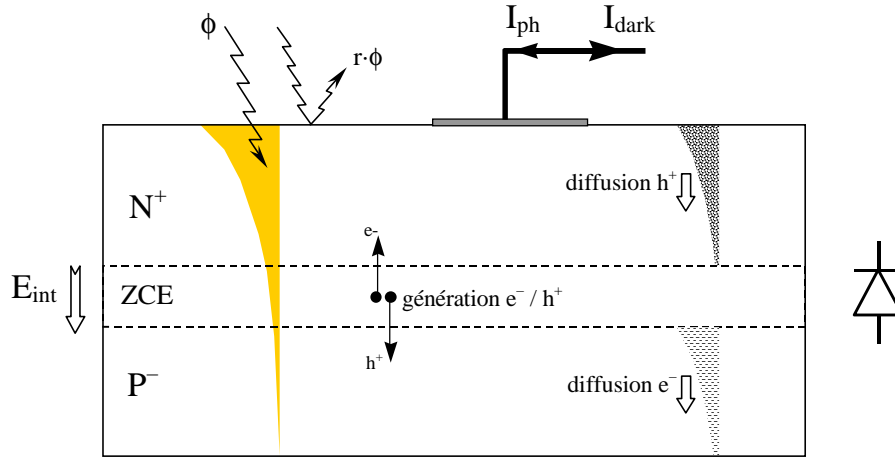


Figure 3.13 Phénomènes contribuant au courant photonique dans une photodiode

Le rendement quantique de la photodiode se calcule par les formules suivantes<sup>[17]</sup> :

$$\eta = \eta_{ZCE} + (\eta_{crN} \times \eta_N) + (\eta_{crP} \times \eta_P) \quad (3.9)$$

$$\eta_{ZCE} = (1-r) \cdot e^{-\alpha_N x_N} \cdot (1 - e^{-\alpha_W}) \quad (3.9 a)$$

$$\eta_N = (1-r) \cdot \left[ \frac{\alpha_N L_h}{\alpha_N^2 L_h^2 - 1} \right] \cdot \left\{ \frac{(\gamma_1 + \alpha_N L_h) - e^{-\alpha_N x_N} [\text{sh}(x_N/L_h) + \gamma_1 \text{ch}(x_N/L_h)]}{\text{ch}(x_N/L_h) + \gamma_1 \text{sh}(x_N/L_h)} - \alpha_N L_h e^{-\alpha_N x_N} \right\} \quad (3.9 b)$$

$$\eta_P = (1-r) \cdot e^{-(\alpha_N x_N + \alpha_W)} \cdot \left[ \frac{\alpha_P L_e}{\alpha_P^2 L_e^2 - 1} \right] \cdot \left\{ \frac{(\gamma_2 - \alpha_P L_e) e^{-\alpha_P x_P} - [\text{sh}(x_P/L_e) + \gamma_2 \text{ch}(x_P/L_e)]}{\text{ch}(x_P/L_e) + \gamma_2 \text{sh}(x_P/L_e)} + \alpha_P L_e \right\} \quad (3.9 c)$$

Avec:

$$\alpha_N = \alpha + \alpha_{0N} \quad \alpha_P = \alpha + \alpha_{0P} \quad (3.9 d)$$

$$\gamma_1 = s_1 \cdot \frac{L_h}{D_h} \quad \gamma_2 = s_2 \cdot \frac{L_e}{D_e} \quad (3.9 e)$$

$$L_h = \sqrt{D_h \cdot \tau_h} \quad L_e = \sqrt{D_e \cdot \tau_e} \quad (3.9 f)$$

$$D_h = \left( \frac{k \cdot T}{q} \right) \cdot \mu_h \quad D_e = \left( \frac{k \cdot T}{q} \right) \cdot \mu_e \quad (3.9 g)$$

- $\eta_{ZCE}$  : rendement quantique dans la ZCE du au champ électrique interne  
 $\eta_N$  : rendement quantique dans la région N du à la diffusion des trous  
 $\eta_P$  : rendement quantique dans la région P du à la diffusion des électrons  
 $\eta_{cr N}, \eta_{cr P}$  : rendement de création de paires  $e^-/h^+$  par un photon en région N / P (cf. equ. 3.8)  
 $r$  : coefficient de réflexion du flux lumineux à la surface de la structure  
 $\alpha_{0N}, \alpha_{0P}$  : coefficient d'absorption de la région N / P ne créant pas de paire  $e^-/h^+$  (cf. equ. 3.7) ( $m^{-1}$ )  
 $s_1, s_2$  : vitesse de recombinaison des trous en surface / des électrons en face arrière (m/s)  
 $L_h, L_e$  : longueur de diffusion des porteurs minoritaires (trous en région N, électrons en région P) (m)  
 $D_h, D_e$  : coefficient de diffusion des porteurs minoritaires (trous en région N, électrons en région P) ( $m^2/s$ )  
 $\tau_h, \tau_e$  : temps de vie des trous en région N / des électrons en région P (s)  
 $\mu_h, \mu_e$  : mobilité des trous en région N / des électrons en région P ( $m^2/V \cdot s$ )

Dans l'équation de  $\eta_N$ , le terme  $(1-r)$  représente la quantité de flux lumineux pénétrant sous la surface. Le coefficient de réflexion  $r$  changera la valeur absolue du rendement quantique sur tout le spectre, mais n'affectera pas la forme de la courbe (on considère que  $r(\lambda) = \text{constante}$ ). Pour le réduire, on peut recourir à des traitements de surface sur la couche de passivation du circuit.

Dans l'équation de  $\eta_{ZCE}$ , le terme  $(1-r) \cdot e^{-\alpha_N x_N}$  représente la quantité de flux lumineux pénétrant dans la zone de charge d'espace.

Dans l'équation de  $\eta_P$ , le terme  $(1-r) \cdot e^{-(\alpha_N x_N + \alpha w)}$  représente la quantité de flux lumineux pénétrant dans la zone P (cf. figure 3.12).

La durées de vie des porteurs minoritaires est donné dans l'abaque suivante. Cependant, ce paramètre est très significatif pour le calcul du rendement quantique de la photodiode, et il sera utile de le caractériser pour la technologie employée<sup>[17][18]</sup>.



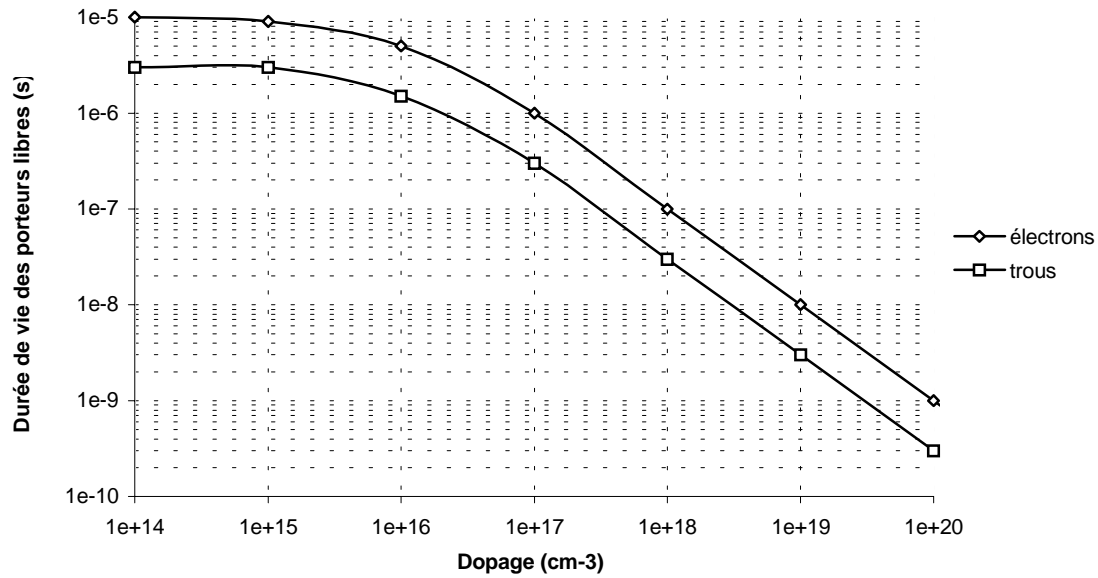


Figure 3.14 Durée de vie des porteurs libres

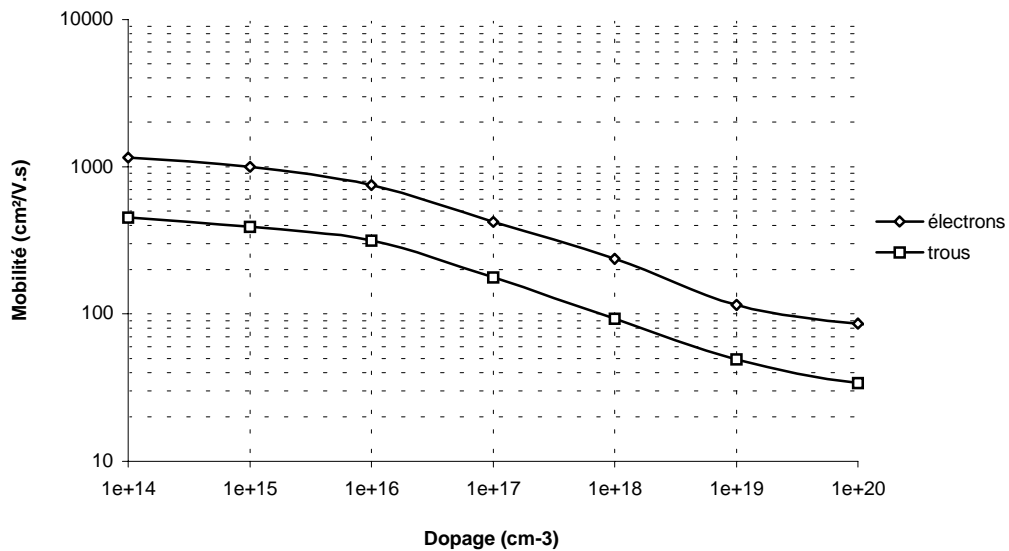


Figure 3.15 Mobilité des porteurs libres

Dans l'équation du rendement quantique, il n'y a donc que le coefficient de réflexion de la lumière en surface  $r$  qui soit inconnu, ainsi que les vitesses de recombinaison en surface ( $s_1$ ) et en face arrière ( $s_2$ ).

Pour les calculs de la partie suivante, on a pris :

- $r = 0.5$
- $s_1, s_2$  variant de 0 à  $10^{10}$  m/s

### 3.3 Simulation et calcul des paramètres caractéristiques de la photodiode

#### 3.3.1 Logiciel de calcul et de gestion des données

Pour tenter de prévoir le comportement du circuit que l'on va réaliser, nous avons simulé les équations décrites dans les parties précédentes grâce au logiciel Matlab.

La complexité de certains calculs nous a amené à concevoir un système de gestion de données, qui combine les équations les unes par rapport aux autres, et qui permet de savoir quels paramètres sont incalculables, faute de données suffisantes.

Pour cela, l'ensemble des fonctions concernant la physique des composants à semi-conducteurs a été transcrit en une librairie Matlab. Un fichier technologique nous permet de renseigner les caractéristiques de la fonderie (dopages, profondeurs des couches, ...), ainsi que les données concernant le circuit (température d'utilisation, surface de la diode, ...), et partant de là, un programme recherche l'ensemble des paramètres dont la valeur peut être connue. On peut ensuite faire varier n'importe quelle(s) donnée(s) pour tracer des courbes simples, ou paramétriques.

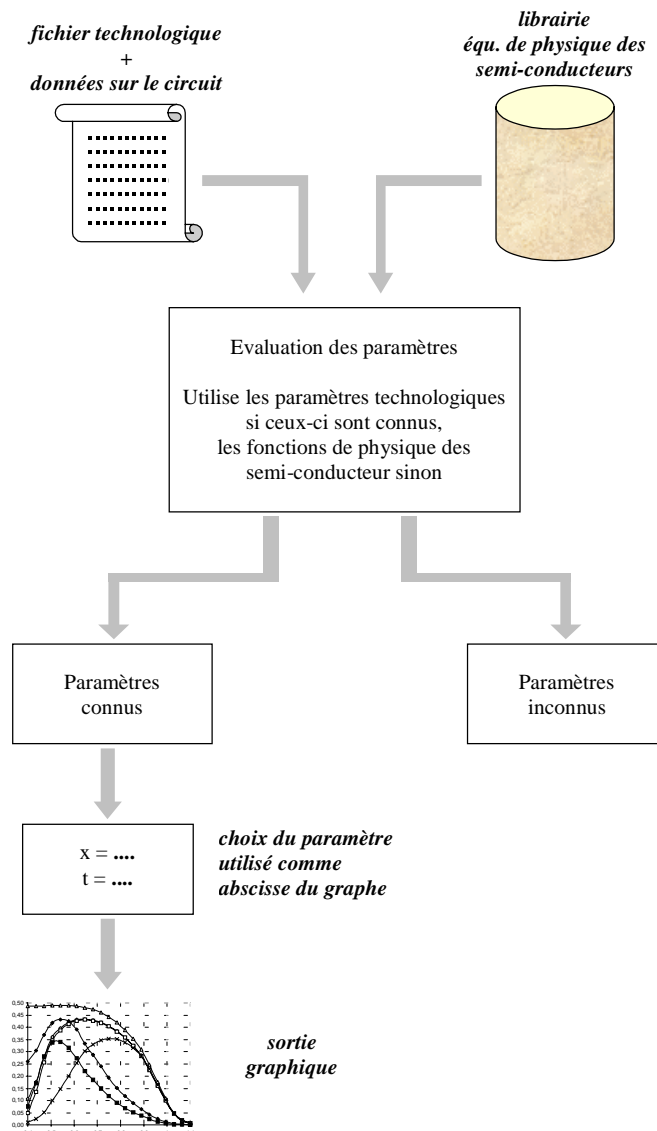


Figure 3.16 Organigramme du logiciel de calcul

L'exemple ci-dessous illustre le fonctionnement du logiciel pour le calcul d'une concentration de porteurs minoritaires ( $n_{nP}$  = concentration d'électrons dans la région P,  $n_{pN}$  = concentration de trous dans la région N).

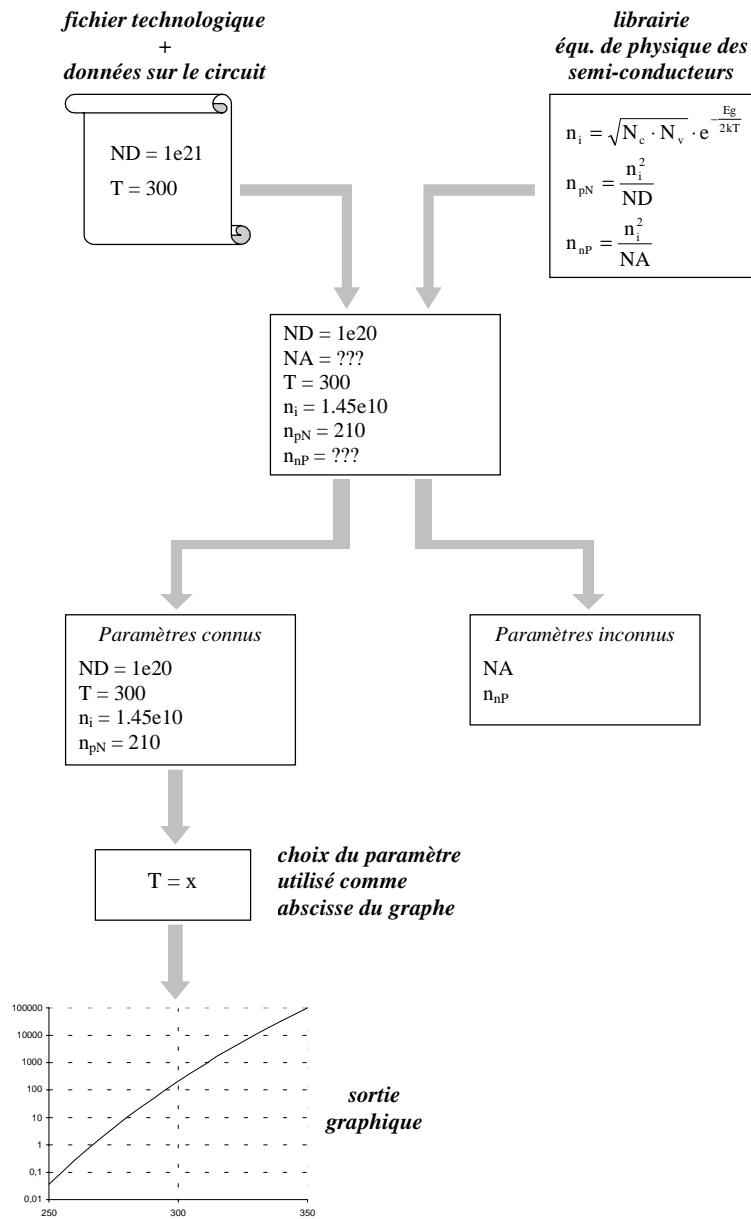


Figure 3.17 Exemple de fonctionnement du logiciel de calcul

Le fichier technologique nous donne le dopage de la région N :  $ND = 10^{21}$  atomes/cm<sup>-3</sup>, ainsi que la température typique d'utilisation :  $T = 300^\circ\text{K}$ .

Les équations de physique nous permettent de calculer la valeur de la concentration intrinsèque  $n_i$  du silicium, et les concentrations de porteurs minoritaires en fonction du dopage.

A partir de ces fichiers, le programme évalue les paramètres :

- $ND$  : donné dans le fichier technologique
- $NA$  : n'est pas dans le fichier technologique  $\Rightarrow$  il n'y a pas de formule pour le calculer  $\Rightarrow$  valeur inconnue
- $T$  : donné dans le fichier technologique
- $n_i$  : n'est pas dans le fichier technologique  $\Rightarrow$  calculé à partir de la formule, connaissant  $T$
- $n_{pN}$  : n'est pas dans le fichier technologique  $\Rightarrow$  calculé à partir de la formule, connaissant  $n_i$ ,  $ND$
- $n_{nP}$  : n'est pas dans le fichier technologique  $\Rightarrow$  on ne connaît pas la valeur de  $NA$  pour le calcul  $\Rightarrow$  valeur inconnue

Une fois que l'organisation des fonctions est définie, on peut choisir de faire varier une donnée ( $T = x$ ), ce qui fait varier la valeur de  $n_i$ , et donc celle de  $n_{nP}$ . On peut alors tracer le graphique de  $n_{nP}$  en fonction de  $T$ .

### 3.3.2 Rendement quantique des trois types de photodiodes

Comme on la vu dans la partie 3.2.3 , le rendement quantique est fonction de trois composantes : le courant de diffusion des trous dans la région N, la génération et la séparation des paires électrons-trous dans la zone de charge d'espace, et le courant de diffusion des électrons dans la région P.

Nous avons simulé ces trois composantes pour une jonction PN créée à partir d'une zone de diffusion N (fort dopage, faible profondeur) sur le substrat de type P.

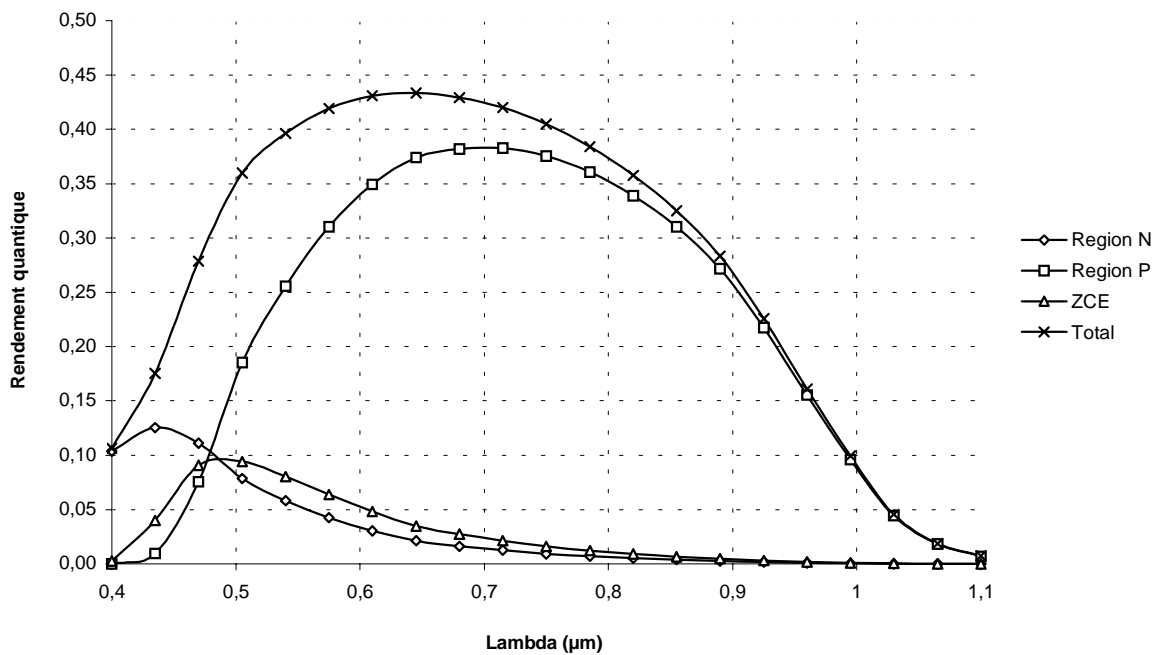


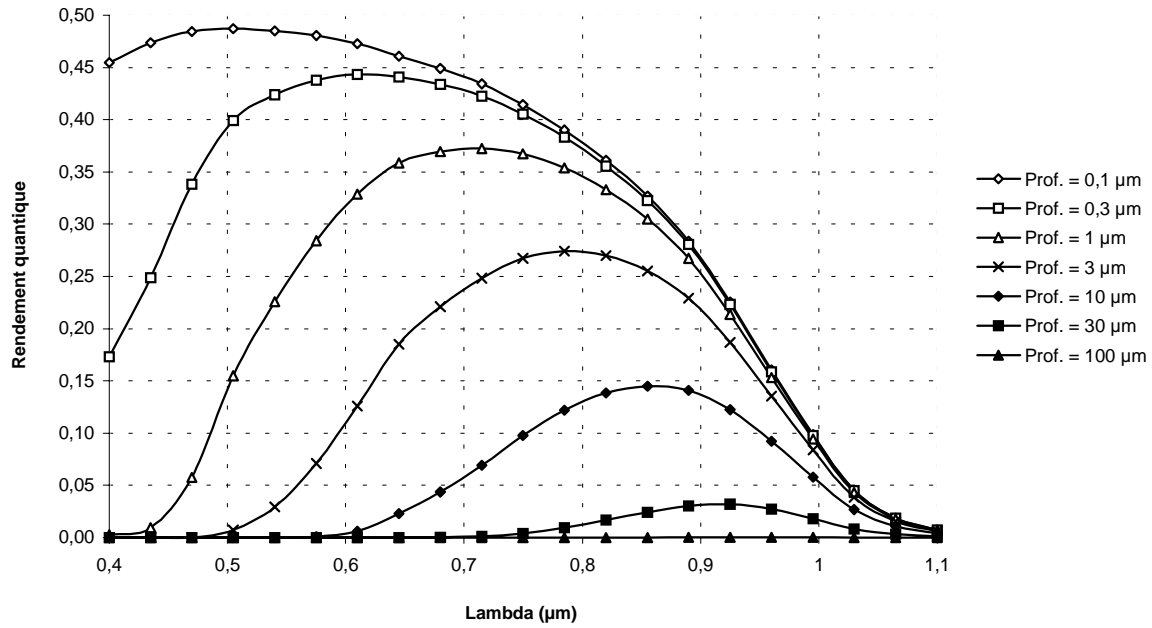
Figure 3.18 Rendements des trois régions de la jonction PN

Contrairement à l'idée généralement acquise que le rendement quantique se passe essentiellement dans la zone de charge d'espace, on s'aperçoit ici que le rendement est situé principalement dans la région P, du fait que celle-ci occupe la majeure partie de la profondeur de la diode.

Lorsque la longueur d'onde de la lumière incidente est faible ( $\lambda < 0,5\mu\text{m}$ ), le coefficient d'absorption est très élevé, et tous les photons sont absorbés en surface, dans la région N. La lumière ne parvient pas suffisamment profondément pour que le rendement de la zone P et de la ZCE soit significatif.

A l'inverse, lorsque la longueur d'onde est trop grande ( $\lambda > 0,9\mu\text{m}$ ), les paires électrons-trous sont créées trop profondément pour pouvoir influencer le courant photonique.

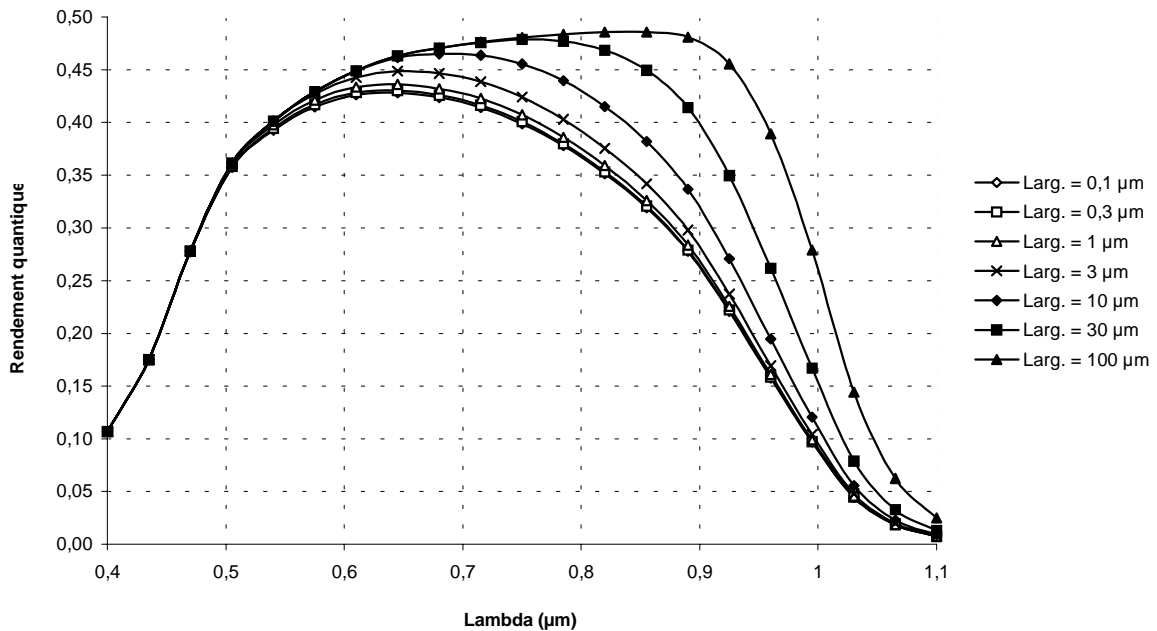
Le comportement de la photodiode sera donc très fortement fonction des largeurs de chaque couche, comme illustré dans les figures suivantes.



**Figure 3.19** Influence de la profondeur de la zone de charge d'espace sur le rendement quantique

Plus les régions se trouvent près de la surface, plus la photodiode sera sensible aux longueurs d'ondes courtes, de grande énergie.

Pour améliorer les caractéristiques en ce qui concerne les grandes longueurs d'ondes, absorbées en profondeur, il faut que la zone de charge d'espace soit la plus large possible, afin de s'assurer que les paires électrons-trous générées en profondeur participent également au courant photonique.



**Figure 3.20** Influence de la largeur de la zone de charge d'espace sur le rendement quantique

⇒ Le rendement quantique d'une photodiode sera amélioré lorsque la zone de charge d'espace de la jonction PN sera le plus proche de la surface (longueurs d'ondes courtes) et la plus large possible (longueurs d'onde longues).

Partant de ces constatations, on peut simuler le comportement des photodiodes que l'on peut réaliser en technologie standard CMOS.

Pour obtenir le graphe suivant, on s'est fixé :

- $r$  (coefficient de réflexion en surface) = 0.5
- $s_1 = s_2$  (vitesses de recombinaison, inconnues) =  $s$  variant de 0 à  $10^{10}$  m/s.

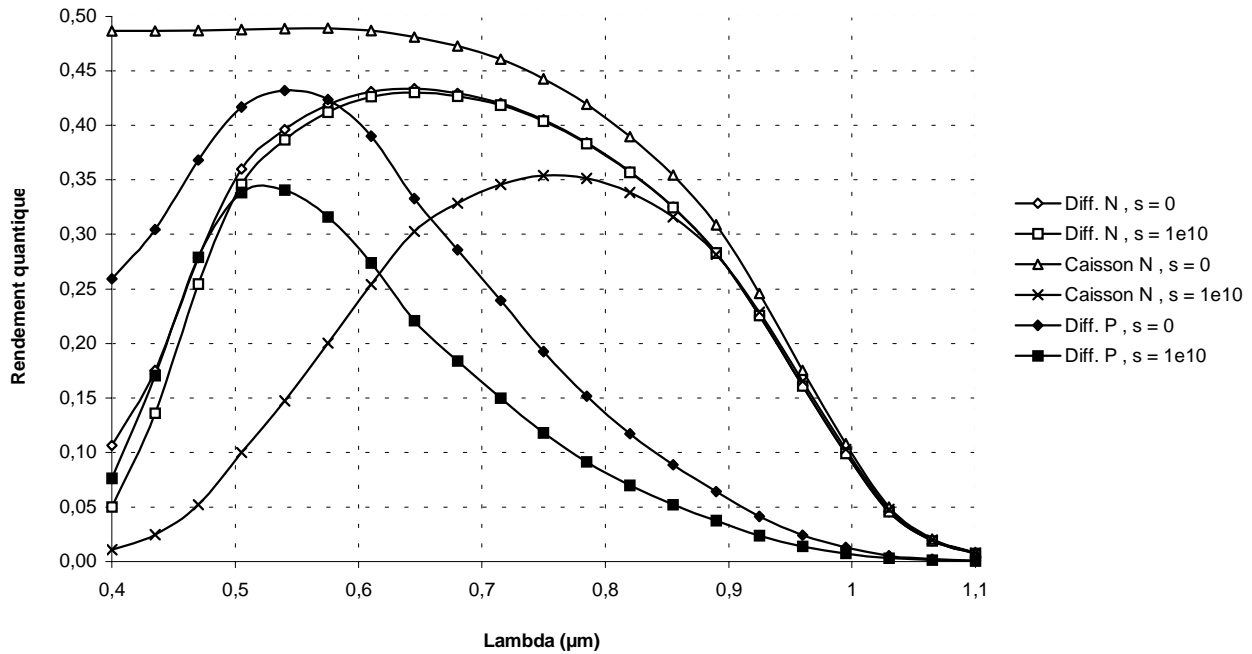


Figure 3.21 Rendement quantique des trois photodiodes réalisables en technologie CMOS standard

Les meilleurs résultats sont obtenus pour les diodes N (diffusion N ou caisson N) sur substrat P. La diode constituée de diffusion P sur un caisson N possède un comportement moins bon à partir de  $\lambda > 0,6\mu\text{m}$ , car alors les photons sont absorbés dans le substrat, en dessous du caisson N, et ne peuvent alors plus influencer le courant de la photodiode.

Le rendement de la photodiode créée par un caisson N sur substrat P est très dépendant de la valeur de la vitesse de recombinaison en surface des porteurs minoritaires. En effet, du fait que le caisson est très peu dopé ( $3 \times 10^{16}$  atomes/cm<sup>3</sup> au lieu de  $10^{20}$  atomes/cm<sup>3</sup> pour la diffusion), sa longueur de diffusion est très grande, et donc son rendement quantique dans la zone N sera plus significatif que celui de la diode à diffusion, pour peu que sa vitesse de recombinaison soit faible.

Si sa vitesse de recombinaison est grande ( $s = 10^{10}$  m/s), le dénominateur de l'équation (3.9 b) est prédominant, et le rendement quantique diminue.

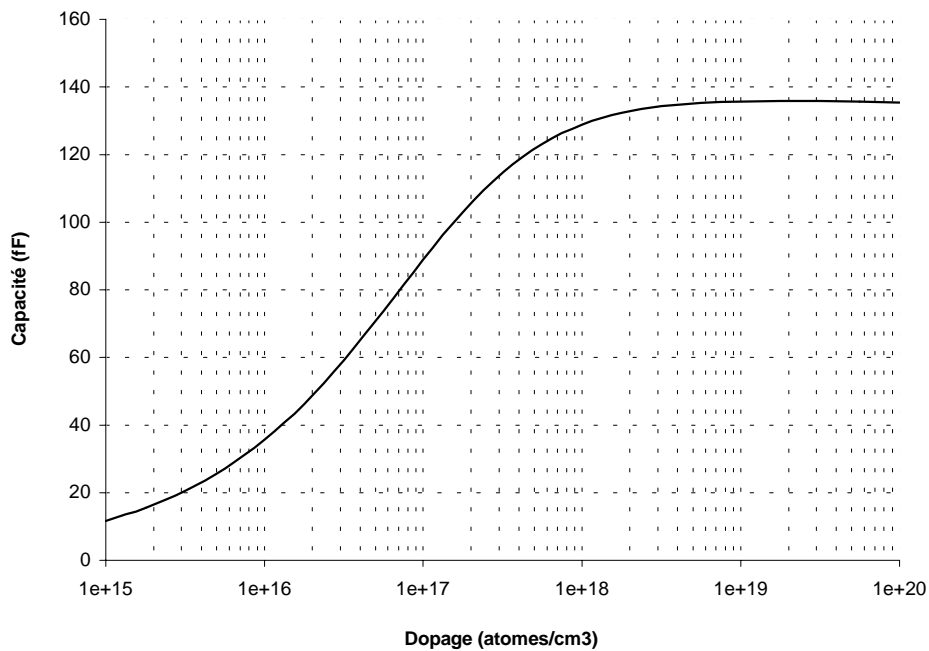
⇒ On choisira de préférence pour la conception de notre matrice de capteurs une photodiode à caisson N ou à diffusion N.

### 3.3.3 Capacité parasite de la jonction PN

Afin d'augmenter le facteur de conversion du pixel, et de réduire son bruit de remise à zéro, il est nécessaire que la capacité parasite de la jonction PN de la diode, aux bornes de laquelle seront stockées les charges générées par la lumière, soit la plus faible possible.

La valeur de la capacité d'une jonction PN est donnée par l'équation (2.2).

Elle sera fortement dépendante des dopages de chaque région, qui modifient la largeur de la ZCE.



**Figure 3.22** Variation de la capacité parasite d'une jonction PN en fonction du dopage  $N_D$   
On s'est fixé  $N_A = 7 \cdot 10^{16}$  atomes/cm<sup>3</sup>,  $A_d = 30\mu\text{m} \times 20\mu\text{m}$

On peut donc s'attendre à ce que la capacité de la diode à caisson N (faiblement dopée) soit inférieure à celle des diodes à base de diffusion.

Pour estimer la variation de la valeur de la capacité en fonction de la tension à ses bornes, qui déterminera la linéarité du pixel (voir section 2.1.1 B) c. ), on a tracé le graphe suivant :

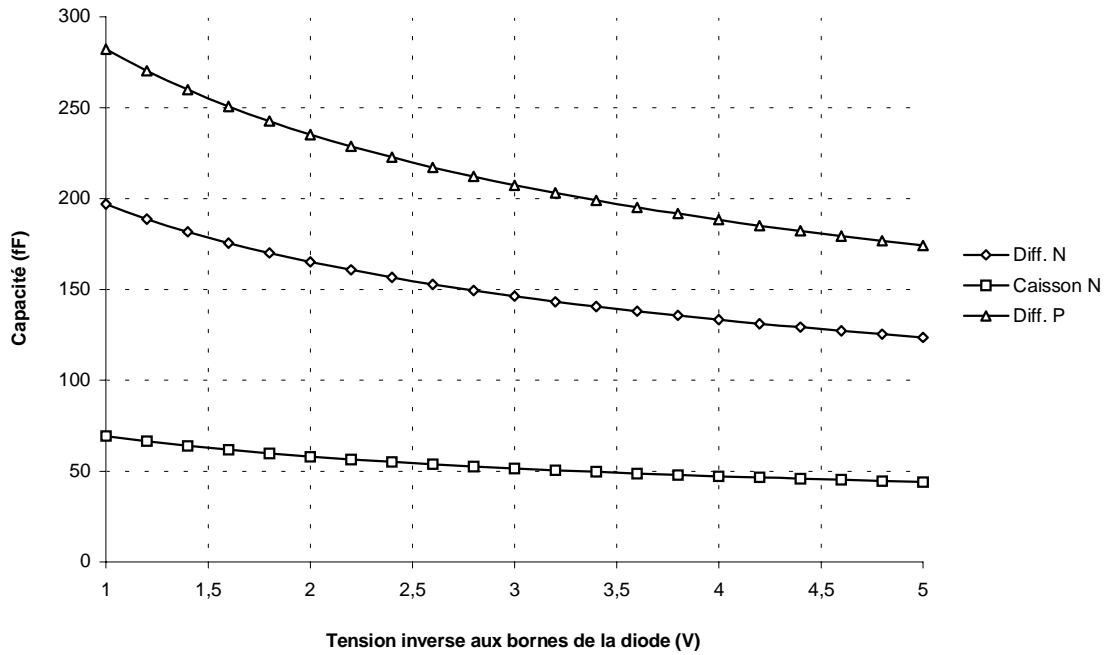


Figure 3.23 Variation des capacités parasites des trois photodiodes en fonction de la tension à leur bornes  $A_d = 30\mu\text{m}\times 20\mu\text{m}$

Les valeurs de linéarité et de bruit issu de ces mesures sont données dans le tableau ci-dessous :

	Capacité d'une diode $30\mu\text{m}\times 20\mu\text{m}$ sous 3 Volts	Bruit de remise à zéro $= \sqrt{KT/C_P}$	Facteur de conversion $= q/C_P$	Variation selon la tension à ses bornes $= (C_P(1V) - C_P(5V)) / C_P(3V)$
<i>Diffusion N sur substrat P</i>	146 fF	153 e <sup>-</sup> rms	1.1 μV/e <sup>-</sup>	± 34 %
<i>Caisson N sur substrat P</i>	51 fF	91 e <sup>-</sup> rms	3.1 μV/e <sup>-</sup>	± 34 %
<i>Diffusion P sur substrat N</i>	207 fF	183 e <sup>-</sup> rms	0.77 μV/e <sup>-</sup>	± 36 %

Tableau 3.24 Comparaison des capacités parasites de chaque photodiode

Bien que la diode à caisson N aie une capacité très inférieure aux autres diodes, celle-ci reste cependant trop élevée pour nous permettre d'atteindre l'objectif de 50 e<sup>-</sup> rms que l'on s'est fixé. Pour cela, il faut soit diminuer la surface de la diode, soit recourir à une architecture permettant d'intégrer les charges générées par la lumière dans une capacité autre que celle de la photodiode.

Ces deux solutions seront approfondies et réalisées dans la suite de cette étude.



### 3.3.4 Courant d'obscurité

Plusieurs mécanismes physiques interviennent dans le calcul du courant d'obscurité d'une photodiode, et sont le plus souvent très difficile à déterminer. Parmi ceux-ci, on peut citer :

- la diffusion des porteurs minoritaires dans les région P et N
- la génération-recombinaison dans la zone de déplétion
- l'effet tunnel de bande à bande
- la génération de courant en surface du aux effets de surface

La diode étant polarisée en régime de forte inversion, son courant d'obscurité est environ égal au courant de saturation inverse.

Le courant de saturation inverse créé par la diffusion des porteurs minoritaires s'écrit :

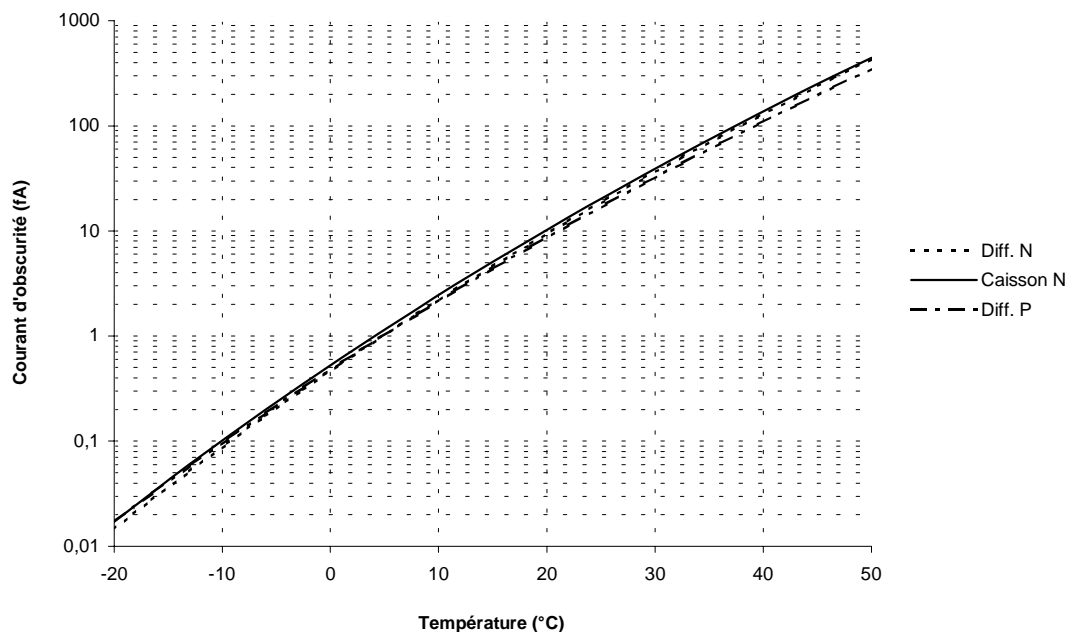
$$I_{Sd} = A_d \cdot \left[ \frac{q \cdot D_h \cdot n_{pN}}{L_h} \cdot \frac{\text{sh}(x_N/L_h) + \gamma_1 \cdot \text{ch}(x_N/L_h)}{\text{ch}(x_N/L_h) + \gamma_1 \cdot \text{sh}(x_N/L_h)} + \frac{q \cdot D_e \cdot n_{nP}}{L_e} \cdot \frac{\text{sh}(x_P/L_e) + \gamma_2 \cdot \text{ch}(x_P/L_e)}{\text{ch}(x_P/L_e) + \gamma_2 \cdot \text{sh}(x_P/L_e)} \right] \quad (3.10)$$

$I_{Sd}$  : courant de saturation inverse de la diode du à la diffusion des porteurs minoritaires dans les zones N et P (A)

$n_{pN}$  : concentration des trous libres dans la région N ( $m^{-3}$ )

$n_{nP}$  : concentration des électrons libres dans la région P ( $m^{-3}$ )

On obtient le graphe suivant, donnant le courant de diffusion en fonction de la température :



**Figure 3.25** Variation du courant d'obscurité des trois photodiodes en fonction de la température  
 $A_d = 30\mu m \times 20\mu m$

On voit ici que la valeur du courant d'obscurité est sensiblement la même quelle que soit le type de diode, et qu'il dépend fortement de la température (doublement de sa valeur tous les 5°C environ).

La valeur du courant d'obscurité ne sera donc pas un critère significatif dans le choix du type de photodiode.

### 3.4 Mesure expérimentale du rendement quantique des photodiodes

Bien que l'outil de calcul que l'on ait développé nous donne une idée assez fidèle des trois paramètres fondamentaux de la photodiode (rendement quantique, capacité parasite, et courant d'obscurité), il est nécessaire de compléter ces calculs théoriques par une approche expérimentale. Pour cela, nous avons fabriqué un circuit de test avec la fonderie Austria Mikro Systeme, en technologie 0.8µm, double métal, double poly.

Cette technologie nous offre l'avantage de pouvoir réaliser des prototypes à faible coût tout en ayant la possibilité de réduire les règles de dessin à 0.6µm, voire 0.35µm. Elle a en outre été caractérisée pour un durcissement aux radiations par le choix de structures de dessin appropriées<sup>[19]</sup>.

#### 3.4.1 Description du circuit intégré

Le circuit de mesure des photodiodes contient des matrices de 2 × 2 photodiodes de taille 20µm × 20µm, et 40µm × 40µm. Pour une meilleure homogénéité du circuit, chaque matrice de 2 × 2 photodiodes est placée au centre d'une matrice 4×4 dans laquelle les diodes de périphérie sont court-circuitées à la masse ou à VDD.

Chaque photodiode est reliée à un plot d'entrée-sortie ne contenant aucune protection contre les décharges électrostatiques, et aucune résistance série, afin de perturber le moins possible la mesure.

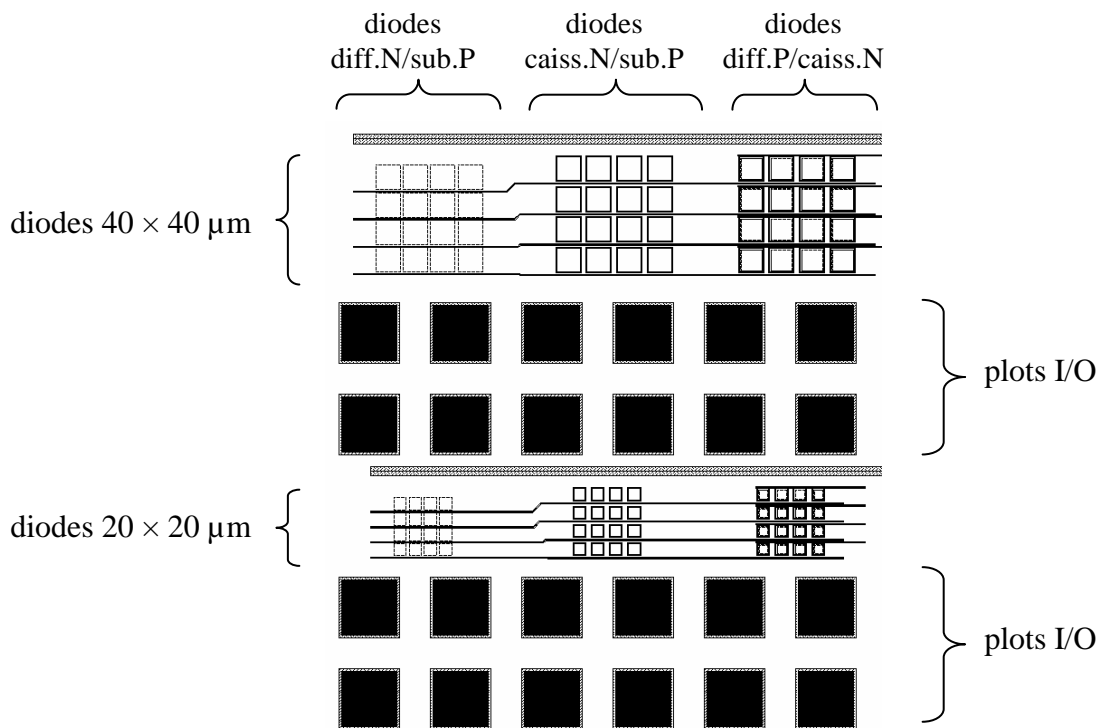


Figure 3.26 Circuit de caractérisation des photodiodes

### 3.4.2 Calibration de la source de lumière

La précision de la mesure sera essentiellement fonction de la qualité de la source lumineuse. On cherche à obtenir une source :

- monochromatique
- homogène sur toute la surface occupée par les photodiodes
- directive

Pour cela, nous avons à disposition plusieurs types de sources lumineuses :

- le laser : très directif et très monochromatique, mais peu homogène, surtout compte-tenu des surfaces importantes requises par le circuit
- les diodes électroluminescentes : monochromatiques, mais peu puissantes et peu directives. De plus, la gamme des longueurs d'ondes n'est pas toujours complète.
- la lampe à filament : lumière blanche puissante, non-directive, mais relativement homogène.

Dans l'application qui nous intéresse, il est apparu que la lampe à filament était le meilleur compromis, mais ses caractéristiques doivent être améliorées de la manière suivante :

- la directivité est obtenue en faisant passer la lumière à travers deux plaques percées d'un trou dont le diamètre est très inférieur à la distance qui les sépare.
- pour obtenir une lumière monochromatique et améliorer l'homogénéité, on place un filtre et un diffuseur près de la source.

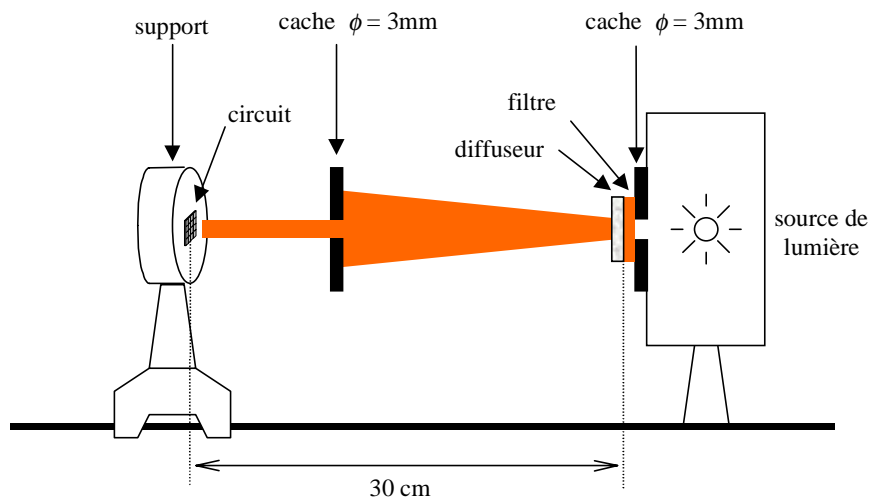


Figure 3.27 Banc de mesure

Afin de connaître avec précision l'intensité de la lumière à la surface du capteur, on a utilisé une caméra scientifique calibrée Princeton Instruments TE/CCD 512 TKBM, placée à la place du circuit. On vérifie ainsi que l'image captée est bien homogène sur l'ensemble de la surface où sont placées les photodiodes de test.

Les mesures sont effectuées avec cinq filtres aux longueurs d'ondes de 532, 610, 750, 850, et 950 nm, et pour trois valeurs du flux lumineux. Le rendement est calculé sur la moyenne de ces trois flux.

	532 nm	610 nm	750 nm	850 nm	950 nm
<b>Flux 1 (ph/s/m<sup>2</sup>)</b>	3.0 · 10 <sup>18</sup>	3.5 · 10 <sup>18</sup>	4.2 · 10 <sup>18</sup>	9.6 · 10 <sup>18</sup>	10.8 · 10 <sup>18</sup>
<b>Flux 2 (ph/s/m<sup>2</sup>)</b>	4.5 · 10 <sup>18</sup>	5.2 · 10 <sup>18</sup>	12.7 · 10 <sup>18</sup>	19.2 · 10 <sup>18</sup>	16.1 · 10 <sup>18</sup>
<b>Flux 3 (ph/s/m<sup>2</sup>)</b>	6.0 · 10 <sup>18</sup>	6.9 · 10 <sup>18</sup>	21.2 · 10 <sup>18</sup>	28.9 · 10 <sup>18</sup>	21.5 · 10 <sup>18</sup>

			8	8	8
--	--	--	---	---	---

**Tableau 3.28 Flux de lumière utilisés pour la mesure du rendement quantique**



Figure 3.29 Image obtenue par la caméra CCD de calibration de la source lumineuse

### 3.4.3 Méthode de mesure

Les appareils de mesure conventionnels ne sont pas assez précis pour capter les courants très faibles issus des photodiodes (de l'ordre du nano-Ampère).

On mesure ce courant grâce au circuit externe suivant :

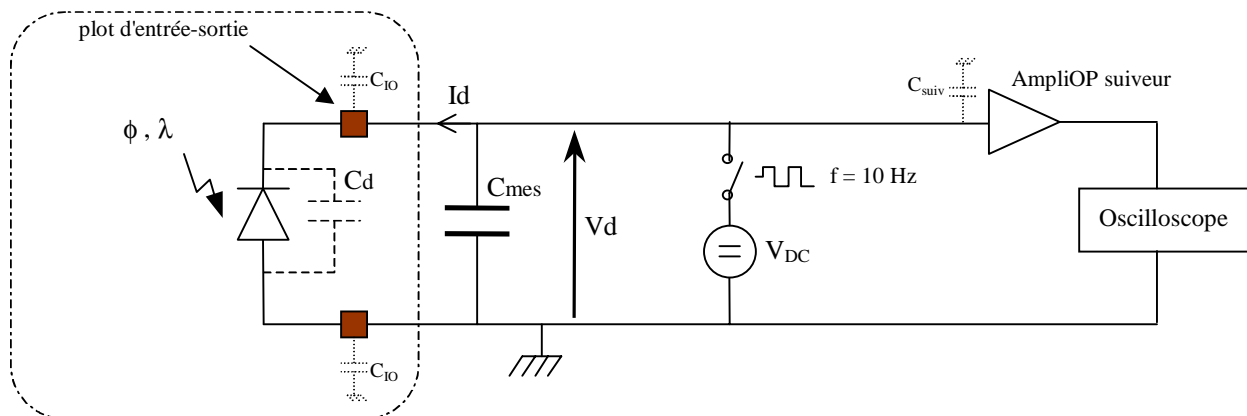


Figure 3.30 Schéma de mesure du courant de diode

Lorsque l'interrupteur est fermé, la tension  $V_{DC}$  se retrouve aux bornes de la capacité de mesure, de valeur 100pF. A l'ouverture, cette capacité est déchargée par le courant issu de la photodiode selon la formule :

$$I_d = (C_{mes} + C_{IO} + C_{suiv} + C_d) \cdot \frac{\Delta V}{\Delta t} \tag{3.11}$$

- $I_d$  : courant issu de la diode (A)
- $C_{mes}$  : capacité externe placée aux bornes de la diode (F)
- $C_{IO}$  : capacité induite par les plots d'entrée-sortie et par les pistes de la carte de mesure (F)
- $C_{suiv}$  : capacité d'entrée de l'amplificateur opérationnel monté en suiveur (F)
- $C_d$  : capacité parasite de la jonction PN (F)
- $\Delta V$  : variation de tension observée à l'oscilloscope pendant un temps  $\Delta t$  (V)
- $\Delta t$  : durée pendant laquelle l'interrupteur est ouvert (demi période) (s)

La valeur de la capacité d'intégration ( $C_{mes} + C_{IO} + C_{suiv} + C_d$ ) est obtenue sous obscurité (avec un courant de diode négligeable) et en plaçant une résistance de forte valeur ( $1M\Omega$ ) en parallèle de la diode, selon le schéma :

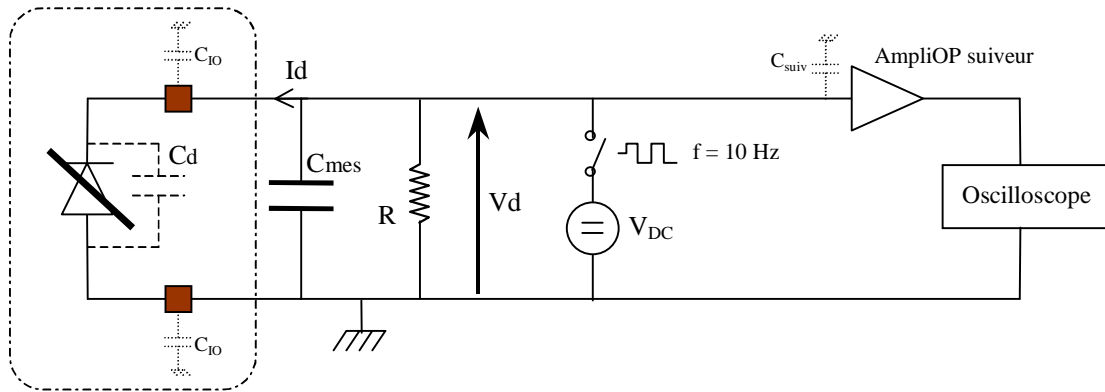


Figure 3.31 Mesure de la valeur de la capacité d'intégration

Lors de l'ouverture de l'interrupteur, la tension  $V$  se décharge avec la constante de temps :  $\tau = (C_{mes} + C_{IO} + C_{suiv} + C_d) \times R$

On mesure ainsi la valeur du paramètre  $(C_{mes} + C_{IO} + C_{suiv} + C_d) = 180pF$ .

### 3.4.4 Mesure des rendements quantiques

La valeur du rendement de chaque diode est obtenue par l'équation :

$$\eta = \frac{nb e^- / s / m^2}{\phi} = \frac{(C_{mes} + C_{IO} + C_{suiv} + C_d)}{q} \cdot \frac{\Delta V}{\Delta t} \cdot \frac{1}{\text{surf. diodes}} \quad (3.12)$$

On obtient les valeurs suivantes :

diode \ $\lambda$	532 nm	610 nm	750 nm	850 nm	950 nm
<b>Photodiode N+/P-</b>	36%	30%	29%	22%	11%
<b>Photodiode N-/P-</b>	42%	37%	35%	14%	10%
<b>Photodiode P+/N-</b>	8%	5%	2%	1%	0%

Tableau 3.32 Rendements quantiques mesurés

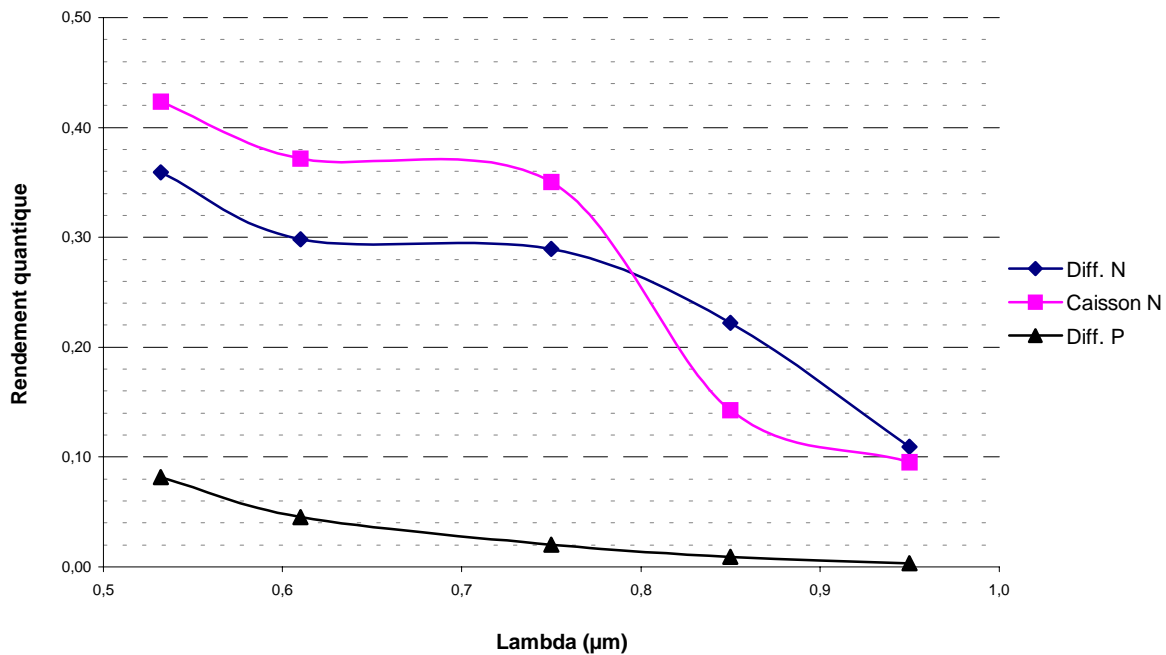


Figure 3.33 Rendements quantiques mesurés en fonction de la longueur d'onde

On observe que la forme des courbes obtenues par résultat expérimental correspond bien aux calculs théoriques, comme montré dans la figure 3.21, à savoir que :

- le rendement de la diode P est inférieur à ceux des diodes N, du fait qu'elle est contenue dans un caisson N de faible profondeur, et qu'elle ne peut donc pas capter les longueurs d'ondes trop grandes, qui sont absorbées sous le caisson.
- les rendements des diodes N est relativement stable entre 0,5  $\mu\text{m}$  et 0,75  $\mu\text{m}$ , puis commence à chuter à partir de 0,8  $\mu\text{m}$ , zone pour laquelle les photons sont captés dans de grandes profondeurs ( $> 10 \mu\text{m}$ ), et dont les paires électrons-trous créées ne peuvent plus diffuser suffisamment vers la zone de charge d'espace.
- le rendement de la photodiode à caisson N est légèrement meilleur que celui de la photodiode à diffusion N, pour des vitesses de recombinaisons faibles, du fait que le caisson est faiblement dopé, et donc que sa zone de charge d'espace est plus grande.

### 3.4.5 Mesure des capacités parasites et des courants d'obscurité

En utilisant les montages des figures 3.30 et 3.31, on a cherché à mesurer les deux autres paramètres fondamentaux des photodiodes, mais cette mesure s'est avérée impossible à réaliser en raison de la précision limitée par le fait que les éléments de mesure (capacité  $C_{\text{mes}}$ , amplificateur opérationnel suiveur, ...) sont montés en externe.

La valeur trop importante des capacités parasites du montage (80 pF) rend négligeable les capacités parasites des photodiodes qui s'y ajoutent ( de l'ordre d'une centaine de femto-Farads).

De plus, les courants de fuite des éléments et de la carte limitent la précision de mesure des courants au dixième de nano-Ampère, tandis que les courants d'obscurité que l'on cherche à caractériser sont de l'ordre du dixième de pico-Ampère.

Pour connaître ces deux paramètres fondamentaux, il a donc fallu concevoir un nouveau circuit de mesure, dans lequel tous les éléments nécessaires sont intégrés.

### 3.5 Mesure expérimentale des capacités et des courants d'obscurité des photodiodes

Ce deuxième circuit a pour but de compléter les résultats obtenus par le premier circuit fabriqué, qui n'était pas suffisamment précis pour les mesures de capacités parasites et de courants d'obscurité.

#### 3.5.1 Description du circuit intégré

Comme dans la première version du circuit de caractérisation des photodiodes, on a intégré dans ce circuit des matrices de  $6 \times 6$  diodes dont les diodes de périphérie sont court-circuitées à VSS ou à VDD.

Les mesures sont effectuées sur chacune des quatre colonnes de chaque matrice, dans lesquelles les diodes sont reliées entre elles, ce qui nous permet d'obtenir la valeur moyenne de la capacité et du courant d'obscurité de chaque colonne, et d'augmenter ainsi la précision de la mesure.

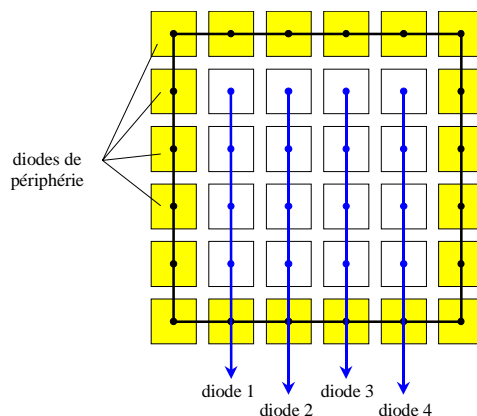


Figure 3.34 Matrices de photodiodes

On a choisi d'utiliser dans cette version des diodes de grande surface ( $40\mu\text{m} \times 40\mu\text{m}$ , et  $80\mu\text{m} \times 80\mu\text{m}$ ), ce qui minimise l'influence des capacités parasites et des courants d'obscurités induits par l'électronique de mesure.

On a également ajouté ici des matrices de photoMOS, qui nous permettront de comparer ses caractéristiques à celles des photodiodes.



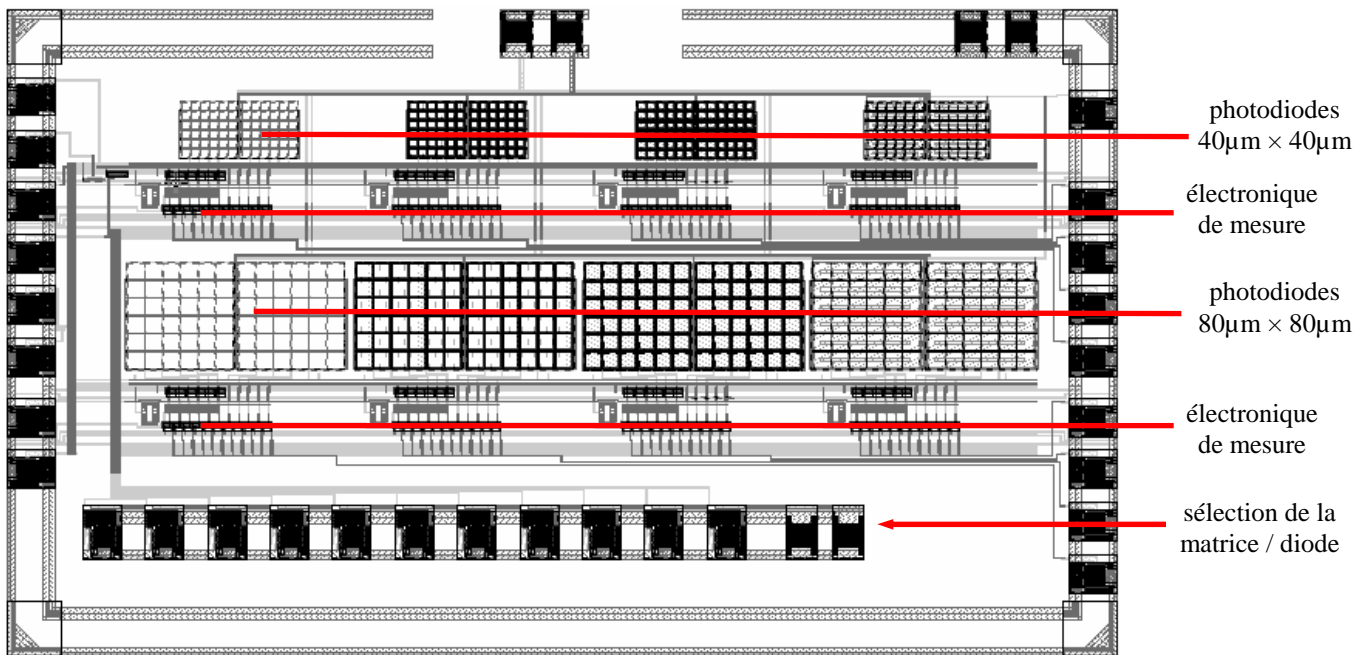


Figure 3.35 Circuit de caractérisation des capacités parasites et des courants d'obscurité des photodiodes

### 3.5.2 Méthode de mesure

La méthode de mesure est très semblable à la précédente, mais on utilise cette fois-ci la capacité de la photodiode pour réaliser l'intégration du courant. Celui-ci est fourni par un miroir de courant de rapport 10, commandé par un potentiomètre externe. La polarisation en tension de la diode est réalisée par l'intermédiaire d'un transistor agissant comme interrupteur, qui force une tension  $V_R$  aux bornes de celle-ci. En sortie, un amplificateur-suiveur interne permet d'isoler la photodiode de la capacité des plots d'entrée-sortie.

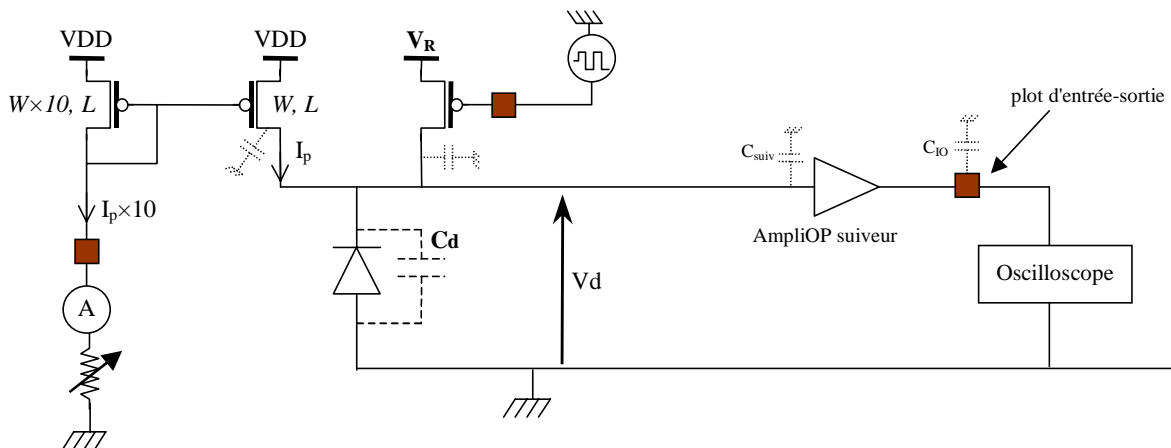


Figure 3.36 Schéma de mesure des capacités parasites et des courants d'obscurité

### 3.5.3 Mesure des capacités des diodes

#### A) Capacités statiques

Comme dans le cas précédent, la capacité mesurée ici est égale à la somme des capacités des éléments photosensibles et des capacités apportées par l'électronique de mesure. Pour connaître la valeur de ces dernières, on a dessiné une structure identique à celle de la figure 3.36, mais dont la photodiode a été retirée.

On obtient les résultats donnés dans les tableaux suivants.

	<i>Mesure de la capacité des photodiodes + de l'électronique (fF)</i>				<i>Mesure de la capacité de l'électronique (fF)</i>
	<i>diode 1</i>	<i>diode 2</i>	<i>diode 3</i>	<i>diode 4</i>	<i>sans diode</i>
<b>Photodiode N+/P- 40µm</b>	1800	1800	1800	1850	98
<b>Photodiode N+/P- 80µm</b>	6000	6125	6125	6375	155
<b>Photodiode N-/P- 40µm</b>	630	645	630	615	98
<b>Photodiode N-/P- 80µm</b>	1600	1600	1675	1700	165
<b>Photodiode P+/N- 40µm</b>	1700	1650	1600	1675	73
<b>Photodiode P+/N- 80µm</b>	7250	7250	7250	7125	120
<b>PhotoMOS 40µm</b>	16250	16500	16000	16000	67
<b>PhotoMOS 80µm</b>	70000	70000	69750	68750	125

**Tableau 3.37 Mesures relevées**

Ce tableau nous permet de vérifier que les capacités introduites par l'électronique de mesure sont bien inférieures aux capacités des diodes. On a donc corrigé le problème majeur du précédent circuit.

	<i>Capacité surfacique (nF/cm²)</i>				<i>Capacité surfacique (nF/cm²)</i>	<i>Capacité d'une diode 30µm × 20µm (fF)</i>
	<i>diode 1</i>	<i>diode 2</i>	<i>diode 3</i>	<i>diode 4</i>	<i>moyenne</i>	
<b>Photodiode N+/P- 40µm</b>	26.6	26.6	26.6	27.4	25.0	150
<b>Photodiode N+/P- 80µm</b>	22.8	23.3	23.3	24.3	7.0	42
<b>Photodiode N-/P- 40µm</b>	8.3	8.6	8.3	8.1	26.3	158
<b>Photodiode N-/P- 80µm</b>	5.6	5.6	5.9	6.0	262.8	1577
<b>Photodiode P+/N- 40µm</b>	25.4	24.6	23.9	25.0		
<b>Photodiode P+/N- 80µm</b>	27.9	27.9	27.9	27.4		
<b>PhotoMOS 40µm</b>	252.9	256.8	249.0	249.0		
<b>PhotoMOS 80µm</b>	272.9	272.9	272.0	268.1		

**Tableau 3.38 Comparaison des capacités des trois types de photodiodes et du photoMOS**

On voit une grande similitude entre les valeurs obtenues et les résultats calculés dans le tableau 3.24. Ceci nous permet de confirmer les conclusions élaborées précédemment sur le fait que la photodiode constituée par un caisson N sur substrat P semble la plus adaptée pour une utilisation en faible flux.

En outre, on s'aperçoit que la capacité du photoMOS est très supérieure à celle des photodiodes. Ceci pourrait s'avérer un inconvénient majeur dans l'application qui nous intéresse, mais cette structure possède l'avantage de pouvoir facilement être utilisée dans une technique de Double Echantillonnage Corrélé, qui supprime son bruit de lecture et augmente significativement son facteur de conversion. Les problèmes que pourraient induire cette capacité importante sont donc ainsi éliminés.

### B) Variation des capacités en fonction de la tension à leur bornes

Les mesures précédentes sont complétées par une étude sur les variations des capacités en fonction de la tension appliqués à leur bornes. On a vu dans la partie 2.1.1 B) c. que ce paramètre influençait la linéarité de la réponse du pixel.

Pour cela, on effectue les mêmes manipulations que précédemment en faisant varier la tension  $V_R$  de la figure 3.36 de 1.5V à 3V.

Pour une meilleure comparaison des variations, chaque courbe est normalisée par rapport à sa valeur en  $V_R = 2V$ .

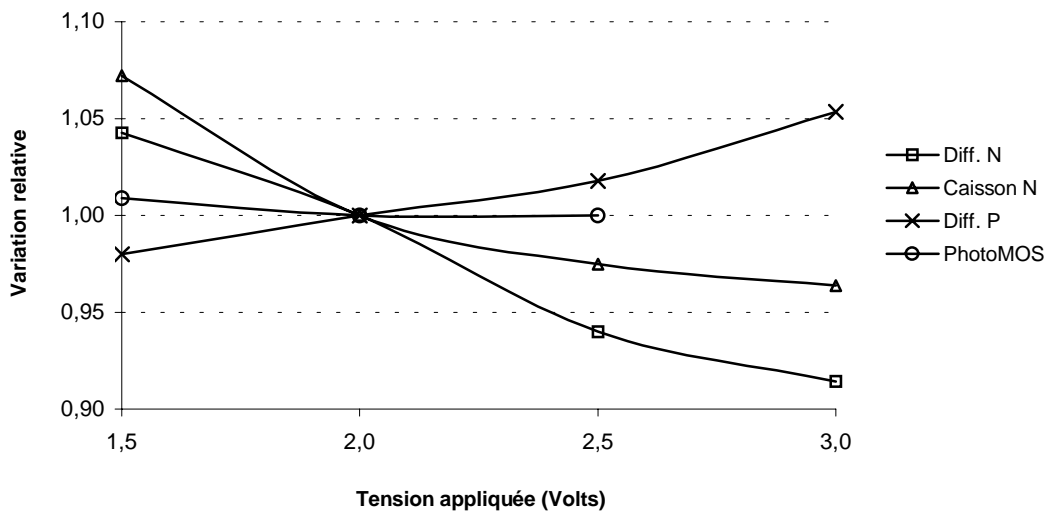


Figure 3.39 Variation des capacités en fonction de la tension à leur bornes

On voit ici une variation d'environ 15% entre la valeur de la photodiode à diffusion N à  $V_R = 1.5V$ , et sa valeur à  $V_R = 3V$ . La diode à caisson N varie elle d'environ 10%, et la diode P de 7%.

La capacité d'intégration du photoMOS ne varie pas selon la tension à ses bornes car elle n'est pas constituée par une zone de charge d'espace, comme c'est le cas des photodiodes, mais elle est due à l'épaisseur d'oxyde entre la grille et le substrat.

### 3.5.4 *Mesure des courants d'obscurité*

La mesure des courants d'obscurité se fait à partir du même schéma que pour les capacités (figure 3.36), mais en ne débitant aucun courant  $I_p$  dans la diode. Lorsque le transistor de Reset s'ouvre, la capacité de la diode se décharge progressivement par son courant d'obscurité. A partir de la valeur de la capacité obtenue précédemment (tableau 3.37), on peut en déduire la valeur du courant.

On obtient les résultats donnés dans les tableaux suivants, pour les diodes de  $80\mu m \times 80\mu m$  à température ambiante. Les valeurs sont ensuite reportées à une surface de  $30\mu m \times 20\mu m$ , qui sera la taille de notre pixel.

	<i>Mesure du courant d'obscurité des photodiodes + de l'électronique (fA)</i>				<i>Mesure du courant d'obscurité de l'électronique (fA)</i>
	<i>diode 1</i>	<i>diode 2</i>	<i>diode 3</i>	<i>diode 4</i>	<i>sans diode</i>
<i>Photodiode N+/P-</i>	133	158	75	69	0.9
<i>Photodiode N-/P-</i>	105	24	138	104	0.1
<i>Photodiode P+/N-</i>	237	104	273	233	8.9
<i>PhotoMOS</i>	398	331	101	116	2.3

Tableau 3.40 Mesures relevées

	<i>Courant d'obscurité (pA/cm²)</i>				<i>Courant d'obscurité (pA/cm²)</i>		<i>Courant d'obscurité d'une diode 30µm × 20µm</i>	
	<i>diode 1</i>	<i>diode 2</i>	<i>diode 3</i>	<i>diode 4</i>	<i>moy</i>	<i>σ</i>		
<i>Photodiode N+/P-</i>	518	612	289	266	421	35%	2.5 fA	15800 e <sup>-</sup> /s
<i>Photodiode N-/P-</i>	408	94	537	407	361	45%	2.2 fA	13600 e <sup>-</sup> /s
<i>Photodiode P+/N-</i>	890	371	1032	874	792	32%	4.8 fA	29700 e <sup>-</sup> /s
<i>PhotoMOS</i>	1545	1284	388	443	915	56%	5.5 fA	34300 e <sup>-</sup> /s

Tableau 3.41 Comparaison des courants d'obscurité des trois types de photodiodes et du photoMOS

Cette fois encore, les résultats expérimentaux concordent avec les calculs théoriques et les conclusions faites dans la partie 3.3.4, à savoir que l'ordre de grandeur du courant d'obscurité est sensiblement le même quelque soit le type d'élément photosensible (quelques femto-Ampères pour une surface de 30µm × 20µm, à T ≅ 15°C), et que celui-ci ne constituera pas un paramètre critique dans le choix de l'architecture du capteur.

On note cependant ici une grande dispersion des réponses (σ allant de 35% à 56% de la valeur moyenne) qui risque de dégrader fortement les performances du système d'imagerie dans les faibles flux. Pour atténuer cette dispersion spatiale (DSNU : Dark Signal Non-Uniformities), il sera nécessaire de fonctionner à des niveaux de lumières créant un courant photonique très supérieur au courant d'obscurité.

### 3.5.5 Comparaison des rendements quantiques

Les rendements quantiques ayant déjà été caractérisés, on a simplement voulu ici comparer les réponses moyennes en lumière blanche, non calibrée.

La référence de niveau est obtenue à partir des mesures réalisées sur le circuit précédent.

	<i>Rendement quantique</i>
<i>Photodiode N+/P-</i>	36 %
<i>Photodiode N-/P-</i>	42 %
<i>Photodiode P+/N-</i>	3 %
<i>PhotoMOS</i>	35 %

Tableau 3.42 Comparaison des rendements quantiques

On a ici la valeur du rendement quantique moyen du photoMOS qui n'avait pas pu être obtenu sur le circuit précédent.

## 3.6 Conclusions

Ce chapitre propose une étude relativement complète des principaux paramètres des éléments photosensibles qui peuvent être utilisés dans un pixel APS.

Il ressort de cette étude que la photodiode constituée par une zone de diffusion P sur caisson N n'est pas adaptée à cette utilisation, en raison de son très faible rendement quantique. Ceci provient du fait que dans cette diode, l'intégration des photons est limitée à la profondeur du caisson N ; les photons de grandes longueur d'onde qui pénètrent trop en profondeur ne participant plus au courant photonique. Dans les diodes de type N et dans le photoMOS, au contraire, les charges intégrées en profondeur dans le substrat créent un courant de diffusion des porteurs minoritaires qui vient augmenter le rendement quantique.

Il apparaît également que la capacité de la photodiode à caisson N est moins importante que les autres, du fait du faible dopage de celle-ci. Cette faible capacité à l'avantage d'augmenter le facteur de conversion (gain) du pixel, et par là même de réduire son bruit de remise à zéro du signal. En revanche, les règles de dessin de la technologie imposent de respecter une distance importante (5  $\mu\text{m}$ ) entre le caisson N et les transistors des pixels, ce qui réduit fortement le facteur de remplissage des pixels à caisson N.

Le photoMOS est un bon élément photosensible, bien que la grille en polysilicium filtre une partie de la lumière incidente<sup>[3]</sup>, car il possède la particularité de pouvoir transférer très rapidement les charges intégrées sous la grille dans une autre capacité, réalisant ainsi un Double Échantillonnage Corrélé qui améliore de beaucoup ses performances. Dans le cas d'une photodiode, cette technique est beaucoup plus difficile à mettre en œuvre en raison de la nécessité de mémoriser les états de chaque pixel en début d'intégration (voir partie 2.2.1 ).

La photodiode constituée d'une zone de diffusion N sur le substrat P est la plus simple à réaliser, et possède ainsi le meilleur facteur de remplissage. Cependant, la capacité parasite de cette diode induit un bruit de remise à zéro trop important dans le cas qui nous intéresse. Pour y remédier, il faudra chercher une architecture de pixel APS qui intègre les charges photoniques dans une capacité différente de celle de la diode.

A partir de ces conclusions, il se dégage trois types de pixels CMOS possibles:

- un pixel avec une photodiode à caisson N
- un pixel avec un photoMOS équipé d'une technique de Double Echantillonnage Corrélé
- un pixel avec une photodiode à diffusion N équipé d'une capacité d'intégration séparée

Ces trois solutions feront chacune l'objet d'une étude et d'une réalisation dans le chapitre suivant. Nous obtiendrons ainsi des informations complémentaires sur le bruit spatial et temporel des pixels, la dynamique, ou le facteur de conversion de chaque architecture, qui nous permettront de connaître le type de pixel le mieux adapté à une utilisation faible flux.

# **Chapitre 4**

## **Réalisation et tests d'un capteur d'image APS 256 × 256 pixels**

## 4.1 Introduction

Dans ce chapitre, nous allons étudier la réalisation et le test d'un capteur d'image CMOS APS d'une résolution de  $256 \times 256$  pixels. Ce circuit permettra de valider ou de rejeter les multiples solutions d'architecture qui s'offrent à nous pour la fabrication d'un capteur faible flux.

Parmi ces choix, on distingue :

- le type d'élément photosensible : photodiode N+, photodiode N-, photodiode P+, ou photoMOS
- le type d'architecture du pixel : pixel standard avec/sans transistor de limitation d'intégration, ou pixel à amplification dans une capacité séparée
- le type de sortie du pixel : sortie en tension ou sortie en courant
- les fonctions de réduction de bruit spatial et temporel : CDS, NCDS, DDS
- le choix d'un type d'adressage des pixels : définition d'un protocole de commande du circuit, réalisation du fenêtrage

Afin de tester plusieurs architectures de pixel, et plusieurs photodiodes possibles, nous avons fractionné la matrice de capteurs en quatre matrices de  $128 \times 128$  pixels chacune, chaque matrice utilisant une architecture et un type de photodiode différent.

Ce circuit a été dessiné avec la technologie Austria Mikro Systeme (AMS)  $0.6\mu\text{m}$ , double métal, double poly, et possède une surface de  $10.3 \times 8.8 \text{ mm}^2$  dont  $7.7 \times 7.7 \text{ mm}^2$  sont occupés par la matrice de capteurs.

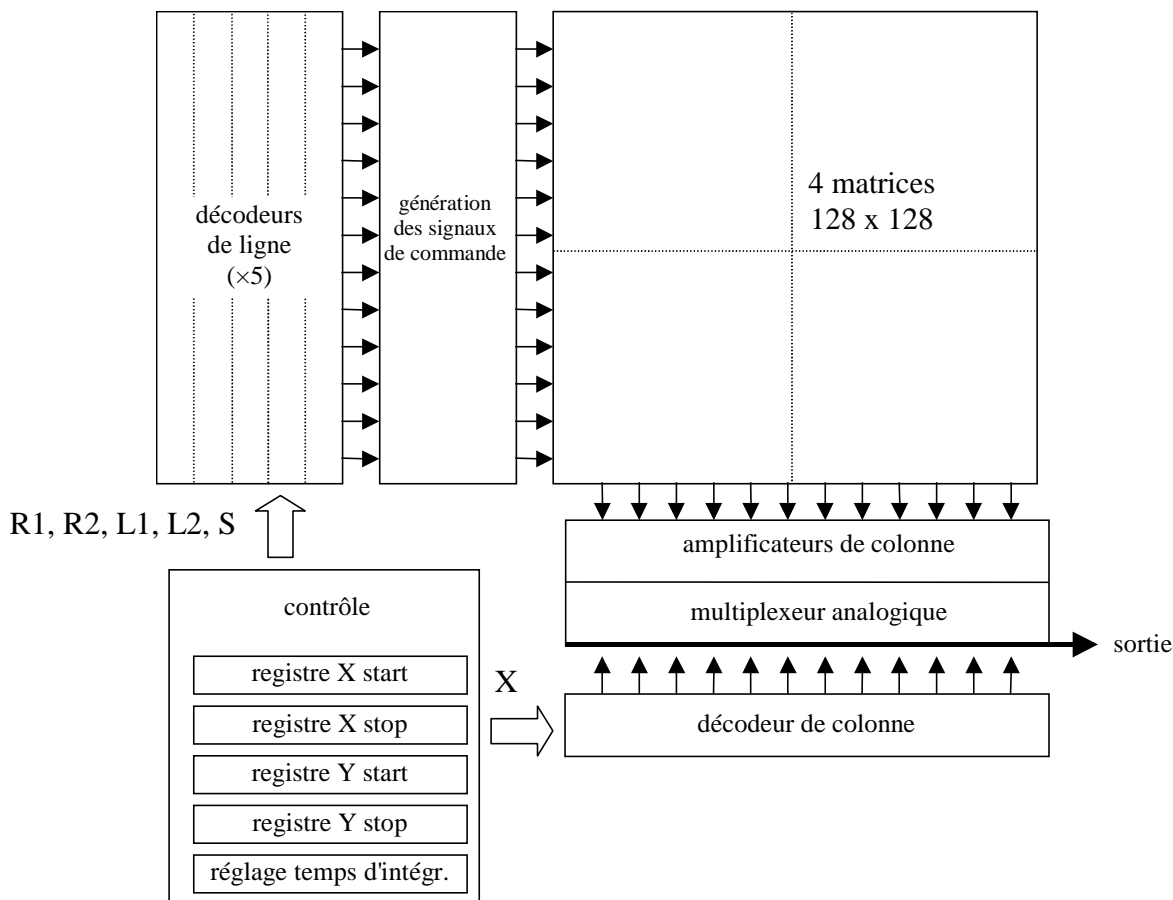


Figure 4.1 Schéma-bloc du circuit

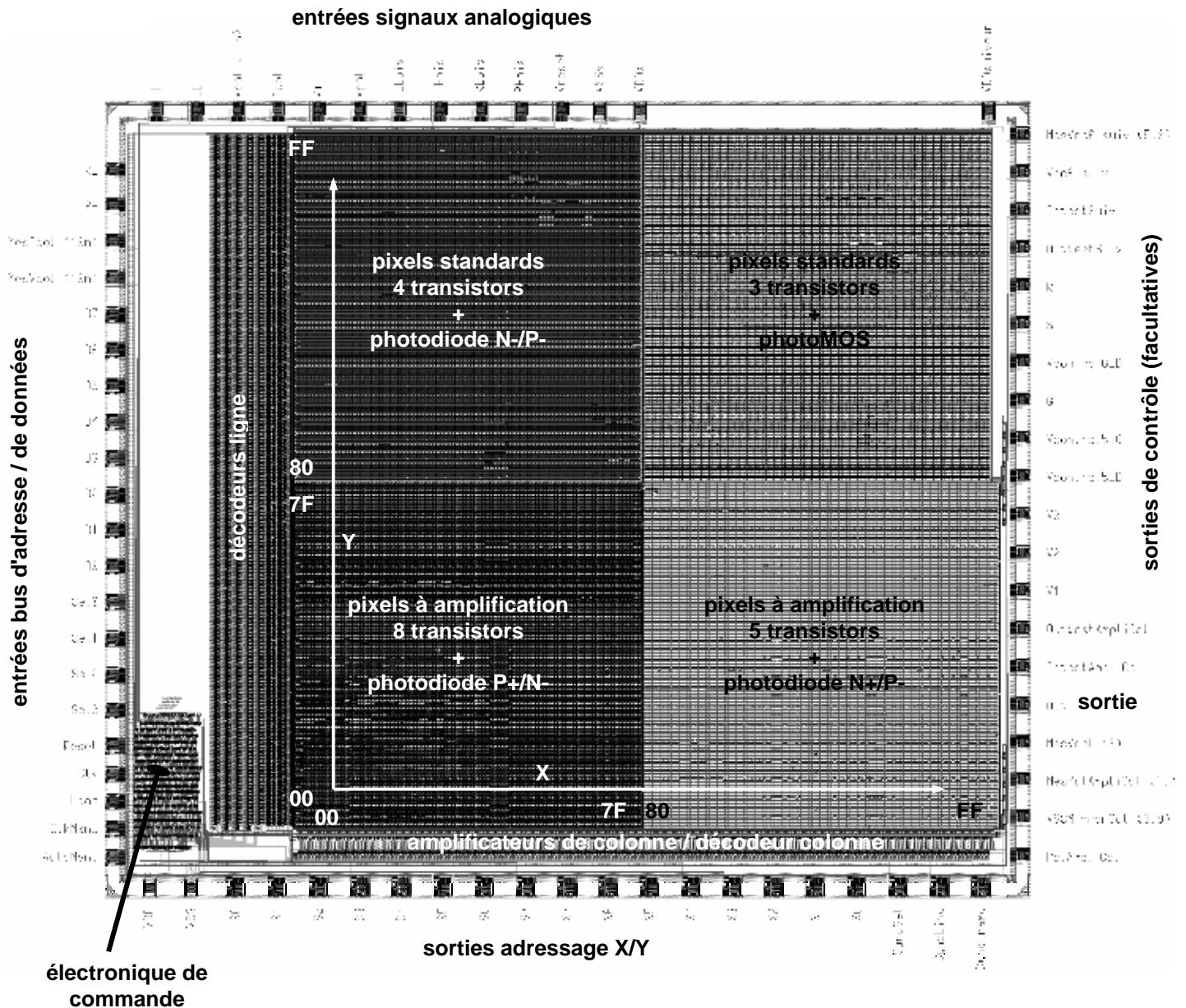


Figure 4.2 Layout du circuit / entrées-sorties

On distingue 4 blocs fonctionnels:

- la matrice, composée d'un ensemble de pixels
- les décodeurs de lignes, chargés d'envoyer à chaque ligne de la matrice les signaux de commande
- les amplificateurs et décodeurs de colonne, qui détectent, amplifient, et multiplexent le signal issu de chaque colonne sur la sortie
- l'électronique de commande qui séquence l'ensemble sur une horloge externe

L'adressage des pixels se fait **par ligne**, c'est à dire que les signaux de commande sont envoyés le long d'une même ligne de la matrice, puis on récupère le signal issu d'un pixel sur la colonne correspondante.

Les lignes de la matrice qui ne sont pas utilisées (dans le cas d'un fenêtrage ou de la lecture d'un seul pixel) sont continuellement à zéro (signal Reset actif).

La sortie est analogique et devra être échantillonnée et convertie en numérique en externe.

L'adressage des lignes et des colonnes de la matrices sera réalisé par un bus de données 8 bits dont la valeur correspond au numéro de ligne et de colonne du pixel à lire (valeur entre 0x00 et 0xFF).



## 4.2 Réalisation du circuit

### 4.2.1 Electronique de commande

#### A) Principe

On cherche à créer une séquence de lecture d'une trame dans laquelle les signaux de commande des pixels sont décalés d'une ligne à une autre. Ainsi, chaque ligne de pixel suit la même séquence de lecture, mais à des instants différents, afin de pouvoir multiplexer les sorties.

Chaque pixel est commandé par trois signaux :

- un signal de remise à zéro (R), qui force une tension fixe au bornes de la photodiode
- un signal de limitation du temps d'intégration (L), qui n'est utilisé que par certains types de pixels
- un signal de sélection (S), qui force la tension du pixel sur la colonne qui lui est associée

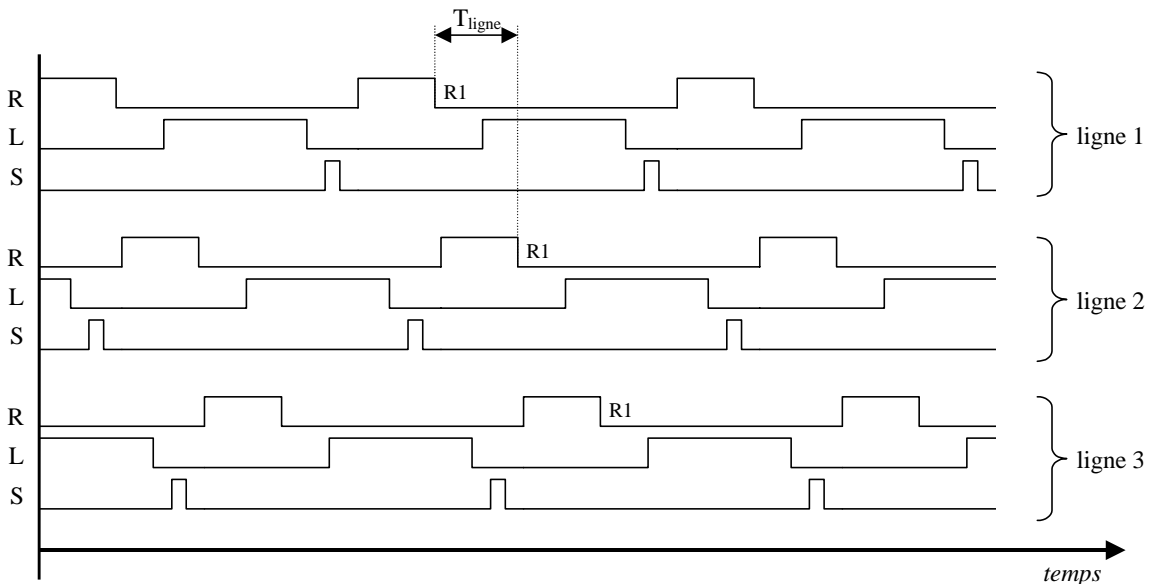


Figure 4.3 Signaux de commande des lignes. Les séquences de lecture sont identiques, mais décalées d'une période  $T_{\text{ligne}}$  d'une ligne à une autre.

Pour générer ces chronogrammes, on utilise 5 phases codant les fronts de montée et de descente de chaque signal R, L, S :

- phase R1 : front descendant du Reset  $\Rightarrow$  fin du reset, début du cycle de lecture
- phase L1 : front montant du signal L  $\Rightarrow$  début d'intégration de la lumière
- phase L2 : front descendant du signal L  $\Rightarrow$  fin de l'intégration de la lumière
- phase S : impulsion sur le signal S  $\Rightarrow$  sélection du pixel, lecture de la valeur de l'illumination
- phase R2 : front montant du Reset  $\Rightarrow$  remise à zéro du pixel

Ces phases se retrouvent donc successivement sur chaque ligne, avec un intervalle de temps  $T_{\text{ligne}}$ , comme illustré sur la figure ci-dessus.

Chaque phase est réalisée par un compteur associé à un décodeur de ligne 1 parmi N. La sortie du compteur correspond au numéro de la ligne sur laquelle la phase est déclenchée.

La figure suivante montre par exemple le cas de la phase de lecture d'une fenêtre de  $6 \times 6$  pixels commençant à l'adresse ligne 0x20 jusqu'à l'adresse 0x25.

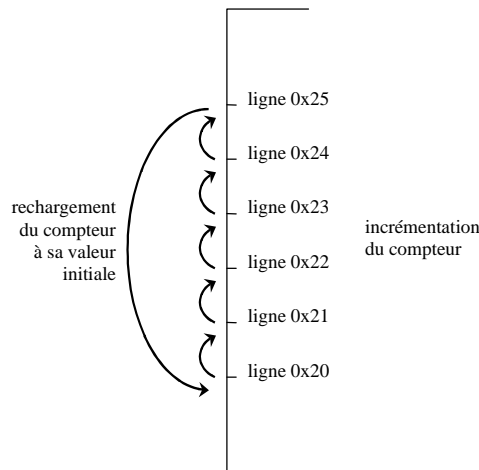


Figure 4.4 Illustration de l'action du compteur d'adresse sur le décodage des lignes

Ainsi, on aura par exemple un ensemble compteur + décodeur qui sera chargé de remettre le signal reset actif (phase R2). Pour cela, le décodeur fera parcourir un bit à 1 le long des lignes de la fenêtre de lecture. Lorsqu'un bit à 1 est positionné devant une ligne, tous les pixels de cette ligne seront remis à zéro.

Il est nécessaire que les cinq compteurs soient retardés les uns par rapport aux autres. Le retard d'un compteur par rapport à un autre correspondra à l'intervalle de temps qui s'écoule entre deux phases. La programmation de chaque retard permettra de définir une séquence de lecture spécifique.

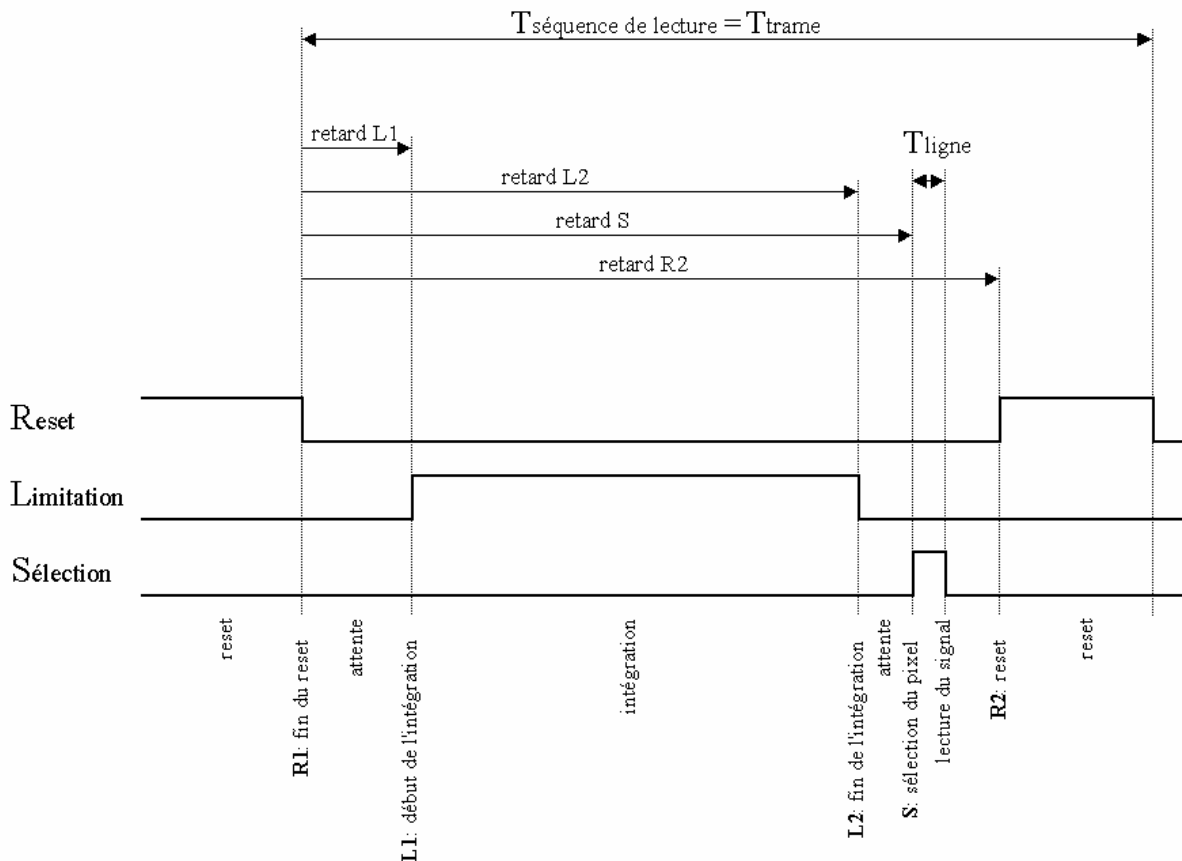


Figure 4.5 Séquence de lecture à 5 phases

Ainsi, on pourra par exemple modifier le retard L2 pour contrôler la durée de l'intégration de la lumière par le capteur (réglage de la luminosité de l'image reçue), ou encore raccourcir le retard S afin que la sélection du pixel (lecture) intervienne pendant l'intégration de celui-ci.

## B) Réalisation

### a. Programmation d'une séquence de lecture

Le séquençage étant réalisé par ligne, à un même instant tous les pixels d'une même ligne vont délivrer leur signal sur la colonne qui leur est associée. Le multiplexeur de colonne balaye alors successivement les valeurs de chaque pixel de la ligne (voir figure 1.4).

On distingue :

- l'horloge 'pixel', dont la période correspond au temps de lecture d'un pixel sur la sortie  
⇒ fréquence de fonctionnement du multiplexeur de colonne
- l'horloge 'ligne', période pendant laquelle les pixels d'une même ligne sont lus  
⇒ fréquence de fonctionnement des amplificateurs de colonne  
⇒ période de maintien du signal S sur une ligne
- l'horloge 'trame', période de lecture d'une trame  
⇒ fréquence de fonctionnement des pixels, temps d'une séquence de lecture

On a :

$$T_{\text{ligne}} = n_x \cdot T_{\text{pixel}} \quad (4.1)$$

$$T_{\text{séquence de lecture}} = T_{\text{trame}} = n_x \cdot n_y \cdot T_{\text{pixel}} \quad (4.2)$$

$n_x$ : taille en X de la fenêtre de lecture =  $X_{\text{MAX}} - X_{\text{MIN}}$

$n_y$ : taille en Y de la fenêtre de lecture =  $Y_{\text{MAX}} - Y_{\text{MIN}}$

La programmation se fait en initialisant des registres internes de 16 bits codant le nombre de périodes  $T_{\text{pixel}}$  s'écoulant pour chaque retard. Ces retards ne pourront pas excéder la durée d'une séquence de lecture  $T_{\text{séquence de lecture}}$ , soit au maximum  $256 \times 256 = 65536$  périodes  $T_{\text{pixel}}$ .

En plus de ces registres, quatre registres 8 bits programmables contiennent les coordonnées de la fenêtre de lecture :  $X_{\text{MIN}}$ ,  $X_{\text{MAX}}$ ,  $Y_{\text{MIN}}$ , et  $Y_{\text{MAX}}$ .

Tous ces registres doivent être initialisés à la mise sous tension du circuit, grâce à un bus d'adresse 4 bits et à un bus de donnée 8 bits.

### b. Codage du séquençage par des compteurs

Les retards entre les 5 compteurs R1, R2, L1, L2, et S sont réalisés en maintenant leur signal d'entrée 'Reset' actif autant de périodes  $T_{\text{pixel}}$  que programmé dans les registres.

Les horloges de synchronisation des compteurs de ligne (une horloge différente pour chaque compteur) sont générées à partir de compteurs synchronisés par l'horloge pixel et comptant de  $X_{\text{MIN}}$  à  $X_{\text{MAX}}$ , afin de réaliser l'équation (4.1).

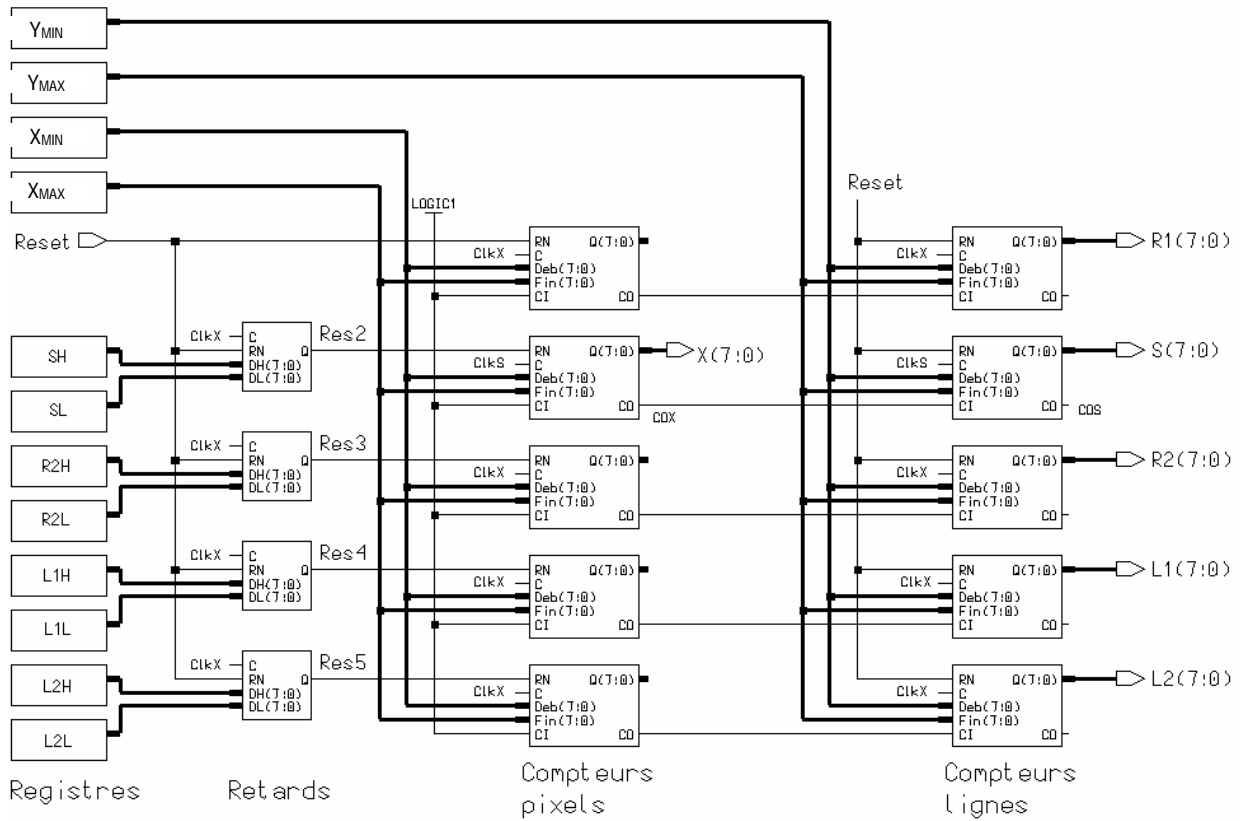


Figure 4.6 programmation des retards des compteurs

Dans le cas de la lecture d'une fenêtre allant de l'adresse 0x20 à 0x25 en X, et de 0x30 à 0x35 en Y, on obtient le chronogramme suivant :

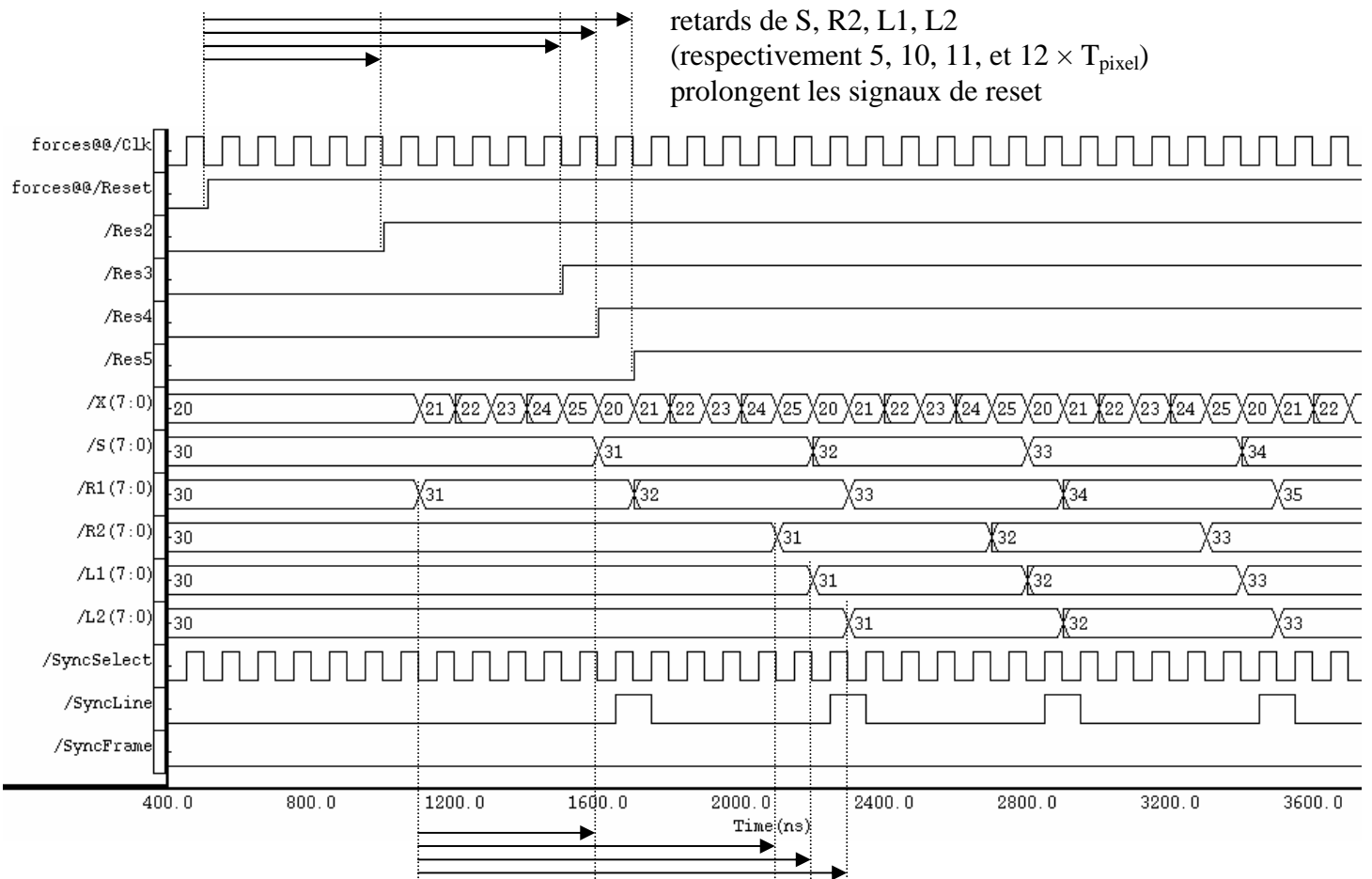


Figure 4.7 simulation de l'électronique de contrôle

La sortie du compteur de pixel servant de base au compteur de sélection, notée ci-dessus X(7:0), sera envoyée au multiplexeur de colonnes.

**C) Lecture automatique ou manuelle des pixels**

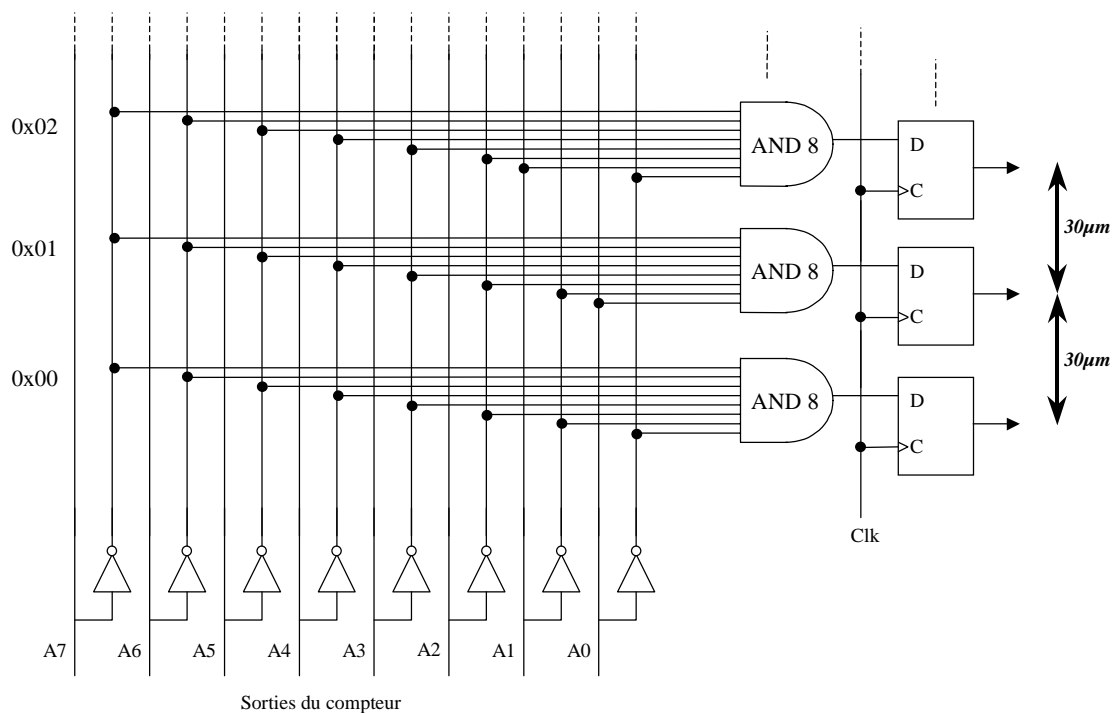
Pour faciliter l'étude du circuit, on a implanté la possibilité de visualiser en permanence les signaux issus d'un même pixel. Ceci permet par exemple d'analyser les pixels 'chauds' de la matrice.

On met en entrée des compteurs délivrant le signal X(7:0) (sélection de la colonne du pixel) et S(7:0) (sélection de la ligne du pixel) une horloge qui peut être égale soit à l'horloge d'entrée 'ClkX' (mode automatique), soit à une horloge externe (mode manuel).

**4.2.2 *Décodeurs de ligne et génération des signaux R, L, S***

**A) Décodeurs**

Comme on l'a vu, les décodeurs de lignes positionnent un bit à 1 sur la ligne correspondant à la valeur du compteur qui leur est associé.



**Figure 4.8 Décodeur de ligne**

Chaque sortie du décodeur étant envoyée sur une ligne des pixels, il est nécessaire que ces sorties soient espacées de la hauteur d'un pixel, soit 30µm dans notre cas.

Pour éviter les 'glitches' (pics lors du basculement du décodeur), on synchronise chaque sortie sur un front montant d'horloge grâce à des bascules D.

### B) Génération des signaux R, L, S

A partir des bits à 1 émis par les décodeurs de ligne, on doit reconstituer la séquence de lecture de la figure 4.3. Cela se fait simplement par des bascules RS, comme illustré ci-dessous.

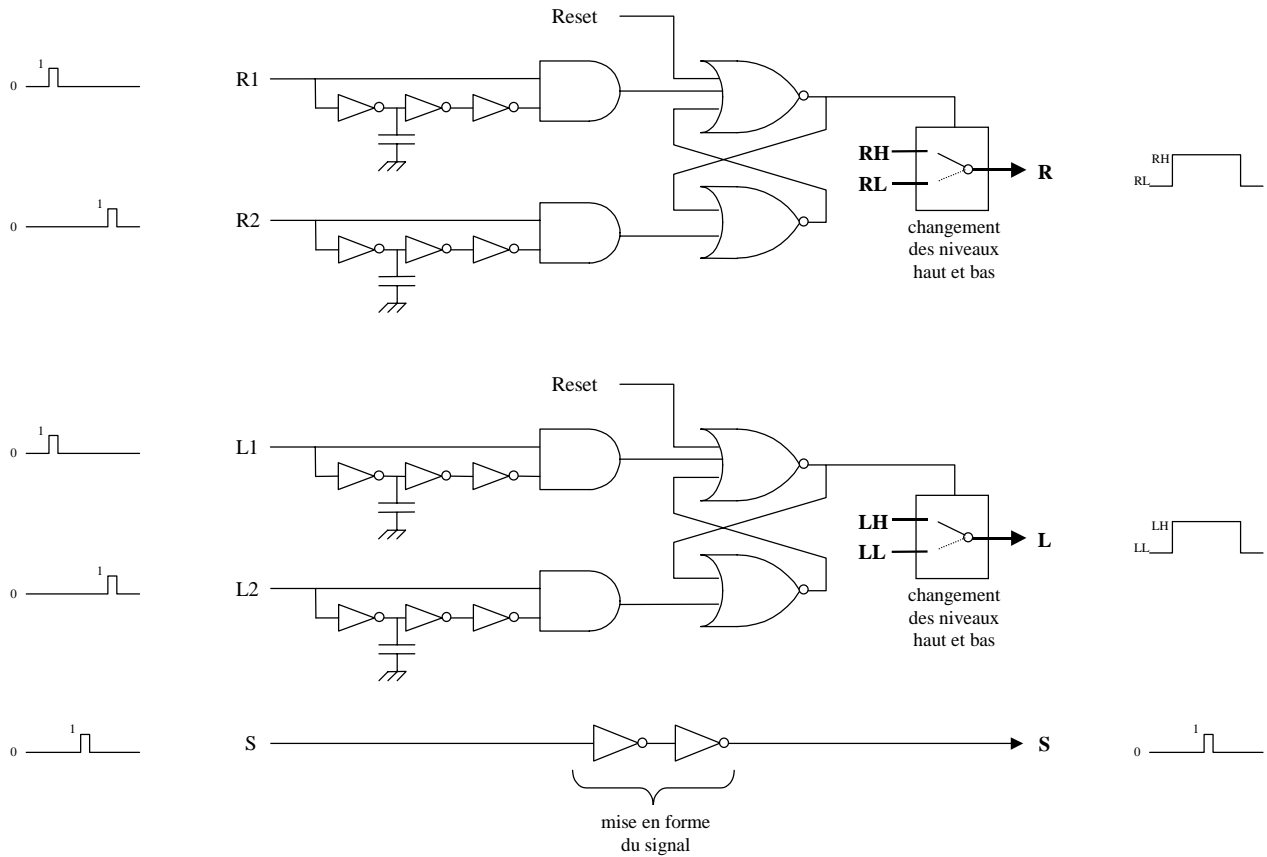


Figure 4.9 Génération des signaux R, L, S

Le signal de sélection S ne dure que pendant un temps  $T_{\text{ligne}}$ , il n'est pas nécessaire de le transformer.

Les valeurs hautes et basses des signaux R et L ne sont pas forcément 0 et 5V. On a vu dans la partie 2.1.1 B) d. que pour limiter les offsets lors du basculement des transistors dans les pixels, il est préférable de réduire la différence entre les deux niveaux de ces signaux. Par exemple, pour rendre un transistor N passant, il suffit de faire basculer sa grille de 0 à 2V (pour les transistors P, les niveaux seront 5 et 3V).

Ces changements de niveaux sont codés par des switches doubles basculant entre les tensions notées RH, RL, LH et LL, qui sont fournies en entrée du circuit.

Cette électronique étant reproduite pour chaque ligne de la matrice, sa hauteur ne devra pas excéder la hauteur d'un pixel, soit 30µm.

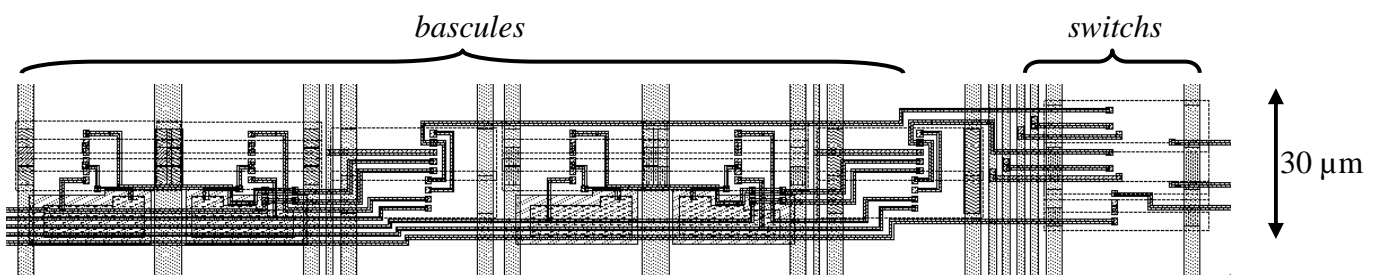


Figure 4.10 Layout de la génération des signaux R, L, S

### 4.2.3 Pixels APS

Pour pouvoir comparer plusieurs architectures de pixels possibles, la matrice de  $256 \times 256$  pixels a été fragmentée en 4 matrices de  $128 \times 128$  pixels chacune.

#### A) Pixel standard avec photodiode à caisson N

La première matrice est constituée de la structure de base des pixels CMOS, illustrée à la figure 2.1, utilisée dans de nombreuses études<sup>[7][8][9]</sup>. Cette architecture a été étudiée dans le premier chapitre, et nous allons rappeler ici ses caractéristiques :

- architecture simple, constituée de quatre transistors P, et possédant un bon facteur de remplissage
- intégration des charges dans la capacité parasite de la photodiode
- la valeur relativement élevée de cette capacité d'intégration (chapitre 3) limite le facteur de conversion du pixel et augmente son bruit de lecture

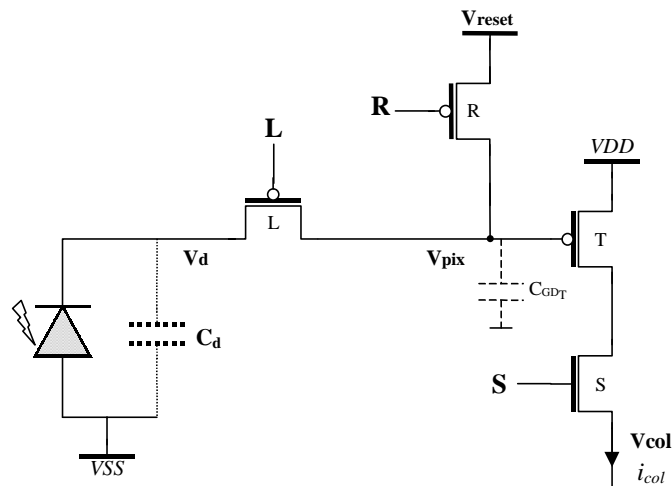


Figure 4.11 Schématique du pixel standard 4 transistors

Afin d'augmenter le gain du pixel et de réduire son bruit temporel, il a été démontré dans le chapitre 3 que la photodiode fabriquée à partir d'un caisson N sur un substrat de type P est la mieux adaptée pour l'application qui nous intéresse. Elle possède avant tout la plus faible capacité surfacique, et a en outre un bon rendement quantique (environ 40% entre  $0.5\mu\text{m}$  et  $0.8\mu\text{m}$ ) et un faible courant d'obscurité.

En revanche, sa fabrication impose de respecter un espace important entre cette diode et les transistors de l'électronique du pixel (règles de dessin fixées par la technologie employée), ce qui réduit significativement le facteur de remplissage du pixel.

La figure ci-dessous montre clairement la distance minimum qu'il a fallu respecter autour de la zone photosensible.

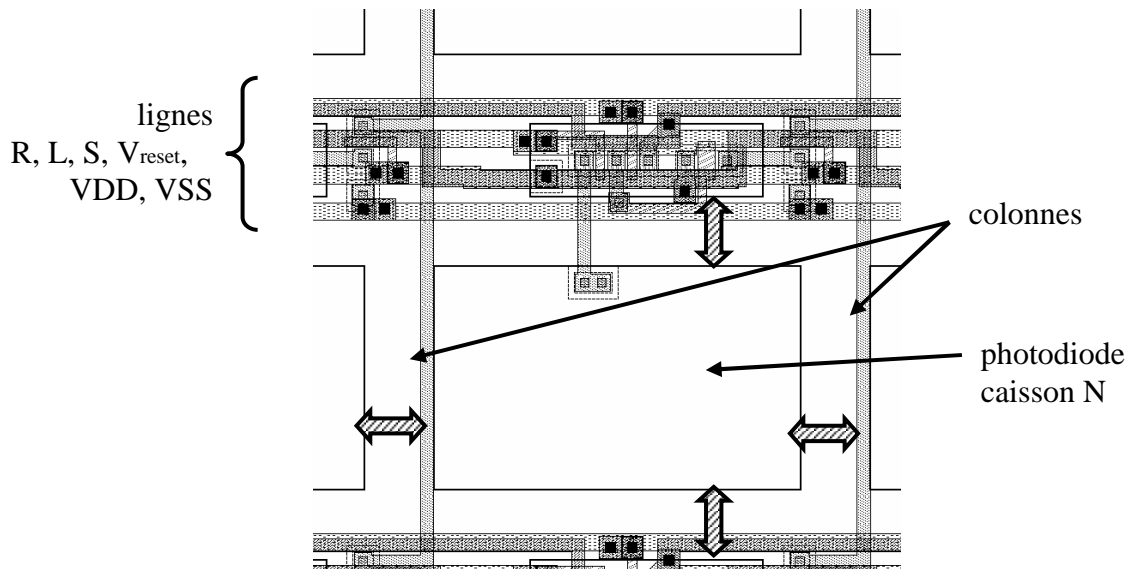


Figure 4.12 Layout du pixel standard à limitation

On obtient les performances théoriques suivantes

<b>Surface de la photodiode</b>	388 $\mu\text{m}^2$
<b>Facteur de remplissage</b>	388 $\mu\text{m}^2$ / (30 $\mu\text{m}$ $\times$ 30 $\mu\text{m}$ ) = 43%
<b>Rendement effectif max. du pixel</b>	42% $\times$ 43% = 18%
<b>Capacité d'intégration <math>C_i</math></b>	388 $\mu\text{m}^2$ $\times$ 7 nF/cm $^2$ = 27 fF
<b>Courant d'obscurité</b>	388 $\mu\text{m}^2$ $\times$ 361 pA/cm $^2$ = 1.4 fA
<b>Facteur de conversion <math>F_c</math></b>	$\frac{q}{C_i} = 5.9 \mu\text{V}/e^-$
<b>Bruit de lecture</b>	$\sqrt{\frac{k \cdot T}{C_i}} \cdot \frac{1}{F_c} = 66 e^- \text{ rms}$

Les valeurs de 42%, 7nF/cm $^2$ , et 361pA/cm $^2$  ont été mesurées expérimentalement pour une photodiode à caisson N dans le chapitre 3.

Les autres paramètres caractéristiques (dynamique, vitesse de lecture, ...) sont principalement déterminés par les amplificateurs de colonne, que l'on verra par la suite.



## B) Pixel standard à photogrigle

L'autre solution évoquée dans la conclusion du chapitre 3 pour réduire le bruit de lecture est de recourir à la technique du CDS (Correlated Double Sampling), expliquée dans la partie 2.2.1 . Celle-ci ne peut se faire que dans le cas où la remise à zéro du pixel précède immédiatement sa lecture. Pour ce faire, on a recouru au pixel à photogrigle, qui permet de faire transiter rapidement des charges sur la sortie, comme il est dit dans la partie 3.1.

On a utilisé la même architecture que précédemment, mais cette fois le signal de limitation d'intégration  $L$  sert à commander le basculement de la grille recouvrant la photodiode.

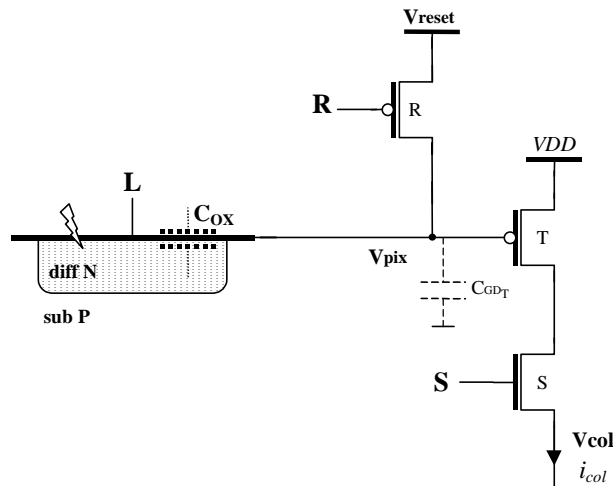


Figure 4.13 Schématisation du pixel standard à photogrigle

Il est à noter qu'on a supprimé ici le transistor de passage noté  $T_R$  dans la figure 3.2, afin d'accélérer le transfert des électrons sur la sortie. En effet, la technique communément employée consiste à faire basculer la grille du photoMOS jusqu'à la limite de conduction de ce transistor, ce qui nous amène à allonger significativement le temps de transfert. Si l'on veut utiliser la technique du CDS, il est nécessaire que ce temps soit relativement court afin de ne pas pénaliser la vitesse de lecture d'une trame.

L'inconvénient lié à la suppression de ce transistor est que la capacité de l'oxyde  $C_{OX}$  se retrouve ainsi en série avec la capacité de sortie  $C_{GDT}$  (voir figure ci-dessus). On peut donc s'attendre à des offsets importants lors du basculement de la tension de grille  $L$ .

Dans notre cas, on va tâcher de limiter ces offsets en réduisant l'amplitude du basculement de la tension  $L$  comme il est expliqué dans la partie 4.2.2 B).

La figure suivante illustre le dessin du pixel standard à photogrigle.

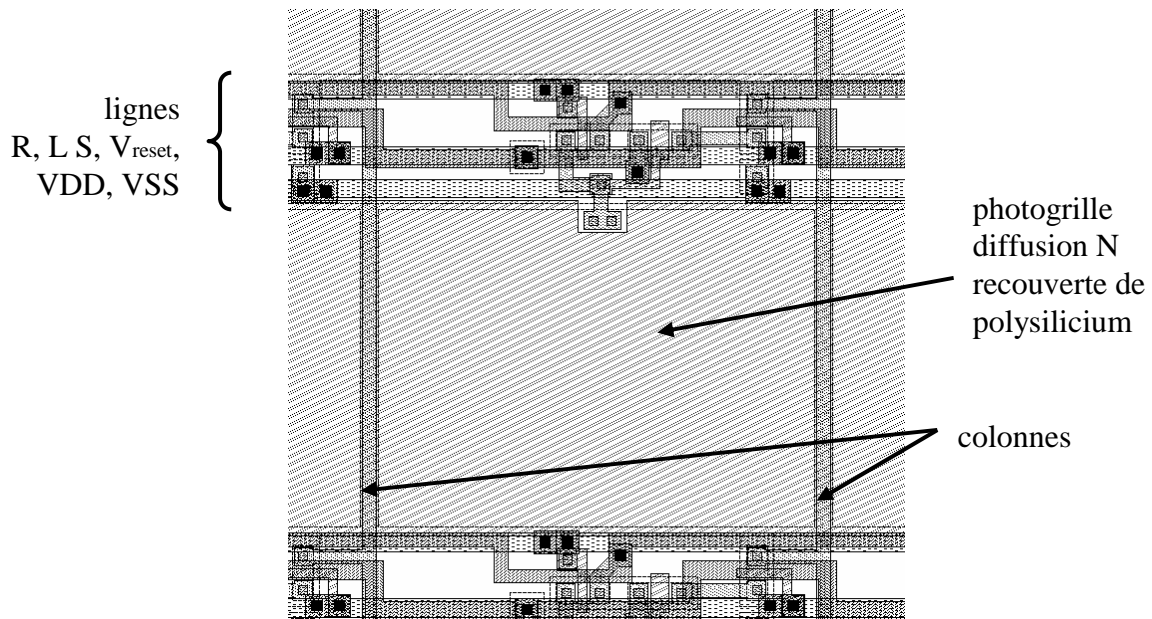


Figure 4.14 Layout du pixel standard à phot grille

On obtient les performances théoriques suivantes

<b>Surface de la phot grille</b>	$605 \mu\text{m}^2$
<b>Facteur de remplissage</b>	$605 \mu\text{m}^2 / (30\mu\text{m} \times 30\mu\text{m}) = 67\%$
<b>Capacité d'intégration <math>C_i</math></b>	valeur de la capacité $C_{GDT}$
<b>Courant d'obscurité</b>	$605 \mu\text{m}^2 \times 915 \text{ pA/cm}^2 = 5.5 \text{ fA}$
<b>Facteur de conversion <math>F_c</math></b>	dépend de la valeur de la capacité $C_{GDT}$
<b>Bruit de lecture</b>	très faible si on utilise la technique du CDS

## C) Pixel à amplification différentielle

### a. Principe

On a vu lors de l'état de l'art des capteurs APS que la réduction du bruit de lecture passe par la diminution de la valeur de la capacité d'intégration.

Celle-ci peut se concevoir de deux manières :

- par la réduction de la taille de la photodiode, qui implique une dégradation du facteur de remplissage si la taille du pixel est inchangée.
- par l'utilisation d'une capacité d'intégration différente de la capacité parasite de la photodiode. C'est ce point qui a été étudié ici.

On utilise pour cela le schéma suivant<sup>[20]</sup> :

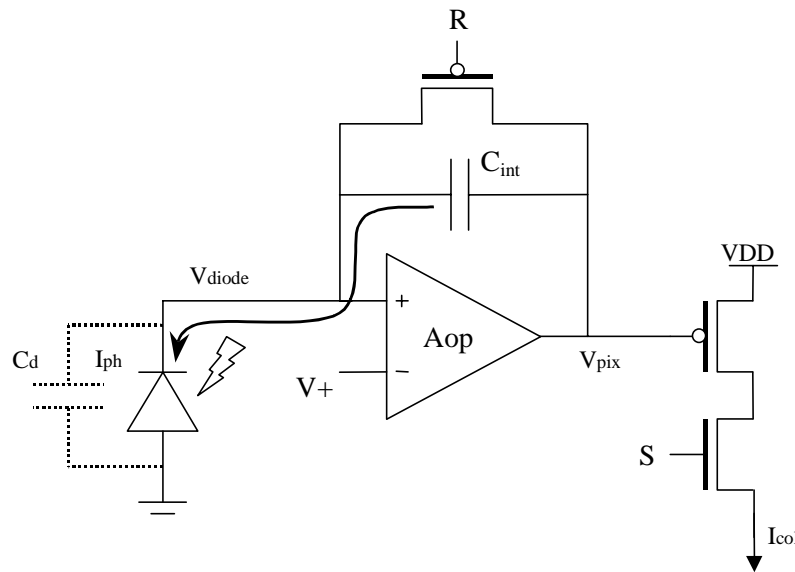


Figure 4.15 Schématique du pixel à amplification différentielle

L'amplificateur opérationnel est ici utilisé pour forcer une polarisation constante aux bornes de la photodiode. En conséquence, le courant émis par celle-ci circule dans la capacité qui a été placée aux bornes de l'amplificateur. Cette capacité d'intégration est réalisée par superposition de couches de polysilicium 1 et 2. On peut ainsi lui attribuer n'importe quelle valeur.

Un transistor de remise à zéro du signal est placé aux bornes de cette capacité. Le bruit de lecture du pixel sera principalement causé par le bruit grenaille de ce transistor qui est donné par l'équation (2.14). Ce bruit (exprimé en électrons rms) est proportionnel à la racine carrée de la valeur de la capacité d'intégration. On a choisi ici de se fixer :  $C_{int} = 10$  fF.

Ce type d'architecture se retrouve dans la littérature<sup>[21]</sup> sous le terme d'amplificateur à transimpédance capacitive, ou *Capacitive transimpedance amplifier, CTIA*.

REMARQUE – Dans cette architecture, le transistor de limitation d'intégration, commandé par la tension de commutation notée L n'a pas été implanté. La lecture de la tension de sortie du pixel se passe donc pendant l'intégration de la lumière par celui-ci, ce qui nous amène à échantillonner une tension variable dans le temps. On a pour cette raison rencontré quelques difficultés lors des tests de ce circuit qui seront décrits par la suite.

Outre la réduction du bruit de lecture, cette architecture possède les avantages suivants :

Augmentation du facteur de conversion

Le bruit de lecture et le facteur de conversion du pixel sont étroitement liés. L'augmentation du facteur de conversion a pour effet de réduire non seulement le bruit temporel, mais aussi les non-uniformités de l'électronique de traitement (amplificateurs de colonne, convertisseurs analogique-numérique...).

Stabilité / Linéarité

L'utilisation d'une capacité en polysilicium à la place de la capacité parasite de la diode rend le pixel plus stable dans le temps et moins sensible au rayonnements, du fait que les électrons sont stockés dans les couches surfaciques, et non dans le substrat. De plus, l'application d'une tension continue aux bornes de la diode fait que le point de fonctionnement de celle-ci est toujours constant lors de l'intégration, ce qui améliore la linéarité du capteur.

On peut également s'attendre à ce que la bonne stabilité du procédé de fabrication sur les couches de polysilicium améliore les dispersions spatiales des réponses, lorsqu'on le compare avec la précision relative obtenue sur le dopage, et donc la valeur, de la capacité de diode qui se trouve être l'élément critique des architectures classiques.

Anti-éblouissement

Dans le cas des pixels standards, une surexposition du capteur provoque une accumulation des charges dans le substrat, sous la photodiode. Ces charges sont susceptibles de se déplacer vers d'autres pixels, modifiant ainsi leur caractéristiques. On parle alors d'*éblouissement* du capteur. Dans le cas présent, une accumulation de charges dans la capacité ne fait que saturer l'amplificateur.

On peut cependant envisager de réaliser un anti-éblouissement en jouant sur la valeur haute appliquée sur la grille du transistor de Reset. En effet, lors de l'illumination du pixel, la tension de sortie de l'amplificateur va augmenter progressivement. Lorsqu'elle aura atteint une valeur suffisamment élevée, la tension grille-source du transistor de Reset va faire que celui-ci devienne passant, court-circuitant la capacité et évacuant ainsi les charges en trop accumulées.

La figure suivante montre le résultat d'une simulation effectuée en fixant une tension de commande de grille de 4V, et une tension de Reset égale à 4V. La tension de sortie ne pourra pas dépasser 4.35V.

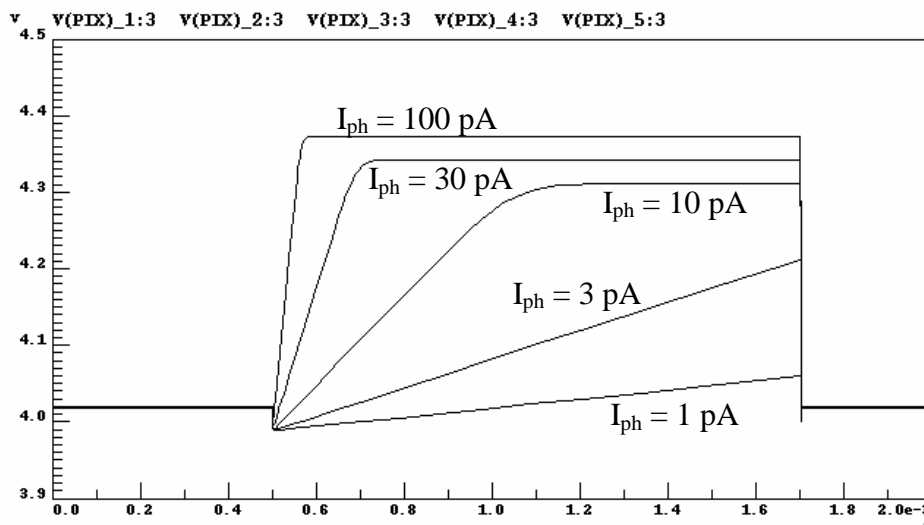


Figure 4.16 Anti-éblouissement réglable

## b. Réalisation

On cherche à minimiser le nombre de transistors nécessaires pour l'implantation de l'amplificateur opérationnel. Ces transistors devront nécessairement être intégrés *dans* le pixel, et donc ils seront dessinés aux dimension minimales.

La première architecture possible est celle de la figure ci-dessous :

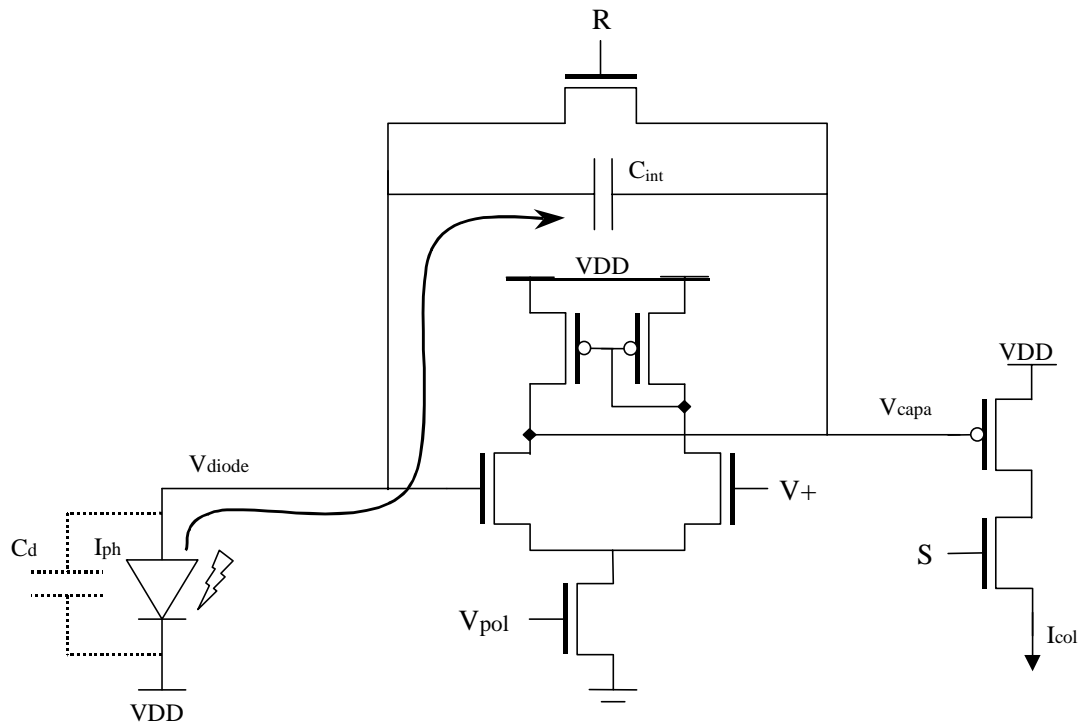


Figure 4.17 Pixel à amplification différentielle à 5 transistors

REMARQUE – Pour des raisons de surface, le transistor de Reset est de type N. Il n'est pas nécessaire ici d'utiliser des transistors P car le point de fonctionnement est fixé par la tension 'V+' à une valeur arbitraire. La commande de Reset de ce pixel sera donc inversée par rapport aux autres (niveau passant à 5V, et niveau bloqué à 0V).

On a choisit pour ce pixel une photodiode de type P : faible rendement quantique, bonne isolation entre pixels. Le courant photonique sera dans le sens contraire du courant des pixels à diode N.

La méthode employée dans ce cas pour la réalisation de l'anti-éblouissement est l'inverse de celle décrite précédemment : lors de l'illumination la tension de sortie de l'ampli diminue ; lorsqu'elle devient trop basse, la tension grille-source du transistor de remise à zéro sera suffisante pour rendre celui-ci passant, déchargeant ainsi la capacité d'intégration.

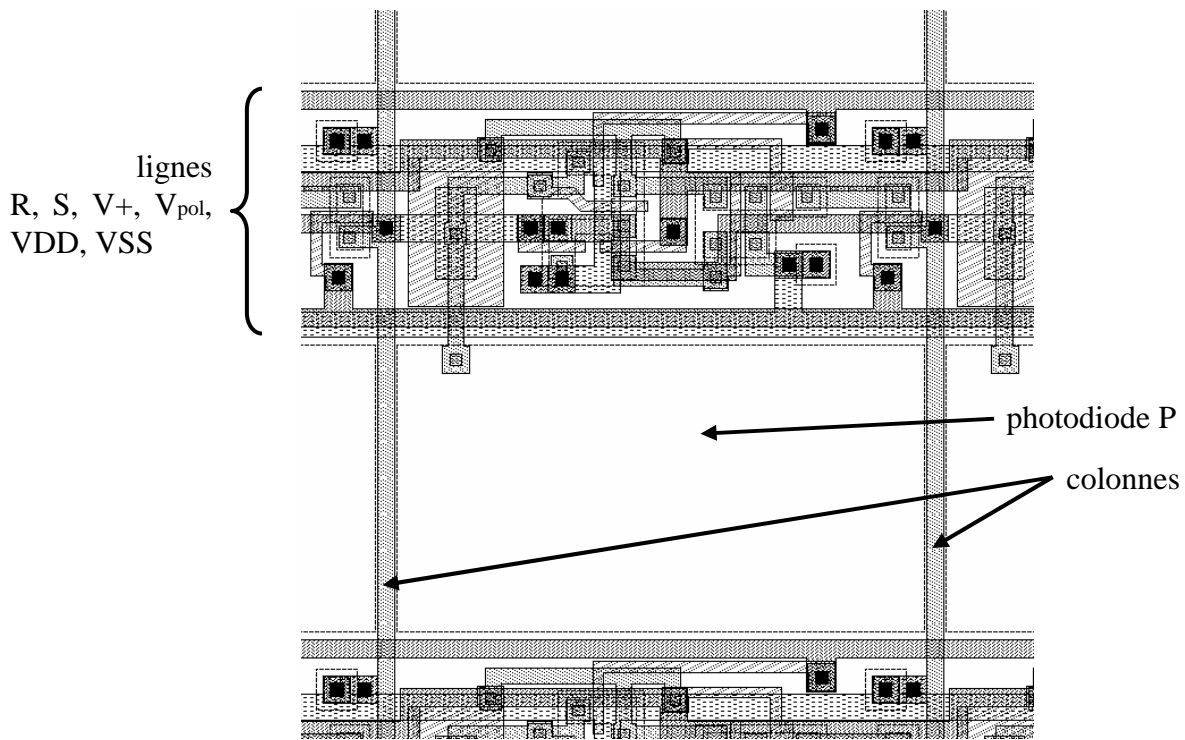


Figure 4.18 Layout du pixel à amplification différentielle à 5 transistors

En raison de la complexité de l'architecture, le facteur de remplissage de ce pixel n'est que de 50%.

On obtient les performances théoriques suivantes

<b>Surface de la photodiode</b>	452 $\mu\text{m}^2$
<b>Facteur de remplissage</b>	$452 \mu\text{m}^2 / (30\mu\text{m} \times 30\mu\text{m}) = 50\%$
<b>Rendement effectif max. du pixel</b>	$8\% \times 50\% = 4\%$
<b>Capacité d'intégration <math>C_{int}</math></b>	10 fF
<b>Courant d'obscurité</b>	$452 \mu\text{m}^2 \times 792 \text{ pA/cm}^2 = 3.6 \text{ fA}$
<b>Facteur de conversion <math>F_c</math></b>	$\frac{q}{C_{int}} = 16 \mu\text{V/e}^-$
<b>Bruit de lecture</b>	$\sqrt{\frac{k \cdot T}{C_{int}}} \cdot \frac{1}{F_c} = 40 \text{ e}^- \text{ rms}$

## D) Pixel à amplification par inverseur CMOS

Les performances obtenues par l'architecture précédente sont clairement limitées par un mauvais facteur de remplissage dû au fait que l'amplificateur opérationnel utilisé, bien que d'une réalisation simpliste, nécessite un trop grand nombre de transistors.

Cette version a pour but de simplifier à l'extrême le nombre de composants utilisés pour réaliser la fonction d'amplificateur à transconductance capacitive. Pour cela, on part du fait que l'amplificateur ne doit pas obligatoirement être différentiel, mais qu'il peut simplement se contenter d'augmenter l'amplitude de la tension d'entrée autour d'un point de fonctionnement choisi.

Dans cette hypothèse, on étudie le schéma suivant :

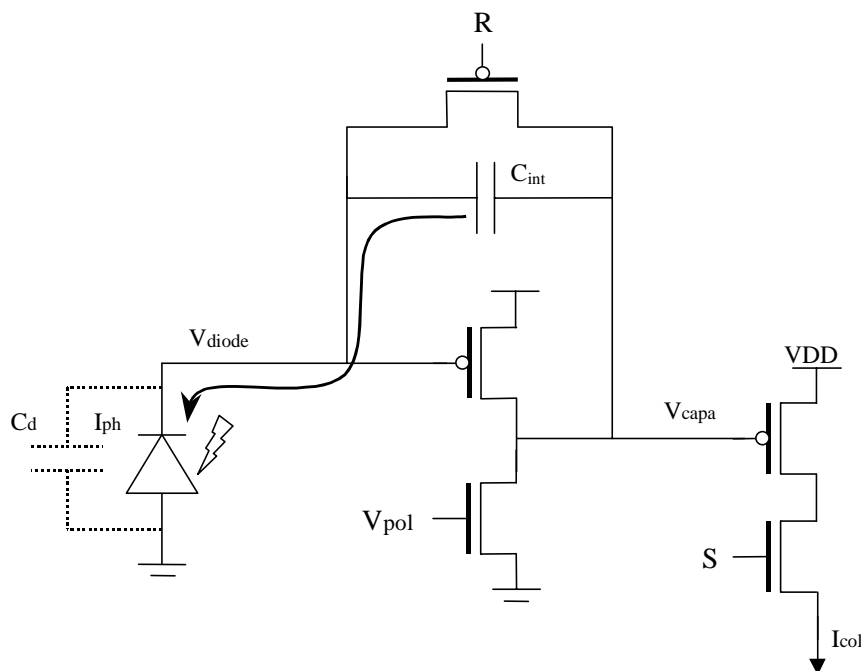


Figure 4.19 Schématique du pixel à amplification par inverseur CMOS

Le point de fonctionnement est fixé par la tension  $V_{pol}$  appliquée sur la grille d'un transistor N agissant comme source de courant. Les tensions d'entrée et de sortie de l'ampli sont court-circuitées par le transistor de remise à zéro du signal à une tension proche de 4V.

La photodiode choisie ici est de type N+ (bon rendement quantique, faible surface), ce qui fait que le courant photonique est dirigé de manière à faire augmenter la tension de sortie au cours de l'intégration.

La capacité d'intégration est identique au pixel précédent (capacité poly1/poly2), et donc les valeurs de bruit de lecture et de facteur de conversion seront identiques.

On obtient les simulations suivantes :

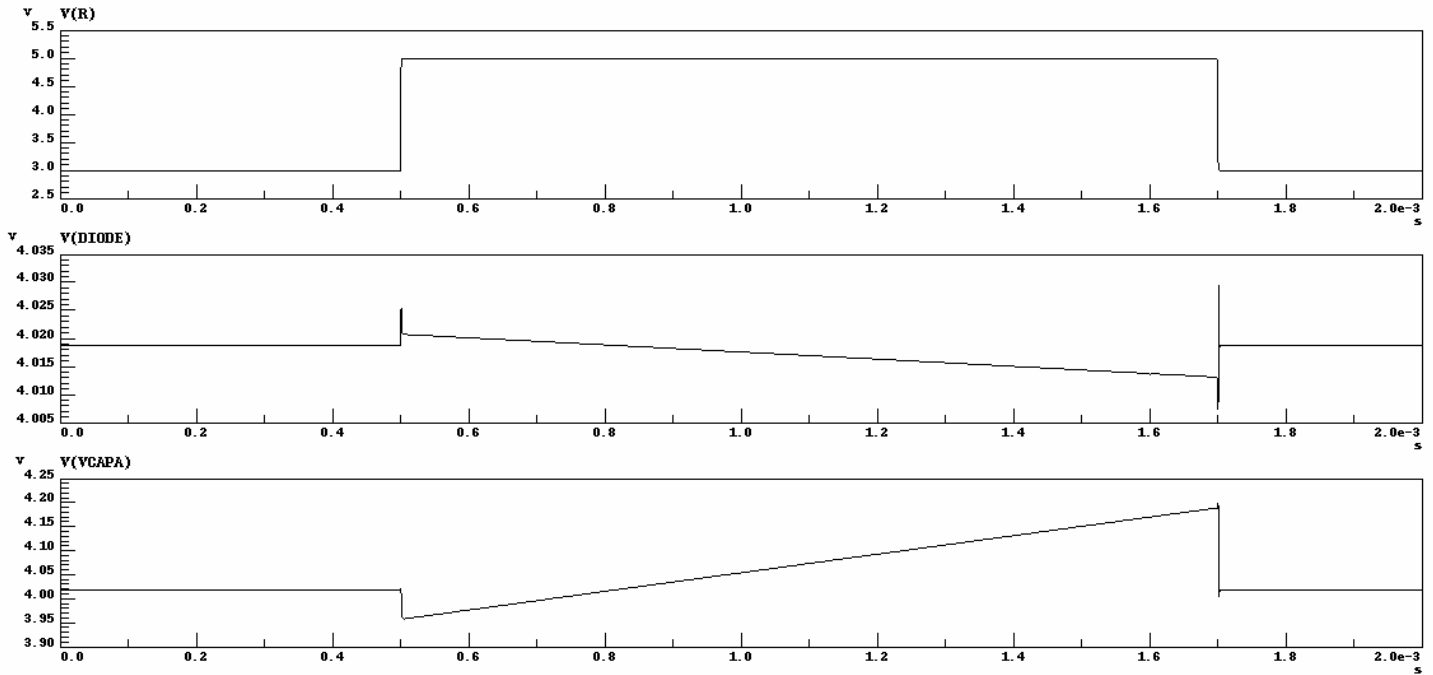


Figure 4.20 Simulation de la séquence de lecture du pixel amplificateur par inverseur CMOS

On peut constater ici que le point de fonctionnement de la photodiode reste relativement stable entre 4.021V et 4.013V, et que la différence de potentiel créée par l'illumination du capteur se retrouve donc aux bornes de la capacité d'intégration.

On peut estimer ici le gain apporté par l'étage CMOS :

$$A_{\text{CMOS}} = \frac{\Delta(V_{\text{CAPA}})}{\Delta(V_{\text{DIODE}})} = \frac{4.19 - 3.96}{4.013 - 4.021} = -29 \quad (4.3)$$



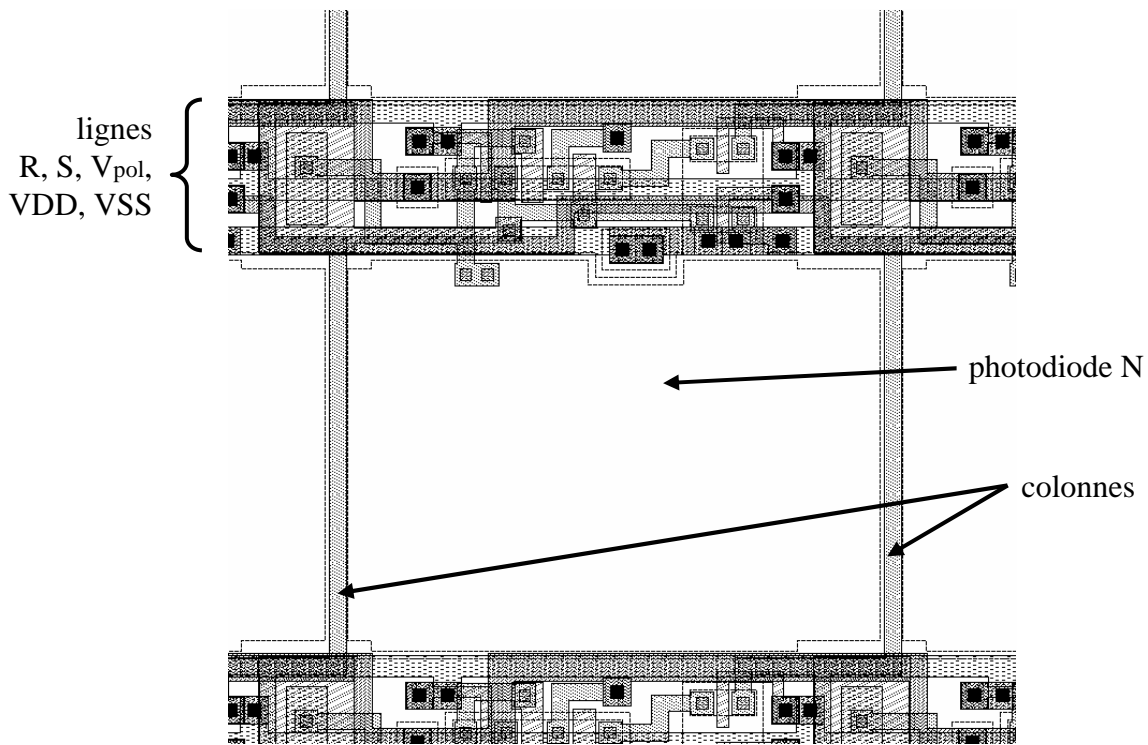


Figure 4.21 Layout du pixel à amplificateur par inverseur CMOS

On obtient les performances théoriques suivantes

<b>Surface de la photodiode</b>	$597 \mu\text{m}^2$
<b>Facteur de remplissage</b>	$597 \mu\text{m}^2 / (30\mu\text{m} \times 30\mu\text{m}) = 66\%$
<b>Rendement effectif max. du pixel</b>	$36\% \times 66\% = 24\%$
<b>Capacité d'intégration <math>C_{int}</math></b>	$10 \text{ fF}$
<b>Courant d'obscurité</b>	$597 \mu\text{m}^2 \times 421 \text{ pA/cm}^2 = 2.5 \text{ fA}$
<b>Facteur de conversion <math>F_C</math></b>	$\frac{q}{C_{int}} = 16 \mu\text{V/e}^-$
<b>Bruit de lecture</b>	$\sqrt{\frac{k \cdot T}{C_{int}}} \cdot \frac{1}{F_C} = 40 \text{ e}^- \text{ rms}$

Ce type de pixel semble donc en théorie le plus à même de répondre aux spécifications recherchées. Il conjugue en effet une architecture impliquant un bruit de lecture faible et un bon facteur de conversion, à une photodiode de type N+ et une électronique simple qui permettent un bon facteur de remplissage.

### 4.2.4 Amplificateurs de colonne

Les étages de sortie des 4 types de pixel sont strictement identiques (transconductance + transistor de sélection) pour pouvoir les relier afin de constituer la matrice complète de  $256 \times 256$  pixels.

Le rôle des amplificateurs de colonne est double :

- polariser la colonne à une tension constante, pour s'affranchir de l'influence de sa capacité parasite
- reproduire la tension qui est appliquée sur la grille du transistor de transconductance.

Pour reproduire cette tension, on utilise une structure de type miroir de courant qui va faire passer dans un transistor étalon le même courant que celui qui circule dans la colonne de la matrice de capteurs<sup>[7]</sup>.

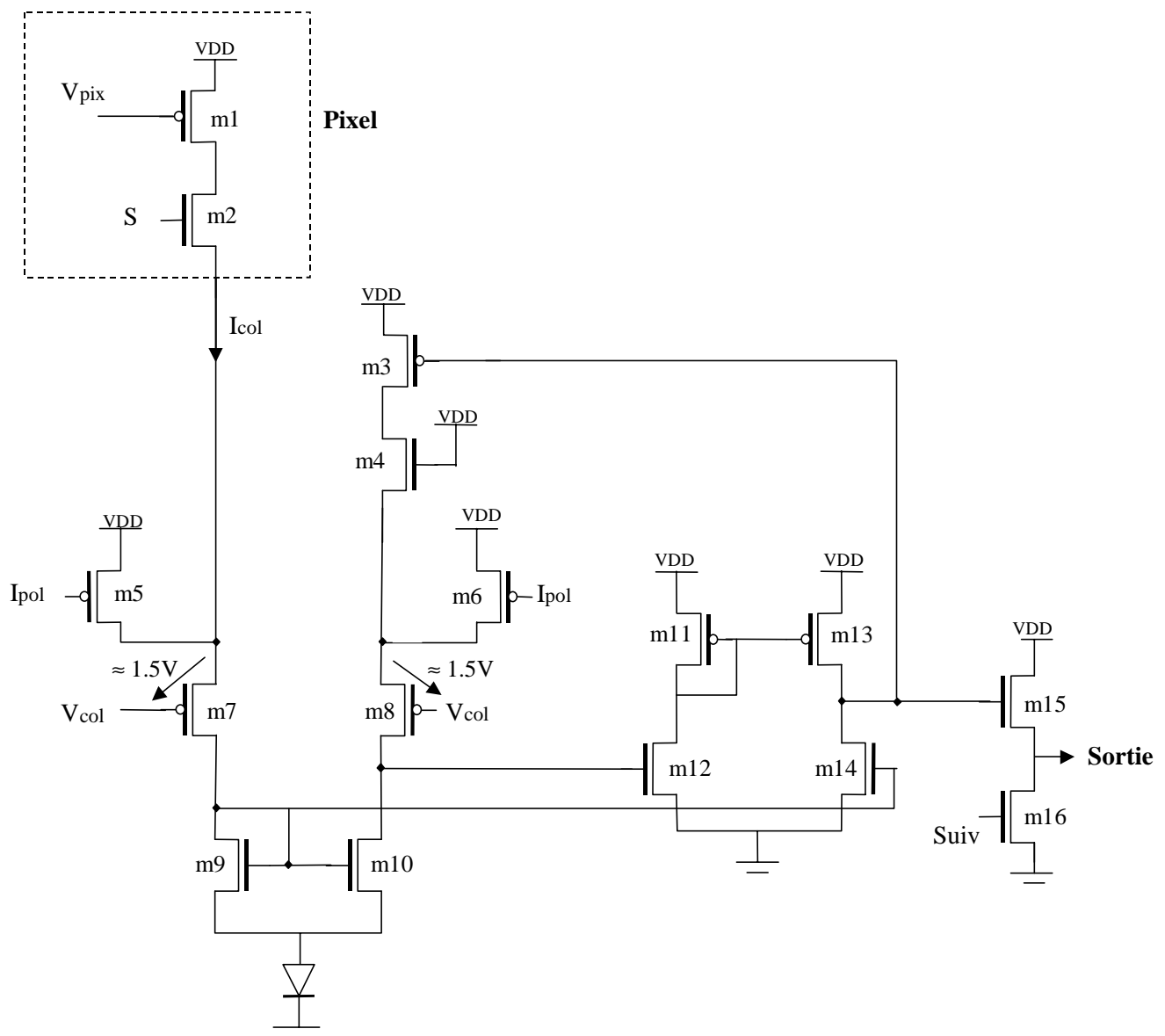


Figure 4.22 Schématique de l'amplificateur de colonne

Les transistors m1 et m2 sont les transistors de transconductance et de sélection du pixel (valable pour n'importe lequel des 4 types de pixels).

Le miroir de courant constitué par les transistors m9 et m10 recrée dans le transistor m3 un courant strictement identique à celui de la colonne, grâce à l'asservissement constitué par les transistors m11, m12, m13, et m14.

Les transistors m1 et m3 étant strictement identiques, on retrouve sur la grille de m3 la même tension que celle présente à l'intérieur du pixel.

Les paires de transistors m5/m6 et m7/m8 permettent respectivement de polariser le courant (qui vient s'ajouter au courant de mesure) et la tension de la colonne de la matrice.

### 4.2.5 Multiplexage et sortie

Les tensions de sortie de chaque amplificateur de colonne sont multiplexées sur un seul plot de sortie, par l'intermédiaire d'un amplificateur opérationnel monté en suiveur.

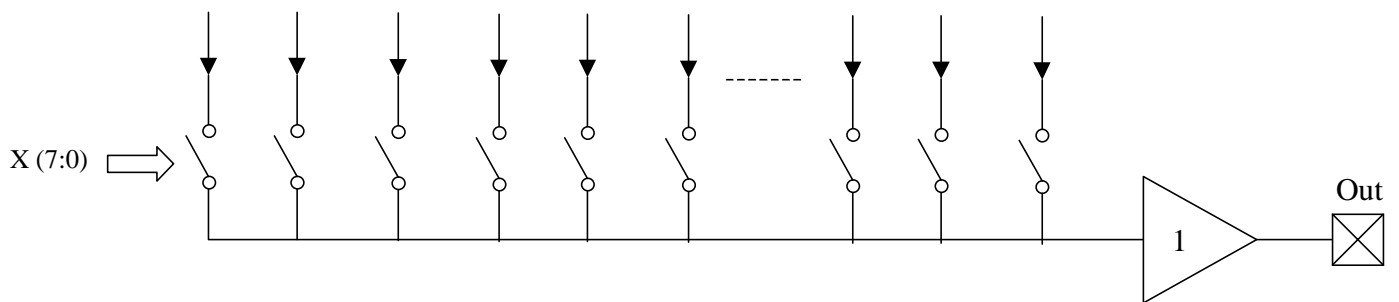


Figure 4.23 multiplexage des sorties

Les interrupteurs analogiques sont constitués de paires de transistors N/P dont les dimensions sont calculées pour réduire au maximum les offsets à l'ouverture.

## 4.3 Tests

### 4.3.1 Capture d'une image

#### A) Chaîne d'acquisition du signal

Le traitement du grand nombre de données nécessaires pour une bonne caractérisation du circuit APS réalisé est obtenu grâce à une chaîne d'acquisition constituée d'un oscilloscope numérique couplé à un ordinateur équipé du logiciel de calcul Matlab.

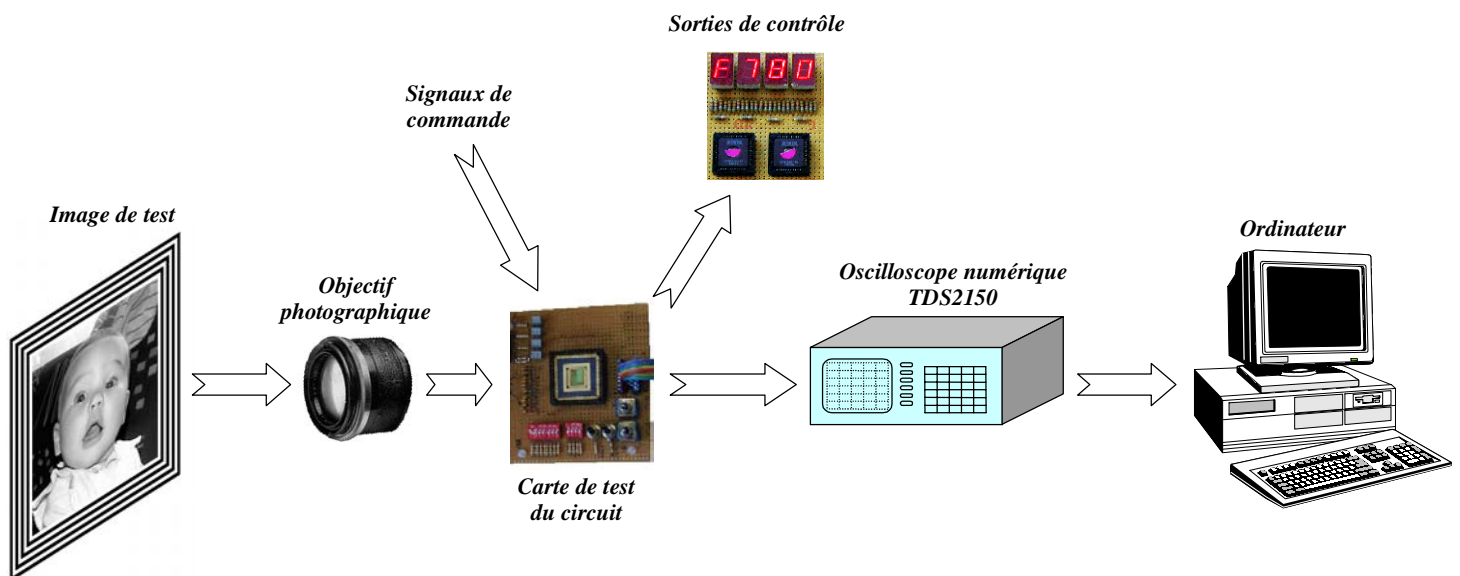


Figure 4.24 Chaîne d'acquisition du signal utilisée pour le test du circuit APS

La sélection d'une fenêtre de lecture se fait manuellement par les bus d'adresse et de données du circuit. Un affichage permet de contrôler le bon déroulement de la séquence de lecture de la trame.

L'oscilloscope est utilisé pour visualiser les signaux de sortie et pour la conversion analogique/numérique des paliers d'illumination des pixels. Les valeurs sont codés sur 16 bits, entre  $-32768$  et  $+32768$ .

#### B) Problème lié au transistor de limitation du temps d'intégration

On cherche à caractériser le pixel standard équipé d'une photodiode en caisson N, décrit dans la partie 4.2.3 A) .

On fixe la tension de remise à zéro du pixel  $V_{\text{reset}}$  à 3.8 Volts. La sortie obtenue sur l'écran de l'oscilloscope est montrée dans la figure suivante.

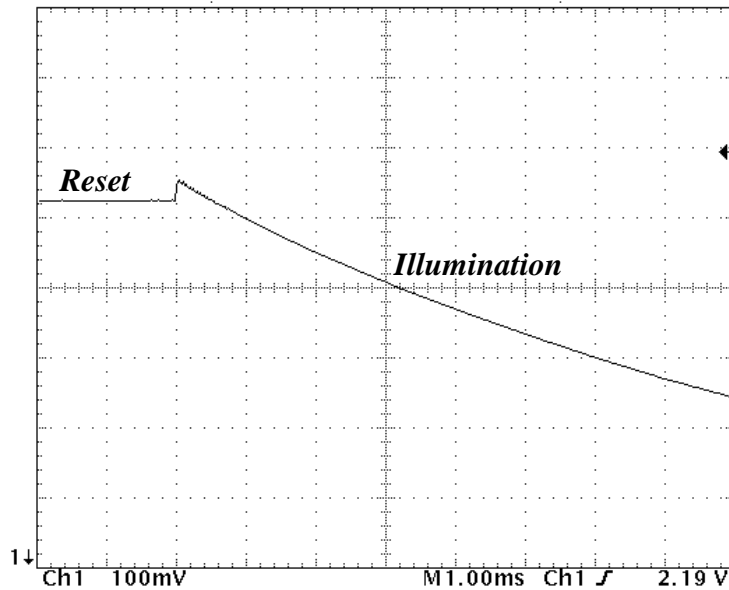


Figure 4.25 Signal délivré par un pixel standard à photodiode en caisson N

Ce type de courbe est obtenu grâce à la fonction de lecture manuelle de la matrice décrite à la section 4.2.1 C), c'est à dire que l'on fige les décodeurs de sélection du pixel sur une adresse déterminée.

On s'est rendu compte que la sortie ne pouvait être correctement rendue par les amplificateurs de colonne que si elle est comprise entre 3.1 Volts et 4.0 Volts. Or l'ouverture du transistor de limitation du temps d'intégration du pixel crée un offset en sortie qui fait basculer le signal en dehors de cette plage, bien que la diminution de l'amplitude de basculement des grilles aie été prévue dans la partie 4.2.2 B). On ne pourra donc pas utiliser cette fonctionnalité par la suite.

Cet inconvénient n'a qu'une portée limitée puisque la possibilité de suppression de ce transistor de l'architecture standard avait été prévue. Le contrôle du temps d'intégration de la matrice est alors obtenu non pas en ouvrant le transistor L en fin d'intégration, mais en retardant la fin de la remise à zéro du pixel, comme illustré sur la figure suivante<sup>[20]</sup>.

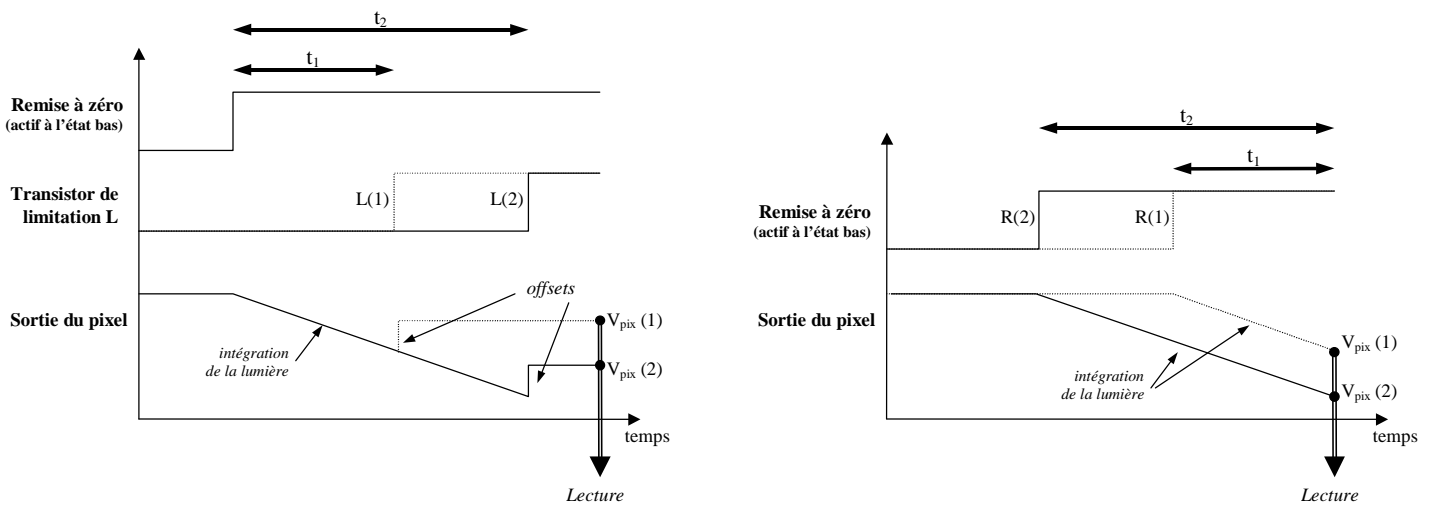
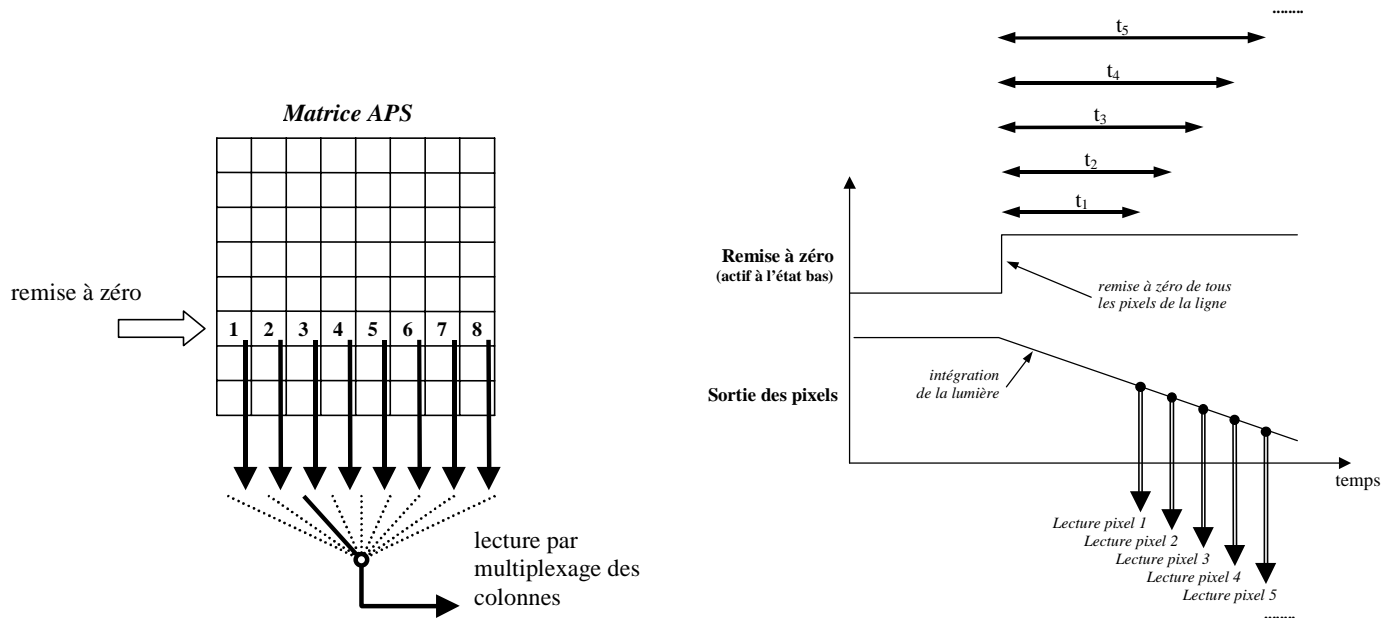


Figure 4.26 Variation du temps d'intégration de la lumière

Gauche : par ouverture du transistor L

Droite : par retardement de l'ouverture du transistor de Reset

On peut voir dans la figure précédente que l'utilisation du retard de l'ouverture du transistor de Reset supprime effectivement les offsets, mais en revanche il nécessite de réaliser une lecture du signal pendant l'intégration de la lumière par le pixel. Ceci nous amène des variations de réponse sur les pixels d'une même ligne, car ceux-ci sont remis à zéro au même instant (adressage des pixels par ligne), mais sont lus à des périodes décalées d'un intervalle de temps égal à  $T_{\text{pixel}}$ .



**Figure 4.27** Illustration du problème de la variation du temps d'intégration dû au multiplexage de la lecture des pixels d'une même ligne

Les temps d'intégration des pixels d'une même ligne sont donc différents (voir ci-dessus  $t_1, t_2, t_3, \dots$ ), et l'image apparaîtra donc plus claire sur sa partie droite que sur sa partie gauche.

Pour éviter cela, il faut prévoir un système d'échantillonneur-bloqueur synchrone dans chaque amplificateur de colonne, avant le multiplexage.

Ce système n'a pas été prévu dans le cas du circuit qui a été fabriqué, et on a dû corriger par un traitement informatique les erreurs liées aux variations de temps d'intégration.

### C) Traitement de l'image pour réduire les non-uniformités

Les étapes employées pour le traitement de l'image sont les suivantes :

- acquisition d'une image noire (sous obscurité) pour connaître les offsets induits par les pixels
- acquisition de l'image que l'on veut visualiser
- soustraction des deux images
- correction des temps d'intégration des pixels par multiplication d'un coefficient lié au numéro de colonne de chaque pixel.

Les courbes suivantes montrent la sortie de chaque pixel telle qu'elle est délivrée par le convertisseur analogique-numérique dans le cas de la lecture d'une matrice de  $10 \times 10$  pixels.

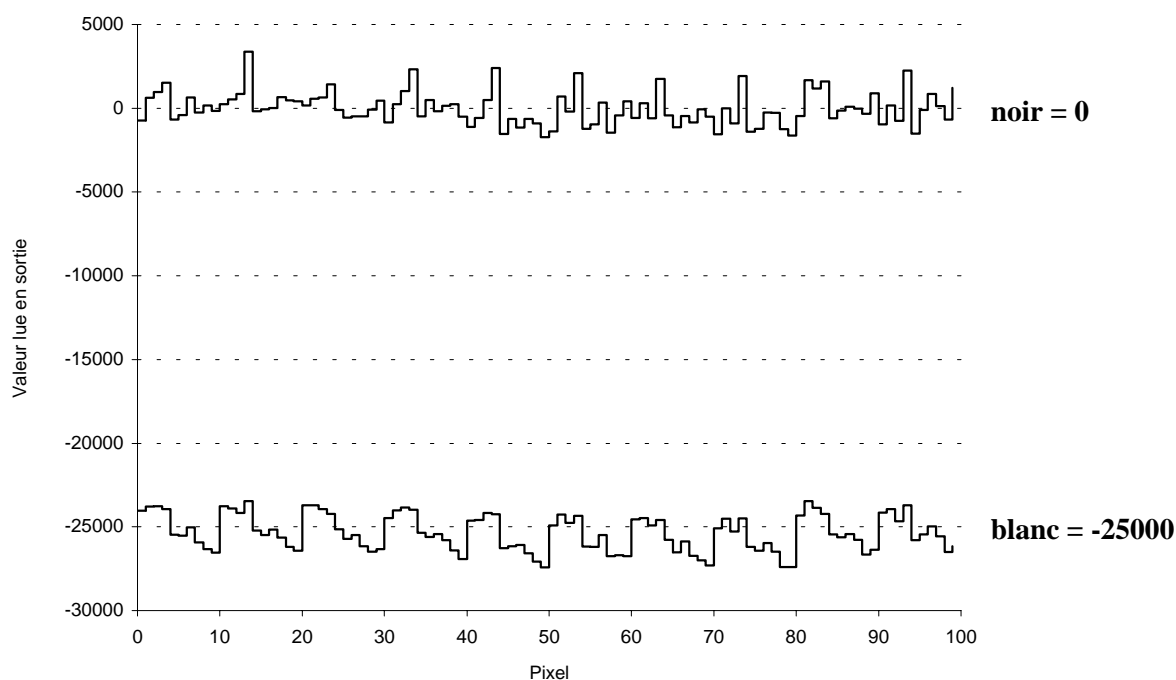


Figure 4.28 Image noire et image blanche

On voit nettement ici une forme en 'dent de scie' sur l'image blanche due au fait que le temps d'intégration des pixels de la colonne de gauche est inférieur à celui des pixels de la colonne de droite.

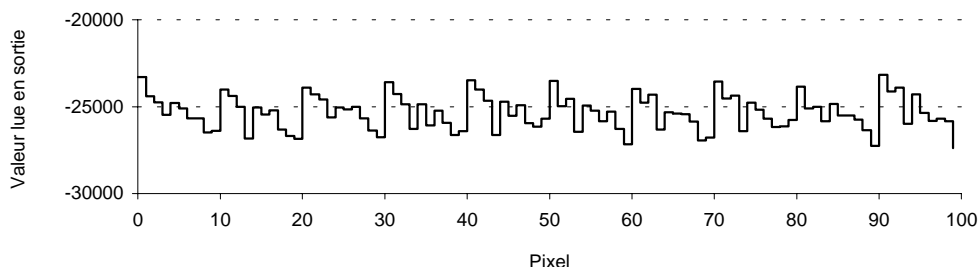


Figure 4.29 Image blanche après soustraction des offsets

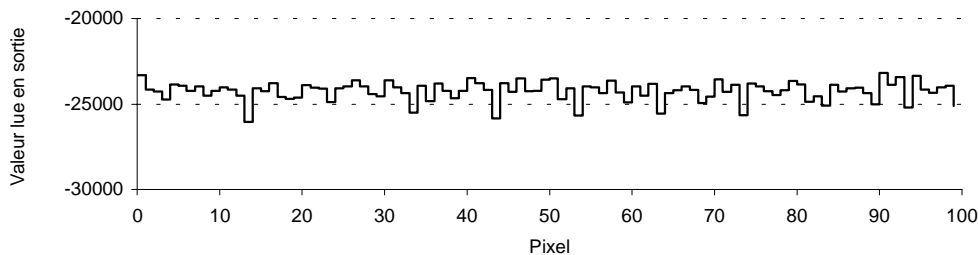


Figure 4.30 Image blanche après soustraction des offsets et correction du temps d'intégration de chaque pixel

Le traitement appliqué a clairement uniformisé les réponses des pixels, diminuant ainsi les non-uniformités de l'image.

Dans la pratique, on a réalisé l'acquisition d'image suivante :



Figure 4.31 Image d'origine / Image brute délivrée par le capteur / Image après traitement

Malgré l'amélioration apportée par ce traitement, on voit qu'il subsiste des non-uniformités. Nous allons maintenant identifier ces non-uniformités et les quantifier.

REMARQUE – Les parties suivantes décrivent le procédé de mesure uniquement mais ne donnent pas de valeur numérique. L'ensemble des résultats obtenus a été regroupé en fin de chapitre pour permettre une meilleure comparaison des performances de chaque architecture de pixel.

### 4.3.2 Non-uniformités de l'image (Dark Signal Non-Uniformities, DSNU, et Pixel Response Non-uniformities, PRNU)

Cette partie couvre l'ensemble des tests qui ont été réalisés pour tenter d'expliquer la cause des non-uniformités observées sur le circuit.

Nous avons pour cela défini une **méthodologie** de tests permettant d'identifier les points faibles du circuit et les moyens d'y remédier.

DEFINITION – Dans la suite de ce rapport, on utilisera le terme *non-uniformité d'offset* pour désigner les variations spatiales des caractéristiques de l'image qui sont indépendantes du temps d'intégration, et le terme *non-uniformité de gain* pour désigner les variations spatiales de l'image qui sont proportionnelles au temps d'intégration, sous une illumination uniforme de la matrice de capteurs.

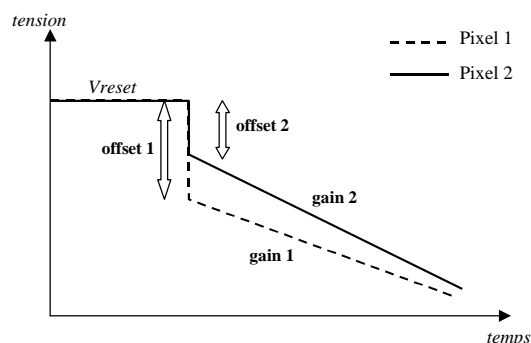


Figure 4.32 Illustration des différences de réponses entre deux pixels



Les origines des non-uniformités du capteur APS sont montrées dans la figure suivante.

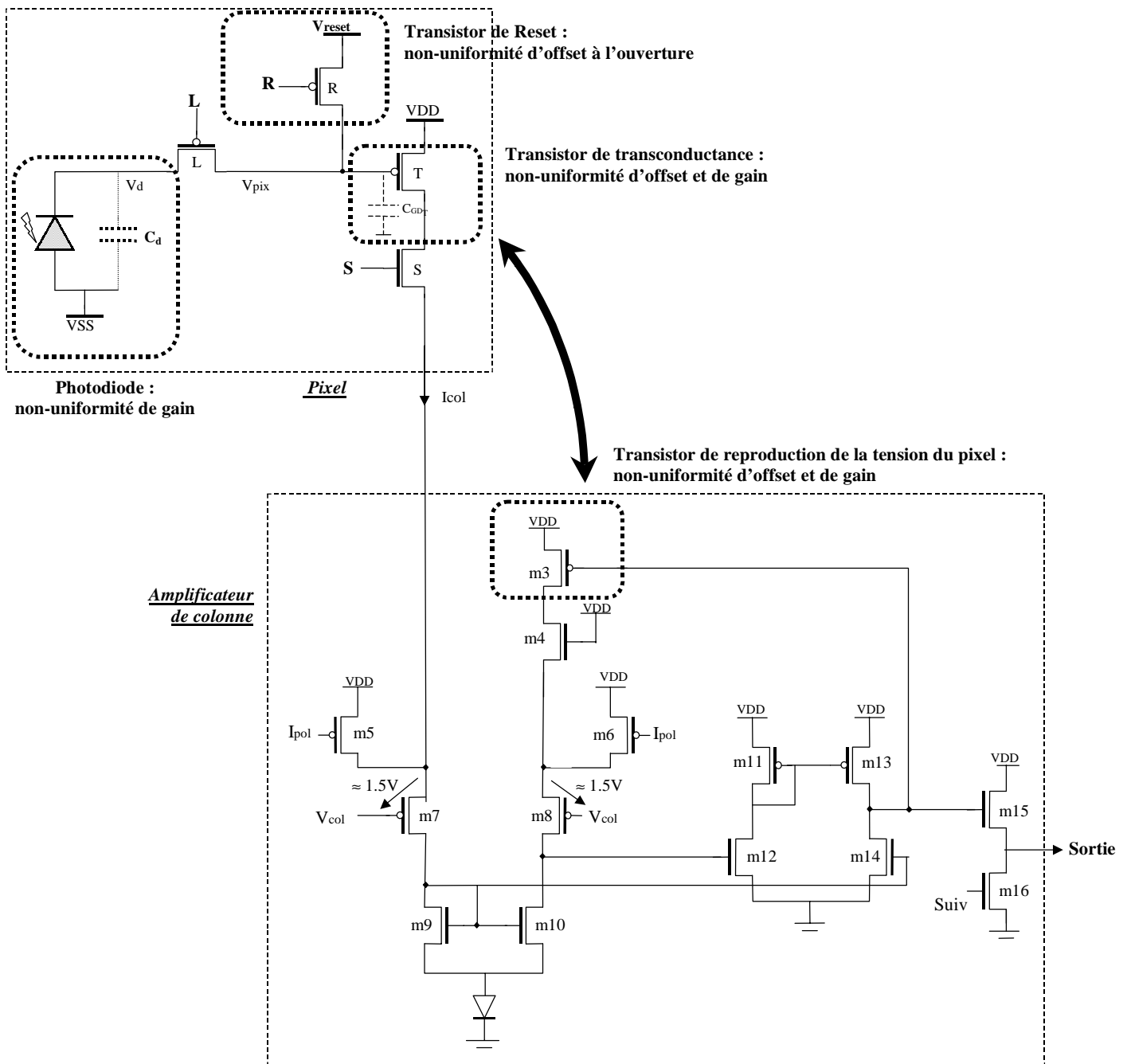


Figure 4.33 Origine des non-uniformités

Les non-uniformités créées par des transistors utilisés en mode analogique peuvent être dues :

- à une variation des dimensions de la grille :  $\Delta W$  et  $\Delta L$
- à une variation du facteur de gain :  $\Delta K_P$
- à une variation de la tension de seuil :  $\Delta V_T$

Les transistors utilisés comme interrupteurs (par exemple R et L) créent des non-uniformités d'offsets lorsqu'ils s'ouvrent (voir partie 2.1.1 B) d. ) en raison de la variation spatiale des valeurs de leurs capacités grille-source et grille-drain.

Dans l'exemple de la figure précédente, on peut identifier les non-uniformités suivantes :

- variation spatiale de la valeur de la capacité parasite de la photodiode

Le facteur de conversion du pixel est directement proportionnel à la valeur de cette capacité. Sa variation va donc donner lieu à une non-uniformité sur le *gain* de la matrice image.

- variation spatiale de l'offset créé lors de l'ouverture du transistor de Reset

Cet offset va se retrouver lors de la lecture du pixel, après intégration de la lumière. Sa variation va donc influencer directement sur l'*offset* de l'image obtenue.

- variation spatiale de la qualité de la reproduction de la tension du pixel par l'amplificateur de colonne

Le transistor de transconductance du pixel T sert à isoler la tension du pixel  $V_{\text{pix}}$  (très sensible) de la colonne (capacité parasite, pertes, bruit...). La tension appliquée sur sa grille module la valeur du courant qui circule dans la colonne. L'amplificateur de colonne, grâce au miroir de courant constitué par les transistors m9 et m10, et à un transistor « témoin » m3 identique au transistor T reproduit sur la grille de celui-ci la valeur de la tension  $V_{\text{pix}}$ . Or cette reproduction n'est pas parfaitement fidèle en raison de la non-correspondance entre les transistors m3 et T.

Cette non-uniformité est donc causée par deux phénomènes :

- la variation des caractéristiques du transistor T sur l'ensemble des pixels de la matrice
- la variation des caractéristiques du transistor m3 sur l'ensemble des amplificateurs de colonne.

On considère ici qu'il n'y a pas de non-uniformité sur la remise à zéro des pixels, c'est à dire que la tension  $V_{\text{reset}}$  appliquée sur tous les pixels est identique, et puisque le transistor R a une résistance négligeable lorsqu'il est fermé, on pourra considérer que les tensions  $V_{\text{pix}}$  de tous les pixels sont identiques lorsque ceux-ci sont remis à zéro.

Cette hypothèse est fondamentale pour la suite de l'étude, mais on verra plus loin qu'elle ne s'applique pas pour toutes les architectures de pixel.

La suite de l'étude des dispersions spatiales des réponses va se décomposer comme suit :

- quantification et identification des non-uniformités dues à la reproduction de la tension du pixel  $V_{\text{pix}}$  par l'ensemble constitué du transistor de transconductance et des amplis de colonne
- **définition d'une méthode de correction de ces non-uniformités afin de les supprimer des mesures suivantes**
- quantification et identification des non-uniformités causées par la variation de la capacité d'intégration et par l'ouverture du transistor de reset.

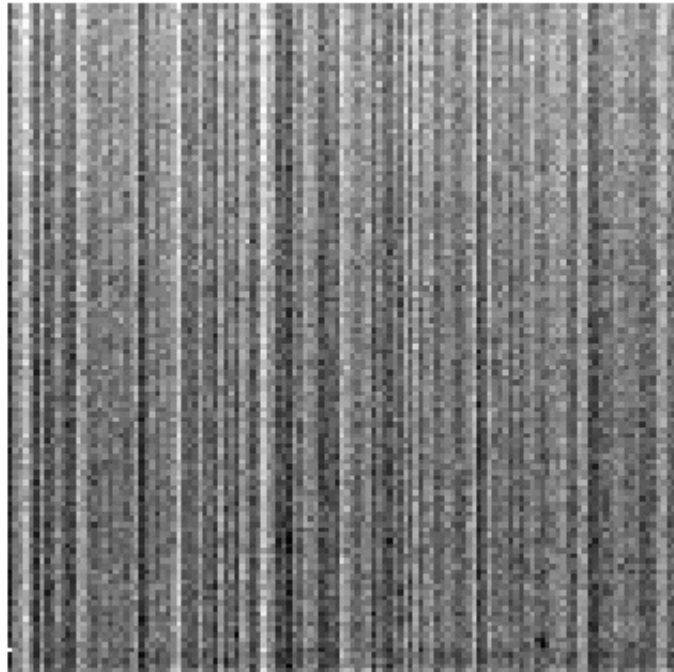
### A) Non-uniformités de l'ensemble constitué par le transistor de transconductance et les amplificateurs de colonne

On cherche dans cette partie à quantifier le bruit spatial apporté par la reproduction de la tension interne du pixel  $V_{\text{pix}}$ .

Pour cela, on fixe une valeur pour la tension de remise à zéro  $V_{\text{reset}}$  (par exemple 3.8 Volts) et on place l'ensemble des pixels en mode de Reset permanent.

Partant de l'hypothèse précédente, on peut considérer que l'ensemble des tensions  $V_{\text{pix}}$  des pixels sont égales à la valeur choisie pour  $V_{\text{reset}}$ . Les non-uniformités observées en sortie proviennent donc uniquement de la reproduction du signal par l'ensemble constitué par le transistor de transconductance et les amplificateurs de colonne.

L'image observée en sortie est donnée par la figure suivante.



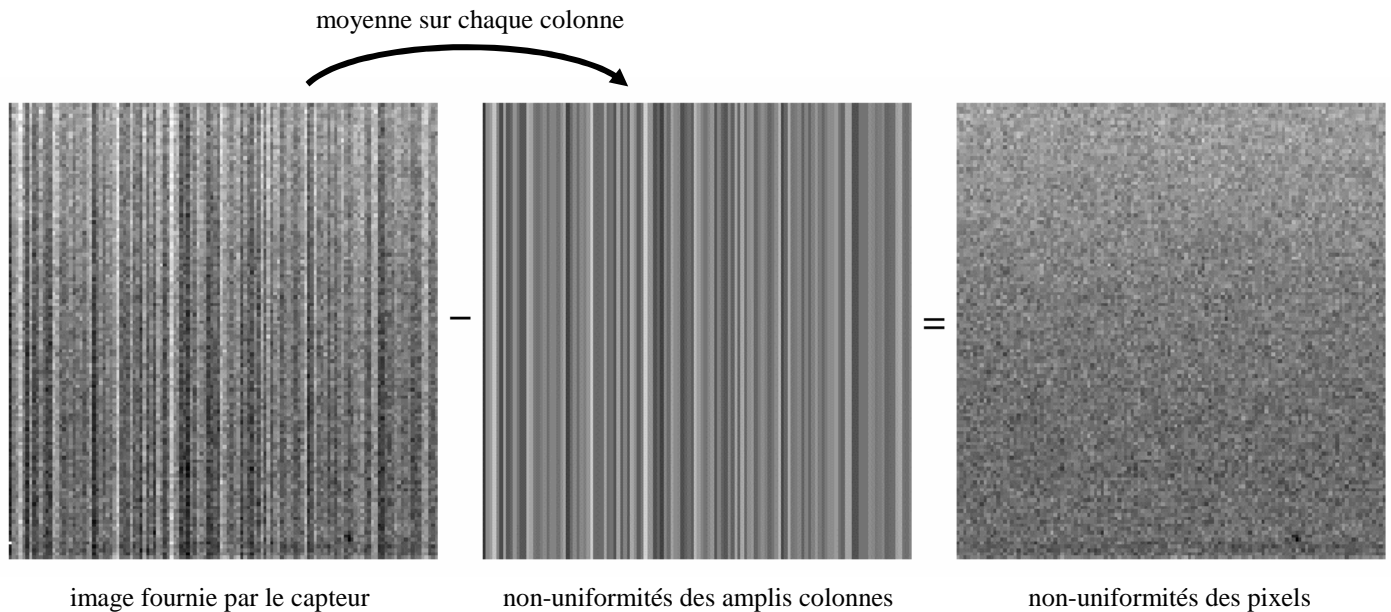
**Figure 4.34 Bruit spatial (*Fixed Pattern Noise*) créé par la reproduction de la tension du pixel par l'ensemble constitué du transistor de transconductance et de l'amplificateur de colonne**

Dans cette image :

- une **colonne** claire ou foncée est due à la variation des caractéristiques ( $W$ ,  $L$ ,  $V_T$ ,  $K_p$ ) d'un transistor  $m_3$  contenu dans l'amplificateur de colonne
- un **pixel** clair ou foncé est dû à la variation des caractéristiques d'un transistor de transconductance  $T$  contenu dans le pixel

Pour quantifier la provenance des non-uniformités de cette image, on procède à un **moyennage** de chaque colonne de l'image. Le nombre de pixels d'une colonne étant relativement élevé (128), on peut considérer que les moyennes des réponses des pixels sur chaque colonne sont identiques, et donc que les non-uniformités qui restent après ce moyennage sont dues aux amplificateurs de colonne.

En soustrayant l'image moyennée de l'image d'origine, on obtient les non-uniformités créées par la variation des caractéristiques des transistors de transconductance des pixels.



**Figure 4.35 Distinction entre les non-uniformités de colonne et de pixel**

On constate que l'image de droite apparaît plus claire sur le haut et plus foncée sur le bas. Ceci est dû au fait que plus les pixels sont éloignés des amplificateurs de colonne, plus la concordance entre les transistors T et m3 est difficile.

L'identification précise de l'origine des non-uniformités est importante car les variations causées par les amplificateurs de colonne peuvent être corrigées par Double Delta Sampling, comme il est décrit dans la section 2.2.3 .

La valeur numérique du bruit spatial montré ci-dessus n'est pour l'instant pas révélatrice car elle est exprimée en unités données par le convertisseur analogique-numérique de sortie. Pour la quantifier, il faut d'abord pouvoir faire la correspondance entre la variation de tension  $V_{\text{pix}}$  et la variation de la tension de sortie.

Ceci est obtenu en acquérant plusieurs images pour différentes valeurs de la tension de remise à zéro du pixel  $V_{\text{reset}}$ , tout en maintenant la matrice entière de pixel en mode de Reset permanent ( $V_{\text{pix}} = V_{\text{reset}}$ ).

Pour  $V_{\text{reset}}$  variant de 3.1V à 4.0V par pas de 0.1V, on obtient la figure suivante.

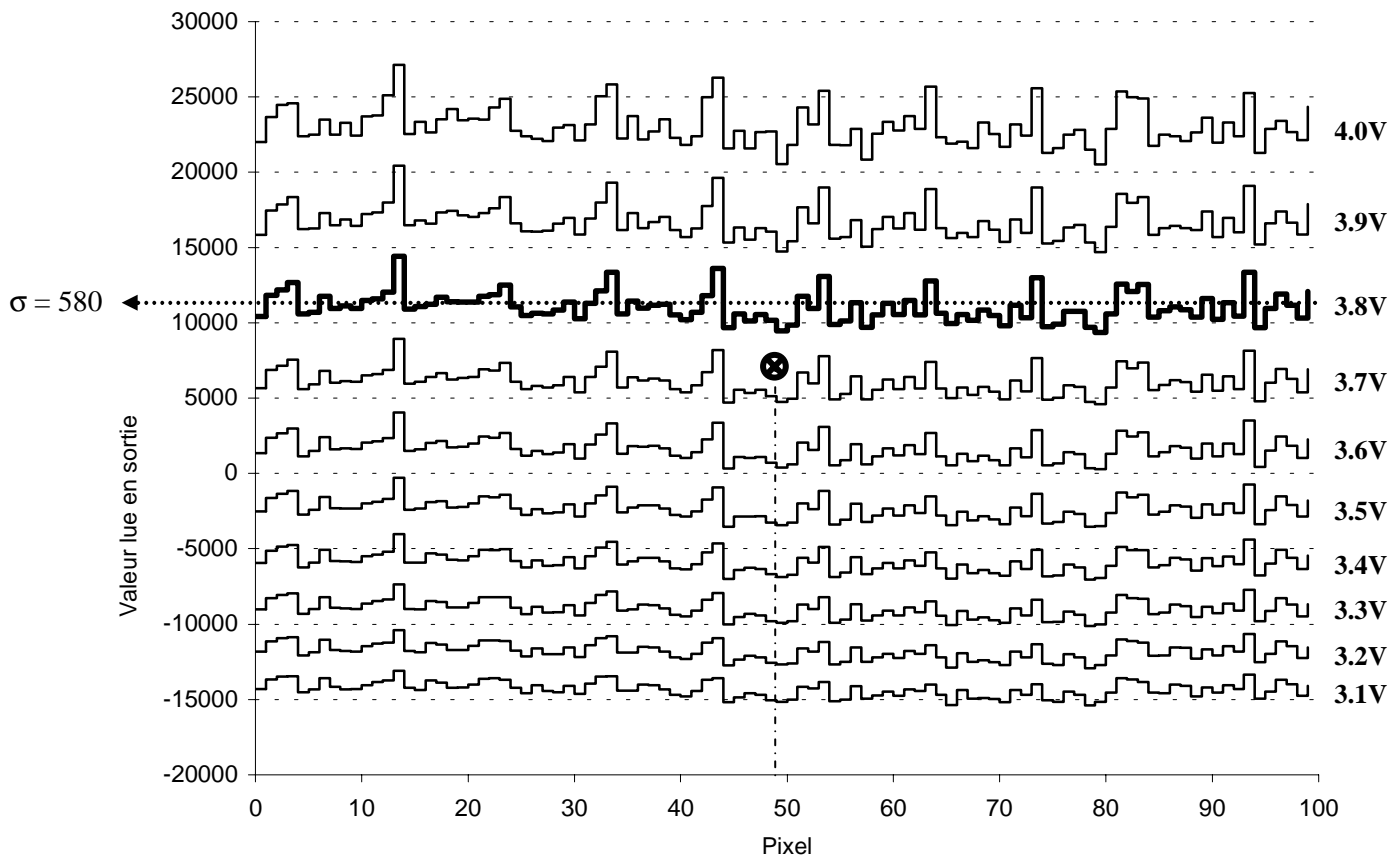


Figure 4.36 Tension de sortie du CAN pour chaque pixel et pour différentes valeur de la tension  $V_{reset}$

On peut grâce à ces mesures reconstituer la valeur de la tension  $V_{pix}$  de chaque pixel.

Si le convertisseur analogique-numérique délivre par exemple la valeur 7000 pendant la lecture du pixel numéro 48, on peut ainsi savoir que la tension  $V_{pix}$  de ce pixel vaut environ 3.73 Volts, comme illustré ci-dessus.

De la même manière, on peut déterminer que l'écart-type des réponses obtenu pour la valeur de la tension  $V_{reset}$  égale à 3.8V, soit  $\sigma = 580$  unités, correspond à une variation de la tension  $V_{pix}$  de 10.9 mV.

### B) Non-uniformités d'offset et de gain de chaque pixel

On a vu qu'à l'intérieur de chaque pixel, si on excepte les variations du transistor T que l'on vient d'étudier, les non-uniformités proviennent :

- de la variation spatiale de la valeur de la capacité parasite de la photodiode, qui crée une non-uniformité du gain des pixel
- de la variation spatiale de l'offset créé lors de l'ouverture du transistor de Reset, qui crée une non-uniformité de l'offset des pixel

Pour les mesurer, on acquiert une image sous obscurité, ou bien avec un temps d'intégration nul, et une autre image sous illumination uniforme.

Les deux images telles qu'elles sont obtenues en sortie du CAN sont ensuite interpolées d'après la méthode décrite précédemment pour obtenir leur équivalent en terme de variation de la tension du pixel. On corrige ainsi intégralement les non-uniformités provoquées par l'ensemble (transistor de transconductance + ampli colonne). Les non-uniformités mesurées ne proviennent alors plus que du pixel proprement dit.

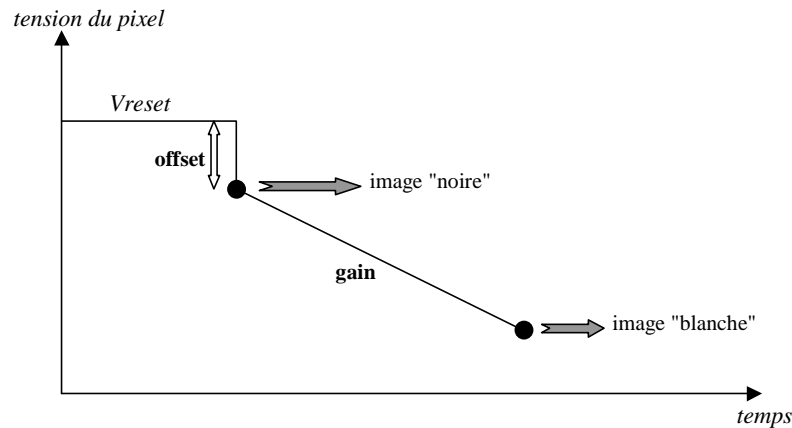


Figure 4.37 Méthode de calcul de l'offset et du gain de chaque pixel

Les non-uniformités d'offset créées par l'ouverture du transistor de remise à zéro du pixel sont données par l'image sous obscurité.

Les non-uniformités de gain créées par la variation de la valeur de la capacité parasite de la photodiode sont données par la soustraction de l'image sous illumination par l'image des offsets.

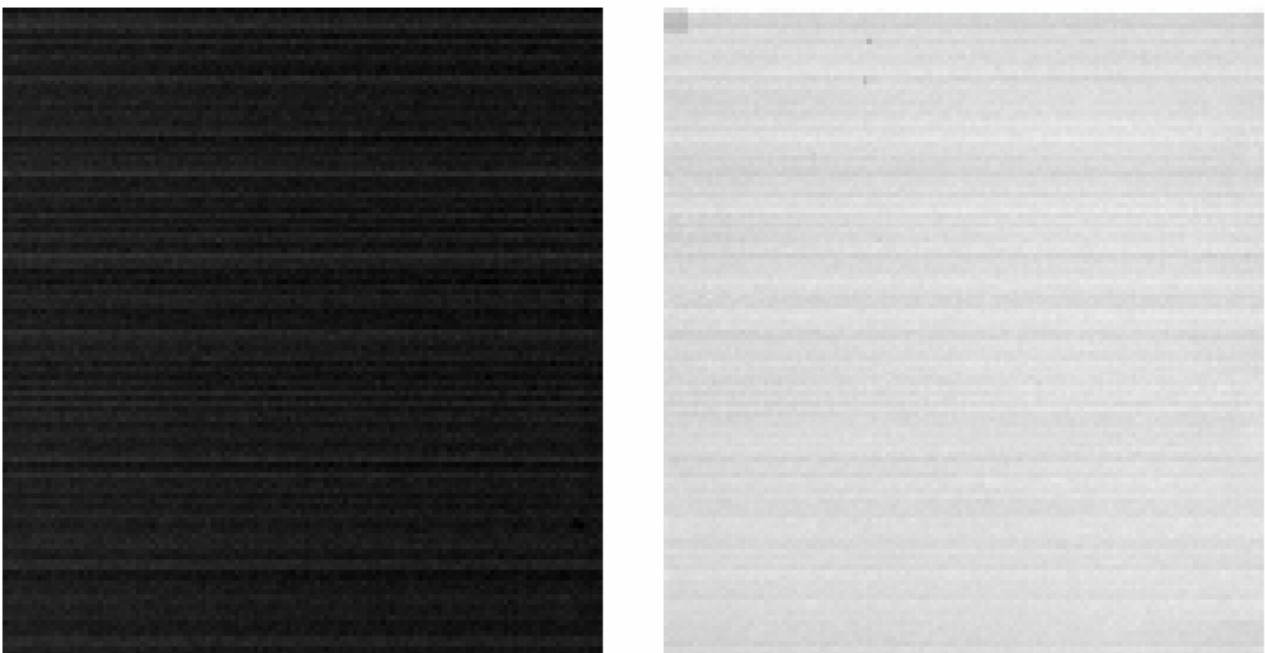


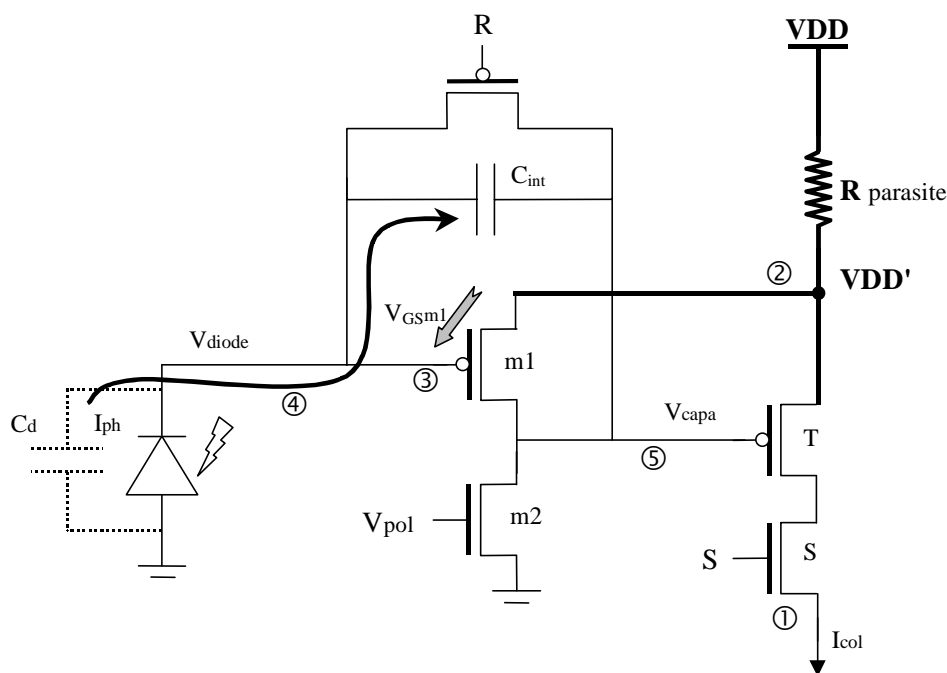
Figure 4.38 Image des offsets et du gain de chaque pixel

### C) Non-uniformités du pixel à amplification par inverseur CMOS

Dans le cas du test des pixels dont le principe de fonctionnement par intégration du courant photonique dans une capacité en polysilicium de faible valeur, on s'est heurté à une impossibilité de mesure du fait :

- d'une instabilité de l'amplificateur opérationnel réalisé à partir de l'architecture à 5 transistors décrite dans la partie 4.2.3 C)
- d'une résistance trop élevée de la ligne d'alimentation VDD qui crée une instabilité sur l'architecture à amplification par inverseur CMOS décrite à la section 4.2.3 D) .

Sur ce dernier point, on a analysé le phénomène comme étant dû à une consommation de courant trop importante dans les colonnes de la matrice, comme illustré ci-dessous.



**Figure 4.39 Problème de saturation du pixel à amplification par inverseur CMOS dû à une chute de tension de l'alimentation VDD**

A la fermeture du transistor de sélection du pixel S ①, la tension  $V_{\text{capa}}$  agit sur la grille du transistor de transconductance T pour faire circuler un courant  $I_{\text{col}}$  dans la colonne.

Or ce courant crée une légère chute de la tension d'alimentation VDD ② due à la résistance des lignes de métal. La tension d'alimentation du pixel devient alors  $VDD' = VDD - R \times I_{\text{col}}$ .

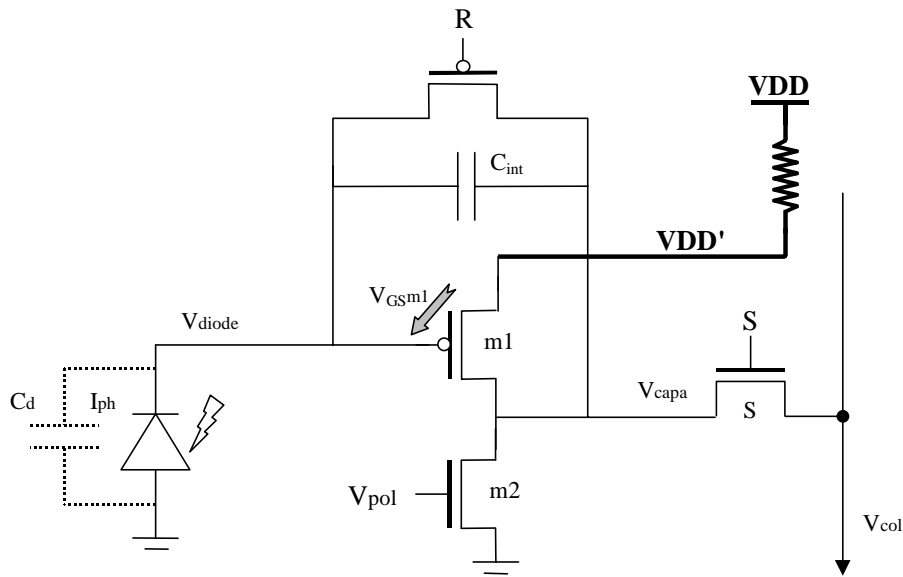
Cette chute de tension se retrouve sur la tension de diode  $V_{\text{diode}}$  ③ du fait que la tension grille-source du transistor m1 varie peu en raison de sa polarisation en courant forcée par le transistor m2. La variation de la tension  $V_{\text{diode}}$  crée alors un flux de charges entre les capacités  $C_d$  et  $C_{\text{int}}$  ④ qui amplifie la chute de tension sur  $V_{\text{capa}}$  ⑤ d'un facteur égal à  $C_d / C_{\text{int}} \approx 15$ .

La baisse de  $V_{\text{capa}}$  amplifie ainsi la valeur du courant de colonne, qui augmente encore la chute de la tension VDD', et ainsi de suite.

On obtient finalement une saturation de la tension  $V_{\text{capa}}$  à une valeur proche de VSS.

Lors de la conception du circuit, la chute de tension de l'alimentation VDD avait été anticipée et calculée, mais l'enchaînement de ces conséquences était difficilement prévisible.

Cependant, il a été ajouté au circuit fabriqué un ensemble de 3 colonnes de 128 pixels basés sur l'architecture précédente mais possédant une sortie en tension. Le problème précédent est alors résolu.



**Figure 4.40 Architecture du pixel à amplification par inverseur CMOS avec sortie en tension.**  
 Lorsque le transistor de sélection du pixel S est fermé, la tension  $V_{capa}$  est transmise sur la colonne

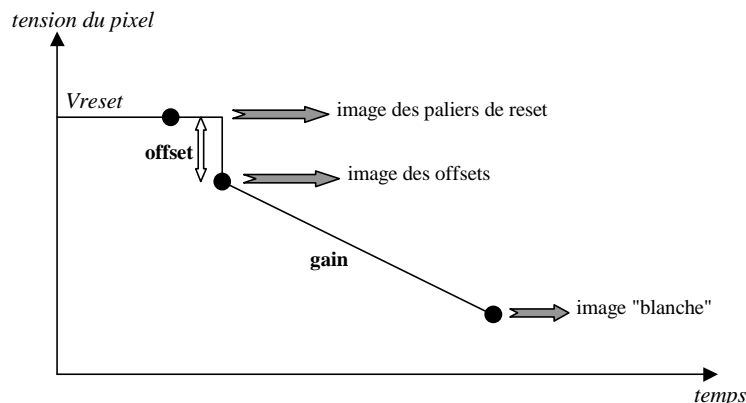
C'est sur ces 3 colonnes qu'ont porté les mesures effectuées sur cette architecture, dont le principe consiste à intégrer le courant photonique dans une capacité en polysilicium.

Nous allons donc maintenant pouvoir comparer les deux architectures afin d'évaluer leur qualités et leurs défauts respectifs.

Dans ce cas de figure, les non-uniformités sont causées :

- par la remise à zéro du pixel, dont la valeur sera égale à  $VDD' - V_{GSm1}$ . Les dispersions des caractéristiques analogiques de m1 (tension de seuil, facteur de gain, dimensions de grille) vont faire que ce palier de remise à zéro ne sera pas uniforme pour tous les pixels, contrairement à l'hypothèse émise sur les pixels à architecture standard (voir page **Erreur ! Signet non défini.**).
- par l'offset créé à l'ouverture du transistor de reset, de la même manière que dans le cas précédent
- par les variations spatiales de la capacité d'intégration  $C_{int}$ , qui crée un non-uniformité de gain.

Les mesures sont cette fois obtenues à partir de trois images qui sont mutuellement soustraites, comme illustré ci-dessous.



**Figure 4.41 Méthode de calcul du palier de reset, de l'offset et du gain de chaque pixel**



Le fait que ces pixels soient équipés d'une sortie en tension plutôt qu'une sortie en courant supprime les conséquences de la chute de tension d'alimentation (c'est à dire l'instabilité du pixel), mais il n'en reste pas moins la présence d'une résistance parasite sur la ligne d'alimentation.

Lors de la remise à zéro des pixels, les tensions  $V_{\text{diode}}$  et  $V_{\text{capa}}$  sont court-circuitées à une valeur égale à  $V_{\text{DD}}' - V_{\text{GS}m1} = V_{\text{DD}} - R \times I_{\text{pol } m2} - V_{\text{GS}m1}$ , qui varie selon le numéro de ligne du pixel (la tension d'alimentation est fournie par le haut de la matrice de pixel).

On obtient le tracé sur l'oscilloscope montré ci-dessous.

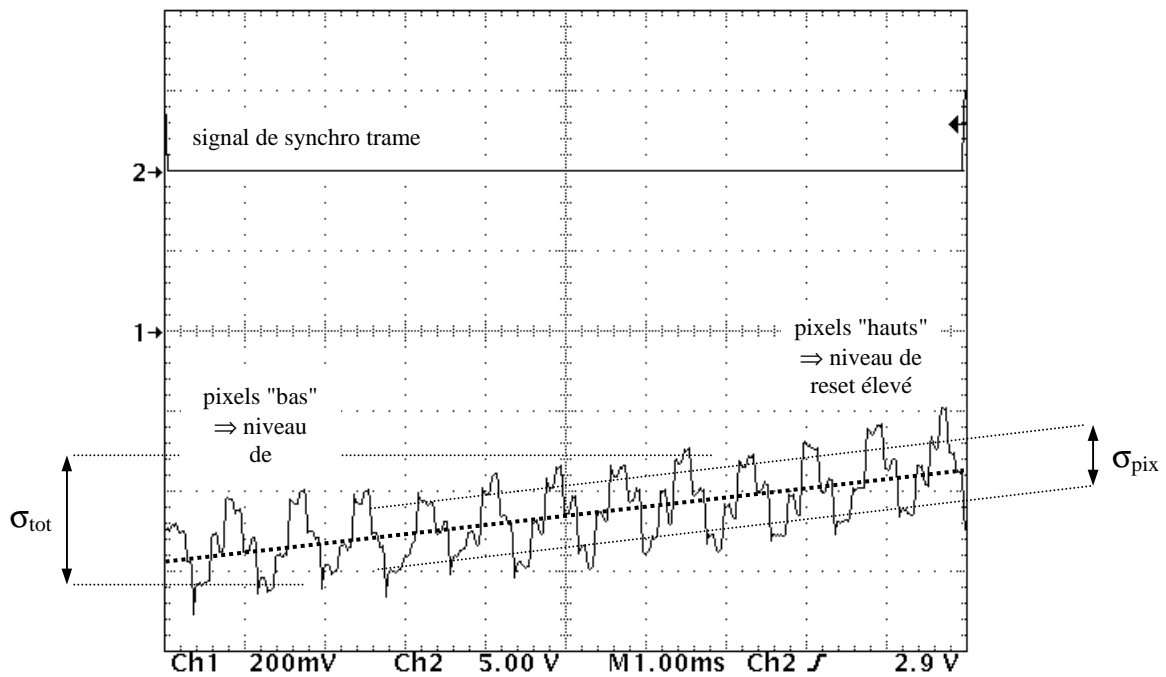


Figure 4.42 Paliers de remise à zéro des pixels à amplification par inverseur CMOS

La caractérisation des non-uniformités des paliers de remise à zéro à été calculée pour deux cas de figure :

- mesure du bruit spatial *brut* des pixels tel qu'il apparaît en sortie du circuit :  $\sigma_{\text{tot}}$
- mesure du bruit spatial des pixels si l'on tient compte de la chute de la tension d'alimentation, en calculant l'écart-type des pixels autour de leur régression linéaire :  $\sigma_{\text{pix}}$ .

On cherche ainsi à distinguer les imperfections du circuit qui seront corrigées dans une future version, en surdimensionnant les lignes d'alimentation, des imperfections propres à l'architecture du pixel choisie ( $\sigma_{\text{pix}}$ ).

### 4.3.3 Bruit de lecture

#### A) Méthode de mesure

On cherche maintenant à mesurer le bruit de lecture issu du pixel, provoqué essentiellement par la remise à zéro de celui-ci. Contrairement au bruit *spatial* précédent qui donne les variations de caractéristiques d'un pixel à un autre, ce type de bruit est *temporel*, c'est à dire qu'il s'agit de mesurer les variations entre plusieurs lectures consécutives du même pixel, sous illumination uniforme.

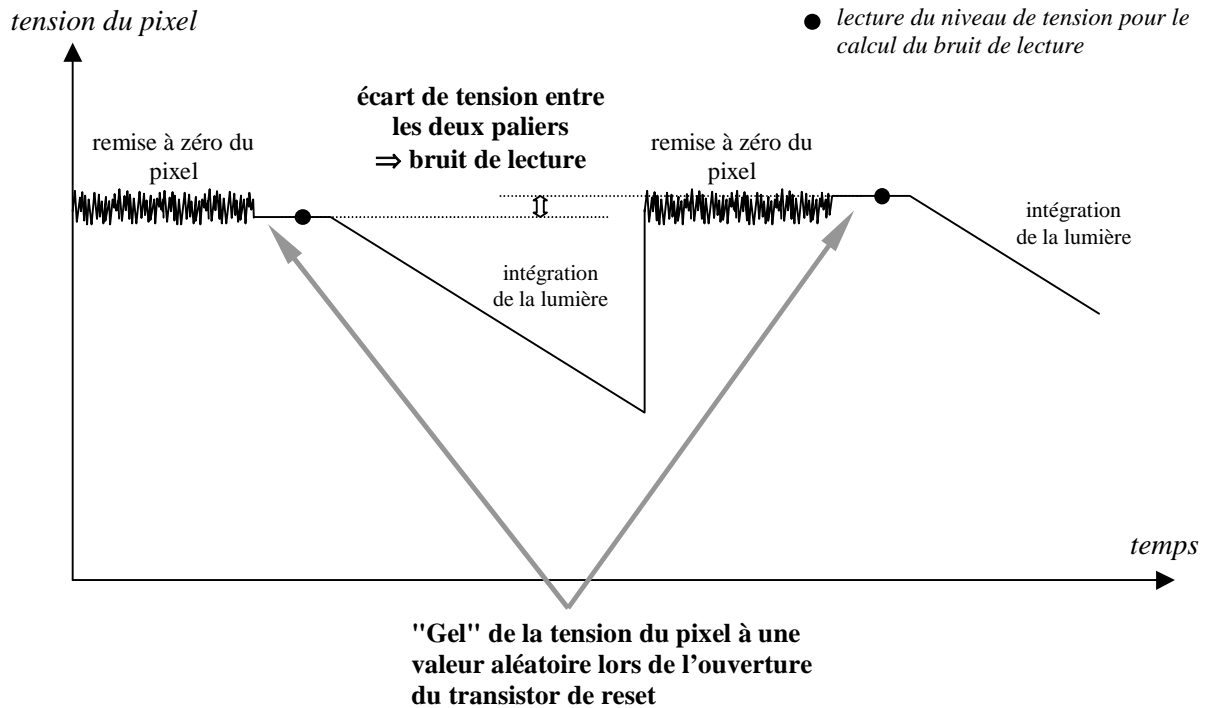


Figure 4.43 Origine du bruit de lecture

Les deux paliers de remise à zéro n'étant pas identiques entre deux lectures successives, on aura en sortie des niveaux différents, bien que l'illumination du circuit soit constante.

Pour quantifier le bruit de lecture, on procède à un grand nombre de lectures de paliers successifs d'un même pixel. Afin de réduire le bruit ajouté par la chaîne d'acquisition du signal, on procède à un moyennage temporel de la tension sur la période de temps qui *suit* l'ouverture du transistor de reset. On améliore ainsi considérablement la précision de la lecture.

Il est à noter que le moyennage temporel effectué supprime le bruit induit par les appareils de mesure (amplificateurs, CAN...) mais *ne supprime pas* le bruit de lecture que l'on cherche à mesurer, car on ne fait ici que lisser le palier de reset, sans chercher à observer directement le bruit présent pendant la phase de remise à zéro.

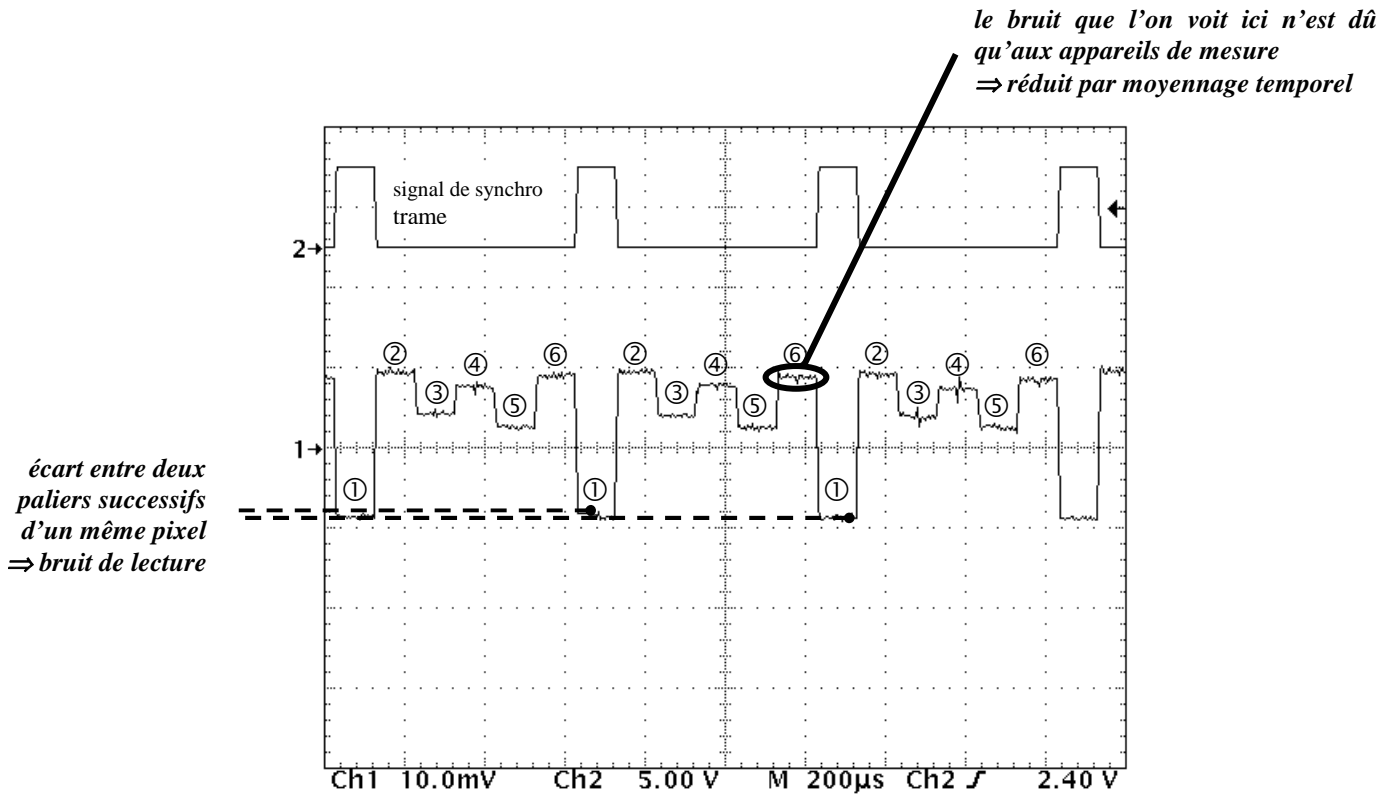


Figure 4.44 Observation du bruit de lecture des pixels : lecture d'une fenêtre de 2 × 3 pixels

**B) Cas particulier de la phot grille :**  
utilisation de la technique du double échantillonnage corrélé

Comme on l'a vu, l'intérêt principal de l'utilisation de photogrilles comme élément photosensible est la possibilité de réaliser un transfert rapide des charges, permettant ainsi pendant une même séquence de lecture de pouvoir effectuer une soustraction de la tension de sortie avant et après illumination. On supprime ainsi le bruit de lecture (voir paragraphe 2.2.1 ).

En pratique, on observe l'oscillogramme suivant sur la sortie du pixel à phot grille.

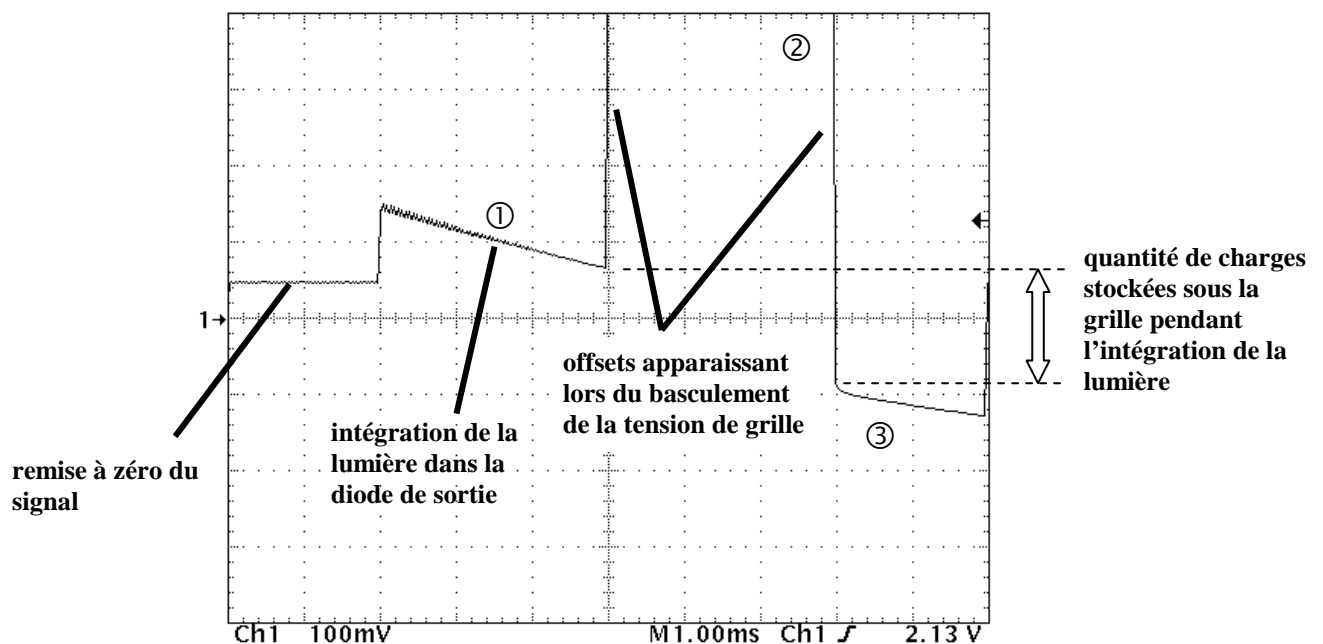


Figure 4.45 Signal de sortie du pixel standard à phot grille

La valeur du bruit de lecture créé par le transistor de reset est donné, de la même manière que pour un pixel classique, par la lecture du palier suivant la remise à zéro ①.

La technique du CDS, quand à elle, consiste à soustraire les valeurs avant et après le transfert des charges. On mesure donc un léger bruit temporel provenant du basculement de la grille.

Nous avons pour cela ici figé la séquence de lecture sur un pixel particulier, en utilisant le mode de lecture manuel prévu pour le circuit (voir partie 4.2.1 C), et nous avons effectué une soustraction des paliers ② et ③ par traitement informatique.

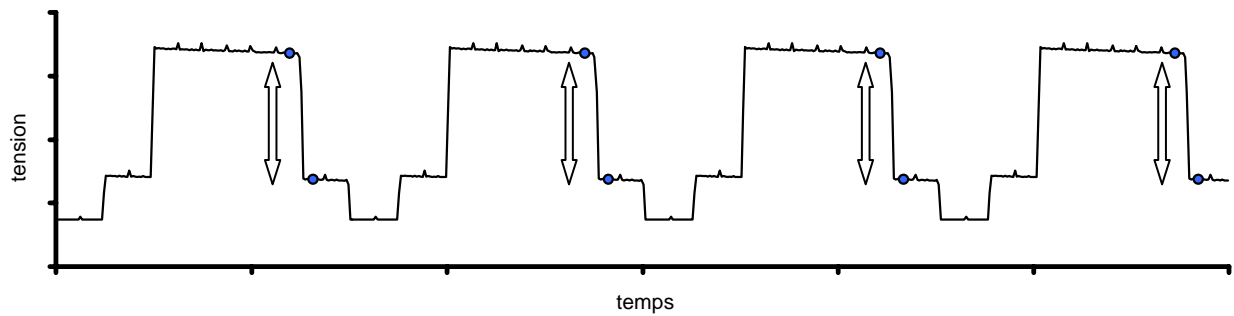


Figure 4.46 Mesure du bruit de lecture lors de l'utilisation du CDS

L'ensemble de ces méthodes nous donne donc le bruit de lecture de chaque architecture de pixel exprimé en Volts rms. Pour le convertir en électrons rms équivalent, il convient de le diviser par le facteur de conversion.

#### 4.3.4 Facteur de conversion

La méthode employée pour obtenir le facteur de conversion de chaque type de pixel est très connue et couramment employée<sup>[3]</sup> lors des caractérisations de pixels APS. Elle repose sur le principe que le flux photonique varie de manière aléatoire entre chaque intégration. Sa fluctuation est caractérisée par la loi de Poisson, et on peut démontrer que son écart-type est égal à la racine carrée de sa valeur moyenne.

$$\sigma_{\text{phot}} = \sqrt{n_{\text{phot}}} \quad (4.4)$$

$\sigma_{\text{phot}}$  : bruit photonique (photons rms)  
 $n_{\text{phot}}$  : nombre moyen de photons captées

Le nombre d'électrons étant proportionnel au nombre de photons reçus (multiplication par le rendement quantique), ceux-ci varient également selon la même loi.

$$\sigma_e = \sqrt{n_e} \quad (4.5)$$

$\sigma_e$  : bruit photonique (électrons rms)  
 $n_e$  : nombre moyen d'électrons générés par l'élément photosensible

Le bruit de lecture observé en sortie après illumination sera donc :

$$\sigma_S^2 = \sigma_{phV}^2 + \sigma_L^2 = F_c^2 \cdot \sigma_e^2 + \sigma_L^2 = F_c^2 \cdot n_e + \sigma_L^2 = F_c \cdot \Delta V_s + \sigma_L^2 \quad (4.6)$$

$\sigma_S$ : bruit de lecture en sortie après illumination (V rms)

$\sigma_{phV}$ : bruit photonique (V rms)

$\sigma_L$ : bruit de lecture indépendant de l'illumination reçue (bruit de reset calculé précédemment)

$F_c$ : facteur de conversion (V/e-)

$\Delta V_s$ : variation moyenne de la tension en sortie (V)

Ainsi, la pente du signal dans le tracé de  $\sigma_S^2$ , en fonction de la valeur moyenne de la variation de la tension de sortie nous donne la valeur du facteur de conversion.

Nous avons donc réalisé plusieurs calculs du bruit de lecture, selon la méthode décrite précédemment, pour 6 niveaux d'illumination du capteur différents.

Pour augmenter la précision du calcul, on a effectué 100 mesures de bruit sur chaque pixel d'une matrice de  $5 \times 5$ . Le facteur de conversion obtenu est donc la moyenne des facteurs de conversion de ces 25 pixels. On diminue ainsi le risque de mesurer un pixel "chaud" qui ne serait pas caractéristique de la matrice.

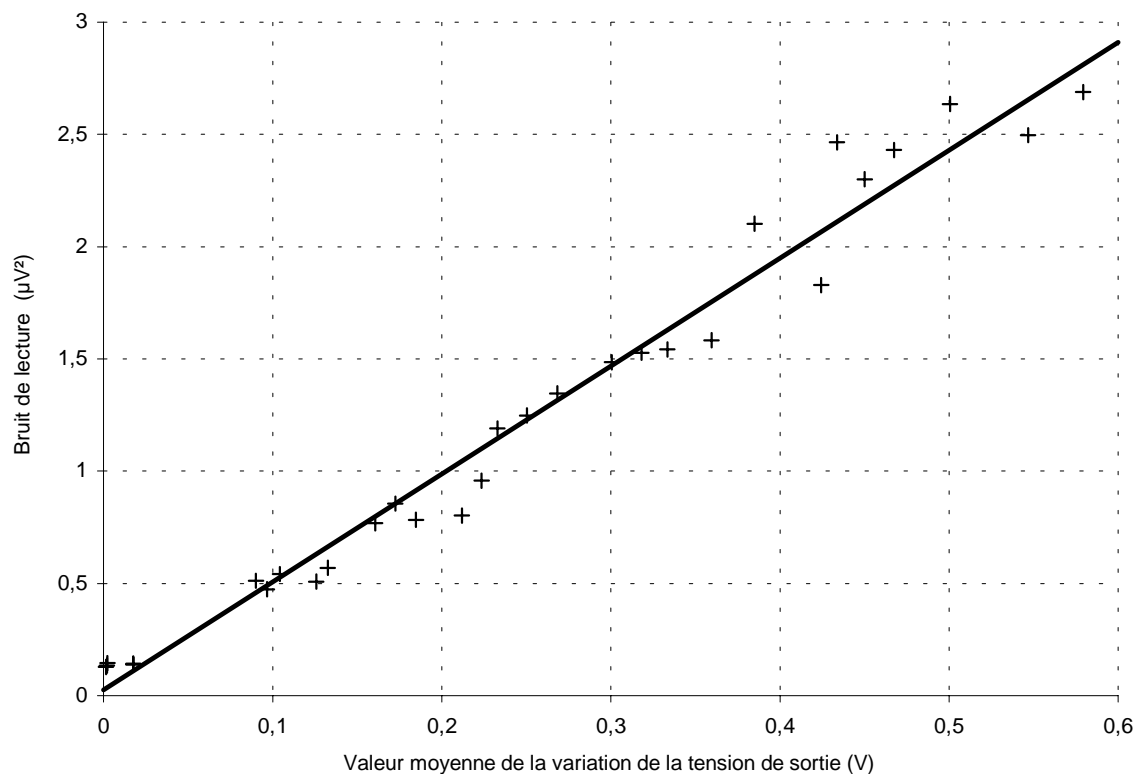


Figure 4.47 Calcul du facteur de conversion de l'architecture à pixel standard, diode standard à caisson N

La pente obtenue nous donne le facteur de conversion de ce type d'architecture de pixel. La valeur d'origine est le bruit de lecture qui a été calculé dans la partie précédente.

### 4.3.5 Courant d'obscurité

La mesure du courant d'obscurité de chaque pixel ne pose aucun problème particulier. Il suffit d'augmenter le temps d'intégration du pixel suffisamment jusqu'à obtenir un signal assez grand en sortie pour pouvoir être mesuré avec précision. Dans notre cas, ce temps d'intégration était de 2 secondes.

### 4.3.6 Linéarité et dynamique

La linéarité d'une courbe est calculée comme la somme des variances entre le signal et sa régression linéaire selon la formule suivante :

$$\text{lin} = 100\% \cdot \left[ 1 - \sqrt{\frac{1}{n} \cdot \sum_{i=1}^n \left( \frac{y_i - r_i}{y_i} \right)^2} \right] \quad (4.7)$$

- $y_i$  : valeur de la tension de sortie à un instant  $i$
- $r_i$  : valeur de la régression linéaire de la tension de sortie à un instant  $i$
- $n$  : nombre de valeurs sur lequel porte le calcul

**Error! Objects cannot be created from editing field codes. Error! Objects cannot be created from editing field codes.**

**Figure 4.48** Allure des tensions de sortie du pixel standard à caisson N (gauche) et du pixel à amplification par inverseur CMOS (droite)

On voit sur les graphes précédents que dans le cas du pixel standard (figure de gauche) la droite de régression linéaire est parfaitement confondue avec la réponse du pixel. Dans le cas du pixel à amplification par inverseur CMOS (figure de droite) on peut observer un léger décalage entre les deux courbes. Ce décalage est cependant très faible et on peut dire qu'on a ici une très bonne linéarité dans les deux cas.

### 4.3.7 Vitesse de lecture

Comme on l'a vu dans la partie 4.2.1 B), il faut distinguer dans le calcul de la vitesse de lecture trois composantes :

- la vitesse de lecture d'une trame, qui est la fréquence avec laquelle chacun des pixels de la matrice est lu. Cette fréquence est généralement assez basse (10-1000 kHz) et les pixels ne constitueront donc pas l'élément limitateur de la vitesse de lecture globale du circuit.
- la vitesse de lecture d'une ligne, qui est la fréquence de fonctionnement des amplificateurs de colonne. Ceux-ci doivent être dessinés de manière très attentive car ils vont déterminer en grande partie les caractéristiques du capteur (FPN, dynamique...). Ils vont aussi être l'élément le plus critique pour la détermination de la vitesse maximale de lecture, car les courants de polarisation qu'ils utilisent sont très faibles (courant de polarisation de la colonne de l'ordre du nano-ampère) et pour atteindre la précision voulue il faudra un temps de stabilisation relativement long.
- la vitesse de lecture des pixels, enfin, est celle à laquelle fonctionne le multiplexeur de sortie. Dans la matrice APS, seul le multiplexeur de sortie fonctionne à cette fréquence, et il est donc possible d'atteindre ici des fréquences de lecture de pixels de plusieurs dizaines de méga-Hertz.

La vitesse de lecture du capteur sera donc limitée par *l'un* des trois éléments suivants :

- les pixels, fonctionnant à quelques Hertz
- les amplificateurs de colonne, fonctionnant à quelques dizaines de kilo-Hertz
- le multiplexeur de sortie, fonctionnant à quelques méga-Hertz.

Il est à noter que le rapport entre les fréquences trame, ligne, et pixel dépendent de la taille de la fenêtre de lecture. Dans le cas d'une fenêtre de grande taille, le multiplexeur de sortie sera plus sollicité, tandis que dans le cas d'une fenêtre de taille réduite, ce sont les pixels qui limiteront les performances. L'expression d'une vitesse de lecture unique (exprimée en pixels/seconde) est donc très relative.

Dans notre cas, on s'est aperçu en faisant des mesures pour des tailles de fenêtre variable que l'élément le plus limitateur de la fréquence de sortie est le multiplexeur.

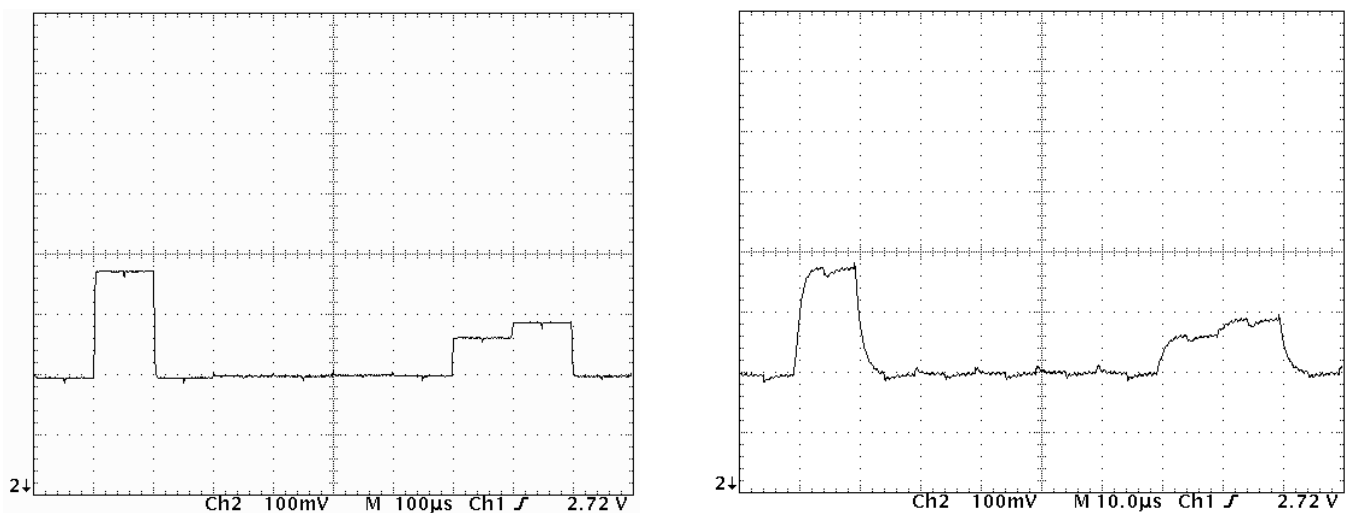


Figure 4.49 Variation de la tension de sortie à une fréquence de lecture des pixels de 10kHz (gauche) et 100kHz (droite)

### 4.3.8 Résultats des tests

Le tableau 4.50 montre les valeurs obtenues lors des tests des 3 matrices de pixels du capteur APS réalisé.

Dans un premier temps, on ne s'est intéressé qu'aux non-uniformités induites par le pixel proprement dit, c'est à dire par l'offset à l'ouverture du transistor de Reset (non uniformité d'offset) et par la variation spatiale de la capacité d'intégration (non-uniformité de gain), comme illustré sur la figure 4.33. Pour cela, on s'est affranchi des non-uniformités créées par l'envoi du signal le long des colonnes de la matrice (transistor T + reproduction du signal par les amplis de colonne à travers le transistor m3) selon la méthode décrite dans la partie 4.3.2 A), et grâce au graphe montré dans la figure 4.36.

La première ligne du tableau de la page suivante montre les non-uniformités du palier de Reset. Les deux pixels utilisant une architecture standard (remise à zéro par une tension fixe appliquée sur le pixel) ont un écart-type sur le palier de Reset nul.

En revanche le pixel à amplification par inverseur CMOS est remis à zéro en plaçant l'amplificateur en mode suiveur (sortie = entrée négative, voir figure 4.19), ce qui crée un palier aux alentours de 4 Volts avec une légère variation spatiale due à la dispersion des caractéristiques des transistors. On a observé ici la réponse illustrée à la figure 4.42, c'est à dire que la tension de Reset de ce type de pixel varie selon la chute de la tension d'alimentation VDD le long de la matrice. Les deux chiffres donnés traduisent d'une part l'écart-type total des pixels, et d'autre part l'écart-type des pixel en supprimant les effets de la chute de la tension d'alimentation.

La deuxième ligne du tableau donne les non-uniformités créées par l'ouverture du transistor de Reset.

La troisième ligne regroupe l'ensemble des non-uniformités d'offset du pixel données dans les deux premières lignes (on peut noter ici que  $\sigma_3^2 \approx \sigma_1^2 + \sigma_2^2$  en raison du fait que les non-uniformités ne sont pas corrélées).

La quatrième ligne donne la non-uniformité de gain du pixel induite par la variation de la capacité d'intégration.

Dans un second temps, on s'est attaché à quantifier les non-uniformités apportées par la reproduction du signal dans le transistor de transconductance T et les amplificateurs de colonne (voir figure 4.33). L'erreur induite par cette reconstitution du signal crée des non-uniformités d'offset et de gain, donnés dans les lignes 5 à 10 du tableau.

Dans chaque cas (offset et gain), on caractérise les non-uniformités totales (tel qu'illustré sur la figure 4.34), puis on cherche à quantifier la part qui est due à la variation des caractéristiques du transistor T du pixel (lignes 6 et 9) par rapport à celle due aux transistors m3 des amplificateurs de colonne (lignes 7 et 10). Pour cela, on utilise la méthode décrite dans la partie 4.3.2 A) et dans la figure 4.35.

Enfin, les dernières lignes du tableau donnent les valeurs du courant d'obscurité, du bruit de lecture, du facteur de conversion, de la dynamique, de la linéarité, et de la vitesse de lecture tels que décrits dans les parties 4.3.3 à 4.3.7.



			Pixel standard Photodiode Caisson N	Pixels standard Photogrille	Pixels à amplification par inverseur CMOS Sortie en tension	
					total	sans la chute de la tension d'alim
1	Tension de Reset	Moyenne	3,8 V	3,7 V	≈ 4,0 V	
		Ecart-type $\sigma_1$	–	–	64,4 mV	29,0 mV
		Min-Max	–	–	145,5 mV	74,9 mV
2	Offset à l'ouverture du transistor de Reset	Moyenne	27,5 mV	31,1 mV	-585,2 mV	
		Ecart-type $\sigma_2$	2,1 mV	21,1 mV	73,5 mV	
		Min-Max	5,6 mV	60,3 mV	146,4 mV	
3	Tension de Reset + Offset à l'ouverture du transistor de Reset	Moyenne	3,8275 V	3,7311 V	3,4148 V	
		Ecart-type $\sigma_3$	2,1 mV	21,1 mV	89,8 mV	80,6 mV
		Min-Max	5,6 mV	60,3 mV	205,5 mV	153,7 mV
4	Gain du pixel	Moyenne	614,0 mV	603,4 mV	541,0 mV	
		Ecart-type (PRNU)	2,6 mV (0,4%)	7,3 mV (1,2%)	26,9 mV (5,0%)	
		Min-Max	7,0 mV (1,1%)	17,7 mV (2,9%)	59,2 mV (10,9%)	
5	Transconductance : offset total	Ecart-type	18,2 mV	16,6 mV		
		Min-Max	47,6 mV	40,1 mV		
6	Transconductance : offset pixel à pixel	Ecart-type	10,9 mV	11,8 mV		
		Min-Max	26,2 mV	25,2 mV		
7	Transconductance : offset colonne à colonne	Ecart-type	14,6 mV	11,7 mV		
		Min-Max	26,5 mV	18,9 mV		
8	Transconductance : gain total	Ecart-type	2,9%	2,9%		
		Min-Max	7,2%	7,6%		
9	Transconductance : gain pixel à pixel	Ecart-type	1,9%	2,3%		
		Min-Max	4,6%	5,3%		
10	Transconductance : gain colonne à colonne	Ecart-type	2,2%	1,7%		
		Min-Max	4,2%	3,4%		
Courant d'obscurité	Moyenne	9,1 fA	106,3 fA	12,2 fA		
	Ecart-type (DSNU)	0,9 fA	22,8 fA	1,7 fA		
	Min-Max	3,0 fA	58,7 fA	3,6 fA		
Bruit de lecture		70 à 81 e- rms	64 à 78 e- rms Avec CDS: 25 e- rms	182 à 808 e- rms		
Facteur de conversion		4,8 $\mu\text{V}/\text{e}^-$	10,2 $\mu\text{V}/\text{e}^-$	14,7 $\mu\text{V}/\text{e}^-$		
Dynamique		≈ 800 mV	≈ 800 mV	≈ 1000 mV		
Capacité de stockage maximum du pixel (dyn / Fc)		≈ 170.000 e-	≈ 80.000 e-	≈ 70.000 e-		
Linéarité de la réponse		98,8%	non mesuré car la réponse de la photogrille n'est pas linéaire	96,8%		
Vitesse maximale de lecture		≈ 600 kHz ( limitée par le multiplexeur de sortie, qui est commun à tous les pixels )				

Tableau 4.50 Résultats des tests des 3 types de pixels APS réalisés

### 4.3.9 Observations et conclusions

#### A) Améliorations possibles

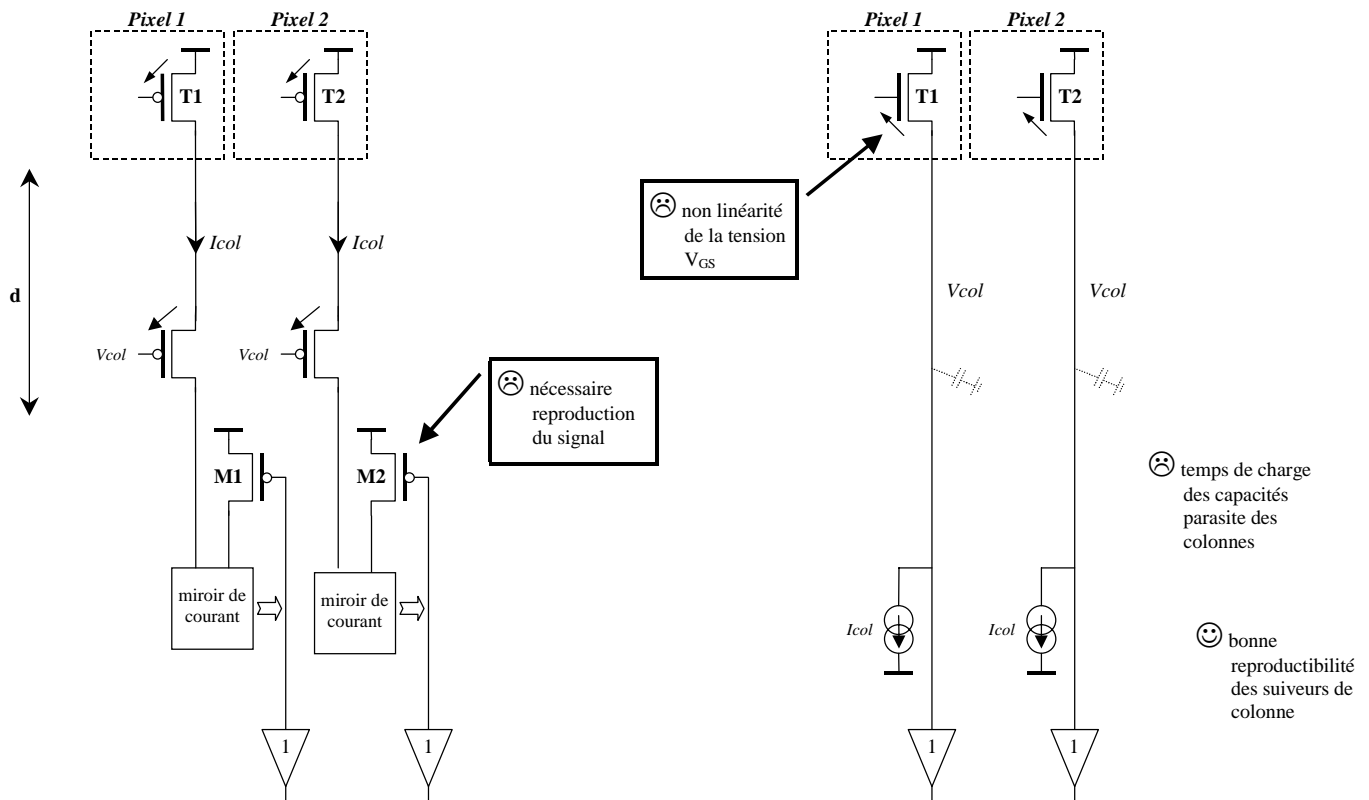
##### a. Ajout d'un système d'échantillonnage sur les amplificateurs de colonne

Un système d'échantillonnage du signal synchrone pour tous les amplificateurs de colonne permettrait de s'assurer que le temps d'intégration est bien identique pour tous les pixels, ce qui n'est pas le cas pour le circuit que nous avons fabriqué (voir partie 4.3.1 B). On a du ici recourir à un traitement informatique pour corriger ces imperfections.

##### b. Amélioration de la reproduction du signal dans le cas des pixel à architecture standard

On observe dans le cas du pixel à architecture standard, qu'il soit à base d'une photodiode à caisson N ou d'une photogrigle, que les non-uniformités du palier de Reset ainsi que du gain du pixel sont satisfaisantes, mais qu'un problème subsiste lorsqu'il s'agit de conduire le signal le long des colonnes de la matrice et de le reproduire en sortie de capteur (lignes 5 à 10).

- les non-uniformités ① et ③ dues au transistor de transconductance T peuvent être réduites en augmentant les dimensions de la grille de celui-ci, mais l'impact de cette modification risque d'être très faible
- en revanche, les non-uniformités ② et ④ dues à la reproduction du signal par les amplificateur de colonne pourraient être fortement atténuées par
  - l'amélioration de la correspondance entre le transistor de reproduction de la tension du pixel  $m3$  et le transistor T (voir figure 4.33) en utilisant des techniques de dessin appropriées.
  - la variation de la *tension* de colonne, à la place de son *courant*. Cette technique ne nécessite ainsi pas de reproduction de signal, ce qui en supprime tous les inconvénients. En revanche il faudra se satisfaire d'une légère non-linéarité de la réponse due à la variation de la tension  $V_{GS}$  du transistor suiveur, comme montré dans la figure 4.51, ainsi qu'une possible réduction de la vitesse de lecture due au temps de charge des capacités parasites présentes sur les colonnes.
  - l'utilisation de la technique de DDS (*Double Delta Sampling*) expliquée dans la partie 2.2.3 qui supprime les non-uniformités d'offsets des amplificateurs de colonne ②.



**Figure 4.51** Comparaison des deux types de lecture possibles :  
 – gauche : tension de colonne fixée, modulation du courant  
 – droite : courant de colonne fixé, modulation de la tension

La modulation de la *tension* de la colonne au lieu de son courant permet en outre d’augmenter la dynamique de la réponse puisque dans le cas de la modulation en courant, une tension de pixel trop basse va avoir pour effet d’augmenter significativement le courant de colonne. Dans notre cas, on a limité la dynamique des pixels à architecture standard à 800 mV ⑤, ce qui correspond à des courants de colonne de l’ordre du nano-ampère.

Le choix de la modulation en tension de la colonne permet ainsi de fixer la consommation du capteur, qui ne fluctue alors plus en fonction de l’illumination reçue.

**c. Correction de la chute de tension de l’alimentation**

Un dernier point à revoir est la chute de la tension d’alimentation dans le cas des pixels à amplification par inverseur CMOS. Celle-ci a déjà été à l’origine des problèmes expliqués dans la partie 4.3.2 C) . En surdimensionnant les lignes d’alimentation du capteur, on ramène ainsi les non-uniformités du palier de Reset de 64 mV à 29 mV ⑥.

## **B) Choix du type de pixel le plus approprié pour notre application**

A ce stade, aucun des trois types de pixels fabriqués ne convient pour l'application qui nous intéresse, principalement en raison de fortes non-uniformités. Cependant, dans le cas des pixels à architecture standard, une future version du circuit permettrait sans doute de corriger un grand nombre de ces défauts. Cette même architecture couplée à une photogrigle possède de bonnes performances, en particulier en ce qui concerne son bruit de lecture qui est réduit à 25 électrons rms en utilisant la technique du CDS, mais souffre d'un important courant d'obscurité dont l'origine n'a pas pu être identifiée (la caractérisation des photogrigles dans le chapitre 3 ne laisse rien transparaître de ce problème).

En revanche, l'architecture à amplification par inverseur CMOS et basée sur l'intégration des charges dans une capacité en polysilicium a bien, comme on s'y attendait, un gain plus important que les autres architectures, mais possède d'une part de fortes non-uniformités, probablement dues à la sensibilité du gain de l'amplificateur aux caractéristiques des transistors, et d'autre part d'un bruit de lecture important généré par ces mêmes transistors. Ce bruit se retrouve amplifié en sortie du pixel.

Ces caractéristiques médiocres rendent ce pixel inutilisable dans une application faible flux comme les viseurs d'étoiles. Cependant, il n'est pas exclu d'utiliser à l'avenir ce type de pixel couplé à un amplificateur opérationnel plus complexe qui supprimerait les problèmes que l'on a rencontré ici. Il faut pour cela intégrer plus d'une dizaine de transistors dans chaque pixel, ce qui n'est envisageable que par une réduction importante des règles de dessin de la technologie.

# Bibliographie

- [1] Eric. R. Fossum – Assessment of image sensor technology for future NASA missions  
SPIE vol. 2172, pp 38-53, 1994
- [2] E. Fossum – Active Pixel Sensors: are CCD's dinosaurs ?  
SPIE vol. 1900, pp 2-14, 1993
- [3] J. Sølhusvik – Etude et conception de capteurs d'image à pixel actifs et de l'électronique de traitement associée en vue d'applications faible flux  
Thèse ENSAE 1996
- [4] O. Yadid-Pecht, B. Mansoorian, E. Fossum, B. Pain – Optimization of noise and responsivity in CMOS active pixel sensors for detection of ultra low light levels  
SPIEE, pp 125-136, 1997
- [5] A. Mendis – CMOS Active Pixel Image Sensors for highly integrated imaging systems  
IEEE Journal of Solid State Circuits, vol. 32, pp 187-197, 1997
- [6] Hui Tian, Boyd Fowler, and Abbas El Gamal – Analysis of temporal noise in CMOS APS  
SPIE vol. 3649, 1999
- [7] C. Huat Aw, B. A. Wooley – A 128×128 pixel standard CMOS image sensor with electronic shutter  
IEEE Journal of Solid State Circuits, vol. 31 n°12, pp 1922-1930, 1996
- [8] R.H. Nixon, S.E Kemeny, C.O. Staller, E.R. Fossum – 128 × 128 CMOS photodiode-type Active Pixel Sensor with on-chip timing, control, and signal chain electronics  
SPIE, vol. 2415 Charge Coupled Devices and Solid State Optical Sensors V, n°34, 1995
- [9] Orly Yadid-Pecht, Bedabrata Pain, Craig Staller, Christopher Clark, Eric Fossum – CMOS Active Pixel Sensor Star Tracker with regional electronic shutter  
IEEE Journal of Solid-State circuits, vol. 32 n°2, pp 285-288, 1997
- [10] N. Ricquier, B. Dierickx – Pixel structure with logarithmic response for intelligent and flexible imager architectures  
Microelectronic engineering 19, pp 631-634, 1992
- [11] N. Ricquier, B. Dierickx – Random addressable CMOS image sensor for industrial applications  
Sensors and actuators, A 44, pp 29-35, 1994
- [12] Maya R. Gupta, Ting Chen – Vector color filter array demosaicing  
SPIE vol. 4306 Sensors and camera systems for scientific, industrial, and digital photography applications II, pp 374-382, 2001
- [13] G.N. Lu, M. Ben Chouikha, G. Sou, M. Sedjil – Colour detection usign a buried double p-n junction strcuture implemented in the CMOS process  
Electronic letter, vol. 32, n°6, pp 594-596, 1996
- [14] A. Alexandre, G. Sou, M. BenChouikha, M. Sedjil, G.N. Lu, G. Alquié – Modeling and design of multi buried junctions detectors for color systems development  
SPIE vol. 4019 DTIP2000, pp 288-298, 2000
- [15] R.W. Sandage & J.A. Connelly – Producing phototransistors in a standard digital CMOS technology  
IEEE 0-7803-3073-0/96, pp 369-372, 1996
- [16] H. Melchior – Demodulation and photodetection techniques  
Laser handbook, vol. 1, pp 725-835, 1972

- [17] A. Rogalski – Infrared photon detectors  
SPIE, ISBN 0-8194-1798-X, 1995
- [18] J.G. Fossum, D.S. Lee – A physical model for the dependence of carrier lifetime on doping density in nondegenerate silicon  
Solid-state Electronics, vol. 25, n°8, pp 741-747, 1982
- [19] Filipe Vinci Dos Santos – Techniques de conception pour le durcissement des circuits intégrés face aux rayonnements  
Thèse Université Joseph Fourier, 1998
- [20] J. Goy, B. Courtois, JM. Karam, F. Presseccq – Design of an APS CMOS image sensor for space applications using standard CAD tools and CMOS technology  
SPIE vol. 4019 DTIP2000, pp 145-152, 2000
- [21] B.A. Fowler, J. Balicki, D. How, M. Godfrey – Low-FPN high-gain capacitive transimpedance amplifier for low-noise CMOS image sensors  
SPIE vol. 4306 Sensors and camera systems for scientific, industrial, and digital photography applications II, pp 68-77, 2001
- [22] J. Goy, B. Courtois, JM. Karam, F. Presseccq – Design and test of an Active Pixel Sensor for space applications  
SPIE vol. 4306 Sensors and camera systems for scientific, industrial, and digital photography applications II, pp 93-99, 2001
- [23] Jerald G. Graeme – Photodiode Amplifiers  
ISBN 0-07-024247-X, 1996
- [24] Antonio Cerdeira, Magali Estrada – Analytical expressions for the calculation of pixel detector capacitances  
IEEE Transaction on nuclear science, vol. 44, pp 63-66, 1997
- [25] B. Fowler, A. El Gamal, D. Yang, H. Tian – A method for estimating quantum efficiency for CMOS image sensors  
SPIE, vol. 3301, 1998
- [26] E.S. Eid, T.Y. Chan, E.R. Fossum, R.H. Tsai – Design of radiation hard CMOS APS image sensors in a 0.35 $\mu$ m standard process  
SPIE vol. 4306 Sensors and camera systems for scientific, industrial, and digital photography applications II, pp 50-59, 2001
- [27] B.R. Hancock, T.J. Cunningham, K.P. McCarty, G. Yang, C.J. Wrigley, P.G. Ringold, R.C. Stirbl, B. Pain – Multi-megapixel (Si) radiation-tolerant integrated CMOS imager  
SPIE vol. 4306 Sensors and camera systems for scientific, industrial, and digital photography applications II, pp 147-155, 2001
- [28] H.S. Bloss, S.K. Gick, S.C. Schmoelz, G. Foettinger – CMOS active pixel sensor with a chess pattern pixel layout  
SPIE vol. 4306 Sensors and camera systems for scientific, industrial, and digital photography applications II, pp 60-67, 2001
- [29] Robert Wodnicki, Gordon W. Roberts, Martin D. Levine – A log-polar image sensor fabricated in a standard 1.2 $\mu$ m ASIC CMOS process  
IEEE Journal of Solid-State circuits, vol. 32 n°8, pp 1274-1277, 1997
- [30] David X.D. Yang, Boyd Fowler, Abbas El Gamal – A 128  $\times$  128 pixel CMOS area image sensor with multiplexed pixel level A/D conversion  
IEEE Custom integrated circuits conference, pp 303-306, 1996

***Study, conception and fabrication of an APS image sensor in standard CMOS technology for low light level applications such as star trackers***

In the field of image sensors, the technology called "CMOS sensors" or APS (Active Pixel Sensor) has been recently developed, based on the integration of MOS transistors within each pixel, whose role is to amplify and drive the signal throughout metal lines crossing the image array. The spatial field, in particular, is interested in this technology because of its low sensitivity to radiations, and because its price and performances are now reaching the one of the best actual CCDs.

This thesis explores the improvements which can be done to the current CMOS sensors in order to facilitate their use in satellites.

These improvements concern especially the study of the photosensitive part (photodiode or photoMOS), the choice of a pixel architecture which could improve the gain and reduce readout noise, and the realization of a sequential scanning system with possibility of adjustable exposure time and windowing.

In this perspective, several solutions have been realized and tested, and results give a wide idea of the advantages and drawbacks of each kind of sensor.

***Etude, conception, et réalisation d'un capteur d'image APS en technologie standard CMOS pour des applications faible flux de type viseur d'étoiles***

Dans le domaine des capteurs d'image est apparu récemment la technologie dite de "capteurs CMOS" ou APS (Active Pixel Sensor) qui intègre à l'intérieur de chaque pixel quelques transistors MOS chargés d'amplifier et de conduire le signal le long de lignes de métal parcourant l'ensemble de la zone image. Le domaine spatial en particulier s'intéresse à cette

technologie du fait qu'elle est moins sensible aux radiations que les capteurs CCD, et qu'elle atteint à présent des coûts et des niveaux de bruit de lecture satisfaisants.

Cette thèse explore les améliorations qui peuvent être apportées aux capteurs CMOS traditionnels afin de les rendre plus proches des contraintes requises pour l'utilisation spatiale.

Ces améliorations concernent notamment l'étude de la partie photosensible (photodiode ou photoMOS), le choix d'une architecture de pixel permettant d'augmenter son gain intrinsèque tout en réduisant son bruit de lecture, et la réalisation d'un système de balayage de la matrice avec possibilité de fenêtrage et de temps d'exposition programmable.

Dans ce cadre, plusieurs solutions ont été fabriquées et testées, et les conclusions permettent de dresser une large vision des avantages et des inconvénients de chaque type de capteur.

**ISBN 2-913329-79-9 (Paperback)**

**ISBN 2-913329-80-2 (Electronic Format)**