



**HAL**  
open science

# Etude des caractéristiques statiques et du bruit basse fréquence de transistors bipolaires NPN intégrés dans des procédés BiCMOS haute fréquence à simple et double polysilicium

Nicolas Valdaperez

► **To cite this version:**

Nicolas Valdaperez. Etude des caractéristiques statiques et du bruit basse fréquence de transistors bipolaires NPN intégrés dans des procédés BiCMOS haute fréquence à simple et double polysilicium. Micro et nanotechnologies/Microélectronique. Université de Caen, 2002. Français. NNT: . tel-00002862

**HAL Id: tel-00002862**

**<https://theses.hal.science/tel-00002862>**

Submitted on 22 May 2003

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



**Université de  
CAEN / BASSE-NORMANDIE**

U.F.R. Sciences

Ecole Doctorale S.I.M.E.M.

## **THESE**

Présentée par

**NICOLAS VALDAPEREZ**

Soutenue le 13 décembre 2002 en vue de l'obtention du

DOCTORAT DE L'UNIVERSITE DE CAEN

Spécialité : Electronique & Microélectronique

(Arrêté du 30 mars 1992)

Etude des caractéristiques statiques et du bruit basse fréquence  
de transistors bipolaires NPN intégrés dans des procédés  
BiCMOS haute fréquence à simple et double polysilicium

---

Directeur de Thèse : Régis CARIN

---



---

Membres de la commission d'examen :

---

Francis BALESTRA, Directeur de Recherche CNRS	INP Grenoble	Rapporteur
Fabien PASCAL, Maître de Conférences	Université de Montpellier II	Rapporteur
Régis CARIN, Professeur	Université de Caen	Examineur
Daniel BLOYET, Professeur	ENSICAEN	Président du jury
Franck MURRAY, Ingénieur	Philips Semiconducteurs Caen	Examineur
Jean-Marc ROUTOURE, Maître de Conférences	Université de Caen	Examineur

---



A mes parents.



---

## Remerciements

Tout d'abord, je remercie mes parents et mes soeurs pour m'avoir activement soutenu ces dernières années.

Ce travail a été réalisé au GREYC, au sein de l'équipe instrumentation. Je tiens à remercier M. Daniel Bloyet, directeur du GREYC à mon arrivée, de m'avoir accueilli, ainsi que M. Régis Carin, mon directeur de thèse, pour m'avoir fait confiance et avoir su me convaincre de quitter le chaud soleil du Midi.

Je remercie M. Francis Balestra et M. Fabien Pascal d'avoir accepté de juger ce travail.

Je tiens également à exprimer toute ma reconnaissance envers M. Jean-Marc Routoure, pour sa disponibilité, ses conseils avisés et également pour la mise à disposition d'outils informatiques ayant rendu la rédaction de ce mémoire plus agréable.<sup>1</sup>

Un grand merci également à Michèle Lepaisant, pour sa disponibilité et la mise à notre disposition de ses multiples compétences et également à Marie-Noëlle et Florence.

Ce travail a été réalisé dans le cadre d'une convention d'étude avec la société Philips Semiconducteurs. Je remercie chaleureusement les personnes qui ont grandement contribué à l'aboutissement de ce travail, notamment Messieurs Franck Murray et Serge Bardy. Je tiens également à remercier Melle Christelle Biard et M. Laurent Gambus pour leur disponibilité, ainsi que M. Jean-Louis Morel pour m'avoir initié au fonctionnement de la machine sous pointes (ne pas oublier d'insérer la carte à fond!).

Pour finir, je remercie les personnes qui, au laboratoire ou en dehors, ont contribué, au cours de ces quatre années ou simplement au cours de ces derniers mois, à l'aboutissement de ce travail. La liste suivante n'est pas exhaustive, mais merci en particulier à Karim, Bruno, Guillaume, Laurence, Chantal, Isabelle, Warsito, Ahmed, Pierre, Marc, Yves, Gwenal, Sébastien, Eric, Xavier, Nicolas et Cathy, Fabrice, Christophe, Annick, Estelle, Olivier, Ludivine, Fabcaro, les ex-Mérous, les joyeux fêtards de la MLND et tout

---

1. Ce manuscrit a été rédigé à l'aide de logiciels libres

particulièrement Laurène.... La liste pourrait être très longue mais malgré tout toujours incomplète, alors un grand merci à ceux que j'ai oublié et qui se sentent légitimement le droit d'être remerciés. Je terminerai juste en remerciant Messieurs Bertrand C. de Bordeaux et Christophe M. de Brest.

# Table des matières

<b>Introduction générale</b>	<b>1</b>
<b>1 Présentation des filières technologiques étudiées</b>	<b>3</b>
1.1 Introduction . . . . .	3
1.2 Le transistor bipolaire . . . . .	4
1.3 Les technologies BiCMOS . . . . .	4
1.4 Intérêt de l'émetteur polycristallin . . . . .	6
1.5 Les procédés de fabrication des circuits intégrés BiCMOS . . . . .	8
1.5.1 Structure des transistors NPN en technologie simple polysilicium . . . . .	8
1.5.1.1 Isolation latérale . . . . .	9
1.5.1.2 Structure auto-alignée . . . . .	11
1.5.1.3 Structure dans le plan de surface du circuit intégré . . . . .	11
1.5.1.4 Etapes de réalisation du transistor . . . . .	12
1.5.2 Structure des transistors NPN en technologie double polysilicium implanté . . . . .	15
1.5.2.1 Analogies et différences avec la technologie simple polysilicium . . . . .	15
1.5.2.2 Etapes de réalisation du transistor . . . . .	16
1.5.3 Evolution de la technologie double polysilicium implanté, le dopage «in-situ» . . . . .	19
1.6 Comparaison synthétique des différentes technologies . . . . .	19



<b>2</b>	<b>Modélisation du transistor bipolaire en fonctionnement statique</b>	<b>21</b>
2.1	Introduction . . . . .	21
2.2	Les équations du fonctionnement statique du transistor bipolaire . . . . .	22
2.2.1	Bilan des courants dans le transistor . . . . .	22
2.2.2	Efficacité d'injection, facteur de transport dans la base et gain en courant . . . . .	23
2.2.3	Le transistor bipolaire à émetteur polycristallin . . . . .	26
2.2.4	Expression du courant de collecteur . . . . .	28
2.2.5	Expression du courant de base . . . . .	28
2.2.6	Courbes de Gummel . . . . .	31
2.2.6.1	Gain en courant statique . . . . .	32
2.3	Description succincte du banc de caractérisation statique . . . . .	33
2.4	Méthode d'extraction des paramètres statiques . . . . .	33
2.4.1	Estimation de la tension de Early inverse . . . . .	34
2.4.2	Mesure des courants de saturation de base et de collecteur . . . . .	35
2.5	Conclusion . . . . .	37
<b>3</b>	<b>Résultats des caractérisations statiques</b>	<b>39</b>
3.1	Analyse des résultats obtenus en technologie simple polysilicium . . . . .	39
3.1.1	Description des composants . . . . .	39
3.1.2	Présentation des résultats obtenus . . . . .	40
3.1.2.1	Lots standards . . . . .	40
3.1.2.2	Lots modulés . . . . .	43
3.1.3	Analyse des résultats . . . . .	44
3.1.3.1	Densité de courant non-idéal de base . . . . .	45
3.1.3.2	Influence de la température du recuit d'émetteur sur les paramètres statiques . . . . .	46
3.2	Analyse des résultats obtenus sur les transistors double polysilicium . . . . .	49
3.2.1	Description des composants pour la technologie à émetteur implanté	49

3.2.2	Description des composants pour la technologie à émetteur dopé «in-situ» . . . . .	50
3.2.3	Présentation des résultats . . . . .	50
3.2.3.1	Courbes de Gummel et gain en courant . . . . .	50
3.2.3.2	Courants de saturation de base et de collecteur . . . . .	51
3.2.4	Analyse des résultats . . . . .	53
3.2.4.1	Densité de courant de saturation de collecteur . . . . .	53
3.2.4.2	Densité de courant de saturation de base . . . . .	57
3.3	Conclusion . . . . .	63
<b>4</b>	<b>Présentation théorique du bruit basse fréquence</b>	<b>65</b>
4.1	Introduction . . . . .	65
4.2	Sources de bruit blanc . . . . .	67
4.2.1	Bruit thermique . . . . .	67
4.2.2	Bruit de grenaille . . . . .	67
4.3	Sources de bruit excédentaire en $1/f$ . . . . .	68
4.3.1	Théorie de Mc Whorter . . . . .	68
4.3.2	Théorie de Hooge . . . . .	69
4.3.3	Résistance d'accès à la base . . . . .	70
4.3.4	Bruit de diffusion . . . . .	70
4.3.4.1	Diffusion dans la base . . . . .	70
4.3.4.2	Diffusion dans l'émetteur . . . . .	72
4.3.5	Bruit lié à l'oxyde d'interface . . . . .	76
4.3.5.1	Cas des porteurs minoritaires . . . . .	76
4.3.5.2	Cas des porteurs majoritaires . . . . .	77
4.3.6	Bruit de recombinaison . . . . .	78
4.4	Schéma équivalent en petits signaux du transistor bipolaire . . . . .	80
4.5	Localisation des sources de bruit sur le schéma équivalent . . . . .	81
4.6	Modèle $e_n - i_n$ . . . . .	84

4.6.1	Modélisation du bruit d'un quadripôle . . . . .	84
4.6.1.1	Sources équivalentes de bruit . . . . .	84
4.6.1.2	Technique de mesure . . . . .	85
4.6.2	Modèle $e_n - i_n$ appliqué au transistor bipolaire polarisé en émetteur commun . . . . .	86
4.7	Effets de défocalisation . . . . .	88
4.7.1	Calcul des générateurs équivalents de bruit . . . . .	89
4.7.1.1	Calcul de la densité spectrale du générateur de courant équivalent de bruit $i_n^2$ . . . . .	90
4.7.1.2	Calcul de la densité spectrale du générateur de tension équivalente de bruit $e_n^2$ . . . . .	91
4.8	Conclusion . . . . .	93
<b>5</b>	<b>Dispositif expérimental et protocole d'analyse des mesures de bruit</b>	<b>95</b>
5.1	Dispositif expérimental . . . . .	95
5.1.1	Système de polarisation . . . . .	96
5.1.2	Chaîne d'amplification . . . . .	97
5.1.3	Estimation des paramètres du schéma équivalent en régime de petits signaux . . . . .	98
5.1.3.1	Paramètres petits signaux internes . . . . .	98
5.1.3.2	Paramètres petits signaux externes . . . . .	98
5.1.3.3	Résistances d'accès à la base et à l'émetteur . . . . .	99
5.2	Exploitation des mesures de bruit excédentaire . . . . .	99
5.2.1	Evolution du courant de bruit avec la polarisation . . . . .	99
5.2.2	Protocole de normalisation des résultats . . . . .	101
5.2.2.1	Générateur équivalent de courant de bruit $i_n$ . . . . .	101
5.2.2.2	Générateur équivalent de tension de bruit $e_n$ . . . . .	102
5.3	Bilan bibliographique sur le bruit dans les transistors bipolaires . . . . .	103
5.3.1	Procédés simple polysilicium . . . . .	103

5.3.2	Procédés double polysilicium . . . . .	104
<b>6</b>	<b>Analyse des résultats de bruit basse fréquence obtenus en technologie simple polysilicium</b>	<b>105</b>
6.1	Mesures de bruit excédentaire . . . . .	105
6.1.1	Présentation des résultats obtenus . . . . .	105
6.1.1.1	Evolution de la densité spectrale avec la fréquence . . . . .	105
6.1.1.2	Normalisation $N_{en}^2 - N_{in}^2$ des mesures . . . . .	106
6.2	Etude du bruit excédentaire à bas niveau de courant . . . . .	109
6.2.1	Evolution du paramètre $K_{i1}$ avec le rapport $I_{SNI}^2/I_{SI}$ . . . . .	109
6.2.2	Dépendances géométriques . . . . .	111
6.3	Extraction de la résistance de base par des mesures de bruit basse fréquence	114
6.3.1	Estimation de la résistance d'accès à la base par des mesures de bruit basse fréquence . . . . .	114
6.3.1.1	Extraction de $r_b$ par une mesure de bruit blanc . . . . .	115
6.3.1.2	Extraction de $r_b$ par des mesures de bruit excédentaire . . . . .	115
6.3.2	Evolution théorique de la résistance d'accès à la base avec la polarisation . . . . .	116
6.3.3	Comparaison entre modèle théorique et résultats expérimentaux . . . . .	118
6.3.3.1	Résistance $r_{bf}$ . . . . .	118
6.3.3.2	Résistance $r_{bw}$ . . . . .	119
6.3.4	Influence de la température de recuit d'émetteur sur la résistance série de base . . . . .	119
6.4	Conclusion . . . . .	121
<b>7</b>	<b>Analyse des résultats de bruit basse fréquence obtenus en technologie double polysilicium</b>	<b>123</b>
7.1	Résultats obtenus . . . . .	123
7.1.1	Evolution de la densité spectrale de courant de bruit avec la fréquence	124

7.1.2	Normalisation $N_{in}^2$ des résultats . . . . .	124
7.2	Analyse des résultats . . . . .	125
7.2.1	Evolution du paramètre $K_{Ox} \cdot A_E$ avec les dimensions du composant	126
7.2.2	Mesures de bruit basse fréquence en fonction de la température . .	129
7.2.3	Evolution du paramètre de bruit en fonction de la morphologie de l'interface d'oxyde . . . . .	130
7.2.3.1	Application du modèle à la technologie double polysilicium implanté . . . . .	133
7.2.3.2	Application du modèle à la technologie double polysilicium dopé in-situ . . . . .	134
7.2.4	Influence de la rugosité de l'oxyde sur le paramètre $K_{Ox} \cdot A_E$ . . . .	134
7.3	Conclusion . . . . .	136
	<b>Conclusion générale</b>	<b>137</b>
	<b>Bibliographie</b>	<b>141</b>
	<b>Notations</b>	<b>146</b>
	<b>Liste des tableaux</b>	<b>151</b>
	<b>Liste des figures</b>	<b>152</b>

# Introduction générale

La micro-électronique a connu un essor considérable à la fin du siècle dernier. C'est aujourd'hui un secteur très concurrentiel, où les énormes investissements nécessaires au développement d'un nouveau circuit doivent être accompagnés d'une prise de risques limitée. La modélisation du fonctionnement des composants entrant en jeu doit notamment être la plus réaliste possible.

Le domaine des télécommunications, en particulier, nécessite des composants fonctionnant à des fréquences de plus en plus élevées, tout en maintenant une très faible consommation électrique. Cela passe obligatoirement par une réduction des dimensions des composants. Cette réduction des dimensions n'est pas sans poser de problèmes, dans la mesure où le bruit à basse fréquence augmente à mesure que la surface des composants diminue. Bien que se manifestant à basse fréquence, le bruit excédentaire est indésirable dans les applications haute fréquence, car ce bruit basse fréquence peut être converti en bruit de phase dans les oscillateurs [1].

Les intérêts de l'étude du bruit basse fréquence sont multiples. D'un point de vue fondamental, les mesures de bruit basse fréquence permettent de remonter aux sources physiques de bruit. Leur origine et leur localisation permettent d'établir une corrélation avec les paramètres physiques et les caractéristiques géométriques des composants. En outre, d'un point de vue plus appliqué, le bruit basse fréquence est un outil permettant de qualifier la qualité d'un procédé de fabrication [2, 3, 4].

Cette thèse a été réalisée dans le cadre d'une convention d'étude avec la société Philips Semiconducteurs, ayant pour but la caractérisation en bruit excédentaire de composants

issus de différents procédés de fabrication. Ainsi, l'activité développée au sein du thème semi-conducteurs du GREYC comporte notamment l'étude des transistors MOS et bipolaires ainsi que la caractérisation de résistances intégrées. Seuls les transistors bipolaires NPN seront considérés dans ce travail.

La première partie est consacrée à la description des procédés de fabrication des composants qui ont été caractérisés au cours de cette thèse. Le but de cette partie est de fournir des éléments de comparaison entre les différentes technologies.

Dans une deuxième partie, le fonctionnement en statique du transistor bipolaire est présenté. En troisième partie, la procédure d'extraction des différents paramètres statiques est décrite. Les résultats obtenus sur les différentes technologies sont alors détaillés, analysés et comparés aux caractéristiques physiques des composants.

La quatrième partie est consacrée à l'étude théorique du bruit basse fréquence. Les modèles des différentes sources de bruit sont tout d'abord détaillés. Dans la cinquième partie, le banc de caractérisation en bruit est présenté, ainsi que le protocole adopté pour l'analyse des résultats.

Les sixièmes et septièmes parties sont consacrées à la présentation et à l'analyse des résultats des caractérisations en bruit basse fréquence avec le double objectif annoncé de détermination des sources physiques de bruit et de qualification des procédés technologiques. La démarche adoptée n'est pas la même pour les technologies simple et double polysilicium, dans la mesure où les résultats obtenus sont différents sur ces deux technologies et ont conduit à privilégier dans chaque cas des paramètres distincts.

# Chapitre 1

## Présentation des filières technologiques étudiées

### 1.1 Introduction

Cette première partie est consacrée à la présentation des filières technologiques étudiées. Après une introduction rapide sur le transistor bipolaire et les procédés de fabrication BiCMOS, nous indiquerons l'intérêt des transistors bipolaires à émetteur polycristallin. La suite de cette première partie sera consacrée à la présentation des deux familles de composants caractérisées dans la suite de l'étude :

- ✓ transistors bipolaires NPN à émetteur polycristallin
- ✓ transistors bipolaires NPN à émetteur et base polycristallins

Pour des raisons de confidentialité, nous n'entrerons pas dans les détails des procédés de fabrication. Il s'agira simplement de souligner les différences de morphologie entre les différents types transistors étudiés, de manière à pouvoir corrélérer ces différences avec les résultats obtenus lors des caractérisations électriques, tant au niveau du comportement en statique qu'en bruit basse fréquence.



## 1.2 Le transistor bipolaire

Le transistor bipolaire a été inventé en 1948 par Bardeen et Brattain. La théorie a été développée en 1949 par Shockley. Il a fallu attendre 1951 pour la réalisation du premier transistor à jonctions, qui reste historiquement le premier composant actif à semi-conducteur [5].

Un transistor bipolaire est essentiellement composé de trois couches de silicium de types différents. Pour schématiser, il s'agit de deux jonctions PN tête-bêche (figure (1.1)). Les propriétés des différentes régions (épaisseur, dopage) sont des paramètres importants pour l'obtention de l'effet transistor, qui consiste en une modulation du courant circulant dans une jonction par le biais de la modulation de la polarisation de la seconde jonction. Ainsi, contrairement à un transistor MOS où source et drain sont interchangeables, le transistor bipolaire n'est pas un composant symétrique.

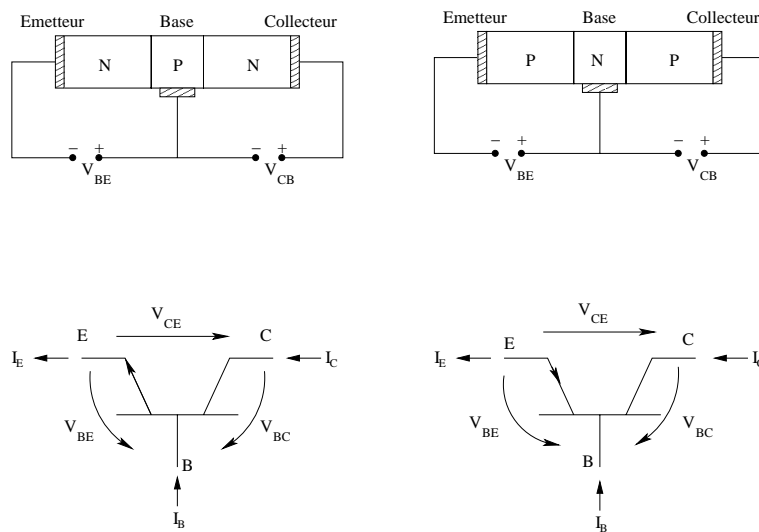


Figure 1.1 – Représentations schématiques et symboliques des transistors bipolaires NPN et PNP. Les flèches indiquent les sens conventionnels des tensions et des courants.

## 1.3 Les technologies BiCMOS

Historiquement, deux types de transistors, à effet de champ et bipolaires, faisaient l'objet de filières de fabrication distinctes. A cause de leur forte transconductance, les

transistors bipolaires ont été, dans un premier temps, plus employés pour des applications discrètes et dans les circuits intégrés analogiques et numériques. Puis, les transistors à effet de champ de type MOS (Métal Oxyde Semi-conducteur) sont apparus plus intéressants pour les applications numériques, grâce à leur forte densité d'intégration et leur faible consommation électrique, et également pour les circuits de puissance.

Les progrès réalisés au niveau des structures MOS présageaient la fin du transistor bipolaire. Toutefois, ces avancées technologiques ont également fait progresser la filière bipolaire, lui permettant de se maintenir dans ses domaines de prédilection : les applications analogiques rapides et faible bruit.

La technologie BiCMOS (Bipolar Complementary Metal Oxide Semiconductor) est un regroupement des filières bipolaires et CMOS sur un même substrat de silicium. Cette idée a émergé vers la fin des années soixante [6], mais un certain nombre de verrous technologiques en ont retardé le développement. Les progrès réalisés dans tous les domaines de la micro-électronique (salles blanches, procédés de lithographie, isolants ...) ont permis l'arrivée à maturité des procédés de fabrication BiCMOS.

La disponibilité de structures MOS et bipolaires sur un même substrat permet de profiter simultanément des avantages de chacune des structures [7] :

- ✓ faible consommation électrique et très haute densité d'intégration pour les transistors MOS,
- ✓ performances à haute fréquence, faible niveau de bruit et capacité à délivrer des courants plus élevés pour les transistors bipolaires.

Cette disponibilité simultanée des deux types de structures a également permis d'envisager le développement d'applications mixtes analogique/numérique. Ainsi, les circuits intégrés réalisés en technologie BiCMOS sont maintenant largement utilisés pour la réalisation de convertisseurs analogique/numérique, dans les domaines des télécommunications (téléphonie cellulaire et réseaux locaux) ou de la réception TV par satellite.

Bien que présentant un coût de fabrication plus élevé qu'une filière purement bipolaire ou purement CMOS, la technologie BiCMOS présente une alternative intéressante aux

technologies bipolaires à hétérostructures en matière de rapport performances/coût de fabrication.

## 1.4 Intérêt de l'émetteur polycristallin

L'amélioration recherchée au niveau des performances à haute fréquence ainsi que la diminution de la consommation électrique des dispositifs impliquent une réduction des dimensions des composants, tant horizontales que verticales. Cette réduction des dimensions permet une diminution des capacités parasites et du temps de transit des porteurs, principales limites à un fonctionnement à très haute fréquence. Toutefois, dans une technologie silicium classique, une réduction excessive de l'épaisseur de l'émetteur entraîne une dégradation importante du gain en courant du transistor. Celui-ci étant fonction du rapport des dopages dans l'émetteur et dans la base, maintenir un gain en courant raisonnable conduit à envisager un émetteur très dopé et, à l'opposé, une base très peu dopée. Dans la pratique, un tel raisonnement va induire une résistance de base élevée, entraînant une dégradation des performances à haute fréquence du transistor et également une diminution importante de la tension de Early et de la tension de claquage de la jonction base-collecteur. Afin de contourner ces problèmes, deux approches ont été étudiées :

- ✓ la présence d'une hétérostructure dans les transistors bipolaires [8], solution que nous n'aborderons pas ici,
- ✓ l'utilisation d'une couche de silicium polycristallin à la fois comme source de dopant et comme contact d'émetteur.

Dès 1979, Ning et Isaac [9] ont rapporté avoir obtenu une augmentation du gain en courant d'un facteur trois à sept en utilisant une couche de silicium polycristallin pour réaliser le contact d'émetteur. Par la suite, cette couche de polysilicium a été également utilisée comme source de dopant pour la réalisation de la partie monocristalline de l'émetteur par diffusion dans la couche implantée de base de type  $P$ . Cette technique autorise un contrôle précis de la profondeur de jonction, permettant ainsi la réalisation d'une jonction

émetteur-base peu profonde, avec une bonne reproductibilité, tout en maintenant un gain en courant acceptable. De plus, la réduction des dimensions horizontales et verticales permet de limiter la composante périphérique de la capacité émetteur-base.

Plusieurs théories ont été proposées pour expliquer la diminution du courant de base, responsable de l'accroissement du gain en courant constaté sur les transistors à émetteur polycristallin.

- ✓ Ning et Isaac [9] ont tout d'abord proposé un modèle selon lequel la diminution du courant de base était liée à une mobilité plus faible des trous dans la zone polycristalline de l'émetteur.
- ✓ De Graaf et De Groot ont interprété cet accroissement du gain en courant par l'influence de l'interface d'oxyde qui se forme préalablement au dépôt du polysilicium entre la zone monocristalline et la zone polycristalline de l'émetteur. Leur modèle montre que l'accroissement du gain est dû à un pic de concentration en atomes dopants au voisinage de l'interface mono-poly de l'émetteur. Cette ségrégation des dopants à l'interface d'oxyde crée une barrière de potentiel pour les porteurs minoritaires (des trous pour un transistor NPN) de la base injectés dans l'émetteur.
- ✓ Eltoukhy et Roulston [10], et Rinaldi [11] ont développé une théorie unifiée prenant en compte les deux phénomènes. Ce modèle est plus apte à expliquer l'accroissement du gain constaté (un facteur 2 à 3) sur les transistors à émetteur polycristallin pour lesquels l'interface d'oxyde est absente du fait d'un traitement chimique préalable au dépôt de la couche de silicium polycristallin. Leur modèle montre également qu'il n'est pas nécessaire d'avoir un pic de concentration de dopants pour obtenir une diminution du courant de base. Les différences entre les conclusions de Ning et al. et De Graaf et al. ont été interprétées comme venant de différences au niveau des procédés de réalisation de la partie polycristalline de l'émetteur des dispositifs caractérisés dans leurs études respectives.

## 1.5 Les procédés de fabrication des circuits intégrés BiCMOS

Les transistors bipolaires sur lesquels est bâtie cette étude sont issus des procédés de fabrication simple polysilicium et double polysilicium fournis par l'industriel Philips Semiconducteurs. Dans les deux cas, il s'agit de procédés de fabrication BiCMOS, optimisés pour un fonctionnement à très haute fréquence des transistors bipolaires NPN. Cependant, bien qu'un certain nombre d'étapes soient communes, ces deux procédés sont différents au niveau de la structure de la base et de l'émetteur, et également pour les composants qu'ils intègrent :

- ✓ transistors bipolaires NPN à émetteur polycristallin (simple polysilicium) en technologie simple polysilicium,
- ✓ transistors bipolaires NPN à émetteur et base polycristallins (double polysilicium) et transistors PNP verticaux à émetteur polycristallin (simple polysilicium) en technologie double polysilicium.

### 1.5.1 Structure des transistors NPN en technologie simple polysilicium

Le procédé de fabrication simple polysilicium est un procédé BiCMOS  $0,8 \mu m$ , c'est à dire que la longueur minimale de la grille des structures MOS est de  $0,8 \mu m$ . La fréquence de transition  $f_T$  maximale (fréquence pour laquelle le gain en courant est égal à 1) des transistors bipolaires NPN est de  $22 GHz$ . Les transistors bipolaires NPN en technologie simple polysilicium présentent une tension de claquage collecteur/émetteur ( $BV_{CE0}$ ) de  $5,5V$ . Le matériau de départ est un substrat de type P, pour la réalisation des transistors bipolaires NPN. Ce substrat est orienté  $\langle 100 \rangle$ , pour minimiser la densité d'états d'interface oxyde/semi-conducteur des structures MOS [7]. Une couche dopée  $N^-$  est ensuite épitaxiée.

Nous allons maintenant détailler les étapes technologiques déterminantes qui conduisent à la structure présentée sur la figure (1.2).

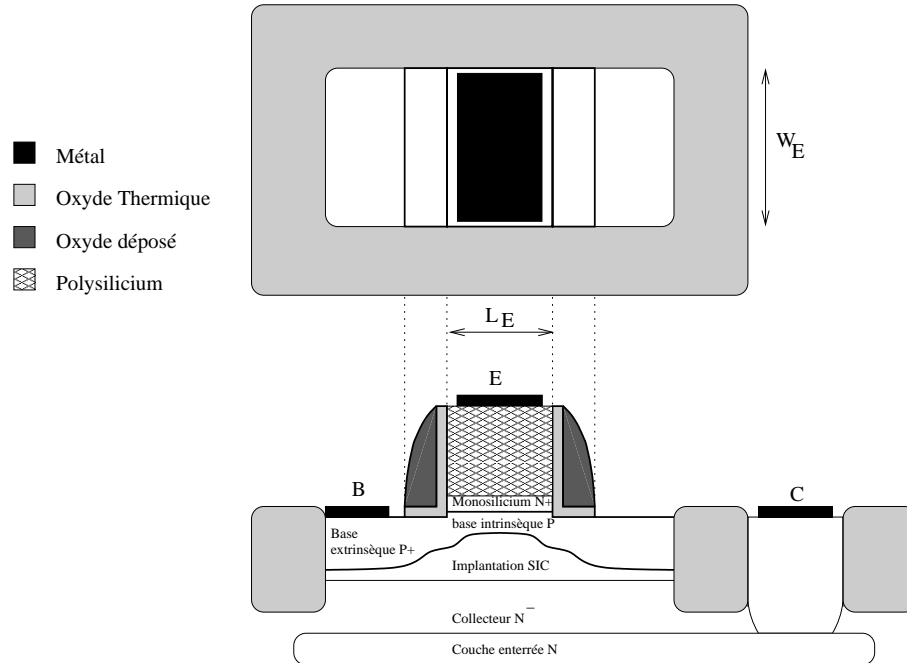


Figure 1.2 – Vue partielle de dessus et coupe schématique d'un transistor NPN à émetteur polycristallin réalisé en technologie simple polysilicium. La vue partielle de dessus permet de noter la structure murée selon la longueur  $L_E$ .

### 1.5.1.1 Isolation latérale

L'isolation latérale des composants est assurée par une isolation de type LOCOS (Local Oxidation of Silicon). Il s'agit d'une oxydation locale du silicium par voie humide, en vue de la formation de murs d'oxyde profonds. Pendant cette étape, les futures zones actives des composants sont protégées par une couche de nitrure de silicium ( $Si_3N_4$ ), dans laquelle on grave des ouvertures correspondant aux zones à oxyder. L'oxydation humide profonde produit une extension latérale en surface de la couche d'oxyde qui génère un profil caractéristique de "bec d'oiseau" (figure (1.3)).

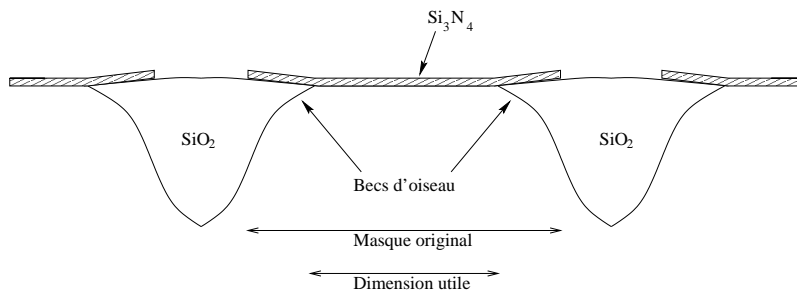


Figure 1.3 – Illustration de l'isolation latérale par le procédé LOCOS. On note l'empiètement de l'oxyde sur la zone active du composant, avec la forme caractéristique de “bec d'oiseau”.

Le profil de ce “bec d'oiseau” est déterminé par les conditions de l'oxydation [7]. Température, pression partielle d'oxygène, épaisseur de nitrure vont déterminer l'étalement latéral de l'oxyde, et donc son empiètement sur la zone active des composants.

L'isolation par oxyde permet de réduire les capacités parasites latérales. De plus, le gain du transistor PNP parasite<sup>1</sup> est fortement dégradé du fait du dopage élevé de la couche enterrée de collecteur (figure (1.4)). Cette technique d'isolation présente un bon compromis de réduction des effets parasites à un coût raisonnable.

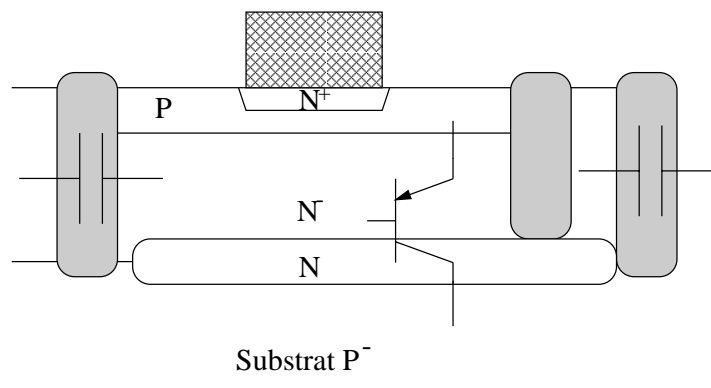


Figure 1.4 – Coupe schématique d'un transistor bipolaire NPN mettant en évidence les capacités parasites latérales et le transistor PNP parasite. Le gain en courant du transistor PNP parasite est altéré par la couche enterrée de collecteur  $N^+$ .

1. Emetteur P : base du transistor NPN ; base N : collecteur du transistor NPN et collecteur P : substrat.

### 1.5.1.2 Structure auto-alignée

Les transistors bipolaires NPN réalisés en technologie simple polysilicium utilisent une structure auto-alignée. La distance entre l'émetteur et le contact de base est fixée par le procédé de fabrication et non par la superposition de deux niveaux de masquage. L'alignement émetteur-base se fait lors de la gravure du silicium polycristallin d'émetteur. Cette gravure ne se termine pas sur une couche d'oxyde mais sur le silicium monocristallin avec consommation d'une partie de ce silicium, générant une surgravure d'environ 1200 Å de la partie externe de la base. La gravure du silicium se faisant à la même vitesse que celle du polysilicium [6], le contrôle de l'épaisseur de la surgravure se fait sur la durée de l'opération de gravure. Finalement, l'utilisation d'un procédé auto-aligné permet de réduire la distance entre la zone active du composant (la jonction émetteur-base) et le (ou les) contact(s) de base. L'intérêt est double, car il y a non seulement augmentation de la densité d'intégration, mais également réduction des capacités parasites et des résistances séries.

### 1.5.1.3 Structure dans le plan de surface du circuit intégré

Il existe deux types de structures dans le plan. La première est dite non-murée et correspond à un émetteur simplement entouré par l'implantation de la base. En revanche, dans le cas d'un transistor muré, le polysilicium d'émetteur est bordé par l'oxyde d'isolation sur un ou plusieurs côtés. Les deux types de structures sont disponibles en technologie simple polysilicium, transistors non murés et transistors murés sur la longueur. Toutefois, les transistors murés présentent des capacités parasites réduites, et de ce fait, sont plus appropriés aux applications haute fréquence. La structure murée permet également de diminuer la surface occupée. En contrepartie, les transistors murés peuvent être pénalisés par la présence de défauts cristallins dans la partie murée de l'émetteur et présenter ainsi une moins bonne reproductibilité.

Notre étude s'est limitée aux transistors murés, parmi lesquels trois types de compo-



sants ont été explorés :

- ✓ transistors à émetteur unique de surface active  $1 \times 0,7 \mu m^2$ ,
- ✓ transistors à émetteur unique de surface active  $100 \times 50 \mu m^2$ ,
- ✓ transistors à émetteurs multiples (structure interdigitée à 16 doigts d'émetteur) de surface active  $16 \times (3 \times 0,7) \mu m^2$

Ce dernier type de géométrie présente un intérêt particulier dans les applications très faible bruit, du fait de la valeur réduite de la résistance de base.

#### 1.5.1.4 Etapes de réalisation du transistor

##### Le collecteur

Le collecteur est un élément-clef du transistor. Le courant circulant verticalement dans le dispositif, doit être ramené en surface par le chemin le plus court et le moins résistif possible. Le paramètre important pour la tenue en tension et le fonctionnement à haute fréquence du transistor est le dopage du collecteur. Un dopage élevé va permettre de minimiser la résistance d'accès au collecteur  $R_C$ , mais va augmenter la capacité collecteur-base  $C_{BC}$  et réduire la tenue en tension  $BV_{CE0}$ . Un compromis est donc à réaliser. Pour minimiser  $R_C$  sans trop pénaliser  $C_{BC}$ , on réalise une couche enterrée très dopée surmontée d'une couche épitaxiée peu dopée. Pour les transistors hautes-fréquences, une implantation de collecteur est réalisée sous l'émetteur. Elle a pour but de réduire l'épaisseur de la base intrinsèque et de réduire ainsi le temps de transit des porteurs. Cette technique, connue sous le nom anglophone de «Selectively Implanted Collector» (SIC), permet d'augmenter les performances à haute fréquence du transistor mais est pénalisante en ce qui concerne les tensions de claquage et de Early.

##### L'émetteur et la base

La figure (1.5) présente les principales étapes de la réalisation d'un transistor bipolaire NPN en technologie simple polysilicium. Après la définition des zones actives, la réalisation de la couche enterrée (de collecteur) et une première implantation de la base (pour la

réalisation de la base intrinsèque), une couche de silicium amorphe est déposée sur toute la surface, puis fortement dopée  $N^+$  par implantation ionique d'arsenic. Préalablement à ce dépôt, la surface du composant a été nettoyée au moyen d'un traitement RCA ( $NH_4OH : H_2O_2 : H_2O$  à 1 : 1 : 5 pendant 10 mn puis  $HCl : H_2O_2 : H_2O$  à 1 : 1 : 6 pendant 10 mn). Le but de ce traitement est d'obtenir une couche d'oxyde natif d'une épaisseur d'environ une dizaine d'Angströms<sup>2</sup>.

Le silicium est ensuite gravé (gravure sèche) de manière à définir la surface active du composant. Les zones d'accès à la base font ensuite l'objet de deux implantations ioniques à faible énergie de bore. Le but de ces implantations est de minimiser la partie extrinsèque de la résistance d'accès à la base. C'est au cours des recuits suivant ces implantations que le silicium amorphe va cristalliser pour donner une couche de silicium polycristallin. Le fait de cristalliser un silicium amorphe dopé à l'arsenic permet d'obtenir des grains plus gros que dans le cas d'un silicium amorphe non dopé [12]. Au court d'un recuit rapide à  $1050^\circ C$ , les atomes dopants du silicium polycristallin vont diffuser dans la couche épitaxiée et ainsi former la partie monocristalline de l'émetteur.

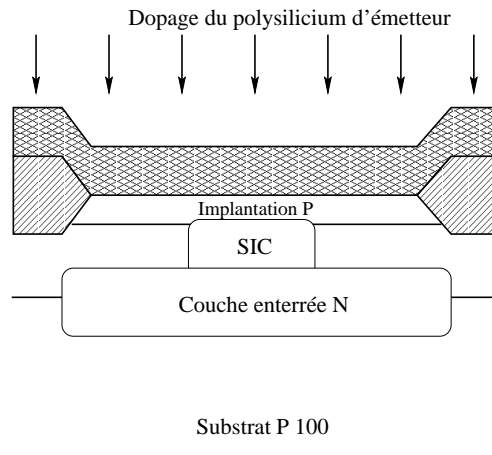
La structure est finalisée par la réalisation d'espaceurs. La première étape consiste en la formation d'un oxyde thermique sur toute la surface du composant d'une épaisseur d'une cinquantaine d'angströms, afin de protéger les zones actives du transistor. Une couche de Tétra-Ethyl-Ortho-Silicate (TEOS), d'une épaisseur de  $5000\text{\AA}$  est ensuite déposée puis gravée anisotropiquement pour former les espaceurs.

La figure (1.2) présente une coupe schématique d'un transistor NPN à émetteur polycristallin réalisé en technologie simple polysilicium. La vue de dessus permet de noter la structure murée de l'émetteur selon la longueur  $L_E$  (la largeur  $W_E$  restant non-murée). Par la suite, pour les transistors NPN simple polysilicium,  $W_E$  sera appelée longueur non-murée, et  $L_E$  longueur murée. Pour les transistors murés, la surface minimale d'émetteur disponible est de  $0,7 \times 1 \mu m^2$ .

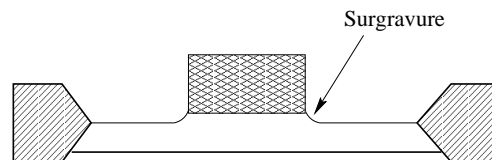
---

2. Cette couche d'oxyde est appelée "Magic oxide" chez Philips, car sa présence permet une augmentation importante du gain en courant.

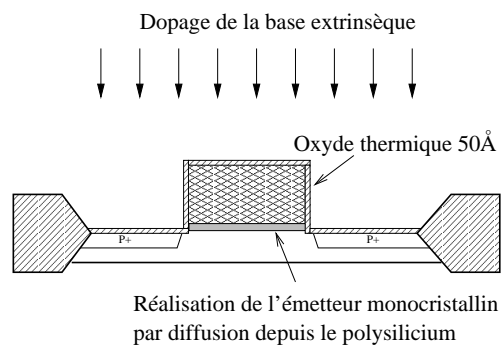
1. Après la réalisation de la couche enterrée, des implantations de base et SIC et de l'oxydation latérale, une couche de silicium amorphe (qui deviendra polycristallin ensuite) est déposée sur toute la surface du composant. Celle-ci est ensuite fortement dopée N par implantation ionique d'arsenic.



2. Définition de la surface active du composant par gravure du polysilicium. Dans le cas d'une structure auto-alignée, cette étape induit une surgrave de la couche épitaxiée au niveau de la base extrinsèque.



3. Lors du recuit de l'émetteur, permettant la réalisation par diffusion de la partie monocristalline de l'émetteur, un oxyde thermique d'une épaisseur de 50 Å croît. La base externe est dopée par implantation afin de minimiser la partie extrinsèque de la résistance de base



4. La structure est finalisée par la réalisation des espaceurs (TEOS) et par une deuxième implantation de la base extrinsèque.

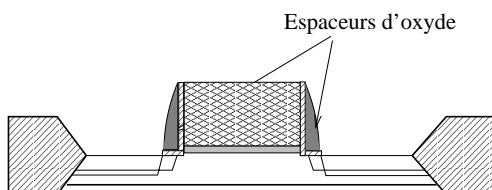


Figure 1.5 – *Etapes de réalisation d'un transistor NPN à émetteur polycristallin en technologie simple polysilicium.*

## 1.5.2 Structure des transistors NPN en technologie double polysilicium implanté

Le procédé de fabrication double polysilicium implanté est également un procédé BiCMOS haute fréquence. Les transistors MOS ont une longueur nominale de  $0,5\ \mu\text{m}$  et les transistors bipolaires NPN utilisent une technologie auto-alignée à double polysilicium. Une deuxième couche de silicium polycristallin est utilisée pour la réalisation de la prise de contact de base. La partie monocristalline de la base extrinsèque est formée par diffusion depuis la couche polysilicium dopée  $P^+$  dans la couche épitaxiée. L'avantage de cette technique, par rapport à une technologie simple poly est la surface moindre nécessaire pour réaliser les contacts de base. La surface totale de la base est donc réduite, ce qui entraîne une diminution de la capacité base-collecteur. Le résultat est une augmentation de la fréquence de transition, qui atteint  $30\ \text{GHz}$  pour les transistors bipolaires NPN. La figure (1.6) présente une coupe schématique d'un transistor réalisé en technologie double polysilicium implanté. Les transistors NPN réalisés dans cette technologie présentent un  $BV_{CE0}$  de  $3,3\text{V}$ . Une variante de cette technologie présente un  $BV_{CE0}$  de  $5,5\text{V}$ . Pour permettre une meilleure tenue en tension, l'épaisseur de la couche épitaxiée a été augmentée et la dose de l'implantation SIC a été réduite. En contrepartie, la fréquence de transition des transistors bipolaires NPN est dégradée et descend à  $22\ \text{GHz}$ . De plus, cette technologie intègre des transistors PNP verticaux, qui ne sont pas présents dans le procédé  $30\ \text{GHz}$ .

### 1.5.2.1 Analogies et différences avec la technologie simple polysilicium

A l'instar de la technologie simple polysilicium, le matériel de départ est un substrat de type  $P$ , orienté  $\langle 100 \rangle$ . L'isolation latérale entre composants est réalisée par un procédé LOCOS. Ce procédé est optimisé afin de limiter l'empiètement des «becs d'oiseau» sur la zone active. Tous les transistors NPN disponibles en technologie double polysilicium implanté présentent un émetteur non-muré. Comme on peut le noter sur la figure (1.6), l'émetteur est entouré de toutes parts par la base et non par l'oxyde de champ. La figure

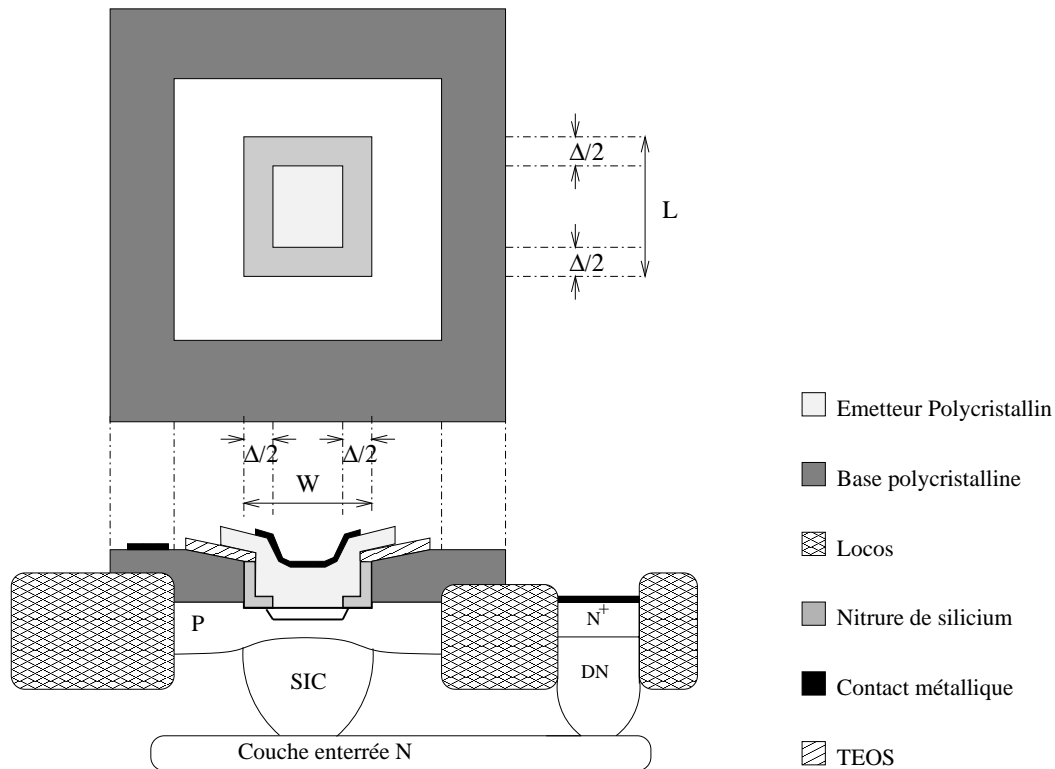


Figure 1.6 – Coupe schématique et structure dans le plan d'un transistor réalisé en technologie double polysilicium implanté. La vue de dessus partielle permet de noter la structure non-murée de l'émetteur des transistors bipolaires. Les dimensions effectives de l'émetteur se déduisent des dimensions dessinées en retranchant un terme correctif  $\Delta$  correspondant à la largeur des espaces d'isolation des polysiliciums d'émetteur et de base.

(1.7) récapitule les principales étapes de la réalisation d'un transistor double poly détaillées dans les paragraphes suivants.

### 1.5.2.2 Etapes de réalisation du transistor

#### Le collecteur

La réalisation du collecteur ne présente pas de différences entre les deux technologies. On retrouve donc la couche enterrée fortement dopée  $N^+$  et l'implantation SIC. La couche épitaxiée présente une épaisseur légèrement réduite.

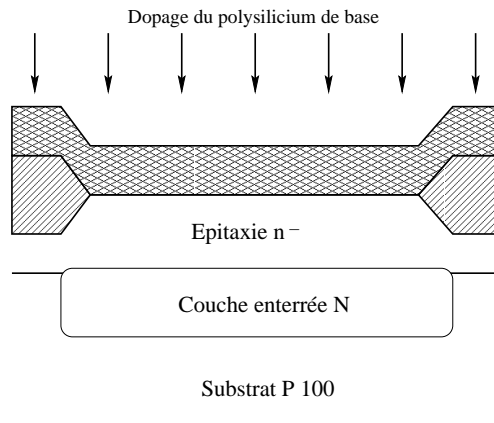
#### L'émetteur et la base

La réalisation de l'émetteur et de la base est totalement différente en technologie double

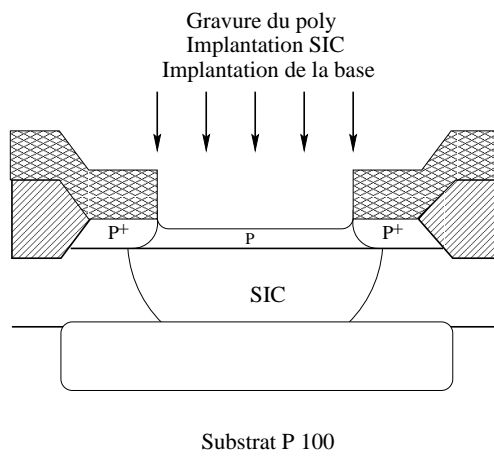
polysilicium implanté. Après l'épithaxie, la réalisation des transistors débute par le dépôt d'une couche de silicium polycristallin. Celle-ci est fortement dopée de type  $P$  par implantation ionique de bore. Une couche d'oxyde (TEOS) est alors déposée sur la couche de polysilicium. L'ouverture, correspondant à la fenêtre d'émetteur, est gravée dans l'oxyde. Le polysilicium de base est alors gravé par gravure sèche. On peut noter que l'utilisation d'une structure auto-alignée génère une surgravure, comme cela était le cas en technologie simple polysilicium, à la différence que la surgravure concerne la partie intrinsèque de la base. Contrairement à la technologie précédente, la jonction émetteur-base se trouve légèrement enterrée. Les deux parties de la base (base intrinsèque et base extrinsèque) sont réalisées par deux étapes différentes. La base interne est formée par implantation ionique à faible énergie de bore dans la fenêtre d'émetteur. Cette implantation est précédée par l'implantation SIC. Cette combinaison d'implantations permet de réduire l'épaisseur de la base interne et d'y obtenir un profil de dopage très abrupt. Cela permet retarder le phénomène de perçage de la base à forts courants [7]. Il convient toutefois de noter que cela se fait au détriment des tensions de Early et de claquage. La base externe est formée par diffusion depuis le silicium polycristallin dans la couche épithaxiée.

Une fois ces implantations effectuées, on procède à la réalisation de l'isolation émetteur-base. La première étape consiste à oxyder les murs d'émetteur (oxyde thermique d'une épaisseur d'environ  $200 \text{ \AA}$ ). Puis des espaceurs en  $L$  sont réalisés par dépôt puis gravure de TEOS. Le polysilicium d'émetteur est alors déposé, puis fortement dopé  $N^+$  par implantation d'arsenic. Un recuit permet la diffusion des dopants pour former la partie monocristalline de l'émetteur. Lors du dépôt du polysilicium, on s'efforce d'obtenir une structure colonnaire du polysilicium, pour favoriser la diffusion des dopants. Le polysilicium d'émetteur est gravé après un recuit rapide à  $1050^\circ C$ .

1. Après l'implantation de la couche enterrée et l'épitaxie  $N^-$ , les zones actives sont définies par le procédé LOCOS. Une couche de silicium polycristallin est déposée puis dopée  $P^+$  par implantation ionique.



2. Le polysilicium est ensuite gravé. La base intrinsèque et l'implantation SIC sont réalisées par implantation ionique. La base extrinsèque est formée par diffusion depuis le polysilicium pendant l'étape thermique de recuit des implantations.



3. Préalablement au dépôt du polysilicium dopé  $N^+$ , les murs d'émetteur sont oxydés. La forme de  $L$  obtenue va réduire la surface de contact entre le silicium monocristallin et le polysilicium. Le silicium polycristallin est alors déposé, puis fortement dopé  $N^+$  par implantation. La partie monocristalline de l'émetteur est formée par diffusion lors du recuit de l'émetteur.

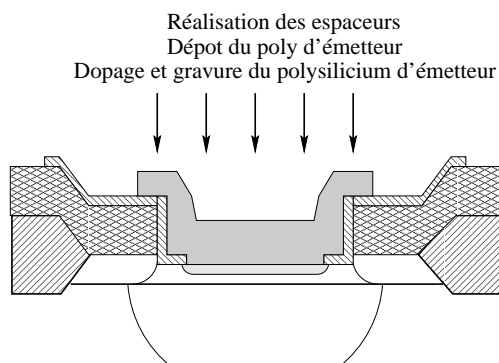


Figure 1.7 – *Etapes de réalisation d'un transistor NPN en technologie double polysilicium implanté.*

### 1.5.3 Evolution de la technologie double polysilicium implanté, le dopage «in-situ»

Au cours des derniers mois, nous avons eu la possibilité de caractériser des transistors réalisés dans une nouvelle technologie, appelée double polysilicium dopé «in-situ». Par rapport à la technologie double polysilicium implanté, une des principales différences réside dans le dopage «in-situ» du polysilicium d'émetteur. Le dopage se fait donc au cours du dépôt, et non lors d'une étape séparée. Le dopage «in-situ» permet de s'affranchir des inhomogénéités liées à l'implantation, connus sous le nom de «perimeter depletion» ou «plugging effect» [13, 14]. Cette technique permet ainsi de se passer de l'espaceur en «L», isolant la base polycristalline de l'émetteur polycristallin et présenté sur la figure (1.6), dont le but était de minimiser le «plugging effect» (cf. section (3.2.4)), et de se contenter d'une isolation verticale.

## 1.6 Comparaison synthétique des différentes technologies

	NPN QUBIC2	NPN QUBIC3	NPN CQUBIC3	NPN QUBIC4
$BV_{ce0}$	5,5V	3,3V	5,5V	—
$f_T$	22GHz	30GHz	22GHz	—
Technologie	simple poly	double poly	double poly	double poly
Dopage de l'émetteur poly	implanté	implanté	implanté	«in-situ»
Jonction E-B bordée par	$W_E$ : Espaceur	Espaceurs $Si_3N_4$	Espaceurs $Si_3N_4$	Isolation $Si_3N_4$
	$L_E$ : LOCOS	Espaceurs $Si_3N_4$	Espaceurs $Si_3N_4$	Isolation $Si_3N_4$

Table 1.1 – Comparaison synthétique des différentes technologies étudiées. Les nomenclatures utilisées par Philips Semiconducteurs sont précisées ici.





## Chapitre 2

# Modélisation du transistor bipolaire en fonctionnement statique

### 2.1 Introduction

Cette partie est consacrée à l'étude du comportement en statique dans le régime de fonctionnement direct normal. Après quelques rappels consacrés au principe de fonctionnement du transistor bipolaire, nous nous intéresserons aux courbes de Gummel des transistors, qui nous permettront d'extraire les paramètres statiques intéressants des composants étudiés. Les variations observées sur les différents paramètres statiques seront comparées aux différences technologiques relevées pour ces composants (technologies de réalisation, surface d'émetteur...). Les variations de ces paramètres statiques seront, dans les chapitres suivants, confrontées au comportement en bruit basse fréquence dans le but de rechercher d'éventuelles corrélations entre paramètres statiques et évolution du bruit basse fréquence. Les caractérisations en statique constituent un outil simple pour s'assurer du fonctionnement normal des transistors. Elle permettent également de vérifier la validité des points de polarisation lors des mesures de bruit basse fréquence ; la valeur du courant de base mesurée à cette occasion peut en effet être faussée par la présence d'oscillations hors de la bande passante du système.

## 2.2 Les équations du fonctionnement statique du transistor bipolaire

### 2.2.1 Bilan des courants dans le transistor

L'étude en statique est réalisée dans le mode de fonctionnement direct normal. Dans ces conditions, la jonction émetteur-base est polarisée en direct et la jonction base-collecteur en inverse. Dans le cas d'un transistor NPN, des électrons sont injectés de l'émetteur dans la base, et diffusent vers la zone de charge d'espace base-collecteur, où le champ électrique intense les aspire vers le collecteur. Ce phénomène constitue l'effet transistor. Le nombre d'électrons injectés par l'émetteur dans la base est contrôlé par la polarisation de la jonction émetteur-base.

Une partie des électrons injectés dans la base vont se recombiner avec des trous de la base, constituant ainsi une partie du courant de base. Pour minimiser ce phénomène, on a intérêt à réaliser une base étroite et peu dopée. De plus, la jonction émetteur base étant polarisée en direct, il existe un courant de trous injectés de la base vers l'émetteur. Ces deux composantes forment le courant de base du transistor. Le fonctionnement d'un transistor PNP est identique en interchangeant le type des porteurs.

La figure (2.1) présente le diagramme de bandes ainsi que les composantes des différents courants du transistor.

Sur la représentation schématique du transistor de la figure (2.1), nous pouvons identifier les composantes des différents courants circulant dans le transistor :

- ✓ le courant d'électrons  $I_{ne}$  injecté par l'émetteur dans la base,
- ✓ le courant de trous  $I_{pe}$  injecté par la base dans l'émetteur,
- ✓ le courant d'électrons dû à l'effet transistor  $I_{nc}$ ,
- ✓ le courant de recombinaison de paires électrons-trous dans la base  $I_{rb}$ ,
- ✓ le courant d'électrons  $I_{nc2}$  relatif à la diode base-collecteur,
- ✓ le courant de trous  $I_{pc}$  relatif à la diode base-collecteur.

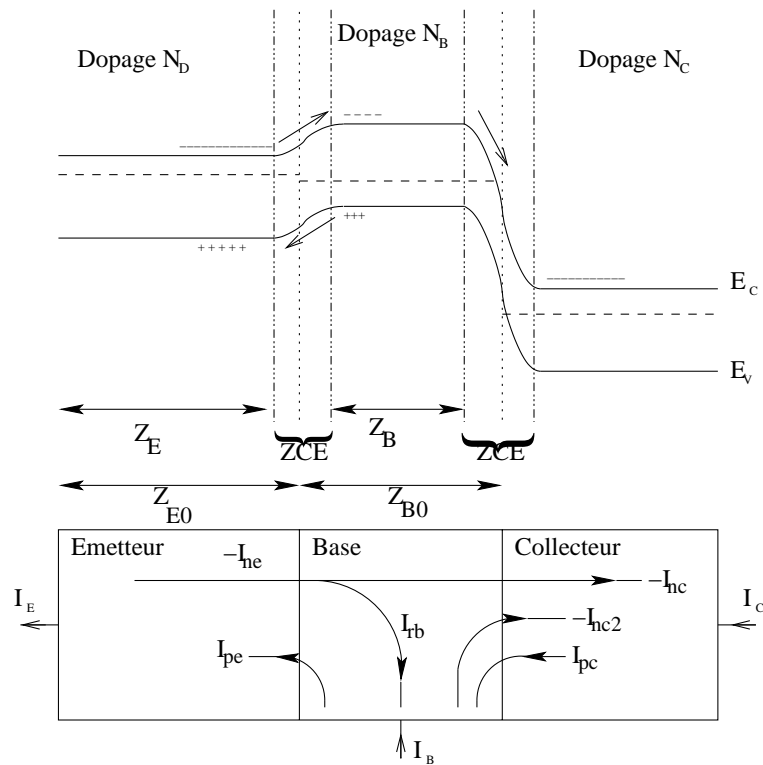


Figure 2.1 – Diagramme de bandes et représentation schématique des courants dans un transistor bipolaire NPN (*ZCE*: zone de charges d'espace). À l'intérieur du transistor, les flèches indiquent le sens réel de déplacement des porteurs. Pour les courants externes  $I_E$ ,  $I_B$  et  $I_C$ , les flèches correspondent au sens conventionnel. La figure définit les épaisseurs  $Z_E$  et  $Z_B$  ainsi que les dopages  $N_E$  et  $N_B$  respectivement de l'émetteur et de la base et ne prend pas en compte les effets de multiplication dans la zone de charge d'espace de la jonction collecteur-base.

Les différents courants circulant dans le transistor s'écrivent :

$$\checkmark I_C = I_{nc} + I_{nc2} + I_{pc}$$

$$\checkmark I_E = I_{ne} + I_{pe}$$

$$\checkmark I_B = I_E - I_C$$

### 2.2.2 Efficacité d'injection, facteur de transport dans la base et gain en courant

La description qualitative précédente nous permet de définir quelques paramètres du fonctionnement en statique du transistor bipolaire classique. Tout d'abord l'efficacité d'in-

jection de l'émetteur  $\gamma$ , est définie comme le rapport entre le courant d'électrons injectés dans la base ( $I_{ne}$ ) et le courant total d'émetteur ( $I_E$ ), qui est composé du courant de diffusion des trous de la base vers l'émetteur ( $I_{pe}$ ) et du courant d'électrons injectés par l'émetteur ( $I_{ne}$ ) [15].

$$\gamma = \frac{I_{ne}}{I_{pe} + I_{ne}} = \frac{1}{1 + \frac{D_{pE}}{D_{nB}} \cdot \frac{N_B}{N_E} \cdot \frac{Z_B}{Z_E}} \quad (2.1)$$

où  $D_{pE}$  et  $D_{nB}$  sont les coefficients de diffusion des trous dans l'émetteur et des électrons dans la base,  $N_E$  et  $N_B$  les dopages de l'émetteur et de la base. Il n'a pas été tenu ici compte des effets de dégénérescence du semi-conducteur dans l'émetteur.

Ainsi, pour que l'efficacité d'émetteur soit maximale ( $\gamma \sim 1$ ), le dopage de l'émetteur doit être très supérieur à celui de la base et la base doit être la plus fine possible.

Le facteur de transport dans la base  $\alpha_T$  est le rapport entre le courant d'électrons atteignant la zone de charge d'espace collecteur-base ( $I_{nc}$ ) et le courant d'électrons injectés par l'émetteur ( $I_{ne}$ ). Le facteur de transport dans la base prend en compte les recombinaisons dans la base. Il est donné par :

$$\alpha_T = \frac{I_{nc}}{I_{ne}} = 1 - \frac{Z_B^2}{2 \cdot L_{nB}^2} \quad (2.2)$$

avec  $L_{nB}$  la longueur de diffusion des électrons dans la base.

Pour que  $\alpha_T$  soit proche de 1, il faut que l'épaisseur de la base soit petite devant la longueur de diffusion des électrons dans la base.

Le facteur de multiplication ( $M$ ) traduit l'ionisation par impact (effet d'avalanche) liée au champ intense dans la zone de charge d'espace collecteur-base. Les électrons arrivant au voisinage de la zone de charge d'espace collecteur-base sont aspirés par le champ électrique intense (jonction polarisée en inverse) et propulsés dans le collecteur. Au cours de leur trajet, des paires électrons-trous peuvent être générées par les chocs des électrons avec le réseau cristallin. Le facteur de multiplication est donné par le rapport entre le courant total de collecteur et le courant  $I_{nc}$ . Il évolue selon la loi empirique de Miller [16] :

$$M = \frac{I_C}{I_{nc}} \simeq \frac{1}{1 - \left(\frac{V_{CB}}{V_{CB0}}\right)^a} \quad (2.3)$$

où  $V_{CB0}$  est la tension de claquage de la jonction collecteur-base et  $a$  est un paramètre fonction du matériau et du dopage ( $2 < a < 6$ ). Cette composante n'apparaît pas sur la figure (2.1).

Le gain en courant en base commune  $\alpha$  ( $\alpha = \frac{I_C}{I_E}$ ) du transistor s'écrit :

$$\alpha = \frac{I_C}{I_E} = \frac{I_C}{I_{nc}} \cdot \frac{I_{nc}}{I_{ne}} \cdot \frac{I_{ne}}{I_E} = M \cdot \alpha_T \cdot \gamma \quad (2.4)$$

Le gain en courant statique  $\beta_0$  ( $\beta_0 = I_C/I_B$ ) s'écrit :

$$\beta_0 = \frac{\alpha}{1 - \alpha} \quad (2.5)$$

L'obtention d'un gain en courant  $\beta_0$  élevé ( $\alpha$  proche de 1) impose donc des contraintes au niveau de la réalisation du transistor. Des compromis doivent être faits concernant les différents paramètres de réalisation du composant (dopages, dimensions...), afin d'obtenir des caractéristiques intéressantes. En particulier, pour les transistors fonctionnant à très haute fréquence, la fréquence de transition  $f_T$  (ou fréquence de gain unité) doit être la plus élevée possible tout en maintenant les résistances d'accès aux différentes zones du transistor ( $r_b, r_c, et r_e$ ) les plus faibles possibles.

Evolution souhaitée	$Z_B$	$N_B$	$N_E$	$N_C$
$\gamma \rightarrow 1$	↘	↘	↗	
$\alpha_T \rightarrow 1$	↘	↘		
$M \rightarrow 1$				↘
$f_T \nearrow$	↘	↗	↘	↘
$r_b \searrow$	↗	↗		
$r_e \searrow$			↗	
$r_c \searrow$				↗
$V_{AF} \nearrow$				↘

Table 2.1 – Evolution des différents paramètres de fonctionnement du transistor en fonction des dopages et de l'épaisseur de la base, mise en évidence des compromis à réaliser.  $V_{AF}$  est la tension de Early directe

La table (2.1) présente l'évolution souhaitable des différents paramètres technologiques des transistors bipolaires nécessaire à l'obtention de performances intéressantes, c'est à dire fonctionnement à très haute fréquence sans dégrader la valeur élevée ( $\simeq 100$ ) du gain en courant. On peut noter que des compromis seront nécessaires, puisque certaines évolutions sont contradictoires. Par exemple, l'obtention simultanée d'une efficacité d'injection proche de 1 et d'une fréquence de transition élevée conduit à une évolution différente du dopage de l'émetteur. Une technologie classique bipolaire silicium ne permet pas de satisfaire à ces conditions (cf section 1.4). C'est grâce à la mise au point des technologies polysilicium qu'il a été possible de poursuivre le développement de la filière bipolaire silicium.

### 2.2.3 Le transistor bipolaire à émetteur polycristallin

L'intérêt principal de l'emploi du silicium polycristallin dans la réalisation de l'émetteur des transistors bipolaires vient de la possibilité de réaliser des jonctions extrêmement fines, avec un bon contrôle des épaisseurs de la base et de l'émetteur monocristallin. L'augmentation du gain en courant d'un facteur pouvant être supérieur à 10 grâce à la diminution du courant de trous diffusant dans l'émetteur permet d'augmenter le dopage de la base et ainsi réduire la résistance d'accès à la base tout en améliorant les performances du transistor à haute fréquence. L'emploi du silicium polycristallin autorise également une réduction coordonnée des dimensions verticales et horizontales du composant [17], sans dégrader le gain en courant (ce qui n'est pas le cas dans une technologie silicium classique). Cela permet de minimiser les contributions périphériques aux capacités parasites, sources de dégradation des performances à haute fréquence.

Les différentes études [9, 10, 18] menées sur des transistors bipolaires à émetteur polycristallin montrent que le gain en courant est fortement influencé par la nature de l'interface mono-poly de l'émetteur. L'augmentation du gain en courant se limite à un facteur 2 à 3 dans les cas de transistors ayant subi un traitement chimique visant à éliminer l'oxyde natif à l'interface mono-poly de l'émetteur (nettoyage HF préalable au

dépôt du polysilicium). Le courant de base est dans ce cas déterminé par les propriétés de transport des trous dans les parties monocristallines et polycristallines de l'émetteur.

Dans le cas de transistors ayant reçu un traitement visant à créer une fine couche contrôlée d'oxyde à l'interface mono-poly de l'émetteur, l'augmentation du gain en courant par rapport à une technologie silicium classique est d'un facteur supérieur à 10. L'étude des courbes de Gummel (cf section 2.2.6) montre que cette augmentation du gain en courant est davantage liée à une diminution du courant de base qu'à une augmentation du courant de collecteur [19]. La présence de l'oxyde d'interface réduit l'injection de trous de la base dans l'émetteur. La composante  $I_{pe}$  du courant de base est donc réduite de manière significative.

Le mécanisme de transport dominant pour les trous à travers l'interface d'oxyde a été identifié comme un passage par effet tunnel à travers la barrière de potentiel que constitue l'oxyde pour les trous [20]. Le courant de base est donc fixé par les caractéristiques liées à l'effet tunnel à travers la couche d'interface d'oxyde : son épaisseur et la hauteur de la barrière de potentiel pour les trous.

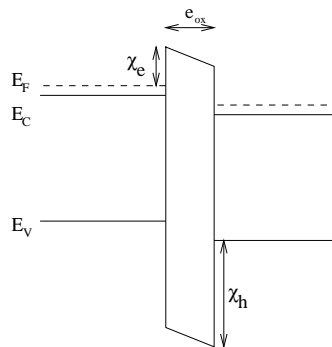


Figure 2.2 – Diagramme de bande schématique à l'interface poly-mono de l'émetteur d'un transistor bipolaire.  $\chi_e$  et  $\chi_h$  sont les hauteurs des barrières de potentiel pour les électrons et les trous respectivement. La hauteur de cette barrière de potentiel permet de diminuer le courant de diffusion des trous dans l'émetteur, sans augmentation significative de la résistance d'émetteur, du moins pour des épaisseurs d'oxyde interfacial  $e_{ox}$  ne dépassant pas 1 à 2nm. [19]

Comme le montre la figure (2.2), la hauteur de la barrière de potentiel pour les électrons est moins élevée. Le courant de collecteur étant contrôlé par les mécanismes de diffusion



dans la base, l'effet sur le courant d'électrons est moindre. Il en résulte une augmentation du gain en courant sans dégradation significative de la résistance d'émetteur [19].

### 2.2.4 Expression du courant de collecteur

Les modèles développés par la suite supposent que le produit  $M \times \alpha_T = 1$  : il n'y a pas de recombinaisons dans la base (base fine) et l'ionisation par impact est négligeable.

La polarisation des jonctions entraîne une modulation des largeurs des zones de charge d'espace. La largeur effective de la base se trouve donc modifiée par les variations des tensions appliquées aux jonctions. Ces effets peuvent être modélisés par deux paramètres  $V_{AF}$  et  $V_{AR}$ , appelés tension de Early directe et inverse respectivement [21].

En régime de faible ou moyenne injection, le courant de collecteur est décrit (pour  $V_{BE} \gg U_T$ ) par l'équation (2.6) [22].

$$I_C = \frac{I_{SC}}{1 - \frac{V_{CB}}{V_{AF}} + \frac{V_{BE}}{V_{AR}}} \cdot \exp\left(\frac{V_{BE}}{U_T}\right) \quad (2.6)$$

où  $V_{AR}$  est la tension de Early inverse,  $V_{AF}$  la tension de Early directe,  $U_T = \frac{k \cdot T}{q}$  le potentiel thermique ( $\sim 26 \text{ mV}$  à  $300\text{K}$ ) et  $I_{SC}$  est le courant de saturation de collecteur. La densité de courant de saturation de collecteur  $J_{SC}$  ( $J_{SC} = \frac{I_{SC}}{A_E}$ ) est donnée par [19]:

$$J_{SC} = \frac{q \cdot D_{nB} \cdot n_i^2}{N_B \cdot \left(Z_B + \frac{D_{nB}}{V}\right)} \quad (2.7)$$

où  $n_i$  est la concentration intrinsèque et  $V$  ( $m/s$ ) la vitesse moyenne des porteurs à la jonction base collecteur.

### 2.2.5 Expression du courant de base

Le courant de base  $I_B$  est modélisé, en régime de faible et moyenne injection et hors de la zone d'effet des résistances d'accès, par la somme de deux contributions. L'une, prépondérante pour les valeurs moyennes de  $V_{BE}$ , est due à la diffusion des porteurs dans l'émetteur monocristallin. Cette contribution est appelée courant idéal de base, noté  $I_{BI}$ .

Il est décrit par l'équation (2.8) :

$$I_{BI} = I_{SI} \cdot \exp\left(\frac{V_{BE}}{U_T}\right) \quad (2.8)$$

$I_{SI}$  est le courant de saturation idéal de base.

Une deuxième contribution apparaît parfois pour les faibles valeurs de  $V_{BE}$ . Cette contribution, attribuée aux mécanismes de génération-recombinaison dans la zone de charges d'espace émetteur-base est appelée courant non-idéal de base [23]. Cette contribution est modélisée par l'équation (2.9) :

$$I_{BNI} = I_{SNI} \cdot \exp\left(\frac{V_{BE}}{2 \cdot U_T}\right) \quad (2.9)$$

$I_{SNI}$  est le courant de saturation non-idéal de base.

Le courant de base total s'écrit finalement :

$$I_B = I_{BI} + I_{BNI} \quad (2.10)$$

Dans le cas des transistors bipolaires à émetteur polycristallin, le courant de base est dominé par les mécanismes de transport à l'interface d'oxyde mono-poly de l'émetteur [19, 11]. La figure (2.3) présente une coupe schématique indiquant la concentration de porteurs minoritaires dans la partie monocristalline de l'émetteur dans le cas où l'épaisseur de l'émetteur monocristallin est petite devant la longueur de diffusion des trous.

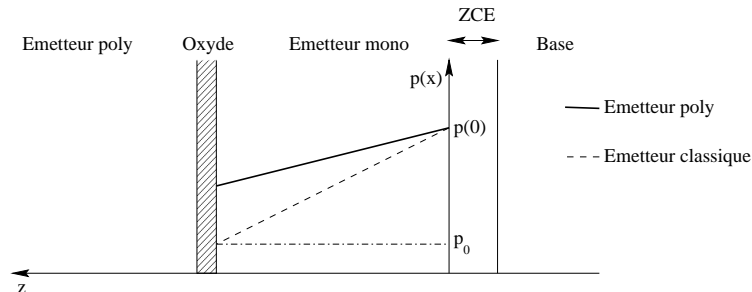


Figure 2.3 – Coupe schématique de l'émetteur et concentration  $p(x)$  des trous dans l'émetteur monocristallin dans le cas où l'épaisseur de l'émetteur monocristallin est petite devant la longueur de diffusion des trous.

La densité de courant de base circulant dans le transistor peut s'écrire :

$$J_B = q \cdot (p(0) - p_0) \cdot S_{eff} \quad (2.11)$$

où  $p_0 = \frac{n_i^2}{N_E}$ ,  $p(0)$  est la concentration de trous dans la partie monocristalline de l'émetteur en bordure de la zone de charges d'espace et  $S_{eff}$  est une vitesse de recombinaison effective (en  $m/s$ ), qui prend en compte la vitesse de recombinaison au niveau de la couche d'oxyde ( $S_{Ox}$ ), ainsi que les autres contributions (contacts métalliques, parties mono et poly de l'émetteur) englobées dans une vitesse équivalente notée  $S$ . Cette vitesse de recombinaison effective peut s'écrire [19] :

$$\frac{1}{S_{eff}} = \frac{1}{S_{Ox}} + \frac{1}{S} \quad (2.12)$$

Le passage de l'interface d'oxyde est attribué à un mécanisme tunnel et la vitesse de recombinaison des porteurs au niveau de l'interface d'oxyde est donnée par [19] :

$$S_{Ox} = \sqrt{\frac{k \cdot T}{2 \cdot \pi \cdot m_h^*}} \cdot \frac{\exp(-b_h)}{1 - c_h \cdot k \cdot T} \quad (2.13)$$

où  $m_h^*$  est la masse effective des trous.

$$b_h = \frac{4 \cdot \pi \cdot e_{ox}}{h} \cdot \sqrt{2 \cdot m_h^* \cdot \chi_h}$$

$$c_h = \frac{2 \cdot \pi \cdot e_{ox}}{h} \cdot \sqrt{\frac{2 \cdot m_h^*}{\chi_h}}$$

où  $e_{ox}$  est l'épaisseur de l'oxyde et  $h$  la constante de Planck. Pour une épaisseur d'oxyde de 5 Å, la vitesse  $S_{Ox}$  peut être évaluée à 1270  $m/s$ .

### 2.2.6 Courbes de Gummel

Les courbes de Gummel présentent, sur le même graphe, l'évolution des courants de base et de collecteur en fonction de la polarisation de la jonction émetteur-base ( $V_{BE}$ ), soit à tension collecteur-émetteur constante, soit à tension base-collecteur constante. La représentation semi-logarithmique des courants de base et de collecteur permet, dans le régime de fonctionnement direct normal, de mettre en évidence des informations sur le gain en courant, les résistances séries de base et de collecteur et sur la nature des courants de base et de collecteur. En particulier, dans cette représentation, le courant idéal de base (équation (2.8)) et le courant non-idéal de base (équation (2.9)) apparaissent sous la forme de droites de pentes différentes (pente double pour le courant idéal).

La figure (2.4) présente la courbe de Gummel d'un transistor bipolaire réalisé en technologie simple polysilicium. Pour le courant  $I_B$ , on observe trois domaines de tension  $V_{BE}$  : à faible tension  $V_{BE}$ , le courant non-idéal de base est prédominant ; à tension  $V_{BE}$  moyenne, c'est le courant idéal de base ; à forte tension  $V_{BE}$  apparaissent les phénomènes liés à la forte injection et aux résistances d'accès à la base et à l'émetteur.

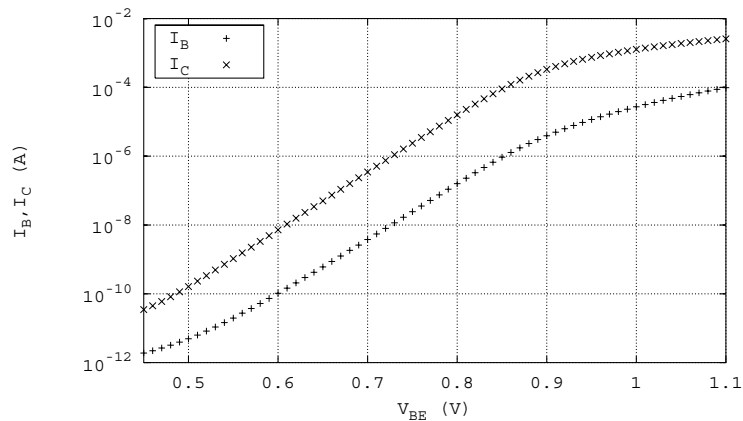


Figure 2.4 – Courbes de Gummel d'un transistor bipolaire NPN réalisé en technologie simple polysilicium de surface active  $A_E = 0,7\mu\text{m}^2$ . Mesure effectuée pour une tension  $V_{CB} = 0V$ .

### 2.2.6.1 Gain en courant statique

Les courbes de Gummel permettent d'extraire le gain en courant statique ( $\beta_0 = I_C/I_B$ ) des transistors. La représentation de  $\beta_0$  en fonction de  $\log(I_C)$  de la figure (2.5) permet également de discerner les trois zones différentes :

- ✓ zone 1 : pour les faibles valeurs de  $I_C$ , le gain en courant statique diminue avec le courant de collecteur. Cette diminution du gain est due à l'importance que prend le courant non-idéal de base vis-à-vis du courant idéal de base [15],
- ✓ zone 2 : en régime de faible ou moyenne injection, le gain en courant est constant ou légèrement décroissant. Cette décroissance est due à la tension de Early inverse qui, dans les procédés modernes est assez faible (de 1 à quelques Volts). Cette zone est également appelée zone linéaire et s'étend, selon la valeur de la densité de courant non-idéal de base, sur 1 à 6 décades de courant de collecteur. Ce nombre de décades est souvent utilisé comme un facteur de mérite dans la réalisation des composants,
- ✓ zone 3 : le gain en courant diminue pour les courants de collecteur élevés. L'effet des résistances d'accès à la base et à l'émetteur ainsi que les effets de forte injection entraînent une déviation des courants de base et de collecteur par rapport au modèle idéal des équations (2.10) et (2.6). La chute du gain en courant est provoquée par la plus forte influence des effets de forte injection sur le courant de collecteur du fait du dopage plus faible de la base.

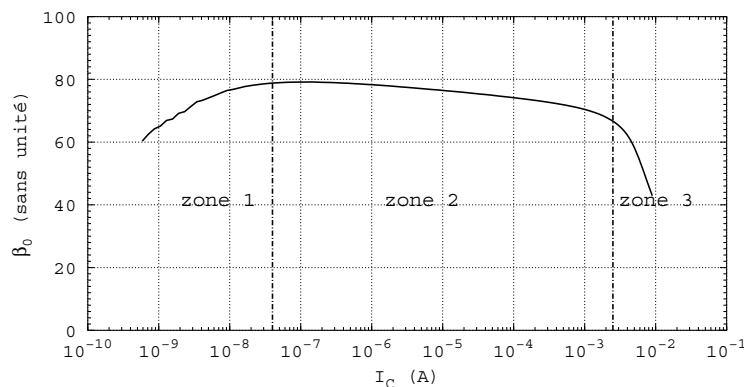


Figure 2.5 – Gain en courant statique d'un transistor bipolaire double polysilicium de surface active  $A_E = 3,73\mu\text{m}^2$ . La zone de linéarité s'étend ici sur 5 décades de courant de collecteur.

## 2.3 Description succincte du banc de caractérisation statique

Les composants à caractériser nous sont fournis sur plaque, et non encapsulés. Les mesures sont réalisées sous pointes. Pour cela, le GREYC dispose de deux équipements permettant la prise de contacts sur plaques :

- ✓ une machine de prise de contact Karl Suss PM5 est utilisée pour les caractérisations à température ambiante. Cette machine dispose d'un porte-échantillon 5 pouces. Les contacts peuvent être pris soit à l'aide d'une carte à pointes, soit de micro-manipulateurs, lorsqu'il n'existe pas de carte à pointes spécifique. Une sonde de température (résistance de platine Pt100) a été fixée sur le porte-échantillon afin de mesurer la température au moment de la caractérisation. Cela nous permet par la suite de normaliser les résultats obtenus pour une température de  $300K$ , en utilisant la dépendance thermique connue (équation (2.15)), afin de pouvoir les comparer en s'affranchissant ainsi des variations de la température ambiante.
- ✓ Une machine de prise de contact sous pointes refroidie «Desert Cryogenics» permet la caractérisation d'échantillons de 2 pouces dans une gamme de température allant de  $77K$  à  $450K$ .

Les caractérisations statiques sont effectuées à l'aide d'un traceur de caractéristiques HP4156B. Cet appareil possède une gamme de mesure s'étendant jusqu'au femtoampère, permettant d'obtenir une excellente précision sur la mesure de courants de l'ordre du picoampère.

## 2.4 Méthode d'extraction des paramètres statiques

Les différents paramètres statiques d'intérêt sont  $V_{AR}$ ,  $I_{SC}$ ,  $I_{SI}$  et  $I_{SNI}$  et ont été présentés dans les parties précédentes. Nous allons maintenant détailler la procédure utilisée pour leur extraction.

La mesure des courbes de Gummel a été effectuée pour une tension  $V_{CB}$  nulle, de manière à s'affranchir des effets de la tension de Early directe ( $V_{AF}$ ) sur le courant de collecteur  $I_C$ , celle-ci intervenant en  $\frac{V_{CB}}{V_{AF}}$  dans son expression.

### 2.4.1 Estimation de la tension de Early inverse

Une première méthode d'extraction de  $V_{AR}$ , utilisant les équations (2.6) et (2.8) pour le transistor fonctionnant en régime normal a été testée. Présentée dans la référence [21], cette méthode utilise un ajustement sur le gain en courant statique dans la zone où prédomine le courant idéal de base (zone 2 de la figure (2.5)). Dans certains cas, cette zone n'est pas assez étendue pour permettre une estimation correcte et cela provoque une grande dispersion sur les valeurs de  $V_{AR}$  extraites.

En conséquence, une méthode plus fiable où le transistor est polarisé dans le mode inverse (figure (2.6)) a été utilisée : la jonction base-collecteur est polarisée en direct ( $V_{BC} > 0$ ) et la jonction émetteur-base en inverse ( $V_{EB} > 0$ ) ou faiblement en direct ( $-0,3V < V_{EB} < 0$ ). Les rôles de l'émetteur et du collecteur étant permutés, ce dernier cas correspond à la saturation inverse.

La tension de Early inverse  $V_{AR}$  est estimée à partir de la mesure du courant d'émetteur en fonction de la polarisation émetteur-base, à tension  $V_{CB}$  fixée.

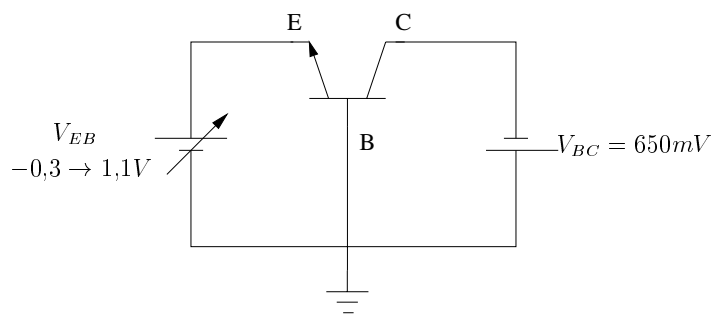


Figure 2.6 – Configuration utilisée pour la mesure de la tension de Early inverse  $V_{AR}$ .

Le transistor fonctionne donc dans le mode inverse. Le courant d'émetteur est, dans ces conditions, modélisé par la relation :

$$I_E = I_{E_0} \cdot \frac{1}{1 - \frac{V_{EB}}{V_{AR}}} \quad (2.14)$$

où  $I_{E_0}$  est la valeur du courant d'émetteur pour  $V_{EB} = 0V$ .

Un algorithme d'ajustement non-linéaire a été utilisé pour extraire la valeur de  $V_{AR}$  pour chaque composant caractérisé, afin de permettre une estimation correcte du courant de saturation de collecteur. La figure (2.7) présente un exemple d'ajustement réalisé sur un transistor double polysilicium.

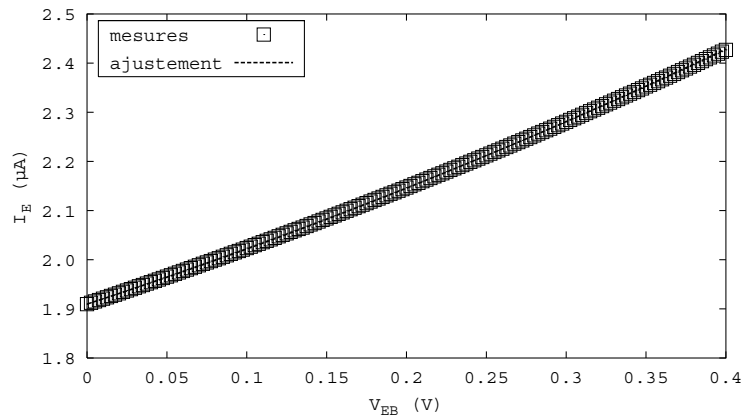


Figure 2.7 – Ajustement réalisé pour l'extraction de la tension de Early inverse  $V_{AR}$ . Pour ce transistor, la tension de Early inverse  $V_{AR}$  vaut 1,8 V.

### 2.4.2 Mesure des courants de saturation de base et de collecteur

Les courbes de Gummel sont mesurées en polarisant le composant en base commune, comme l'indique la figure (2.8). La tension base-collecteur a été fixée à 0V pour s'affranchir de l'effet Early direct. La polarisation en base commune permet d'imposer une tension nulle entre base et collecteur en maintenant un potentiel nul sur le collecteur.

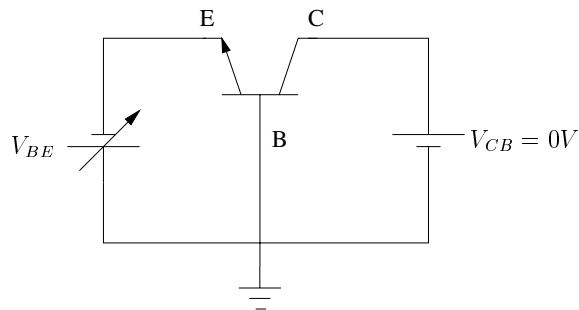


Figure 2.8 – Configuration utilisée pour la mesure des courbes de Gummel.

Les courants de saturation de base (idéal et non-idéal) et de collecteur ont été extraits



à partir des courbes de Gummel. Un algorithme d'ajustement non-linéaire, utilisant les équations (2.6) et (2.8 à 2.10) a été utilisé. L'ajustement a été réalisé sur la partie de la caractéristique statique où la chute de potentiel liée aux résistances d'accès à la base et à l'émetteur est négligeable, comme le montre la figure (2.9). La détermination de cette zone se fait en recherchant le point où le gain en courant est maximal. L'algorithme a été développé pour les transistors en technologie simple poly. Dans le cas des transistors en technologie double poly, le maximum du gain en courant apparaît pour des tensions  $V_{BE}$  faibles (figure (2.5)). Dans le cas où la procédure automatique ne prenait pas en compte suffisamment de points, les fichiers ont été traités manuellement pour que l'ajustement se fasse sur une zone suffisamment étendue. De plus, les points pour lesquels le courant de base était inférieur à  $10\text{ pA}$  n'ont pas été pris en compte.

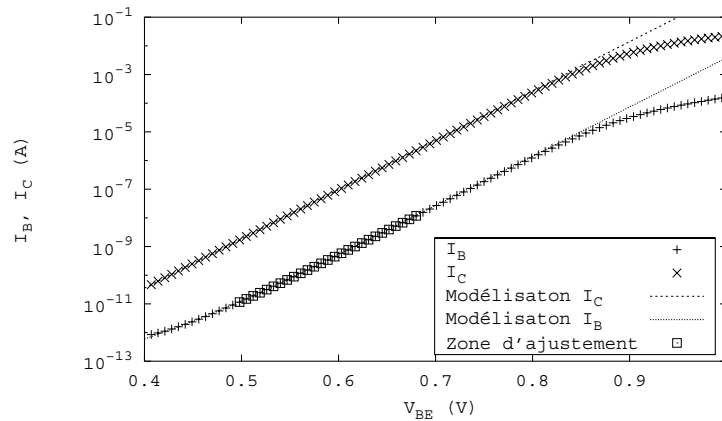


Figure 2.9 – Exemple d'ajustement permettant l'estimation des courants de saturation de base et de collecteur. Transistor de surface active  $3,73\ \mu\text{m}^2$  réalisé en technologie double polysilicium implanté.

La normalisation de  $I_{SI}$  et  $I_{SC}$  pour une température de  $300\text{K}$  a été effectuée en utilisant la relation (2.15) utilisée dans le modèle Philips MEXTRAM [24]:

$$I_{S_{300K}} = \left(\frac{300}{T}\right)^{2,174} \cdot I_{S_T} \cdot \exp\left(-\frac{V_g}{U_T} \cdot \frac{T-300}{300 \cdot T}\right) \quad (2.15)$$

où  $T$  est la température à laquelle a été effectuée la mesure,  $I_{S_T}$  est le courant de saturation estimé à la température  $T$ , et  $V_g$  est le gap du silicium dans la base (en volts). La valeur de  $V_g$  utilisée est de  $1,2\text{V}$ .

## 2.5 Conclusion

Après une présentation du fonctionnement statique du transistor bipolaire, le banc de caractérisation statique a été présenté. Le protocole d'extraction et de normalisation des paramètres statiques  $J_{SC}$ ,  $J_{SI}$  et  $J_{SNI}$  a été détaillé. Celui-ci sera appliqué dans la prochaine partie aux résultats des caractérisations en statique.



## Chapitre 3

# Résultats des caractérisations statiques

### 3.1 Analyse des résultats obtenus en technologie simple polysilicium

#### 3.1.1 Description des composants

L'étude expérimentale des transistors bipolaires simple polysilicium s'est concentrée sur trois géométries différentes, couvrant une gamme de surfaces d'émetteur étendue. La table (3.1) présente les caractéristiques géométriques des composants étudiés. Ces composants présentent une structure murée selon la largeur  $L_E$ . Nous avons considéré ici que les dimensions effectives du composant sont les dimensions du masque. En conséquence, la surface effective de l'émetteur est :  $A_E = W_E \times L_E$ .

Géométrie	$W_E$ ( $\mu m$ )	$L_E$ ( $\mu m$ )	Surface élémentaire ( $\mu m^2$ )	Nombre de transistors en parallèle ( $N_E$ )	Surface totale $A_E$ ( $\mu m^2$ )
BNA100x50	100	50	5000	1	5000
BND3_16x	3	0,7	2,1	16	33,6
BNA1	1	0,7	0,7	1	0,7

Table 3.1 – Description des transistors bipolaires NPN étudiés en technologie simple polysilicium

Deux types de lots ont été étudiés. Ils diffèrent par la température du recuit de l'émet-

teur polycristallin. Pour les lots standards, cette température est de  $1050^{\circ}\text{C}$ , alors qu'elle est portée à  $1100^{\circ}\text{C}$  pour les lots modulés.

### 3.1.2 Présentation des résultats obtenus

#### 3.1.2.1 Lots standards

Les figures (3.1) à (3.3) présentent des courbes de Gummel typiques de chacune des géométries caractérisées. On peut constater que la géométrie multi-émetteur présente une contribution en courant non-idéal de base plus visible. Le tracé du gain en courant statique (non représenté) en fonction du courant de collecteur met en évidence une zone de linéarité peu étendue. On peut également noter que la zone d'influence des résistances d'accès débute beaucoup plus tôt pour la géométrie BNA100x50, signe d'une résistance d'accès à la base élevée.

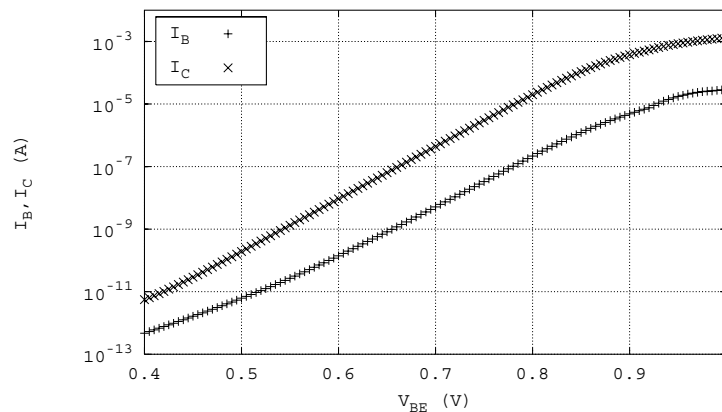


Figure 3.1 – Courbes de Gummel d'un transistor BNA1. Mesure effectuée à  $V_{CB} = 0\text{V}$ .

La représentation en densité de courant ( $J_B (= \frac{I_B}{A_E}), J_C (= \frac{I_C}{A_E}) = f(V_{BE})$ ) des courbes de Gummel présentée sur la figure (3.4) permet de mieux visualiser ces observations et en particulier de montrer que la géométrie BND3\_16x présente un courant non idéal de base plus important.

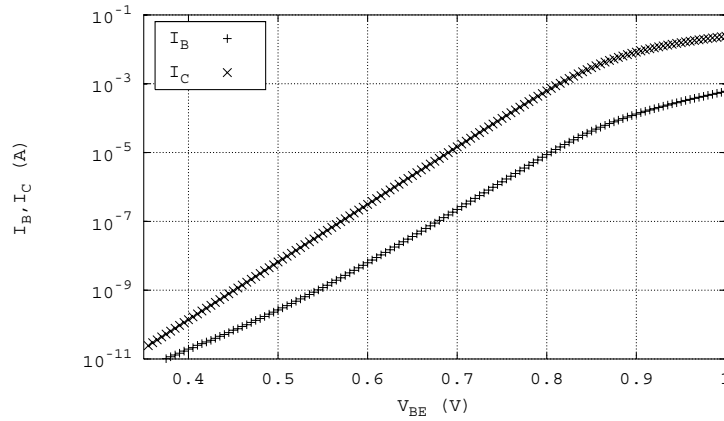


Figure 3.2 – Courbes de Gummel d'un transistor BND3\_16x. Mesure effectuée à  $V_{CB} = 0V$ .

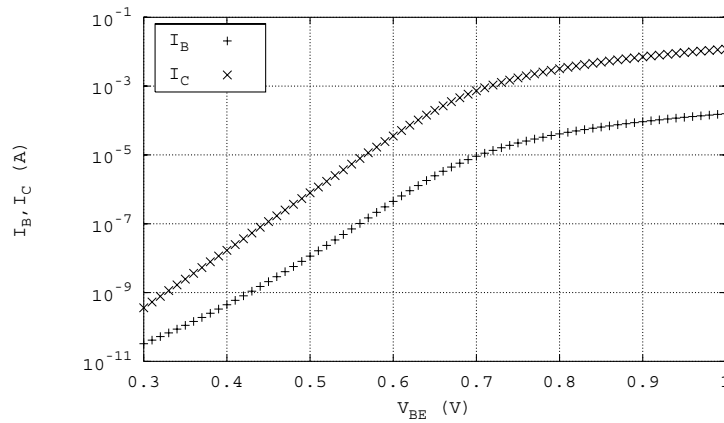


Figure 3.3 – Courbes de Gummel d'un transistor BNA100x50. Mesure effectuée à  $V_{CB} = 0V$ .

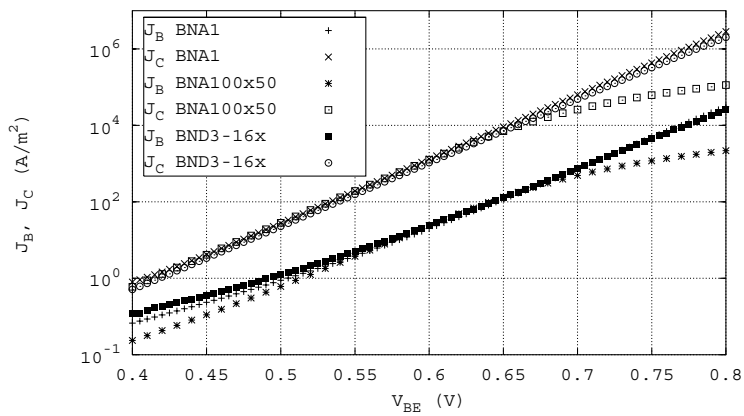


Figure 3.4 – Courbes de Gummel représentées en densité de courant.

Un nombre important de transistors provenant de différents lots standards ont été caractérisés. La table (3.2) présente les valeurs moyennes des paramètres statiques  $J_{SI}$  ( $J_{SI} = \frac{I_{SI}}{A_E}$ ),  $J_{SC}$  ( $J_{SC} = \frac{I_{SC}}{A_E}$ ) et  $J_{SNI}$  ( $J_{SNI} = \frac{I_{SNI}}{A_E}$ ) extraits comme expliqué au paragraphe (2.4).

Composant	Minimum	Maximum	Moyenne
$J_{SI} \left( J_{SI} = \frac{I_{SI}}{A_E} \right) \quad (A/m^2)$			
BNA100x50	$9,8 \cdot 10^{-9}$	$11,1 \cdot 10^{-9}$	$10,6 \cdot 10^{-9}$
BND3_16x	$10,7 \cdot 10^{-9}$	$17,9 \cdot 10^{-9}$	$14,3 \cdot 10^{-9}$
BNA1	$15,9 \cdot 10^{-9}$	$21 \cdot 10^{-9}$	$18,4 \cdot 10^{-9}$
$J_{SC} \left( J_{SC} = \frac{I_{SC}}{A_E} \right) \quad (A/m^2)$			
BNA100x50	$9,1 \cdot 10^{-7}$	$10,6 \cdot 10^{-7}$	$9,8 \cdot 10^{-7}$
BND3_16x	$12 \cdot 10^{-7}$	$13,9 \cdot 10^{-7}$	$12,6 \cdot 10^{-7}$
BNA1	$18,6 \cdot 10^{-7}$	$20,4 \cdot 10^{-7}$	$19,5 \cdot 10^{-7}$
$J_{SNI} \left( J_{SNI} = \frac{I_{SNI}}{A_E} \right) \quad (A/m^2)$			
BNA100x50	$0,1 \cdot 10^{-5}$	$2,7 \cdot 10^{-5}$	$1 \cdot 10^{-5}$
BND3_16x	$3,1 \cdot 10^{-5}$	$62 \cdot 10^{-5}$	$19 \cdot 10^{-5}$
BNA1	$13 \cdot 10^{-5}$	$83 \cdot 10^{-5}$	$32 \cdot 10^{-5}$

Table 3.2 – Valeurs moyennes, maximales et minimales des paramètres statiques  $J_{SI}$ ,  $J_{SC}$  et  $J_{SNI}$  mesurés sur les transistors bipolaires en technologie simple poly, lots standards. Ces valeurs sont normalisées à 300K, à l'exception des valeurs de  $J_{SNI}$ .

Ces nombreuses caractérisations ont permis de noter plusieurs points :

- ✓ les variations de ces paramètres d'un composant à un autre sont plus importantes pour les petites géométries,
- ✓ les densités de courants de saturation de base et de collecteur de la géométrie BNA100x50 est inférieure d'un facteur deux environ à celle des petites géométries,
- ✓ la densité de courant non-idéal de base varie sur trois ordres de grandeur sur l'ensemble des transistors caractérisés.

De plus, un nombre important de transistors provenant de plusieurs lots ayant été caractérisé, nous avons pu constater une dispersion importante sur les valeurs des paramètres statiques entre les divers lots caractérisés, surtout pour les petites géométries.

### 3.1.2.2 Lots modulés

La figure (3.5) présente les courbes de Gummel d'un transistor BND3\_16x provenant d'un lot modulé. On peut noter qu'il n'y a pas de changement notable par rapport au lot standard, notamment au niveau de la contribution du courant non-idéal de base à faible  $V_{BE}$ .

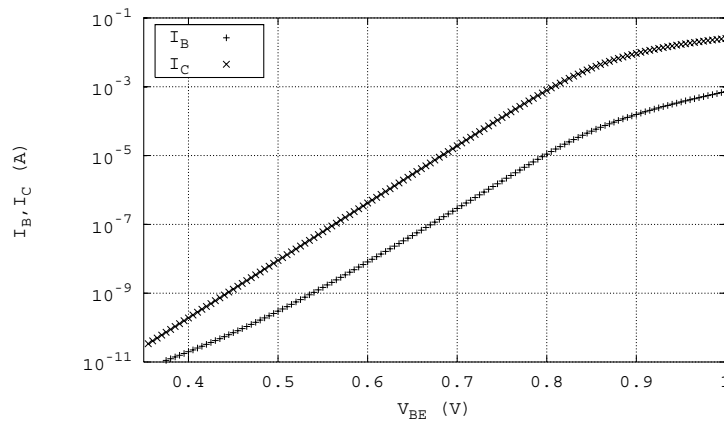


Figure 3.5 – Courbes de Gummel d'un transistor BND3\_16x provenant d'un lot modulé. Dans cette représentation, il n'y a pas de différences notables entre le lot standard et le lot modulé.

La figure (3.6) présente les courbes de Gummel de deux transistors BND3\_16x d'un lot standard et d'un lot modulé divisées par  $\exp\left(\frac{V_{BE}}{U_T}\right)$ ,  $U_T$  étant calculé pour une température de 300K ( $U_T = 25,9mV$ ).

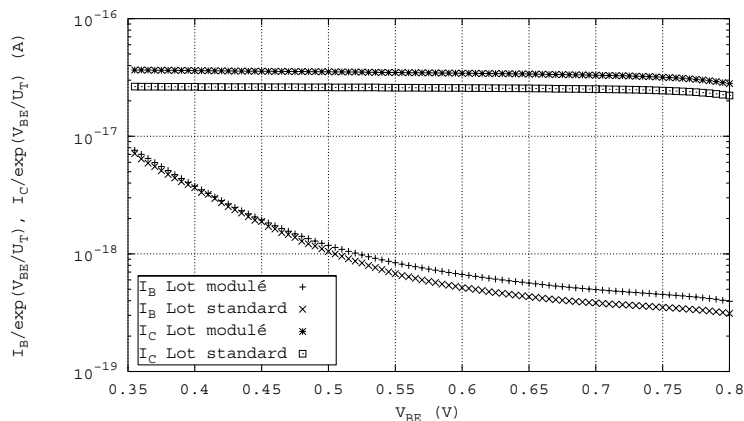


Figure 3.6 – Courbes de Gummel de deux transistors BND3\_16x d'un lot standard et d'un lot modulé divisées par  $\exp\left(\frac{V_{BE}}{U_T}\right)$ .



La figure (3.6) permet de noter que le changement de température de recuit n'a pas influé sur le courant non-idéal de base car, à faible  $V_{BE}$ , la quantité  $I_B/exp\left(\frac{V_{BE}}{U_T}\right)$  est égale pour les deux composants. A plus fort  $V_{BE}$ , lorsque le courant idéal de base est prépondérant, les deux courbes s'écartent. Le courant de saturation idéal de base  $I_{SI}$  est donc influencé par la modification de la température du recuit d'émetteur, tout comme le courant de saturation de collecteur.

Composant	Minimum	Maximum	Moyenne
$J_{SI} \left( J_{SI} = \frac{I_{SI}}{A_E} \right) \quad (A/m^2)$			
BNA100x50	$12,3 \cdot 10^{-9}$	$13,3 \cdot 10^{-9}$	$12,9 \cdot 10^{-9}$
BND3_16x	$18,2 \cdot 10^{-9}$	$21 \cdot 10^{-9}$	$19,3 \cdot 10^{-9}$
BNA1	$17,4 \cdot 10^{-9}$	$23,6 \cdot 10^{-9}$	$20 \cdot 10^{-9}$
$J_{SC} \left( J_{SC} = \frac{I_{SC}}{A_E} \right) \quad (A/m^2)$			
BNA100x50	$14,5 \cdot 10^{-7}$	$15,1 \cdot 10^{-7}$	$14,7 \cdot 10^{-7}$
BND3_16x	$16,8 \cdot 10^{-7}$	$18,1 \cdot 10^{-7}$	$17,7 \cdot 10^{-7}$
BNA1	$28,4 \cdot 10^{-7}$	$34,7 \cdot 10^{-7}$	$30,6 \cdot 10^{-7}$
$J_{SNI} \left( J_{SNI} = \frac{I_{SNI}}{A_E} \right) \quad (A/m^2)$			
BNA100x50	$0,8 \cdot 10^{-5}$	$1,6 \cdot 10^{-5}$	$1,2 \cdot 10^{-5}$
BND3_16x	$13,3 \cdot 10^{-5}$	$23,6 \cdot 10^{-5}$	$17,3 \cdot 10^{-5}$
BNA1	-	-	-

Table 3.3 – Valeurs moyennes, maximales et minimales des paramètres statiques  $J_{SI}$ ,  $J_{SC}$  et  $J_{SNI}$  mesurés sur les transistors bipolaires en technologie simple polysilicium, lots modulés. La densité de courant non-idéal de base des transistors BNA1 n'a pas été estimée sur ces lots car les mesures n'ont pas été faites jusqu'à des courants suffisamment faibles. Ces valeurs sont normalisées à 300K, à l'exception des valeurs de  $J_{SNI}$ .

### 3.1.3 Analyse des résultats

L'analyse des résultats sur la technologie simple polysilicium s'est faite sur l'étude du courant non-idéal de base. De ce fait, nous ne nous sommes pas intéressés aux dépendances géométriques des paramètres  $J_{SI}$  et  $J_{SC}$ , bien que ceux-ci dépendent de la géométrie du composant (présence d'un facteur 2), comme on peut le voir dans les tables (3.2) et (3.3).

### 3.1.3.1 Densité de courant non-idéal de base

La normalisation du courant de saturation non-idéal de base par la surface d'émetteur  $A_E$  ne donnant pas de résultat convaincant (plus d'un ordre de grandeur d'écart entre le  $J_{SNI}$  d'un BNA100x50 et le  $J_{SNI}$  d'un BND3\_16x), nous avons cherché un autre paramètre géométrique pour la normalisation de  $I_{SNI}$ . Comme cela a été décrit dans le premier chapitre, les composants en technologie simple polysilicium ont une structure murée sur la longueur  $L_E$  et non-murée selon la largeur  $W_E$ . La largeur de l'émetteur est donc bordée par un oxyde thermique fin ( $\sim 50nm$ ) surmonté d'un oxyde déposé. Les oxydes déposés étant connus pour induire de nombreux défauts [25], nous avons étudié la dépendance du courant de saturation non-idéal de base avec la longueur non-murée du composant. La table (3.4) présente les valeurs de  $I_{SNI}/N_E \cdot W_E$ ,  $N_E$  étant le nombre d'émetteur (cf table (3.1)).

Géométrie	$I_{SNI}/N_E \cdot W_E$ (A/m)	$N_E \cdot W_E$ ( $\mu m$ )
BNA100x50	$5 \cdot 10^{-10}$	100
BND3_16x	$1,3 \cdot 10^{-10}$	48
BNA1	$2,2 \cdot 10^{-10}$	1

Table 3.4 – Normalisation du courant de saturation non-idéal de base moyen ( $I_{SNI}$ ) par la largeur non-murée de l'émetteur.

La normalisation par la largeur non-murée du composant réduit fortement les variations de la quantité  $I'_{SNI}$  ( $I'_{SNI} = \frac{I_{SNI}}{N_E \cdot W_E}$ ), puisque l'on passe de variations d'un facteur supérieur à 30 pour  $J_{SNI}$  à un facteur légèrement inférieur à 4 pour les écarts de  $I_{SNI}/N_E \cdot W_E$  entre les différentes géométries. Ce résultat permet de conclure que le courant non-idéal de base est principalement dû à des recombinaisons liées à des défauts localisés le long de la partie non-murée de l'émetteur.

### 3.1.3.2 Influence de la température du recuit d'émetteur sur les paramètres statiques

Les tables (3.2) et (3.3), ainsi que la figure (3.6) montrent que les paramètres statiques  $J_{SI}$  et  $J_{SC}$  sont influencés par la température du recuit de l'émetteur. En revanche, cette température n'a aucune influence sur le niveau de courant non-idéal de base. La modification de la température du recuit affectant la couche d'oxyde [19] et les profils de dopage de la base et de l'émetteur, le fait qu'elle n'ait aucune influence sur le courant non-idéal de base confirme la localisation des recombinaisons en périphérie.

L'augmentation de la densité de courant de saturation de base avec la température du recuit de l'émetteur est un phénomène connu. Différents travaux [18, 26, 27, 19] montrent que la morphologie de l'interface d'oxyde entre les zones poly et mono de l'émetteur est fortement influencée par les traitements thermiques postérieurs au dépôt du polysilicium. En particulier, la continuité de cet oxyde n'est plus assurée après un recuit à une température supérieure à  $900^\circ C$ . L'oxyde est alors partiellement rompu (et même réorganisé sous forme de billes pour des recuits à des températures supérieures à  $1050^\circ C$ ) et le silicium polycristallin peut alors, dans les zones où l'oxyde est percé, se réaligner avec le silicium monocristallin. La diffusion des dopants lors du recuit va donc être fortement influencée par la morphologie de l'interface d'oxyde.

Les variations de  $J_{SI}$  peuvent s'expliquer par une variation de la vitesse de recombinaison effective  $S_{eff}$ . Le courant de base est fonction de l'épaisseur d'oxyde via une vitesse de recombinaison effective  $S_{eff}$  (cf équation (2.12)) [28] :

$$J_B = q \cdot \frac{n_i^2}{N_E} \cdot S_{eff} \cdot \exp\left(\frac{V_{BE}}{U_T}\right) \quad (3.1)$$

où  $n_i$  est la densité de porteurs intrinsèque dans l'émetteur et  $N_E$  est le dopage de l'émetteur à la limite de la ZCE émetteur-base.

Plus la température du recuit augmente, plus l'oxyde est percé. La vitesse de recombinaison  $S_{eff}$  devient alors essentiellement limitée par les mécanismes de transport dans le matériau polycristallin [18]. Pour une température de  $1100^\circ C$ , l'oxyde est complètement

réorganisé sous forme de billes et on peut alors considérer que  $S_{Ox}$  n'intervient plus dans l'expression de  $S_{eff}$ .

La figure (3.7) présente l'évolution des courbes de Gummel pour différentes températures de recuits de l'émetteur.

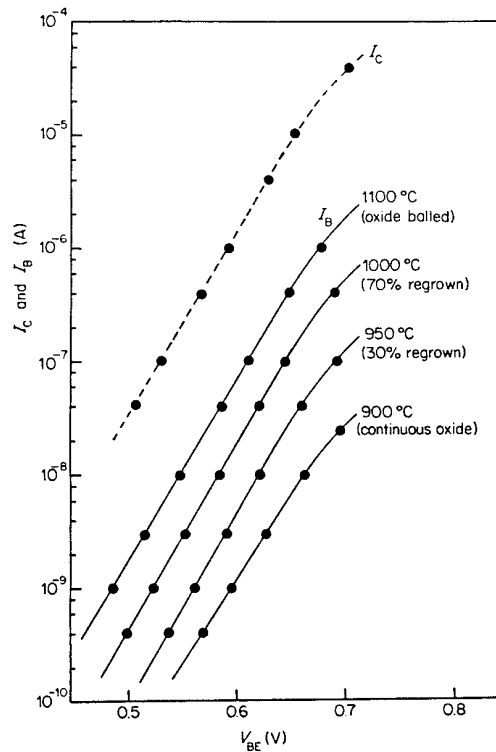


Figure 3.7 – Evolution des courbes de Gummel en fonction de la température du recuit de l'émetteur. Figure issue de la référence [19]. A l'inverse de notre étude, le courant de collecteur n'est pas affecté par la modification de la température du recuit.

L'étude de l'influence du recuit sur les paramètres statiques menée dans les références [18, 26, 27, 19] ne mentionne pas d'effets visibles sur le courant de collecteur. A l'inverse les caractérisations que nous avons menées sur les lots modulés ont permis de noter une augmentation de la densité de courant de saturation de collecteur  $J_{SC}$  équivalente à celle de  $J_{SB}$ . Ainsi, le gain en courant est équivalent pour les deux types de lots.

L'augmentation de  $J_{SC}$  peut s'expliquer par une modification des profils de dopage liée à la température plus élevée du recuit. L'oxyde étant supposé complètement rompu, l'effet bloquant de l'interface d'oxyde sur la diffusion des dopants n'existe plus. L'épais-

seur de l'émetteur monocristallin peut ainsi être modifiée. Dans le cas de la technologie que nous avons étudiée, les épaisseurs de la base et de l'émetteur sont faibles et la plus forte diffusion des dopants dans le silicium monocristallin va induire une modification sensible des épaisseurs de la base et de l'émetteur mono. Dans le cas de la référence [19], datant de 1987, on peut émettre l'hypothèse que les épaisseurs de la base et de l'émetteur monocristallins étaient plus élevées et les ruptures dans l'oxyde ne conduisaient pas à une modification importante des profils de dopants.

Le courant de saturation de collecteur étant inversement proportionnel à l'épaisseur de la base (cf équation (2.7)), la diffusion plus profonde des dopants va induire une réduction de l'épaisseur de la base, donc une augmentation de la densité de courant de saturation de collecteur [29]. Cette hypothèse a d'ailleurs été confirmée par le fondeur, indiquant une multiplication par un facteur 1,8 de la résistance  $R_{SE}$  de la couche de base pincée dans le cas des lots recuits à  $1100^{\circ}C$ . Cette dernière est estimée en évaluant la résistance d'accès à la base  $r_b$  des composants BNA100x50. Cette résistance  $R_{SE}$  dépend du dopage et est inversement proportionnelle à l'épaisseur de la base. L'épaisseur de la base semble donc être plus petite sur les lots modulés. Ce fait est en accord avec l'augmentation d'un facteur 1,4 à 1,6 de la densité de courant de saturation de collecteur  $J_{SC}$  mesurée sur chaque type de lot. Une analyse plus fine des résultats nécessiterait une prise en compte du dopage non uniforme de la base et de l'évolution des profils de dopants avec la température de recuit dépassant le cadre de cette étude.

## 3.2 Analyse des résultats obtenus sur les transistors double polysilicium

### 3.2.1 Description des composants pour la technologie à émetteur implanté

La présence dans les motifs de test d'une variété importante de géométries de composants a permis d'étudier un nombre plus important de transistors dans cette technologie. Les dimensions des composants caractérisés sont résumées dans la table (3.5). Par opposition avec la technologie simple polysilicium, il convient ici de discerner les dimensions du masque et la surface active de l'émetteur. En effet, les espaceurs en «L» isolant le polysilicium de la base de celui de l'émetteur réduisent la surface active de l'émetteur, comme le montre la figure (1.6) du chapitre (1). Dans ce document, les dimensions du masque (fenêtre d'émetteur) seront notées  $W$  et  $L$ , respectivement la largeur et la longueur, et les dimensions effectives seront notées  $W_E$  et  $L_E$ , avec  $W_E = W - \Delta$ , et  $L_E = L - \Delta$ . La valeur de  $\Delta$  fournie par le fondeur est de  $0,33\mu m$ . Le choix de géométries (table (3.5)) couvre une large gamme de surfaces d'émetteur. Il a également l'intérêt de présenter plusieurs géométries ayant la même longueur. Pour cette technologie, nous ne nous sommes pas intéressés aux transistors multi-émetteurs.

Nomenclature	$W$ ( $\mu m$ )	$L$ ( $\mu m$ )	$W_E$ ( $\mu m$ )	$L_E$ ( $\mu m$ )	$A_E$ ( $\mu m^2$ )
BNA07x14	0,7	1,4	0,37	1,07	0,396
BNA07x48	0,7	4,8	0,37	4,47	1,65
BNA07x104	0,7	10,4	0,37	10,07	3,73
BNA07x202	0,7	20,2	0,37	19,87	7,35
BNA10x202	1	20,2	0,67	19,87	13,3
BNA15x202	1,5	20,2	1,17	19,87	23,2
BNA202x202	20,2	20,2	19,87	19,87	395

Table 3.5 – Description des géométries caractérisées en technologie double polysilicium implanté

### 3.2.2 Description des composants pour la technologie à émetteur dopé «in-situ»

Dans cette technologie, destinée à des applications à fréquences plus élevées, le dopage «in-situ» du polysilicium d'émetteur ne nécessite plus d'espaceurs en  $L$  comme dans le cas de la technologie implantée. La surface active se déduit des dimensions dessinées en appliquant un terme correctif  $\Delta$  beaucoup plus faible. Il est égal, pour cette technologie, à  $42nm$ . La table (3.6) présente les caractéristiques géométriques des composants étudiés.

Nomenclature	$W$ ( $\mu m$ )	$L$ ( $\mu m$ )	$W_E$ ( $\mu m$ )	$L_E$ ( $\mu m$ )	$A_E$ ( $\mu m^2$ )
BNA03x203	0,3	20,3	0,258	20,258	5,23
BNA05x203	0,5	20,3	0,458	20,258	9,28
BNA07x203	0,7	20,3	0,658	20,258	13,33
BNA11x203	1,1	20,3	1,058	20,258	21,43
BNA19x203	1,9	20,3	1,858	20,258	37,64
BNA99x99	9,9	9,9	9,858	9,858	97,18

Table 3.6 – Description des géométries caractérisées en technologie double polysilicium dopé «in-situ».

### 3.2.3 Présentation des résultats

#### 3.2.3.1 Courbes de Gummel et gain en courant

La figure (3.8) présente les courbes de Gummel d'un transistor double polysilicium BNA07x14. Cet exemple est représentatif de ce qui a pu être mesuré dans cette technologie. On peut constater que le courant de base suit la loi en  $\exp\left(\frac{V_{BE}}{U_T}\right)$  jusqu'aux faibles valeurs de tensions  $V_{BE}$ . La contribution du courant non-idéal de base visible à faible polarisation émetteur-base en technologie simple polysilicium n'est pas mesurable dans cette technologie. On peut en effet constater sur la figure (3.8) qu'en deçà de  $V_{BE} = 0,5V$ , le courant de base est inférieur à  $1pA$ . Le léger changement de pente de la courbe dans cette zone n'est pas exploitable, car on approche alors de la limite de résolution de l'appareil de mesure.

Comme la composante idéale du courant de base domine sur une large gamme de

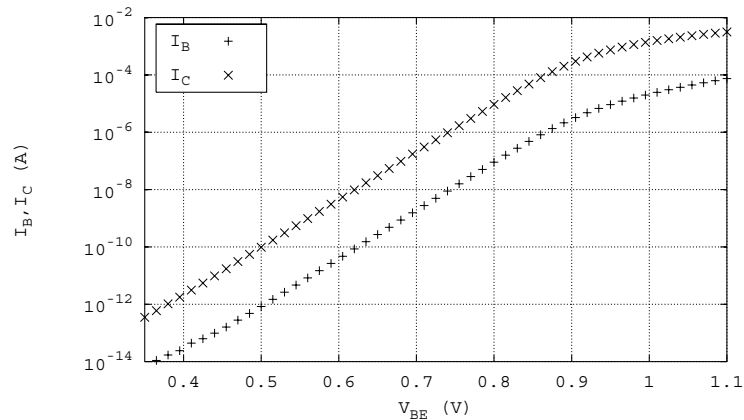


Figure 3.8 – Courbes de Gummel d'un transistor bipolaire double polysilicium BNA07x14 réalisé en technologie double polysilicium implanté. Mesure effectuée à  $V_{CB} = 0V$

tension  $V_{BE}$ , ces transistors présentent une meilleure linéarité : le gain en courant statique  $\beta_0$  est quasi-constant (figure (3.9)), où plutôt décroît faiblement (à cause de la faible valeur de la tension de Early inverse) sur plusieurs décades de courant de collecteur. La superposition sur la même figure du gain en courant d'un transistor réalisé en technologie simple polysilicium permet de mieux constater la différence (figure (3.9)).

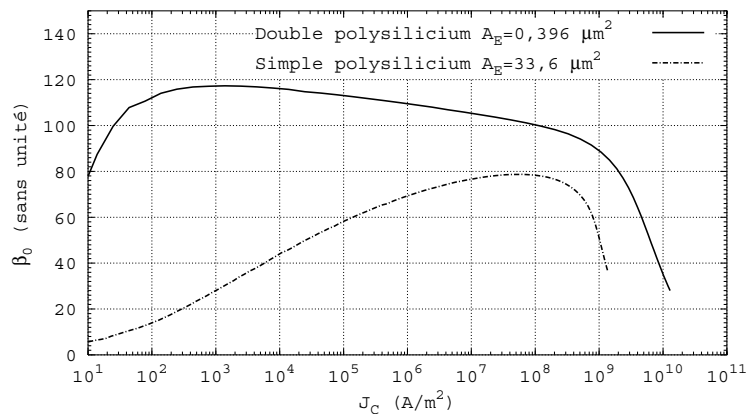


Figure 3.9 – Gain en courant statique en fonction du courant de collecteur. On peut constater une meilleure linéarité pour le transistor réalisé en technologie double polysilicium

### 3.2.3.2 Courants de saturation de base et de collecteur

Compte-tenu des faibles niveaux de courant non-idéal de base, et donc de la difficulté à l'estimer correctement, nous avons choisi de ne pas nous intéresser à ce paramètre pour



cette technologie. L'étude s'est donc concentrée sur les paramètres statiques  $J_{SC}$  et  $J_{SB}$ , respectivement la densité de courant de saturation de collecteur et la densité de courant de saturation de base (courant idéal de base).

En théorie, les densités de courants de saturation de base et de collecteur sont indépendantes de la surface active du composant. Les figures (3.10) et (3.11) présentent l'évolution des paramètres statiques en fonction de la surface active de l'émetteur ( $A_E$ ) définie dans la table (3.5) pour la technologie double polysilicium implanté.

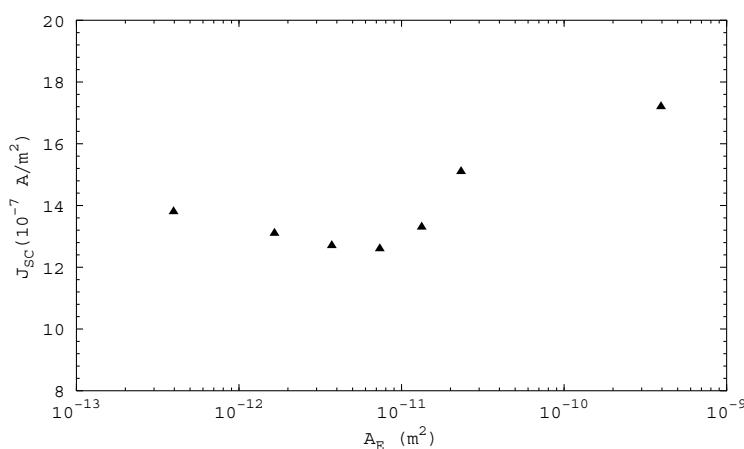


Figure 3.10 – Densité de courant de saturation de collecteur en fonction de la surface active ( $A_E$ ) du transistor en technologie double polysilicium implanté.

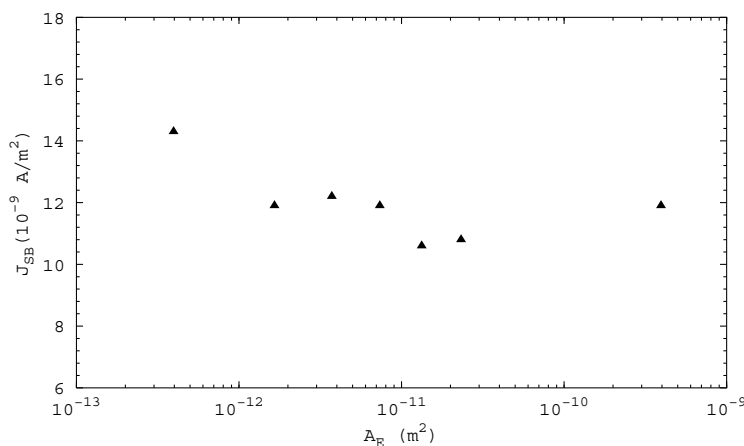


Figure 3.11 – Densité de courant de saturation de base en fonction de la surface active ( $A_E$ ) du transistor en technologie double polysilicium implanté.

Contrairement à ce qui est attendu d'un point de vue théorique, les paramètres sta-

tiques extraits des courbes de Gummel présentent une dépendance avec la surface de l'émetteur. Pour la densité de courant de saturation de collecteur, on note en fonction de  $A_E$ , d'abord une diminution modérée pour les faibles surfaces d'émetteur, puis une augmentation très nette pour les plus grandes surfaces d'émetteur (figure (3.10)). Une tendance similaire, mais d'amplitude différente, est constatée pour la densité de courant de saturation de base (figure (3.11)).

En complément à ces résultats, nous avons caractérisé des transistors plus récents de la technologie double polysilicium dopé «in-situ». La figure (3.12) présente l'évolution de la densité de courant de saturation de base en fonction de la surface active du composant. On y constate une tendance plus nette qu'en technologie double polysilicium implanté avec une légère décroissance de  $J_{SB}$  quand la surface active effective du transistor diminue.

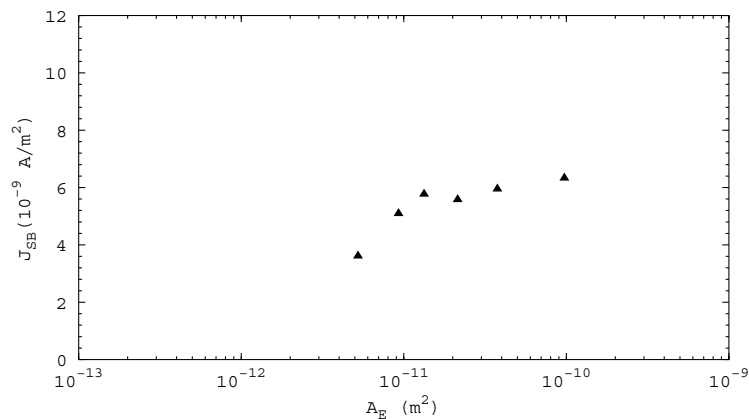


Figure 3.12 – Densité de courant de saturation de base en fonction de la surface active ( $A_E$ ) du transistor réalisé en technologie double polysilicium dopé «in-situ».

### 3.2.4 Analyse des résultats

#### 3.2.4.1 Densité de courant de saturation de collecteur

Bien que différents de la théorie ( $J_{SC}$  indépendant de la surface de l'émetteur), les résultats obtenus en statique, au niveau de la densité de courant de saturation de collecteur n'ont rien de surprenant. En effet, la diminution de  $J_{SC}$  avec les dimensions de l'émetteur est un phénomène connu sur les transistors bipolaires à émetteur polycristallin où le

polysilicium d'émetteur est déposé, puis dopé. La réduction de la largeur de l'émetteur entraîne l'apparition dans un premier temps d'un phénomène appelé «perimeter depletion» [13]. Ce phénomène apparaît lorsque la largeur du composant diminue et est lié au fait que le polysilicium, lors de sa cristallisation, a tendance à croître en structure colonnaire [13, 30], et perpendiculairement à la surface sur laquelle il croît, (figure (3.13)). En périphérie, cette croissance en colonnes, perpendiculaire à la direction de diffusion, va gêner la diffusion des atomes dopants lors de l'étape de recuit de l'émetteur. De plus, l'épaisseur du silicium polycristallin d'émetteur est plus importante en périphérie.

Il en résulte une épaisseur différente pour l'émetteur monocristallin en périphérie (noté «emitter 2» sur la partie (a) de la figure (3.13)), puisque celui-ci est formé à partir de la diffusion des dopants depuis la couche polycristalline. Le courant de collecteur étant contrôlé par l'épaisseur et le dopage de la base (équation (2.7)), la contribution au courant de collecteur de la périphérie du composant est inférieure à celle de la partie centrale. Ce phénomène est présenté dans la partie (a) de la figure (3.13).

Lorsque la largeur du composant diminue, le poids de la zone périphérique devient non-négligeable. Il en résulte une densité de courant de saturation de collecteur plus faible pour les composants de faible largeur.

Dans un deuxième temps, lorsque la largeur  $W_E$  de l'émetteur est très faible, le phénomène de «plugging» apparaît (cas (b) de la figure (3.13)). L'épaisseur de la partie polycristalline de l'émetteur est supérieure à celle attendue et l'émetteur mono, formé par diffusion depuis le polysilicium est plus faible («emitter 3» de la partie (b) de la figure (3.13)). Il en résulte une modification des caractéristiques électriques du composant (augmentation de  $J_{SB}$  et diminution de  $J_{SC}$ ).

Toutefois, ces effets ne permettent pas d'expliquer l'augmentation de  $J_{SC}$  observée sur la figure (3.10) lorsque la surface d'émetteur est inférieure à  $10^{-11}m^2$ . Les quatre composants de plus faible surface active  $A_E$  présentent une dimension commune,  $W$ . Leur largeur étant petite ( $W_E = 0,37\mu m$ ), on peut supposer que l'effet de «perimeter depletion» est le même pour ces quatre composants. La densité de courant de saturation

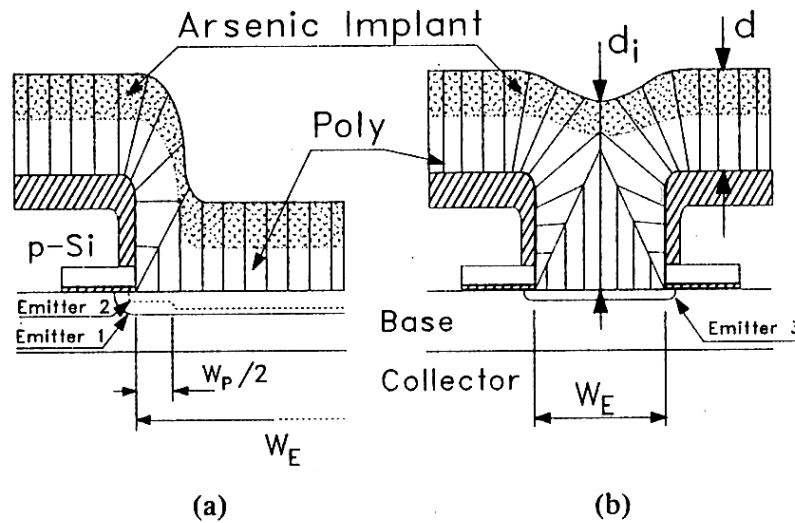


Figure 3.13 – Mise en évidence des effets de «perimeter depletion» (a) et de «plugging» (b) dans les transistors bipolaires double polysilicium. Figure extraite de la référence [13].

de collecteur devrait être la même pour ces quatre géométries. Nous pensons donc qu'il y a erreur dans l'estimation de la surface de la jonction émetteur-base utilisée dans le calcul de  $J_{SC}$  et qu'elle n'a pas nécessairement la même valeur que celle de l'interface poly-mono. Nous avons donc cherché à corriger la surface active effective de la jonction émetteur-base (surface à prendre en compte pour la normalisation du courant de saturation de collecteur) de manière à obtenir la même densité de courant de saturation pour les composants de largeur  $W_E = 0,37\mu m$ . Nous avons supposé que les dimensions de la surface de jonction sont  $W - \Delta_c$  et  $L - \Delta_c$  où  $\Delta_c$  présente une valeur différente de celle de  $\Delta$  fournie par le fondeur et utilisée dans le calcul de la surface  $A_E$  de l'interface poly-mono. Le courant de saturation de collecteur s'écrit :

$$I_{SC} = J_{SC} \cdot (W - \Delta_c) \cdot (L - \Delta_c) \quad (3.2)$$

La représentation de  $I_{SC}$  en fonction de  $L$  (figure (3.14)) a permis d'effectuer une régression linéaire et ainsi d'extraire la nouvelle valeur du terme correctif  $\Delta$  s'appliquant uniquement à  $J_{SC}$  et qui sera notée  $\Delta_c$ .

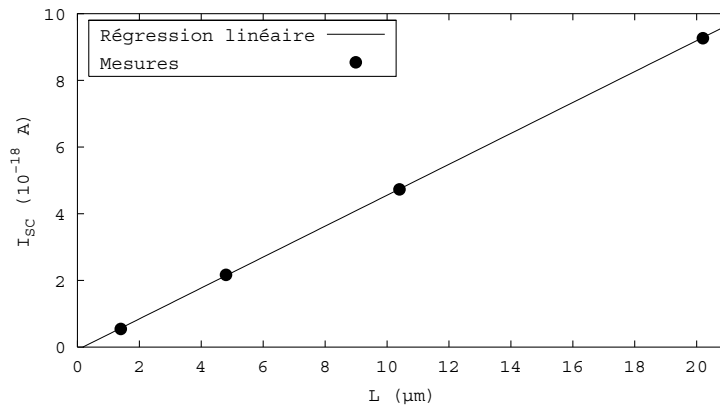


Figure 3.14 – Courant de saturation de collecteur  $I_{SC}$  en fonction de la longueur  $L$  des composants. Les quatre transistors présentent la même largeur  $W$ . La régression linéaire permet d'extraire la valeur du terme correctif  $\Delta_c$  à appliquer au calcul de la densité de courant de saturation de collecteur  $J_{SC}$

Le paramètre  $\Delta_c$  s'obtient en prenant l'intersection de la droite de régression linéaire avec l'axe des abscisses sur la figure (3.14) et a été évalué à  $174nm$ , au lieu des  $330nm$  pour le calcul de la surface de contact poly-mono de l'émetteur.

Ce résultat n'a rien d'aberrant car on peut supposer que la diffusion des dopants s'effectue également latéralement, conduisant à une surface de la jonction émetteur-base plus grande que la surface de contact poly-mono. L'utilisation de cette valeur  $\Delta_c$  permet donc de calculer de nouvelles valeurs de  $J_{SC}$ . Celle-ci sont représentées sur la figure (3.15), ainsi que les valeurs précédentes de la figure (3.10).

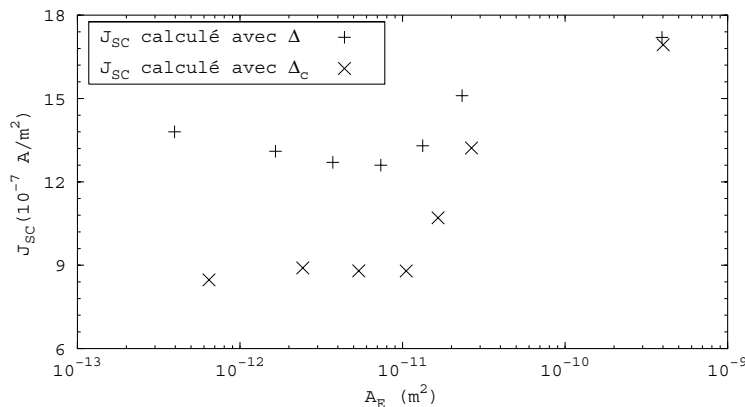


Figure 3.15 – Densité de courant de saturation de base  $J_{SC}$  calculées en utilisant deux estimations de la surface de jonction avec  $\Delta = 330 nm$  et  $\Delta_c = 174 nm$ .

### 3.2.4.2 Densité de courant de saturation de base

Dans le cas de la densité de courant de saturation de base, on suppose que les mécanismes de transport à l'interface poly-mono dominant. La surface à prendre en compte dans le calcul de  $J_{SB}$  est donc celle de l'interface mono-poly et la valeur du terme correctif à appliquer est  $\Delta = 330 \text{ nm}$ . L'évolution de  $J_{SB}$  en fonction de la surface  $A_E$  est donc celle présentée sur les figures (3.11) et (3.12). Ces figures montrent la difficulté de l'interprétation des variations de  $J_{SB}$  avec  $A_E$ , dont le comportement n'est pas le même pour ces deux technologies.

D'un point de vue théorique, on s'attend à deux phénomènes physiques :

- ✓ une augmentation de  $J_{SB}$ , liée aux effets de «plugging» et «perimeter depletion» quand la surface diminue. Ceci suppose que la vitesse de recombinaison  $S_{eff}$  dépend de  $S$  (fonction des épaisseurs et dopages des zones mono et poly de l'émetteur) et n'est donc pas totalement dominée par  $S_{ox}$ ,
- ✓ un effet de dépendance de l'épaisseur moyenne d'oxyde avec la surface active  $A_E$  pour les deux technologies.

Pour la technologie implantée, les effets de «plugging» sont prépondérants. On s'attend à une diminution de  $J_{SB}$  quand  $A_E$  augmente. L'observation de la figure (3.11) montre une légère tendance en ce sens mais les résultats expérimentaux ne sont pas totalement convaincants.

Pour la technologie dopée «in-situ» en revanche, les résultats expérimentaux montrent une évolution plus fiable.  $J_{SB}$  décroît avec la surface active de l'émetteur. Les résultats obtenus en statique pour cette technologie, ainsi que les résultats obtenus lors des mesures de bruit basse fréquence qui seront présentés en section (7.1) nous ont conduit à émettre l'hypothèse que l'oxyde interfacial pouvait avoir une épaisseur supérieure en périphérie de l'émetteur, conduisant à un oxyde plus épais en moyenne pour les petites géométries. Afin de pouvoir simuler les effets d'une variation de l'épaisseur d'oxyde  $e_{ox}$  en bordure de l'émetteur sur la densité de courant de saturation de base, nous avons modélisé cette variation par la relation :

$$e_{ox}(x) = e_0 + (e_w - e_0) \cdot \frac{ch\left(\frac{x}{\lambda}\right)}{ch\left(\frac{W_E}{2\lambda}\right)} \quad (3.3)$$

où  $x$  est l'abscisse le long de l'interface,  $e_0$  est l'épaisseur d'oxyde nominale (au centre et pour un composant de grande largeur),  $e_w$  est l'épaisseur en périphérie (pour  $x = \pm \frac{W_E}{2}$ ), et  $\lambda$  est une longueur de décroissance caractéristique. Les figures (3.16) et (3.17) présentent l'allure supposée de l'interface d'oxyde dans le cadre de l'hypothèse formulée, pour deux largeurs effectives d'émetteur de  $0,37$  et  $19,87\mu m$ .

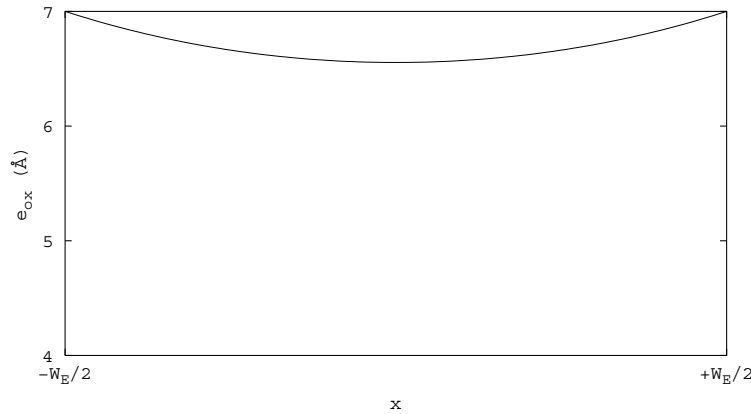


Figure 3.16 – Variation de l'épaisseur d'oxyde en fonction de l'abscisse pour un transistor de largeur effective  $W_E = 0,37\mu m$  en utilisant les valeurs  $e_0 = 5 \text{ \AA}$ ,  $e_w = 7 \text{ \AA}$  et  $\lambda = 0,25\mu m$



Figure 3.17 – Variation de l'épaisseur d'oxyde en fonction de l'abscisse pour un transistor de largeur effective  $W_E = 19,87\mu m$  en utilisant les valeurs  $e_0 = 5 \text{ \AA}$ ,  $e_w = 7 \text{ \AA}$  et  $\lambda = 0,25\mu m$

Pour les grandes largeurs d'émetteur, l'influence de la périphérie peut être considérée comme négligeable, et l'oxyde uniforme et fin. A l'inverse, quand  $W_E$  diminue, et devient de l'ordre de  $\lambda$ , l'épaisseur moyenne de l'oxyde devient supérieure à  $e_0$  et est quasi-constante.

Nous allons maintenant nous intéresser à l'évolution de  $J_{SB}$  dans le cadre de cette hypothèse. En utilisant les équations (2.11) à (2.13), la densité moyenne de courant de saturation de base d'un composant de largeur  $W_E$  peut s'écrire :

$$J_{SB}(W_E) = \frac{q \cdot (p(0) - p_0)}{W_E} \cdot \int_{-W_E/2}^{W_E/2} \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{1 + \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{S}} \cdot dx \quad (3.4)$$

Les constantes  $b$  et  $d$  s'obtiennent en identifiant l'équation (2.13) et l'équation suivante, en considérant que le terme  $c_h \cdot k \cdot T$  est très inférieur à 1 :

$$S_{Ox} = b \cdot \exp(-d \cdot e_{ox}(x)) \quad (3.5)$$

On suppose ici que la vitesse  $S$  est indépendante de la largeur du composant. Ainsi, lorsque la largeur de l'émetteur devient grande devant  $\lambda$ ,  $e_{ox}(x) \simeq e_0$ . L'équation (3.4) devient :

$$J_{SB}(\infty) = q \cdot (p(0) - p_0) \cdot \frac{b \cdot \exp(-d \cdot e_0)}{1 + \frac{b \cdot \exp(-d \cdot e_0)}{S}} \quad (3.6)$$

En considérant que le terme  $q \cdot (p(0) - p_0)$  et que la vitesse  $S$  sont identiques dans les deux expressions, on peut calculer le rapport  $\frac{J_{SB}(W_E)}{J_{SB}(\infty)}$  :

$$\frac{J_{SB}(W_E)}{J_{SB}(\infty)} = \frac{\int_{-W_E/2}^{W_E/2} \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{1 + \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{S}} \cdot dx}{W_E \cdot \frac{b \cdot \exp(-d \cdot e_0)}{1 + \frac{b \cdot \exp(-d \cdot e_0)}{S}}} \quad (3.7)$$

Cette équation permet de simuler les variations relatives de  $J_{SB}$  en fonction de la largeur effective de l'émetteur. La figure (3.18) présente l'évolution de  $J_{SB}$  normalisé ( $J_{SB}(W_E)/J_{SB}(\infty)$ ) pour 3 valeurs différentes de  $S$ .



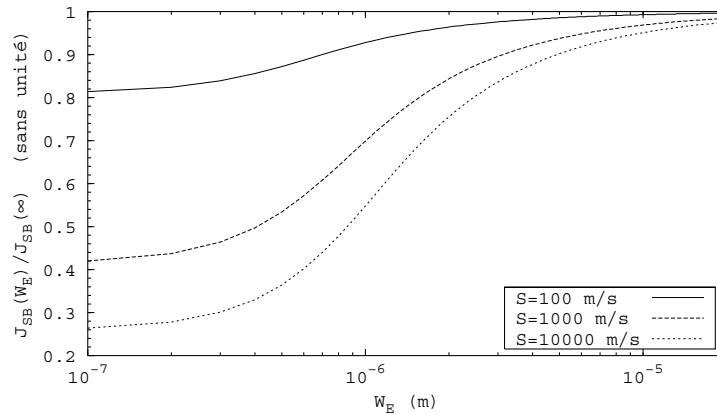


Figure 3.18 – Evolution de  $J_{SB}(W_E)/J_{SB}(\infty)$  en fonction de la largeur effective de l'émetteur pour  $S = 100, 1000$  et  $10000$  m/s. L'équation (3.7) et les valeurs numériques suivantes :  $e_w = 7,1 \text{ \AA}$ ,  $e_0 = 5 \text{ \AA}$  et  $\lambda = 0,25 \mu\text{m}$  ont été utilisées dans cette simulation.

On constate sur la figure (3.18) que les variations de  $J_{SB}(W_E)/J_{SB}(\infty)$  en fonction de la largeur effective sont moins importantes pour les faibles valeurs de  $S$ , puisque, dans ce cas, la vitesse de recombinaison effective est dominée par la valeur de  $S$ .

Afin de vérifier l'accord entre le modèle proposé et les mesures effectuées, nous avons représenté sur un même graphe les points expérimentaux (normalisés à 1 pour la plus grande géométrie) et l'ajustement effectué avec l'équation (3.7), pour chacune des deux technologies étudiées. Le choix des paramètres d'ajustement a été déterminé à partir des résultats obtenus lors des mesures de bruit (cf. chapitre (7)).

La figure (3.19) présente l'essai d'ajustement sur les transistors réalisés en technologie double polysilicium implanté. Pour cette technologie, on peut noter que le modèle proposé ne permet pas d'expliquer totalement la dépendance du courant de saturation de base  $J_{SB}$  avec les dimensions du composant (variation expérimentale non monotone de  $J_{SB}$  avec  $W_E$  sur la figure (3.19)). En outre, la valeur de  $S$  permettant cet essai d'ajustement ( $S = 100$  m/s) n'est pas réaliste car trop faible (très inférieure à la valeur de  $S_{Ox}$ ). Ces anomalies sont dues à la non prise en compte des effets de «plugging» et de «perimeter depletion» dans le modèle simple utilisé. Ces effets devraient influencer la vitesse de recombinaison  $S$ . En effet, cette vitesse de recombinaison  $S$  est liée au contact métallique et aux mécanismes de transports dans les zones mono et poly de l'émetteur. Dans le cas

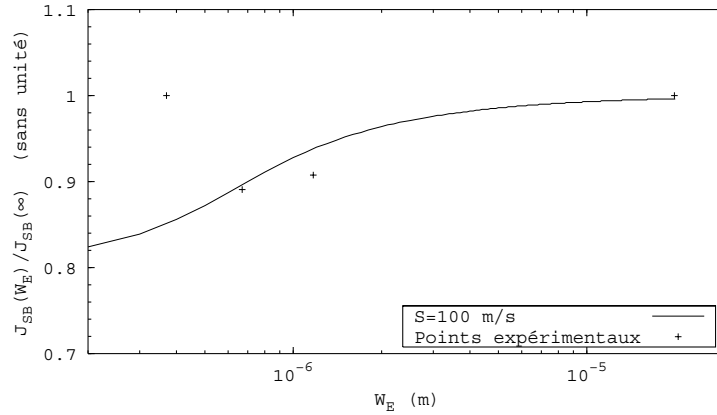


Figure 3.19 – Essai d’ajustement du modèle présenté avec les résultats expérimentaux en technologie double polysilicium implanté. Les valeurs numériques suivantes :  $S = 100 \text{ m/s}$ ,  $e_w = 7,1 \text{ \AA}$ ,  $e_0 = 5 \text{ \AA}$  et  $\lambda = 0,25 \mu\text{m}$  ont été utilisées dans cette simulation. Les composants présentés ici ont une longueur  $L_E$  de  $19,87 \mu\text{m}$ , excepté celui de plus faible largeur  $W_E$  pour lequel la longueur est égale à  $1,07 \mu\text{m}$ .

où l’émetteur polycristallin est court vis à vis de la longueur de diffusion des porteurs, elle est donnée par :

$$S = \left( \frac{Z_{mo}}{D_{mo}} + \frac{Z_{po}}{D_{po}} + \frac{1}{S_M} + \frac{N_g - 1}{S_b} \right)^{-1} \quad (3.8)$$

où  $Z_{mo}$ ,  $D_{mo}$ ,  $Z_{po}$  et  $D_{po}$  sont les épaisseurs et les constantes de diffusion des parties mono et poly de l’émetteur,  $N_g$  est le nombre de grain constituant l’émetteur poly et  $S_b$  une vitesse de recombinaison aux joints de grains du silicium polycristallin (cf figure (3.20)).

Le dopage de la partie monocristalline intervenant dans l’expression de  $S$ , certaines hypothèses utilisées dans ce modèle ne sont pas justifiées pour les transistors double polysilicium implantés. En particulier, les variations de  $S$  liées aux effets de «plugging» ne sont pas prises en compte.

En revanche, nous allons constater que le modèle simple convient bien dans le cas des transistors réalisés en technologie double polysilicium dopé in-situ, pour lesquels le polysilicium d’émetteur est dopé «in-situ». Les effets mentionnés précédemment n’ont dans ce cas plus lieu d’être. La figure (3.21) présente l’ajustement réalisé avec le modèle

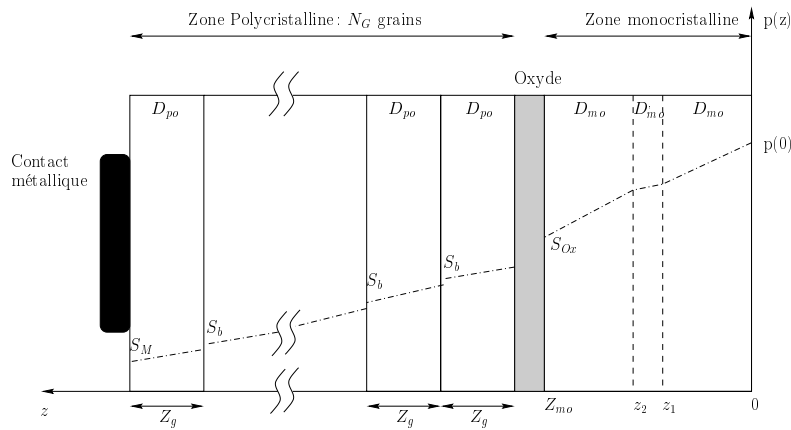


Figure 3.20 – Coupe schématique de l'émetteur polycristallin présentant les différents paramètres intervenant dans la vitesse de recombinaison  $S$ .

de l'équation (3.7) sur les points expérimentaux.

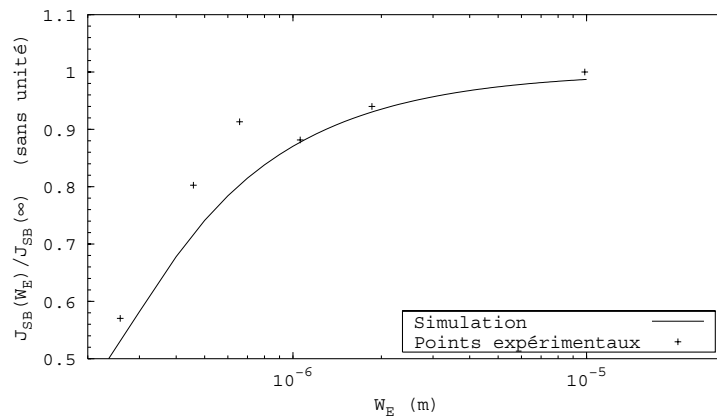


Figure 3.21 – Ajustement du modèle proposé avec les points expérimentaux en technologie double polysilicium dopé *in-situ*. Les valeurs des paramètres utilisées pour cet ajustement sont :  $e_0 = 5,5 \text{ \AA}$ ,  $e_w = 8 \text{ \AA}$ ,  $\lambda = 80 \text{ nm}$  et  $S = 1000 \text{ m/s}$ .

On peut constater que dans ce cas, l'ajustement est très correct. L'hypothèse d'un oxyde plus épais en périphérie de l'émetteur semble donc valable. Cette hypothèse permet d'expliquer correctement les variations de  $J_{SB}$  avec la surface de l'émetteur dans le cas des transistors bipolaires réalisés en technologie double polysilicium dopée *in-situ*. Nous verrons ultérieurement comment se comporte ce modèle dans le cadre des mesures de bruit basse fréquence.

### 3.3 Conclusion

Le comportement en statique de transistors issus des différentes technologies a été étudié. Des différences ont été relevées au niveau de l'évolution des différents paramètres statiques avec la technologie ou la géométrie des composants.

Pour les transistors réalisés en technologie simple polysilicium, la composante non idéale du courant de base a été attribuée à la périphérie non-murée de l'émetteur. Celle-ci consiste en un oxyde thermique fin surmonté d'un oxyde déposé. Les pièges contenus dans cet oxyde semblent être à l'origine du courant non-idéal de base. Pour ces deux technologies, la périphérie de l'émetteur est différente par rapport à la technologie simple polysilicium. Nous n'avons pu estimer, dans ces technologies, le niveau de courant non-idéal de base.

Pour les transistors bipolaires réalisés en technologie double polysilicium implanté, la dépendance du courant de saturation de collecteur a été attribuée aux effets de «perimeter depletion» et de «plugging».

Dans le cas des transistors bipolaires réalisés en technologie double polysilicium dopé in-situ, la dépendance du courant de saturation de base a été expliquée par un modèle considérant un oxyde d'interface plus épais en périphérie de l'émetteur. Ce modèle sera par la suite appliqué aux résultats des caractérisations en bruit basse fréquence.



# Chapitre 4

## Présentation théorique du bruit basse fréquence

### 4.1 Introduction

Avant de s'intéresser aux différentes sources de bruit d'un transistor bipolaire, nous allons présenter rapidement les différents types de bruits que l'on rencontre dans ces dispositifs.

La figure (4.1) présente les trois types de fluctuations rencontrées dans les dispositifs à semi-conducteurs. La partie gauche de la figure concerne le domaine temporel et la partie droite le domaine fréquentiel. On y distingue :

- ✓ le bruit thermique, bruit de Nyquist Johnson et bruit de grenaille, dont la densité spectrale est indépendante de la fréquence. Ce type de bruit est appelé bruit blanc,
- ✓ le bruit en  $1/f$ , également appelé bruit de scintillation, ou «flicker noise» dont la densité spectrale est inversement proportionnelle à la fréquence,
- ✓ le bruit de génération-recombinaison. Dans le domaine temporel, ce type de bruit se manifeste par un signal à deux états, qui peut être représenté comme un signal télégraphique aléatoire. Ce bruit est également appelé bruit en créneaux ou bruit RTS (Random Telegraph Signal). Dans le domaine fréquentiel, ce type de bruit

présente une densité spectrale constante jusqu'à une fréquence caractéristique  $f_0$ , à partir de laquelle elle décroît en  $1/f^2$ . Ce type de spectre est également appelé «lorentzienne».

Ces deux dernières composantes constituent le bruit excédentaire. La fréquence à laquelle le bruit excédentaire est égal au bruit blanc est appelée fréquence de recouvrement. Dans le domaine temporel, ces différents bruits sont mélangés et peu d'informations se déduisent de cette représentation. En particulier, du bruit en crêpeaux peut être masqué par du bruit blanc ou du bruit en  $1/f$  et ainsi ne pas être détectable dans le domaine temporel tout en se manifestant par une lorentzienne dans le spectre de bruit.

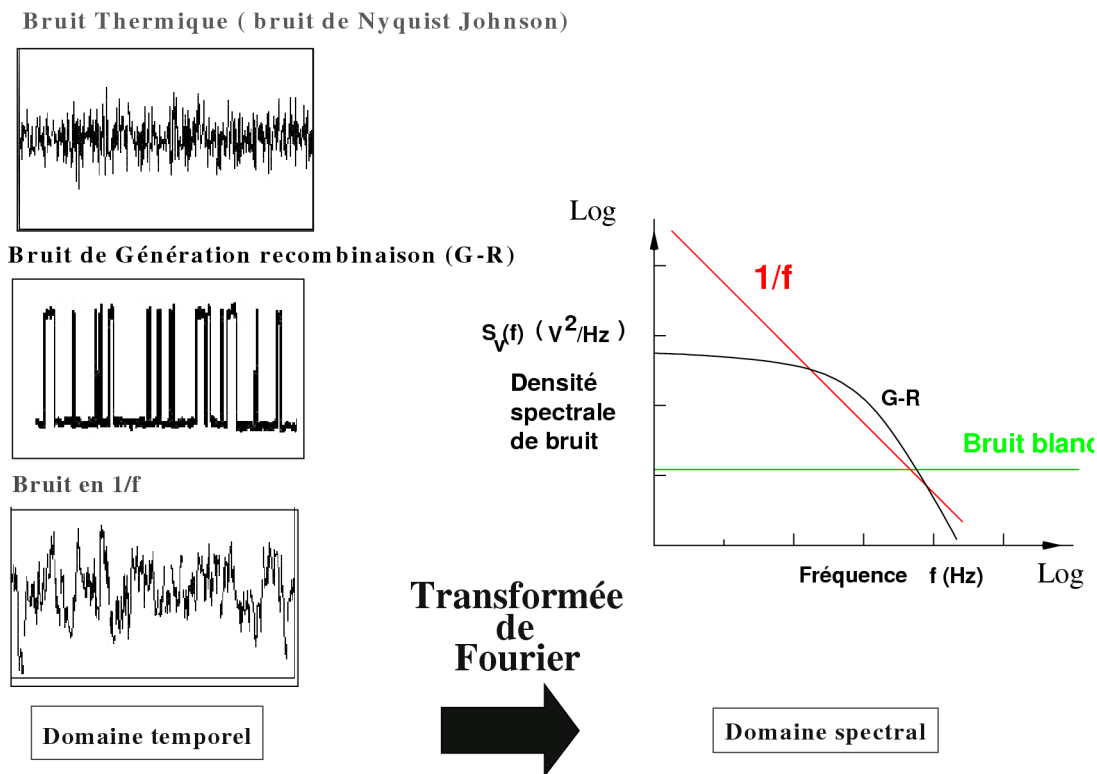


Figure 4.1 – Représentations temporelles et fréquentielles des différentes formes de bruits rencontrées dans les dispositifs à semi-conducteurs. Figure issue de la référence [31]

## 4.2 Sources de bruit blanc

### 4.2.1 Bruit thermique

Le bruit thermique est une conséquence du mouvement brownien des porteurs dans un conducteur. Dans une résistance, il constitue le niveau de bruit minimal, présent même en l'absence de polarisation. La densité spectrale de bruit thermique est fonction de la température et de la résistance. Dans le cas on l'on modélise une résistance réelle (bruyante) par une résistance idéale (supposée sans bruit) en série avec une source de tension de bruit (figure (4.2)), la densité spectrale de tension de bruit thermique s'écrit :

$$e_{nR}^2 = 4 \cdot k \cdot T \cdot R \quad (4.1)$$

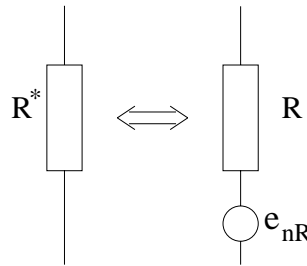


Figure 4.2 – Modélisation du bruit généré par une résistance. La résistance réelle  $R^*$  est représentée par une résistance  $R$  idéale (sans bruit) en série avec une source de tension de bruit  $e_{nR}$ .

L'impédance d'entrée dynamique  $r_\pi$  ne génère pas de bruit thermique car elle n'est qu'une représentation du fonctionnement en régime de petits signaux de la jonction émetteur-base et n'est en aucun cas une résistance au sens physique du terme.

### 4.2.2 Bruit de grenaille

Cette source de bruit, également appelée «shot noise», ou bruit de Schottky, est liée au franchissement par les porteurs des barrières de potentiel que constituent par exemple les jonctions du transistor bipolaire. Si on appelle  $i_{nI}^2$  la densité spectrale de la source de bruit associée au courant continu  $I$  circulant dans le dispositif, on peut écrire :



$$i_{nI}^2 = 2 \cdot q \cdot I \quad (4.2)$$

Deux sources de bruit de grenaille sont à considérer dans un transistor bipolaire. Ces deux sources sont liées aux porteurs minoritaires injectés dans l'émetteur et dans la base et qui ont à franchir la barrière de potentiel que constitue la jonction émetteur-base. Les densités spectrales de bruit de ces deux sources s'écrivent respectivement :

$$i_{n1}^2 = 2 \cdot q \cdot I_B \quad (4.3)$$

$$i_{n2}^2 = 2 \cdot q \cdot I_C \quad (4.4)$$

### 4.3 Sources de bruit excédentaire en $1/f$

Cette partie présente les différents mécanismes générant du bruit en  $1/f$  dans un transistor bipolaire. Les modèles du bruit RTS ne seront pas abordés ici, les mesures effectuées sur les échantillons n'ayant pas montré de cas où ces mécanismes étaient prépondérants.

#### 4.3.1 Théorie de Mc Whorter

Mc Whorter interprète le bruit en  $1/f$  par un modèle utilisant des mécanismes de piégeage-dépiégeage. Le bruit est lié à une fluctuation du nombre de porteurs [32]. A des états situés dans la bande interdite peuvent être associés des constantes de temps de génération-recombinaison, distribuées selon une loi en  $1/\tau$ . Mathématiquement, cela conduit à écrire que le bruit est égal à la somme de toutes les composantes de bruit propres à chacun des états. D'où :

$$S_n(f) = \int_0^{\infty} 4 \cdot \langle \Delta N^2 \rangle \cdot \frac{\tau}{1 + (2 \cdot \pi \cdot f)^2 \cdot \tau^2} \cdot d\tau \quad (4.5)$$

où  $\langle \Delta N^2 \rangle$  est la moyenne du carré des fluctuations du nombre de porteurs  $N$ .

Après intégration, la densité spectrale  $S_n(f)$  présente une évolution en  $1/f$ .

### 4.3.2 Théorie de Hooge

Pour Hooge, le bruit excédentaire en  $1/f$  est un effet de volume lié aux fluctuations de la mobilité. Dans le cas d'un semi-conducteur faiblement dopé, la mobilité ( $\mu_{latt}$ ) est fonction de la qualité du réseau cristallin. Hooge propose un modèle empirique [33]. Si on s'intéresse à la densité spectrale  $S_X(f)$  des fluctuations d'une grandeur  $X$ , on peut écrire :

$$\frac{S_X(f)}{X^2} = \frac{\alpha_H}{N \cdot f} \quad (4.6)$$

où  $N$  est le nombre total de porteurs libres et  $\alpha_H$  est un paramètre de normalisation traduisant la qualité du réseau cristallin. Plus la valeur de  $\alpha_H$  est faible, meilleure est la qualité du réseau. Hooge pensa dans un premier temps que  $\alpha_H$  était une constante universelle, valant  $2 \cdot 10^{-3}$ . Plus récemment, Hooge a proposé une valeur inférieure dans le cas d'échantillons homogènes [34]. Dans le cas de transistors MOS et bipolaires, des valeurs beaucoup plus faibles ont été constatées [35]. Lorsque le matériau est plus dopé, la dégradation de la mobilité liée aux atomes dopants est à prendre en compte. La loi approximative de Matthiessen permet d'écrire :

$$\frac{1}{\mu_{mes}} = \frac{1}{\mu_{latt}} + \frac{1}{\mu_{imp}} \quad (4.7)$$

où  $\mu_{imp}$  est la mobilité liée aux atomes dopants et  $\mu_{latt}$  la mobilité liée au réseau cristallin (ou mobilité à faible dopage).

La densité spectrale des fluctuations de la mobilité mesurée s'écrit finalement :

$$\frac{S_{\mu_{mes}}}{\mu_{mes}^2} = \frac{\alpha_{mes}}{N \cdot f} \quad (4.8)$$

$$\alpha_{mes} = \left( \frac{\mu_{mes}}{\mu_{latt}} \right)^2 \cdot \alpha_{latt} \quad (4.9)$$

### 4.3.3 Résistance d'accès à la base

La source de bruit excédentaire liée à la résistance de base est modélisée par une source de tension en série avec la résistance  $r_b$ . La densité spectrale de bruit excédentaire, notée  $e_{nr_b}^2$ , liée à la résistance d'accès à la base se déduit de l'équation (4.6) :

$$e_{nr_b}^2 = \frac{\alpha_{rb} \cdot r_b^2 \cdot I_B^2}{N_b \cdot f} \quad (4.10)$$

En posant  $K_{rb} = \frac{\alpha_{rb} \cdot r_b^2}{N_b}$ , on peut écrire :

$$e_{nr_b}^2 = \frac{K_{rb} \cdot I_B^2}{f} \quad (4.11)$$

où  $K_{rb}$  est un paramètre quantifiant le niveau de bruit excédentaire lié à la résistance de base.

### 4.3.4 Bruit de diffusion

Dans un transistor bipolaire, les porteurs minoritaires se déplacent par des mécanismes de diffusion dans les zones monosilicium et polysilicium de la base et de l'émetteur. Deux sources de bruit liées à la diffusion des porteurs dans la base et dans l'émetteur sont introduites.

#### 4.3.4.1 Diffusion dans la base

Dans le cas d'un transistor NPN, où l'épaisseur de la base est très inférieure à la longueur de diffusion des porteurs minoritaires (électrons), et lorsque la tension  $V_{BE}$  est grande devant  $U_T$ , la densité de courant d'électrons circulant en moyenne dans la base s'écrit :

$$J_n = - \frac{q \cdot n(0)}{\frac{Z_B}{D_{nB}} + \frac{1}{V}} \quad (4.12)$$

où  $V$  est la vitesse des porteurs en  $z = Z_B$ . Le calcul mené dans la référence [36],

complétant les travaux de Markus et Kleinpenning [37, 38] considère les fluctuations du courant de collecteur engendrées par une fluctuation de la mobilité  $\mu_n$  dans une tranche  $dz$  de la base (figure(4.3)).

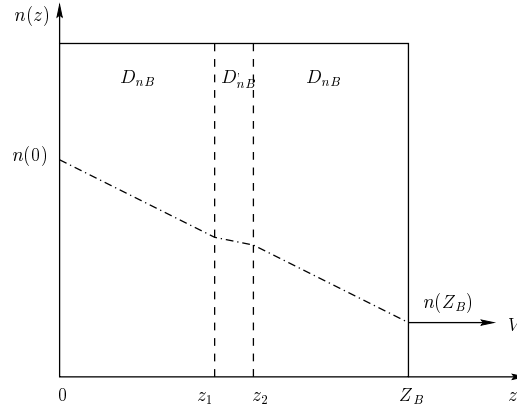


Figure 4.3 – Calcul du bruit de diffusion des porteurs minoritaires dans la base. La fluctuation de la mobilité dans la tranche  $dz$  entre  $z_1$  et  $z_2$  entraîne une fluctuation de la constante de diffusion  $D_{nB}$ , alors notée  $D'_{nB}$ .

Cette fluctuation de la mobilité engendre une fluctuation de la constante de diffusion  $D_{nB}$  des électrons. En supposant que ces fluctuations sont lentes devant le temps de transit des porteurs dans la base et ne sont pas corrélées spatialement, la densité spectrale des fluctuations du courant de collecteur (notée  $i_{n2}^2$ ) liées à la diffusion des porteurs dans la base s'écrit :

$$i_{n2}^2 = \frac{\alpha_B \cdot q \cdot D_{nB} \cdot I_C}{f \cdot Z_B^2 \cdot \left(1 + \frac{D_{nB}}{V \cdot Z_B}\right)^2} \cdot \ln \left( \frac{n(0)}{n(Z_B)} \right) \quad (4.13)$$

Afin de simplifier les écritures, un paramètre  $K_{i2}$  quantifiant le bruit lié à la diffusion des porteurs minoritaires dans la base est introduit. L'équation (4.13) s'écrit :

$$i_{n2}^2 = \frac{K_{i2} \cdot I_C}{f} \quad (4.14)$$

où le paramètre  $K_{i2}$  s'écrit :

$$K_{i2} = \frac{\alpha_B \cdot q \cdot D_{nB}}{Z_B^2 \cdot \left(1 + \frac{D_{nB}}{V \cdot Z_B}\right)^2} \cdot \ln \left( \frac{n(0)}{n(Z_B)} \right) \quad (4.15)$$

Le courant de bruit lié à la diffusion des porteurs dans la base évolue donc linéairement avec le courant de collecteur et est indépendant de la surface active du composant.

#### 4.3.4.2 Diffusion dans l'émetteur

Les mécanismes de transport dans le silicium polycristallin étant complexes, deux cas sont envisagés pour la morphologie de la zone polycristalline de l'émetteur. Dans un premier temps, les grains constituant la partie polycristalline sont supposés être courts, et d'épaisseur très inférieure à la longueur de diffusion des trous. Dans un deuxième temps, le premier grain est considéré comme long.

##### Cas où les grains sont courts

La figure (4.4) présente le modèle utilisé pour le calcul de la densité spectrale de bruit liée à la diffusion des porteurs dans l'émetteur. La zone monocristalline est d'épaisseur  $Z_{mo}$  et sa constante de diffusion est  $D_{mo}$ . Une vitesse de recombinaison  $S_{Ox}$  est attribuée à l'oxyde d'interface entre les zones mono et poly de l'émetteur. La partie polycristalline de l'émetteur est constituée de  $N_g$  grains de taille  $Z_g$ , pour lesquels la constante de diffusion est notée  $D_{po}$ . A chaque joint de grains, on associe une vitesse de recombinaison  $S_b$ . Pour finir, le contact métallique d'émetteur est caractérisé par une vitesse de recombinaison  $S_M$ .

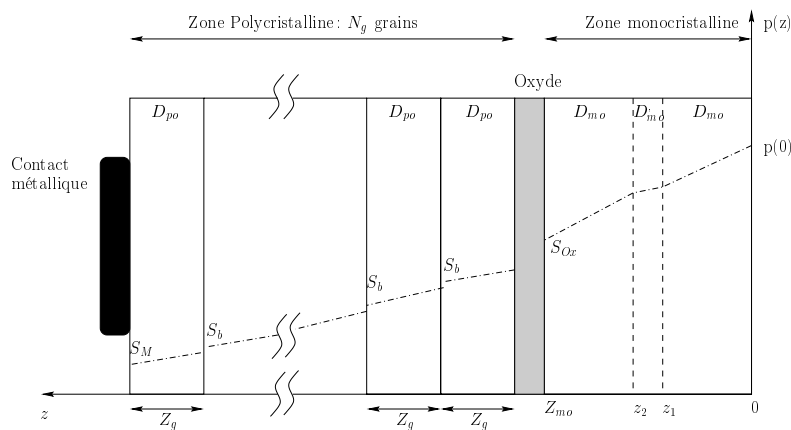


Figure 4.4 – Calcul du bruit de diffusion des porteurs minoritaires dans l'émetteur dans le cas où les grains constituant la partie polycristalline sont supposés courts.

Comme pour le calcul du bruit lié à la diffusion des électrons dans la base (source  $i_{n2}$ ), on considère une tranche d'épaisseur  $dz$  dans laquelle la mobilité fluctue. En appliquant ce raisonnement à la partie monocristalline de l'émetteur et à chaque grain de la partie polycristalline, la densité spectrale des fluctuations liées à la diffusion des porteurs minoritaires dans l'émetteur s'écrit [36] :

$$i_{nD}^2 = \frac{\frac{\alpha_{mo} \cdot q \cdot I_B}{f \cdot D_{mo}} \ln \left( \frac{p(0)}{p(Z_{mo})} \right) + \sum_{N_g} \frac{\alpha_{po} \cdot q \cdot I_B}{f \cdot D_{po}} \ln \left( \frac{p_i(0)}{p_i(Z_g)} \right)}{\left( \frac{Z_{mo}}{D_{mo}} + \frac{1}{S_{Ox}} + \sum_{N_g} \frac{Z_g}{D_{po}} + \sum_{N_g-1} \frac{1}{S_b} + \frac{1}{S_M} \right)^2} \quad (4.16)$$

où  $p_i(0)$  et  $p_i(Z_g)$  sont les densités de porteurs au début et à la fin du  $i^{\text{ème}}$  grain,  $\alpha_{mo}$  et  $\alpha_{po}$  sont les constantes de Hooge des parties monosilicium et polysilicium de l'émetteur.

On pose :

$$\frac{1}{S} = \frac{Z_{mo}}{D_{mo}} + \frac{1}{S_{Ox}} + \sum_{N_g} \frac{Z_g}{D_{po}} + \sum_{N_g-1} \frac{1}{S_b} + \frac{1}{S_M} \quad (4.17)$$

où  $S$  est une vitesse de recombinaison effective englobant l'ensemble des contributions de l'émetteur. De plus, compte tenu de l'hypothèse que les grains sont identiques, on montre que le terme  $\frac{p_i(0)}{p_i(Z_g)}$  est indépendant du grain  $i$ . On peut alors le calculer pour le dernier grain :

$$\frac{p_i(0)}{p_i(Z_g)} = 1 + \frac{S_M \cdot Z_g}{D_{po}} \quad (4.18)$$

En considérant que  $\frac{S_M \cdot Z_g}{D_{po}} \gg 1$ , on peut écrire :

$$\sum_{N_g} \ln \left( \frac{p_i(0)}{p_i(Z_g)} \right) \simeq \ln \left( 1 + \frac{S_M \cdot Z_{po}}{D_{po}} \right) \quad (4.19)$$

où  $Z_{po}$  est l'épaisseur totale du silicium polycristallin. De plus, on peut montrer que si  $\frac{S \cdot Z_{mo}}{D_{mo}} \gg 1$ , alors  $\frac{p(0)}{p(Z_{mo})} \simeq 1 + \frac{S \cdot Z_{mo}}{D_{mo}}$ .

Compte tenu de ces conditions, l'équation (4.16) devient :

$$i_{nD}^2 = \frac{S^2 \cdot q \cdot I_B}{f} \cdot \left[ \frac{\alpha_{mo}}{D_{mo}} \ln \left( 1 + \frac{S \cdot Z_{mo}}{D_{mo}} \right) + \frac{\alpha_{po}}{D_{po}} \ln \left( 1 + \frac{S_M \cdot Z_{po}}{D_{po}} \right) \right] \quad (4.20)$$

Pour simplifier les écritures, le paramètre  $K_D$  est introduit. La densité spectrale de bruit lié à la diffusion des porteurs dans l'émetteur s'écrit :

$$i_{nD}^2 = \frac{K_D \cdot I_B}{f} \quad (4.21)$$

où le paramètre  $K_D$  s'écrit :

$$K_D = S^2 \cdot q \cdot \left[ \frac{\alpha_{mo}}{D_{mo}} \ln \left( 1 + \frac{S \cdot Z_{mo}}{D_{mo}} \right) + \frac{\alpha_{po}}{D_{po}} \ln \left( 1 + \frac{S_M \cdot Z_{po}}{D_{po}} \right) \right] \quad (4.22)$$

Comme pour la source  $i_{n2}$ , on trouve que la densité spectrale de bruit lié à la diffusion des porteurs minoritaires dans l'émetteur est indépendante de la surface active du composant et évolue linéairement avec le courant de diffusion.

On peut noter, dans l'équation (4.21), que la source de bruit  $i_{nD}$  est la somme de deux contributions. Le bruit excédentaire de diffusion des porteurs dans l'émetteur d'un transistor bipolaire à émetteur polycristallin peut être modélisé par deux sources de bruit de diffusion. La première concerne la diffusion dans la partie monocristalline de l'émetteur, ayant une épaisseur  $Z_{mo}$ , une constante de Hooge  $\alpha_{mo}$  et une vitesse de recombinaison à son extrémité notée  $S$ . La deuxième est relative à la partie polycristalline de l'émetteur, que l'on peut modéliser par une zone «pseudo» monocristalline, avec une épaisseur  $Z_{po}$ , une constante de Hooge  $\alpha_{po}$  et dont la vitesse de recombinaison à l'extrémité est celle du contact métallique ( $S_M$ ). Il est impossible de distinguer expérimentalement ces deux contributions sans un plan de modulation des paramètres technologiques adapté.

### Cas où le premier grain est long

Dans le cas où le premier grain est long, tous les porteurs se sont recombinés dans ce premier grain. Ainsi, pour la partie polycristalline de l'émetteur, seules les fluctuations de

la mobilité dans le premier grain sont considérées (figure (4.5)).

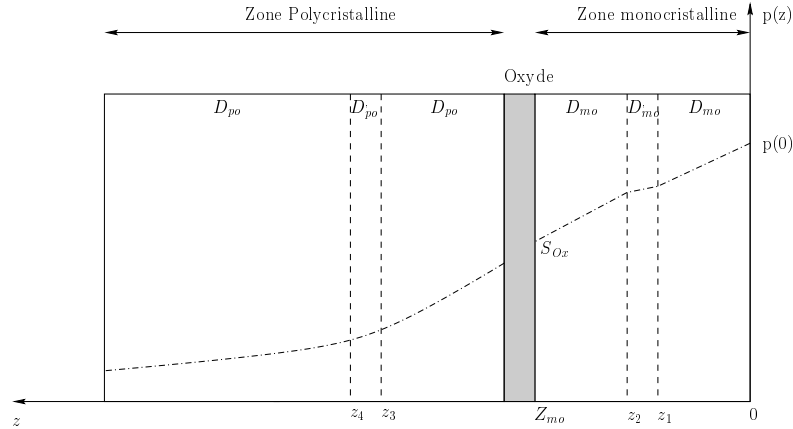


Figure 4.5 – Calcul du bruit de diffusion des porteurs minoritaires dans l'émetteur dans le cas où le premier grain constituant la partie polycristalline est supposé long.

Le calcul de la densité spectrale de courant de bruit dans la partie monocristalline de l'émetteur est équivalent à celui mené dans la section (4.3.4.1). Seule la vitesse de recombinaison à prendre en compte est différente :

$$i_{nDmo}^2 = \frac{\alpha_{mo} \cdot q \cdot I_B}{f \cdot D_{mo}} \cdot S_1^2 \cdot \ln \left( \frac{p(0)}{p(Z_{mo})} \right) \quad (4.23)$$

La vitesse de recombinaison  $S_1$  est donnée par [36]:

$$S_1 = \left( \frac{Z_{mo}}{D_{mo}} + \frac{1}{S_{Ox}} + \frac{L_{po}}{D_{po}} \right)^{-1} \quad (4.24)$$

Dans le cas de la zone polycristalline, le calcul mené dans la référence [36] montre que la densité spectrale de courant de bruit lié à la diffusion des porteurs dans l'émetteur polycristallin s'écrit :

$$i_{nDpo}^2 = \frac{\alpha_{po} \cdot q \cdot I_B}{3 \cdot f \cdot D_{po}} \cdot S_1^2 \quad (4.25)$$

La densité spectrale de courant de bruit de diffusion dans l'ensemble de l'émetteur s'écrit finalement :



$$i_{nD}^2 = \frac{S_1^2 \cdot q \cdot I_B}{f} \cdot \left[ \frac{\alpha_{mo}}{D_{mo}} \cdot \ln \left( \frac{p(0)}{p(Z_{mo})} \right) + \frac{\alpha_{po}}{3 \cdot D_{po}} \right] \quad (4.26)$$

que l'on écrira :

$$i_{nD}^2 = \frac{K_D \cdot I_B}{f} \quad (4.27)$$

Dans le cas où le premier grain est long, le paramètre  $K_D$  s'écrit :

$$K_D = S_1^2 \cdot q \cdot \left[ \frac{\alpha_{mo}}{D_{mo}} \cdot \ln \left( \frac{p(0)}{p(Z_{mo})} \right) + \frac{\alpha_{po}}{3 \cdot D_{po}} \right] \quad (4.28)$$

### 4.3.5 Bruit lié à l'oxyde d'interface

Cette partie concerne le bruit généré par le franchissement par effet tunnel de l'interface d'oxyde par les porteurs minoritaires et majoritaires.

#### 4.3.5.1 Cas des porteurs minoritaires

La question du bruit généré par la couche d'oxyde est toujours d'actualité. Différents points de vue s'opposent à propos des mécanismes générant du bruit en  $1/f$ .

Divers travaux [39, 40, 41] attribuent cette source de bruit à des recombinaisons au niveau de l'oxyde d'interface entre les zones poly et mono de l'émetteur. La théorie de Mc Whorter s'applique dans ce cas. Le bruit en  $1/f$  est la somme de lorentziennes relatives à des pièges dont les constantes de temps sont réparties selon une loi en  $1/\tau$ . Pour Sandén [42], c'est d'ailleurs ce phénomène qui explique l'apparition de lorentziennes dans les spectres de bruit mesurés sur des transistors aux dimensions submicroniques, pour lesquels la répartition des constantes de temps ne permet plus d'obtenir une densité spectrale purement en  $1/f$ .

Pour Markus [37, 38], le bruit est lié à des fluctuations de la hauteur de la barrière de potentiel que représente l'oxyde et donc de la probabilité d'effet tunnel.

Le bruit peut être interprété comme les fluctuations de la vitesse de recombinaison au

niveau de l'interface d'oxyde  $S_{Ox}$ . Pour Markus, les fluctuations de la transparence de la couche d'oxyde entraînent des fluctuations de la vitesse de recombinaison  $S_{Ox}$ , données par :

$$\frac{S_{S_{Ox}}(f)}{S_{Ox}^2} = \frac{S_{t_p}(f)}{t_p^2} = \frac{2 \cdot m_h^* \cdot q \cdot k \cdot T \cdot e_{ox}^3}{3 \cdot \chi_h \cdot \hbar^2} \cdot \frac{\tan(\delta)}{2 \cdot \pi \cdot f \cdot \varepsilon_{ox} \cdot A_E} \quad (4.29)$$

où  $\tan(\delta)$  est l'angle de perte dans la couche d'oxyde,  $m_h^*$  la masse effective des trous,  $\chi_h$  la hauteur de la barrière de potentiel pour les trous,  $\hbar$  la constante de Dirac ( $\hbar = \frac{h}{2\pi}$ ) et  $T$  la température (en kelvins).

Le calcul mené dans la référence [36] montre que la densité spectrale  $i_{nOx}^2$  des fluctuations des porteurs minoritaires traversant l'oxyde interfacial par effet tunnel s'écrit :

$$i_{nOx}^2 = \frac{S^2 \cdot I_B^2}{S_{Ox}^2 \cdot f} \cdot \frac{S_{S_{Ox}}(f)}{S_{Ox}^2} \quad (4.30)$$

En combinant les équations (4.29) et (4.30), et en introduisant un paramètre  $K_{Ox}$ , l'équation précédente s'écrit :

$$i_{nOx}^2 = \frac{K_{Ox} \cdot I_B^2}{f} \quad (4.31)$$

où le paramètre  $K_{Ox}$  s'écrit :

$$K_{Ox} = \frac{S^2}{S_{Ox}^2} \cdot \frac{2 \cdot m_h^* \cdot q \cdot k \cdot T \cdot e_{ox}^3}{3 \cdot \chi_h \cdot \hbar^2} \cdot \frac{\tan(\delta)}{2 \cdot \pi \cdot f \cdot \varepsilon_{ox} \cdot A_E} \quad (4.32)$$

Cette source présente donc une dépendance quadratique en fonction de  $I_B$  et évolue comme l'inverse de la surface active  $A_E$  du composant (cf. éq. 4.29).

#### 4.3.5.2 Cas des porteurs majoritaires

Pour Markus [38], les fluctuations de la hauteur de la barrière de potentiel modifient également la probabilité d'effet tunnel pour les électrons. On peut donc écrire, pour les fluctuations  $S_{r_{Ox}}(f)$  de la résistance  $r_{Ox}$  liée à la couche d'oxyde :

$$\frac{S_{r_{Ox}}(f)}{r_{Ox}^2} = \frac{S_{t_n}(f)}{t_n^2} = \frac{2 \cdot m_e^* \cdot q \cdot k \cdot T \cdot e_{ox}^3}{3 \cdot \chi_e \cdot \hbar^2} \cdot \frac{\tan(\delta)}{2 \cdot \pi \cdot f \cdot \varepsilon_{ox} \cdot A_E} \quad (4.33)$$

où  $m_e^*$  est la masse effective des électrons et  $\chi_e$  la hauteur de la barrière de potentiel pour les électrons.

Dans un transistor bipolaire à émetteur polycristallin, la résistance d'émetteur est dominée par la résistance de la couche d'oxyde [19, 38]. Dans ce cas, on peut écrire :

$$\frac{S_{r_e}(f)}{r_e^2} \simeq \frac{S_{r_{Ox}}(f)}{r_{Ox}^2} \quad (4.34)$$

La densité spectrale de bruit lié au passage par effet tunnel des porteurs majoritaires à travers l'oxyde s'écrit, en introduisant un paramètre  $K_{re}$  :

$$e_{nre}^2 = \frac{K_{re} \cdot I_E^2}{f}$$

### 4.3.6 Bruit de recombinaison

Dans la partie consacrée au comportement en statique du transistor, nous avons vu qu'une partie du courant de base est due à des recombinaisons en périphérie de la zone de charges d'espace de la jonction émetteur-base (courant non-idéal de base). Ce processus est indépendant du courant de diffusion (courant idéal de base). On peut donc lui associer une source de bruit indépendante de la source  $i_{nD}$  [43]. Les fluctuations du courant de recombinaison peuvent être interprétées comme des fluctuations de la vitesse de recombinaison  $S_R$  en surface de la zone de charges d'espace de la jonction émetteur-base [43].

D'après la référence [44], les fluctuations de cette vitesse de recombinaison s'écrivent :

$$S_{S_R}(f) = \frac{C_f \cdot S_R}{f} \quad (4.35)$$

où  $C_f$  est une constante. Le courant de recombinaison  $I_{BNI}$  est proportionnel à  $S_R$  [44] :

$$\frac{\delta I_{BNI}}{I_{BNI}} = \frac{\delta S_R}{S_R} \quad (4.36)$$

La densité spectrale des fluctuations du courant de recombinaison s'écrit, en introduisant un paramètre  $K_{Rec}$  :

$$i_{nRec}^2 = \frac{K_{Rec} \cdot I_{BNI}^2}{f} \quad (4.37)$$

Les mesures de bruit sont réalisées dans une gamme de courants où la composante idéale du courant de base domine ( $I_B \simeq I_{BI}$ ). Dans ces conditions, la composante non-idéale du courant de base peut s'écrire :

$$I_{BNI}^2 = I_{SNI}^2 \cdot \frac{I_B}{I_{SI}} \quad (4.38)$$

En remplaçant la valeur de  $I_{BNI}$  dans l'équation (4.37), la densité spectrale de bruit de recombinaison s'écrit :

$$i_{nRec}^2 = \frac{K_{Rec} \cdot I_{SNI}^2}{I_{SI} \cdot f} \cdot I_B \quad (4.39)$$

La densité spectrale de bruit de recombinaison dans la zone de charges d'espace évolue donc linéairement avec le courant de base. De ce fait, il n'est pas possible, dans une représentation en fonction de  $I_B$ , de discerner les sources  $i_{nD}$  et  $i_{nRec}$

Ces deux sources vont donc être englobées dans une source notée  $i_{n1}$ , dont la densité spectrale est donnée par :

$$i_{n1}^2 = \frac{K_{i1} \cdot I_B}{f} \quad (4.40)$$

où le paramètre  $K_{i1}$  est donné par :

$$K_{i1} = K_D + K_{Rec} \cdot \frac{I_{SNI}^2}{I_{SI}} \quad (4.41)$$

On peut noter que ce modèle prévoit une dépendance entre la valeur du paramètre  $K_{i1}$

et les paramètres statiques  $I_{SNI}$  et  $I_{SI}$ . Une représentation du paramètre  $K_{i1}$  en fonction du rapport  $I_{SNI}^2/I_{SI}$  devrait permettre de faire la distinction entre bruit de diffusion (paramètre  $K_D$ ) et bruit de recombinaison (paramètre  $K_{Rec}$ ).

## 4.4 Schéma équivalent en petits signaux du transistor bipolaire

La figure (4.6) présente le schéma équivalent simplifié du transistor bipolaire en régime de petits signaux à basse fréquence. Les capacités parasites sont négligées car le bruit excédentaire se manifeste à basse fréquence.

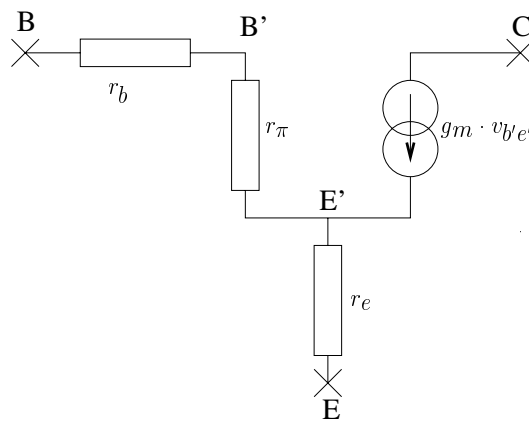


Figure 4.6 – Schéma équivalent en régime de petits signaux d'un transistor bipolaire NPN polarisé en régime de fonctionnement direct normal.

Ce schéma inclut les résistances d'accès (à l'exception de  $r_c$  qui est négligeable dans la gamme de courants de polarisation utilisée pour les caractérisations en bruit) et utilise les paramètres petits signaux intrinsèques du composant (sauf  $r_{ce}$ ) :

- ✓ une impédance d'entrée  $r_\pi$ , avec  $r_\pi = \frac{U_T}{I_B}$ ,
- ✓ un générateur de courant de sortie commandé par le courant de base. Le gain en courant dynamique  $\beta$  est, par définition égal au produit de l'impédance d'entrée par la transconductance  $g_m$  du transistor ( $g_m = \frac{I_C}{U_T}$ ). Dans le cas simplifié, où l'on néglige l'effet des tensions de Early,  $\beta = \beta_0$ ,  $\beta_0$  étant le gain en courant statique.

✓ des résistances d'accès à la base et à l'émetteur (respectivement  $r_b$  et  $r_e$ ).

Il est possible de définir une représentation équivalente utilisant les paramètres petits signaux externes du composant (figure (4.7)).

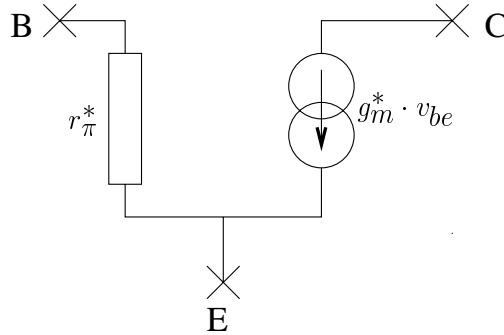


Figure 4.7 – Représentation équivalente du schéma équivalent en régime de petits signaux d'un transistor bipolaire NPN polarisé en régime de fonctionnement direct normal utilisant les paramètres externes.

Les paramètres petits signaux externes dépendent des paramètres internes définis précédemment, selon les relations suivantes :

$$g_m^* = \frac{r_\pi}{r_\pi^*} g_m \quad (4.42)$$

$$r_\pi^* = r_\pi + r_b + (\beta + 1) \cdot r_e \quad (4.43)$$

Lors des caractérisations en bruit basse fréquence, les paramètres petits signaux ont été systématiquement mesurés, ceci permettant d'obtenir des relations supplémentaires et notamment de déduire les valeurs des résistances d'accès du transistor.

## 4.5 Localisation des sources de bruit sur le schéma équivalent

Les différentes sources de bruit d'un transistor bipolaire à émetteur polycristallin ont été présentées et vont maintenant être localisées sur le schéma équivalent en régime de

petits signaux basse fréquence présenté sur la figure (4.8) :

- ✓ le bruit excédentaire généré par les résistances d'accès à l'émetteur et à la base est modélisé par deux sources de tension de bruit, de densités spectrales  $e_{nre}^2$  et  $e_{nrb}^2$ , placées en série avec leurs résistances respectives,
- ✓ le bruit excédentaire de diffusion des porteurs dans la base est modélisé par un générateur de courant de bruit, de densité spectrale  $i_{n2}^2$ , et est placé en parallèle avec le générateur de courant de sortie du transistor,
- ✓ le bruit excédentaire de diffusion des porteurs dans l'émetteur ou de recombinaison dans la zone de charges d'espace émetteur-base est modélisé par un générateur de courant de bruit, de densité spectrale  $i_{n1}^2$  placé en parallèle avec l'impédance d'entrée  $r_\pi$  du transistor,
- ✓ enfin, la source de bruit liée au franchissement de l'oxyde par les porteurs minoritaires est représentée par une source de courant de bruit, de densité spectrale  $i_{nOx}^2$  placée en parallèle avec l'impédance d'entrée du transistor.

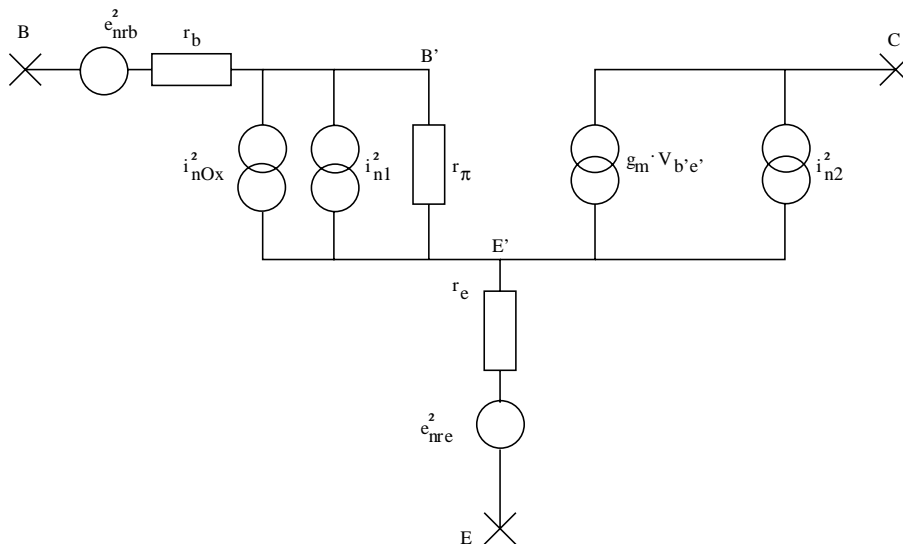


Figure 4.8 – Schéma équivalent en régime de petits signaux basse fréquence du transistor bipolaire et de ses différentes sources de bruit excédentaire.

Pour être complet, on peut également inclure les sources de bruit blanc présentées précédemment. Le schéma équivalent ne change pas, seules les écritures des densités spec-

trales des sources de bruit sont modifiées comme suit :

$$e_{nr_b}^2 = 4 \cdot k \cdot T \cdot r_b + \frac{K_{r_b} \cdot I_B^2}{f}$$

$$e_{nr_e}^2 = 4 \cdot k \cdot T \cdot r_e + \frac{K_{r_e} \cdot I_E^2}{f}$$

$$i_{n_1}^2 = 2 \cdot q \cdot I_B + \frac{K_{i_1} \cdot I_B}{f}$$

$$i_{n_2}^2 = 2 \cdot q \cdot I_C + \frac{K_{i_2} \cdot I_C}{f}$$



## 4.6 Modèle $e_n - i_n$

### 4.6.1 Modélisation du bruit d'un quadripôle

La façon minimale de représenter le bruit interne d'un quadripôle est d'utiliser deux sources équivalentes externes éventuellement corrélées. Il existe plusieurs possibilités pour modéliser le bruit d'un quadripôle [45] avec deux sources équivalentes de bruit, comme le montre la figure (4.9). Dans la plupart des cas, c'est le cas numéro 5 de la figure (4.9) qui est utilisé (sources de tension et courant à l'entrée du quadripôle).

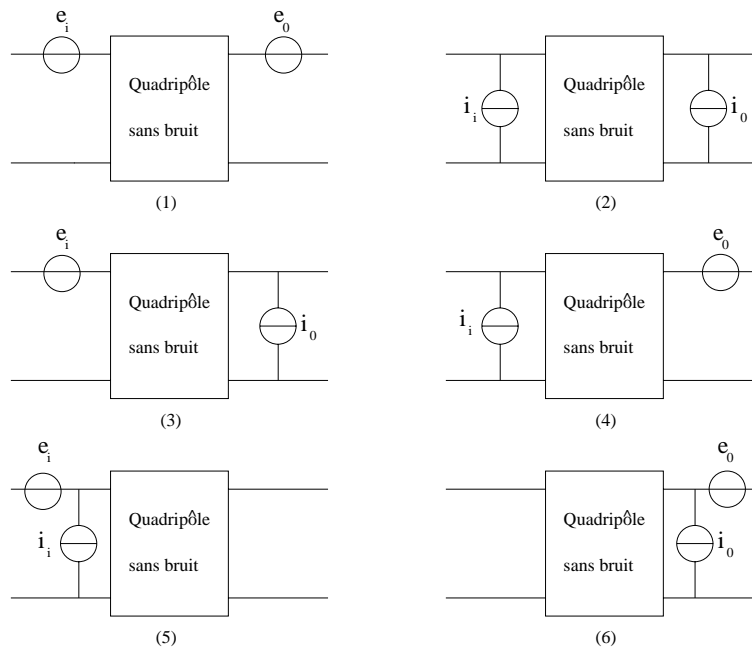


Figure 4.9 – Différentes possibilités pour modéliser le bruit d'un quadripôle à l'aide de deux sources équivalentes de bruit

#### 4.6.1.1 Sources équivalentes de bruit

Dans le cas du modèle  $e_n - i_n$ , le bruit généré par un quadripôle est représenté par deux sources équivalentes de bruit placées en entrée du même quadripôle supposé non-bruyant, comme le montre la figure (4.10) :

- ✓ une source de tension de bruit placée en série avec l'entrée du quadripôle, de densité spectrale  $e_n^2$ ,

- ✓ une source de courant de bruit placée en parallèle avec l'entrée du quadripôle, de densité spectrale  $i_n^2$ .

Ces générateurs équivalents, pouvant être indépendants, ou partiellement corrélés, résultent de la combinaison de plusieurs sources physiques internes au quadripôle.

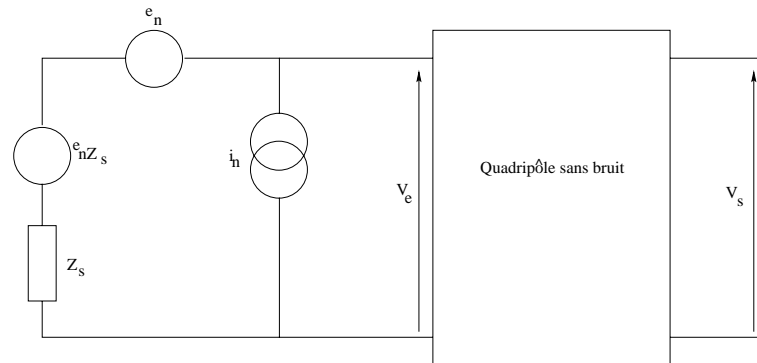


Figure 4.10 – Localisation des sources équivalentes de bruit d'un quadripôle.  $Z_S$  est une impédance dont le bruit est supposé blanc et de densité spectrale  $e_{nZ_S}^2$

Si on suppose que les sources de bruit  $e_n$  et  $i_n$  sont décorrélées et que l'impédance de source  $Z_S$  ne génère que du bruit thermique, la densité spectrale de bruit ramenée en entrée du quadripôle s'écrit:

$$S_{V_e}(f) = e_n^2 + |Z_S|^2 \cdot i_n^2 + 4 \cdot k \cdot T \cdot \text{Re}(Z_S) \quad (4.44)$$

où  $|Z_S|$  est le module de  $Z_S$  et  $\text{Re}(Z_S)$  sa partie réelle.

#### 4.6.1.2 Technique de mesure

Deux mesures de la densité spectrale de bruit ramenée en entrée, effectuées pour deux valeurs d'impédance de source différentes, vont permettre de déduire les densités spectrales des générateurs équivalents de bruit.

Pour une impédance  $Z_S$  nulle, l'équation (4.44) s'écrit :

$$S_{V_e}(f) = e_n^2 \quad (4.45)$$

Dans le cas où l'impédance  $Z_S$  est différente de zéro, la densité spectrale du générateur équivalent de courant de bruit s'obtient en effectuant l'opération suivante:

$$i_n^2 = \frac{S_{V_e}(f) - e_n^2 - 4 \cdot k \cdot T \cdot \text{Re}(Z_S)}{|Z_S|^2} \quad (4.46)$$

Cela implique tout de même deux conditions au niveau du choix de  $Z_S$  :

- ✓ la densité spectrale en entrée  $S_{V_e}(f)$  doit être dominée par le terme  $|Z_S|^2 \cdot i_n^2$ ,
- ✓ la partie imaginaire de  $Z_S$  doit être négligeable, de manière à ne pas commettre d'erreur sur le module de l'impédance. Dans la pratique, nous avons utilisé comme impédances de source des résistances, dont la capacité parasite est de l'ordre de  $0,5pF$ . En se limitant à des valeurs de  $Z_S$  inférieures au  $M\Omega$ , l'erreur commise sur  $|Z_S|^2$  est minime. Ainsi, pour une résistance de  $1M\Omega$ , le module de l'impédance vaut  $0,95M\Omega$  pour une fréquence de  $1MHz$ , ce qui introduit une erreur de 5%, négligeable à basse fréquence (en dessous de  $100kHz$ ).

#### 4.6.2 Modèle $e_n - i_n$ appliqué au transistor bipolaire polarisé en émetteur commun

Le transistor est polarisé en émetteur commun avec des résistances externes de base  $R_B$  et de collecteur  $R_C$ . La densité spectrale de bruit  $S_{V_c}(f)$  est mesurée sur le collecteur. En prenant en compte les différentes sources de bruit présentées sur le schéma équivalent petits signaux,  $S_{V_c}(f)$  s'écrit :

$$S_{V_c}(f) = e_{nR_C}^2 + G_c^2 \cdot (e_{nR_B}^2 + e_{nr_b}^2 + e_{nr_e}^2) + G_c^2 \cdot (R_B + r_b + r_e)^2 \cdot (i_{nOx}^2 + i_{n1}^2) + G_c^2 \cdot \frac{(R_B + r_b + r_e + r_\pi)^2}{\beta^2} \cdot i_{n2}^2 \quad (4.47)$$

où  $G_c$  est le gain en tension du montage et s'écrit :

$$G_c = \frac{-\beta \cdot R_C}{R_B + r_b + r_\pi + (\beta + 1) \cdot r_e} \quad (4.48)$$

En supposant que le gain en tension est suffisamment élevé pour pouvoir négliger le bruit généré par la résistance  $R_C$ , la densité spectrale de bruit ramenée en entrée  $S_{V_e}(f)$  s'écrit :

$$S_{V_e}(f) = \frac{S_{V_c}(f)}{G_c^2} = e_{nR_B}^2 + e_{nr_b}^2 + e_{nr_e}^2 + (R_B + r_b + r_e)^2 \cdot (i_{nOx}^2 + i_{n1}^2) + \frac{(R_B + r_b + r_e + r_\pi)^2}{\beta^2} \cdot i_{n2}^2 \quad (4.49)$$

La densité spectrale  $e_n^2$  du générateur équivalent de tension de bruit se déduit de l'équation (4.49) en annulant la résistance  $R_B$ .

$$e_n^2 = e_{nr_b}^2 + e_{nr_e}^2 + (r_b + r_e)^2 \cdot (i_{n1}^2 + i_{nOx}^2) + \left( \frac{r_b + r_e + r_\pi}{\beta} \right)^2 \cdot i_{n2}^2 \quad (4.50)$$

Dans le cas où  $R_B \neq 0$ , l'expression de  $i_n^2$  peut être déduite exactement de l'équation (4.46). Dans la pratique, on simplifie cette expression grâce à certaines hypothèses. Ainsi, en considérant que la résistance  $R_B$  ne génère que du bruit thermique ( $e_{nR_B}^2 = 4 \cdot k \cdot T \cdot R_B$ ), on obtient, pour le niveau de bruit excédentaire :

$$i_{n_f}^2 = \left( 1 + \frac{2 \cdot (r_b + r_e)}{R_B} \right)^2 \cdot (i_{n1}^2 + i_{nOx}^2) + \left( 1 + \frac{2 \cdot (r_b + r_e + r_\pi)}{R_B} \right)^2 \cdot \frac{i_{n2}^2}{\beta^2} \quad (4.51)$$

Dans le cas où  $R_B \gg 2 \cdot (r_b + r_e + r_\pi)$ , l'équation (4.51) devient :

$$i_{n_f}^2 = i_{n1}^2 + i_{nOx}^2 + \frac{i_{n2}^2}{\beta^2} \quad (4.52)$$

### Choix de la résistance $R_B$

Pour estimer correctement  $i_n^2$ , nous avons vu que le terme  $|Z_S|^2 \cdot i_n^2$  devait dominer la densité spectrale de bruit ramenée en entrée  $S_{V_e}(f)$ . Le terme  $R_B^2 \cdot i_n^2$  doit donc être très

supérieur à  $4 \cdot k \cdot T \cdot R_B$ . En zone de bruit blanc ( $i_n^2 = 2 \cdot q \cdot I_B$ ), et dans le cas où  $\beta \gg 1$  (source  $i_{n2}$  négligeable), on en déduit :

$$R_B > 2 \cdot r_\pi \quad (4.53)$$

Dans la pratique, nous nous sommes efforcés de prendre des valeurs de  $R_B$  de l'ordre de  $10 \cdot r_\pi$ , de manière à ce que l'équation (4.52) soit valable.

## 4.7 Effets de défocalisation

Les relations précédentes ne prennent pas en compte d'éventuels effets liés à la structure à deux dimensions du dispositif intégré. Dans cette section sont présentés les effets liés au fait que les porteurs majoritaires de la base sont apportés perpendiculairement aux porteurs participant à l'effet transistor. La figure (4.11) présente une coupe schématique du type de transistor étudié. La base étant fine et relativement peu dopée, elle présente une résistance non-négligeable. A faible courant, les porteurs majoritaires de la base vont se répartir sur toute la longueur  $L_E$ . Par contre, à fort courant, la chute de potentiel de la tension  $V_{BE}$  aux bornes de cette résistance peut devenir significative. L'injection de porteurs de la base vers l'émetteur dépendant exponentiellement de la tension  $V_{BE}$ , le courant circule préférentiellement dans la zone proche du contact de base (en  $x = 0$ ). Il y a alors défocalisation des lignes de courant.

La résistance de base peut être séparée en deux contributions :

- ✓ une partie constante notée  $R_{BC}$  entre le contact de base et le début de l'émetteur (abscisse  $x = 0$ ),
- ✓ une partie variable notée  $R_{BV}$  qui représente la contribution de la partie localisée sous l'émetteur polycristallin. A faible niveau de polarisation, lorsque la distribution des lignes de courant est homogène sous l'émetteur, cette résistance a pour valeur  $R_{SE}/3$ , où  $R_{SE}$  ( $R_{SE} = \rho \cdot L_E / (W_E \cdot Z_B)$ ) est la résistance de la partie sous l'émetteur de la base de résistivité  $\rho$  et d'épaisseur  $Z_B$ .

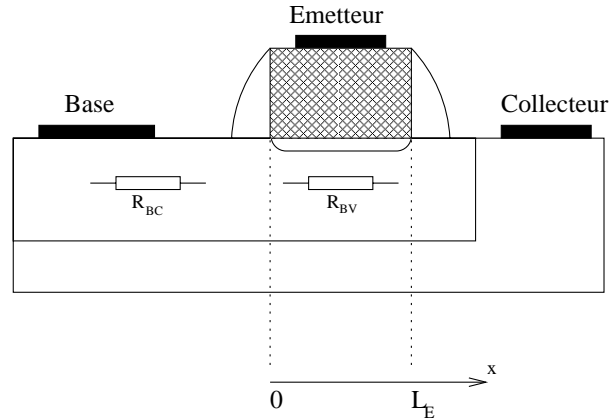


Figure 4.11 – Coupe schématique d'un transistor bipolaire à émetteur polycristallin

Cet effet sur le fonctionnement statique du composant a déjà été étudié de nombreuses fois [38, 46, 47]. Nous retiendrons que les effets de défocalisation interviennent dès que le terme  $\frac{R_{SE} \cdot I_B}{2 \cdot U_T} \gg 1$ . La résistance d'accès à l'émetteur  $r_e$  et la résistance  $R_{BC}$  sont supposées négligeables. En tenant compte de la défocalisation, la densité de courant de base à l'abscisse  $x$  est donnée par [37, 46, 48] :

$$J_B(x) = \frac{I_B \cdot \eta}{W_E \cdot \tan(\eta \cdot L_E)} \cdot \frac{1}{\cos^2[\eta \cdot (L_E - x)]} \quad (4.54)$$

où  $\eta$  est un paramètre qui satisfait l'équation :

$$\eta \cdot L_E \cdot \tan(\eta \cdot L_E) = \frac{R_{SE} \cdot I_B}{2 \cdot U_T} \quad (4.55)$$

#### 4.7.1 Calcul des générateurs équivalents de bruit

Nous allons maintenant nous intéresser à l'influence de la défocalisation sur le bruit généré par le transistor. Pour cela, nous allons utiliser un modèle distribué du transistor présenté sur la figure (4.12). Entre  $x$  et  $x + \delta x$ , le système peut être modélisé comme un transistor bipolaire élémentaire, connecté par la base aux éléments voisins via une résistance  $\delta R_{SE}$ . On suppose ici, pour simplifier l'étude, que la résistance d'émetteur est négligeable et que la température est constante suivant  $x$ . Les sources de bruit prises en compte sont le bruit thermique lié à la résistance  $\delta R_{SE}$  de la tranche et le bruit lié

à l'oxyde. Les parties (a) et (b) de la figure (4.12) présentent respectivement le modèle statique et le schéma équivalent petits signaux.

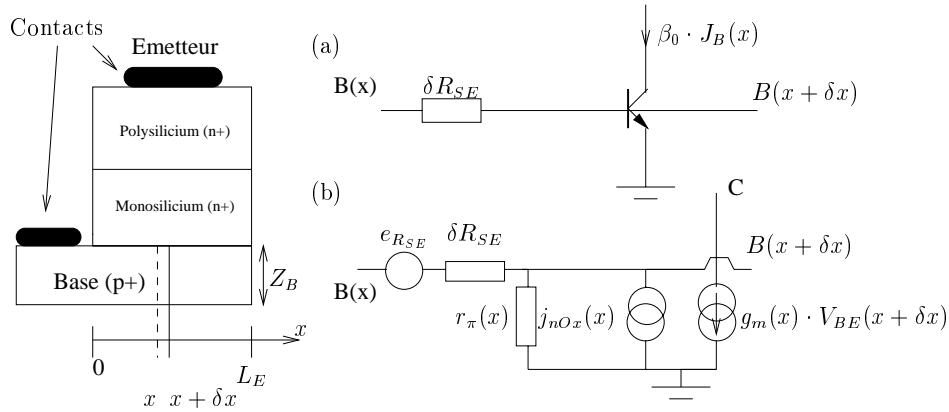


Figure 4.12 – *Modèle distribué du transistor. Schéma équivalent en statique (a) et schéma équivalent petits signaux (b)*

#### 4.7.1.1 Calcul de la densité spectrale du générateur de courant équivalent de bruit $i_n^2$

Les effets de défocalisation intervenant à fort courant, on peut considérer que le courant de bruit excédentaire généré par un petit élément  $\delta x$  est dominé par la contribution de l'oxyde et peut être modélisé par un générateur de courant de bruit noté  $j_{nOx}(x)$ . La densité spectrale des fluctuations du courant de base à l'abscisse  $x$  ( $j_{nOx}^2(x)$ ) s'écrit :

$$j_{nOx}^2(x) = \frac{i_{nOx}^2}{dx \cdot W_E} = \frac{K_{Ox} \cdot J_B^2(x)}{f} \quad (4.56)$$

Le bruit dans chaque tranche étant spatialement décorrélé et l'impédance de polarisation  $R_B$  étant supposée infinie pour l'établissement du modèle théorique de  $i_n^2$ , la densité spectrale des fluctuations du générateur de courant de bruit  $i_n$  s'obtient en sommant quadratiquement les fluctuations dans chaque tranche, soit :

$$i_n^2 = \int_0^{L_E} \frac{K_{Ox} \cdot J_B^2(x) \cdot W_E}{f} \cdot dx \quad (4.57)$$

En considérant les équations (4.54), (4.56) et (4.57), la densité spectrale du générateur équivalent  $i_n$  peut s'écrire :

$$i_n^2 = K_{Ox} \cdot I_B^2 \frac{\eta \cdot L_E}{f \cdot \tan^2(\eta \cdot L_E)} \int_0^{\eta \cdot L_E} \frac{1}{\cos^4(u)} \cdot du \quad (4.58)$$

L'évolution théorique de  $i_n^2/I_B^2$  en fonction de  $I_B$  est donnée sur la figure (4.13). La défocalisation des lignes de courant entraîne une augmentation de  $i_n^2$  en  $I_B^s$  avec  $s > 2$  dès que la défocalisation intervient. Son effet est rarement mis en évidence du fait de la représentation en échelle logarithmique généralement utilisée pour les mesures de bruit.

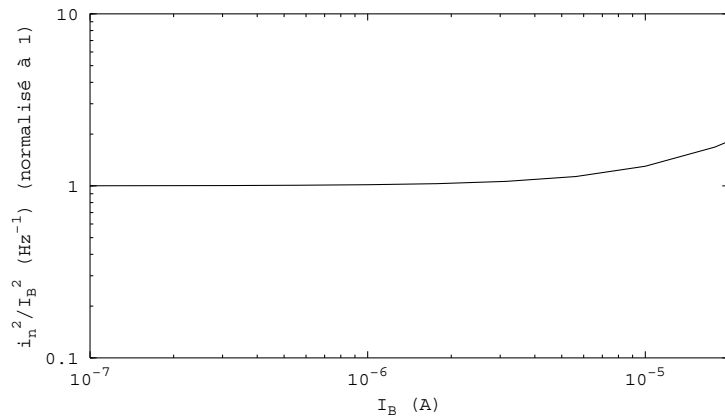


Figure 4.13 – Evolution théorique de la densité spectrale de courant de bruit normalisée par  $I_B^2$ . Dans cette représentation, l'écart à  $I_B^2$  est significatif. Il n'apparaît pas clairement dans la représentation de  $N_{in}^2$  en fonction de  $J_B$  du fait du nombre de décades représentées sur la figure (6.2)

#### 4.7.1.2 Calcul de la densité spectrale du générateur de tension équivalente de bruit $e_n^2$

Le calcul de la densité spectrale de tension de bruit  $e_n^2$  ne peut être mené analytiquement qu'à faible polarisation, hors des effets de défocalisation ( $I_B \ll \frac{2 \cdot U_T}{R_{SE}}$ ). Dans cette configuration, la résistance  $R_{SE}$  est faible devant l'impédance d'entrée  $r_\pi$  du transistor et la densité de courant de base  $J_B(x)$  peut être supposée indépendante de l'abscisse  $x$ .

On considère une tranche d'épaisseur  $dx$  à l'abscisse  $x_0$  contenant le bruit thermique de la résistance  $\delta R_{SE}$  et le bruit en courant  $\delta i_{nB}$  lié aux fluctuations du courant de base



du transistor. L'impédance d'entrée dans chaque tranche étant supposée infinie, le schéma équivalent est dans ces conditions donné sur la figure (4.14).

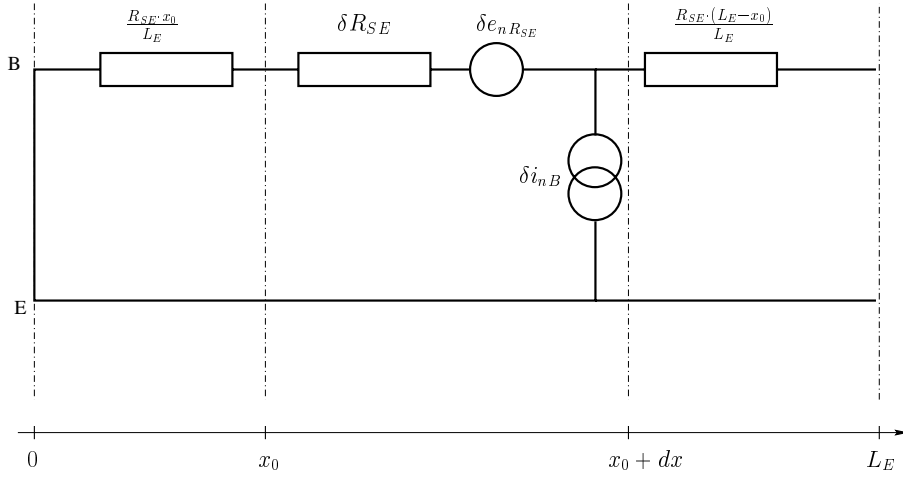


Figure 4.14 – Schéma équivalent simplifié selon les hypothèses utilisées pour le calcul du générateur équivalent de tension de bruit.

La tension de bruit  $\delta v_b(x)$  liée à ces fluctuations est donnée par :

- ✓ pour  $x < x_0$ ,  $\delta v_b(x) = \frac{R_{SE} \cdot x}{L_E} \cdot \delta i_{nB}$
- ✓ pour  $x \geq x_0$ ,  $\delta v_b(x) = \frac{R_{SE} \cdot x_0}{L_E} \cdot \delta i_{nB} + \delta e_{nR_{SE}}$

Les fluctuations du courant de collecteur liées à une fluctuation à l'abscisse  $x_0$  s'obtiennent par :

$$\delta i_{nC}(x_0) = \int_0^{L_E} g_m(x) \cdot \delta v_b(x) \cdot dx \quad (4.59)$$

soit :

$$\begin{aligned} \delta i_{nC}(x_0) &= \int_{x_0}^{L_E} g_m(x) \cdot \delta e_{nR_{SE}} \\ &+ \int_0^{x_0} g_m(x) \cdot \frac{R_{SE} \cdot x}{L_E} \delta i_{nB} \\ &+ \int_{x_0}^{L_E} g_m(x) \cdot \frac{R_{SE} \cdot x_0}{L_E} \delta i_{nB} \end{aligned} \quad (4.60)$$

D'après les hypothèses effectuées, la transconductance  $g_m(x)$  ( $g_m(x) = \frac{g_m}{L_E}$ ),  $\delta e_{nR_{SE}}$  et  $\delta i_{nB}$  sont indépendants de  $x$ , et l'équation (4.60) devient :

$$\delta i_{nC}(x_0) = g_m \left[ \delta e_{nR_{SE}} \cdot \frac{L_E - x_0}{L_E} + \delta i_{nB} \cdot \frac{R_{SE}}{L_E^2} \cdot \left( \frac{x_0^2}{2} + x_0 \cdot (L_E - x_0) \right) \right] \quad (4.61)$$

Les sources de bruit étant décorrélées, la densité spectrale des fluctuations du courant de collecteur  $i_{nC}^2$  peut être calculée en sommant quadratiquement les contributions de chaque transistor. On en déduit la densité spectrale  $e_n^2$  en divisant par  $g_m^2$ , soit :

$$e_n^2 = \frac{i_{nC}^2}{g_m^2} = \frac{1}{g_m^2} \cdot \int_0^{L_E} \delta i_{nC}^2(x_0) \cdot dx_0$$

Finalement, la densité spectrale du générateur équivalent de tension de bruit  $e_n^2$  s'écrit [48] :

$$e_n^2 = 4 \cdot k \cdot T \cdot \frac{R_{SE}}{3} + \frac{6}{5} \cdot \left( \frac{R_{SE}}{3} \right)^2 \cdot \frac{K_{Ox} \cdot I_B^2}{f} \quad (4.62)$$

Ce résultat montre la limite d'une représentation à un pôle (c'est à dire la résistance d'accès à la base  $r_b$ ) d'un système où des effets à deux dimensions apparaissent. La résistance d'accès à la base  $r_b$  est égale à  $R_{SE}/3$  en fonctionnement statique, dynamique et pour sa contribution en bruit thermique, mais est  $\sqrt{\frac{6}{5}}$  fois plus élevée en ce qui concerne le bruit excédentaire lié à l'oxyde.

Par soucis de simplicité, cet aspect sera négligé par la suite excepté lorsque l'effet de défocalisation est pris en compte pour estimer la résistance d'accès à la base (cf section (6.3)).

## 4.8 Conclusion

Les différentes sources de bruit d'un transistor à émetteur polycristallin ont été présentées dans cette partie. Le modèle  $e_n - i_n$  qui sera utilisé pour l'interprétation des résultats a

été également détaillé. Dans la partie suivante, un protocole de normalisation, permettant de distinguer les différentes contributions au bruit du composant sera présenté.

Les effets de défocalisation des lignes de courant ont également été étudiés. L'influence de ce phénomène a été étudié et un modèle a été présenté. Les densité spectrales des générateurs équivalents de bruit ont été calculées en tenant compte de la défocalisation, et permettront par la suite d'extraire la résistance d'accès à la base par des mesures de bruit basse fréquence.

# Chapitre 5

## Dispositif expérimental et protocole d'analyse des mesures de bruit

### 5.1 Dispositif expérimental

Le système utilisé pour les mesures de bruit basse fréquence a été développé au laboratoire [36, 49]. Ce dispositif regroupe les fonctions de polarisation du composant et d'amplification du bruit du transistor. L'alimentation est assurée par des générateurs de tension classiques dont la contribution en bruit est négligeable. En effet, un calcul mené dans la référence [36] montre que le bruit en sortie est dominé par la contribution due aux amplificateurs opérationnels.

La figure (5.1) présente le schéma synoptique du banc de caractérisation en bruit basse fréquence. Celui-ci se compose :

- ✓ d'un système permettant la polarisation du transistor testé (DST), le point de repos étant imposé à l'aide de deux standards de tension ( $V_{P1}$  et  $V_{P2}$ ),
- ✓ d'une chaîne d'amplification faible bruit,
- ✓ d'un voltmètre, permettant la vérification du point de polarisation,
- ✓ d'un oscilloscope, permettant de visualiser l'allure temporelle du signal en sortie de la chaîne d'amplification, afin de détecter d'éventuelles oscillations du système, du

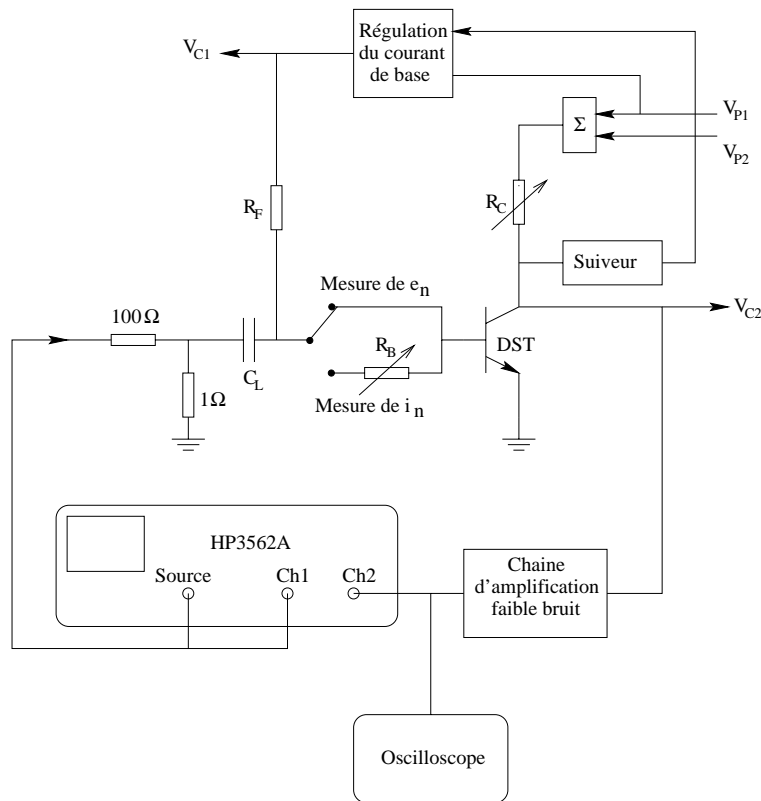


Figure 5.1 – Schéma synoptique du banc de caractérisation en bruit basse fréquence.

bruit en créneaux, ou des perturbations extérieures,

✓ et enfin d'un analyseur de spectre de type HP3562A.

Ce dernier appareil permet l'analyse sur une gamme de fréquence allant de  $10\text{mHz}$  à  $100\text{kHz}$  et permet d'afficher les résultats avec une échelle logarithmique des fréquences (nombre de points constant par décade). Les données sont sauvegardées sur disquette afin de pouvoir être traitées par ordinateur (impression, ajustement...).

### 5.1.1 Système de polarisation

Le point de polarisation du transistor est imposé par deux standards de tension, délivrant des tensions notées  $V_{P1}$  et  $V_{P2}$ . Le système de régulation du courant de base se charge d'ajuster  $I_B$  pour que lorsque le système est à l'équilibre, le point de repos soit donné par :

$$V_{CE} = V_{P1} \quad (5.1)$$

$$I_C = \frac{V_{P2}}{R_C} \quad (5.2)$$

Ce système de polarisation est souple et permet un choix aisé du point de fonctionnement. Une roue codeuse permet de choisir entre quatre résistances  $R_C$  différentes, afin de couvrir une large gamme de courants de polarisation, allant de  $10\mu A$  à  $10mA$ . Le circuit de polarisation présente également deux sorties, autorisant la mesure de deux tensions  $V_{C1}$  et  $V_{C2}$  permettant d'accéder à la tension  $V_{CE}$  et au courant de base  $I_B$ .

$$V_{C2} = V_{CE} \quad (5.3)$$

$$V_{C1} = V_{BE} + (R_F + R_B) \cdot I_B \quad (5.4)$$

La mesure de  $V_{C1}$  pour deux valeurs différentes de  $R_B$  permet de remonter au courant de base et la tension  $V_{BE}$ .

### 5.1.2 Chaîne d'amplification

La chaîne d'amplification a pour but d'amplifier le bruit du composant sous test afin de rendre sa contribution dominante devant celle des autres éléments de la chaîne de mesure, et en particulier devant celle de l'analyseur, qui dans la gamme de fréquence  $100Hz - 100kHz$  est évaluée à  $8 \cdot 10^{-16} V^2/Hz$ . Si on suppose que le composant à caractériser présente une tension équivalente de bruit de densité spectrale  $(2nV/\sqrt{Hz})^2$  à son entrée, cela impose un gain supérieur à 1000 pour la chaîne de mesure. Le gain de l'amplificateur est donc de 100, le complément à 1000 étant apporté par le gain en tension  $G_C$  du transistor caractérisé polarisé en émetteur commun. Pour s'affranchir d'éventuelles erreurs d'estimation du gain en tension (effets de fréquence non pris en compte), la réponse en

fréquence a systématiquement été mesurée avant les mesures de bruit.

### 5.1.3 Estimation des paramètres du schéma équivalent en régime de petits signaux

Au cours des mesures de bruit basse fréquence, les valeurs des éléments du schéma équivalent en régime de petits signaux sont déduites des mesures statiques et dynamiques effectuées.

#### 5.1.3.1 Paramètres petits signaux internes

Les paramètres internes sont calculés à partir des courants circulant dans le transistor.

✓ L'impédance d'entrée  $r_\pi$  se déduit du courant de base  $I_B$  :

$$r_\pi = \frac{U_T}{I_B} \quad (5.5)$$

✓ La transconductance  $g_m$  se déduit du courant de collecteur  $I_C$  :

$$g_m = \frac{I_C}{U_T} \quad (5.6)$$

#### 5.1.3.2 Paramètres petits signaux externes

Les paramètres externes sont calculés à partir des mesures des transferts en tension  $G_{en}$  et  $G_{in}$ , respectivement mesurés pour  $R_B = 0$  et  $R_B \neq 0$  (et  $R_B \gg r_\pi$ ).

$$g_m^* = \frac{A}{B} \cdot \frac{|G_{en}|}{R_C} \quad (5.7)$$

$$r_\pi^* = R_B \cdot \left( \frac{|G_{en}|}{|G_{in}|} - 1 \right)^{-1} \quad (5.8)$$

où  $B$  est le gain en bande passante de la chaîne d'amplification et  $A$  est le coefficient d'atténuation du réseau  $100\Omega - 1\Omega$ .

Le gain en courant dynamique  $\beta$  est, par définition, égal au produit  $r_\pi \cdot g_m = r_\pi^* \cdot g_m^*$ .

### 5.1.3.3 Résistances d'accès à la base et à l'émetteur

La mesure de  $e_n$  en zone de bruit blanc permet de déterminer la somme des résistance d'accès à la base et à l'émetteur. En effet, en zone de bruit blanc, la densité spectrale du générateur équivalent de tension de bruit notée  $e_{n_{wh}}^2$  s'écrit :

$$e_{n_{wh}}^2 = 4 \cdot k \cdot T \cdot (r_b + r_e) + 2 \cdot q \cdot \frac{U_T^2}{I_C} \quad (5.9)$$

La densité spectrale mesurée en zone de bruit blanc permet de déterminer la somme des résistances d'accès à la base et à l'émetteur :

$$r_b + r_e = \frac{e_{n_{wh}}^2 - 2 \cdot q \cdot \frac{U_T^2}{I_C}}{4 \cdot k \cdot T} \quad (5.10)$$

Les équations (4.43), (5.5), (5.8) et (5.9) permettent de déterminer la résistance d'accès à l'émetteur.

$$r_e = \frac{r_\pi^* - r_\pi - (r_b + r_e)}{\beta} \quad (5.11)$$

## 5.2 Exploitation des mesures de bruit excédentaire

Dans cette partie, on se limite aux contributions des sources de bruit excédentaires à basse fréquence en  $1/f$ .

### 5.2.1 Evolution du courant de bruit avec la polarisation

En introduisant dans les équations (4.50) et (4.52) du modèle  $e_n - i_n$  les paramètres  $K$  quantifiant le niveau de bruit de chaque source, les densités spectrales des générateurs équivalents de bruit s'écrivent :



$$e_n^2 = \frac{K_{rb} \cdot I_B^2}{f} + \frac{K_{re} \cdot I_E^2}{f} + (r_b + r_e)^2 \cdot \left( \frac{K_{i1} \cdot I_B}{f} + \frac{K_{Ox} \cdot I_B^2}{f} \right) + \left( \frac{r_b + r_e + r_\pi}{\beta} \right)^2 \cdot \frac{K_{i2} \cdot I_C}{f} \quad (5.12)$$

$$i_n^2 = \frac{K_{i1} \cdot I_B}{f} + \frac{K_{Ox} \cdot I_B^2}{f} + \frac{K_{i2} \cdot I_C}{\beta^2 \cdot f} \quad (5.13)$$

On suppose ici que les effets de défocalisation sont négligeables. Des simulations effectuées dans la référence [36] montrent que la source  $i_{n2}^2$  ( $i_{n2}^2 = \frac{K_{i2} \cdot I_C}{f}$ ) est négligeable en  $i_n$  (car elle apparaît en  $1/\beta^2$ ). De même [36], la contribution de la résistance d'accès à la base  $e_{nr_b}^2$  ( $e_{nr_b}^2 = \frac{K_{rb} \cdot I_B^2}{f}$ ) est très inférieure aux autres termes de l'équation (4.50). Les équations (5.12) et (5.13) peuvent donc s'écrire sous des formes simplifiées :

$$e_n^2 = \frac{K_{re} \cdot I_E^2}{f} + (r_b + r_e)^2 \cdot \left( \frac{K_{i1} \cdot I_B}{f} + \frac{K_{Ox} \cdot I_B^2}{f} \right) + \left( \frac{r_b + r_e + r_\pi}{\beta} \right)^2 \cdot \frac{K_{i2} \cdot I_C}{f} \quad (5.14)$$

$$i_n^2 = \frac{K_{i1} \cdot I_B}{f} + \frac{K_{Ox} \cdot I_B^2}{f} \quad (5.15)$$

La représentation logarithmique des contributions des générateurs équivalents de bruit en fonction du courant de base permet la différenciation des différentes sources de bruit :

- ✓ Source  $i_{n1}$  (coefficient  $K_{i1}$ ) : en  $e_n$  et en  $i_n$ , cette source se manifeste par une pente 1.
- ✓ Source  $i_{nOx}$  (coefficient  $K_{Ox}$ ) : en  $e_n$  et en  $i_n$ , cette source se manifeste par une pente 2 (hors effets de défocalisation).
- ✓ Source  $i_{n2}$  (coefficient  $K_{i2}$ ) : dans le cas où  $r_\pi \gg r_b + r_e$  ( $r_\pi = \frac{U_T}{I_B}$ ), cette source se manifeste en  $e_n$  par une dépendance en  $I_C^{-1}$ . Si  $\beta_0$  est indépendant de la polarisation, la source  $i_{n2}$  se traduit par une pente  $-1$ . Dans le cas où  $\beta_0$  varie avec la polarisation,

la pente obtenue peut être légèrement différente.

- ✓ source  $e_{nr_e}$  (coefficient  $K_{r_e}$ ) : cette source se manifeste en  $e_n$  par une pente 2. Comme pour la source  $i_{n2}$ , si le gain en courant n'est pas indépendant de la polarisation, la pente obtenue peut être légèrement différente. Dans le cas où  $\beta_0$  n'est pas constant et où les contributions évoluant en  $I_C$  ou  $I_E$  dominent, la représentation en fonction du courant de collecteur  $I_C$  peut s'avérer plus judicieuse.

Nous pouvons remarquer que la densité spectrale  $i_n^2$  de courant de bruit est dominée par les contributions des sources  $i_{n1}$  et  $i_{nOx}$ . La source  $i_{nOx}$  évoluant quadratiquement avec le courant, la contribution de la source  $i_{n1}$  ne sera dominante qu'à faible courant.

Les sources  $i_{Ox}$  et  $i_{nr_e}$  se manifestent par une pente 2 en  $e_n$ . Il est toutefois possible de distinguer la contribution dominante en  $e_n$  en calculant la quantité  $e_n^2 - (r_b + r_e) \cdot i_{nOx}^2$ . Dans le cas où la contribution de  $e_{nr_e}$  n'est pas négligeable, il est alors possible d'estimer sa densité spectrale.

## 5.2.2 Protocole de normalisation des résultats

Dans la plupart des cas, les sources  $i_{n1}$  et  $i_{nOx}$  dominent le bruit du composant, en  $e_n$  et en  $i_n$ . Afin de pouvoir comparer les résultats obtenus sur des composants de différentes surfaces d'émetteur, il convient de représenter les résultats en fonction de la densité de courant de base  $J_B$  ( $J_B = I_B/A_E$ ) plutôt qu'en fonction de  $I_B$ .

### 5.2.2.1 Générateur équivalent de courant de bruit $i_n$

Si on s'intéresse au générateur équivalent de courant de bruit  $i_n$ , l'équation (5.15) peut s'écrire :

$$i_n^2 = \frac{K_{i1} \cdot A_E \cdot J_B}{f} + \frac{K_{Ox} \cdot A_E^2 \cdot J_B^2}{f} \quad (5.16)$$

Les paramètres  $K_{i1}$  et  $K_{Ox} \cdot A_E$  étant indépendants de la surface active du transistor, la division par  $A_E$  de l'équation (5.16) permet d'obtenir une représentation indépendante

de la surface active du composant. Nous appellerons  $N_{i_n}^2$  la quantité  $i_n^2/A_E$ .

$$N_{i_n}^2 = \frac{K_{i1} \cdot J_B}{f} + \frac{K_{Ox} \cdot A_E \cdot J_B^2}{f} \quad (5.17)$$

La représentation de la quantité  $N_{i_n}^2$  en fonction de la densité de courant de base permettra de comparer les différentes géométries de transistors ainsi que les différentes technologies de réalisation du composant.

### 5.2.2.2 Générateur équivalent de tension de bruit $e_n$

Une normalisation judicieuse pour le générateur équivalent de tension de bruit s'obtient en divisant la densité spectrale de tension de bruit  $e_n^2$  par le terme  $(r_b + r_e)^2 \cdot A_E$ . La quantité  $N_{e_n}^2$  ainsi introduite s'écrit :

$$N_{e_n}^2 = \frac{e_n^2}{(r_b + r_e)^2 \cdot A_E} \quad (5.18)$$

Dans le cas où la même source de bruit ( $i_{nOx}$  ou  $i_{n1}$ ) domine en  $e_n$  et en  $i_n$ , les quantités  $N_{i_n}^2$  et  $N_{e_n}^2$  sont égales. En outre, dans le cas où une pente 2 est constatée en  $e_n$ , il est possible de conclure sur la localisation de la source de bruit dominante ( $i_{nOx}$ ).

Dans le cas contraire, si  $N_{e_n}^2$  est supérieur à  $N_{i_n}^2$ , une autre source de bruit est à considérer. La contribution  $(r_b + r_e)^2 \cdot i_n^2$  peut alors être retranchée à  $e_n^2$  :

$$e_n^2 - (r_b + r_e)^2 \cdot i_n^2 = \frac{K_{re} \cdot I_E^2}{f} + \left( \frac{r_\pi^2 + 2 \cdot r_\pi \cdot (r_b + r_e)}{\beta} \right)^2 \cdot \frac{K_{i2} \cdot I_C}{f} \quad (5.19)$$

Dans le cas où  $\beta \gg 1$  ( $\Rightarrow I_E \# I_C$ ) et si l'on suppose que  $r_\pi \gg (r_b + r_e)$ , l'équation (5.19) s'écrit :

$$e_n^2 - (r_b + r_e)^2 \cdot i_n^2 = \frac{K_{re} \cdot A_E^2 \cdot J_C^2}{f} + \left( U_T \cdot \frac{\beta_0}{\beta} \right)^2 \cdot K_{i2} \cdot \frac{1}{J_C \cdot A_E \cdot f} \quad (5.20)$$

La multiplication de part et d'autre de l'équation (5.20) par  $A_E$  permet d'introduire une nouvelle grandeur normalisée, notée  $N_{e_n2}^2$  utile dans le cas où ce n'est pas la même source qui domine en  $e_n$  et en  $i_n$  :

$$N_{e_{n2}}^2 = A_E \cdot (e_n^2 - (r_b + r_e)^2 \cdot i_n^2) \quad (5.21)$$

$$N_{e_{n2}}^2 = K_{re} \cdot A_E^3 \cdot \frac{J_C^2}{f} + \left( U_T \cdot \frac{\beta_0}{\beta} \right)^2 \cdot K_{i2} \cdot \frac{1}{J_C \cdot f} \quad (5.22)$$

La représentation de la quantité  $N_{e_{n2}}^2$  en fonction de la densité de courant de collecteur  $J_C$  permet de distinguer en  $e_n$  la contribution liée à la résistance d'émetteur (pente 2) de celle liée à la diffusion des porteurs dans la base (pente -1).

La table (5.1) résume cette partie sur le protocole de normalisation des résultats. Pour chaque source de bruit, la dépendance dans une représentation logarithmique, de chaque quantité normalisée présentée est indiquée.

		$i_{nOx}$	$i_{n1}$	$i_{n2}$	$e_{nre}$
$N_{en}^2 = N_{in}^2$	$N_{en}^2$	$J_B^2$	$J_B$	-	-
	$N_{in}^2$	$J_B^2$	$J_B$	-	-
$N_{en}^2 > N_{in}^2$	$N_{in}^2$	$J_B^2$	$J_B$	-	-
	$N_{en2}^2$	-	-	$J_C^{-1}$	$J_C^2$

Table 5.1 – Evolution des quantités normalisées en fonction des densités de courant de base ou de collecteur.

## 5.3 Bilan bibliographique sur le bruit dans les transistors bipolaires

### 5.3.1 Procédés simple polysilicium

La plupart des articles traitant du bruit excédentaire dans les transistors bipolaires NPN à émetteur polycristallin relatent une dépendance en  $I_B^2$  de la densité spectrale de courant de bruit  $i_n^2$ . Selon le type de traitement reçu avant le dépôt du silicium polycristallin (nettoyage HF ou RCA, température de recuit), l'épaisseur et la morphologie de la couche d'oxyde vont varier. Le paramètre  $K_{Ox} \cdot A_E$  peut alors varier d'un facteur

supérieur à 1000 [50]. La table (5.2) présente quelques références ainsi que les valeurs du paramètre  $K_{Ox} \cdot A_E$  relevées.

Référence	Paramètre de bruit $K_{Ox} \cdot A_E$ ( $m^2$ )
Gabl & al. [51]	$6,5 \cdot 10^{-21}$ (avec oxyde) $2 \cdot 10^{-21}$ (sans oxyde)
Markus [38]	$1,3 \cdot 10^{-21}$ à $4,3 \cdot 10^{-21}$
Decoutere & al. [52]	$4 \cdot 10^{-21}$
Llinares & al. [53]	$7,5 \cdot 10^{-21}$ à $15 \cdot 10^{-21}$
Deen & al. [17, 54, 55, 56, 57]	$5 \cdot 10^{-21}$ à $9 \cdot 10^{-21}$
Jarrix & al. [58]	$6 \cdot 10^{-21}$ à $30 \cdot 10^{-21}$

Table 5.2 – *Bilan bibliographique sur les valeurs du paramètre  $K_{Ox} \cdot A_E$  mesurées sur des transistors en technologie simple polysilicium.*

Peu d'articles mentionnent la présence de bruit évoluant linéairement avec  $I_B$  dans des composants n'ayant pas subi de stress (polarisation en inverse de la jonction émetteur-base durant un temps déterminé). Dans la majorité des cas, les composants présentant un bruit évoluant en  $I_B$  ont été stressés [57, 59, 60, 61, 62]. Decoutere [52] mentionne la présence de bruit en  $I_B$  dans des composants non stressés et attribue cette composante de bruit supplémentaire au fait que le composant présente une structure murée.

### 5.3.2 Procédés double polysilicium

Peu de publications traitent du bruit basse fréquence dans les transistors bipolaires NPN double polysilicium. Les quelques références [63, 64] rencontrées mentionnent des performances en bruit basse fréquence similaires aux procédés simple polysilicium. L'emploi du silicium polycristallin ne dégrade pas le niveau de bruit des transistors. Le principal intérêt de l'emploi du polysilicium pour la réalisation de la base extrinsèque réside dans l'amélioration des performances à haute fréquence (augmentation de  $f_T$ ) des transistors ainsi réalisés. Il n'est pas mentionné non plus de cas de dépendance linéaire du courant de bruit avec le courant de base  $I_B$  pour des transistors de surfaces actives couvrant une gamme 0,3 à  $10 \mu m^2$ .

## Chapitre 6

# Analyse des résultats de bruit basse fréquence obtenus en technologie simple polysilicium

### 6.1 Mesures de bruit excédentaire

Les géométries caractérisées en bruit basse fréquence sont les mêmes que celles caractérisées en statique. Leur description est donnée en section (3.1). Les mesures de bruit basse fréquence ont été effectuées pour une tension  $V_{CE}$  de 3 volts car cette technologie présente une tension de claquage  $V_{CE0}$  de 5,5V.

#### 6.1.1 Présentation des résultats obtenus

##### 6.1.1.1 Evolution de la densité spectrale avec la fréquence

La densité spectrale mesurée en  $e_n$  et en  $i_n$  évolue en  $1/f$  à basse fréquence. Pour des fréquences plus élevées (de  $10kHz$  à  $100kHz$ ), et selon la polarisation et la surface du composant, le bruit blanc est dominant. Pour certains composants, nous avons pu noter la présence d'une ou deux lorentziennes dans les spectres.

La figure (6.1) présente un exemple typique de densité spectrale mesurée sur un tran-

sistor NPN en technologie simple polysilicium. Les spectres mesurés en  $i_n$  pour trois valeurs du courant de collecteur ( $I_C = 100\mu A$ ,  $500\mu A$  et  $1mA$ ) sont superposés sur le même graphe.

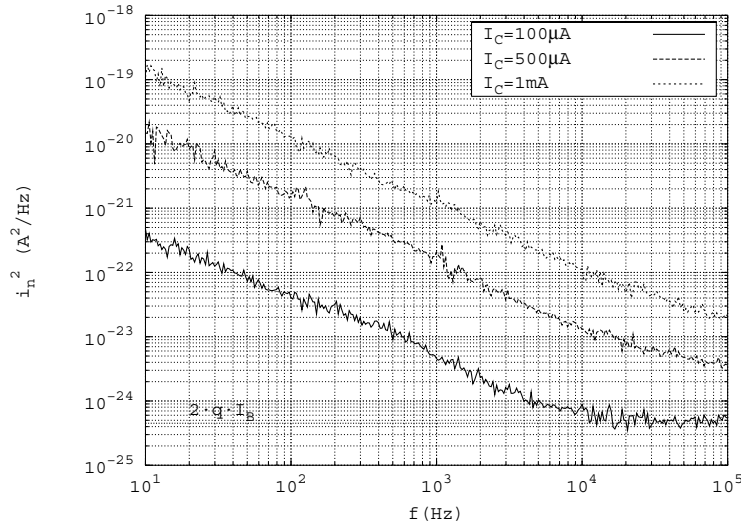


Figure 6.1 – Densités spectrales du générateur équivalent de courant de bruit mesurées sur un transistor BNA1 en technologie simple polysilicium pour des courants de collecteur de  $100\mu A$ ,  $500\mu A$  et  $1mA$ . Les mesures de bruit ont été effectuées pour un  $V_{CE}$  de  $3V$ .

A faible polarisation, on peut noter l'apparition d'une lorentzienne dans le spectre («bosse» vers  $500 Hz$ ). De plus, pour  $I_C = 100\mu A$ , le bruit blanc est atteint au delà de  $10 kHz$ . A plus fort courant, la fréquence de recouvrement augmente et pour  $I_C = 1mA$ , le spectre évolue en  $1/f$  sur toute la bande de fréquence où est effectuée la mesure. En  $i_n$ , la densité spectrale de bruit blanc est égale à  $2 \cdot q \cdot I_B$ . La densité spectrale de bruit excédentaire évoluant en  $I_B^2$ , la fréquence de recouvrement augmente linéairement avec  $I_B$ .

#### 6.1.1.2 Normalisation $N_{en}^2 - N_{in}^2$ des mesures

Le protocole de normalisation des résultats présenté en section (5.2.2) a été appliqué aux mesures de bruit excédentaire. A cette fin, la densité spectrale de bruit en  $1/f$  a été mesurée à une fréquence  $f$  et ramenée à  $1Hz$  en multipliant par la fréquence  $f$ . La figure (6.2) présente les quantités  $N_{en}^2$  et  $N_{in}^2$  en fonction de la densité de courant de base.

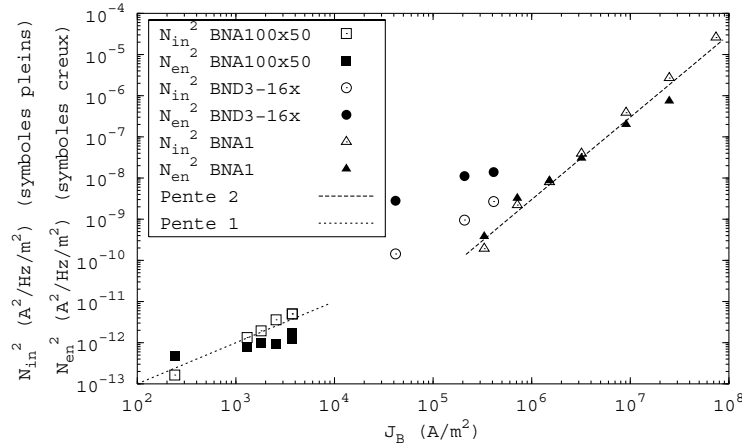


Figure 6.2 – Normalisation des densités spectrales  $N_{en}^2$  et  $N_{in}^2$  en fonction de la densité de courant de base  $J_B$ . Les densités spectrales ont été mesurées pour une fréquence de 1Hz.

### Evolution de $N_{in}^2$ en fonction de la densité de courant de base $J_B$

A faible densité de courant de base  $J_B$ , soit pour les géométries présentant une grande surface active (BNA100x50 et BND3\_16x), la quantité  $N_{in}^2$  évolue linéairement avec la polarisation. La densité spectrale du générateur équivalent de courant de bruit est donc dominée par la source  $i_{n1}$ . Pour  $J_B < 10^5 A/m^2$ , la quantité  $N_{in}^2$  s'écrit donc :

$$N_{in}^2 \simeq \frac{K_{i1} \cdot J_B}{f} \quad (6.1)$$

Pour les composants de faible surface active, pour une densité de courant de base élevée, on note une dépendance quadratique de la quantité  $N_{in}^2$  avec la densité de courant de base. La contribution dominante pour les composants de faible surface active est donc liée à l'oxyde d'interface et s'écrit, pour  $J_B > 10^6 A/m^2$  :

$$N_{in}^2 \simeq \frac{K_{Ox} \cdot A_E \cdot J_B^2}{f} \quad (6.2)$$

### Evolution de $N_{en}^2$ en fonction de la densité de courant de base $J_B$

Le calcul de la quantité  $N_{en}^2$  pour les composants BNA100x50 et BND3\_16x est rendu difficile pour deux raisons :

- ✓ le niveau de bruit blanc (nécessaire pour estimer le terme  $(r_b + r_e)$ ) est difficile à



évaluer sur la géométrie BNA100x50,

- ✓ le niveau de bruit excédentaire en  $e_n$  est très faible sur les composants BND3\_16x, étant donné la faible valeur de la résistance d'accès à la base de cette géométrie.

En conséquence, les écarts constatés entre les quantités  $N_{en}^2$  et  $N_{in}^2$  pour ces deux types de composants sont entachés d'erreurs de mesures significatives et nous ne chercherons pas à les interpréter.

En ce qui concerne la géométrie BNA1, les deux quantités sont pratiquement égales quelle que soit la polarisation. Les déviations constatées à faible polarisation ( $N_{en}^2 > N_{in}^2$ ) et à forte densité de courant de base ( $N_{en}^2 < N_{in}^2$ ) seront expliquées par la suite sans remettre en cause les conclusions présentes. L'égalité de  $N_{en}^2$  et  $N_{in}^2$  et leur dépendance en  $J_B^2$  pour  $J_B > 10^6 A/m^2$  permettent de conclure que c'est la même source de bruit, liée au franchissement de l'oxyde interfacial par les porteurs minoritaires, qui domine les densités spectrales des générateurs équivalents de bruit  $e_n^2$  et  $i_n^2$ . On peut noter l'effet de la défocalisation pour les courants élevés où la quantité  $N_{in}^2$  devient supérieure à  $N_{en}^2$ .

### Paramètres de bruit

La figure (6.2) et les relations (6.1) et (6.2) permettent de déduire les valeurs des paramètres  $K_{i1}$  et  $K_{Ox}$ . La table (6.1) indique les valeurs estimées des paramètres  $K_{i1}$  et  $K_{Ox} \cdot A_E$  sur les composants réalisés en technologie simple polysilicium.

	$K_{i1}$ (A)	$K_{Ox} \cdot A_E$ (m <sup>2</sup> )
BNA100x50	$2 \cdot 10^{-15}$	—
BND3_16x	$1,2 \cdot 10^{-14}$	—
BNA1	—	$4 \cdot 10^{-21}$

Table 6.1 – Valeurs moyennes des paramètres de bruit  $K_{i1}$  et  $K_{Ox} \cdot A_E$  pour les transistors réalisés en technologie simple polysilicium issus de différents lots. 1 à 2 décades de dispersion ont été relevées sur les valeurs du paramètre  $K_{i1}$  pour les différents lots.

Alors que des écarts faibles sont relevés sur le paramètre  $K_{Ox} \cdot A_E$  à partir des mesures effectuées sur différents lots, les variations du paramètre  $K_{i1}$  sont très importantes (1 à 2 décades).

Les mesures effectuées sur les lots modulés (température de recuit d'émetteur de  $1100^{\circ}C$  au lieu de  $1050^{\circ}C$  n'ont pas mis en évidence de différences significatives sur les paramètres de bruit basse fréquence. L'influence de la température de recuit semble être limitée aux paramètres statiques  $J_{SI}$  et  $J_{SC}$  (cf. section (3.1)).

## 6.2 Etude du bruit excédentaire à bas niveau de courant

Comme cela a été présenté précédemment, les transistors bipolaires réalisés en technologie simple polysilicium de grande surface active, donc utilisés à faible densité de courant de base, présentent une densité spectrale de bruit excédentaire évoluant linéairement avec  $J_B$ , avec un paramètre  $K_{i1}$  dépendant fortement de la géométrie, puisque nous constatons un ordre de grandeur d'écart entre les géométries BNA100x50 et BND3\_16x.

### 6.2.1 Evolution du paramètre $K_{i1}$ avec le rapport $I_{SNI}^2/I_{SI}$

Comme pour l'étude en fonctionnement statique, de nombreux lots ont été caractérisés en bruit basse fréquence. Une variation importante de lot à lot a ainsi été mise en évidence. Celle-ci, gênante pour le fondeur, permet ici d'identifier la source de bruit intervenant suivant la méthode proposée dans la section (4.3.6). La représentation du paramètre  $K_{i1}$  en fonction du rapport  $I_{SNI}^2/I_{SI}$  est donnée sur les figures (6.3) et (6.4). Malgré la forte dispersion sur les résultats, une dépendance de  $K_{i1}$  avec  $I_{SNI}^2/I_{SI}$  semble se révéler sous une forme compatible avec la linéarité proposée par l'équation (4.41).

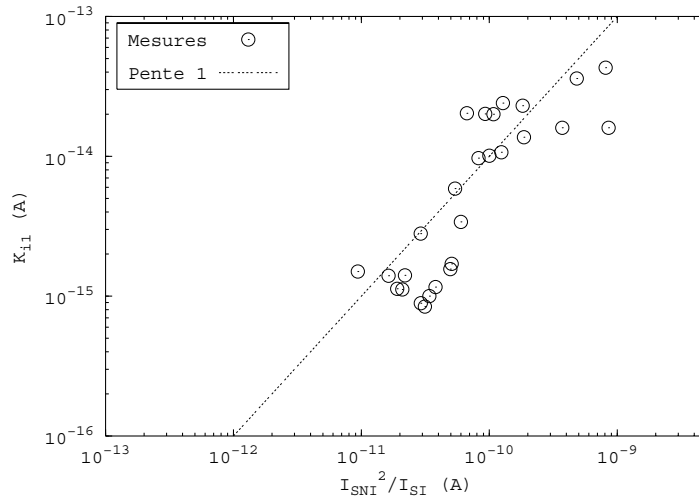


Figure 6.3 – Représentation du paramètre de bruit  $K_{i1}$  en fonction du rapport des paramètres statiques  $I_{SNI}^2/I_{SI}$  pour les composants BND3\_16×.

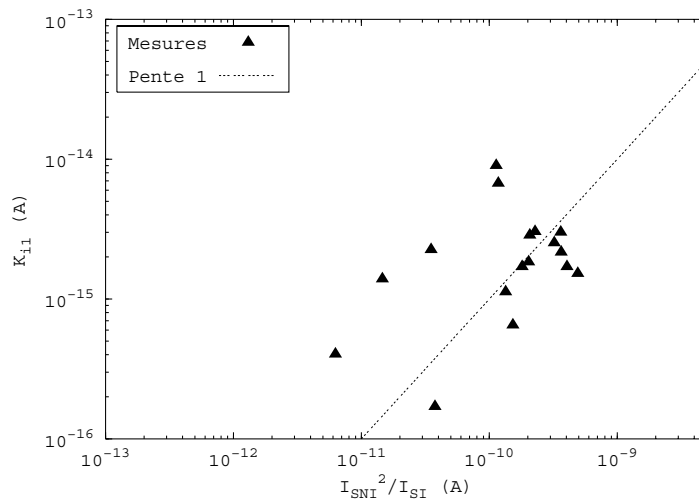


Figure 6.4 – Représentation du paramètre de bruit  $K_{i1}$  en fonction du rapport des paramètres statiques  $I_{SNI}^2/I_{SI}$  pour les composants BNA100×50.

L'évolution linéaire constatée sur la représentation de  $K_{i1}$  en fonction de  $I_{SNI}^2/I_{SI}$  permet d'affirmer que le bruit dominant la source  $i_{n1}$  est du bruit de recombinaison. Le fait que la courbe ne tende pas vers un plateau pour les faibles valeurs du rapport  $I_{SNI}^2/I_{SI}$  indique que le bruit de diffusion des porteurs minoritaires dans l'émetteur est négligeable.

La figure (6.5) regroupe sur un même graphe l'ensemble des résultats expérimentaux pour les deux géométries étudiées.

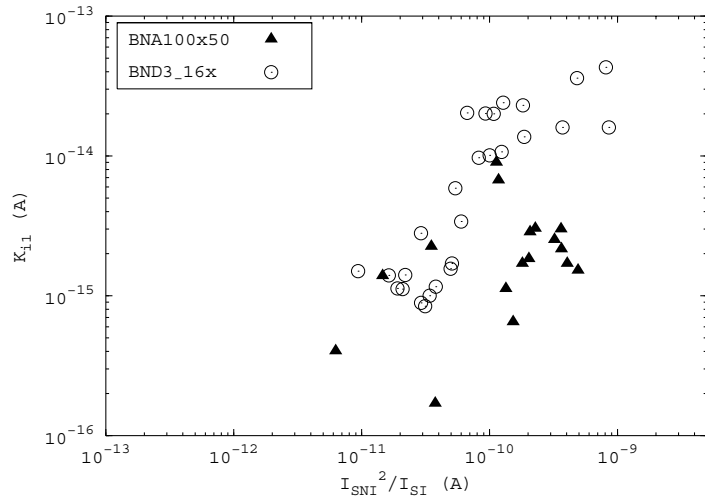


Figure 6.5 – Représentation du paramètre de bruit  $K_{i1}$  en fonction du rapport des paramètres statiques  $I_{SNI}^2/I_{SI}$  pour l'ensemble des transistors caractérisés en technologie simple polysilicium.

### 6.2.2 Dépendances géométriques

Lors de l'étude sur les résultats en statique en technologie Simple Polysilicium (cf. section (3.1)), nous avons constaté que la normalisation du courant de saturation non-idéal de base par la longueur non-murée de l'émetteur réduisait sensiblement les variations de ce paramètre entre les différentes géométries de transistors. L'hypothèse que les défauts responsables du courant de recombinaison sont localisés dans la partie non-murée du périmètre de l'émetteur avait été formulée. Partant de cette hypothèse, on peut écrire :

$$I_{BNI} = J_{BNI}^* \cdot W_E \quad (6.3)$$

où  $J_{BNI}^*$  est une densité de courant non-idéal de base par unité de longueur.

En supposant que les sources de bruit de recombinaison sont uniformément réparties le long du périmètre non-muré de la jonction émetteur-base, et qu'elles ne sont pas corrélées spatialement, la densité spectrale de bruit de recombinaison s'écrit :

$$i_{nRec}^2 = \int_0^{W_E} \frac{k_{Rec} \cdot (J_{BNI}^*)^2}{f} dx \quad (6.4)$$

où  $k_{Rec}$  est un paramètre de bruit indépendant de la largeur  $W_E$  du composant. En utilisant les équations (6.3) et (4.38), la densité spectrale de bruit de recombinaison s'écrit :

$$i_{nRec}^2 = \frac{K_{Rec} \cdot I_B}{f} \quad (6.5)$$

avec

$$K_{Rec} = \left( \frac{k_{Rec}}{W_E} \right) \cdot \frac{I_{SNI}^2}{I_{SI}} \quad (6.6)$$

La figure (6.6) présente l'évolution du paramètre  $K_{i1}$  (soit  $K_{Rec}$  car  $K_D$  est négligeable) multiplié par la longueur non-murée  $W_E$ .

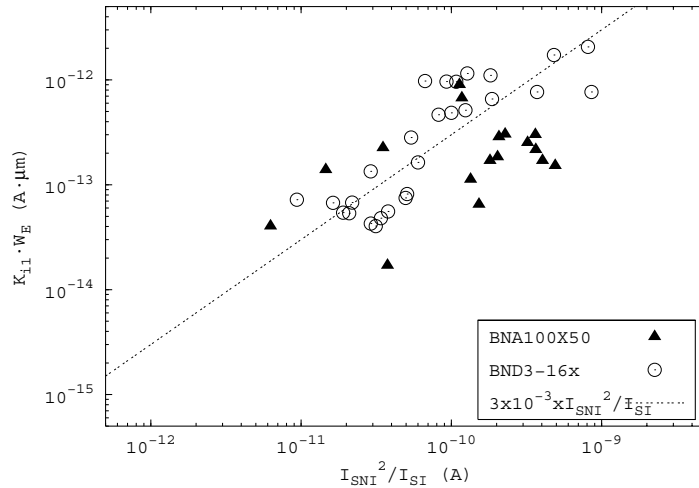


Figure 6.6 – Représentation de  $K_{i1} \cdot W_E$  en fonction du rapport  $I_{SNI}^2/I_{SI}$ .

On constate que cette normalisation permet de rapprocher les résultats obtenus pour les différentes géométries de transistors alors que la représentation de  $K_{i1}$  fournissait un écart visible en comparant la figure (6.5) et la figure (6.6). On en conclut que le

paramètre  $K_{Rec}$  est inversement proportionnel à la longueur non-murée du composant et proportionnel au rapport  $I_{SNI}^2/I_{SI}$ . La périphérie non-murée du composant semble donc être l'origine du courant non-idéal de base et du bruit de recombinaison.

On peut noter que si l'on avait considéré que la densité de courant non-idéal de base était normalisée par la surface active  $A_E$  du composant ( $I_{BNI} = J_{BNI}^{**} \cdot A_E$ ), le paramètre  $K_{Rec}$  aurait dû être inversement proportionnel à la surface active [43, 56, 65]. La figure (6.7) présente l'évolution du produit  $K_{i1} \cdot A_E$  en fonction de  $I_{SNI}^2/I_{SI}$  et permet d'éliminer cette hypothèse. En effet, on peut constater que cette représentation donne deux groupes de points séparés pour les deux géométries étudiées, alors que la normalisation par la longueur non-murée conduit à une dépendance linéaire correcte.

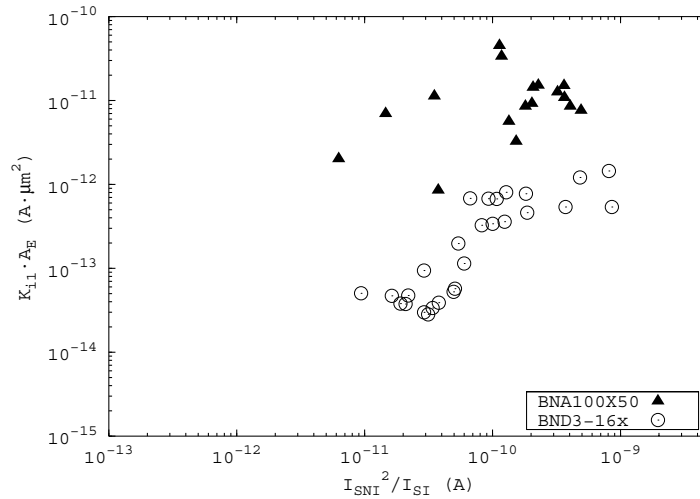


Figure 6.7 – Représentation de  $K_{i1} \cdot A_E$  en fonction du rapport  $I_{SNI}^2/I_{SI}$ .

L'incidence de la longueur non-murée est donc clairement attestée à la fois par les mesures statiques et les résultats de bruit basse fréquence à bas niveau de courant. La meilleure hypothèse technologique pour expliquer cette dépendance avec la longueur non-murée réside dans les étapes de réalisation de l'émetteur. La surface active est définie par ablation du silicium polycristallin. Un oxyde thermique fin apparaît durant le recuit de l'émetteur et un oxyde est déposé le long de la longueur non-murée  $W_E$  (espaceurs de la figure (1.2)). La zone de charges d'espace de la jonction émetteur-base est donc proche d'un oxyde déposé, connu pour contenir plus de défauts qu'un oxyde thermique [25]. Cela engendre une augmentation du nombre de pièges sur la périphérie non-murée

du composant.

Des résultats différents peuvent être observés en cas de procédés technologiques différents. Ainsi, dans la référence [53], la densité spectrale de courant de bruit  $i_n^2$  mesurée sur des transistors bipolaires à émetteur polycristallin évolue quadratiquement avec le courant de base, et ce jusqu'à une densité de courant de base  $J_B$  égale à  $48\mu A/m^2$ , soit nettement en deçà de la gamme dans laquelle nous avons effectué nos mesures. Toutefois, ce résultat ne contredit pas notre modèle dans la mesure où le procédé de réalisation de l'émetteur est différent. Dans la référence [53], la surface active est définie par une gravure dans un oxyde thermique. L'émetteur est donc entouré par cet oxyde thermique et non par un oxyde déposé.

Dans le cadre des modèles compacts utilisés dans l'industrie, cette étude est très intéressante car elle fournit une technique permettant d'estimer un paramètre de bruit ( $K_{i1}$ ) par de simples caractérisations statiques qui peuvent être réalisées lors des contrôles sur la ligne de fabrication.

## 6.3 Extraction de la résistance de base par des mesures de bruit basse fréquence

Cette partie de l'étude a été menée sur des transistors simple polysilicium à un contact de base (géométrie BNA1).

### 6.3.1 Estimation de la résistance d'accès à la base par des mesures de bruit basse fréquence

La résistance d'accès à la base peut être estimée à partir des mesures de bruit basse fréquence. La mesure des densités spectrales en zone de bruit blanc et en zone de bruit excédentaire des générateurs équivalents de bruit  $e_n$  et  $i_n$  permet d'extraire le terme  $(r_b + r_e)$  (soit  $r_b$  car  $r_b \gg r_e$ ) de deux manières différentes.

**6.3.1.1 Extraction de  $r_b$  par une mesure de bruit blanc**

La mesure de la densité spectrale  $e_n^2$  en zone de bruit blanc permet une première estimation de  $r_b$ . En effet, cette densité spectrale est donnée par l'équation (5.9). En considérant que  $r_b \gg r_e$ , la résistance d'accès à la base extraite des mesures de bruit blanc, notée  $r_{bw}$ , s'écrit :

$$r_{bw} = \frac{e_{nw}^2 - \left( \frac{2 \cdot q \cdot U_T^2 \cdot \beta_0^2}{\beta^2 \cdot I_C} \right)}{4 \cdot k \cdot T} \quad (6.7)$$

**6.3.1.2 Extraction de  $r_b$  par des mesures de bruit excédentaire**

Dans le cas où la même source de bruit domine le bruit excédentaire en  $e_n$  et en  $i_n$ , la mesure de la densité spectrale de bruit en  $1/f$  en  $e_n$  et en  $i_n$  permet une deuxième estimation de la résistance d'accès à la base, notée  $r_{bf}$ . Pour un transistor de faible surface active, à forte densité de courant de base, les densités spectrales de bruit en  $1/f$  des générateurs équivalents de bruit (notées  $e_{nf}^2$  et  $i_{nf}^2$ ) s'écrivent :

$$i_{nf}^2 = i_{nOx}^2 \quad (6.8)$$

$$e_{nf}^2 = r_{bf}^2 \cdot i_{nOx}^2 \quad (6.9)$$

La résistance d'accès à la base extraite des mesures de bruit basse fréquence ( $r_{bf}$ ) est donnée par :

$$r_{bf} = \sqrt{\frac{e_{nf}^2}{i_{nf}^2}} \quad (6.10)$$

D'après le modèle ne tenant pas compte des effets de défocalisation des lignes de courant, les résistances  $r_{bw}$  et  $r_{bf}$  sont en théorie égales et constantes (indépendantes du point de repos du transistor). La figure (6.8) présente les valeurs de ces résistances extraites des mesures de bruit basse fréquence sur un transistor BNA1. On peut constater que ces



résistances ne sont pas constantes et évoluent différemment avec le courant de polarisation. Dans la prochaine partie, les densités spectrale de bruit calculées précédemment en tenant compte de la défocalisation (cf. section (4.7)) vont être utilisées pour calculer la résistance d'accès à la base.

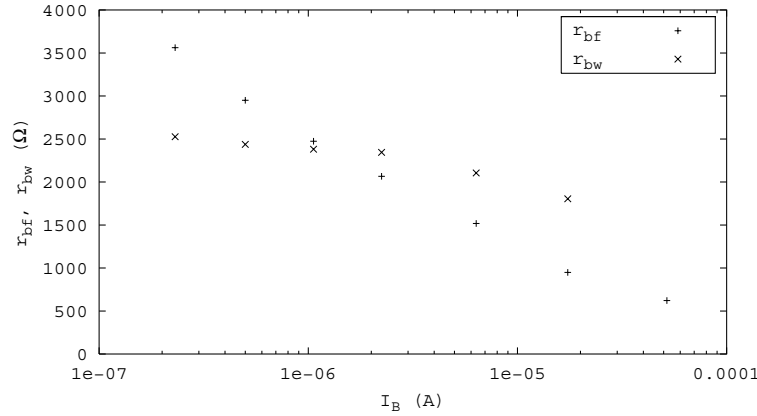


Figure 6.8 – Résistances d'accès à la base  $r_{bw}$  et  $r_{bf}$  extraites des mesures de bruit basse fréquence (bruit blanc et bruit en  $1/f$  respectivement) sur un transistor BNA1 en fonction du courant de base.

### 6.3.2 Evolution théorique de la résistance d'accès à la base avec la polarisation

Les densités spectrales des générateurs équivalents de bruit ont été calculées en section (4.7). L'expression de  $e_n^2$  est valable à faible polarisation. Dans ces conditions, nous pouvons calculer les résistances d'accès  $r_{bf}$  et  $r_{bw}$ . A faible courant, ces résistances s'écrivent :

$$r_{bw} = \frac{R_{SE}}{3} \tag{6.11}$$

$$r_{bf} = \sqrt{\frac{6}{5}} \cdot \frac{R_{SE}}{3} \tag{6.12}$$

On retrouve ici des résultats déjà rencontrés dans la littérature. Dans la référence [46], on retrouve le terme  $R_{SE}/3$  pour le bruit thermique de la résistance d'accès à la base. Le terme  $\sqrt{\frac{6}{5}}$  a par ailleurs déjà été calculé dans la référence [47].

La figure (6.9) présente l'évolution théorique des résistances d'accès à la base  $r_{bw}$  et  $r_{bf}$  pour les niveaux de polarisation où la défocalisation intervient. Ces résultats ont été obtenus par simulation à l'aide de PSPICE du modèle distribué présenté précédemment [48]. Pour ces simulations, l'approximation de ce modèle distribué a été effectuée en simulant  $N$  ( $N = 150$ ) transistors élémentaires en parallèle, reliés les uns aux autres par la base via une résistance élémentaire de valeur  $\delta R_{SE} = R_{SE}/N$ . La valeur de  $R_{SE}$  utilisée pour ces simulations est de  $10k\Omega$ .

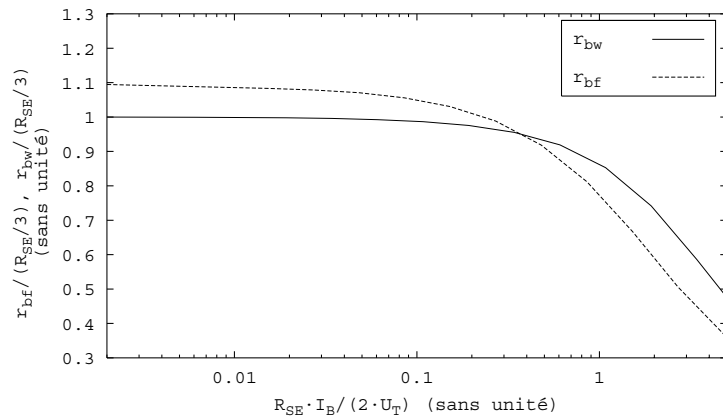


Figure 6.9 – Evolution théorique des résistances  $r_{bw}$  et  $r_{bf}$  normalisées par  $R_{SE}/3$  en fonction de  $\frac{R_{SE} \cdot I_B}{2 \cdot U_T}$ .

Les deux courbes obtenues, normalisées par  $R_{SE}/3$  sont représentées en fonction de  $\frac{R_{SE} \cdot I_B}{2 \cdot U_T}$ . A faible polarisation, on retrouve bien les valeurs attendues par le calcul théorique précédent et notamment le terme  $\sqrt{6/5}$  pour la résistance  $r_{bf}$  (cf équations (6.11) et (6.12)). A plus fort courant, les valeurs des résistances chutent. Le courant passe donc au plus proche du contact de base, entraînant une diminution des résistances d'accès. La partie intrinsèque de la résistance de base tend alors vers 0. Seule la partie  $R_{BC}$  de la résistance de base est constante, car elle n'est pas concernée par la défocalisation. Alors que le modèle  $e_n - i_n$  présenté précédemment ne fait pas de différence entre  $r_{bf}$  et  $r_{bw}$ , ces deux quantités évoluent différemment pour les courants plus élevés. Il convient donc de tenir compte de ces différences afin de ne pas commettre d'erreurs dans l'interprétation des résultats des mesures de bruit. Ainsi, à faible polarisation, le calcul de  $e_n^2 - r_{bw}^2 \cdot i_n^2$  va donner une quantité évoluant en  $I_C^2$ , pouvant être interprétée à tort comme du bruit lié à

la résistance d'émetteur. A fort courant, cette même quantité peut devenir négative.

### 6.3.3 Comparaison entre modèle théorique et résultats expérimentaux

#### 6.3.3.1 Résistance $r_{bf}$

La figure (6.10) présente l'ajustement du modèle théorique précédent de  $r_{bf}$  sur les résultats expérimentaux. La résistance  $r_{bf}$  a été mesurée sur un transistor BNA1 pour plusieurs points de polarisation dans une gamme de courants de collecteur allant de  $25\mu A$  à  $3mA$ . La valeur de la résistance  $R_{SE}$  utilisée comme paramètre est égale à  $10k\Omega$ , ce qui est en accord avec les données fournies par le fondeur pour ce type de technologie.

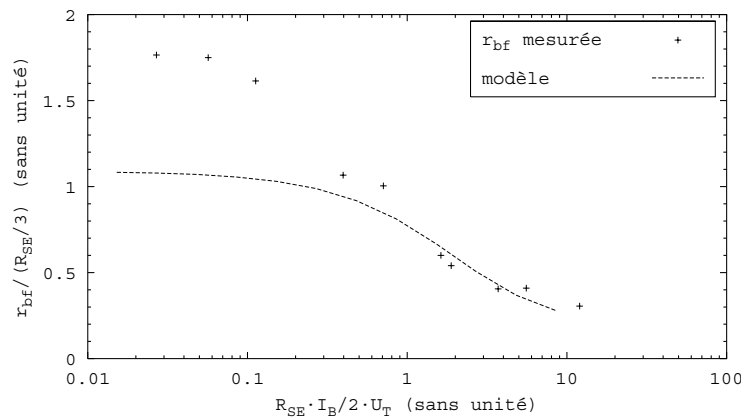


Figure 6.10 – Ajustement du modèle théorique d'évolution de la résistance  $r_{bf}$  avec les résultats des mesures sur un transistor BNA1.

A forte polarisation, le modèle proposé est en accord avec les résultats des mesures effectuées. La résistance  $r_{bf}$  tend alors vers une constante. En effet, lorsque le transistor est en régime de forte défocalisation, la résistance  $R_{BV}$  (cf fig (4.11)) tend vers 0. Seule intervient alors la valeur de la résistance de la partie extrinsèque de la base,  $R_{BC}$ . La valeur de  $R_{BC}$  permettant d'obtenir le meilleur ajustement est de  $500\Omega$ , ce qui semble être une valeur réaliste.

A faible polarisation, les points expérimentaux s'écartent de la courbe théorique. L'explication la plus plausible de ce phénomène réside dans le fait que la source de bruit liée

à la diffusion des porteurs dans la base a été négligée dans le modèle. Or, cette source de bruit peut devenir prépondérante à faible courant, puisqu'elle évolue en  $I_C^{-1}$  (cf éq. 5.22).

### 6.3.3.2 Résistance $r_{bw}$

La figure (6.11) présente l'ajustement du modèle théorique proposé pour l'évolution de  $r_{bw}$  avec la polarisation avec les résultats des mesures. La représentation utilisée est la même que pour  $r_{bf}$ . Les valeurs de  $r_{bw}$  sont normalisées par  $R_{SE}/3$  et représentées en fonction de  $\frac{R_{SE} \cdot I_B}{2 \cdot U_T}$ . La résistance  $R_{SE}$  est donc utilisée comme paramètre d'ajustement.

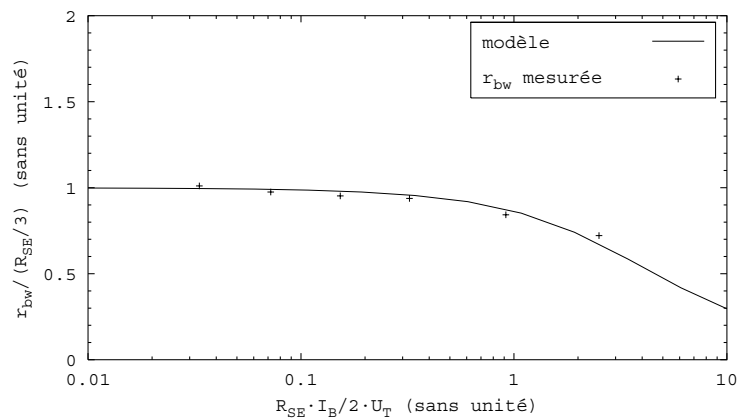


Figure 6.11 – Ajustement du modèle théorique d'évolution de la résistance  $r_{bw}$  avec les résultats des mesures sur un transistor BNA1.

Un bon accord entre simulation et mesures est trouvé en utilisant la même valeur de  $R_{SE}$  que pour l'ajustement de  $r_{bf}$ , ce qui valide le modèle proposé.

### 6.3.4 Influence de la température de recuit d'émetteur sur la résistance série de base

Dans la section (3.1), les paramètres statiques de transistors ayant subi une modulation de la température de recuit de l'émetteur ont été présentés. L'hypothèse avancée pour expliquer la variation du courant de saturation de collecteur était une modification de l'épaisseur de la partie monocristalline de l'émetteur. Par conséquent, l'épaisseur de la base s'en trouve réduite et cela va avoir une influence sur la résistance de base, qui doit

s'en trouver dégradée.

A partir des mesures de bruit excédentaire réalisées sur des transistors bipolaire NPN de type BNA1 (surface active de  $1 \times 0,7 \mu m^2$ ), nous avons procédé à l'extraction de la résistance  $r_{bf}$ . La figure (6.12) présente la superposition sur un même graphe des valeurs de  $r_{bf}$  d'un composant du lot standard et d'un composant du lot modulé.

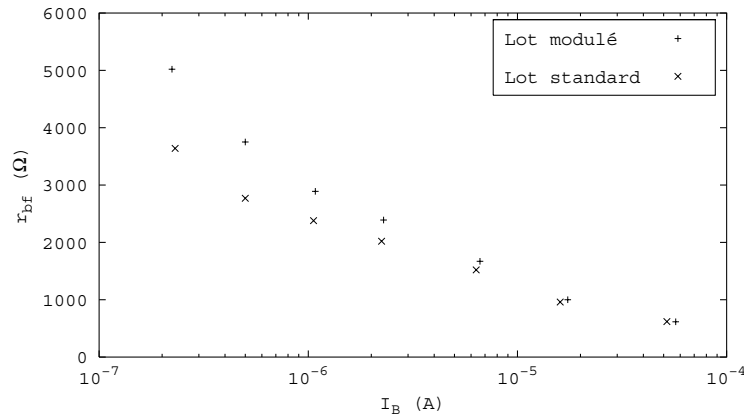


Figure 6.12 – Résistance de base estimée par des mesures de bruit excédentaire en fonction du courant de base pour deux transistors issus d'un lot standard et d'un lot ayant reçu une modulation de la température du recuit de l'émetteur.

On peut constater que pour les fortes valeurs du courant de base, les deux courbes tendent vers la même valeur, autour de  $500 \Omega$ , ce qui est tout à fait logique car à fort, courant la résistance  $r_{bf}$  tend vers  $R_{BC}$ . La modulation de la température du recuit de l'émetteur n'affecte pas cette résistance, dont la valeur est fixée par deux implantations ioniques. Il est donc normal de trouver la même valeur pour les deux lots.

A l'inverse, quand le courant de base diminue, les deux courbes s'écartent et la valeur de  $r_{bf}$  pour le lot modulé devient supérieure à celle mesurée pour le lot standard. Ceci valide les hypothèses émises pour justifier la variation de la densité de courant de saturation de collecteur avec la température du recuit de l'émetteur (cf. section (3.1.3.2)). La résistance de base intrinsèque et les paramètres statiques  $J_{SI}$  et  $J_{SC}$  sont fonction de l'épaisseur de la base et voient donc leur valeur influencée par la modification des profils de dopants engendrée par l'élévation de la température de recuit.

La figure (6.13) présente les mêmes résultats que la figure (6.12) mais dans une re-

présentation différente. Les valeurs de  $r_{bf}$  sont normalisées par  $R_{SE}/3$  (avec  $R_{SE}$  comme paramètre d'ajustement) et représentées en fonction de  $\frac{R_{SE} \cdot I_B}{2 \cdot U_T}$ . Les valeurs de  $R_{SE}$  utilisées sont celles indiquées par le fondeur, soit  $10k\Omega$  pour le lot standard et  $18k\Omega$  pour le lot modulé. On peut constater que dans cette représentation, les points expérimentaux correspondant aux deux transistors se superposent. Le facteur 1,8 existant entre les valeurs de la résistance de la couche de base ( $R_{SE}$ ) des deux transistors explique simplement l'écart observé sur la figure (6.12). L'accord entre ce résultat et les données fournies par le fondeur valide l'analyse faite sur les effets de défocalisation sur la résistance d'accès à la base.

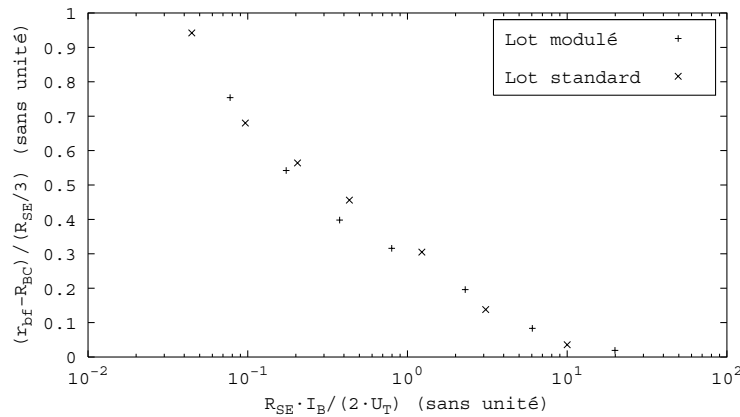


Figure 6.13 – Résistance de base estimée par des mesures de bruit excédentaire normalisée par  $R_{SE}/3$  en fonction de  $\frac{R_{SE} \cdot I_B}{2 \cdot U_T}$  pour deux transistors issus d'un lot standard et d'un lot ayant reçu une modulation de la température du recuit de l'émetteur.

## 6.4 Conclusion

Les caractérisations en bruit basse fréquence menées sur des transistors réalisés en technologie simple polysilicium ont montré deux comportements différents pour la dépendance du niveau de bruit avec la surface de l'émetteur.

Pour les transistors de grande surface active (surface totale de l'émetteur dans le cas de transistors interdigités), la densité spectrale de courant équivalent de bruit  $i_n^2$  évolue linéairement avec le courant de base. Dans ce cas, le bruit a été attribué à des

recombinaisons intervenant en périphérie de la zone de charge d'espace de la jonction émetteur-base. Un modèle a été élaboré mettant en évidence une corrélation entre le bruit à bas niveau de courant et le courant non-idéal de base.

Pour les transistors de faible surface active (géométrie BNA1), l'évolution quadratique de  $i_n^2$  avec  $I_B$  permet de localiser la source de bruit au niveau de l'interface mono-poly de l'émetteur. Les mesures sur ces composants ont également permis d'élaborer une méthode d'extraction de la résistance de base à partir des mesures de bruit basse fréquence. A partir de ces mesures, il a été notamment possible d'évaluer expérimentalement les parties intrinsèques ( $R_{BV}$ ) et extrinsèque ( $R_{BC}$ ) de la résistance d'accès à la base.

Dans tous les cas, une grande cohérence a été observée entre les résultats obtenus en statique et par l'analyse du bruit basse fréquence.

# Chapitre 7

## Analyse des résultats de bruit basse fréquence obtenus en technologie double polysilicium

### 7.1 Résultats obtenus

Les caractérisations en bruit basse fréquence ont été menées sur les composants présentés en section (3.2). Les mesures ont été effectuées pour une tension  $V_{CE}$  de 1V, qui correspond à la tension de polarisation de ce type de transistor dans les circuits. La plupart des caractérisations ont été menées sur un lot en technologie double polysilicium implanté. Quelques composants en technologie double polysilicium dopé in-situ ont également été étudiés. Des caractérisations en fonction de la température ont été effectuées sur deux transistors.

La mesure de la densité spectrale  $e_n^2$  du générateur équivalent de tension de bruit  $e_n$  a été rendue difficile pour l'ensemble des composants caractérisés en technologie double polysilicium par les faibles niveaux de bruit excédentaire mesurés, liés en particulier à la plus faible valeur de la résistance de base qu'en technologie simple polysilicium. La présence de raies parasites dans les spectres a rendu impossible l'estimation de la densité



spectrale de bruit en  $1/f$  du générateur équivalent de tension de bruit  $e_n$ . De ce fait, nous ne nous sommes pas intéressés à la densité spectrale  $e_n^2$  des fluctuations de tension de bruit  $e_n$ .

### 7.1.1 Evolution de la densité spectrale de courant de bruit avec la fréquence

La majorité des spectres mesurés sur des transistors réalisés en technologie double polysilicium implanté et dopé in-situ étaient exempts de lorentziennes. Seuls les transistors de faible surface active présentaient parfois une légère composante lorentzienne. La figure (7.1) présente trois exemples typiques de densités spectrales mesurées sur un transistor NPN en technologie double polysilicium implanté. Les spectres mesurés en  $i_n$  pour trois valeurs du courant de collecteur ( $I_C = 50\mu A, 100\mu A$  et  $140\mu A$ ) sont superposés sur le même graphe. Ils évoluent en  $1/f$  à basse fréquence et pour ces valeurs relativement faibles du courant de collecteur, le bruit blanc est atteint au delà de  $1kHz$ . La décroissance à haute fréquence pour la courbe à  $I_C = 50\mu A$  est liée à un effet de fréquence dans la division par le carré du module de l'impédance de source et ne correspond donc pas à une lorentzienne.

### 7.1.2 Normalisation $N_{in}^2$ des résultats

La figure (7.2) présente la quantité normalisée  $N_{in}^2$  (cf. section (5.2.2)) en fonction de la densité de courant de base  $J_B$ . La surface prise en compte dans cette normalisation est celle de la zone de contact mono-poly de l'émetteur. La valeur de  $\Delta$  utilisée pour calculer la surface effective est donc  $\Delta = 330 nm$  (cf. section 1.5.2).

L'ensemble des composants caractérisés, quelle que soit leur surface active, présente une pente 2 dans la représentation de  $N_{in}^2$  en fonction de  $J_B$ . Aucun composant ne présente de bruit évoluant linéairement avec le courant de base. Le paramètre  $K_{i1}$  n'a donc pas pu être estimé pour les transistors NPN réalisés en technologie double polysilicium implanté. Les transistors réalisés en technologie double polysilicium dopé in-situ présentent des

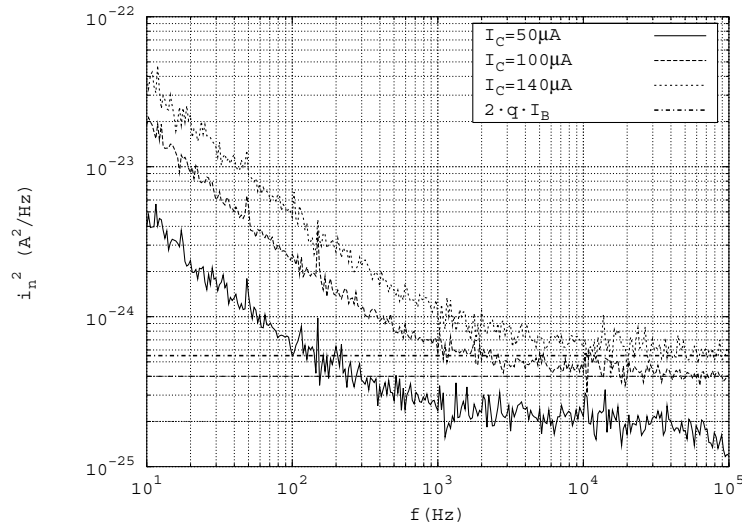


Figure 7.1 – Densités spectrales du générateur équivalent de courant de bruit  $i_n$  mesurées sur un transistor BNA10×202 en technologie double polysilicium implanté pour des courants de collecteur de  $50\mu\text{A}$ ,  $100\mu\text{A}$  et  $140\mu\text{A}$ . Les mesures de bruit ont été effectuées pour une tension  $V_{CE}$  de 1V.

résultats similaires (cf figure (7.3)), la principale différence réside dans les valeurs du paramètre  $K_{Ox} \cdot A_E$ , qui sont six fois plus élevées pour la technologie dopée «in-situ». Ce résultat est en accord avec les valeurs du gain en courant plus élevées mesurées sur cette technologie ( $\beta_0$  varie de 130 à 180 pour cette technologie contre 80 à 100 pour la technologie double polysilicium implanté)

Les tables (7.1) et (7.2) présentent les valeurs des paramètres  $K_{Ox} \cdot A_E$  extraites des mesures. On peut constater que contrairement à ce que prévoit le modèle théorique, ces valeurs dépendent de la surface active du transistor, avec la présence d'un facteur de dispersion égal à 3,3 en technologie double polysilicium implanté et 2 en technologie dopé in-situ. Cette dispersion dans les valeurs de ce paramètre sera analysée dans le paragraphe suivant.

## 7.2 Analyse des résultats

Comme cela a été présenté dans la section (5.2.2), la pente 2 constatée dans la représentation de  $N_{i_n}^2$  en fonction de  $J_B$  indique que la source de bruit liée à l'oxyde à l'interface

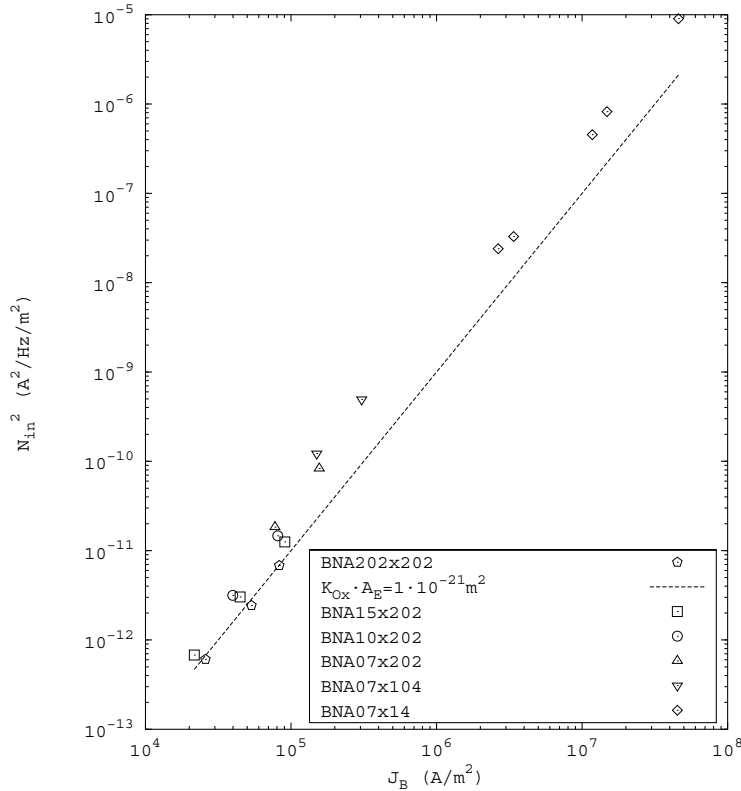


Figure 7.2 – Normalisation  $N_{in}^2$  en fonction de la densité de courant de base  $J_B$  pour des transistors bipolaires NPN réalisés en technologie double polysilicium implanté. La pente 2 constatée pour l'ensemble des géométries caractérisées indique que la contribution dominante la densité spectrale de courant de bruit est liée à l'oxyde interfacial.

des zones poly et mono de l'émetteur domine la densité spectrale des fluctuations du courant de bruit  $i_n^2$ . Elle peut donc être modélisée par la relation :

$$i_n^2 = \frac{K_{Ox} \cdot I_B^2}{f}$$

### 7.2.1 Evolution du paramètre $K_{Ox} \cdot A_E$ avec les dimensions du composant

La figure (7.4) présente l'évolution des valeurs du paramètre  $K_{Ox} \cdot A_E$  extraites des mesures de bruit basse fréquence avec la surface active (effective)  $A_E$  de l'émetteur. On peut constater que contrairement à ce qui était attendu, ce paramètre n'est pas indépendant de la surface  $A_E$ . La représentation en fonction de  $A_E$  ne permet pas de conclure

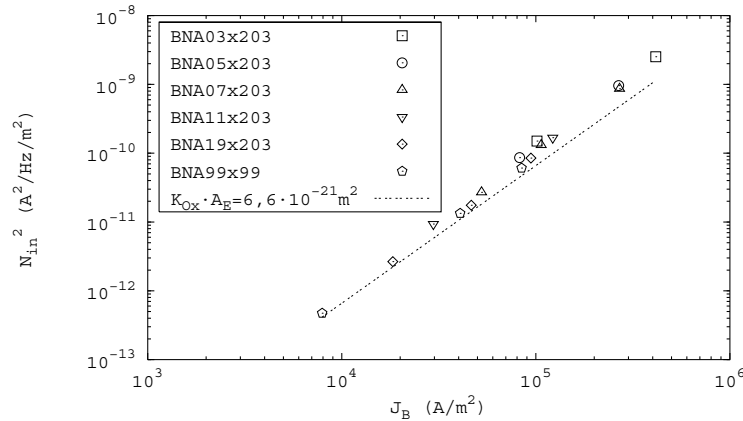


Figure 7.3 – Normalisation  $N_{in}^2$  en fonction de la densité de courant de base  $J_B$  pour des transistors bipolaires NPN réalisés en technologie double polysilicium dopé *in-situ*. La dépendance de  $N_{in}^2$  en fonction de  $J_B$  est identique à celle observée en technologie double polysilicium implanté.

Géométrie	$W_E$ ( $\mu m$ )	$L_E$ ( $\mu m$ )	$A_E$ ( $\mu m^2$ )	$K_{Ox} \cdot A_E$ ( $10^{-21} m^2$ )
BNA07x14	0,37	1,07	0,396	2,8
BNA07x48	0,37	4,47	1,65	3,1
BNA07x104	0,37	10,07	3,73	3,3
BNA07x202	0,37	19,87	7,35	2,6
BNA10x202	0,67	19,87	13,3	2
BNA15x202	1,17	19,87	23,2	1,7
BNA202x202	19,87	19,87	395	1

Table 7.1 – Valeurs du paramètre  $K_{Ox} \cdot A_E$  extraites des mesures de bruit basse fréquence sur des transistors réalisés en technologie double polysilicium implanté

sur la nature de la source non prise en compte dans le modèle, car on ne peut déduire de tendance précise pour l'évolution de  $K_{Ox} \cdot A_E$  avec  $A_E$ .

La représentation en fonction du rapport périmètre sur surface ( $P_E/A_E$ ) présentée par la figure (7.5) fournit une tendance qui peut être interprétée. Le paramètre  $K_{Ox} \cdot A_E$  augmente avec le rapport  $P_E/A_E$ . La périphérie du composant semble donc être à l'origine de la contribution supplémentaire.

Deux hypothèses ont été envisagées afin d'expliquer l'origine de cette contribution périphérique :

- ✓ la contribution périphérique au bruit du composant est due à des pièges localisés en

Géométrie	$W_E$ ( $\mu m$ )	$L_E$ ( $\mu m$ )	$A_E$ ( $\mu m^2$ )	$K_{Ox} \cdot A_E$ ( $10^{-21} m^2$ )
BNA03x203	0,258	20,258	5,23	13,9
BNA05x203	0,458	20,258	9,28	11,2
BNA07x203	0,658	20,258	13,33	10
BNA11x203	1,058	20,258	21,43	10,2
BNA19x203	1,858	20,258	37,64	7,9
BNA99x99	9,858	9,858	97,18	6,6

Table 7.2 – Valeurs du paramètre  $K_{Ox} \cdot A_E$  extraites des mesures de bruit basse fréquence sur des transistors réalisés en technologie double polysilicium dopé in-situ

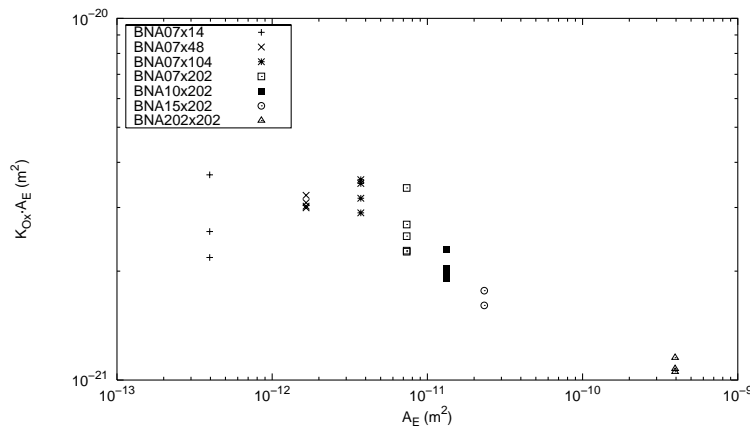


Figure 7.4 – Evolution du paramètre  $K_{Ox} \cdot A_E$  avec la surface effective de l'émetteur pour des transistors NPN réalisés en technologie double polysilicium implanté.

périphérie de l'émetteur, ce qui suppose deux mécanismes physiques distincts pour expliquer le bruit (oxyde d'une part, pièges en périphérie d'autre part),

- ✓ l'oxyde est plus épais en périphérie, entraînant une augmentation du bruit lié à l'oxyde pour les composants à fort rapport périmètre sur surface, ce qui suppose un seul mécanisme.

Des mesures de bruit en fonction de la température du composant ont permis de privilégier la seconde hypothèse.

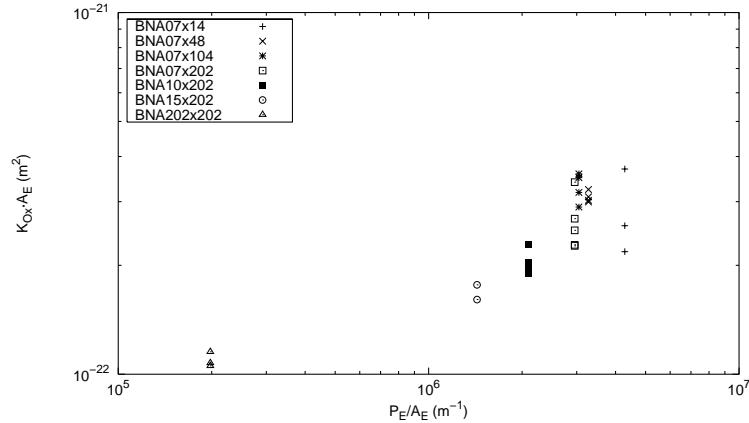


Figure 7.5 – Evolution du paramètre  $K_{Ox} \cdot A_E$  avec le rapport périmètre sur surface de l'émetteur  $P_E/A_E$  pour des transistors NPN réalisés en technologie double polysilicium implanté.

### 7.2.2 Mesures de bruit basse fréquence en fonction de la température

Afin de pouvoir établir l'origine de la contribution périphérique, des mesures de bruit basse fréquence en fonction de la température ont été effectuées sur des composants réalisés en technologie double polysilicium implanté. Deux transistors, l'un à fort rapport  $P_E/A_E$  (BNA07x104) et l'autre à faible rapport  $P_E/A_E$  (BNA202x202) ont été caractérisés. Le but de ces caractérisations était d'obtenir des informations sur les mécanismes à l'origine du bruit dans les deux composants.

Ces mesures ont été réalisées à l'aide de l'équipement décrit au chapitre (2) dans une gamme de température allant de 213 K à 373 K. Pour les deux transistors caractérisés, la densité spectrale de courant de bruit évolue en  $I_B^2$  quel que soit la température.

La figure (7.6) présente l'évolution du paramètre  $K_{Ox} \cdot A_E \times T$  en fonction de la température.

On peut noter une évolution similaire pour les deux composants, avec une décroissance d'un facteur légèrement inférieur à deux entre les deux extrema de température.

Le calcul du produit  $K_{Ox} \cdot A_E \times T$  aboutit à une constante pour chaque géométrie. Le paramètre  $K_{Ox} \cdot A_E$  est donc inversement proportionnel à la température, et ce pour les deux transistors caractérisés.

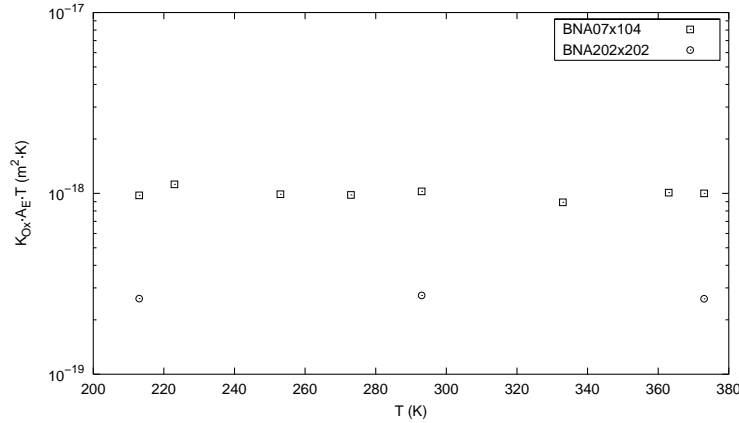


Figure 7.6 – Evolution du paramètre  $K_{Ox} \cdot A_E \times T$  en fonction de la température.

L'évolution comparable du bruit dans deux transistors de caractéristiques géométriques différentes nous renseigne sur le fait que les mécanismes physiques à l'origine du bruit excédentaire sont vraisemblablement les mêmes. Nous nous sommes donc orientés vers un modèle prenant en compte une variation de l'épaisseur d'oxyde en périphérie de l'émetteur.

### 7.2.3 Evolution du paramètre de bruit en fonction de la morphologie de l'interface d'oxyde

Comme cela a été fait pour les résultats en statique, l'étude se limite aux transistors dont la longueur  $L_E$  est grande devant la largeur  $W_E$ , ceci afin de s'affranchir d'effets bidimensionnels au niveau de l'interface d'oxyde. On suppose ici que l'épaisseur d'oxyde varie suivant le modèle présenté au cours du chapitre (2) et que la vitesse de recombinaison  $S$  est indépendante de la largeur du composant. Si on s'intéresse à un élément de largeur  $dx$ , la densité de courant de bruit peut s'écrire :

$$j_n^2(x) = a \cdot \frac{e_{ox}^3(x)}{f} \cdot J_B^2(x) \quad (7.1)$$

où  $J_B(x)$  est la densité de courant de base à l'abscisse  $x$  définie par l'équation (2.11),  $a$  est un paramètre qui dépend des propriétés physiques de l'oxyde, et  $e_{ox}(x)$  est l'épaisseur de cet oxyde à l'abscisse  $x$ . L'évolution de l'épaisseur de l'oxyde avec l'abscisse  $x$  est

donnée par l'équation (3.3).

En intégrant l'équation (7.1) sur la largeur de l'émetteur ( $W_E$ ), on obtient l'expression de la densité spectrale de courant de bruit pour un transistor de largeur  $W_E$  :

$$i_n^2(W_E) = \frac{a}{f} \cdot \int_{-W_E/2}^{W_E/2} e_{ox}^3(x) \cdot \left[ q \cdot (p(0) - p_0) \cdot \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{1 + \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{S}} \right]^2 \cdot dx \quad (7.2)$$

La densité moyenne de densité spectrale de courant de bruit d'un composant de largeur  $W_E$  s'écrit :

$$j_n^2(W_E) = \frac{i_n^2(W_E)}{W_E} \quad (7.3)$$

Dans le cas où  $W_E \gg \lambda$ , cette densité moyenne de courant de bruit devient :

$$j_n^2(\infty) = \frac{a}{f} \cdot e_0^3 \cdot J_B^2(\infty) \quad (7.4)$$

où  $e_0$  est l'épaisseur de l'oxyde (supposé uniforme) d'un transistor de grande surface d'émetteur. Le produit  $a \cdot e_0^3$  peut être identifié au paramètre  $K_{Ox} \cdot A_E$  extrait sur un gros transistor ( $[K_{Ox} \cdot A_E]_\infty$ ).

Dans l'expression (7.2), le terme  $q \cdot (p(0) - p_0)$  peut être exprimé en fonction la densité de courant de base donnée par l'équation (3.4). Cette équation peut alors s'écrire :

$$j_n^2(W_E) = \frac{a \cdot W_E \cdot J_B^2(W_E)}{f} \cdot \frac{\int_{-W_E/2}^{W_E/2} e_{ox}^3(x) \cdot \left[ \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{1 + \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{S}} \right]^2 \cdot dx}{\left[ \int_{-W_E/2}^{W_E/2} \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{1 + \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{S}} \cdot dx \right]^2} \quad (7.5)$$

que l'on peut également écrire sous la forme :

$$j_n^2(W_E) = \frac{[K_{Ox} \cdot A_E]_{W_E}}{f} \cdot J_B^2(W_E) \quad (7.6)$$

Les paramètres  $[K_{Ox} \cdot A_E]_{W_E}$  et  $[K_{Ox} \cdot A_E]_\infty$  sont indépendants de la densité de cou-



rant circulant dans le transistor (hors effets de défocalisation). En prenant la même valeur pour  $J_B(W_E)$  et  $J_B(\infty)$ , on peut écrire :

$$\frac{j_n^2(W_E)}{j_n^2(\infty)} = \frac{[K_{Ox} \cdot A_E]_{W_E}}{[K_{Ox} \cdot A_E]_{\infty}} = \frac{W_E}{e_0^3} \cdot \frac{\int_{-W_E/2}^{W_E/2} e_{ox}^3(x) \cdot \left[ \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{1 + \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{S}} \right]^2 \cdot dx}{\left[ \int_{-W_E/2}^{W_E/2} \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{1 + \frac{b \cdot \exp(-d \cdot e_{ox}(x))}{S}} \cdot dx \right]^2} \quad (7.7)$$

En réintroduisant la vitesse de recombinaison à l'interface d'oxyde, l'équation (7.7) devient :

$$\frac{j_n^2(W_E)}{j_n^2(\infty)} = \frac{W_E}{e_0^3} \cdot \frac{\int_{-W_E/2}^{W_E/2} e_{ox}^3(x) \left[ \frac{S_{Ox}}{1 + \frac{S_{Ox}}{S}} \right]^2 \cdot dx}{\left[ \int_{-W_E/2}^{W_E/2} \frac{S_{Ox}}{1 + \frac{S_{Ox}}{S}} \cdot dx \right]^2} \quad (7.8)$$

Les simulations effectuées, montrent que l'équation (7.8) dépend peu de la vitesse de recombinaison  $S$ . Ce résultat n'est pas représenté car il conduit à un graphique équivalent à celui représenté sur la figure (7.7), les courbes obtenues pour les différentes valeurs de  $S$  étant parfaitement superposées.

Ainsi, en prenant une valeur de la vitesse  $S$  grande devant la vitesse de recombinaison  $S_{Ox}$ , l'expression précédente devient :

$$\frac{j_n^2(W_E)}{j_n^2(\infty)} = \frac{W_E}{e_0^3} \cdot \frac{\int_{-W_E/2}^{W_E/2} e_{ox}^3(x) S_{Ox}^2 \cdot dx}{\left[ \int_{-W_E/2}^{W_E/2} S_{Ox}^2 \cdot dx \right]^2} \quad (7.9)$$

La figure (7.7) présente l'évolution du rapport  $\frac{j_n^2(W_E)}{j_n^2(\infty)}$ , soit le rapport  $\frac{[K_{Ox} \cdot A_E]_{W_E}}{[K_{Ox} \cdot A_E]_{\infty}}$ , en fonction de la largeur effective de l'émetteur  $W_E$ . Les valeurs des paramètres  $e_0$ ,  $e_w$  et  $\lambda$  utilisées pour cette simulation sont celles utilisées pour l'ajustement réalisé sur le courant de base (cf figure (3.19)). Seule la valeur de  $S$  est différente et vaut  $1000 \text{ m/s}$ .

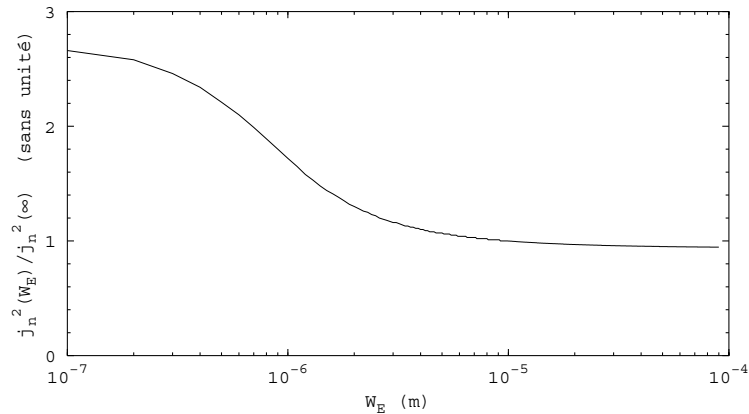


Figure 7.7 – *Variation relative du niveau de bruit lié à l'oxyde en fonction de la largeur effective de l'émetteur. Les valeurs des paramètres utilisées pour cette simulation sont :  $e_w = 7,1 \text{ \AA}$ ,  $e_0 = 5 \text{ \AA}$  et  $\lambda = 0,25 \mu\text{m}$ .*

### 7.2.3.1 Application du modèle à la technologie double polysilicium implanté

La figure (7.8) présente l'ajustement du modèle présenté avec les points expérimentaux. Les valeurs du paramètre  $K_{Ox} \cdot A_E$  ont été normalisées à 1 pour la plus grande géométrie. Cet ajustement a été réalisé en utilisant les valeurs suivantes pour les différents paramètres :  $e_w = 7,1 \text{ \AA}$ ,  $e_0 = 5 \text{ \AA}$ ,  $\lambda = 0,25 \mu\text{m}$  et  $S = 1000 \text{ m/s}$ .

Le bon accord entre modèle et points expérimentaux valide l'analyse effectuée sur la dépendance du niveau de bruit basse fréquence avec les dimensions du composant.

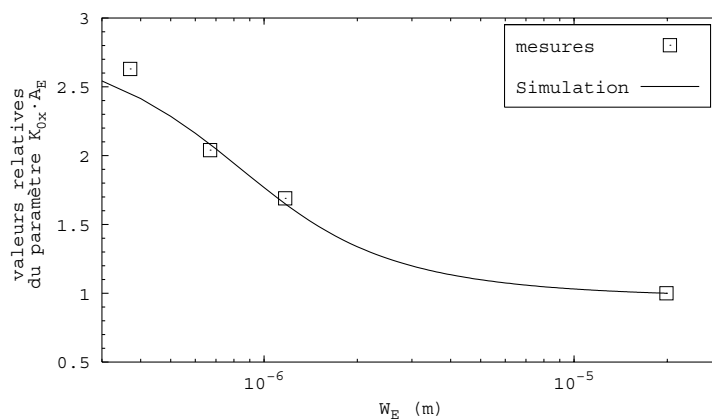


Figure 7.8 – *Comparaison entre modèle et mesures pour des transistors réalisés en technologie double polysilicium implanté. Les valeurs des paramètres utilisées sont :  $e_w = 7,1 \text{ \AA}$ ,  $e_0 = 5 \text{ \AA}$ ,  $\lambda = 0,25 \mu\text{m}$  et  $S = 1000 \text{ m/s}$ .*

### 7.2.3.2 Application du modèle à la technologie double polysilicium dopé in-situ

Comme pour les résultats en technologie double polysilicium implanté, nous avons confronté les points expérimentaux relevés en technologie double polysilicium dopé in-situ avec le modèle présenté précédemment. L'ajustement des valeurs normalisées à 1 pour la plus grande géométrie est présenté sur la figure (7.9).

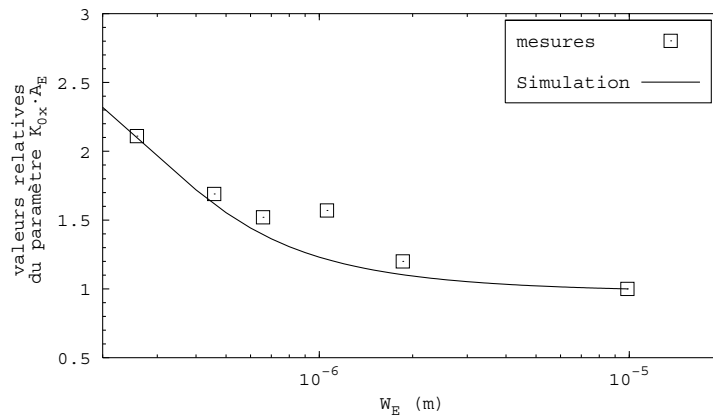


Figure 7.9 – Comparaison entre modèle et mesures pour des transistors réalisés en technologie double polysilicium implanté. Les valeurs des paramètres utilisées sont :  $e_w = 8 \text{ \AA}$ ,  $e_0 = 5,5 \text{ \AA}$ ,  $\lambda = 0,08 \mu m$  et  $S = 1000 m/s$ .

Le choix des paramètres d'ajustement est différent de celui fait pour la technologie double polysilicium implanté, avec des valeurs de  $e_0$  et  $e_w$  légèrement supérieures et une longueur de décroissance plus faible (présence d'un facteur 3). Les valeurs utilisées sont :  $e_w = 8 \text{ \AA}$ ,  $e_0 = 5,5 \text{ \AA}$ ,  $\lambda = 0,08 \mu m$  et  $S = 1000 m/s$ . On peut noter que ces paramètres permettent à la fois de réaliser un bon ajustement sur le paramètre statique  $J_{SB}$  et sur le paramètre de bruit  $K_{Ox} \cdot A_E$ .

### 7.2.4 Influence de la rugosité de l'oxyde sur le paramètre $K_{Ox} \cdot A_E$

L'équation (7.9) peut mener à une interprétation complémentaire pour la dépendance du bruit lié à l'oxyde en fonction de la morphologie de cet oxyde. En effet, celle-ci peut s'écrire sous la forme :

$$\frac{j_n^2(W_E)}{j_n^2(\infty)} = \frac{e_{ox}^3 \cdot S_{Ox}^2}{e_0^3 \cdot S_{Ox}^2} \quad (7.10)$$

Cette expression peut être interprétée en terme de rugosité de l'oxyde . En effet, le rapport défini par l'équation (7.10) est égal à 1 quand l'oxyde est uniforme (donc  $e_{ox}$  et  $S_{Ox}$  sont indépendants de l'abscisse  $x$ ). Si on note  $j_{nR}^2$  la densité spectrale de bruit d'un transistor présentant un oxyde «rugueux» et  $j_{ni}^2$  celle d'un transistor pour lequel l'oxyde est uniforme, et  $J_{BR}$  et  $J_{BI}$  les densités de courant de saturation de base correspondantes, il est possible de modéliser l'influence de la rugosité de l'oxyde sur les paramètres  $K_{Ox} \cdot A_E$  et  $J_{SB}$ . La figure (7.10) présente l'évolution relative de ces paramètres en fonction de la rugosité de l'oxyde. Dans le cas «rugueux», l'épaisseur moyenne de l'oxyde est la même que dans le cas idéal, mais elle fluctue entre  $e_0 - s$  et  $e_0 + s$  suivant une distribution uniforme. Pour ces simulations, l'épaisseur d'oxyde  $e_0$  est égale à 5 Å.

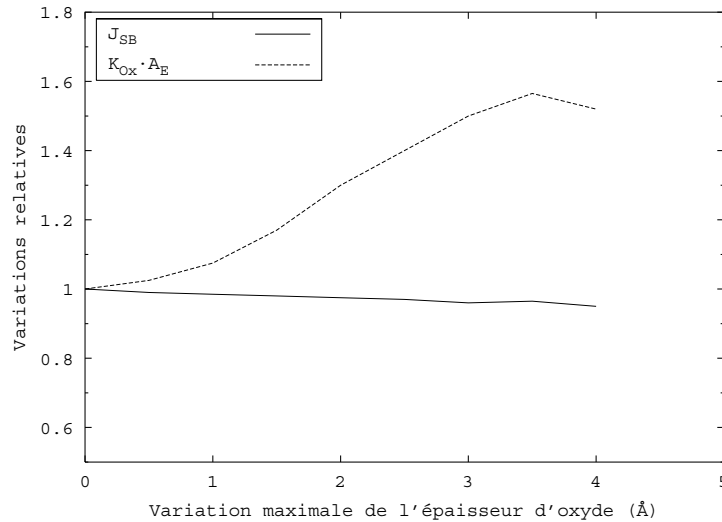


Figure 7.10 – Modélisation de l'effet des variations de l'épaisseur de l'oxyde interfacial sur les paramètres  $J_{SB}$  et  $K_{Ox} \cdot A_E$ .

On peut noter que l'influence des fluctuations de l'épaisseur d'oxyde est négligeable sur le courant de saturation de base, mais qu'elle induit une variation d'un facteur supérieur à 1,5 sur le paramètre de bruit  $K_{Ox} \cdot A_E$ .

## 7.3 Conclusion

Les caractérisations en bruit basse fréquence menées sur des transistors réalisés en technologies double polysilicium implanté et dopé in-situ ont montré des résultats différents de ceux relevés dans la littérature. A l'instar des références citées en section (5.3.2), nous avons noté une dépendance quadratique de la densité spectrale de courant de bruit  $i_n^2$  avec le courant de base  $I_B$  sur une large gamme de courants. Toutefois, contrairement à ces références, le paramètre  $K_{Ox}$  extrait de nos mesures n'évolue pas comme l'inverse de la surface active du composant.

Un modèle, prenant en compte une variation de l'épaisseur d'oxyde en périphérie de l'émetteur a été utilisé pour expliquer la dépendance du paramètre  $K_{Ox} \cdot A_E$  avec la géométrie du transistor. Le même modèle explique aussi correctement les variations du paramètre statique  $I_{SB}$ , et fournit une description très cohérente et assez vraisemblable des phénomènes à l'origine des caractéristiques observées.

## Conclusion générale

Le travail présenté dans ce mémoire s'inscrit dans le cadre d'une convention d'étude avec un industriel (Philips Semiconducteurs) ayant pour but la caractérisation de transistors bipolaires issus de procédés BiCMOS haute fréquence à différents degrés d'évolution technologique (simple et double polysilicium). Deux types de caractérisations ont été menées :

- ✓ caractérisations statiques : mesure des courbes de Gummel
- ✓ caractérisations en bruit basse fréquence : mesure des densités spectrales des générateurs équivalents de tension et de courant de bruit  $e_n^2$  et  $i_n^2$ .

Les caractérisations statiques ont permis l'extraction des densités de courant de saturation de collecteur, de courant de saturation idéal et non-idéal de base. L'étude de ces paramètres statiques en fonction de la technologie de réalisation du transistor a mis en avant des phénomènes différents pour chaque technologie.

Pour la technologie simple polysilicium, le courant de base présente une composante non-idéale prépondérante à faible tension  $V_{BE}$ . L'étude de la densité de courant de saturation non-idéal de base en fonction de la géométrie du transistor a permis de relier le niveau de courant non-idéal à la longueur du périmètre non-muré de l'émetteur. Le courant non-idéal de base a été attribué à des recombinaisons le long de la périphérie non-murée de la zone de charges d'espace de la jonction émetteur-base.

Pour les technologies double polysilicium (implanté et dopé in-situ), le courant de saturation non-idéal de base est apparu négligeable. Ce fait est justifié par un procédé de réalisation différent de la périphérie de l'émetteur dans le cas de ces technologies.

Par ailleurs, le courant de saturation de base apparaît dépendant de la surface active de l'émetteur. Comme ce courant est dominé par les mécanismes de transport au niveau de l'interface d'oxyde, un modèle supposant une variation de l'épaisseur de l'oxyde en périphérie a été élaboré. L'accord entre le modèle et les résultats expérimentaux est correct dans le cas de la technologie où le polysilicium d'émetteur est dopé in-situ. Dans le cas de la technologie où le polysilicium est dopé par implantation, un écart a été constaté. Il est attribué aux effets de «plugging» et de «perimeter depletion» qui affectent seulement ce type de technologie et se manifestent par une dépendance de la densité de courant de saturation de collecteur avec la surface active de l'émetteur.

Les résultats obtenus lors des mesures de bruit basse fréquence ont également mis en évidence des résultats différents selon la technologie. Dans le cas des transistors simple polysilicium, deux comportements ont été relevés :

- ✓ pour les transistors de faible surface active (à forte densité de courant de base  $J_B$ ), la densité spectrale  $i_n^2$  du générateur équivalent de courant de bruit évolue quadratiquement avec le courant de base. La source de bruit est alors localisée à l'interface oxydée mono-poly de l'émetteur. Le paramètre  $K_{Ox} \cdot A_E$  déduit des mesures est conforme aux valeurs relevées dans la littérature pour ce type de transistors.
- ✓ Pour les transistors de surface active plus élevée, la densité spectrale  $i_n^2$  du générateur équivalent de courant de bruit évolue linéairement avec le courant de base. Cette évolution ne permet pas de conclure directement quant à l'origine de la source de bruit. Un modèle a été présenté, attribuant la source de bruit à des recombinaisons dans la zone de charge d'espace de la jonction émetteur-base. La normalisation par la longueur non-murée de l'émetteur a permis de localiser ces recombinaisons dans la portion non-murée de la périphérie. Le modèle développé a montré une bonne corrélation entre le paramètre de bruit  $K_{i1}$  et les paramètres statiques  $I_{SI}$  et  $I_{SNI}$ .

Dans le cas des transistors réalisés en technologies double polysilicium (dopé in-situ et implanté), la densité spectrale  $i_n^2$  du générateur équivalent de courant de bruit évolue quadratiquement avec le courant de base, pour toutes les surfaces actives des transistors.

La source de bruit dominante est ainsi localisée au niveau de l'interface d'oxyde. Toutefois, contrairement à ce qui est attendu d'un point de vue théorique, le paramètre  $K_{Ox} \cdot A_E$  mesuré n'est pas indépendant de la surface de l'émetteur. Des mesures en fonction de la température ont été effectuées. Les résultats montrent que l'origine physique du bruit dans un transistor de grande surface active est la même que dans un transistor de plus faible surface d'émetteur. Le modèle de variation de l'épaisseur d'oxyde en périphérie de l'émetteur utilisé pour le paramètre statique  $J_{SB}$  a été appliqué avec succès au paramètre de bruit  $K_{Ox} \cdot A_E$ . Le bon accord entre modèle et expérimentation constaté à la fois pour les résultats en statique et en bruit basse fréquence montre que ce modèle constitue une description cohérente de la réalité. Les valeurs du paramètre  $K_{Ox} \cdot A_E$  mesurées sont en accord avec les résultats rencontrés dans la littérature. Ces valeurs sont comprises entre  $0,9 \cdot 10^{-21} m^2$  et  $4 \cdot 10^{-21} m^2$  pour les transistors à émetteur implanté et  $6 \cdot 10^{-21} m^2$  et  $14 \cdot 10^{-21} m^2$  pour les transistors à émetteur dopé in-situ.

Finalement, ces résultats ont donc apporté des informations physiques sur les sources de bruit présentes dans les familles de circuits intégrés étudiées. Certains résultats quantitatifs ont permis de préciser les modèles de simulations employés pour ces composants. Pour autant, tout n'est pas expliqué et ce champ d'études ouvre d'autant plus de perspectives que les progrès technologiques avancent à grands pas en matière de procédés BiCMOS haute fréquence.





# Bibliographie

- [1] A. Hajimiri et T.H. Lee. A general theory of phase noise in electrical oscillators. *IEEE J. of Solid State Circuits*, 33(2):179–193, 1998.
- [2] L.K.J. Vandamme et F.N. Hooge. 1/f noise as diagnostic tool for quality evaluation of electronic devices. *ESREF'93*, pages 323–333, 1993.
- [3] L.K.J. Vandamme. Noise as a diagnostic tool for quality and reliability of electronic devices. *IEEE Transactions on Electron Devices*, 41(11):2176–2186, 1994.
- [4] B.K. Jones. Electrical noise as a reliability indicator in electronic devices and components. *IEEE Proc. Circuits Devices Syst.*, 149(1):13–22, 2002.
- [5] P.M. Asbeck et T. Nakamura. Bipolar transistor technology : Past and future directions. *IEEE Transactions on Electron Devices*, 48(11):2455–2456, 2001.
- [6] J. de Pontcharra. Transistors bipolaires intégrés. *Techniques de l'ingénieur*, E2-427.
- [7] S. Wolf. *Silicon Processing for the VLSI Era*, volume 2. Lattice Press, 1990.
- [8] M. Bon et A. Scavenec. Transistors et circuits intégrés à hétérostructures (III-V). *Techniques de l'ingénieur*, E2-450.
- [9] T.H. Ning et R.D. Isaac. Effect of emitter contact on current gain of silicon bipolar devices. *IEEE Transactions on Electron Devices*, 27(11):2051–2055, 1980.
- [10] A.A. Eltoukhy et D.J. Roulston. The role of the interfacial layer in polysilicon emitter bipolar transistors. *IEEE Transactions on Electron Devices*, 29(12):1862–1869, 1982.
- [11] N.F. Rinaldi. On the modeling of polysilicon emitter bipolar transistor. *IEEE Transactions on Electron Devices*, 44(3):395–403, 1977.
- [12] F.S. Becker, H. Oppolzer, I. Weitzel, H. Eichermüller, et H. Schaber. Low resistance polycrystalline silicon by boron or arsenic implantation and thermal crystallization of amorphously deposited films. *J. Appl. Phys.*, 56(4):1233–1236, 1984.
- [13] J.N. Burghartz, J.Y.C. Sun, C.L. Stanis, S.R. Mader, et J.D. Warnock. Identification of perimeter depletion and emitter plugging effects in deep-submicrometer, shallow

- junction polysilicon emitter bipolar transistors. *IEEE Transactions on Electron Devices*, 39(6):1477–1488, 1992.
- [14] G. Vincent, S. Niel, O. Rozeau, P. Llinares, et A. Chantre. Static and dynamic characteristics of a 54 GHz Fmax implanted base 0.35 $\mu$ m single polysilicon bipolar technology. *Jpn. J. Appl. Phys.*, 38(11):6558–6263, 1999.
- [15] S. M. Sze. *Physics of Semiconductor Devices*. Wiley-Interscience, 1981.
- [16] G. Rey et P. Leturcq. *Théorie approfondie du transistor bipolaire*. Masson & Cie, 1972.
- [17] M.J. Deen, J. Ilowski, et Y. Ping. Low frequency noise in polysilicon emitter bipolar junction transistors. *J. Appl. Phys.*, 77(12):6278–6288, 1995.
- [18] G.R. Wolstenholme, N. Jorgensen, P. Ashburn, , et G.R. Booker. An investigation of the thermal stability of the interfacial oxide in polycrystalline silicon emitter bipolar transistors by comparing device results with high-resolution electron microscopy observations. *J. Appl. Phys.*, 61(1):225–233, 1987.
- [19] P. Ashburn. *Design and realization of bipolar transistors*. John Wiley & sons.
- [20] P. Ashburn et B. Soerowirdjo. Comparison of experimental and theoretical results on polysilicon emitter bipolar transistors. *IEEE Transactions on Electron Devices*, 31(7):853–860, 1984.
- [21] F. Ingvarson et K. Jeppson. Parameter extraction for bipolar transistors. *Microelectronic Engeneering*, 40(3):187–194, 1998.
- [22] I. Getreu. *Modeling the bipolar transistor*. Tektronix, 1976.
- [23] J. Encinas. Diodes et transistors bipolaires discrets. *Techniques de l'ingénieur*, E2-465.
- [24] Modèle mextram: [www.semiconductors.philips.com/philips\\_models/documentation/mextram/index.html](http://www.semiconductors.philips.com/philips_models/documentation/mextram/index.html).
- [25] L. Pichon. *Transistors en couches minces de silicium polycristallin dopé in-situ : Mise au point d'un procédé de fabrication basse température (<600° C). Amélioration des performances électriques par faible dopage du drain*. Thèse de doctorat, Université de Rennes I, 1993.
- [26] E. Simoen, S. Decoutere, A. Cuthbertson, L. Claeys, et L. Deferm. Impact of polysilicon emitter interfacial layer engineering on the 1/f noise of bipolar transistors. *IEEE Transactions Electron Devices*, 43(12):2261–2268, 1996.

- [27] R.A. Ruglisi, S.A. Lombardo, C. Spinella, S.U. Campisano, H. Monchoix, et P. Rabinzohn. Native oxide free polycrystalline/single crystal Si interface obtained by in situ cleaning effects on the electrical performances of polysilicon emitter transistors. *Solid-State Electronics*, 43(11):2085–2091, 1999.
- [28] Z. Yu, B. Ricco, et R.W. Dutton. A comprehensive analytical and numerical model of polysilicon emitter contacts in bipolar transistors. *IEEE Transaction on Electron Devices*, 31(6):773–784, 19.
- [29] G.L. Patton, J.C. Bravman, et J.D. Plummer. Physics, technology, and modeling of polysilicon emitter contacts for vlsi bipolar transistors. *IEEE Transactions on Electron Devices*, 33(11):1754–1768, 1986.
- [30] J.C. Bravman, G.L. Patton, et J.D. Plummer. Structure and morphology of polycrystalline silicon-single crystal silicon interfaces. *J. Appl. Phys.*, 57(8):2779–2782, 1985.
- [31] A. Mercha. *Analyse des mécanismes de conduction et de bruit en 1/f dans les transistors en couches minces de silicium polycristallin*. Thèse de doctorat, Université de Caen, 2000.
- [32] A.L. Mc Whorter. 1/f noise and germanium surface properties. *Semiconductor Surface Physics*, pages 207–228, 1957.
- [33] F.N. Hooge. 1/f noise is no surface effect. *Phys. Letters*, 29(3):139–140, 1969.
- [34] F.N. Hooge. 1/f noise sources. *IEEE Transactions on Electron Devices*, 41(11):1926–1935, 1994.
- [35] X.C. Zhu, A. Pawlikiewicz, et A. Van Der Ziel. 1/f noise in npn microwave transistors. *Solid-State Electronics*, 28(5):473–477, 1985.
- [36] J.M. Routoure. *Etude expérimentale du bruit excédentaire dans les procédés BiCMOS*. Thèse de doctorat, Université de Caen, 1998.
- [37] H. Markus. *Low-Frequency Noise in Modern Semiconductor Transistors*. Thèse de doctorat, Université de Eindhoven, 1997.
- [38] H. Markus et T.G.M. Kleinpenning. Low frequency noise in polysilicon emitter bipolar transistors. *IEEE Transactions on Electron Devices*, 42(4):720–727, 1995.
- [39] N. Siabi-Shahrivar, W. Redman-White, P. Ashburn, et A. Kemhadjian. Reduction of 1/f noise in polysilicon emitter bipolar transistors. *Solid-State Electronics*, 38(2):389–400, 1995.

- [40] P.F. Lu. Low-frequency noise in self-aligned bipolar transistors. *J. Appl. Phys.*, 62(4):1335–1339, 1987.
- [41] M. Sandén, O. Marinov, M.J. Deen, et M. Ostling. Modeling the variation of the low-frequency noise in polysilicon emitter bipolar junction transistor. *IEEE Electron Device Letters*, 22(5):242–244, 2001.
- [42] M. Sandén, M.J. Deen, et M. Ostling. A new model for the low-frequency noise and the noise level variation in polysilicon emitter BJTs. *IEEE Transactions on Electron Devices*, 49(3):514–520, 2002.
- [43] A. Van Der Ziel, X. Zhang, et A.H. Pawlikiewicz. Location of 1/f noise sources in BJT's and HBJT's-I. theory. *IEEE Transactions on Electron Devices*, 33(9):1371–1376, 1986.
- [44] X. Zhu et A. Van Der Ziel. The hooge parameters of n+-p-n and p+-n-p silicon bipolar transistors. *IEEE Transactions on Electron Devices*, 32(3):658–661, 1985.
- [45] C.D. Motchenbacher et J.A. Connelly. *Low-Noise Electronic System Design*. John Wiley & sons, 1993.
- [46] J.E. Lary et R.L. Anderson. Effective base resistance of bipolar transistors. *IEEE Transactions on Electron Devices*, 32(11):2503–2505, 1985.
- [47] J. Caminade. *Analyse du bruit de fond des transistors bipolaires par un modèle distribué*. Thèse de doctorat, Université Paul Sabatier de Toulouse, 1977.
- [48] J.M. Routoure, J. Lepaisant, D. Bloyet, S. Bardy, et J. Lebailly. Crowding effects and low frequency noise in polysilicon emitter bipolar transistors. *Solid State Electronics*, 43(5):931–936, 1999.
- [49] J.M. Routoure, D. Villela, J. Lepaisant, D. Bloyet, S. Bardy, et J. Lebailly. Instrumentation de mesure du bruit basse fréquence de transistors bipolaires hautes fréquences à émetteurs polycristallins. *Colloque interdisciplinaire en instrumentation C2I 98*, pages 315–322, 1998.
- [50] W.S. Lau, E.F. Chor, C.S. Foo, et W.C. Khong. Strong low frequency noise in polysilicon emitter bipolar transistors with interfacial oxide due to fluctuations in tunneling probabilities. *Jap J. Appl. Phys.*, 31(8):1021–1023, 1992.
- [51] R. Gabl, K. Aufinger, J. Böck, et T.F. Meister. Low-frequency noise characteristics of advanced Si and SiGe bipolar transistors. *ESSDERC'97*, (0), 1997.
- [52] S. Decoutere, E. Simoen, R. Kuhn, L. Deferm, et C. Claeys. On the 1/f noise behaviour of walled and non-walled single poly bipolar transistors. *Proceeding ICNF'97*,

- pages 185–188, 1997.
- [53] P. Llinares, D. Celi, O. Roux dit buisson, G. Ghibaudo, et J. A. Chroboczek. Dimension scaling of  $1/f$  noise in the base current of quasiself-aligned polysilicon emitter bipolar junction transistors. *J. Appl. Phys.*, 82(5):2671–2675, 1997.
- [54] M.J. Deen, J. Iowski, et P. Yang. The effects of emitter geometry and device processing on the low frequency noise of polysilicon emitter npn bipolar transistors. *Proc. of the 13th Int. Conf. Palanga*, pages 454–461, 1995.
- [55] M.J. Deen, S.L. Rumyantsev, et M. Schroter. On the origin of  $1/f$  noise in polysilicon emitter bipolar transistors. *J. Appl. Phys.*, 85(2):1192–1195, 1999.
- [56] A.H. Pawlikiewicz et A. Van Der Ziel. Location of  $1/f$  noise sources in BJT's-II. experiment. *IEEE Transactions on Electron Devices*, 34(9):2009–2012, 1987.
- [57] M.J. Deen et E. Simoen. Low-frequency noise in polysilicon-emitter bipolar transistors. *IEEE Proc Circuits Devices Syst.*, 149(1):40–50, 2002.
- [58] S. G. Jarrix, C. Delseny, A. Penarier, F. Pascal, E. Simoen, et S. Decoutere. First order and low-frequency noise study of  $0.35\mu\text{m}$  polysilicon bipolar transistor - influence of rts noise. *Proc. of the 15th International Conference on Noise in Physical Systems and 1/f Fluctuations*, pages 108–111, 1999.
- [59] A. Mounib, F. Balestra, N. Mathieu, J. Brini, G. Ghibaudo, A. Chovet, A. Chantre, et A. Nouailhat. Low frequency noise sources in polysilicon emitter bipolar transistors : Influence of hot-electron-induced degradation. *AIP Conf. Proc.*, 285(1):288–291, 1993.
- [60] A. Mounib, F. Balestra, N. Mathieu, J. Brini, G. Ghibaudo, A. Chovet, A. Chantre, et A. Nouailhat. Low-frequency noise sources in polysilicon emitter BJT's : Influence of hot-electron-induced degradation and post-stress recovery. *IEEE Transactions on Electron Devices*, 42(9):1647–1652, 1995.
- [61] A. Mounib, G. Ghibaudo, F. Balestra, D. Pogany, A. Chantre, et J. Chroboczek. Low frequency ( $1/f$ ) noise model for the base current in polysilicon emitter bipolar transistors. *J. Appl. Phys.*, 79(6):3330–3336, 1996.
- [62] P. Llinares, G. Ghibaudo, et J.A. Chroboczek. On noise sources in hot electron-degraded bipolar junction transistors. *J. Appl. Phys.*, 82(5):2676–2679, 1997.
- [63] F. Pascal, S.G. Jarrix, C. Delseny, A. Penarier, et Y. Mourier. Study of bipolar transistors with a double polysilicon technology. *Proc. of the 15th International Conference on Noise in Physical Systems and 1/f Fluctuations*, pages 84–87, 1999.

- [64] C. Delseny, A. Penarier, F. Pascal, S.G. Jarrix, et P. Llinares. Comparison of low-frequency noise and high-frequency performances of double and simple polysilicon BiCMOS BJT. *Microelectronics and Reliability*, 40(11):1869–1874, 2000.
- [65] T.G.M. Kleinpenning. Location of low frequency noise sources in submicrometer bipolar transistors. *IEEE Transactions on Electron Devices*, 39(6):1501–1506, 1992.





# Notations

$\alpha$	Gain en courant en base commune
$\alpha_B$	Constante de Hooge associée à la diffusion des porteurs dans la base
$\alpha_{mes}$	Constante de Hooge apparente
$\alpha_{mo}$	Constante de Hooge associée à la diffusion des porteurs dans l'émetteur monocristallin
$\alpha_{po}$	Constante de Hooge associée à la diffusion des porteurs dans l'émetteur polycristallin
$\alpha_h$	Constante de Hooge
$\alpha_T$	Facteur de transport dans la base
$A$	Atténuation en entrée de la chaîne de mesure
$A_E$	Surface effective de l'émetteur
$B$	Gain de l'amplificateur faible bruit
$\beta_0$	Gain en courant statique
$\beta$	Gain en courant dynamique
$BV_{CE0}$	Tension de claquage collecteur
$C_{BC}$	Capacité collecteur-base
$C_f$	Constante associée au bruit de recombinaison
$\Delta$	Terme correctif de la surface active en technologie double poly implanté
$\Delta_c$	Terme correctif de la surface active en technologie double poly dopé in-situ
$D_{mo}$	Constante de diffusion des trous dans l'émetteur monocristallin
$D_{po}$	Constante de diffusion des trous dans l'émetteur polycristallin
$D_{nB}$	Constante de diffusion des électrons dans la base
$e_{nr_b}^2$	Densité spectrale de la source de bruit associée à la résistance $r_b$
$e_{nr_e}^2$	Densité spectrale de la source de bruit associée à la résistance $r_e$
$\varepsilon_{ox}$	Permittivité de la silice : $\varepsilon_{ox} = 3,9 \cdot \varepsilon_0$ ( $\varepsilon_0 = 8,85 \cdot 10^{-12} F/m$ )

---

$e_0$	Epaisseur nominale de l'oxyde interfacial
$e_{ox}$	Epaisseur de l'oxyde interfacial
$e_w$	Epaisseur de l'oxyde interfacial en périphérie
$f_T$	Fréquence de transition
$G_c$	Gain en courant du transistor monté en émetteur commun
$\gamma$	Efficacité d'injection de l'émetteur
$h$	Constante de Planck
$\hbar$	Constante de Dirac
$i_{nD}^2$	Densité spectrale de la source de bruit liée à la diffusion des porteurs dans l'émetteur
$i_{n2}^2$	Densité spectrale de la source de bruit liée à la diffusion des porteurs dans la base
$i_{nOx}^2$	Densité spectrale de la source de bruit liée à l'oxyde interfacial
$i_{nRec}^2$	Densité spectrale de la source de bruit liée recombinaisons dans la ZCE émetteur-base
$I_{SC}$	Courant de saturation de collecteur
$I_{SB}$	Courant de saturation de base
$I_{SI}$	Courant de saturation idéal de base
$I_{SNI}$	Courant de saturation non-idéal de base
$k$	Constante de Boltzmann
$\chi_e$	Hauteur de barrière pour les électrons
$\chi_h$	Hauteur de barrière pour les trous
$\lambda$	Longueur de décroissance caractéristique de l'oxyde interfacial
$L_{mo}$	Longueur de diffusion des trous dans l'émetteur monocristallin
$L_{po}$	Longueur de diffusion des trous dans l'émetteur polycristallin
$L_{nB}$	Longueur de diffusion des électrons dans la base
$M$	Facteur de multiplication
$m_e^*$	Masse effective de électrons
$m_h^*$	Masse effective des trous
$\mu_{latt}$	Mobilité des porteurs à faible dopage
$\mu_{imp}$	Mobilité liée aux atomes dopants
$\mu_{mes}$	Mobilité apparente

---

$N_B$	Dopage de la base
$N_C$	Dopage du collecteur
$N_E$	Dopage de l'émetteur
$n_i$	Concentration intrinsèque
$q$	Charge de l'électron
$r_b$	Résistance d'accès à la base
$r_c$	Résistance d'accès au collecteur
$r_e$	Résistance d'accès à l'émetteur
$R_{BC}$	Résistance de la partie extrinsèque de la base
$R_{BV}$	Partie variable de la résistance de base
$R_{SE}$	Résistance de la partie intrinsèque de la base
$S_b$	Vitesse de recombinaison aux joints de grains du polysilicium
$S_{Ox}$	Vitesse de recombinaison à l'interface d'oxyde mono-poly de l'émetteur
$S_M$	Vitesse de recombinaison au niveau du contact métallique d'émetteur
$T$	Température
$\tau$	Constante de temps de piégeage dépiégeage
$V_{AF}$	Tension de Early directe
$V_{AR}$	Tension de Early inverse
$V_{BE}$	Tension base-émetteur
$V_{CB}$	Tension collecteur-base
$V_{CE}$	Tension collecteur-émetteur
$V_g$	Gap du silicium
$Z_B$	Epaisseur de la base intrinsèque
$Z_E$	Epaisseur de l'émetteur
$Z_g$	Epaisseur d'un grain
$Z_{mo}$	Epaisseur de l'émetteur monocristallin
$Z_{po}$	Epaisseur de l'émetteur polycristallin
$Z_S$	Impédance de source

# Liste des tableaux

1.1	Comparaison synthétique des différentes technologies étudiées. Les nomenclatures utilisées par Philips Semiconducteurs sont précisées ici. . . . .	19
2.1	Evolution des différents paramètres de fonctionnement du transistor en fonction des dopages et de l'épaisseur de la base, mise en évidence des compromis à réaliser. $V_{AF}$ est la tension de Early directe . . . . .	25
3.1	Description des transistors bipolaires NPN étudiés en technologie simple polysilicium . . . . .	39
3.2	Valeurs moyennes, maximales et minimales des paramètres statiques $J_{SI}$ , $J_{SC}$ et $J_{SNI}$ mesurés sur les transistors bipolaires en technologie simple poly, lots standards. Ces valeurs sont normalisées à $300K$ , à l'exception des valeurs de $J_{SNI}$ . . . . .	42
3.3	Valeurs moyennes, maximales et minimales des paramètres statiques $J_{SI}$ , $J_{SC}$ et $J_{SNI}$ mesurés sur les transistors bipolaires en technologie simple polysilicium, lots modulés. La densité de courant non-idéal de base des transistors BNA1 n'a pas été estimée sur ces lots car les mesures n'ont pas été faites jusqu'à des courants suffisamment faibles. Ces valeurs sont normalisées à $300K$ , à l'exception des valeurs de $J_{SNI}$ . . . . .	44
3.4	Normalisation du courant de saturation non-idéal de base moyen ( $I_{SNI}$ ) par la largeur non-murée de l'émetteur. . . . .	45
3.5	Description des géométries caractérisées en technologie double polysilicium implanté . . . . .	49
3.6	Description des géométries caractérisées en technologie double polysilicium dopé «in-situ». . . . .	50

---

5.1	Evolution des quantités normalisées en fonction des densités de courant de base ou de collecteur. . . . .	103
5.2	Bilan bibliographique sur les valeurs du paramètre $K_{Ox} \cdot A_E$ mesurées sur des transistors en technologie simple polysilicium. . . . .	104
6.1	Valeurs moyennes des paramètres de bruit $K_{i1}$ et $K_{Ox} \cdot A_E$ pour les transistors réalisés en technologie simple polysilicium issus de différents lots. 1 à 2 décades de dispersion ont été relevées sur les valeurs du paramètre $K_{i1}$ pour les différents lots. . . . .	108
7.1	Valeurs du paramètre $K_{Ox} \cdot A_E$ extraites des mesures de bruit basse fréquence sur des transistors réalisés en technologie double polysilicium implanté . . . . .	127
7.2	Valeurs du paramètre $K_{Ox} \cdot A_E$ extraites des mesures de bruit basse fréquence sur des transistors réalisés en technologie double polysilicium dopé in-situ . . . . .	128

# Table des figures

1.1	Représentations schématiques et symboliques des transistors bipolaires NPN et PNP. Les flèches indiquent les sens conventionnels des tensions et des courants. . . . .	4
1.2	Vue partielle de dessus et coupe schématique d'un transistor NPN à émetteur polycristallin réalisé en technologie simple polysilicium. La vue partielle de dessus permet de noter la structure murée selon la longueur $L_E$ . . . . .	9
1.3	Illustration de l'isolation latérale par le procédé LOCOS. On note l'empiètement de l'oxyde sur la zone active du composant, avec la forme caractéristique de "bec d'oiseau". . . . .	10
1.4	Coupe schématique d'un transistor bipolaire NPN mettant en évidence les capacités parasites latérales et le transistor PNP parasite. Le gain en courant du transistor PNP parasite est altéré par la couche enterrée de collecteur $N^+$ . . . . .	10
1.5	Etapes de réalisation d'un transistor NPN à émetteur polycristallin en technologie simple polysilicium. . . . .	14
1.6	Coupe schématique et structure dans le plan d'un transistor réalisé en technologie double polysilicium implanté. La vue de dessus partielle permet de noter la structure non-murée de l'émetteur des transistors bipolaires. Les dimensions effectives de l'émetteur se déduisent des dimensions dessinées en retranchant un terme correctif $\Delta$ correspondant à la largeur des espaces d'isolation des polysiliciums d'émetteur et de base. . . . .	16
1.7	Etapes de réalisation d'un transistor NPN en technologie double polysilicium implanté. . . . .	18

2.1	Diagramme de bandes et représentation schématique des courants dans un transistor bipolaire NPN (ZCE : zone de charges d'espace). A l'intérieur du transistor, les flèches indiquent le sens réel de déplacement des porteurs. Pour les courants externes $I_E$ , $I_B$ et $I_C$ , les flèches correspondent au sens conventionnel. La figure définit les épaisseurs $Z_E$ et $Z_B$ ainsi que les dopages $N_E$ et $N_B$ respectivement de l'émetteur et de la base et ne prend pas en compte les effets de multiplication dans la zone de charge d'espace de la jonction collecteur-base. . . . .	23
2.2	Diagramme de bande schématique à l'interface poly-mono de l'émetteur d'un transistor bipolaire. $\chi_e$ et $\chi_h$ sont les hauteurs des barrières de potentiel pour les électrons et les trous respectivement. La hauteur de cette barrière de potentiel permet de diminuer le courant de diffusion des trous dans l'émetteur, sans augmentation significative de la résistance d'émetteur, du moins pour des épaisseurs d'oxyde interfacial $e_{ox}$ ne dépassant pas 1 à 2nm. [19] . . . . .	27
2.3	Coupe schématique de l'émetteur et concentration $p(x)$ des trous dans l'émetteur monocristallin dans le cas où l'épaisseur de l'émetteur monocristallin est petite devant la longueur de diffusion des trous. . . . .	29
2.4	Courbes de Gummel d'un transistor bipolaire NPN réalisé en technologie simple polysilicium de surface active $A_E = 0,7\mu m^2$ . Mesure effectuée pour une tension $V_{CB} = 0V$ . . . . .	31
2.5	Gain en courant statique d'un transistor bipolaire double polysilicium de surface active $A_E = 3,73\mu m^2$ . La zone de linéarité s'étend ici sur 5 décades de courant de collecteur. . . . .	32
2.6	Configuration utilisée pour la mesure de la tension de Early inverse $V_{AR}$ . . . . .	34
2.7	Ajustement réalisé pour l'extraction de la tension de Early inverse $V_{AR}$ . Pour ce transistor, la tension de Early inverse $V_{AR}$ vaut 1,8 V. . . . .	35
2.8	Configuration utilisée pour la mesure des courbes de Gummel. . . . .	35
2.9	Exemple d'ajustement permettant l'estimation des courants de saturation de base et de collecteur. Transistor de surface active $3,73\mu m^2$ réalisé en technologie double polysilicium implanté. . . . .	36
3.1	Courbes de Gummel d'un transistor BNA1. Mesure effectuée à $V_{CB} = 0V$ . . . . .	40

3.2	Courbes de Gummel d'un transistor BND3_16x. Mesure effectuée à $V_{CB} = 0V$ . . . . .	41
3.3	Courbes de Gummel d'un transistor BNA100x50. Mesure effectuée à $V_{CB} = 0V$ . . . . .	41
3.4	Courbes de Gummel représentées en densité de courant. . . . .	41
3.5	Courbes de Gummel d'un transistor BND3_16x provenant d'un lot modulé. Dans cette représentation, il n'y a pas de différences notables entre le lot standard et le lot modulé. . . . .	43
3.6	Courbes de Gummel de deux transistors BND3_16x d'un lot standard et d'un lot modulé divisées par $\exp\left(\frac{V_{BE}}{U_T}\right)$ . . . . .	43
3.7	Evolution des courbes de Gummel en fonction de la température du recuit de l'émetteur. Figure issue de la référence [19]. A l'inverse de notre étude, le courant de collecteur n'est pas affecté par la modification de la température du recuit. . . . .	47
3.8	Courbes de Gummel d'un transistor bipolaire double polysilicium BNA07x14 réalisé en technologie double polysilicium implanté. Mesure effectuée à $V_{CB} = 0V$ . . . . .	51
3.9	Gain en courant statique en fonction du courant de collecteur. On peut constater une meilleure linéarité pour le transistor réalisé en technologie double polysilicium . . . . .	51
3.10	Densité de courant de saturation de collecteur en fonction de la surface active ( $A_E$ ) du transistor en technologie double polysilicium implanté. . . . .	52
3.11	Densité de courant de saturation de base en fonction de la surface active ( $A_E$ ) du transistor en technologie double polysilicium implanté. . . . .	52
3.12	Densité de courant de saturation de base en fonction de la surface active ( $A_E$ ) du transistor réalisé en technologie double polysilicium dopé «in-situ». . . . .	53
3.13	Mise en évidence des effets de «perimeter depletion» (a) et de «plugging» (b) dans les transistors bipolaires double polysilicium. Figure extraite de la référence [13]. . . . .	55
3.14	Courant de saturation de collecteur $I_{SC}$ en fonction de la longueur $L$ des composants. Les quatre transistors présentent la même largeur $W$ . La régression linéaire permet d'extraire la valeur du terme correctif $\Delta_c$ à appliquer au calcul de la densité de courant de saturation de collecteur $J_{SC}$ . . . . .	56



3.15	Densité de courant de saturation de base $J_{SC}$ calculées en utilisant deux estimations de la surface de jonction avec $\Delta = 330 \text{ nm}$ et $\Delta_c = 174 \text{ nm}$ . . .	56
3.16	Variation de l'épaisseur d'oxyde en fonction de l'abscisse pour un transistor de largeur effective $W_E = 0,37 \mu\text{m}$ en utilisant les valeurs $e_0 = 5 \text{ \AA}$ , $e_w = 7 \text{ \AA}$ et $\lambda = 0,25 \mu\text{m}$ . . . . .	58
3.17	Variation de l'épaisseur d'oxyde en fonction de l'abscisse pour un transistor de largeur effective $W_E = 19,87 \mu\text{m}$ en utilisant les valeurs $e_0 = 5 \text{ \AA}$ , $e_w = 7 \text{ \AA}$ et $\lambda = 0,25 \mu\text{m}$ . . . . .	58
3.18	Evolution de $J_{SB}(W_E)/J_{SB}(\infty)$ en fonction de la largeur effective de l'émetteur pour $S = 100, 1000$ et $10000 \text{ m/s}$ . L'équation (3.7) et les valeurs numériques suivantes : $e_w = 7,1 \text{ \AA}$ , $e_0 = 5 \text{ \AA}$ et $\lambda = 0,25 \mu\text{m}$ ont été utilisées dans cette simulation. . . . .	60
3.19	Essai d'ajustement du modèle présenté avec les résultats expérimentaux en technologie double polysilicium implanté. Les valeurs numériques suivantes : $S = 100 \text{ m/s}$ , $e_w = 7,1 \text{ \AA}$ , $e_0 = 5 \text{ \AA}$ et $\lambda = 0,25 \mu\text{m}$ ont été utilisées dans cette simulation. Les composants présentés ici ont une longueur $L_E$ de $19,87 \mu\text{m}$ , excepté celui de plus faible largeur $W_E$ pour lequel la longueur est égale à $1,07 \mu\text{m}$ . . . . .	61
3.20	Coupe schématique de l'émetteur polycristallin présentant les différents paramètres intervenant dans la vitesse de recombinaison $S$ . . . . .	62
3.21	Ajustement du modèle proposé avec les points expérimentaux en technologie double polysilicium dopé in-situ. Les valeurs des paramètres utilisées pour cet ajustement sont : $e_0 = 5,5 \text{ \AA}$ , $e_w = 8 \text{ \AA}$ , $\lambda = 80 \text{ nm}$ et $S = 1000 \text{ m/s}$ . . . . .	62
4.1	Représentations temporelles et fréquentielles des différentes formes de bruits rencontrés dans les dispositifs à semi-conducteurs. Figure issue de la référence [31] . . . . .	66
4.2	Modélisation du bruit généré par une résistance. La résistance réelle $R^*$ est représentée par une résistance $R$ idéale (sans bruit) en série avec une source de tension de bruit $e_{nR}$ . . . . .	67
4.3	Calcul du bruit de diffusion des porteurs minoritaires dans la base. La fluctuation de la mobilité dans la tranche $dz$ entre $z_1$ et $z_2$ entraîne une fluctuation de la constante de diffusion $D_{nB}$ , alors notée $D'_{nB}$ . . . . .	71

4.4	Calcul du bruit de diffusion des porteurs minoritaires dans l'émetteur dans le cas où les grains constituant la partie polycristalline sont supposés courts.	72
4.5	Calcul du bruit de diffusion des porteurs minoritaires dans l'émetteur dans le cas où le premier grain constituant la partie polycristalline est supposé long. . . . .	75
4.6	Schéma équivalent en régime de petits signaux d'un transistor bipolaire NPN polarisé en régime de fonctionnement direct normal. . . . .	80
4.7	Représentation équivalente du schéma équivalent en régime de petits signaux d'un transistor bipolaire NPN polarisé en régime de fonctionnement direct normal utilisant les paramètres externes. . . . .	81
4.8	Schéma équivalent en régime de petits signaux basse fréquence du transistor bipolaire et de ses différentes sources de bruit excédentaire. . . . .	82
4.9	Différentes possibilités pour modéliser le bruit d'un quadripôle à l'aide de deux sources équivalentes de bruit . . . . .	84
4.10	Localisation des sources équivalentes de bruit d'un quadripôle. $Z_S$ est une impédance dont le bruit est supposé blanc et de densité spectrale $e_{nZ_S}^2$ . . .	85
4.11	Coupe schématique d'un transistor bipolaire à émetteur polycristallin . . .	89
4.12	Modèle distribué du transistor. Schéma équivalent en statique (a) et schéma équivalent petits signaux (b) . . . . .	90
4.13	Evolution théorique de la densité spectrale de courant de bruit normalisée par $I_B^2$ . Dans cette représentation, l'écart à $I_B^2$ est significatif. Il n'apparaît pas clairement dans la représentation de $N_{in}^2$ en fonction de $J_B$ du fait du nombre de décades représentées sur la figure (6.2) . . . . .	91
4.14	Schéma équivalent simplifié selon les hypothèses utilisées pour le calcul du générateur équivalent de tension de bruit. . . . .	92
5.1	Schéma synoptique du banc de caractérisation en bruit basse fréquence. . .	96
6.1	Densités spectrales du générateur équivalent de courant de bruit mesurées sur un transistor BNA1 en technologie simple polysilicium pour des courants de collecteur de $100\mu A$ , $500\mu A$ et $1mA$ . Les mesures de bruit ont été effectuées pour un $V_{CE}$ de $3V$ . . . . .	106
6.2	Normalisation des densités spectrales $N_{en}^2$ et $N_{in}^2$ en fonction de la densité de courant de base $J_B$ . Les densités spectrales ont été mesurées pour une fréquence de $1Hz$ . . . . .	107

6.3	Représentation du paramètre de bruit $K_{i1}$ en fonction du rapport des paramètres statiques $I_{SNI}^2/I_{SI}$ pour les composants BND3_16×. . . . .	110
6.4	Représentation du paramètre de bruit $K_{i1}$ en fonction du rapport des paramètres statiques $I_{SNI}^2/I_{SI}$ pour les composants BNA100×50. . . . .	110
6.5	Représentation du paramètre de bruit $K_{i1}$ en fonction du rapport des paramètres statiques $I_{SNI}^2/I_{SI}$ pour l'ensemble des transistors caractérisés en technologie simple polysilicium. . . . .	111
6.6	Représentation de $K_{i1} \cdot W_E$ en fonction du rapport $I_{SNI}^2/I_{SI}$ . . . . .	112
6.7	Représentation de $K_{i1} \cdot A_E$ en fonction du rapport $I_{SNI}^2/I_{SI}$ . . . . .	113
6.8	Résistances d'accès à la base $r_{bw}$ et $r_{bf}$ extraites des mesures de bruit basse fréquence (bruit blanc et bruit en $1/f$ respectivement) sur un transistor BNA1 en fonction du courant de base. . . . .	116
6.9	Evolution théorique des résistances $r_{bw}$ et $r_{bf}$ normalisées par $R_{SE}/3$ en fonction de $\frac{R_{SE} \cdot I_B}{2 \cdot U_T}$ . . . . .	117
6.10	Ajustement du modèle théorique d'évolution de la résistance $r_{bf}$ avec les résultats des mesures sur un transistor BNA1. . . . .	118
6.11	Ajustement du modèle théorique d'évolution de la résistance $r_{bw}$ avec les résultats des mesures sur un transistor BNA1. . . . .	119
6.12	Résistance de base estimée par des mesures de bruit excédentaire en fonction du courant de base pour deux transistors issus d'un lot standard et d'un lot ayant reçu une modulation de la température du recuit de l'émetteur. . . . .	120
6.13	Résistance de base estimée par des mesures de bruit excédentaire normalisée par $R_{SE}/3$ en fonction de $\frac{R_{SE} \cdot I_B}{2 \cdot U_T}$ pour deux transistors issus d'un lot standard et d'un lot ayant reçu une modulation de la température du recuit de l'émetteur. . . . .	121
7.1	Densités spectrales du générateur équivalent de courant de bruit $i_n$ mesurées sur un transistor BNA10×202 en technologie double polysilicium implanté pour des courants de collecteur de $50\mu A$ , $100\mu A$ et $140\mu A$ . Les mesures de bruit ont été effectuées pour une tension $V_{CE}$ de 1V. . . . .	125

- 7.2 Normalisation  $N_{in}^2$  en fonction de la densité de courant de base  $J_B$  pour des transistors bipolaires NPN réalisés en technologie double polysilicium implanté. La pente 2 constatée pour l'ensemble des géométries caractérisées indique que la contribution dominant la densité spectrale de courant de bruit est liée à l'oxyde interfacial. . . . . 126
- 7.3 Normalisation  $N_{in}^2$  en fonction de la densité de courant de base  $J_B$  pour des transistors bipolaires NPN réalisés en technologie double polysilicium dopé in-situ. La dépendance de  $N_{in}^2$  en fonction de  $J_B$  est identique à celle observée en technologie double polysilicium implanté. . . . . 127
- 7.4 Evolution du paramètre  $K_{Ox} \cdot A_E$  avec la surface effective de l'émetteur pour des transistors NPN réalisés en technologie double polysilicium implanté. . . 128
- 7.5 Evolution du paramètre  $K_{Ox} \cdot A_E$  avec le rapport périmètre sur surface de l'émetteur  $P_E/A_E$  pour des transistors NPN réalisés en technologie double polysilicium implanté. . . . . 129
- 7.6 Evolution du paramètre  $K_{Ox} \cdot A_E \times T$  en fonction de la température. . . . 130
- 7.7 Variation relative du niveau de bruit lié à l'oxyde en fonction de la largeur effective de l'émetteur. La valeurs des paramètres utilisées pour cette simulation sont :  $e_w = 7,1 \text{ \AA}$ ,  $e_0 = 5 \text{ \AA}$  et  $\lambda = 0,25 \mu m$ . . . . . 133
- 7.8 Comparaison entre modèle et mesures pour des transistors réalisés en technologie double polysilicium implanté. Les valeurs des paramètres utilisées sont :  $e_w = 7,1 \text{ \AA}$ ,  $e_0 = 5 \text{ \AA}$ ,  $\lambda = 0,25 \mu m$  et  $S = 1000 m/s$ . . . . . 133
- 7.9 Comparaison entre modèle et mesures pour des transistors réalisés en technologie double polysilicium implanté. Les valeurs des paramètres utilisées sont :  $e_w = 8 \text{ \AA}$ ,  $e_0 = 5,5 \text{ \AA}$ ,  $\lambda = 0,08 \mu m$  et  $S = 1000 m/s$ . . . . . 134
- 7.10 Modélisation de l'effet des variations de l'épaisseur de l'oxyde interfacial sur les paramètres  $J_{SB}$  et  $K_{Ox} \cdot A_E$ . . . . . 135



## **Etude des caractéristiques statiques et du bruit basse fréquence de transistors bipolaires NPN intégrés dans des procédés BiCMOS haute fréquence à simple et double polysilicium**

**Résumé :** Ce mémoire est consacré à l'étude au 1<sup>er</sup> et au 2<sup>me</sup> ordre de transistors bipolaires NPN issus de procédés de fabrication BiCMOS haute fréquence dans le but à la fois de qualifier les diverses technologies et d'apporter des interprétations physiques. Des caractérisations en statique et des mesures de bruit basse fréquence ont été effectuées sur des composants intégrés dans trois procédés différents (simple poly, double poly implanté et double poly dopé «in-situ»). Pour chaque technologie, les résultats expérimentaux sont interprétés en tenant compte des spécificités de chaque procédé de fabrication. Pour la technologie simple polysilicium, deux cas sont distingués. Pour les composants de faible surface active, le bruit évolue quadratiquement avec le courant de polarisation. Dans ce cas, la source de bruit dominante est localisée au niveau de l'oxyde interfacial entre les zones de silicium monocristallin et polycristallin de l'émetteur. Pour les composants de grande surface active, le bruit évolue linéairement avec le courant de base, et le paramètre quantifiant ce niveau de bruit est corrélé au niveau de courant non-idéal de base mesuré sur ces composants. La source de bruit est dans ce cas localisée le long de la périphérie non murée de la jonction émetteur base. Dans le cas des technologies double polysilicium, le bruit évolue quadratiquement avec la polarisation, quelle que soit la surface active du composant. Toutefois, contrairement aux résultats relevés dans la littérature, la normalisation par la surface active ne donne pas de résultats satisfaisants. Un modèle prenant en compte une variation de l'épaisseur de l'oxyde interfacial est proposé et appliqué avec succès aux résultats expérimentaux (statique et bruit BF) en technologie dopée «in-situ».

---

## **Study of the static characteristics and the low frequency noise of NPN bipolar transistors integrated into single and double polysilicon high frequency BiCMOS processes**

**Summary :** This manuscript is devoted to the 1st and 2nd order study of NPN bipolar transistors integrated in high frequency BiCMOS processes with the double goal of characterising the various processing technologies and bringing physical interpretations. Static characterisations and low frequency noise measurements were performed on devices integrated in three different processes (simple poly, implanted double poly and in-situ doped double poly). For each technology, the experimental results are interpreted by considering the specificities of each process. For the simple polysilicon technology, two cases are distinguished. For the devices with a small active area, the noise has a quadratic dependency with the bias current. In this case, the dominant noise source is located in the interfacial oxide between the single-crystal and polycrystalline silicon parts of the emitter. For the devices with a large active area, the noise is proportionnal to the base current, and the parameter quantifying this noise level is correlated to the level of the non-ideal base current measured on these devices. The noise source, in this case, is located along the non-walled periphery of the emitter-base junction. In the case of the double polysilicon technologies, the noise has a quadratic dependency with the bias current, whatever the active area of the device. However, contrary to the results reported in the literature, the normalisation by the active area does not give satisfying results. A model taking into account a variation of the interfacial oxide thickness is proposed and succesfully applied to the experimental results (static and low frequency noise) in the case of "in-situ" doped double polysilicon technology.

---

**Discipline :** Electronique & Microélectronique

**Mots-clés :** Transistors bipolaires, Bruit électronique et mesure, Silicium cristallisé.

**Laboratoire :** ENSICAEN - GREYC UMR 6072, Equipe Instrumentation.